

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5695712号
(P5695712)

(45) 発行日 平成27年4月8日(2015.4.8)

(24) 登録日 平成27年2月13日(2015.2.13)

(51) Int.Cl. F I
 HO2M 5/02 (2006.01) HO2M 5/02
 HO3H 7/38 (2006.01) HO3H 7/38 C

請求項の数 12 (全 20 頁)

(21) 出願番号	特願2013-178494 (P2013-178494)	(73) 特許権者	000002130
(22) 出願日	平成25年8月29日 (2013.8.29)		住友電気工業株式会社
(65) 公開番号	特開2015-50776 (P2015-50776A)		大阪府大阪市中央区北浜四丁目5番33号
(43) 公開日	平成27年3月16日 (2015.3.16)	(73) 特許権者	304027349
審査請求日	平成26年12月11日 (2014.12.11)		国立大学法人豊橋技術科学大学
早期審査対象出願			愛知県豊橋市天伯町雲雀ヶ丘1-1
		(74) 代理人	110000280
			特許業務法人サンクレスト国際特許事務所
		(72) 発明者	弘津 研一
			大阪府大阪市此花区島屋一丁目1番3号
			住友電気工業株式会社大阪製作所内
		(72) 発明者	志賀 信夫
			大阪府大阪市此花区島屋一丁目1番3号
			住友電気工業株式会社大阪製作所内

最終頁に続く

(54) 【発明の名称】 変圧装置

(57) 【特許請求の範囲】

【請求項1】

電源と抵抗値 R の負荷との間に設けられる変圧装置であって、

4 以上の自然数を n として、n 個のリアクタンス素子を相互に接続して構成された二端子対回路を備え、

前記負荷の任意の抵抗値 R に対して、前記二端子対回路の入力インピーダンス Z_{in} は、その実数成分が、k を定数として、 $k \cdot R$ で表され、かつ、虚数成分が 0 である、変圧装置。

【請求項2】

4 個のリアクタンス素子のリアクタンスをそれぞれ X_1, X_2, X_3, X_4 とすると、
 入力側から見て順に、前記二端子対回路の 1 線上にある X_1 、2 線間にある X_2 、前記 1 線上にある X_3 、2 線間にある X_4 によって前記二端子対回路が構成され、以下の条件が満たされる請求項 1 に記載の変圧装置。

$$(1/X_1) + (1/X_2) + (1/X_3) = 0 \quad X_2 + X_3 + X_4 = 0$$

【請求項3】

4 個のリアクタンス素子のリアクタンスをそれぞれ X_1, X_2, X_3, X_4 とすると、
 入力側から見て順に、前記二端子対回路の 2 線間にある X_1 、1 線上にある X_2 、2 線間にある X_3 、前記 1 線上にある X_4 によって前記二端子対回路が構成され、以下の条件が満たされる請求項 1 に記載の変圧装置。

$$X_1 + X_2 + X_3 = 0 \quad (1/X_2) + (1/X_3) + (1/X_4) = 0$$

10

20

【請求項 4】

4 個のリアクタンス素子のリアクタンスをそれぞれ X_1 , X_2 , X_3 , X_4 とすると、入力側から見て順に、前記二端子対回路の 1 線路上にある X_1 , 2 線間にある X_2 , 前記 1 線路上にある X_3 、によって構成される T 型回路と、 X_1 及び X_3 の直列体に対して並列にある X_4 とによって前記二端子対回路が構成され、以下の条件が満たされる請求項 1 に記載の変圧装置。

$$X_1 + X_3 + X_4 = 0 \quad (1/X_1) + (1/X_2) + (1/X_3) = 0$$

【請求項 5】

4 個のリアクタンス素子のリアクタンスをそれぞれ X_1 , X_2 , X_3 , X_4 とすると、入力側から見て順に、前記二端子対回路の 2 線間にある X_1 , X_2 の第 1 直列体、及び、2 線間にある X_3 , X_4 の第 2 直列体を含み、前記第 1 直列体の相互接続点及び前記第 2 直列体の相互接続点が出力端子となる前記二端子対回路が構成され、以下の条件が満たされる請求項 1 に記載の変圧装置。

$$X_1 + X_2 + X_3 + X_4 = 0 \quad (1/X_1) + (1/X_2) + (1/X_3) + (1/X_4) = 0$$

【請求項 6】

5 個のリアクタンス素子のリアクタンスをそれぞれ X_A , X_B , X_C , X_D , X_E とすると、入力側から見て順に、前記二端子対回路の 1 線路上にある X_A , 2 線間にある X_B , 前記 1 線路上にある X_C , 2 線間にある X_D 、前記 1 線路上にある X_E 、によって前記二端子対回路が構成され、

$$X_A = -X_B \quad X_E = -X_D \quad X_C = X_A + X_E$$

の関係にある請求項 1 に記載の変圧装置。

【請求項 7】

5 個のリアクタンス素子のリアクタンスをそれぞれ X_A , X_B , X_C , X_D , X_E とすると、入力側から見て順に、前記二端子対回路の 2 線間にある X_A , 1 線路上にある X_B , 2 線間にある X_C 、前記 1 線路上にある X_D 、2 線間にある X_E 、によって前記二端子対回路が構成され、

$$X_A = -X_B \quad X_E = -X_D \quad X_C = X_A \cdot X_E / (X_A + X_E)$$

の関係にある請求項 1 に記載の変圧装置。

【請求項 8】

6 個のリアクタンス素子のリアクタンスをそれぞれ X_A , X_B , X_C , X_D , X_E , X_F とすると、入力側から見て順に、前記二端子対回路の 1 線路上にある X_A , 2 線間にある X_B , 前記 1 線路上にある X_C 、2 線間にある X_D 、前記 1 線路上にある X_E 、2 線間にある X_F 、によって前記二端子対回路が構成され、

$$X_A = X_C = -X_B \quad X_D = X_F = -X_E$$

の関係にある請求項 1 に記載の変圧装置。

【請求項 9】

6 個のリアクタンス素子のリアクタンスをそれぞれ X_A , X_B , X_C , X_D , X_E , X_F とすると、入力側から見て順に、前記二端子対回路の 2 線間にある X_A , 1 線路上にある X_B , 2 線間にある X_C 、前記 1 線路上にある X_D 、2 線間にある X_E 、前記 1 線路上にある X_F 、によって前記二端子対回路が構成され、

$$X_A = X_C = -X_B \quad X_D = X_F = -X_E$$

の関係にある請求項 1 に記載の変圧装置。

【請求項 10】

スイッチングを行う回路と、当該回路内に介挿された請求項 1 ~ 請求項 9 のいずれか 1 項に記載の変圧装置とを含む変圧装置。

【請求項 11】

前記リアクタンス素子として、ケーブルのキャパシタンス及びケーブルのインダクタンスを利用する請求項 1 ~ 請求項 9 のいずれか 1 項に記載の変圧装置。

【請求項 12】

10

20

30

40

50

前記スイッチングの周波数は少なくとも 1 MHz である請求項 10 に記載の変圧装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、変圧装置に関する。

【背景技術】

【0002】

商用交流の送配電システムには、変圧器が用いられる。需要家の直近では、例えば 6600 V (50 Hz 又は 60 Hz) を、200 V に変圧する柱上トランスが用いられる (非特許文献 1 参照)。このような柱上トランスは、導線となる太いコイルが鉄心に巻回されており、相応の重量がある。また、さらに絶縁油やケースを含めると、例えば直径 40 cm、高さ 80 cm のタイプでは 200 kg 程度の重量がある。

10

【0003】

一方、次世代の電力システムであるスマートグリッドの実現に向け、SST (Solid-State Transformer) の研究が行われている。SST には、高周波トランスが用いられる (例えば、非特許文献 2 参照)。

【先行技術文献】

【非特許文献】

【0004】

【非特許文献 1】中部電力ホームページ、「柱上変圧器」、[online]、[平成 25 年 7 月 19 日検索]、インターネット<URL:http://www.chuden.co.jp/e-museum/guide/3floor/exhibit_c23.html>

20

【非特許文献 2】Falcons, S.: et al., Power and Energy Society General Meeting, 2010 IEEE, pp. 1-8, Minneapolis, July 2010

【発明の概要】

【発明が解決しようとする課題】

【0005】

従来の柱上トランスは重く、従って、取り扱いが容易ではない。また、その外形寸法を収めるに足る大きな取付スペースが、柱上に必要である。

一方、高周波トランスは、寄生容量の影響が回避できず、設計上の困難性がある。

30

【0006】

かかる従来の問題点に鑑み、本発明は、小型軽量で、従来のトランスのような磁気結合や電磁誘導、相互インダクタンス用のコイルや鉄心等を必要としない画期的な次世代の変圧装置を提供することを目的とする。

【課題を解決するための手段】

【0007】

本発明は、電源と抵抗値 R の負荷との間に設けられる変圧装置であって、4 以上の自然数を n として、n 個のリアクタンス素子を相互に接続して構成された二端子対回路を備え、前記負荷の任意の抵抗値 R に対して、前記二端子対回路の入力インピーダンス Z_{in} は、その実数成分が、k を定数として、 $k \cdot R$ で表され、かつ、虚数成分が 0 である、変圧装置である。

40

なお、リアクタンス素子とは、誘導性リアクタンスを有するインダクタ、又は、容量性リアクタンスを有するキャパシタである。

【発明の効果】

【0008】

本発明の変圧装置を電力用の変圧器として用いることにより、コイルや鉄心等を含む従来のトランスは不要となる。従って、変圧器の飛躍的な小型軽量化及び、それに伴う低コスト化を実現することができる。

【図面の簡単な説明】

【0009】

50

【図 1】二端子対回路（四端子回路）による変圧装置の概念を示す図である。

【図 2】回路を構成する要素数の考え方を示す図である。

【図 3】最小の要素数 4 で構成できる回路構成のうちの 4 パターンを示す図である。

【図 4】4 A 型の回路構成を示す図である。

【図 5】4 A 型の回路構成の実例 6 パターンを示す図である。

【図 6】4 B 型の回路構成を示す図である。

【図 7】4 B 型の回路構成の実例 6 パターンを示す図である。

【図 8】4 C 型の回路構成を示す図である。

【図 9】4 C 型の回路構成の実例 6 パターンを示す図である。

【図 10】4 D 型の回路構成を示す図である。

10

【図 11】4 D 型の回路構成の実例 2 パターンを示す図である。

【図 12】(a) は、 $n = 5$ の第 1 例の回路構成を示す図である。(b) は、T 型回路を示す。

【図 13】(a) は、 $n = 5$ の第 2 例の回路構成を示す図である。(b) は、型回路を示す。

【図 14】(a) は、 $n = 6$ の第 1 例の回路構成を示す図である。(b) は、 $n = 6$ の第 2 例の回路構成を示す図である。

【図 15】他の構成による変圧装置を示す回路図である。

【図 16】(a) は、図 15 における 4 つのスイッチのうち、上側にある 2 つのスイッチがオンで、下側にある 2 つのスイッチがオフであるときの、実体接続の状態を示す回路図である。(b) は、(a) と同じ回路図を、階段状に書き換えた回路図である。

20

【図 17】(a) は、図 15 における 4 つのスイッチのうち、下側にある 2 つのスイッチがオンで、上側にある 2 つのスイッチがオフであるときの、実体接続の状態を示す回路図である。また、(b) は、(a) と同じ回路図を、階段状に書き換えた回路図である。

【図 18】図 15 の変圧装置に対する入力電圧及び入力電流をそれぞれ表す波形図である。

【図 19】図 15 の変圧装置における、変圧の中間段階での電圧及び電流をそれぞれ表す波形図である。

【図 20】図 15 の変圧装置からの出力電圧及び出力電流をそれぞれ表す波形図である。

【図 21】図 15 に示した変圧装置と、4 A 型の回路構成を有する変圧装置とを、組み合わせた回路図である。

30

【図 22】図 15 に示した変圧装置と、4 B 型の回路構成を有する変圧装置とを、組み合わせた回路図である。

【図 23】図 15 に示した変圧装置と、4 C 型の回路構成を有する変圧装置とを、組み合わせた回路図である。

【図 24】図 15 に示した変圧装置と、4 D 型の回路構成を有する変圧装置とを、組み合わせた回路図である。

【発明を実施するための形態】

【0010】

[実施形態の要旨]

40

本発明の実施形態の要旨としては、少なくとも以下のものが含まれる。

【0011】

(1) これは、電源と抵抗値 R の負荷との間に設けられる変圧装置であって、4 以上の自然数を n として、 n 個のリアクタンス素子を相互に接続して構成された二端子対回路を備え、前記負荷の任意の抵抗値 R に対して、前記二端子対回路の入力インピーダンス Z_i は、その実数成分が、 k を定数として、 $k \cdot R$ で表され、かつ、虚数成分が 0 である、変圧装置である。

上記のような変圧装置では、負荷の抵抗値 R に関わらず、入力電圧に比例した出力電圧が得られる。すなわち、一定の変圧比 $(1 / k)^{ 1 / 2 }$ で入力電圧を出力電圧に変換する変圧装置が得られる。このような変圧装置を変圧器として用いることにより、従来の商用

50

周波トランスや、高周波トランスは不要となる。従って、変圧器の飛躍的な小型軽量化及び、それに伴う低コスト化を実現することができる。さらに、高周波トランスで課題となる寄生容量、漏れ磁界発生の問題も解消され、低損失な変圧器を実現できる。

【0012】

(2) また、(1) の変圧装置において、4 個のリアクタンス素子のリアクタンスをそれぞれ X_1, X_2, X_3, X_4 とすると、入力側から見て順に、前記二端子対回路の 1 線上にある X_1 、2 線間にある X_2 、前記 1 線上にある X_3 、2 線間にある X_4 によって前記二端子対回路が構成され、以下の条件が満たされることが好ましい。

$$(1/X_1) + (1/X_2) + (1/X_3) = 0 \quad X_2 + X_3 + X_4 = 0$$

この場合、入力インピーダンス Z_{in} は、 $Z_{in} = (X_2^2 / X_4^2) \cdot R$ となり、負荷の抵抗値 R に比例し、入力電圧に比例した出力電圧が得られる。

10

【0013】

(3) また、(1) の変圧装置において、4 個のリアクタンス素子のリアクタンスをそれぞれ X_1, X_2, X_3, X_4 とすると、入力側から見て順に、前記二端子対回路の 2 線間にある X_1 、1 線上にある X_2 、2 線間にある X_3 、前記 1 線上にある X_4 によって前記二端子対回路が構成され、以下の条件が満たされることが好ましい。

$$X_1 + X_2 + X_3 = 0 \quad (1/X_2) + (1/X_3) + (1/X_4) = 0$$

この場合、入力インピーダンス Z_{in} は、 $Z_{in} = (X_1^2 / X_3^2) \cdot R$ となり、負荷の抵抗値 R に比例し、入力電圧に比例した出力電圧が得られる。

20

【0014】

(4) また、(1) の変圧装置において、4 個のリアクタンス素子のリアクタンスをそれぞれ X_1, X_2, X_3, X_4 とすると、入力側から見て順に、前記二端子対回路の 1 線上にある X_1 、2 線間にある X_2 、前記 1 線上にある X_3 、によって構成される T 型回路と、 X_1 及び X_3 の直列体に対して並列にある X_4 とによって前記二端子対回路が構成され、以下の条件が満たされることが好ましい。

$$X_1 + X_3 + X_4 = 0 \quad (1/X_1) + (1/X_2) + (1/X_3) = 0$$

この場合、入力インピーダンス Z_{in} は、 $Z_{in} = (X_1^2 / X_3^2) \cdot R$ となり、負荷の抵抗値 R に比例し、入力電圧に比例した出力電圧が得られる。

【0015】

(5) また、(1) の変圧装置において、4 個のリアクタンス素子のリアクタンスをそれぞれ X_1, X_2, X_3, X_4 とすると、入力側から見て順に、前記二端子対回路の 2 線間にある X_1, X_2 の第 1 直列体、及び、2 線間にある X_3, X_4 の第 2 直列体を含み、前記第 1 直列体の相互接続点及び前記第 2 直列体の相互接続点が出力端子となる前記二端子対回路が構成され、以下の条件が満たされることが好ましい。

$$X_1 + X_2 + X_3 + X_4 = 0 \quad (1/X_1) + (1/X_2) + (1/X_3) + (1/X_4) = 0$$

この場合、入力インピーダンス Z_{in} は、 $Z_{in} = \{ (X_1 + X_2)^2 / (X_1 - X_2)^2 \} \cdot R$ となり、負荷の抵抗値 R に比例し、入力電圧に比例した出力電圧が得られる。

30

【0016】

(6) また、(1) の変圧装置において、5 個のリアクタンス素子のリアクタンスをそれぞれ X_A, X_B, X_C, X_D, X_E とすると、入力側から見て順に、前記二端子対回路の 1 線上にある X_A 、2 線間にある X_B 、前記 1 線上にある X_C 、2 線間にある X_D 、前記 1 線上にある X_E 、によって前記二端子対回路が構成され、

$$X_A = -X_B \quad X_E = -X_D \quad X_C = X_A + X_E$$

の関係にあることが好ましい。

この場合、入力インピーダンス Z_{in} は、 $Z_{in} = (X_A^2 / X_E^2) \cdot R$ となり、負荷の抵抗値 R に比例し、入力電圧に比例した出力電圧が得られる。

40

【0017】

(7) また、(1) の変圧装置において、5 個のリアクタンス素子のリアクタンスをそれぞれ X_A, X_B, X_C, X_D, X_E とすると、入力側から見て順に、前記二端子対回路

50

の2線間にある X_A 、1線上にある X_B 、2線間にある X_C 、前記1線上にある X_D 、2線間にある X_E 、によって前記二端子対回路が構成され、

$$X_A = -X_B \quad X_E = -X_D \quad X_C = X_A \cdot X_E / (X_A + X_E)$$

の関係にあることが好ましい。

この場合、入力インピーダンス Z_{in} は、 $Z_{in} = (X_A^2 / X_E^2) \cdot R$ となり、負荷の抵抗値 R に比例し、入力電圧に比例した出力電圧が得られる。

【0018】

(8)また、(1)の変圧装置において、6個のリアクタンス素子のリアクタンスをそれぞれ X_A 、 X_B 、 X_C 、 X_D 、 X_E 、 X_F とすると、入力側から見て順に、前記二端子対回路の1線上にある X_A 、2線間にある X_B 、前記1線上にある X_C 、2線間にある X_D 、前記1線上にある X_E 、2線間にある X_F 、によって前記二端子対回路が構成され、

$$X_A = X_C = -X_B \quad X_D = X_F = -X_E$$

の関係にあることが好ましい。

この場合、入力インピーダンス Z_{in} は、 $Z_{in} = (X_A^2 / X_F^2) \cdot R$ となり、負荷の抵抗値 R に比例し、入力電圧に比例した出力電圧が得られる。

【0019】

(9)また、(1)の変圧装置において、6個のリアクタンス素子のリアクタンスをそれぞれ X_A 、 X_B 、 X_C 、 X_D 、 X_E 、 X_F とすると、入力側から見て順に、前記二端子対回路の2線間にある X_A 、1線上にある X_B 、2線間にある X_C 、前記1線上にある X_D 、2線間にある X_E 、前記1線上にある X_F 、によって前記二端子対回路が構成され、

$$X_A = X_C = -X_B \quad X_D = X_F = -X_E$$

の関係にあることが好ましい。

この場合、入力インピーダンス Z_{in} は、 $Z_{in} = (X_A^2 / X_F^2) \cdot R$ となり、負荷の抵抗値 R に比例し、入力電圧に比例した出力電圧が得られる。

【0020】

(10)また、変圧装置は、スイッチングを行う回路と、当該回路内に介挿された(1)~(9)のいずれかの変圧装置とを含むものであってもよい。

この場合、スイッチングを行っている環境を利用して集中定数回路の変圧装置を活用することができる。

【0021】

(11)また、(1)~(9)のいずれかの変圧装置において、前記リアクタンス素子として、ケーブルのキャパシタンス及びケーブルのインダクタンスを利用することも可能である。

この場合、ケーブルは耐圧性能を容易に確保することができ、また、低コストである。

【0022】

(12)また、(10)の変圧装置において、前記スイッチングの周波数は少なくとも1MHzであることが好ましい。

この場合、高周波でスイッチングを行っている環境を利用して集中定数回路の変圧装置を活用することができる。

【0023】

[実施形態の詳細]

<集中定数回路による変圧装置>

次に、本発明の実施形態に係る、集中定数回路を用いた変圧装置の詳細について説明する。

【0024】

《概論》

図1は、二端子対回路(四端子回路)による変圧装置200の概念を示す図である。変圧装置として機能するには、入力インピーダンス Z_{in} と負荷 R (抵抗値 R)との間に、

$$Z_{in} = k \cdot R \quad (k \text{ は定数})$$

の関係が成り立つ必要がある。これにより、負荷変動に対して入力インピーダンス Z_{in}

10

20

30

40

50

が線形に変化し、変圧比は一定である。また、入力インピーダンス Z_{in} は、リアクタンス成分を持たない。すなわち、入力インピーダンス Z_{in} は、実数成分が $k \cdot R$ であり、虚数成分が 0 であることが必要である。このような入力インピーダンス Z_{in} となる変圧装置 200 を、L I L T (Load-Invariant Linear Transformer) と称する。

【0025】

上記のような変圧装置 200 では、負荷の抵抗値 R に関わらず、入力電圧に比例した出力電圧が得られる。すなわち、一定の変圧比 $(1/k)^{1/2}$ で入力電圧を出力電圧に変換する変圧装置 200 が得られる。このような変圧装置 200 を変圧器として用いることにより、従来の商用周波トランスや、高周波トランスは不要となる。従って、変圧器の飛躍的な小型軽量化及び、それに伴う低コスト化を実現することができる。さらに、高周波トランスで課題となる寄生容量、漏れ磁界発生の問題も解消され、低損失な変圧器を実現できる。

10

【0026】

L I L T となる回路構成は無数に考えられるが、リアクタンス素子の要素数 n は少ない方がよい。本発明者らは、 n の値を 1 から順に、1, 2, 3, 4, ... と全探索を行った結果、最小の要素数 n は 4 であるという知見を得た。

【0027】

図 2 は、回路を構成する要素数 n の考え方の一例を示す図である。図において、左の図には見かけ上、3 つの要素 X_1, X_2, X_3 が存在する。しかし、トポロジ的に等価な X_1, X_2 は 1 つとカウントし、電気回路として意味を成さない X_3 はカウントしない。従って、左の回路構成は、右の回路構成と同じであり、要素数 n は 1 である。

20

【0028】

図 3 は、最小の要素数 4 で構成できる回路構成のうちの 4 パターンを示す図であり、(a)、(b)、(c)、(d) の順にそれぞれ、「4A型」、「4B型」、「4C型」、「4D型」と呼ぶものとする。

【0029】

《第 1 実施形態：4A型》

図 4 は、4A型の回路構成を示す図である。文言上で表現すると、例えば、4 個のリアクタンス素子のリアクタンスをそれぞれ X_1, X_2, X_3, X_4 とすると、入力側から見て順に、二端子対回路の 1 線上にある X_1 、2 線間にある X_2 、前記 1 線上にある X_3 、2 線間にある X_4 によって二端子対回路が構成されている。この場合の入力インピーダンス Z_{in} は、以下の式の上段部で表される。また、並列共振及び直列共振により虚数成分を 0 にする条件を設定すると、入力インピーダンス Z_{in} は、下段部で表される。

30

なお、以下の各式中の「 j 」は虚数 $(-1)^{1/2}$ を表す。

【0030】

$$Z_{in} = \frac{R\{X_1(X_2+X_3+X_4)+X_2(X_3+X_4)+jX_4(X_1X_2+X_2X_3+X_3X_1)\}}{X_4(X_2+X_3)-jR(X_2+X_3+X_4)}$$

$$= \frac{X_2^2}{X_4^2} R, \left(\frac{1}{X_1} + \frac{1}{X_2} + \frac{1}{X_3} = 0 \wedge X_2 + X_3 + X_4 = 0 \right)$$

40

【0031】

すなわち、パラメータ条件が、

$$\left(\frac{1}{X_1} \right) + \left(\frac{1}{X_2} \right) + \left(\frac{1}{X_3} \right) = 0 \quad X_2 + X_3 + X_4 = 0$$

であるとき、言い換えれば、 $\left(\frac{1}{X_1} \right) + \left(\frac{1}{X_2} \right) + \left(\frac{1}{X_3} \right) = 0$ であり、かつ、 $X_2 + X_3 + X_4 = 0$ であるとき、 $Z_{in} = (X_2^2 / X_4^2) \cdot R$ となり、入力電圧に比例した出力電圧が得られる。なお、この機能発揮のためには、入力電圧は交流であ

50

ることが必要である。

図5は、4A型の回路構成の実例6パターンを示す図である。

【0032】

《第2実施形態：4B型》

図6は、4B型の回路構成を示す図である。文言上で表現すると、例えば、4個のリアクタンス素子のリアクタンスをそれぞれ X_1 、 X_2 、 X_3 、 X_4 とすると、入力側から見て順に、二端子対回路の2線間にある X_1 、1線上にある X_2 、2線間にある X_3 、前記1線上にある X_4 によって二端子対回路が構成されている。この場合の入力インピーダンス Z_{in} は、以下の式の上段部で表される。また、並列共振及び直列共振により虚数成分を0にする条件を設定すると、入力インピーダンス Z_{in} は、下段部で表される。

10

【0033】

$$Z_{in} = \frac{RX_1(X_2+X_3)+jX_1(X_2X_3+X_3X_4+X_4X_2)}{X_3(X_1+X_2)+X_4(X_1+X_2+X_3)-jR(X_1+X_2+X_3)}$$

$$= \frac{X_1^2}{X_3^2} R, \left(X_1+X_2+X_3=0 \wedge \frac{1}{X_2} + \frac{1}{X_3} + \frac{1}{X_4} = 0 \right)$$

20

【0034】

すなわち、パラメータ条件が、

$$X_1 + X_2 + X_3 = 0 \quad (1/X_2) + (1/X_3) + (1/X_4) = 0$$

であるとき、 $Z_{in} = (X_1^2 / X_3^2) \cdot R$ となり、入力電圧に比例した出力電圧が得られる。なお、この機能発揮のためには、入力電圧は交流であることが必要である。

図7は、4B型の回路構成の実例6パターンを示す図である。

【0035】

《第3実施形態：4C型》

図8は、4C型の回路構成を示す図である。文言上で表現すると、例えば、4個のリアクタンス素子のリアクタンスをそれぞれ X_1 、 X_2 、 X_3 、 X_4 とすると、入力側から見て順に、二端子対回路の1線上にある X_1 、2線間にある X_2 、前記1線上にある X_3 、によって構成されるT型回路と、 X_1 及び X_3 の直列体に対して並列にある X_4 とによって二端子対回路が構成されている。この場合の入力インピーダンス Z_{in} は、以下の式の上段部で表される。また、並列共振及び直列共振により虚数成分を0にする条件を設定すると、入力インピーダンス Z_{in} は、下段部で表される。

30

【0036】

$$Z_{in} = \frac{-X_4(X_1X_2+X_2X_3+X_3X_1)+jR\{X_1(X_3+X_4)+X_2(X_1+X_3+X_4)\}}{R(X_1+X_3+X_4)+j\{X_2(X_1+X_3+X_4)+X_3(X_1+X_4)\}}$$

$$= \frac{X_1^2}{X_3^2} R, \left(X_1+X_3+X_4=0 \wedge \frac{1}{X_1} + \frac{1}{X_2} + \frac{1}{X_3} = 0 \right)$$

40

【0037】

すなわち、パラメータ条件が、

$$X_1 + X_3 + X_4 = 0 \quad (1/X_1) + (1/X_2) + (1/X_3) = 0$$

であるとき、 $Z_{in} = (X_1^2 / X_3^2) \cdot R$ となり、入力電圧に比例した出力電圧が得られる。なお、この機能発揮のためには、入力電圧は交流であることが必要である。

50

図9は、4C型の回路構成の実例6パターンを示す図である。

【0038】

《第4実施形態：4D型》

図10は、4D型の回路構成を示す図である。文言上で表現すると、例えば、4個のリアクタンス素子のリアクタンスをそれぞれ X_1, X_2, X_3, X_4 とすると、入力側から見て順に、二端子対回路の2線間にある X_1, X_2 の第1直列体、及び、2線間にある X_3, X_4 の第2直列体を含み、第1直列体の相互接続点及び第2直列体の相互接続点が出力端子となる二端子対回路が構成されている。この場合の入力インピーダンス Z_{in} は、以下の式の上段部で表される。また、並列共振及び直列共振により虚数成分を0にする条件を設定すると、入力インピーダンス Z_{in} は、下段部で表される。

10

【0039】

$$Z_{in} = \frac{-X_1 X_2 (X_3 + X_4) - X_3 X_4 (X_1 + X_2) + jR(X_1 + X_2)(X_3 + X_4)}{R(X_1 + X_2 + X_3 + X_4) + j(X_1 + X_3)(X_2 + X_4)}$$

$$= \frac{(X_1 + X_2)^2}{(X_1 - X_2)^2} R, \left(X_1 + X_2 + X_3 + X_4 = 0 \wedge \frac{1}{X_1} + \frac{1}{X_2} + \frac{1}{X_3} + \frac{1}{X_4} = 0 \right)$$

20

【0040】

すなわち、パラメータ条件が、

$$X_1 + X_2 + X_3 + X_4 = 0 \quad \left(\frac{1}{X_1} + \frac{1}{X_2} + \frac{1}{X_3} + \frac{1}{X_4} = 0 \right)$$

であるとき、 $Z_{in} = \{ (X_1 + X_2)^2 / (X_1 - X_2)^2 \} \cdot R$ となり、入力電圧に比例した出力電圧が得られる。なお、この機能発揮のためには、入力電圧は交流であることが必要である。

図11は、4D型の回路構成の実例2パターンを示す図である。

【0041】

《第5実施形態： $n = 5$ (T型の応用)》

30

次に、要素数 $n = 5$ の回路構成について考える。 $n = 4$ よりも要素数は1つ増えるが、実用性はある。

図12の(a)は、 $n = 5$ の第1例の回路構成を示す図である。文言上で表現すると、5個のリアクタンス素子のリアクタンスをそれぞれ X_A, X_B, X_C, X_D, X_E とすると、入力側から見て順に、二端子対回路の1線上にある X_A 、2線間にある X_B 、前記1線上にある X_C 、2線間にある X_D 、前記1線上にある X_E 、によって二端子対回路が構成されている。

【0042】

一方、図12の(b)は、T型回路を示す。このT型回路において入力インピーダンス Z_{in} は、以下の式の上段部で表され、虚数成分を0とするには下段部のパラメータ条件が必要である。

40

【0043】

$$Z_{in} = \frac{-(X_1 X_2 + X_2 X_3 + X_3 X_1) + jR(X_1 + X_2)}{R + j(X_2 + X_3)}$$

$$= \frac{X_1^2}{R}, \quad (X_1 = X_3 = -X_2)$$

50

【 0 0 4 4 】

T型回路ではRが分母に来るため、L I L Tにはならない。しかし、T型回路を2段に構成すれば、 $Z_{i n} = k \cdot R$ となり、入力電圧に比例した出力電圧が得られる。そこで、図12の(a)の回路における5個のリアクタンス素子のリアクタンスをそれぞれ X_A 、 X_B 、 X_C 、 X_D 、 X_E とすると、入力側から見て順に、二端子対回路の1線路上にある X_A 、2線間にある X_B 、前記1線路上にある X_C 、2線間にある X_D 、前記1線路上にある X_E 、によって前記二端子対回路が構成されているとして、

$$X_A = -X_B \quad X_E = -X_D \quad X_C = X_A + X_E$$

の関係とする。この場合、入力インピーダンス $Z_{i n}$ は、 $Z_{i n} = (X_A^2 / X_E^2) \cdot R$ となり、負荷の抵抗値Rに比例し、入力電圧に比例した出力電圧が得られる。なお、この機能発揮のためには、入力電圧は交流であることが必要である。

10

【 0 0 4 5 】

《第6実施形態：n = 5（型の応用）》

図13の(a)は、n = 5の第2例の回路構成を示す図である。文言上で表現すると、5個のリアクタンス素子のリアクタンスをそれぞれ X_A 、 X_B 、 X_C 、 X_D 、 X_E とすると、入力側から見て順に、二端子対回路の2線間にある X_A 、1線路上にある X_B 、2線間にある X_C 、前記1線路上にある X_D 、2線間にある X_E 、によって二端子対回路が構成されている。

【 0 0 4 6 】

一方、図13の(b)は、型回路を示す。この型回路において入力インピーダンス $Z_{i n}$ は、以下の式の上段部で表され、虚数成分を0とするには下段部のパラメータ条件が必要である。

20

【 0 0 4 7 】

$$\begin{aligned} Z_{in} &= \frac{RX_1(X_2 + X_3) + jX_1X_2X_3}{X_3(X_1 + X_2) - jR(X_1 + X_2 + X_3)} \\ &= \frac{X_1^2}{R}, \quad (X_1 = X_3 = -X_2) \end{aligned}$$

30

【 0 0 4 8 】

型回路ではRが分母に来るため、L I L Tにはならない。しかし、型回路を2段に構成すれば、 $Z_{i n} = k \cdot R$ となり、入力電圧に比例した出力電圧が得られる。そこで、図13の(a)の回路における5個のリアクタンス素子のリアクタンスをそれぞれ X_A 、 X_B 、 X_C 、 X_D 、 X_E とすると、入力側から見て順に、二端子対回路の2線間にある X_A 、1線路上にある X_B 、2線間にある X_C 、前記1線路上にある X_D 、2線間にある X_E 、によって前記二端子対回路が構成されているとして、

$$X_A = -X_B \quad X_E = -X_D \quad X_C = X_A \cdot X_E / (X_A + X_E)$$

の関係とする。

40

この場合、入力インピーダンス $Z_{i n}$ は、 $Z_{i n} = (X_A^2 / X_E^2) \cdot R$ となり、負荷の抵抗値Rに比例し、入力電圧に比例した出力電圧が得られる。なお、この機能発揮のためには、入力電圧は交流であることが必要である。

【 0 0 4 9 】

《第7実施形態：n = 6（前T・後）》

次に、要素数n = 6の回路構成について考える。n = 4よりも要素数は2つ増えるが、実用性はある。

図14の(a)は、n = 6の第1例の回路構成を示す図である。文言上で表現すると、6個のリアクタンス素子のリアクタンスをそれぞれ X_A 、 X_B 、 X_C 、 X_D 、 X_E 、 X_F とすると、入力側から見て順に、二端子対回路の1線路上にある X_A 、2線間にある X_B 、

50

前記 1 線上にある X_C 、2 線間にある X_D 、前記 1 線上にある X_E 、2 線間にある X_F 、
 によって二端子対回路が構成されている。

【 0 0 5 0 】

前述のように、T 型回路及び π 型回路では共に R が分母に来るため、L I L T にはならない。しかし、T 型回路 + π 型回路で回路を構成すれば、 $Z_{in} = k \cdot R$ となり、入力電圧に比例した出力電圧が得られる。そこで、図 1 4 の (a) の回路における 6 個のリアクタンス素子のリアクタンスをそれぞれ X_A 、 X_B 、 X_C 、 X_D 、 X_E 、 X_F とすると、入力側から見て順に、二端子対回路の 1 線上にある X_A 、2 線間にある X_B 、前記 1 線上にある X_C 、2 線間にある X_D 、前記 1 線上にある X_E 、2 線間にある X_F 、によって前記二端子対回路が構成されているとして、

$$X_A = X_C = -X_B \quad X_D = X_F = -X_E$$

の関係とする。

この場合、入力インピーダンス Z_{in} は、 $Z_{in} = (X_A^2 / X_F^2) \cdot R$ となり、負荷の抵抗値 R に比例し、入力電圧に比例した出力電圧が得られる。なお、この機能発揮のためには、入力電圧は交流であることが必要である。

【 0 0 5 1 】

《第 8 実施形態：n = 6 (前・後 T)》

図 1 4 の (b) は、n = 6 の第 2 例の回路構成を示す図である。文言上で表現すると、6 個のリアクタンス素子のリアクタンスをそれぞれ X_A 、 X_B 、 X_C 、 X_D 、 X_E 、 X_F とすると、入力側から見て順に、二端子対回路の 2 線間にある X_A 、1 線上にある X_B 、2 線間にある X_C 、前記 1 線上にある X_D 、2 線間にある X_E 、前記 1 線上にある X_F 、によって二端子対回路が構成されている。

【 0 0 5 2 】

前述のように、 π 型回路及び T 型回路では共に R が分母に来るため、L I L T にはならない。しかし、 π 型回路 + T 型回路で回路を構成すれば、 $Z_{in} = k \cdot R$ となり、入力電圧に比例した出力電圧が得られる。そこで、図 1 4 の (b) の回路における 6 個のリアクタンス素子のリアクタンスをそれぞれ X_A 、 X_B 、 X_C 、 X_D 、 X_E 、 X_F とすると、入力側から見て順に、二端子対回路の 2 線間にある X_A 、1 線上にある X_B 、2 線間にある X_C 、前記 1 線上にある X_D 、2 線間にある X_E 、前記 1 線上にある X_F 、によって前記二端子対回路が構成されているとして、

$$X_A = X_C = -X_B \quad X_D = X_F = -X_E$$

の関係とする。

この場合、入力インピーダンス Z_{in} は、 $Z_{in} = (X_A^2 / X_F^2) \cdot R$ となり、負荷の抵抗値 R に比例し、入力電圧に比例した出力電圧が得られる。なお、この機能発揮のためには、入力電圧は交流であることが必要である。

【 0 0 5 3 】

上述の、集中定数回路による変圧装置 2 0 0 は、他の構成による変圧装置と組み合わせで使用することも可能である。例えば、他の構成による変圧装置としては、以下のものがある。

【 0 0 5 4 】

<リアクタンス素子を用いたスイッチングによる変圧装置>

図 1 5 は、かかる変圧装置 1 の一例を示す回路図である。図において、変圧装置 1 は、交流電源 2 と、負荷 R との間に設けられている。変圧装置 1 は、一對のキャパシタ C_1 、 C_2 と、一對のインダクタ L_1 、 L_2 と、4 つのスイッチ S_{r1} 、 S_{r2} 、 S_{b1} 、 S_{b2} と、これらのスイッチ S_{r1} 、 S_{r2} 、 S_{b1} 、 S_{b2} のオン/オフを制御するスイッチング制御部 3 とを備えている。スイッチング制御部 3 のスイッチング周波数は、例えば 1 MHz 程度である。なお、スイッチング周波数は 1 MHz 以上が好ましいが、1 MHz 未満でも可能である。

【 0 0 5 5 】

スイッチ S_{r1} 、 S_{r2} 、 S_{b1} 、 S_{b2} 及びスイッチング制御部 3 により、変圧装置

10

20

30

40

50

1の回路接続の状態を切り替えるスイッチ装置4が構成されている。スイッチ S_{r1} , S_{r2} は互いに同期して動作し、また、スイッチ S_{b1} , S_{b2} は互いに同期して動作する。そして、スイッチ S_{r1} , S_{r2} のペアと、スイッチ S_{b1} , S_{b2} のペアとは、排他的に交互にオンとなるよう動作する。スイッチ S_{r1} , S_{r2} , S_{b1} , S_{b2} は、例えば、SiC素子又はGaN素子からなる半導体スイッチング素子である。SiC素子又はGaN素子は、例えばSi素子に比べて、より高速なスイッチングが可能である。また、素子を多段に接続しなくても、十分な耐圧(例えば6kV/1個も可能)が得られる。

【0056】

図15において、一对のキャパシタ $C1$, $C2$ は、接続点 $P1$ において互いに直列に接続されている。そして、その直列体の両端に、交流電源2が接続されている。一对のキャパシタ $C1$, $C2$ の直列体には入力電圧 V_{in} が印加され、入力電流 I_{in} が流れる。

10

また、一对のインダクタ $L1$, $L2$ は、接続点 $P2$ において互いに直列に接続されている。そして、その直列体の両端に、キャパシタ $C1$, $C2$ を介した入力電圧 V_m が印加され、入力電流 I_m が流れる。負荷 R には、スイッチ S_{r2} , S_{b2} のいずれかがオンのとき電流が流れる。ここで、負荷 R に印加される電圧を V_{out} 、変圧装置1から負荷 R に流れる出力電流を I_{out} とする。

【0057】

図16の(a)は、図15における4つのスイッチ S_{r1} , S_{r2} , S_{b1} , S_{b2} のうち、上側にある2つのスイッチ S_{r1} , S_{r2} がオンで、下側にある2つのスイッチ S_{b1} , S_{b2} がオフであるときの、実体接続の状態を示す回路図である。なお、図15におけるスイッチ装置4の図示は省略している。また、図16の(b)は、(a)と同じ回路図を、階段状に書き換えた回路図である。

20

一方、図17の(a)は、図15における4つのスイッチ S_{r1} , S_{r2} , S_{b1} , S_{b2} のうち、下側にある2つのスイッチ S_{b1} , S_{b2} がオンで、上側にある2つのスイッチ S_{r1} , S_{r2} がオフであるときの、実体接続の状態を示す回路図である。また、図17の(b)は、(a)と同じ回路図を、階段状に書き換えた回路図である。

【0058】

図16, 図17の状態を交互に繰り返すことにより、キャパシタ $C1$, $C2$ の直列体の接続点 $P1$ を介して取り出される電圧は、さらに、インダクタ $L1$, $L2$ の直列体の接続点 $P2$ を介して取り出される電圧となる。すなわち、キャパシタ側を前段とし、インダクタ側を後段とする変圧が行われる。ここで、入力電圧は約 $1/4$ となって出力されるのではないかと推定される。そして、このことは、発明者らの実験によって確認されている。

30

【0059】

図18は、上が、変圧装置1に対する入力電圧、下が、入力電流をそれぞれ表す波形図である。

図19は、変圧の中間段階での電圧 V_m 、電流 I_m をそれぞれ表す波形図である。これは実際には、スイッチングによるパルス列によって構成され、全体として図示のような波形となる。

また、図20は、上が、変圧装置1からの出力電圧、下が、出力電流をそれぞれ表す波形図である。図18, 図20の対比により明らかなように、電圧は $1/4$ に変圧され、それに伴って、電流は4倍となる。

40

【0060】

<組み合わせの例示>

図21は、図15に示した変圧装置1と、上記4A型の回路構成を有する変圧装置200とを、組み合わせた回路図である。図において、図15に示した変圧装置1におけるキャパシタ段と、インダクタ段との間に、変圧装置200が介挿されている。このようにして、2種類の変圧装置1, 200の変圧機能を組み合わせることにより、変圧比の広範囲な設計が可能となる。

また、この場合、例えば1MHzの高周波でスイッチングを行っている環境を利用して集中定数回路の変圧装置200を活用することができる。なお、交流電源2が仮に直流電

50

源に置き換わったとしても、変圧装置 200 には、変圧装置 1 の前段のスイッチングによるスイッチング波形が入力されるので、使用可能である（以下同様）。

【0061】

図 22 は、図 1 に示した変圧装置 1 と、上記 4 B 型の回路構成を有する変圧装置 200 とを、組み合わせた回路図である。図において、図 15 に示した変圧装置 1 におけるキャパシタ段と、インダクタ段との間に、変圧装置 200 が介挿されている。このようにして、2 種類の変圧装置 1, 200 の変圧機能を組み合わせることにより、変圧比の広範囲な設計が可能となる。

【0062】

図 23 は、図 1 に示した変圧装置 1 と、上記 4 C 型の回路構成を有する変圧装置 200 とを、組み合わせた回路図である。図において、図 15 に示した変圧装置 1 におけるキャパシタ段と、インダクタ段との間に、変圧装置 200 が介挿されている。このようにして、2 種類の変圧装置 1, 200 の変圧機能を組み合わせることにより、変圧比の広範囲な設計が可能となる。

【0063】

図 24 は、図 1 に示した変圧装置 1 と、上記 4 D 型の回路構成を有する変圧装置 200 とを、組み合わせた回路図である。図において、図 15 に示した変圧装置 1 におけるキャパシタ段と、インダクタ段との間に、変圧装置 200 が介挿されている。このようにして、2 種類の変圧装置 1, 200 の変圧機能を組み合わせることにより、変圧比の広範囲な設計が可能となる。

【0064】

《その他》

なお、上述のリアクタンス素子として、ケーブルのキャパシタンス及びケーブルのインダクタンスを利用することも可能である。

この場合、ケーブルは耐圧性能を容易に確保することができ、また、低コストであるという利点がある。

【0065】

なお、今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は特許請求の範囲によって示され、特許請求の範囲と均等の意味及び範囲内での全ての変更が含まれることが意図される。

【符号の説明】

【0066】

- 1 変圧装置
- 2 交流電源
- 3 スwitchング制御部
- 4 スwitch装置
- 200 変圧装置
- C1, C2 キャパシタ
- L1, L2 インダクタ
- S_{b1}, S_{b2} スwitch
- S_{r1}, S_{r2} スwitch
- P1, P2 接続点
- R 負荷

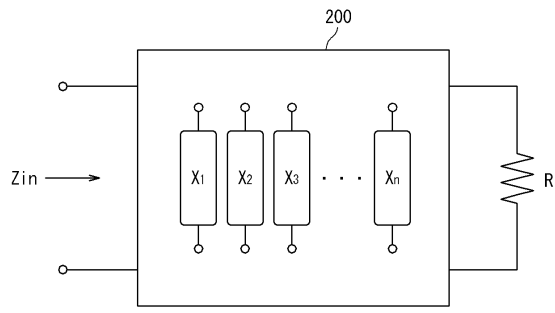
10

20

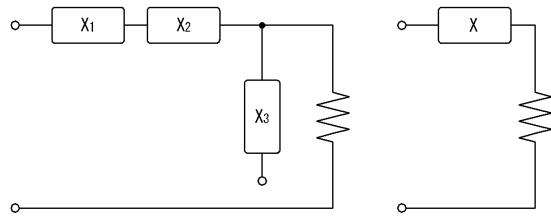
30

40

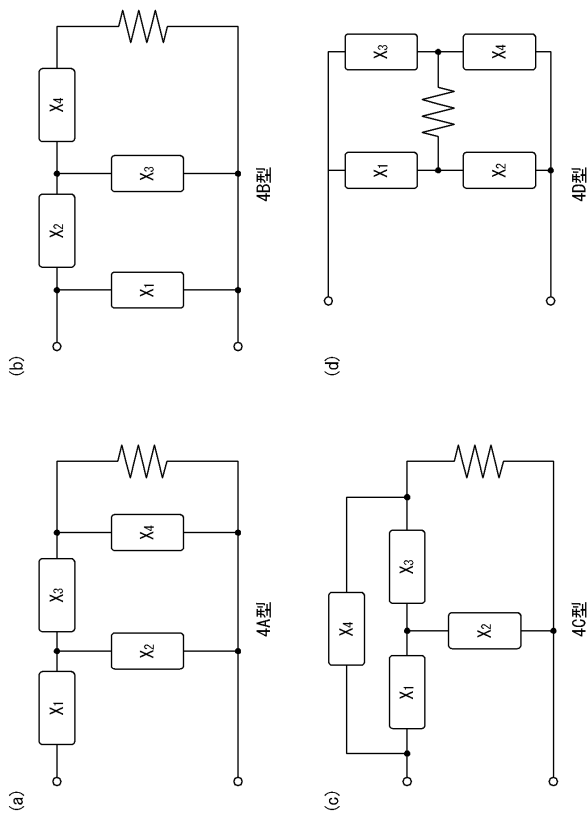
【 図 1 】



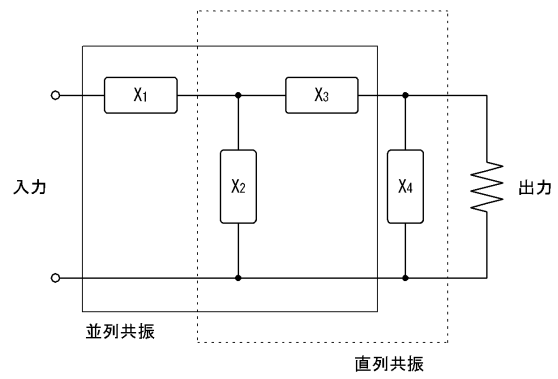
【 図 2 】



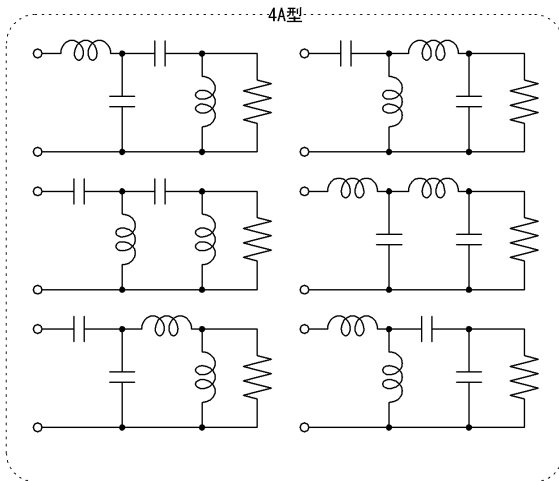
【 図 3 】



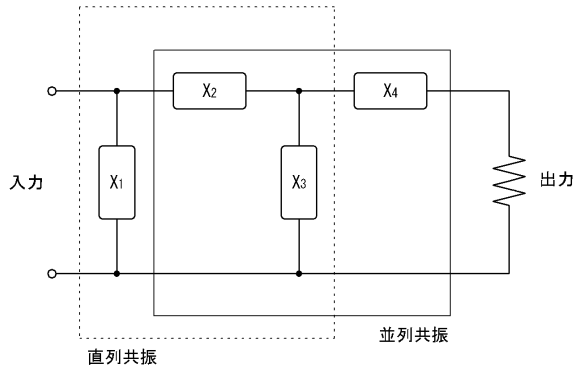
【 図 4 】



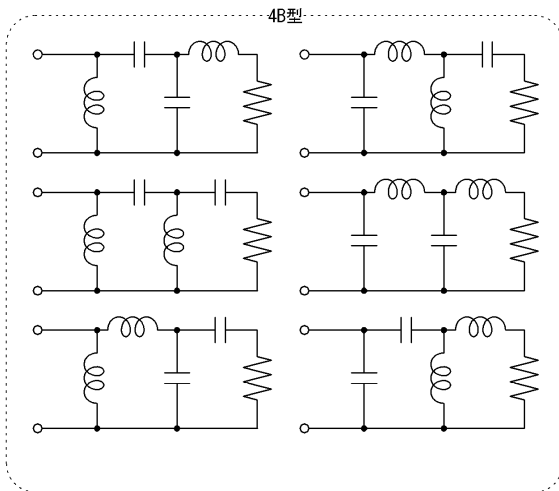
【图 5】



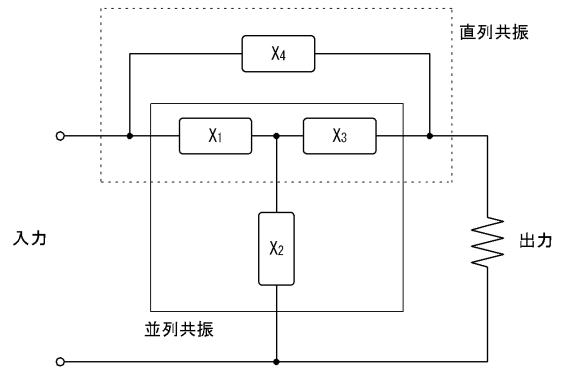
【图 6】



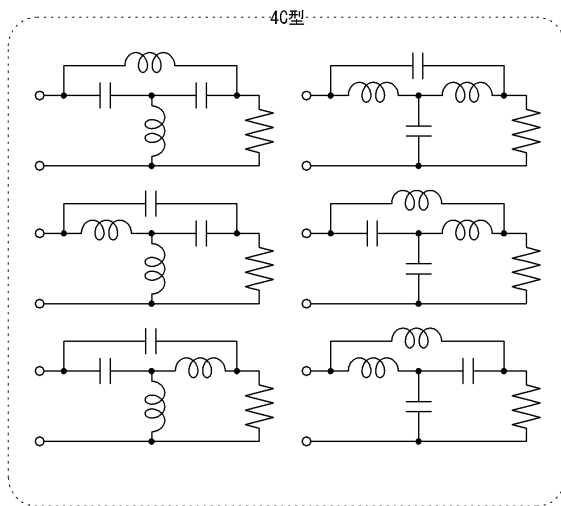
【图 7】



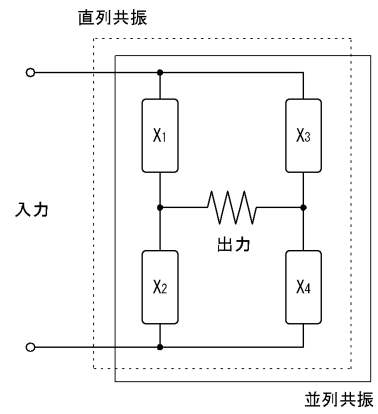
【图 8】



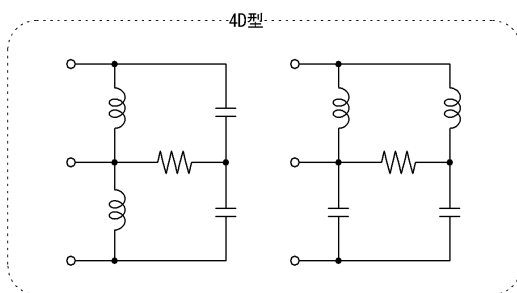
【图 9】



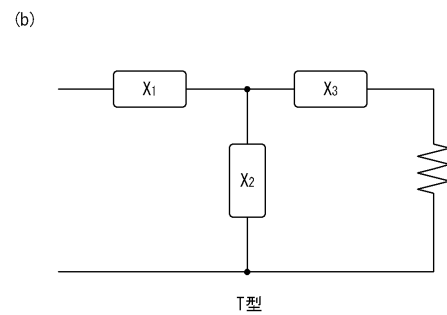
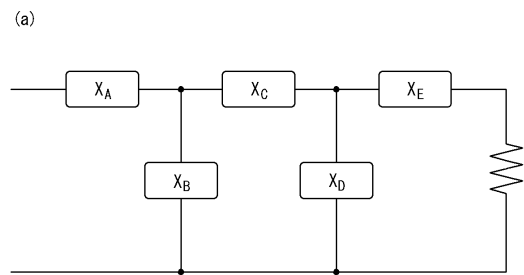
【图 10】



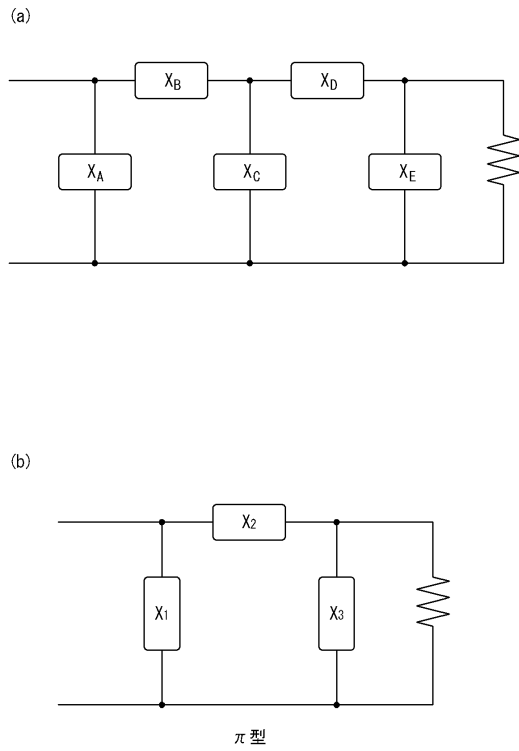
【图 11】



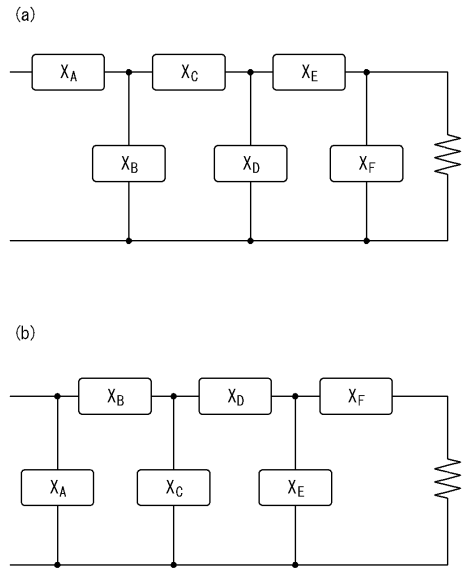
【图 12】



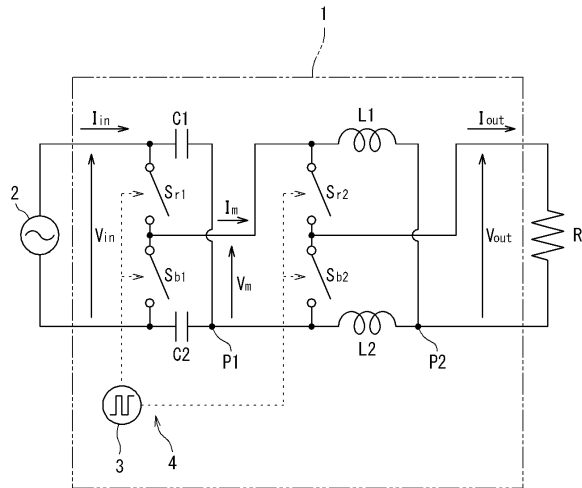
【 図 1 3 】



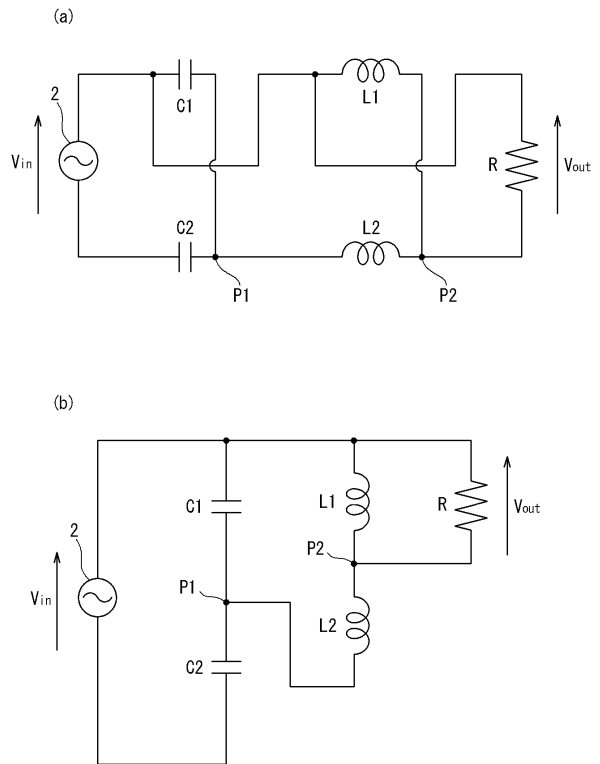
【 図 1 4 】



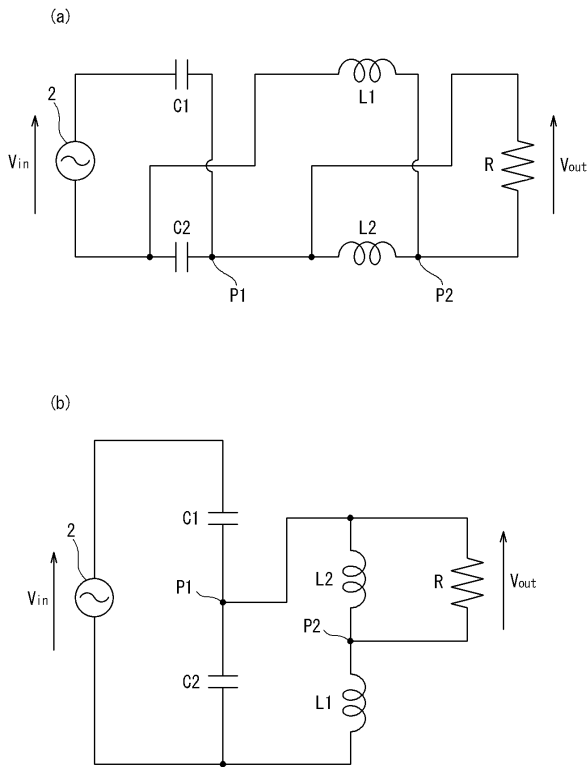
【 図 1 5 】



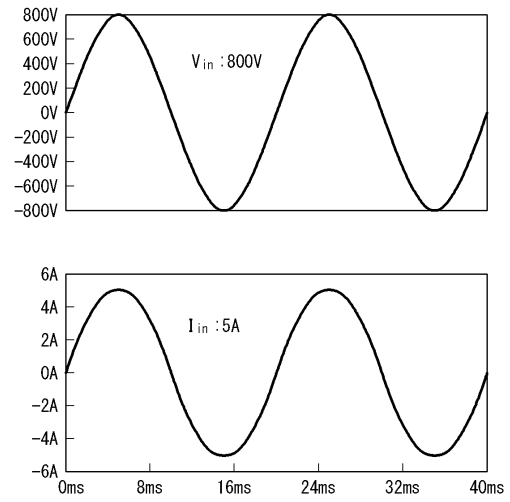
【 図 1 6 】



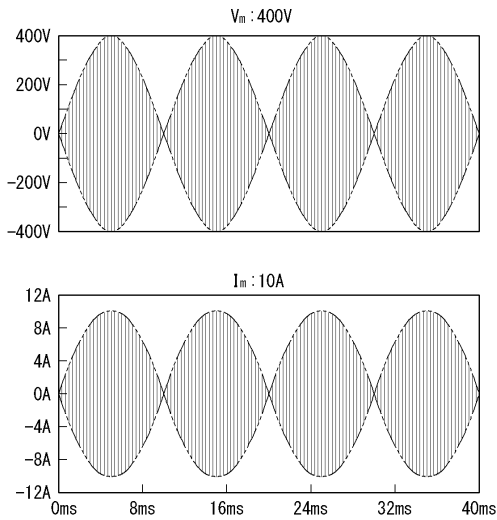
【 17 】



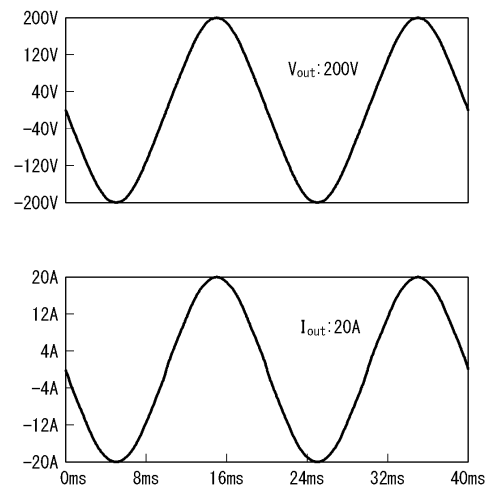
【 18 】



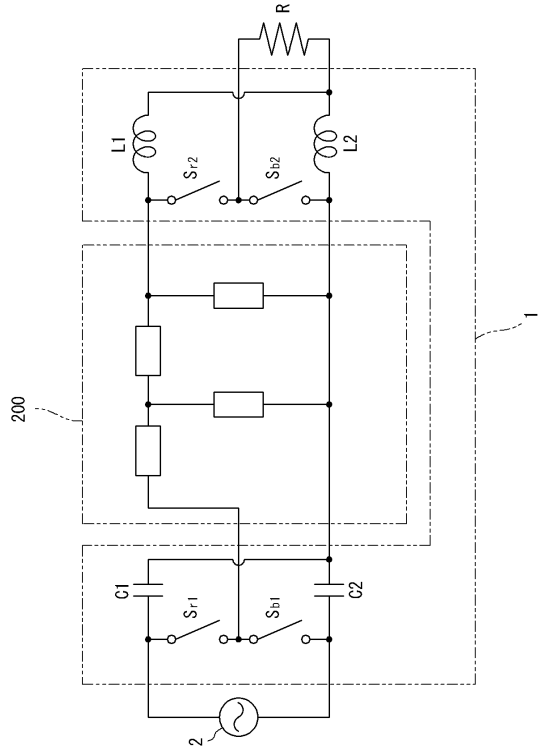
【 19 】



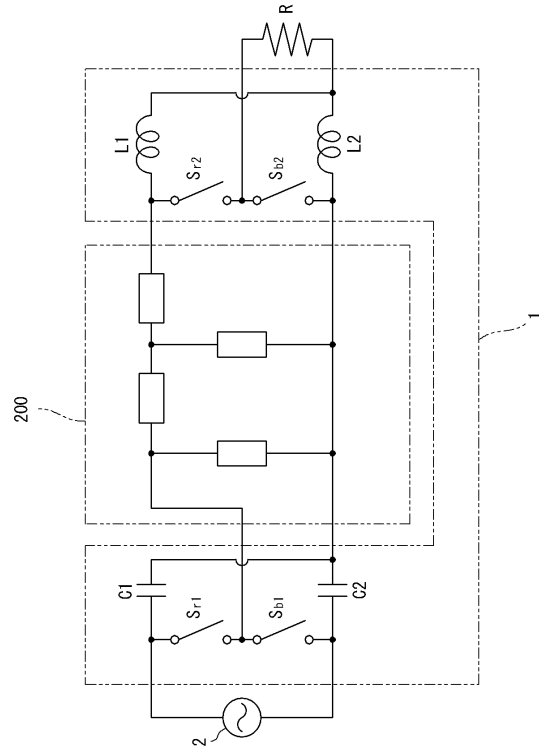
【 20 】



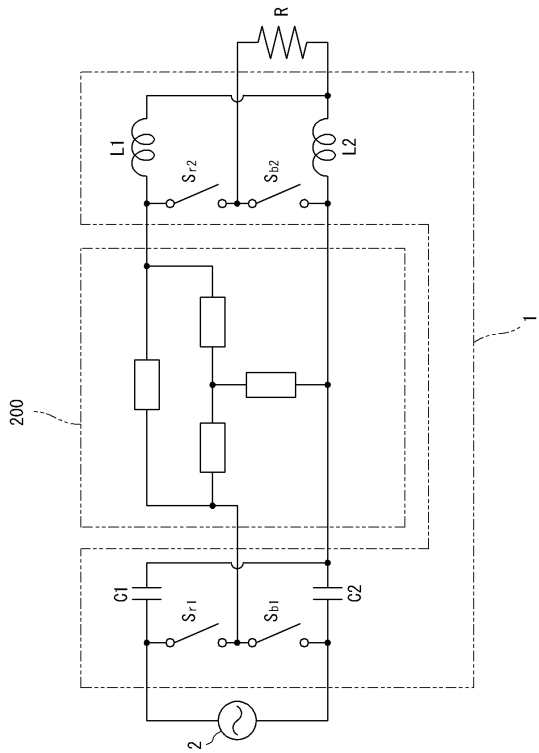
【図 2 1】



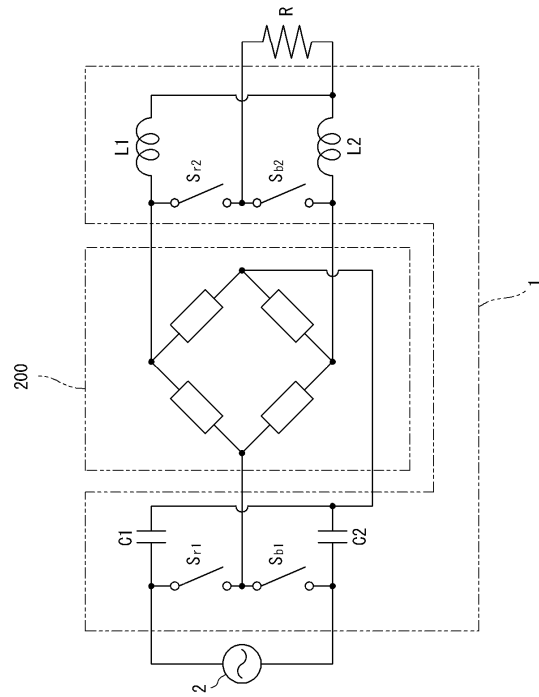
【図 2 2】



【図 2 3】



【図 2 4】



フロントページの続き

- (72)発明者 中幡 英章
大阪府大阪市此花区島屋一丁目1番3号 住友電気工業株式会社大阪製作所内
- (72)発明者 大平 孝
愛知県豊橋市天伯町雲雀ヶ丘1-1 国立大学法人豊橋技術科学大学内
- (72)発明者 山田 恭平
愛知県豊橋市天伯町雲雀ヶ丘1-1 国立大学法人豊橋技術科学大学内

審査官 鈴木 重幸

- (56)参考文献 特開2002-272127(JP,A)
特開平08-305450(JP,A)
特開2002-049428(JP,A)
特開2002-095241(JP,A)
山田 恭平,大平 孝,負荷変動に対して定変圧比となるトランスレス変圧器の提案,2013年電子情報通信学会ソサイエティ大会講演論文集 通信(2) B-9-3,日本,一般社団法人電子情報通信学会,2013年 9月 3日,P.202

(58)調査した分野(Int.Cl.,DB名)

H02M 5/02
H03H 7/38