

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-195318

(P2017-195318A)

(43) 公開日 平成29年10月26日(2017.10.26)

(51) Int.Cl. F I テーマコード(参考)
H05K 1/02 (2006.01) H05K 1/02 G 5E338
 H05K 1/02 D

審査請求 未請求 請求項の数 5 O L (全 8 頁)

(21) 出願番号 特願2016-85744 (P2016-85744)
 (22) 出願日 平成28年4月22日 (2016.4.22)

(71) 出願人 000006105
 株式会社明電舎
 東京都品川区大崎2丁目1番1号
 (74) 代理人 100086232
 弁理士 小林 博通
 (74) 代理人 100092613
 弁理士 富岡 潔
 (74) 代理人 100104938
 弁理士 鶴澤 英久
 (72) 発明者 大古田 徹
 東京都品川区大崎2丁目1番1号 株式会
 社明電舎内
 Fターム(参考) 5E338 AA16 BB47 BB48 BB67 BB72
 BB75 CC09 EE28 EE32

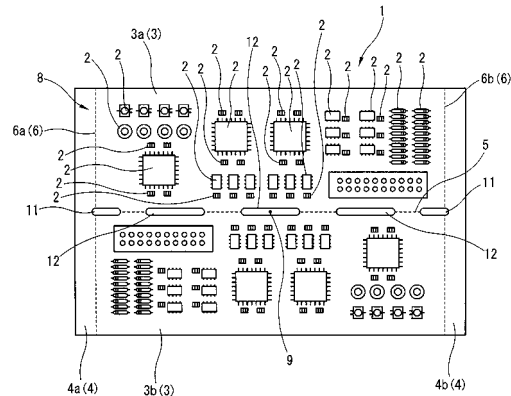
(54) 【発明の名称】 集合基板

(57) 【要約】

【課題】 回路基板の反りを抑制する集合基板を提供する。

【解決手段】 集合基板 1 は、電子部品 2 が実装される複数の回路基板 3 と、電子部品 2 の実装後に複数の回路基板 3 から切り離される捨て基板 4 と、隣接する 2 つの回路基板 3 の境界に位置する第 1 溝 5 と、回路基板 3 と捨て基板 4 との境界に位置する第 2 溝 6 と、を有する。第 1 溝 5 及び第 2 溝 6 は、捨て基板 4 を横切らないように形成されている。これにより、電子部品 2 の実装工程で集合基板 1 に生じる反りを抑制することができ、集合基板 1 に実装された電子部品 2 に及ぼす集合基板 1 の反りの影響を低減することができる。

【選択図】 図 1



【特許請求の範囲】**【請求項 1】**

電子部品が実装される複数の回路基板と、
上記電子部品の実装後に上記複数の回路基板から切り離される捨て基板と、
上記複数の回路基板のうち隣接する 2 つの回路基板の境界に位置し、上記捨て基板を横切らないように形成された第 1 溝と、
上記回路基板と上記捨て基板との境界に位置し、上記捨て基板を横切らないように形成された第 2 溝と、を有することを特徴とする集合基板。

【請求項 2】

上記第 1 溝と上記第 2 溝とが交差する位置に第 1 開口部が形成されていることを特徴とする請求項 1 に記載の集合基板。

10

【請求項 3】

上記第 1 溝には、第 2 開口部が形成されていることを特徴とする請求項 1 または 2 に記載の集合基板。

【請求項 4】

上記第 2 溝には、第 3 開口部が形成されていることを特徴とする請求項 1 ~ 3 のいずれかに記載の集合基板。

【請求項 5】

上記複数の回路基板のうち隣接する 2 つの回路基板において、上記電子部品は上記第 1 溝のうち当該回路基板間に位置する部分の中心を中心として点対称に配置されていることを特徴とする請求項 1 ~ 4 のいずれかに記載の集合基板。

20

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、複数の回路基板が連結されてなる集合基板に関する。

【背景技術】**【0002】**

従来、回路基板を製造する場合、電子機器の設計上の都合から一枚の集合基板に、直線状の V 溝や、ミシン目等のカット部を設け、電子部品等をいわゆるフロー工程またはリフロー工程で実装する。その後、上述したカット部を境界として集合基板から捨て基板をカットする等して、所望の形状の回路基板が製造される。

30

【0003】

しかし、フロー工程またはリフロー工程では、回路基板を構成するエポキシ樹脂とガラス繊維、銅箔の熱膨張率の相違から回路基板の反りや抜けが発生することがある。回路基板の反りや抜けは、実装した電子部品の脱落や電氣的接続箇所の信頼性低下等を引き起こす虞がある。

【0004】

特許文献 1 には、表面に実装部品を配置した後に半田付けを行う回路基板において、回路基板の裏面に太幅のパターン（導体パターン）を設けるとともに、このパターンに半田を付着させた回路基板が開示されている。この特許文献 1 では、回路基板の裏面の太幅のパターンに半田を付着させることで、回路基板表面に発生する曲げ応力に相反する応力を回路基板裏面に発生させている。そのため、回路基板の表面側と裏面側に発生する曲げ応力が互いに打ち消しあって回路基板の反りが防止されている。

40

【0005】

また、特許文献 2 には、回路基板の部品実装後に取り除かれる部分に、回路基板の変形防止用の導体パターンを形成し、部品実装時における回路基板の変形防止を図る技術が開示されている。

【先行技術文献】**【特許文献】****【0006】**

50

【特許文献1】特開2000-59018号公報

【特許文献2】特開2000-164997号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

しかしながら、特許文献1に開示された技術では、回路基板の片側略全面が半田付着領域となるため、回路基板の両面に部品を実装する場合や、フロー工程で半田付けを行う場合に対応できないという問題がある。

【0008】

また、特許文献2に開示された技術では、部品が実装される回路基板が切り離し可能に複数連結された集合基板に適用できないという問題がある。

10

【0009】

そこで、本発明は、回路基板の反りを抑制する集合基板を提供することを目的としている。

【課題を解決するための手段】

【0010】

本発明の集合基板は、電子部品が実装される複数の回路基板と、上記電子部品の実装後に上記複数の回路基板から切り離される捨て基板と、上記複数の回路基板のうち隣接する2つの回路基板の境界に位置し、上記捨て基板を横切らないように形成された第1溝と、上記回路基板と上記捨て基板との境界に位置し、上記捨て基板を横切らないように形成された第2溝と、を有することを特徴としている。

20

【0011】

上記集合基板においては、上記第1溝と上記第2溝とが交差する位置に第1開口部を形成してもよい。

【0012】

また、上記集合基板においては、上記第1溝に第2開口部を形成してもよいし、上記第2溝に第3開口部を形成してもよい。

【0013】

そして、上記複数の回路基板のうち隣接する2つの回路基板において、上記電子部品を上記第1溝のうち当該回路基板間に位置する部分の中心点を中心として点対称に配置してもよい。

30

【発明の効果】

【0014】

本発明によれば、第1溝及び第2溝が捨て基板を横切らないよう形成されているので、電子部品の実装工程で集合基板に生じる反りを抑制することができ、集合基板に実装された電子部品に及ぼす集合基板の反りの影響を低減することができる。

【0015】

そして、集合基板に形成される第1溝及び第2溝は、回路基板の両面への電子部品の実装やフロー工程での半田付けを妨げるものではない。従って、集合基板は、回路基板の両面への電子部品の実装やフロー工程で半田付けを実施することが可能となる。

40

【図面の簡単な説明】

【0016】

【図1】本発明の第1実施例における集合基板を模式的に示した説明図。

【図2】集合基板の反りの状況を示す説明図であって、(A)は隣接する2つの回路基板の境界に開口部がない場合を示し、(B)は隣接する2つの回路基板の境界に、隣接する2つの回路基板の境界の長さの50%の開口部が形成された場合を示す。

【図3】本発明の第2実施例における集合基板を模式的に示した説明図。

【発明を実施するための形態】

【0017】

以下、本発明の一実施例を図面に基づいて詳細に説明する。図1は、本発明の第1実施

50

例における集合基板 1 を模式的に示した説明図である。

【 0 0 1 8 】

矩形板状の集合基板 1 は、複数の電子部品 2 が実装される複数の回路基板 3 と、回路基板 3 に電子部品 2 が実装された後に回路基板 3 から切り離される捨て基板 4 と、を有している。また、集合基板 1 には、集合基板 1 から回路基板 3 や捨て基板 4 を切り離す際の起点となる第 1 溝 5 及び第 2 溝 6 が形成されている。図 1 において、第 1 溝 5 及び第 2 溝 6 は、便宜上いずれも破線で示している。

【 0 0 1 9 】

ここで、集合基板 1 とは、小型かつ同種の回路基板 3 を効率的に製造するために用いられるものである。すなわち、集合基板 1 は、電子部品 2 が半田付けされた後に、捨て基板 4 が切り離され、各回路基板 3 に分割されるものである。捨て基板 4 は、製品とはならない部分であるが、ハンドリング等を良好にするために集合基板 1 に設けられる部分である。

10

【 0 0 2 0 】

回路基板 3 は、矩形板状を呈し、ガラスエポキシ基板等の絶縁性を有する基板本体に導体パターンが形成されたものである。本実施例では、一つの集合基板 1 内に、2 つの回路基板 3 a、3 b が互いに連結されてなる一つの回路基板集合部 8 が形成されている。回路基板集合部 8 は、矩形状を呈している。回路基板 3 を貫通するような部品が実装される場合、各回路基板 3 a、3 b には、電子部品 2 のリード等を挿入可能な穴（図示せず）が必要に応じて形成される。なお、集合基板 1 内の回路基板 3 の数は 2 つに限定されるものではない。また、回路基板集合部 8 は、集合基板 1 内の全ての回路基板 3 が互いに連結されて構成されるものである。

20

【 0 0 2 1 】

電子部品 2 は、集合基板 1 の状態における各回路基板 3 a、3 b の表面（一方の面）に、フロー工程やリフロー工程等で実装される。各回路基板 3 a、3 b は互いに同一である。なお、各回路基板 3 a、3 b は、両面に電子部品 2 を実装してもよい。

【 0 0 2 2 】

そして、隣接する 2 つの回路基板 3 a、3 b において、電子部品 2 は第 1 溝 5 の中点 9 を中心として点対称に配置されている。中点 9 は、回路基板 3 a、3 b に挟まれた第 1 溝 5 を 2 等分する位置にある。つまり、集合基板 1 には、同一構成の回路基板 3 a、3 b が中点 9 を中心として点対称に配置されている。

30

【 0 0 2 3 】

捨て基板 4 は、矩形板状を呈し、回路基板集合部 8 の左右両側に形成されている。つまり、回路基板集合部 8 は、一对の捨て基板 4 a、4 b によって挟まれている。これら捨て基板 4 a、4 b は、回路基板 3 の基板本体と同じ材質であり、例えばガラスエポキシ基板等からなっている。また、捨て基板 4 には、表裏の両面に、同じ面積の導体パターン、または同じ形状の導体パターンが形成されている。なお、捨て基板 4 の表裏の両面に、同じ面積で同じ形状の導体パターンを形成してもよい。

【 0 0 2 4 】

第 1 溝 5 及び第 2 溝 6 は、例えば断面 V 字形の切り込みが入れられた部分であり、集合基板 1 の表面及び裏面の同じ位置に、同じ深さとなるように形成されている。第 1 溝 5 及び第 2 溝 6 は、高速で回転する円盤状の刃を用いて切削加工される。

40

【 0 0 2 5 】

第 1 溝 5 は、隣接する 2 つの回路基板 3 a、3 b の境界に位置し、捨て基板 4 を横切らないように形成されている。詳述すると、第 1 溝 5 は、集合基板長手方向に沿った直線状を呈し、回路基板集合部 8 内に形成されている。

【 0 0 2 6 】

第 2 溝 6 は、回路基板 3 と捨て基板 4 との境界に位置し、捨て基板 4 を横切らないように形成されている。詳述すると、第 2 溝 6 は、集合基板短手方向に沿った直線状を呈し、回路基板集合部 8 の両側に形成されている。

50

【0027】

つまり、集合基板1には、回路基板3a、3bの間に位置する一つの第1溝5と、回路基板集合部8の両側に位置し、互いに平行な一对の第2溝6a、6bとが形成されている。第2溝6a、6bは、第1溝5に対して直交している。

【0028】

そして、第1溝5によって、回路基板3a、3b同士の切り離しが可能となっている。また、第2溝6a、6bによって、集合基板1から捨て基板4のみを切り離し可能となっている。従って、捨て基板4aは、第2溝6aによって回路基板集合部8から切り離され、捨て基板4bは第2溝6bによって、回路基板集合部8から切り離される。

【0029】

集合基板1の第1溝5と第2溝6とが交差する位置には、第1開口部としての第1穴部11が貫通形成されている。第1穴部11は、集合基板長手方向に沿った細長い長穴状を呈し、第1溝5と重なるように形成されている。第1穴部11は、第1溝5及び第2溝6よりも幅広に形成されている。

【0030】

また、第1溝5には、第2開口部としての複数の第2穴部12が貫通形成されている。第2穴部12は、集合基板長手方向に沿った細長い長穴状を呈し、第1溝5と重なるように形成されている。第2穴部12は、第1溝5及び第2溝6よりも幅広に形成されている。なお、第1溝5に形成される第2穴部12の数は、3つに限定されるものではない。

【0031】

このような第1実施例の集合基板1において、第1溝5及び第2溝6は切削加工（機械加工）されている。そのため、集合基板1の表面と裏面とで、第1溝5及び第2溝6の深さに差が生じた場合、集合基板1における銅と樹脂層との線膨張率の差だけでなく、集合基板1の表面と裏面の樹脂層の差が原因で、第1溝5及び第2溝6の部分を起点とした基板の反り（折れ）が発生する。

【0032】

従って、捨て基板4を横切らないように、第1溝5及び第2溝6を形成することで、捨て基板4の反りが低減され、ひいては回路基板3の反りを低減することができる。つまり、実装工程における回路基板3の歪みが抑制され、この歪みが電子部品2に及ぼす影響を低減することができる。

【0033】

第1溝5や第2溝6を円盤状の刃を用いて切削加工すると、第1溝5と第2溝6とが交差する箇所には、「+」形状に溝が形成されることになる。そこで、第1溝5と第2溝6とが交差する箇所に第1穴部11を予め設けておくことで、第1溝5と第2溝6とが交差する箇所には、実質T字形状に溝を形成することが可能となる。つまり、捨て基板4を横切るような溝を形成することなく、複数の回路基板3を有する集合基板1を構成することができる。

【0034】

また、集合基板1は、複数の回路基板3の集合体であり、隣接する2つの回路基板3a、3bの電子部品2は、第1溝5の midpoint 9を中心として点対称に配置されている。これによって、回路基板3に反りが発生し得る状況においても、隣接する回路基板3a、3b同士が反りを相殺しあうため、結果として反りが発生しにくい集合基板1を形成することができる。つまり、隣接する2つの回路基板3a、3bの電子部品2が midpoint 9を中心として点対称に配置されることでも、回路基板3の歪みが抑制される。

【0035】

そして、集合基板1に形成される第1溝5、第2溝6、第1穴部11及び第2穴部12は、回路基板3の両面への電子部品2の実装やフロー工程での半田付けを妨げるものではない。従って、集合基板1は、回路基板3の両面への電子部品2の実装やフロー工程で半田付けを実施することが可能となる。

【0036】

10

20

30

40

50

また、第1溝5に第1穴部11、第2穴部12を設けることで、隣接する2つの回路基板3a、3b同士が第1溝5を中心にしてV字状に反ってしまうことを抑制することができる。例えば、回路基板3aと回路基板3bとの境界部分、すなわち第1溝5が設けられる部分を全て(全長に互って)第1穴部11及び第2穴部12からなる長穴にすれば、第1溝5を中心にしたV字状の反りは無くなるが、回路基板3aと回路基板3bとの接続強度を確保できない。そこで、2つの第1穴部11と3つの第2穴部12の長さの総和は、回路基板3aと回路基板3bとの境界の長さの20%~90%となるように設定されている。さらに言えば、実装工程での振動等を考慮して、回路基板3aと回路基板3bとの境界に設けられる第1穴部11と第2穴部12の長さの総和は、回路基板3aと回路基板3bとの境界の長さの30%~50%となるように設定することが望ましい。

10

【0037】

図2は、集合基板の反りの状況を示す説明図であって、(A)は隣接する2つの回路基板の境界に開口部がない場合の集合基板の状態を示し、(B)は隣接する2つの回路基板の境界に、隣接する2つの回路基板の境界の長さの50%の開口部が形成された場合の集合基板の状態を示している。ここで、図2の(A)で示す集合基板は、上述した図1の集合基板1において第1穴部11、第2穴部12が形成されていないものと同じものである。また、図2の(B)で示す集合基板は、上述した図1の集合基板1において、隣接する2つの回路基板3a、3bの境界に形成された第1穴部11及び第2穴部12の長さの合計が第1溝5の長さの50%になっているものと同じものである。なお、図2における集合基板の反りの正負は、図中の「x」で示した位置を基準としたものである。

20

【0038】

図2に示すように、回路基板間の境界に開口部(第1穴部11及び第2穴部12)を設定することで、回路基板間の境界(第1溝5)を中心に発生する反りを抑制することができる。

【0039】

なお、捨て基板4は、第1溝5に対して直交し、隣接する2つの回路基板3a、3bの双方に跨るように配置されている。そのため、矩形板状の捨て基板4によっても、隣接する2つの回路基板3a、3b同士が第1溝5を中心としてV字状に反ってしまうことを抑制することができる。

【0040】

次に、図3を用いて本発明の第2実施例の集合基板21について説明する。図3は、本発明の第2実施例における集合基板21を模式的に示した説明図である。なお、上述した第1実施例と同一の構成要素については同一の符号を付し、重複する説明を省略する。

30

【0041】

第2実施例の集合基板21は、上述した第1実施例の集合基板1と略同一構成となっているが、第2溝6に第3開口部としての複数の第3穴部22が貫通形成されている。第3穴部22は、集合基板短手方向に沿って細長い長穴状を呈し、第2溝6と重なるように形成されている。第3穴部22は、第1溝5及び第2溝6よりも幅広に形成されている。第3穴部22は、回路基板3aの両側及び回路基板3bの両側に1つずつ、合計4つ形成されている。

40

【0042】

ここで、第3穴部22は、回路基板3と捨て基板4との境界に位置しているが、全体として捨て基板4側に寄せた状態で形成されている。換言すると、第3穴部22は、その長手方向に沿った中心線が、第2溝6の中心位置よりも捨て基板4側にずれた位置となるように形成されている。

【0043】

回路基板3a、3bの外周縁部には、電子部品2が実装されない領域である所定幅の禁止帯(図示せず)が全周に互って連続して設けられている。この禁止帯には、導体パターンを形成可能である。従って、回路基板3と捨て基板4の境界に設ける第3穴部22を捨て基板4側に寄せて形成することで、回路基板3における導体パターンの形成可能領域が

50

相対的に広くなる。つまり、第3穴部22を捨て基板4側に寄せて形成することで、回路基板3に設ける導体パターン設計の自由度が高くなる。

【0044】

また、第3穴部22の長さは、隣接する回路基板3の第2溝6に沿った方向の長さである短辺長さLの20%~90%となるよう設定されている。すなわち、回路基板3aと捨て基板4との境界に1つの第3穴部22が形成される場合、この第3穴部22の長さは、回路基板3aと捨て基板4との境界の長さの90%以下となるように設定されている。

【0045】

このような第2実施形態は、上述した第1実施例と略同等の作用効果を得ることができるとともに、第2溝6に第3穴部22を設けたことによって、捨て基板4と回路基板3が第2溝6を中心にしてV字状に反ってしまうことを抑制することができる。

10

【0046】

なお、実装工程での振動等を考慮すると、第3穴部22の長さは、上記短辺長さLの30%~50%にすることが望ましい。

【0047】

また、この第2実施例では、各回路基板3a、3bの両側に第3穴部22が一つずつ形成されているが、各回路基板3a、3bの両側に形成される第3穴部22の数は1つに限定されるものではない。

【0048】

各回路基板3a、3bの両側に複数の第3穴部22が形成された場合には、例えば回路基板3aと捨て基板4との境界に形成される第3穴部22の第2溝6に沿った長さの総和が、上記短辺長さLの90%以下となるよう設定すればよい。

20

【0049】

なお、上述した第1、第2実施例における集合基板1、21においては、第1溝5に対して第2溝6が直交しているが、集合基板1、21内の回路基板3の配置によっては、第1溝5に対して第2溝6が平行になってもよい。

【0050】

また、上述した第1、第2実施例における集合基板1、21において、第1穴部11を、第1溝5と直交するように形成してもよい。

【0051】

そして、上述した第1、第2実施例における集合基板1、21において、捨て基板4を、回路基板集合部8の外周側にL字状に設けたり、回路基板集合部8の全周を連続的に囲む枠状に設けたりすることも可能である。

30

【符号の説明】

【0052】

1 ... 集合基板

2 ... 電子部品

3 ... 回路基板

4 ... 捨て基板

5 ... 第1溝

6 ... 第2溝

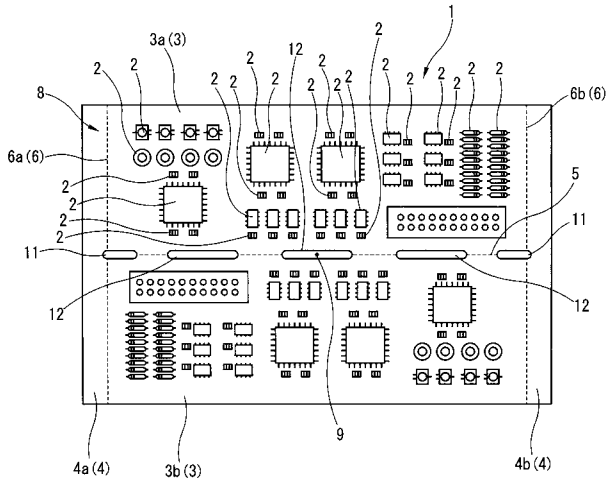
9 ... 中点

11 ... 第1穴部

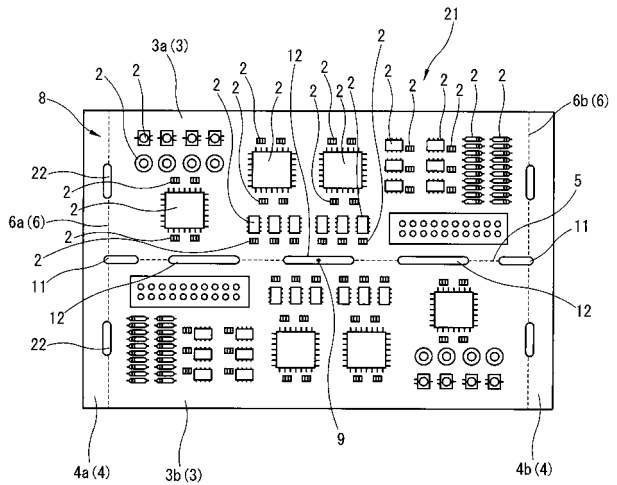
12 ... 第2穴部

40

【 図 1 】



【 図 3 】



【 図 2 】

