(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第4545535号
(P4545535)

(45)発行日　平成22年9月15日(2010.9.15)　(24)登録日　平成22年7月9日(2010.7.9)

(51)Int.Cl.　　F I
H05B 33/10 (2006.01)　　H05B 33/10
H01L 51/50 (2006.01)　　H05B 33/14　A

請求項の数 4　(全 30 頁)

(21)出願番号　特願2004-270728 (P2004-270728)
(22)出願日　平成16年9月17日 (2004.9.17)
(65)公開番号　特開2005-116524 (P2005-116524A)
(43)公開日　平成17年4月28日 (2005.4.28)
審査請求日　平成19年6月27日 (2007.6.27)
(31)優先権主張番号　特願2003-329008 (P2003-329008)
(32)優先日　平成15年9月19日 (2003.9.19)
(33)優先権主張国　日本国(JP)

(73)特許権者　000153878
株式会社半導体エネルギー研究所
神奈川県厚木市長谷３９８番地
(72)発明者　平形　吉晴
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内
(72)発明者　土屋　薫
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内
(72)発明者　岩淵　友幸
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内
(72)発明者　藤井　照幸
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内

最終頁に続く

(54)【発明の名称】製造装置

(57)【特許請求の範囲】
【請求項１】
第１の基板上に発光素子の電界発光層を形成する第１の成膜室と、
前記電界発光層上に、前記発光素子の陽極又は陰極である導電体を形成する第２の成膜室と、
－４０度～０度の温度に保たれていることにより水分が固体の状態であり、前記発光素子に逆方向電圧を印加して前記発光素子の陽極と陰極の短絡部を絶縁化する処理室と、
前記発光素子に逆方向電圧を印加する前後に、１００度以上の温度で前記発光素子に加熱処理を行う加熱処理室と、
前記第１の成膜室及び前記第２の成膜室に前記第１の基板の受け渡しを行う搬送機構を有する搬送室と、を有することを特徴とする製造装置。
【請求項２】
請求項１において、
前記第１の基板と、前記第１の基板に対向する第２の基板とをシール材により貼り付ける封止室と、
前記第１の基板上に形成された接続端子に接着テープを貼り付ける接着室をさらに有することを特徴とする製造装置。
【請求項３】
請求項１において、
前記第１の基板と、前記第１の基板に対向する第２の基板とをシール材により貼り付ける

封止室と、
前記第１の基板上に形成された接続端子に接着テープを貼り付ける接着室をさらに有し、
前記封止室は、不活性気体の雰囲気下または減圧下であることを特徴とする製造装置。
【請求項４】
請求項１乃至請求項３のいずれか一項において、
前記加熱処理室は、不活性気体の雰囲気下または減圧下であることを特徴とする製造装置。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、発光素子を有する表示装置の作製方法に関する。また、表示装置を作製する製造装置に関する。
【背景技術】
【０００２】
近年、表示装置として、液晶ディスプレイに代わり、エレクトロルミネッセンス素子等を代表とする発光素子を用いた表示装置の研究開発が進められている。この表示装置は、自発光型ゆえの高画質、広視野角、薄型、軽量等の利点を活かして、幅広い利用が期待されている。発光素子は、一対の電極間に、様々な材料からなる単数又は複数の層（以下、電界発光層と称する）が挟まれた構造を有する。
【０００３】
図１１（Ａ）は陽極１０と陰極１２の間に電界発光層１１が挟まれた発光素子２２の断面構造を示す。発光素子２２は、４つの短絡部１３～１６を有し、短絡部１３、１４は、異物（ゴミ）１７が陽極１０に付着してしまったために、陽極１０と陰極１２が短絡した部位である。短絡部１５は、陽極１０の成膜時に、該陽極１０に微細な突起が生じてしまったために、電界発光層１１にピンホールが生じて、陽極１０と陰極１２が短絡した部位である。短絡部１６は、電界発光層１１が均一に成膜されなかったために、電界発光層１１にピンホールが生じ、陽極１０と陰極１２が短絡した部位である。
【０００４】
図１１（Ｂ）（Ｃ）は、発光素子２２を含む画素１０１がマトリクス状に複数配列された画素部１０２の上面図を示す。図示するように、画素部１０２内のいくつかの画素１０１に短絡部１５、１６が形成されたり、異物１７が付着していたりすると、図１１（Ｄ）の等価回路図に示すように、発光素子２２の陽極と陰極の間は、短絡部により接続され、電流のパス２４が形成されている。このような不良が発生した画素では、信号に応じた点灯及び非点灯が行われず、電流のほとんどすべてが短絡部を流れて素子全体が消光する現象が生じたり、特定の画素が点灯又は非点灯しない現象が生じたりして、画像の表示が良好に行われないという問題が発生する。そこで、電界発光層にピンホールが形成されていても、画像の表示を良好に行うことができる表示装置の修理方法、作製方法がある（特許文献１参照）。
【特許文献１】特開２００２－１９０３９０号公報
【０００５】
また、発光素子は、様々な要因により劣化するが、該劣化を促進する物質として、水分が挙げられる。従って、水分の侵入を防止するために、封止の処理は不活性気体の雰囲気下で行うことが一般的である。
【発明の開示】
【発明が解決しようとする課題】
【０００６】
上記の実情を鑑み、本発明は、陽極と陰極の短絡部を絶縁化することで、画像の表示を良好に行うことができる表示装置の作製方法を提供することを課題とする。また、陽極と陰極の短絡部を絶縁化する際に、水分の侵入を防止し、発光素子の劣化を抑制することができる表示装置の作製方法を提供することを課題とする。さらに、上記の表示装置の作製

に際し、連続処理を行うことで、作製時間を短縮し、なおかつ作製費用を低減することが可能な製造装置の提供を課題とする。

【課題を解決するための手段】

【０００７】

上述した従来技術の課題を解決するために、本発明においては以下の手段を講じる。

【０００８】

本発明は、陽極と陰極の間に電界発光材料を含む発光素子に逆方向電圧を印加して、前記陽極と前記陰極の短絡部を絶縁化する表示装置の作製方法を提供するものであり、室温から６０度～６５度を引いた温度の範囲内、好適には－４０度乃至８度の温度の範囲内、さらに好適には－２５度乃至８度の温度の範囲内で行うことを特徴とする。発光素子に逆方向電圧を印加すると、陽極と陰極の短絡部のみに局所的に電流が流れ、該短絡部は発熱する。そうすると、短絡部は酸化又は炭化して絶縁化する。この際、陽極、陰極及び電界発光層のいずれかの材料の一部が酸化して絶縁化する。このように、逆方向電圧を印加すると、短絡部が発熱するが、そうすると、大気中に存在する水分が、短絡部に侵入して、該発光素子の劣化が促進される可能性がある。

しかしながら、－４０度乃至８度の温度で、発光素子に逆方向電圧を印加する本発明は、水分が一定の形と体積をもつ固体の状態で存在する。つまり、大気中に存在する水分が固体の状態であるため、短絡部が発熱しても、発光素子に水分が侵入することなく、該発光素子の劣化を防止することができる。

【０００９】

本発明は、発光素子に逆方向電圧を印加する処理の前に、加熱処理を行うことを特徴とする。また本発明は、逆方向電圧を印加する処理の後に、加熱処理を行うことを特徴とする。これらの加熱処理は、１００度以上で行うことを特徴とする。

逆方向電圧を印加する処理の前に行う加熱処理は、大気中の水分を気体にするのに有効な処理である。また、逆方向電圧を印加する処理の後に行う加熱処理は、－４０度乃至８度の温度から室温に戻って、固体の水分が液体に状態変化して、発光素子に侵入することを防止する観点から、有効な処理である。

【００１０】

発光素子に逆方向電圧を印加する処理は、発光素子の完成後にいつでも行うことができる。しかしながら、発光素子の劣化を促進する物質の侵入を防止するためには、封止後に行うことが好適である。また、－４０度乃至８度の温度から室温に戻る際に、水分が液体又は気体に状態変化するため、これらの水分の侵入を防止するためにも、封止後に行うことが好適である。

封止は、カバー材で機械的に封入する方法、熱硬化性樹脂又は紫外光硬化性樹脂で封入する方法、金属酸化物や窒化物等のバリア能力が高い薄膜により封止する方法等のいずれを用いてもよい。具体的に、カバー材で封入した状態とは、発光素子が設けられた第１の基板と、前記第１の基板に対向する第２の基板と、前記第１及び前記第２の基板を固着するシール材とを有する状態に相当する。このとき、第２の基板とは、ガラス基板、金属基板等のいずれでも構わない。

また、発光素子に逆方向電圧を印加する処理は、発光素子及び接続端子が設けられた基板が封止され、前記接続端子と電気的に接続された接着テープとを有する状態、つまり、ＴＡＢテープに代表される接着テープが実装されたタイミングに行うとよい。この場合には、接着テープを介して、逆方向電圧を印加する信号の供給を簡単に行うことができる。さらに、発光素子に逆方向電圧を印加する処理は、製品として出荷する前の検査の工程で行うとよい。

【００１１】

発光素子に逆方向電圧を印加する処理は、陽極と陰極の短絡部が絶縁化するまで行えば、１回だけ行ってもよいし、一定期間毎に行ってもよく、さらに経時的に陽極と陰極間の電位差が大きくなるように行ってもよい。一定期間毎に逆方向電圧を印加すると、逆方向電圧の印加によって発生する熱によって生じる短絡部の周囲の電界発光層の劣化を防止す

ることができる。

【００１２】

本発明は、第１の基板上に、発光素子の電界発光層及び対向電極の一方又は両方を形成する成膜室と、前記発光素子に逆方向電圧を印加して、前記陽極と前記陰極の短絡部を絶縁化する処理室とを有し、前記処理室は－４０度乃至８度の温度に保たれていることを特徴とする製造装置を提供する。

【００１３】

本発明は、第１の基板上に、発光素子の電界発光層及び対向電極の一方又は両方を形成する成膜室と、前記発光素子に逆方向電圧を印加して、前記陽極と前記陰極の短絡部を絶縁化する処理室と、前記発光素子に加熱処理を行う加熱処理室とを有し、前記処理室は－４０度乃至８度の温度に保たれていることを特徴とする製造装置を提供する。

【００１４】

上記製造装置は、前記第１の基板と、前記第１の基板に対向する第２の基板とをシール材により貼り付ける封止室を有していてもよい。また、前記第１の基板上に形成された接続端子に接着テープを貼り付ける接着室を有していてもよい。これらの部屋を有する製造装置を用いることで、より多くの工程の連続処理を行うことが可能となり、作製時間を短縮し、さらに作製費用の低減を実現する。

【発明の効果】

【００１５】

上記構成を有する本発明は、陽極と陰極の短絡部を絶縁化することで、画像の表示を良好に行うことができる表示装置の作製方法を提供する。また、陽極と陰極の短絡部を絶縁化する際に、水分の侵入を防止し、発光素子の劣化を抑制することができる表示装置の作製方法を提供する。さらに、上記の表示装置の作製に際し、連続処理を行うことが可能となり、作製時間を短縮し、作製費用の低減を実現する。

【発明を実施するための最良の形態】

【００１６】

本発明の実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じものを指す符号は異なる図面間で共通して用いる。

（実施の形態１）

【００１７】

本発明の実施の形態について、図１を用いて説明する。図１（Ａ）は逆方向電圧を印加した後、つまり、短絡部を絶縁化した後の発光素子２２の断面構造を示す。なお、図１１（Ａ）は、逆方向電圧を印加する前の発光素子２２の断面構造を示しているので、適宜参考にするとよい。図１（Ｂ）（Ｄ）はタイミングチャートを示したものであり、陽極１０に印加する電圧をＶａｎ、陰極１２に印加する電圧をＶｃａとすると、逆方向電圧を印加する際には、電圧Ｖｃａが電圧Ｖａｎよりも大きくなるように、つまり、Ｖａｎ＜Ｖｃａの関係式を満たす各電圧を陽極１０と陰極１２に印加する。この逆方向電圧の印加は、図１（Ｂ）に示すように１回だけ行ってもよいし、図１（Ｄ）に示すように一定期間毎に行ってもよく、さらに経時的に電位差が大きくなるように行ってもよい。

【００１８】

発光素子２２に逆方向電圧を印加すると、短絡部のみに局所的に電流が流れ、該短絡部は発熱し、最終的には酸化又は炭化して絶縁化する。図１（Ａ）は、各短絡部に絶縁体１８～２１が形成された様子を示しており、各絶縁体１８～２１は、陽極１０、陰極１２を構成する一部の材料が酸化又は炭化されて形成したものである。なお、逆方向電圧を印加するとは、電子とホールが逆方向に広がることであり、換言すると、電子は陽極１０に引かれ、ホールは陰極１２に引かれて、接合部を乗り越えていくキャリアがない状態を意味する。

【００１９】
図１（Ｃ）は、陽極１０と陰極１２の間に各絶縁体１８～２１が挟まれた構造を有する発光素子の等価回路図を示したものである。図１（Ｃ）に示すように、発光素子２２の陽極１０と陰極１２の間には抵抗体２３が配置され、該抵抗体２３は、短絡部の各絶縁体１８～２１に相当する。逆方向電圧の印加前は、図１１（Ｄ）に示すように、陽極１０と陰極１２の短絡部は、パス２４となっていたが、逆方向電圧印加後は、短絡部は抵抗体２３となっている。このように、抵抗体２３となると、信号に応じた点灯及び非点灯が行われなかったり、電流のほとんどすべてが短絡部を流れて素子全体が消光する現象が生じたり、特定の画素が点灯しない現象が生じたりする現象を防止して、画像の表示を良好に行うことができる。

【００２０】
なお、－４０度乃至８度の温度で、発光素子に逆方向電圧を印加する処理は、基板上に発光素子が形成された後、発光素子が形成された基板が封止された後、封止後に基板上にドライバＩＣと接続する接着テープが実装された後、製品として出荷される直前等のタイミングで行うとよい。好ましくは、封止した直後であって、さらに、出荷前に行うとよい。

【００２１】
上記構成を有する本発明は、陽極と陰極の短絡部を絶縁化することで、画像の表示を良好に行うことができる表示装置の作製方法を提供することができる。また、陽極と陰極の短絡部を絶縁化する際に、水分の侵入を防止し、発光素子の劣化を抑制することができる表示装置の作製方法を提供することができる。

（実施の形態２）

【００２２】
本発明の実施の形態について、図２を用いて説明する。図２は、１つ又は複数の部屋を具備する製造装置であり、所謂マルチチャンバーである。このマルチチャンバーは、搬送機構４０２を含む搬送室４０１、ロード室４０３、前処理室４０４、成膜室４０５、材料交換室４１３、真空排気用処理室４０６、成膜室４０７、成膜室４０８、封止室４０９、接着室４１０、処理室４１４、４１１、受渡室４１２を具備する。

【００２３】
マルチチャンバーが具備する複数の部屋から選択された１つ又は複数は減圧の雰囲気に設定する。減圧の雰囲気に設定するには、ドライポンプ、メカニカルブースターポンプ、ターボ分子ポンプ（磁気浮上型）もしくはクライオポンプなどの排気ポンプを用いることが可能であるが、より高純度に高真空状態を得るためには磁気浮上型のターボ分子ポンプが好ましい。

【００２４】
なお、ここでは、一例として、発光素子の陽極に相当する透明導電体まで形成された基板を用いて、該基板上に発光素子の電界発光層と対向電極を形成し、封止して、最後に逆方向電圧を印加した後、出荷するまでの処理工程を示す。

【００２５】
搬送室４０１は、各処理室への基板の受渡を行う部屋であり、各処理室との間に設けられたゲートを開けた際に、搬送機構４０２によって行う。ロード室４０３は基板のセッティング（設置）を行う部屋であり、必要に応じて、基板搬入用と基板搬出用で部屋を区別してもよい。ロード室は、排気ポンプと高純度の窒素ガスや希ガスを導入するためのパージラインを具備する。前処理室４０４は、発光素子の陽極又は陰極（ここでは陽極）の表面を処理する処理室であり、具体的には、酸素中で紫外線を照射しつつ、１００～１２０度の温度で加熱する。又は、酸素又は水素中でプラズマを照射しつつ、２００～４００度の温度で加熱する。

【００２６】
成膜室４０５は、蒸着法により電界発光層を形成するための部屋である。必要ならば、メタルマスクを用いて、赤、青、緑の各色に発光する電界発光層を形成する。この電界発

光層は、様々な材料により、正孔注入層、正孔輸送層、発光層、電子輸送層及び電子注入層といった複数の層が積層されたものである。材料交換室４１３は、蒸着する材料を交換するための部屋であり、材料を加熱するヒータや、排気ポンプを具備する。成膜室４０７は、スピンコート法により電界発光層を形成するための部屋である。搬送室４０１と成膜室４０７の間には、真空排気用処理室４０６が設けられており、該成膜室４０７では、大気圧（常圧）下での処理が可能となる。成膜室４０７では、主に正孔注入層が形成される。なお、加熱機構を備えておくことで、成膜後に加熱処理を行ってもよい。

【００２７】

成膜室４０８は、蒸着法により発光素子の陽極又は陰極となる導電体（ここでは陰極となる導電体）を成膜する部屋であり、例えば、Ａｌ－Ｌｉ合金膜（アルミニウムとリチウムとの合金膜）を成膜する。なお、周期表の１族もしくは２族に属する元素とアルミニウムとを共蒸着することも可能である。図示していないが、スパッタリング法により導電体を成膜する成膜室を設けてもよい。これは、陰極である画素電極上に電界発光層が形成された後、陽極が形成されるというような構造を有する素子を形成する場合において、スパッタリングによる成膜が有効であるためである。なお、成膜時の成膜室内は、アルゴン中に酸素を添加した雰囲気にしておくことで成膜された膜中の酸素濃度を制御し、透過率の高い低抵抗な膜を形成することができる。また、その他の成膜室と同様に、各成膜室はゲートにより搬送室と遮断されるのが望ましい。

【００２８】

封止室４０９は、発光素子を密閉空間に封入するための処理を行う部屋である。この処理は、発光素子を水分から保護するための処理であり、カバー材で機械的に封入する方法、熱硬化性樹脂又は紫外光硬化性樹脂で封入する方法、金属酸化物や窒化物等のバリア能力が高い薄膜により封止する方法を用いる。カバー材としては、ガラス、セラミックス、プラスチックもしくは金属を用いることができるが、カバー材側に光を放射させる場合は透光性でなければならない。また、カバー材と上記発光素子が形成された基板とは熱硬化性樹脂又は紫外光硬化性樹脂等のシール材を用いて貼り合わせられ、熱処理又は紫外光照射処理によって樹脂を硬化させて密閉空間を形成する。この密閉空間の中に酸化バリウムに代表される吸湿材を設けることも有効である。さらに、カバー材と発光素子の形成された基板との空間を熱硬化性樹脂若しくは紫外光硬化性樹脂で充填することも可能である。この場合、熱硬化性樹脂若しくは紫外光硬化性樹脂の中に酸化バリウムに代表される吸湿材を添加しておくことは有効である。

【００２９】

接着室４１０は、ＴＡＢテープやＦＰＣ（ｆｌｅｘｉｂｌｅ ｐｒｉｎｔ ｃｉｒｃｕｉｔ）等の接着テープを貼り付けて、必要に応じて圧着処理を行う部屋である。好適にはＣＣＤカメラを具備し、該カメラにより、アライメントマーカーを認識して、位置ずれを補正して、所定の位置に接着テープを貼り付けるようにする。

なお、接着テープを貼り付ける方法ではなく、ワイヤボンディング方式やフリップチップ方式を用いてＩＣを実装してもよい。また、基板へのフリップチップ実装、つまり、ＣＯＧ法を採用してもよい。

【００３０】

加熱処理室４１１は、発光素子に加熱処理を行う部屋であり、大気中の水分が液体ではなく、気体に状態変化するように、１００度以上で行う。この加熱処理は、逆方向電圧を印加する前後に行う。

処理室４１４は、発光素子に逆方向電圧を印加して、陽極と陰極の短絡部を絶縁化する部屋であり、この部屋は、－４０度乃至８度の温度に保たれていることを特徴とする。発光素子に逆方向電圧を印加すると、陽極と陰極の短絡部のみに局所的に電流が流れ、該短絡部は発熱する。そうすると、短絡部は酸化して絶縁化する。このように、逆方向電圧を印加すると、短絡部のみが発熱するが、そうすると、大気中に存在する水分が、短絡部に侵入して、該発光素子の劣化が促進される可能性がある。しかしながら、－４０度乃至８度の温度で、発光素子に逆方向電圧を印加する本発明は、水分が一定の形と体積をもつ固

体の状態で存在する。つまり、大気中に存在する水分が固体の状態であるため、短絡部が発熱しても、発光素子に水分が侵入することなく、該発光素子の劣化を防止することができる。

【００３１】

受渡室（パスボックス）４１２は、処理が終了した基板を直接外気に晒さないようにするための部屋であり、搬送機構を具備する。この受渡室を介して処理が終了した基板を取り出す。

【００３２】

なお、本発明の製造装置は、電界発光層と対向電極の成膜室と、逆方向電圧を印加する処理室を少なくとも有するものである。但し、製造時間を短縮するために、封止室、接着室を設けると好適である。また、上記の部屋以外にも、例えば、一枚の基板上に多数できたパネルを切断する部屋を設けてもよい。

【００３３】

図１２（Ａ）、図１３（Ａ）は、縦軸を温度、横軸を時間にして、各工程における温度を示し、図１２（Ｂ）、図１３（Ｂ）は、各工程をフローチャートで示したものである。逆電圧印加処理を行うタイミングは、発光素子の完成後ならばいつでも構わないことは上述したが、図１２（Ａ）（Ｂ）は、封止後に逆方向電圧を印加した場合を示し、図１３（Ａ）（Ｂ）は発光素子の完成後に逆方向電圧を印加した場合を示す。両図に示すように、封止を行う際は、発光素子の劣化を促進する物質の侵入を防止するために、アルゴンガス等の不活性気体の雰囲気下、酸素ガス等の支燃性気体の雰囲気下、又は減圧下で行うとよい。同様に、加熱処理を行う際も、不活性気体の雰囲気下、又は減圧下で行うとよい。適宜、上記の本発明の製造装置に関する説明、さらに、本発明の表示装置の作製方法に関する説明の参考にするとよい。

【００３４】

上記製造装置を用いることで、陽極と陰極の短絡部を絶縁化することで、画像の表示を良好に行うことができる表示装置の作製と、該短絡部を絶縁化する際に水分の侵入を防止した表示装置の作製に際し、連続処理を可能として、作製時間を短縮し、作製費用の低減を実現する。

【実施例１】

【００３５】

本発明が適用された表示装置の構成について、図３、４を用いて説明する。つまり、発光素子の陽極と陰極の短絡部が絶縁化された表示装置の構成について、図３、４を用いて説明する。

【００３６】

図３（Ａ）（Ｂ）は、各画素に発光素子及び薄膜トランジスタを含むアクティブマトリクス型の表示装置の断面構造を示したものである。より詳しくは、基板２００上に形成された薄膜トランジスタ２０１、２０２の断面構造を示したものであり、これらの薄膜トランジスタは、チャネル部に多結晶半導体（ポリシリコン、ｐ－Ｓｉ）を含むトップゲート型のトランジスタである。

【００３７】

薄膜トランジスタ２０１、２０２上には、絶縁体２０３～２０５が設けられる。絶縁体２０３～２０５は、酸化珪素膜、窒化珪素膜、窒化酸化珪素膜及び酸化窒化珪素膜等の珪素を含む材料、アクリル、ベンゾシクロブテン、パリレン、フレア、透過性を有するポリイミドなどの有機材料、シロキサン系ポリマー等の重合によってできた化合物材料等を用いて形成する。但し、絶縁体２０４には、有機材料、化合物材料を用いることが好適であり、これは、有機材料を用いると、その平坦性が優れているため、後に導電体を成膜した際にも、段差部で膜厚が極端に薄くなったり、断線が起こったりすることがなく、好適である。但し、有機材料は、脱ガス発生の防止のため、その下層と上層に、珪素を含む無機材料で薄膜を形成するとよい。具体的には、プラズマＣＶＤ法やスパッタリング法により、窒化酸化珪素膜や窒化珪素膜を形成することが好適であるからである。従って、絶縁体

２０３、２０５は、珪素を含む材料で形成するとよい。シロキサン系ポリマーは、珪素と酸素との結合で骨格構造が構成され置換基に少なくとも水素を含む材料、又は、置換基にフッ素、アルキル基、または芳香族炭化水素のうち少なくとも１種を有する材料の代表例として挙げたものであり、上記条件の範疇にある様々な材料を用いることができる。このシロキサン系ポリマーは、平坦性に優れており、また透明性や耐熱性をも有し、シロキサンポリマーからなる絶縁体を形成後に３００度～６００度程度以下の温度で加熱処理を行うことができる。この加熱処理により、例えば水素化と焼成の処理を同時に行うことができる。

【００３８】

そして、薄膜トランジスタ２０１、２０２をＰ型トランジスタとしたとき、発光素子から発せられる光が基板２００側に出射する場合と、基板２００と反対側に出射する場合について、図３（Ａ）（Ｂ）を用いて説明する。

【００３９】

まず、光が基板２００側に出射する場合について、図３（Ａ）を用いて説明する。この場合、各薄膜トランジスタ２０１、２０２に電気的に接続するように、陽極２０６、２０７、電界発光層２０８、２０９、陰極２１０が順に積層される。陰極２１０は、仕事関数が小さく、なおかつ光を反射する導電膜であれば公知の材料を用いることが可能で、例えば、Ｃａ、Ａｌ、ＣａＦ、ＭｇＡｇ、ＡｌＬｉ等を用いることが望ましい。電界発光層２０８、２０９は、単層型、積層型、また層の界面がない混合型のいずれでもよい。また、電界発光層２０８、２０９は、シングレット材料、トリプレット材料、又はそれらを組み合わせた材料のいずれを用いてもよい。また、低分子材料、高分子材料及び中分子材料を含む有機材料、電子注入性に優れる酸化モリブデン等に代表される無機材料、有機材料と無機材料の複合材料のいずれを用いてもよい。積層型の場合には、通常、陽極２０６、２０７上にホール注入層、ホール輸送層、発光層、電子輸送層、電子注入層の順に積層する。

陽極２０６、２０７は光を透過する透明導電膜を用いて形成し、例えばＩＴＯの他、酸化インジウムに２～２０％の酸化亜鉛（ＺｎＯ）を混合した透明導電膜を用いる。また、隔壁２１１は、絶縁体２０３～２０５と同様に、珪素を含む材料、有機材料及び化合物材料を用いて形成する。但し、アクリル、ポリイミド等の感光性、非感光性の材料を用いて形成すると、その側面は曲率半径が連続的に変化する形状となり、電界発光層が段切れせずに形成されるため好適である。上記構成を有する発光素子から発せられる光は、白抜きの矢印で示すように、基板２００側に出射する。

【００４０】

次に、光が基板２００と反対側に出射する場合について、図３（Ｂ）を用いて説明する。各薄膜トランジスタ２０１、２０２に電気的に接続する配線２２１、２２２、陽極２２３、２２４、電界発光層２２５、２２６、陰極２２７が順に積層される。上記構成により、陽極２２３、２２４において光が透過しても、該光は配線２２１、２２２において反射される。陰極２２７は、上記と場合と同様に、仕事関数が小さい導電膜であれば公知の材料を用いることができる。ただしその膜厚は、光を透過する程度とする。例えば２０ｎｍの膜厚を有するアルミニウムを用いることができる。電界発光層２２５、２２６は、上記と同様に、単層型、積層型、混合型のいずれでもよい。また、隔壁２２８も、どのような材料で形成してもよい。陽極２２３、２２４は光を透過する必要はないが、上記と同様に、透明導電体を用いて形成することができる。なお、図３（Ｃ）は、図３（Ａ）（Ｂ）に示す、Ｐ型の駆動用の薄膜トランジスタ２０１と発光素子２１５の等価回路図を示したものである。

【００４１】

図３（Ａ）（Ｂ）に示す断面構造において、陽極と陰極の間の絶縁体２１２、２２９は、逆方向電圧の印加により、絶縁化されたものである。

【００４２】

図４（Ａ）（Ｂ）は、各画素に発光素子及び薄膜トランジスタを含むアクティブマトリ

クス型の表示装置の断面構造を示したものである。より詳しくは、基板２４０上に形成された薄膜トランジスタ２４１、２４２、２６１、２６２の断面構造を示したものであり、薄膜トランジスタ２４１、２４２は、チャネル部に非晶質半導体（アモルファスシリコン、ａ－Ｓｉ）を含むチャネルエッチ型の薄膜トランジスタであり、薄膜トランジスタ２６１、２６２はチャネル部に非晶質半導体を含むチャネル保護型の薄膜トランジスタである。

【００４３】

上記の図４（Ａ）（Ｂ）に示した構造と同様に、薄膜トランジスタ２４１、２４２、２６１、２６２上には、絶縁体２４３～２４５が設けられる。絶縁体２４３～２４５は、珪素を含む材料、有機材料、化合物材料を用いて形成する。そして、薄膜トランジスタ２４１、２４２、２６１、２６２をN型トランジスタとしたとき、発光素子から発せられる光が基板２４０側に出射する場合と、基板２４０と反対側に出射する場合について、図４（Ａ）（Ｂ）を用いて説明する。

【００４４】

まず、光が基板２４０側に出射する場合について、図４（Ａ）を用いて説明する。この場合、各薄膜トランジスタ２４１、２４２に電気的に接続する透明導電体２４６、２４７、陰極２４８、２４９、電界発光層２５０、２５１、陽極２５２、遮蔽体２５３が順に積層される。陰極２４８、２４９は、上記と同様に、仕事関数が小さい導電膜であれば公知の材料を用いることができる。ただしその膜厚は、光を透過する程度とする。電界発光層２５０、２５１は、上記と同様に、単層型、積層型、混合型のいずれでもよい。また、隔壁２５４もどのような材料で形成してもよい。さらに、陽極２５２は光を透過する必要はないが、上記と同様に、透明導電膜を用いて形成することができる。遮蔽体２５３は、例えば光を反射する金属等を用いることができるが、金属膜に限定されない。例えば黒の顔料を添加した樹脂等を用いることもできる。

【００４５】

図４（Ｄ）は、スイッチング用トランジスタ２７３と、薄膜トランジスタ２４１を含む一画素の上面図を示したものであり、図４（Ａ）は、図４（Ｄ）におけるＡ－Ｂの断面図に相当する。薄膜トランジスタ２４１は、ゲート電極に相当する導電体２７４、非晶質半導体２７６、ソース・ドレイン配線２７５、２７７を有する。コンタクトホール２７８は、画素電極として機能する透明導電体２４６に接続する配線と、ソース・ドレイン配線２７７が接続するための開口部である。

【００４６】

次に、光が基板２４０と反対側に出射する場合について、図４（Ｂ）を用いて説明する。この場合、各薄膜トランジスタ２６１、２６２に電気的に接続する陰極２６６、２６７、電界発光層２６８、２６９、陽極２７０の順に積層される。陰極２６６、２６７は仕事関数が小さく、なおかつ光を反射する導電膜であれば公知の材料を用いることができる。電界発光層２６８、２６９は、上記と同様に、単層型、積層型、混合型のいずれでもよい。複数の層で構成されている場合、通常は、陰極２６６、２６７上に電子注入層、電子輸送層、発光層、ホール輸送層、ホール注入層の順に積層する。また、隔壁２７１もどのような材料で形成してもよい。陽極２７０は光を透過する透明導電膜を用いて形成する。なお、図４（Ｃ）は、図４（Ａ）（Ｂ）に示すような、Ｎ型の駆動用の薄膜トランジスタ２４１と発光素子２５６の等価回路図を示したものである。

【００４７】

図４（Ａ）（Ｂ）に示す断面構造において、陽極と陰極の間の絶縁体２５５、２７２は、逆方向電圧の印加により、絶縁化されたものである。

【００４８】

図４（Ａ）（Ｂ）に示すように、発光素子を駆動する、駆動用トランジスタとして、非晶質半導体でチャネル部を形成するトランジスタを用いる場合、その電流駆動能力の観点から、チャネル幅Ｗ／チャネル長Ｌ＝１～１００（好ましくは５～２０）に設定することが好適である。具体的には、チャネル長を５～１５μｍ、チャネル幅Ｗを２０～１２００

μｍ（好ましくは４０～６００μｍ）に設定することが好適である。なお、チャネル幅Ｗとチャネル長を上記のように設定すると、画素内におけるトランジスタの占有面積が大きくなってしまう。従って、発光素子は基板と反対の方向に出射する上面出射を行うことが好ましい。

【００４９】

また、上記の断面構造においては、発光素子から発せられる光は、基板と同じ方向か、又は基板と反対の方向のどちらか一方に出射する仕組みになっているが、本発明はこれに限定されない。陽極及び陰極の両者に、透光性を有する材料を用いて成膜するか、又は光を透過することが可能な膜厚で成膜すれば、両面出射を行うことができる。また、素子を形成する基板は、ガラス基板、石英基板、金属基板、バルク半導体基板、プラスチック基板に代表される可撓性基板のいずれでもよい。但し、プラスチック基板は、その耐熱性の観点から、一旦ガラス基板に形成した素子を物理的手段で剥離して、その後貼り合わせるという方法を採用するとよい。

【００５０】

さらに、上記のトランジスタにおいては、多結晶半導体又は非晶質半導体をチャネル部としたトランジスタを図示したが、本発明はこれに限定されず、非晶質半導体の中に結晶粒が分散するように存在しているセミアモルファス半導体（以下ＳＡＳと表記）を用いてもよい。ＳＡＳを用いたトランジスタは、その移動度が２～１０ｃｍ^2／Ｖ・ｓｅｃと、非晶質半導体を用いたトランジスタの２～２０倍の電界効果移動度を有し、非晶質と結晶構造（単結晶、多結晶を含む）の中間的な構造の半導体である。この半導体は、自由エネルギー的に安定な第３の状態を有する半導体であって、短距離秩序を持ち格子歪みを有する結晶質なものであり、その粒径を０．５～２０ｎｍとして非単結晶半導体中に分散させて存在せしめることが可能である。また、未結合手（ダングリングボンド）の中和剤として水素またはハロゲンを少なくとも１原子％またはそれ以上含ませている。さらに、ヘリウム、アルゴン、クリプトン、ネオンなどの希ガス元素を含ませて格子歪みをさらに助長させることで安定性が増し良好なＳＡＳが得られる。このようなＳＡＳに関する記述は、例えば、特許３０６５５２８号公報で開示されている。

【００５１】

本実施例は、上記の実施の形態と自由に組み合わせることができる。

【実施例２】

【００５２】

本発明が適用された表示装置の構成について、図５、６を用いて説明する。図５（Ａ）は、表示装置の概略を示したものであり、複数の画素１０１がマトリクス状に配置された画素部１０２、該画素部１０２の周辺に信号線駆動回路１０３、走査線駆動回路１０４、保護回路１０７、１０８を有する。また、コントローラ１０５、電源回路１０６を有する。コントローラ１０５は、クロック、クロックバック、スタートパルス及びビデオ信号を信号線駆動回路１０３及び走査線駆動回路１０４に供給する役割を担う。電源回路１０６は、パネルに電源を供給するものであり、具体的には、画素部１０２内に配置された電源線と接続する。この電源線はアノード線又はカソード線ともよばれ、該アノード線は高電位電圧ＶＤＤと同電位、該カソード線は低電位電圧ＶＳＳと同電位である。

【００５３】

各画素１０１は、一対の電極間に電界発光材料を含む発光素子を有する。発光素子の第１の電極はアノード線、第２の電極はカソード線に接続され、本発明では、－４０度乃至８度の温度で、アノード線とカソード線の電位を入れ替えて、該発光素子に逆方向電圧を印加することを特徴とする。発光素子に逆方向電圧を印加するタイミングは、コントローラ１０５から、所定の信号を電源回路１０６に供給することで行うことで決定される。

保護回路１０７、１０８は、抵抗体、容量体、ダイオード、トランジスタ等から選択された１つ又は複数の素子により構成される。例えば、直列に接続された４つのダイオードを用いて、一端は高電位電源に接続し、他端は低電位電源に接続したものを各配線に設けるとよい。

【００５４】
図５（Ｂ）は、画素１０１の等価回路図を示したものであり、該画素１０１は、信号線１１４、電源線１１５、１１７、走査線１１６の各配線で囲まれた領域に、画素１０１に対するビデオ信号の入力を制御するトランジスタ１１０、発光素子１１３の両電極間に流れる電流値を制御するトランジスタ１１１、該トランジスタ１１１のゲート・ソース間電圧を保持する容量素子１１２を有する。なお、図５（Ｂ）では、容量素子１１２を図示したが、トランジスタ１１１のゲート容量で賄うことが可能な場合には、設けなくてもよい。

【００５５】
図６（Ａ）は、図５（Ｂ）に示した画素１０１に、トランジスタ１１８と走査線１１９を新たに設けた構成を示したものである。トランジスタ１１８がオンになると、容量素子１１２に保持された電荷が放電して、トランジスタ１１１がオフする。このトランジスタ１１８の配置により、強制的に発光素子１１３に電流が流れない状態を作ることができるため、全ての画素に対する信号の書き込みを待つことなく、書き込み期間の開始と同時又は直後に点灯期間を開始することができる。従って、デューティ比が向上して、特に動画の表示を良好に行うことができる。

【００５６】
しかしながら、図６（Ａ）に示す画素１０１のように、信号線１１４と電源線１１５がトランジスタを介して接続された画素１０１では、発光素子１１３に逆方向電圧を印加すると、そのゲート・ソース間電圧から、トランジスタ１１０、１１８がオンして、電源線１１５と信号線駆動回路１０３がショートしてしまう場合が生じる。このようなショートを防止するために、信号線駆動回路１０３と走査線駆動回路１０４の各々に逆方向電圧印加回路を設けることが好適である。

【００５７】
そこで、信号線駆動回路１０３に具備される逆方向電圧印加回路の構成について、図６（Ｂ）を用いて説明する。図６（Ｂ）に示す逆方向電圧印加回路は、各信号線１１４に対応して設けられるものであり、アナログスイッチ１２０を有する。アナログスイッチ１２０を構成する２つのトランジスタの各ゲート電極は、電源線１１５、１１７に接続される。

【００５８】
次に、走査線駆動回路１０４に具備される逆方向電圧印加回路の構成について、図６（Ｃ）（Ｄ）を用いて説明する。図６（Ｃ）（Ｄ）に示す逆方向電圧印加回路は、各走査線に対応して設けられるものである。ここでいう走査線とは、信号線１１４と電源線１１５との間に配置されたトランジスタのゲート電極が接続している配線に相当するものであり、図６（Ａ）に示す画素では、走査線１１６、１１９に相当する。

【００５９】
図６（Ｃ）の逆方向電圧印加回路は、アナログスイッチ１２１、リバース用トランジスタ１２２、配線１２３を有する。また、図６（Ｄ）に示す逆方向電圧印加回路は、クロックドインバータ１２４、リバース用トランジスタ１２２、配線１２３を有する。上記の図６（Ｂ）～（Ｄ）に示す逆方向電圧印加回路のより詳しい構成やその動作については、特願２００３－２７５７２３号に記載されているので、参考にするとよい。

【００６０】
続いて、図５（Ｂ）、図６（Ａ）とは異なる画素１０１の構成について、図７（Ａ）を用いて説明する。図７（Ａ）に示す画素は、図６（Ａ）に示した画素１０１のトランジスタ１１１を削除して、新たに、トランジスタ１２５、１２６と、配線１２７を設けたものである。本構成では、トランジスタ１２５のゲート電極を一定の電位に保持した配線１２７に接続することにより、このゲート電極の電位を固定にする。また、トランジスタ１２５を飽和領域で動作させることにより、常に電流を流せる状態にする。そして、トランジスタ１２５と直列に接続させ、線形領域で動作するトランジスタ１２６のゲート電極には、トランジスタ１１０を介して、画素の点灯又は非点灯の情報を伝えるビデオ信号を入力

する。線形領域で動作するトランジスタ１２６のソース・ドレイン間電圧V_{DS}の値は小さいため、トランジスタ１２６のゲート・ソース間電圧V_{GS}の僅かな変動は、発光素子１１３に流れる電流値には影響を及ぼさない。従って、発光素子１１３に流れる電流値は、飽和領域で動作するトランジスタ１２５により決定される。上記構成を有する本発明は、トランジスタ１２５の特性バラツキに起因した発光素子１１３の輝度ムラを改善して画質を高めることができる。なお、トランジスタ１２５のチャネル長L_{125}、チャネル幅W_{125}、トランジスタ１２６のチャネル長L_{126}、チャネル幅W_{126}は、$L_{125}／W_{125}：L_{126}／W_{126}$＝５～６０００：１を満たすように設定する。一例として、L_{125}が５００μm、W_{125}が３μm、L_{126}が３μm、W_{126}が１００μmの場合がある。また、両トランジスタは同じ導電型を有していると作製工程上好ましい。さらに、トランジスタ１２５には、エンハンスメント型だけでなく、ディプリーション型のトランジスタを用いてもよい。

【００６１】

上記構成の画素を有する場合においても、信号線駆動回路１０３と電源線１１５とのショートを防止するために、信号線駆動回路１０３には図６（Ｂ）に示した逆方向電圧印加回路を設け、走査線駆動回路１０４に図６（Ｃ）（Ｄ）に図示した逆方向電圧印加回路を設けるとよい。但し、図７（Ａ）の構成の画素を有する場合には、配線１２７を制御するために、図７（Ｂ）に図示する逆方向電圧印加回路を設けるとよい。図７（Ｂ）に示す逆方向電圧印加回路は、直列に接続された２つのトランジスタ１２８、１２９、配線１３０を有する。上記の図７（Ｂ）に示す逆方向電圧印加回路のより詳しい構成やその動作については、特願２００３－２７８４８４号に記載されているので、参考にするとよい。

【００６２】

なお、本発明の表示装置には、アナログのビデオ信号、ディジタルのビデオ信号のどちらを用いてもよい。但し、ディジタルのビデオ信号を用いる場合、そのビデオ信号が電圧を用いているのか、電流を用いているのかで異なる。つまり、発光素子の発光時において、画素に入力されるビデオ信号は、定電圧のものと、定電流のものがある。ビデオ信号が定電圧のものには、発光素子に印加される電圧が一定のものと、発光素子に流れる電流が一定のものとがある。またビデオ信号が定電流のものには、発光素子に印加される電圧が一定のものと、発光素子に流れる電流が一定のものとがある。この発光素子に印加される電圧が一定のものは定電圧駆動であり、発光素子に流れる電流が一定のものは定電流駆動である。定電流駆動は、発光素子の抵抗変化によらず、一定の電流が流れる。本発明の表示装置及びその駆動方法には、電圧のビデオ信号、電流のビデオ信号のどちらを用いてもよく、また定電圧駆動、定電流駆動のどちらを用いてもよい。

【００６３】

本実施例は、上記の実施の形態、実施例と自由に組み合わせることができる。

【実施例３】

【００６４】

本発明が適用されたパッシブマトリクス型の表示装置の構成について、図面を用いて説明する。図８（Ａ）は断面構造を示したものであり、基板３００上に陽極となる第１の電極３０１が全面に形成され、該第１の電極３０１上に隔壁３０２が形成される。その後、電界発光層３０３、陰極となる第２の電極３０４が形成される。このようにして、発光素子３０７を含む表示装置が完成する。なお、第１の電極３０１と第２の電極３０４の間にある絶縁体３０８は、逆方向電圧の印加により、絶縁化されたものである。

【００６５】

次いで、パッシブマトリクス型の表示装置の構成について、図８（Ｂ）を用いて説明する。複数の画素３１１がマトリクス状に配置された画素部３１２、該画素部３１２の周辺に、保護回路３１７、３１８、カラム信号線駆動回路３１３、ロウ信号線駆動回路３１４有する。また、コントローラ３１５、電源回路３１６を有する。図示するように、発光素子３０７の一方の電極はカラム信号線に接続され、他方の電極はロウ信号線に接続される。発光素子３０７に逆方向電圧を印加するタイミングは、コントローラ３１５から、所定の信号を電源回路３１６に供給することで行うことで決定される。

保護回路３１７、３１８は、抵抗体、容量体、ダイオード、トランジスタ等から選択された１つ又は複数の素子により構成される。例えば、直列に接続された４つのダイオードを用いて、一端は高電位電源に接続し、他端は低電位電源に接続したものを各配線に設けるとよい。

【００６６】

本実施例は、上記の実施の形態、実施例と自由に組み合わせることができる。

【実施例４】

【００６７】

本実施例は、本発明が適用された表示装置の一形態であるパネルの外観について、図９を用いて説明する。図９（Ａ）は、パネルの斜視図であり、図９（Ｂ）は、図９（Ａ）のＡ－Ａ’における断面図である。

【００６８】

図９（Ａ）（Ｂ）に示すパネルは、第１の基板４００１上に形成された画素部４００２と走査線駆動回路４００４を、シール材４００５と第２の基板４００６を用いて封止したものである。画素部４００２は、発光素子４００７と薄膜トランジスタ４００８を含む。薄膜トランジスタ４００８は、非晶質半導体をチャネル部としたトランジスタである。また第１の基板４００１上のシール材４００５によって囲まれている領域とは異なる領域に、別途用意された基板上には、多結晶半導体で形成された信号線駆動回路４００３が実装される。

【００６９】

本実施例では、多結晶半導体を用いたトランジスタを有する信号線駆動回路４００３を、第１の基板４００１に貼り合わせる例について説明するが、単結晶半導体を用いたトランジスタで信号線駆動回路を形成し、貼り合わせてもよい。図９（Ｂ）では、信号線駆動回路４００３に含まれる、多結晶半導体で形成されたトランジスタ４００９を例示する。また本実施例では、信号線駆動回路４００３を別途形成し、第１の基板４００１に実装している例を示しているが、この構成に限定されず、走査線駆動回路を別途形成して実装しても良いし、信号線駆動回路の一部または走査線駆動回路の一部のみを別途形成して実装しても良い。

【００７０】

また、別途形成された信号線駆動回路４００３と、走査線駆動回路４００４及び画素部４００２に与えられる各種信号及び電位は、引き回し配線４０１４及び４０１５を介して、接続端子４０１６から供給される。接続端子４０１６は、ＦＰＣ４０１８が有する端子と、異方性導電膜４０１９を介して電気的に接続されている。

【００７１】

本発明は、発光素子４００７に逆方向電圧を印加して、陽極と陰極の短絡部を絶縁化することで、画像の表示を良好に行うことが可能な表示装置を提供することができる。従って、製品としての信頼性を向上させた表示装置を提供することができる。

【実施例５】

【００７２】

アクティブマトリクス型の表示装置の場合、各画素に薄膜トランジスタと発光素子を具備される。但し、非晶質半導体をチャネル部とした薄膜トランジスタは、その電気特性（しきい値電圧、電界効果移動度等）が経時的に変化する性質を有する。ここでは、しきい値電圧に注目し、しきい値電圧の補正回路を設けた画素構成について説明する。

【００７３】

上記補正回路について、図１４（Ａ）～（Ｃ）を用いて説明する。図１４（Ａ）は等価回路図を示し、トランジスタ等からなるスイッチ５３１、５３２、トランジスタ５３３、容量素子５３４を有する。この回路の動作について、以下に簡単に説明する。

【００７４】

まず、スイッチ５３１、５３２をオンにする（図１４（Ａ））。そうすると、スイッチ５３１からトランジスタ５３３の方向と、スイッチ５３１から容量素子５３４の方向に向

かって電流ＩＤＳが流れる。このとき、電流ＩＤＳはＩ１とＩ２に分かれて流れ、ＩＤＳ＝Ｉ１＋Ｉ２を満たす。電流が流れ始めた瞬間には、容量素子５３４に電荷は保持されず、トランジスタ５３３はオフである。従って、Ｉ２＝０、ＩＤＳ＝Ｉ１である。しかしながら、徐々に容量素子５３４に電荷が蓄積されて、容量素子５３４の両電極間に電位差が生じ始める。容量素子５３４の両電極間の電位差がＶｔｈになると、トランジスタ５３３がオンになり、$I_2 > 0$となる。このとき、ＩＤＳ＝Ｉ１＋Ｉ２を満たすので、Ｉ１は次第に減少するが、依然電流は流れている。そして、容量素子５３４では、その両電極間の電位差がＶＤＤになるまで、電荷の蓄積が続けられる。容量素子５３４の両電極間の電位差がＶＤＤになると、Ｉ２は流れなくなり、トランジスタ５３３はオンであるため、ＩＤＳ＝Ｉ１となる。

【００７５】

続いて、スイッチ５３１をオフにする（図１４（Ｂ））。そうすると、容量素子５３４に保持された電荷は、スイッチ５３２を介してトランジスタ５３３の方向に流れていき、放電する。この動作は、トランジスタ５３３がオフになるまで行われる。つまり、容量素子５３４に保持された電荷が、トランジスタ５３３のしきい値電圧と同じ値になるまで電荷が保持される。

【００７６】

このようにすると、容量素子の両電極間の電位差を、あるトランジスタのしきい値電圧と同じ値になるように設定することができる。そして、トランジスタのＶｇｓをそのまま保持して、該トランジスタのゲート電極に信号電圧を入力する。そうすると、トランジスタのゲート電極には、容量素子に保持されているＶｇｓに加えて、前記信号電圧を上乗せした値が入力される。つまり、トランジスタ間のしきい値電圧にバラツキが生じていても、信号電圧が入力されるトランジスタは、常に該トランジスタのしきい値電圧と信号電圧を足した値が入力される。従って、トランジスタ間のしきい値電圧のバラツキの影響を抑制することができる。

【００７７】

上記構成のしきい値補正回路を用いた画素回路の一例について、図１４（Ｃ）を用いて説明する。列方向に信号線５６０、電源線５６１、行方向に走査線５６２～５６４が配置され、これらの配線に囲まれた領域にスイッチ５５０～５５３、トランジスタ５５４、容量素子５５５及び発光素子５５６、走査線５６５、スイッチ５６６、容量素子５６７が設けられる。

【００７８】

このように、しきい値補正回路を設けることで、発光素子を駆動する駆動用トランジスタのしきい値電圧のバラツキを抑制することができ、これらのバラツキに起因した輝度ムラを改善して、高画質の画像を表示する表示装置を提供することができる。なお、本実施例で示したしきい値補正回路は、図５（Ａ）に図示した画素回路にも適用したものであるが、図６（Ａ）に示す画素回路、図７（Ａ）に示す画素回路に適用してもよい。その際、ゲート電極に信号電圧が入力される駆動用トランジスタに、本補正回路を設けるとよい。本実施例は、上記の実施の形態、実施例と自由に組み合わせることができる。

【実施例６】

【００７９】

本発明を適用して作製される電子機器の一例として、デジタルカメラ、カーオーディオなどの音響再生装置、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末（携帯電話、携帯型ゲーム機等）、家庭用ゲーム機などの記録媒体を備えた画像再生装置などが挙げられる。それら電子機器の具体例を図１０に示す。

【００８０】

図１０（Ａ）はテレビ受像機であり、筐体９５０１、表示部９５０２等を含む。図１０（Ｂ）はパソコン用のモニタであり、筐体９６０１、表示部９６０２等を含む。図１０（Ｃ）はノート型パーソナルコンピュータであり、筐体９８０１、表示部９８０２等を含む。図１０（Ｄ）は携帯端末のうちの携帯電話であり、筐体９１０１、表示部９１０２等を

含む。図１０（Ｅ）は携帯端末のうちのＰＤＡであり、筐体９２０１、表示部９２０２等を含む。図１０（Ｆ）はビデオカメラであり、表示部９７０１、９７０２等を含む。

【００８１】

上記の電子機器において、本発明は表示部の作製に適用される。また、表示部の作製に際し、本発明の製造装置を用いるとよい。本発明により、陽極と陰極が短絡した不良を有する場合であっても、逆方向電圧を印加して、短絡部を絶縁化することで、良好に画像を表示することができるため、製品としての信頼性を向上させた電子機器を提供することができる。本実施例は、上記の実施の形態、実施例と自由に組み合わせることができる。

【図面の簡単な説明】

【００８２】

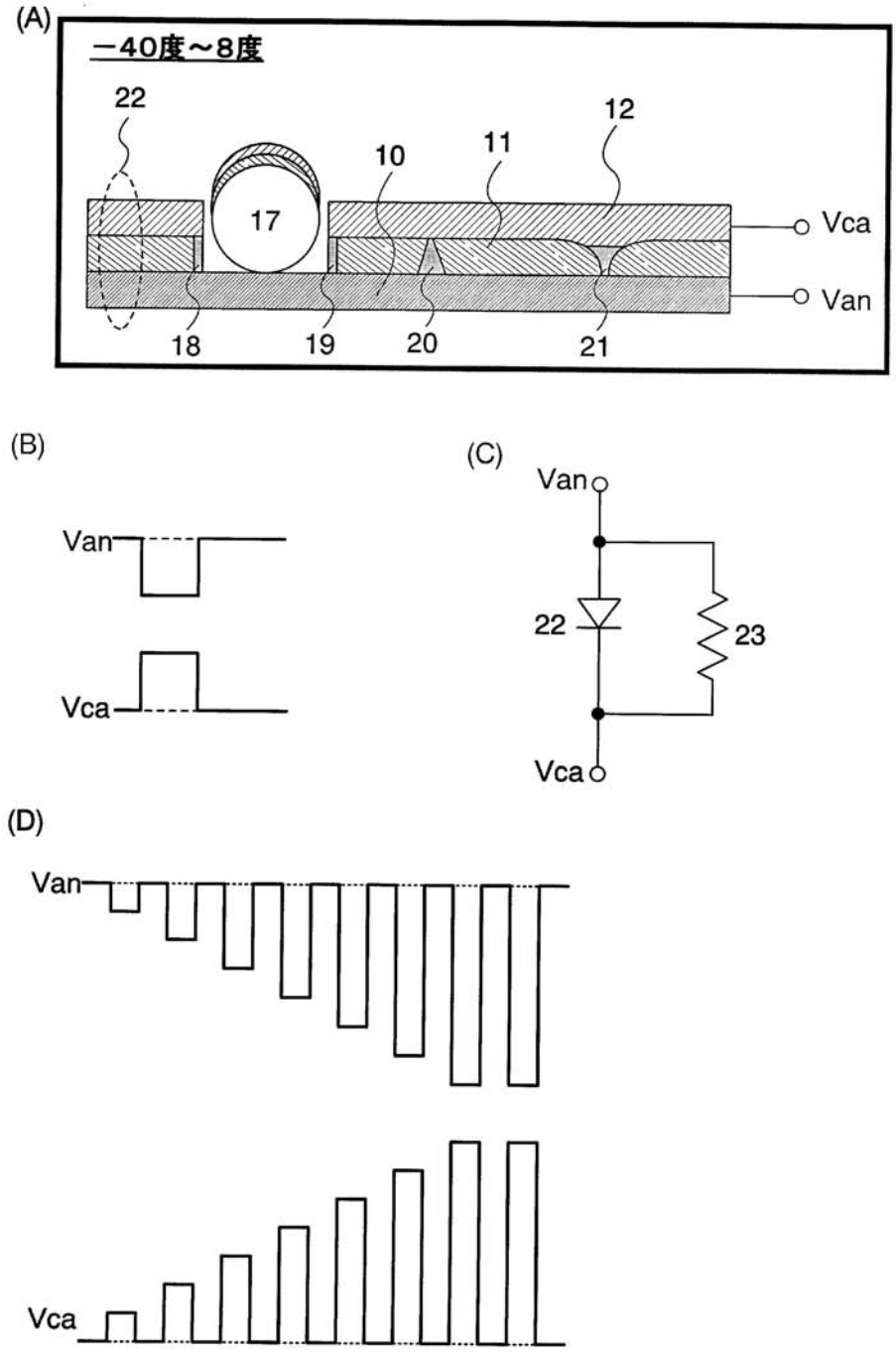
【図１】本発明の表示装置の作製方法を説明する図。
【図２】本発明の製造装置を示す図。
【図３】本発明の表示装置の断面図。
【図４】本発明の表示装置の回路図。
【図５】本発明の表示装置の回路図。
【図６】本発明の表示装置の回路図。
【図７】本発明の表示装置の断面図。
【図８】本発明の表示装置の回路図。
【図９】本発明の表示装置の一形態であるパネルの斜視図と断面図。
【図１０】本発明が適用される電子機器を示す図。
【図１１】表示装置の作製方法を説明する図。
【図１２】本発明の表示装置の作製方法を説明する図。
【図１３】本発明の表示装置の作製方法を説明する図。
【図１４】しきい値電圧補正回路を説明する図。

【符号の説明】

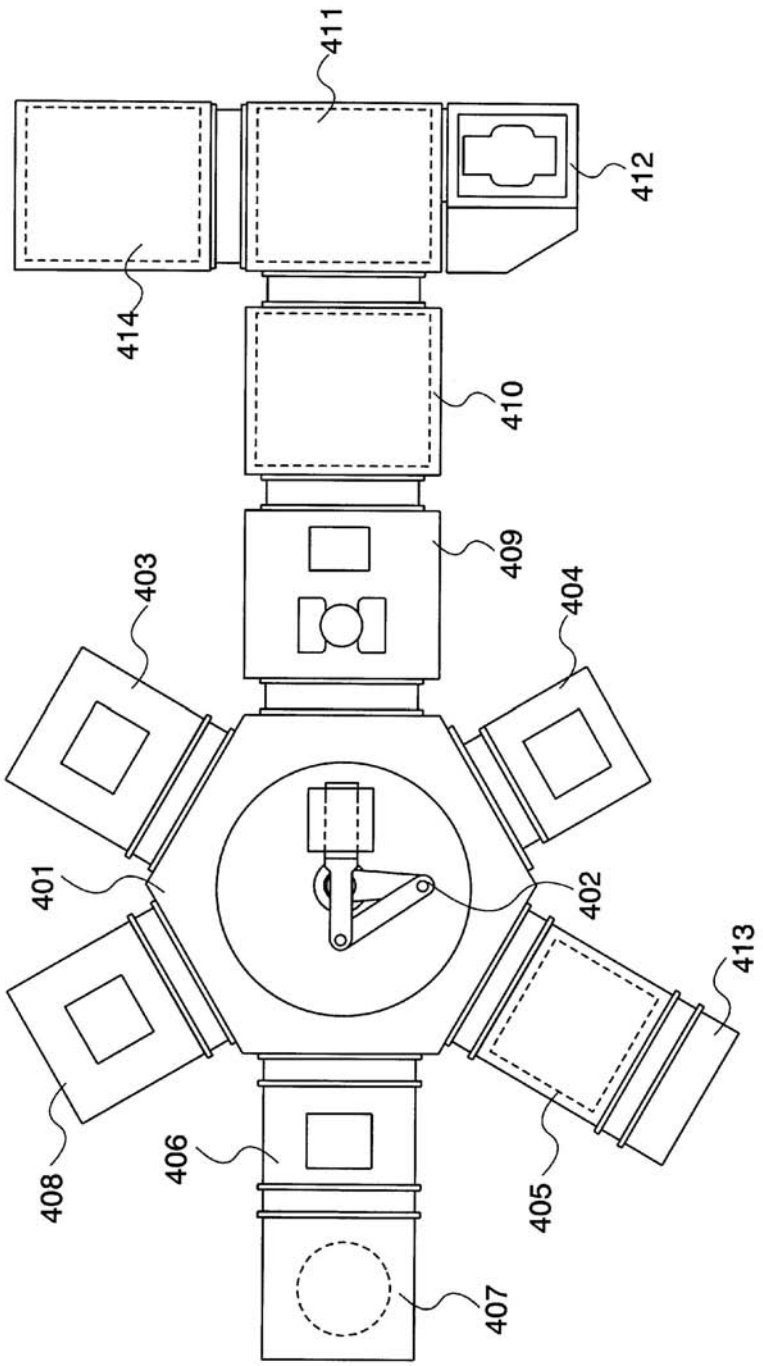
【００８３】

１０　陽極
１１　電界発光層
１２　陰極
１３～１６短絡部
１７　異物
１８～２１　絶縁体
２２　発光素子
２３　抵抗体
２４　パス
４０１　搬送室
４０２　搬送機構
４０３　ロード室
４０４　前処理室
４０５　成膜室
４０６　真空排気用処理室
４０７　成膜室
４０８　成膜室
４０９　封止室
４１０　接着室
４１１　加熱処理室
４１２　受渡室
４１３　材料交換室
４１４　処理室

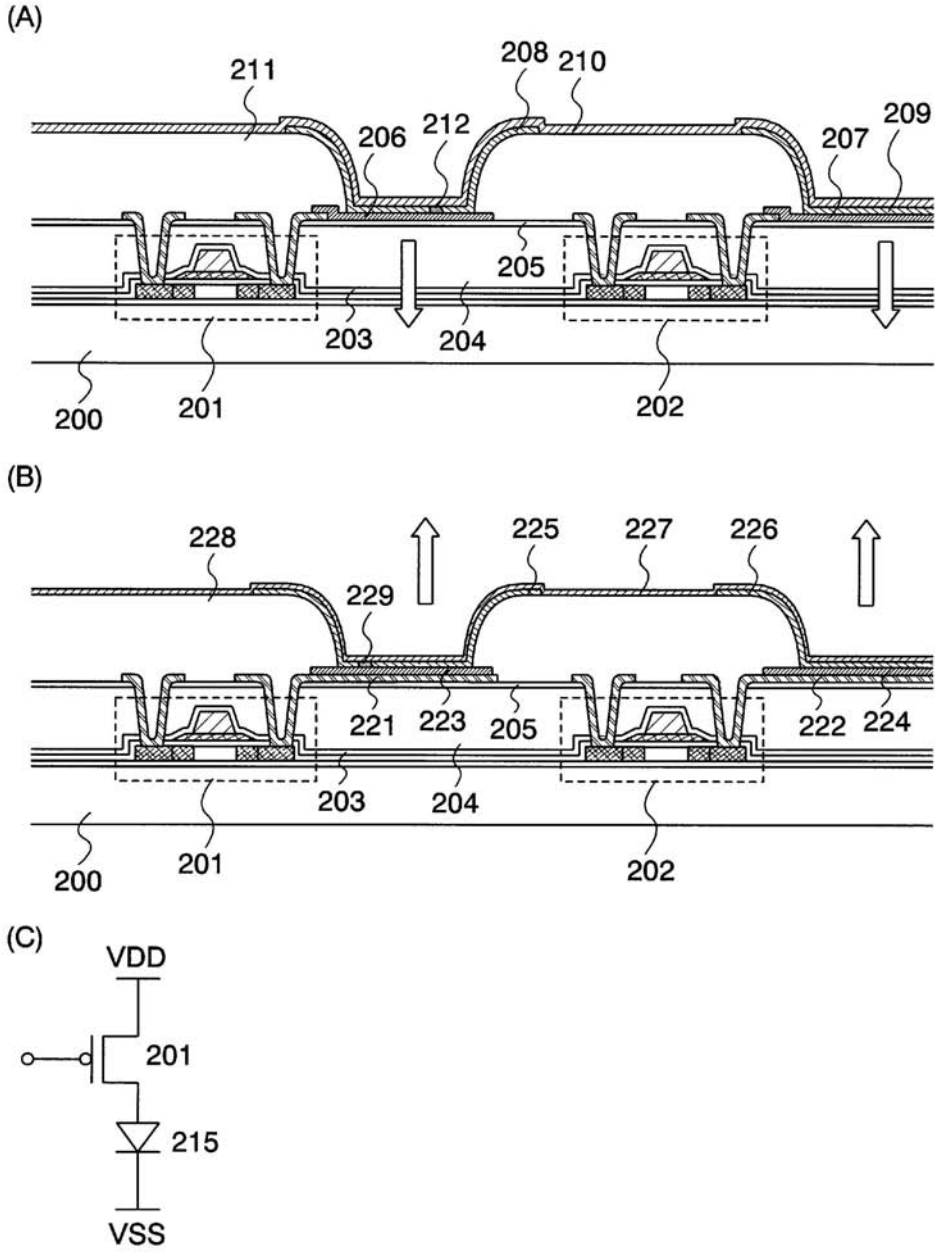
【図１】


(A)
−40度～8度
22
12
10
11
17
Vca
Van
18
19
20
21
(B)
Van
Vca
(C)
Van
22
23
Vca
(D)
Van
Vca

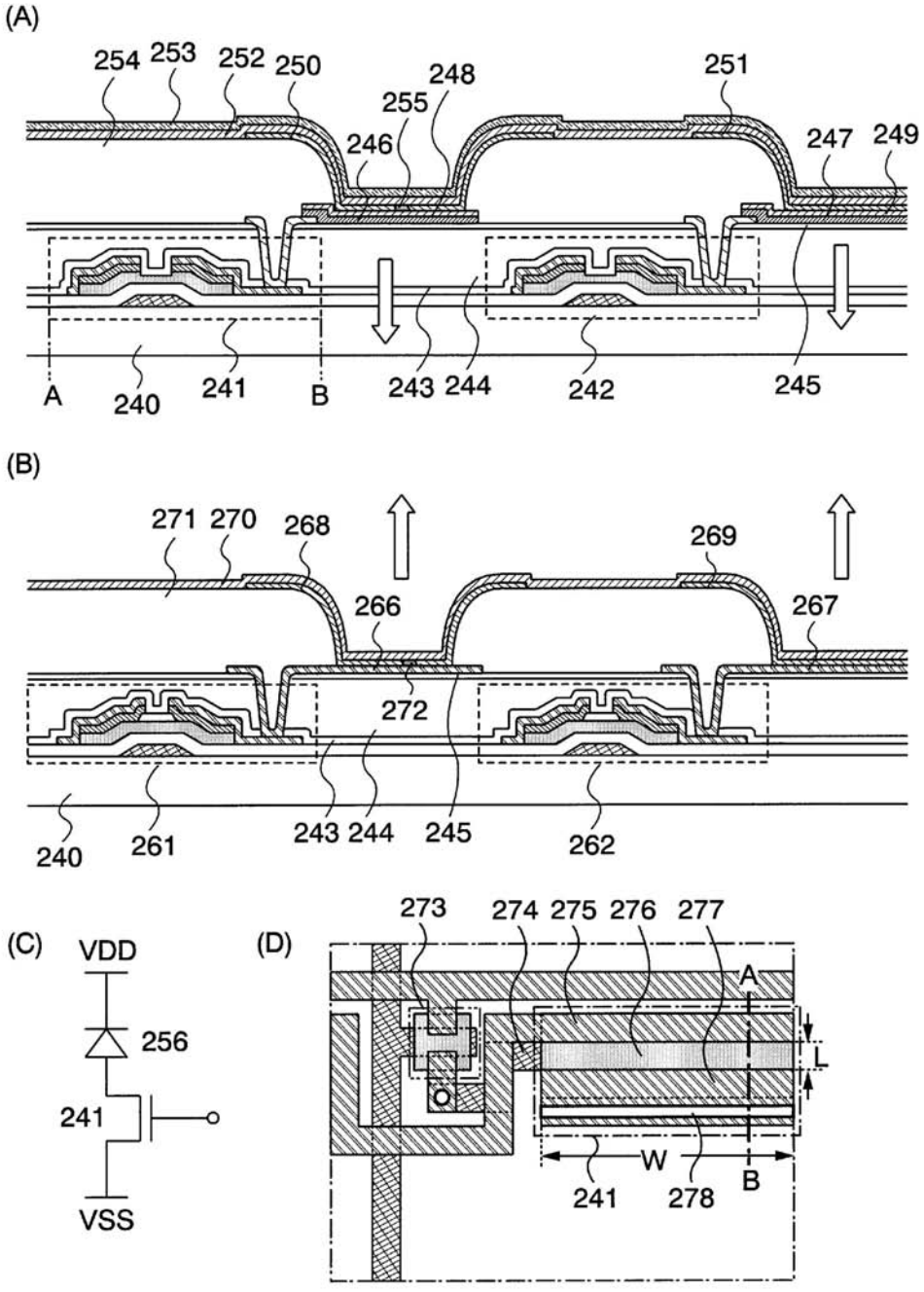
【図２】



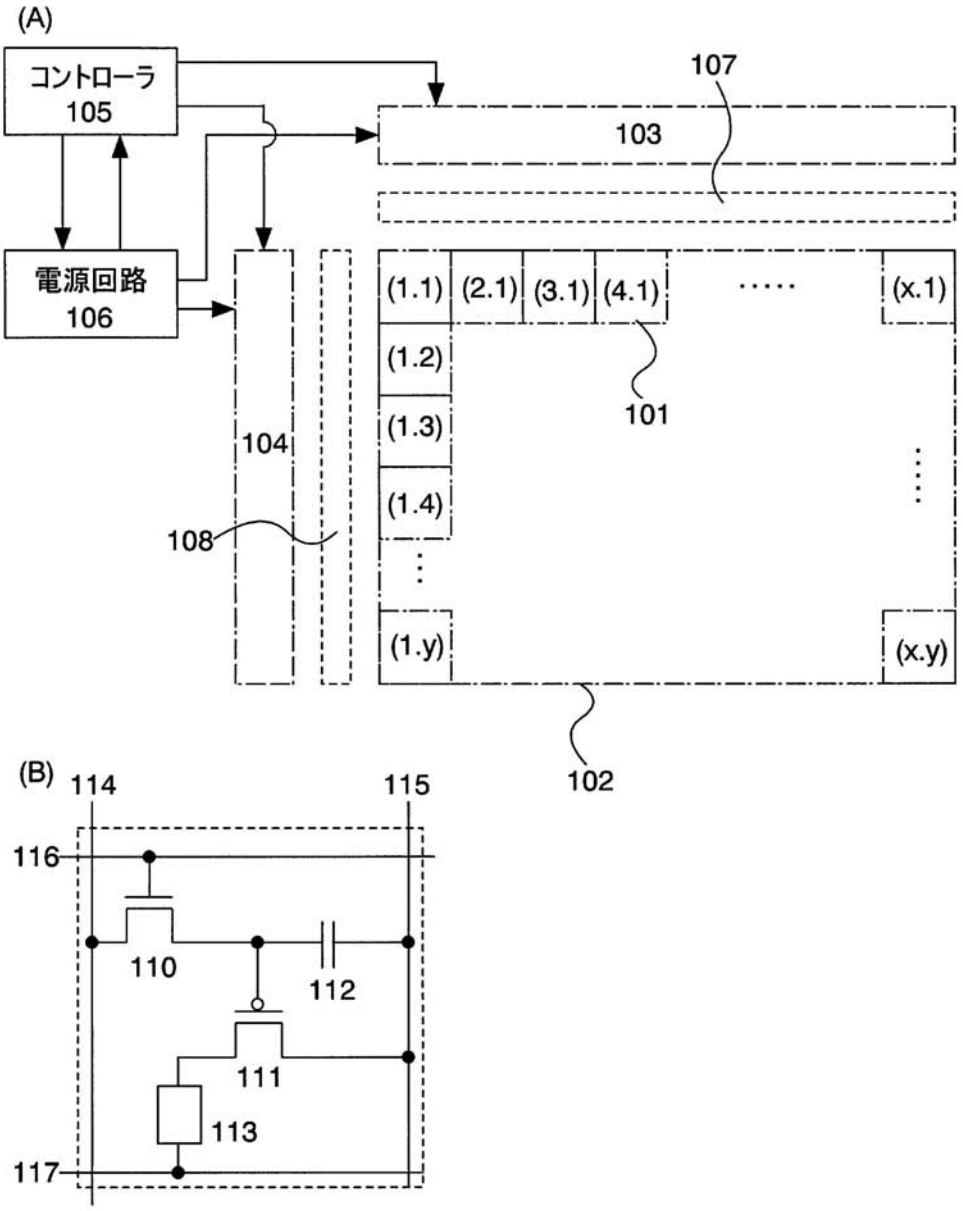
【図３】


(A)
211
208
210
206
212
207
209
205
203
204
200
201
202
(B)
228
225
227
226
229
221
223
205
222
224
203
204
200
201
202
(C)
VDD
201
215
VSS

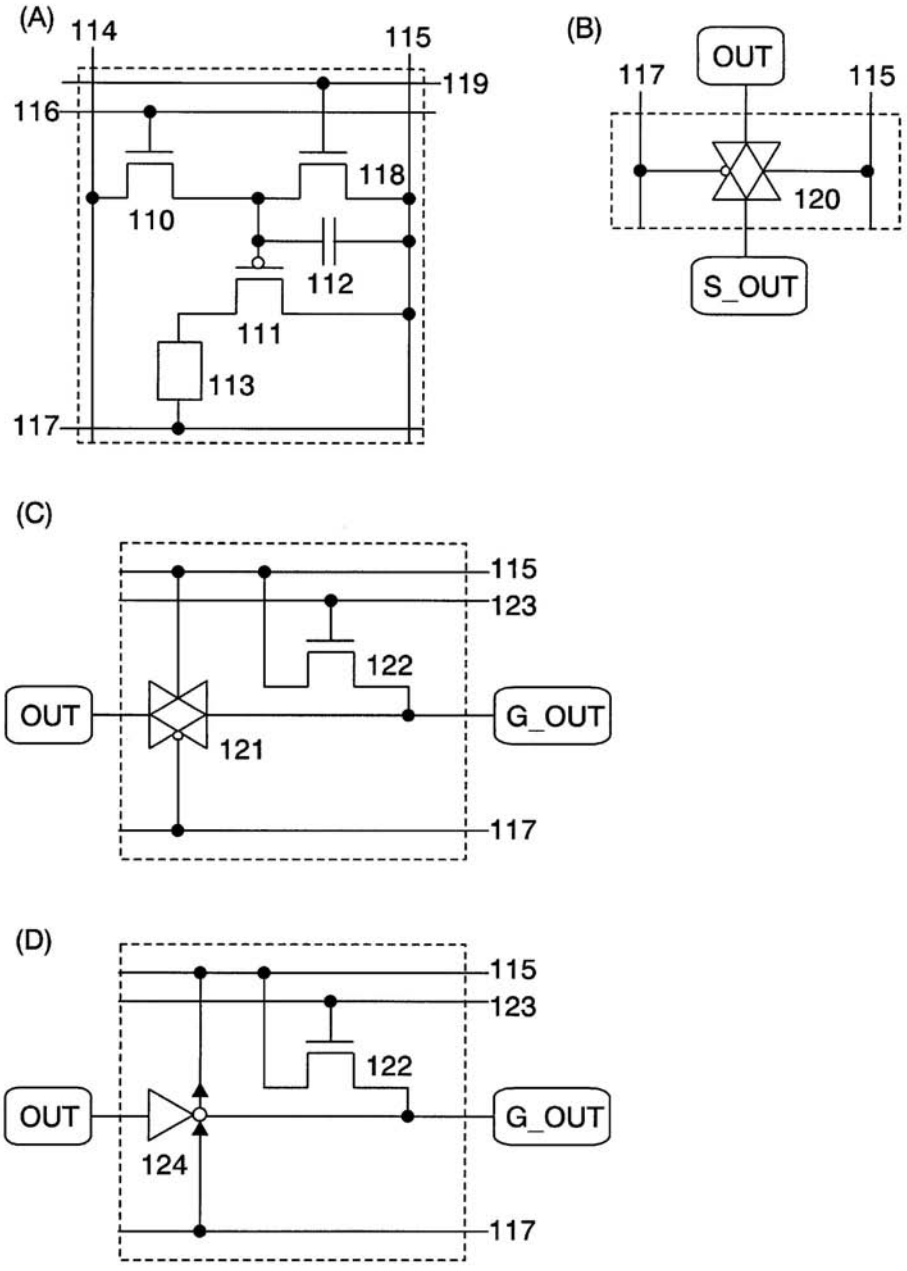
【図４】


(A)
254
253
252
250
248
255
246
251
247
249
A
240
241
B
243
244
242
245
(B)
271
270
268
269
266
267
272
240
261
243
244
245
262
(C)
VDD
256
241
VSS
(D)
273
274
275
276
277
A
L
W
241
278
B

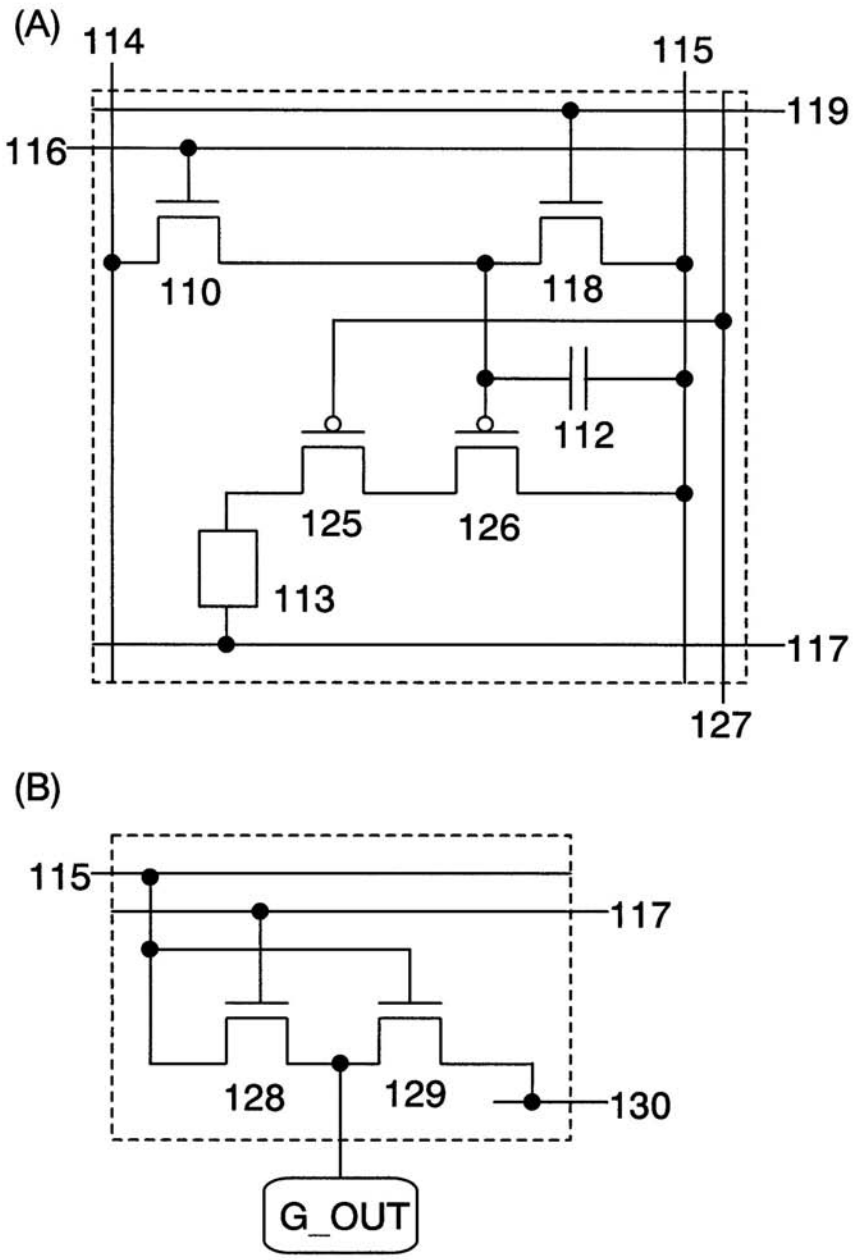
【図５】


(A)
コントローラ
105
電源回路
106
107
103
104
108
(1.1)
(2.1)
(3.1)
(4.1)
(x.1)
(1.2)
(1.3)
(1.4)
(1.y)
(x.y)
101
102
(B)
114
115
116
110
112
111
113
117

【図６】

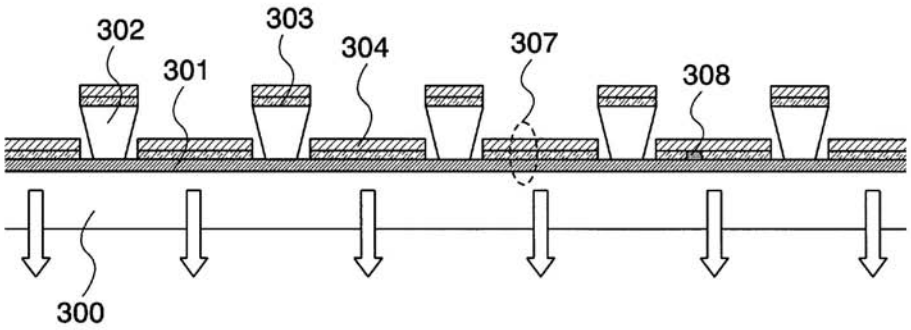

(A)
114
115
119
116
118
110
112
111
113
117
(B)
OUT
117
115
120
S_OUT
(C)
115
123
122
OUT
G_OUT
121
117
(D)
115
123
122
OUT
G_OUT
124
117

【図７】

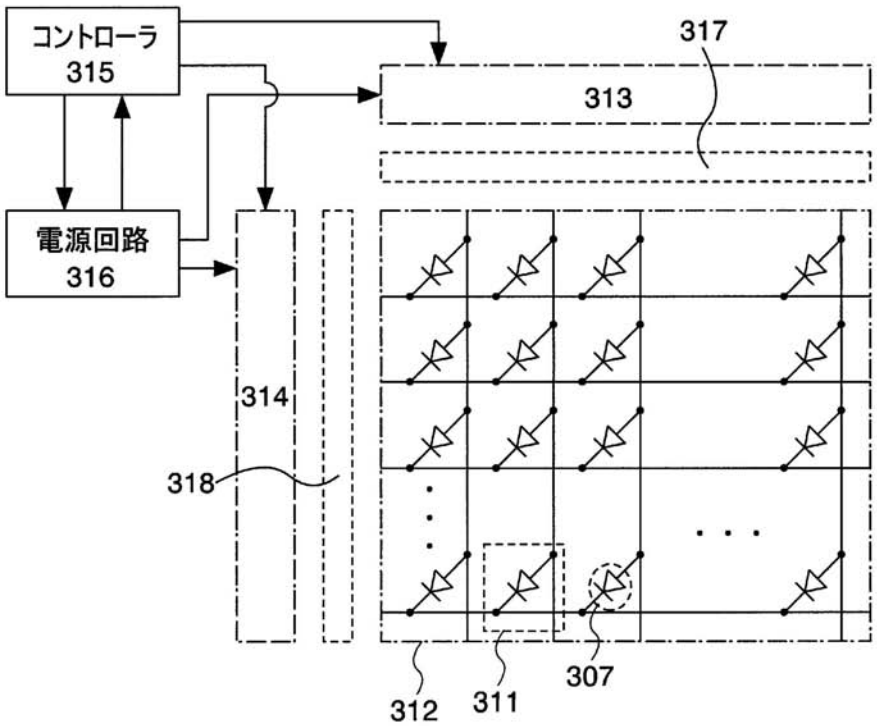

(A)
114
115
119
116
110
118
112
125
126
113
117
127
(B)
115
117
128
129
130
G_OUT

【図８】

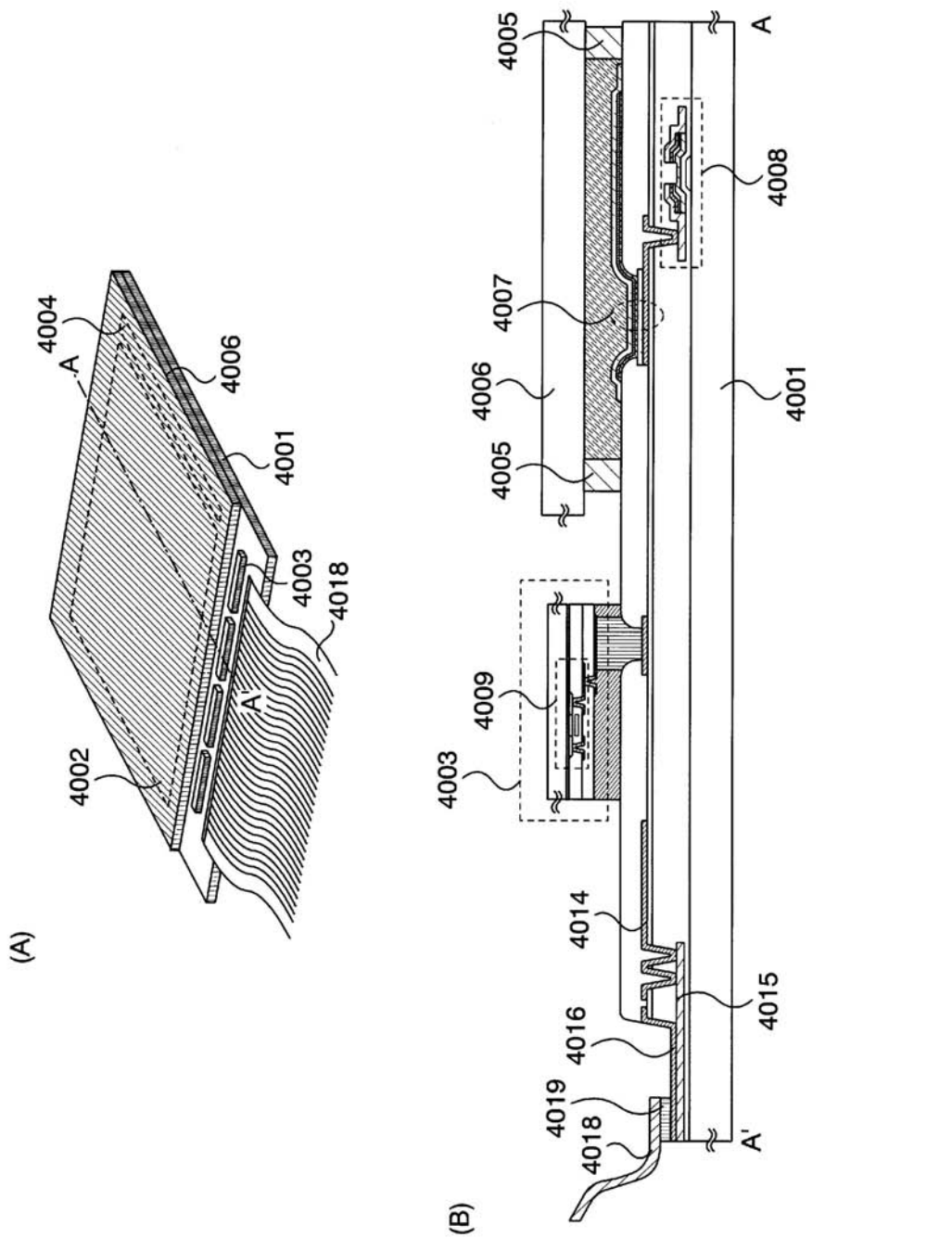
(A)


302
303
304
307
301
308
300

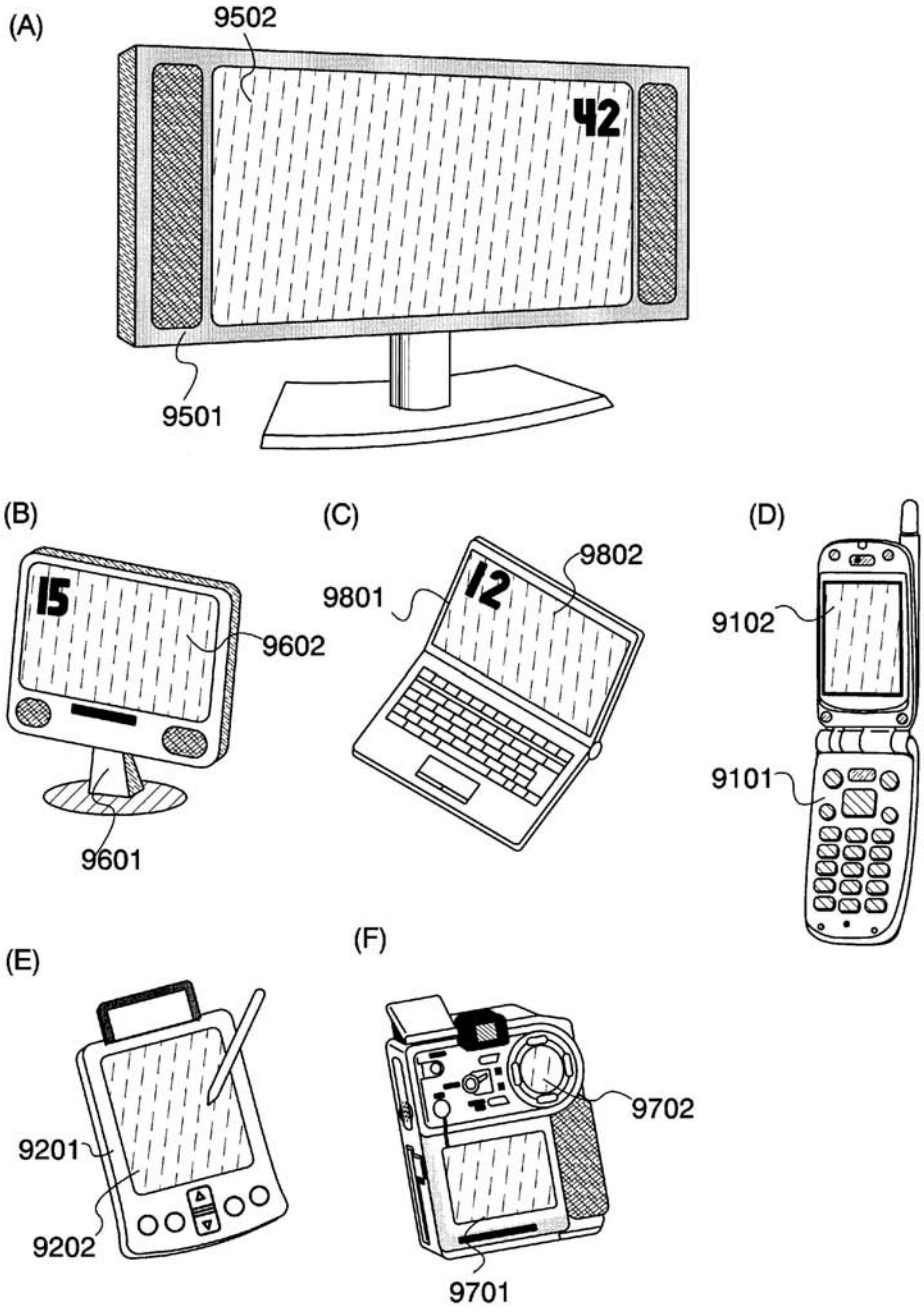
(B)


コントローラ
315
317
313
電源回路
316
314
318
312
311
307

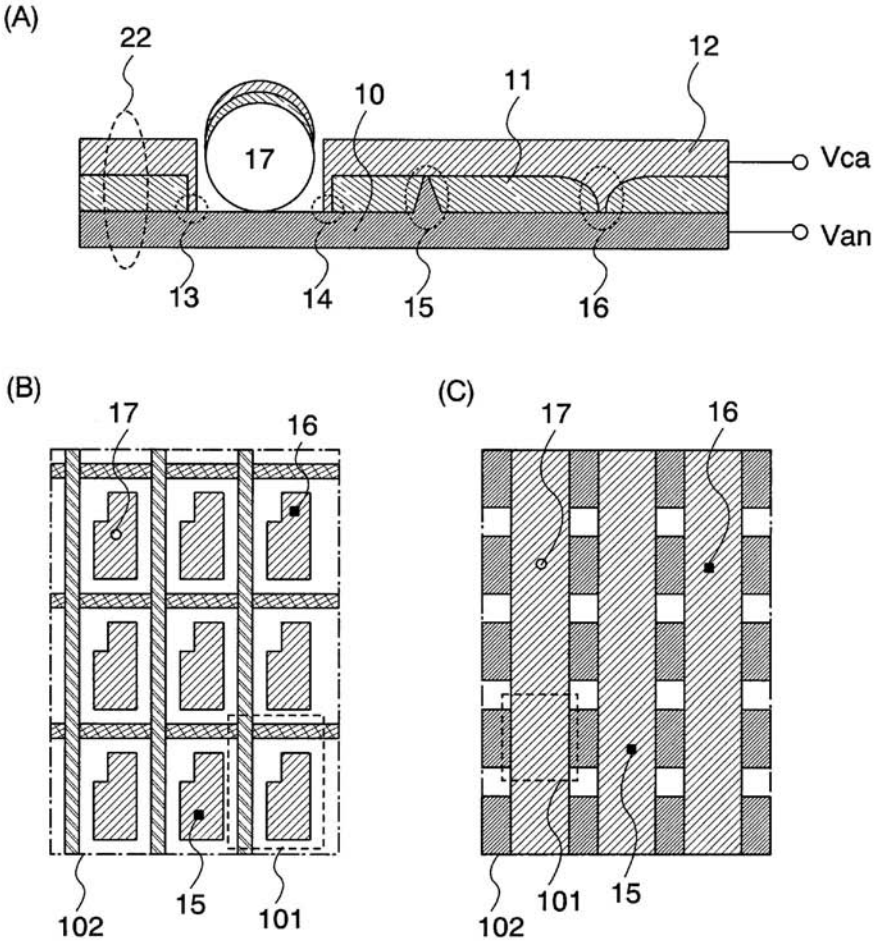
【図９】


(A)
4004
A
4006
4001
4003
4018
A'
4002
(B)
4005
A
4008
4007
4006
4001
4005
4009
4003
4014
4015
4016
4019
4018
A'

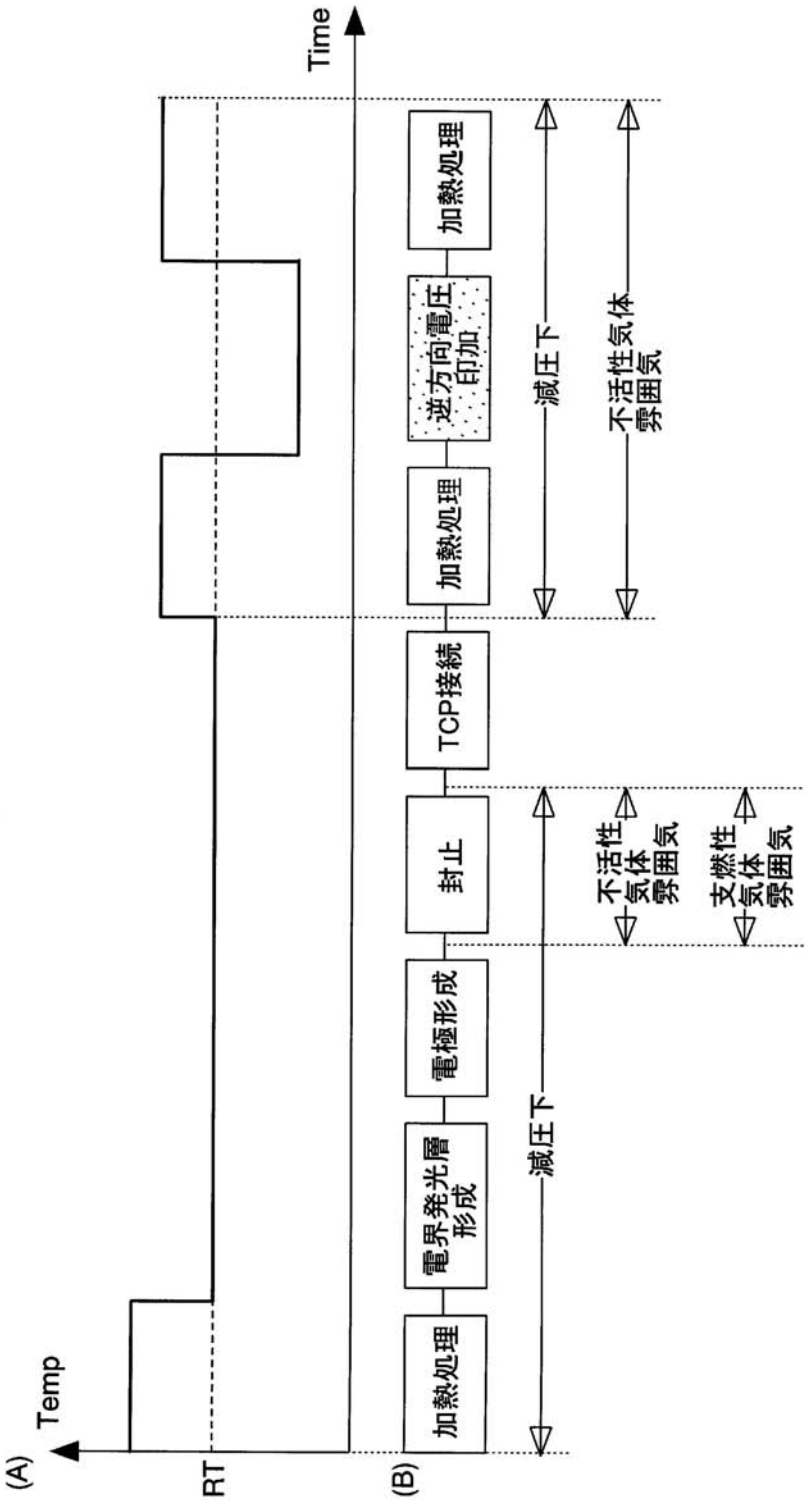
【図１０】


(A)
9502
42
9501
(B)
15
9602
9601
(C)
9801
12
9802
(D)
9102
9101
(E)
9201
9202
(F)
9702
9701

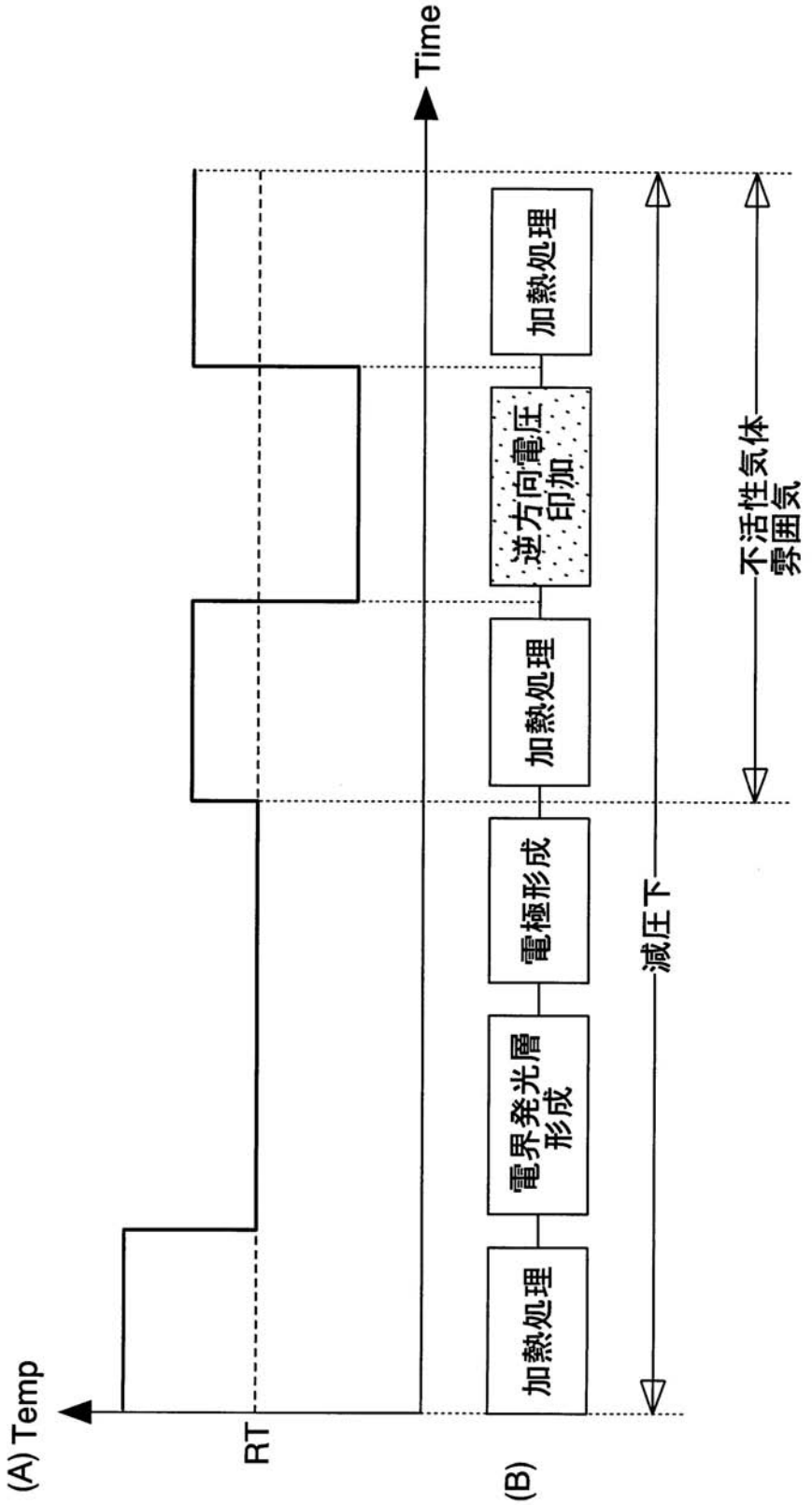
【図１１】


(A)
22
12
11
10
17
Vca
Van
13
14
15
16
(B)
17
16
102
15
101
(C)
17
16
102
101
15
(D)
Van
22
24
Vca

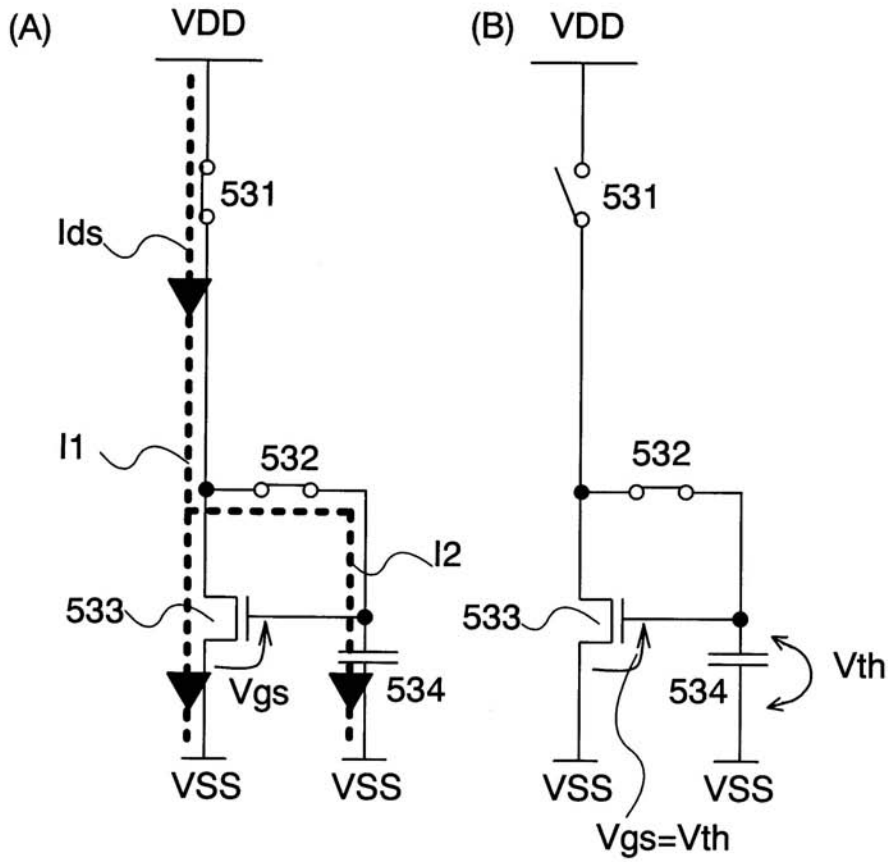
【図１２】

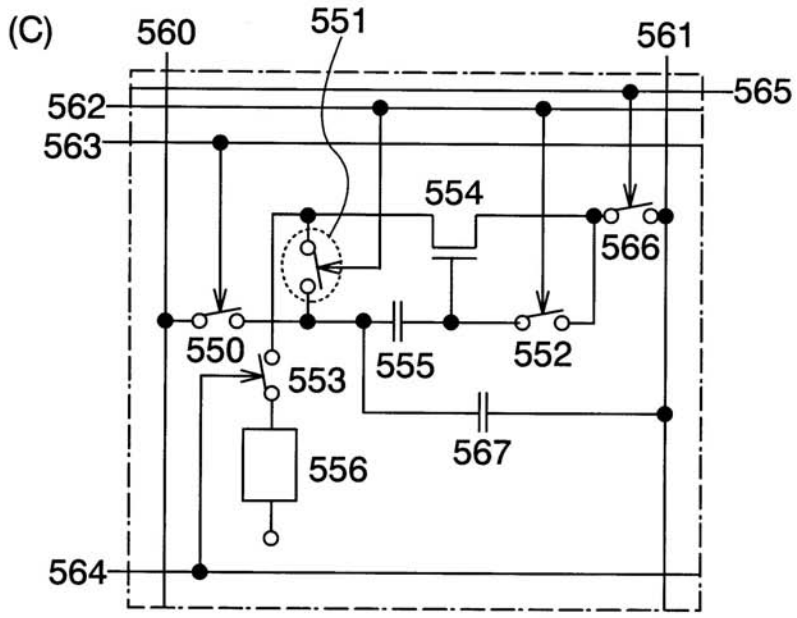

Time
Temp
(A)
RT
(B)
加熱処理
電界発光層形成
電極形成
封止
TCP接続
加熱処理
逆方向電圧印加
加熱処理
減圧下
減圧下
不活性気体雰囲気
不活性気体雰囲気
支燃性気体雰囲気

【図１３】


Time
(A) Temp
RT
(B)
加熱処理
電界発光層形成
電極形成
加熱処理
逆方向電圧印加
加熱処理
減圧下
不活性気体雰囲気

【図１４】


(A)
VDD
531
Ids
I1
532
I2
533
Vgs
534
VSS
VSS
(B)
VDD
531
532
533
534
Vth
VSS
VSS
Vgs=Vth


(C)
560
551
561
562
563
565
554
566
550
553
555
552
567
556
564

フロントページの続き

(72)発明者　山崎　舜平
神奈川県厚木市長谷３９８番地　株式会社半導体エネルギー研究所内

審査官　磯貝　香苗

(56)参考文献　特開平０５－１７４９６９（ＪＰ，Ａ）
特開２００４－０５５２８３（ＪＰ，Ａ）
特開平０４－０１４７９４（ＪＰ，Ａ）
特開昭６３－０１０６８７（ＪＰ，Ａ）
特開２００２－１９０３９０（ＪＰ，Ａ）
特開２００２－２４６１８３（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０５Ｂ　３３／１０
Ｈ０１Ｌ　５１／５０