

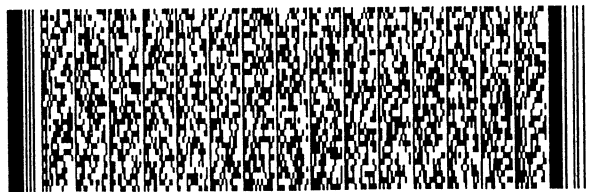
申請日期: 88. 4. 29.	案號: 91111928 (由88106895分割)
類別: G23C18/00	

(以上各欄由本局填註)

發明專利說明書

公告本

一、發明名稱	中文	半導體基板之電鍍裝置
	英文	APPARATUS FOR ELECTROPLATING A SEMICONDUCTOR SUBSTRATE
二、發明人	姓名 (中文)	1. 本郷明久 2. 長井瑞樹 3. 大野寛二 4. 君塚亮一
	姓名 (英文)	1. AKIHISA HONGO 2. MIZUKI NAGAI 3. KANJI OHNO 4. RYOICHI KIMIZUKA
	國籍	1. 日本 2. 日本 3. 日本 4. 日本
	住、居所	1. 日本國東京都大田區羽田旭町11番1號 荏原製作所股份有限公司內 2. 日本國東京都大田區羽田旭町11番1號 荏原製作所股份有限公司內 3. 日本國神奈川縣相模原市磯部1310-9 4. 日本國東京都世田谷區松原5-15-6
三、申請人	姓名 (名稱) (中文)	1. 荏原製作所股份有限公司
	姓名 (名稱) (英文)	1. EBARA CORPORATION
	國籍	1. 日本
	住、居所 (事務所)	1. 日本國東京都大田區羽田旭町11番1號
	代表人姓名 (中文)	1. 前田滋
代表人姓名 (英文)	1.	



I250223

申請日期：

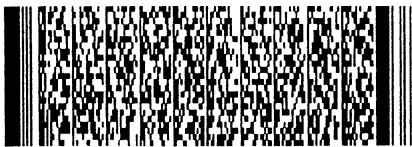
案號：

類別：

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	
	英文	
二、 發明人	姓名 (中文)	5. 丸山惠美
	姓名 (英文)	5. MEGUMI MARUYAMA
	國籍	5. 日本
	住、居所	5. 日本國神奈川縣橫濱市綠區長津田7-1-43 佳得尼亞大樓603
三、 申請人	姓名 (名稱) (中文)	
	姓名 (名稱) (英文)	
	國籍	
	住、居所 (事務所)	
	代表人 姓名 (中文)	
	代表人 姓名 (英文)	



本案已向

國(地區)申請專利	申請日期	案號	主張優先權
日本 JP	1998/04/30	特願平10-136151	有
日本 JP	1998/04/30	特願平10-136152	有

有關微生物已寄存於

寄存日期

寄存號碼

無



五、發明說明 (1)

[發明所屬之技術領域]

本發明係關於一種基板之電鍍及裝置，特別是，適用於將銅 (Cu) 等金屬填充在形成於半導體基板之微細配線用之凹處的基板之電鍍及裝置。

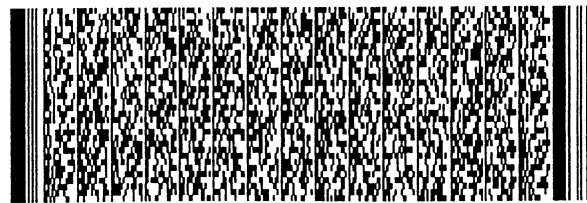
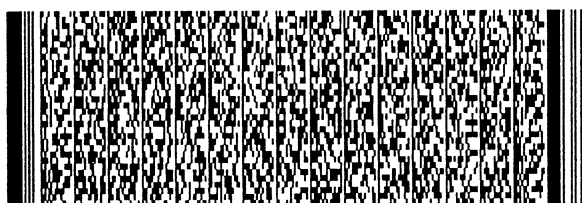
[以往之技術]

以往，為在半導體基板上形成配線電路，基板面上使用濺射等實行導體之成膜之後，再經由使用抗蝕劑 (resist) 等的圖案光罩之化學乾蝕刻以去除膜的不需要部分。

作為形成配線電路所用的材料，使用鋁 (Al) 或鋁合金。然而，隨著半導體之積體度愈高配線變愈細，因而增加電流密度產生熱應力或溫度上昇之現象。此乃隨着藉應力遷移或電遷移使 Al 等成為薄膜化會變成更顯著，導致產生斷線或短路等之虞。

為避免依通電的過度發熱，被要求將導電性更高之銅等材料採用在配線形成。然而，銅或銅合金係乾蝕刻較難，很難採用在全面成膜之後，形成圖案之上述方法。如此，考量有事先形成所定圖案之配線用溝槽，而在該溝槽中填充銅或銅合金之製程。依照該方法，不需要依蝕刻除去膜之製程。而實行去除表面階段差所用的研磨製程即可。又，具有亦可同時形成連絡多層電路之上下之稱為插頭 (plug) 部分的優點。

然而，此等配線溝槽或插頭之形狀，係隨着配線寬度愈微細化會成為極高之深寬比 (aspect ratio)，而以濺散成膜較難實施均勻之金屬填充。又，作為各種材料之成膜手



五、發明說明 (2)

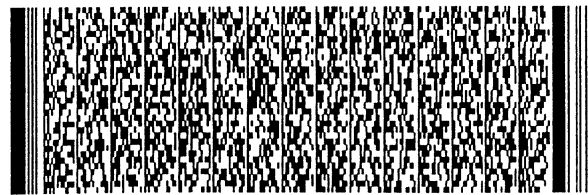
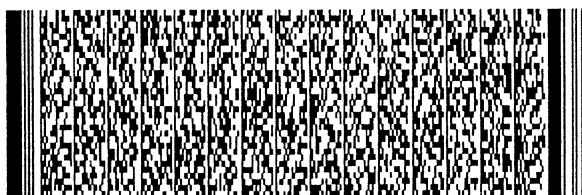
段使用化學蒸汽澱積 (CVD)法，惟在銅或銅合金，較難準備適當的氣體原料，又，在採用有機原料時，有碳 C混進堆積膜而有增高電阻值之問題點。

如此，提案一種將基板浸漬在電鍍液中以實行無電解或電解電鍍之方法。依該電鍍之成膜，可將金屬均勻地填充高深寬比之配線溝槽。

在例如電解銅電鍍中，作為電鍍液，其組成一般使用包含硫酸銅與硫酸者。若使用硫酸銅濃度低，硫酸濃度高之電鍍液時，則電鍍液之導電率上昇，分極變大，提高均勻電解沉積性及覆蓋性，相反地，若使用硫酸銅濃度高，硫酸濃度低之電鍍液時，則與添加劑之作用相輔相成，由微細凹處之底部成長電鍍之所謂均展性 (levelling)變優異已為眾人所知。

如此，實行使用均勻電解沉積性及覆蓋性優異之組成的電鍍液之銅電鍍，在大深寬比之基板之微細凹處內填充銅時，則均展性較差，微細凹處之入口先被阻塞容易產生空隙 (void)，相反地，實行使用均展性優異的組成之電鍍液之銅電鍍時，則電解沉積性及覆蓋性較差，而在微細凹處之壁面或底部之一部分會產生電鍍未沉積部之問題。

又，基板之微細凹處之周圍及底面，一般係形成有 Cu之籽晶層。惟直接電解電鍍 TiN或 TaN等阻障層 (barrier)時，因該阻障層之板片電阻值與上述硫酸銅電鍍液之電阻值相比板片極大，而在使用硫酸銅電鍍液之電鍍處理，會析出針狀結晶，有產生欠缺附着強度之電鍍膜的問題。



五、發明說明 (3)

另一方面，由於分極性高，層狀析出性之性質，使用密接性優異的焦磷酸銅電鍍液亦被廣泛地實行，惟該焦磷酸銅電鍍液係均展性較差，如此，在使用焦磷酸銅電鍍液之電鍍處理，將銅填充於微細凹處內時，則微細凹處之入口先被阻塞，容易產生空隙的問題。當然焦磷酸銅電鍍液係作為第一層電鍍在Cu晶種層上亦可。

本發明係鑑於上述事項而創作者，其主要目的乃在於提供一種在微細配線用溝槽等之微細凹處無間隙，均勻且表面平坦地可填充銅或銅合金等之電阻較小材料的基板之電鍍及裝置。

[解決問題之手段]

為消除上述問題，本發明的基板之電鍍方法，係在具有微細凹處之基板施加電解電鍍俾將金屬填充於該微細凹處的基板之電鍍方法，其特徵為；將上述基板浸漬於均勻電解沉積性優異之組成的第一電鍍液中實行第一階段電鍍處理之後，浸漬於均展性優異的組成之第二電鍍液中實行第二階段電鍍處理。

由此，在第一階段電鍍處理，可將無電鍍未沉積部之均勻初期電鍍膜形成在微細凹處之壁面或底面，而在第二階段電鍍處理，可將表面成為平坦且空隙自由的表面電鍍膜形成在該初期電鍍膜之表面。

作為上述第一電鍍液，使用印刷基板用高均擲度（電鍍均厚能力，high throw）離度硫酸銅電鍍液，而作為第二電鍍液，使用硫酸銅電鍍液較理想。印刷基板用高均擲度硫



五、發明說明 (4)

酸銅電鍍液，係硫酸銅之濃度較低，硫酸濃度較高且高均勻附着（電解沉積）性及覆蓋性優異的組成之銅電鍍液。硫酸銅電鍍液係硫酸銅之濃度較高，硫酸濃度較低且均展性優異的組成之銅電鍍液。由此，可將銅無間隙地均勻地填充，且將表面成為平坦的銅電鍍施加於微細凹處內。

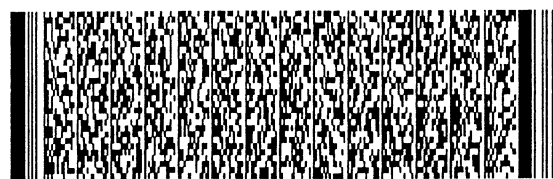
又，作為上述印刷基板用高均擲度硫酸銅電鍍液係使用硫酸銅 5 至 100g/l，硫酸 100 至 250g/l 之組成者，而作為硫酸銅電鍍液則使用硫酸銅 100 至 300g/l，硫酸 10 至 100g/l 之組成者較理想。

又，在以阻障層覆蓋上述微細凹處之基板施加電解電鍍俾將金屬填充於該微細凹處的基板之電鍍方法，其特徵為：

將上述基板浸漬於與上述阻障層具密接性及均勻電解沉積性優異的組成之第一電鍍液中實行第一階段電鍍處理之後，浸漬於均展性優異的組成之第二電鍍液中實行第二階段電鍍處理，較理想。

因此，在第一階段電鍍處理，可將無電鍍未沉積部之均勻初期電鍍膜形成在以勢壘層所覆蓋的微細凹處之壁面或底面，而在第二階段電鍍處理，可將表面成為平坦且空隙自由的表面電鍍膜形成在該初期電鍍膜之表面。

作為上述第一電鍍液，使用焦磷酸銅電鍍液，而作為第二電鍍液，使用硫酸銅電鍍液較理想。焦磷酸銅電鍍液，係分極性高且其層狀析出性之性質，故與 TiN 等阻障層之密接性優異，又，硫酸銅之濃度較高，且硫酸濃度較低的硫酸銅



五、發明說明 (5)

電鍍液係均展性優異。由此，可將銅無間隙地均勻地填充，且將表面成為平坦的銅電鍍施加於以阻障層覆蓋的微細凹處內。又，作為上述硫酸銅電鍍液係使用硫酸銅 100 至 300 g/l，硫酸 10 至 100 g/l 之組成者較理想。

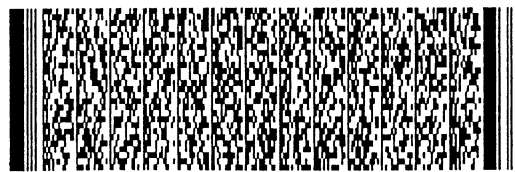
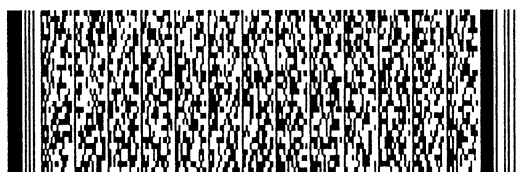
為消除上述問題，本發明的基板之電鍍裝置，其特徵為具備：電鍍槽，及

第一電鍍液供應裝置，係將均勻電解沉積性優異的組成之第一電鍍液供應於該電鍍槽，及第二電鍍液供應裝置，係將塗平性優異的組成之第二電鍍液供應於該電鍍槽，以及更換裝置，係更換經由上述第一電鍍液供應裝置與第二電鍍液供應裝置的電鍍液之供應。

由此，首先，將均勻電解沉積性優異的組成之第一電鍍液供應於電鍍槽內，實行基板之第一階段電鍍處理，然後，更換電鍍液之供應，供應塗平性優異的組成之第二電鍍液，實行基板之第二階段電鍍處理，即可在相同設備內連續地實行第一階段電鍍處理與第二階段電鍍處理。

上述第一電鍍液係與基板之阻障層之密接性與均勻電解沉積性優異的組成者較理想。由此，首先，將與基板之阻障層之密接性優異的組成之第一電鍍液供應於電鍍槽內，實行基板之第一階段電鍍處理，然後，更換電鍍液之供應，供應均展性優異的組成之第二電鍍液，實行基板之第二階段電鍍處理，即可在相同設備內連續地實行第一階段電鍍處理與第二階段電鍍處理。

[發明之實施形態]



五、發明說明 (6)

以下，參照圖式說明本發明之實施形態。

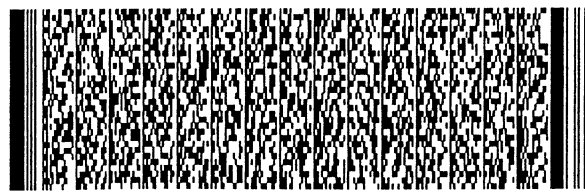
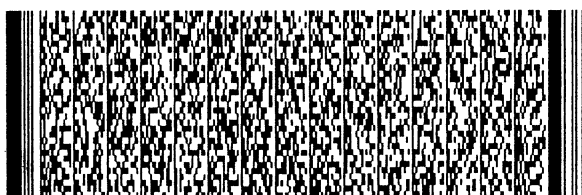
第一實施形態之電鍍方法，係使用於在半導體基板之表面施加銅電鍍，俾得到銅層所成之配線所構成的半導體裝置；參照第1圖說明該製程。

亦即，如第1A圖所示，在半導體基板W，SiO₂所成之絕緣膜2堆積於半導體元件所形成的半導體基材1上之導電層1a上，經由光蝕，蝕刻技術形成接觸孔3與配線用溝槽4，其後在其上面形成TiN等所成的阻障層5。

如第1B圖所示，在上述半導體基板W之表面施加銅電鍍，即在半導體基材1之接觸孔3及溝槽4內填充銅層6，同時在絕緣膜2上堆積銅層6。其後，經由化學機械拋光(CMP)，除去絕緣膜2上之銅層6，並將填充於接觸孔3及配線用溝槽4的銅層6之表面與絕緣層2之表面成為大約相同平面。由此，如第1C圖所示，形成銅層6所成之配線。

以下，參照第2圖說明如上述第1A圖所示在半導體基板W施加電解銅電鍍的步驟。首先，將半導體基板W浸漬於例如硫酸水溶液中，實行活性化該半導體基板W之預先處理。

其後，將此經水洗後，浸漬於例如印刷基板用高均擲度硫酸銅電鍍液之第二電鍍液俾實行第一階段電鍍處理。由此，第3A圖所示，在包含半導體基板W之微細凹處10的側面及底面之表面形成均勻的初期電鍍膜11。印刷基板用高均擲度硫酸銅電鍍液，係硫酸銅之濃度較低，硫酸濃度較高且均勻電解沉積性及覆蓋性優異的組成之銅電鍍液。例如，硫酸銅5至100g/l，硫酸100至250g/l之組成者。



五、發明說明 (7)

如此，在硫酸銅濃度較低，硫酸濃度較高之電鍍液，由於電鍍液之傳導率會上昇，分極變大，故可提高均勻電解沉積性。由此，可將電鍍均勻地附着在半導體基板 W 之表面，而可防止在微細凹處 10 之底部或側面產生電鍍之未附着部分。

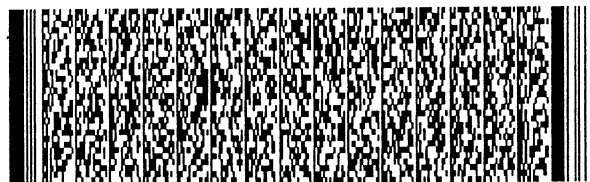
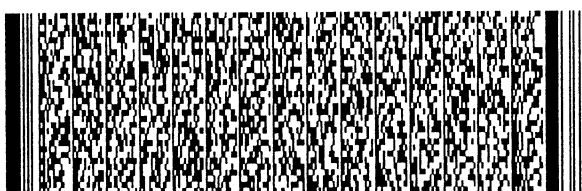
其後，將此經水洗之後，浸漬於例如裝飾用硫酸銅電鍍液之第二電鍍液俾實行第二階段電鍍處理，由此，如第 3B 圖及第 3C 圖所示，在上述初期電鍍膜 11 之表面形成平坦的表面電鍍膜 12。在此裝飾用硫酸銅電鍍液，係硫酸銅之濃度較高，硫酸濃度較低的塗平性優異的組成之銅電鍍液，例如，硫酸銅 100 至 300 g/l，硫酸 10 至 100 g/l 之組成者。

所謂均展性係指對於表面平坦度之性質，均展性優異時，如第 4A 圖所示。即使在基板 W 之表面有凹部 14，亦可得更平坦表面之電鍍膜 15a。相反地，若均展性較差時，如第 4B 圖所示，可得基板 W 表面之凹部 14 的形狀仍留在表面之電鍍膜 15b。

如此，均展性優異的電鍍液，係由第 3B 圖所示，在微細凹處 10 之入口的膜成長變慢，由此，一方面防止發生空隙，一方面在微細凹處 10 內可均勻地無間隙地填充，而且可將表面成為平坦。

然後，實行水洗，經乾燥而結束電鍍處理，由此，在微細凹處 10 之壁面或底面不會產生電鍍未附著部，而且可得空隙自由且表面平坦之電鍍膜 13。

將適用於上述電鍍處理之電鍍裝置表示於第 5 圖。



五、發明說明 (8)

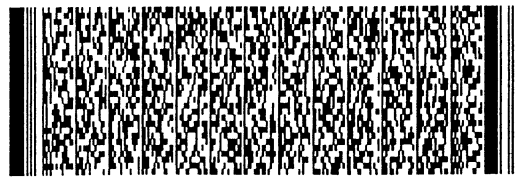
在該電鍍裝置具備：電鍍槽 20，及在該電鍍槽 20 之內部供應上述第一電鍍液 21 的第一電鍍液供應機構 22a，及供應上述第二電鍍液 23 之第二電鍍液供應機構 22b。

在上述第一電鍍液供應機構 22a，具備將第一電鍍液 21 送至電鍍槽 20 之送出泵 24a，而在該泵 24a 之上游側配置開閉閥 25a，而且具備定時器 26a，該定時器係作為開閉該開閉閥 25a 之轉換機構。

第二電鍍液供應機 22b 亦同樣地，具備將第二電鍍液 23 送至電鍍槽 20 之送出泵 24b，而在該泵 24b 之上游側配置開閉閥 25b，而且具備定時器 26b，該定時器係作為開閉該開閉閥 25b 之轉換機構。

再者，在上述電鍍槽 20，連接有在該內部導入洗淨水供應管 27，及將該電鍍槽 20 內之洗淨水向外部排出至排水管 28，而在該排水管 28 連接有泵 29。

如此，如上所述地將施以預先處理的半導體基板放入電鍍槽 20 之內部，首先，在電鍍槽 20 之內部導入洗淨水後，經由定時器 26a 開啟第一電鍍液供應機構 22a 之開閉閥 25a，在電鍍槽 20 內供應第一電鍍液 21 俾實行第一階段電鍍處理。如此，經過一定時間後，關閉上述開閉閥 25a，在電鍍槽 20 內部導入洗淨水實行水洗之後，此次，經由定時器 26b 開啟第二電鍍液供應機構 22b 之開閉閥 25b，在電鍍槽 20 內供應第二電鍍液 23 俾實行第二階段電鍍處理。由此，在相同設備連續地可實行第一階段電鍍處理與第二階段電鍍處理。



五、發明說明 (9)

又，在此例子中，作為轉換電鍍液之供應的轉換機構，表示使用定時器之例子，惟當然亦可使用定時器以外之任意的機構。

又，在上述實施例中，使用相同的處理槽實行第一階段電鍍處理，第二階段電鍍處理及水洗處理等，惟使用各個不同的槽實行此等處理亦可。例如，如第9圖所示，依照處理過程，配置各槽。將半導體基板依次浸漬在各槽加以處理亦可。

[實施例 1]

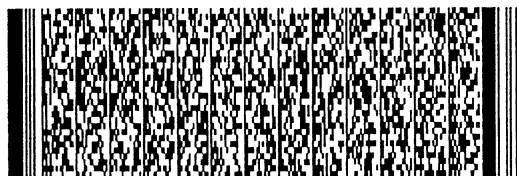
在半導體基板 W 上，製作寬度為 $1.0\mu\text{m}$ 以下之微細凹處 10，將此浸漬在維持於 50°C 之 100g/l 之硫酸水溶液 15 秒鐘施以預先處理之後，施以依第一電鍍液所產生的第一階段電鍍處理，經水洗後施以依第二電鍍液所產生的第二階段電鍍處理。其後，實行水洗後加以乾燥。

第一電鍍液之組成，係如下。

$\text{CuSO}_4 \cdot 5\text{H}_2\text{O}$	70 g/l
H_2SO_4	200 g/l
NaCl	100 g/l
有機添加物	5 m/l

另一方面，第二電鍍液之組成，係如下。

$\text{CuSO}_4 \cdot 5\text{H}_2\text{O}$	200 g/l
H_2SO_4	50 g/l
NaCl	100 g/l
有機添加物	5 m/l



五、發明說明 (10)

又，電鍍條件係二者均相同，係如下。

浴溫度	25°C
電流密度	2A/dm ²
電鍍時間	2.5分鐘
	pH<1

由此，如第6A圖所示，不會產生電鍍未附著部，以無空隙的銅電鍍膜13可填入半導體基板W之微細凹處10內。

[比較例1]

作為比較例1，在施以與上述同樣的預先處理之半導體基板W，僅施以依上述第一電鍍液所產生的電鍍處理，如第6B圖所示，確認在微細凹處10內的銅電鍍膜13之內部產生空隙30。

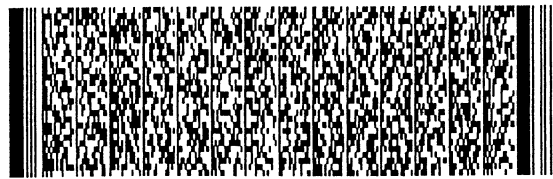
[比較例2]

作為比較例2，在施以與上述同樣的預先處理之半導體基板，僅以上述第2電鍍液施以電鍍處理，如第6C圖所示，確認在微細凹處10底部之隅角部產生電鍍未附著部31。

以下，說明本發明之第2實施形態。

在半導體W，如第1A圖所示，係在半導體元件所形成的半導體基材1上之導電層1a上堆積SiO₂所成的絕緣膜2，依微影蝕刻技術形成接觸孔3與配線用之溝槽4，而在其上面形成TiN等所構成的阻障層5。

首先，將半導體基板W浸漬例如硫酸水溶液中，實行已將該半導體基板W活性化之預先處理。其後，將此經水洗後，浸漬於例如焦磷酸銅電鍍液之第一電鍍液俾實行第一



五、發明說明 (11)

階段電鍍處理，由此，如第7A圖所示，在包含覆蓋半導體基板W之微細凹處10之側面及底面之阻障層5之表面形成均勻的初期電鍍膜11a。

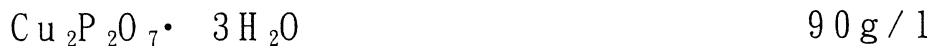
如此，焦磷酸銅電鍍液係具層狀析出性質。故與TiN等的阻障層5之密接性會優異，由此，可得到均勻電解沉積性良好的初期電鍍膜11a，因而可防止在與覆蓋凹處10之阻障層5之間產生未附著部分之情形。

其後，將此經水洗後，浸漬於例如硫酸銅電鍍液之第二電鍍液俾實行第二階段電鍍處理，由此，如第7B圖及第7C圖所示，在上述初期電鍍膜11a之表面形成表面平坦的表面電鍍膜12。在此，作為硫酸銅電鍍液，使用硫酸銅之濃度較高，硫酸濃度較低之均展性優異的組成之硫酸銅電鍍液，例如使用硫酸銅100至300g/l，硫酸10至100g/l之組成者。

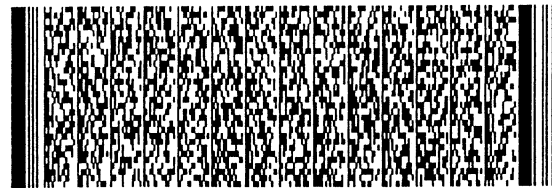
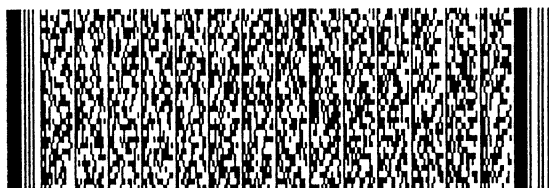
[實施例2]

在半導體基板W上，製作寬度為 $1.0\mu\text{m}$ 以下的微細凹處10，以阻障層5覆蓋該微細凹處10，並將此浸漬在維持於 50°C 之100g/l之硫酸水溶液15秒鐘施以預先處理之後，施以依第一電鍍液所產生的第一階段電鍍處理，經水洗後施以依第二電鍍液所產生的第二階段電鍍處理。其後，實行水洗後加以乾燥。

第一電鍍液之組成，係如下。



(理想之範圍為5至100g/l)



五、發明說明 (12)

(理想之範圍為 20至 500g/l)

氨	3ml/l
---	-------

有機添加物	0.5ml/l
-------	---------

又,電鍍條件,係如下。

浴溫度	55°C
-----	------

電流密度	0.5A/dm ²
------	----------------------

電鍍時間	3分鐘
------	-----

pH8.5

另一方面,第二電鍍液之組成,係如下。

CuSO ₄ ·5H ₂ O	200g/l
--------------------------------------	--------

H ₂ SO ₄	50g/l
--------------------------------	-------

NaCl	100mg/l
------	---------

有機添加物	5ml/l
-------	-------

又,電鍍條件,係如下。

浴溫度	25°C
-----	------

電流密度	2A/dm ²
------	--------------------

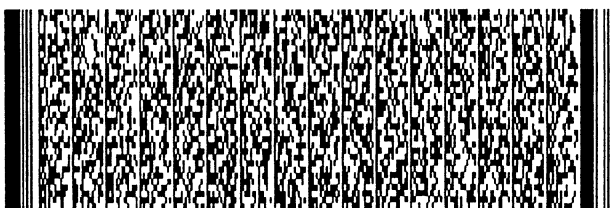
電鍍時間	2.5分鐘
------	-------

pH<1

由此,如第 8A圖所示,不會產生電鍍未附著部,以無空隙之銅電鍍膜 14 可填入半導體基板 W 之微細凹處 10 內。

[比較例 1]

作為比較例 1,在施以與上述同樣的預先處理之半導體基板 W,僅施以依上述第一電鍍液所產生的電鍍處理,如第 8B圖所示,確認在微細凹處 10 內的銅電鍍膜 14 之內部產生



五、發明說明 (13)

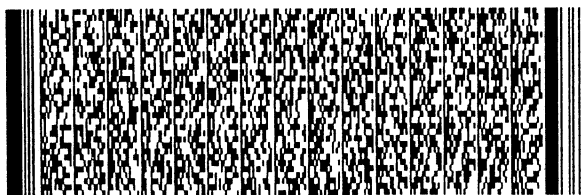
空隙 30。

[比較例 2]

作為比較例 2,在施以與上述同樣的預先處理之半導體基板,僅以上述第二電鍍液施以電鍍處理,如第 8C圖所示,確認在微細凹處 10底部之角隅部產生與阻障層 5之間的電鍍未附著部 31。

[發明之功效]

如上所述,依照本發明,以第一階段電鍍處理,在微細凹處之壁面或底面形成無電鍍未附著部之均勻的初期電鍍膜,而以第二階段電鍍處理,在該初期電鍍膜之表面形成無空隙且表面成為平坦的表面電鍍膜,即可將銅或銅合金等之電阻小的材料,無間隙地均勻地且將表面平坦地填充在微細配線用溝槽等之微細凹處。



圖式簡單說明

[圖式之簡單說明]

第 1A圖 至 第 1C圖 係表示藉基板之電鍍方法所製造的半導體元件之製程的剖面圖。

第 2圖 係表示本發明之實施形態的電鍍方法之步驟的過程圖。

第 3A圖 至 第 3C圖 係表示說明相同的第 2圖之步驟的剖面圖。

第 4A圖 至 第 4C圖 係表示說明均展性的剖面圖。

第 5圖 係表示本發明之實施形態的電鍍裝置的概略圖。

第 6A圖 至 第 6C圖 係表示本發明之實施例 1 及比較例 1 與 2 之差別的剖面圖。

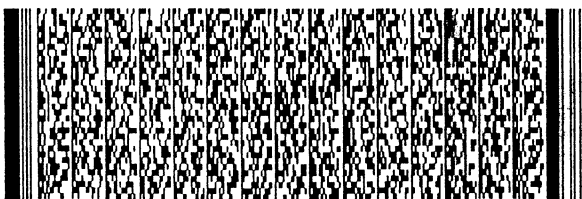
第 7A圖 至 第 7C圖 係表示本發明之第 2 實施形態的電鍍方法之步驟的剖面圖。

第 8A圖 至 第 8C圖 係表示本發明之實施例 1 及比較例 1 與 2 之差別的剖面圖。

第 9圖 係表示第 5圖之變形例之電鍍裝置的概略方塊圖。

[元件符號之說明]

1	半導體基材	2	絕緣膜
3	接觸孔	4	溝槽
5	阻障層	6	銅層
10	微細凹處	11	初期電鍍膜
12	表面電鍍膜	13	電鍍膜



圖式簡單說明

- | | | | |
|----------|-----------|----------|-----------|
| 14 | 凹部 | 15b | 電鍍膜 |
| 20 | 電鍍槽 | 21 | 第一電鍍液 |
| 22a | 第一電鍍液供應機構 | 22b | 第二電鍍液供應機構 |
| 23 | 第二電鍍液 | 24a, 24b | 送出泵 |
| 25a, 25b | 開關閥 | 26a, 26b | 定時器 |
| 27 | 淨水供應管 | 28 | 排水管 |
| 29 | 泵 | | |



四、中文發明摘要 (發明之名稱：半導體基板之電鍍裝置)

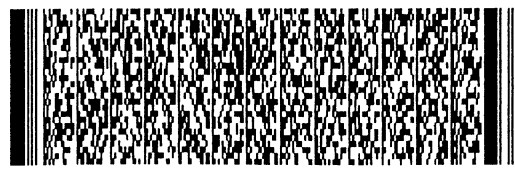
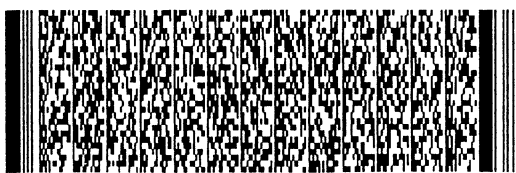
將基板浸漬於均勻電解沉積性優異的組成之第一電鍍液中實行第一階段電鍍處理之後，浸漬於均展性優異的組成之第二電鍍液中實行第二階段電鍍處理。

利用上述處理，可將銅或銅合金等電阻較小的材料無間隙地均勻地且將表面平坦地填充在微細配線用之溝槽等的微細凹處。

英文發明摘要 (發明之名稱：APPARATUS FOR ELECTROPLATING A SEMICONDUCTOR SUBSTRATE)

A semiconductor substrate is first immersed in a first plating solution having composition of good, homogenous electroplating adhesion characteristics and subsequently immersed in a second plating solution having a composition of good leveling characteristics, to prefer a two-step plating process.

By the above process, fine indents of grooves of fine circuits patterns of the substrate can be evenly filled with such material having a small



四、中文發明摘要 (發明之名稱：半導體基板之電鍍裝置)

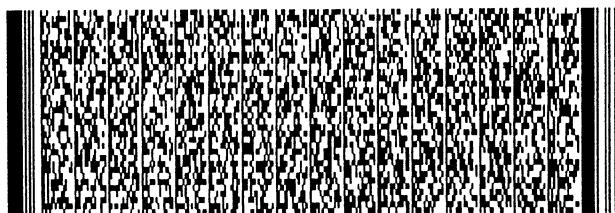
英文發明摘要 (發明之名稱：APPARATUS FOR ELECTROPLATING A SEMICONDUCTOR SUBSTRATE)

electric resistance as copper or copper alloy.



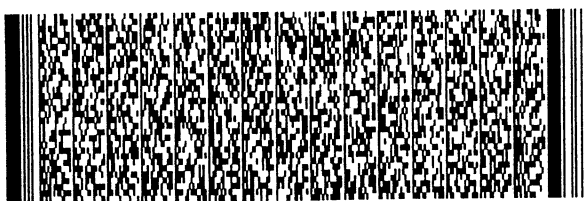
六、申請專利範圍

1. 一種半導體基板之電鍍裝置，係用以將半導體基板浸漬於容納電鍍液之電鍍槽中使該基板在裝置內循著預定之電鍍處理途徑進行電鍍之裝置，該半導體基板之表面有多數之微細凹處，此電鍍裝置包括：
容納第一電鍍液之第一電鍍槽，用以在該半導體基板之微細凹處內形成第一電鍍層，
容納與該第一電鍍液不同之第二電鍍液之第二電鍍槽，係設在該電鍍處理途徑中該第一電鍍槽之後，用以形成第二電鍍層於該第一電鍍層上。
2. 如申請專利範圍第 1 項之電鍍裝置，其中，每一微細凹處具有阻障層，而該第一電鍍槽係用以形成第一電鍍層於該阻障層。
3. 如申請專利範圍第 1 項之電鍍裝置，其中，該第二電鍍槽係用以形成第二電鍍層以便後來填充該微細凹處。
4. 如申請專利範圍第 2 項之電鍍裝置，其中，該第一電鍍槽電解式電鍍槽而用以一面供應電解式電鍍用電流一面形成該第一電鍍層。
5. 如申請專利範圍第 4 項之電鍍裝置，其中每一微細凹處具有阻障層，而該第一電鍍槽經由該阻障層供應電解式電鍍用電流。
6. 如申請專利範圍第 1 項之電鍍裝置，其中，該第二電鍍槽是電解式電鍍槽而用以一面形成該第一電鍍層一面經由該第一電鍍槽供應電解式電鍍用電流。
7. 如申請專利範圍第 1 項之電鍍裝置，其中，該第一電鍍



六、申請專利範圍

- 槽係為使該第一電鍍層覆蓋該微細凹處內之全部表面而提供電鍍條件。
8. 如申請專利範圍第 1 項之電鍍裝置，其中，該第一電鍍液具有比該第二電鍍液更高之均擲性及更高之附著於阻障層之能力。
 9. 如申請專利範圍第 8 項之電鍍裝置，其中，該第二電鍍液具有 100 至 300 g/l 之硫酸銅及 10 至 100 g/l 之硫酸之組成。
 10. 如申請專利範圍第 9 項之電鍍裝置，其中，該第一電鍍液具有 5 至 100 g/l 之硫酸銅及 100 至 250 g/l 之硫酸之組成。
 11. 如申請專利範圍第 9 項之電鍍裝置，其中，該第一電鍍液含焦磷酸銅。
 12. 如申請專利範圍第 1 項之電鍍裝置，其中，該第一電鍍液含 1 至 100 g/l 或 5 至 100 g/l 之焦磷酸銅。
 13. 如申請專利範圍第 1 項之電鍍裝置，其中，該第一電鍍液含 10 至 500 g/l 或 20 至 500 g/l 之焦磷酸或其鹽。
 14. 如申請專利範圍第 1 項之電鍍裝置，其中，該第一電鍍液含 5 至 100 g/l 之焦磷酸銅，及 20 至 500 g/l 之焦磷酸或其鹽。
 15. 如申請專利範圍第 11 項之電鍍裝置，其中，該第一電鍍液是鹼性電鍍液。
 16. 如申請專利範圍第 1 項之電鍍裝置，又具備：
設在電鍍處理途徑，在該第一電鍍槽與第二電鍍



六、申請專利範圍

槽之間之第一清洗站，

設在電鍍處理途徑，在該第二電鍍槽後之第二清洗站，以及

設在電鍍處理途徑，在該第二清洗站後之乾燥站。

17. 如申請專利範圍第16項之電鍍裝置，又具備：

與該第一電鍍槽及第一電鍍液供應源流體接觸之第一泵浦，以及

與該第二電鍍槽及第二電鍍液供應源流體接觸之第二泵浦。

18. 如申請專利範圍第16項之電鍍裝置，

設在電鍍處理途徑，該第一電鍍槽之前之前處理槽，該前處理槽容納水性硫酸溶液，以及

設在電鍍處理途徑，該前處理槽與該第一電鍍槽之間之第三清洗站。

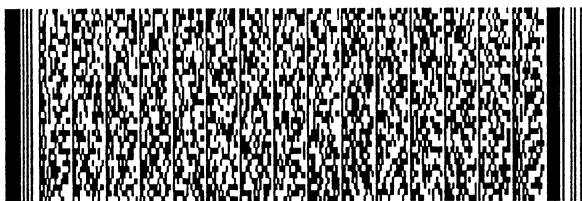
19. 一種半導體基板之電鍍裝置，具備：

電鍍槽，

含有第一電鍍液以便供應至該電鍍槽之第一電鍍液供應器，

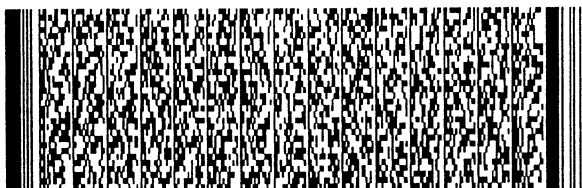
含有與該第一電鍍液不同之第二電鍍液以便供應至該電鍍槽之第二電鍍液供應器，以及

轉換器，用以將該第一電鍍液之從該第一電鍍液供應器供應至該電鍍槽，及將該第二電鍍液之從該第二電鍍液供應器供應至該電鍍槽予以轉換。



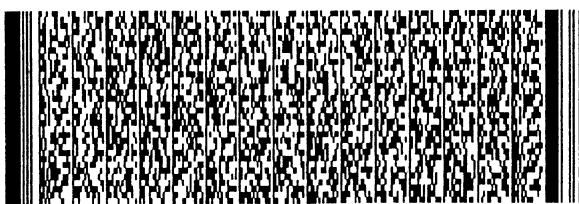
六、申請專利範圍

20. 如申請專利範圍第 19 項之電鍍裝置，其中，該第一電鍍液具有比該第二電鍍液更高之均擲性及對該阻障層之附著能力。
21. 如申請專利範圍第 20 項之電鍍裝置，其中，該第二電鍍液具有 100 至 300 g/l 之硫酸銅及 10 至 100 g/l 之硫酸之組成。
22. 如申請專利範圍第 21 項之電鍍裝置，其中，該第一電鍍液具有 5 至 100 g/l 之硫酸銅及 100 至 250 g/l 之硫酸之組成。
23. 如申請專利範圍第 21 項之電鍍裝置，其中，該第一電鍍液含焦磷酸溶液。
24. 如申請專利範圍第 23 項之電鍍裝置，其中，該第一電鍍液為鹼性電鍍液。
25. 如申請專利範圍第 23 項之電鍍裝置，其中，該焦磷酸溶液含 1 至 100 g/l 或 5 至 100 g/l 之焦磷酸銅。
26. 如申請專利範圍第 23 項之電鍍裝置，其中，該焦磷酸溶液含 10 至 500 g/l 或 20 至 500 g/l 之焦磷酸或其鹽。
27. 如申請專利範圍第 23 項之電鍍裝置，其中，該焦磷酸溶液含 5 至 100 g/l 之焦磷酸銅，及 20 至 500 g/l 之焦磷酸或其鹽。
28. 如申請專利範圍第 19 項之電鍍裝置，其中
該第一電鍍液係用以在該微細凹部內形成第一電鍍層，而該第二電鍍液係用以形成第二電鍍層於該第一電鍍層。



六、申請專利範圍

29. 如申請專利範圍第 28 項之電鍍裝置，其中該每一個微細凹處具有阻障層，而該第一電鍍液係用以形成該第一電鍍層於該阻障層。
30. 如申請專利範圍第 28 項之電鍍裝置，其中，該微細凹處係由阻障層覆蓋，而在該阻障層上形成有晶種層。
31. 如申請專利範圍第 28 項之電鍍裝置，其中，該第二電鍍層係用以形成第二電鍍層以便隨後填充該微細凹處。
32. 如申請專利範圍第 28 項之電鍍裝置，其中，該第一電鍍液為電解式電鍍液一面經由第一電鍍層接受電解式電鍍用電流一面形成該第一電鍍層。
33. 如申請專利範圍第 32 項之電鍍裝置，其中，每一微細凹處具有阻障層，而該第一電鍍液經由該阻障層接受電解電鍍用電流。
34. 如申請專利範圍第 28 項之電鍍裝置，其中，該第二電鍍液為電解式電鍍液一面經由第一電鍍層接受電解式電鍍用電流一面形成該第一電鍍層。
35. 如申請專利範圍第 28 項之電鍍裝置，其中，該第一電鍍液係為使該第一電鍍層覆蓋該微細凹處內之全部表面提供電鍍條件。
36. 如申請專利範圍第 19 項之電鍍裝置，其中，該電鍍槽係連結於清洗水供應裝置。
37. 如申請專利範圍第 19 項之電鍍裝置，其中，該轉換器具有一種閥。



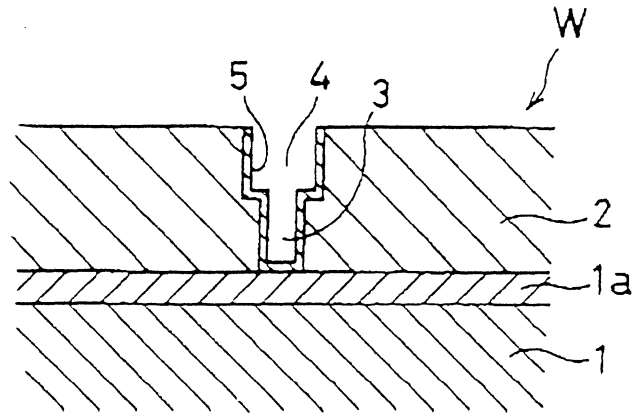
六、申請專利範圍

- 38.如申請專利範圍第37項之電鍍裝置，其中，該轉換器具有使該閥開與關之定時器。
- 39.如申請專利範圍第2項之電鍍裝置，其中，在該阻障層上形成有晶種層。

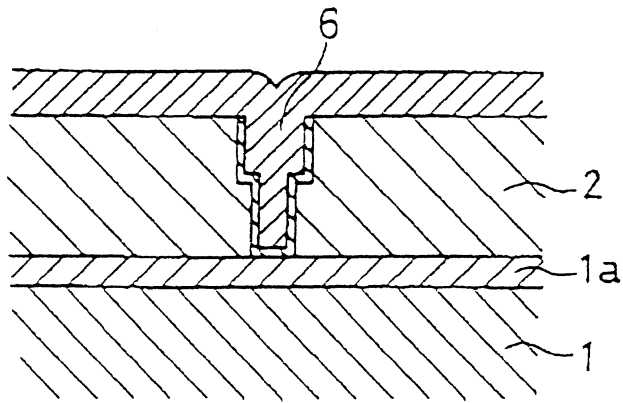


圖式

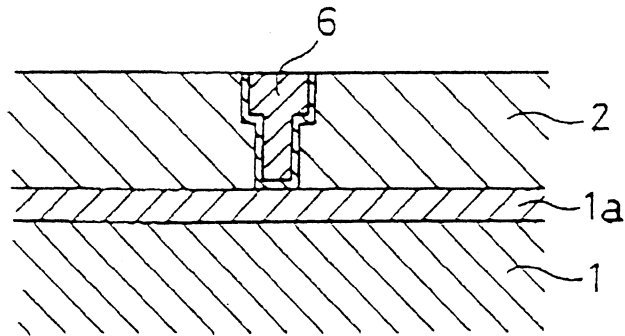
公告本



第1A圖

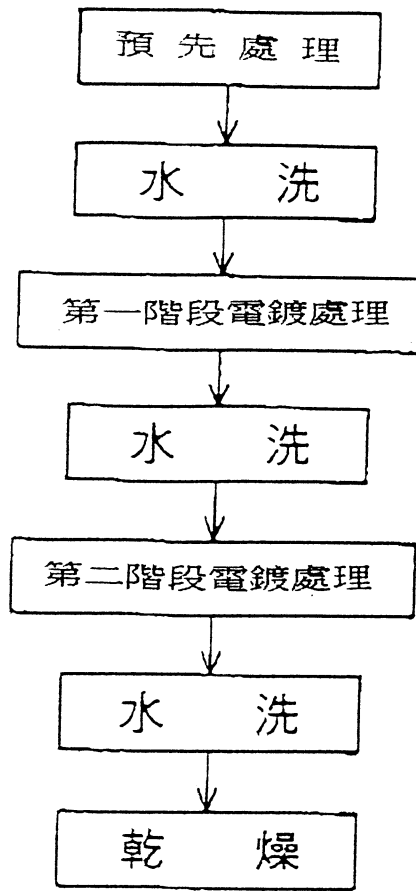


第1B圖

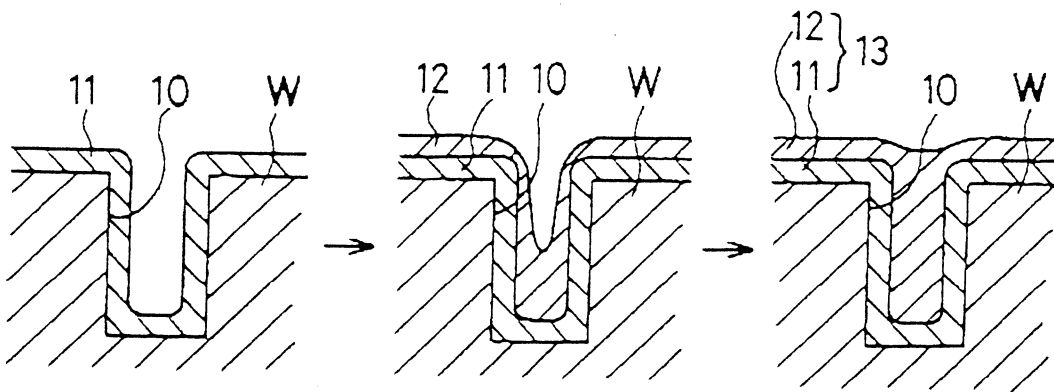


第1C圖

圖式



第2圖

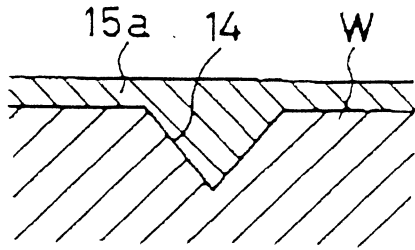


第3A圖

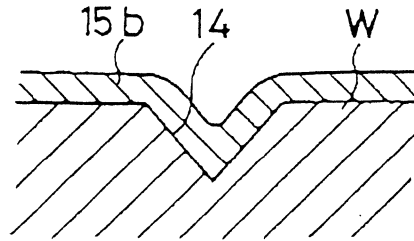
第3B圖

第3C圖

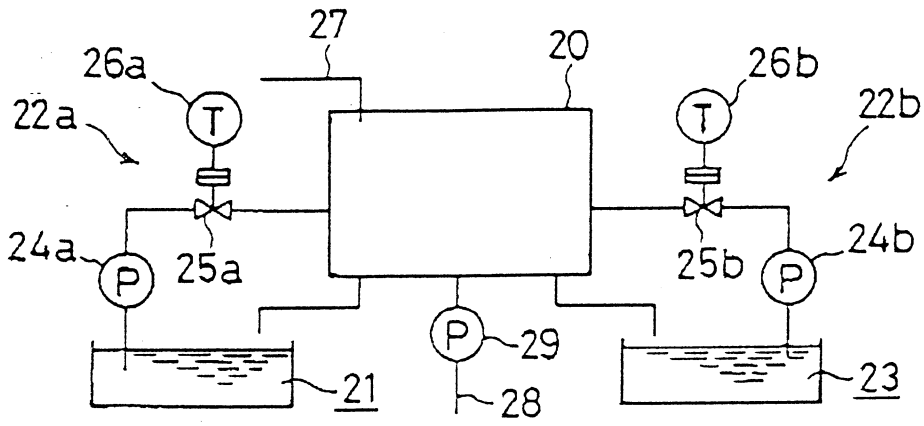
圖式



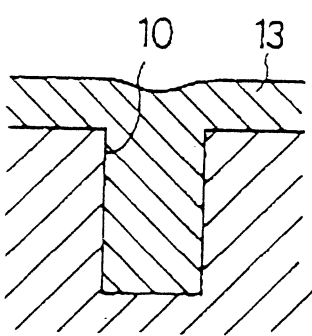
第4A圖



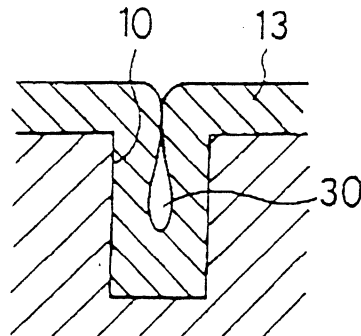
第4B圖



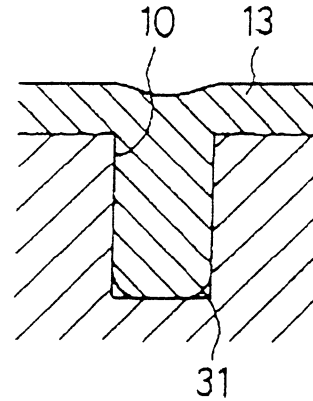
第5圖



第6A圖

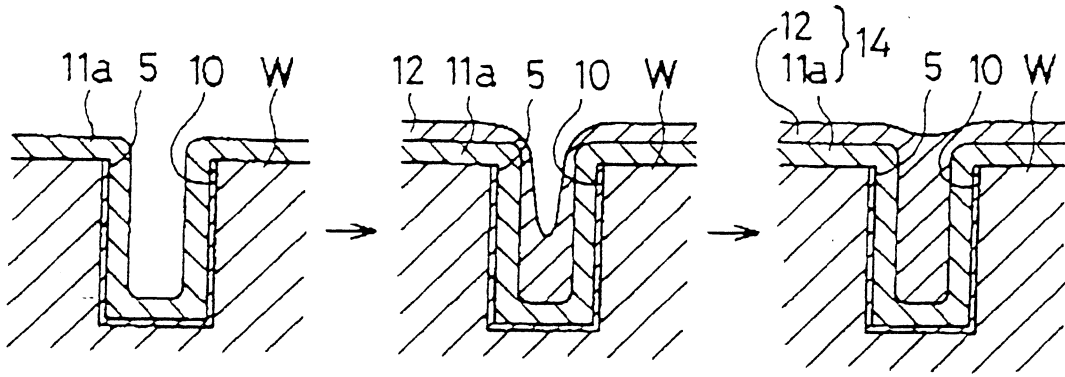


第6B圖



第6C圖

圖式

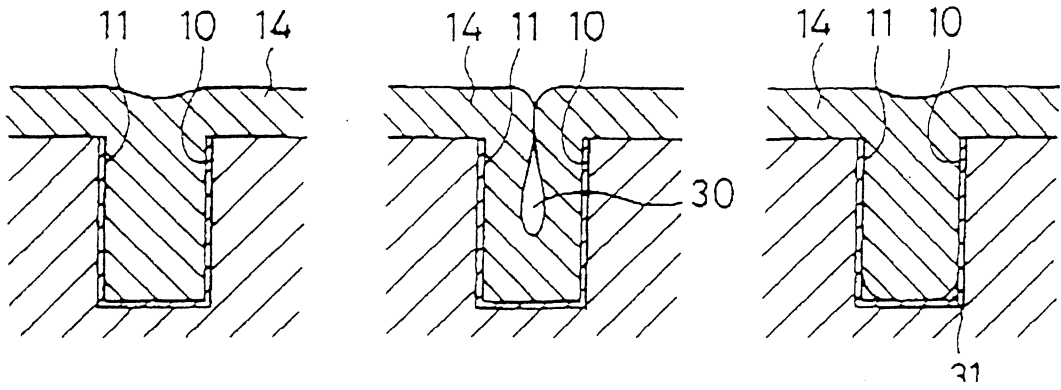


第7A圖

第7B圖

第7C圖

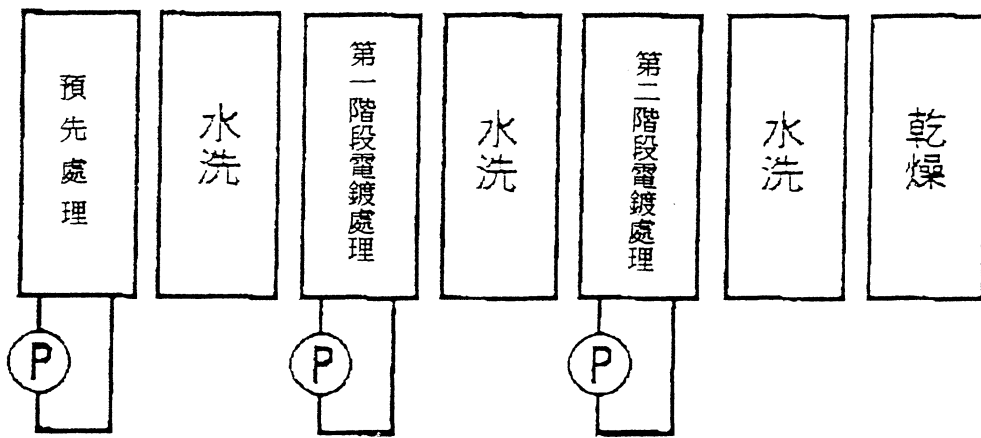
圖式



第8A圖

第8B圖

第8C圖



第9圖