



## (12)发明专利

(10)授权公告号 CN 106030782 B

(45)授权公告日 2020.01.14

(21)申请号 201580008888.6

C · H · 尹    C · 左

(22)申请日 2015.02.06

(74) 专利代理机构 上海专利商标事务所有限公司 31100

(65)同一申请的已公布的文献号  
申请公布号 CN 106030782 A

代理人 杨丽

(43)申请公布日 2016.10.12

(51) Int.Cl.

(30) 优先权数据

H01L 23/13(2006.01)

61/941,308 2014.02.18 US

H01L 23/498(2006.01)

14/200,684 2014.03.07 US

*H01F 17/00(2006.01)*

(85)PCT国际申请进入国家阶段日  
2016.08.16

H01L 49/02(2006.01)

(86)PCT国际申请的申请数据  
PCT/US2015/014895 2015.02.06

(56)对比文件

WO 2011/097089 A2, 2011.08.11, 说明书第  
17]-[0089]段、附图1-20.

(87)PCT国际申请的公布数据  
W02015/126640 EN 2015.08.27

US 2013/0026609 A1, 2013.01.31, 说明书  
0024]-[0079]段、附图1-3.

(73)专利权人 高通股份有限公司  
地址 美国加利福尼亚州

CN 1574349 A, 2005.02.02, 全文.

CN 102723306 A, 2012.10.10, 全文.

US 2013/0292850 A1, 2013.11.07, 全文.

US 2013/0113448 A1, 2013.05.09, 全文.

(72)发明人 M·F·维纶茨 D·D·金  
Y·K·宋 X·张 J·金

审查员 廖艳闺

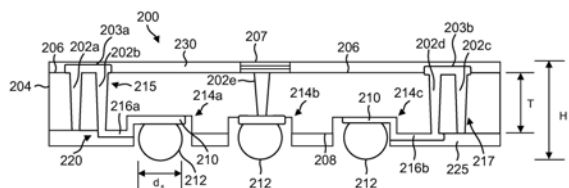
权利要求书3页 说明书7页 附图11页

## (54)发明名称

### 具有无源器件的低剖型封装

(57)摘要

提供了一种包括容纳对应互连的多个凹陷的低剖型上覆无源器件式封装。由于互连被容纳在这些凹陷中,所以上覆无源器件式封装具有小于基板厚度与互连高度或直径之和的高度。



1. 一种在集成电路中使用的器件,包括:

基板;

在所述基板的第一表面中的第一凹陷;

多个第一穿基板通孔,所述第一穿基板通孔延伸穿过所述基板的非凹陷部分,所述多个第一穿基板通孔中的每一者在所述第一表面中毗邻所述第一凹陷的区域中具有第一端,其中所述多个第一穿基板通孔中的一个通孔通过所述基板的相对第二表面上的导体与所述多个第一穿基板通孔中的另一通孔耦合以形成嵌入式电感器;

所述器件的第一互连,所述第一互连被包括在所述第一凹陷内并且被耦合至所述第一凹陷;以及

在所述基板的第一表面上的重分布层,其中所述重分布层被配置成将所述第一互连电耦合至所述多个第一穿基板通孔之一。

2. 如权利要求1所述的器件,其特征在于,进一步包括:

电容器,所述电容器毗邻所述基板的对向的第二表面,其中第二穿基板通孔电耦合至所述电容器。

3. 如权利要求1所述的器件,其特征在于,所述嵌入式电感器包括至少两个所述多个第一穿基板通孔。

4. 如权利要求1所述的器件,其特征在于,所述嵌入式电感器包括多个嵌入式电感器。

5. 如权利要求1所述的器件,其特征在于,所述基板包括玻璃基板,并且其中所述第一互连包括焊球。

6. 如权利要求1所述的器件,其特征在于,所述基板包括半导体基板,并且其中所述第一互连包括金属柱。

7. 如权利要求1所述的器件,其特征在于,所述基板包括有机基板,并且其中所述第一互连包括焊球。

8. 如权利要求1所述的器件,其特征在于,进一步包括:

在所述基板的第一表面中的第二凹陷;以及

所述器件的第二互连,所述第二互连被包括在所述第二凹陷内并且被耦合至所述第二凹陷,

其中所述第二互连包括仅具有关于将所述器件紧固到电路板的机械功能的焊球。

9. 一种用于制造在集成电路中使用的器件的方法,包括:

在基板的第一表面中形成第一凹陷;

形成延伸穿过所述基板的非凹陷部分的多个第一穿基板通孔,所述多个第一穿基板通孔中的每一者在所述第一表面中毗邻所述第一凹陷的区域中具有第一端,其中所述多个第一穿基板通孔中的一个通孔通过所述基板的第二表面上的导体与所述多个第一穿基板通孔中的另一通孔耦合以形成嵌入式电感器;

形成所述基板的第一互连,所述第一互连被包括在所述第一凹陷内并且被耦合至所述第一凹陷;

形成毗邻所述基板的第一表面的重分布层;以及

将所述第一互连电耦合到所述多个第一穿基板通孔之一。

10. 如权利要求9所述的方法,其特征在于,形成所述重分布层包括在所述第一表面上

图案化金属层。

11. 如权利要求10所述的方法,其特征在于,图案化所述金属层进一步包括在所述第一凹陷中图案化焊盘。

12. 如权利要求11所述的方法,其特征在于,图案化所述金属层包括图案化铜金属层。

13. 如权利要求9所述的方法,其特征在于,进一步包括:

在所述基板的所述第一表面中形成第二凹陷;以及

形成从所述第二凹陷延伸穿过所述基板的第二穿基板通孔。

14. 如权利要求13所述的方法,其特征在于,形成所述第二穿基板通孔包括形成多个第二穿基板通孔,所述多个第二穿基板通孔中的每一者从多个互连中的一个对应互连延伸穿过所述基板。

15. 如权利要求13所述的方法,其特征在于,进一步包括在所述基板的对向的第二表面上形成电容器,所述电容器耦合至所述第二穿基板通孔。

16. 如权利要求12所述的方法,其特征在于,进一步包括在所述基板的第一表面上以及在所述基板的对向的第二表面上沉积钝化层。

17. 如权利要求9所述的方法,其特征在于,形成所述第一凹陷包括蚀刻玻璃基板的第一表面。

18. 如权利要求9所述的方法,其特征在于,形成所述第一互连包括将焊球落入所述第一凹陷中的粘合剂。

19. 一种在集成电路中使用的器件,包括:

基板;

所述基板的第一表面中的第一凹陷;

延伸穿过所述基板的嵌入式电感器,所述嵌入式电感器包括多个第一穿基板通孔,所述多个第一穿基板通孔中的每一者在所述第一表面中毗邻所述第一凹陷的区域中具有第一端,并且延伸穿过所述基板的非凹陷部分,其中所述嵌入式电感器由所述多个第一穿基板通孔中的一个通孔通过所述基板的第二表面上的导体与所述多个第一穿基板通孔中的另一通孔耦合而形成;

所述器件的第一互连,所述第一互连被包括在所述第一凹陷内并且被耦合至所述第一凹陷;以及

用于将所述第一互连电耦合至所述嵌入式电感器的装置。

20. 如权利要求19所述的器件,其特征在于,所述第一互连包括焊球。

21. 如权利要求19所述的器件,其特征在于,所述基板包括具有至少100微米厚度的玻璃基板。

22. 如权利要求21所述的器件,其特征在于,所述玻璃基板具有至少150微米的厚度。

23. 如权利要求19所述的器件,其特征在于,所述装置包括至少一个经图案化金属层。

24. 一种在集成电路中使用的封装,包括:

具有由基板厚度与对向的第二侧分开的第一侧的基板;

在所述基板的第一侧上的多个凹陷;

所述封装的多个焊球,其中所述多个凹陷中的每一者包括所述焊球中的单个焊球,每一焊球具有焊球直径,并且每个凹陷包括对应的焊球,以使得所述封装的封装高度小于所

述基板厚度与所述焊球直径之和；

从所述第一侧的非凹陷部分延伸的多个穿基板通孔，每个穿基板通孔具有等于所述基板厚度的长度并且在所述第一侧上毗邻所述多个凹陷中的至少一个凹陷的区域中具有第一端，所述多个穿基板通孔中的一个通孔通过所述基板的第二侧上的导体与所述多个穿基板通孔中的另一通孔耦合以形成嵌入式电感器；以及

重分布层，所述重分布层被配置成将所述焊球中的某些焊球电耦合至所述穿基板通孔中的对应的穿基板通孔。

25. 如权利要求24所述的封装，其特征在于，所述封装被纳入到以下至少一者中：蜂窝电话、膝上型设备、平板设备、音乐播放器、通信设备、计算机、视频播放器。

26. 如权利要求24所述的封装，其特征在于，所述基板是玻璃基板。

27. 如权利要求24所述的封装，其特征在于，所述基板是半导体基板。

## 具有无源器件的低剖型封装

[0001] 相关申请的交叉引用

[0002] 本申请要求于2014年2月18日提交的美国临时专利申请序列号61/941,308的提交日的优先权,该申请要求于2014年3月7日提交的美国专利申请序列号14/200,684的提交日的优先权,这两篇申请的全部内容通过援引纳入于此。

### 技术领域

[0003] 本申请涉及集成电路封装基板,且尤其涉及具有无源器件的低剖型封装。

[0004] 背景

[0005] 在玻璃上覆无源器件(PoG)式封装中,无源组件(诸如电感器和电容器)被集成在玻璃基板上。PoG封装接着可以连同半导体封装一起被耦合至电路板以形成完整的工作器件,诸如射频(RF)前端。与常规的将分立无源器件耦合到电路板相比,PoG封装的使用紧凑得多。另外,与将无源器件集成到包含电子系统的有源器件的管芯内相比,PoG封装成本更低,因为玻璃基板与晶体半导体基板相比相对便宜。

[0006] 尽管PoG封装因而是为电子系统提供无源组件的有吸引力的替换方案,但PoG设计面临多种挑战。具体地,存在要减小纳入到移动设备中的电子器件的尺寸的不断增长的需要。由于用户要求更紧凑的设备,所以这些设备内包含的电子器件必须在大小上相应地缩减。对于PoG封装而言必须缩减的尺寸之一是其相对于底下电路板的高度。降低PoG封装高度的一种简单直接的方式是降低其玻璃基板的厚度。但玻璃固有地是脆性的。如果玻璃基板的厚度被过度地减小(诸如小于150或100微米),则玻璃基板因而易于碎裂。如果无源组件转而被集成在半导体基板上,则该问题并没有解决,因为此类基板也是脆性的且如果被过度打薄则也会变得太过脆弱。由于无论用于支撑无源组件的基板类型如何,此类问题很大程度上相同,因此术语“上覆无源器件式封装(passive-on-package)”在本文中被用于标示包含被集成在玻璃、半导体或有机基板上的无源组件的封装。

[0007] 关于减小玻璃基板厚度的另一问题是由穿基板通孔在玻璃基板内形成的嵌入式电感器的电感。每一嵌入式电感器的线圈或环匝由一对(或更多)穿基板通孔形成。例如,嵌入式电感器中的第一穿基板通孔可以从基板的第一表面延伸到在该基板的对向的第二表面上形成的引线或导体。该导体还耦合至该嵌入式电感器中的第二穿基板通孔,该第二穿基板通孔从第二表面往回延伸到第一表面。从第一表面被驱入第一穿基板通孔中的电流因而将流经第二表面上的该导体并且在第二穿基板通孔中下环回到第一表面。这一电流环路提供了所得嵌入式电感器的电感。该电感取决于电流环路所涵盖的面积(以及其它因素)。如果穿基板通孔长度通过打薄基板而被减小,则所得到的嵌入式电感器的电感也将缩减。由于基板的厚度被减小,因此通过此类厚度减小了的基板的穿基板通孔的高度或长度当然也被相应地减小。例如,200微米厚的基板可具有延伸通过这一厚度的穿基板通孔并且因而也具有对应的200微米长度。但如果基板仅仅为100微米厚,则穿基板通孔也将具有仅仅100微米的长度。减小PoG封装的封装高度因而往往将减小其电感器的电感。必要的电感因而也是减小PoG封装高度的壁垒。

[0008] 将上覆无源器件式封装耦合至底下的电路板的焊球或其它类型的互连是限制上覆无源器件式封装高度缩减的另一因素。为了更好地解说上覆无源器件式封装设计中的这些挑战,在图1中示出了常规的上覆无源器件式封装100。封装100具有相对于底下的电路板(未解说)的厚度或高度 $H_1$ ,该厚度或高度 $H_1$ 取决于基板104的厚度 $T$ 以及多个焊球112中的每一者的直径 $d_1$ 。基板104包括从基板104的面向电路板的表面108耦合至对向表面106的多个穿基板通孔102。通孔102可以形成3维无源结构,诸如嵌入式电感器103。如上所讨论的,嵌入式电感器103的电感随着基板104的厚度 $T$ 被降低而降低。焊球112耦合至表面108上的对应焊盘110。由于焊球112从表面108上的焊盘110突出,因此可以立即领会,如果焊球112的直径 $d_1$ 被减小,则封装100的高度 $H_1$ 将被相应地减小。然而,如果直径 $d_1$ 被过度地减小,则焊球112易于碎裂。具体地,由于使用常规的含铅焊料所引起的环境问题,现代系统中要求无铅焊料。但无铅焊料通常比常规焊料更脆,从而使得其使用要求焊球112有某个最小直径。基板104的厚度 $T$ 和焊球112的直径 $d_1$ 两者因而无法被过度地减小而不牺牲强度和板级可靠性(BLR)以及电感器103所要求的电感。高度 $H_1$ 因而必须满足常规的上覆无源器件式封装的这些最小值。这一最小高度要求降低了纳入封装100的系统所得的密度。

[0009] 相应地,本领域中存在对具有无源器件的更紧凑的封装设计的需要。

[0010] 概述

[0011] 为了提供包括无源器件的低剖型封装基板,基板的第一侧包括多个凹陷。如本文所使用的,包括无源器件的低剖型封装基板也可被标示为上覆无源器件式封装。每一凹陷容纳对应的互连,诸如焊球或金属柱。基板的第一侧上的重分布层电耦合至这些互连的至少子集。基板包括多个穿基板通孔。在一个实施例中,穿基板通孔对形成嵌入式电感器。重分布层可包括从这些凹陷中的第一凹陷延伸到形成电感器的穿基板通孔之一的引线或导体。以这种方式,第一凹陷中容纳的互连通过重分布层中的该导体来电耦合至该嵌入式电感器中的第一穿基板通孔。基板可包括具有以此方式通过重分布层被耦合至对应互连的穿基板通孔的附加嵌入式电感器。

[0012] 附图简述

[0013] 图1是常规上覆无源器件式封装的横截面图。

[0014] 图2是根据本公开的一实施例的低剖型的上覆无源器件式封装的横截面图。

[0015] 图3A是根据本公开的一实施例的低剖型的上覆无源器件式封装的横截面图。

[0016] 图3B是图3A的低剖型上覆无源器件式封装的凹陷侧的平面图。

[0017] 图4A是形成穿基板通孔之后基板的横截面图。

[0018] 图4B是图4A的基板在基板的面向管芯的表面上沉积了重分布层以及在该重分布层上沉积了钝化层之后的横截面图。

[0019] 图4C是图4B的基板在基板的面向电路板表面上的凹陷形成之后的横截面图。

[0020] 图4D是图4C的基板在基板的面向电路板的表面上沉积了重分布层以及在该重分布层上沉积了钝化层之后的横截面图。

[0021] 图4E是图4D的基板在将焊球放置在凹陷中以完成低剖型的上覆无源器件式封装的制造之后的横截面图。

[0022] 图5是根据本公开的一实施例的一种制造方法的流程图。

[0023] 本公开的各实施例及其优势通过参考以下详细描述而被最好地理解。应当领会,

在一个或多个附图中,相同的参考标记被用来标识相同的元件。

[0024] 详细描述

[0025] 提供了包括具有多个凹陷的第一侧的低剖型上覆无源器件式封装。每一凹陷可以容纳对应的互连,诸如焊球、金属桩、或金属柱。以下讨论将针对焊球互连实施例,但将领会,在替换实施例中可以使用其它合适类型的互连。基板还包括从该基板的第一表面延伸到对向的第二表面的多个穿基板通孔。基板的第一侧上的重分布层电耦合至在这些凹陷中的一个或多个焊球。例如,重分布层可包括经图案化金属层,该经图案化金属层形成被耦合至凹陷中所容纳的对应焊球的引线或导体。重分布层导体耦合在对应焊球至对应穿基板通孔末端之间。由于重分布层毗邻基板的第一表面,因此重分布层导体所耦合到的穿基板通孔末端也毗邻第一表面。

[0026] 一对(或更多)穿基板通孔可以通过基板的第二表面上的导体被耦合在一起以形成嵌入式电感器。例如,重分布层可包括从这些凹陷中的第一凹陷中的互连延伸到嵌入式电感器中的穿基板通孔的第一导体。类似地,重分布层可包括从这些凹陷中的第二凹陷中的互连延伸到该嵌入式电感器中的另一穿基板通孔的第二导体。第一凹陷中的互连因而通过该嵌入式导体来电耦合至第二凹陷中的互连。以此方式,从互连(诸如第一凹陷中的焊球)驱来的电流通过该嵌入式电感器传导至例如第二凹陷中的焊球。这是十分有利的,因为嵌入式电感器可具有相对稳健的电感,这是由于它的诸穿基板通孔中的每一穿基板通孔是相对较长的,原因在于它们从基板的第一侧延伸到对向的第二侧。而所得的上覆无源器件式封装具有有利地低的剖型,因为焊球被容纳在凹陷中。每一焊球被容纳在对应凹陷中的部分对封装高度不作出贡献。

[0027] 另外,基板可包括从对应的凹陷延伸到基板的对向的第二表面的穿基板通孔。为了在各个穿基板通孔之间进行区分,从基板的第一侧延伸到对向的第二侧的穿基板通孔在本文中被标示为第一穿基板通孔。作为对比,从凹陷延伸到基板的对向的第二侧的穿基板通孔在本文中也标示为第二穿基板通孔。第二穿基板通孔比第一穿基板通孔短达对应凹陷的深度。在驱动基板的第二表面上的集成电容器(诸如金属-绝缘体-金属(MIM)电容器)时这一减小的长度是有利的,因为耦合至该电容器的第二穿基板通孔减小的长度具有与从第一穿基板通孔进行耦合相比而言更小的寄生电阻和电感。这是十分有利的,因为基板可能相对较厚以便足够稳健以对抗断裂和翘曲以及支撑相对较长的第一穿基板通孔,第一穿基板通孔为嵌入式电感器提供增大的电感,而相同的基板还支撑第二穿基板通孔,第二穿基板通孔可以驱动具有减小的寄生电阻和电感的集成电容器。

[0028] 给定了互连(诸如焊球)被容纳在基板凹陷中这一前提,基板就无需被过度地打薄,并且焊球仍然可以具有足够稳健的直径以抵抗碎裂,而所得的上覆无源器件式封装具有减小的厚度或高度,因为焊球被容纳在盲通孔或凹陷中。由于基板无需被过度地打薄,因此基板可具有大到足以稳健以对抗断裂和翘曲的厚度。另外,注意到,使用延伸穿过基板的穿基板通孔对形成的嵌入式电感器得益于此相对较稳健的基板厚度,尽管所得的上覆无源器件式封装因容纳焊球的凹陷而具有降低的高度。如先前所讨论的,电感器的电感因变于由形成该电感器的绕组或线圈所包封的环路面积。关于本文所公开的嵌入式电感器,电感器线圈可以由一对(或更多)第一穿基板通孔形成。基板则可以具有足够量值的厚度以达成来自电感器的稳健电感,而封装高度由于焊球被容纳在对应凹陷中而被降低。

[0029] 另外,基板的厚度可以足够稳健,从而减少基板脆弱性、翘曲和断裂,而封装高度由于焊球被容纳在对应凹陷中而被降低。类似地,焊球可以各自具有足够稳健的直径,从而减少破裂并且增加板级可靠性。尽管焊球可具有如此的稳健直径,但由于焊球被容纳在凹陷内,所以这些直径仅仅部分地贡献于封装高度。这些和其它优点可通过以下对示例实施例的讨论来更好地领会。

#### [0030] 示例实施例

[0031] 图2解说了示例上覆无源器件式封装200,它包括具有相对于常规的上覆无源器件式封装100所讨论的最小厚度 $T$ 的基板204。例如,如果基板204包括玻璃,则厚度 $T$ 可以是例如至少100微米,以使得基板204足够稳健以提供期望的板级可靠性(BLR)。一般而言,最小厚度 $T$ 取决于基板204的属性。例如,较稳健类型的玻璃可以被打薄成超过100微米。相反,玻璃可能不那么稳健,以使得厚度 $T$ 必须为150微米或更厚。如果基板204是半导体基板(诸如硅),则对于厚度 $T$ 的类似限制也将存在。替换地,基板204可包括有机基板。用于互连至电路板或另一封装基板的多个互连(诸如焊球212)也可具有相对于常规的上覆无源器件式封装100所讨论的相同的最小厚度 $d_1$ 。焊球212的最小厚度 $d_1$ 取决于其成分。例如,如果焊球212包括无铅焊球,则它们更脆并且因而将要求与含铅实施例相比而言更大的最小厚度 $d_1$ 。尽管这些最小尺寸得到满足,但上覆无源器件式封装200具有相比于上覆无源器件式封装100的高度 $H_1$ 而言降低的高度 $H_2$ ,因为基板204在基板204的第一侧208中形成的对应盲通孔或凹陷214中容纳焊球212。上覆无源器件式封装200的高度 $H_2$ 因而被降低达大约盲通孔或凹陷214的深度。

[0032] 上覆无源器件式封装200可包括从基板204的第一表面208延伸到基板208的对向的第二表面206的一个或多个第一穿基板通孔,诸如第一穿基板通孔202a、202b、202c和202d。第一穿基板通孔202a通过基板204的第二表面206上的引线或导体203a耦合至第一穿基板通孔202a以形成嵌入式电感器215。类似地,第一穿基板通孔202d通过导体203b耦合至第一穿基板通孔202c以形成嵌入式电感器217。每一嵌入式电感器215和217具有有利地稳健的电感,因为基板207的厚度 $T$ 未被过度地打薄。例如,电感器215所涵盖的当前环路面积因变于每一第一穿基板通孔202a和202b的长度(以及其它因素)。进而,第一穿基板通孔长度因变于基板204的厚度 $T$ 。由于厚度 $T$ 不必被过度地减小以达成上覆无源器件式封装200的有利地低的封装高度 $H_2$ ,因此第一穿基板通孔(诸如通孔202a和202b)可以相对较长以为电感器215提供增强的电感。

[0033] 到电感器215和217的耦合可以通过重分布层220来发生。例如,被容纳在凹陷214a中的焊球212通过重分布层导体216a和形成自重分布层220的凹陷焊盘210来耦合至电感器215中的第一穿基板通孔202b。另一焊球可以通过类似的重分布层导体和焊盘(未解说)耦合至第一穿基板通孔202a以完成到电感器215的耦合。可以相对于嵌入式电感器217提供类似的耦合。例如,被容纳在凹陷214c中的焊球212通过重分布层导体216b和凹陷焊盘210来耦合至电感器217中的第一穿基板通孔216b。在一个实施例中,重分布层220可以被认为包括用于将凹陷所容纳的互连中的某些互连电耦合至对应的那些第一穿基板通孔的装置。

[0034] 与第一穿基板通孔形成对比的是,第二穿基板通孔具有减小的长度。例如,第二穿基板通孔202e从凹陷214b延伸到基板204的第二表面206。与基本上等于基板204厚度 $T$ 的第一穿基板通孔的长度相比,第二穿基板通孔202e具有被缩短达凹陷214b的深度或高度的长

度。这一减小的长度降低了第二穿基板通孔202e到被集成在基板204的表面206上的电容器207的耦合中的寄生电感和电阻。在一个实施例中,电容器207可包括金属-绝缘体-金属(MIM)电容器。

[0035] 凹陷214还可包括帮助保持住焊球212的粘合剂(未解说)。第一和第二穿基板通孔202可以用于电耦合功能以及热传递角色两者。因为第二穿基板通孔与第一穿基板通孔相比而言减小的长度,所以第二穿基板通孔尤其有益于从第二表面206到对应凹陷中容纳的焊球的热传递。钝化层或阻焊层230可以覆盖第二表面206。类似地,钝化层或阻焊层225可以覆盖基板204的第一表面208。钝化层230和225可广泛包括各种不同的合适材料,诸如氮化硅、电介质聚合物(诸如聚酰亚胺)、或有机聚合物。

[0036] 图3A中示出的上覆无源器件式封装300包括许多替换实施例之一。在这一实施例中,表面206包括容纳焊球212的凹陷214d,该焊球212不耦合至任何穿基板通孔或其它结构。凹陷214d中的焊球212因而仅用于将上覆无源器件式封装300机械耦合至对应的电路板或附加基板(未解说),这与具有电功能正相反。上覆无源器件式封装基板300中的其余元件如关于上覆无源器件式封装200所讨论的。

[0037] 在图3B中示出示例性的上覆无源器件式封装的基板360的表面208的平面图以更好地解说重分布层焊盘210和重分布层导体216到第一穿基板通孔202的布局。示例凹陷214f包括通过重分布层导体216耦合至第一穿基板通孔202的重分布层焊盘210。作为对比,凹陷214e包括不耦合至任何重分布层导体的重分布层焊盘210。凹陷214e中的焊盘210可以转而耦合至第二穿基板通孔(未解说)。替换地,凹陷214e可以仅具有如关于图3A的凹陷214d所讨论的机械联结目的。

[0038] 所公开的基板(诸如图2中示出的基板204)的增强厚度T使得能够消除在假使基板厚度被减小的情况下在制造期间原本将被要求的临时载体。另外,第一穿基板通孔202的长度可以被增大,这导致电感器(诸如嵌入式电感器215和217)的增大的电感和更好的品质因数。另外,使用与基板厚度T相比被缩短的第二穿基板通孔(诸如第二穿基板通孔202e)可以达成更好的通过基板204的热流。对通孔202e的这一相同缩短还降低了其电阻,这提高了通过这些通孔来驱动的电容器(诸如电容器207)的品质因数。所得的通过此类第二穿基板通孔的减小的信号路径长度在增强信号完好性方面也是有益的。另外,因为焊球212被容纳在凹陷214中的部分不贡献于封装高度,所以焊球212可以维持最小直径,这也改善了板级可靠性(LBR)和对焊球破裂的抵抗。盲通孔或凹陷214还容适粘合剂的使用,这进一步改善了BLR。最终,盲通孔或凹陷214在制造中的落球阶段期间充当丝网,以使得焊球212可以以较少的误差被容纳在对应凹陷214中。现在将讨论示例制造过程。

#### [0039] 示例制造过程

[0040] 以下讨论将针对晶片级工艺(WLP)实施例,其中被用于支撑上覆无源器件式封装中的无源组件的基板在被切单成个体封装之前作为晶片(或面板)的一部分被处理。但将领会,本文讨论的工艺还可被个体地应用于已经从晶片切单的基板(相比于与将晶片(或面板)作为单元来处理)。无论WLP工艺是否被用于制造上覆无源器件式封装以达成降低的高度,本文所公开的降低高度的上覆无源器件式封装均在对应的盲通孔或凹陷内容纳互连(诸如焊球)。

[0041] 在图4A到4E中示出一示例制造过程流。如图4A中解说的,基板204(诸如玻璃面板

或晶片(或半导体晶片))被处理以形成穿基板通孔202。替换地,基板204可包括层叠有机面板。为了形成穿基板通孔,基板204可以被激光钻孔、机械钻孔、或蚀刻以形成通孔,这些通孔随后由铜、镍或其它合适金属电镀以形成穿基板通孔202。替换地,无电镀工艺可以被使用来代替电镀。在沉积金属以形成穿基板通孔202之后,基板204的第一表面208和对向的第二表面206接着可以被抛光。由于凹陷尚未被形成在第一表面208(它可以是面向电路板的表面)上,所以尚未造成第一和第二穿基板通孔之间的长度差异。

[0042] 如图4B中所示,基板204的第二表面206可以用经图案化金属层(诸如铜或镍金属层)通过例如光刻技术来处理以形成连接对应的穿基板通孔的导体206以形成电感器。另外,在表面206上沉积MIM结构以形成任何期望的电容器(未解说)也可在此时执行。此外,钝化层230可以在这一制造阶段被沉积在表面208上。假如要求到某些后续穿基板通孔的触点(诸如用于到管芯的热传递或信号传导),则形成导体203的经图案化金属层也可被图案化以形成焊盘,诸如焊盘219。在此类实施例中,钝化层230可包括用于暴露焊盘219的焊盘开口,诸如焊盘开口218。

[0043] 表面208接着可被蚀刻或钻孔以形成盲通孔或凹陷214,如图4C中所示。关于凹陷214的蚀刻,可以使用湿法蚀刻或干法蚀刻技术。替换地,反应性离子蚀刻可被用于蚀刻凹陷214。关于钻孔,激光或机械钻孔技术是合适的。在图4C的横截面图中,凹陷214不与任何穿基板通孔202相交,以使得所有这些解说的通孔都是第一表面通孔。替换地,凹陷可以与穿基板通孔相交,诸如先前关于图2的凹陷214e所讨论的,以形成第二穿基板通孔202e(仅在图2中示出)。

[0044] 如图4D中解说的,背侧重分布层焊盘210和导体216接着可以被沉积在基板204的表面208上。例如,掩模层(未解说)可以被图案化以包括用于铜、镍或其它合适金属的镀敷的开口以形成焊盘210和导体216。最终,焊球214被落在凹陷214内并且重熔,如图4F中所示。基板204此时接着可以从其面板或晶片(未解说)被切单以完成制造过程。现在将在以下流程图中汇总制造过程。

#### [0045] 示例制造过程流程图

[0046] 图5中示出了示例制造方法的流程图。该方法包括在基板的第一表面上形成第一凹陷的步骤500。步骤505包括形成延伸通过基板的多个第一穿基板通孔。图2的通孔202a到202d是此类第一穿基板通孔的示例。步骤510包括在第一表面上形成重分布层。最后,步骤515包括将互连耦合到第一凹陷内,其中形成重分布层形成了将第一互连耦合至对应的第一穿基板通孔的导体。例如,形成图2的重分布层220将导体216a耦合在凹陷214a中的焊球212到第一穿基板通孔202b之间。就此,注意到,一些凹陷(诸如图3A的凹陷214d)容纳并不通过任何重分布层导体耦合至任何穿基板通孔的焊球212。现在将讨论可以有利地纳入低剖型上覆无源器件式封装的一些示例电子系统。

#### [0047] 示例电子系统

[0048] 本文所公开的上覆无源器件式封装可被纳入到各种各样的电子系统中。例如,如图6中所示,蜂窝电话600、膝上型设备605和平板PC 610都可以包括根据本公开构造的低剖型上覆无源器件式封装。其他示例性电子系统(诸如音乐播放器、视频播放器、通信设备和个人计算机)也可以用根据本公开构建的上覆无源器件式封装来配置。

[0049] 如本领域普通技术人员至此将领会的并取决于手头的具体应用,可以在本公开的

设备的材料、装置、配置和使用方法上做出许多修改、替换和变动而不会脱离本公开的精神和范围。有鉴于此,本公开的范围不应当被限定于本文中所解说和描述的特定实施例(因为其仅是作为本公开的一些示例),而应当与所附权利要求及其功能等同方案完全相当。

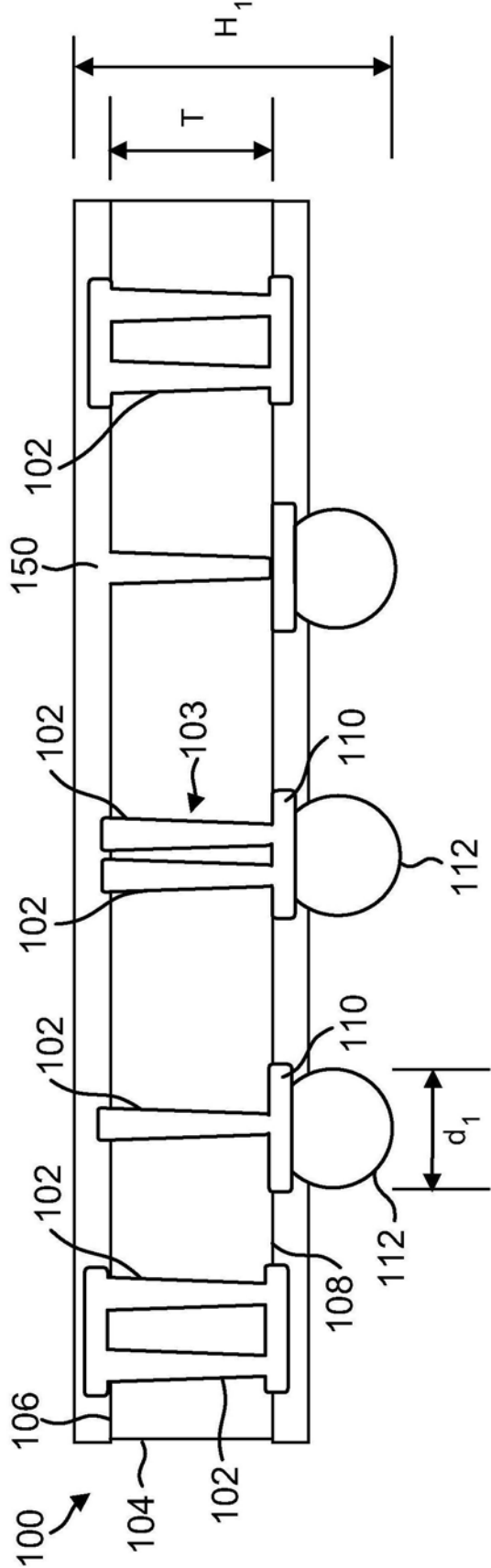


图1现有技术

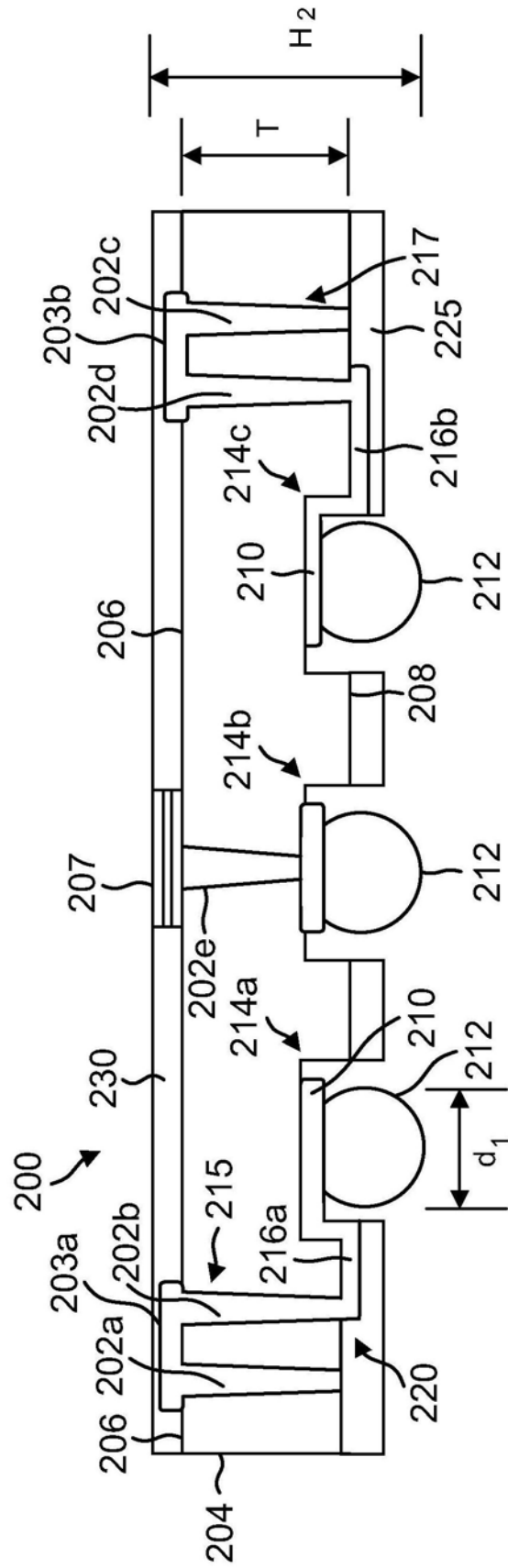


图2

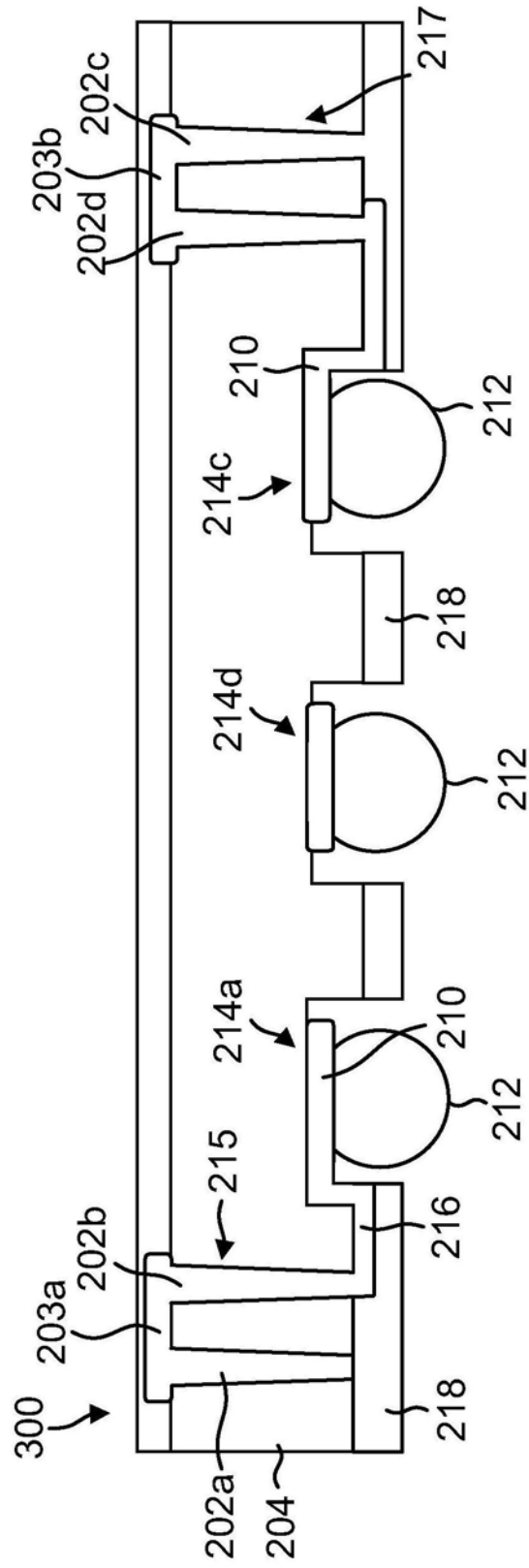


图3A

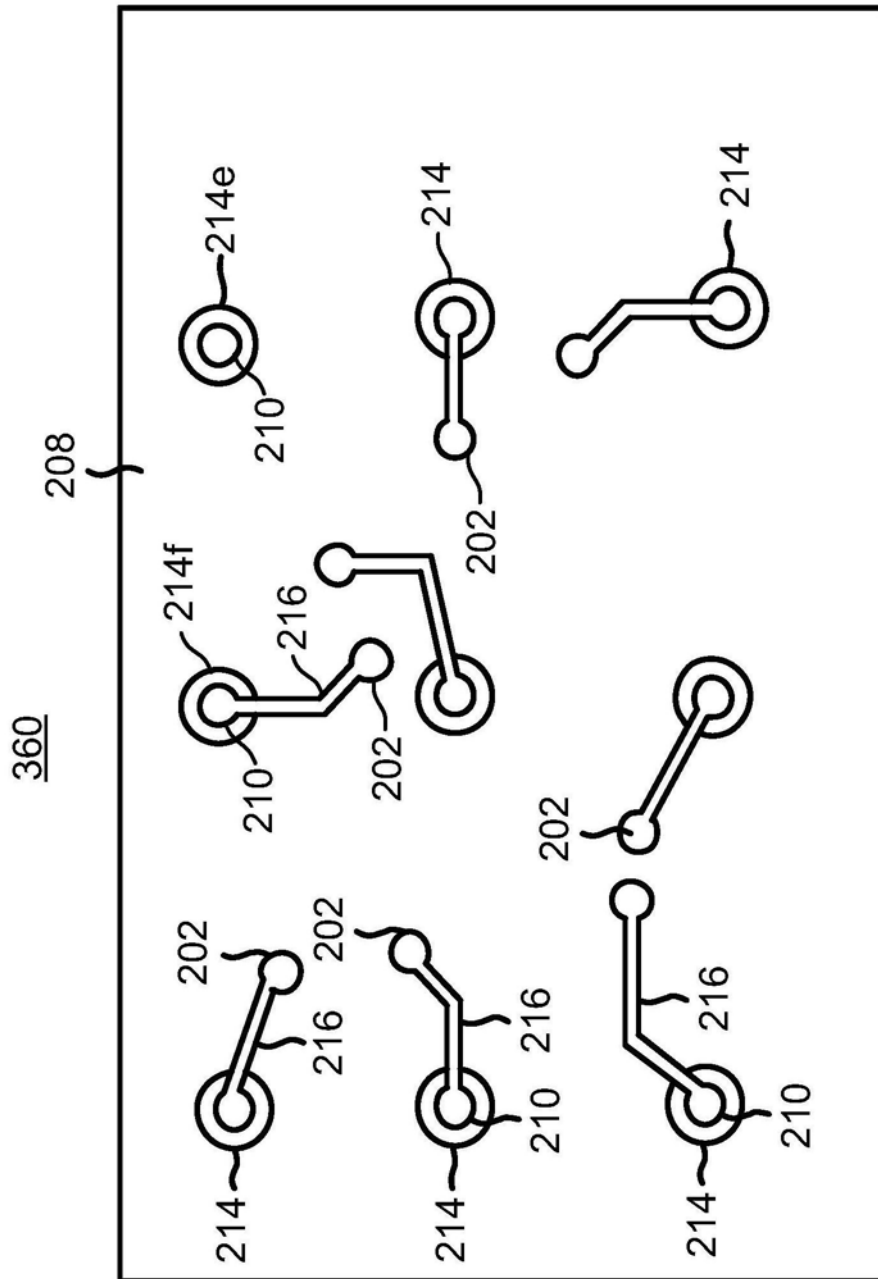


图3B

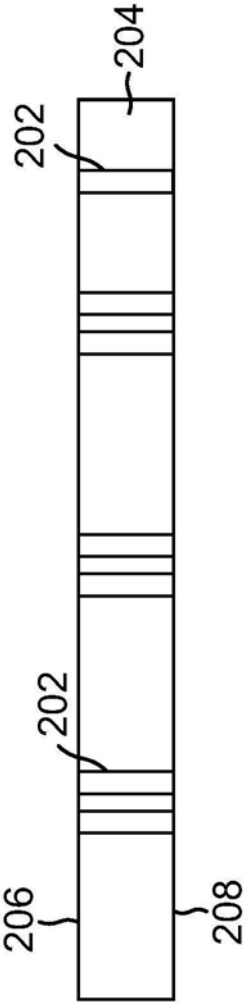


图4A

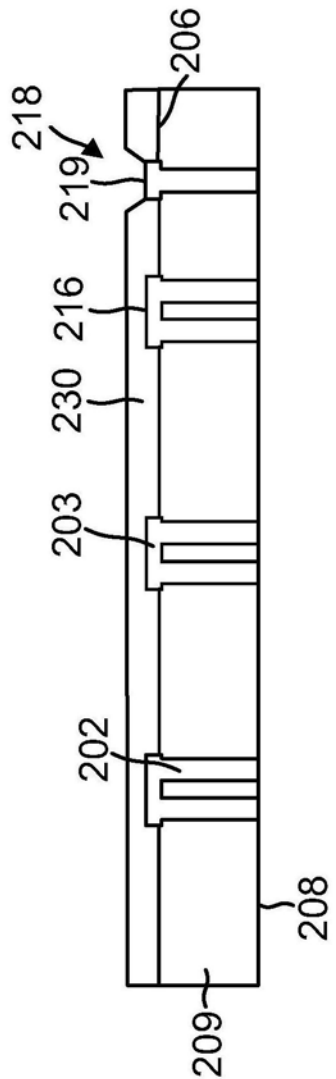


图4B

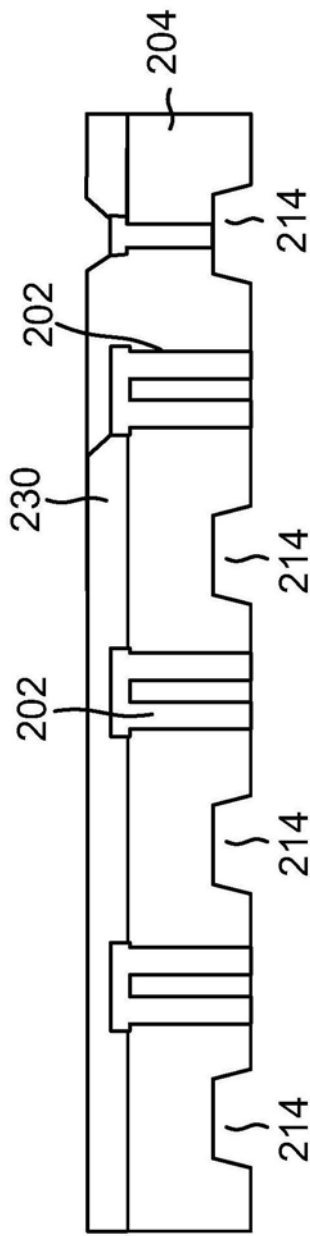


图4C

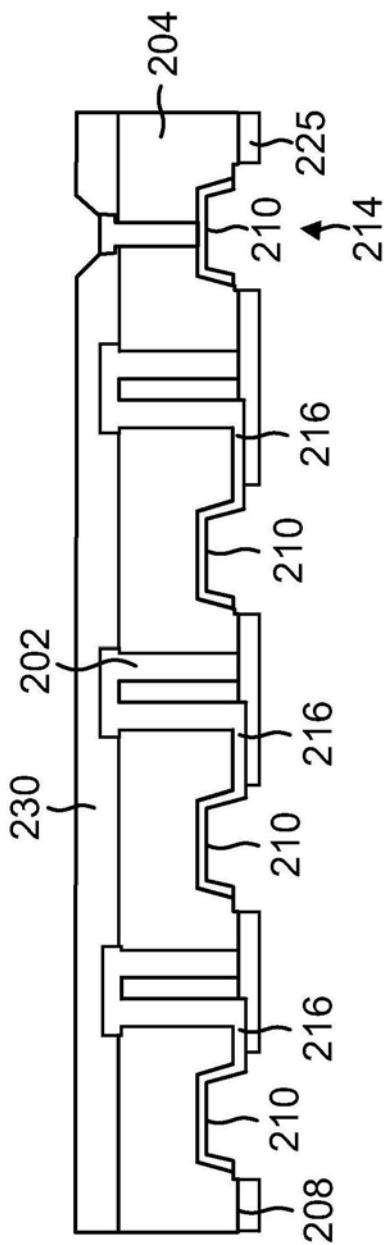


图4D

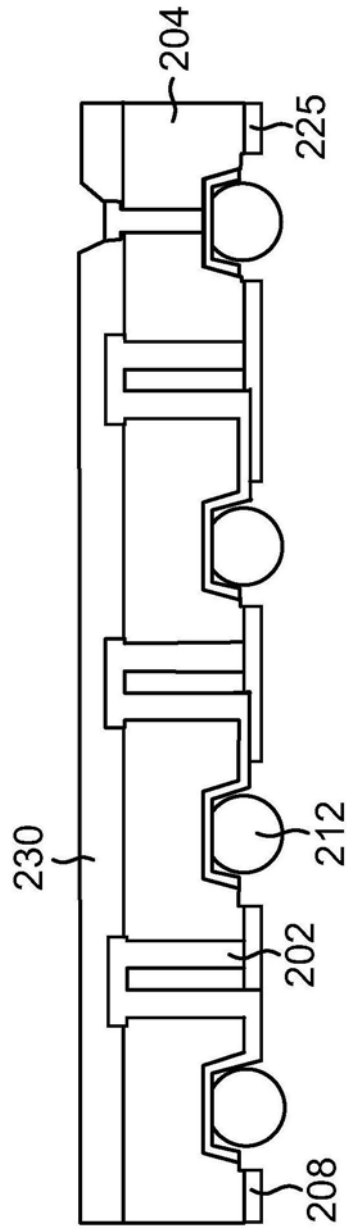


图4E

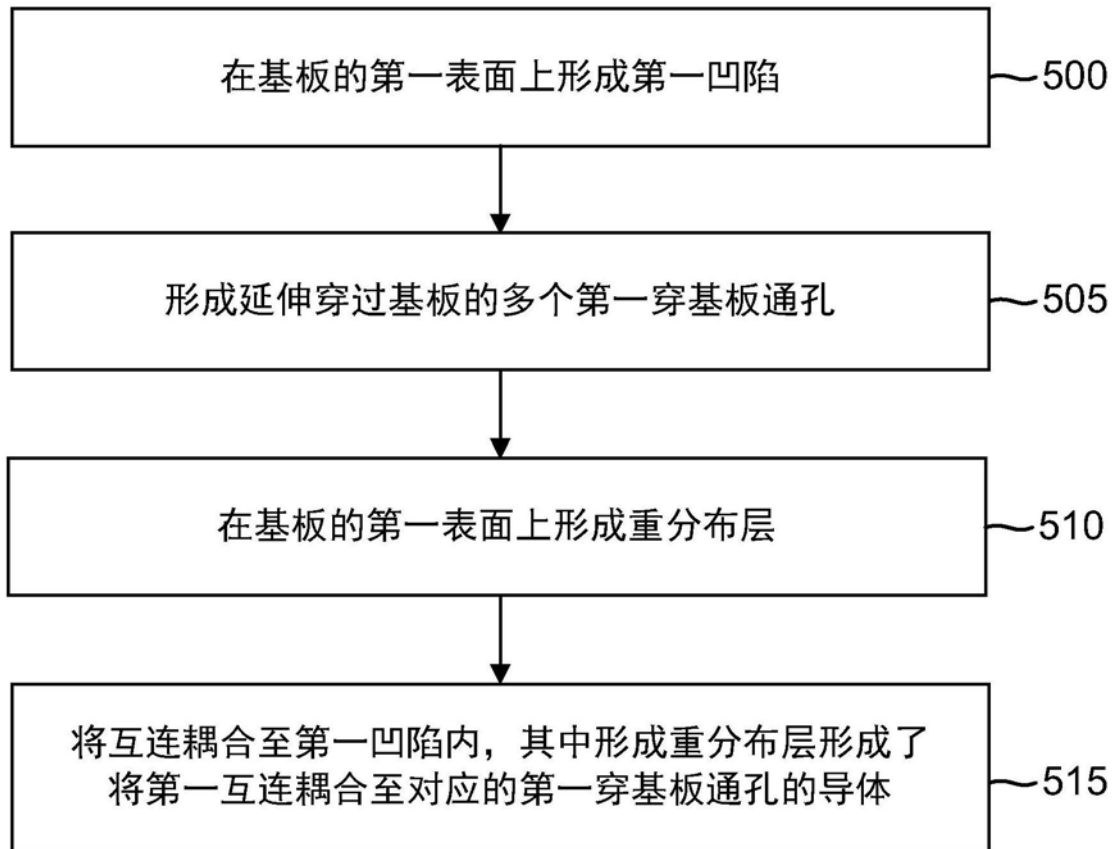


图5

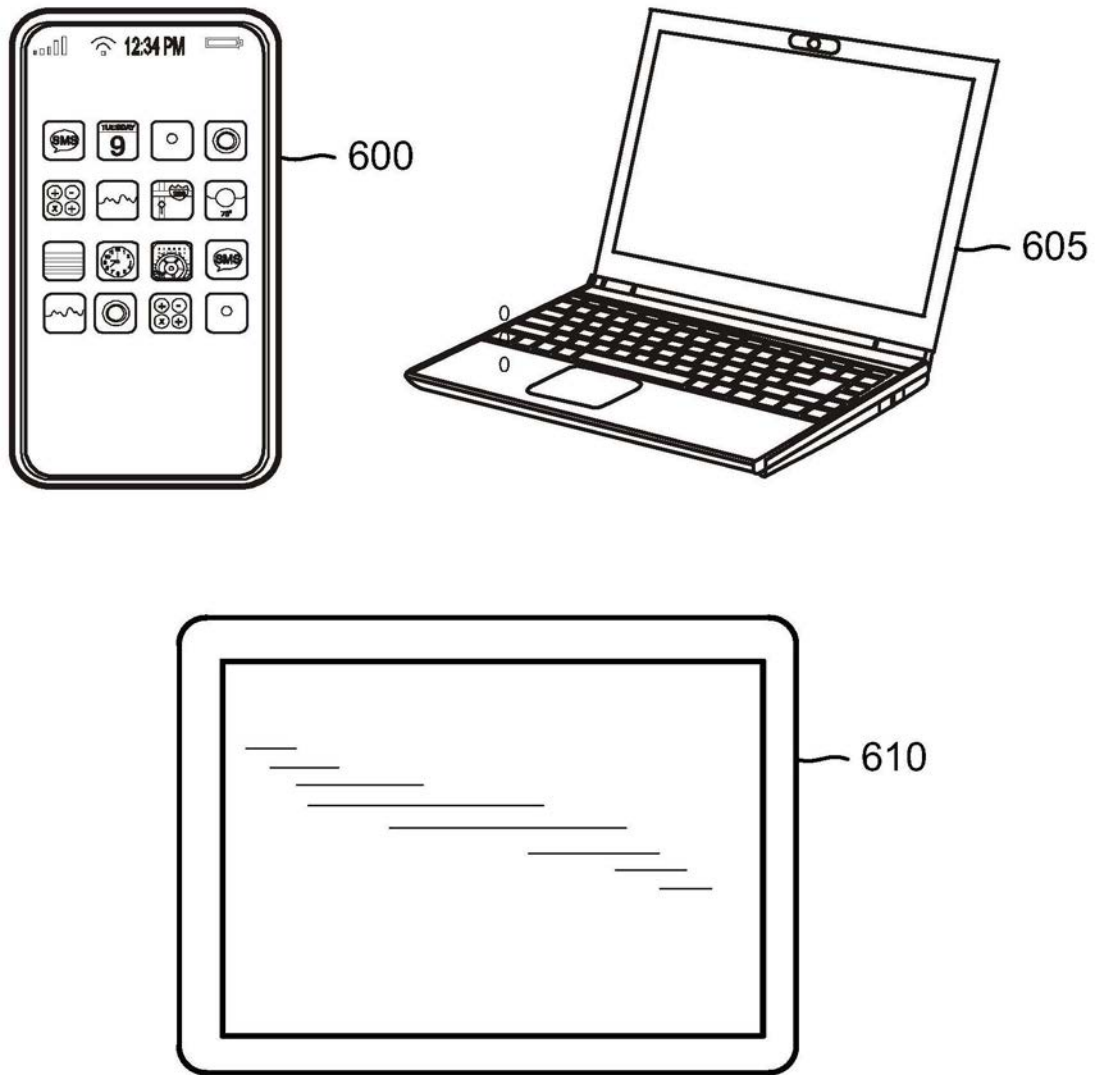


图6