



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0127872  
(43) 공개일자 2014년11월04일

- (51) 국제특허분류(Int. Cl.)  
*H03H 7/01* (2006.01) *H03H 7/09* (2006.01)
- (21) 출원번호 10-2014-7025426
- (22) 출원일자(국제) 2013년02월11일  
심사청구일자 없음
- (85) 번역문제출일자 2014년09월11일
- (86) 국제출원번호 PCT/US2013/025620
- (87) 국제공개번호 WO 2013/122887  
국제공개일자 2013년08월22일
- (30) 우선권주장  
13/419,876 2012년03월14일 미국(US)  
61/597,953 2012년02월13일 미국(US)

- (71) 출원인  
퀄컴 인코포레이티드  
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
- (72) 발명자  
윤, 창한  
미국 92121 캘리포니아주 샌 디에고 모어하우스 드라이브 5775  
주오, 청지에  
(뒷면에 계속)
- (74) 대리인  
특허법인 남앤드남

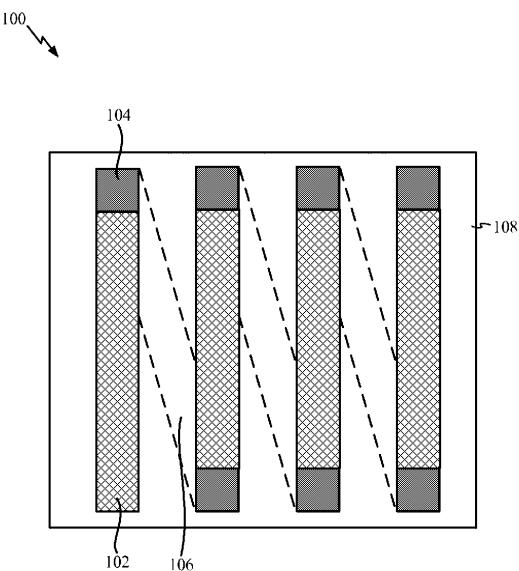
전체 청구항 수 : 총 26 항

(54) 발명의 명칭 쓰루 글래스 비아들을 사용하는 3D RF L-C 필터들

### (57) 요 약

쓰루-글래스-비아(TGV)들을 갖는 3-차원(3D) 라디오 주파수(RF) 인덕터-커패시터(LC) 통과 대역 필터들이 기재된다. 하나의 그러한 L-C 필터 회로는, 글래스 기판, 글래스 기판의 제 1 표면 상에 형성되는 제 1 인덕터의 제 1 부분, 글래스 기판의 제 2 표면 상에 형성되는 제 1 인덕터의 제 2 부분, 및 제 1 인덕터의 제 1 부분 및 제 2 부분을 접속시키도록 구성되는 TGV들의 제 1 세트를 포함한다. 부가적으로, L-C 필터 회로는, 제 1 인덕터와 유사한 제 2 인덕터, 및 제 1 인덕터 및 제 2 인덕터가 MIM (metal-insulator-metal) 커패시터를 통해 커플링되도록 제 1 인덕터와 제 2 인덕터 사이에 형성되는 MIM 커패시터를 포함한다.

**대 표 도** - 도1a



(72) 발명자

로, 치순

미국 92121 캘리포니아주 샌 디에고 모어하우스 드  
라이브 5775

김, 종해

미국 92121 캘리포니아주 샌 디에고 모어하우스 드  
라이브 5775

---

벨레즈, 마리오 에프.

미국 92121 캘리포니아주 샌 디에고 모어하우스 드  
라이브 5775

## 특허청구의 범위

### 청구항 1

글래스 기판 상에 L-C 필터 회로를 형성하는 방법으로서,  
 상기 글래스 기판의 제 1 표면 상에 제 1 인덕터의 제 1 부분을 형성하는 단계;  
 상기 글래스 기판의 제 2 표면 상에 상기 제 1 인덕터의 제 2 부분을 형성하는 단계; 및  
 쓰루-글래스-비아(TGV)들을 통해 상기 제 1 인덕터의 상기 제 1 부분 및 상기 제 2 부분을 접속시키는 단계를 포함하는, 글래스 기판 상에 L-C 필터 회로를 형성하는 방법.

### 청구항 2

제 1 항에 있어서,  
 상기 제 2 부분은, 상기 TGV들의 접속 포인트들을 중첩시키는 것을 허용하도록 상기 제 1 부분에 관해 비스듬히(at an angle) 형성되는, 글래스 기판 상에 L-C 필터 회로를 형성하는 방법.

### 청구항 3

제 1 항에 있어서,  
 상기 글래스 기판의 상기 제 1 표면 상에 제 2 인덕터의 제 3 부분을 형성하는 단계;  
 상기 글래스 기판의 상기 제 2 표면 상에 상기 제 2 인덕터의 제 4 부분을 형성하는 단계;  
 상기 TGV들을 통해 상기 제 3 부분 및 상기 제 4 부분을 접속시키는 단계; 및  
 상호 인덕턴스 커플링을 제공하기 위해 상기 제 1 인덕터 및 상기 제 2 인덕터를 그들의 각각의 자기장들을 정렬시키도록 포지셔닝하는 단계를 더 포함하는, 글래스 기판 상에 L-C 필터 회로를 형성하는 방법.

### 청구항 4

제 3 항에 있어서,  
 상기 제 1 인덕터와 상기 제 2 인덕터 사이에 MIM(metal-insulator-metal) 커패시터를 형성하는 단계; 및  
 상기 MIM 커패시터를 통해 상기 제 1 인덕터 및 상기 제 2 인덕터를 커플링시키는 단계를 더 포함하는, 글래스 기판 상에 L-C 필터 회로를 형성하는 방법.

### 청구항 5

제 1 항에 있어서,  
 상기 제 1 인덕터의 자기 코어를 형성하도록 상기 제 1 부분과 상기 제 2 부분 사이에 자기 재료를 제공하는 단계를 더 포함하는, 글래스 기판 상에 L-C 필터 회로를 형성하는 방법.

### 청구항 6

L-C 필터 회로로서,  
 글래스 기판;  
 상기 글래스 기판의 제 1 표면 상에 형성되는 제 1 인덕터의 제 1 부분;  
 상기 글래스 기판의 제 2 표면 상에 형성되는 제 1 인덕터의 제 2 부분; 및  
 상기 제 1 인덕터의 상기 제 1 부분 및 상기 제 2 부분을 접속시키도록 구성되는 쓰루-글래스-비아(TGV)들의 제 1 세트를 포함하는, L-C 필터 회로.

### 청구항 7

제 6 항에 있어서,

상기 제 2 부분은, 상기 TGV들의 접속 포인트들을 중첩시키는 것을 허용하도록 상기 제 1 부분에 관해 비스듬히(at an angle) 형성되는, L-C 필터 회로.

#### 청구항 8

제 6 항에 있어서,

상기 클래스 기판의 상기 제 1 표면 상에 형성되는 제 2 인덕터의 제 3 부분;

상기 클래스 기판의 상기 제 2 표면 상에 형성되는 상기 제 2 인덕터의 제 4 부분; 및

상기 제 3 부분 및 상기 제 4 부분을 접속시키도록 구성되는 TGV들의 제 2 세트를 더 포함하고,

상기 제 1 인덕터 및 상기 제 2 인덕터는, 상호 인덕턴스 커플링을 제공하기 위해 상기 제 1 인덕터 및 상기 제 2 인덕터의 자기장들이 정렬되도록 포지셔닝되는, L-C 필터 회로.

#### 청구항 9

제 8 항에 있어서,

상기 제 1 인덕터와 상기 제 2 인덕터 사이에 형성되는 MIM(metal-insulator-metal) 커패시터 — 상기 MIM 커패시터는, 상기 제 1 인덕터 및 상기 제 2 인덕터가 상기 MIM 커패시터를 통해 커플링되도록 형성됨 — 를 더 포함하는, L-C 필터 회로.

#### 청구항 10

제 6 항에 있어서,

상기 제 1 부분과 상기 제 2 부분 사시에 포지셔닝되는 자기 재료 — 상기 자기 재료는, 상기 제 1 인덕터의 자기 코어를 형성하도록 포지셔닝됨 — 를 더 포함하는, L-C 필터 회로.

#### 청구항 11

제 6 항에 있어서,

상기 L-C 필터 회로는 반도체 다이에 집적되는, L-C 필터 회로.

#### 청구항 12

제 6 항에 있어서,

셋톱 박스, 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 내비게이션 디바이스, 통신 디바이스, 개인 휴대 정보 단말(PDA), 고정 위치 데이터 유닛, 및 컴퓨터로 구성되는 그룹으로부터 선택되는 디바이스 내에 집적되는, L-C 필터 회로.

#### 청구항 13

클래스 기판 상에 L-C 필터 회로를 형성하는 방법으로서,

상기 클래스 기판의 제 1 표면 상에 제 1 인덕터의 제 1 부분을 형성하기 위한 단계;

상기 클래스 기판의 제 2 표면 상에 상기 제 1 인덕터의 제 2 부분을 형성하기 위한 단계; 및

쓰루-클래스-비아(TGV)들을 통해 상기 제 1 인덕터의 상기 제 1 부분 및 상기 제 2 부분을 접속시키기 위한 단계를 포함하는, 클래스 기판 상에 L-C 필터 회로를 형성하는 방법.

#### 청구항 14

제 13 항에 있어서,

상기 제 2 부분은, 상기 TGV들의 접속 포인트들을 중첩시키는 것을 허용하도록 상기 제 1 부분에 관해 비스듬히 형성되는, 클래스 기판 상에 L-C 필터 회로를 형성하는 방법.

**청구항 15**

제 13 항에 있어서,

상기 클래스 기판의 상기 제 1 표면 상에 제 2 인덕터의 제 3 부분을 형성하기 위한 단계;

상기 클래스 기판의 상기 제 2 표면 상에 상기 제 2 인덕터의 제 4 부분을 형성하기 위한 단계;

상기 TGV들을 통해 상기 제 3 부분 및 상기 제 4 부분을 접속시키기 위한 단계; 및

상호 인덕턴스 커플링을 제공하기 위해 상기 제 1 인덕터 및 상기 제 2 인덕터를 그들의 각각의 자기장들을 정렬시키도록 포지셔닝하기 위한 단계를 더 포함하는, 클래스 기판 상에 L-C 필터 회로를 형성하는 방법.

**청구항 16**

제 15 항에 있어서,

상기 제 1 인덕터와 상기 제 2 인덕터 사이에 MIM(metal-insulator-metal) 커패시터를 형성하기 위한 단계; 및

상기 MIM 커패시터를 통해 상기 제 1 인덕터 및 상기 제 2 인덕터를 커플링시키기 위한 단계를 더 포함하는, 클래스 기판 상에 L-C 필터 회로를 형성하는 방법.

**청구항 17**

제 13 항에 있어서,

상기 제 1 인덕터의 자기 코어를 형성하도록 상기 제 1 부분과 상기 제 2 부분 사이에 자기 재료를 제공하기 위한 단계를 더 포함하는, 클래스 기판 상에 L-C 필터 회로를 형성하는 방법.

**청구항 18**

L-C 필터 회로로서,

클래스로 형성되는 기판 수단;

상기 기판 수단의 제 1 표면 상에 형성되는 제 1 인덕턴스 수단의 제 1 부분;

상기 기판 수단의 제 2 표면 상에 형성되는 제 1 인덕턴스 수단의 제 2 부분; 및

상기 제 1 인덕턴스 수단의 상기 제 1 부분 및 상기 제 2 부분을 접속시키도록 구성되는 쓰루-글래스-비아(TGV)들의 제 1 세트를 포함하는, L-C 필터 회로.

**청구항 19**

L-C 필터 회로로서,

고전압 공급부와 접지 사이에 커플링된 제 1 인덕터 및 제 1 커패시터를 포함하는 제 1 L-C 탱크;

상기 고전압 공급부와 접지 사이에 커플링된 제 2 인덕터 및 제 2 커패시터를 포함하는 제 2 L-C 탱크; 및

상기 제 1 L-C 탱크 및 상기 제 2 L-C 탱크를 커플링시키는 L-C 필터 수단을 포함하고,

상기 제 1 인덕터 및 상기 제 2 인덕터는, 쓰루-글래스-비아(TGV)들을 사용하여 클래스 기판의 제 1 표면 및 제 2 표면에 형성되는 3-차원 솔레노이드 인덕터들이고,

상기 제 1 커패시터는, 상기 클래스 기판의 상기 제 1 표면 상의 상기 제 1 인덕터와 상기 제 2 인덕터 사이에서 MIM(metal-insulator-metal) 커패시터로서 형성되며, 상기 제 2 커패시터는, 상기 클래스 기판의 상기 제 1 표면 상의 상기 제 2 인덕터와 상기 L-C 필터 수단 사이에서 MIM 커패시터로서 형성되는, L-C 필터 회로.

**청구항 20**

제 19 항에 있어서,

상기 L-C 필터 수단은,

상기 고전압 공급부와 접지 사이에 커플링된 제 3 인덕터 및 제 3 커패시터를 포함하는 제 3 L-C 탱크;

상기 고전압 공급부와 접지 사시에 커플링된 제 4 인덕터 및 제 4 커패시터를 포함하는 제 4 L-C 탱크를 포함하고,

상기 제 3 커패시터는, 상기 클래스 기판의 상기 제 1 표면 상의 상기 제 1 인덕터 및 상기 제 3 인덕터 사이에서 MIM 커패시터로서 형성되며, 상기 제 4 커패시터는, 상기 클래스 기판의 상기 제 1 표면 상의 상기 제 4 인덕터와 상기 제 2 인덕터 사이에서 MIM 커패시터로서 형성되는, L-C 필터 회로.

### 청구항 21

제 19 항에 있어서,

상기 L-C 필터 수단은, TGV들을 사용하여 상기 클래스 기판의 상기 제 1 표면 및 상기 제 2 표면 상에 형성된 3-차원 솔레노이드 인덕터로서 형성되는 제 5 인덕터를 포함하는, L-C 필터 회로.

### 청구항 22

제 19 항에 있어서,

상기 L-C 필터 수단은, 상기 클래스 기판의 상기 제 1 인덕터와 상기 제 2 인덕터 사이에서 MIM 커패시터로 형성되는 제 5 커패시터를 포함하는, L-C 필터 회로.

### 청구항 23

제 19 항에 있어서,

상기 L-C 필터 수단은,

상기 고전압 공급부와 접지 사이에 커플링된 제 6 인덕터 및 제 6 커패시터를 포함하는 제 6 L-C 탱크;

상기 제 1 L-C 탱크 및 상기 제 6 L-C 탱크를 커플링시키는 제 7 커패시터; 및

상기 제 6 L-C 탱크와 상기 제 2 L-C 탱크를 커플링시키는 제 8 커패시터를 포함하고,

상기 제 6 인덕터는 TGV들을 사용하여 상기 클래스 기판의 상기 제 1 표면 및 상기 제 2 표면 상에 형성되는 3-차원 솔레노이드 인덕터들이며,

상기 제 6 커패시터, 상기 제 7 커패시터, 및 상기 제 8 커패시터는 MIM 커패시터로서 형성되는, L-C 필터 회로.

### 청구항 24

제 19 항에 있어서,

상기 L-C 필터 수단은,

상기 고전압 공급부와 상기 제 1 L-C 탱크 사이에 커플링된 제 9 커패시터;

상기 제 2 L-C 탱크와 상기 고전압 공급부 사시에 커플링된 제 10 커패시터; 및

상기 제 9 커패시터 및 상기 제 10 커패시터에 커플링된 제 11 커패시터를 포함하고,

상기 제 9 커패시터, 상기 제 10 커패시터, 및 상기 제 11 커패시터는 MIM 커패시터로서 형성되는, L-C 필터 회로.

### 청구항 25

제 19 항에 있어서,

상기 L-C 필터 회로는 반도체 다이에 집적되는, L-C 필터 회로.

### 청구항 26

제 19 항에 있어서,

셋 톱 박스, 뮤직 플레이어, 비디오 플레이어, 엔터테인먼트 유닛, 내비게이션 디바이스, 통신 디바이스, 개인 휴대 정보 단말(PDA), 고정 위치 데이터 유닛, 및 컴퓨터로 구성되는 그룹으로부터 선택되는 디바이스 내에 접적되는, L-C 필터 회로.

## 명세서

### 기술 분야

[0001] 기재된 실시예들은 라디오 주파수(RF) 필터들에 관한 것이다. 더 상세하게는, 예시적인 실시예들은 쓰루-글래스-비아(through-glass-via)(TGV)들을 포함하는 3-차원(3D) RF 인덕터-커패시터(LC) 대역 통과 필터들에 관련된다.

### 배경 기술

[0002] 인덕터들은 아날로그 회로들 및 신호 프로세싱에서 광범위하게 사용된다. 커패시터들 및 다른 커뮤니케이션들과 함께, 인덕터들은 특정한 신호 주파수들을 강조하거나 필터링으로 제거하는(filter out) 튜닝된 회로들 또는 L-C 필터들을 형성하기 위해 사용될 수 있다. (헨리 H로 측정되는) 인덕턴스는, 전류-반송 전도체 주변을 형성하는 자기장으로부터 초래하는 효과이다. 인덕터의 턴(turn)들의 수, 각각의 루프/턴의 면적, 및 인덕터가 주변에 랩핑(wrap)되는 재료와 같은 팩터들은 인덕턴스에 영향을 미친다. 인덕터의 품질 팩터(또는 Q)는 인덕터의 효율성의 측정이다. 인덕터의 Q가 더 높을수록, 인덕터는 이상적이고 무손실의 인덕터 작동에 더 근접하게 접근한다. 인덕터의 Q는 인덕터의 인덕턴스 L에 정비례하고 인덕터의 내부 전기 저항 R에 반비례한다. 따라서, 인덕터의 Q는 L을 증가시키고 그리고/또는 R을 감소시킴으로써 증가될 수도 있다.

[0003] 트레이스를 나선 패턴으로 설계하여 인쇄 회로 기판 상에 작은 인덕터들을 바로 에칭함으로써, 접적 회로들에서의 사용을 위한 작은 인덕터들을 설계하는 것에 대해 당업계에 알려져 있다. 그러나, 그러한 평면 인덕터들은 높은 Q를 나타내지 않는다. 또한, 평면 인덕터들은 튜닝된 회로들에서 다른 유도성 엘리먼트들과의 커플링에 대해 그들 자체를 매우 양호하게 제공하지 못하거나, 달리 말하면, 평면 인덕터들은 높은 커플링 계수 K를 나타내지 않는다.

[0004] 아날로그 RF 및 시스템 온 칩(system on chip)(SOC) 애플리케이션들에 대해, 3차원 인덕터들은 구리 선 또는 다른 적절한 금속과 같은 코어 주변에 랩핑되는 전도 재료의 코일로서 구성될 수 있다. 코어는 에어(air)일 수도 있거나 실리콘 기판, 글래스, 자기 재료를 포함할 수도 있다. 에어보다 더 높은 도자성(permeability)을 갖는 코어 재료들은 자기장을 인덕터에 근접하게 한정시키며, 그에 의해 인덕터의 인덕턴스를 증가시킨다. 당업계에 알려진 3차원 인덕터들이 평면 인덕터들보다 더 양호한 커플링 계수 K를 나타내지만, 현재 기술은 이를 인덕터들에 대해 획득가능한 Q 팩터 상에 제한들을 부과한다. 예를 들어, 글래스 기판 상에 형성되거나 글래스로 만들어진 코어 주변이 랩핑되는 인덕터들은 높은 도자성, 커플링 계수, 및 Q 팩터를 나타낼 수 있다. 그러나, 글래스 기판 상에 인덕터들을 구성하기 위한 알려진 기술들은, 글래스 기판들의 바람직한 특성들로부터 벗어나게 하는 쓰루-실리콘-비아(through-silicon-via)(TSV)들과 같은 비아들에 의존한다.

[0005] 따라서, 높은 Q 및 높은 커플링 계수 K를 나타내는 인덕터들 및 수반되는 튜닝된 회로 설계들에 대한 당업계의 필요성이 존재한다.

### 발명의 내용

[0006] 본 발명의 예시적인 실시예들은 라디오 주파수(RF) 필터들을 위한 시스템들 및 방법에 관련된다. 더 상세하게는, 예시적인 실시예들은 쓰루-글래스-비아(TGV)들을 포함하는 3-차원(3D) RF 인덕터-커패시터(L-C) 대역 통과 필터들에 관련된다.

[0007] 예를 들어, 예시적인 실시예는, 글래스 기판의 제 1 표면 상에 제 1 인덕터의 제 1 부분을 형성하는 단계; 글래스 기판의 제 2 표면 상에 제 1 인덕터의 제 2 부분을 형성하는 단계; 및 쓰루-글래스-비아(TGV)들을 통해 제 1 인덕터의 제 1 부분 및 제 2 부분을 접속시키는 단계를 포함하는 글래스 기판 상에 L-C 필터 회로를 형성하는 방법에 관련된다.

[0008] 다른 예시적인 실시예는, 글래스 기판, 글래스 기판의 제 1 표면 상에 형성되는 제 1 인덕터의 제 1 부분; 글래스 기판의 제 2 표면 상에 형성되는 제 1 인덕터의 제 2 부분; 및 제 1 인덕터의 제 1 부분 및 제 2 부분을 접속시키도록 구성되는 쓰루-글래스-비아(TGV)들의 제 1 세트를 포함하는 L-C 필터 회로에 관련된다.

[0009] 다른 예시적인 실시예는, 글래스 기판의 제 1 표면 상에 제 1 인덕터의 제 1 부분을 형성하기 위한 단계; 글래스 기판의 제 2 표면 상에 제 1 인덕터의 제 2 부분을 형성하기 위한 단계; 및 쓰루-글래스-비아(TGV)들을 통해 제 1 인덕터의 제 1 부분 및 제 2 부분을 접속시키기 위한 단계를 포함하는 글래스 기판 상에 L-C 필터 회로를 형성하는 방법에 관련된다.

[0010] 또 다른 예시적인 실시예는, 글래스로 형성되는 기판 수단; 기판 수단의 제 1 표면 상에 형성되는 제 1 인덕턴스 수단의 제 1 부분; 기판 수단의 제 2 표면 상에 형성되는 제 1 인덕턴스 수단의 제 2 부분; 및 제 1 인덕턴스 수단의 제 1 부분 및 제 2 부분을 접속시키도록 구성되는 쓰루-글래스-비아(TGV)들의 제 1 세트를 포함하는 L-C 필터 회로에 관련된다.

[0011] 또 다른 예시적인 실시예는, 고전압 공급부와 접지 사이에 커플링된 제 1 인덕터 및 제 1 커패시터를 포함하는 제 1 L-C 탱크; 고전압 공급부와 접지 사이에 커플링된 제 2 인덕터 및 제 2 커패시터를 포함하는 제 2 L-C 탱크; 및 제 1 L-C 탱크 및 제 2 L-C 탱크를 커플링시키는 L-C 필터 수단을 포함하며, 여기서 제 1 인덕터 및 제 2 인덕터는, 쓰루-글래스-비아(TGV)들을 사용하여 글래스 기판의 제 1 표면 및 제 2 표면에 형성되는 3-차원 솔레노이드 인덕터들이고, 제 1 커패시터는 글래스 기판의 제 1 표면 상의 제 1 인덕터와 제 2 인덕터 사이에서 MIM(metal-insulator-metal) 커패시터로서 형성되며, 제 2 커패시터는, 글래스 기판의 제 1 표면 상의 제 2 인덕터와 L-C 필터 수단 사이에서 MIM 커패시터로서 형성되는 L-C 필터 회로에 관련된다.

[0012] 첨부된 도면들은 본 발명의 실시예들의 설명에 도움이 되도록 제시되며 실시예들의 한정이 아닌 단지 실시예들의 설명을 위해 제공된다.

### 도면의 간단한 설명

[0013] 도 1a은 TGV들을 사용하여 글래스 기판 상에 형성된 예시적인 인덕터를 도시한다.

도 1b는 TGV들을 사용하고 자기 코어를 더 포함하여 글래스 기판 상에 형성된 예시적인 인덕터를 도시한다.

도 2는 정렬된 그들의 자기장들을 갖는 2개의 예시적인 인덕터들을 도시한다.

도 3a는 TGV들을 사용하는 인덕터들 및 커패시터들을 이용하여 설계된 예시적인 L-C BPF를 도시한다.

도 3b는, 도 3a의 L-C BPF의 대응하는 회로-레벨 개략도를 도시한다.

도 3c는, 도 3a-b의 L-C BPF의 주파수 응답 특성을 도시한다.

도 4a는 TGV들을 사용하는 인덕터들 및 커패시터들을 이용하여 설계된 다른 예시적인 L-C BPF를 도시한다.

도 4b는, 도 4a의 L-C BPF의 대응하는 회로-레벨 개략도를 도시한다.

도 4c는, 도 4a-b의 L-C BPF의 주파수 응답 특성을 도시한다.

도 5a는 TGV들을 사용하는 인덕터들 및 커패시터들을 이용하여 설계된 또 다른 예시적인 L-C BPF를 도시한다.

도 5b는, 도 5a의 L-C BPF의 대응하는 회로-레벨 개략도를 도시한다.

도 5c는, 도 5a-b의 L-C BPF의 주파수 응답 특성을 도시한다.

도 6a는 TGV들을 사용하는 인덕터들 및 커패시터들을 이용하여 설계된 또 다른 예시적인 L-C BPF를 도시한다.

도 6b는, 도 6a의 L-C BPF의 주파수 응답 특성을 도시한다.

도 7a는 TGV들을 사용하는 인덕터들 및 커패시터들을 이용하여 설계된 또 다른 예시적인 L-C BPF를 도시한다.

도 7b는, 도 7a의 L-C BPF의 주파수 응답 특성을 도시한다.

도 8은 예시적인 실시예들에 따라 TGV들을 사용하여 글래스 기판 상에 인덕터를 형성하는 방법의 흐름도이다.

도 9는 본 발명의 실시예가 유리하게 이용될 수도 있는 예시적인 무선 통신 시스템(900)을 도시한다.

### 발명을 실시하기 위한 구체적인 내용

[0014] 본 발명의 양상들은, 본 발명의 특정한 실시예들에 관련된 다음의 설명 및 관련된 도면들에 기재된다. 대안적인 실시예들은 본 발명의 범위를 벗어나지 않으면서 고안될 수도 있다. 부가적으로, 본 발명의 잘-알려진 엘리먼트들은, 본 발명의 관련 세부사항들을 불명료하게 하지 않기 위해 상세하게 설명되지 않거나, 생략될 것이다.

- [0015] 단어 "예시적인"은 "예, 예시, 또는 예증으로서 기능하는 것"을 의미하도록 본 명세서에서 사용된다. "예시적인"으로서 본 명세서에 설명된 임의의 실시예는 다른 실시예들에 비해 바람직하거나 유리한 것으로서 해석될 필요는 없다. 유사하게, 용어 "본 발명의 실시예들"은, 본 발명의 모든 실시예들이 설명된 특성, 이점 또는 동작 모드를 포함하는 것을 요구하지는 않는다.
- [0016] 본 명세서에 사용된 용어는 특정 실시예들을 설명하려는 목적만을 위한 것이며, 본 발명의 실시예들을 제한하는 것으로 의도되지 않는다. 본 명세서에 사용된 바와 같이, 맥락이 명확하게 달리 표시하지 않으면, 단수 형태들 ("a", "an" 및 "the")은 복수 형태들을 또한 포함하도록 의도된다. 용어들 "구비하는", "구비", "포함하는" 및 / 또는 "포함"이 본 명세서에서 사용된 경우, 나타낸 특성들, 정수들, 단계들, 동작들, 엘리먼트들, 및 / 또는 컴포넌트들의 존재를 특정하지만, 하나 또는 그 초과의 다른 특성들, 정수들, 단계들, 동작들, 엘리먼트들, 컴포넌트들, 및 / 또는 이들의 그룹들의 존재 또는 부가를 배제하지 않음을 추가적으로 이해할 것이다.
- [0017] 추가적으로, 많은 실시예들은, 예를 들어 컴퓨팅 디바이스의 엘리먼트들에 의해 수행될 동작들의 시퀀스들의 관점들에서 설명된다. 본 명세서에 설명된 다양한 동작들이 특정한 회로들(예를 들어, 주문형 집적회로(ASIC)들)에 의해, 하나 또는 그 초과의 프로세서들에 의해 실행되는 프로그램 명령들에 의해, 또는 이 둘의 결합에 의해 수행될 수 있음이 인식될 것이다. 부가적으로, 본 명세서에 설명된 동작들의 이들 시퀀스는 실행 시에, 연관된 프로세서로 하여금 본 명세서에 설명된 기능을 수행하게 할 컴퓨터 명령들의 대응하는 세트가 저장된 임의의 형태의 컴퓨터 판독가능 저장 매체 내에서 완전히 구현되는 것으로 고려될 수 있다. 따라서, 본 발명의 다양한 양상들은 다수의 상이한 형태들로 구현될 수도 있으며, 이들 전부는 청구된 요지의 범위 내에 있는 것으로 고려된다. 부가적으로, 본 명세서에 설명된 실시예들의 각각에 대해, 임의의 그러한 실시예들의 대응하는 형태는, 예를 들어, 설명된 동작을 수행 "하도록 구성된 로직"으로서 본 명세서에서 설명될 수도 있다.
- [0018] 예시적인 실시예들은, 클래스 기판 상에 형성될 수도 있는 유도성 및 용량성(capacitive) 엘리먼트들을 사용하는 L-C 대역 통과 필터(BPF)들과 같은 튜닝된 회로들에 관련된다. 또한, 실시예들은, 3D BPF들을 형성하기 위해 클래스 기판들의 제 1 표면과 제 2 표면 사이의 접속들을 형성하기 위한 쓰루-클래스-비아(TGV)들을 포함할 수도 있다. 이러한 방식에서, 실시예들은 3D BPF들의 자기장들을 클래스 기판으로 한정시키도록 구성될 수도 있으며, 따라서, 그들의 성능을 향상시키고 그들의 대응하는 주파수 응답 특성들에서 요동(fluctuation)들을 감소시킨다. 또한, 상술된 TGV들을 사용하는 실시예들은, 주파수 응답의 통과 대역에서 바람직하지 않은 스펙트럼 요동들을 제거하기 위한 L-C 탱크들 사이의 인덕터-커플링을 포함하는 3D L-C BPF들에 대한 특정한 회로 토폴로지(topology)들에 관련될 수도 있다.
- [0019] 이제 도 1a를 참조하면, 일반적으로 (100)으로 지정되고 예시적인 실시예들에 따라 구성된 3D 솔레노이드 인덕터가 도시된다. 인덕터(100)는 클래스 기판일 수도 있는 기판(108) 상에 형성될 수도 있다. 클래스 기판들은 낮은 유전 손실을 가능하게 하고 실질적으로 와전류 손실을 제거할 수도 있다. 인덕터(100)에서, 제 1 부분(102)은 셰이딩(shade)된 부분들로 도시된다. 제 1 부분(102)은, 금속과 같은 전도성 재료로 형성되고 기판(108)의 상단 표면과 같은 제 1 표면 상에 배치될 수도 있다. 가상의 라인(ghost line)들로 도시된 제 2 부분(106)은 전도성 재료들로 유사하게 형성되고 기판(108)의 하단 표면과 같은 제 2 표면 상에 배치될 수도 있다. 제 1 부분(102) 및 제 2 부분(106)은, 기판(108)을 관통하는 (짙은 셰이딩으로 도시된) TGV들(104)에 의해 접속될 수도 있다. 도시된 바와 같이, 제 2 부분(106)은, TGV들(104)의 접속 포인트들을 중첩시키는 것을 허용하도록 제 1 부분(102)에 관해 비스듬히(at an angle) 형성될 수도 있다.
- [0020] 이전에 알려진 기술들에 따라 형성된 비아들과 비교해 볼 때, (클래스로 형성될 수도 있는) 기판(108)을 통해 제 1 부분(102)과 제 2 부분(106)을 접속시키기 위한, 예시적인 실시예들에서의 TGV들의 사용은 인덕터(100)의 인덕턴스 L에서 더 낮은 손실들을 초래한다. 추가적으로, 더 두꺼운 금속 라인들이 클래스 기판에 걸쳐 제 1 부분(102) 및 제 2 부분(106)을 형성하기 위해 사용될 수도 있다. 또한, TGV들은 비아들에 대해 이전에 알려진 기술들보다 큰 두께로 형성될 수도 있다. 따라서, 더 두꺼운 금속 라인들 및 비아들은 인덕터(100)의 턴들을 통해 더 낮은 저항 R을 초래할 것이다. 보여질 바와 같이, 더 낮은 저항 R과 함께 더 높은 인덕턴스 L은 인덕터(100)에 대한 더 높은 Q 팩터에 기여할 것이다. 추가적으로, 당업자들은, 클래스 기판(108) 상에서의 인덕터(100)의 3D 구성이 자기장들을 클래스 기판으로 또한 한정시키고, 따라서 추가적으로 품질을 개선시키고 손실들을 감소시킬 것임을 인지할 것이다.
- [0021] 몇몇 실시예들에서, 자기 코어와 같은 코어가 예시적인 인덕터들의 인덕턴스를 추가적으로 개선시키도록 제공될 수도 있다. 예를 들어, 도 1b를 참조하면, 코어(110)가 도시된다. 코어(110)는 자기 재료로 만들어지고 기판(108) 내에 제공될 수도 있으며, 그에 의해 코어의 도자성을 증가시킨다. CoFe, CoFeB, NiFe 등과 같은 알려진

자기 재료들이 기판(108) 내의 코어(110)를 형성하기 위해 사용될 수도 있다. 코어(110)를 포함시키는 것은 선택적이고, 자기 코어 없이 글래스로 형성된 기판(108)의 도자성이 에어 코어의 도자성과 유사할 수도 있다는 점이 이해될 것이다.

[0022] 이제 도 2를 참조하면, 다른 실시예가 도시되며, 여기서 제 2 3D 솔레노이드 인덕터(200)가 제공된다. 인덕터(200)는, 그들 각각의 자기장들을 정렬시키기 위한 그러한 방식으로, 상술된 인덕터(100)에 근접하게 포지셔닝된다. 이러한 방식으로 자기장들을 정렬시키는 것은 인덕터(100 및 200) 사이의 포지티브 상호 인덕턴스 커플링을 가능하게 할 수도 있으며, 그에 의해, 인덕터(100 및 200) 각각의 인덕턴스 및 Q 팩터를 향상시킨다. 인덕터(200)가 인덕터(100)의 기판(108)과 상이한 제 2 기판(208) 상에 형성된 것으로 도시되지만, 몇몇 실시예들에서, 기판(208) 및 기판(108)은 단일 기판이 되도록 병합될 수도 있다. 인덕터(100)와 유사하게, 인덕터(200)는, 기판(208)의 상단 표면과 같은 제 1 표면 상에 형성된 제 3 부분(202); 기판(208)의 하단 표면과 같은 제 2 표면 상에 형성된 제 4 부분(206); 및 제 3 부분(202) 및 제 4 부분(206)을 접속시키기 위한 TGV들(204)을 포함한다. 또한, 기판(208)은 글래스로 형성될 수도 있다.

[0023] 또한, 도 2를 참조하면, 인덕터(100)는 4개의 턴들을 포함하도록 도시되지만 인덕터(200)는 3개의 턴들을 포함하도록 도시된다. 범용성의 손실 없이, 임의의 적절한 수의 턴들이 어느 하나의 인덕터에 대해 선택될 수도 있지만, 인덕터의 인덕턴스는 그 인덕터의 턴들의 수의 제곱에 정비례한다는 것을 유의한다. 부가적으로 또는 대안적으로, 인덕터들(100 및 200) 중 하나 또는 둘 모두는, 그들의 인덕턴스 값들을 추가적으로 개선시키기 위해 제공되는 도 1b의 코어(100)와 같은 자기 코어를 가질 수도 있다. 추가적으로, 상술된 바와 같이, 3차원 속성의 인덕터들(100 및 200)이 주어지면, 인덕터들(100 및 200) 사이의 커플링 계수 K는 평면 인덕터들을 이용하여 달성 가능할 수도 있는 그것보다 높을 수도 있다.

[0024] 이제 도 3a로 넘어가면, (300)으로 지정되고 예시적인 실시예들에 따라 형성된 제 1 3D L-C BPF 토플로지가 도시된다. 도 3a는 기판(308) 상에 형성된 4개의 인덕터들 L1, L2, L3, 및 L4를 도시한다. 기판(308)의 제 1 표면 상의 제 1 부분(302) 및 제 2 표면 상의 제 2 부분(306)을 갖는 인덕터 L1은, 단일 턴을 갖는 것으로 도시되고 인덕터(100)와 유사하게 형성되며, 여기서 제 1 부분(302) 및 제 2 부분(306)은 TGV(304)에 의해 접속될 수도 있다. 남아있는 인덕터들 L2-L4는 유사하게 형성될 수도 있고, 4개의 인덕터들 L1-L4 모두는, 그들의 각각의 자기장들을 정렬시키고 포지티브 상호 인덕턴스 커플링을 제공하기 위해 도시된 바와 같이 커플링될 수도 있다.

[0025] 인덕터들 L1-L4에 부가하여, 도 3a는 인덕터들 L1-L4에 커플링된 4개의 커패시터들 C1-C4를 또한 도시한다. 4개의 커패시터들 C1-C4 각각은 MIM(metal-insulator-metal) 커패시터로 형성될 수도 있다. 예를 들어, 커패시터 C3을 참조하면, 부분들(312)은 금속 전극들일 수도 있고, 용량성 접합(junction)은 절연체(314)에 의해 형성될 수도 있다. 커패시터들은 도시된 바와 같이 TGV들에 의해 형성된 접합들에서 인덕터들에 커플링될 수도 있다. 또한, L-C BPF(300)에 대한 입력/출력 패드들일 수도 있는 2개의 포트들/단자들(316 및 318), 및 접지 접속들 "GND"가 도시된다.

[0026] 이제 도 3b를 참조하면, L-C BPF(300)의 대응하는 회로-레벨 개략도가 도시된다. 도 3a-b를 결합하여 참조하면, 인덕터들 L1-L4와 커패시터들 C1-C4 사이의 다양한 커플링들이, TGV들을 사용하여 효율적으로 그리고 무손실로 만들어진다. 더 높은 커플링 계수에 의해 항상된 Q 팩터 및 인덕턴스들에 관하여, 인덕터들의 성능은 대응하게 개선되며, 그에 의해, L-C BPF(300)의 주파수 특성들을 개선시킨다.

[0027] 예를 들어, 이제 도 3c를 참조하면, 도 3a-b에 따라 형성된 L-C BPF의 주파수 응답이 도시된다. 도 3b에 도시된 바와 같이, L1-C1에 의해 형성된 인덕터-커패시터(L-C) 쌍 뿐만 아니라 L4-C4에 의해 형성된 L-C 쌍이 접지로 션트(shunt)된 것으로 도시되지만, L-C 쌍들(또는 탱크들) L2-C2 및 L3-C3은 2개의 포트들/단자들(316 및 318) 사이에서 직렬인 것으로 도시된다. 션트들을 형성하는 L-C 탱크들 L1-C1 및 L4-C4는 도 3c의 주파수 응답에서 통과 대역에 기여하지만, 직렬 L-C 쌍들 L2-C2 및 L3-C3은 0들에 기여한다. L-C 접속들에 대한 적절한 변형들이, 예시적인 실시예들에서 L-C BPF들의 주파수 응답에서의 더 매끄러운(smooth) 통과 대역을 위해 제공될 수도 있다. 후속하는 실시예들에서, 대안적인 3D L-C BPF 토플로지들이 설명되는 한편, 상술된 L-C BPF(300)의 L1-C1 및 L4-C4와 같은 L-C 탱크들을 일반적으로 유지하지만, 커패시터들 및 인덕터들과 같은 다양한 L-C 필터 수단을 이용하여 L-C 쌍들 L2-C2 및 L3-C3를 대체한다.

[0028] 예를 들어, 도 4a를 참조하면, (400)으로 일반적으로 지정되는 제 2 3D L-C BPF 토플로지가 도시된다. L-C BPF(400)는 많은 양상들에서 L-C BPF(300)와 유사하고, 이해의 용이함을 위해, 참조 부호들은 도 3a로부터 실질적으로 유지된다. 도 3a 및 4a를 결합하여 참조하면, L-C BPF(400)는, 커패시터들 C2 및 C3이 L-C BPF(400)에

서는 제거되었다는 점에서 L-C BPF(300)과 현저히 상이하다. 결과로서, L-C 필터 수단, 즉, L-C BPF(300)의 인덕터들 L2 및 L3은 직렬로 나타나고 L-C BPF(400)에서 더 큰 인덕터를 표현하기 위해 결합된다.

[0029] 도 4b는 L-C BPF(400)의 대응하는 회로-레벨 개략도를 도시한다. 도 4b에 도시된 바와 같이, 결합된 인덕터 L2-3에 의해 커플링된 L-C 탱크들 L1-C1 및 L4-C4는 션트들로서 나타난다. L-C BPF(400)의 회로 토플로지가, 통과 대역에서 스피리어스 요동들로부터 자유로운 개선된 주파수 응답 특성을 초래한다는 것이 관측된다. 예를 들어, 도 4c를 참조하면, L-C BPF(400)의 주파수 응답이 도시된다. 도 3c와 비교해 볼 때, 극(pole)들이 제거되고 더 넓고 더 매끄러운 통과 대역이 관측된다는 것을 도 4c로부터 볼 수 있다. 개선된 통과 대역에 대한 하나의 이유는, 결합된 인덕터 L2-3이 L-C 쌍들 L1-C1과 L4-C4 사이의 더 양호한 커플링을 용이하게 한다는 것이다. 또한, TGV들을 사용하여 형성되고 L-C 탱크들 L1-C1 및 L4-C4를 커플링시키는 인덕터 L2-3을 포함하는 L-C BPF(400)의 인덕터-커플링된 3D 토플로지는 통과 대역에서 넓은 주파수 범위를 제공할 수도 있다. 일 예에서, 스피리어스 요동들로부터 자유롭고 최소 -39dB의 제거(rejection)를 갖는 최대 10GHz의 주파수 범위들은, L-C BPF(400)에서 높은-Q 커플링 인덕터들에 의해 실현될 수도 있다.

[0030] 몇몇 실시예들에서, 개선된 주파수 응답 특성들은, 종래의 L-C BPF 토플로지들에서, TGV들을 사용하는 클래스 기판들 상의 예시적인 3D 인덕터들 및 커패시터들을 사용하여 이들 종래의 L-C BPF들을 구성함으로써 실현될 수도 있다. 예를 들어, 도 5a-c를 참조하면, 일반적으로 (500)으로 지정되는 또 다른 3D L-C BPF 토플로지가 도시된다. 도 5a는, 종래적일 수도 있지만 예시적인 실시예들에 따라 TGV들을 사용하는 클래스 기판들 상의 3D 인덕터들 커패시터들을 사용하여 구성되는 L-C 회로 토플로지를 도시한다. 대응하는 회로-레벨 개략도는 도 5b에 제시된다. 도 4b와 비교하면, L-C 필터 수단, 즉, 도 5b에서의 커패시터 C5가 도 4b의 인덕터 L2-3을 대체한다는 것을 볼 수 있다. 도 5c에 도시되는 L-C BPF(500)의 주파수 응답을 참조하면, L-C 탱크들 L1-C1 및 L4-C4를 접속시키는 커패시터 C5를 갖는 L-C BPF(500)의 커패시터-커플링된 구성은, 컴포넌트 인덕터들 및 커패시터들이 TGV들을 사용하여 클래스 기판들 상에서 예시적인 실시예들에 따라 구성된 경우, 이들 L-C 컴포넌트들의 종래의 구현들을 이용하여 달성가능한 주파수 응답 특성들보다 더 매끄럽고 더 넓은 통과 대역을 초래한다는 것이 관측된다.

[0031] 도 6a를 참조하면, 회로 토플로지가 종래적일 수도 있지만 그 안의 L-C 컴포넌트들이 예시적인 실시예들에 따라 형성될 수도 있는 또 다른 L-C BPF 구성이 도시된다. 도 6a의 L-C BPF(600)의 구성에 도달하기 위해, 직렬의 커패시터들에 의해 커플링된 또 다른 L-C 탱크를 포함하는 L-C 필터 수단이 도 5a의 L-C BPF(500)의 L-C 탱크들 L1-C1과 L4-C4 사이에 부가될 수도 있다. 따라서, L-C BPF(600)는 커패시터들 C7 및 C8을 통해 L-C 탱크들 L1-C1 및 C4-L4에 커플링된 L-C 탱크 C6-L6을 더 포함한다. 부가적인 컴포넌트들, 즉, 커패시터들 C6, C7, C8 및 인덕터 L6으로부터 도출되는 향상된 커플링은, 도 5b에 도시된 주파수 응답과 비교할 경우 도 6b에 도시된 주파수 응답을 제공한다.

[0032] 회로 토플로지가 종래적일 수도 있지만 그 안의 L-C 컴포넌트들이 예시적인 실시예들에 따라 형성될 수도 있는 또 다른 L-C BPF 구성이 도 7a에 도시된다. 또 다시, 도 5b의 L-C BPF(500)로부터 시작하여, 도 7a의 L-C BPF(700)는, 도시된 바와 같이 L-C BPF(500)으로부터 커패시터 C5를 제거하고 L-C 필터 수단, 즉, 커패시터들 C9, C10, 및 C11을 부가함으로써 이르게 될 수도 있다. L-C 커패시터 탱크들 L1-C1 과 L4-C4 사이의 변경된 커플링은, 도 7b에 의해 도시된 바와 같은 주파수 응답 특성들에 대한 변화들을 초래할 수도 있다.

[0033] 따라서, L-C BPF 회로들의 성능 및 주파수 응답 특성들은, 예시적인 실시예들에 따라 TGV들을 사용하는, 클래스 기판들 상의 인덕터들 및 커패시터들과 같은 컴포넌트 L-C 필터 수단을 이용하여 L-C BPF들을 구성함으로써 개선될 수도 있다.

[0034] 실시예들은 본 명세서에 기재된 프로세스들, 기능들 및/또는 알고리즘들을 수행하기 위한 다양한 방법들을 포함함이 인식될 것이다. 예를 들어, 도 8에 도시된 바와 같이, 일 실시예는 클래스 기판(예를 들어, 도 1의 (108)) 상에 L-C 필터 회로를 형성하는 방법을 포함할 수 있으며, 단계는, 클래스 기판의 제 1 표면 상에 제 1 인덕터(예를 들어, 도 1의 (100))의 제 1 부분(예를 들어, 도 1의 (102))을 형성하는 단계 - 블록(802); 클래스 기판의 제 2 표면 상에 제 1 인덕터의 제 2 부분(106)을 형성하는 단계 - 블록(804); 및 쓰루-글래스-비아(TG V)들(예를 들어, 도 1의 (104))을 통해 제 1 인덕터의 제 1 및 제 2 부분들을 접속시키는 단계 - 블록(806)을 포함한다.

[0035] 당업자들은, 정보 및 신호들이 다양한 상이한 기술들 및 기법들 중 임의의 기술 및 기법을 사용하여 표현될 수도 있음을 인식할 것이다. 예를 들어, 상기 설명 전반에 걸쳐 참조될 수도 있는 데이터, 명령들, 커랜드들, 정보, 신호들, 비트들, 심볼들, 및 칩들은 전압들, 전류들, 전자기파들, 자기장들 또는 자기 입자들, 광학 필드들

또는 광학 입자들, 또는 이들의 임의의 결합에 의해 표현될 수도 있다.

[0036] 추가적으로, 당업자들은 본 명세서에 기재된 실시예들과 관련하여 설명된 다양한 예시적인 로직 블록들, 모듈들, 회로들, 및 알고리즘 단계들이 전자 하드웨어, 컴퓨터 소프트웨어, 또는 이 둘의 결합들로서 구현될 수도 있음을 인식할 것이다. 하드웨어와 소프트웨어의 이러한 상호교환가능성을 명확히 예시하기 위해, 다양한 예시적인 컴포넌트들, 블록들, 모듈들, 회로들, 및 단계들은 그들의 기능의 관점들에서 일반적으로 상술되었다. 그러한 기능이 하드웨어로서 구현되는지 또는 소프트웨어로서 구현되는지는 특정 애플리케이션 및 전체 시스템에 부과된 설계 제한들에 의존한다. 당업자들은 설명된 기능을 각각의 특정한 애플리케이션에 대해 다양한 방식들로 구현할 수도 있지만, 그러한 구현 결정들이 본 발명의 범위를 벗어나게 하는 것으로서 해석되지는 않아야 한다.

[0037] 본 명세서에서 기재된 실시예들과 관련하여 설명된 방법들, 시퀀스들 및/또는 알고리즘들은 직접 하드웨어로, 프로세서에 의해 실행되는 소프트웨어 모듈로, 또는 이 둘의 결합으로 구현될 수도 있다. 소프트웨어 모듈은 RAM 메모리, 플래시 메모리, ROM 메모리, EEPROM 메모리, EEPROM 메모리, 레지스터들, 하드 디스크, 착탈형 디스크, CD-ROM, 또는 당업계에 알려진 임의의 다른 형태의 저장 매체에 상주할 수도 있다. 예시적인 저장 매체는, 프로세서가 저장 매체로부터 정보를 판독하고, 저장 매체에 정보를 기입할 수 있도록 프로세서에 커플링된다. 대안적으로, 저장 매체는 프로세서에 통합될 수도 있다.

[0038] 따라서, 본 발명의 일 실시예는, TGV들을 사용하는 클래스 기판 상의 L-C 회로들에 대한 방법을 구현하는 컴퓨터 판독가능 매체들을 포함할 수 있다. 따라서, 본 발명은 설명된 예들로 제한되지 않으며, 본 명세서에 설명된 기능을 수행하기 위한 임의의 수단은 본 발명의 실시예들에 포함된다. 부가적인 양상들은, 본 발명의 일부를 형성하고 그 전체가 본 명세서에 명백히 포함되는 첨부된 부록 A에 기재된다.

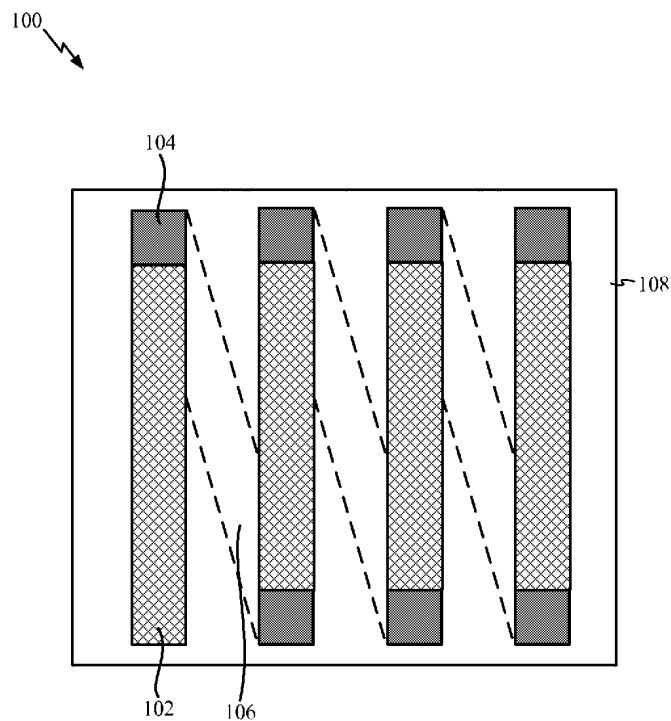
[0039] 도 9는, 본 발명의 실시예가 유리하게 이용될 수도 있는 예시적인 무선 통신 시스템(900)을 도시한다. 예시의 목적들을 위해, 도 9는 3개의 원격 유닛들(920, 930, 및 950) 및 2개의 기지국들(940)을 도시한다. 도 9에서, 원격 유닛(920)은 모바일 전화로서 도시되고, 원격 유닛(930)은 휴대용 컴퓨터로서 도시되며, 원격 유닛(950)은 무선 로컬 루프 시스템 내의 고정 위치 원격 유닛으로서 도시된다. 예를 들어, 원격 유닛들은, 모바일 전화들, 핸드-헬드 개인용 통신 시스템(PCS) 유닛들, 개인 휴대 정보 단말들과 같은 휴대용 데이터 유닛들, GPS 인에이블된 디바이스들, 내비게이션 디바이스들, 셋톱 박스들, 뮤직 플레이어들, 비디오 플레이어들, 엔터테인먼트 유닛들, 겸침 장비와 같은 고정 위치 데이터 유닛들, 또는 데이터 또는 컴퓨터 명령들을 저장하거나 리트리브하는 임의의 다른 디바이스, 또는 이들의 임의의 결합일 수도 있다. 도 9가 본 발명의 교시들에 따른 원격 유닛들을 도시하지만, 본 발명은 이들 예시적인 도시된 유닛들로 제한되지 않는다. 본 발명의 실시예들은, 테스트 및 특성화를 위해 메모리 및 온-칩 회로를 포함하는 활성 집적 회로를 포함하는 임의의 디바이스에 적절하게 이용될 수도 있다.

[0040] 전술한 기재된 디바이스들 및 방법들은, 컴퓨터 판독가능 매체들 상에 저장된 GDSII 및 GERBER 컴퓨터 파일들로 통상적으로 설계될 수 있고, 이들로 구성될 수 있다. 이들 파일들은, 이들 파일들을 기초로 디바이스들을 제조하는 제조 핸들러들에 차례로 제공된다. 결과적인 제조물들은 반도체 웨이퍼들이며, 그 후, 그 웨이퍼들은 반도체 다이로 절단되고 반도체 칩으로 패키징된다. 그 후, 칩들은 상술된 디바이스들에서 이용된다.

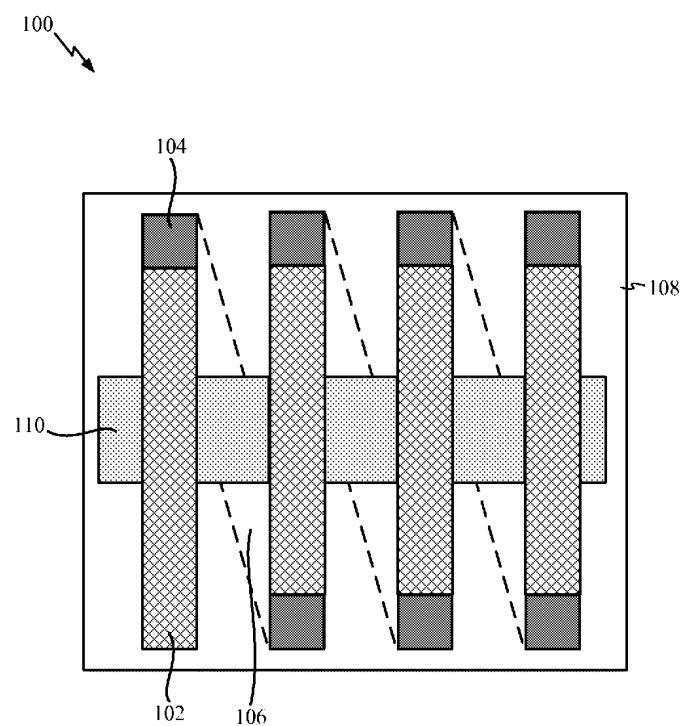
[0041] 전술한 개시는 본 발명의 예시적인 실시예들을 나타내지만, 다양한 변화들 및 변형들이 첨부된 청구항들에 의해 정의된 바와 같은 본 발명의 범위를 벗어나지 않으면서 본 명세서에서 행해질 수 있음을 유의해야 한다. 본 명세서에 설명된 본 발명의 실시예들에 따른 방법 청구항들의 기능들, 단계들 및/또는 동작들이 임의의 특정한 순서로 수행될 필요는 없다. 또한, 본 발명의 엘리먼트들이 단수로 설명되거나 청구될 수도 있지만, 단수로의 제한이 명시적으로 언급되지 않는 한 복수가 고려된다.

도면

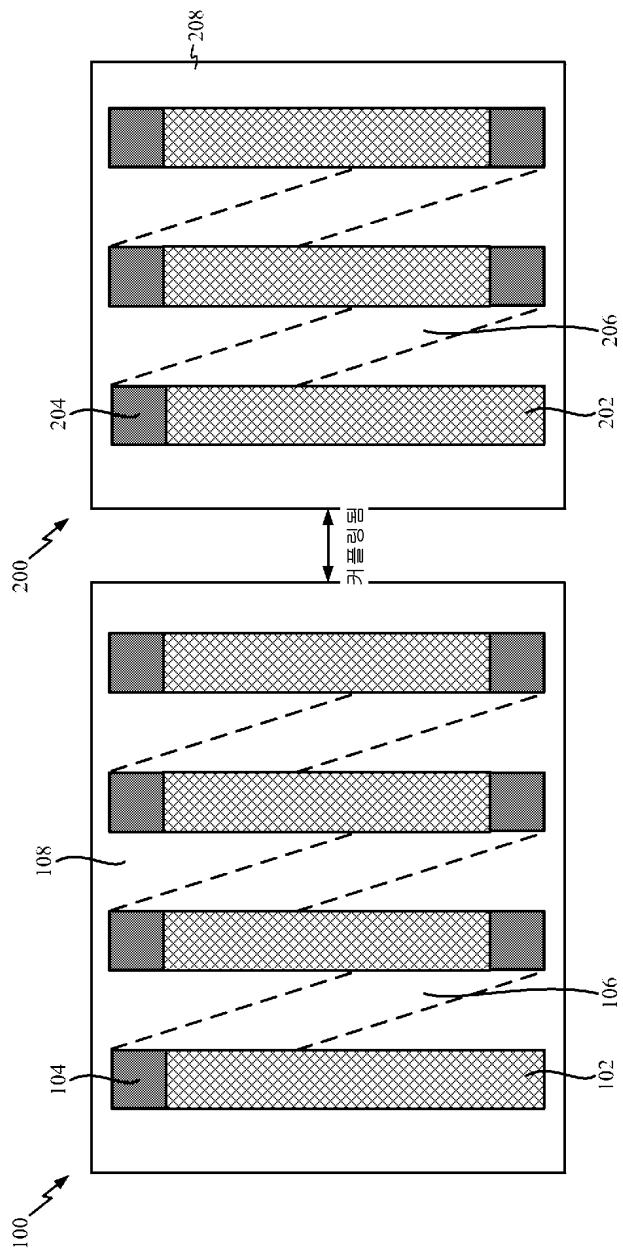
도면 1a



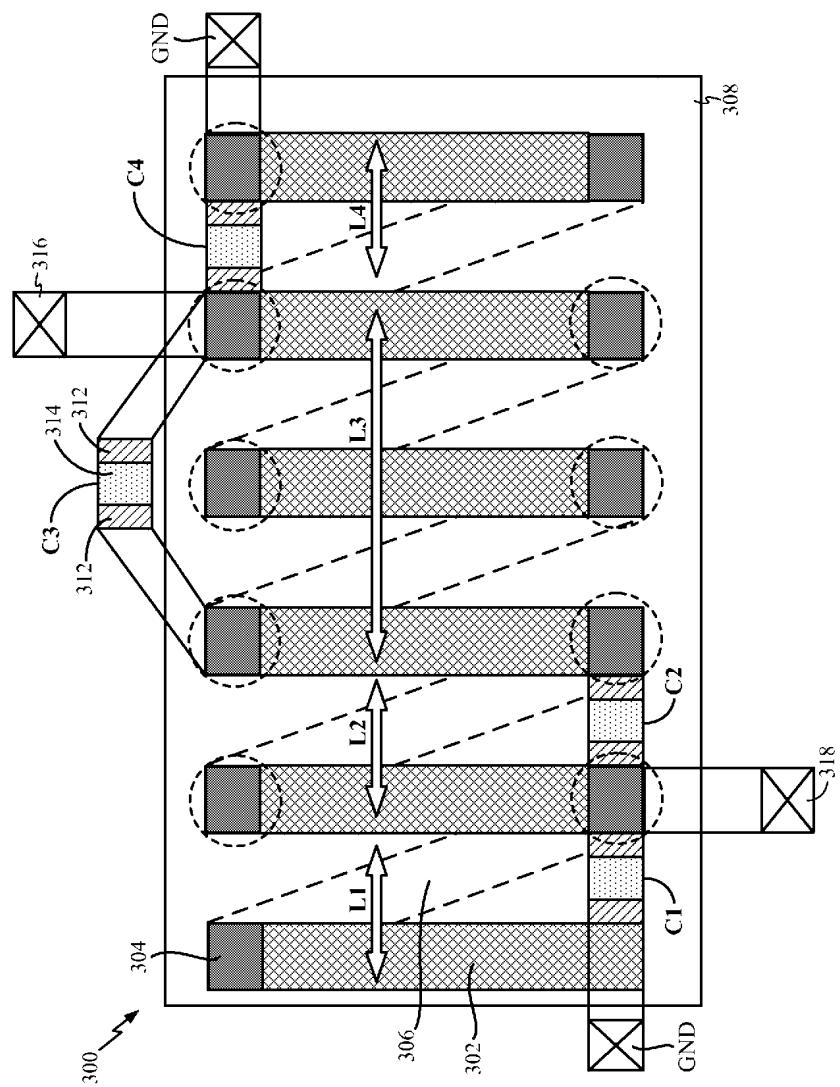
도면 1b



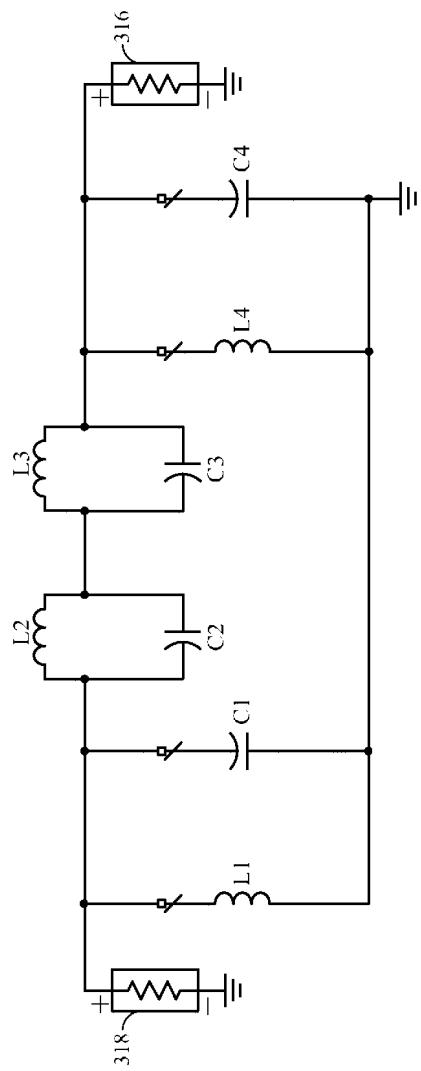
도면2



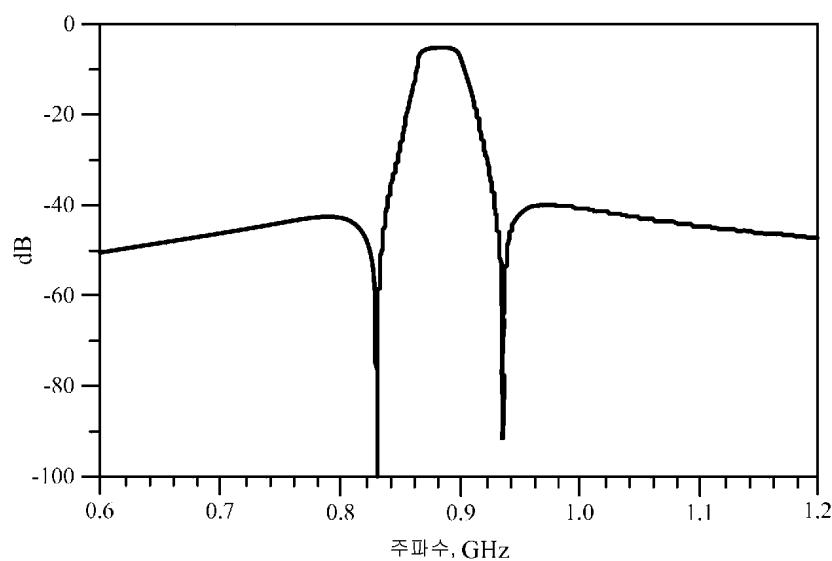
도면3a



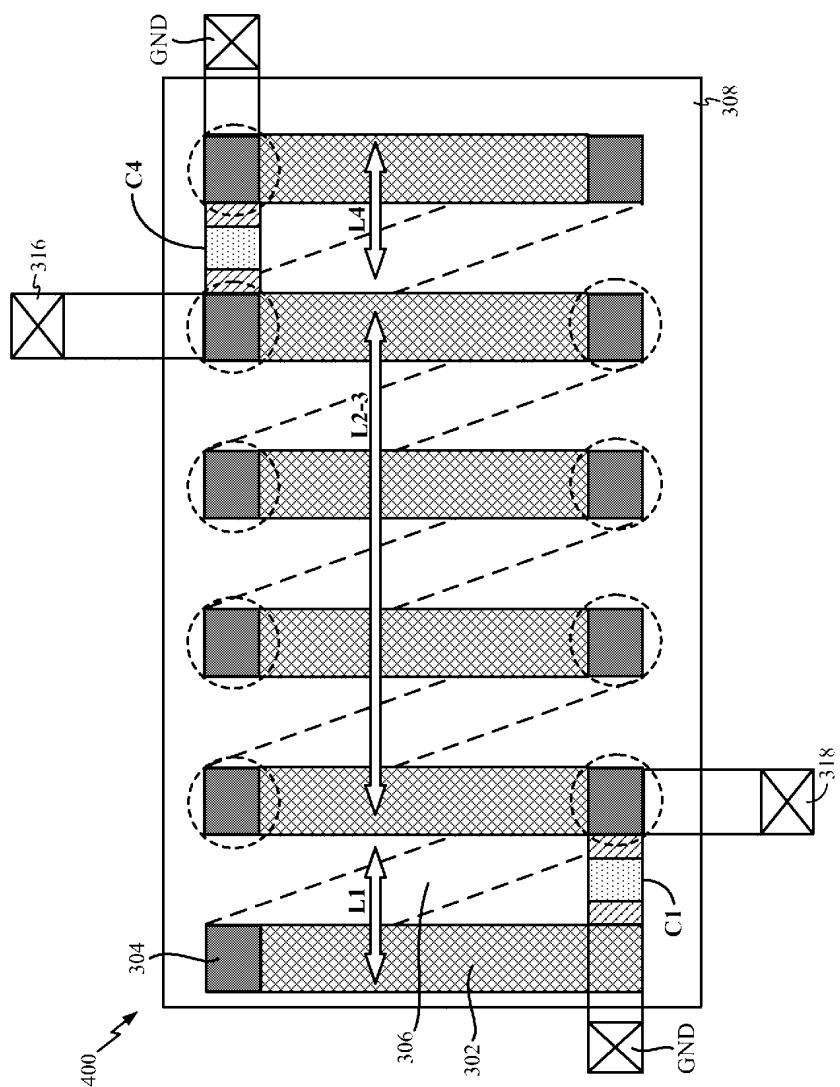
도면3b



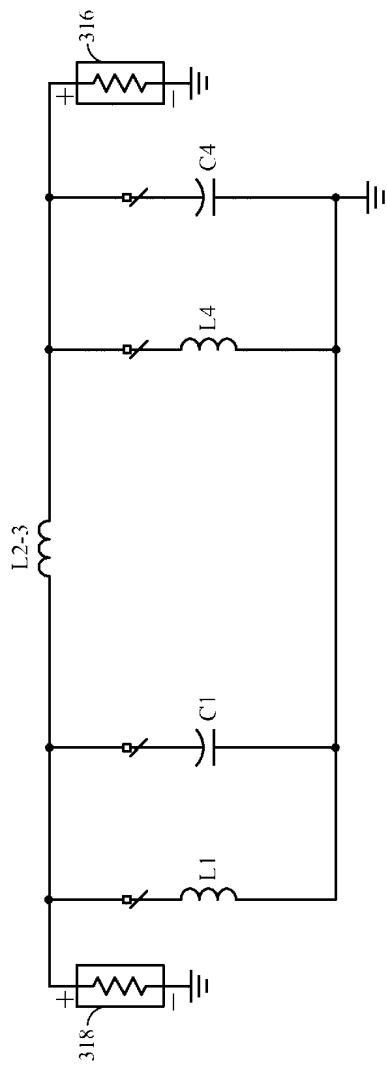
도면3c



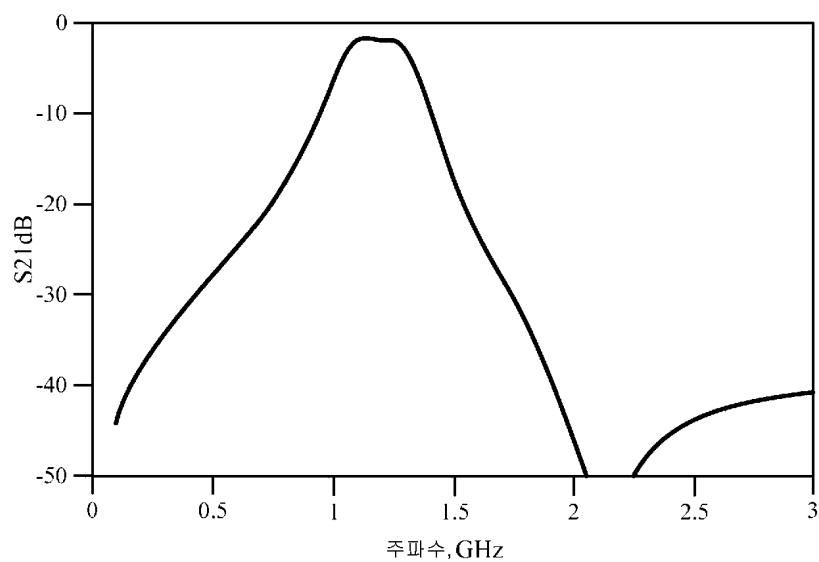
도면4a



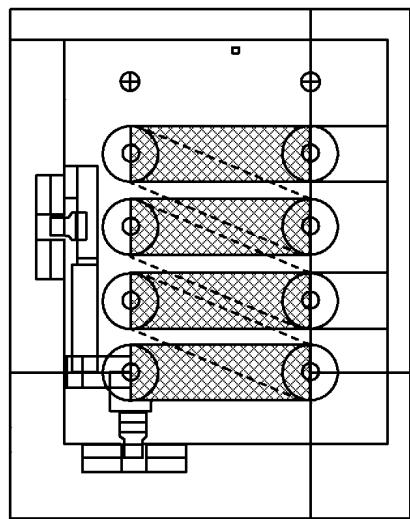
도면4b



도면4c

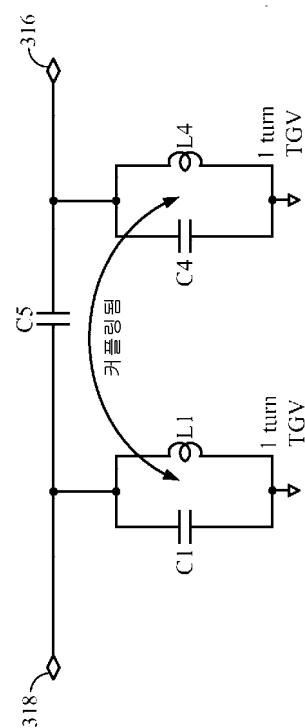


도면5a

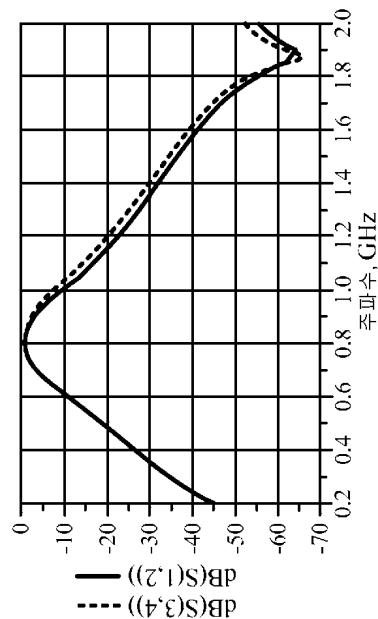


500

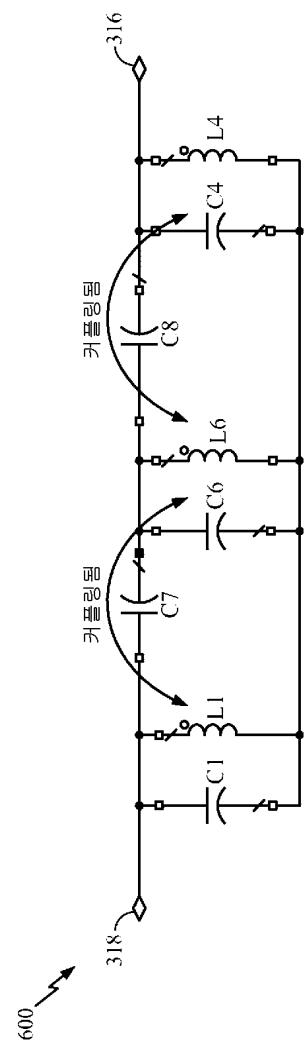
도면5b



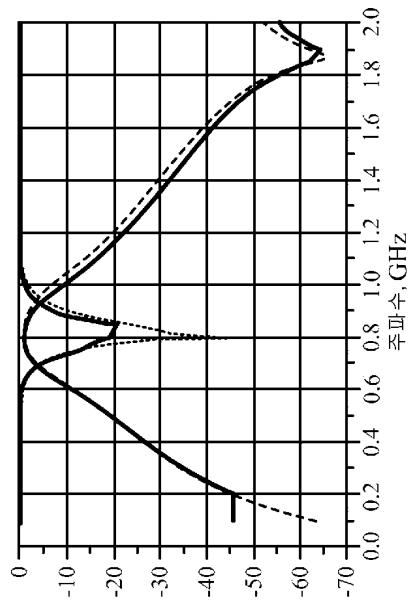
도면5c



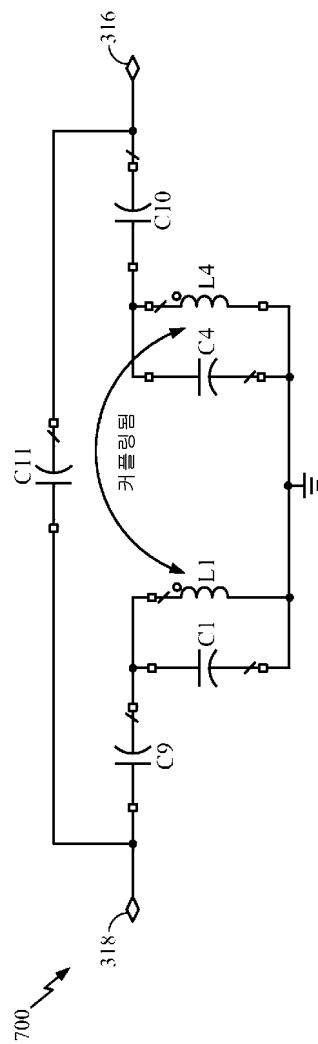
도면6a



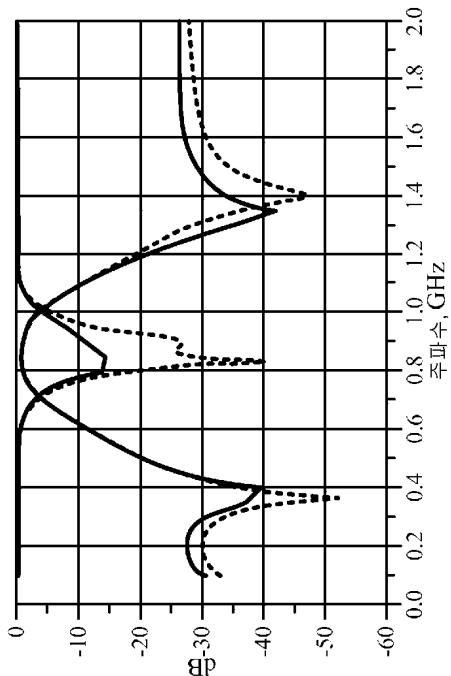
도면6b



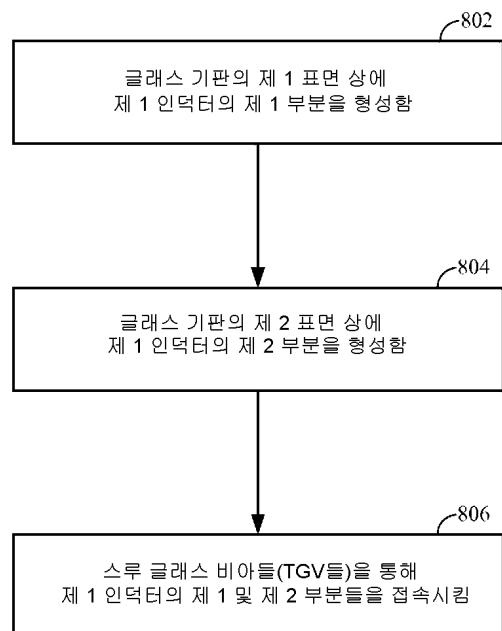
도면7a



도면7b



도면8



도면9

