

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2004-501487

(P2004-501487A)

(43) 公表日 平成16年1月15日(2004.1.15)

(51) Int.C1.⁷

HO5B 39/02
HO3F 1/34
HO3G 3/10
// HO2M 7/48

F 1

HO5B 39/02
HO3F 1/34
HO3G 3/10
HO2M 7/48

テーマコード(参考)

3KO73
5HO07
5JO90
5J100

審査請求 有 予備審査請求 有 (全 49 頁)

(21) 出願番号 特願2001-586549 (P2001-586549)
(86) (22) 出願日 平成13年5月22日 (2001.5.22)
(85) 翻訳文提出日 平成14年11月22日 (2002.11.22)
(86) 國際出願番号 PCT/US2001/016392
(87) 國際公開番号 WO2001/091522
(87) 國際公開日 平成13年11月29日 (2001.11.29)
(31) 優先権主張番号 09/575,960
(32) 優先日 平成12年5月23日 (2000.5.23)
(33) 優先権主張國 米国(US)
(81) 指定国 EP(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), JP

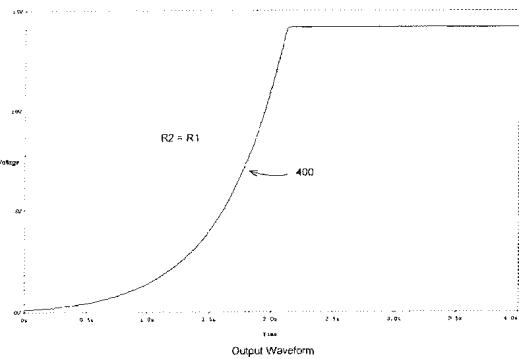
(71) 出願人 500575824
ハネウェル・インターナショナル・インコ
ーポレーテッド
アメリカ合衆国ニュージャージー州O79
62, モーリスタウン, コロンビア・ロー
ド 101
(74) 代理人 100089705
弁理士 杜本 一夫
(74) 代理人 100076691
弁理士 増井 忠式
(74) 代理人 100075270
弁理士 小林 泰
(74) 代理人 100080137
弁理士 千葉 昭男

最終頁に続く

(54) 【発明の名称】 プログラム可能電力曲線および波発生器用の方法および装置

(57) 【要約】

プログラム可能電力曲線および傾斜を発生するためのプログラム可能制御回路が開示されている。回路は、正帰還と負帰還を有する増幅器を含む。正帰還がタイム・ラグ構成要素を含み、負帰還が利得構成要素を含む。回路出力は、構成要素値および/または入力信号を変えることによって簡単にプログラム可能である。一実施形態では、制御回路の出力波形の変化率を修正することができる。別の実施形態では、回路が、負荷に供給される開始電力を制御する。さらに別の実施形態では、回路が波形発生器である。



【特許請求の範囲】**【請求項 1】**

電圧入力および電圧出力を有する増幅器と、
前記電圧入力および前記電圧出力に電気接続する負帰還と、
前記電圧入力および前記電圧出力に電気接続する正帰還と
を備えるプログラム可能制御回路。

【請求項 2】

前記負帰還が、電気接続状態の抵抗器 (R1) および抵抗器 (R2) を備える請求項 1 に記載の回路。

【請求項 3】

前記抵抗器 (R1) と前記抵抗器 (R2) が実質的に等しい値である請求項 2 に記載の回路。

【請求項 4】

さらに、負荷に結合されたセンサを備え、前記センサが負荷の物理変数を監視する請求項 1 に記載の回路。

【請求項 5】

前記正帰還が、電気接続状態の抵抗器 (R) およびコンデンサ (C) を備える請求項 2 に記載の回路。

【請求項 6】

前記抵抗器の少なくとも 1 つがデジタル電位差計を備える請求項 5 に記載の回路。

【請求項 7】

前記負帰還が少なくとも 1 つの論理ダイオードを備える請求項 1 に記載の回路。

【請求項 8】

前記負帰還が少なくとも 1 つのツエナー・ダイオードを備える請求項 7 に記載の回路。

【請求項 9】

前記抵抗器 (R2) が分圧器を備える請求項 2 に記載の回路。

【請求項 10】

少なくとも 1 つの検出器入力および 1 つの検出器出力を有し、前記検出器入力が前記電圧出力に結合されているしきい値検出器と、

前記検出器出力に結合されたパルス発生器と、

パルスを受け取るように前記パルス発生器に結合された第 1 のスイッチと、
をさらに備える請求項 1 に記載の回路。

【請求項 11】

第 1 および第 2 の出カリードと入カリードとを有するフリップフロップを備え、

前記入カリードが前記パルス発生器に結合され、さらに、

前記電圧入力で電圧を受け取るように前記フリップフロップの第 1 の出カリードに結合された第 2 のスイッチと、

前記電圧入力で逆の極性の電圧を受け取るように前記フリップフロップの第 2 の出カリードに結合された第 3 のスイッチと、

をさらに備える請求項 10 に記載の回路。

【請求項 12】

ソフトスタート回路においてプログラム可能電力曲線を発生するための方法であって、
入力端子および出力端子を有する増幅器を提供するステップと、

発散出力波形を発生するように前記増幅器を構成するステップと、

前記入力端子に電位を印加するステップと、

負荷の電源に前記出力端子を結合するステップと

を含む方法。

【請求項 13】

前記構成ステップが、

前記入力端子と出力端子の間に正帰還を接続するステップと、

10

20

30

40

50

前記入力端子と出力端子の間に負帰還を接続するステップと、
を含む請求項 1 2 に記載の方法。

【請求項 1 4】

前記印加ステップが、電位の大きさを変えるステップを含む請求項 1 2 に記載の方法。

【請求項 1 5】

前記入力端子および負荷に感知デバイスを結合するステップであって、負荷が電流感知特性を有するステップと、

電流感知特性に対応して前記感知デバイスでデータを受け取るステップと、
データに応答して前記入力端子への電位を制御するステップと
を含む請求項 1 2 に記載の方法。

10

【請求項 1 6】

データを受け取る前記ステップが温度を含む請求項 1 5 に記載の方法。

【請求項 1 7】

正帰還への前記接続が、電気接続状態の抵抗器およびコンデンサを備える請求項 1 3 に記載の方法。

【請求項 1 8】

負帰還への前記接続が、電気接続状態の第 1 の抵抗器 (R 1) および第 2 の抵抗器 (R 2)
) を備える請求項 1 3 に記載の方法。

【請求項 1 9】

さらに、前記発散出力波形の電圧変化率の増加に応答して、前記第 1 および第 2 の抵抗器
の値を修正するステップを含む請求項 1 8 に記載の方法。

【請求項 2 0】

周期波形を発生するためのプログラム可能回路であって、
電圧入力、電圧出力、負帰還、および正帰還を有する増幅器であって、前記負帰還と正帰
還が前記電圧入力と前記電圧出力の間で電気接続される、増幅器と、
前記演算増幅器に接続された少なくとも 1 つの検出器入力端子、および 1 つの検出器出力
端子を有するしきい値検出器と、
前記検出器出力端子に接続されたパルス発生器と、

前記パルス発生器からパルスを受け取るように結合されたスイッチと、
を備え、前記周期波形が前記電圧出力に現れるプログラム可能回路。

30

【請求項 2 1】

第 1 および第 2 の出力リードと 1 つの入力リードとを有するフリップフロップであって、
前記入力リードが前記パルス発生器と前記スイッチの間に結合されるフリップフロップと
、

前記第 1 の入力の極性と逆の極性を有する第 2 の電力入力と、
を備え、前記第 1 および第 2 の電力入力が、前記第 1 および第 2 のフリップフロップ出力
リードで第 1 および第 2 のスイッチを形成する請求項 2 0 に記載の周期波形を発生するた
めのプログラム可能回路。

【請求項 2 2】

プログラム可能電力曲線を発生するためのソフトスタート回路であって、
入力および出力を有する増幅器と、

前記入力と前記出力の間に結合された利得手段と、
前記入力と前記出力の間に結合されたタイム・ラグ手段と
を備えるソフトスタート回路。

【請求項 2 3】

前記電力曲線が発散波形である、請求項 2 2 に記載のソフトスタート回路。

【請求項 2 4】

前記電力曲線が線形傾斜である、請求項 2 2 に記載のソフトスタート回路。

【請求項 2 5】

前記利得手段が負帰還を備える、請求項 2 2 に記載のソフトスタート回路。

40

50

【請求項 2 6】

前記利得手段が、電気連絡状態で 2 つの抵抗器を有する負帰還を備える請求項 2 2 に記載のソフトスタート回路。

【請求項 2 7】

前記利得手段が、電気連絡状態で 2 つの実質的に等しい抵抗器を有する負帰還を備える請求項 2 4 に記載のソフトスタート回路。

【請求項 2 8】

前記利得手段が少なくとも 1 つのダイオードを備える請求項 2 4 に記載のソフトスタート回路。

【請求項 2 9】

前記タイム・ラグ手段が、電気連絡状態で抵抗器およびコンデンサを備える請求項 2 2 に記載のソフトスタート回路。

【発明の詳細な説明】**【0 0 0 1】****(発明の分野)**

本発明は、一般に、プログラム可能回路に関し、より詳細には、プログラム可能電力曲線、傾斜、および波形を発生するための回路に関する。

【0 0 0 2】**(発明の背景)**

蛍光灯や白熱灯など様々な形態のランプが、少なくとも 1 つの壊れやすいフィラメントを含む。ランプ・フィラメントおよび他の動的負荷が、例えば温度の関数として変化するインピーダンスを示す（すなわち、電流誘導加熱によりフィラメントの温度が上昇するとき、インピーダンスが増加する）。電力がランプに供給されるとき、フィラメントは通常低温であり、抵抗値が低い。電力投入時、初期電流が、通常の動作電流の 10 倍～20 倍になる可能性がある。低温電流サージが反復されると、フィラメントが劣化し、ランプの早期故障をもたらす。

【0 0 0 3】

高い初期電流を、ソフトスタート回路を用いて制御することができる。ソフトスタート回路を使用して、電力が動的負荷に印加される割合を制御する。一般に、負荷に対して電力を滑らかに増加させることが望ましい。したがって、ランプへの電力印加の割合を制御することによって、よりゆっくりとした割合でフィラメントが加熱され、フィラメント損傷のリスクを低減する。

【0 0 0 4】

1 つのソフトスタート技法は、動作していないときに動的負荷に比較的小さな連続電流を提供する「トリクル電流」である。電流の連続的な流れが、負荷を温かく保ち、インピーダンスを高く保つ。全電力が突然印加されるとき、サージ電流が低減される。トリクル電流システムは、単純であるが、外部電源またはシーケンス電源を必要とし、サージ電流をなくさず、単に減少させるだけである。さらに、この技法を実施するのに必要な電流の連続的な供給は、コストがかかり、効率的でない場合がある。

【0 0 0 5】

サージ電流効果を低減するための別の技法は、サーミスタまたは他の温度依存抵抗によるものである。電力がはじめに印加されると、電流がサーミスタを介して流れ、急速加熱および高い抵抗を生成する。サーミスタが加熱されると、抵抗値が安定し、動作電流が達成される。サーミスタは頑丈であり、比較的安く、しかしその挙動は予測が難しい。サーミスタはまた、通常動作中に大量の電力を発散し、これはその抵抗値に影響を及ぼす可能性がある。

【0 0 0 6】

また、直列インダクタが、大きな電流を必要とするいくつかの適用例でサージ電流を制限することができる。誘導チョークは、レンツの法則に従う磁気構成要素である。電力投入時、インダクタによって生成される磁場が、初期電流を減少させ、負荷に対する突然のサ

10

20

30

40

50

ージ電流を低減させる。多くの環境で、強い磁場の追加が望ましくない場合がある。さらに、誘導チョークは、大きく、重く、通常動作中に電力を発散する傾向がある。

【0007】

負荷に結合された小さなセンス抵抗器を含む電流調整システムが、さらなる別のソフトスタート技法である。抵抗器の両端間の電圧が、負荷に供給される電力を制御するための帰還を提供する。そのようなシステムは、完全に電源投入される前に、通常は約20～100ミリ秒の非常に短い制御を提供し、この期間は、大きな初期電流または特に感度の良い負荷を有する適用例に関して非常に短い場合がある。

【0008】

(発明の概要)

本発明は、少ない電子構成要素数でプログラム可能回路を提供することによって従来技術の問題を克服する。より詳細には、本発明は、ソフトスタート適用例で特に有用なプログラム可能電力曲線および傾斜発生器回路を提供する。

【0009】

一実施形態では、プログラム可能制御回路が、正帰還および負帰還を有する増幅器を備える。負帰還は回路の利得を備え、正帰還はタイム・ラグを備える。1つの例示実施形態では、負帰還が抵抗器(R1)および抵抗器(R2)を含む。タイム・ラグは、抵抗器(R)およびコンデンサ(C)を含む。制御回路は、負荷に結合された電源を効果的に制御し、高い初期サージ電流を減少させる。回路構成要素および入力信号を修正して、プログラム可能電力曲線を提供することができる。

【0010】

例示実施形態では、プログラム可能制御回路が、(R1)に対する(R2)の割合を増加させることによって線形傾斜出力を生成する。さらに、抵抗器(R1)を論理ダイオードおよび/またはツェナー・ダイオードで置き換えることにより、傾斜の線形性がさらに改善される。

【0011】

さらに別の実施形態では、電力投入時の固定入力電圧が、抵抗(R2)を2つの抵抗器(R2A)および(R2B)で置き換えることによって実現されて、分圧器を形成する。この技法は特に、電力投入時のソフトスタート機能に有用である。

【0012】

さらに別の実施形態では、負荷に結合されたセンサが、対象の変数を測定する。測定情報を使用して、制御回路に対する電圧入力を制御する。1つの特定の実施形態では、センサが、負荷の温度を測定する。負荷の温度が上昇するにつれて、制御回路に対する電圧が増加される。

【0013】

さらに別の実施形態では、周期モノポーラ波形発生器が、しきい値検出器、パルス発生器、およびスイッチを追加することによって実現される。3つ以上のスイッチ、フリップフロップ、および逆極性の別の入力信号を追加することによってバイポーラ波形を形成することもできる。

【0014】

本発明のこれらおよびその他の特徴、態様、および利点は、以下の説明、頭書の特許請求の範囲、および添付図面に関連してより良く理解されよう。

【0015】

(好ましい実施形態の詳細な説明)

以下の説明は、好ましい例示実施形態にすぎず、本発明の範囲、適用例、または構成を何ら制限することを意図するものではない。以下の説明は、本発明の好ましい実施形態を実施するための簡便な説明を与え、頭書の特許請求の範囲に記載した本発明の精神および範囲を逸脱することなく、好ましい実施形態で説明した要素の機能および構成に様々な変更を加えることができることを理解されたい。

【0016】

10

20

30

40

50

本発明の様々な態様による制御システムは、例えばランプなどの負荷に供給される電力を制御する。一実施形態では、制御システムは、特に、ランプ・フィラメントに損傷を与える可能性がある初期電流を制御するように構成されている。さらに、本発明の制御システムは、特に、例えば航空電子工学ディスプレイ、ラップトップ・コンピュータ、ビデオ・カメラ、現金自動預払機ディスプレイなど様々な適用例で使用される液晶ディスプレイ（LCD）にバックライトを当てるのに使用されるランプに適している。高い初期電流によって損傷または他の悪影響を受ける可能性がある任意の適切な適用例で、本発明の制御システムを使用することができることを当業者は理解されよう。

【0017】

図1を参照すると、本発明の様々な態様による制御システム100が、電源102から負荷104への電力の電流印加を制御する。一般に、負荷104は、開始時にサージ電流によって損傷を受ける可能性がある任意の電流感知負荷を表す。負荷のタイプによって電源102を決定することができることを当業者は理解されよう。例えば、電源102は、スイッチ電源（例えば、パルス幅調整器）および線形調整電源など、しかしそれに限定されない任意の制御可能電源であってよい。

【0018】

図2を参照すると、制御回路200は、負帰還204および正帰還206を有する増幅器202を含む。図示されるように、増幅器202は、741型オペアンプなど、しかしそれに限定されない従来の演算増幅器（「オペアンプ」）を備えることができる。

【0019】

1つの例示実施形態では、負帰還204が、抵抗器（R2）210と電気連絡する抵抗器（R1）208を備える。正帰還206は、実用的でありプログラム可能な標準RC（抵抗器214、コンデンサ212）ラグを備える。典型的には、増幅器は、動作するのにDC電力を必要とする。したがって、制御回路200への入力電圧は、一定であり、時間と共に変化しない。しかし、入力電圧は、出力を修正するように大きさを変えることができる。

【0020】

回路は、図3の例示ブロック図を参照すればより簡単に理解することができる。正帰還302は、ラグとして挙動し、回路の変化率304を変調するように設計することができる。回路の利得306は、負帰還308の構成要素の値を変更することによって変えることができる。

【0021】

図4を参照すると、図2に示される回路のサンプル出力波形が例示されている。この例では、抵抗器（R1）208の値が、抵抗器（R2）210の値と実質的に等しく設定され、コンデンサ212が完全に放電されていると仮定する。動作時、回路の入力に小さな電圧を印加すると、入力と大きさが等しく、しかし極性が逆の電圧出力が生じる。増幅器202の反転入力220および非反転入力222と同じ電位にしなければならないので、コンデンサ212に電荷が蓄積されていない。しかし、コンデンサ212は、出力電圧を抵抗値214で割った値に等しい充電電流で、抵抗器（R）214を介してほぼ同時に充電を開始する。コンデンサ212が充電されると、非反転入力222での電圧が、指數関数的に増加し始める。反転入力220での電圧は、非反転入力222での電圧を模倣する。この作用により、出力での電圧が増加し、これが、コンデンサ212への充電電流を増加させる。この動作は、電源への出力電圧を徐々に増加させ、制御回路の限界に達するまで続く。

【0022】

本発明の回路200の一実施形態では、（R2）は、（R1）と値がほぼ等しい。引き続き図4を参照すると、（R2）が（R1）にほぼ等しいとき、完全な動作電力になる前にかなりの期間が存在することが波形400から明らかである。さらに、（R2）が（R1）にほぼ等しい場合、発散指數関数が生じることが図4から明らかである。

【0023】

10

20

30

40

50

次に図5を参照すると、図2の回路の電圧出力波形が例示されている。電流充電コンデンサ212は、減少するのではなく、連続的に増加するので、波形500は発散する。非反転入力222での電圧が増加するので、反転入力220での電圧も増加する。コンデンサ212は、ほぼ同時に充電を開始し、電圧限界に達するまで増加し続ける。本発明の負帰還および正帰還204、206は、示された変化率で発散出力波形を生成する。

【0024】

図6は、従来技術增幅器からの信号を例示する。図5および6は、例示目的で時間および電圧に関して正規化されている。波形600によって表される従来技術回路は、1に等しい時刻に、電圧出力の急なジャンプを示す。実際、1に等しい時刻に、波形600はすでに、完全な動作電力の半分になっている。比較すると、この同じ時刻に、本発明の例示波形500は、電圧がわずかに高くなるにすぎず、6に等しい時刻の後まで半分の動作電力に到達しない。特に開始時に出力電圧の急激な増加を回避することが、負荷に対する損傷ストレスを減少させ、負荷の動作寿命を延ばす。

【0025】

本発明の発散波形の別の利点は、波形500と600を比較することによってさらに実証される。典型的には、指数関数出力波形（収束および発散）は滑らかな形状を保つ。2つの指数関数波形の相違点は、増加率にある。時間に対する電圧の変化（ dV/dt ）は、時間にわたって電圧が変化する割合である。図6を参照すると、（ dV/dt ）が、波形600の水平漸近線付近に例示されている。6.5に等しい時刻に、（ dV/dt ）は、約3単位の時間（すなわち3.5～6.5）をカバーしている。本発明の例示波形500は、垂直漸近線付近でわずか1/2単位の時間（すなわち6.0～6.5）というはるかに小さい（ dV/dt ）を有する。したがって、対象の間隔で、波形500の方が大きな電圧変化率を示す。本発明の出力波形は、電圧変化の急速な初期増加を回避し、負荷の電源に対して電圧を単調に増加させる。例えば図5の例示電力波形に対応して電力を徐々に増加させることにより、効率の良い電力の印加が生じる（すなわち、回路が「ウォーム・アップ」する時に電源が電力を印加する）。

【0026】

また、図5および6によって例示されている本発明の別の利点は、本発明によって達成可能な精密なタイミングである。再び波形600を参照すると、（ dV/dt ）が約3単位の時間をカバーしている。これは、従来技術回路の出力で生じる電圧の変化がこの3単位の時間内のどこかで生じることを意味する。他方、波形500は、約1/2単位の時間に等しいはるかに小さな（ dV/dt ）をカバーする。より小さな間隔が、波形500での電圧の時刻を特定する際に、より高レベルの精度を可能にする。

【0027】

本発明のさらに別の利点は、そのプログラム可能性である。制御回路200の電気構成要素の値を増加し、減少し、または修正し、かつ/または回路への入力信号を変更することによって、回路の性能をプログラミングすることができる。指定の環境での特定の負荷に関して、開始中の電圧の増加の指数関数性質が望ましくない場合がある。そのような適用例では、より低い変化率、または線形の電力曲線が必要になる場合がある。

【0028】

本発明の柔軟性を例示するために、図7に、抵抗器（R2）と（R1）を変えたときの結果として得られる出力波形を示す。基準として、（R2）が実質的に（R1）と等しいときの例示出力を示すために、波形400が波形700として写されている。（R1）に対する（R2）の割合が増加するにつれて、コンデンサ212が充電されるときに、反転入力220に対する制御回路200の出力での電圧が比較的一定になる。これは、コンデンサ212に、実質的に一定であり、コンデンサ212を線形に充電する電流を供給する。（R1）に対する（R2）の割合がさらに増加すると、例示出力波形702によって示されるように変化率がさらに増加する。（R1）に対する（R2）の割合が増加するにつれて、出力波形704、より詳細には図8の出力波形800が、回路200の出力のほぼ完全な線形性を示す。

10

20

30

40

50

【0029】

本発明の別の実施形態では、(R1)を1つまたは複数の論理ダイオードで置き換える。ここで図9を参照すると、制御回路900が、負帰還904での2つのダイオード902と、正帰還908でのRCラグ906とを備える。この実施形態では、ダイオード902は、平行に、しかし逆向きに接続され、それによりバイポーラ動作を可能にする。したがって、出力は正または負の方向に進むことができる。ダイオード構成により、抵抗器(R)の両端間の電圧を一定にすことができ、これは、一定の電流をコンデンサ(C)に供給する。ここで、コンデンサ(C)は、指数関数ではなく線形に充電されている。ダイオード902の両端間の電圧降下は、電流の増加と共に対数的に増加し、温度の上昇と共に線形に減少する。電流および温度の効果は、ごくわずかな、しかし顕著な変化をもたらす。したがって、入力電圧および周囲温度が、システム900の従属変数である。

【0030】

出力波形(図示せず)は、入力信号および/または(R)および(C)の値を変更することによって、より具体的にはiをコンデンサ(C)への電流として公式($dV/dt = i/C$)に従って、傾斜(例えば、単調に増加する線形傾斜)の勾配を制御するようにプログラミングすることができる。当業者は、コンデンサ公式を容易に認識し、本発明の固有のプログラム可能性を理解されよう。例えば、(R)(または回路内の任意の抵抗器)が、デジタル抵抗器またはデジタル電位差計を備えることができる。電位差計は、例えばデジタル・ハードウェア(例えばチップ)および/またはソフトウェア(例えばコンピュータ・プログラム)によって制御することができる。

【0031】

本発明の別の実施形態である図10では、負帰還1006が、1つまたは複数のツェナー・ダイオード1002と、同数の論理ダイオード1004とを備え、正帰還1008がRCラグ1010を備える。論理ダイオード1004は、バイポーラ動作をするように、各ツェナー・ダイオード1002に直列に配置される。この構成は、ツェナー・ダイオードが、逆向きに、論理ダイオードと同様に挙動するのを防止する。(R1)を、ツェナー・ダイオード1002と論理ダイオード1004の組合せで置き換えることにより、抵抗器(R)の両端間の電圧を一定に保つ。コンデンサ(C)への電流も一定であり、したがってコンデンサ(C)が線形に充電される。例示システム900と異なり、図10のツェナー・ダイオード構成は、電圧依存でも温度依存でもない。ツェナー・ダイオード1002の電圧は、ダイオード1004の電圧の変化に比べて大きいので、この変化は回路1000によって気付かれない。ツェナー・ダイオード1002は、例えば、論理ダイオード1004を補完する温度係数を有することによって温度不变を達成するように選択される。

【0032】

図11は、分圧器回路を備える本発明のさらに別の実施形態を例示する。回路1100内で、抵抗器(R2)が抵抗器(R2A)1102および(R2B)1104によって置き換えられている。抵抗器1102および1104は、分圧器を形成するように電気的に接続される。この実施形態は、特に、電源投入時のワンタイム・ソフトスタート機能に適しており、次いで、電力が再び印加されるときにのみ繰り返される。さらに、この実施形態は、増幅器など他の回路に電力供給するのに必要な既存の電源を利用する。

【0033】

負荷の物理変数は、負荷が受け入れることができる電流の量に直接影響を与える場合がある。例えば、飛行機コックピットのディスプレイ・システムで使用されるランプ・フィラメントは、飛行機が飛行している場所によって激しい温度変化を受ける可能性がある。より暖かい気候では、ランプ・フィラメントは、より短時間、より高い電流に耐えることができ、通常は、完全な動作電流に急速に導かれる。しかし、より寒い気候では、低温のランプ・フィラメントは、よりゆっくりとした電流の印加を必要とし、電流が突然印加される場合に損傷を受けやすい。

【0034】

図12を参照すると、本発明の別の実施形態は、負荷の温度を監視するためのセンサ・デ

10

20

30

40

50

バイスを含む。制御システム 1204 は、電源 1206 から負荷 1202 への電力の印加を制御する。完全な動作電流を供給するのに最適な割合を求めることが有利である（例えば負荷が適切に「ウォーム・アップされる」とき）。センサ 1200 は、負荷 1202 に適切に結合されて、負荷からの定期的な温度読み取りを受け取る。温度情報は、センサ 1200 から制御 1204 の電圧入力に伝送される。電圧入力は、負荷 1202 の温度の増加に関して増加される。したがって、負荷温度増加が示されるとき、より多くの電力を安全に供給することができ、電圧入力はそれに応じて調節される。この例示構成は、例えば、厳しい低温気候での負荷損傷を低減するのに必要とされる、より低い変化率を可能にする。負荷に供給される電力の量に影響を及ぼす可能性がある同様の物理変数（例えば、湿度、光、pH、圧力、利用可能な電力）は、監視することができ、本発明の範囲内に含まれるよう意図されていることを当業者は理解されよう。

10

【0035】

本発明の制御回路のさらなる実施形態は、特定のタイプの負荷を試験するために使用することができ、しかしそれに限定されない。前述したように、正帰還と負帰還の独特的な組合せが発散波形を発生する。本発明の発散波形は、パルス・パターンで再現することができる。次に、図 13 を参照すると、モノポーラ周期波形発生器 1300 が本発明に従って開示されている。この実施形態では、正帰還と負帰還の両方を有する図 2 の回路構成が、しきい値検出器 1302、パルス発生器 1304、およびスイッチ 1306 に結合されている。当業者は、回路の機能をすぐに認識されよう。

【0036】

いくつかの適用例に関して、正負両方のパルスを発生することが望ましい。図 13 の実施形態は、バイポーラ周期波形を発生するように機能強化することができる。図 13 の例示構成要素に加えて、図 14 の回路 1400 は、フリップフロップ 1402 と、第 2 の電源（一般に、図 14 で「入力（+）および入力（-）」と示す）と、少なくとも 2 つの追加のスイッチ 1404 および 1406 とを備える。追加のスイッチ 1404 および 1406 はそれぞれ、互いに逆の極性の入力電圧信号を受け取る。

【0037】

本発明を、好ましい実施形態に連して上述してきた。しかし、この開示を読んだ当業者は、本発明の範囲を逸脱することなく好ましい実施形態に変更および修正を加えることができることを理解されよう。これらおよびその他の変更または修正は、頭書の特許請求の範囲で表した本発明の範囲内に含まれるように意図されている。

【図面の簡単な説明】

【図 1】

本発明による制御システムをブロック形式で示す図である。

【図 2】

本発明による例示プログラム可能回路図である。

【図 3】

ブロック形式で図 2 を示す図である。

【図 4】

(R2) = (R1) である、本発明による例示プログラム可能回路の出力波形を示す図である。

【図 5】

本発明による例示プログラム可能回路の発散出力波形での (dV/dt) を示す図である。

【図 6】

従来技術の収束出力波形での (dV/dt) を示す図である。

【図 7】

(R1) に対する (R2) の割合が増加された、本発明による例示プログラム可能回路の出力波形を示す図である。

【図 8】

20

30

40

50

(R2) >> (R1) である、本発明による例示プログラム可能回路の出力波形を示す図である。

【図9】

(R1) が論理ダイオードを備える、本発明による一実施形態を示す図である。

【図10】

(R1) がツェナー・ダイオードを備える、本発明による別の実施形態を示す図である。

【図11】

(R2) が分圧器を備える、本発明による別の実施形態を示す図である。

【図12】

本発明による制御システムのセンサ実施形態をブロック形式で示す図である。

10

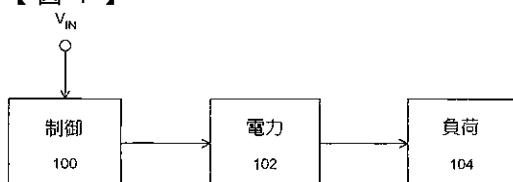
【図13】

本発明の別の実施形態による周期モノポーラ波形発生器を示す図である。

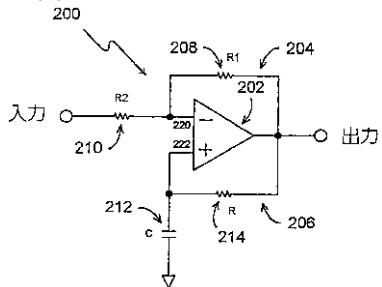
【図14】

本発明の別の実施形態による周期バイポーラ波形発生器を示す図である。

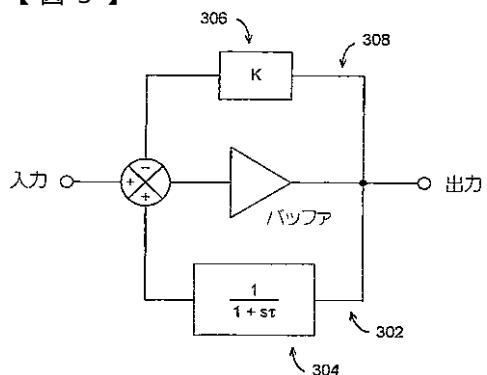
【図1】



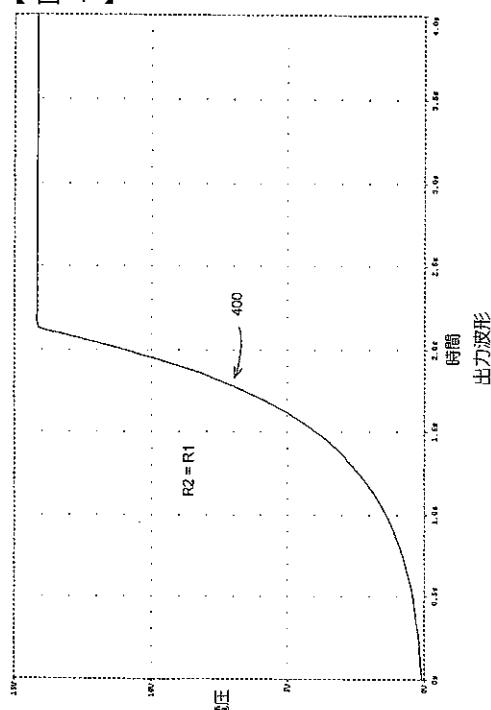
【図2】



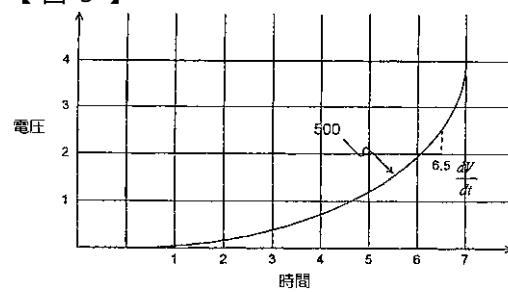
【図3】



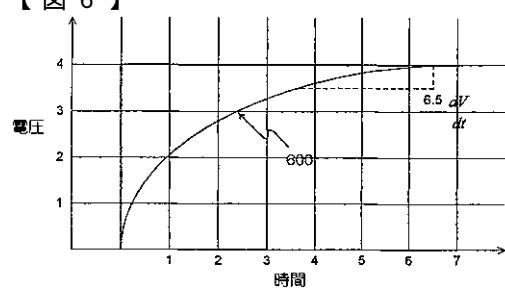
【図4】



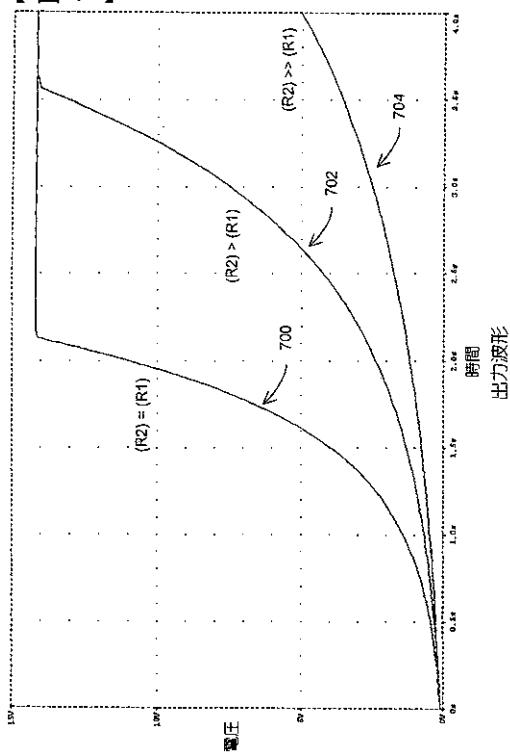
【図5】



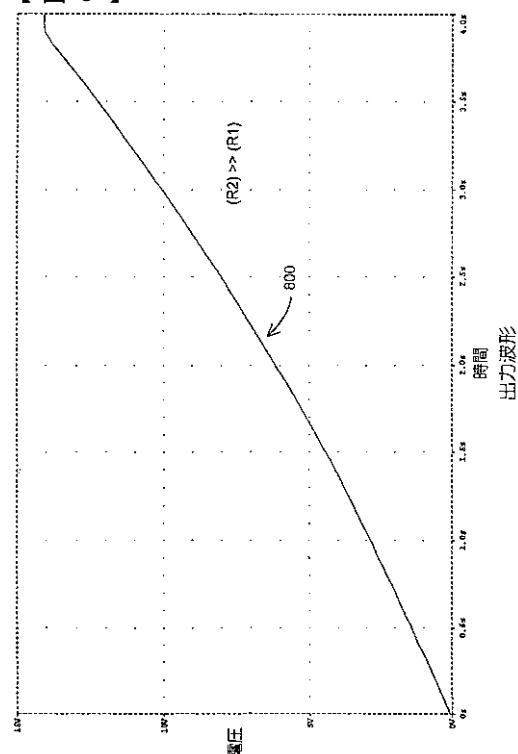
【図6】

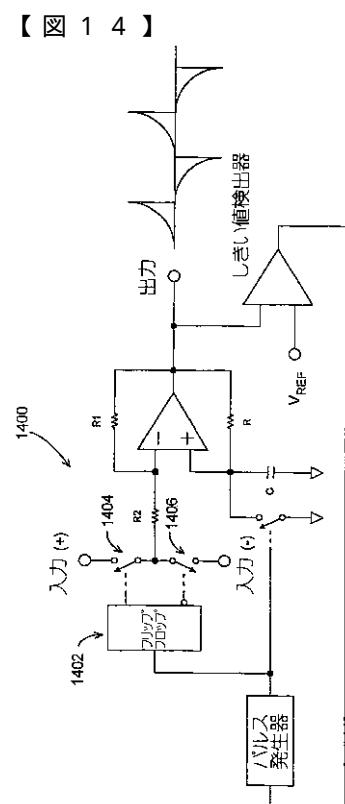
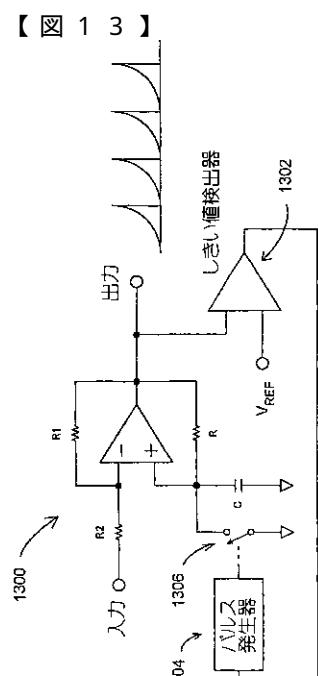
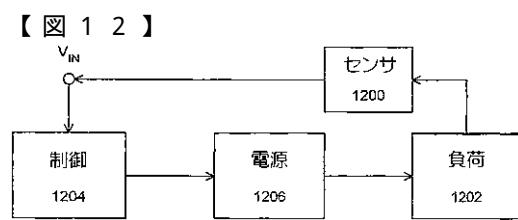
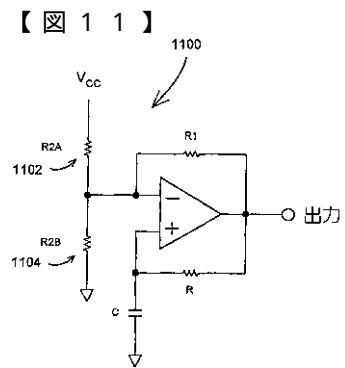
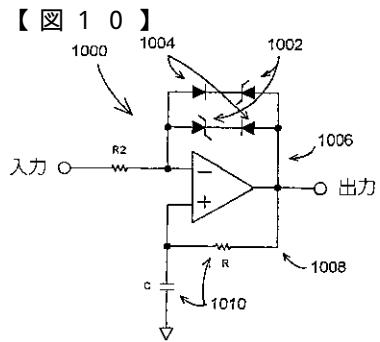
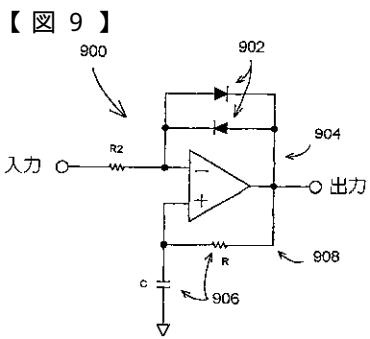


【図7】



【図8】





【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau(43) International Publication Date
29 November 2001 (29.11.2001)

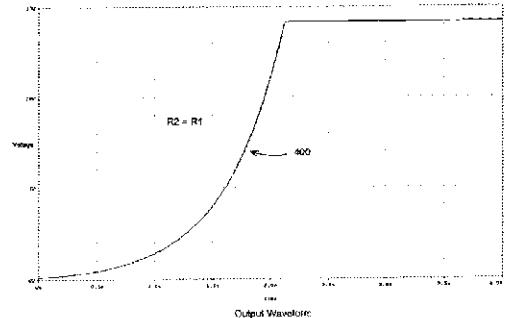
PCT

(10) International Publication Number
WO 01/91522 A2

- (51) International Patent Classification⁷: **H05B 39/02** (74) Agents: CRISS, Roger, H. et al., Honeywell International Inc., 101 Columbia Avenue, P.O. Box 2243, Morristown, NJ 07960 (US).
- (21) International Application Number: PCT/US01/16392 (81) Designated State (national): JP.
- (22) International Filing Date: 22 May 2001 (22.05.2001) (84) Designated States (regional): European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).
- (25) Filing Language: English (Published: — without international search report and to be republished upon receipt of that report)
- (26) Publication Language: English
- (30) Priority Data: 09/575,960 23 May 2000 (23.05.2000) US
- (71) Applicant: HONEYWELL INTERNATIONAL INC. (US/US); 101 Columbia Avenue, P.O. Box 2243, Morristown, NJ 07960 (US).
- (72) Inventor: FELDMAN, Alan, S.; 6 East Echo Lane, Phoenix, AZ 85020 (US).
- For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.*



(54) Title: METHOD AND APPARATUS FOR PROGRAMMABLE POWER CURVE AND WAVE GENERATOR



WO 01/91522 A2

- (57) Abstract: A programmable control circuit is disclosed for generating a programmable power curve and ramp. The circuit includes an amplifier having both positive and negative feedback. The positive feedback including a time lag component and the negative feedback including a gain component. The circuit output is easily programmable by varying the component values and/or the input signal. In one embodiment, the rate of change of the control circuit's output waveform may be modified. In another embodiment, the circuit controls the start up power supplied to a load. In yet another embodiment, the circuit is a waveform generator.

WO 01/91522

PCT/US01/16392

Title: METHOD AND APPARATUS FOR PROGRAMMABLE POWER CURVE AND WAVE GENERATOR

Field of the Invention

The present invention relates generally to a programmable circuit and, more particularly to a circuit for generating a programmable power curve, ramp and waveform.

5

Background of the Invention

Various forms of lamps, such as fluorescent and incandescent, include at least one fragile filament. Lamp filaments and other dynamic loads exhibit impedance that varies, for example, as a function of temperature (i.e., as the 10 temperature of the filament increases due to current-induced heating, the impedance increases). When power is supplied to the lamp, the filament is usually cold and the resistance is low. At power-up, the initial current can be as high as ten to twenty times greater than the normal operating current. Repeated cold-current surges will degrade the filament and result in premature failure of the 15 lamp.

The high initial current can be controlled with a soft-start circuit. Soft-start circuits are used to control the rate at which power is applied to the dynamic load. Generally, it is desirable to increase the power to the load in a smooth manner. Thus, controlling the rate of power application to the lamp results in heating the 20 filaments at a slower rate and reduces the risk of filament damage.

One soft-start technique is a "trickle current" which provides a relatively small, continuous current to the dynamic load when it is not operating. The continuous flow of current keeps the load warm and the impedance high. When full power is suddenly applied, the surge current is reduced. The trickle current 25 system, while simplistic, does require extraneous or sequenced power supplies and does not eliminate the surge current, only reduces it. Further, the continuous supply of current required to implement this technique can be costly and inefficient.

WO 01/91522

PCT/US01/16392

Another technique for reducing the surge current effect is through a thermistor or other temperature dependent resistance. When power is initially applied, the current flows through the thermistor producing rapid heating and high resistance. As the thermistor heats up, the resistance stabilizes and the operating current is achieved. A thermistor is rugged and relatively inexpensive, but its behavior is difficult to predict. A thermistor also dissipates a significant amount of power during normal operation which can affect its resistive values.

5 A series inductor may also limit surge current in some applications which require large current. Inductive chokes are magnetic components that obey Lenz's Law. At power-on, the magnetic field created by the inductor reduces the initial current and diminishes the sudden surge current to the load. In many environments, the addition of a strong magnetic field may not be desirable. Further, inductive chokes tend to be bulky, heavy and dissipate power during normal operation.

10 15 A current regulation system including a small sense resistor coupled to the load is yet another soft-start technique. The voltage across the resistor provides feedback for controlling the power supplied to the load. Such systems offer very brief control before full power-up, usually around 20 to 100 milliseconds, and this period may be too short for applications with large initial currents or particularly 20 sensitive loads.

Summary of the Invention

25 The present system overcomes the prior art problems by providing a programmable circuit with low electronic component count. More particularly, the present invention provides a programmable power curve and ramp generator circuit particularly useful in a soft-start application.

In one embodiment, the programmable control circuit comprises an amplifier with positive and negative feedback. The negative feedback comprises the gain of the circuit and the positive feedback comprises a time lag. In an exemplary embodiment, the negative feedback includes a resistor (R1) and a 30 resistor (R2). The time lag includes a resistor (R) and a capacitor (C). The control circuit effectively controls a power supply coupled to a load and reduces the high initial surge current. The circuit components and input signal may be modified to deliver a programmable power curve.

WO 01/91522

PCT/US01/16392

In exemplary embodiments, the programmable control circuit produces a linear ramp output by increasing the ratio of (R2) to (R1). Moreover, replacing resistor (R1) with logic diodes and/or zener diodes further improves the linearity of the ramp.

5 In yet another embodiment, a fixed input voltage at power-on is realized by replacing resistance (R2) with two resistors, (R2A) and (R2B), to form a voltage divider. This technique is particularly useful for soft-start functions at power-up.

10 In still another embodiment, a sensor coupled to a load measures a variable of interest. Measurement information is used to control the voltage input to the control circuit. In a particular embodiment, the sensor measures the 15 temperature of the load. As the temperature of the load increases, the voltage to the control circuit is increased.

In yet another embodiment, a periodic monopolar waveform generator is realized by adding a threshold detector, a pulse generator, and a switch. A 15 bipolar waveform can also be formed with the addition of two more switches, a flip-flop, and another input signal of opposite polarity.

Brief Description of the Drawings

These and other features, aspects, and advantages of the present invention will become better understood with regard to the following description, 20 appended claims, and accompanying drawings where:

Figure 1 illustrates in block format a control system in accordance with the present invention;

Figure 2 illustrates an exemplary programmable circuit diagram in accordance with the present invention;

25 Figure 3 depicts Figure 2 in block format;

Figure 4 illustrates an output waveform of an exemplary programmable circuit in accordance with the present invention where (R2) = (R1);

Figure 5 illustrates $\left(\frac{dV}{dt}\right)$ in a divergent output waveform of an exemplary programmable circuit in accordance with the present invention;

WO 01/91522

PCT/US01/16392

Figure 6 illustrates $\left(\frac{dV}{dt}\right)$ in a convergent output waveform of the prior art;

Figure 7 illustrates an output waveform of an exemplary programmable circuit in accordance with the present invention where the ratio of (R2) to (R1) is increased;

5 Figure 8 illustrates an output waveform of an exemplary programmable circuit in accordance with the present invention where $(R2) \gg (R1)$;

Figure 9 illustrates one embodiment in accordance with the present invention where (R1) comprises logic diodes;

10 Figure 10 illustrates another embodiment in accordance with the present invention where (R1) comprises zener diodes;

Figure 11 illustrates another embodiment in accordance with the present invention where (R2) comprises a voltage divider;

Figure 12 illustrates in block format a sensor embodiment of the control system in accordance with the present invention;

15 Figure 13 illustrates a periodic monopolar waveform generator in accordance with another embodiment of the present invention; and

Figure 14 illustrates a periodic bipolar waveform generator in accordance with another embodiment of the present invention.

20 **Detailed Description of the Preferred Embodiment**

The ensuing descriptions are preferred exemplary embodiments only, and are not intended to limit the scope, applicability, or configuration of the invention in any way. Rather, the ensuing descriptions provide a convenient description for implementing preferred embodiments of the invention, it being understood that 25 various changes may be made in the function and arrangement of elements described in the preferred embodiments without departing from the spirit and scope of the invention as set forth in the appended claims.

A control system according to various aspects of the present invention controls the power supplied to a load such as, for example, a lamp. In one 30 embodiment, the control system is particularly configured to control the initial current which can damage a lamp filament. In addition, the control system of the present invention is particularly suited for lamps used in backlighting a liquid

WO 01/91522

PCT/US01/16392

crystal display (LCD) used in various applications such as, for example, avionics displays, laptop computers, video cameras and automatic teller machine displays. Those of skill in the art will recognize that the present control system may be used in any suitable application which may be subject to damage or other

5 adverse effects due to a high initial current.

Referring to Figure 1, a control system 100 according to various aspects of the present invention controls the current application of power from power supply 102 to load 104. In general, load 104 represents any current-sensitive load that can be damaged by a surge current at start-up. One skilled in the art will

10 recognize that power supply 102 may be determined by the type of load. For example, power supply 102 may be any controllable power supply such as, but not limited to, switching power supplies (e.g., pulse width regulator) and linearly regulated power supplies.

Referring to Figure 2, control circuit 200 includes an amplifier 202 having a

15 negative feedback 204 and a positive feedback 206. As shown, amplifier 202 may comprise a conventional operational amplifier ("op amp") such as, but not limited to, the 741-type op amp.

In one exemplary embodiment, negative feedback 204 comprises a resistor (R1) 208 in electrical communication with a resistor (R2) 210. Positive

20 feedback 206 comprises a standard RC (resistor 214, capacitor 212) lag which is practical and programmable. Typically amplifiers require DC power to operate. Therefore, the input voltage to control circuit 200 is constant and does not vary with time. However, the input voltage may be varied in magnitude to modify the output.

25 The circuit may be more easily understood with reference to the exemplary block diagram of Figure 3. Positive feedback 302 behaves as a lag and can be designed to modulate the rate of change 304 of the circuit. The gain 306 of the circuit may be varied by changing the value of the components in negative feedback 308.

30 With reference to Figure 4, a sample output waveform of the circuit shown in Figure 2 is illustrated. In this example, assume the value of resistor (R1) 208 is set substantially equal to the value of resistor (R2) 210 and capacitor 212 is completely discharged. In operation, applying a small voltage to the input of the

WO 01/91522

PCT/US01/16392

circuit results in a voltage output equal in magnitude to the input but opposite in polarity. Because the inverting input 220 and non-inverting input 222 of amplifier 202 must be at the same potential, no charge is yet accumulated on capacitor 212. However, capacitor 212 begins charging almost immediately via resistor (R) 214 with a charge current equal to the output voltage divided by the resistance 214. As capacitor 212 charges, the voltage at non-inverting input 222 begins to exponentially increase. The voltage at inverting input 220 mimics the voltage at non-inverting input 222. This action causes the voltage at the output to increase, which in turn increases the charging current to capacitor 212. This operation causes the output voltage to the power supply to gradually increase and will continue until the limitations of the control circuit are reached.

In one embodiment of circuit 200 of the present invention, (R2) is approximately equal in value to (R1). With continued reference to Figure 4, it is apparent from waveform 400 that there is a significant period prior to full operating power when (R2) is approximately equal to (R1). In addition, it is clear from Figure 4 that if (R2) is approximately equal to (R1), a divergent exponential function results.

Referring now to Figure 5, the voltage output waveform of the circuit of Figure 2 is illustrated. Waveform 500 diverges because the current charging capacitor 212 continually increases instead of decreases. As the voltage at non-inverting input 222 increases, the voltage at inverting input 220 also increases. Capacitor 212 begins charging almost immediately and continues to increase until the voltage limits are reached. The negative and positive feedback 204, 206 of the present invention produce the divergent output waveform with the depicted rate of change.

Figure 6 illustrates the signal from a prior art amplifier. Figures 5 and 6 are normalized with respect to time and voltage for exemplary purposes. The prior art circuit represented by waveform 600 exhibits an abrupt jump in voltage output at time equal to 1. In fact, at time equal to 1, waveform 600 is already at one half of the full operating power. In comparison, at this same time, exemplary waveform 500 of the present invention has only slightly increased in voltage and does not reach half operating power until after time equal to 6. Avoiding sharp increases in output voltage, especially at start-up, reduces the damaging stress

WO 01/91522

PCT/US01/16392

on the load and increases the operating lifetime of the load.

Another advantage of the divergent waveform of the present invention is further demonstrated by comparing waveforms 500 and 600. Typically, exponential output waveforms (convergent and divergent) maintain a smooth shape. Differences between the two exponential waveforms lie in the rate of increase. The change in voltage with respect to time, $\left(\frac{dV}{dt}\right)$, is the rate at which the voltage changes over time. With reference to Figure 6, $\left(\frac{dV}{dt}\right)$ is illustrated near the horizontal asymptote of waveform 600. At time equal to 6.5, $\left(\frac{dV}{dt}\right)$ has covered approximately 3 units of time (i.e., 3.5 to 6.5). Exemplary waveform 500 of the present invention has a much smaller $\left(\frac{dV}{dt}\right)$ of only $\frac{1}{2}$ unit of time (i.e., 6.0 to 6.5) near the vertical asymptote. Therefore, in the interval of interest, waveform 500 exhibits a greater rate of voltage change. The output waveform of the present invention avoids rapid initial increases in voltage change while steadily increasing the voltage to the power supply of the load. Gradually increasing power, in accordance for example, with the exemplary power waveform of Figure 5, results in an efficient application of power (i.e., the power supply applies power as the circuit "warms up").

Another advantage of the present invention, also illustrated by Figures 5 and 6, is the precision timing achievable by the present invention. Referring again to waveform 600, $\left(\frac{dV}{dt}\right)$ has covered approximately 3 units of time. This means that a change in voltage occurring at the output of the prior art circuit will occur somewhere within these 3 units of time. On the other hand, waveform 500 covers a much smaller $\left(\frac{dV}{dt}\right)$ equal to approximately $\frac{1}{2}$ unit of time. The smaller interval enables a higher level of accuracy in pinpointing the time of the voltage on waveform 500.

Yet another advantage of the present invention, is its programmability. By increasing, decreasing or modifying the values of the electrical components of

WO 01/91522

PCT/US01/16392

control circuit 200 and/or changing the input signal to the circuit, the performance of the circuit can be programmed. For particular loads in specific environments, the exponential nature of the increase in voltage during start-up may not be desirable. Rather, such applications may require a lower rate of change or a 5 linear power curve.

To illustrate the flexibility of the present invention, Figure 7 shows the resulting output waveforms as resistors (R2) and (R1) are varied. As a reference, waveform 400 is duplicated as waveform 700 to illustrate an exemplary output when (R2) is substantially equal to (R1). As the ratio of (R2) to (R1) increases, 10 the voltage at the output of control circuit 200 relative to inverting input 220 becomes relatively constant as capacitor 212 charges. This in turn supplies capacitor 212 with a current that is substantially constant and causes capacitor 212 to charge linearly. As the ratio of (R2) to (R1) further increases, the rate of change further increases as illustrated by exemplary output waveform 702. 15 Output waveform 704 and, more particularly, output waveform 800 of Figure 8 illustrate the near-perfect linearity of the output of circuit 200 as the ratio of (R2) to (R1) increases.

In another embodiment of present invention, (R1) is replaced with one or 20 more logic diodes. Referring now to Figure 9, control circuit 900 comprises two diodes 902 in negative feedback 904 and a RC leg 906 in positive feedback 908. In this embodiment, diodes 902 are connected in parallel but in opposite 25 direction, thereby allowing bipolar operation. Thus, the output may travel in either a positive or negative direction. The diode configuration causes the voltage across resistor (R) to become constant which in turn supplies capacitor (C) with a constant current. Capacitor (C) is now charging linearly instead of exponentially. The voltage drop across diode 902 increases logarithmically with the increase in current, and decreases linearly with an increase in temperature. The current and 30 temperature effects cause only slight yet noticeable variations. Thus, the input voltage and ambient temperature are dependant variables in system 900.

The output waveform (not shown) may be programmed to control the slope of the ramp (e.g., a linear ramp which steadily increases) by changing the input signal and/or the values of (R) and (C) and more specifically according to 30

WO 01/91522

PCT/US01/16392

the formula $\left(\frac{dV}{dt} = \frac{i}{C}\right)$, where i is the current to capacitor (C). One skilled in the art will readily recognize the capacitor formula and appreciate the inherent programmability of the present invention. For example, (R) (or any of the resistors in the circuits) can comprise a digital resistor or digital potentiometer.

5 The potentiometer can be controlled by, for example, digital hardware (e.g., chip) and/or software (e.g., computer program).

In Figure 10, another embodiment of the present invention, negative feedback 1006 comprises one or more zener diodes 1002 and an equal number of logic diodes 1004, and positive feedback 1008 comprises a RC lag 1010.

10 Logic diodes 1004 are placed in series with each zener diode 1002 for bipolar operation. This configuration prevents the zener diodes from behaving like logic diodes in the reverse direction. Replacing (R1) with a combination of zener diodes 1002 and logic diodes 1004 forces the voltage across resistor (R) to remain constant. The current to capacitor (C) is also constant, thus causing

15 capacitor (C) to charge linearly. Unlike exemplary system 900, the zener diode configuration of Figure 10 is neither voltage nor temperature dependent. Because the voltage of zener diodes 1002 is large in comparison to the change in voltage of diodes 1004, the change goes unnoticed by circuit 1000. Zener diodes 1002 are chosen to achieve temperature invariance by, for example, having a

20 temperature coefficient complimentary to logic diodes 1004.

Figure 11 illustrates still another embodiment of the present invention comprising a voltage divider circuit. Resistor (R2) is replaced by resistors (R2A) 1102 and (R2B) 1104 in circuit 1100. Resistors 1102 and 1104 are electrically connected to form a voltage divider. This embodiment is especially suited for one

25 time soft-start functions at power up and then repeat only when power is applied again. Further, this embodiment utilizes the existing power supplies necessary to power the other circuitry such as the amplifier.

The physical variables of the load can directly influence the amount of current the load can accept. For example, a lamp filament used in a display system of an airplane cockpit may experience drastic temperature changes depending on where the plane is flying. In warmer climates, the lamp filament can withstand higher currents in less time and is usually brought to full operating

WO 01/91522

PCT/US01/16392

current rapidly. However in colder climates, the cold lamp filament requires a slower application of current and is more susceptible to damage if current is suddenly applied.

With reference to Figure 12, another embodiment of the present invention includes a sensor device to monitor the temperature of the load. Control system 1204 controls the application of power from power supply 1206 to load 1202. It is advantageous to determine the optimal rate to supply full operating current (e.g., when the load is properly "warmed-up"). Sensor 1200 is suitably coupled to load 1202 to receive periodic temperature readings from the load. Temperature information is transmitted from sensor 1200 to the voltage input of control 1204. The voltage input is increased relative to the increase in temperature of load 1202. Thus, as the load temperature increases indicating more power can be safely supplied, the voltage input is adjusted accordingly. This exemplary configuration permits the lower rates of change needed to reduce load damage in, for example, severely cold climates. Those skilled in the art will recognize that similar physical variables which can effect the amount of power supplied to a load may be monitored and are intended to be included in the scope of this invention (e.g., humidity, light, pH, pressure, available power).

Further embodiments of the control circuit of the present invention can be used for, but not limited to, testing particular types of loads. As mentioned earlier, the unique combination of both positive and negative feedback generates a divergent waveform. The divergent waveform of the present invention can be replicated in a pulse pattern. Referring now to Figure 13, a monopolar periodic waveform generator 1300 is disclosed in accordance with the present invention. In this embodiment, the circuit configuration of Figure 2 having both positive and negative feedback is coupled to a threshold detector 1302, a pulse generator 1304 and a switch 1306. One skilled in the art will quickly recognize the functions of the circuit.

For some applications, it is desirable to generate both positive and negative pulses. The embodiment of Figure 13 can be enhanced to produce a bipolar periodic waveform. In addition to the exemplary components of Figure 13, circuit 1400 of Figure 14 comprises a flip-flop 1402, a second voltage supply (noted generally from Figure 14 as "Input (+)" and Input (-)'), and at least two

WO 01/91522

PCT/US01/16392

additional switches 1404 and 1406. The additional switches 1404 and 1406 each receive an input voltage signal of opposite polarity from the other.

The present invention has been described above with reference to preferred embodiments. However, those skilled in the art having read this disclosure will recognize that changes and modifications can be made to the preferred embodiments without departing from the scope of the present invention. These and other changes or modifications are intended to be included within the scope of the present invention, as expressed in the following claims.

WO 01/91522

PCT/US01/16392

Claims

1. 1. A programmable control circuit comprising:
 2. an amplifier having a voltage input and a voltage output;
 3. a negative feedback electrically connecting said voltage input and
 4. said voltage output; and
 5. a positive feedback electrically connecting said voltage input and
 6. said voltage output.
2. The circuit of claim 1 wherein said negative feedback comprises a resistor (R1) and a resistor (R2) in electrical connection.
3. The circuit of claim 2 wherein said resistor (R1) and said resistor (R2) are substantially equal in value.
4. The circuit of claim 1 further comprising a sensor coupled to a load, said sensor monitoring a physical variable of the load.
5. The circuit of claim 2 wherein said positive feedback comprises a resistor (R) and a capacitor (C) in electrical connection.
6. The circuit of claim 5 wherein at least one of said resistors comprises a digital potentiometer.
7. The circuit of claim 1 wherein said negative feedback comprises at least one logic diode.
8. The circuit of claim 7 wherein said negative feedback comprises at least one zener diode.
9. The circuit of claim 2 wherein said resistor (R2) comprises a voltage divider.
10. The circuit of claim 1 further comprising:
 2. a threshold detector, having at least one detector input and one
 3. detector output said detector input coupled to said
 4. voltage output;

WO 01/91522

PCT/US01/16392

5 a pulse generator coupled to said detector output; and
6 a first switch coupled to said pulse generator to receive a pulse.

1 11. The circuit of claim 10 further comprising:
2 a flip-flop having first and second output leads and an input lead,
3 said input lead coupled to said pulse generator; and
4 a second switch coupled to said flip-flop first output lead to receive
5 a voltage at said voltage input; and
6 a third switch coupled to said flip-flop second output lead to receive
7 an opposite polarity voltage at said voltage input.

1 12. A method for generating a programmable power curve in a soft-start circuit
2 comprising the steps of:
3 providing an amplifier having an input terminal and an output terminal;
4 configuring said amplifier to generate a divergent output waveform;
5 applying a potential at said input terminal; and
6 coupling said output terminal to a power source of a load.

13. The method of claim 12 wherein said configuring step comprises:
connecting a positive feedback between said input and output
terminals; and
connecting a negative feedback between said input and output
terminals.

14. The method of claim 12 wherein said applying step comprises varying the
magnitude of the potential.

1 15. The method of claim 12 further comprising the steps of:
2 coupling a sensing device to said input terminal and the load,
3 wherein the load having a current-sensitive characteristic;
4 receiving data at said sensing device corresponding to the current-

WO 91/91522

PCT/US01/16392

5 sensitive characteristic; and
6 controlling the potential to said input terminal in response to the
7 data.

16. The method of claim 15 wherein said receiving data step comprises temperature.

17. The method of claim 13 wherein said connecting a positive feedback comprises a resistor and a capacitor in electrical connection.

18. The method of claim 13 wherein said connecting a negative feedback comprises a first resistor (R1) and a second resistor (R2) in electrical connection.

19. The method of claim 18 further comprising the step of modifying the values of said first and second resistors in response to an increase in a voltage rate of change of said divergent output waveform.

1 20. A programmable circuit for generating a periodic waveform comprising;
2 an amplifier having a voltage input, a voltage output, a negative feedback
3 and a positive feedback, wherein said negative and positive
4 feedbacks are electrically connected between said voltage
5 input and said voltage output; a threshold detector having at least one
6 detector input terminal connected to said operational amplifier and
7 one detector output terminal;
8 a pulse generator connected to said detector output terminal;
9 a switch coupled to receive a pulse from said pulse generator;
10 wherein the periodic waveform appears at said voltage output.

1 21. A programmable circuit for generating a periodic waveform of claim 20
2 further comprising:
3 a flip-flop having first and second output leads and one input lead, said
4 input lead coupled between said pulse generator and said

WO 01/91522

PCT/US01/16392

5 switch; and
6 a second power input with opposite polarity to that of said first input,
7 wherein said first and second power inputs form a first and a
8 second switch at said first and second flip-flop output leads.

22. A soft-start circuit for generating a programmable power curve comprising:
an amplifier having an input and an output;
gain means coupled between said input and said output; and
time lag means coupled between said input and said output.

23. The soft-start circuit of claim 22 wherein said power curve is a divergent waveform.

24. The soft-start circuit of claim 22 wherein said power curve is a linear ramp.

25. The soft-start circuit of claim 22 wherein said gain means comprises a negative feedback.

26. The soft-start circuit of claim 22 wherein said gain means comprises a negative feedback having two resistors in electrical communication.

27. The soft-start circuit of claim 24 wherein said gain means comprises a negative feedback having two substantially equal resistors in electrical communication.

28. The soft-start circuit of claim 24 wherein said gain means comprises at least one diode.

29. The soft-start circuit of claim 22 wherein said time lag means comprises a resistor and a capacitor in electrical communication.

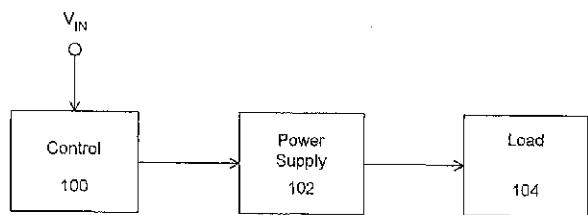


Figure 1

SUBSTITUTE SHEET (RULE 26)

WO 01/91522

2/14

PCT/US01/16392

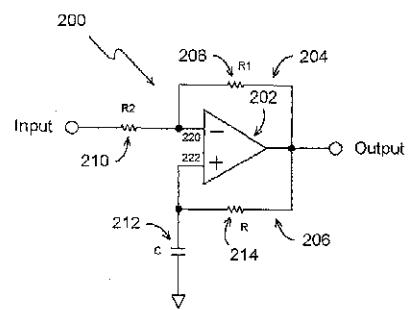


Figure 2

SUBSTITUTE SHEET (RULE 26)

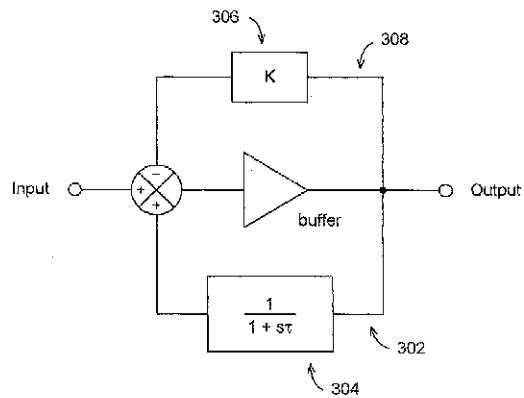


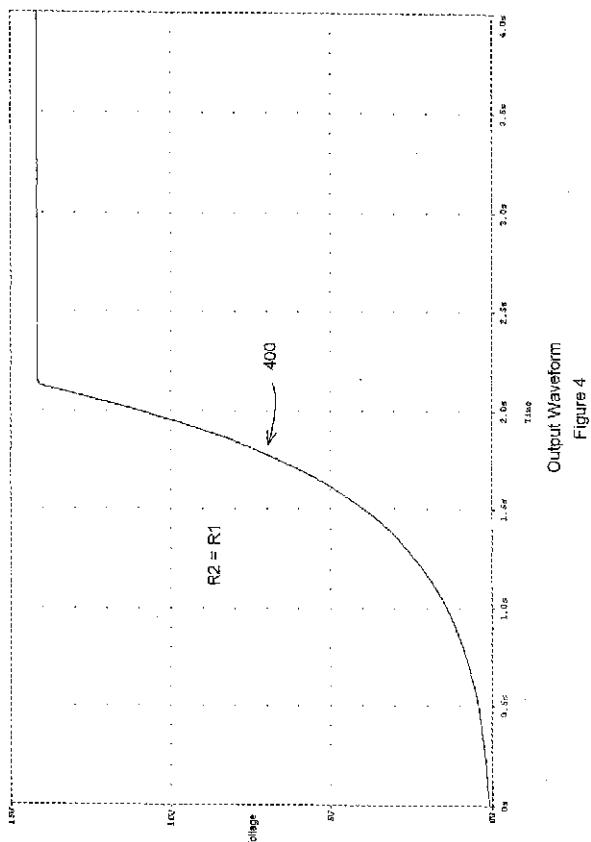
Figure 3

SUBSTITUTE SHEET (RULE 26)

WO 01/91522

PCT/US01/16392

4/14

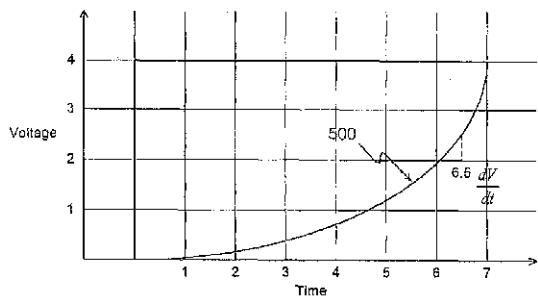


SUBSTITUTE SHEET (RULE 26)

WO 01/91522

5/14

PCT/US01/16392



Divergent Exponential Waveform

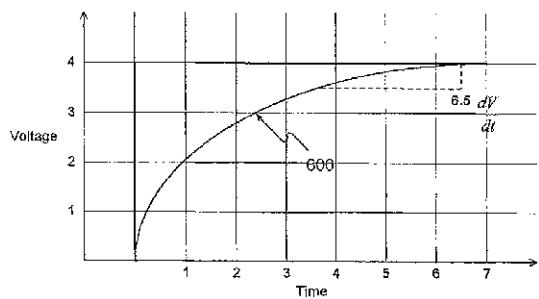
Figure 5

SUBSTITUTE SHEET (RULE 26)

WO 01/91522

6/14

PCT/US01/16392



Convergent Exponential Waveform - PRIOR ART

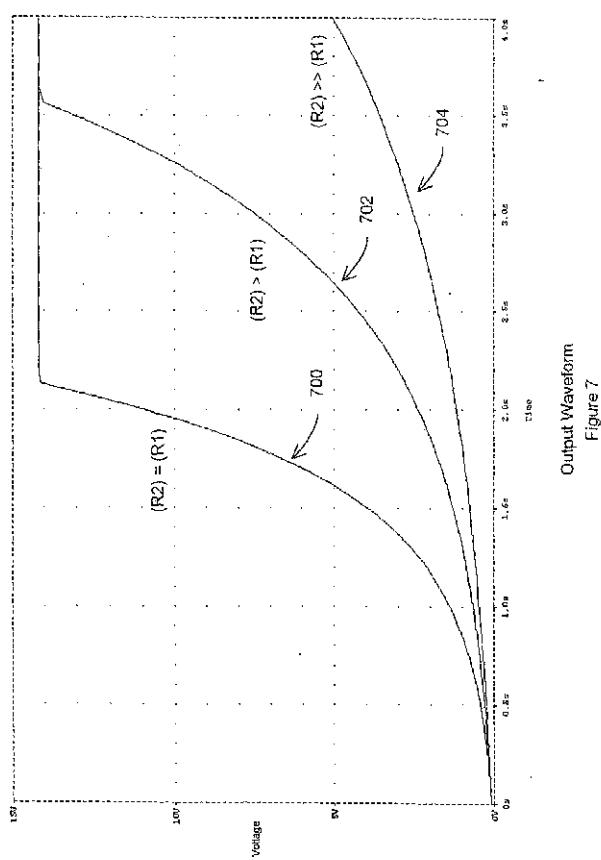
Figure 6

SUBSTITUTE SHEET (RULE 26)

WO 01/91522

7/14

PCT/US01/16392



Output Waveform

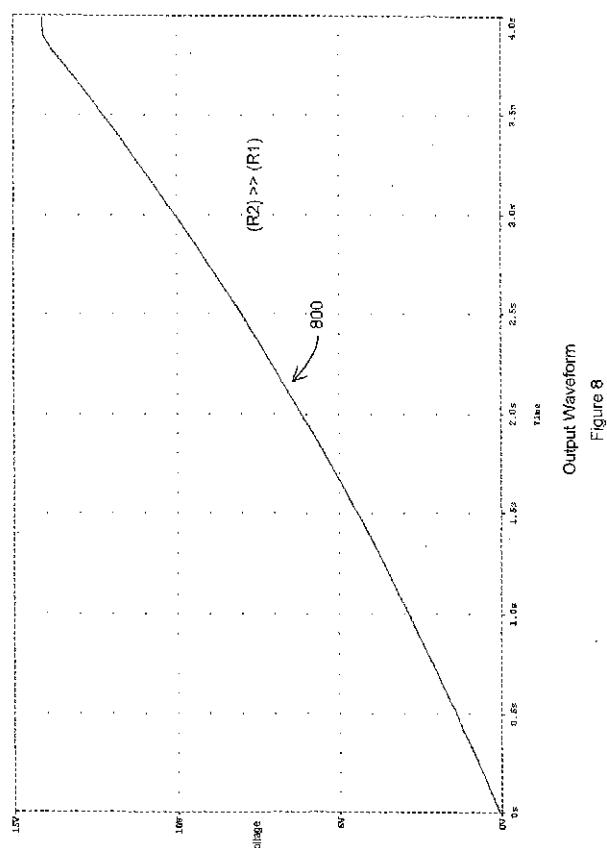
Figure 7

SUBSTITUTE SHEET (RULE 26)

WO 01/91522

PCT/US01/16392

8/14



SUBSTITUTE SHEET (RULE 26)

Figure 8

WO 01/91522

9/14

PCT/US01/16392

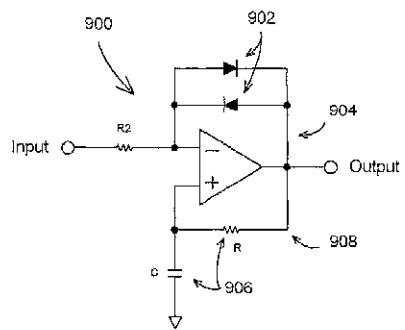


Figure 9

SUBSTITUTE SHEET (RULE 26)

WO 01/91522

10/14

PCT/US01/16392

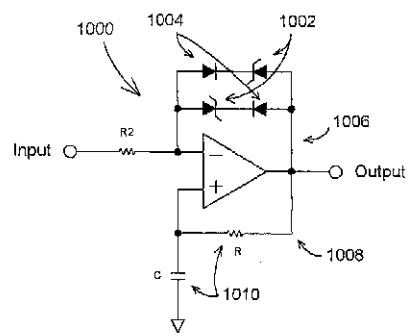


Figure 10

SUBSTITUTE SHEET (RULE 26)

WO 01/91522

11/14

PCT/US01/16392

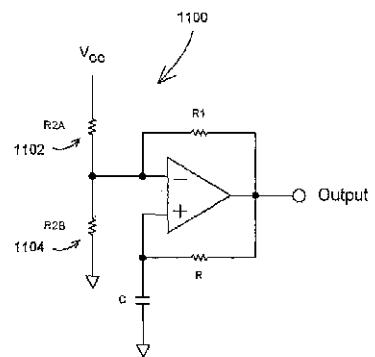


Figure 11

SUBSTITUTE SHEET (RULE 26)

WO 01/91522

12/14

PCT/US01/16392

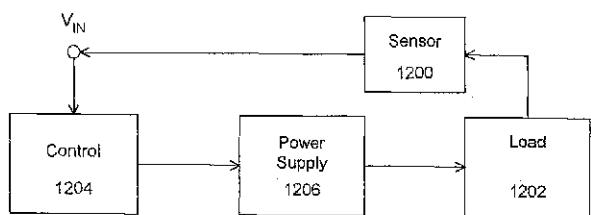


Figure 12

SUBSTITUTE SHEET (RULE 26)

WO 01/91522

13/14

PCT/US01/16392

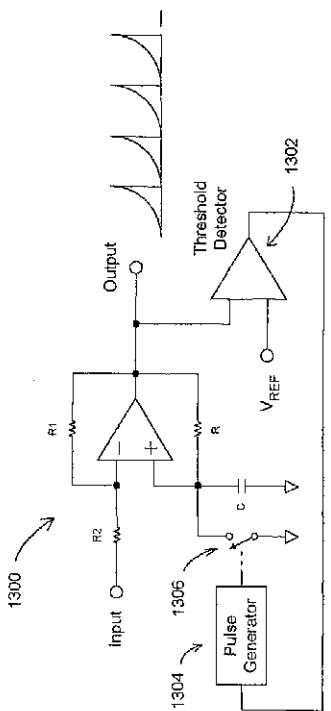


Figure 13

SUBSTITUTE SHEET (RULE 26)

WO 01/91522

PCT/US01/16392

14/14

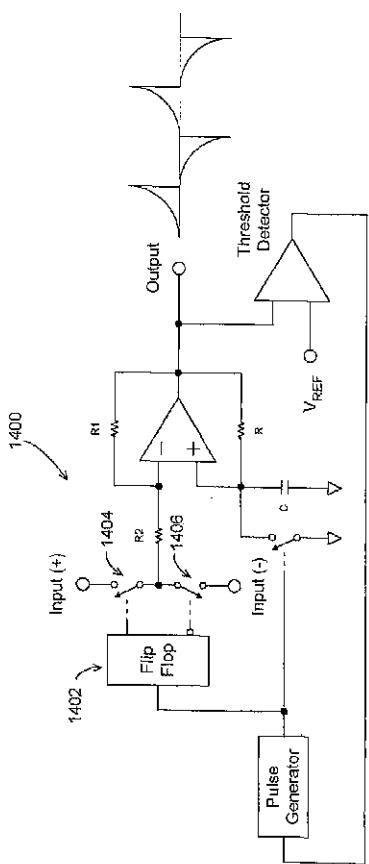


Figure 14

SUBSTITUTE SHEET (RULE 26)

【国際公開パンフレット（コレクトバージョン）】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau(43) International Publication Date
29 November 2001 (29.11.2001)

PCT

(10) International Publication Number
WO 01/91522 A3

(50) International Patent Classification: H05B 39/02, (74) Agent: CRISS, Roger, H. et al.; Honeywell International Inc., 101 Columbia Avenue, P.O. Box 2245, Morristown, NJ 07960 (US).

(21) International Application Number: PCT/US01/16392

(81) Designated State (national): JP.

(22) International Filing Date: 22 May 2001 (22.05.2001)

(84) Designated States (regional): European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LI, MC, NL, PT, SE, TR)

(25) Filing Language: English

Published:

— with international search report
before the expiration of the time limit for amending the claims and to be republished in the event of receipt of amendments

(26) Publication Language: English

(88) Date of publication of the international search report:
16 May 2002

(30) Priority Data: (09/555,969) 23 May 2000 (23.05.2000) US

For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.

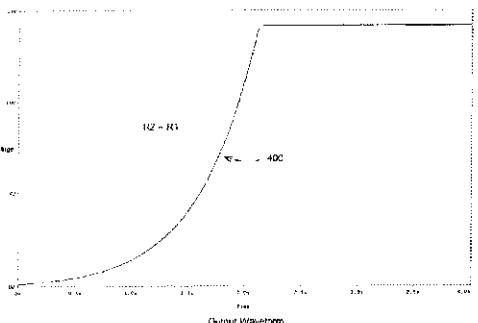
(71) Applicant: HONEYWELL INTERNATIONAL INC., (US/US); 301 Columbia Avenue, P.O. Box 2245, Morristown, NJ 07960 (US).

(72) Inventor: FELDMAN, Alan, S.; 6 East Echo Lane, Phoenix, AZ 85020 (US).

(54) Title: METHOD AND APPARATUS FOR PROGRAMMABLE POWER CURVE AND WAVE GENERATOR



WO 01/91522 A3



(57) Abstract: A programmable control circuit is disclosed for generating a programmable power curve and ramp. The circuit includes an amplifier having both positive and negative feedback. The positive feedback including a time lag component and the negative feedback including a gain component. The circuit output is easily programmable by varying the component values and/or the input signal. In one embodiment, the rate of change of the control circuit's output waveform may be modified. In another embodiment, the circuit controls the start-up power supplied to a load. In yet another embodiment, the circuit is a waveform generator.

【国際調査報告】

INTERNATIONAL SEARCH REPORT		Int'l. Appl. No. PCT/US 01/16392
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H05B9/02 H03K4/06		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 H05B G06J G05B H03K		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the International search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, PAJ		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 3 953 783 A (PETERS JR PHILIP H) 27 April 1976 (1976-04-27) column 36, line 37 ~column 40, line 65; figures 1,4,5 -- US 5 859 506 A (LEMKE GUIDO) 12 January 1999 (1999-01-12) column 11, line 52 ~column 17, line 11; figures 6~8 -- US 5 153 462 A (AGRAWAL OM P ET AL) 6 October 1992 (1992-10-06) column 2, line 57 ~column 9, line 58; figures 1~6 --	1~3,5,9 1,22,25, 29
Y		1 6 --
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C.		<input checked="" type="checkbox"/> Patent family members are listed in annex.
<p>Special categories of cited documents</p> <p>*A* document defining the general state of the art which is not considered to be of particular relevance</p> <p>*E* earlier document but published on or after the international filing date</p> <p>*L* document which may throw doubts on priority (claims) or which is cited to establish the publication date of another citation or other special reason (pls. specify)</p> <p>*O* document referring to an oral disclosure, use, exhibition or other means</p> <p>*P* document published prior to the International filing date but later than the priority date claimed</p> <p>*T* later document published after the International filing date of the application and not in conflict with the application but used to understand the principle or theory underlying the invention</p> <p>*V* document of particular relevance; the claimed invention cannot be understood without reference to this document to involve an inventive step when the document is taken alone</p> <p>*W* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>*Z* document member of the same patent family</p>		
Date of the actual completion of the international search	Date of mailing of the international search report	
12 March 2002	22.03.2002	
Name and mailing address of the ISA European Patent Office, P.O. Box 5016 Patentanlage 2 D-8036 Munich Tel. (+49-89) 340-2040, Tx. 31 851 esto nl. Fax: (+49-89) 340-3015	Authorized officer Albertsson, E	

Form PCT/ISA/210 (second sheet) (July 1992)

page 1 of 2

INTERNATIONAL SEARCH REPORT		Int'l Application No. PCT/US 01/16392
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
C(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Y	US 5 057 848 A (RANKIN WILLIAM J ET AL) 15 October 1991 (1991-10-15) column 5, line 24 -column 6, line 13; figure 8	6
X	US 4 710 692 A (LIBERT JAMES T ET AL) 1 December 1987 (1987-12-01) column 3, line 15 -column 4, line 50; figure 1 column 11, line 4 -column 12, line 37; figure 5	1,4
X	US 5 670 775 A (ABRAHAM CLAUDE ET AL) 23 September 1997 (1997-09-23) column 2, line 40 -column 3, line 38; figure	1,4
X	US 3 821 484 A (STERNLING S ET AL) 28 June 1974 (1974-06-28) column 4, line 14 -column 7, line 47; figures 1,2	1,7,8
X	US 4 516 036 A (MILLER RICHARD D) 7 May 1985 (1985-05-07) column 1, line 50 -column 3, line 10; figure	1,7
A	US 5 146 108 A (TAMURA TAKAHIKO ET AL) 8 September 1992 (1992-09-08) column 3, line 4 -column 5, line 41; figures 1-3	1,10,11, 20,21
A	US 4 749 917 A (ANGOTT PAUL G ET AL) 7 June 1988 (1988-06-07) abstract; figure 1	1,10,11, 20,21
X	DE 35 13 355 A (HIRSCHMANN RADIOTECHNIK) 23 October 1986 (1986-10-23) page 6, line 28 -page 9, line 15; figures 1-3	12,14
A	US 4 008 416 A (NAKASONE HENRY H) 15 February 1977 (1977-02-15) abstract; figures 1-8	12,22
A	US 5 001 649 A (LO YING-CHING ET AL) 19 March 1991 (1991-03-19)	

INTERNATIONAL SEARCH REPORT					
International application No. PCT/US 01/16392					
Box I Observations where certain claims were found unsearchable (Continuation of item 1 of first sheet)					
<p>This International Search Report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:</p> <p>1. <input type="checkbox"/> Claims Nos.: because they relate to subject matter not required to be searched by this Authority, namely:</p> <p>2. <input type="checkbox"/> Claims Nos.: because they relate to parts of the International Application that do not comply with the prescribed requirements to such an extent that no meaningful International Search can be carried out, specifically:</p> <p>3. <input type="checkbox"/> Claims Nos.: because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).</p>					
Box II Observations where unity of invention is lacking (Continuation of item 2 of first sheet)					
<p>This International Searching Authority found multiple inventions in this international application, as follows:</p> <p>see additional sheet</p>					
<p>1. <input checked="" type="checkbox"/> As all required additional search fees were timely paid by the applicant, this International Search Report covers all searchable claims.</p> <p>2. <input type="checkbox"/> As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.</p> <p>3. <input type="checkbox"/> As only some of the required additional search fees were timely paid by the applicant, this International Search Report covers only those claims for which fees were paid, specifically claims Nos.:</p> <p>4. <input type="checkbox"/> No required additional search fees were timely paid by the applicant. Consequently, this International Search Report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:</p>					
<p>Remark on Protest</p> <table style="width: 100%; border: none;"> <tr> <td style="width: 20%;"><input type="checkbox"/></td> <td>The additional search fees were accompanied by the applicant's protest.</td> </tr> <tr> <td><input checked="" type="checkbox"/></td> <td>No protest accompanied the payment of additional search fees.</td> </tr> </table>		<input type="checkbox"/>	The additional search fees were accompanied by the applicant's protest.	<input checked="" type="checkbox"/>	No protest accompanied the payment of additional search fees.
<input type="checkbox"/>	The additional search fees were accompanied by the applicant's protest.				
<input checked="" type="checkbox"/>	No protest accompanied the payment of additional search fees.				

Form PCT/ISA/210 (continuation of first sheet (1)) (July 1998)

International Application No. PCT/US 01 A6392

FURTHER INFORMATION CONTINUED FROM PCT/ISA/ 210

This International Searching Authority found multiple (groups of) inventions in this international application, as follows:

1. Claims: 1-3,5,6,9

A programmable control circuit comprising:
an amplifier having voltage input and output;
a negative feedback connected to said input;
a positive feedback connected to said input;
the above circuit where the negative feedback
comprises two resistors.

2. Claims: 1,4

A programmable control circuit comprising:
an amplifier having voltage input and output;
a negative feedback connected to said input;
a positive feedback connected to said input;
the above circuit further comprising a sensor
coupled to a load, said sensor monitoring a
physical variable of said load.

3. Claims: 1,7,8

A programmable control circuit comprising: an amplifier
having voltage input and output; a negative feedback
connected to said input; a positive feedback connected to
said input;
the above circuit wherein said negative feedback comprises
at least one logic diode

4. Claims: 1,10,11,20,21

A programmable control circuit comprising: an amplifier
having voltage input and output; a negative feedback
connected to said input; a positive feedback connected to
said input;
the above circuit further comprising: a threshold detector,
having its input coupled to said voltage output; a pulse
generator coupled to said detector's output; and a first
switch coupled to said pulse generator.

5. Claims: 12-19,22-29

A method or apparatus for generating a programmable power
curve in a soft-start circuit comprising the steps of:
providing an amplifier having input and output terminals.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No
PCT/US 01/16392

Patent document cited in search report		Publication date		Patent family member(s)	Publication date
US 3953783	A	27-04-1976	US	3887781 A	03-06-1975
			AR	193854 A1	31-05-1973
			AU	469103 B	27-09-1973
			AU	4040572 A	27-09-1973
			CA	946938 A1	07-05-1974
			DE	2216255 A1	30-05-1973
			DE	2264432 A1	18-04-1974
			DE	2264884 A1	24-07-1975
			FR	2132477 A5	17-11-1972
			GB	1392221 A	30-04-1975
			IT	957496 B	10-10-1973
			JP	53022289 B	07-07-1978
			JP	51122726 A	27-10-1976
			JP	979955 C	14-12-1979
			JP	51122844 A	27-10-1976
			JP	54010377 B	04-05-1979
			JP	51122748 A	27-10-1976
			NL	7204565 A	10-10-1972
			US	3710062 A	09-01-1973
			US	4151387 A	24-04-1979
US 5859506	A	12-01-1999	None		
US 5153462	A	06-10-1992	None		
US 5057848	A	15-10-1991	None		
US 4710692	A	01-12-1987	None		
US 5670775	A	23-09-1997	None		
US 3821484	A	28-06-1974	CA	953832 A1	27-08-1974
US 4516036	A	07-05-1985	CA	1225123 A1	04-08-1987
US 5146108	A	08-09-1992	JP	3182759 B2	03-07-2001
			JP	4115793 A	16-04-1992
US 4749917	A	07-06-1988	None		
DE 3513365	A	23-10-1986	DE	3513365 A1	23-10-1986
US 4008416	A	15-02-1977	US	3898516 A	05-08-1975
US 5001649	A	19-03-1991	US	4954960 A	04-09-1990
			EP	0359217 A2	21-03-1990
			JP	1723378 C	24-12-1992
			JP	3123548 A	27-05-1991
			JP	4000658 B	08-01-1992
			EP	0270819 A2	15-06-1988
			JP	6104109 B	21-12-1994
			JP	63315049 A	22-12-1988

Form PCT/ISA/212 (Patent family analysis) (July 1992)

フロントページの続き

(74)代理人 100096013

弁理士 富田 博行

(74)代理人 100107696

弁理士 西山 文俊

(72)発明者 フェルドマン, アラン・エス

アメリカ合衆国アリゾナ州 85020, フィーニクス, イースト・エコー・レイン 6

F ターム(参考) 3K073 AA30 AA48 AA49 AA59 AA70 AA85 BA09 BA24 BA31 CG01

CG06 CG13 CJ18 CJ22

5H007 AA06 AA17 CA01 CB04 CC03 DA05 DB02 DB03 GA03

5J090 AA01 AA41 AA47 CA00 CA55 DN02 FA17 HA19 HA20 HA25

HA29 HA38 HA43 KA00 KA03 KA36 MA12 MA13 MN01 MN04

NN05 NN06 TA01 TA06

5J100 AA04 AA18 AA24 BA01 BC01 CA00 CA03 CA04 CA05 CA07

CA11