

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY 98 557

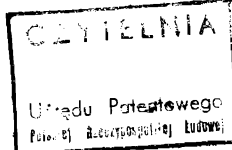
Patent dodatkowy
do patentu _____

Zgłoszono: 08.06.76 (P. 190244)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 23.05.77

Opis patentowy opublikowano: 31.01.1979



Int. Cl.² G06G 7/26

Twórcy wynalazku: Tadeusz Kwaśniewski, Waldemar Antoniak, Lesław Gąsiorowski

Uprawniony z patentu: Instytut Badań Jądrowych,
Warszawa (Polska)

Układ cyfrowej generacji funkcji monotonicznie malejącej

Przedmiotem wynalazku jest układ cyfrowej generacji funkcji monotonicznie malejącej. Układ ma zastosowanie do programowego kształtowania dowolnej funkcji monotonicznie malejącej w dziedzinie techniki cyfrowej i automatyki.

Znane są analogowe układy generujące napięcie zmienne w czasie według zależności liniowej. Współczynnik nachylenia krzywej jest zmieniany w zależności od wymagań co do kształtu krzywej. Drugą grupę znanych układów stanowią układy generujące krzywą monotoniczną na zasadzie aproksymacji odcinkowej, odcinkami krzywej funkcji typu e^{-ax} o różnym współczynniku „a”. Funkcja o zmienności wykładniczej jest w tych układach realizowana na zasadzie ładowania, lub rozładowania kondensatora.

Znany jest też z książki Grzybek, Misiurewicz pt. „Półprzewodnikowe układy logiczne” WNT 1975, układ generujący krzywą wykładniczą jako zawartość rejestru w zależności od czasu. W układzie tym, wyjście licznika rewersyjnego połączone jest z wejściem podzielnika częstotliwości, natomiast wyjście podzielnika częstotliwości połączone jest z wejściem odejmującym licznika rewersyjnego. Do wejścia sterującego podzielnika częstotliwości dołączony jest generator impulsów. Przy czym jako podzielnik częstotliwości należy rozumieć sterowany dzielnik częstotliwości ciągu impulsów o współczynniku podziału równym stosunkowi liczby w postaci binarnej podanej na wejście, do całkowitej pojemności tego dzielnika.

W układzie według wynalazku wyjście licznika rewersyjnego połączone jest z wejściem pierwszego podzielnika częstotliwości, a wyjście tego podzielnika połączone jest z wejściem drugiego podzielnika częstotliwości. Wyjście drugiego podzielnika częstotliwości połączone jest z wejściem odejmującym licznika rewersyjnego. Do wejścia sterującego pierwszego podzielnika częstotliwości dołączony jest generator impulsów, a do wejścia sterującego drugiego podzielnika dołączony jest układ sterujący.

W drugiej wersji wynalazku, wyjście licznika rewersyjnego połączone jest z wejściem pierwszego podzielnika częstotliwości, a wyjście tego podzielnika połączone jest z wejściem odejmującym licznika rewersyjnego. Generator impulsów dołączony jest do wejścia sterującego drugiego podzielnika częstotliwości a wyjście tego

podzielnika częstotliwości połączone jest z wejściem sterującym pierwszego podzielnika częstotliwości. Do wejścia sterującego drugiego podzielnika częstotliwości dołączony jest układ sterujący.

Układy według dwóch wersji wynalazku zapewniają realizację praktycznie wszystkich funkcji monotonicznie malejących. Układy te są zbudowane wyłącznie w oparciu o elementy techniki cyfrowej co zwiększa ich stabilność temperaturową i stabilność od zmian napięć zasilania. Ponadto w układach według wynalazku unika się aproksymacji odcinkowej nieliniowości, która wymaga stosowania rozbudowanych układów analogowych.

Wynalazek jest objaśniony w przykładzie wykonania odtworzonym na rys. na którym fig. 1 przedstawia schemat blokowy pierwszej wersji układu cyfrowej generacji funkcji monotonicznie malejącej, a fig. 2 — schemat blokowy drugiej wersji układu cyfrowej generacji funkcji monotonicznie malejącej.

W dwóch wersjach wynalazku zastosowane są liczniki rewersyjne 1 i 1a z możliwością ustawienia stanu początkowego L_0 , sterowane podzielniki częstotliwości 2, 2a, 4, 4a, oraz układy sterujące 5 i 5a. Układy sterujące 5 i 5a zapewniają zmianę współczynnika „a” odcinka krzywej określonego funkcją typu e^{-ax} , po określonym czasie T od początku cyklu. Zmiana współczynnika „a” odbywa się w pierwszej wersji wynalazku przez podział częstotliwości impulsów podawanych z pierwszego podzielnika częstotliwości 2, do licznika rewersyjnego 1. Podział ten jest realizowany przez drugi podzielnik częstotliwości 4. Impulsy z generatora 3 podawane są do pierwszego podzielnika częstotliwości 2. Podzielnik ten zwiększa współczynnik podziału malejący do zera, jeśli zmniejsza się zawartość licznika rewersyjnego 1. Zależność nieliniową funkcji wyjściowej otrzymuje się z połączonego wyjścia licznika rewersyjnego 1 i wejścia pierwszego podzielnika 2. Współczynnik „a” zmienia się po zadanym czasie T od początku cyklu, gdy układ sterujący 5 podaje zmienione stany na wejście drugiego podzielnika 4.

W drugiej wersji wynalazku, zmiana współczynnika „a” odbywa się przez zmianę częstotliwości impulsów wprowadzanych na wejście drugiego podzielnika 4a z generatora impulsów 3a. Rola i działanie układu sterującego 5a, pierwszego podzielnika częstotliwości 2a oraz licznika rewersyjnego 1a pozostają niezmienione.

Zastrzeżenia patentowe

1. Układ cyfrowej generacji funkcji monotonicznej z zastosowaniem licznika rewersyjnego i podzielnika częstotliwości, z n a m i e n n y t y m, że wyjście licznika rewersyjnego (1) połączone jest z wejściem pierwszego podzielnika częstotliwości (2), a wyjście tego podzielnika połączone jest z wejściem drugiego podzielnika częstotliwości (4), natomiast wyjście drugiego podzielnika połączone jest z wejściem odejmującym licznika rewersyjnego (1) przy czym do wejścia sterującego pierwszego podzielnika częstotliwości (2) dołączony jest generator impulsów (3) a do wejścia sterującego drugiego podzielnika dołączony jest układ sterujący (5).

2. Układ cyfrowej generacji funkcji monotonicznej, w którym wyjście licznika rewersyjnego połączone jest z wejściem podzielnika częstotliwości a wyjście podzielnika częstotliwości połączone jest z wejściem odejmującym licznika rewersyjnego, z n a m i e n n y t y m, że wyjście licznika rewersyjnego (1a) połączone jest z wejściem pierwszego podzielnika częstotliwości (2a) natomiast generator impulsów (3a) dołączony jest do wejścia sterującego drugiego podzielnika częstotliwości (4a) przy czym wyjście drugiego podzielnika częstotliwości połączone jest z wejściem sterującym pierwszego podzielnika częstotliwości (2a) a do wejścia sterującego drugiego podzielnika częstotliwości (4a) dołączony jest układ sterujący (5a).

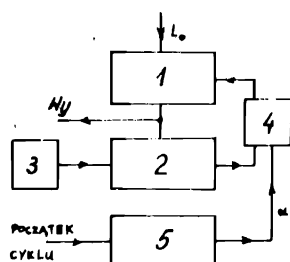


Fig 1

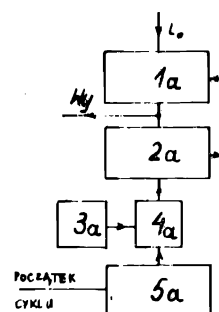


Fig 2