

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-129802

(P2005-129802A)

(43) 公開日 平成17年5月19日(2005.5.19)

(51) Int.Cl.<sup>7</sup>

H01G 4/12

F I

H01G 4/12 349

H01G 4/12 358

テーマコード (参考)

5E001

審査請求 有 請求項の数 3 O L (全 18 頁)

(21) 出願番号 特願2003-365087 (P2003-365087)

(22) 出願日 平成15年10月24日 (2003.10.24)

(71) 出願人 000003067

T D K 株式会社

東京都中央区日本橋1丁目13番1号

(74) 代理人 100097180

弁理士 前田 均

(74) 代理人 100099900

弁理士 西出 眞吾

(74) 代理人 100111419

弁理士 大倉 宏一郎

(74) 代理人 100117927

弁理士 佐藤 美樹

(72) 発明者 梅田 裕二

東京都中央区日本橋一丁目13番1号 T

D K 株式会社内

最終頁に続く

(54) 【発明の名称】 積層セラミックコンデンサ

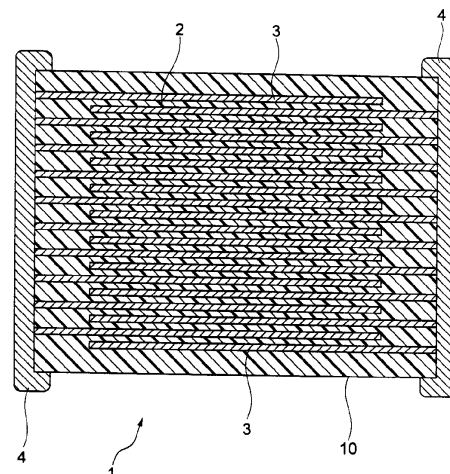
(57) 【要約】 (修正有)

【課題】 積層セラミックコンデンサを薄層化した場合においても、ショート不良率を低く抑え、高い誘電率を有し、B特性を満足する良好な温度特性を有する積層セラミックコンデンサを提供する。

【解決手段】 内部電極層3と誘電体層2とを有する積層セラミックコンデンサ1であって、前記誘電体層の厚みが $2.0\ \mu\text{m}$ 以下であり、前記誘電体層の厚みを、前記誘電体層を構成する誘電体粒子の平均粒径で除すことによって求められる誘電体層2の1層あたりの平均粒子数が、3以上、6以下であることを特徴とする積層セラミックコンデンサ1。

【選択図】 図1

図 1



## 【特許請求の範囲】

## 【請求項 1】

内部電極層と誘電体層とを有する積層セラミックコンデンサであって、前記誘電体層の厚みが  $2.0\text{ }\mu\text{m}$  以下であり、前記誘電体層の厚みを、前記誘電体層を構成する誘電体粒子の平均粒径で除すことによって求められる誘電体層の 1 層あたりの平均粒子数が、3 以上、6 以下であることを特徴とする積層セラミックコンデンサ。

## 【請求項 2】

前記誘電体層が、チタン酸バリウムを含む主成分と、副成分として、前記主成分 100 モルに対して、Mg の酸化物を MgO 換算で  $0.1 \sim 3$  モル、Mn の酸化物を MnO 換算で  $0 \sim 0.5$  モル、V の酸化物を  $\text{V}_2\text{O}_5$  換算で  $0 \sim 0.5$  モル、Y の酸化物を  $\text{Y}_2\text{O}_3$  換算で  $0 \sim 5$  モル、Si の酸化物を  $\text{SiO}_2$  換算で  $2 \sim 12$  モル、Ba および Ca の酸化物を  $(\text{BaO} + \text{CaO})$  換算で  $2 \sim 12$  モル含有することを特徴とする請求項 1 に記載の積層セラミックコンデンサ。

## 【請求項 3】

前記誘電体層が、比表面積が  $3\text{ m}^2/\text{g}$  以上、 $10\text{ m}^2/\text{g}$  以下であるチタン酸バリウム粉末を原料として製造される誘電体層である請求項 1 または 2 に記載の積層セラミックコンデンサ。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、積層セラミックコンデンサに係り、さらに詳しくは、小型大容量化対応の積層セラミックコンデンサに関する。

## 【背景技術】

## 【0002】

電子部品の一例である積層セラミックコンデンサは、たとえば、所定の誘電体磁器組成物からなるセラミックグリーンシートに、所定パターンの内部電極を印刷し、それらを複数枚交互に重ね、その後一体化して得られるグリーンチップを、同時焼成して製造される。積層セラミックコンデンサの内部電極層は、焼成によりセラミック誘電体と一体化されるために、セラミック誘電体と反応しないような材料を選択する必要がある。このため、内部電極層を構成する材料として、従来では白金やパラジウムなどの高価な貴金属を用いることを余儀なくされていた。

## 【0003】

しかしながら、近年ではニッケルや銅などの安価な卑金属を用いることができる誘電体磁器組成物が開発され、大幅なコストダウンが実現した。

## 【0004】

また、近年、電子回路の高密度化に伴う電子部品の小型化に対する要求は高く、積層セラミックコンデンサの小型化、大容量化が急速に進んでいる。その実現のために、積層セラミックコンデンサにおける 1 層あたりの誘電体層を薄層化するという方法がとられている。

## 【0005】

しかし、誘電体層を薄層化すると、積層セラミックコンデンサのショート不良が多発するという問題が発生する。この問題の解決方法として、誘電体粒子を微細化するという方法があるが、誘電体粒子を微細化すると誘電率が大きく減少してしまう。したがって、誘電体層を薄層化した場合には、ショート不良を抑制し、且つ高い誘電率を得ることは、困難とされていた。

## 【0006】

上記問題を解決する方法として、特許文献 1 には、以下の方法が記載されている。この文献によると、たとえばチタン酸バリウムのような、ペロブスカイト構造を有する酸化物の粒子径を  $0.03 \sim 0.2\text{ }\mu\text{m}$  とすることにより上記問題の解決を図っている。

## 【0007】

10

20

30

40

50

しかし、この文献で開示されている発明、特に実施例に開示されている発明においては、微細なチタン酸バリウム原料粉末を使用しており、このような微細なチタン酸バリウム原料粉末を使用すると、誘電体ペーストを作製する際に、添加副成分原料を分散させることが困難となるため、副成分原料を易分散化する必要がある。さらに、この文献の実施例においては、副成分としてMgを比較的多く含有している。Mgには、一般にチタン酸バリウムのキュリー点における誘電率のピークを抑える働きがあるため、Mgの添加量が多くなると、温度特性、特に高温側の温度特性に問題が生じる恐れがある。

#### 【0008】

また、特許文献2には、内部電極間に位置するセラミック層の厚み方向に沿って存在するセラミック粒子数 $n$ （但し、セラミック粒子数 $n$ はセラミック層の厚み/セラミック粒子の平均粒径）を5未満としたセラミック積層電子部品が開示されている。この文献によると、セラミック積層電子部品を上記構成とすることにより、デラミネーションと称されている層間剥離現象や、クラックなどの構造欠陥を有効に防止できると記載されている。

#### 【0009】

しかし、上記特許文献2において開示されているセラミック積層電子部品、特に実施例に開示されているセラミック積層電子部品は、デラミネーションやクラックなどの構造欠陥について言及されているのみであり、その電気特性は不明である。さらに、実施例記載のセラミック積層電子部品のセラミック層の厚みは $5\mu\text{m}$ であり、この厚みでは、積層セラミックコンデンサの小型化および大容量化は困難である。したがって、この文献では、誘電体層（セラミック層）を薄層化した場合（たとえば $2.0\mu\text{m}$ 以下）において、良好な特性（たとえば電気特性）を有する積層セラミックコンデンサを得るために、誘電体層における厚み方向の粒子数をいかなる範囲にすれば良いかについては不明である。

#### 【特許文献1】特開2001-316114号公報

#### 【特許文献2】特開平9-35985号公報

#### 【発明の開示】

#### 【発明が解決しようとする課題】

#### 【0010】

本発明の目的は、積層セラミックコンデンサにおいて、コンデンサを薄層化した場合においても、ショート不良率を低く抑え、高い誘電率を有し、さらに、B特性を満足する良好な温度特性を有し、且つ、良好なDCバイアス特性を有する積層セラミックコンデンサを提供することである。

#### 【課題を解決するための手段】

#### 【0011】

本発明の発明者等は、コンデンサを薄層化した場合においても、ショート不良率を低く抑え、高い誘電率を有し、良好な温度特性を有し、且つ、良好なDCバイアス特性を有する積層セラミックコンデンサについて鋭意検討した結果、誘電体層の厚みを $2.0\mu\text{m}$ 以下とし、誘電体層の1層あたりの平均粒子数を3以上、6以下とすることにより、本発明の目的を達成できることを見出し、本発明を完成させるに至った。

#### 【0012】

すなわち、本発明に係る積層セラミックコンデンサは、  
内部電極層と誘電体層とを有し、

前記誘電体層の厚みが $2.0\mu\text{m}$ 以下であり、前記誘電体層の厚みを、前記誘電体層を構成する誘電体粒子の平均粒径で除すことによって求められる誘電体層の1層あたりの平均粒子数が、3以上、6以下であることを特徴とする。

#### 【0013】

本発明に係る積層セラミックコンデンサにおいて、好ましくは、前記誘電体層が、チタン酸バリウムを含む主成分と、副成分として、前記主成分100モルに対して、Mgの酸化物をMgO換算で $0.1\sim 3$ モル、Mnの酸化物をMnO換算で $0\sim 0.5$ モル、Vの酸化物を $\text{V}_2\text{O}_5$ 換算で $0\sim 0.5$ モル、Yの酸化物を $\text{Y}_2\text{O}_3$ 換算で $0\sim 5$ モル、Siの酸化物を $\text{SiO}_2$ 換算で $2\sim 12$ モル、BaおよびCaの酸化物を $(\text{BaO} + \text{CaO})$

換算で 2 ~ 12 モル含有することを特徴とする。

【0014】

本発明に係る積層セラミックコンデンサにおいて、前記副成分における前記 Mg の酸化物の含有量は、前記主成分 100 モルに対して、MgO 換算で、0.1 ~ 3 モルであることが好ましく、さらに好ましくは 0.1 ~ 0.5 モルであり、より好ましくは 0.1 ~ 0.3 モルである。Mg の酸化物の含有量を上記範囲とすることにより、コンデンサの静電容量の温度特性、特に高温側での温度特性を向上させることが可能となる。

【0015】

本発明に係る積層セラミックコンデンサにおいて、好ましくは、前記誘電体層が、比表面積が  $3 \text{ m}^2 / \text{g}$  以上、 $10 \text{ m}^2 / \text{g}$  以下であるチタン酸バリウム粉末を原料として製造される誘電体層である。 10

【発明の効果】

【0016】

本発明によれば、積層セラミックコンデンサを薄層化、たとえば  $2.0 \mu\text{m}$  以下とした場合においても、誘電体層の 1 層あたりの平均粒子数を 3 以上、6 以下とすることにより、ショート不良率を低く抑え、高い誘電率を有し、B 特性を満足する良好な温度特性を有し、且つ、良好な DC バイアス特性を有する積層セラミックコンデンサを提供することができる。

【発明を実施するための最良の形態】

【0017】

20

以下、本発明を、図面に示す実施形態に基づき説明する。

【0018】

図 1 は本発明の一実施形態に係る積層セラミックコンデンサの断面図である。

【0019】

積層セラミックコンデンサ

図 1 に示すように、本発明の一実施形態に係る積層セラミックコンデンサ 1 は、誘電体層 2 と内部電極層 3 とが交互に積層された構成のコンデンサ素子本体 10 を有する。このコンデンサ素子本体 10 の両端部には、素子本体 10 の内部で交互に配置された内部電極層 3 と各々導通する一対の外部電極 4 が形成してある。コンデンサ素子本体 10 の形状に特に制限はないが、通常、直方体状とされる。また、その寸法にも特に制限はなく、用途 30 に応じて適当な寸法とすればよいが、通常、 $(0.4 \sim 5.6 \text{ mm}) \times (0.2 \sim 5.0 \text{ mm}) \times (0.2 \sim 1.9 \text{ mm})$  程度である。

【0020】

内部電極層 3 は、各端面がコンデンサ素子本体 10 の対向する 2 端部の表面に交互に露出するように積層してある。一対の外部電極 4 は、コンデンサ素子本体 10 の両端部に形成され、交互に配置された内部電極層 3 の露出端面に接続されて、コンデンサ回路を構成する。

【0021】

誘電体層 2

誘電体層 2 は、誘電体磁器組成物を含有する。 40

【0022】

誘電体磁器組成物は、好ましくは、チタン酸バリウムを含む主成分と、副成分とを含有する。

【0023】

前記チタン酸バリウムは、好ましくは、組成式  $\text{Ba}_m \text{TiO}_{2+m}$  で表され、m が  $0.980 \sim 1.035$  であり、Ba と Ti との比が  $0.980 \sim \text{Ba} / \text{Ti} \sim 1.035$  である。

【0024】

前記副成分は、好ましくは、Mg の酸化物、Mn の酸化物、V の酸化物、Y の酸化物、Si の酸化物、Ba および Ca の酸化物を含有する。 50

## 【0025】

前記Mgの酸化物は、キュリー点における誘電率ピークの抑制や粒成長を抑制する効果があり、主成分100モルに対して、MgO換算で0.1～3モルであることが好ましく、さらに好ましくは0.1～0.5モルであり、より好ましくは0.1～0.3モルである。Mgの酸化物の含有量が少なすぎると異常粒成長を生じさせる傾向にあり、多すぎると静電容量の温度特性が悪化する傾向にある。また、Mgの酸化物の含有量を上記範囲とすることにより、コンデンサの静電容量の温度特性、特に高温側での温度特性を向上することが可能となる。

## 【0026】

前記Mnの酸化物は、焼結を促進する効果と、IRを高くする効果と、高温負荷寿命を向上させる効果とがあり、MnO換算で0～0.5モルであることが好ましい。Mnの酸化物の含有量が多すぎると比誘電率が低下する傾向にある。

## 【0027】

前記Vの酸化物は、高温負荷寿命を向上させる効果があり、主成分100モルに対して、V<sub>2</sub>O<sub>5</sub>換算で0～0.5モルであることが好ましい。Vの酸化物の含有量が多すぎると、IRが著しく劣化する傾向にある。

## 【0028】

前記Yの酸化物は、主として、高温負荷寿命を向上させる効果を示し、主成分100モルに対して、Y<sub>2</sub>O<sub>3</sub>換算で0～5モルであることが好ましい。Yの酸化物の含有量が多すぎると焼結性が悪化する傾向にある。

## 【0029】

前記Siの酸化物は、焼結助剤として作用し、主成分100モルに対して、SiO<sub>2</sub>換算で、2～12モルであることが好ましい。Siの酸化物の含有量が少なすぎると焼結性が悪くなる傾向にあり、多すぎると比誘電率が低下する傾向にある。

## 【0030】

なお、Siの酸化物を添加する際には、BaおよびCaの酸化物を同時に添加することが好ましく、(Ba, Ca)<sub>x</sub> SiO<sub>2</sub> + x で表される複合酸化物の形態で添加することがより好ましい。そのように、あらかじめSiO<sub>2</sub>とBaO、CaOを反応させた状態で添加することによりSiO<sub>2</sub>とBaTiO<sub>3</sub>との反応を妨げ、BaTiO<sub>3</sub>粒子表面近傍の組成ずれを防ぐことができる。(Ba, Ca)<sub>x</sub> SiO<sub>2</sub> + x におけるxは、好ましくは0.8～1.2であり、より好ましくは0.9～1.1である。xが小さすぎると、すなわちSiO<sub>2</sub>が多すぎると、主成分に含まれるチタン酸バリウムと反応して誘電体特性が悪化する傾向にあり、xが大きすぎると、融点が高くなって焼結性を悪化する傾向にある。

## 【0031】

なお、本明細書では、主成分および各副成分を構成する各酸化物を化学量論組成で表しているが、各酸化物の酸化状態は、化学量論組成から外れるものであってもよい。ただし、各副成分の上記比率は、各副成分を構成する酸化物に含有される金属量から上記化学量論組成の酸化物に換算して求める。

## 【0032】

誘電体層2の厚さは、一層あたり、2.0μm以下であり、好ましくは1.5μm以下である。厚さの下限は、特に限定はされない。本実施形態では、誘電体層2の厚みを、2.0μm以下、さらには1.5μm以下に薄くした場合でも、ショート不良率を低く抑えつつ、比誘電率を高くすることが可能である。

## 【0033】

誘電体層2に含まれる誘電体粒子の平均粒径は、0.66μm以下であることが好ましく、さらに好ましくは0.4μm以下である。平均粒径の下限は、特に限定されない。

## 【0034】

また、本実施形態においては、誘電体層2の厚みを、誘電体層2を構成する誘電体粒子の平均粒径で除すことによって求められる誘電体層2の1層あたりの平均粒子数が、3以

10

20

30

40

50

上、6以下である。

【0035】

本発明の特徴点は、誘電体層を薄層化、たとえば $2.0\mu\text{m}$ 以下とし、前記誘電体層の1層あたりの平均粒子数を3以上、6以下とする点にある。このようにすることにより、誘電体層を薄層化した場合においても、ショート不良率を低く抑えつつ、高い比誘電率を有し、B特性を満足する良好な温度特性を有し、且つ、良好なDCバイアス特性を有する積層セラミックコンデンサを得ることが可能となる。誘電体層の1層あたりの平均粒子数が少なすぎると、ショート不良率が高くなる傾向にあり、多すぎると、比誘電率が低くなる傾向にある。

【0036】

また、誘電体層2の積層数については、特に限定されず、用途等に応じて適宜決定されればよい。

【0037】

内部電極層3

内部電極層3に含有される導電材は特に限定されないが、安価な卑金属を用いることができる。導電材として用いる卑金属としては、NiまたはNi合金が好ましい。Ni合金としては、Mn, Cr, Co, CuおよびAlから選択される1種以上の元素とNiとの合金が好ましく、合金中のNi含有量は95重量%以上であることが好ましい。なお、NiまたはNi合金中には、P等の各種微量成分が0.1重量%程度以下含まれていてもよい。内部電極層3の厚さは用途等に応じて適宜決定すればよいが、通常、 $0.1\sim 3\mu\text{m}$ 、特に $0.2\sim 2.0\mu\text{m}$ 程度であることが好ましい。

【0038】

外部電極4

外部電極4に含有される導電材は特に限定されないが、本発明では安価なNi, Cuや、これらの合金または、融点の低いIn-Ga合金を用いることができる。外部電極4の厚さは用途等に応じて適宜決定されればよいが、通常、 $10\sim 50\mu\text{m}$ 程度であることが好ましい。

【0039】

積層セラミックコンデンサの製造方法

本発明の積層セラミックコンデンサは、従来の積層セラミックコンデンサと同様に、ペーストを用いた通常の印刷法やシート法によりグリーンチップを作製し、これを焼成した後、外部電極を印刷または転写して焼成することにより製造される。以下、製造方法について具体的に説明する。

【0040】

まず、誘電体層用ペーストに含まれる誘電体磁器組成物粉末を準備し、これを塗料化して、誘電体層用ペーストを調製する。

【0041】

誘電体層用ペーストは、誘電体磁器組成物粉末と有機ビヒクルとを混練した有機系の塗料であってもよく、水系の塗料であってもよい。

【0042】

誘電体磁器組成物粉末は、主成分原料であるチタン酸バリウム粉末と、各副成分原料粉末とを含有する。チタン酸バリウム粉末は、その比表面積が好ましくは $3\text{m}^2/\text{g}$ 以上、 $10\text{m}^2/\text{g}$ 以下である。

【0043】

主成分原料であるチタン酸バリウム粉末の比表面積は、焼成後の焼結体粒子の平均粒径や電気特性に大きく影響するため、比表面積を上記範囲とし、平均粒径や電気特性を所定の範囲内とすることが好ましい。比表面積が大きすぎると、平均粒径が小さくなることもあり、その際には誘電体層の1層あたりの平均粒子数が大きくなり、また、比誘電率が低下してしまう傾向にある。また、小さすぎると、平均粒径が大きくなり、誘電体層の1層あたりの平均粒子数が小さくなる傾向にあり、ショート不良率が高くなる傾向にある。

10

20

30

40

50

## 【 0 0 4 4 】

誘電体磁器組成物粉末としては、上記した酸化物やその混合物、複合酸化物を用いることができるが、その他、焼成により上記した酸化物や複合酸化物となる各種化合物、例えば、炭酸塩、シュウ酸塩、硝酸塩、水酸化物、有機金属化合物等から適宜選択し、混合して用いることもできる。誘電体磁器組成物粉末中の各化合物の含有量は、焼成後に上記した誘電体磁器組成物の組成となるように決定すればよい。塗料化する前の状態で、誘電体磁器組成物粉末の粒径は、通常、平均粒径  $0.01 \sim 0.5 \mu\text{m}$  程度である。

## 【 0 0 4 5 】

有機ビヒクルとは、バインダを有機溶剤中に溶解したものである。有機ビヒクルに用いるバインダは特に限定されず、エチルセルロース、ポリビニルブチラール等の通常の各種バインダから適宜選択すればよい。また、用いる有機溶剤も特に限定されず、印刷法やシート法など、利用する方法に応じて、テルピネオール、ブチルカルビトール、アセトン、トルエン等の各種有機溶剤から適宜選択すればよい。

10

## 【 0 0 4 6 】

また、誘電体層用ペーストを水系の塗料とする場合には、水溶性のバインダや分散剤などを水に溶解させた水系ビヒクルと、誘電体原料とを混練すればよい。水系ビヒクルに用いる水溶性バインダは特に限定されず、例えば、ポリビニルアルコール、セルロース、水溶性アクリル樹脂などを用いればよい。

## 【 0 0 4 7 】

内部電極用ペーストは、上記した各種導電性金属や合金からなる導電材、あるいは焼成後に上記した導電材となる各種酸化物、有機金属化合物、レジネート等と、上記した有機ビヒクルとを混練して調製する。

20

## 【 0 0 4 8 】

外部電極用ペーストは、上記した内部電極用ペーストと同様にして調製すればよい。

## 【 0 0 4 9 】

上記した各ペースト中の有機ビヒクルの含有量に特に制限はなく、通常の含有量、例えば、バインダは  $1 \sim 5$  重量%程度、溶剤は  $10 \sim 50$  重量%程度とすればよい。また、各ペースト中には、必要に応じて各種分散剤、可塑剤、誘電体、絶縁体等から選択される添加物が含有されていてもよい。これらの総含有量は、 $10$  重量%以下とすることが好ましい。

30

## 【 0 0 5 0 】

印刷法を用いる場合、誘電体層用ペーストおよび内部電極用ペーストを、PET等の基板上に積層印刷し、所定形状に切断した後、基板から剥離してグリーンチップとする。

## 【 0 0 5 1 】

また、シート法を用いる場合、誘電体層用ペーストを用いてグリーンシートを形成し、この上に内部電極用ペーストを印刷した後、これらを積層してグリーンチップとする。

## 【 0 0 5 2 】

焼成前に、グリーンチップに脱バインダ処理を施す。脱バインダ処理は、誘電体用ペーストおよび内部電極用ペースト中のバインダーの種類や量に応じて適宜決定されればよいが、たとえば、脱バインダ雰囲気中の酸素分圧を  $10^{-9} \sim 10^5 \text{ Pa}$  とすることが好ましい。酸素分圧が前記範囲未満であると、脱バインダ効果が低下する。また酸素分圧が前記範囲を超えると、内部電極層が酸化する傾向にある。

40

## 【 0 0 5 3 】

また、それ以外の脱バインダ条件としては、昇温速度を好ましくは  $5 \sim 300$  / 時間、より好ましくは  $10 \sim 100$  / 時間、保持温度を好ましくは  $180 \sim 400$  、より好ましくは  $200 \sim 350$  、温度保持時間を好ましくは  $0.5 \sim 24$  時間、より好ましくは  $2 \sim 20$  時間とする。また、焼成雰囲気は、空気もしくは還元性雰囲気とすることが好ましく、還元性雰囲気における雰囲気ガスとしては、たとえば  $\text{N}_2$  と  $\text{H}_2$  との混合ガスを加湿して用いることが好ましい。

## 【 0 0 5 4 】

50

グリーンチップ焼成時の雰囲気は、内部電極用ペースト中の導電材の種類などに応じて適宜決定されればよいが、導電材としてNiやNi合金等の卑金属を用いる場合、焼成雰囲気中の酸素分圧は、 $10^{-9} \sim 10^{-4}$  Paとすることが好ましい。酸素分圧が前記範囲未満であると、内部電極層の導電材が異常焼結を起こし、途切れてしまうことがある。また、酸素分圧が前記範囲を超えると、内部電極層が酸化する傾向にある。

【0055】

また、焼成時の保持温度は、好ましくは $1000 \sim 1400$ 、より好ましくは $1100 \sim 1350$ である。保持温度が前記範囲未満であると緻密化が不十分となり、前記範囲を超えると、内部電極層の異常焼結による電極の途切れや、内部電極層構成材料の拡散による容量温度特性やショート率の悪化、誘電体磁器組成物の還元や異常粒成長が生じやすくなる。 10

【0056】

これ以外の焼成条件としては、昇温速度を好ましくは $50 \sim 500$  / 時間、より好ましくは $100 \sim 300$  / 時間、温度保持時間を好ましくは $0.5 \sim 8$  時間、より好ましくは $1 \sim 3$  時間、冷却速度を好ましくは $50 \sim 500$  / 時間、より好ましくは $100 \sim 300$  / 時間とする。また、焼成雰囲気は還元性雰囲気とすることが好ましく、雰囲気ガスとしてはたとえば、 $N_2$  と  $H_2$  との混合ガスを加湿して用いることが好ましい。

【0057】

還元性雰囲気中で焼成した場合、コンデンサ素子本体にはアニールを施すことが好ましい。アニールは、誘電体層を再酸化するための処理であり、これにより電気特性、特に高温負荷寿命を著しく長くすることができるので、信頼性が向上する。 20

【0058】

アニール雰囲気中の酸素分圧は、 $10^{-3}$  Pa 以上、特に $10^{-2} \sim 10$  Pa とすることが好ましい。酸素分圧が前記範囲未満であると誘電体層の再酸化が困難であり、前記範囲を超えると内部電極層が酸化する傾向にある。

【0059】

アニールの際の保持温度は、 $1100$  以下、特に $500 \sim 1100$  とすることが好ましい。保持温度が前記範囲未満であると誘電体層の酸化が不十分となるので、IRが低く、また、電気特性、特に高温負荷寿命が短くなりやすい。一方、保持温度が前記範囲を超えると、内部電極が酸化して容量が低下するだけでなく、内部電極が誘電体と反応してしまい、容量温度特性の悪化、IRの低下、高温負荷寿命の低下が生じやすくなる。なお、アニールは昇温過程および降温過程だけから構成してもよい。すなわち、温度保持時間を零としてもよい。この場合、保持温度は最高温度と同義である。 30

【0060】

これ以外のアニール条件としては、温度保持時間を好ましくは $0 \sim 20$  時間、より好ましくは $2 \sim 10$  時間、冷却速度を好ましくは $50 \sim 500$  / 時間、より好ましくは $100 \sim 300$  / 時間とする。また、アニールの雰囲気ガスとしては、たとえば、加湿した $N_2$  ガス等を用いることが好ましい。

【0061】

上記した脱バインダ処理、焼成およびアニールにおいて、 $N_2$  ガスや混合ガス等を加湿するには、例えばウェッター等を使用すればよい。この場合、水温は $5 \sim 75$  程度が好ましい。 40

【0062】

脱バインダ処理、焼成およびアニールは、連続して行なっても、独立に行なってもよい。

【0063】

上記のようにして得られた積層セラミック焼結体本体に、例えばパレル研磨やサンドブラストなどにより端面研磨を施し、外部電極用ペーストを塗布、印刷または転写し、その後、必要に応じて焼成を行い、外部電極4を形成する。導電材としてNi, Cuまたは、これらの合金を含有する外部電極用ペーストを使用する場合における焼成条件としては、 50



例えば、加湿した $N_2$ と $H_2$ との混合ガス中で300～800にて10分間～2時間程度とすることが好ましい。なお、導電材としてIn-Ga合金を含有する外部電極用ペーストを使用した場合は、外部電極を形成する際に、焼成を行うことは要しない。そして、必要に応じ、外部電極4表面に、めっき等により被覆層を形成する。

【0064】

このようにして製造された本発明の積層セラミックコンデンサは、ハンダ付等によりプリント基板上などに実装され、各種電子機器等に使用される。

【0065】

本発明によれば、誘電体層の1層あたりの平均粒子数を3以上、6以下とすることにより、誘電体層を薄層化、たとえば2.0 $\mu m$ 以下とした場合においても、ショート不良率を低く抑えつつ、高い比誘電率を有し、良好な温度特性およびDCバイアス特性を示す積層セラミックコンデンサを得ることが可能となる。

10

【0066】

以上、本発明の実施形態について説明してきたが、本発明は、上述した実施形態に何等限定されるものではなく、本発明の要旨を逸脱しない範囲内において種々に改変することができる。

【0067】

たとえば、上述した実施形態では、本発明に係る電子部品として積層セラミックコンデンサを例示したが、本発明に係る電子部品としては、積層セラミックコンデンサに限定されず、上記組成の誘電体磁器組成物で構成してある誘電体層を有するものであれば何でも良い。

20

【実施例】

【0068】

以下、本発明を、さらに詳細な実施例に基づき説明するが、本発明は、これら実施例に限定されない。

【0069】

主成分として、表1および3に示す比表面積の $BaTiO_3$ 原料を準備した。なお、 $BaTiO_3$ の比表面積は、窒素吸着法(BET法)により測定した。次に、主成分に、副成分として、 $MgO$ 、 $MnO$ 、 $V_2O_5$ 、 $Y_2O_3$ 、 $(Ba, Ca)SiO_3$ を添加し、ボールミルにより16時間湿式混合し、乾燥することにより誘電体原料を得た。表1および3に各副成分の添加量を、主成分100モルに対するモル数で示した。

30

【0070】

得られた誘電体原料にポリビニルブチラールおよびエタノール系の有機溶媒を添加し、再度ボールミルで混合し、ペースト化して誘電体層用ペーストを得た。

【0071】

次に、Ni粒子44.6重量部と、テルピネオール52重量部と、エチルセルロース3重量部と、ベンゾトリアゾール0.4重量部とを、3本ロールにより混練し、スラリー化して内部電極用ペーストを得た。

【0072】

これらのペーストを用い、以下のようにして、図1に示される積層型セラミックチップコンデンサ1を製造した。

40

【0073】

得られた誘電体層用ペーストを用いてドクターブレード法により、PETフィルム上にグリーンシートを形成した。この上に内部電極用ペーストをスクリーン印刷法により印刷した。その後、ふたとなるグリーンシートをPETフィルムから剥離し、厚さが約300 $\mu m$ となるように複数枚積層し、その上に内部電極用ペーストを印刷したシートをPETフィルムから剥離しつつ所望の枚数(この場合は5枚)積層し、更に再びふたとなるグリーンシートを積層し、圧着して、グリーンチップを得た。

【0074】

次いで、グリーンチップを所定サイズに切断し、脱バインダ処理、焼成およびアニール

50

を下記条件にて行って、積層セラミック焼成体を得た。脱バインダ処理条件は、昇温速度：32.5 / 時間、保持温度：260、温度保持時間：8時間、雰囲気：空気中とした。焼成条件は、昇温速度：200 / 時間、保持温度：1230、温度保持時間：2時間、冷却速度：200 / 時間、雰囲気ガス：加湿した $N_2 + H_2$ 混合ガスとした。アニール条件は、昇温速度：200 / 時間、保持温度：1050、温度保持時間：2時間、冷却速度：200 / 時間、雰囲気ガス：加湿した $N_2$ ガスとした。なお、焼成およびアニールの際の雰囲気ガスの加湿には、水温を20としたウェッターを用いた。

#### 【0075】

次いで、得られた積層セラミック焼成体の端面をサンドブラストにて研磨した後、外部電極としてIn-Gaを塗布し、図1に示す積層セラミックコンデンサの試料1~10を得た。

#### 【0076】

得られたコンデンサ試料のサイズは、3.2mm×1.6mm×0.6mmであり、内部電極層に挟まれた誘電体層の数は4とし、内部電極層の平均厚さは1.2μmであった。表1および表3に、各試料の誘電体層の1層あたりの平均厚み（層間厚み）と、誘電体粒子の平均粒径と、誘電体層の1層あたりの平均粒子数を示した。

#### 【0077】

誘電体層の厚みの測定方法としては、まず、得られたコンデンサ試料を内部電極に垂直な面で切断し、その切断面を研磨し、その研磨面の複数箇所を金属顕微鏡で観察することにより焼結後の誘電体層の平均厚みを求めた。

#### 【0078】

誘電体粒子の平均粒径の測定方法としては、上記研磨面にケミカルエッチングを施し、その後、走査型電子顕微鏡（SEM）により観察を行い、コード法により誘電体粒子の形状を球と仮定して算出した。

#### 【0079】

誘電体層の1層あたりの平均粒子数は、上記にて測定した誘電体層の厚みおよび、平均粒径から求めた。すなわち、誘電体層の厚みを平均粒径で除することにより算出した。

#### 【0080】

得られた各コンデンサ試料について下記に示す方法により、比誘電率、ショート不良率、DCバイアス特性および容量温度特性の測定を行った。

#### 【0081】

##### 比誘電率（ $\epsilon_r$ ）

コンデンサの試料に対し、基準温度20において、デジタルLCRメータ（横河電機（株）製YHP4284）にて、周波数1kHz、入力信号レベル（測定電圧）1Vrms/μmの条件下で、静電容量Cを測定した。そして、得られた静電容量、積層セラミックコンデンサの誘電体厚みおよび内部電極同士の重なり面積から、比誘電率（単位なし）を算出した。結果を表2および4に示す。

#### 【0082】

##### ショート不良率

ショート不良率は、80個のコンデンサ試料を用い、テスターで導通チェックを行った。そして、得られた抵抗値が10以下のものをショート不良として、その不良個数を求め、全体個数に対するパーセンテージ（%）を算出した。結果を表2および4に示す。

#### 【0083】

##### DCバイアス特性

コンデンサの試料に対し、一定温度（20）において、徐々に直流電圧をかけていった際の静電容量の変化（単位は%）を算出した。2V/μmにおける結果を表2および4に示す。

#### 【0084】

##### 静電容量の温度特性

コンデンサの試料に対し、 $-25 \sim 125$  の温度範囲で静電容量を測定し、 $+20$  での静電容量に対する  $-25$ 、 $85$  および  $125$  での静電容量の変化率  $C$  (単位は%) を算出した。結果を表 2 および 4 に示す。

【表 1】

試料 番号	BaTiO <sub>3</sub> 原料 の比表面積 (m <sup>2</sup> /g)	MgO (mol)	MnO (mol)	Y <sub>2</sub> O <sub>3</sub> (mol)	V <sub>2</sub> O <sub>5</sub> (mol)	(Ba,Ca)SiO <sub>3</sub> (mol)	誘電体厚み (μm)	平均粒径 (μm)	平均粒子数
1	比較例	0.5	0.2	2	0.03	3	1.30	0.211	6.17
2	実施例	0.5	0.2	2	0.03	3	1.46	0.264	5.53
3	実施例	0.5	0.2	2	0.03	3	1.84	0.344	5.34
4	実施例	0.5	0.2	2	0.03	3	1.21	0.352	3.44
5	実施例	0.3	0.2	2	0.03	3	1.36	0.282	4.84
6	実施例	0.1	0.2	2	0.03	3	1.80	0.386	4.66
7	実施例	0.1	0.2	2	0.03	3	1.25	0.395	3.17
8	比較例	0.5	0.2	2	0.03	3	1.15	0.430	2.67

表 1

10

20

30

40

【表 2】

試料 番号		平均粒子数	比誘電率	ショート 不良率 (%)	DCバイアス 特性 (%)	静電容量の温度特性		
						-25℃ (%)	85℃ (%)	125℃ (%)
1	比較例	6.17	1776	23	-21.36	-2.846	-6.994	-29.138
2	実施例	5.53	2315	5	-12.13	-1.122	-8.024	-15.309
3	実施例	5.34	2204	21	-14.13	-4.560	-6.514	-16.154
4	実施例	3.44	2308	26	-16.77	-4.286	-7.161	-18.310
5	実施例	4.84	2367	28	-13.96	-3.509	-6.204	-14.642
6	実施例	4.66	2294	33	-17.02	-6.452	2.143	-6.269
7	実施例	3.17	2588	59	-21.61	-5.499	0.175	-8.781
8	比較例	2.67	—	100	—	—	—	—

表 2

表 1 に試料 1 ～ 8 の BaTiO<sub>3</sub> 原料の比表面積、各副成分の添加量、誘電体層厚み、誘電体粒子の平均粒径、および、誘電体層の 1 層あたりの平均粒子数を示した。また、表 2 には、試料 1 ～ 8 の誘電体層の 1 層あたりの平均粒子数および各電気特性を示した。

【0085】

表 1 より、試料 1 ～ 8 は、いずれも誘電体層の厚みが 2.0 μm 以下となっているが、誘電体層の 1 層あたりの平均粒子数については、実施例の試料 2 ～ 7 は、3 以上、6 以下の範囲内であるのに対し、比較例の試料 1 では、6 を超え、比較例の試料 8 では、3 未満となった。

【0086】

10

20

30

40

50

表 2 より、本発明の実施例の試料 2 ~ 7 は、いずれも比誘電率が高い結果となった。また、ショート不良率、DC バイアス特性、静電容量の温度特性についても良好な結果であった。特に、静電容量の温度特性は、B 特性 [ - 25 ~ 85 で容量変化率  $\pm 10\%$  以内 (基準温度 20 ) ] を満足する結果となった。

【0087】

一方、誘電体層の 1 層あたりの平均粒子数が 6 . 167 であった比較例の試料 1 は、比誘電率が低くなり、2000 を下回るという結果となった。誘電体層の 1 層あたりの平均粒子数が 2 . 674 であった比較例の試料 8 は、ショート不良率が 100 % となり、コンデンサとして、機能する試料を得ることができなかった。そのため、この試料については、ショート不良率以外の他の電気特性については、測定することができなかった。

10

【0088】

この結果より、誘電体層を薄層化した場合、たとえば 2 . 0  $\mu\text{m}$  以下とした場合においても、ショート不良率を低く抑えつつ、比誘電率を向上させるためには、誘電体層の 1 層あたりの平均粒子数が 3 以上、6 以下であることが望ましいことが確認できた。

【0089】

また、表 1 および 2 より、MgO の添加量を 0 . 1 モルとした試料 6 , 7 については、MgO の添加量を 0 . 5 , 0 . 3 モルとした試料 2 ~ 5 と比較して、125 での温度特性が特に良好な結果となった。この結果より、Mg の酸化物の含有量は、主成分 100 モルに対して、MgO 換算で 0 . 1 ~ 3 モルであることが好ましく、さらに好ましくは 0 . 1 ~ 0 . 5 モルであり、より好ましくは 0 . 1 ~ 0 . 3 モルであることが確認できた。

20

【表 3】

試料 番号		BaTiO <sub>3</sub> 原料 の比表面積 (m <sup>2</sup> /g)	MgO (mol)	MnO (mol)	Y <sub>2</sub> O <sub>3</sub> (mol)	V <sub>2</sub> O <sub>5</sub> (mol)	(Ba,Ca)SiO <sub>3</sub> (mol)	誘電体厚み (μm)	平均粒径 (μm)	平均粒子数
2	実施例	4.53	0.5	0.2	2	0.03	3	1.46	0.264	5.53
9	比較例	3.72	0.1	0.2	0.5	0.03	2	3.40	0.569	5.98
10	比較例	3.90	0.1	0.2	1	0.03	1	3.40	0.619	5.49

表 3

10

20

30

40

【表 4】

試料 番号	誘電体厚み ( $\mu\text{m}$ )	比誘電率	ショート 不良率 (%)	DCバイアス 特性 (%)	静電容量の温度特性	
					-25°C (%)	85°C (%)
2 実施例	1.46	2315	5	-12.13	-1.122	-8.024
9 比較例	3.40	4119	5	-35.84	-3.304	0.307
10 比較例	3.40	3582	13	-30.86	-4.131	-0.042

表 4

表 3 に試料 2 , 9 , 10 の  $\text{BaTiO}_3$  原料の比表面積、各副成分の添加量、誘電体厚み、誘電体粒子の平均粒径、誘電体層の 1 層あたりの平均粒子数を示した。また、表 4 には、試料 2 , 9 , 10 の誘電体層厚みおよび各電気特性を示した。

## 【0090】

表 3 より、比較例の試料 9 , 10 は、誘電体層の 1 層あたりの平均粒子数については、本発明の範囲内にあるが、誘電体層の厚みが 3 . 4  $\mu\text{m}$  であり、本発明の範囲外となっている。なお、比較例の試料 9 の副成分の含有量は、本発明の好ましい範囲内となっている。

## 【0091】

表 4 より、誘電体層の厚みを 3 . 4  $\mu\text{m}$  と厚くした比較例の試料 9 , 10 は、DC バイアス特性が - 30 % を超えてしまい、実施例の試料 2 と比較して劣る結果となった。また、比較例の試料 9 , 10 では、比誘電率が実施例の試料 2 と比較して高い値となったが、誘電体層自体の厚みが厚くなっているため、結果として、積層セラミックコンデンサの静電容量自体は向上しない。この結果より、誘電体層の 1 層あたりの平均粒子数が 3 以上、

10

20

30

40

50



6以下であり、誘電体層の厚みが $2.0\text{ }\mu\text{m}$ 以下であることが望ましく、好ましくは $1.5\text{ }\mu\text{m}$ 以下であることが確認できた。

【図面の簡単な説明】

【0092】

【図1】図1は本発明の一実施形態に係る積層セラミックコンデンサの断面図である。

【符号の説明】

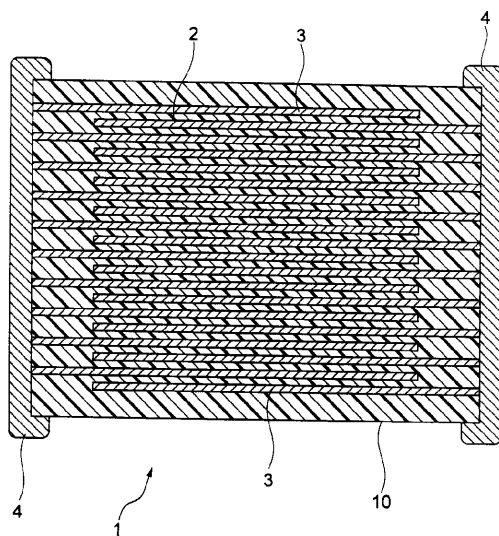
【0093】

- 1 ... 積層セラミックコンデンサ
- 10 ... コンデンサ素子本体
- 2 ... 誘電体層
- 3 ... 内部電極層
- 4 ... 外部電極

10

【図1】

図 1



---

フロントページの続き

(72)発明者 佐藤 陽

東京都中央区日本橋一丁目13番1号 TDK株式会社内

Fターム(参考) 5E001 AB03 AD00 AE02 AE03 AE04