

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年12月12日(12.12.2024)



(10) 国際公開番号
WO 2024/252946 A1

(51) 国際特許分類:
H01G 4/30 (2006.01)

(21) 国際出願番号: PCT/JP2024/019023

(22) 国際出願日: 2024年5月23日(23.05.2024)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2023-094856 2023年6月8日(08.06.2023) JP

(71) 出願人: 株式会社村田製作所
(**MURATA MANUFACTURING CO., LTD.**) [JP/
JP]; 〒6178555 京都府長岡京市東神足 1
丁目 1 0 番 1 号 Kyoto (JP).

(72) 発明者: 筑 摩 忍 (**CHIKUMA Shinobu**);
〒6178555 京都府長岡京市東神足 1 丁目 1 0 番
1 号 株式会社村田製作所内 Kyoto (JP).

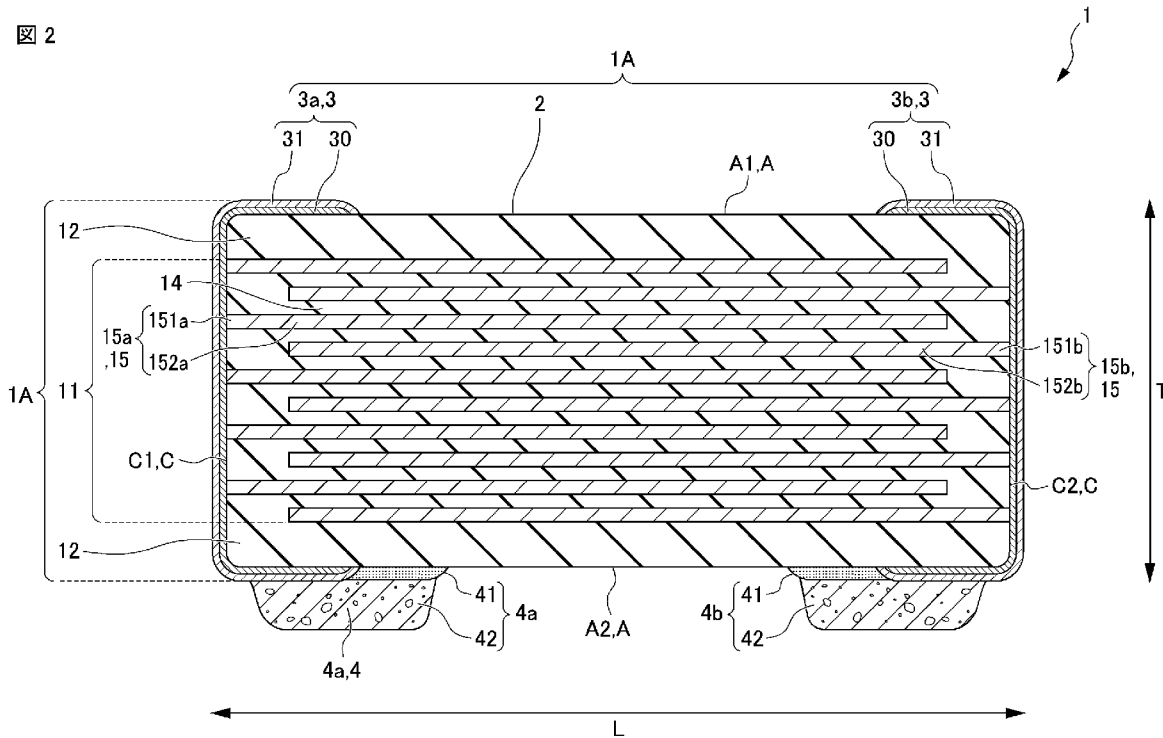
(74) 代理人: 加 藤 竜 太, 外 (**KATO Ryuta et al.**);
〒1000005 東京都千代田区丸の内 1 - 7 -
1 2 サピアタワー Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,

(54) Title: MULTILAYER CERAMIC ELECTRONIC COMPONENT

(54) 発明の名称: 積層セラミック電子部品

図 2



(57) Abstract: The present invention provides a multilayer ceramic capacitor that has high fixation strength between a capacitor main body and a spacer and exhibits excellent durability when mounted. A multilayer ceramic electronic component 1 comprises: a multilayer body 2 that includes an inner layer portion 11 in which dielectric layers 14 and internal electrode layers 15 are alternately stacked, and that has two main surfaces A opposite one other in a stacking direction T and two end surfaces C opposite one other in a length direction L; two external electrodes 3 that are connected



MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

to the internal electrode layers 15 at the two end surfaces C, respectively, and that cover the end surfaces C and portions of the two main surfaces A opposite one other and continuous with the end surfaces C; and two spacers 4 that are disposed on one of the two main surfaces A of the multilayer body 2. The spacers 4 each include a first region 41 that covers a portion of the multilayer body 2, and a second region 42 that covers a portion of an external electrode 3. The first region 41 and the second region 42 are formed from different materials.

(57) 要約: コンデンサ本体とスペーサとの固着力が高く、実装した際の耐久性にすぐれた積層セラミックコンデンサを提供すること。誘電体層14と内部電極層15とが交互に積層された内層部11を含み、積層方向Tに相対する2つの主面A、長さ方向Lに相対する2つの端面Cを備えた積層体2と、前記2つの端面Cのそれぞれにおいて、前記内部電極層15に接続するとともに、前記端面Cとこれに続けて相対する前記2つの主面Aの一部を被覆する2つの外部電極3と、前記積層体2の前記2つの主面Aの一方に配置される2つのスペーサ4と、を備え、前記スペーサ4は、前記積層体2の一部を被覆する第1領域41と、前記外部電極3の一部を被覆する第2領域42と、を含み、前記第1領域41と前記第2領域42は異なる材料からなる、積層セラミック電子部品1。

明 細 書

発明の名称： 積層セラミック電子部品

技術分野

[0001] 本発明は、積層セラミックコンデンサ等の積層セラミック電子部品に関する。

背景技術

[0002] 積層セラミックコンデンサなどの積層セラミック電子部品は、携帯電話機等の移動体端末機器又はパーソナルコンピューターなどの各種電子機器に多く利用されている。積層セラミックコンデンサは、誘電体層と内部電極層とを交互に積層した直方体状の積層体と、当該積層体の対向する両端に形成された外部電極とを備える。

[0003] 積層セラミックコンデンサは、誘電体層と内部電極とが交互に積み重ねられた内層部を有する。そして、その内層部の上部と下部とに外層部としての誘電体層が配置されて直方体状の積層体が形成され、積層体の長手方向の両端面に外部電極が設けられてコンデンサ本体が形成される。

[0004] さらに、いわゆる「鳴き」の発生を抑制するために、コンデンサ本体における基板に実装される側に外部電極の一部を覆うように形成されたスペーサを備える積層セラミックコンデンサが知られている。

先行技術文献

特許文献

[0005] 特許文献1：特開2015-216337号公報

発明の概要

発明が解決しようとする課題

[0006] しかしながら、コンデンサ本体とスペーサとの固着力が弱いと、スペーサが剥離してしまう場合があり、実装した際の耐久性において十分ではなかった。

[0007] 本発明は、コンデンサ本体とスペーサとの固着力が高く、実装した際の耐

久性にすぐれた積層セラミックコンデンサを提供することを目的とする。

課題を解決するための手段

[0008] 本発明者は、積層体の一部を覆う第1領域と、外部電極の一部を覆う第2領域と、を有し、第1領域と第2領域は異なる材料からなるスペーサは、コンデンサ本体との固着力が高く、実装した際の耐久性にすぐれることを見出し、本発明を完成するに至った。

[0009] すなわち、本発明は、誘電体層と内部電極層とが交互に積層された内層部を含み、積層方向に相対する2つの主面、前記積層方向に交差する長さ方向に相対する2つの端面、及び、前記積層方向及び前記長さ方向と交差する幅方向に相対する2つの側面を備えた積層体と、

前記2つの端面のそれぞれにおいて、前記内部電極層に接続するとともに、前記端面とこれに続けて相対する前記2つの主面の一部又は前記2つの側面の一部を被覆する2つの外部電極と、

前記積層体の前記2つの主面の一方又は前記2つの側面の一方に配置される2つのスペーサと、を備え、

前記スペーサは、前記積層体の一部を被覆する第1領域と、前記外部電極の一部を被覆する第2領域と、を含み、

前記第1領域と前記第2領域は異なる材料からなる、積層セラミック電子部品である。

発明の効果

[0010] 本発明によれば、コンデンサ本体とスペーサとの固着力を高めることができるため、実装した際の耐久性にすぐれた積層セラミックコンデンサを提供することが可能となる。

図面の簡単な説明

[0011] [図1]積層セラミックコンデンサ1の外観を示す図である。

[図2]図1に示すⅠーⅠ線に沿った積層セラミックコンデンサ1の断面図である。

[図3]図1に示すⅠⅠーⅠⅠ線に沿った積層セラミックコンデンサ1の断

面図である。

[図4]積層方向から見たスペーサ4の各種形状の平面図である。

[図5]積層方向から見たスペーサ4の各種形状の平面図である。

[図6]フェノール樹脂を用いた場合の第2領域42の一部を拡大した断面図である。

[図7]エポキシ樹脂を用いた場合の第2領域42の一部を拡大した断面図である。

[図8]積層セラミックコンデンサ1の製造方法を示すフローチャートである。

[図9]積層体製造工程S1と、下地電極層形成工程S2と、めっき層形成工程S3と、を説明する図である。

[図10]スペーサ配置工程S4における第2領域形成工程を説明する図である。

発明を実施するための形態

[0012] 以下、本発明の積層セラミック電子部品の実施形態として積層セラミックコンデンサ1について説明するが、本発明がこれに限定されることはない。また、図面は、発明の内容を説明するため、模式的に簡略化して描画している場合があり、描画された構成要素または構成要素間の寸法の比率が、明細書に記載されたそれらの寸法の比率と一致していない場合がある。また、明細書に記載されている構成要素が、図面において省略されている場合や、個数を省略して描画されている場合などがある。

[0013] 図1は、実施形態の積層セラミックコンデンサ1の概略斜視図である。図2は、実施形態の積層セラミックコンデンサ1の図1におけるⅠーⅠ線に沿った断面図である。図3は、実施形態の積層セラミックコンデンサ1の図1におけるⅡーⅡ線に沿った断面図である。なお、図2は長さ方向Lと積層方向Tに平行な断面であり、LT断面とも称される。また、図3は、幅方向Wと積層方向Tに平行な断面であり、WT断面とも称される。

[0014] 積層セラミックコンデンサ1は、略直方体形状で、積層体2及び積層体2の両端に設けられた一対の外部電極3を備えるコンデンサ本体1Aと、コン

デンサ本体 1 A に取り付けられたスペーサ 4 と、を備える。また、積層体 2 は、誘電体層 1 4 と内部電極層 1 5 とを積層した内層部 1 1 を含む。

[0015] 以下の説明において、積層セラミックコンデンサ 1 の向きを表わす用語として、積層セラミックコンデンサ 1 において、一对の外部電極 3 が設けられている方向を長さ方向 L とする。誘電体層 1 4 と内部電極層 1 5 とが積層されている方向を積層方向 T とする。長さ方向 L 及び積層方向 T のいずれにも交差する方向を幅方向 W とする。なお、実施形態においては、幅方向 W は長さ方向 L 及び積層方向 T のいずれにも直交している。

[0016] (積層体 2 の外表面)

また、積層体 2 の 6 つの外表面のうち、積層方向 T に相対する一对の外表面を第 1 主面 A 1 と第 2 主面 A 2 とし、幅方向 W に相対する一对の外表面を第 1 側面 B 1 と第 2 側面 B 2 とし、長さ方向 L に相対する一对の外表面を第 1 端面 C 1 と第 2 端面 C 2 とする。なお、第 1 主面 A 1 と第 2 主面 A 2 とを特に区別して説明する必要のない場合、まとめて主面 A とし、第 1 側面 B 1 と第 2 側面 B 2 とを特に区別して説明する必要のない場合、まとめて側面 B とし、第 1 端面 C 1 と第 2 端面 C 2 とを特に区別して説明する必要のない場合、まとめて端面 C として説明する。

[0017] 積層体 2 は、角部を含む稜線部 R 1 に丸みがつけられていることが好ましい。稜線部 R 1 は、積層体 2 の 2 面、すなわち主面 A と側面 B、主面 A と端面 C、または、側面 B と端面 C が交わる部分である。

[0018] (積層体 2)

積層体 2 は、静電容量を形成する内層部 1 1 と、内層部 1 1 を積層方向 T から挟み込むように配置される外層部 1 2 と、内層部 1 1 と外層部 1 2 を幅方向 W から挟み込むように配置されるサイドマージン部 1 6 と、を備える。

[0019] (内層部 1 1)

内層部 1 1 は、積層方向 T に沿って交互に積層された誘電体層 1 4 と内部電極層 1 5 とを含む。

[0020] (誘電体層 1 4)

誘電体層 1 4 は、セラミック材料で製造されている。セラミック材料としては、例えば、 BaTiO_3 を主成分とする誘電体セラミックが用いられる。

[0021] (内部電極層 1 5)

内部電極層 1 5 は、複数の第 1 内部電極層 1 5 a と、複数の第 2 内部電極層 1 5 b とを備える。第 1 内部電極層 1 5 a と第 2 内部電極層 1 5 b とは、交互に配置されている。第 1 内部電極層 1 5 a は、第 2 内部電極層 1 5 b と対向する第 1 対向部 1 5 2 a と、第 1 対向部 1 5 2 a から第 1 端面 C 1 側に引き出された第 1 引き出し部 1 5 1 a とを備える。第 1 引き出し部 1 5 1 a の端部は、第 1 端面 C 1 に露出し、後述の第 1 外部電極 3 a に電氣的に接続されている。第 2 内部電極層 1 5 b は、第 1 内部電極層 1 5 a と対向する第 2 対向部 1 5 2 b と、第 2 対向部 1 5 2 b から第 2 端面 C 2 に引き出された第 2 引き出し部 1 5 1 b とを備える。第 2 引き出し部 1 5 1 b の端部は、後述の第 2 外部電極 3 b に電氣的に接続されている。第 1 内部電極層 1 5 a の第 1 対向部 1 5 2 a と、第 2 内部電極層 1 5 b の第 2 対向部 1 5 2 b とに電荷が蓄積される。

[0022] 内部電極層 1 5 は、例えばニッケル (Ni)、銅 (Cu)、銀 (Ag)、パラジウム (Pd)、銀-パラジウム (Ag-Pd) 合金、金 (Au) 等に代表される金属材料により形成されていることが好ましい。

[0023] (外層部 1 2)

外層部 1 2 は、内層部 1 1 の誘電体層 1 4 と同じ材料で形成することができる。

[0024] (サイドマージン部 1 6)

内層部 1 1 と外層部 1 2 を幅方向 W から挟み込むように配置され、積層セラミックコンデンサ 1 の第 1 側面 B 1 を形成する第 1 サイドマージン部 1 6 a と、積層セラミックコンデンサ 1 の第 2 側面 B 2 を形成する第 2 サイドマージン部 1 6 b と、を備える。サイドマージン部 1 6 は、誘電体層 1 4 と同じ材料で形成することができる。

[0025] (外部電極 3)

外部電極 3 は、第 1 端面 C 1 に設けられた第 1 外部電極 3 a と、第 2 端面 C 2 に設けられた第 2 外部電極 3 b とを備える。外部電極 3 は、端面 C だけでなく、端面 C に続く主面 A 及び側面 B の一部も覆っている。

[0026] 上述のように、第 1 内部電極層 1 5 a の第 1 引き出し部 1 5 1 a の端部は第 1 端面 C 1 に露出し、第 1 外部電極 3 a に電氣的に接続されている。また、第 2 内部電極層 1 5 b の第 2 引き出し部 1 5 1 b の端部は第 2 端面 C 2 に露出し、第 2 外部電極 3 b に電氣的に接続されている。これにより、第 1 外部電極 3 a と第 2 外部電極 3 b との間は、複数のコンデンサ要素が電氣的に並列に接続された構造となっている。

[0027] また、外部電極 3 は、例えば下地電極層 3 0 とめっき層 3 1 を含む。なお、外部電極 3 が、このような層状構造であることは、必ずしも必要でない。これに加え、積層セラミックコンデンサ 1 にかかる応力を緩和するために樹脂電極層を含んでいてもよい。

[0028] 下地電極層 3 0 は、例えば、銅 (C u) を含む導電性ペーストを塗布、焼き付けることにより形成される。また、下地電極層 3 0 はガラスやセラミック材料を含んでもよい。

[0029] めっき層 3 1 は、下地電極層 3 0 の表面に配置されたニッケル (N i) めっき層と、かかるニッケル (N i) めっき層 3 1 a の表面に配置された第 1 錫 (S n) めっき層とを含む。なお、めっき層 3 1 の構成は、これに限定されるものではない。

[0030] (スペーサ 4)

スペーサ 4 は、一对の第 1 スペーサ 4 a と第 2 スペーサ 4 b とを備える。第 1 スペーサ 4 a は、コンデンサ本体 1 A の基板実装面である第 2 主面 A 2 側における、長さ方向 L の一方の第 1 端面 C 1 側に配置され、第 2 スペーサ 4 b は、他方の第 2 端面 C 2 側に配置されている。コンデンサ本体 1 A の基板実装面が第 1 側面 B 1 である場合、第 1 スペーサ 4 a は、コンデンサ本体 1 A の基板実装面である第 1 側面 B 1 側における、長さ方向 L の一方の第 1 端面 C 1 側に配置され、第 2 スペーサ 4 b は、他方の第 2 端面 C 2 側に配置

される。

[0031] スペーサ4は、コンデンサ本体1Aの外部電極3と、これに続く外部電極3が配置されていない積層体2の第2主面A2の表面上に配置されている。コンデンサ本体1Aの基板実装面が第1側面B1である場合、スペーサ4は、コンデンサ本体1Aの外部電極3と、これに続く外部電極3が配置されていない積層体2の第1側面B1の表面上に配置される。

[0032] 実施形態においては、外部電極3を下地電極層30とこれを被覆するめっき層31とにより構成し、スペーサ4は、めっき層31の表面に配置する態様を示したが、必ずしも、めっき層31は必要ではなく、例えば、下地電極層30の表面にスペーサ4を配置してもよい。

[0033] スペーサ4は、積層体2の一部を被覆する第1領域41と、外部電極3の一部を被覆する第2領域42と、を含み、第1領域41と第2領域42は異なる材料により形成される。

[0034] 第1領域41は、積層体2との固着力が高い材料により形成される。例えば、第1領域41をスパッタリングによる金属膜、導電成分とセラミック材料の混合物、あるいは合成樹脂により形成すると、積層体2の表面に第1領域41が密着し易くなるため、コンデンサ本体1Aとスペーサ4との固着力を向上させることができる。

[0035] 第1領域は、絶縁性樹脂によって形成することができる。絶縁性樹脂は、例えば、エポキシ樹脂を主成分とし、これにフェノール樹脂を硬化剤として組み合わせることができる。その他の硬化剤としては、酸無水物系、アミン系、及びエステル系等の硬化剤を用いることができる。エポキシ樹脂には、さらに硬化促進剤を添加してもよい。絶縁性樹脂は、撥水処理剤のみで形成されていてもよい。

[0036] 第2領域42は、金属成分や樹脂成分など種々の成分を含有することができるが、例えば、金属成分を多く含むと、金属成分の表面積に対する体積の割合が増加するため、積層セラミック電子部品のESRが低下する。一方、樹脂成分を多く含むと、樹脂成分による弾性によって応力を緩和することが

できる。第1領域41が樹脂成分を多く含んでいる場合、第2の領域42は金属成分を多く含有することが好ましい。第1領域41によって機械強度やたわみ強度を向上することができ、かつ、第2領域42によってESRの増加を緩和することができる。

[0037] 第2領域42を形成する樹脂成分としては、例えば、フェノール樹脂、エポキシ樹脂等の樹脂を用いることができる。

[0038] フェノール樹脂を用いて第2領域を形成した場合の第2領域42の構造の一例を図6に示す。図6は、第2領域42の内部領域の断面の一部拡大図である。

[0039] 図6に示す第2領域42は、金属粉として、銅(Cu)またはニッケル(Ni)のいずれかと錫(Sn)を含む。銅(Cu)とニッケル(Ni)は、銀(Ag)で被覆してもよい。銅(Cu)またはニッケル(Ni)のいずれかと錫(Sn)を加えて形成される金属間化合物は、積層セラミックコンデンサ1を配線基板に実装する際、はんだ付けを行う場合にも、熱による変形が生じることが少なく、確実に第2領域42の形状を維持することができる。特に、銅(Cu)とニッケル(Ni)との合金に錫(Sn)を加えて形成される金属間化合物は、第2領域42を形成する成分として好ましい。

[0040] 金属粉が形成する金属領域MP中に、フェノール樹脂が含まれる。フェノール樹脂は、金属間化合物の粒子を被覆するとともに、粒子間の隙間を埋めるように点在する。フェノール樹脂は、金属間化合物の粒子を完全に被覆しない状態であってもよい。また、フェノール樹脂を用いることにより、第2領域42を形成する際の加熱処理において、ガスの発生量を少なくすることができるため、第2領域42内の空隙Pを減らすことができる。フェノール樹脂は、第2領域42の表面に表出し第2領域42の表面の少なくとも一部を被覆してもよい。フェノール樹脂が第2領域42の表面を被覆することにより、第2領域の表面の平滑性が向上し、スペーサ4の機械的強度を高めることができる。

[0041] フェノール樹脂は、例えば、フェノールノボラック樹脂、フェノールアラ

ルキル樹脂、クレゾールノボラック樹脂、*tert*-ブチルフェノールノボラック樹脂、ノニルフェノールノボラック樹脂などのノボラック型フェノール樹脂、レゾール型フェノール樹脂、ポリパラオキシスチレンなどのポリオキシスチレンなどが挙げられる。

[0042] 図4に示すように、フェノール樹脂が形成する樹脂領域RP中に金属粉MFを含んでもよい。フェノール樹脂の収縮を金属粉MFによって阻害し、フェノール樹脂による収縮応力を緩和することができる。

[0043] エポキシ樹脂を用いて第2領域を形成した場合の第2領域42の構造の一例を図7に示す。図7は、第2領域42の内部領域の断面の一部拡大図である。

[0044] 図7に示す第2領域42は、錫(Sn)領域と、樹脂領域RPと、銅(Cu)、又は、銅(Cu)とニッケル(Ni)とを含む金属領域MPと、銀(Ag)領域と、を含む。金属領域MPは、図中Cuとして表すが、銅(Cu)、または、銅(Cu)とニッケル(Ni)とを含有する金属のどちらかを含有している。また、金属領域MPは錫(Sn)を含んでもよい。なお、銅(Cu)とニッケル(Ni)とを含有する金属は、銅(Cu)とニッケル(Ni)とが合金化していてもよいし、さらに錫(Sn)を含み金属間化合物となってもよい。なお、銀(Ag)領域内に錫(Sn)を含んでもよい。錫(Sn)の内部に含まれるこれらの領域は、WDXやEDXの解析により検出可能である。

[0045] また、樹脂領域RPは、内部に、錫(Sn)、銀(Ag)で周囲が覆われた銅(Cu)もしくは銅(Cu)及びニッケル(Ni)を含む金属領域MPを含有するものを含む。なお、金属領域MPが銅(Cu)およびニッケル(Ni)を含む場合、銅(Cu)とニッケル(Ni)は合金化していてもよく、さらに錫(Sn)を含み金属間化合物となってもよい。特に樹脂領域RP内では、材料として抱合された組成がそのまま検出される。

[0046] 第1領域41と第2領域42を形成する異なる材料とは、第1領域41と第2領域42に含有される成分が、全てあるいは一部異なる場合に限らず、

成分が共通しても含有量が異なる場合や組成が異なる場合などもこれに含まれる。

[0047] 成分の違いは、例えば、以下のようにして検出することができる。

積層セラミックコンデンサの実装面に平行、かつ、短手方向の1/6まで断面研磨を行い、高さ×長手方向の断面を露出させる。断面研磨して得られた断面において、例えば、顕微鏡（BX-51）で総合倍率50倍に拡大し、顕微鏡用デジタルカメラ（オリンパス製のDP22）で撮影する。また、これに限らず、顕微鏡（A x i o（登録商標）- I m a g e r - M A T、Z E I S S製）を使用して総合倍率100～500倍にて撮影することも出来る。

[0048] 図4は、積層方向Tからみたスペーサ4の平面図である。図4には、第1領域41と第2領域42の形状と大きさが異なる3つの実施形態を例示する。

[0049] 図4に示すように、第1領域41は、積層体2の一部と外部電極3の一部を被覆することができる。第1領域41が、積層体2の一部と、これに連続して外部電極3の縁端部3eを覆うことにより、外部電極3の縁端部3eに集中する応力を緩和させることができ、たわみ強度を向上させることができる。また、外部電極3の縁端部3eからの水分侵入を抑制することができる。

[0050] 第2領域42が、外部電極3の一部と第1領域41の一部を被覆することにより第1領域41の少なくとも一部が、積層体2と第2領域42との間に配置されることが好ましい。

[0051] このような配置により、第1領域41の積層方向Tの厚みを第2領域の積層方向Tの厚みより小さくするとともに、第1領域41の積層方向Tの厚みを外部電極3の積層方向Tの厚みより小さくすることが容易となり、第1領域41の積層方向Tの厚みを小さくすることで、積層セラミックコンデンサ1の実装面に垂直な方向の寸法を比較的小さく形成することができるため、積層セラミックコンデンサ1を実装する際の配置において自由度を増すことができる。

[0052] 第1領域41の積層方向Tの厚みは、例えば、以下の方法により求めることができる。まず、積層セラミックコンデンサ1の幅方向Wの長さ $1/6$ に相当する位置まで研磨し、長さ方向Lと積層方向Tに平行なLT断面を露出させる。LT断面を顕微鏡（Axiom（登録商標）-Imager-MAT、ZEISS製）を使用して総合倍率100～500倍にて撮影する。得られた画像から、第1領域を長さ方向Lに10等分し、10個の各領域の中心において、積層方向Tの厚みを計測し、これらの平均値をもって第1領域41の積層方向Tの厚みとすることができる。

[0053] 図4（a）と図4（b）に示すように、第1スペーサ4aあるいは第2スペーサ4bのいずれか一方を見たとき、長さ方向Lにおいて積層体2の中央側に位置する第1領域41の縁辺41eは、長さ方向Lにおいて積層体2の中央側に位置する第2領域42の縁辺42eより、積層体2の中央側に位置するようにスペーサ4を配置することができる。また、図4（b）に示すように、第1領域41の幅方向Wの縁辺41Weは、第2領域42の幅方向Wの縁辺42Weより幅方向Wにおいて外側に位置するようにスペーサ4を配置してもよい。

[0054] このようにスペーサ4を配置することによって、第1領域41が積層体2へ接合する面積と、第2領域42が第1領域41へ接合する面積を十分に確保することが可能となり、コンデンサ本体1Aとスペーサ4との固着力を向上させることができる。

[0055] スペーサ4の一部や、コンデンサ本体1Aの一部に方向判別手段を設けることができる。方向判別手段は、積層セラミックコンデンサを配線基板に実装する際、スペーサ4を配置した面を配線基板に対向するように方向を示すものである。方向判別手段の備えるためには、例えば、外部電極3とは異なる色でスペーサ4の第1領域41または第2領域42を着色する手段や、QRコード（登録商標）のような方向を判別するためのマークを印刷する手段や、積層体2の一部に凹部を設けるなどの手段を施すことができる。

[0056] 第1領域41が絶縁性の材料からなる場合、第1領域41は、実装面と対

向する積層体2の第2主面を完全に被覆してもよく、長さ方向Lにおいて対向している第1外部電極3aと第2外部電極3bの間を連続的に被覆してもよい。

[0057] スペーサ4の積層方向Tの厚みは、例えば、 $50\mu\text{m}$ ～ $250\mu\text{m}$ であることが好ましい。スペーサ4の積層方向Tの厚みは、積層セラミックコンデンサ1の大きさにより適宜設計することが可能であり、例えば、コンデンサ本体1Aの長さ方向Lの寸法が 1.6mm 、幅方向Wの寸法が 0.8mm 、積層方向Tの寸法が 0.8mm のとき、スペーサ4の積層方向Tの厚みは、 $160\mu\text{m}$ 程度であることが好ましい。

[0058] 図5は、スペーサ4の第2領域42の形状が異なる2つの実施形態を例示している。図5(a)に示す形態は、第1スペーサ4aの左側面と第2スペーサ4bの右側面に凹部を設けて、それぞれコの字状とし、図5(b)に示す形態は、第1スペーサ4aの左右の側面と第2スペーサ4bの左右の側面に凹部を設け、それぞれH字状としている。

[0059] このように、スペーサ4の側面に凹部を形成することにより、実装する際に必要となる配線基板との接触面積を十分確保しながら、溶融した余分のはんだを凹部に收容し、はんだがコンデンサ本体1Aの実装面から垂直な方向に高く濡れ上がることを防ぐことができるため、鳴きの発生をより確実に抑えることができる。

[0060] (積層セラミックコンデンサ1の製造方法)

図8は、積層セラミックコンデンサ1の製造方法を説明するフローチャートである。積層セラミックコンデンサ1の製造方法は、積層体製造工程S1と、下地電極層形成工程S2と、めっき層形成工程S3と、スペーサ配置工程S4と、を含む。図9は、積層体製造工程S1と、下地電極層形成工程S2と、めっき層形成工程S3とを説明する図である。図10は、スペーサ配置工程S4における第2領域を形成する工程を説明する図である。

[0061] (積層体製造工程S1)

セラミックス粉末、バインダ及び溶剤を含むセラミックスラリーをキャリ

アフィルムの表面においてダイコータ、グラビアコータ、マイクログラビアコータ等を用いてシート状に成形して誘電体層 1 4 となる積層用セラミックグリーンシート 1 0 1 を作成する。次いで、積層用セラミックグリーンシート 1 0 1 に導電体ペーストをスクリーン印刷、インクジェット印刷、グラビア印刷等によって帯状に印刷し、積層用セラミックグリーンシート 1 0 1 の表面に内部電極層 1 5 となる導電パターン 1 0 2 を印刷して素材シート 1 0 3 を作成する。

[0062] 続いて、図 9 (a) に示すように、導電パターン 1 0 2 が同一の方向を向き且つ導電パターン 1 0 2 が隣り合う素材シート 1 0 3 間において長さ方向において、例えば、半ピッチずつずれた状態になるように、複数の素材シート 1 0 3 を積み重ねる。さらに、複数枚積層された素材シート 1 0 3 の両側にそれぞれ、外層部 1 2 となる外層部用セラミックグリーンシート 1 1 2 を積み重ねる。

[0063] 積み重ねた複数の素材シート 1 0 3 と外層部用セラミックグリーンシート 1 1 2 とを静水圧プレスなどで圧着し、図 9 (b) に示すマザーブロック 1 1 0 を作成する。

[0064] 次いで、マザーブロック 1 1 0 を、図 9 (b) に示す切断線 X 及び切断線 X と交差する切断線 Y に沿って切断し、焼成することによって、図 9 (c) に示す積層体 2 を複数製造する。

[0065] (下地電極層形成工程 S 2)

続いて、積層体 2 の端面 C に、銅 (Cu) を含む導電性ペーストを塗布、焼き付けることにより下地電極層 3 0 を形成する。下地電極層 3 0 は、積層体 2 両側の端面 C のみならず、積層体 2 の主面 A 及び側面 B 側まで延びて、主面 A の端面 C 側の一部も覆うように形成する。しかし、これに限定されず、他の金属や他の成分を含んでいてもよく、下地電極層を二層設けてもよい。

[0066] (めっき層形成工程 S 3)

次いで、下地電極層 3 0 の表面にめっき層 3 1 を形成し、図 9 (d) に示

すコンデンサ本体 1 A を製造する。めっき層 3 1 は、ニッケル (Ni) めっき層と、ニッケル (Ni) めっき層の表面に配置された錫 (Sn) めっき層により構成することができるが、これに限定されるものではない。

[0067] (スペーサ配置工程 S 4)

スペーサ配置工程 S 4 は、以下の第 1 領域形成工程と第 2 領域形成工程からなる。

[0068] (第 1 領域形成工程)

積層体の一部と外部電極の一部を被覆するように、第 1 領域の材料となる第 1 領域用ペーストを、たとえば、ディスペンス法、スキージ法などの印刷法、あるいはスパッタリング法等により塗布する。このとき、外部電極の一部を被覆するか否かなど、たとえば、マスクの設計を変更するなどして任意の範囲に第 1 領域を配置することができる。また、第 1 領域用ペーストの量を調整することで、第 1 領域 4 1 の積層方向 T の厚みを調整することができる。

[0069] その後、第 1 領域用ペーストを任意の温度で加熱し硬化させる。例えば、第 1 領域用ペーストに金属成分が含有される場合は、焼成により、また、第 1 領域用ペーストに樹脂成分が含有される場合は、熱硬化により、第 1 領域を形成することができる。

[0070] (第 2 領域形成工程)

第 2 領域 4 2 の形成に用いる、第 2 領域用ペースト 5 1 を用意する。第 2 領域用ペースト 5 1 としては、例えば、以下のフェノール樹脂系とエポキシ樹脂系がある。

[0071] (フェノール樹脂系)

第 2 領域用ペースト 5 1 は、銅 (Cu)、ニッケル (Ni)、錫 (Sn)、銀 (Ag) からなる金属と、フェノール樹脂と、溶剤と、添加剤と、を含む。

[0072] フェノール樹脂は、例えば、フェノールノボラック樹脂、フェノールアラキル樹脂、クレゾールノボラック樹脂、tert-ブチルフェノールノボ

ラック樹脂、ノニルフェノールノボラック樹脂などのノボラック型フェノール樹脂、レゾール型フェノール樹脂、ポリパラオキシスチレンなどのポリオキシスチレンなどが挙げられる。

[0073] 第2領域42の形成には、例えば、図10に示すような保持基板50を用いる。

保持基板50の上に、第2領域用ペースト51をスクリーン印刷法またはディスペンス法等により配置する。

[0074] 次に、コンデンサ本体1Aを図10(b)に示すように、第2主面A2側が保持基板50に対向する姿勢で保持基板50の上面に搭載する。このとき、コンデンサ本体1Aの外部電極3と第2領域用ペースト51とが位置合わせされ、第2領域用ペースト51がコンデンサ本体1Aに付着する。

[0075] この状態で、加熱工程を実施する。ペースト中の少なくとも一部の金属が金属間化合物を生成し金属領域MPが形成する際、フェノール樹脂の一部は金属領域MPの中に取り込まれ、一部は金属領域MPから排出されながら、硬化し、コンデンサ本体1Aに接合したスペーサ4が形成される。

[0076] その後、コンデンサ本体1Aがスペーサ4とともに、保持基板50から分離され、図10(c)の状態となる。なお、このような製造方法に限らず、コンデンサ本体1Aの表面上に直接所望の形に第2領域用ペーストを配置し、加熱処理を行い、第2領域42を形成してもよい。

[0077] (エポキシ樹脂系)

第2領域用ペースト51は、錫(Sn)、銀(Ag)で被覆された銅(Cu)、もしくは銅(Cu)に替わって銀(Ag)で被覆された、銅とニッケルからなる金属と、エポキシ樹脂製の樹脂と、溶剤と、を含む。

[0078] エポキシ樹脂は、ビスフェノールA型エポキシ樹脂である。溶剤は、例えばジエチレングリコールモノブチルエーテル、ジエチレングリコールモノエチルエーテルまたはジエチレングリコールモノメチルエーテルである。そして、バンプ製造用ペースト44は、フェノール樹脂やイミダゾールなどの硬化剤を含まない。

[0079] 金属の全体体積に対して錫（Sn）の体積比率は70%以上90%以下である。樹脂に対する、金属の体積比率は、70%以上90%以下である。

[0080] 第2領域の形成工程は、上述の図10に示す工程を採用することができる。

[0081] 第1領域あるいは第2領域を形成するための熱処理は、上述のように、第1領域形成工程と第2領域形成工程のそれぞれにおいて行うことができるが、第1領域用ペーストと第2領域用ペーストの成分によっては、同時に熱処理を実施しても良い。

[0082] 以上、本発明の実施形態について説明したが、本発明は実施形態に限定されるものではなく、本発明の要旨を逸脱しない範囲において種々の態様で実施することが可能である。本発明は以下の組み合わせを含む。

[0083] <1>

誘電体層と内部電極層とが交互に積層された内層部を含み、積層方向に相對する2つの主面、前記積層方向に交差する長さ方向に相對する2つの端面、及び、前記積層方向及び前記長さ方向と交差する幅方向に相對する2つの側面を備えた積層体と、

前記2つの端面のそれぞれにおいて、前記内部電極層に接続するとともに、前記端面とこれに続けて相對する前記2つの主面の一部又は前記2つの側面の一部を被覆する2つの外部電極と、

前記積層体の前記2つの主面の一方又は前記2つの側面の一方に配置される2つのスペーサと、を備え、

前記スペーサは、前記積層体の一部を被覆する第1領域と、前記外部電極の一部を被覆する第2領域と、を含み、

前記第1領域と前記第2領域は異なる材料からなる、積層セラミック電子部品。

<2>

前記第1領域は、前記積層体の一部と前記外部電極の一部を被覆する、<1>記載の積層セラミック電子部品。

<3>

前記第2領域は、前記外部電極の一部と前記第1領域の一部を被覆する、
<1>又は<2>記載の積層セラミック電子部品。

<4>

前記長さ方向において前記積層体の中央側に位置する前記スペーサの前記第1領域の縁辺は、前記長さ方向において前記積層体の中央側に位置する前記スペーサの前記第2領域の縁辺より、前記積層体の中央側に位置する<1>乃至<3>のいずれかに記載の積層セラミック電子部品。

符号の説明

[0084]	A	主面
	A 1	第1主面
	A 2	第2主面
	B	側面
	C	端面
	M F	金属粉
	M P	金属領域
	P	空隙
	R P	樹脂領域
	1	積層セラミックコンデンサ（積層セラミック電子部品）
	1 A	コンデンサ本体
	2	積層体
	3	外部電極
	4	スペーサ
	4 a	第1スペーサ
	4 b	第2スペーサ
	1 1	内層部
	1 2	外層部
	1 4	誘電体層

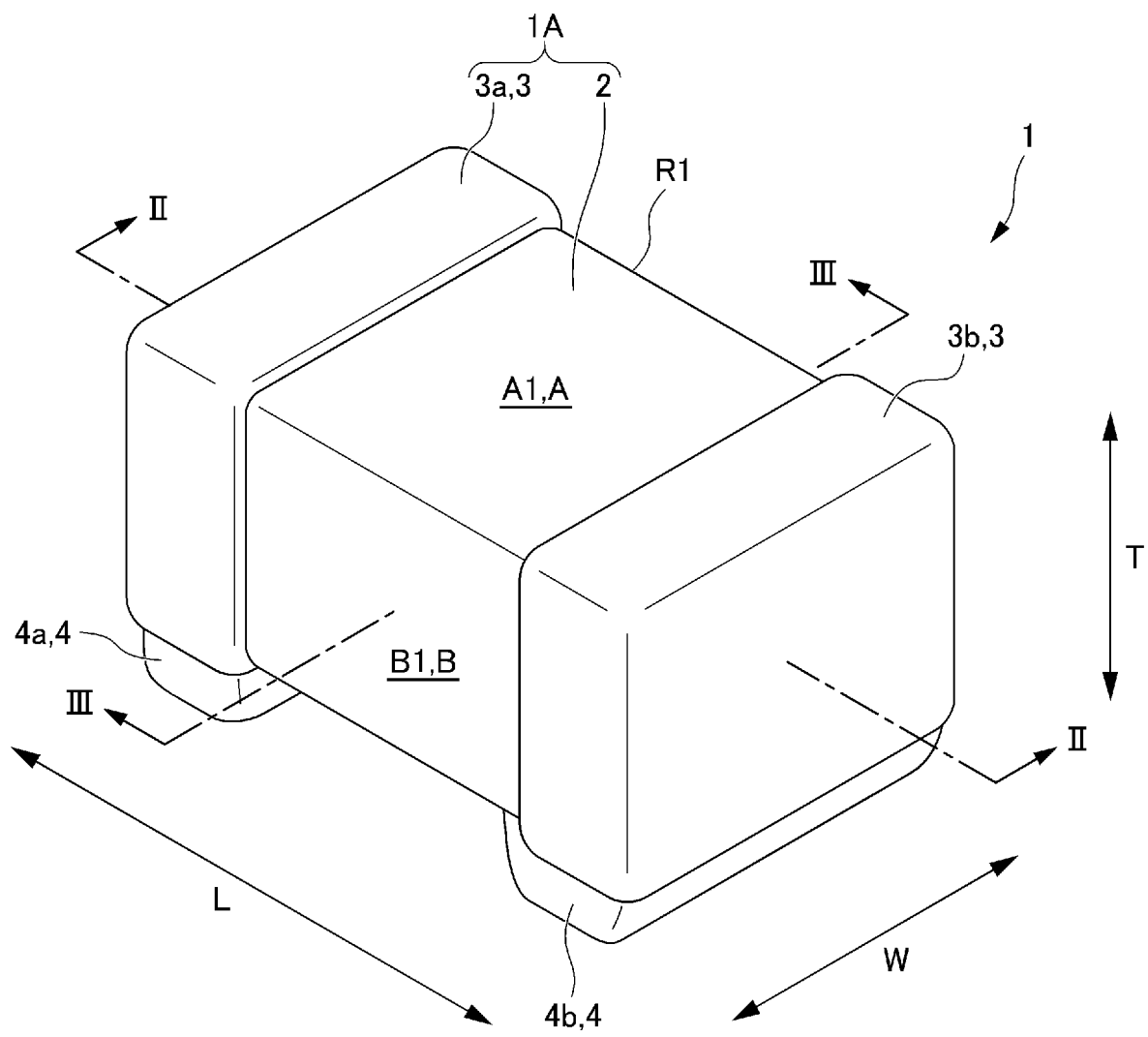
- 1 5 内部電極層
- 1 6 サイドマージン部
- 3 0 下地電極層
- 3 1 めっき層
- 4 1 第1領域
- 4 2 第2領域
- 5 0 保持基板
- 5 1 第2領域用ペースト

請求の範囲

- [請求項1] 誘電体層と内部電極層とが交互に積層された内層部を含み、積層方向に相對する2つの主面、前記積層方向に交差する長さ方向に相對する2つの端面、及び、前記積層方向及び前記長さ方向と交差する幅方向に相對する2つの側面を備えた積層体と、
- 前記2つの端面のそれぞれにおいて、前記内部電極層に接続するとともに、前記端面とこれに続けて相對する前記2つの主面の一部又は前記2つの側面の一部を被覆する2つの外部電極と、
- 前記積層体の前記2つの主面の一方又は前記2つの側面の一方に配置される2つのスペーサと、を備え、
- 前記スペーサは、前記積層体の一部を被覆する第1領域と、前記外部電極の一部を被覆する第2領域と、を含み、
- 前記第1領域と前記第2領域は異なる材料からなる、積層セラミック電子部品。
- [請求項2] 前記第1領域は、前記積層体の一部と前記外部電極の一部を被覆する、請求項1記載の積層セラミック電子部品。
- [請求項3] 前記第2領域は、前記外部電極の一部と前記第1領域の一部を被覆する、請求項1又は2記載の積層セラミック電子部品。
- [請求項4] 前記長さ方向において前記積層体の中央側に位置する前記スペーサの前記第1領域の縁辺は、前記長さ方向において前記積層体の中央側に位置する前記スペーサの前記第2領域の縁辺より、前記積層体の中央側に位置する請求項1乃至3のいずれかに記載の積層セラミック電子部品。

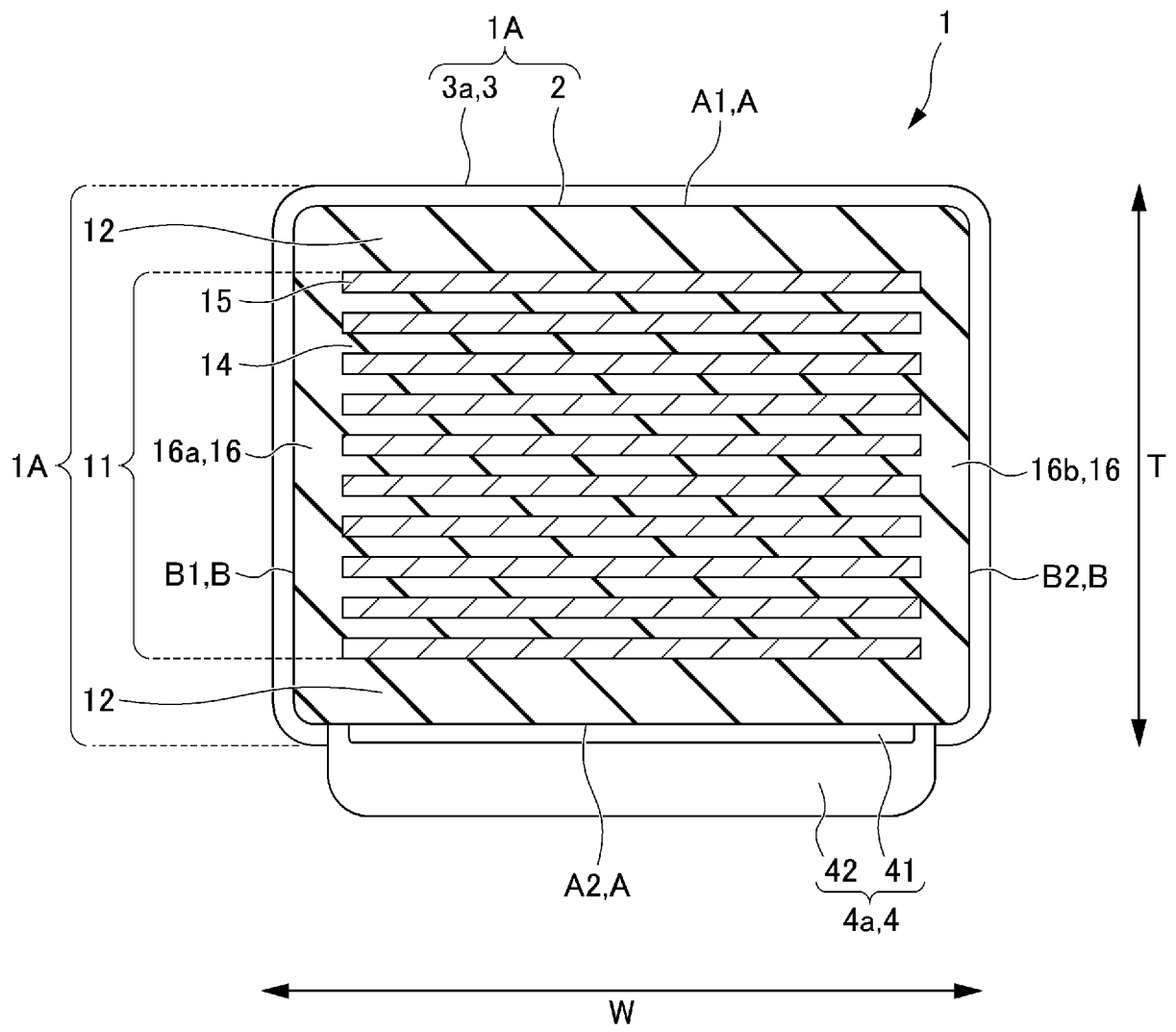
[図1]

図 1



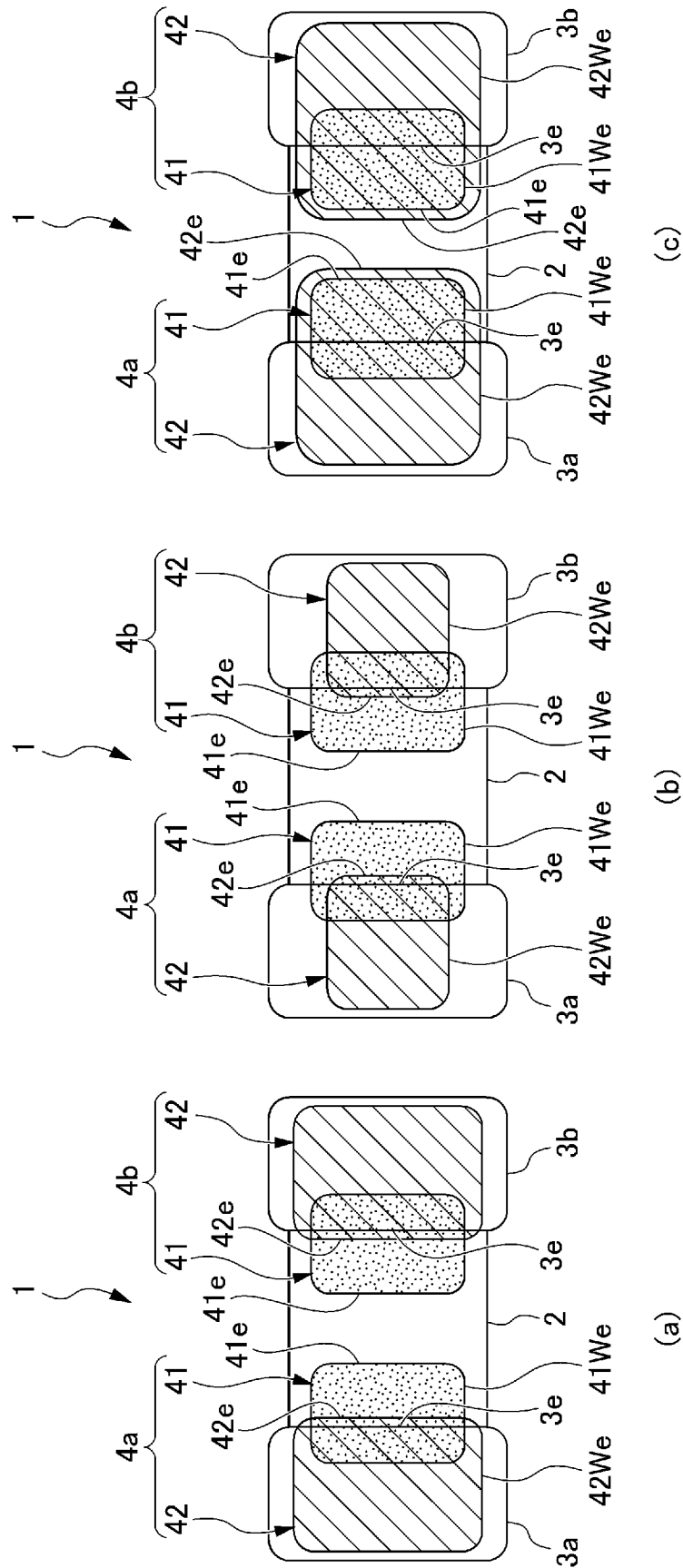
[図3]

図 3



[図4]

図 4



[図5]

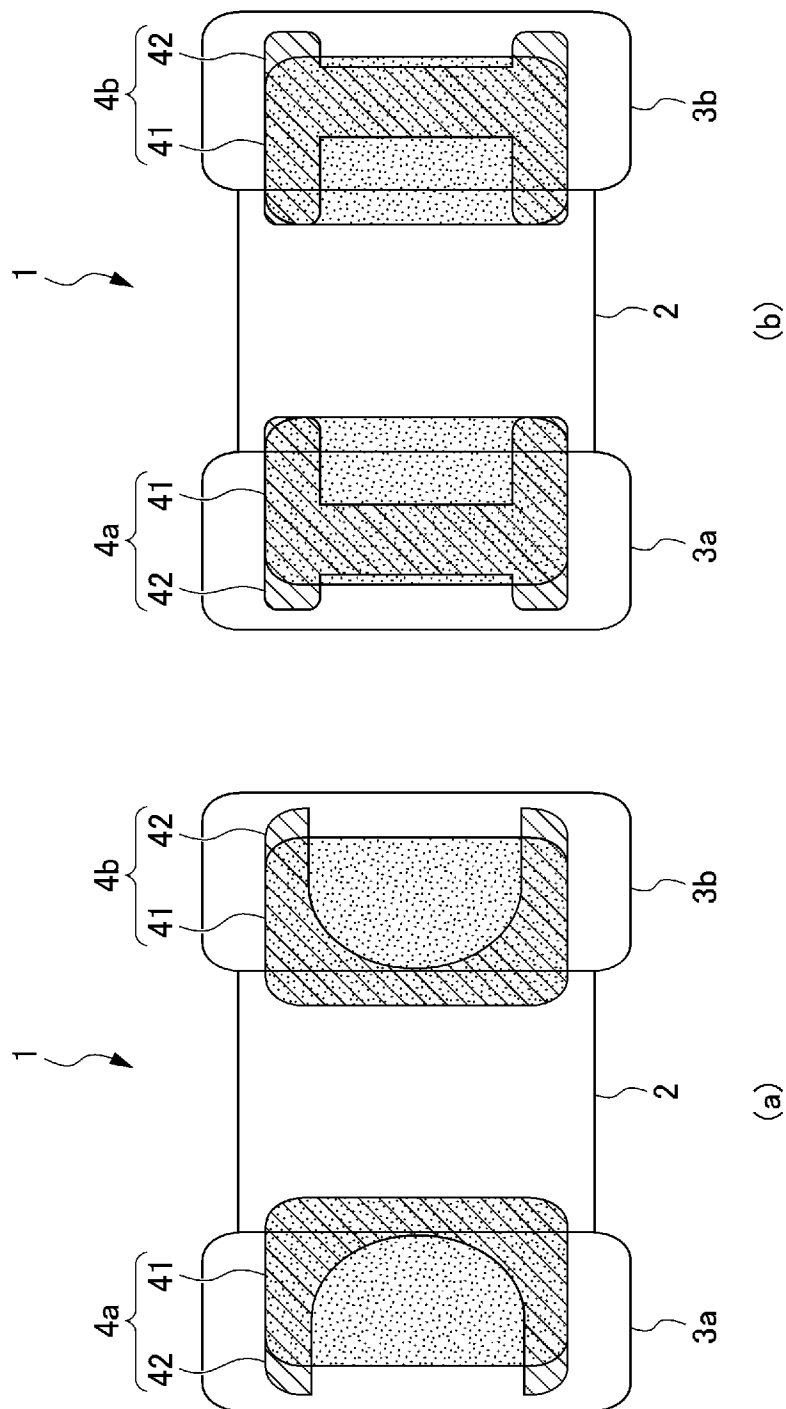
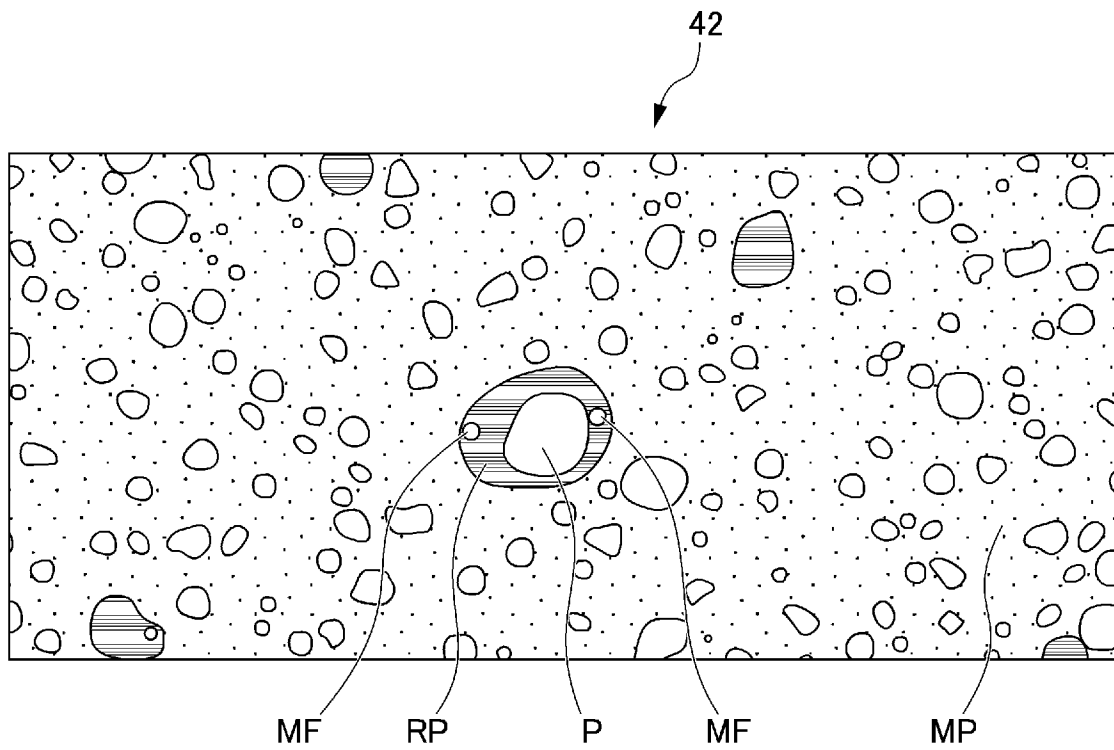


図 5

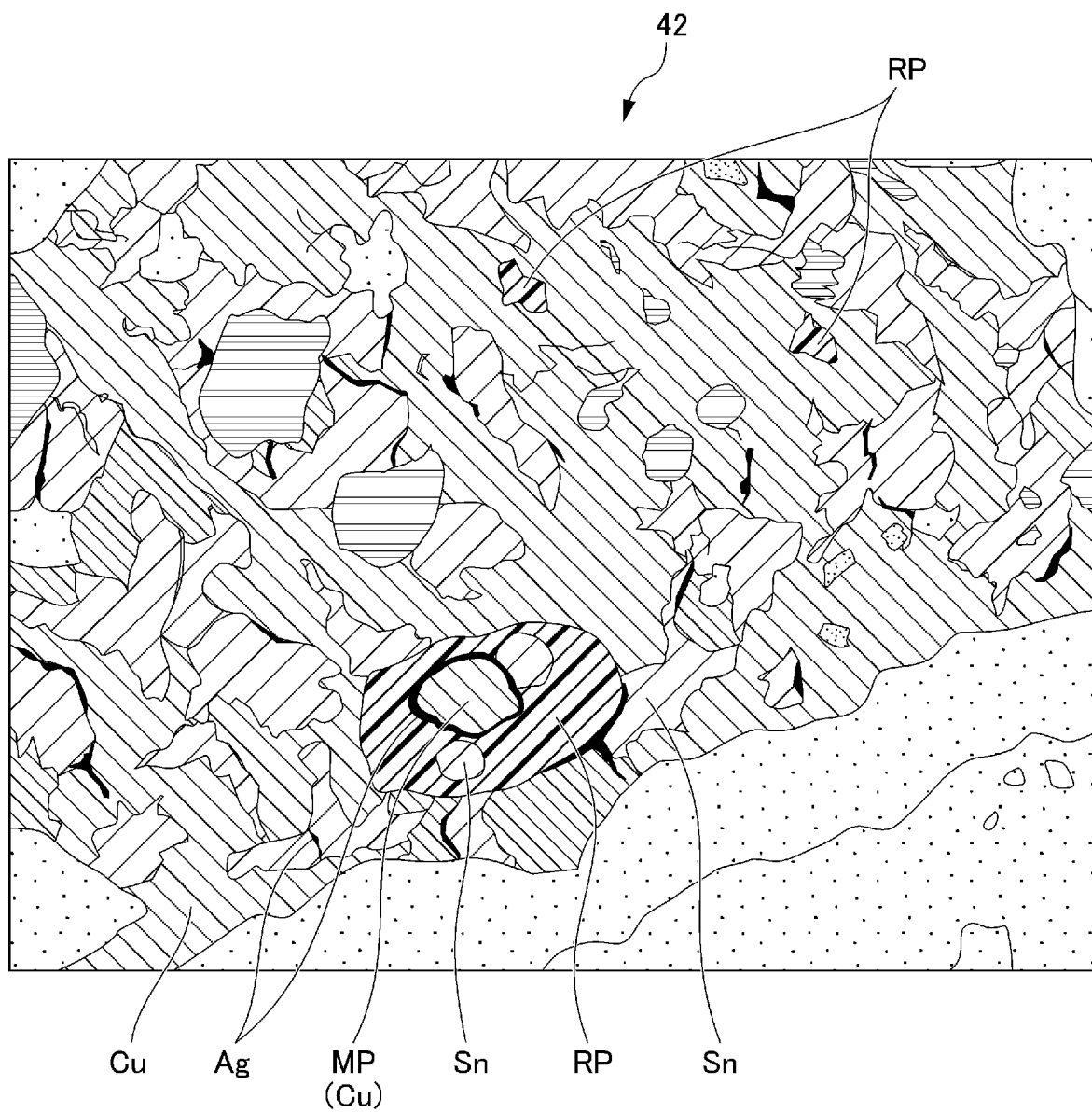
[図6]

図 6



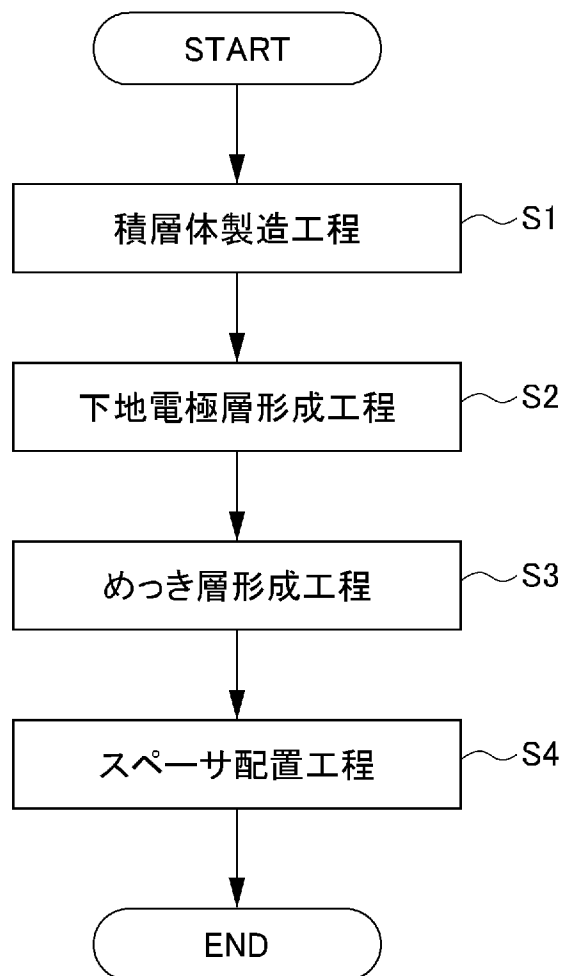
[図7]

図 7



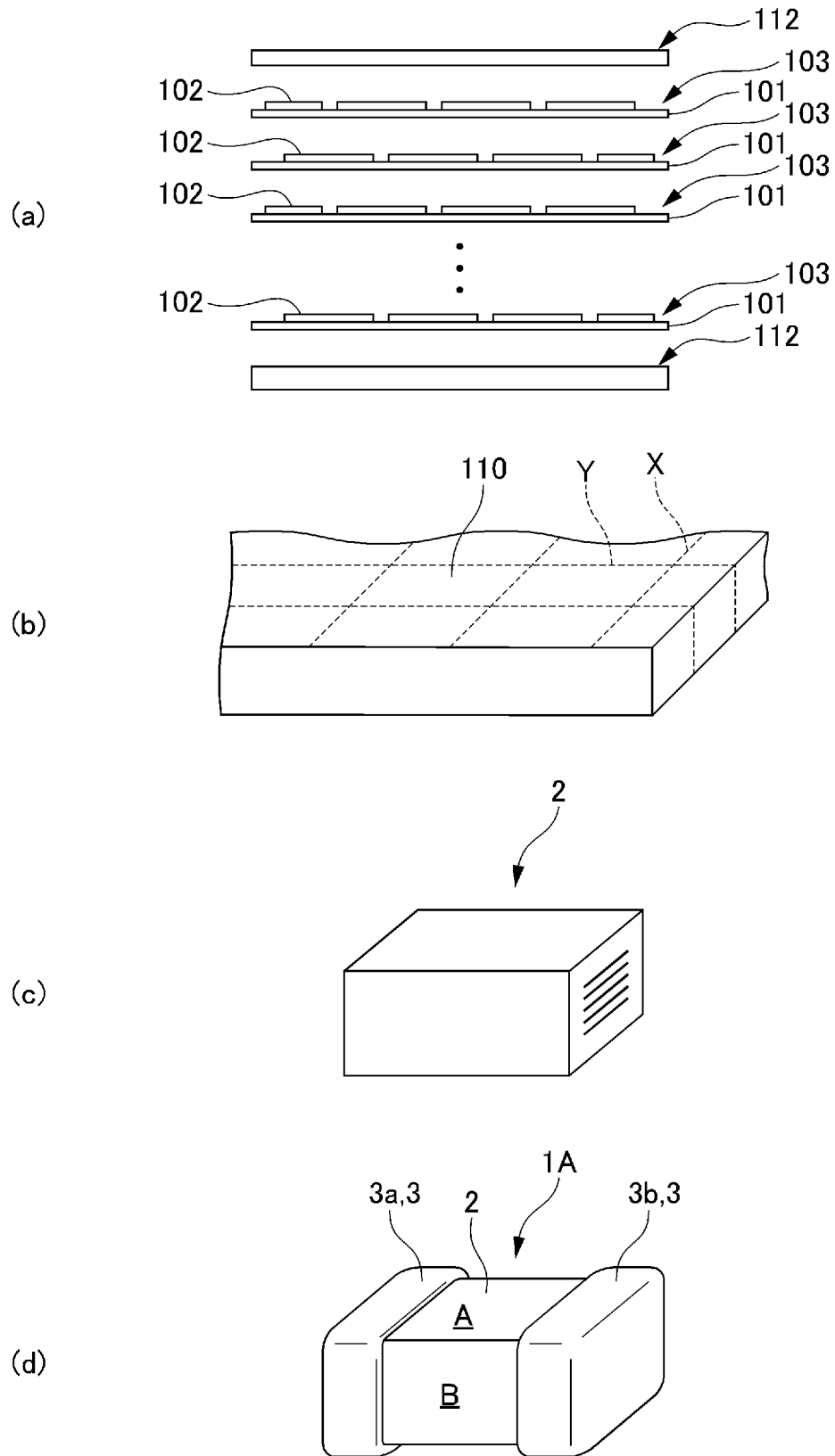
[図8]

図 8



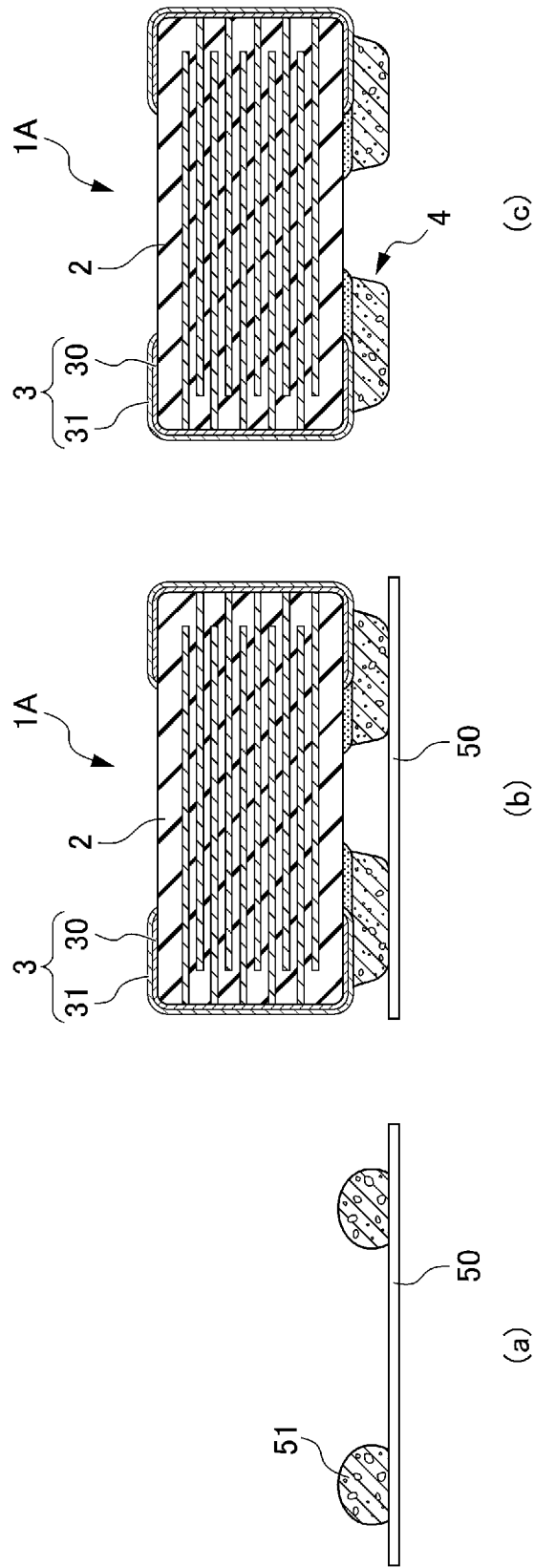
[図9]

図 9



[図10]

図 10



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/019023

A. CLASSIFICATION OF SUBJECT MATTER H01G 4/30 (2006.01)i FI: H01G4/30 201H; H01G4/30 513; H01G4/30 201F According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01G4/30 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2022-99069 A (MURATA MANUFACTURING CO., LTD.) 04 July 2022 (2022-07-04) paragraphs [0009]-[0049], fig. 7	1-4
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 12 July 2024		Date of mailing of the international search report 23 July 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2024/019023

Patent document cited in search report			Publication date (day/month/year)		Patent family member(s)			Publication date (day/month/year)	
JP	2022-99069	A	04 July 2022	US	2022/0199325	A1	paragraphs [0019]-[0086], fig. 7		
				CN	114664566	A			
				KR	10-2022-0090433	A			

A. 発明の属する分野の分類（国際特許分類（IPC））

H01G 4/30(2006.01)i

FI: H01G4/30 201H; H01G4/30 513; H01G4/30 201F

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

H01G4/30

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報

1922 - 1996年

日本国公開実用新案公報

1971 - 2024年

日本国実用新案登録公報

1996 - 2024年

日本国登録実用新案公報

1994 - 2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2022-99069 A（株式会社村田製作所） 04.07.2022（2022 - 07 - 04） 0009-0049段落、図7	1-4

☐ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

“A” 特に関連のある文献ではなく、一般的技术水準を示すもの

“D” 国際出願で出願人が先行技術文献として記載した文献

“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

“O” 口頭による開示、使用、展示等に言及する文献

“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの

“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

“&” 同一パテントファミリー文献

国際調査を完了した日

12.07.2024

国際調査報告の発送日

23.07.2024

名称及びあて先

日本国特許庁(ISA/JP)

〒100-8915

日本国

東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

後藤 嘉宏 5D 3660

電話番号 03-3581-1101 内線 3549

様式 PCT/ISA/210（第2ページ）（2022年7月）

国際出願番号
PCT/JP2024/019023

引用文献			公表日	パテントファミリー文献	公表日
JP	2022-99069	A	04.07.2022	US 2022/0199325 A1 0019-0086段落、図7 CN 114664566 A KR 10-2022-0090433 A	