

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成17年7月21日(2005.7.21)

【公開番号】特開2003-243417(P2003-243417A)

【公開日】平成15年8月29日(2003.8.29)

【出願番号】特願2002-45239(P2002-45239)

【国際特許分類第7版】

H 01 L 21/336

G 02 F 1/1368

H 01 L 21/20

H 01 L 29/786

【F I】

H 01 L 29/78 6 2 7 Z

G 02 F 1/1368

H 01 L 21/20

H 01 L 29/78 6 2 7 C

H 01 L 29/78 6 2 7 G

H 01 L 29/78 6 1 3 A

【手続補正書】

【提出日】平成16年12月7日(2004.12.7)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

同一基板上に形成されたnチャネル型TFTおよびpチャネル型TFTを含む半導体装置であって、

前記nチャネル型TFTおよび前記pチャネル型TFTはそれぞれ、前記基板上のチャネル形成領域とソース領域とドレイン領域とゲッタリング領域とを含む半導体層、前記半導体層上のゲート絶縁膜、および前記ゲート絶縁膜上のゲート電極を含み、

前記nチャネル型TFTおよび前記pチャネル型TFTにおける前記ゲッタリング領域は、鉄、ニッケル、コバルト、スズ、鉛、ルテニウム、ロジウム、パラジウム、オスミウム、イリジウム、白金、銅、金から選ばれた一種または複数種の元素を前記チャネル形成領域、前記ソース領域、前記ドレイン領域より高濃度で含み、且つn型を付与する不純物元素及びp型を付与する不純物元素を含み、

前記nチャネル型TFTおよび前記pチャネル型TFTにおける前記ソース領域、前記ドレイン領域の電子または正孔が移動する領域以外の領域に、前記ゲッタリング領域が設けられていることを特徴とする半導体装置。

【請求項2】

同一基板上に形成されたnチャネル型TFTおよびpチャネル型TFTを含む半導体装置であって、

前記nチャネル型TFTおよび前記pチャネル型TFTはそれぞれ、前記基板上のチャネル形成領域とソース領域とドレイン領域とゲッタリング領域とを含む半導体層、前記半導体層上のゲート絶縁膜、および前記ゲート絶縁膜上のゲート電極を含み、

前記nチャネル型TFTおよび前記pチャネル型TFTにおける前記ゲッタリング領域は、鉄、ニッケル、コバルト、スズ、鉛、ルテニウム、ロジウム、パラジウム、オスミウム

ム、イリジウム、白金、銅、金から選ばれた一種または複数種の元素を前記チャネル形成領域、前記ソース領域、前記ドレイン領域より高濃度で含み、且つn型を付与する不純物元素及びp型を付与する不純物元素を含み、

前記nチャネル型TFTおよび前記pチャネル型TFTにおいて、前記ゲッタリング領域は、前記ソース領域、前記ドレイン領域と隣接し、少なくとも前記チャネル形成領域とは隣接しないように設けられていることを特徴とする半導体装置。

【請求項3】

同一基板上に形成されたnチャネル型TFTおよびpチャネル型TFTを含む半導体装置であって、

前記nチャネル型TFTおよび前記pチャネル型TFTはそれぞれ、前記基板上のチャネル形成領域とソース領域とドレイン領域とゲッタリング領域とを含む半導体層、前記半導体層上のゲート絶縁膜、および前記ゲート絶縁膜上のゲート電極を含み、

前記nチャネル型TFTおよび前記pチャネル型TFTにおける前記ゲッタリング領域は、鉄、ニッケル、コバルト、スズ、鉛、ルテニウム、ロジウム、パラジウム、オスミウム、イリジウム、白金、銅、金から選ばれた一種または複数種の元素を前記チャネル形成領域、前記ソース領域、前記ドレイン領域より高濃度で含み、且つn型を付与する不純物元素及びp型を付与する不純物元素を含み、

前記nチャネル型TFTおよび前記pチャネル型TFTにおいて、前記ゲッタリング領域は、前記半導体層における前記ソース領域または前記ドレイン領域に電気的に接続される配線とのコンタクト部より、外縁部に設けられていることを特徴とする半導体装置。

【請求項4】

同一基板上に形成されたnチャネル型TFTおよびpチャネル型TFTを含む半導体装置であって、

前記nチャネル型TFTおよび前記pチャネル型TFTはそれぞれ、前記基板上のチャネル形成領域とソース領域とドレイン領域とゲッタリング領域とを含む半導体層、前記半導体層上のゲート絶縁膜、および前記ゲート絶縁膜上のゲート電極を含み、

前記ゲッタリング領域は、前記半導体層の外縁部に設けられており、

前記nチャネル型TFTおよび前記pチャネル型TFTにおける前記ゲッタリング領域は、鉄、ニッケル、コバルト、スズ、鉛、ルテニウム、ロジウム、パラジウム、オスミウム、イリジウム、白金、銅、金から選ばれた一種または複数種の元素を前記チャネル形成領域、前記ソース領域、前記ドレイン領域より高濃度で含み、且つn型を付与する不純物元素及びp型を付与する不純物元素を含み、

前記nチャネル型TFTおよび前記pチャネル型TFTにおいて、前記半導体層に電気的に接続される配線とのコンタクト部は、前記ゲッタリング領域の一部を含んだ領域および前記ゲッタリング領域以外の領域の一部を含んだ領域に設けられていることを特徴とする半導体装置。

【請求項5】

同一基板上に形成されたnチャネル型TFTおよびpチャネル型TFTを含む半導体装置であって、

前記nチャネル型TFTおよび前記pチャネル型TFTはそれぞれ、前記基板上のチャネル形成領域とソース領域とドレイン領域とゲッタリング領域とを含む半導体層、前記半導体層上のゲート絶縁膜、および前記ゲート絶縁膜上のゲート電極を含み、

前記nチャネル型TFTおよび前記pチャネル型TFTにおける前記ゲッタリング領域は、鉄、ニッケル、コバルト、スズ、鉛、ルテニウム、ロジウム、パラジウム、オスミウム、イリジウム、白金、銅、金から選ばれた一種または複数種の元素を前記チャネル形成領域、前記ソース領域、前記ドレイン領域より高濃度で含み、且つn型を付与する不純物元素及びp型を付与する不純物元素を含み、

前記ゲッタリング領域は、前記半導体層の外縁部に設けられており、

前記nチャネル型TFTおよび前記pチャネル型TFTにおいて、前記半導体層に電気的に接続される配線とのコンタクト部は、前記ゲッタリング領域以外の領域に設けられて

いることを特徴とする半導体装置。

【請求項 6】

同一基板上に形成されたnチャネル型TFTおよびpチャネル型TFTを含む半導体装置であって、

前記nチャネル型TFTおよび前記pチャネル型TFTはそれぞれ、前記基板上のチャネル形成領域とソース領域とドレイン領域とゲッタリング領域とを含む半導体層、前記半導体層上のゲート絶縁膜、および前記ゲート絶縁膜上のゲート電極を含み、

前記nチャネル型TFTおよび前記pチャネル型TFTにおける前記ソース領域または前記ドレイン領域は、複数の前記半導体層が連結して設けられており、

前記nチャネル型TFTおよび前記pチャネル型TFTにおける前記ゲッタリング領域は、鉄、ニッケル、コバルト、スズ、鉛、ルテニウム、ロジウム、パラジウム、オスミウム、イリジウム、白金、銅、金から選ばれた一種または複数種の元素を前記チャネル形成領域、前記ソース領域、前記ドレイン領域より高濃度で含み、且つn型を付与する不純物元素及びp型を付与する不純物元素を含み、

前記nチャネル型TFTおよび前記pチャネル型TFTの前記半導体層が連結された領域において、前記ゲッタリング領域は、電子または正孔が移動する領域以外に設けられていることを特徴とする半導体装置。

【請求項 7】

同一基板上に形成されたnチャネル型TFTおよびpチャネル型TFTを含む半導体装置であって、

前記nチャネル型TFTおよび前記pチャネル型TFTはそれぞれ、前記基板上のチャネル形成領域とソース領域とドレイン領域とゲッタリング領域とを含む半導体層、前記半導体層上のゲート絶縁膜、および前記ゲート絶縁膜上のゲート電極を含み、

前記nチャネル型TFTまたは前記pチャネル型TFTは、それぞれ複数の前記半導体層が連結して設けられており、

前記nチャネル型TFTおよび前記pチャネル型TFTにおける前記ゲッタリング領域は、鉄、ニッケル、コバルト、スズ、鉛、ルテニウム、ロジウム、パラジウム、オスミウム、イリジウム、白金、銅、金から選ばれた一種または複数種の元素を前記チャネル形成領域、前記ソース領域、前記ドレイン領域より高濃度で含み、且つn型を付与する不純物元素及びp型を付与する不純物元素を含み、

前記ゲッタリング領域は、前記半導体層の外縁部と、前記ソース領域または前記ドレイン領域とに挟まれた領域に設けられており、

前記nチャネル型TFTおよび前記pチャネル型TFTにおいて、前記半導体層に電気的に接続される配線とのコンタクト部は、前記ゲッタリング領域の一部を含んだ領域および前記ゲッタリング領域以外の領域の一部を含んだ領域に設けられていることを特徴とする半導体装置。

【請求項 8】

同一基板上に形成されたnチャネル型TFTおよびpチャネル型TFTを含む半導体装置であって、

前記nチャネル型TFTおよび前記pチャネル型TFTはそれぞれ、前記基板上のチャネル形成領域とソース領域とドレイン領域とゲッタリング領域とを含む半導体層、前記半導体層上のゲート絶縁膜、および前記ゲート絶縁膜上のゲート電極を含み、

前記nチャネル型TFTまたは前記pチャネル型TFTは、それぞれ複数の前記半導体層が連結して設けられており、

前記nチャネル型TFTおよび前記pチャネル型TFTにおける前記ゲッタリング領域は、鉄、ニッケル、コバルト、スズ、鉛、ルテニウム、ロジウム、パラジウム、オスミウム、イリジウム、白金、銅、金から選ばれた一種または複数種の元素を前記チャネル形成領域、前記ソース領域、前記ドレイン領域より高濃度で含み、且つn型を付与する不純物元素及びp型を付与する不純物元素を含み、

前記ゲッタリング領域は、前記半導体層の外縁部と、前記ソース領域または前記ドレ

ン領域とに挟まれた領域に設けられており、

前記 n チャネル型 TFT および前記 p チャネル型 TFT において、前記半導体層に電気的に接続される配線とのコンタクト部は、前記ゲッタリング領域以外の領域に設けられていることを特徴とする半導体装置。

【請求項 9】

請求項 1 乃至請求項 8 のいずれか 1 項において、前記半導体層の幅 W に対する前記ゲッタリング領域の面積 S の比 S / W が、前記 n チャネル型 TFT と前記 p チャネル型 TFT とで概略等しいことを特徴とする半導体装置。

【請求項 10】

請求項 1 乃至請求項 9 のいずれか 1 項において、対を成すそれぞれの前記 n チャネル型 TFT および前記 p チャネル型 TFT における、それぞれの前記ソース領域あるいは前記ドレイン領域と前記チャネル形成領域との接合部から前記ゲッタリング領域までの距離が、前記 n チャネル型 TFT と前記 p チャネル型 TFT とで概略等しいことを特徴とする半導体装置。

【請求項 11】

請求項 1 乃至請求項 10 のいずれか 1 項において、前記ゲッタリング領域には、前記 n 型を付与する不純物元素が $1 \times 10^{19} \sim 1 \times 10^{21} / \text{cm}^3$ の濃度で含まれており、前記 p 型を付与する不純物元素が $1.5 \times 10^{19} \sim 3 \times 10^{21} / \text{cm}^3$ の濃度で含まれていることを特徴とする半導体装置。

【請求項 12】

請求項 1 乃至請求項 10 のいずれか 1 項において、前記ゲッタリング領域には、n 型を付与する不純物元素の 1.5 ~ 3 倍の濃度の p 型を付与する不純物元素が添加されていることを特徴とする半導体装置。

【請求項 13】

請求項 1 乃至請求項 12 のいずれか 1 項において、前記ゲート電極は、W、Ta、Ti、Mo から選ばれた元素、または前記元素の合金材料の一種または複数種からなることを特徴とする半導体装置。

【請求項 14】

同一基板上に画素部とゲート側駆動回路とソース側駆動回路が構成された半導体装置において、請求項 1 乃至請求項 13 のいずれか 1 項に記載の前記 n チャネル型 TFT および前記 p チャネル型 TFT を用いて構成される前記ソース側駆動回路内のサンプリング回路を有することを特徴とする半導体装置。

【請求項 15】

絶縁体上に非晶質半導体膜を形成する第 1 の工程と、

前記非晶質半導体膜に鉄、ニッケル、コバルト、スズ、鉛、ルテニウム、ロジウム、パラジウム、オスミウム、イリジウム、白金、銅、金から選ばれた一種または複数種の元素を添加する第 2 の工程と、

前記非晶質半導体膜に第 1 の加熱処理を行うことにより、結晶質半導体膜を形成する第 3 の工程と、

前記結晶質半導体膜をエッチングして、半導体層を形成する第 4 の工程と、

前記半導体層上にゲート絶縁膜を形成する第 5 の工程と、

n チャネル型 TFT 及び p チャネル型 TFT となる領域のゲート絶縁膜上にゲート電極を形成する第 6 の工程と、

前記 n チャネル型 TFT となる領域の半導体層のソース領域、ドレイン領域、ゲッタリング領域および前記 p チャネル型 TFT となる領域の半導体層のゲッタリング領域に n 型を付与する不純物元素を添加する第 7 の工程と、

前記 n チャネル型 TFT となる領域の半導体層のゲッタリング領域、前記 p チャネル型 TFT となる領域の半導体層のソース領域、ドレイン領域およびゲッタリング領域に p 型を付与する不純物元素を添加する第 8 の工程と、

前記第 8 の工程の後、第 2 の加熱処理を行うことにより、前記 n チャネル型 TFT とな

る領域の半導体層中の前記元素および前記 p チャネル型 TFT となる領域の半導体層中の前記元素を前記 n 型を付与する不純物元素および前記 p 型を付与する不純物元素が添加された前記 n チャネル型 TFT となる領域および前記 p チャネル型 TFT となる領域のそれぞれの前記ゲッタリング領域に移動させる第 9 の工程と、

を含むことを特徴とする半導体装置の作製方法。

【請求項 16】

絶縁体上に非晶質半導体膜を形成する第 1 の工程と、

前記非晶質半導体膜上に開口部を有するマスク絶縁膜を形成し、前記非晶質半導体膜に選択的に鉄、ニッケル、コバルト、スズ、鉛、ルテニウム、ロジウム、パラジウム、オスミウム、イリジウム、白金、銅、金から選ばれた一種または複数種の元素を添加する第 2 の工程と、

前記非晶質半導体膜に第 1 の加熱処理を行い、結晶質半導体膜を形成する第 3 の工程と、

前記結晶質半導体膜をエッティングして、半導体層を形成する第 4 の工程と、

前記半導体層上にゲート絶縁膜を形成する第 5 の工程と、

n チャネル型 TFT 及び p チャネル型 TFT となる領域のゲート絶縁膜上にゲート電極を形成する第 6 の工程と、

前記 n チャネル型 TFT となる領域の半導体層のソース領域、ドレイン領域、ゲッタリング領域および前記 p チャネル型 TFT となる領域の半導体層のゲッタリング領域に n 型を付与する不純物元素を添加する第 7 の工程と、

前記 n チャネル型 TFT となる領域の半導体層のゲッタリング領域、前記 p チャネル型 TFT となる領域の半導体層のソース領域、ドレイン領域およびゲッタリング領域に p 型を付与する不純物元素を添加する第 8 の工程と、

前記第 8 の工程の後、第 2 の加熱処理を行うことにより、前記 n チャネル型 TFT となる領域の半導体層中の前記元素および前記 p チャネル型 TFT となる領域の半導体層中の前記元素を前記 n 型を付与する不純物元素および前記 p 型を付与する不純物元素が添加された前記 n チャネル型 TFT となる領域および前記 p チャネル型 TFT となる領域のそれぞれの前記ゲッタリング領域に移動させる第 9 の工程と、

を含むことを特徴とする半導体装置の作製方法。

【請求項 17】

絶縁体上に非晶質半導体膜を形成する第 1 の工程と、

前記非晶質半導体膜に鉄、ニッケル、コバルト、スズ、鉛、ルテニウム、ロジウム、パラジウム、オスミウム、イリジウム、白金、銅、金から選ばれた一種または複数種の元素を添加する第 2 の工程と、

前記非晶質半導体膜に第 1 の加熱処理を行うことにより、結晶質半導体膜を形成する第 3 の工程と、

前記結晶質半導体膜をエッティングして、半導体層を形成する第 4 の工程と、

前記半導体層上にゲート絶縁膜を形成する第 5 の工程と、

n チャネル型 TFT となる領域のゲート絶縁膜上に第 1 の形状のゲート電極を形成し、p チャネル型 TFT となる領域のゲート絶縁膜上に第 2 の形状のゲート電極を形成する第 6 の工程と、

前記第 1 の形状のゲート電極および前記第 2 の形状のゲート電極をマスクにして、前記半導体層に n 型を付与する不純物元素を添加し、前記 n チャネル型 TFT となる領域の半導体層のソース領域、ドレイン領域、ゲッタリング領域および前記 p チャネル型 TFT となる領域の半導体層のゲッタリング領域を形成する第 7 の工程と、

前記 n チャネル型 TFT となる領域の半導体層の一部を露出するマスクおよび前記第 2 の形状のゲート電極上のマスクを形成した後、前記第 2 の形状のゲート電極をエッティングして前記 p チャネル型 TFT となる領域の第 3 の形状のゲート電極を形成する第 8 の工程と、

前記第 8 の工程において形成したマスクおよび前記第 3 の形状のゲート電極をマスクに

して、前記半導体層にp型を付与する不純物元素を添加し、前記nチャネル型TFTとなる領域の半導体層のゲッタリング領域、前記pチャネル型TFTとなる領域の半導体層のソース領域、ドレイン領域およびゲッタリング領域を形成する第9の工程と、

前記第9の工程の後、第2の加熱処理を行うことにより、前記nチャネル型TFTとなる領域の半導体層中の前記元素および前記pチャネル型TFTとなる領域の半導体層中の前記元素を前記n型を付与する不純物元素および前記p型を付与する不純物元素が添加された前記nチャネル型TFTとなる領域および前記pチャネル型TFTとなる領域のそれぞれの前記ゲッタリング領域に移動させる第10の工程と、

を含むことを特徴とする半導体装置の作製方法。

【請求項18】

絶縁体上に非晶質半導体膜を形成する第1の工程と、

前記非晶質半導体膜上に開口部を有するマスク絶縁膜を形成し、前記非晶質半導体膜に選択的に鉄、ニッケル、コバルト、スズ、鉛、ルテニウム、ロジウム、パラジウム、オスミウム、イリジウム、白金、銅、金から選ばれた一種または複数種の元素を添加する第2の工程と、

前記非晶質半導体膜に第1の加熱処理を行い、結晶質半導体膜を形成する第3の工程と、

前記結晶質半導体膜をエッチングして、半導体層を形成する第4の工程と、

前記半導体層上にゲート絶縁膜を形成する第5の工程と、

nチャネル型TFTとなる領域のゲート絶縁膜上に第1の形状のゲート電極を形成し、pチャネル型TFTとなる領域のゲート絶縁膜上に第2の形状のゲート電極を形成する第6の工程と、

前記第1の形状のゲート電極および前記第2の形状のゲート電極をマスクにして、前記半導体層にn型を付与する不純物元素を添加し、前記nチャネル型TFTとなる領域の半導体層のソース領域、ドレイン領域、ゲッタリング領域および前記pチャネル型TFTとなる領域の半導体層のゲッタリング領域を形成する第7の工程と、

前記nチャネル型TFTとなる領域の半導体層の一部を露出するマスクおよび前記第2の形状のゲート電極上のマスクを形成した後、前記第2の形状のゲート電極をエッチングして前記pチャネル型TFTとなる領域の第3の形状のゲート電極を形成する第8の工程と、

前記第8の工程において形成したマスクおよび前記第3の形状のゲート電極をマスクにして、前記半導体層にp型を付与する不純物元素を添加し、前記nチャネル型TFTとなる領域の半導体層のゲッタリング領域、前記pチャネル型TFTとなる領域の半導体層のソース領域、ドレイン領域およびゲッタリング領域を形成する第9の工程と、

前記第9の工程の後、第2の加熱処理を行うことにより、前記nチャネル型TFTとなる領域の半導体層中の前記元素および前記pチャネル型TFTとなる領域の半導体層中の前記元素を前記n型を付与する不純物元素および前記p型を付与する不純物元素が添加された前記nチャネル型TFTとなる領域および前記pチャネル型TFTとなる領域のそれぞれの前記ゲッタリング領域に移動させる第10の工程と、

を含むことを特徴とする半導体装置の作製方法。

【請求項19】

請求項15乃至請求項18のいずれか1項において、前記nチャネル型TFTとなる領域の半導体層におけるゲッタリング領域および前記pチャネル型TFTとなる領域の半導体層におけるゲッタリング領域は、前記ソース領域と前記ドレイン領域とにおいて、電子または正孔が移動する領域以外に形成されることを特徴とする半導体装置の作製方法。

【請求項20】

請求項15乃至請求項19のいずれか1項において、前記nチャネル型TFTとなる領域の半導体層におけるゲッタリング領域および前記pチャネル型TFTとなる領域の半導体層におけるゲッタリング領域は、前記ソース領域あるいは前記ドレイン領域と隣接し、少なくとも前記ゲート電極下に形成されるチャネル形成領域とは隣接しないように形成さ

れることを特徴とする半導体装置の作製方法。

【請求項 2 1】

請求項 1 5 乃至 請求項 2 0 のいずれか 1 項において、前記 n チャネル型 TFT となる領域の半導体層におけるゲッタリング領域および前記 p チャネル型 TFT となる領域の半導体層におけるゲッタリング領域は、前記半導体層における前記ソース領域または前記ドレイン領域に電気的に接続される配線とのコンタクト部より外縁部に形成されることを特徴とする半導体装置の作製方法。

【請求項 2 2】

請求項 1 5 乃至 請求項 2 1 のいずれか 1 項において、前記 n チャネル型 TFT となる領域の半導体層におけるゲッタリング領域の一部、前記 p チャネル型 TFT となる領域の半導体層におけるゲッタリング領域の一部、および前記ゲッタリング領域以外の領域の一部を用いて、前記半導体層に電気的に接続される配線とのコンタクト部が形成されることを特徴とする半導体装置の作製方法。

【請求項 2 3】

請求項 1 5 乃至 請求項 2 2 のいずれか 1 項において、前記 n チャネル型 TFT となる領域の半導体層におけるゲッタリング領域以外の領域および p チャネル型 TFT となる領域の半導体層における前記ゲッタリング領域以外の領域を用いて、前記半導体層に電気的に接続される配線とのコンタクト部が形成されていることを特徴とする半導体装置の作製方法。

【請求項 2 4】

請求項 1 5 乃至 請求項 2 3 のいずれか 1 項において、前記 n チャネル型 TFT となる領域の半導体層におけるゲッタリング領域および前記 p チャネル型 TFT となる領域の半導体層におけるゲッタリング領域は、前記半導体層の幅 W に対する前記ゲッタリング領域の面積 S の比 S / W が、前記 n チャネル型 TFT と前記 p チャネル型 TFT とで概略等しくなるように形成されることを特徴とする半導体装置の作製方法。

【請求項 2 5】

請求項 1 5 乃至 請求項 2 4 のいずれか 1 項において、前記 n チャネル型 TFT となる領域の半導体層におけるゲッタリング領域および前記 p チャネル型 TFT となる領域の半導体層におけるゲッタリング領域は、前記半導体層における前記ゲート電極端部から前記ゲッタリング領域までの距離が、前記 n チャネル型 TFT と前記 p チャネル型 TFT とで概略等しくなるように形成されることを特徴とする半導体装置の作製方法。

【請求項 2 6】

請求項 1 5 乃至 請求項 2 5 のいずれか 1 項において、前記 n チャネル型 TFT となる領域の半導体層のソース領域、ドレイン領域、ゲッタリング領域および前記 p チャネル型 TFT となる領域の半導体層のゲッタリング領域に添加される n 型を付与する不純物元素の濃度は、 $1 \times 10^{19} \sim 1 \times 10^{21} / \text{cm}^3$ であり、

前記 n チャネル型 TFT となる領域の半導体層のゲッタリング領域、前記 p チャネル型 TFT となる領域の半導体層のソース領域、ドレイン領域およびゲッタリング領域に添加される p 型を付与する不純物元素の濃度は $1.5 \times 10^{19} \sim 3 \times 10^{21} / \text{cm}^3$ とする半導体装置の作製方法。

【請求項 2 7】

請求項 1 5 乃至 請求項 2 6 のいずれか 1 項において、前記第 1 の加熱処理の後、前記結晶質半導体膜にレーザ光を照射する工程を含むことを特徴とする半導体装置の作製方法。

【請求項 2 8】

請求項 1 5 乃至 請求項 2 7 のいずれか 1 項において、前記第 2 の形状のゲート電極は、前記第 3 の形状のゲート電極より幅を広く形成することを特徴とする半導体装置の作製方法。

【請求項 2 9】

請求項 1 5 乃至 請求項 2 8 のいずれか 1 項において、前記第 2 の加熱処理は、前記半導体層に添加された前記 n 型を付与する不純物元素および前記 p 型を付与する不純物元素の

活性化_{を行}うことを特徴とする半導体装置の作製方法。