

公告本

申請日期	88年11月17日
案號	88120089
類別	Hols 3/18

A4
C4

(以上各欄由本局填註)

443016

發明專利說明書

一、發明 名稱	中文	半導體雷射，半導體裝置及其製造方法
	英文	Semiconductor laser, semiconductor device and their manufacturing methods
二、發明 人	姓名	(1) 淺野竹春 (2) 朝妻廣紀 (3) 日野智公
	國籍	(1) 日本 (2) 日本 (3) 日本
	住、居所	(1) 日本國東京都品川區北品川六丁目七番三五號 蘇妮股份有限公司內 (2) 日本國東京都品川區北品川六丁目七番三五號 蘇妮股份有限公司內 (3) 日本國東京都品川區北品川六丁目七番三五號 蘇妮股份有限公司內
三、申請人	姓名 (名稱)	(1) 蘇妮股份有限公司 ソニー株式会社
	國籍	(1) 日本
	住、居所 (事務所)	(1) 日本國東京都品川區北品川六丁目七番三五號
	代表人 姓名	(1) 出井伸之

裝

訂

線

申請日期	88 年 11 月 17 日
業 號	88120089
類 別	

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書

新 型

一、發明 名稱	中 文	
	英 文	
二、發明 人	姓 名	(A) 富谷茂隆 (B) 山口恭司 (C) 小林高志
	國 籍	(A) 日本 (B) 日本 (C) 日本 (A) 日本國東京都品川區北品川六丁目七番三五號 蘇妮股份有限公司內
	住、居所	(B) 日本國東京都品川區北品川六丁目七番三五號 蘇妮股份有限公司內 (C) 日本國東京都品川區北品川六丁目七番三五號 蘇妮股份有限公司內
三、申請人	姓 名 (名稱)	
	國 籍	
	住、居所 (事務所)	
	代 表 人 姓 名	

裝 訂 線

經濟部智慧財產局員工消費合作社印製

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

國(地區) 申請專利, 申請日期: 案號: 有 無主張優先權

日本	1998年11月26日	10-336354	
日本	1999年4月23日	11-116805	

有主張優先權
有主張優先權

有關微生物已寄存於: 寄存日期: 寄存號碼:

(請先閱讀背面之注意事項再填寫本頁各欄)

裝
訂
線

經濟部智慧財產局員工消費合作社印製

五、發明說明(1)

發明背景

發明部份

本發明係有關半導體雷射及其製造方法，且亦係有關半導體裝置及其製造方法，特別適用於於隆起緣結構之半導體雷射，使用氮化物Ⅲ-V化合物半導體。

有關技藝之說明

使用 AlGaInN 或其他氮化物Ⅱ-V 化合物半導體之半導體雷射之研究及發展最近已急速進步，因為半導體雷射能發射自藍光區至紫外線區之範圍之光，此需用於較高密度之光碟上。為達成可寫入之光碟，需要至少 20 mW 之光輸出。Nakamura 等報告使用此等材料之高功率雷射之製造（應用物理通訊，72（1998）2014，日本應用物理雜誌，37（1998）L627）。此半導體雷射具有一隆起緣形狀之條帶，其隆起緣側表面由絕緣薄膜，諸如 SiO₂ 薄膜塗覆，及其 p 面電極構造單獨接觸隆起緣之上表面上之 p 型接觸層之一部份。

該報告之半導體雷射具有實際應用上之問題，即在其光輸出對電流特性曲線中之一扭曲及電源供應後即時開始之電流增加。此扭曲顯示當光輸出增加時，發生較高階模式之振盪。為防止此點，需降低隆起緣部份及隆起緣部份外之物質之間之折射率差，或減小條帶寬度。然而，在此情形，由於在隆起緣外之物質為具有小折射率之 SiO₂ 或

（請先閱讀背面之注意事項再填寫本頁）

訂線

五、發明說明(2)

空氣，故不易改變此折射率差。條帶寬度之減小在製造過程中有難以達成。

有關在電源供應後即時電流之增加，此假定由作用層之熱惡化所引起。為防止此點，需有效釋放作用層中所產生之熱至外部。然而，在此型之半導體雷射中，由於除 p 型接觸層之表面外，隆起緣之上表面由具有低導熱率之 SiO_2 覆蓋，故難以散熱。

發明目的及概要

故此，本發明之一目的在提供一種半導體雷射，能穩定控制橫向模式，並防止高輸出功率時之高階模式振盪，及提供一種半導體雷射之製造方法。

本發明之另一目的在提供一種半導體裝置，散熱優良及壽命長，及提供一種半導體裝置之製造方法。

依據本發明之第一方面，提供一種半導體雷射，使用一化合物半導體，並具有一隆起緣形狀之條帶，包含：

一掩埋半導體層，為至少一部份為非單晶體之一化合物半導體所製，並掩埋隆起緣之相對側面。

依據本發明之第二方面，提供一種半導體雷射，使用一氮化物 III - V 化合物，並具有一隆起緣形狀之條帶，包含：

一掩埋半導體層，為至少一部份為非單晶體之一氮化物 III - V 化合物半導體所製，並掩埋隆起緣之相對側面。

依據本發明之第三方面，提供一種半導體雷射之製造

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(3)

方法，使用一半導體化合物，並具有一隆起緣形狀之條帶，包括步驟：

構製隆起緣形狀之條帶；

生長一化合物半導體之掩埋半導體層，以覆蓋隆起緣，在隆起緣之相對側面上之掩埋半導體層之至少一部份為非單晶體；及

移去隆起緣上面之掩埋半導體層之一部份。

依據本發明之第四方面，提供一種半導體雷射之製造方法，使用一氮化物Ⅲ-V化合物半導體，並具有一隆起緣形狀之條帶，包括步驟：

構製隆起緣形狀之條帶；

生長一氮化物Ⅲ-V化合物半導體之掩埋半導體層，以覆蓋隆起緣，在隆起緣之相對側面上之掩埋半導體層之至少一部份為非單晶體；及

移去隆起緣上面之掩埋半導體層之一部份。

在本發明之第一，第二，第三，及第四方面，半導體雷射普通為一實指數引導之半導體雷射。掩埋半導體層之折射率普通不大於作用層之折射率。

依據本發明之第五方面，提供一種半導體裝置，包含：

一基體，為化合物半導體所製，具有一凸出物；及

一掩埋半導體層，為至少一部份為非單晶體之一化合物半導體所製，並設置用以掩埋該凸出物。

依據本發明之第六方面，提供一種半導體裝置，包含

(請先閱讀背面之注意事項再填寫本頁)

訂線

五、發明說明(4)

:

一基體，為一氮化物Ⅲ-V化合物半導體所製，並具有一凸出物；及

一掩埋半導體層，為至少一部份為非單晶體之一氮化物Ⅲ-V化合物半導體所製，並設置用以掩埋隆起緣之相對側面。

依據本發明之第七方面，提供一種半導體裝置之製造方法，具有化合物半導體所製之一基體，並具有一凸出物，及具有至少部份為非單晶體之化合物半導體所製之一掩埋半導體層，以掩埋該凸出物，包括步驟：

構製該凸出物；

生長一化合物半導體之掩埋半導體層，以覆蓋凸出物，在凸出物周圍之掩埋半導體層之至少一部份為非單晶體；及

移去隆起緣上面之掩埋半導體層之一部份。

依據本發明之第八方面，提供一種半導體裝置之製造方法，具有一氮化物Ⅲ-V化合物半導體所製之基體，並具有一凸出物，並具有其至少一部份為非單晶體一氮化物Ⅲ-V化合物所製之掩埋半導體層，以掩埋該凸出物，包括步驟：

構製該凸出物；

生長一氮化物Ⅲ-V化合物半導體之掩埋半導體層，以覆蓋凸出物，在凸出物周圍之掩埋半導體層之至少一部份為非單晶體；及

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明(5)

移去凸出物上面之掩埋半導體之一部份。

在本發明中，掩埋半導體層中所含之非單結晶部份普通為複結晶，但亦可為非晶質，或可包含複結晶部份及非晶質部份二者。掩埋半導體層普通包含一單結晶部份及一複結晶部份，及單結晶部份通常由晶膜生長構製於掩埋半導體層之與基層接觸之部份中。掩埋半導體層普通具有柱狀結構。構成掩埋半導體層之柱狀晶體之厚度(寬度)為自5 nm至300 nm範圍。

在本發明中，每一氮化物Ⅲ-V化合物半導體包含選自Ga, Al, In, B, 及Ti所組之群中之至少一族Ⅲ元素，及具有或無As或P之至少N作為族V元素。此氮化物Ⅲ-V化合物半導體之例為GaN, AlGaN, AlN, GaInN, AlGaInN, InN等。

在本發明中，可使用多種化合物半導體作為掩埋半導體層之材料，此視半導體雷射或裝置之材料而定。其例為氮化物Ⅲ-V化合物半導體 $Al_xGa_{1-x}As$ ($0 \leq x \leq 1$)， $(Al_xGa_{1-x})_yIn_{1-y}P$ ($0 \leq x \leq 1$ ， $0 \leq y \leq 1$)， $Zn_xMg_{1-x}S_ySe_{1-y}$ ($0 \leq x \leq 1$ ， $0 \leq y \leq 1$)等。更明確言之，例如，在使用氮化物Ⅲ-V化合物半導體之半導體雷射中，可使用 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$)， $Al_xGa_{1-x}As$ ($0 \leq x \leq 1$)， $(Al_xGa_{1-x})_yIn_{1-y}P$ ($0 \leq x \leq 1$ ， $0 \leq y \leq 1$)， $Zn_xMg_{1-x}S_ySe_{1-y}$ ($0 \leq x \leq 1$ ， $0 \leq y \leq 1$)等為掩埋半導體層之材料。在GaAs半導體雷射，

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明(6)

可使用例如 $Al_xGa_{1-x}As$ 及

$(Al_xGa_{1-x})_yIn_{1-y}P$ 為掩埋半導體層之材料。

在 $AlGaInP$ 半導體雷射，可使用

$(Al_xGa_{1-x})_yIn_{1-y}P$ 為掩埋半導體層之材料。

在本發明中，特別為氮化物 III-V 化合物半導體所製之掩埋半導體層在不低於生長源材料之分解溫度及不高於 $760^\circ C$ 之生長溫度，即例如不低於 $480^\circ C$ 及不高於 $760^\circ C$ 之生長溫度，且更宜在不低於 $520^\circ C$ 及不高於 $760^\circ C$ 之生長溫度上生長。為生長掩埋半導體層，可使用例如金屬有機化學物蒸氣沉積 (MOCVD)，氮化物蒸氣相晶膜，鹵化物蒸氣相晶膜 (HVPE)，或分子束晶膜 (MBE)，或且，電子迴旋加速器諧振 (ECR) 濺鍍等。

在本發明中，當使用 $Al_xGa_{1-x}As$ 作為掩埋半導體層之材料時，其生長溫度通常為 400 至 $600^\circ C$ 。當使用 $(Al_xGa_{1-x})_yIn_{1-y}P$ 時，其生長溫度大體為 400 至 $600^\circ C$ 。當使用 $Zn_xMg_{1-x}S_ySe_{1-y}$ 時，其生長溫度大體為 300 至 $600^\circ C$ 。在此等情形，掩埋半導體層可由金屬有機化學物蒸氣沉積 (MOCVD) 或分子束晶膜 (MBE)，或且，電子迴旋加速器諧振 (ECR) 濺鍍法。

在具有以上概述之本發明結構及其製造方法中，由於在隆起緣之相對側面處之部份由至少其一部份為非單晶體之化合物半導體或氮化物 III-V 化合物半導體所製之掩埋

(請先閱讀背面之注意事項再填寫本頁)

訂線

五、發明說明(7)

半導體層掩埋，故可掩埋整個隆起緣，而具有良好之平滑性。故此，提高隆起緣部份之散熱，防止作用層惡化，並延長半導體雷射之壽命。

而且，由適當決定構成掩埋半導體層之化合物半導體或氮化物Ⅲ-V化合物半導體之混合晶體組成份比率，可容易控制隆起緣及掩埋半導體層間之折射率差，以防止高階模式振盪，並除去光輸出對電流曲線之扭曲。故此，可容易製造半導體雷射，而無需極為狹窄之條帶。

而且，當使用金屬有機化學物蒸氣沉積，氮化物蒸氣相晶膜生長，鹵化物蒸氣相晶膜生長，或分子束晶膜法來特別生長氮化物Ⅲ-V化合物半導體所製之掩埋半導體層時，由設定生長溫度不高於760℃，可掩埋整個隆起緣，而具有良好之平滑性。

在具有以上概述之本發明結構及其製造方法中，由於在凸出物之相對側面處之部份由至少其一部份為非單晶體之化合物半導體或氮化物Ⅲ-V化合物半導體所製之掩埋半導體層掩埋，故可掩埋整個凸出物，而具有良好之平滑性。故此，在凸出物為熱源之情形，可提高隆起緣部份之散熱，防止元件惡化，並延長半導體雷射之壽命。

而且，當使用金屬有機化學物蒸氣沉積，氮化物蒸氣相晶膜生長，鹵化物蒸氣相晶膜生長，或分子束晶膜法來生長氮化物Ⅲ-V化合物半導體所製之掩埋半導體層時，由設定生長溫度不高於760℃，可掩埋整個凸出物，而具有良好之平滑性。

(請先閱讀背面之注意事項再填寫本頁)

訂線

五、發明說明(8)

自以下詳細說明，並參考附圖，可容易明瞭本發明之以上及其他目的，特色，及優點。

附圖簡述

圖 1 為斷面圖，用以說明製造供先期試驗用之樣品之方法；

圖 2 為斷面圖，用以說明製造供先期試驗用之樣品之方法；

圖 3 為斷面圖，用以說明製造供先期試驗用之樣品之方法；

圖 4 為隆起緣部份及在生長溫度 800℃ 下生長之其相鄰之 AlGaIn 掩埋層之斷面圖；

圖 5 為隆起緣部份及在生長溫度 760℃ 下生長之其相鄰之 AlGaIn 掩埋層之斷面圖；

圖 6 為隆起緣部份及在生長溫度 730℃ 下生長之其相鄰之 AlGaIn 掩埋層之斷面圖；

圖 7 為概要圖，顯示在生長溫度 520℃ 下生長之 AlGaIn 掩埋層之結構；

圖 8 為概要圖，顯示在生長溫度 730℃ 下生長之 AlGaIn 掩埋層之結構；

圖 9 為概要圖，顯示在生長溫度 760℃ 下生長之 AlGaIn 掩埋層之結構；

圖 10 為透視圖，顯示本發明之第一實施例之具有掩埋之隆起緣結構之 GaN 化合物半導體雷射；

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明(9)

圖 1 1 為斷面圖，用以說明本發明之第一實施例之具有掩埋之隆起緣結構之 G a N 化合物半導體雷射之製造方法；

圖 1 2 為斷面圖，用以說明本發明之第一實施例之具有掩埋之隆起緣結構之 G a N 化合物半導體雷射之製造方法；

圖 1 3 為斷面圖，用以說明本發明之第一實施例之具有掩埋之隆起緣結構之 G a N 化合物半導體雷射之製造方法；

圖 1 4 為斷面圖，用以說明本發明之第一實施例之具有掩埋之隆起緣結構之 G a N 化合物半導體雷射之製造方法；

圖 1 5 為斷面圖，用以說明本發明之第一實施例之具有掩埋之隆起緣結構之 G a N 化合物半導體雷射之製造方法；

圖 1 6 為斷面圖，用以說明本發明之第一實施例之具有掩埋之隆起緣結構之 G a N 化合物半導體雷射之製造方法；

圖 1 7 為斷面圖，用以說明本發明之第一實施例之具有掩埋之隆起緣結構之 G a N 化合物半導體雷射之製造方法；

圖 1 8 為斷面圖，用以說明本發明之第一實施例之具有掩埋之隆起緣結構之 G a N 化合物半導體雷射之製造方法；

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明(10)

圖 19 為概要圖，顯示本發明之第一實施例之具有掩埋之隆起緣結構之 GaN 化合物半導體雷射之光輸出對電流特性之量度結果；

圖 20 為本發明之第二實施例之具有掩埋之隆起緣結構之 GaN 化合物半導體雷射之透視圖；及

圖 21 為本發明之第三實施例之具有掩埋之隆起緣結構之 GaN 化合物半導體雷射之透視圖。

主要元件對照表

- | | |
|----|---------------------|
| 1 | c 平面藍寶石基體 |
| 2 | 無摻雜之 GaN 緩衝層 |
| 3 | 無摻雜之 GaN 層 |
| 4 | p - 型 AlGaIn 掩埋層 |
| 5 | p - 型 GaN 層 |
| 6 | SiO ₂ 薄膜 |
| 7 | AlGaIn 掩埋層 |
| 13 | n - 型 GaN 接觸層 |
| 14 | n - 型 AlGaIn 蓋層 |
| 15 | n - 型 GaN 光導層 |
| 16 | 作用層 |
| 17 | p - 型 GaN 光導層 |
| 18 | p - 型 AlGaIn 蓋層 |
| 19 | p - 型 GaN 接觸層 |
| 21 | p 面電極 |

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明(11)

39 n面電極

較佳實施例之詳細說明

在說明本發明之實施例前，先說明執行評估掩埋層之掩埋性質及掩埋層之結晶性質之先期試驗之結果。圖1至3顯示用以製造供評估用之樣品之方法。

先參考圖1，由MOCVD在例如520℃之溫度附近下生長一無摻雜之GaN緩衝層2於c平面藍寶石基體1上，具有由例如熱清潔之先清潔之表面。然後，在1000℃之生長溫度上，由MOCVD依次生長一無摻雜之GaN層3，p型AlGaN掩埋層4，及p型GaN層5於GaN層2上。用以生長此等GaN化合物半導體層之源材料例如可為三甲基鎵(CH₃)₃Ga，TMG)作為族III元素Ga之源材料，三甲基鋁(CH₃)₃Al，TMG)作為族III元素Al之源材料，三甲基銦(CH₃)₃In，TMG)作為族III元素In之源材料及銨(NH₃)作為族V元素N之源材料。攜帶氣體可例如為氫(H₂)及氮(N₂)之混合氣體。有關摻雜劑，可使用例如單矽烷(SiH₄)及n型摻雜劑及雙甲基環戊二基鎂((CH₃C₅H₄)₂Mg)或雙環戊基鎂(C₅H₅)₂Mg)作為p型摻雜劑。

其後，自MOCVD裝置中移出已生長GaN半導體層之c平面藍寶石基體1。然後，如顯示於圖2，在由CVD，真空蒸發，濺鍍等構製0.4μm厚之一SiO₂

(請先閱讀背面之注意事項再填寫本頁)

訂線

五、發明說明 (12)

薄膜 6 於 p 型 G a N 層 5 之整個表面上後，由照相製版構製預定圖案之一光阻圖案（未顯示）於 S i O₂ 薄膜 6 上。然後，使用光阻圖案為蔽罩，由濕刻法使用例如選自氫氟酸系列之蝕刻劑，或由反應性離子蝕刻法（R I E）使用蝕刻氣體，諸如含氟之 C F₄ 或 C H F₃，蝕刻 S i O₂ 薄膜 6 成一條帶形。其後，使用 S i O₂ 薄膜 6 作為蔽罩，由例如 R I E 蝕刻 p 型 A l G a N 掩埋層 4 至其某一深度，以製造隆起緣部份。R I E 用之蝕刻氣體例如可為氮基礎之氣體。

其次，參考圖 3，再使用 M O C V D，生長例如含有 60% 之 A l 之一 A l G a N 掩埋層 7 於整個基體表面上，以掩埋隆起緣部份之相對側面。

圖 4 至 6 係由掃描一樣品之隆起緣部份及相鄰 A l G a N 掩埋層 7 之斷面之電子顯微鏡照相（S E M 照相）所繪之圖，樣品由設定生長溫度（T g）分別於 800℃，760℃，及 730℃，以生長 A l G a N 掩埋層 7 所製備。如自圖 4 至 6 可見，當生長溫度為 800℃ 時，A l G a N 掩埋層 7 不能掩埋沿隆起緣部份之側表面上之部份（中空空間）。當生長溫度為 730℃ 時，A l G a N 掩埋層 7 之表面平坦，但隨生長溫度增加而不平坦。當生長溫度為 800℃ 時，A l G a N 掩埋層 7 為單結晶，但當生長溫度為 760℃ 時，此為部份柱狀結構。而且，當生長溫度為 900℃ 時，雖未顯示，但在 A l G a N 掩埋層 7 之表面上之不平坦並不如此大，但在

（請先閱讀背面之注意事項再填寫本頁）

訂 線

五、發明說明 (13)

A l G a N 掩埋層 7 中產生裂罅。如以上所檢討，使用單晶層來掩埋隆起緣部份含有問題，即未能掩埋隆起緣部份之側表面，表面大不平坦，及產生裂罅。故此，為可靠掩埋隆起緣側表面及防止裂罅，用以掩埋隆起緣部份之半導體層至少部份需為複結晶。而且，自方便隆起緣掩埋後之雷射處理之觀點及自確保掩埋層與電極密切接觸，以提高散熱之觀點上言，A l G a N 掩埋層 7 之表面上上之不平坦需儘可能小。計及此等考慮，用以由 M O C V D 生長 A l G a N 掩埋層 7 之生度溫度宜不高於 7 6 0 ° C 。

圖 7 至 9 概要顯示經由透射電子顯微鏡 (T E M) 對樣品所觀察之 A l G a N 掩埋層 7 之斷面結構，樣品由設定生長溫度 (T g) 分別於 5 2 0 ° C ， 7 3 0 ° C ， 及 7 6 0 ° C 上，以生長 A l G a N 掩埋層 7 所製備。

如顯示於圖 7 ，當生長溫度為 5 2 0 ° C 時，A l G a N 掩埋層 7 自基層晶膜生長成一單晶體於其與基層接觸之一部份處，及晶體以柱形生長於其上，以形成柱狀結構。晶膜層之厚度約為 7 0 n m 。柱狀晶體之下部之直徑為 5 0 至 8 0 n m 。在 A l G a N 掩埋層 7 之表面上產生高至約 3 0 n m 之不平坦。

如顯示於圖 9 ，在 7 6 0 ° C 之生長溫度下，A l G a N 掩埋層 7 之與基層接觸之部份呈現自基層晶膜生長之無缺陷之單晶體，且在其上，晶體成柱形生長，以構成柱狀結構。晶膜層之厚度約為 1 3 0 n m ，及每一柱狀晶體之下部之直徑約為 2 7 0 n m 。此等柱狀晶體在朝

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明(14)

向上大致對齊。而且，引入大量之平面缺陷於各別柱狀晶體中。在 AlGaIn 掩埋層 7 之表面上之不平坦高至約 160 nm。

以下現參考附圖，說明本發明之實施例。在顯示實施例之所有圖中，相同或相等之組成部份標以相同之參考編號。

圖 10 顯示一 GaN 化合物半導體電射，具有本發明之第一實施例之一掩埋之隆起緣結構。此處所示之 GaN 化合物半導體電射具有 SCH 結構（分離限定之異結構）。

如顯示於圖 10，第一實施例之 GaN 半導體電射包含一 n 型 GaN 接觸層 13，n 型 AlGaIn 蓋層 14，n 型 GaN 光導層 15，具有無摻雜之 $Ga_{1-x}In_xN / Ga_{1-y}In_yN$ 多量子井結構之作用層 16，p 型 GaN 光導層 17，p 型 AlGaIn 蓋層 18，及 p 型 GaN 接觸層 19，經由無摻雜之 GaN 緩衝層 12 依次疊置於具有厚度例如 $400 \mu m$ 之 c 平面藍寶石基體 11 上。

GaN 緩衝層 12 例如為 30 nm 厚。n 型 GaN 接觸層 13 例如為 $4 \mu m$ 厚，並由例如矽 (Si) 作為其 n 型雜質摻雜。n 型 AlGaIn 蓋層 14 例如為 $0.7 \mu m$ 厚，並以例如 Si 作為其 n 型雜質摻雜。n 型 GaN 光導層 15 例如為 $0.1 \mu m$ 厚，並以例如 Si 作為其 n 型雜質摻雜。在具有無摻雜之 $Ga_{1-x}In_xN /$

$Ga_{1-y}In_yN$ 多量子井結構之作用層中，每一井層例如

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (15)

為 $3 \mu\text{m}$ 厚，及每一障壁層為 $4 \mu\text{m}$ 厚。

p 型 GaN 光導層 17 為 $0.1 \mu\text{m}$ 厚，並以例如鎂 (Mg) 作為其 p 型雜質摻雜。p 型 AlGaIn 蓋層 18 例如為 $0.7 \mu\text{m}$ 厚，並以例如 Mg 作為其 p 型雜質摻雜。p 型 GaN 接觸層 19 例如為 $0.3 \mu\text{m}$ 厚，並以例如 Mg 作為其 p 型雜質摻雜。

n 型 GaN 接觸層 13 之上置部份，n 型 AlGaIn 蓋層 14，n 型 GaN 光導層 15，作用層 16，p 型 GaN 光導層 17，及 p 型 AlGaIn 蓋層 18 具有預定寬度之高台構造。在高台部份中，p 型 AlGaIn 蓋層 18 之上置部份及 p 型 GaN 接觸層 19 形成一隆起緣部份，具有在一方向上延伸之預定寬度。隆起緣部份之延伸方向可為例如 $\langle 11-20 \rangle$ 方向，及寬度為例如 $4 \mu\text{m}$ 。

在隆起緣部份之相對側面處，設置例如一無摻雜之 AlGaIn 掩埋層 20。AlGaIn 掩埋層 20 至少部份為複結晶（或柱狀結構）。在隆起緣部份中，一 p 面電極 21 設置於 p 型 GaN 接觸層 19 及其 AlGaIn 掩埋層 20 之相鄰部份上。p 面電極 21 具有 Ni / Pt / Au 結構依次疊置例如一 Ni 薄膜，Pt 薄膜，及 Au 薄膜，及此等 Ni 薄膜，Pt 薄膜，及 Au 薄膜例如分別為 10nm 厚， 100nm 厚，及 300nm 厚。由於 AlGaIn 掩埋層 20 具有高電阻，故電流僅流過隆起緣條帶部份，而不管 p 面電極 21 與 GaN 接觸層 19 及

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明 (16)

A l G a N 掩埋層 2 0 二者接觸。在高台部份以外之區域中，一 n 面電極 2 2 設置於 n 型 G a N 接觸層 1 3 上。n 面電極 2 2 具有 T i / A l / P t / A u 結構依次疊置例如一 T i 薄膜，A l 薄膜，P t 薄膜，及 A u 薄膜，及此等 T i 薄膜，A l 薄膜，P t 薄膜，及 A u 薄膜例如分別為 1 0 n m 厚，1 0 0 n m 厚，1 0 0 n m 厚，及 3 0 0 n m 厚。

其次說明第一實施例之具有上述結構之 G a N 半導體雷射之製造方法。

為製造 G a N 半導體雷射，先如顯示於圖 1 1，由 M O C V D 在例如 5 2 0 ° C 附近溫度下生長一無摻雜之 G a N 緩衝層 1 2 於一 c 平面藍寶石基體 1 1 上，其表面先由熱清潔加以清潔。其後，增加基體溫度至一預定之生長溫度，及依次疊置一 n 型 G a N 層 1 3，n 型 A l G a N 蓋層 1 4，n 型 G a N 光導層 1 5，具有無摻雜之 $G a_{1-x}I n_xN / G a_{1-y}I n_yN$ 多量子井結構之作用層 1 6，p 型 G a N 光導層 1 7，p 型 A l G a N 蓋層 1 8，及 p 型 G a N 接觸層 1 9 於 G a N 緩衝層 1 2 上。對不含 I n 之層，即 n 型 G a N 接觸層 1 3，n 型 A l G a N 蓋層 1 4，n 型 G a N 光導層 1 5，p 型 G a N 光導層 1 7，p 型 A l G a N 蓋層 1 8，及 p 型 G a N 接觸層 1 9，生長溫度設定於例如 1 0 0 0 ° C 上。對具有 $G a_{1-x}I n_xN / G a_{1-y}I n_yN$ 多量子井結構之含有 I n 之作用層 1 6，生長溫度設定於例如 7 0 0 至

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明 (17)

800 °C。用以生長此等 GaN 化合物半導體層之源材料可例如為三甲基鎵 ((CH₃)₃ Ga, TMG) 作為族 III 元素 Ga 之源材料, 三甲基鋁 ((CH₃)₃ Al, TMG) 作為族 III 元素 Al 之源材料, 三甲基銦 ((CH₃)₃ Al, TMG) 作為族 III 元素 In 之源材料, 及銨 (NH₃) 作為族 V 元素 N 之源材料。攜帶氣體可為例如氫 (H₂) 及氮 (N₂) 之混合氣體。有關摻雜劑, 可使用例如單矽烷 (SiH₄) 及 n 型摻雜劑及雙甲基環戊二基鎂 ((CH₃ C₅ H₄)₂ Mg) 或雙環戊基鎂 ((C₅ H₅)₂ Mg) 作為 p 型摻雜劑。

其後, 自 MOCVD 裝置中移出已生長 GaN 半導體層之 c 平面藍寶石基體 11。然後, 如顯示於圖 12, 在由 CVD, 真空蒸發, 濺鍍等構製 0.4 μm 厚之一 SiO₂ 薄膜 23 於 p 型 GaN 接觸層 19 之整個表面上後, 由照相製版構製預定圖案之一光阻圖案 (未顯示) 於 SiO₂ 薄膜 23 上。然後, 使用光阻圖案為蔽罩, 由濕刻法使用例如選自氫氟酸系列之蝕刻劑, 或由 RIE 使用蝕刻氣體, 諸如含氟之 CF₄ 或 CHF₃, 蝕刻 SiO₂ 薄膜 23 成一條帶。其後, 使用 SiO₂ 薄膜 23 作為蔽罩, 由例如 RIE 蝕刻 p 型 AlGaIn 蓋層 18 至其某一深度, 以製造隆起緣部份。RIE 用之蝕刻氣體例如可為氨基礎之氣體。

其次, 參考圖 13, 再使用 MPCVD, 設定生長溫度例如於 520 °C, 在整個基體表面上生長含有例如 60

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明 (18)

% 鋁之 A l G a N 掩埋層 2 0 ，以掩埋隆起緣部份之相對側面。在 5 2 0 ° C 之生長溫度下，A l G a N 掩埋層 2 0 之至少一部份變為多結晶。在此情形，A l G a N 掩埋層 2 0 中不產生裂罅，即使具有 6 0 % 之 A l 組成份亦然。同時，整個隆起緣可掩埋而具良好之平滑性。其後，具有 A l G a N 掩埋層 2 0 生長於其上之 c 平面藍寶石基體 1 1 移出 M O C V D 裝置。然後，如顯示於圖 1 4 ，在例如 0 . 4 μ m 厚之 S i O ₂ 薄膜 2 4 由例如 C V D ，真空蒸發，或濺鍍構製於整個基體表面上後，預定構形之一光阻圖案（未顯示）由照相製版構製於 S i O ₂ 薄膜 2 4 上，A l G a N 掩埋層 2 0 之凸出部份除外。然後，使用光阻圖案作為蔽罩，由濕蝕刻法使用選自例如氫氟酸系列之蝕刻劑，或 R I E 法使用諸如含氟之 C F ₄ 或 C H F ₃ 之蝕刻氣體，蝕刻 S i O ₂ 薄膜。

其後，如顯示於圖 1 5 ，使用 S i O ₂ 薄膜 2 4 作為蔽罩，由例如 R I E 執行蝕刻，以移去在隆起緣部份上方之 A l G a N 掩埋層 2 0 之凸出部份。

其後，移去 S i O ₂ 薄膜 2 4 ，並構製具有預定構形之 S i O ₂ 薄膜 2 5 於基體表面上，其方法與以上圖 1 6 所說明者相同。

其後，如顯示於圖 1 7 ，使用 S i O ₂ 薄膜 2 5 作為蔽罩，由例如 R I E 執行蝕刻，直至露出 n 型 G a N 接觸層 1 3 為止，以整形 n 型 G a N 層 1 3 之上置部份，n 型 A l G a N 蓋層 1 4 ，n 型 G a N 光導層 1 5 ，具有摻雜

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (19)

之 $Ga_{1-x}In_xN / Ga_{1-y}In_yN$ 多量子井結構之作用層 16，p 型 GaN 光導層 17，p 型 $AlGaN$ 蓋層 18，及 $AlGaN$ 掩埋層 20 成高台構形。

然後，由蝕刻移去 SiO_2 薄膜 25，其後，構製預定構形之一光阻圖案（未顯示）於基體表面上，並由例如真空蒸發法，依次構製 Ti 薄膜， Al 薄膜， Pt 薄膜，及 Au 薄膜於整個基體表面上。然後移去光阻圖案及覆蓋之 Ti 薄膜， Al 薄膜， Pt 薄膜，及 Au 薄膜（剝離）。結果，如顯示於圖 18，形成 n 面電極 22 於與高台部份相鄰之 n 型 GaN 接觸層 13 之位置上。其後，n 面電極 22 加以合金，供歐姆接觸之用。亦以相同方法構製 p 面電極 21 於 p 型 GaN 接觸層 19 及其 $AlGaN$ 掩埋層 20 之相鄰部份上之高台部份中，並加以合金，供歐姆接觸之用。

其後，具有雷射結構構製於其上之 c 平面藍寶石基體由例如解理分割為桿條，以形成空腔邊緣。空腔邊緣其次由邊緣塗層塗覆，及每一桿條由例如解理分割為晶片。經由此等步驟，完成所需之掩埋隆起緣結構及 SCH 結構之 GaN 化合物半導體雷射，如顯示於圖 10。

圖 19 顯示第一實施例之 GaN 化合物半導體雷射之光輸出對電流特性之量度結果。 $AlGaN$ 掩埋層 20 之生長溫度為 $520^\circ C$ 。如自圖 19 可見，獲得良好之光輸出對電流特性。

如以上所述，依據第一實施例，由於隆起緣由在至少

（請先閱讀背面之注意事項再填寫本頁）

訂 線

五、發明說明 (20)

部份為複晶之 520°C 之生長溫度上生長之 AlGaIn 掩埋層 20 掩埋，故可掩埋整個隆起緣，而具有良好之平滑性， AlGaIn 掩埋層 20 中不產生裂罅，即使 Al 組成份高亦然。而且，由於 p 面電極 21 及基層間之接觸面積可增加，故可有效釋放在使用期間所產生之熱，並防止電源供應期間電流之增加，從而延長半導體雷射之壽命。而且，由改變 AlGaIn 掩埋層 20 中之 Al 組成份，可控制隆起緣部份及其餘部份間之折射率之差，且可容易控制橫向模式。

而且，第一實施例亦具有以下優點。即是，在 GaIn 半導體之生長之情形，一般有些問題，即生長層中之 p 型雜質（受體）不能由生長大氣中之氫活化，且需要在 p 型層生長後，在氮大氣中執行後徐冷。然而，在第一實施例中，由於在 AlGaIn 掩埋層 20 之生長期間中，最外表面為 AlGaIn 掩埋層 20，故在生長大氣中之氫並不直侵襲 p 型層，且用以生長迄至 p 型 GaIn 接觸層 19 之各層之先晶膜生長期間中陷落於 p 型層中之氫可經由 AlGaIn 掩埋層 20 離開。故此 p 型層中之 p 型雜質可在 AlGaIn 掩埋層 20 之生長期間活化，而無需執行後徐冷。

圖 20 顯示本發明之第二實施例之具有掩埋之隆起緣結構之 GaIn 化合物半導體層。此 GaIn 化合物半導體雷射亦具有 SCH 結構。

如顯示於圖 20，在第二實施例之 GaIn 化合物半導

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明(21)

體雷射中，一高電阻 AlN 掩埋層 26 掩埋隆起緣部份之相對側面上。AlN 掩埋層 26 之至少一部份為複結晶。在其他方面，此處所示之 GaN 化合物半導體雷射與第一實施例相同，其說明從略。

用以依第二實施例製造 GaN 化合物半導體雷射之方法與依第一實施例製造 GaN 化合物半導體雷射之方法相同，唯 AlN 掩埋層 26 係由 ECR 濺鍍法製造。

依據第二實施例，由於隆起緣由 ECR 濺鍍所生長之至少部份為複結晶之 AlGaIn 掩埋層掩埋，故可掩埋整個隆起緣，而具有良好之表面平滑性，在 AlGaIn 掩埋層中不產生裂罅。而且，由於 p 面電極 21 及基層間之接觸面積可增加，故可有效釋放在使用期間所產生之熱，並防止在電源供應期間之電流增加，從而延長半導體雷射之壽命。而且，由於 AlN 掩埋層 26 之折射率大於 SiO₂ 或空氣者，故隆起緣部份及其餘部份間之折射率之差可較之普通隆起緣結構之 GaN 化合物半導體雷射減少，且橫向模式可穩定。而且，由於 AlN 掩埋層 26 由 ECR 濺鍍法製造，故掩埋方法較易。

圖 21 顯示本發明第三實施例之具有掩埋隆起緣結構之 GaAs 化合物半導體雷射。

如顯示於圖 21，第三實施例之 GaAs 化合物半導體雷射包含一 n 型 GaAs 緩衝層 32，n 型 AlGaAs 蓋層 33，具有單量子井結構或多量子井結構，之作用層 34，p 型 AlGaAs 蓋層 35，及 p 型

(請先閱讀背面之注意事項再填寫本頁)

訂線

五、發明說明 (22)

G a A s 蓋層 3 6，此等依次疊置於 n 型 G a A s 基體 3 1 上。p 型 A l G a A s 蓋層 3 5 之上置部份及 p 型 G a A s 蓋層 3 6 形成一隆起緣部份，具有在一方向上延伸之預定寬度。

在隆起緣部份之相對側面上，例如一 n 型 A l G a A s 掩埋層 3 7 掩埋。n 型 A l G a A s 掩埋層 3 7 之至少一部份為複晶或非晶質區所構成。

在隆起緣部份中，一 p 面電極 3 8 設置於 p 型 G a A s 蓋層 3 6 及其 n 型 A l G a A s 掩埋層 3 7 之相鄰部份上。p 面電極 3 8 例如可為一 T i / P t / A u 電極。在 n 型 G a A s 電極 3 1 之底表面上，設置一 n 面電極 3 9，與 n 型 G a A s 基體 3 1 歐姆接觸。n 面電極 3 9 可例如為一 A u G e / N i 電極或 I n 電極。

其次說明第三實施例之具有上述結構之 G a A s 化合物半導體雷射之製造方法。

為製造 G a A s 化合物半導體雷射，如圖 2 1 所示，先由例如有機化學物蒸氣沉積 (M O C V D) 法，在例如 8 0 0 ° C 附近之生長溫度上依次生長 n 型 G a A s 緩衝層 3 2，n 型 A l G a A s 蓋層 3 3，作用層 3 4，p 型 A l G a A s 蓋層 3 5，及 p 型 G a A s 蓋層 3 6 於 n 型 G a A s 基體 3 1 上。

其後，具有 A l G a A s 化合物半導體層生長於其上之 n 型 G a A s 基體 3 1 移出 M O C V D 裝置。其後，在由例如 C V D，真空蒸發，或濺鍍法構製例如 0 . 4 μ m

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明 (23)

厚之 SiO_2 薄膜於 p 型 GaAs 蓋層 36 之整個表面上後，由照相製版法構製預定構形之光阻圖案（未顯示）於 SiO_2 薄膜上。使用光阻圖案作為蔽罩，由濕蝕刻法使用選自例如氫氟酸系列之蝕刻劑，或由 R I E 法使用諸如含氟之 CF_4 或 CHF_3 之蝕刻氣體，蝕刻 SiO_2 薄膜成一條帶。然後，使用 SiO_2 薄膜作為蔽罩，由濕蝕刻或乾蝕刻蝕刻 p 型 AlGaAs 蓋層 35 至預定深度，以形成一隆起緣部份。

其後，再由 M O C V D 在例如 450°C 之生長溫度上生長 n 型 AlGaAs 掩埋層於整個表面上，以掩埋隆起緣部份之相對側面。在 450°C 之生長溫度下，n 型 AlGaAs 掩埋層 37 至少部份變為複晶或非晶質。在此情形，在 n 型 AlGaAs 掩埋層 37 中不產生交叉紋，且可掩埋整個隆起緣而具有良好之平滑性。

其後，其上具有 n 型 AlGaAs 掩埋層 37 之 n 型 GaAs 基體 31 移離 M O C V D 裝置。然後，在由例如 C V D，真空沉積，或濺鍍法構製例如 $0.4\ \mu\text{M}$ 厚之一 SiO_2 薄膜於基體之整個表面上後，除 n 型 AlGaAs 掩埋層 37 之露出部份外，由照相製版法構製預定構形之一光阻圖案（未顯示）於 SiO_2 薄膜上。使用光阻圖案為蔽罩，由濕蝕刻法使用選自例如氫氟酸系列之蝕刻劑，或由 R I E 法使用諸如含氟之 CF_4 蝕刻或 CHF_3 之蝕刻氣體蝕刻 SiO_2 薄膜成條帶。

其後，使用 SiO_2 為蔽罩，執行由例如濕蝕刻或

（請先閱讀背面之注意事項再填寫本頁）

訂線

五、發明說明 (24)

R I E 之蝕刻，以移去在隆起緣部份上方之 N 型 A l G a A s 掩埋層 3 7 之凸出部份。其後，由蝕刻移去 S i O₂ 薄膜。

其後，由例如真空蒸發法依次疊置一 T i 薄膜，P t 薄膜，及 A u 薄膜於基體之整個表面上，以形成 p 面電極 3 8。在 n 型 G a A s 基體 3 1 之底表面上，構製一 A u G e / N i 薄膜或 I n 薄膜，作為 n 面電極 3 9。

其後，具有雷射結構構製於其上之 n 型 G a A s 基體由例如解理分割為桿條，以形成空腔邊緣。空腔邊緣其次由邊緣塗層塗覆，及每一桿條由例如解理分割為晶片。經由此等步驟，完成所需之掩埋隆緣結構之 G a A s 化合物半導體雷射。

依據第三實施例，可在隆緣結構之 G a A s 半導體雷射中獲得與第一實施例相同之優點。

已參考附圖說明本發明之特定較宜實施例，但應明瞭本發明並不限於此等精確之實施例，且精於本藝之人士可在其中執行各種更改及修改，而不脫離後附申請專利所定之範圍或精神。

例如，第一，第二，及第三實施例中所提出之數值，結構，基體，源材料，及方法僅為實例，且如需要，可使用其他適當數值，結構，基體，源材料，及方法。

雖第一及第二實施例經說明隆起緣條帶部份在 c 平面藍寶石基體 1 1 之 $\langle 1 1 - 2 0 \rangle$ 朝向上延伸，但亦可在 $\langle 1 - 1 0 0 \rangle$ 方向上延伸。

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明 (25)

雖第一及第二實施例經說明使用 c 平面藍寶石基體作為基體，但如適宜，亦可使用例如 SiC 基體，尖晶石之 Si 基體。

而且，第一及第二實施例經說明應用本發明於 SCH 結構之 GaN 化合物半導體雷射上。

然而，本發明亦可應用於例如具有 DH 結構（雙異結構）之 GaN 化合物半導體雷射上。

第三實施例經說明應用本發明於具有 DH（雙異結構）之 GaAs 化合物半導體雷射上。然而，此亦可應用於 SCH 結構之 GaAs 化合物半導體雷射上。

如上述，依據半導體雷射，由於隆起緣之相對側面由至少部份為非單晶體之化合物半導體或氮化物 III-V 化合物半導體所製之掩埋半導體層掩埋，故可由穩定控制橫向模式防止高階模式振盪，並確保優良之散熱。

依據本發明之半導體雷射之製造方法，可容易製造具有該等優點之半導體雷射。

依據本發明之半導體裝置，由於凸出物之相對側面由至少一部份為非單晶體之化合物半導體或氮化物 III-V 化合物半導體所製之掩埋半導體層掩埋，且確保優良之散熱。

依據本發明之半導體裝置之製造方法，可容易製造具有該等優點之半導體裝置。

（請先閱讀背面之注意事項再填寫本頁）

訂 線

四、中文發明摘要(發明之名稱：半導體雷射，半導體裝置及其製造方法)

一種半導體雷射為氮化物 III - V 化合物半導體所製，並具有一隆起緣形狀之條帶，此能穩定控制橫向模式，以防止在高輸出功率期間之高階模式振盪，及具有優良之散熱，隆起緣之相對側面由一掩埋半導體層，諸如至少其一部份為非單晶體，諸如複晶體之氮化物 III - V 化合物半導體所製之 AlGaIn 掩埋層掩埋。掩埋半導體層在 520 °C 至 760 °C 範圍之生長溫度下生長。

英文發明摘要(發明之名稱：SEMICONDUCTOR LASER, SEMICONDUCTOR DEVICE AND THEIR MANUFACTURING METHODS)

In a semiconductor laser made of nitride III-V compound semiconductors and having a ridge-shaped stripe, which is capable of stably controlling transverse modes to prevent high-order mode oscillation during high output power and excellent in heat dissipation, opposite sides of the ridge are buried by a buried semiconductor layer such as AlGaIn buried layer made of a nitride III-V compound semiconductor at least of which is a non-single crystal such as polycrystal. The buried semiconductor layer is grown under a growth temperature in the range from 520 °C to 760 °C.

六、申請專利範圍

1. 一種半導體雷射，使用一化合物半導體並具有一隆起緣形狀之條帶，包含：

一掩埋半導體層，為至少一部份為非單晶體之化合物半導體所製，且掩埋隆起緣之相對側面。

2. 一種半導體雷射，使用一氮化物Ⅲ-V化合物並具有隆起緣形之條帶，包含：

一掩埋半導體層，為至少一部份為非單晶體之氮化物Ⅲ-V化合物半導體所製，且掩埋隆起緣之相對側面。

3. 如申請專利範圍第2項所述之半導體雷射，其中，非單晶體為一複晶體。

4. 如申請專利範圍第2項所述之半導體雷射，其中，掩埋半導體層包含一單晶體區及一複晶體區。

5. 如申請專利範圍第2項所述之半導體雷射，其中，掩埋半導體層具有柱狀結構。

6. 如申請專利範圍第5項所述之半導體雷射，其中，構成掩埋半導體層之柱狀晶體之直徑在自5 nm至300 nm之範圍。

7. 如申請專利範圍第2項所述之半導體雷射，其中，掩埋半導體層在生長溫度不低於用於其生長之源材料之分解溫度，且不高於760℃下生長。

8. 如申請專利範圍第2項所述之半導體雷射，其中，掩埋半導體層在自480℃至760℃範圍之生長溫度下生長。

9. 如申請專利範圍第2項所述之半導體雷射，其中

(請先閱讀背面之注意事項再填寫本頁)

訂

線

六、申請專利範圍

· 掩埋半導體層在自 520 °C 至 760 °C 範圍之生長溫度下生長。

10 . 如申請專利範圍第 2 項所述之半導體雷射，其中，掩埋半導體層具有折射率不高於作用層者。

11 . 如申請專利範圍第 2 項所述之半導體雷射，其中，掩埋半導體層為 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) 所製。

12 . 如申請專利範圍第 2 項所述之半導體雷射，其中，半導體雷射為實指數引導之半導體雷射。

13 . 一種半導體雷射之製造方法，使用一化合物半導體並具有一隆起緣條帶，包括步驟：

製造該隆起緣形條帶；

生長一化合物半導體之掩埋半導體層，以覆蓋該隆起緣，在隆起緣之相對側面上之掩埋半導體層之至少一部份為非單晶體；及

移去隆起緣上面之掩埋半導體層之一部份。

14 . 一種半導體雷射之製造方法，使用一氮化物 III - V 化合物半導體並具有一隆起緣條帶，包括步驟：

製造該隆起緣形條帶；

生長一氮化物 III - V 化合物半導體之掩埋半導體層，以覆蓋該隆起緣，在隆起緣之相對側面上之掩埋半導體層之至少一部份為非單晶體；及

移去隆起緣上面之掩埋半導體層之一部份。

15 . 如申請專利範圍第 14 項所述之半導體雷射之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

訂

線

六、申請專利範圍

製造方法，其中，非單晶體為一複晶體。

16. 如申請專利範圍第14項所述之半導體雷射之製造方法，其中，掩埋半導體層包含一單晶體區及一複晶體區。

17. 如申請專利範圍第14項所述之半導體雷射之製造方法，其中，掩埋半導體層具有柱狀結構。

18. 如申請專利範圍第17項所述之半導體雷射之製造方法，其中，構成掩埋半導體層之柱狀晶體之直徑在自5 nm至300 nm之範圍。

19. 如申請專利範圍第14項所述之半導體雷射之製造方法，其中，掩埋半導體層在生長溫度不低於用於其生長之原材料之分解溫度，且不高於760°C下生長。

20. 如申請專利範圍第14項所述之半導體雷射之製造方法，其中，掩埋半導體層在自480°C至760°C範圍之生長溫度下生長。

21. 如申請專利範圍第14項所述之半導體雷射之製造方法，其中，掩埋半導體層在自520°C至760°C範圍之生長溫度下生長。

22. 如申請專利範圍第14項所述之半導體雷射之製造方法，其中，掩埋半導體層由金屬有機化學物蒸氣沉積，氫化物蒸氣相晶膜生長，或分子束晶膜法生長。

23. 如申請專利範圍第14項所述之半導體雷射之製造方法，其中，掩埋半導體層由電子迴旋加速器諧振濺鍍法生長。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

24. 如申請專利範圍第14項所述之半導體雷射之製造方法，其中，掩埋半導體層具有折射率不高於作用層者。

25. 如申請專利範圍第14項所述之半導體雷射之製造方法，其中，掩埋半導體層為 $A_1 \times Ga_{1-x}N$ ($0 \leq x \leq 1$) 所製。

26. 如申請專利範圍第14項所述之半導體雷射之製造方法，其中，該半導體雷射為一實指數引導半導體雷射。

27. 一種半導體裝置，包含：

- 一化合物半導體基體，具有一凸出物；及
- 一掩埋半導體層，為至少一部份為非單晶體之化合物半導體所製，且設置用以掩埋該凸出物。

28. 一種半導體裝置，包含：

- 一基體，為氮化物 III - V 化合物半導體所製，並具有一凸出物；及

- 一掩埋半導體層，為至少一部份為單晶體之氮化物 III - V 化合物半導體所製，並設置用以掩埋該凸出物。

29. 如申請專利範圍第28項所述之半導體裝置，其中，非單晶體為一複晶體。

30. 如申請專利範圍第28項所述之半導體裝置，其中，掩埋半導體層包含一單晶體區及一複晶體區。

31. 如申請專利範圍第28項所述之半導體裝置，其中，掩埋半導體層具有柱狀結構。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

六、申請專利範圍

3 2 . 如申請專利範圍第 3 1 項所述之半導體裝置，其中，構成掩埋半導體層之柱狀晶體之直徑在自 5 n m 至 3 0 0 n m 之範圍。

3 3 . 如申請專利範圍第 2 8 項所述之半導體裝置，其中，掩埋半導體層在生長溫度不低於用於其生長之源材料之分解溫度，且不高於 7 6 0 ° C 下生長。

3 4 . 如申請專利範圍第 2 8 項所述之半導體裝置，其中，掩埋半導體層在自 4 8 0 ° C 至 7 6 0 ° C 範圍之生長溫度下生長。

3 5 . 如申請專利範圍第 2 8 項所述之半導體裝置，其中，掩埋半導體層在自 5 2 0 ° C 至 7 6 0 ° C 範圍之生長溫度下生長。

3 6 . 如申請專利範圍第 2 8 項所述之半導體裝置，其中，其中，掩埋半導體層為 $A l_x G a_{1-x} N$ ($0 \leq x \leq 1$) 所製。

3 7 . 一種半導體裝置之製造方法，具有一化合物半導體所製之基體並具有一凸出物，並具有至少一部份為非單晶體之化合物半導體所製之一掩埋半導體層用以掩埋該凸出物，包括步驟：

製造該凸出物；

生長一化合物半導體之掩埋半導體層，以覆蓋該凸出物，在凸出物周圍之埋置半導體層之至少一部份為非單晶體；及

移去凸出物上面之掩埋半導體層之一部份。

(請先閱讀背面之注意事項再填寫本頁)

訂

六、申請專利範圍

38. 一種半導體裝置之製造方法，具有氮化物Ⅲ-V化合物半導體所製之基體並具有一凸出物，並具有至少一部份為非單晶體之氮化物Ⅲ-V化合物半導體所製之一掩埋半導體層用以掩埋該凸出物，包括步驟：

製造該凸出物；

生長一氮化物Ⅲ-V化合物半導體之掩埋半導體層，以覆蓋該凸出物，在凸出物周圍之掩埋半導體層之至少一部份為非單晶體；及

移去凸出物上面之掩埋半導體層之一部份。

39. 如申請專利範圍第38項所述之半導體裝置之製造方法，其中，非單晶體為一複晶體。

40. 如申請專利範圍第38項所述之半導體裝置之製造方法，其中，掩埋半導體層包含一單晶體區及一複晶體區。

41. 如申請專利範圍第38項所述之半導體裝置之製造方法，其中，掩埋半導體層具有柱狀結構。

42. 如申請專利範圍第41項所述之半導體裝置之製造方法，其中，構成掩埋半導體層之柱狀晶體之直徑在自5 nm至300 nm之範圍。

43. 如申請專利範圍第38項所述之半導體裝置之製造方法，其中，掩埋半導體層在生長溫度不低於用於其生長之源材料之分解溫度，且不高於760℃下生長。

44. 如申請專利範圍第38項所述之半導體裝置之製造方法，其中，掩埋半導體層在自480℃至760℃

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

範圍之生長溫度下生長。

45. 如申請專利範圍第38項所述之半導體裝置之製造方法，其中，掩埋半導體層在自520℃至760℃範圍之生長溫度下生長。

46. 如申請專利範圍第38項所述之半導體裝置之製造方法，其中，掩埋半導體層由金屬有機化學物蒸氣沉積，氫化物蒸氣相晶膜生長，或分子束晶膜法生長。

47. 如申請專利範圍第38項所述之半導體裝置之製造方法，其中，掩埋半導體層由電子迴旋加速器諧振濺鍍法生長。

48. 如申請專利範圍第38項所述之半導體裝置，其中，掩埋半導體層為 $Al_xGa_{1-x}N$ ($0 \leq x \leq 1$) 所製。

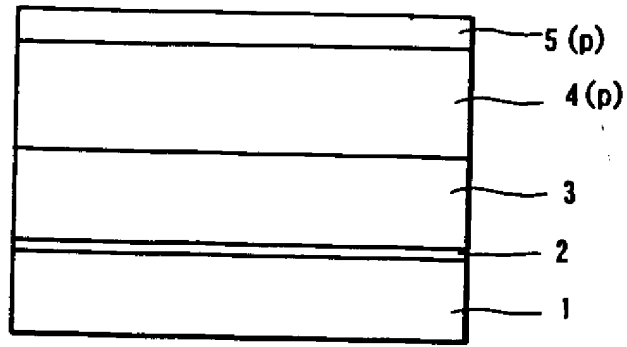


(請先閱讀背面之注意事項再填寫本頁)

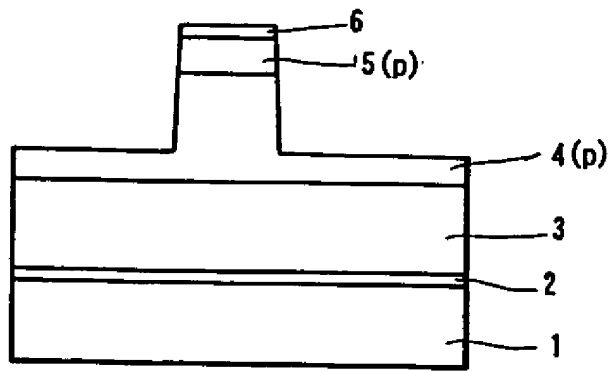
訂

線

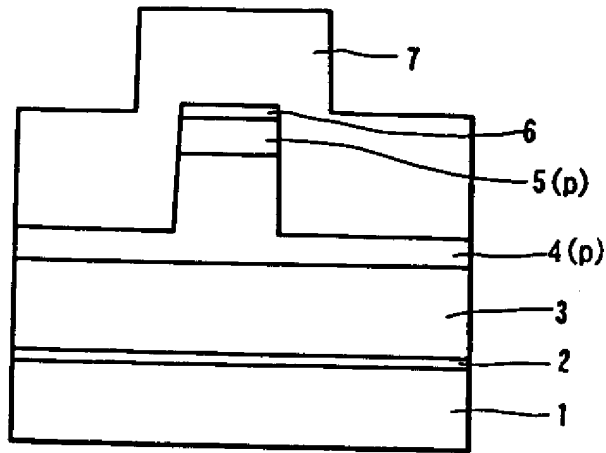
第 1 圖



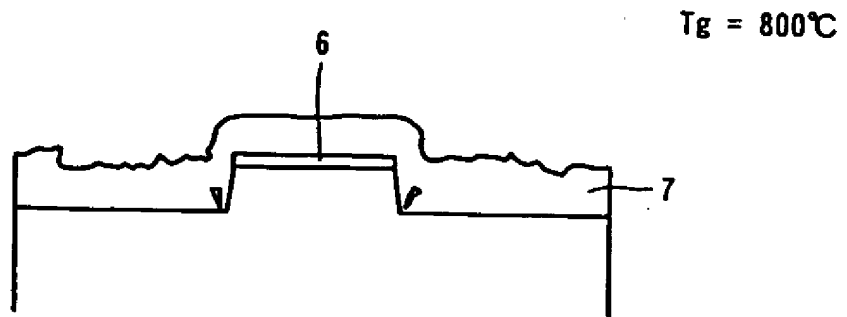
第 2 圖



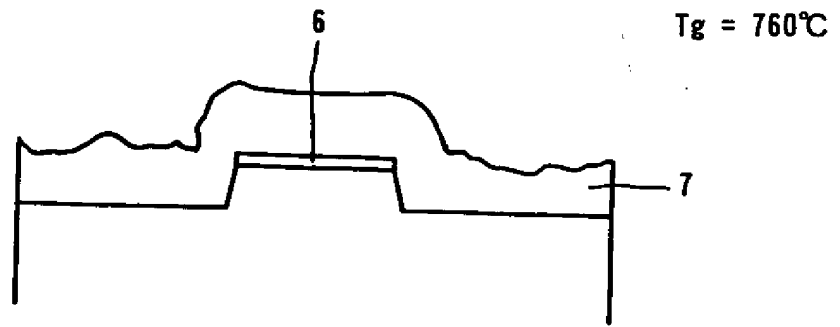
第 3 圖



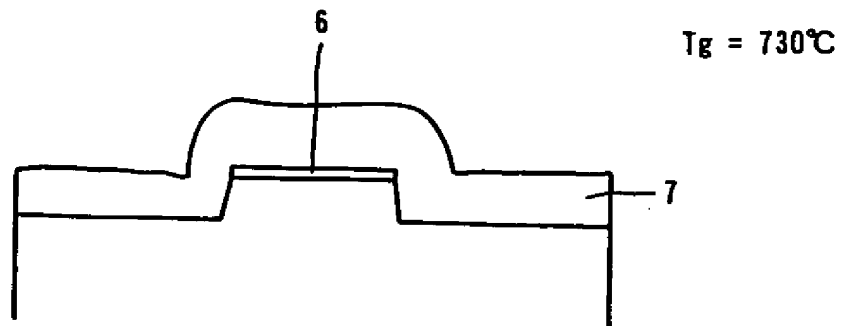
第 4 圖



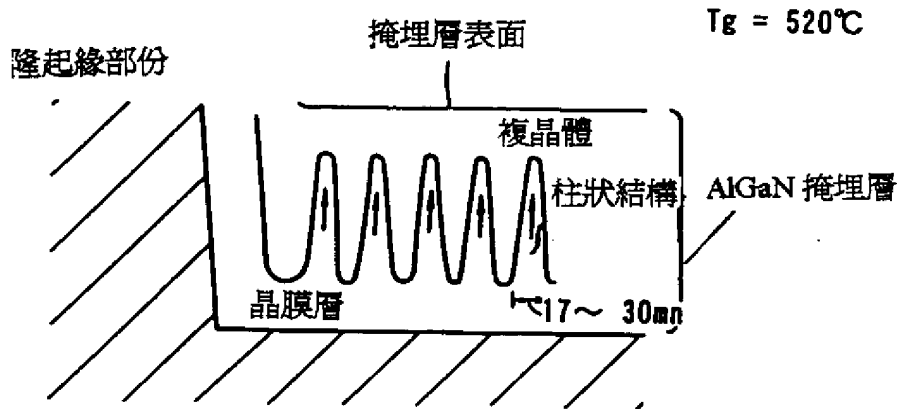
第 5 圖



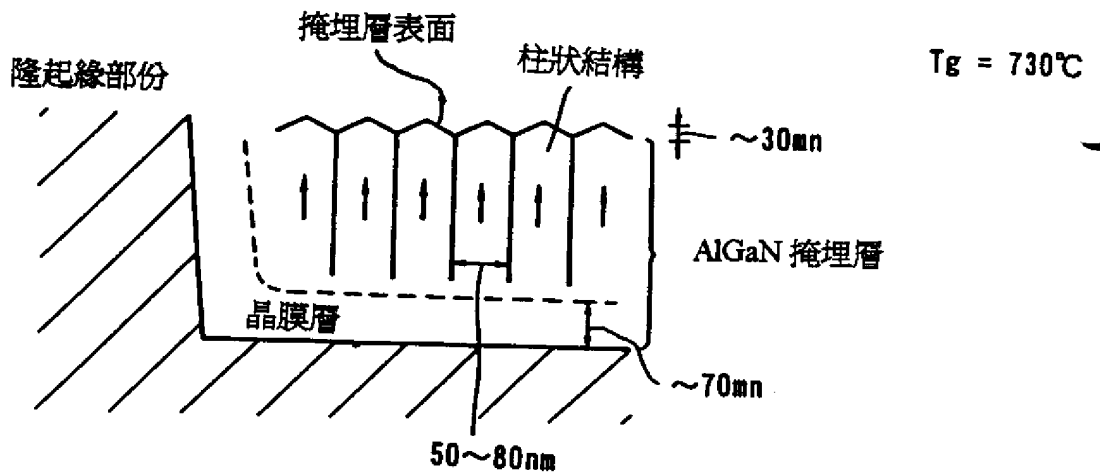
第 6 圖



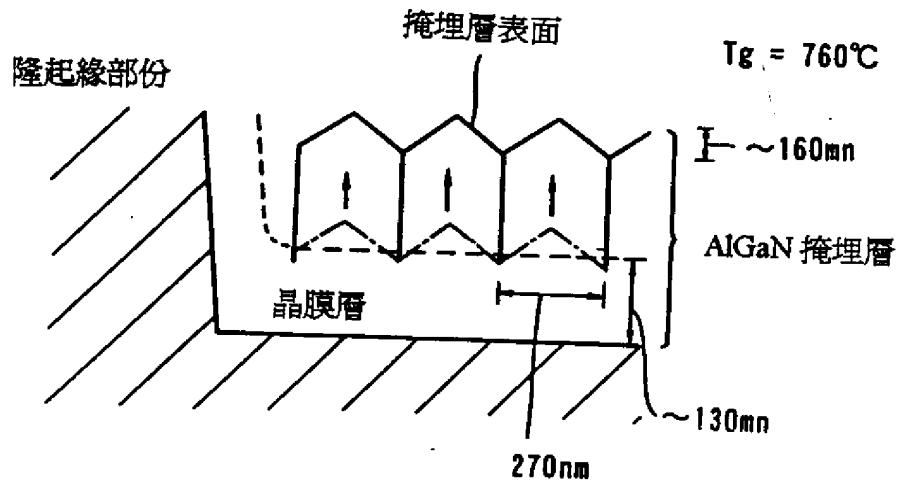
第 7 圖



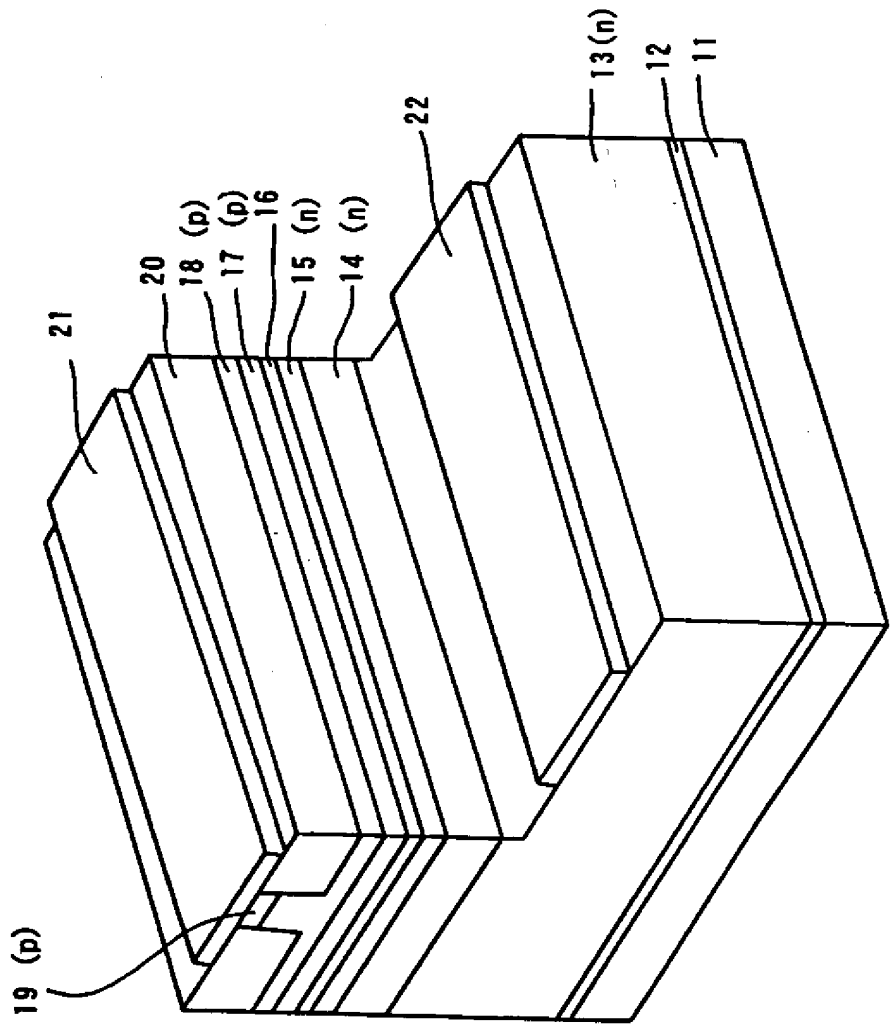
第 8 圖



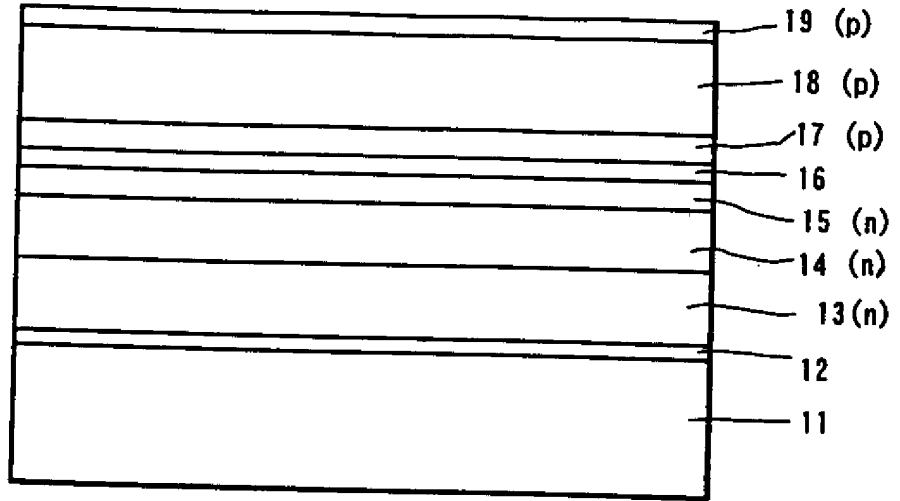
第 9 圖



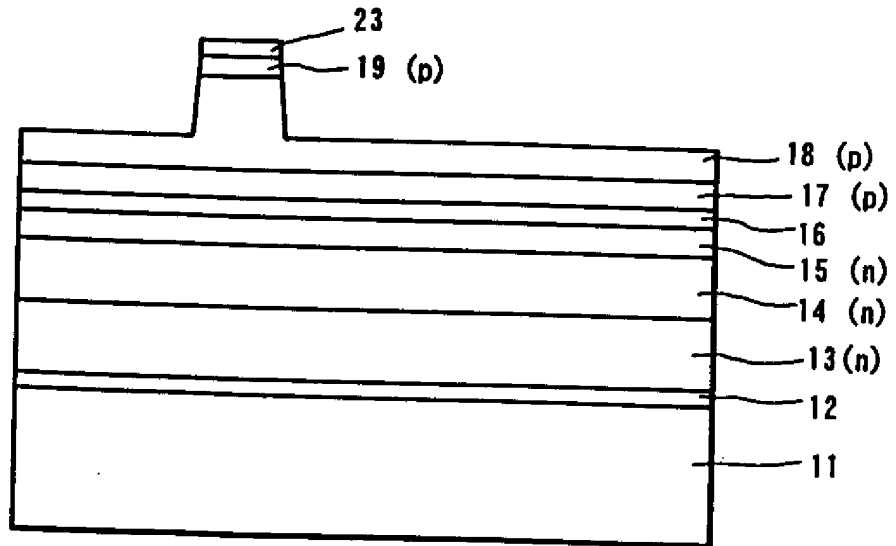
第 10 圖



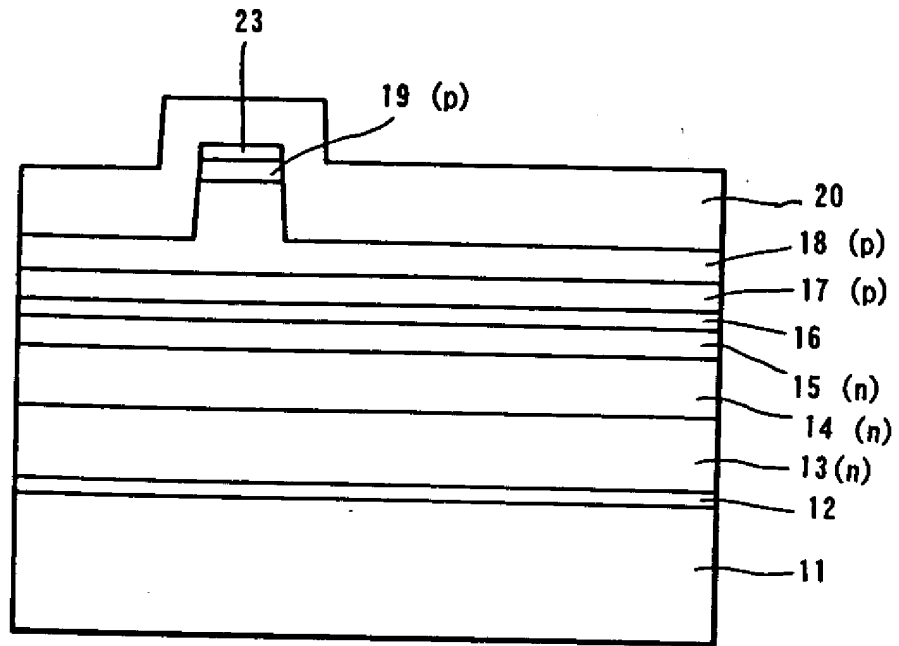
第 11 圖



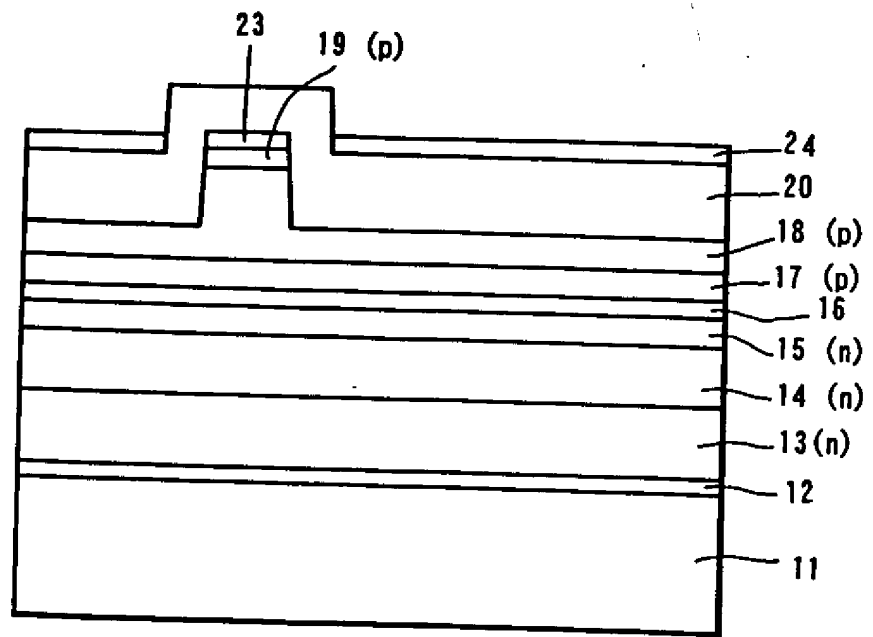
第 12 圖



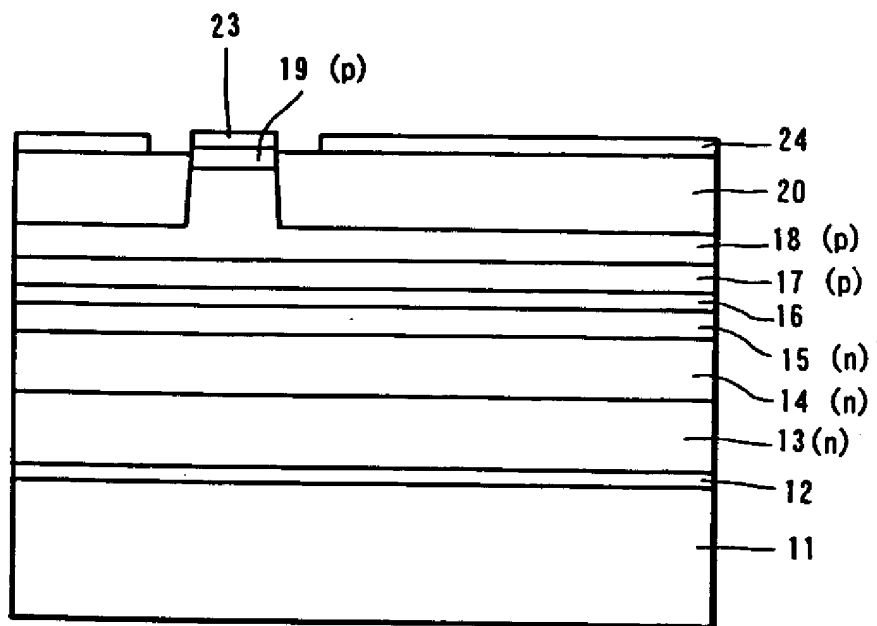
第 13 圖



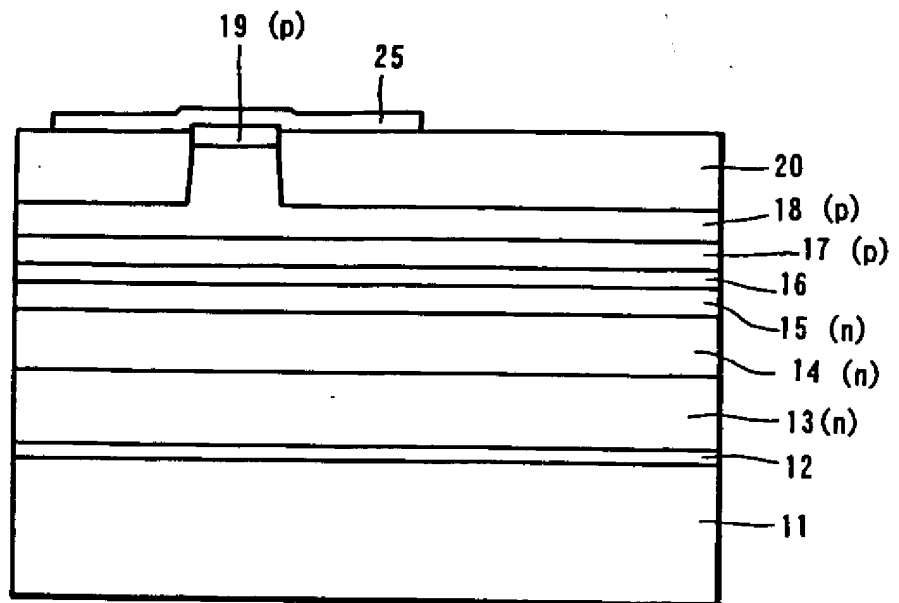
第 14 圖



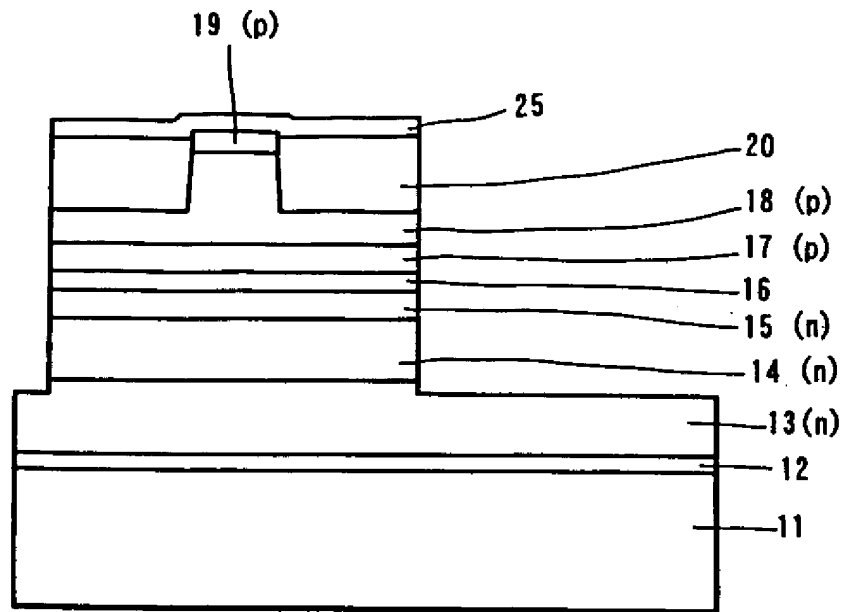
第 15 圖



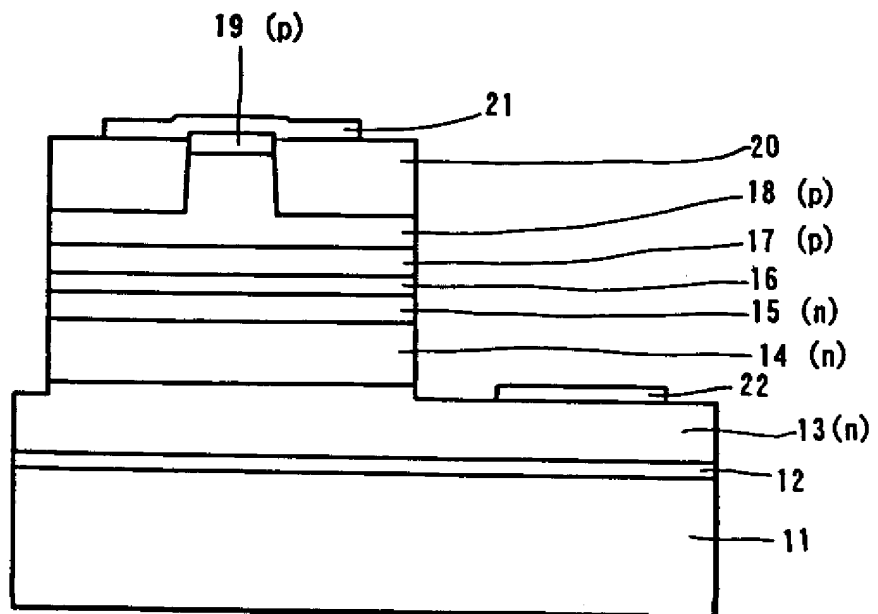
第 16 圖



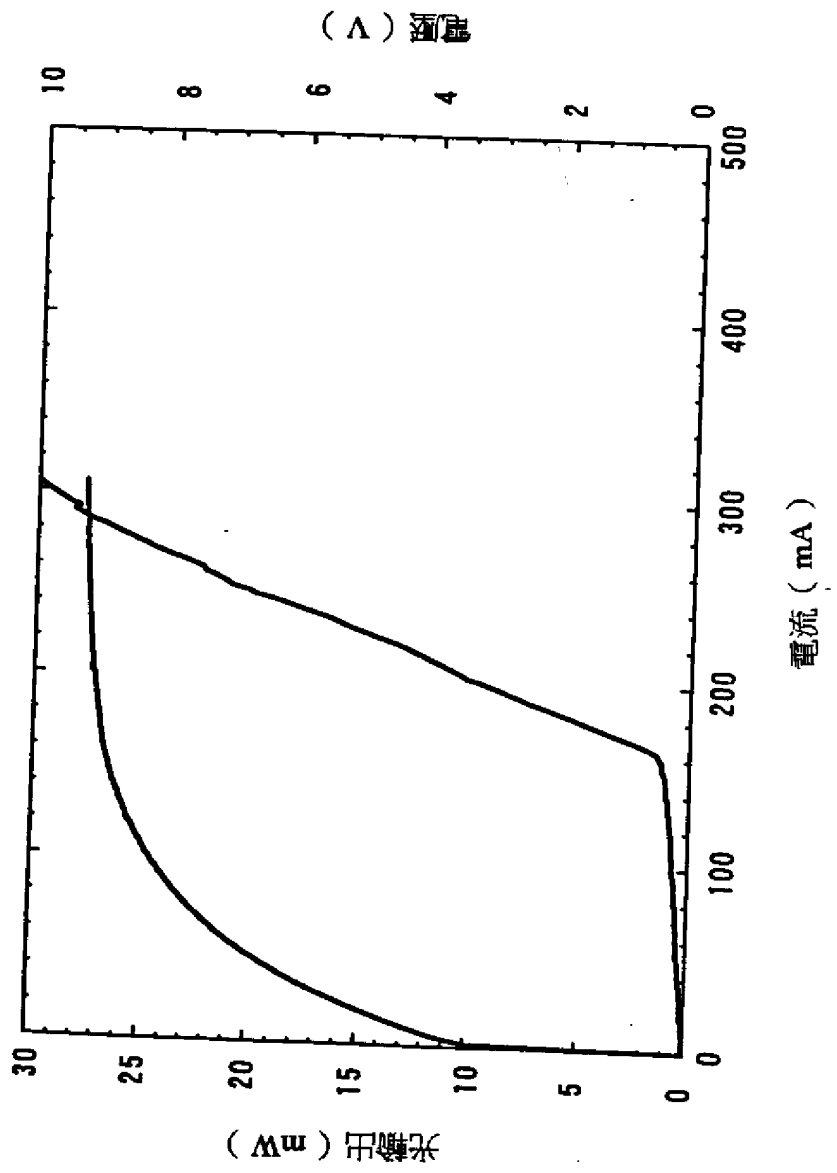
第 17 圖



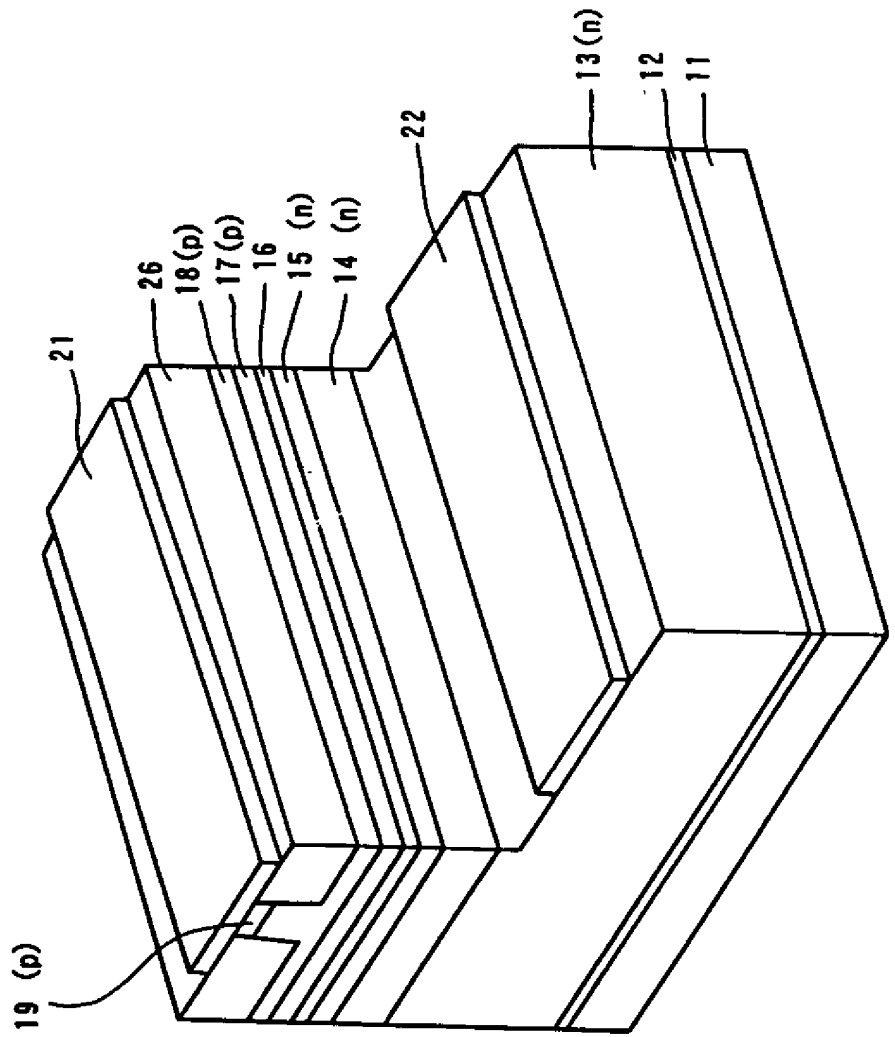
第 18 圖



第 19 圖



第 20 圖



第 21 圖

