

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局



(10) 国际公布号
W O 2012/006869 A I

(43) 国际公布日
2012 年 1 月 19 日 (19.01.2012)

- (51) 国际分类号 :
H01L 45/00 (2006.01) H01L 27/10 (2006.01)
H01L 27/24 (2006.01) H01L 21/82 (2006.01)
- (21) 国际申请号 : PCT/CN201 1/001 162
- (22) 国际申请日 : 2011 年 7 月 14 日 (14.07.2011)
- (25) 申报语言 : 中文
- (26) 公布语言 : 中文
- (30) 优先权 :
201010228039.0 2010 年 7 月 16 日 (16.07.2010) CN
- (71) 申请人 (对除美国外的所有指定国): 复旦大学
(FUDAN UNIVERSITY) [CN/CN]; 中国上海市邯郸路 220 号, Shanghai 200000 (CN)。
- (72) 发明人 及
(75) 发明人/申请人 (仅对美国): 林殷茵 (LIN, Yinyin)
[CN/CN]; 中国上海市浦东新区张衡路 825 号复旦大学张江校区微电子楼 243 室, Shanghai 201203 (CN)。 杨玲明 (YANG, Lingming) [CN/CN]; 中国上海市浦东新区张衡路 825 号复旦大学张江校区微电子楼 243 室, Shanghai 201203 (CN)。
- (74) 代理人: 中国专利代理 (香港) 有限公司 (CHINA PATENT AGENT (H.K.) LTD.); 中国香港特别行政区湾仔港湾道 23 号鹰君中心 22 号楼, Hong Kong (CN)
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MW, MX, MY, ML, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚, AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧洲, AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: HIGH CONSISTENCY RESISTIVE MEMORY AND MANUFACTURING METHOD THEREOF

(54) 发明名称: 电阻型存储器及其制备方法

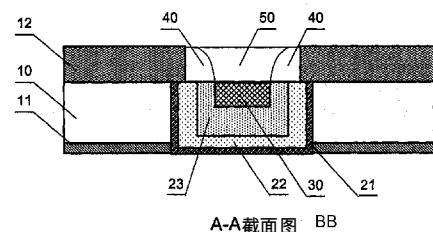
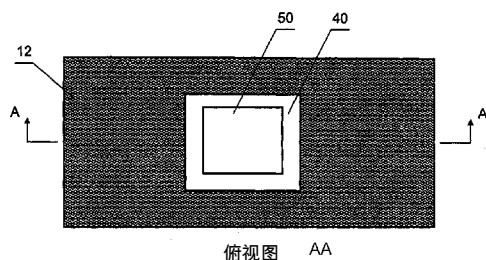


图 6 / Fig. 6

AA Top view
BB Sectional view

(57) Abstract: Provided are a resistive memory and a manufacturing method thereof. The resistive memory comprises: a lower electrode formed in a pattern within a first medium layer (10); a second medium layer (12) formed on the lower electrode and the first medium layer (10); a side wall (40) formed at an opening (121) in the second medium layer (12), for use in covering the border region of the lower electrode and the first medium layer (10), making only a medial region of the lower electrode partially or completely exposed; a memory medium layer (30) formed by oxidation, using the second medium layer (12) and the side wall (40) acting as a mask; and an upper electrode. The resistive memory is highly consistent, highly reliable, and small in unit size, thereby enabling an increase in memory characteristics.

(57) 摘要 提供了一种电阻型存储器及其制备方法。该电阻型存储器包括: 下电极, 其被构造地形成于第一介质层 (10) 中; 第二介质层 (12), 形成于下电极和第一介质层上; 形成于第二介质层的开口 (121) 中的边墙 (40), 用于覆盖下电极与第一介质层的交界区域以仅使下电极的中部区域被部分地或全部地暴露; 以第二介质层和边墙为掩膜氧化形成的存储介质层 (30); 以及上电极。该电阻型存储器的一致性高、可靠性高, 并且单元尺寸小、有利于提高存储特性。



本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

电阻型存储器及其制备方法

技术领域

本发明属于存储器技术领域，具体涉及一种电阻型存储器（Resistive Memory）及其制备方法。

背景技术

作为 Flash 存储器的未来替换技术之一，电阻型存储器由于其高密度、低成本、可突破工艺技术代发展限制的等特点引起广泛关注。电阻型存储器通过电信号的作用，使存储介质在高电阻状态（High Resistance State, HRS）和低电阻（Low Resistance State, LRS）状态之间可逆转换，从而实现存储功能。其中金属氧化物半导体材料是电阻型存储器所使用的一种存储介质材料，例如，铜的氧化物（ Cu_xO , $1 < x < 2$ ），钨的氧化物（ WO_x , $K < x < 3$ ）、钛的氧化物等。

金属氧化物的制备基本有以下两种方法：第一种是，直接在下电极上通过薄膜沉积的方法形成作为存储介质层的金属氧化物层；第二种是，直接以该种金属作为下电极，然后对该下电极进行氧化自对准形成作为存储介质层的金属氧化物层。其中第二种方法，具有自对准、工艺过程简单的特点而被广泛使用。

在第二种方法中，氧化形成的存储介质层的存储特性受金属层的均匀性影响较大，金属层均匀性越好，所形成的金属氧化物层特性更一致，电阻型存储器的一致性越好。

但是，在形成下电极时，金属层通常是被构图地形成在介质层中，而金属层在形成于介质层中时，通常需要先形成扩散阻挡层等才能形成金属层，通常，与介质层的交界区域附近的金属层的特性相比于金属层中部区域的金属层的特性，其差异较大，例如，晶粒尺寸不同、晶向不同。以该金属层自对准氧化形成金属氧化物层时，由于同一构图中的金属层的特性差异较大，因此，其氧化形成的存储介质层的特性差异也较大。特别是随着尺寸不断按比例缩小，对于每个存储单元，难以保证自对准于金属层的中部区域氧化形成存储介质层；从而，对于很多个存储单元，更难以保证所有都自对准于金属层的中部区域氧化形成存储介质层。因此，这种方法形成电阻型存储器时，其存储器

的一致性受到挑战。

以下具体以 Cu_xO 电阻型存储器为例说明以上的问题，

图 1 所示为现有技术的 Cu_xO 电阻型存储器的结构示意图。图 1 中示出了电阻型存储器的俯视图及其 C-C 截面图。现有技术中， Cu_xO 电阻型存储器一般是集成于后端铜互连结构中，即以铜互连结构中铜引线或者铜栓塞作为下电极，进一步氧化形成存储介质层。如图 1 所示，10 为用于形成某一层铜引线的层间介质层，11 为刻蚀终止层，13 为盖帽层（Caper Layer），21 为铜引线的扩散阻挡层，22 为铜引线中的籽晶层，23 为中部区域的铜引线。铜引线的中部区域 23 和铜引线边沿区域的籽晶层 22（即与介质层的交界区域）一般特性是明显不同的，晶粒尺寸和晶向等会有所差异，以该铜引线氧化时，中部区域与边缘区域的氧化的速度等会有所差异，氧化形成的 Cu_xO 存储介质层 30 的存储特性也不会均匀。在进行氧化时，一般是对盖帽层 12 开孔暴露铜引线以氧化，但是，由于特征尺寸越来越小，铜引线本身的宽度（图中所示的左右方向）也越来越小，如果仅对中部区域 23 暴露构图氧化，盖帽层 12 开孔尺寸必须相对很小，其会大大增加工艺的成本；并且，在氧化时，氧化薄膜也会部分地向两边扩散生长；因此，如果不集中于中部区域更小尺寸地暴露该金属层，对于同一存储单元，形成于籽晶层 22 上的 Cu_xO 存储介质层 30（图 1 中的虚线框区域）和形成于中部区域 23 上的 Cu_xO 存储介质层 30 的性能是不同的；对于多个存储单元，有的存储单元的 Cu_xO 存储介质层可能是形成在中部区域 23 上，有的存储单元的 Cu_xO 存储介质层可能还形成在籽晶层 22 上；因此，该电阻型存储器会在一致性方面存在较大的问题。

同样，对于被构图地形成在介质层中其它下电极材料（例如钨），同样存在以上问题。

龙明内睿

针对以上所述问题，本发明的目的在于，提高电阻型存储存储器的一致性；

为实现以上目的或者其它目的，本发明提供以下技术方案：

按照本发明的一方面，提供一种电阻型存储器，其包括：

下电极，其被构图地形成于第一介质层中；

第二介质层，形成于所述下电极和第一介质层上，所述第二介质层中设置有利于构图暴露所述下电极的开口；

形成于所述第二介质层的开口中的边墙，其用于覆盖所述下电极
5 与所述第一介质层的交界区域以仅使所述下电极的中部区域被部分地或全部地暴露；

以所述第二介质层和边墙为掩膜氧化形成的存储介质层；以及
上电极。

在本发明所提供的电阻型存储器的一个实施例中，所述电阻型存
10 储器集成于铜互连结构中，所述存储介质层为 Cu_xO 存储介质层，其中 $1 < x \leq 2$ 。

在上述的电阻型存储器中，所述下电极可以为铜引线，或所述下电极可以为铜栓塞。

在上述的电阻型存储器中，所述下电极与所述第一介质层的交界
15 区域包括扩散阻挡层和铜籽晶层。

在上述的电阻型存储器中，所述下电极的中部区域为电镀生成的铜引线区域，

在上述的电阻型存储器中，所述第一介质层可以为互连线介质层，所述第二介质层可以为盖帽层。所述第一介质层也可以为层间介
20 质层，所述第二介质层也可以为刻蚀终止层。

在上述的电阻型存储器中，较佳地，所述铜互连结构为 65 纳米工艺节点以下的铜互连结构。

按照本发明的又一方面，提供一种制备上述电阻型存储器的方法，其包括以下步骤：

25 提供被构图地形成于第一介质层中的下电极；

在所述下电极和第一介质层上覆盖形成第二介质层；

在所述第二介质层上形成暴露所述下电极的开口；

在所述开口中形成用于覆盖所述下电极与所述第一介质层的交界区域以仅使所述下电极的中部区域被部分地或全部地仅暴露的边
30 墙；

以所述第二介质层和边墙为掩膜氧化形成存储介质层；
沉积上电极。

具体地，所述边墙是通过先沉积一层介质薄膜层覆盖所述开口、然后再刻蚀形成。所述氧化可以为等离子氧化、热氧化或者湿法氧化。

按照本发明的再一方面还提供一种存储器，包括存储阵列，所述存储阵列包括按行和列的形式排列的多个以上所述的电阻型存储器。

- 5 本发明的技术效果是，通过设置边墙，其覆盖所述下电极与所述第一介质层的交界区域、并仅暴露所述下电极的中部区域，从而以所述下电极的中部区域自对准氧化形成存储介质层，有利于提高电阻型存储器的一致性，同时，也可以避免因下电极的交界区域被氧化形成存储介质层时导致的可靠性问题，可靠性高。对于电阻型存储器阵列，
10 也有利于提高多个电阻型存储器之间的一致性。同时，电阻型存储器的尺寸得以缩小，有利于提高其存储性能。

附图说明

- 从结合附图的以下详细说明中，将会使本发明的上述和其它目的
15 及优点更加完全清楚，其中，相同或相似的要素采用相同的标号表示。

图 1 是现有技术的 Cu_xO 电阻型存储器的结构示意图；

图 2 至图 6 是形成图 6 所示实施例电阻型存储器的制备过程图；

图 6 是按照本发明一实施例提供的电阻型存储器的结构示意图；

图 7 是按照本发明又一实施例的电阻型存储器的结构示意图。

20

具体实施方式

- 在下文中结合图示在参考实施例中更完全地描述本发明，本发明提供优选实施例，但不应该被认为仅限于在此阐述的实施例。在图中，为了清楚放大了层和区域的厚度，但作为示意图不应该被认为严格反
25 映了几何尺寸的比例关系。

- 在此参考图是本发明的理想化实施例的示意图，本发明所示的实施例不应该被认为仅限于图中所示的区域的特定形状，而是包括所得到的形状，比如制造引起的偏差。例如干法刻蚀得到的曲线通常具有弯曲或圆润的特点，但在本发明实施例图示中，均以矩形表示，图中的
30 表示是示意性的，但这不应该被认为限制本发明的范围。

图 6 所示为按照本发明一实施例提供的电阻型存储器的结构示意图。图 6 中示出了该实施例电阻型存储器的俯视图及其 A-A 截面图。

如图 6 所示，在该实施例中，以电阻型存储器集成于铜互连结构中为例，更具体地，电阻型存储器形成于铜互连结构的铜引线上（即以铜引线作为电阻型存储器的下电极，在其上面自对准氧化形成 Cu_xO 存储介质层）。铜引线的具体所在的层数不受本发明限制，例如，其可以
5 以为第一层或者第三层等。通常地，铜引线是以一定形状构图形成，在该实施例中，铜引线以大马士革工艺形成于互连线介质层 10 中，互连线介质层 10 之下为刻蚀终止层 11，其用于在对层间介质层 10 构图刻蚀形成沟槽（Trench）时、起终止刻蚀作用，互连线介质 10 可以为 SiO_2 、 Si_3N_4 等介质材料，还可以为 FSG、USG 等 low-k 材料，或者
10 还可以为其它起到同样作用的材料。

通常地，在互连线介质层 10 中形成金属连线时，需要防止金属原子扩散至互连线介质层 10 中，从而影响互连线介质层 10 的性能。具体地，对于铜金属，尤其需要防止铜扩散，因此，以常规大马士革工艺形成铜引线时，先在沟槽中形成扩散阻挡层 21，然后在电镀形成
15 铜引线之前，在扩散阻挡层 21 上形成铜籽晶层 22，然后再电镀中部区域铜层 23，从而形成铜引线。因此，铜引线实际上是包括扩散阻挡层 21、铜籽晶层 22 以及中部区域铜层 23，扩散阻挡层 21、铜籽晶层 22、中部区域铜层 23 由沟槽的边沿至中部依次分布。其中，扩散阻挡层 21 可以为 TaN、Ta/TaN 复合层或是 Ti/TiN 复合层，或是其它起
20 到同样作用的导电材料，如 TiSiN 、 WN_x 、 WN_xCy 、Ru、TiZr/TiZrN 等。扩散阻挡层 21 的具体材料不受本发明实施例限制，并随着工艺技术的进步而演变。铜籽晶层 22 一般是通过溅射等薄膜沉积的办法形成，其厚度相对于中部区域铜层 23 一般比较小（图中所示尺寸比例只是示意性的），中部区域铜层 23 通过电镀生长形成。因此，
25 沟槽边沿区域的铜籽晶层 22 和中部区域铜层 23 虽然都是铜材料，但是制备工艺不同，因此某些物理特性是明显不同的，例如，中部区域铜层 23 相对晶粒尺寸更大，晶向等也会有所差异，这些都影响后续自对准氧化过程的速度、形成的 Cu_xO 存储介质层的薄膜性能等。因此，在该实施例中，将中部区域铜层 23 与互连线介质层 10 之间的部分
30 定义为铜引线，中部区域铜层 23 被交界区域所包围，可能包括扩散阻挡层 21 等不同的导电材料，并包括物理特性不同于中部区域铜层 23 的铜金属材料。对于其它形成于

介质层的沟槽中（或孔洞中）的金属，大部分都存在扩散阻挡层，即使不存在扩散阻挡层，也会由于界面特性差异，在介质层与金属层的交界处，其金属层的物理特性是明显有所差异的。因此，对于所有形成于介质层中的金属下电极，我们可以将其区分为交界区域和中部区域，中部区域的下电极的物理结构和特性相对更为一致，交界区域是相对更为物理结构多变且特性不一致的交界区域。

继续如图 6 所示，该电阻型存储器还包括盖帽层（Cap Layer）12，在铜互连结构中，其可以用来防止铜引线上表面的电迁移。盖帽层 205 也为绝缘介质层，具体可以为 Si_3N_4 、 SiON 、 SiCN 、 SiC 、 SiO_2 或者包含其中之一的复合层。盖帽层 12 上形成如图所示的开口，从而构图暴露了铜引线。随着工艺特征尺寸的不断减小，铜互连结构的尺寸也按比例缩小，铜引线的宽度（图中左右方向的尺寸）也不断减小。如果直接在盖帽层 12 上开口仅暴露部分中部区域铜 30，该开口的尺寸要求更小，因此对构图的要求更高，例如，要求光刻的精度大大提高，因此，可能会大大加大光刻构图的成本。例如，如果铜引线的宽度尺寸是 90 纳米，中部区域铜 30 的宽度尺寸是 45 纳米，在现有形成该铜互连结构的光刻技术代下，形成 90 纳米尺寸的开口是比较容易的，但是如果要形成 45 纳米的开口，则要采用更为先进的光刻技术代，而光刻技术的提高，是需要很大的设备成本以及技术要求（因此，本发明的电阻型存储更适应于小尺寸工艺代的结构中，例如，65 纳米工艺节点以下的铜互连结构中）。因此，在该发明中，同样现有技术一样，同样是在盖帽层 12 上形成开口包括铜引线，但其巧妙之处在于，还包括形成于盖帽层 12 的开口的边沿的边墙 40，根据交界区域的具体尺寸以及开口的尺寸，设计边墙 40 的宽度尺寸，从而边墙 40 可以基本覆盖交界区域的铜引线，例如覆盖铜籽晶层 22，这样开口的尺寸变小，仅部分或者全部暴露中部区域铜 30；中部区域铜 30 相对物理结构均匀、性能一致，因此在其上自对准形成的 Cu_xO 存储介质层 30 也性能一致。另外，由于开口的尺寸减小，电阻型存储器的存储介质的尺寸减小，有利于减小电阻型存储器的尺寸，提高存储性能。

继续如图 6 所示，存储介质层 30 通常是通过等离子氧化形成，但是其具体氧化方法以及厚度不受本发明是实施例限制。在氧化的过

程中，暴露的铜引线可能会横向氧化、从而在边墙 40 下也形成部分存储介质层，如果形成该部分存储介质层的铜引线为铜籽晶层 23，则也可能造成存储介质层 30 的存储特性不一致。为尽可能避免这种情况，可以适当增加边墙 40 的宽度尺寸，仅使部分中部区域铜 30 暴露，这样，可以保证存储介质层 30 都是以中部区域铜 30 氧化形成。

继续如图 6 所示，该电阻型存储器还包括形成于存储介质层 30 之上的上电极 50，上电极 50 可以为 TaN、Ta、TiN、Ti、Cu、Al、Ni 或者 Co 等，其具体材料不受本发明实施例限制。在该实施例中，上电极 50 形成于边墙 40 所包围形成的孔洞中，

图 6 中仅示出了铜互连结构中的形成电阻型存储器的部分，其它部分的铜互连结构为本领域技术人员所公知，因此不在图中示出并一赘述。

图 2 至图 6 所示为形成图 6 所示实施例电阻型存储器的制备过程图。以下结合图 2 至图 6 所示对该电阻型存储器的制备过程作详细说明。

首先，如图 2 所示，提供在铜互连结构中形成铜引线后、形成盖帽层之前的结构，铜引线通过镶嵌形成于互连线介质层 10 的沟槽中，具体地，先通过在沟槽中 CVD（化学气相淀积）或 PVD（物理气相淀积）沉积形成扩散阻挡层 21，然后 PVD 沉积形成铜籽晶层 22，再然后电镀生长形成铜引线的中部区域铜层 23。沟槽的宽度定义为 D_1 ，因此，铜引线的宽度也为 D_1 ，对于形成于介质层 10 中的金属下电极，我们可以将其区分为交界区域和中部区域，交界区域为扩散阻挡层 21 和铜籽晶层 22，中部区域即为中部区域铜层 23，中部区域的下电极的物理结构和特性相对更为均匀，交界区域是相对更为物理结构多变且不均匀交界区域。因此，在该发明中，努力使电阻型存储器的存储介质自对准于中部区域铜层 23 而形成，从而使存储介质的特性更一致，存储器的特性从而更加一致。

进一步，如图 3 所示，介质层 10 和铜引线上 CVD 生长形成盖帽层 12，并在盖帽层 12 上构图形成开口 121 以暴露铜引线。盖帽层 12 上通过光刻、刻蚀步骤形成开口 121，开口 121 的尺寸 D_2 可以基本等于铜引线的宽度尺寸 D_1 ，在该实施例中，开口 121 的尺寸 D_2 稍小于铜引线的宽度尺寸 D_1 ，但还是有大部分的交界区域被开口暴露。

尺寸 D2 的具体选择可以根据铜引线的宽度尺寸 D1 以及光刻的工艺条件选择，如果难以光刻形成小于 D1 尺寸的开口图形，则形成 D1 尺寸的开口图形即可。

进一步，如图 4 所示，在盖帽层 12 的开口 121 的边沿形成边墙 40。具体地，边墙 40 是通过先沉积一层介质薄膜层覆盖开口 121、然后再刻蚀形成，边墙的具体形成方法为本领域技术人员所公知，在此不再详述。其所沉积的介质薄膜层的厚度决定了边墙 40 的宽度尺寸，也即决定了边墙 40 中的开口 41 的尺寸 D3，由于边墙的存在，将原有的开口 121 的尺寸缩小，从而铜引线所暴露的区域更缩小并集中于更中部区域。在该实施例中，尺寸 D3 的开口 41 部分地暴露铜引线的中部区域铜层 23，准备进行下一步的氧化。开口 41 的尺寸 D3 可以根据中部区域铜层 23 的尺寸、存储介质层的面积等因素选择决定，例如，D3 相对于 D1 小 10-100 纳米。边墙 40 的具体材料可以为 SiO_2 、 Si_3N_4 等介质层。

进一步，如图 5 所示，以盖帽层 12 和边墙 40 为掩膜，自对准氧化形成 Cu_2O 存储介质层 30， Cu_2O 存储介质层 30 的尺寸由开口 41 的尺寸 D3 所决定。具体地，可以为等离子体氧化、热氧化、或者化学湿法氧化，也可以为等离子氧化和热氧化的混合进行，具体的氧化方法以及氧化条件为本领域技术人员所公知，在此不再详述，由于，中部区域铜 30 相对物理结构均匀、性能一致，因此在其上自对准形成的 Cu_2O 存储介质层 30 也性能一致。并且，对于同时形成的多个电阻型存储器，相互之间的存储器性能也更为一致。

进一步，如图 6 所示，沉积金属层形成上电极 50。在该实施例中，先在开口 41 中 CVD 沉积金属层，然后通过化学机械研磨 (CMP) 成型该上电极 50。

至此，图 6 所示实施例的电阻型存储器形成。后续的铜互连工艺的制造过程为本领域技术人员所公知，在此不再赘述，

图 7 所示为按照本发明又一实施例的电阻型存储器的结构示意图，在该实施例中，电阻型存储器集成于铜互连结构中，但是不是形成于图 6 所示实施例的铜引线上，而是形成于铜互连结构的铜栓塞上。相比于图 6 所示的电阻型存储器，其主要区别是，包括扩散阻挡层 21、铜籽晶层 22、中部区域铜层 23 的铜栓塞形成于层间介质层 (IMD)

14 中，层间介质层 (IMD) 14 之上为第一刻蚀终止层 15，层间介质层 (IMD) 14 之下为第二刻蚀终止层 11。其中，在该实施例中，第一刻蚀终止层 15 中形成圆形开口暴露铜栓塞，同样地，然后在通过形成边墙 40 以缩小圆形开口的面积（圆形开口直径被缩小为 D4），
5 仅使中部区域铜层 23 部分地或全部地暴露并被自对准氧化。

以上实施例中虽然仅以 Cu_xO 电阻型存储器作具体说明。但是以上带边墙结构的 Cu_xO 电阻型存储器结构的同样可以类推应用于其它电阻型存储器以提高一致性，例如氧化钨电阻型存储器、氧化钛电阻型存储器等，

10 通过以上多个实施例的电阻型存储器按行和列的排列方式形成存储阵列时，阵列中的各个电阻型存储器均通过下电极的中部区域自对准氧化形成，因此，存储阵列的一致性良好。通过该存储阵列进一步结合电阻型存储器的外围电路，可以形成本发明的存储器。该外围电路为本领域技术人员所熟知，在此不作详述。

15 以上例子主要说明了本发明的电阻型存储器及其制备方法，尽管只对其中一些本发明的实施方式进行了描述，但是本领域普通技术人员应当了解，本发明可以在不偏离其主旨与范围内以许多其它的形式实施。因此，所展示的例子与实施方式被视为示意性的而非限制性的，在不脱离如所附各权利要求所定义的本发明精神及范围的情况下，本
20 发明可能涵盖各种的修改与替换。

权 利 要 求

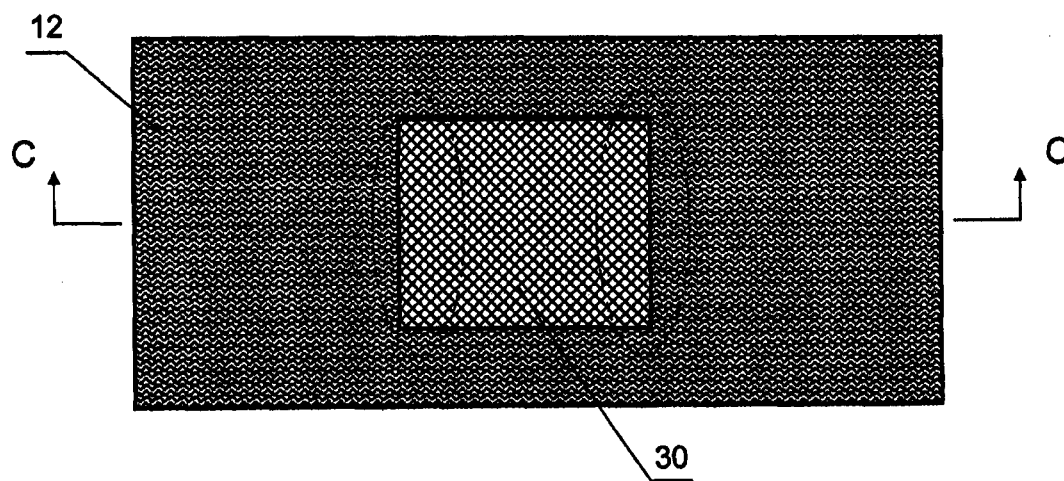
1. 一种电阻型存储器，其特征在于，包括：
 - 5 下电极，其被构图地形成于第一介质层中；
第二介质层，形成于所述下电极和第一介质层上，所述第二介质层中设置有利于构图暴露所述下电极的开口；
形成于所述第二介质层的开口中的边墙，其用于覆盖所述下电极与
所述第一介质层的交界区域以仅使所述下电极的中部区域被部分
10 地或全部地暴露；
以所述第二介质层和边墙为掩膜氧化形成的存储介质层；以及
上电极，
 2. 如权利要求 1 所述的电阻型存储器，其特征在于，所述电阻型
存储器集成于铜互连结构中，所述存储介质层为 Cu_xO 存储介质层，
15 其中 $1 < x \leq 2$ 。
 3. 如权利要求 2 所述的电阻型存储器，其特征在于，所述下电极
为铜引线，或者所述下电极为铜栓塞。
 4. 如权利要求 3 所述的电阻型存储器，其特征在于，所述下电极
与
所述第一介质层的交界区域包括扩散阻挡层和铜籽晶层。
 - 20 5. 如权利要求 3 所述的电阻型存储器，其特征在于，所述下电极
的中部区域为电镀生成的铜引线区域。
 6. 如权利要求 2 所述的电阻型存储器，其特征在于，所述第一介
质层为互连线介质层，所述第二介质层为盖帽层。
 7. 如权利要求 3 所述的电阻型存储器，其特征在于，所述第一介
25 质层为层间介质层，所述第二介质层为刻蚀终止层。
 8. 如权利要求 2 所述的电阻型存储器，其特征在于，所述铜互连
结构为 65 纳米工艺节点以下的铜互连结构。
 9. 一种制备如权利要求 1 所述电阻型存储器的方法，其特征在
于，包括以下步骤：
 - 30 提供被构图地形成于第一介质层中的下电极；
在所述下电极和第一介质层上覆盖形成第二介质层；
在所述第二介质层上形成暴露所述下电极的开口；

在所述开口中形成用于覆盖所述下电极与所述第一介质层的交界区域以仅使所述下电极的中部区域被部分地或全部地暴露的边墙；以所述第二介质层和边墙为掩膜氧化形成存储介质层；以及沉积上电极。

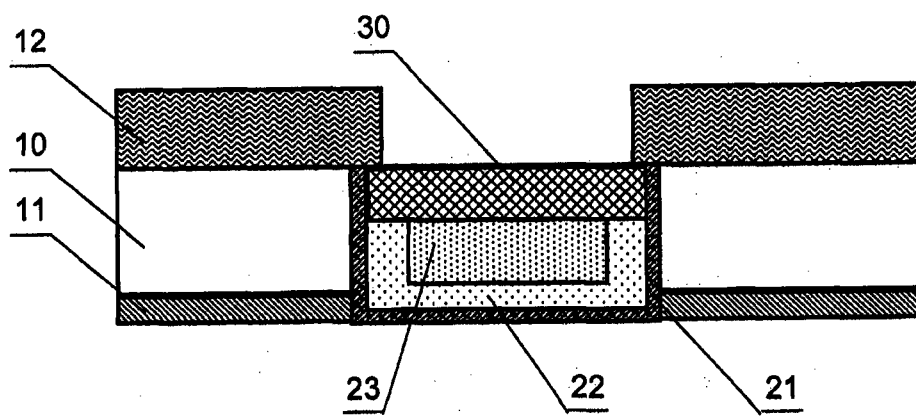
5 10. 如权利要求 9 所述的方法，其特征在于，所述边墙是通过先沉积一层介质薄膜层覆盖所述开口、然后再刻蚀形成。

11. 如权利要求 9 所述的方法，其特征在于，所述氧化为等离子氧化、热氧化、或者湿法氧化。

12. 一种存储器，包括存储阵列，其特征在于，所述存储阵列包
10 括按行和列的形式排列的多个如权利要求 1 所述的电阻型存储器。

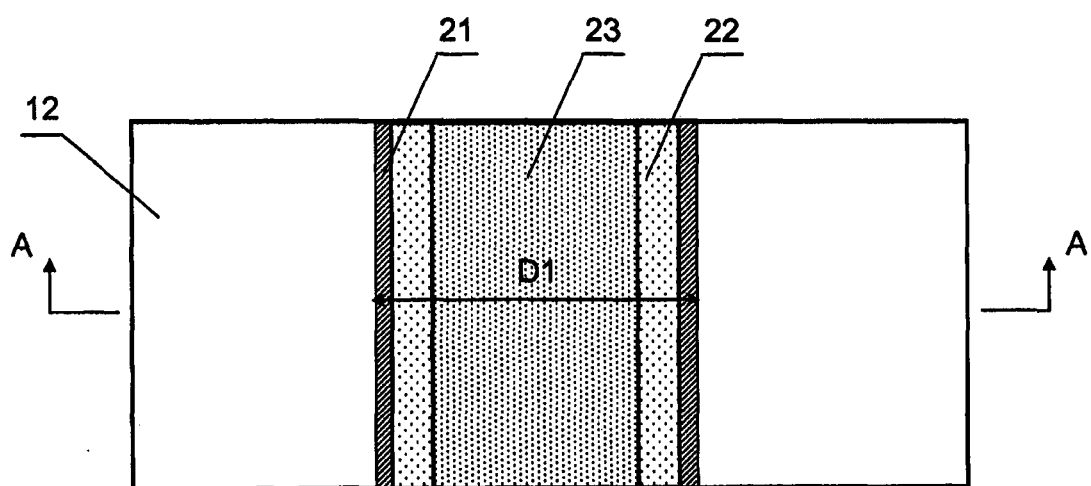


俯视图



C-C截面图

图 1



俯视图

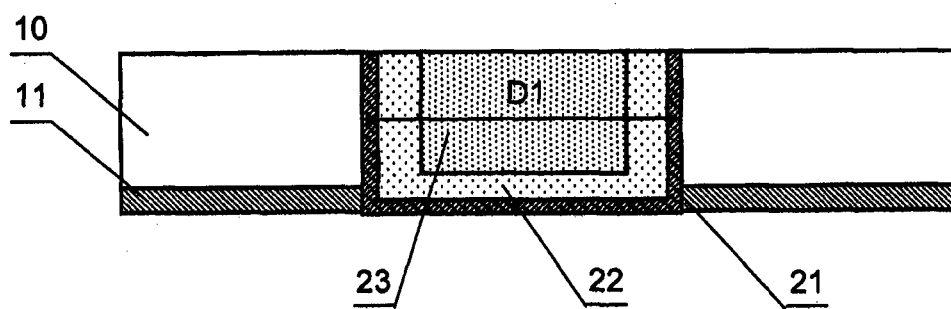


图 2

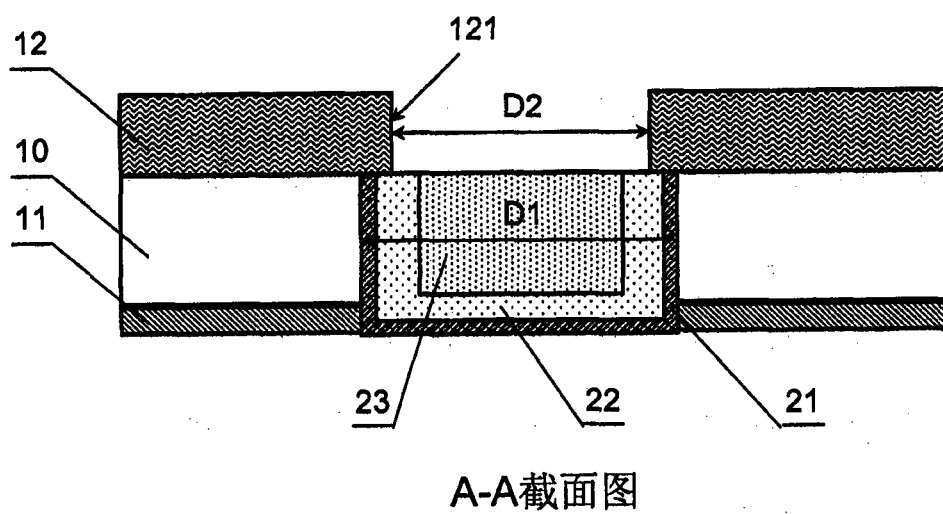
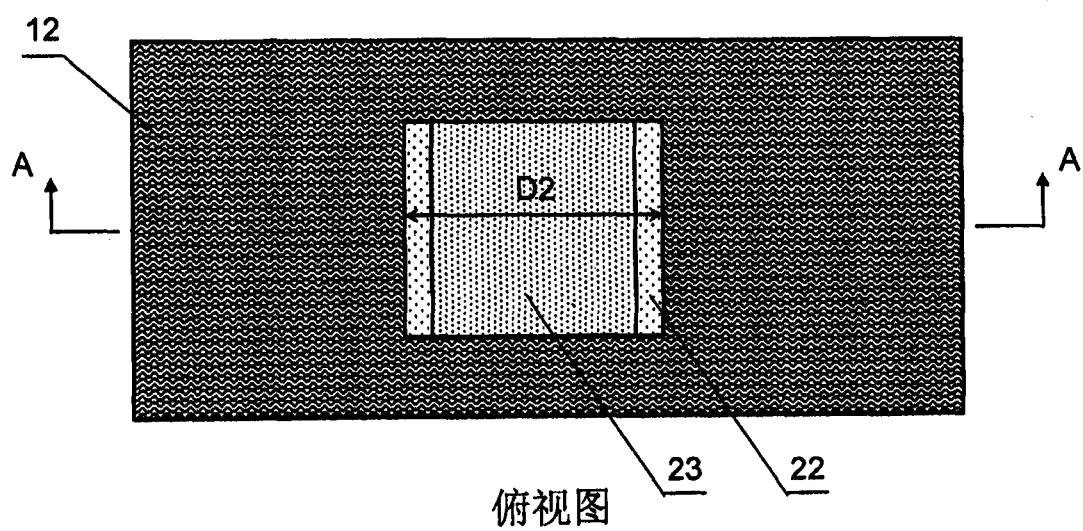
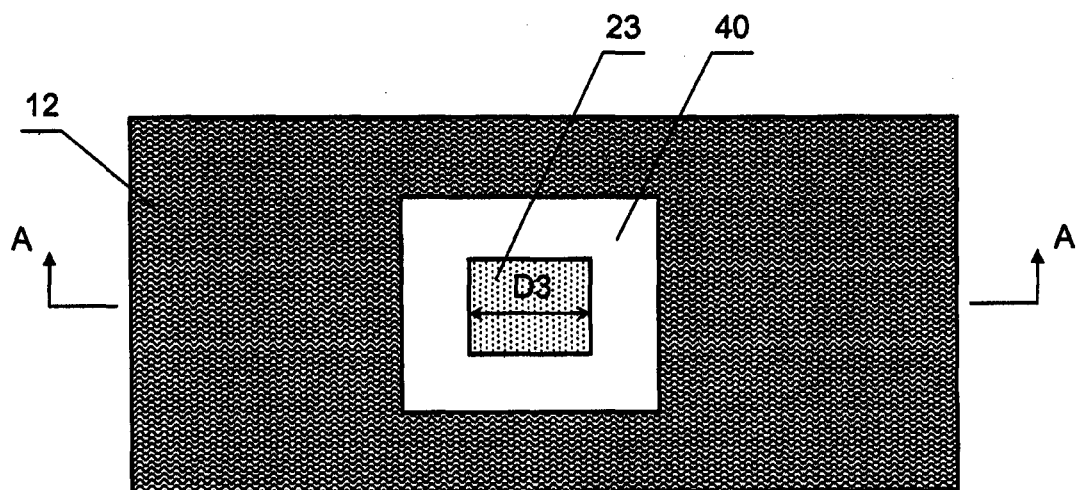
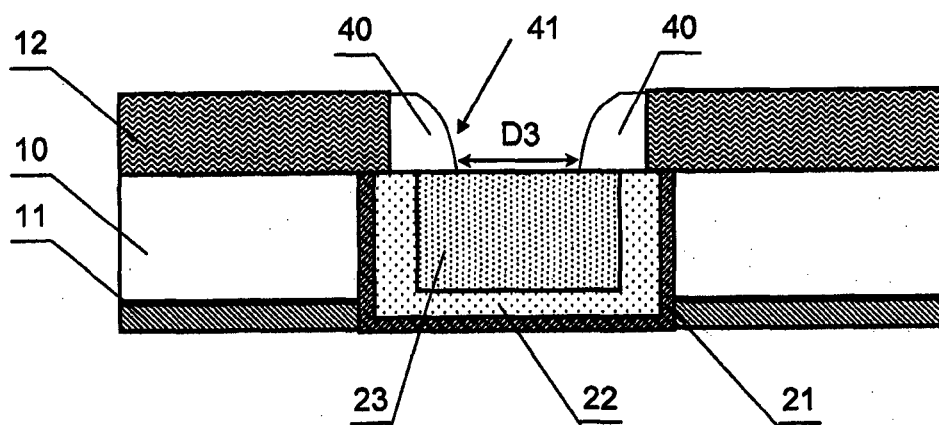


图 3

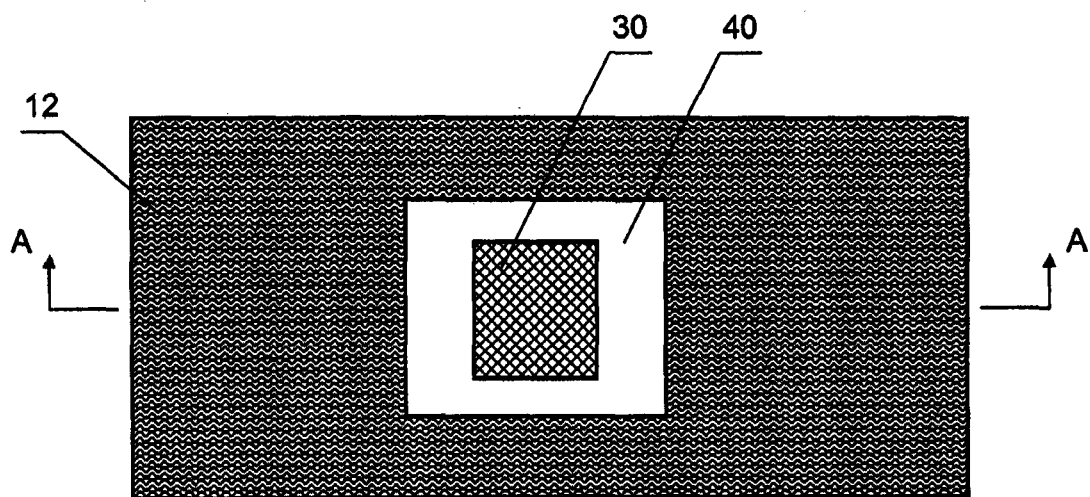


俯视图

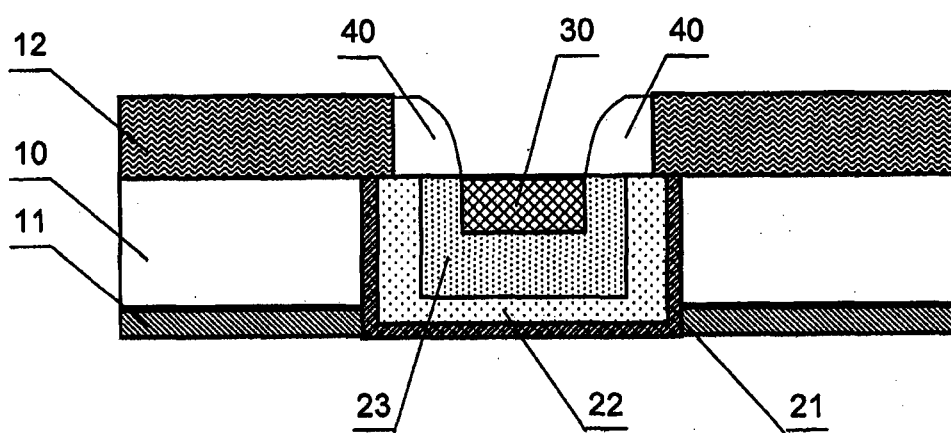


A-A截面图

图 4

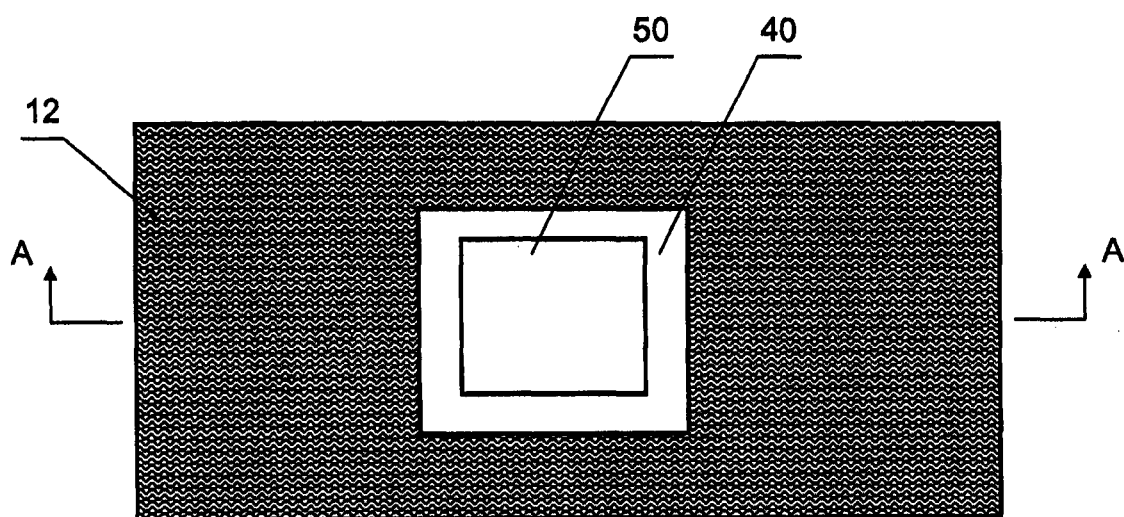


俯视图

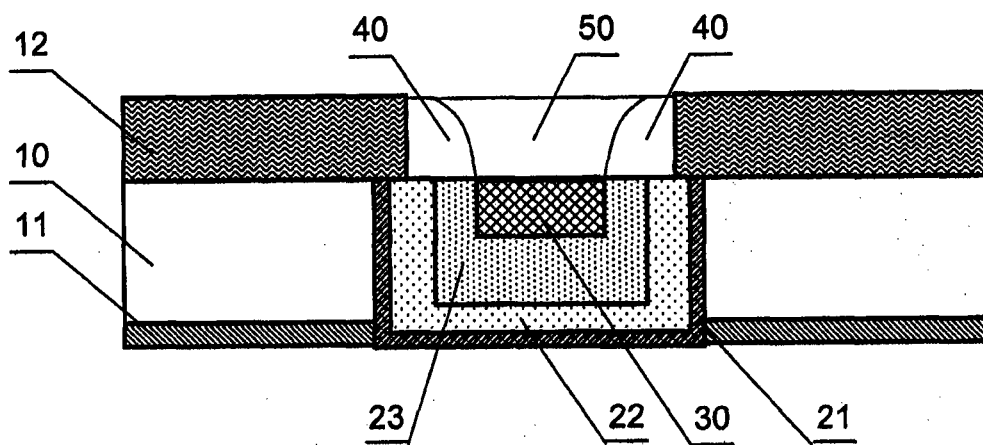


A-A截面图

图 5

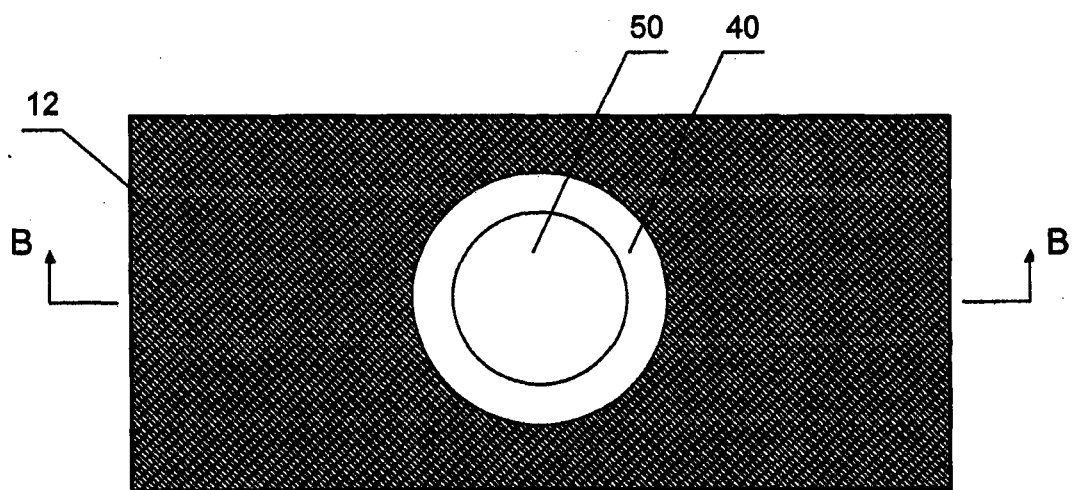


俯视图

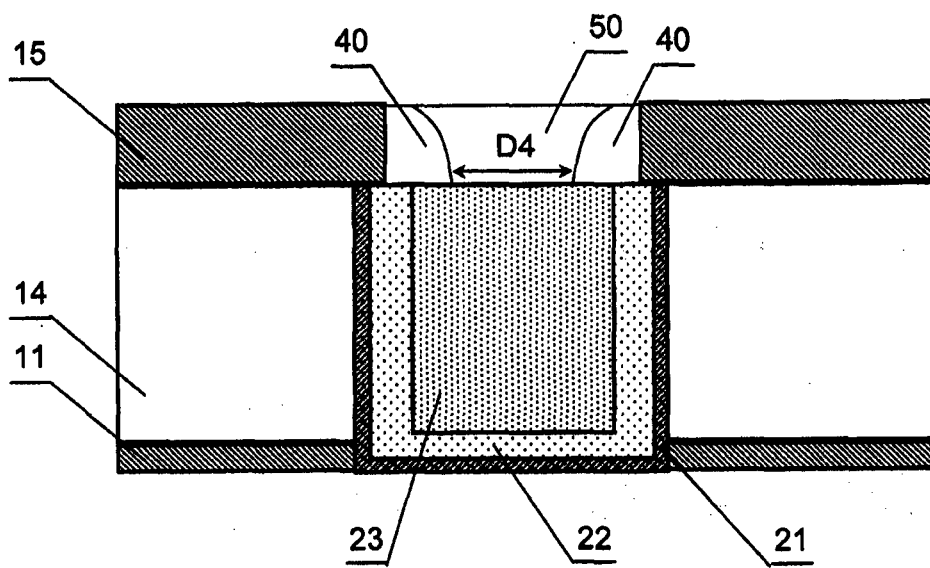


A-A截面图

图 6



俯视图



B-B截面图

图 7

INTERNATIONAL SEARCH REPORT

International application No.
PCTCN2011/001162

A. CLASSIFICATION OF SUBJECT MATTER

See the extra sheet

According to International Patent Classification (PC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L45/-, H01L 27/-, H01L 21/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI: electrical resistance, impedance, resistive, memory, storage, metal, oxide, nonvolatile, side wall, gap wall, copper, CU
WPI, EPODOC: RESISTIVE, RESISTANCE, MEMOR+, SIDEWALL+, SPACER+, SIDE W WALL+; METAL, OXIDE, RRAM
NONVOLATILE, STORAGE+,COPPER, CU, CUPPRUM

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN1976082A (FUDAN UNIVERSITY) 06 June 2007 (06.06.2007) claims 1-9, page 4 line 10 to page 8 line 12 of the description, and figures 2-9	1-12
Y	CN101226771A (MACRONIX INTERNATIONAL CO., LTD.) 23 July 2008 (23.07.2008) claim 1, page 6 line 14 to page 8 line 20 of the description, and figures 2-7	1-12

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:	"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	
"E" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	"&" document member of the same patent family

Date of the actual completion of the international search 13 October 2011 (13.10.2011)	Date of mailing of the international search report 27 October 2011 (27.10.2011)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P.R.China No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088, China Fax No: (86-10) 62019451	Authorized officer Wang Yan Telephone No.: (86-10) 62411800

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCTCN2011/001162

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN1976082A	06.06.2007	None	
CN101226771A	23.07.2008	US2008173931A1	24.07.2008
		US7667220B2	23.02.2010
		US2010105165A1	29.04.2010
		CN 10 122677 I B	11.05.2011

INTERNATIONAL SEARCH REPORT

International application No.

PCTCN2011/001162

A. CLASSIFICATION OF SUBJECT MATTER

HOIL 45/00 (2006.01) i

H01L 27/24 (2006.01) i

H01L 27/10 (2006.01) n

H01L 21/82 (2006.01) n

国际检索报告

国际申请号
PCT/CN2011/001162

A. 主题的分类

参见附加页

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H01L 45/-, H01L 27/-, H01L 21/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, CNKI: 电阻、阻抗、阻性、存储器、储存器、金属、氧化物、不挥发、非易失、非挥发、侧壁、侧墙、间隙壁、边墙、铜、CU

WPI/EPODOC: RESISTIVE, RESISTANCE, MEMOR+, SIDEWALL+, SPACER+, SIDE WALL+; METAL, OXIDE, RRAM, NONVOLATILE, STORAGE+, COPPER, CU, CUPPRUM

C. 相关文件

类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
Y	CN1976082A (复旦大学) 06.6 月 2007 (06.06.2007) 权利要求 1-9、说明书第 4 页第 10 行至第 8 页第 12 行、附图 2-9	1-12
Y	CN101226771A (旺宏电子股份有限公司) 23.7 月 2008 (23.07.2008) 权利要求 1、说明书第 6 页第 14 行至第 8 页第 20 行、附图 2-7	1-12

☐ 其余文件在 c 栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

"A" 认为不特别相关的表示了现有技术一般状态的文件

"E" 在国际申请日的当3/4或之后公布的在先申请3/4 3/4

"L" 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

"O" 涉及口头公开、使用、展览或其他方式公开的文件

"P" 公布日先于国际申请日但迟于所要求的优先权日的文件

"T" 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

"X" 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

"Y" 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

"&" 同族专利的文件

国际检索实际完成的日期
13.10 月 2011 (13.10.2011)国际检索报告邮寄日期
27.10 月 2011 (27.10.2011)

ISA/CN 的名称和邮寄地址:

中华人民共和国国家知识产权局
中国北京市海淀区蓟门桥西土城路 6 号 100088

传真号: (86-10)62019451

受权官员

王燕

电话号码: (86-10) 62411800

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2011/001162

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN1976082A	06.06.2007	无	
CN101226771A	23.07.2008	US2008173931A1	24.07.2008
		US7667220B2	23.02.2010
		US2010105 165A1	29.04.2010
		CN101226771B	11.05.201 1

A. 主题的分类

H01L 45/00 (2006.01) i

H01L 27/24 (2006.01) i

HOIL 27/10 (2006.01) n

HOIL 21/82 (2006.01) n