

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016 年 10 月 6 日(06.10.2016)



(10) 国際公開番号

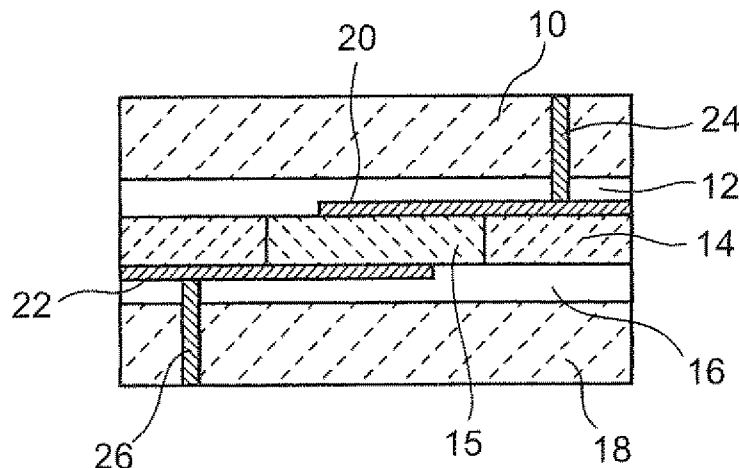
WO 2016/158464 A1

- (51) 国際特許分類:
H01C 7/112 (2006.01) H05K 1/16 (2006.01)
H01C 7/12 (2006.01) H05K 3/46 (2006.01)
- (21) 国際出願番号: PCT/JP2016/058555
- (22) 国際出願日: 2016 年 3 月 17 日(17.03.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-073187 2015 年 3 月 31 日(31.03.2015) JP
特願 2015-241198 2015 年 12 月 10 日(10.12.2015) JP
- (71) 出願人: 日立金属株式会社(HITACHI METALS, LTD.) [JP/JP]; 〒1088224 東京都港区港南一丁目 2 番 7 0 号 Tokyo (JP).
- (72) 発明者: 木田 年紀(KIDA, Toshiki); 〒6180013 大阪府三島郡島本町江川 2 丁目 1 5 番 1 7 号 日立金属株式会社内 Osaka (JP). 岡本 直之(OKAMOTO, Naoyuki); 〒6180013 大阪府三島郡島本町江川 2 丁目 1 5 番 1 7 号 日立金属株式会社内 Osaka (JP). 伊藤 博之(ITO, Hiroyuki); 〒6180013 大阪府三島郡島本町江川 2 丁目 1 5 番 1 7 号 日立金属株式会社内 Osaka (JP).
- (74) 代理人: 鮫島 睦, 外(SAMEJIMA, Mutsumi et al.); 〒5300017 大阪府大阪市北区角田町 8 番 1 号 梅田阪急ビルオフィスタワー青山特許事務所 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: MULTILAYER BOARD WITH INBUILT VARISTOR, AND METHOD OF MANUFACTURING SAME

(54) 発明の名称: パリスタ内蔵多層基板およびその製造方法



(57) Abstract: A multilayer board with an inbuilt varistor, characterized in comprising, a first dielectric layer, a first diffusion preventing layer, a varistor layer, a second diffusion preventing layer and a second dielectric layer, laminated in this order, and a first internal electrode and a second internal electrode disposed respectively on one of the principal surfaces of the varistor layer, wherein: in the first dielectric layer and the second dielectric layer, the surface area ratio of voids is less than 5%, the electrical resistivity is at least equal to 1010 $\Omega \cdot \text{cm}$, and the relative dielectric constant is between 6 and 9; the first diffusion preventing layer and the second diffusion preventing layer include a Zn-Si oxide, the main component of which is Zn_2SiO_4 , and a Bi-Si oxide; the main phase of the varistor layer is ZnO; and a Zn-Bi-Si-M oxide (where M is at least one of Co, Mn or Cr) and/or a Zn-Si-M oxide (where M is at least one of Co, Mn or Cr) exist at the ZnO grain boundaries or grain boundary triple points.

(57) 要約:

[続葉有]



WO 2016/158464 A1



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

順に積層されている、第 1 誘電体層、第 1 拡散防止層、バリスタ層、第 2 拡散防止層および第 2 誘電体層と、前記バリスタ層のいずれかの主面にそれぞれ配置された第 1 内部電極および第 2 内部電極とを有し、前記第 1 誘電体層および前記第 2 誘電体層は、ポイドが面積比率で 5 %未満であり、電気抵抗率が $1010 \Omega \cdot \text{cm}$ 以上であり、比誘電率が 6 ~ 9 であり、前記第 1 拡散防止層および前記第 2 拡散防止層は、 Zn_2SiO_4 を主成分とする Zn-Si 酸化物と、 Bi-Si 酸化物とを含み、前記バリスタ層は、主相が ZnO であり、前記 ZnO の粒界または粒界三重点に Zn-Bi-Si-M 酸化物 (M は Co、Mn、Cr のいずれか一つ以上) および/または Zn-Si-M 酸化物 (M は Co、Mn、Cr のいずれか一つ以上) が存在していることを特徴とする、バリスタ内蔵多層基板である。

明 細 書

発明の名称：バリスタ内蔵多層基板およびその製造方法

技術分野

[0001] 本発明は、バリスタ内蔵多層基板、およびその製造方法に関する。

背景技術

[0002] コンピュータおよび携帯電話などの電子機器には、それらに含まれる電子回路や素子を静電気およびノイズ等により生ずる異常高電圧から保護するためにバリスタ素子などのESD（静電気放電）保護デバイスが組み込まれている。

バリスタ素子は、印加される電圧が低い場合は大きな電気抵抗値を示し、僅かな電流しか流れないが、印加される電圧が大きくなると顕著に電気抵抗が低下し、多くの電流が流れる非直線性抵抗を示すバリスタ（バリスタ材料）を用いている。このようなバリスタの中でも容易に所望の特性を得られることから、酸化亜鉛を主成分として、酸化亜鉛以外の酸化物等を添加した酸化亜鉛系バリスタ（酸化亜鉛系バリスタ材料）が多く用いられている。

酸化亜鉛系バリスタ材料、特に同材料を焼結して得た酸化亜鉛系バリスタ用焼結体を用いたバリスタ素子を電子回路に組み込むことにより、電子回路の一部分に静電気またはノイズ等による高電圧に起因した電流が流れても、電子回路の所望の部分および所望の素子に、このような大きな電流が流れるのを抑制することができる。

[0003] しかし、一方で、バリスタ素子の占有スペースはこれらの電子機器の小型化を阻害する要因となっている。

この問題を解決するため、ESD（静電気放電）保護デバイスをLTCC（低温同時焼成セラミックス）として多層基板内に電極と一体的に形成することが、例えば特許文献1に開示されている。

[0004] LTCCと接触して用いる電極には、電気抵抗の低い銀（Ag）を用いることが望ましい。しかし、銀は、例えば1000℃以上のような高温まで加

熱されると酸化等により電極としての性能が低下してしまう。

このため、表面に銀より成る電極材料を形成した、バリスタ材料の混合原料シート（グリーンシート）等を含む積層体を $850^{\circ}\text{C}\sim 950^{\circ}\text{C}$ 程度の範囲の温度で焼成してバリスタ素子（ESD保護デバイス）を含む多層部品を形成する方法が特許文献2～6に開示されている。

[0005] これらのバリスタ材料（バリスタ用焼結体）としては、添加剤として例えばアンチモン（Sb）、およびイットリウム（Y）またはプラセオジウム（Pr）のような希土類元素を用いることで、非直線性抵抗のような、所定のバリスタ特性を得ているものが多い。

また、多層基板に用いられる誘電体材料としては、組織中に $\text{SrAl}_2\text{Si}_2\text{O}_8$ を含むことにより、 1000°C 以下、例えば、 $850^{\circ}\text{C}\sim 950^{\circ}\text{C}$ の低温の温度範囲で焼成可能な、優れた誘電体特性を有する誘電体材料が特許文献7および8に提案されている。

[0006] しかし、バリスタ層と他のセラミックス層とを積層した多層部品においては、焼成すると、バリスタ層が含有するビスマス、ケイ素等の低融点の成分が他のセラミックス層に拡散してしまう場合があり、その結果、バリスタ層のバリスタ特性が低下してしまうことがあるという課題が知られている。積層したバリスタ層に係るこのような課題を解決するために、例えば、 1000°C 以上で焼成可能であり、かつバリスタ層と同じ組成系のセラミックス層と積層した積層チップバリスタが開示された引用文献9には、バリスタ層に SiO_2 を多く含有させることで、積層チップバリスタのバリスタ特性の低下を抑制できることが開示されている。

先行技術文献

特許文献

[0007] 特許文献1：WO2009／136535号公報

特許文献2：特開2010－238882号公報

特許文献3：特開2007－5499号公報

特許文献4：特開平9－312203号公報

特許文献5：特開2012-114443号公報

特許文献6：特開2005-97070号公報

特許文献7：特開2000-272960号公報

特許文献8：特開2004-196652号公報

特許文献9：特開2006-253459号公報

発明の概要

発明が解決しようとする課題

[0008] しかし、焼結によりバリスタ特性が低下するという、多層部品が有する上記の課題について、引用文献9には、1000℃以上の高温で焼成可能であり、かつバリスタ層と同じ組成系のセラミックス層と積層した積層チップバリスタについての解決手段が開示されているものの、1000℃以下の低温で焼成が可能で、かつ異なる組成系のセラミックス層と積層したバリスタ内蔵型多層基板についての解決手段は、一切開示されていない。また、他の文献においても、このような1000℃以下の低温で焼成が可能なバリスタ内蔵型多層基板について、焼結による非線形定数の低下を抑制する手段が開示されていない。

[0009] そこで本発明は、低温焼成可能なバリスタ材料と低温焼成可能な誘電体層とを積層して同時焼成して多層基板を形成しても、多層基板におけるバリスタ層の非線形定数が、バリスタ層単体の時と同等に高い非線形定数を有する、バリスタ内蔵多層基板およびその製造方法を提供することを目的とする。

課題を解決するための手段

[0010] 本発明の態様1は、順に積層されている、第1誘電体層、第1拡散防止層、バリスタ層、第2拡散防止層および第2誘電体層と、前記バリスタ層のいずれかの主面にそれぞれ配置された第1内部電極および第2内部電極とを有し、前記第1誘電体層および前記第2誘電体層は、ボイドが面積比率で5%未満であり、電気抵抗率が $10^{10}\Omega \cdot \text{cm}$ 以上であり、比誘電率が6～9であり、前記第1拡散防止層および前記第2拡散防止層は、 Zn_2SiO_4 を主成分とするZn-Si酸化物と、Bi-Si酸化物とを含み、前記バリスタ

層は、主相がZnOであり、前記ZnOの粒界または粒界三重点にZn-Bi-Si-M酸化物（MはCo、Mn、Crのいずれか一つ以上）および/またはZn-Si-M酸化物（MはCo、Mn、Crのいずれか一つ以上）が存在していることを特徴とする、バリスタ内蔵多層基板である。

[0011] 本発明の態様2は、前記バリスタ層は、Siを含む金属元素全体を100mol%としたとき、Znを90.0mol%以上、Siを0.01~2.0mol%およびBiを0.3~4.0mol%含み、0.1~2.0mol%のCr、0.1~4.0mol%のMnおよび0.1~2.0mol%のCoから選択されるいずれか1種以上を含むことを特徴とする、態様1に記載のバリスタ内蔵多層基板である。

[0012] 本発明の態様3は、前記バリスタ層は、Siの組成が0.1~2.0mol%であることを特徴とする、態様2に記載のバリスタ内蔵多層基板である。

[0013] 本発明の態様4は、前記バリスタ層は、Siの組成が0.01~0.3mol%であることを特徴とする、態様2に記載のバリスタ内蔵多層基板である。

[0014] 本発明の態様5は、前記バリスタ層は、残部が不可避免の不純物であることを特徴とする、態様2~4のいずれかに記載のバリスタ内蔵多層基板である。

[0015] 本発明の態様6は、前記バリスタ層は、0.1~2.0mol%のSc、0.1~4.0mol%のBから成る群から選択される少なくとも1つをさらに含むことを特徴とする態様2~5のいずれかに記載のバリスタ内蔵多層基板である。

[0016] 本発明の態様7は、前記バリスタ層は、アンチモン（Sb）、希土類元素および錫（Sn）のそれぞれの含有量が不純物レベル以下であることを特徴とする、態様2~6のいずれかに記載のバリスタ内蔵多層基板である。

[0017] 本発明の態様8は、前記第1拡散防止層および前記第2拡散防止層は、Siを含む金属元素全体を100mol%としたとき、Znを30mol%以

上、Siを26.6～55.0mol%、Biを1.5～35.0mol%含むことを特徴とする、態様1～7のいずれかに記載のバリスタ内蔵多層基板である。

[0018] 本発明の態様9は、前記第1誘電体層および前記第2誘電体層は、Al-Si-Sr酸化物を主成分とし、 $\text{SrAl}_2\text{Si}_2\text{O}_8$ 、 Al_2O_3 および TiO_2 を含むセラミックス組成物であることを特徴とする、態様1～8のいずれかに記載のバリスタ内蔵多層基板である。

[0019] 本発明の態様10は、前記第1誘電体層および前記第2誘電体層は、Siを含む金属元素全体を100mol%としたとき、Alを23.6～63.5mol%、Siを24.2～60.0mol%、Srを5.1～26.8mol%、Tiを0.1～2.8mol%、Biを0.1～0.7mol%、Naを0.1～3.4mol%、Kを0～1.2mol%、Coを0～0.5mol%、Cuを0.1～0.7mol%、Mnを0.1～0.6mol%、Agを0.1～2.0mol%およびZrを0.4～1.7mol%含むセラミックス組成物であることを特徴とする、態様1～9のいずれかに記載のバリスタ内蔵多層基板である。

[0020] 本発明の態様11は、前記第1内部電極は、前記バリスタ層の一方の主面に配置され、前記第1誘電体層を貫通する第1貫通電極と電氣的に接続されており、前記第2内部電極は、前記バリスタ層の他方の主面に配置され、前記第2誘電体層を貫通する第2貫通電極と電氣的に接続されている、態様1～10のいずれかに記載のバリスタ内蔵多層基板である。

[0021] 本発明の態様12は、前記第1貫通電極は、前記第1誘電体層と前記第1拡散防止層とを貫通しており、前記第2貫通電極は、前記第2誘電体層と前記第2拡散防止層とを貫通している、態様11に記載のバリスタ内蔵多層基板である。

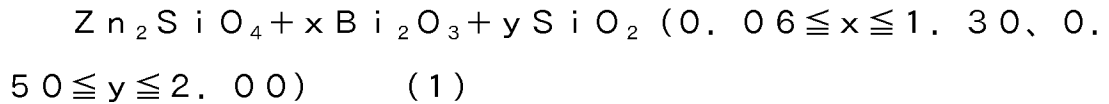
[0022] 本発明の態様13は、前記第1内部電極および第2内部電極は前記バリスタ層の1つの主面に離間して配置され、前記第1内部電極は、前記第1誘電体層を貫通する第1貫通電極と電氣的に接続され、前記第2内部電極は、前

記第1誘電体層を貫通する第2貫通電極と電氣的に接続されている、態様1～10のいずれかに記載のバリスタ内蔵多層基板である。

[0023] 本発明の態様14は、前記第1貫通電極および前記第2貫通電極は、前記第1誘電体層と前記第1拡散防止層とを貫通している、態様13に記載のバリスタ内蔵多層基板である。

[0024] 本発明の態様15は、1) 酸化亜鉛と、酸化ビスマスと、酸化ケイ素と、酸化コバルト、酸化クロムおよび酸化マンガンをから選択される1種以上とを混合して、酸化亜鉛を主成分とし、酸化ビスマスをビスマス換算で0.3～4.0mol%、および酸化ケイ素をシリコン換算で0.01～2.0mol%含み、コバルト換算で0.1～2.5mol%の酸化コバルト、クロム換算で0.1～2.5mol%の酸化クロムおよびマンガンを換算で0.1～5.0mol%酸化マンガンをから選ばれる1種以上を含む第1混合原料を得て、前記第1混合原料を含むバリスタ層粉シートを形成する工程と、2) Zn_2SiO_4 と Bi_2O_3 と SiO_2 とを、モル比率で以下の組成式(1)を満たすように混合して、第2混合原料を得て、前記第2混合原料を含む拡散防止層粉シートを形成する工程と、3) 少なくとも、酸化アルミニウムと、酸化ケイ素と、炭酸ストロンチウムと、酸化チタンと、酸化ビスマスと、酸化ナトリウムと、炭酸カリウムと、酸化銅と、酸化マンガんと、酸化銀と、酸化ジルコニウムとを混合して、Alを23.6～63.5mol%、Siを24.2～60.0mol%、Srを5.1～26.8mol%、Tiを0.1～2.8mol%、Biを0.1～0.7mol%、Naを0.1～3.4mol%、Kを0～1.2mol%、Cuを0.1～0.7mol%、Mnを0.1～0.6mol%、Agを0.1～2.0mol%およびZrを0.4～1.7mol%含む第3混合原料を得て、前記第3混合原料を含む誘電体層粉シートを形成する工程と、4) 順に、前記誘電体層粉シート、前記拡散防止層粉シート、前記バリスタ層粉シート、前記拡散防止層粉シートおよび前記誘電体層粉シートを配置して、積層体を得る工程と、5) 前記積層体を850℃～900℃で焼成する工程と、を含むことを特徴とするバリ

スタ内蔵多層基板の製造方法である。



[0025] 本発明の態様16は、1) 酸化亜鉛と、酸化ビスマスと、酸化ケイ素と、酸化コバルト、酸化クロムおよび酸化マンガンをから選択される1種以上とを混合して、酸化亜鉛を主成分とし、酸化ビスマスをビスマス換算で0.3～4.0mol%、および酸化ケイ素をシリコン換算で0.01～2.0mol%含み、コバルト換算で0.1～2.5mol%の酸化コバルト、クロム換算で0.1～2.5mol%の酸化クロムおよびマンガン換算で0.1～5.0mol%酸化マンガンをから選ばれる1種以上を含む第1混合原料を得て、前記第1混合原料を含むバリスタ層粉ペーストを形成する工程と、2) Zn_2SiO_4 と Bi_2O_3 と SiO_2 とを、モル比率で以下の組成式(2)を満たすように混合して、第2混合原料を得て、前記第2混合原料を含む拡散防止層粉ペーストを形成する工程と、3) 少なくとも、酸化アルミニウムと、酸化ケイ素と、炭酸ストロンチウムと、酸化チタンと、酸化ビスマスと、酸化ナトリウムと、炭酸カリウムと、酸化銅と、酸化マンガんと、酸化銀と、酸化ジルコニウムとを混合して、Alを23.6～63.5mol%、Siを24.2～60.0mol%、Srを5.1～26.8mol%、Tiを0.1～2.8mol%、Biを0.1～0.7mol%、Naを0.1～3.4mol%、Kを0～1.2mol%、Cuを0.1～0.7mol%、Mnを0.1～0.6mol%、Agを0.1～2.0mol%およびZrを0.4～1.7mol%含む第3混合原料を得て、前記第3混合原料を含む誘電体層粉シートを形成する工程と、4) 順に、前記誘電体層粉シート、前記拡散防止層粉ペースト、前記バリスタ層粉ペースト、前記拡散防止層粉ペーストおよび前記誘電体層粉シートを配置して、積層体を得る工程と、5) 前記積層体を850℃～900℃で焼成する工程と、を含むことを特徴とするバリスタ内蔵多層基板の製造方法である。



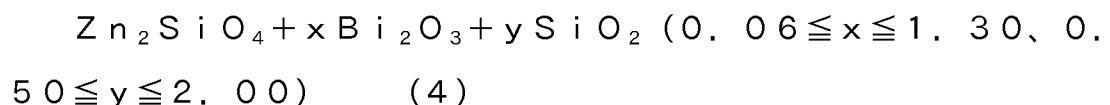
$$5.0 \leq y \leq 20.0 \quad (2)$$

[0026] 本発明の態様17は、1) 酸化亜鉛と、ビスマス・シリコン酸化化合物と、酸化ビスマスと、酸化コバルト、酸化クロムおよび酸化マンガンから選択される1種以上とを混合して、酸化亜鉛を主成分とし、酸化ビスマスをビスマス換算で0.3～4.0mol%、および酸化ケイ素をシリコン換算で0.01～2.0mol%含み、コバルト換算で0.1～2.5mol%の酸化コバルト、クロム換算で0.1～2.5mol%の酸化クロムおよびマンガン換算で0.1～5.0mol%酸化マンガンから選ばれる1種以上を含む第1混合原料を得て、前記第1混合原料を含むバリスタ層粉シートを形成する工程と、2) Zn_2SiO_4 と Bi_2O_3 と SiO_2 とを、モル比率で以下の組成式(3)を満たすように混合して、第2混合原料を得て、前記第2混合原料を含む拡散防止層粉シートを形成する工程と、3) 少なくとも、酸化アルミニウムと、酸化ケイ素と、炭酸ストロンチウムと、酸化チタンと、酸化ビスマスと、酸化ナトリウムと、炭酸カリウムと、酸化銅と、酸化マンガンと、酸化銀と、酸化ジルコニウムとを混合して、Alを23.6～63.5mol%、Siを24.2～60.0mol%、Srを5.1～26.8mol%、Tiを0.1～2.8mol%、Biを0.1～0.7mol%、Naを0.1～3.4mol%、Kを0～1.2mol%、Cuを0.1～0.7mol%、Mnを0.1～0.6mol%、Agを0.1～2.0mol%およびZrを0.4～1.7mol%含む第3混合原料を得て、前記第3混合原料を含む誘電体層粉シートを形成する工程と、4) 順に、前記誘電体層粉シート、前記拡散防止層粉シート、前記バリスタ層粉シート、前記拡散防止層粉シートおよび前記誘電体層粉シートを配置して、積層体を得る工程と、5) 前記積層体を850℃～900℃で焼成する工程と、を含むことを特徴とするバリスタ内蔵多層基板の製造方法である。

$$Zn_2SiO_4 + xBi_2O_3 + ySiO_2 \quad (0.06 \leq x \leq 1.30, 0.50 \leq y \leq 20.0) \quad (3)$$

[0027] 本発明の態様18は、1) 酸化亜鉛と、ビスマス・シリコン酸化化合物と

、酸化ビスマスと、酸化コバルト、酸化クロムおよび酸化マンガンから選択される１種以上とを混合して、酸化亜鉛を主成分とし、酸化ビスマスをビスマス換算で０．３～４．０ｍｏｌ％、および酸化ケイ素をシリコン換算で０．０１～２．０ｍｏｌ％含み、コバルト換算で０．１～２．５ｍｏｌ％の酸化コバルト、クロム換算で０．１～２．５ｍｏｌ％の酸化クロムおよびマンガン換算で０．１～５．０ｍｏｌ％酸化マンガンから選ばれる１種以上を含む第１混合原料を得て、前記第１混合原料を含むバリスタ層粉ペーストを形成する工程と、２） Zn_2SiO_4 と Bi_2O_3 と SiO_2 とを、モル比率で以下の組成式（４）を満たすように混合して、第２混合原料を得て、前記第２混合原料を含む拡散防止層粉ペーストを形成する工程と、３）少なくとも、酸化アルミニウムと、酸化ケイ素と、炭酸ストロンチウムと、酸化チタンと、酸化ビスマスと、酸化ナトリウムと、炭酸カリウムと、酸化銅と、酸化マンガンと、酸化銀と、酸化ジルコニウムとを混合して、 Al を２３．６～６３．５ｍｏｌ％、 Si を２４．２～６０．０ｍｏｌ％、 Sr を５．１～２６．８ｍｏｌ％、 Ti を０．１～２．８ｍｏｌ％、 Bi を０．１～０．７ｍｏｌ％、 Na を０．１～３．４ｍｏｌ％、 K を０～１．２ｍｏｌ％、 Cu を０．１～０．７ｍｏｌ％、 Mn を０．１～０．６ｍｏｌ％、 Ag を０．１～２．０ｍｏｌ％および Zr を０．４～１．７ｍｏｌ％含む第３混合原料を得て、前記第３混合原料を含む誘電体層粉シートを形成する工程と、４）順に、前記誘電体層粉シート、前記拡散防止層粉ペースト、前記バリスタ層粉ペースト、前記拡散防止層粉ペーストおよび前記誘電体層粉シートを配置して、積層体を得る工程と、５）前記積層体を８５０℃～９００℃で焼成する工程と、を含むことを特徴とするバリスタ内蔵多層基板の製造方法である。



発明の効果

[0028] 本発明に係るバリスタ内蔵多層基板では、多層基板に内蔵されているバリスタ層が、バリスタ単体の場合と同等の高い非線形定数を有することができ

る。

また、本発明に係る製造方法では、内蔵されているバリスタ層が、バリスタ単体の場合に比べて、同等の高い非線形定数を有する、バリスタ内蔵多層基板を製造することができる。

図面の簡単な説明

[0029] [図1A]図1 Aは、本発明の第1の実施形態に係る多層基板100を示す斜視図である。

[図1B]図1 Bは、図1 Aの**Ⅰ b-Ⅰ b**断面を示す断面図である。

[図2A]図2 Aは、本発明の第2の実施形態に係る多層基板200を示す斜視図である。

[図2B]図2 Bは、図2 Aの**ⅠⅠ b-ⅠⅠ b**断面を示す断面図である。

[図3A]図3 Aは、本発明の第3の実施形態に係る多層基板300を示す斜視図である。

[図3B]図3 Bは、図3 Aの**ⅠⅠⅠ b-ⅠⅠⅠ b**断面を示す断面図である。

[図4A]図4 Aは、本発明の第4の実施形態に係る多層基板400を示す斜視図である。

[図4B]図4 Bは、図4 Aの**Ⅰ V b-Ⅰ V b**断面を示す断面図である。

[図5]図5は、本発明の第1の実施形態に係る多層基板100における電流断面積S1および電極間距離D1を説明する図である。

[図6]図6は、本発明の第2の実施形態に係る多層基板200における電流断面積S2および電極間距離D2を説明する図である。

[図7A]図7 Aは、多層基板100の製造方法を示す図である。

[図7B]図7 Bは、多層基板100の製造方法を示す図である。

[図7C]図7 Cは、多層基板100の製造方法を示す図である。

[図7D]図7 Dは、多層基板100の製造方法を示す図である。

[図8A]図8 Aは、多層基板200の製造方法を示す図である。

[図8B]図8 Bは、多層基板200の製造方法を示す図である。

[図8C]図8 Cは、多層基板200の製造方法を示す図である。

[図8D]図8Dは、多層基板200の製造方法を示す図である。

[図9A]図9Aは、多層基板300の製造方法を示す図である。

[図9B]図9Bは、多層基板300の製造方法を示す図である。

[図9C]図9Cは、多層基板300の製造方法を示す図である。

[図10A]図10Aは、多層基板400の製造方法を示す図である。

[図10B]図10Bは、多層基板400の製造方法を示す図である。

[図10C]図10Cは、多層基板400の製造方法を示す図である。

[図10D]図10Dは、多層基板400の製造方法を示す図である。

[図11]図11は、実施例においてサンプルNo. 10のバリスタ特性を測定した測定結果を示す図である。

[図12]図12は、実施例のサンプルNo. 32の断面写真を示す図である。

発明を実施するための形態

[0030] 本発明者らは、鋭意検討した結果、バリスタ層に SiO_2 を添加し、さらにバリスタ層と誘電体層（以下において、第1誘電体層、第2誘電体層と記載することがある）との間に、 Zn-Si 酸化物と Bi-Si 酸化物とを含む拡散防止層（以下において、第1拡散防止層、第2拡散防止層と記載することがある）を配置することで、焼成後のバリスタ内蔵多層基板におけるバリスタ層の非線形定数について、バリスタ層単体の時と比較して、同様に高い値が得られることを見出した。すなわち、後述するように、バリスタ層と誘電体層との間にこのような拡散防止層を配置することで、焼結時において、バリスタ特性に寄与する Bi がバリスタ層から他層に拡散する速度を遅らせることができ、その結果、多量の Bi と Si とがバリスタ層内で酸化物を形成して残留することにより、バリスタ層単体の時と同等の高い非線形定数を有するバリスタ内蔵多層基板を得るに至ったものである。

[0031] 以下、図面に基づいて本発明の実施形態を詳細に説明する。なお、以下の説明では、必要に応じて特定の方向や位置を示す用語（例えば、「上」、「下」、「右」、「左」及びそれらの用語を含む別の用語）を用いるが、それらの用語の使用は図面を参照した発明の理解を容易にするためであって、そ

これらの用語の意味によって本発明の技術的範囲が制限されるものではない。
また、複数の図面に表れる同一符号の部分は同一の部分又は部材を示す。

[0032] (第1の実施形態)

図1Aは、第1の実施形態に係るバリスタ内蔵多層基板100の全体構成を示す斜視図であり、図1Bは、図1Aの**1b-1b**断面を示す、断面図である。

図1Aに示すように、多層基板100は、バリスタ層含有絶縁体層14と、バリスタ層含有絶縁体層14の上面に接触して設けられた第1拡散防止層12と、第1拡散防止層12の上面に接触して設けられた第1誘電体層10と、バリスタ層含有絶縁体層14の下面に接触して設けられた第2拡散防止層16と、第2拡散防止層16の下面に接触して設けられた第2誘電体層18と、から構成されている。すなわち、下から順に（図1Aに示す実施形態では下から順に）、第2誘電体層18と、第2拡散防止層16と、バリスタ層含有絶縁体層14と、第1拡散防止層12と、第1誘電体層10とが積層している。

図1Bに示すように、第1の実施形態に係るバリスタ内蔵多層基板100では、バリスタ層含有絶縁体層14は、バリスタ層15および絶縁体層から構成されており、絶縁体層を貫通する貫通孔の内部に、バリスタ層15が配置されている。

バリスタ層含有絶縁体層14は、この形態に限定されない。例えば、バリスタ層含有絶縁体層14は、絶縁体層を含まず、バリスタ層15のみから構成されていてもよい。

[0033] バリスタ層15の上面と下面のそれぞれに、内部電極20、22が配置されている。

バリスタ層15の上面に配置された第1内部電極20は、第1誘電体層10および第1拡散防止層12を貫通する第1貫通電極24と接続されている。これにより、第1貫通電極24が第1誘電体層10の上面から露出した部分と、バリスタ層15とが電氣的に接続できる。

同様に、バリスタ層 15 の下面に配置された第 2 内部電極 22 は、第 2 拡散防止層 16 および第 2 誘電体層 18 を貫通する第 2 貫通電極 26 と接続されている。これにより、第 2 貫通電極 26 が第 2 誘電体層 18 の下面から露出した部分と、バリスタ層 15 とが電氣的に接続できる。第 1 内部電極と第 2 内部電極とは、互いに対向した対向電極となっており、その間にバリスタ層 15 が配置されている。

この構成により、多層基板 100 に接続された集積回路に、ノイズ等により異常高電圧（高電流）が発生した場合であっても、貫通電極 24、26 および内部電極 20、22 を経由してバリスタ層 15 に電流が流れ、半導体チップ等の保護対象のデバイスにはほとんど電流が流れず、これらデバイスを保護することができる。また高速通信モジュールやインターポーザ等に対して、多層基板 100 のような部分的にバリスタ層を絶縁層中に内蔵した基本構造を適用することにより、電極で形成される電気配線がほぼ絶縁層中に配置されるため、絶縁層の優れた伝送特性を活かした多層基板の実現が可能となる。

[0034] 第 1 の実施形態にかかる多層基板 100 において、第 1 貫通電極 24 は、第 1 誘電体層 10 および第 1 拡散防止層 12 を貫通するようにして多層基板 100 の内部に設置されているが、この構成に限定されない。すなわち、第 1 貫通電極 24 は、第 1 内部電極 20 と電氣的に接続し、バリスタ層 15 と外部電源とを電氣的に接続することができれば、任意の形態であってよく、例えば、第 1 貫通電極 24 に代えて、多層基板 100 の側面に配置された電極であってもよい。

同様に、第 2 貫通電極 26 は、第 2 内部電極 22 と電氣的に接続し、バリスタ層 15 と外部電源とを電氣的に接続することができれば、任意の形態であってよく、例えば、第 2 貫通電極 26 に代えて、多層基板 100 の側面に配置された電極であってもよい。

[0035] バリスタ層 15 は、その上面の少なくとも一部が第 1 拡散防止層 12 の下面と接するように配置されている。同様に、バリスタ層 15 は、その下面の

少なくとも一部が第2拡散防止層16の上面と接するように配置されている。後述するように、第1拡散防止層12および第2拡散防止層16は、多層基板100の製造における焼結時に、バリスタ層15に含まれるビスマス(Bi)が第1誘電体層10および第2誘電体層18へ拡散するのを防止するための拡散防止層として配置されている。

このように、第1誘電体層10(第2誘電体層18)とバリスタ層15との間に、拡散防止層として第1拡散防止層12(第2拡散防止層16)を配置することにより、多層基板100におけるバリスタ層15が、バリスタ単体の時と同等に高い非線形定数を有することができる。

[0036] 1. 組織および組成

以下、バリスタ層、拡散防止層および誘電体層の組織について説明する。

1-1. バリスタ層

上述のように、本発明に係る多層基板100のバリスタ層15は、主相がZnOであり、ZnO結晶粒の粒界または粒界三重点に、Zn-Bi-Si-M酸化物(MはCo、Mn、Crのいずれか1つ以上の元素)および/またはZn-Si-M酸化物(MはCo、Mn、Crのいずれか1つ以上の元素)が存在している。

バリスタ層15は、以下の組成を有することにより、850℃~1000℃の低温で焼成を行っても、十分なバリスタ特性を有することができる。

以下に、バリスタ層の組成について説明する。

本明細書において、A-B-C酸化物(A~Cは元素記号)のように記載するときは、A、BおよびCを含む1つの複合酸化物であってもよく、またはA、BおよびCのいずれかの元素を1つ以上含む酸化物を複数種類含むもの(例えば、A酸化物とB酸化物とC酸化物)であってもよい。

[0037] 本発明に係るバリスタ層15は、主相であるZnOと、粒界に存在するZn-Bi-Si-M酸化物および/またはZn-Si-M酸化物の部分とを含む全体の組成が、金属元素全体を100mol%としたとき、Znを90.0mol%以上含み、Siを0.01~2.0mol%およびBiを0.

3～4.0mol%含み、0.1～2.0mol%のCr、0.1～4.0mol%のMnおよび0.1～2.0mol%のCoから選択されるいずれか1種以上を含む。

なお、本明細書において、組成を規定する際の「金属元素全体を100mol%とする」とは、「Si、BおよびSbなどの半金属を含む金属元素全体を100mol%とする」ことを意味する。また金属元素換算とは、「金属元素全体を100mol%とした時の」当該金属の含有量のことを意味する。

[0038] また、本発明の別の好ましい実施形態の1つでは、バリスタ層15は、主相であるZnOと、粒界に存在するZn-Bi-Si-M酸化物および／またはZn-Si-M酸化物の部分とを含む全体の組成が、金属元素全体を100mol%としたとき、Siを0.01～2.0mol%、Biを0.3～4.0mol%含み、0.1～2.0mol%のCr、0.1～4.0mol%のMnおよび0.1～2.0mol%のCoから選択されるいずれか1種以上を含み、残部としてZnと、不可避免的不純物と、後述するその他の元素とを含んで成ってもよい。

[0039] 次に、上述したZnO結晶粒の粒界または粒界三重点に存在する、Zn-Bi-Si-M酸化物および／またはZn-Si-M酸化物について説明する。

本発明に係るバリスタ層15において、Zn-Bi-Si-M酸化物の組成は、金属元素全体を100mol%としたとき、Znを10mol%以上、Siを0.5～8.0mol%、Biを30.0～70.0mol%含み、0.1～8.0mol%のCrと、0.2～4.0mol%のMnと、0.2～3.0mol%のCoとから選択される1種以上を含む。Zn-Bi-Si-M酸化物は、残部が不可避免的不純物のみであってもよいが、さらにその他の元素を含んでもよい。

本発明に係るバリスタ層15において、Zn-Si-M酸化物の組成は、金属元素全体を100mol%としたとき、Znを50mol%以上、Si

を28.0～40.0mol%、Biを1.0mol%以下含み、0～1.0mol%のCrと、0～1.5mol%のMnと、0～2.4mol%のCoとから選択される1種以上を含む。Zn-Si-M酸化物は、残部が不可避免的不純物のみであってもよいが、さらにその他の元素を含んでもよい。

[0040] 本発明に係るバリスタ層15は、上述した組成となるように各元素を含有することにより、本発明に係る多層基板100を焼成して得る際に、バリスタ層15に含まれるBiとSiとが反応して、Zn-Bi-Si-M酸化物が形成される。その結果、バリスタ層内のBiのバリスタ層外への拡散を抑制することができ、焼成後の本発明に係るバリスタ内蔵多層基板100は、バリスタ層単体の時と同等の高い非線形定数を有することができる。

[0041] 本発明に係るバリスタ層15は、Siの組成を0.1～2.0mol%の範囲とすることが好ましい。Siの組成をこのような範囲にすることにより、焼成後の本発明に係るバリスタ内蔵多層基板100は、より高い非線形定数を有することができる。

[0042] また、本実施形態においては、バリスタ層15は、アンチモン(Sb)と希土類元素と錫(Sn)とが不純物レベル以下の含有量であることが好ましい。本明細書において「不純物レベル以下」とは、ゼロまたは不純物レベルとして認識されている量あるいはそれよりも低い量しか含有していないことを意味する。

以下に、アンチモン(Sb)、希土類元素および錫(Sn)のそれぞれについて、不純物レベルと認識される量を記載する。

[0043] ・アンチモン(Sb)

不純物レベルとして認識されるアンチモン(Sb)の一般的な含有量は、例えば、金属元素全体を100mol%としたとき0.01mol%以下であり、好ましくは0.005mol%以下である。実用測定上は、例えばICP(誘導結合型プラズマ)湿式分析装置の検出限界(質量比で100ppm)以下であれば、0.01mol%以下の条件を満足する。

[0044] ・希土類元素

不純物レベルとして認識される希土類元素の一般的な含有量は、例えば、金属元素全体を100mol%としたとき、希土類元素の各々について0.01mol%以下程度であり、希土類元素合計で0.05mol%以下程度である。好ましくは、希土類元素の各々について0.005mol%以下であり、希土類元素合計で0.025mol%以下である。実用測定上は、例えばICP（誘導結合型プラズマ）湿式分析装置の検出限界（質量比で100ppm）以下であれば、0.01mol%以下の条件を満足する。

[0045] なお、希土類元素が、如何なる元素を含むかについては、科学的小よび工業的な見地から複数の定義が存在する。

本発明においては、「希土類元素」は、イットリウム（Y）、ランタン（La）、セリウム（Ce）、プラセオジム（Pr）、ネオジム（Nd）、プロメチウム（Pm）、サマリウム（Sm）、ユウロピウム（Eu）、ガドリウム（Gd）、テルビウム（Tb）、ジスプロシウム（Dy）、ホルミウム（Ho）、エルビウム（Er）、ツリウム（Tm）、イッテルビウム（Yb）およびルテチウム（Lu）を意味する。

すなわち、本明細書における「希土類元素」にスカンジウム（Sc）は含まれない。

[0046] ・錫（Sn）

不純物レベルとして認識される錫（Sn）の一般的な含有量は、例えば、金属元素全体を100mol%としたとき0.01mol%以下であり、好ましくは0.005mol%以下である。実用測定上は、例えばICP（誘導結合型プラズマ）湿式分析装置の検出限界（質量比で100ppm）以下であれば、0.01mol%以下の条件を満足する。

[0047] ・その他の元素

上述したように、本発明に係るバリスタ層15は、残部としてZnと不可避的不純物とその他の元素とを含んで成ってもよい。

このような、不可避的不純物のレベルとして、1種類の元素あたり0.03mol%以下であり、不可避的不純物全体で0.1mol%以下であるこ

とを例示できる。

なお、「不可避免的不純物」は、通常、製造工程およびハンドリング時等において意図せずに含有された不純物を意味する。しかし、たとえ、意図的に添加を行った場合であっても上述した「不純物レベル」以下の含有量であれば、添加による技術的效果を十分に得ることができるものではない。すなわち、本明細書においては、「不可避免的不純物」とは、意図して添加したか、意図せずに含有するものかを問わず、含有量が上述の「不純物レベル」以下であることを意味する。従って、本発明では、上述のように、アンチモン（Sb）と希土類元素と錫（Sn）の含有量が不純物レベル以下であることからアンチモン（Sb）、希土類元素および錫（Sn）は、「不可避免的不純物」に含まれる。

[0048] しかし、本発明はこれに限定されるものではない。本発明の別の好ましい実施形態においては、所望のバリスタ特性を得るためにアンチモン（Sb）、希土類元素、錫（Sn）以外の任意の元素を1種または2種以上含んでよい。

このような元素は、合計で例えば10mol%以下、好ましくは5mol%以下含まれてよい。この程度であれば、十分なバリスタ特性を確保することが可能である。

[0049] 以下にこのように所望の特性を得るために添加する元素または化合物（添加剤）を例示する。

・酸化ボロン

本発明のバリスタ層15は、例えば、 B_2O_5 のような酸化ボロンを含有してよい。この場合、酸化ボロンをボロン（B）換算で0.1～4.0mol%、好ましくは0.1～2.0mol%含有している。

酸化ボロン（ボロン）は、焼結性を向上させる効果を有する。酸化ボロンの含有量がボロン換算で0.1mol%より少ないとこの効果が充分得られず、4.0mol%を超えると他の添加剤とともにガラス成分を形成して偏析するという問題がある。また、好ましい範囲の0.1～2.0mol%で

あれば、この効果をより充分に得ることができる。

[0050] ・酸化スカンジウム

本発明のバリスタ層15は、例えば、 Sc_2O_3 のような酸化スカンジウムを含有してよい。この場合、酸化スカンジウムをスカンジウム (Sc) 換算で0.1～2.0mol%、好ましくは0.4～0.7mol%含有している。

酸化スカンジウム (スカンジウム) は、焼結性を向上させる効果を有する。酸化スカンジウムの含有量がスカンジウム換算で0.1mol%より少ないとこの効果が充分得られず、2.0mol%を超えると緻密化しにくくなり偏析が多くなるという問題がある。また、好ましい範囲の0.4～0.7mol%であれば、この効果をより充分に得ることができる。

[0051] ・酸化バリウム

本発明のバリスタ層15は、例えば、 Ba_2O のような酸化バリウムを含有してよい。この場合、酸化バリウムをバリウム (Ba) 換算で0.1～2.0mol%、好ましくは0.2～1.5mol%含有している。

酸化バリウム (バリウム) は、粒界に偏析することで好適な粒界を形成するのに寄与する。酸化バリウムの含有量がバリウム換算で0.1mol%より少ないとこの効果が充分得られず、2.0mol%を超えると焼結を阻害し酸化バリウムが偏析するという問題がある。また、好ましい範囲の0.2～1.5mol%であれば、この効果をより充分に得ることができる。

[0052] ・酸化ジルコニウムおよび酸化タングステン

本発明のバリスタ層15は、必要に応じて、更に、酸化ジルコニウムおよび酸化タングステンから成る群から選択される1つ以上を含んでよい。

これらの酸化物は、非線形定数を向上させるという効果がある。酸化ジルコニウムを含有する場合、酸化ジルコニウムをジルコニウム (Zr) 換算で0.1～2.0mol% (好ましくは、0.2～1.5mol%) 含有することにより上述の効果をj得ることができる。

酸化タングステンを含有する場合、酸化タングステンをタングステン (W

)換算で0.1~2.0mol% (好ましくは、0.2~1.5mol%)含有することにより上述の効果をを得ることができる。

[0053] また、本発明の別の好ましい実施形態の1つでは、バリスタ層15は、主相であるZnOと、粒界に存在するZn-Bi-Si-M酸化物および／またはZn-Si-M酸化物の部分とを含む全体の組成のうち、金属元素全体を100mol%としたとき、Siの組成を、0.01~0.3mol%、好ましくは、0.01~0.1mol%、さらに好ましくは、0.01~0.05mol%としてもよい。Siの組成をこのような範囲にすることにより、バリスタ層15の空孔率をより低減することができ、すなわち、バリスタ層15をより緻密化することができ、焼成後の本発明に係るバリスタ内蔵多層基板100の絶縁性能をより向上することができる。また、上述したように、Siの組成をこのような範囲にすることにより、本発明に係る多層基板100を焼成して得る際に、バリスタ層15に含まれるBiとSiとが反応して、Zn-Bi-Si-M酸化物が形成される。その結果、バリスタ層内のBiの、バリスタ層外への拡散を抑制することができ、その結果、焼成後の本発明に係るバリスタ内蔵多層基板100は、バリスタ層単体の時と同等の高い非線形定数を有することができる。

すなわち、本実施形態においては、Siの組成をこのような範囲にすることにより、焼成後の本発明に係るバリスタ内蔵多層基板100の絶縁性能をより向上させ、かつバリスタ層単体の時と同等の高い非線形定数を有することができる。

[0054] 1-2. 拡散防止層

上述のように、本発明に係る第1および第2拡散防止層12、16は、 Zn_2SiO_4 を主成分とするZn-Si酸化物と、Bi-Si酸化物とを含んでいる。

[0055] 本発明に係る第1および第2拡散防止層12、16において、Zn-Si酸化物部分と、Bi-Si酸化物部分とを含む全体の組成は、金属元素全体を100mol%としたとき、Znを30mol%以上含み、Siを26.

6～55.0mol%、Biを1.5～35.0mol%含んでいる。

[0056] また、本発明の別の好ましい実施形態の1つでは、第1および第2拡散防止層12、16において、Zn-Si酸化物部分と、Bi-Si酸化物部分とを含む全体の組成は、Siを26.6～55.0mol%、Biを1.5～35.0mol%含み、残部としてZnと不可避免の不純物とその他の元素とを含んで成ってもよい。

ここで、第1および第2拡散防止層12、16に含まれてもよいその他の元素とは、Al、Ag、Cr、MnおよびCo等である。本発明においてこれらの元素は、多層基板100を同時焼成する時に、隣接するバリスタ層15、誘電体層10、18および／またはAg電極から由来するものである。

本発明において、第1および第2拡散防止層12、16は、Alを0～2.0mol%、Agを0～2.0mol%、Crを0～1.0mol%、Mnを0～1.0mol%、およびCoを0～1.0mol%の範囲で含んでも、本発明に係る効果を得ることができる。

[0057] 次に、 Zn_2SiO_4 を主成分とするZn-Si酸化物およびBi-Si酸化物について説明する。

本発明にかかる第1および第2拡散防止層12、16において、 Zn_2SiO_4 を主成分とするZn-Si酸化物の組成は、金属元素全体を100mol%としたとき、Znを60mol%以上、Siを30.0～40.0mol%、Biを0～2.0mol%含む。Zn-Si酸化物は、残部が不可避免の不純物のみであってもよいが、Znが60mol%以上であれば、上述したその他の元素を含んでもよい。

なお、「 Zn_2SiO_4 」が「Zn-Si酸化物」の主成分であるとは、「Zn-Si酸化物」中において、「 Zn_2SiO_4 」が体積比率で50%以上であることをいう。

本発明にかかる第1および第2拡散防止層12、16において、Bi-Si酸化物の組成は、金属元素全体を100mol%としたとき、Siを30.0～70.0mol%、Biを5.0～30.0mol%含む。Bi-S

i 酸化物は、残部が不可避免的不純物のみであってもよいが、B i を 5. 0 ～ 30. 0 m o l % 含有するのであれば、上述したその他の元素を含んでもよい。

[0058] 本発明に係る第 1 および第 2 拡散防止層が上述した組成となるように各元素を含有することにより、本発明に係る多層基板 100 を焼成する際に、第 1 および第 2 拡散防止層 12、16 内に緻密な B i - S i 酸化物組織が形成される。これにより、多層基板 100 の焼成時に、バリスタ層に含まれる B i の絶縁層への拡散を抑制することができる。また、バリスタ層 15 と第 1 および第 2 誘電体層 10、18 との間に、B i を多く含む第 1 および第 2 拡散防止層 12、16 を設けることにより、バリスタ層 15 と隣接する他層との間における B i 濃度の勾配を緩やかにすることができ、これにより、バリスタ層 15 からの B i の拡散速度を遅くすることができる。その結果、焼成後の本発明に係るバリスタ内蔵多層基板 100 は、バリスタ層単体の時と同等の高い非線形定数を有することができる。

[0059] 本発明に係る第 1 拡散防止層 12 と第 2 拡散防止層 16 の組成は、上述した組成範囲内であれば、それぞれ異なる組成であってもよく、同一の組成であってもよい。

第 1 拡散防止層 12 と第 2 拡散防止層 16 とが、同一の組成であれば、同一の製造工程により第 1 拡散防止層 12 および第 2 拡散防止層 16 の焼結前の原料が得られるため、全体としての製造工程を効率的にすることができる。

[0060] 1 - 3. 誘電体層

本発明に係る第 1 および第 2 誘電体層 10、18 は、ボイドが面積比率で 5 % 未満であり、電気抵抗率が $10^{10} \Omega \cdot \text{cm}$ 以上であり、比誘電率が 6 ～ 9 である。

ボイドの面積比率が 5 % 未満であることにより、基板の破壊強度が向上するという効果がある。電気抵抗率が $10^{10} \Omega \cdot \text{cm}$ 以上であることにより、絶縁性に優れるという効果がある。比誘電率が 6 ～ 9 であることにより、寄

生容量が小さくなり高速伝送に優れるという効果がある。

[0061] このような第1および第2誘電体層10、18は、Al-Si-Sr酸化物を主成分とし、 $\text{SrAl}_2\text{Si}_2\text{O}_8$ 、 Al_2O_3 および TiO_2 を含むセラミックス組成物であってもよい。第1および第2誘電体層10、18は、このような組成を有することにより、 1000°C 以下の温度、例えば $850^\circ\text{C} \sim 950^\circ\text{C}$ の温度で焼成可能であり、優れた誘電体特性を有することができる。

なお、「Al-Si-Sr酸化物」が主成分であるとは、誘電体層中において、「Al-Si-Sr酸化物」が体積比率で50%以上であることをいう。

[0062] また、上述した組織を有する、本発明に係る第1および第2誘電体層10、18は、Siを含む金属元素全体を100mol%としたとき、Alを23.6~63.5mol%、Siを24.2~60.0mol%、Srを5.1~26.8mol%、Tiを0.1~2.8mol%、Biを0.1~0.7mol%、Naを0.1~3.4mol%、Kを0~1.2mol%、Coを0~0.5mol%、Cuを0.1~0.7mol%、Mnを0.1~0.6mol%、Agを0.1~2.0mol%およびZrを0.4~1.7mol%含む。

[0063] なお、バリスタ層含有絶縁体層14において、バリスタ層15を除く部分は誘電体であってよく、当該誘電体の組成・組織は、第1および第2誘電体層10、18と同じであってもよい。

[0064] 本発明に係る第1誘電体層10と第2誘電体層18の組成は、上述した組成範囲内であれば、それぞれ異なる組成であってもよく、同一の組成であってもよい。

第1誘電体層10と第2誘電体層18とが、同一の組成であれば、同一の製造工程により第1誘電体層10および第2誘電体層18の焼結前の原料が得られるため、全体としての製造工程を効率的にすることができる。

[0065] 本発明に係る多層基板の、バリスタ層、拡散防止層および誘電体層の組成

は、次のような手順で分析することができる。

誘電体層と拡散防止層とバリスタ層とを同時焼成して得られるバリスタ内蔵多層基板を、外周刃切断機を用いて切断し、得られる切断片を樹脂埋めする。得られる樹脂埋めサンプルから、図1Bでしめすような構造体の断面観察像が得られる部分を狙ってクロスセクションポリッシャー（イオンポリッシャー）で断面研磨する。このようにすることで、砥粒を用いた研磨では延びてしまう電極構造を乱すことなく観察することが可能となる。

研磨面をFE-SEMで観察し、測定したい部分をポイントで狙ってEDX（エネルギー分散型X線分光）法にて分析する。分析は $10\mu\text{m} \times 10\mu\text{m}$ 以上の矩形面積に電子線を照射して得られたX線スペクトルを用いて解析を行ってもよい。層中の特定の組織を分析する際はビーム径 $1\mu\text{m}$ 以下で照射して得られるX線スペクトルを用いて解析を行ってもよい。定量化する際には金属元素全体を $100\text{mol}\%$ 換算する。

含まれる結晶構造物はX線回折法で判定する。

バリスタ層の分析において、SEMで観察する際、Zn-Bi-Si-M酸化物は明るいコントラストで、またZn-Si-M酸化物は暗いコントラストで観察される。

拡散防止層の分析において、SEMで観察する際、Bi-Si酸化物はZn-Si酸化物と比較して明るいコントラストで見えるため識別は容易である。しかし、Bi-Si酸化物は、大きさが $1\mu\text{m}$ 程度であるため、分析時に周囲に存在するZn-Si酸化物由来のZnの特性X線を検出してしまいBi-Si-Zn酸化物のように見えてしまう。

そのため、Biを含有する領域に対してSEM-EDX法を適用し、Bi-Si酸化物と仮に規定して、Zn量を $0\text{mol}\%$ とみなし、ZnとO以外の元素を $100\text{mol}\%$ として換算して評価する。Zn-Si酸化物が Zn_2SiO_4 であることは分析値の比率から推定する。

[0066]（第2の実施形態）

以下に、第2の実施形態に係るバリスタ内蔵多層基板200について、第

1の実施形態と異なる部分を中心に説明する。第2の実施形態に係るバリスタ内蔵多層基板200の各要素について、特段の説明の無いものについては、第1の実施形態の対応する要素と同じ構成を有してもよい。

[0067] 図2Aは、第2の実施形態に係るバリスタ内蔵多層基板200を示す斜視図であり、図2Bは、図2Aの11b-11b断面を示す断面図である。

図2Bに示すように、第2の実施形態にかかるバリスタ内蔵多層基板200は、第1内部電極20および第2内部電極22の両方が、バリスタ層15の2つの主面のうちの同じ主面（図2Bではバリスタ層15の上面）に配置されている点が、第1の実施形態に係るバリスタ内蔵多層基板100とは異なる。

このような構成にすることにより、バリスタ素子の厚さを薄くすることができるという効果を得ることができる。

また、このように、バリスタ層15の1つの主面にのみ、第1内部電極20および第2内部電極22の両方を配置しても、多層基板200に接続された集積回路に、ノイズ等により異常高電圧（高電流）が発生した場合には、第1および第2貫通電極24、26および第1および第2内部電極20、22を経由してバリスタ層15に電流が流れ、半導体チップ等の保護対象のデバイスにはほとんど電流が流れず、これらデバイスを保護することができる。

また、第2の実施形態においても、バリスタ層15と、第1および第2誘電体層10、18との間には、それぞれ第1および第2拡散防止層12、16が配置されており、バリスタ内蔵多層基板200を得る際に、焼結による、バリスタ層15から他の層へのBiの拡散を抑制し、バリスタ内蔵多層基板200は、高い非線形定数を有することができる。

[0068] （第3の実施形態）

以下に、第3の実施形態に係るバリスタ内蔵多層基板300について、他の実施形態と異なる部分を中心に説明する。第3の実施形態に係るバリスタ内蔵多層基板300の各要素について、特段の説明の無いものについては、

他の実施形態の対応する要素と同じ構成を有してもよい。

[0069] 図3Aは、第3の実施形態に係るバリスタ内蔵多層基板300を示す斜視図であり、図3Bは、図3Aの111b-111b断面を示す、断面図である。

図3Bに示すように、第3の実施形態にかかるバリスタ内蔵多層基板300は、第1拡散防止層12が、上面だけでなく、上面および側面において第1誘電体層10と接触するように設けられており、同様に第2拡散防止層16が、下面だけでなく、下面および側面において第2誘電体層18と接触するように設けられている点が、第1の実施形態に係るバリスタ内蔵多層基板100とは異なる。

また、第3の実施形態にかかるバリスタ内蔵多層基板300においては、第1貫通電極24は、第1拡散防止層12を貫通しておらず、第1誘電体層10のみを貫通しており、第2貫通電極26は、第2拡散防止層16を貫通しておらず、第2誘電体層18のみを貫通している点が、第1の実施形態に係るバリスタ内蔵多層基板100とは異なる。

このような構成にすることにより、LTCC基板内に占める拡散防止層の体積が減り、誘電体層の優れた電気的特性を得るための回路設計が容易になるという効果を得ることができる。

この構成により多層基板300に接続された集積回路に、ノイズ等により異常高電圧（高電流）が発生した場合には、第1および第2貫通電極24、26および第1および第2内部電極20、22を経由してバリスタ層15に電流が流れ、半導体チップ等の保護対象のデバイスにはほとんど電流が流れず、これらデバイスを保護することができる。

また、第3の実施形態においても、バリスタ層15と、第1および第2誘電体層10、18との間には、それぞれ第1および第2拡散防止層12、16が配置されており、バリスタ内蔵多層基板300を得る際に、焼結により、バリスタ層15から他の層へのBiの拡散を抑制し、バリスタ内蔵多層基板300は、高い非線形定数を有することができる。

[0070] (第4の実施形態)

以下に、第4の実施形態に係るバリスタ内蔵多層基板400について、他の実施形態と異なる部分を中心に説明する。第4の実施形態に係るバリスタ内蔵多層基板400の各要素について、特段の説明の無いものについては、他の実施形態の対応する要素と同じ構成を有してもよい。

[0071] 図4Aは、第4の実施形態に係るバリスタ内蔵多層基板400を示す斜視図であり、図4Bは、図4AのI-Vb-I-Vb断面を示す、断面図である。

図4Bに示すように、第4の実施形態にかかるバリスタ内蔵多層基板400は、第1内部電極20および第2内部電極22の両方が、バリスタ層15の2つの主面のうちの同じ主面に配置されている点が、第3の実施形態に係るバリスタ内蔵多層基板300とは異なる。

このような構成にすることにより、バリスタ素子の厚さを薄くすることができるという効果を得ることができる。

また、このように、バリスタ層15の1つの主面にのみ、第1内部電極20および第2内部電極22の両方を配置しても、多層基板400に接続された集積回路に、ノイズ等により異常高電圧（高電流）が発生した場合には、第1および第2貫通電極24、26および第1および第2内部電極20、22を経由してバリスタ層15に電流が流れ、半導体チップ等の保護対象のデバイスにはほとんど電流が流れず、これらデバイスを保護することができる。

また、第4の実施形態においても、バリスタ層15と、第1および第2誘電体層10、18との間には、それぞれ第1および第2拡散防止層12、16が配置されており、バリスタ内蔵多層基板400を得る際に、焼結により、バリスタ層15から他の層へのBiの拡散を抑制し、バリスタ内蔵多層基板400は、高い非線形定数を有することができる。

[0072] 2. 特性

(1) バリスタ特性

上述したような組成を有する本発明のバリスタ内蔵多層基板は、上述した

ように、バリスタ層単体の時と同等の優れたバリスタ特性を有する。そこで、本発明のバリスタ内蔵多層基板が有するバリスタ特性について以下に説明する。

主なバリスタ特性として、電流－電圧特性、絶縁抵抗および非線形抵抗が知られている。

[0073] ・電流－電圧特性

バリスタ素子に電圧を印加した際、抵抗値に応じた電流が流れる。このとき測定された電流値 (A) を電流断面積 (cm^2) で除した値を電流値 (A/cm^2) とし、測定された電圧 (V) を電極間距離 (mm) で除した値を電圧 (V/mm) とする。

図5の(a)および(b)は、本発明の第1の実施形態に係る多層基板100における電流断面積 S_1 および電極間距離 D_1 を説明する図である。図5の(a)は、図1Aの**I b**－**I b**断面を示す断面図であり、図5の(b)は、図5の(a)の**V b**－**V b**断面を示す断面図である。図5の(b)においては、説明を容易にするため、第1拡散防止層12を省略し、かつ第2内部電極22を点線により示している。

図5の(a)に示すように、第1内部電極20と第2内部電極22とが、それぞれバリスタ層15の異なる主面に対向して設けられている場合は、電流断面積は、第1および第2内部電極に対し、積層基板の積層方向から見た時に重なりあう面積(図5の(b)に示す S_1)であり、電極間距離は、第1内部電極20と第2内部電極22との間の最短距離(図5の(a)に示す D_1)である。

なお、図5の(a)および(b)は、例示的に第1の実施形態に係る多層基板100における電流断面積 S_1 および電極間距離 D_1 の規定の仕方について説明しているが、本規定は第1の実施形態に限定されない。すなわち、図5の(a)に示すように、バリスタ層の異なる主面に対向して複数の電極が設けられている多層基板であれば、電流断面積 S_1 および電極間距離 D_1 を上記と同様に規定することができる。例えば、第3の実施形態に係る多層

基板 300 においても上記と同様に規定することができる。

[0074] 図 6 の (a) ~ (c) は、本発明の第 2 の実施形態に係る多層基板 200 における電流断面積 S_2 および電極間距離 D_2 を説明する図である。図 6 の (a) は、図 2 A の I-I' 断面を示す断面図であり、図 6 の (b) は、図 6 の (a) の V-V' 断面を示す断面図である。図 6 の (c) は、図 6 の (b) の W-W' 断面を示す断面図である。なお、図 6 の (b) は、説明を容易にするために、第 1 拡散防止層 12 を省略して示している。

図 6 の (a) に示すように、第 1 内部電極 20 と第 2 内部電極 22 とが、バリスタ層 15 の同一主面に設けられている場合は、電流断面積は、バリスタ層 15 の厚みと第 1 内部電極の幅の長さとを乗じて得られる面積 (図 6 の (c) に示す S_2) であり、電極間距離は、第 1 内部電極 20 と第 2 内部電極 22 との間の最短距離 (図 6 の (b) に示す D_2) である。

なお、図 6 の (a)、(b) および (c) は、例示的に第 2 の実施形態に係る多層基板 200 における電流断面積 S_2 および電極間距離 D_2 の規定の仕方について説明しているが、本規定は第 2 の実施形態に限定されない。すなわち、図 6 の (a) に示すように、バリスタ層の同一の主面に複数の電極が設けられている多層基板であれば、電流断面積 S_2 および電極間距離 D_2 を上記と同様に規定することができる。例えば、第 4 の実施形態に係る多層基板 400 においても上記と同様に規定することができる。

[0075] ・絶縁抵抗率

絶縁抵抗率 ($\Omega \cdot \text{cm}$) は、電流断面積 1 cm^2 のバリスタ素子に、端子間電圧 25 V/mm を印加した時の抵抗率を意味する。または、同等の値として電圧 (V/mm) を電流値 (A/cm^2) で除して 10 を乗じた値としてもよい。絶縁抵抗率が低いと、多くの電流が流れ、リーク電流を生ずることとなる。このため、素子では、 $10 \text{ M}\Omega$ 以上の絶縁抵抗を有することが目安とされている。そして、この $10 \text{ M}\Omega$ を確実に達成できるように、より高い抵抗率を有している場合、設計の自由度が高く好ましい。

[0076] ・非線形定数

非線形定数として、電流－電圧特性を両対数軸で表記した際に、電流値が $1 \text{ mA} / \text{cm}^2$ となる点の接線の傾きを非線形定数とした。接線の傾きの算出方法は、電流値が $1 \text{ mA} / \text{cm}^2$ となる電圧値 V_1 (V / mm) に対して、 $V_1 + 0.05 V_1$ となる範囲の測定点2点と、 $V_1 - 0.05 V_1$ となる範囲の測定点2点の、合計4点に対して最小二乗法を適用し、得られた傾きを接線の傾きとした。

[0077] 非線形定数が高いほど、異常電流に対して、応答制御が正確であり好ましいとされている。希土類元素を含有する酸化亜鉛系バリスタ用焼結体の多くが、その非線形定数が20以上であるため、20以上であることが1つの目安となる。本発明に係るバリスタ用焼結体では、例えば20以上、さらには25以上の非線形定数を得ることができる。

[0078] (2) 空孔率

また、上述したように、本発明のバリスタ内蔵多層基板は、バリスタ層の Si の組成が $0.01 \sim 0.3 \text{ mol} \%$ であるときに、バリスタ層の空孔率が低減し、バリスタ内蔵多層基板の絶縁性能をより向上することができる。バリスタ内蔵多層基板では、バリスタ層の空孔率が低いほど、焼成後のバリスタ内蔵多層基板の絶縁性能が向上し、好ましいとされている。バリスタ層の空孔率が20%以下であれば、空孔率が低減しているといえ、絶縁性能がより向上していると言える。そこで、本発明のバリスタ内蔵多層基板のバリスタ層の空孔率について、以下に説明する。

[0079] バリスタ層の空孔率とは、バリスタ層の単位体積あたりの空孔の体積の割合を百分率で表したものである。本発明において、バリスタ層の空孔率は、次のようにして求める。測定対象とするバリスタ内蔵多層基板が有するバリスタ層を機械加工により切断し、断面を研磨した後、研磨面から空孔率を測定する視野をランダムに5つ選択し、走査型電子顕微鏡によって観察する。それぞれの視野に対して、視野内における空孔部分の面積割合を算出する。算出方法は、観察像中の空孔とそれ以外の部分を二値化し、空孔の面積割合

を求める。二値化する方法の例としては、観察像を紙面に印刷し空孔部のみを黒く塗りつぶした後スキャナで読み込み、市販の画像処理ソフトを用いた画像処理によって求める。このような市販の画像処理ソフトとして、例えばScandium (OLYMPUS社製)を用いる。このようにして求めた、5つの視野における空孔部分の面積割合の平均値を、バリスタ層の空孔率(%)とする。

[0080] 3. バリスタ内蔵多層基板の製造方法

次に、上述したバリスタ内蔵多層基板の製造方法を説明する。

バリスタ内蔵多層基板の製造方法には、粉末シートを使用して製造する方法と、粉末ペーストを使用して製造する方法の2種類の方法がある。

[0081] 3-1. 粉末シートを使用してバリスタ内蔵多層基板を製造する方法

以下に示すように、本実施形態に係る製造方法は、(1)バリスタ層粉シートを作製する工程、(2)拡散防止層粉シートを作製する工程、(3)誘電体層粉シートを作製する工程、(4)バリスタ層粉シート、拡散防止層粉シートおよび誘電体層粉シートを積層して焼成する工程を含む。

[0082] (1) バリスタ層粉シートを作製する工程

焼結後にバリスタ層となる、バリスタ層粉シートの作製方法について説明する。

[0083] まず、以下の組成を有する混合原料(混合粉末)を準備する。混合原料の組成は、少なくとも、酸化ビスマスをビスマス換算で0.3~4.0mol%、および酸化ケイ素をシリコン換算で0.01~2.0mol%含み、コバルト換算で0.1~2.5mol%の酸化コバルト、クロム換算で0.1~2.5mol%の酸化クロムおよびマンガン換算で0.1~5.0mol%酸化マンガンから選ばれる1種以上を含み、残りを酸化亜鉛とする。バリスタ層の原料組成は、バリスタ層から拡散防止層や誘電体層への元素拡散や拡散防止層や誘電体層からバリスタ層への元素拡散を見越して設定されるため、焼成後のバリスタ層の組成と異なってもよい。

なお、混合原料(混合粉末)の組成という場合、混合を促進するため、ま

たは混合した混合粉末をスラリー状に保持するために用い、そのほとんどが焼成工程において蒸発してしまう、例えばエタノールおよびPVB（ポリビニルブチラル）等の分散媒ならびに、シート成型時の形状の維持のために用いる、例えばフタル酸ジオクチルのような可塑剤を含まない。

同様の趣旨から、混合原料（混合粉末）の組成という場合、混合原料をシート状等の所望の形状にするために用い、そのほとんどが焼成工程において蒸発してしまう、有機溶剤、可塑剤、バインダ、およびこれらより得たビヒクルを含まない。

[0084] 混合原料は、例えば、上記酸化物の素原料（必要に応じて添加する上述の添加剤を含む）を上記組成となるように秤量後、これらの素原料を混合することで得ることができる。

[0085] また、混合原料は、Siを $\text{Bi}_4\text{Si}_3\text{O}_{12}$ の化合物の状態で、残りの元素をそれぞれの酸化物の素原料の状態で、上記組成となるように秤量後、これらを混合することで得てもよい。上述のように、Siを酸化ケイ素の状態で添加した場合、焼成時に上述した ZnO 、 Zn-Bi-Si-M 酸化物および Zn-Si-M 酸化物の他に、 $3\sim 10\mu\text{m}$ 程度の粒径の Zn_2SiO_4 が、バリスタ層に生成することがある。バリスタ層に生成する Zn_2SiO_4 の粒径がこの程度の範囲であれば、焼成後のバリスタ内蔵多層基板は上述した優れたバリスタ特性を有することができるが、 Zn_2SiO_4 の粒径をより小さくすることで、焼成後のバリスタ層をより緻密化でき、バリスタ内蔵多層基板の絶縁性能をより向上させることができる。本発明者らは、上述のように、Siを $\text{Bi}_4\text{Si}_3\text{O}_{12}$ 化合物の状態で添加することによって、焼成時に生成する Zn_2SiO_4 の粒径を $1\mu\text{m}$ 以下程度に抑制できることを見出した。これにより、バリスタ層の空孔率がより低減されるので、バリスタ層をより緻密化することができ、焼成後のバリスタ内蔵多層基板の絶縁性能をより向上することができる。

なお、Siを $\text{Bi}_4\text{Si}_3\text{O}_{12}$ の化合物の状態で添加すると、Biも $\text{Bi}_4\text{Si}_3\text{O}_{12}$ の割合で添加されるため、Biに関しては、組成の狙い値から Bi_4

Si_3O_{12} によって供給されるBi量を差し引いた量を、Bi酸化物(Bi_2O_3)の状態に添加してもよい。また、この場合、バリスタ層全体の組成のうち、Siの組成を0.01~0.3mol%、好ましくは、0.01~0.1mol%、さらに好ましくは0.01~0.05mol%とすることによって、焼成後のバリスタ層をさらに緻密にすることができ、焼成後のバリスタ内蔵多層基板の絶縁性能をより向上することができるので、好ましい。

[0086] Siを $\text{Bi}_4\text{Si}_3\text{O}_{12}$ の化合物の状態に添加する場合、ビスマス・シリコン酸化化合物($\text{Bi}_4\text{Si}_3\text{O}_{12}$)は、以下のように作製してもよい。

酸化ビスマス(Bi_2O_3)と酸化シリコン(SiO_2)の混合原料(混合粉末)を準備する。混合原料の組成が $\text{Bi}_4\text{Si}_3\text{O}_{12}$ となるように、酸化ビスマスおよび酸化シリコンを秤量し混合する。混合は、水溶媒のボールミルで20時間混合してもよい。混合が終了した後、スラリーを回収し乾燥することで混合原料が得られる。得られた混合粉を大気中で700~800℃で熱処理することで、 $\text{Bi}_4\text{Si}_3\text{O}_{12}$ を主相とする化合物を得ることができる。熱処理で得られた粉をあらかじめボールミルで粉砕し、粒子径を小さくしておいてもよい。このようにすることで、バリスタ層粉シートを作製する際の素原料混合時に、ビスマス・シリコン酸化化合物が十分に粉砕されているので、最終的に得られる焼結体の組成の偏析を抑制することができる。

[0087] 混合には、湿式および乾式を問わず既知の各種の方法を用いてよい。混合の方法として、ボールミルを用いることを例示できる。例えば、ボールミル容器中にエタノールのような分散媒と、ジルコニアボールのようなボールとともに秤量した素原料とを投入してボールミル混合を行って混合原料を得てよい。

[0088] 得られた混合原料を、エタノール等の有機分散媒または無機分散媒に分散させ、スラリー(スラリー状の混合原料、ペースト)を得る。得られたスラリーを、既知のシート成型方法、例えば、シート成型機を用いたドクターブレード法等により成型し、バリスタ層粉シートを得る。

[0089] (2) 拡散防止層粉シートを作製する工程

焼結後に拡散防止層となる、拡散防止層粉シートの作製方法について説明する。

[0090] まず、 Zn_2SiO_4 と Bi_2O_3 と SiO_2 を以下の組成式(1)で表される関係を満たすように秤量し、これらを混合する。

組成式： $Zn_2SiO_4 + xBi_2O_3 + ySiO_2$ ($0.06 \leq x \leq 1.30$ 、 $0.50 \leq y \leq 2.00$) (1)

上記組成式(1)は拡散防止層を作製する場合の狙い組成であり、焼成後の拡散防止層組成はバリスタ層や誘電体層やAg電極に由来する元素が各層からの拡散により含まれたり、拡散防止層から各元素が各層に拡散することによって、狙い組成と異なってもよい。

混合の方法として、ボールミルを用いることを例示できる。例えば、ボールミル容器中にエタノールのような分散媒と、ジルコニアボールのようなボールとともに秤量した素原料とを投入してボールミル混合を行って混合原料を得てよい。

[0091] 得られた、 Zn_2SiO_4 と SiO_2 の混合粉を、 $1100^{\circ}C \sim 1300^{\circ}C$ で熱処理(仮焼き)を行い、仮焼き粉を得る。この仮焼き粉に、ビスマス酸化物を、 Bi_2O_3 の状態で添加して、混合する。混合の方法としては、例えばボールミルを用いてもよい。

混合により得られた混合原料を、エタノール等の有機分散媒または無機分散媒に分散させ、スラリー(スラリー状の混合原料、ペースト)を得る。得られたスラリーに対して、PVB等を添加して溶媒の部分的な蒸発を行い、スラリーの粘度を約 $3 Pa \cdot s$ とした後に、既知のシート成型方法、例えば、シート成型機を用いたドクターブレード法等により成型し、拡散防止層粉シートを得る。

[0092] (3) 誘電体層粉シートを作製する工程

焼結後に誘電体層となる、誘電体層粉シートの作製方法について説明する。

[0093] まず、得ようとする誘電体層と同じ組成を有する混合原料(混合粉末)を

準備する。混合原料は、例えば、酸化アルミニウム、酸化ケイ素、炭酸ストロンチウム、酸化チタン、酸化ビスマス、酸化銅、酸化マンガン、炭酸ナトリウム、および炭酸カリウムのような酸化物等の素原料（必要に応じて添加する上述の添加剤を含む）を、得ようとする誘電体層の組成と同じなるように秤量後、これらの素原料を混合することで得ることができる。誘電体層の原料組成は、誘電体層から拡散防止層やバリスタ層への元素拡散や拡散防止層やバリスタ層から誘電体層への元素拡散を見越して設定されてもよい。

[0094] 混合には、湿式および乾式を問わず既知の各種の方法を用いてよい。混合の方法として、ボールミルを用いることを例示できる。例えば、ボールミル容器中にエタノールのような分散媒と、ジルコニアボールのようなボールとともに秤量した素原料とを投入してボールミル混合を行って混合原料を得てよい。

[0095] 得られた混合原料を、600～800℃で仮焼きし、得られた仮焼き粉をエタノール等の有機分散媒または無機分散媒に分散させ、スラリー（スラリー状の混合原料、ペースト）を得る。得られたスラリーを、既知のシート成型方法、例えば、シート成型機を用いたドクターブレード法等により成型し、誘電体粉シートを得る。

[0096] （４）多層基板の製造工程

（第１の実施形態に係る多層基板の製造工程）

次に、多層基板の製造工程を説明する。以下において、本発明の第１の実施形態に係るバリスタ内蔵多層基板１００の製造工程を、例示的に説明する。当該製造工程は、他の実施形態に係るバリスタ内蔵多層基板の製造工程においても、用いることができる。

[0097] 図７Ａの（ａ）～（ｃ）は、焼成前誘電体層１０（１８）の製造方法を示す斜視図である。まず、焼成前誘電体層１０（１８）を作製する。

図７Ａの（ａ）に示すように、焼成により誘電体層となる誘電体層粉シート３０（３８）を準備する。誘電体層粉シート３０（３８）は、例えば、前述した（３）の方法により得られたものを用いる。

次に図 7 A の (b) に示すように、誘電体層粉シート 30 (38) に貫通孔 40 (41) を、例えばレーザー等により形成する。

次に、図 7 A の (c) に示すように、誘電体層粉シート 30 (38) の貫通孔 40 (41) に銀電極ペーストを充填し、乾燥させることにより、焼成後に貫通電極 24 (26) となる電極層ペースト 24 (26) を形成する。貫通孔 40 (41) への銀ペーストの充填には、例えば、スクリーン印刷法を用いてよい。

これにより焼成前誘電体層 10 (18) を得ることができる。焼成前誘電体層は同じものを 2 つ、すなわち、焼成前誘電体層 10 と焼成前誘電体層 18 を作製する。

[0098] 次に、焼成前拡散防止層 12 (16) を形成する。図 7 B の (d) ~ (g) は、焼成前拡散防止層 12 (16) の製造方法を示す斜視図である。

図 7 B の (d) に示すように、焼成により拡散防止層となる拡散防止層粉シート 32 (36) を準備する。拡散防止層粉シート 32 (36) は、例えば、前述した (2) の方法により得られたものを用いる。

次に、図 7 B の (e) に示すように、拡散防止層粉シート 32 (36) に第 1 貫通孔 40 (41) を、例えばレーザーにより形成する。

次に、図 7 B の (f) に示すように、拡散防止層粉シート 32 (36) の貫通孔 40 (41) に銀電極ペーストを充填し、乾燥させることにより、焼成後に貫通電極 24 (26) となる電極層ペースト 24 (26) を形成する。貫通孔 40 (41) への銀ペーストの充填には、例えば、スクリーン印刷法を用いてよい。

次に、図 7 B の (g) に示すように、電極ペースト 24 (26) と重なるように、焼成後に内部電極 20 (22) となる電極層ペースト 20 (22) を形成する。電極層ペースト 20 (22) は、スクリーン印刷法を用いてよい。

これにより、焼成前拡散防止層 12 (16) を得ることができる。焼成前拡散防止層は同じものを 2 つ、すなわち、焼成前拡散防止層 12 と焼成前拡

散防止層 1 6 を作製する。

[0099] 次に、焼成前絶縁層 1 4 を形成する。図 7 C の (h) および (i) は、焼成前絶縁層 1 4 の製造方法を示す斜視図である。

図 7 C の (h) に示すように、焼成により絶縁層となる誘電体層粉シート 3 4 を準備する。誘電体層粉シート 3 4 は、例えば、前述した (3) の方法により得られたものを用いる。次に図 7 C の (i) に示すように、誘電体層粉シート 3 4 にバリスタ用貫通孔 4 2 を、例えば金型を用いて形成する。

これにより、焼成前絶縁層 1 4 を得ることができる。

[0100] 次に、焼成前バリスタ層 1 5 を形成する。図 7 C の (j) および (k) は、焼成前バリスタ層 1 5 の製造方法を示す斜視図である。

図 7 C の (j) に示すように、焼成によりバリスタ層となるバリスタ層粉シート 3 5 を準備する。バリスタ層粉シート 3 5 は、例えば、前述した (1) の方法により得られたものを用いる。

次に図 7 C の (k) に示すように、焼成前絶縁層 1 4 が有するバリスタ用貫通孔 4 2 と略同一形状を有するように、バリスタ層粉シート 3 5 を打ち抜く。

これにより、焼成前バリスタ層 1 5 を得ることができる。

[0101] 図 7 D の (l) は、得られた各層を積層する工程を示す図である。

下から順に、焼成前誘電体層 1 8 と、電極層ペースト 2 2 が上面側となり、かつ焼成前拡散防止層 1 6 に設けられた第 2 貫通孔 4 1 と、焼成前誘電体層 1 8 に設けられた第 2 貫通孔 4 1 とが重なるように配置された焼成前拡散防止層 1 6 と、焼成前拡散防止層 1 6 の上面に設けられた電極層ペースト 2 2 とバリスタ用貫通孔 4 2 とが重なるように配置された焼成前絶縁層 1 4 と、焼成前絶縁層 1 4 のバリスタ用貫通孔 4 2 と重なり、かつ焼成前拡散防止層 1 6 の電極層ペースト 2 2 と重なるように配置された焼成前バリスタ層 1 5 と、電極層ペースト 2 0 が下面側となり、かつ焼成前バリスタ層 1 5 と電極層ペースト 2 0 とが重なるように配置された焼成前拡散防止層 1 2 と、焼成前拡散防止層 1 2 に設けられた第 1 貫通孔 4 0 と焼成前誘電体層 1 0 に設

けられた第1貫通孔40とが重なるように配置された焼成前誘電体層10と、を整列して配置する。

この状態でプレスすることで、複合積層体を得ることができる。

[0102] 得られた複合積層体を850～950℃の温度範囲で焼成する。これにより、バリスタ内蔵多層基板100を得ることができる。

[0103] (第2の実施形態に係る多層基板の製造工程)

以下に、本発明の第2の実施形態に係るバリスタ内蔵多層基板200の製造工程を、例示的に説明する。当該製造工程は、他の実施形態に係るバリスタ内蔵多層基板の製造工程においても、用いることができる。

[0104] 図8Aの(a)～(c)は、焼成前誘電体層10(18)の製造方法を示す斜視図である。まず、焼成前誘電体層10(18)を作製する。

図8Aの(a)に示すように、焼成により誘電体層となる誘電体層粉シート30(38)を準備する。誘電体層粉シートは同じものを2つ、すなわち、誘電体層粉シート30と誘電体層粉シート38を用意する。誘電体層粉シート30(38)は、例えば、前述した(3)の方法により得られたものを用いる。誘電体層粉シート38はそのまま焼成前誘電体層18とし、誘電体層粉シート30を用いて以下のようにして焼成前誘電体層10を作製する。

誘電体用粉シート30に対して、図8Aの(b)に示すように、第1貫通孔40および第2貫通孔41を、例えばレーザー等により形成する。

次に、図8Aの(c)に示すように、第1貫通孔40および第2貫通孔41に銀電極ペーストを充填し、乾燥させる。これにより、焼成後にそれぞれ第1貫通電極24および第2貫通電極26となる、電極層ペースト24および26を形成する。第1貫通孔40、第2貫通孔41への銀ペーストの充填には、例えば、スクリーン印刷法を用いてよい。

これにより焼成前誘電体層10を得ることができる。

[0105] 次に、焼成前拡散防止層12(16)を形成する。図8Bの(d)～(g)は、焼成前拡散防止層12(16)の製造方法を示す斜視図である。

図8Bの(d)に示すように、焼成により拡散防止層となる拡散防止層粉

シート 3 2 (3 6) を準備する。拡散防止層用粉シートは同じものを 2 つ、すなわち、拡散防止層用粉シート 3 2 と拡散防止層用粉シート 3 6 を用意する。拡散防止層粉シート 3 2 (3 6) は、例えば、前述した (2) の方法により得られたものを用いる。拡散防止層粉シート 3 6 はそのまま焼成前拡散防止層 1 6 とし、拡散防止層粉シート 3 2 を用いて以下のようにして焼成前拡散防止層 1 2 を作製する。

図 8 B の (e) に示すように、拡散防止層粉シート 3 2 に第 1 貫通孔 4 0 および第 2 貫通孔 4 1 を、例えばレーザーにより形成する。

次に、図 8 B の (f) に示すように、拡散防止層粉シート 3 2 の第 1 貫通孔 4 0 および第 2 貫通孔 4 1 に銀電極ペーストを充填し、乾燥させる。これにより、焼成後にそれぞれ第 1 貫通電極 2 4 および第 2 貫通電極 2 6 となる電極層ペースト 2 4 および 2 6 を形成する。第 1 貫通孔 4 0 および第 2 貫通孔 4 1 への銀ペーストの充填には、例えば、スクリーン印刷法を用いてよい。

次に、図 8 B の (g) に示すように、電極層ペースト 2 4 および 2 6 と重なるように、焼成後にそれぞれ第 1 内部電極 2 0 および第 2 内部電極 2 2 となる電極層ペースト 2 0 および 2 2 を形成する。電極層ペースト 2 0 および 2 2 は、スクリーン印刷法を用いてよい。

これにより、焼成前拡散防止層 1 2 を得ることができる。

[0106] 次に、焼成前絶縁層 1 4 を形成する。図 8 C の (h) および (i) は、焼成前絶縁層 1 4 の製造方法を示す斜視図である。

図 8 C の (h) に示すように、焼成により絶縁層となる誘電体層粉シート 3 4 を準備する。誘電体層粉シート 3 4 は、例えば、前述した (3) の方法により得られたものを用いる。次に図 8 C の (i) に示すように、誘電体層粉シート 3 4 にバリスタ用貫通孔 4 2 を、例えば金型を用いて形成する。

これにより、焼成前絶縁層 1 4 を得ることができる。

[0107] 次に、焼成前バリスタ層 1 5 を形成する。図 8 C の (j) および (k) は、焼成前バリスタ層 1 5 の製造方法を示す斜視図である。

図 8 C の (j) に示すように、焼成によりバリスタ層となるバリスタ層粉シート 3 5 を準備する。バリスタ層粉シート 3 5 は、例えば、前述した (1) の方法により得られたものを用いる。

次に図 8 C の (k) に示すように、焼成前絶縁層 1 4 が有するバリスタ用貫通孔 4 2 と略同一形状を有するように、バリスタ層粉シート 3 5 を打ち抜く。

これにより、焼成前バリスタ層 1 5 を得ることができる。

[0108] 図 8 D の (l) は、得られた各層を積層する工程を示す図である。

下から順に、

焼成前誘電体層 1 0 と、電極層ペースト 2 0、2 2 が上面側となり、かつ焼成前拡散防止層 1 2 に設けられた第 1 貫通孔 4 0 および第 2 貫通孔 4 1 と、焼成前誘電体層 1 0 に設けられた第 1 貫通孔 4 0 および第 2 貫通孔 4 1 とがそれぞれ重なるように配置された焼成前拡散防止層 1 2 と、焼成前拡散防止層 1 2 の上面に設けられた電極層ペースト 2 0、2 2 と、バリスタ用貫通孔 4 2 とが重なるように配置された焼成前絶縁層 1 4 と、焼成前絶縁層 1 4 に設けられたバリスタ用貫通孔 4 2 と重なり、かつ焼成前拡散防止層 1 2 の電極層ペースト 2 0、2 2 と重なるように配置された焼成前バリスタ層 1 5 と、焼成前拡散防止層 1 6 と、焼成前誘電体層 1 8 と、を整列して配置する。

この状態でプレスすることで、複合積層体を得ることができる。

[0109] 得られた複合積層体を 8 5 0 ~ 9 5 0 ° C の温度範囲で焼成する。これにより、第 2 の実施形態に係るバリスタ内蔵多層基板 2 0 0 を得ることができる。

[0110] 3 - 2. 粉末ペーストを使用して、バリスタ内蔵多層基板を製造する方法

以下に示すように、本実施形態に係る製造方法は、(1) バリスタ層粉ペーストを作製する工程、(2) 拡散防止層粉ペーストを作製する工程、(3) 誘電体層粉シートを作製する工程、(4) バリスタ層粉ペースト、拡散防止層粉ペーストおよび誘電体層粉シートを積層して焼成する工程を含む。

[0111] (1) バリスタ層粉ペーストを作製する工程

バリスタ層粉ペーストを作成する工程を説明する。

まず、以下の組成を有する混合原料（混合粉末）を準備する。混合原料の組成は、少なくとも酸化ビスマスをビスマス換算で0.3～4.0mol%、および酸化ケイ素をシリコン換算で0.01～2.0mol%含み、コバルト換算で0.1～2.5mol%の酸化コバルト、クロム換算で0.1～2.5mol%の酸化クロムおよびマンガン換算で0.1～5.0mol%酸化マンガンから選ばれる1種以上を含み、残りを酸化亜鉛とする。バリスタ層の原料組成は、バリスタ層から拡散防止層や誘電体層への元素拡散や拡散防止層や誘電体層からバリスタ層への元素拡散を見越して設定されるため、焼成後のバリスタ層の組成と異なってもよい。

[0112] 混合原料は、例えば、上記酸化物の素原料（必要に応じて添加する上述の添加剤を含む）を上記組成となるように秤量後、これらの素原料を混合することで得ることができる。

[0113] また、混合原料は、Siを $\text{Bi}_4\text{Si}_3\text{O}_{12}$ の化合物の状態で、残りの元素をそれぞれの酸化物の素原料の状態で、上記組成となるように秤量後、これらを混合することで得てもよい。上述のように、Siを酸化ケイ素の状態で添加した場合、焼成時に上述したZnO、Zn-Bi-Si-M酸化物およびZn-Si-M酸化物の他に、3～10 μm 程度の粒径の Zn_2SiO_4 が、バリスタ層に生成することがある。バリスタ層に生成する Zn_2SiO_4 の粒径がこの程度の範囲であれば、焼成後のバリスタ内蔵多層基板は上述した優れたバリスタ特性を有することができるが、 Zn_2SiO_4 の粒径をより小さくすることで、焼成後のバリスタ層をより緻密化でき、バリスタ内蔵多層基板の絶縁性能をより向上させることができる。上述のように、本発明者らは、Siを $\text{Bi}_4\text{Si}_3\text{O}_{12}$ 化合物の状態で添加することによって、焼成時に生成する Zn_2SiO_4 の粒径を1 μm 以下程度に抑制出来ることを見出した。これにより、バリスタ層の空孔率がより低減されるので、バリスタ層をより緻密化することができ、焼成後のバリスタ内蔵多層基板の絶縁性能をより向上することができる。

なお、Siを $\text{Bi}_4\text{Si}_3\text{O}_{12}$ の化合物の状態で添加すると、Biも $\text{Bi}_4\text{Si}_3\text{O}_{12}$ の割合で添加されるため、Biに関しては、組成の狙い値から $\text{Bi}_4\text{Si}_3\text{O}_{12}$ によって供給されるBi量を差し引いた量を、Bi酸化物(Bi_2O_3)の状態で添加してもよい。また、この場合、バリスタ層全体の組成のうち、Siの組成を0.01~0.3mol%、好ましくは、0.01~0.1mol%、さらに好ましくは0.01~0.05mol%とすることによって、焼成後のバリスタ層をさらに緻密にすることができ、焼成後のバリスタ内蔵多層基板の絶縁性能をより向上することができるので、好ましい。

[0114] Siを $\text{Bi}_4\text{Si}_3\text{O}_{12}$ の化合物の状態で添加する場合、ビスマス・シリコン酸化化合物($\text{Bi}_4\text{Si}_3\text{O}_{12}$)は、以下のように作製してもよい。

酸化ビスマス(Bi_2O_3)と酸化シリコン(SiO_2)の混合原料(混合粉末)を準備する。混合原料の組成が $\text{Bi}_4\text{Si}_3\text{O}_{12}$ となるように、酸化ビスマスおよび酸化シリコンを秤量し混合する。混合は、水溶媒のボールミルで20時間混合してもよい。混合が終了した後、スラリーを回収し乾燥することで混合原料が得られる。得られた混合粉を大気中で700~800℃で熱処理することで、 $\text{Bi}_4\text{Si}_3\text{O}_{12}$ を主相とする化合物を得ることができる。熱処理で得られた粉をあらかじめボールミルで粉砕し、粒子径を小さくしておいてもよい。このようにすることで、バリスタ層粉ペーストを作製する際の素原料混合時に、ビスマス・シリコン酸化化合物が十分に粉砕されているので、最終的に得られる焼結体の組成の偏析を抑制することができる。

[0115] 混合には、湿式および乾式を問わず既知の各種の方法を用いてよい。混合の方法として、ボールミルを用いることを例示できる。例えば、ボールミル容器中に水のような分散媒と、ジルコニアボールのようなボールとともに秤量した素原料とを投入してボールミル混合を行ってスラリー状の混合原料を得てよい。

[0116] 得られたスラリー混合原料を乾燥させ、得られた粉を粉砕する。粉砕して得られた粉と、例えばビヒクルを配合して混練することによりバリスタ層粉ペーストを得る。

[0117] (2) 拡散防止層粉ペーストを作製する工程

まず、 Zn_2SiO_4 と Bi_2O_3 と SiO_2 を以下の組成式(2)で表される関係を満たすように秤量し、これらを混合する。

組成式： $Zn_2SiO_4 + xBi_2O_3 + ySiO_2$ ($0.06 \leq x \leq 1.30$ 、 $0.50 \leq y \leq 2.00$) (2)

上記組成式(2)は拡散防止層を作製する場合の狙い組成であり、焼成後の拡散防止層組成はバリスタ層や誘電体層やAg電極に由来する元素が各層からの拡散により含まれたり、拡散防止層から各元素が各層に拡散することによって、狙い組成と異なってもよい。

混合の方法として、ボールミルを用いることを例示できる。例えば、ボールミル容器中にエタノールのような分散媒と、ジルコニアボールのようなボールとともに秤量した素原料とを投入してボールミル混合を行って混合原料を得てよい。

[0118] 得られた、 Zn_2SiO_4 と SiO_2 の混合粉を、 $1100^{\circ}C \sim 1300^{\circ}C$ で熱処理(仮焼き)を行い、仮焼き粉を得る。この仮焼き粉に、ビスマス酸化物を、 Bi_2O_3 の状態で添加して、混合する。混合の方法としては、例えばボールミルを用いてもよい。例えば、ボールミル容器中に水のような分散媒と、ジルコニアボールのようなボールとともに秤量した素原料とを投入してボールミル混合を行ってスラリー状の混合原料を得てよい。

得られたスラリー混合原料を乾燥させ、得られた粉を粉砕する。粉砕して得られた粉と、例えば、ビヒクルを配合して混練することにより拡散防止層粉ペーストを得る。

[0119] (3) 誘電体層粉シートを作製する工程

得ようとする誘電体層と実質的に同じ組成を有する混合原料(混合粉末)を準備する。

[0120] 混合原料は、例えば、酸化アルミニウム、酸化ケイ素、炭酸ストロンチウム、酸化チタン、酸化ビスマス、酸化銅、酸化マンガン、炭酸ナトリウム、および炭酸カリウムのような酸化物等の素原料(必要に応じて添加する上述

の添加剤を含む)を、得ようとする誘電体層の組成と同じなるように秤量後、これらの素原料を混合することで得ることができる。誘電体層の原料組成は、誘電体層から拡散防止層やバリスタ層への元素拡散や拡散防止層やバリスタ層から誘電体層への元素拡散を見越して設定されてもよい。

[0121] 混合には、湿式および乾式を問わず既知の各種の方法を用いてよい。混合の方法として、ボールミルを用いることを例示できる。例えば、ボールミル容器中にエタノールのような分散媒と、ジルコニアボールのようなボールとともに秤量した素原料とを投入してボールミル混合を行って混合原料を得てよい。

[0122] 得られた混合原料を、600～800℃で仮焼きし、得られた仮焼き粉をエタノール等の有機分散媒または無機分散媒に分散させ、スラリー（スラリー状の混合原料、ペースト）を得る。得られたスラリーを、既知のシート成型方法、例えば、シート成型機を用いたドクターブレード法等により成型し、誘電体粉シートを得る。

[0123] (4) 多層基板の製造工程

(第3の実施形態に係る多層基板の製造工程)

次に、多層基板の製造工程を説明する。以下において、本発明の第3の実施形態に係るバリスタ内蔵多層基板300の製造工程を、例示的に説明する。当該製造工程は、他の実施形態に係るバリスタ内蔵多層基板の製造工程においても、用いることができる。

[0124] 図9Aの(a)～(c)は、焼成前誘電体層10(18)の製造方法を示す斜視図である。

図9Aの(a)に示すように、焼成により誘電体層となる誘電体層粉シート30(38)を準備する。誘電体層粉シート30(38)は、例えば、前述した(3)の方法により得られたものを用いる。次に図9Aの(b)に示すように、誘電体層粉シート30(38)に貫通孔40(41)を、例えばレーザー等により形成する。

次に、図9Aの(c)に示すように、誘電体層粉シート30(38)の貫

通孔 40 (41) に銀電極ペーストを充填し、乾燥させることにより、焼成後に貫通電極 24 (26) となる電極層ペースト 24 (26) を形成する。貫通孔 40 (41) への銀ペーストの充填には、例えば、スクリーン印刷法を用いてよい。

これにより焼成前誘電体層 10 (18) を得ることができる。焼成前誘電体層は同じものを 2 つ、すなわち、焼成前誘電体層 10 と焼成前誘電体層 18 を作製する。

[0125] 図 9 B の (d) ~ (f) は、積層体 150 および積層体 160 の製造方法を示す図である。積層体 150 は、焼結後に第 1 誘電体層 10 および第 1 拡散防止層 12 を構成するものである。積層体 160 は、焼結後にバリスタ層 15、第 2 誘電体層 18 および第 2 拡散防止層 16 を構成するものである。

[0126] 図 9 B の (d) に示すように、前工程で得られた焼成前誘電体層 10 (18) となる誘電体層粉シート 30 (38) に、貫通電極 24 (26) と重ならないように、拡散防止層粉ペースト 32 (36) を積層 (塗布) する。拡散防止層粉ペースト 32 (36) の積層には、例えば、スクリーン印刷法を用いてもよい。

次に、図 9 B の (e) に示すように、貫通電極 24 (26) および積層した拡散防止層粉ペースト 32 (36) と重なるように、電極層ペースト 20 (22) を形成 (塗布) する。電極層ペースト 20 (22) の形成は、例えば、スクリーン印刷法を用いてもよい。

これにより、積層体 150 を得ることができる。積層体 150 は 2 つ作製する。

[0127] 次に、図 9 B の (f) に示すように、得られた積層体 150 の 1 つに対して、拡散防止層粉ペースト 36 および電極層ペースト 22 の上に、拡散防止層粉ペースト 36 からはみ出さないように、バリスタ層粉ペースト 35 を積層 (塗布) する。バリスタ層粉ペースト 35 の積層には、例えば、スクリーン印刷法を用いてもよい。これにより、積層体 160 を得ることができる。

[0128] 次に、焼成前絶縁層 14 を形成する。図 9 C の (g) および (h) は、焼

成前絶縁層 1 4 の製造方法を示す斜視図である。

- [0129] 図 9 C の (g) に示すように、焼成により絶縁層となる誘電体層粉シート 3 4 を準備する。誘電体層粉シート 3 4 は、例えば、前述した (3) の工程により得られたものを用いる。次に、図 9 C の (h) に示すように、誘電体層粉シート 3 4 にバリスタ用貫通孔 4 2 を、例えば金型を用いて形成する。

これにより、焼成前絶縁層 1 4 を得ることができる。

- [0130] 図 9 C の (i) は、得られた各層を積層する工程を示す図である。

図 9 C の (i) を用いて、積層体を得るためのプレス工程を説明する。

下から順に、バリスタ層粉ペースト 3 5 が上面側になるように配置された積層体 1 6 0 と、バリスタ用貫通孔 4 2 が、積層体 1 6 0 のバリスタ層粉ペースト 3 5 と重ならないように配置された焼成前絶縁層 1 4 と、拡散防止層粉ペースト 3 2 が下面側になり、積層体 1 5 0 が有する電極層ペースト 2 0 と、積層体 1 6 0 が有する焼成前バリスタ層 1 5 とが重なるように配置された積層体 1 5 0 とを、整列して配置する。

この状態でプレスすることで、複合積層体を得ることができる。

なお、プレス工程により、積層体 1 5 0、1 6 0 および焼成前絶縁層 1 4 が変形し、拡散防止層粉ペースト 3 2、3 6 は、積層体 1 5 0、1 6 0 および焼成前絶縁層 1 4 によって完全に覆われる。

- [0131] 得られた複合積層体を 8 5 0 ~ 9 5 0 ° C の温度範囲で焼成する。これにより、多層基板 3 0 0 を得ることができる。

- [0132] 本実施形態に係る、ペーストを用いて多層基板を作製する方法により、拡散防止層が、上下面および側面の全てを絶縁層に覆われた多層基板を製造することができる。これにより、L T C C 基板内に占める拡散防止層の体積が減り、誘電体層の優れた電気的特性を得るための回路設計が容易になるという効果を得ることができる。

- [0133] (第 4 の実施形態に係る多層基板の製造工程)

次に、多層基板の製造工程を説明する。以下において、本発明の第 4 の実施形態に係るバリスタ内蔵多層基板 4 0 0 の製造工程を、例示的に説明する

。当該製造工程は、他の実施形態に係るバリスタ内蔵多層基板の製造工程においても、用いることができる。

[0134] 図10Aの(a)～(c)、図10Bの(d)～(f)は、積層体170、180の製造方法を示す斜視図である。

図10Aの(a)に示すように、焼成により誘電体層となる誘電体層粉シート30を準備する。誘電体層粉シート30は、例えば、前述した(3)の方法により得られたものを用いる。次に図10Aの(b)に示すように、誘電体層粉シート30に第1貫通孔40および第2貫通孔41を、例えばレーザー等により形成する。

次に、図10Aの(c)に示すように、誘電体層粉シート30の第1貫通孔40および第2貫通孔41に銀電極ペーストを充填し、乾燥させる。これにより、焼成後にそれぞれ第1貫通電極24および第2貫通電極26となる電極層ペースト24および26を形成する。第1貫通孔40および第2貫通孔41への銀ペーストの充填には、例えば、スクリーン印刷法を用いてよい。

[0135] 次に、図10Bの(d)に示すように、前工程で得られた誘電体層粉シート30に、電極層ペースト24および26と重ならないように、拡散防止層粉ペースト32を積層(塗布)する。拡散防止層粉ペースト32の積層には、例えば、スクリーン印刷法を用いてもよい。このようにして、積層体170を得ることができる。

[0136] 次に、得られた積層体170に対して、図10Bの(e)に示すように、電極層ペースト20、22を形成(塗布)する。電極層ペースト20、22は、電極層ペースト24、26および積層した拡散防止層粉ペースト32と重なるように、形成される。電極層ペースト20、22の形成には、例えば、スクリーン印刷法を用いてもよい。

[0137] 次に、図10Bの(f)に示すように、拡散防止層粉ペースト32および電極層ペースト20、22と重なるように、かつ拡散防止層粉ペースト32からはみ出さないように、バリスタ層粉ペースト35を積層(塗布)する。

バリスタ層粉ペースト35の積層には、例えば、スクリーン印刷法を用いてもよい。これにより、積層体180を得ることができる。

[0138] 次に、焼成前絶縁層14を形成する。図10Cの(g)および(h)は、焼成前絶縁層14の製造方法を示す斜視図である。

[0139] 図10Cの(g)に示すように、焼成により絶縁層となる誘電体層粉シート34を準備する。誘電体層粉シート34は、例えば、前述した(3)の工程により得られたものを用いる。次に、図10Cの(h)に示すように、誘電体層粉シート34にバリスタ用貫通孔42を、例えば金型を用いて形成する。

これにより、焼成前絶縁層14を得ることができる。

[0140] 図10Cの(i)、(j)は、積層体190の製造方法を示す斜視図である。図10Cの(i)に示すように、焼成により誘電体層となる誘電体層粉シート38を準備する。誘電体層粉シート38は、例えば、前述した(3)の方法により得られたものを用いる。次に図10Cの(j)に示すように、前工程で得られた誘電体層粉シート38に、拡散防止層粉ペースト36を積層(塗布)する。拡散防止層粉ペースト36の積層には、例えば、スクリーン印刷法を用いてもよい。このようにして、積層体190を得ることができる。拡散防止層粉ペースト36を積層(塗布)する位置は最後に積層した際に所望の積層体となるよう考慮した位置としてよい。

[0141] 図10Dの(k)は、得られた各層を積層する工程を示す図である。

図10Dの(k)を用いて、積層体を得るためのプレス工程を説明する。

下から順に、バリスタ層粉ペースト35が上面側になるように配置された積層体180と、バリスタ用貫通孔42が、積層体180のバリスタ層粉ペースト35と重ならないように配置された焼成前絶縁層14と、拡散防止層粉ペースト36が下面側になり、かつ上面視して、積層体180が有するバリスタ層粉ペースト35が積層体190が有する拡散防止層粉ペースト36からはみ出ないように配置された積層体190とを、整列して配置する。

この状態でプレスすることで、複合積層体を得ることができる。

なお、プレス工程により、積層体 190、180 および焼成前絶縁層 14 が変形し、拡散防止層粉ペースト 32、36 は、積層体 190、180 および焼成前絶縁層 14 によって完全に覆われる。

[0142] 得られた複合積層体を 850～950℃の温度範囲で焼成する。これにより、多層基板 400 を得ることができる。

実施例

[0143] ・実施例 1

1-1. バリスタ層粉シート作製

表 1 に示す組成となるように、 ZnO 、 Bi_2O_3 、 Co_3O_4 、 Mn_3O_4 、 Cr_2O_3 、 SiO_2 を秤量し、ボールミル容器中にエタノール、ジルコニアボールとともに投入して、100rpm で 20 時間ボールミル混合した。なお、本実施例における組成は金属元素換算の mol% で示している。すなわち、それぞれの酸化物が含有する酸素原子を考慮せず、酸素と結びついている金属原子のみを考慮して、モル比率を算出し求めたものであり、表 1 では、 Zn 、 Bi 、 Si 、 Co 、 Mn 、 Cr のそれぞれの金属元素の mol% を示している。

[0144] 得られた混合原料を取り出して乾燥後、エタノール、PVB および可塑剤と混合してスラリー状の混合原料を作製した。このとき、スラリーに占める PVB の含有率は 10 重量% とした。

このスラリー状の混合原料を用い、ドクターブレード法により成型し、バリスタ層粉シートを作製した。

[0145] 1-2. 拡散防止層粉シートの作製

表 1 に示す組成となるように、素原料である ZnO 、 SiO_2 を秤量し、ボールミル容器中に水、ジルコニアボールとともに投入して、100rpm で 20 時間ボールミル混合した。

得られた混合原料を取り出して乾燥後、得られた粉を 1200℃ で 2 時間、大気中で仮焼きした。得られた仮焼き粉に、 Bi_2O_3 を加えた。

得られた粉を、ボールミル容器中にエタノールおよびブタノールの混合液

をジルコニアボールとともに加え、100rpmで20時間ボールミルで混合した。

[0146] 得られた混合原料を取り出して乾燥後、PVBおよび可塑剤を添加して、混合原料中の溶媒の、部分的な蒸発をおこなった。その後、スラリーの粘度が約3Pa・sになった後に、ドクターブレード法により成型し、拡散防止層粉シートを作製した。スラリーの粘度は、スラリーの粘度は、Brookfield社製回転粘度測定器（高粘度用）に同社製スピンドルSC4-21を適用し温度20℃にて回転数6rpmの時の粘度を測定した。

[0147] 1-3. 誘電体層粉シートの作製

Al₂O₃粉末、SiO₂粉末、SrCO₃粉末、TiO₂粉末、Bi₂O₃粉末、CuO粉末、MnO₂粉末、Na₂CO₃粉末、及びK₂CO₃粉末を秤量し、ボールミル容器中に水、ジルコニアボールとともに投入して、100rpmで20時間ボールミル混合して、混合原料を得た。得られた混合原料に、PVAを、混合原料の乾燥重量に対して1質量%の割合で添加した後、スプレードライヤーで乾燥し、平均粒径が約0.1mmであり顆粒状の乾燥粉を得た。

得られた顆粒粉を、連続炉内で、最高温度800℃で2時間仮焼きし、Al₂O₃結晶及びTiO₂結晶を含有するケイ酸塩系ガラスからなる仮焼粉を得た。

仮焼粉の組成は、酸化物換算で34mol%のAl₂O₃、51mol%のSiO₂、11mol%のSrO、2.5mol%のTiO₂から成る複合酸化物100mol%に対し添加物が外割で0.4mol%のBi₂O₃、1.4mol%のNa₂O、0.5mol%のK₂O、0.3mol%のCuO、0.2mol%のMnO₂及び0.7mol%のZrO₂であった。

この仮焼粉を、エタノールおよびブタノールの混合溶媒に分散させて、ボールミルで平均粒径1.0μmとなるまで粉砕した。

得られたスラリーに、バインダとしてのPVBおよび可塑剤としてのブチルフタリルブチルグリコレートを、仮焼粉100質量%に対して、それぞれ

15質量%および7.5質量%の割合で分散させて添加し、スラリーを得た。

減圧下で脱泡及び溶媒の部分的な蒸発を行って、スラリーの粘度を約10 Pa・sにした後、ドクターブレード法でシート成形し、約80 μmの乾燥厚さを有する、誘電体層粉シートを得た。

[表1]

	No	拡散防止層構成(x,yの値)			拡散防止層構成(金属元素換算)			バリスタ層構成					
		Zn ₂ SiO ₄	y(SiO ₂)	x(Bi ₂ O ₃)	Zn	Si	Bi	Zn	Bi	Si	Co	Mn	Cr
比較例	1	—	—	—	—	—	—	bal.	1.0	0.0	0.5	0.5	0.5
比較例	2	1	0.0	0.15	60.6	30.3	9.1	bal.	1.0	0.5	0.5	0.5	0.5
比較例	3	1	0.0	0.30	55.6	27.8	16.7	bal.	1.0	0.5	0.5	0.5	0.5
比較例	4	1	0.0	0.36	53.8	26.9	19.4	bal.	1.0	0.5	0.5	0.5	0.5
実施例	5	1	0.5	0.15	52.6	39.5	7.9	bal.	1.0	0.5	0.5	0.5	0.5
実施例	6	1	0.5	0.33	48.1	36.1	15.9	bal.	1.0	0.5	0.5	0.5	0.5
実施例	7	1	0.5	0.40	46.5	34.9	18.6	bal.	1.0	0.5	0.5	0.5	0.5
比較例	8	1	0.9	0.01	51.0	48.5	0.5	bal.	1.0	0.5	0.5	0.5	0.5
実施例	9	1	0.9	0.06	49.8	47.3	3.0	bal.	1.0	0.5	0.5	0.5	0.5
実施例	10	1	0.9	0.09	49.0	46.6	4.4	bal.	1.0	0.5	0.5	0.5	0.5
実施例	11	1	0.9	0.30	44.4	42.2	13.3	bal.	1.0	0.5	0.5	0.5	0.5
実施例	12	1	0.9	0.60	39.2	37.3	23.5	bal.	1.0	0.5	0.5	0.5	0.5
実施例	13	1	0.9	0.72	37.5	35.6	27.0	bal.	1.0	0.5	0.5	0.5	0.5
実施例	14	1	2.0	0.65	31.7	47.6	20.6	bal.	1.0	0.5	0.5	0.5	0.5
実施例	15	1	2.0	1.30	26.3	39.5	34.2	bal.	1.0	0.5	0.5	0.5	0.5
比較例	16	1	2.0	1.50	25.0	37.5	37.5	bal.	1.0	0.5	0.5	0.5	0.5
比較例	17	1	0.9	0.09	49.0	46.6	4.4	bal.	1.0	0.0	0.5	0.5	0.5
実施例	18	1	0.9	0.09	49.0	46.6	4.4	bal.	1.0	0.1	0.5	0.5	0.5
実施例	19	1	0.9	0.09	49.0	46.6	4.4	bal.	1.0	0.2	0.5	0.5	0.5
実施例	20	1	0.9	0.09	49.0	46.6	4.4	bal.	1.0	0.3	0.5	0.5	0.5
実施例	21	1	0.9	0.09	49.0	46.6	4.4	bal.	1.0	0.75	0.5	0.5	0.5
実施例	22	1	0.9	0.09	49.0	46.6	4.4	bal.	1.0	2.0	0.5	0.5	0.5
比較例	23	1	0.9	0.09	49.0	46.6	4.4	bal.	1.0	2.5	0.5	0.5	0.5
実施例	24	1	0.9	0.09	49.0	46.6	4.4	bal.	0.3	0.5	0.5	0.5	0.5
実施例	25	1	0.9	0.09	49.0	46.6	4.4	bal.	3.0	0.5	0.5	0.5	0.5
実施例	26	1	0.9	0.09	49.0	46.6	4.4	bal.	4.0	0.5	0.5	0.5	0.5
実施例	27	1	0.9	0.09	49.0	46.6	4.4	bal.	3.0	0.5	2.0	0.0	0.0
実施例	28	1	0.9	0.09	49.0	46.6	4.4	bal.	3.0	0.5	0.0	2.0	0.0
実施例	29	1	0.9	0.09	49.0	46.6	4.4	bal.	3.0	0.5	0.2	0.1	0.1
実施例	30	1	0.9	0.09	49.0	46.6	4.4	bal.	3.0	0.5	2.0	2.0	2.0

[0148] 得られたバリスタ層粉シート、拡散防止層粉シートおよび誘電体層粉シートを用いて、図7A～図7Dおよび上述した段落0097～0101に示す手順により積層し、85℃で20 MPaで10分間荷重を加えた。このようにして得られた混合原料シート積層体を、昇温速度200℃/hで昇温し、900℃で2時間焼成して、バリスタ内蔵多層基板を得た。

[0149] 1-4. 組成の分析

得られたサンプル1～30について、バリスタ層、拡散防止層および誘電

体層についての組成を、以下の手順で分析した。

得られたバリスタ内蔵多層基板のサンプルを、外周刃切断機を用いて切断し、得られた切断片を樹脂埋めした。得られた樹脂埋めサンプルから、図1Bでしめすような構造体の断面観察像が得られる部分を狙って、クロスセクションポリッシャー（イオンポリッシャー）で断面研磨した。このようにすることで、砥粒を用いた研磨では延びてしまう電極構造を乱すことなく観察することが可能となった。

研磨面をFE-SEMで観察し、測定したい部分を狙って、FE-SEMに付属のEDX（エネルギー分散型X線分光）装置にて分析した。

分析は $10\mu\text{m} \times 10\mu\text{m}$ 以上の矩形面積に電子線を照射して得られたX線スペクトルを用いて解析を行った。

層中の特定の組織を分析する際は、ビーム径 $1\mu\text{m}$ 以下で照射して得られるX線スペクトルを用いて解析を行った。含まれる結晶構造物は、X線回折法で判定した。

実施例であるサンプルNo. 5、9、14、15、18、22、24および26～30について、得られたバリスタ層の組成を表2、得られた拡散防止層の組成を表3に示す。

得られた誘電体層組成は、全てのサンプルにおいて同じ値であるため、代表として、実施例であるサンプルNo. 5の誘電体層の組成を分析した結果を表4に示す。

[表2]

No	バリスタ層(mol%)					
	Si	Bi	Cr	Mn	Co	Zn
5	0.6	0.9	0.5	0.5	0.4	bal
9	0.5	0.7	0.5	0.4	0.5	bal
14	0.4	0.7	0.5	0.4	0.5	bal
15	0.5	0.8	0.6	0.5	0.5	bal
18	0.1	1.1	0.5	0.4	0.5	bal
22	2.0	1.0	0.6	0.4	0.6	bal
24	0.5	0.3	0.6	0.5	0.5	bal
26	0.4	4.0	0.5	0.5	0.5	bal
27	0.5	2.9	—	—	2.0	bal
28	0.5	3.0	—	2.0	—	bal
29	0.4	3.0	0.2	0.1	0.2	bal
30	0.5	3.1	2.0	1.9	2.0	bal

[表3]

No	拡散防止層(mol%)							
	Si	Bi	Cr	Mn	Co	Al	Ag	Zn
5	35.0	14.4	0.4	0.4	0.2	1.1	0.5	bal
9	52.9	1.5	0.3	0.4	0.2	0.4	0.8	bal
14	55.0	13.0	0.4	0.3	0.3	0.7	0.3	bal
15	26.6	35.0	0.4	0.3	0.3	2.0	2.0	bal
18	50.0	4.5	0.3	0.2	0.2	0.8	0.4	bal
22	51.1	4.5	0.2	0.2	0.3	0.5	0.6	bal
24	50.5	4.6	0.3	0.2	0.3	0.4	0.3	bal
26	49.5	4.4	0.4	0.1	0.3	0.5	0.3	bal
27	49.8	4.5	—	—	1.0	0.6	0.5	bal
28	49.0	4.0	—	1.0	—	0.2	0.8	bal
29	50.2	4.7	0.1	0.1	0.1	0.4	0.2	bal
30	45.0	4.5	1.0	1.0	0.9	0.2	0.1	bal

[表4]

No	誘電体層(mol%)										
	Na	Al	Si	Sr	Bi	Ag	Ti	Mn	Cu	K	Zr
5	2.4	49.7	34.3	6.7	0.5	1.4	2.5	0.4	0.5	0.7	1.1

[0150] 1～5. バリスタ特性の測定

バリスタ内蔵多層基板のサンプルNo. 1～30に対して、アドバンテスト社製絶縁抵抗計R8340を用いて、電極間に流れる電流を、電圧を掃引しながら測定した。例としてサンプル10の測定結果を図11に示す。また、この測定結果からバリスタ特性（絶縁抵抗値、非線形定数、バリスタ電圧）を求めた。絶縁抵抗値は、電圧（V/mm）を電流値（A/cm²）で除し

て10を乗じた値である。非線形定数は、電流－電圧特性を両対数軸で表記した際に、電流値が 1 mA/cm^2 となる点の接線の傾きとした。接線の傾きの算出方法は、電流値が 1 mA/cm^2 となる電圧値 V_1 (V/mm) に対して、 $V_1 + 0.05V_1$ となる範囲の測定点2点と、 $V_1 - 0.05V_1$ となる範囲の測定点2点の、合計4点に対して最小二乗法を適用し、得られた傾きを接線の傾きとした。

このようにして得られたサンプル1～30についての、絶縁抵抗率および非線形定数の値を、表5に示す。

[0151] [表5]

	No	絶縁抵抗($\Omega \cdot \text{cm}$)	非線形定数
比較例	1	5×10^8	7
比較例	2	4×10^9	10
比較例	3	9×10^9	11
比較例	4	1×10^9	8
実施例	5	2×10^{11}	20
実施例	6	4×10^{10}	22
実施例	7	1×10^{10}	20
比較例	8	2×10^{10}	15
実施例	9	4×10^{10}	20
実施例	10	2×10^{11}	27
実施例	11	4×10^{10}	22
実施例	12	2×10^{10}	25
実施例	13	4×10^{10}	23
実施例	14	6×10^{11}	23
実施例	15	2×10^{11}	24
比較例	16	1×10^{10}	19
比較例	17	2×10^{10}	15
実施例	18	4×10^{11}	23
実施例	19	2×10^{10}	20
実施例	20	2×10^{11}	20
実施例	21	1×10^{10}	23
実施例	22	2×10^{10}	20
比較例	23	2×10^{10}	14
実施例	24	4×10^{11}	22
実施例	25	2×10^{10}	24
実施例	26	2×10^{11}	20
実施例	27	7×10^{10}	25
実施例	28	2×10^{10}	22
実施例	29	2×10^{10}	23
実施例	30	1×10^{10}	21

[0152] 比較例N o. 1のサンプルでは、非線形定数が7と低くなった。これは、拡散防止層が無い場合、バリスタ中のBiが拡散したためであると考えられる。

比較例N o. 2、3および4のサンプルでは、非線形定数が低下していた。これは、拡散防止層中のSiO₂量がゼロであり、焼結時に拡散防止層中にBi-Si酸化物が形成されず、バリスタ層中のBiが絶縁体層へ拡散したためであると考えられる。

比較例N o. 8のサンプルは、非線形定数が低下していた。これは、拡散防止層中のBi₂O₃量が0.01と量が少なかったため、十分なBi-Si酸化物が形成されず、またバリスタ層中のBiが絶縁体層へ拡散したためであると考えられる。

比較例N o. 16のサンプルは、非線形定数が19と低くなった。これは、拡散防止層中のBi₂O₃量が1.5であったため、Bi量が多すぎた結果、絶縁体層へ拡散したためであると考えられる。

実施例N o. 5～7および9～15のサンプルの結果から、拡散防止層における適切なSiO₂量は、0.5～2.0、適切なBi₂O₃の量は0.15～1.3であると言える。

[0153] 比較例N o. 17のサンプルは、非線形定数が低下していた。これは、バリスタ層中のSiO₂量がゼロであったため、Zn-Bi-Si-M酸化物が形成されず、バリスタ層中のBiが絶縁体層へ拡散したためであると考えられる。

比較例N o. 23のサンプルは、非線形定数が低下していた。これは、バリスタ層中のSiO₂量が2.5であったため、Zn-Bi-Si-M酸化物が過剰に形成され、バリスタ層の緻密化が阻害されたためであると考えられる。

実施例N o. 10、18～22のサンプルの結果から、バリスタ層の適切なSi量は、0.1～2.0であると言える。

[0154] 実施例N o. 5、9、14、15、18、22、24、26～30のサン

プルの、拡散防止層の組成分析結果を表3に示した。

拡散防止層は、 Zn_2SiO_4 を主な構成物とする $Zn-Si$ 酸化物と、 $Bi-Si$ 酸化物とが主な構成物であるセラミックス組成物からなり、 Si が26.6～55.0mol%、 Bi が1.5～35.0mol%、 Al が0～2.0mol%、 Ag が0～2.0mol%、 Cr が0～1.0mol%、 Mn が0～1.0mol%、 Co が0～1.0mol%含み、残部が Zn であることを特徴とするセラミックス組成物からなることが分かった。

[0155] 拡散防止層の分析結果が狙い組成に対して異なっており、これはバリスタ層や絶縁層からの元素拡散のためと推測している。具体的には拡散防止層の作製工程において Al 、 Ag 、 Cr 、 Mn 、 Co を故意に添加することがないにも関わらず、焼成後に検出されたことから Al は絶縁層から、 Ag は電極から、 Cr 、 Mn 、 Co はバリスタ層から Ag 電極を介して拡散してきたと推測している。またバリスタ層中の Bi 量が狙い組成に対して減少していることから、バリスタ層中の Bi_2O_3 の一部は拡散防止層中に移動していると推測される。これらの要因によって拡散防止層の組成が狙い組成に対して分析結果の値がずれていると考えている。

[0156] 拡散防止層の Zn_2SiO_4 を主な構成物とする $Zn-Si$ 酸化物と、 $Bi-Si$ 酸化物に着目した組成分析を詳細に行った結果、 Zn_2SiO_4 を主な構成物とする $Zn-Si$ 酸化物は Si が30～40mol%、 Bi が0～2.0mol%、 Al が0～1.0mol%、 Ag が0～1.0mol%、 Cr が0～0.4mol%、 Mn が0～0.4mol%、 Co が0～0.4mol%含み、残部が Zn であることを特徴とし、 $Bi-Si$ 化合物は Si が30.0～70.0mol%、 Bi が5.0～30.0mol%、 Al が0～8.0mol%、 Ag が0～15.0mol%、 Cr が0～0.6mol%、 Mn が0～0.6mol%、 Co が0～0.6mol%含むことを特徴とするセラミックス組成物であることが分かった。

[0157] 拡散防止層中の $Bi-Si$ 化合物に Ag や Al を多く含んでいることから焼成時の拡散現象は拡散防止層中の $Bi-Si$ 化合物を介して起こっている

と推測され、このような元素拡散が各層の密着を良好にしていると推測している。

[0158] バリスタ層は主相がZnOであり、そのZnO粒子の粒界または粒界三重点にZn-Bi-Si-M酸化物（MはCo、Mn、Crのいずれか一つ以上）またはZn-Si-M酸化物（MはCo、Mn、Crのいずれか一つ以上）もしくは両方の酸化物が存在しており、金属元素換算でSiが0.1～2.0mol%、Biが0.3～4.0mol%、Crが2.0mol%以下、Mnが2.0mol%以下、Coが2.0mol%以下、残部がZnであることを特徴とするセラミックスであることが分かった。

[0159] 実施例No. 5のサンプルのように、拡散防止層の設置とバリスタ層へのSi添加を併せた時にバリスタ層中にZn-Bi-Si-M酸化物（MはCo、Mn、Crのいずれか一つ以上）とZn-Si-M酸化物（MはCo、Mn、Crのいずれか一つ以上）が形成されていた。バリスタ層中のZn-Bi-Si-M酸化物またはZn-Si-M酸化物に着目して分析した結果、Zn-Bi-Si-M酸化物は金属元素換算でSiが0.5～4.0mol%、Biが50.0～70.0mol%、Crが0.1～8.0mol%、Mnが0.2～3.0mol%、Coが0.2～3.0mol%、残部がZnであることを特徴とし、Zn-Si-M酸化物はSiが28.0～40.0mol%、Biが1.0mol%以下、Crが0～1.0mol%、Mnが0.1～1.5mol%、Coが0～2.4mol%以下、残部がZnであることを特徴とするセラミックスであることが分かった。

[0160] 拡散防止層の設置とバリスタ層へのSi添加を併せた時にバリスタ層中にZn-Bi-Si-M酸化物が形成されていた。これはBiとSiが焼成時に反応することでBiがバリスタ層外に拡散することを防いだ結果、形成されたと考えている。拡散防止層が必須である要因としてBiとSiが反応する温度とBiの供給源であるBi₂O₃の融点が近いことが挙げられる。拡散防止層が無い場合、BiがSiと反応する前にBi₂O₃が液化してバリスタ層外の絶縁層へ拡散してしまったと推測している。そこでBiを多く含む拡

散防止層を設けることで拡散速度を遅くし、バリスタ層の外へ拡散する前に Si と反応させることが可能となり、実施例のような特性が得られるバリスタ組織になったと推測している。また Zn-Si-M 酸化物は Bi と反応しなかった Si が Zn と反応して形成していると考えている。

[0161] ・実施例 2

2-1. バリスタ層粉シート作製

表 6 に示す組成となるように、ZnO、Bi₂O₃、Co₃O₄、Mn₃O₄、Cr₂O₃、Bi₄Si₃O₁₂ を秤量し、ボールミル容器中にエタノール、ジルコニアボールとともに投入して、100rpm で 20 時間ボールミル混合した。Bi₄Si₃O₁₂ は、Bi₂O₃ および SiO₂ を、Bi と Si が Bi₄Si₃O₁₂ 組成の割合となるように秤量混合し、ボールミル容器中にエタノール、ジルコニアボールとともに投入して、100rpm で 20 時間ボールミル混合し、乾燥して得られた混合粉を大気中 700℃ で熱処理することによって作製した。Bi₄Si₃O₁₂ の添加によって足りない量の Bi は、Bi₂O₃ を添加することで調整した。なお、本実施例における組成は、金属元素換算の mol % で示している。すなわち、それぞれの酸化物が含有する酸素原子を考慮せず、酸素と結びついている金属原子のみを考慮して、モル比率を算出し求めたものであり、表 6 では、Zn、Bi、Si、Co、Mn、Cr のそれぞれの金属元素の mol % を示している。

[0162] 得られた混合原料を取り出して乾燥後、エタノール、PVB および可塑剤と混合してスラリー状の混合原料を作製した。このとき、スラリーに占める PVB の含有率は 10 重量% とした。

このスラリー状の混合原料を用い、ドクターブレード法により成型し、バリスタ層粉シートを作製した。

[0163] 2-2. 拡散防止層粉シートの作製

拡散防止層の組成を表 6 に示す組成とした他は実施例 1 と同様にして、拡散防止層粉シートを作製した。

[0164] 2-3. 誘電体層粉シートの作製

実施例 1 と同様にして、誘電体層粉シートを作製した。

[0165] [表6]

	No	拡散防止層構成(x,yの値)			拡散防止層構成(金属元素換算)			バリスタ層構成					
		Zn ₂ SiO ₄	y(SiO ₂)	x(Bi ₂ O ₃)	Zn	Si	Bi	Zn	Bi	Si	Co	Mn	Cr
実施例	31	1	0.9	0.09	48.5	46.5	4.4	bal.	1	0.01	0.5	0.5	0.5
実施例	32	1	0.9	0.09	49.0	46.6	4.3	bal.	1	0.02	0.5	0.5	0.5
実施例	33	1	0.9	0.09	49.0	46.5	4.4	bal.	1	0.05	0.5	0.5	0.5
実施例	34	1	0.9	0.09	49.0	46.6	4.4	bal.	1	0.5	0.5	0.5	0.5
実施例	35	1	0.9	0.09	49.0	46.6	4.4	bal.	1	0.3	0.5	0.5	0.5
実施例	36	1	0.9	0.09	49.0	46.6	4.4	bal.	1	0.1	0.5	0.5	0.5
実施例	37	1	0.9	0.09	49.0	46.6	4.4	bal.	1	0.02	0.2	0.1	0.1
実施例	38	1	0.9	0.09	49.0	46.6	4.4	bal.	1	0.02	1	1	1
実施例	39	1	0.9	0.09	49.0	46.6	4.4	bal.	1	0.02	2	2	2
実施例	40	1	0.9	0.09	49.0	46.6	4.4	bal.	1	0.5	0.2	0.1	0.1
実施例	41	1	0.9	0.09	49.0	46.6	4.4	bal.	1	0.5	1	1	1
実施例	42	1	0.9	0.09	49.0	46.6	4.4	bal.	1	0.5	2	2	2
実施例	43	1	0.5	0.15	52.6	39.5	7.9	bal.	1	0.02	0.2	0.1	0.1
実施例	44	1	0.5	0.15	52.6	39.5	7.9	bal.	1	0.02	1	1	1
実施例	45	1	0.5	0.15	52.6	39.5	7.9	bal.	1	0.02	2	2	2
実施例	46	1	2	1.3	26.3	39.5	34.2	bal.	1	0.5	0.2	0.1	0.1
実施例	47	1	2	1.3	26.3	39.5	34.2	bal.	1	0.5	1	1	1
実施例	48	1	2	1.3	26.3	39.5	34.2	bal.	1	0.5	2	2	2

[0166] 得られたバリスタ層粉シート、拡散防止層粉シートおよび誘電体層粉シートを用いて、図 7 A～図 7 D および上述した段落 0097～0101 に示す手順により積層し、85℃で20MPaで10分間荷重を加えた。このようにして得られた混合原料シート積層体を、昇温速度200℃/hで昇温し、900℃で2時間焼成して、バリスタ内蔵多層基板を得た。

[0167] 2-4. バリスタ特性および空孔率の測定

得られたバリスタ内蔵多層基板のサンプルNo. 31～48に対して、アドバンテスト社製絶縁抵抗計R8340を用いて、電極間に流れる電流を、電圧を掃引しながら測定した。また、この測定結果からバリスタ特性（絶縁抵抗値、非線形定数、バリスタ電圧）を求めた。絶縁抵抗値は、電圧（V/mm）を電流値（A/cm²）で除して10を乗じた値である。非線形定数は、電流－電圧特性を両対数軸で表記した際に、電流値が1mA/cm²となる点の接線の傾きとした。接線の傾きの算出方法は、電流値が1mA/cm²となる電圧値V₁（V/mm）に対して、V₁+0.05V₁となる範囲の測定点2点と、V₁-0.05V₁となる範囲の測定点2点の、合計4点に対して最小二乗法を適用し、得られた傾きを接線の傾きとした。

このようにして得られたサンプルNo. 31～48についての、絶縁抵抗

率および非線形係数の値を、表 7 に示す。また、サンプル No. 31～48 の空孔率を求めた。空孔率は、バリスタ層を機械加工により切断し、断面を研磨した後、研磨面から測定する視野をランダムに 5 つ選択し、各視野を走査型電子顕微鏡によって観察し、それぞれの視野に対して、視野内における空孔部分の面積割合を算出した。具体的には、算出方法は、観察像を紙面に印刷し空孔部のみを黒く塗りつぶした後スキャナで読み込み、Scandium（OLYMPUS 社製）を用いた画像処理によって、観察像中の空孔とそれ以外の部分を二値化することにより、視野内の空孔部分の面積割合を求めた。5 つの視野における空孔部分の面積割合の平均値を求めて、バリスタ層の空孔率（％）とした。図 12 にサンプル 32 の断面写真を示す。

[0168] [表 7]

	No	絶縁抵抗 ($\Omega \cdot \text{cm}$)	非線形係数	空孔率 (%)
実施例	31	1×10^9	20	5
実施例	32	8×10^9	22	9
実施例	33	4×10^{10}	26	19
実施例	34	2×10^{11}	27	23
実施例	35	2×10^{11}	22	20
実施例	36	2×10^{10}	23	19
実施例	37	6×10^{11}	20	4
実施例	38	2×10^{10}	20	4
実施例	39	8×10^9	23	5
実施例	40	2×10^{11}	24	22
実施例	41	4×10^{11}	23	23
実施例	42	2×10^{11}	25	23
実施例	43	7×10^{10}	21	5
実施例	44	2×10^{11}	21	5
実施例	45	1×10^{10}	22	4
実施例	46	2×10^{10}	23	21
実施例	47	2×10^{11}	20	24
実施例	48	2×10^{11}	27	21

[0169] 表 7 の結果から、Si を $\text{Bi}_4\text{Si}_3\text{O}_{12}$ の形で添加し、Si の組成範囲を 0.01～0.3mol％とすることにより、非線形定数 20 以上、空孔率 20％以下の、緻密なバリスタ特性に優れたバリスタ層を有するバリスタ内蔵多層基板が得られたことがわかる。

[0170] 本出願は、出願日が 2015 年 3 月 31 日である日本国特許出願、特願第

2015-073187号および出願日が2015年12月10日である日本国特許出願、特願第2015-241198号を基礎出願とする優先権主張を伴い、特願第2015-073187号および特願第2015-241198号は参照することにより本明細書に取り込まれる。

符号の説明

- [0171] 10 : 第1誘電体層（焼成前は混合原料シート）
 12 : 第1拡散防止層（焼成前は混合原料シートまたはペースト）
 14 : バリスタ層含有絶縁体層（焼成前は混合原料シート）
 15 : バリスタ層（焼成前は混合原料シートまたはペースト）
 16 : 第2拡散防止層（焼成前は混合原料シートまたはペースト）
 18 : 第2誘電体層（焼成前は混合原料シート）
 20 : 第1内部電極（焼成前は電極層ペースト）
 22 : 第2内部電極（焼成前は電極層ペースト）
 24 : 第1貫通電極（焼成前は電極層ペースト）
 26 : 第2貫通電極（焼成前は電極層ペースト）
 30、38 : 誘電体層粉シート
 32、36 : 拡散防止層粉シートまたはペースト
 34 : 誘電体層粉シート
 35 : バリスタ層粉シートまたはペースト
 40 : 第1貫通孔
 41 : 第2貫通孔
 42 : バリスタ用貫通孔
 150、160、170、180、190 : 積層体
 100、200、300、400 : 多層基板
 D1、D2 : 電極間距離
 S1、S2 : 電流断面積

請求の範囲

[請求項1] 順に積層されている、第1誘電体層、第1拡散防止層、バリスタ層、第2拡散防止層および第2誘電体層と、前記バリスタ層のいずれかの主面にそれぞれ配置された第1内部電極および第2内部電極とを有し、

前記第1誘電体層および前記第2誘電体層は、ボイドが面積比率で5%未満であり、電気抵抗率が $10^{10}\Omega\cdot\text{cm}$ 以上であり、比誘電率が6～9であり、

前記第1拡散防止層および前記第2拡散防止層は、 Zn_2SiO_4 を主成分とするZn-Si酸化物と、Bi-Si酸化物とを含み、

前記バリスタ層は、主相がZnOであり、前記ZnOの粒界または粒界三重点にZn-Bi-Si-M酸化物（MはCo、Mn、Crのいずれか一つ以上）および/またはZn-Si-M酸化物（MはCo、Mn、Crのいずれか一つ以上）が存在していることを特徴とする、バリスタ内蔵多層基板。

[請求項2] 前記バリスタ層は、Siを含む金属元素全体を100mol%としたとき、

Znを90.0mol%以上、Siを0.01～2.0mol%およびBiを0.3～4.0mol%含み、0.1～2.0mol%のCr、0.1～4.0mol%のMnおよび0.1～2.0mol%のCoから選択されるいずれか1種以上を含むことを特徴とする、請求項1に記載のバリスタ内蔵多層基板。

[請求項3] 前記バリスタ層は、Siの組成が0.1～2.0mol%であることを特徴とする、請求項2に記載のバリスタ内蔵多層基板。

[請求項4] 前記バリスタ層は、Siの組成が0.01～0.3mol%であることを特徴とする、請求項2に記載のバリスタ内蔵多層基板。

[請求項5] 前記バリスタ層は、残部が不可避免的不純物であることを特徴とする、請求項2～4のいずれか1項に記載のバリスタ内蔵多層基板。

- [請求項6] 前記バリスタ層は、0.1～2.0mol%のScおよび0.1～4.0mol%のBから成る群から選択される少なくとも1つをさらに含むことを特徴とする請求項2～5のいずれか1項に記載のバリスタ内蔵多層基板。
- [請求項7] 前記バリスタ層は、アンチモン(Sb)、希土類元素および錫(Sn)のそれぞれの含有量が不純物レベル以下であることを特徴とする、請求項2～6のいずれか1項に記載のバリスタ内蔵多層基板。
- [請求項8] 前記第1拡散防止層および前記第2拡散防止層は、Siを含む金属元素全体を100mol%としたとき、
Znを30mol%以上、Siを26.6～55.0mol%、Biを1.5～35.0mol%含むことを特徴とする、請求項1～7のいずれか1項に記載のバリスタ内蔵多層基板。
- [請求項9] 前記第1誘電体層および前記第2誘電体層は、Al-Si-Sr酸化物を主成分とし、 $\text{SrAl}_2\text{Si}_2\text{O}_8$ 、 Al_2O_3 および TiO_2 を含むセラミックス組成物であることを特徴とする、請求項1～8のいずれか1項に記載のバリスタ内蔵多層基板。
- [請求項10] 前記第1誘電体層および前記第2誘電体層は、Siを含む金属元素全体を100mol%としたとき、
Alを23.6～63.5mol%、Siを24.2～60.0mol%、Srを5.1～26.8mol%、Tiを0.1～2.8mol%、Biを0.1～0.7mol%、Naを0.1～3.4mol%、Kを0～1.2mol%、Coを0～0.5mol%、Cuを0.1～0.7mol%、Mnを0.1～0.6mol%、Agを0.1～2.0mol%およびZrを0.4～1.7mol%含むセラミックス組成物であることを特徴とする、請求項1～9のいずれか1項に記載のバリスタ内蔵多層基板。
- [請求項11] 前記第1内部電極は、前記バリスタ層の一方の主面に配置され、前記第1誘電体層を貫通する第1貫通電極と電氣的に接続されており、

前記第2内部電極は、前記バリスタ層の他方の主面に配置され、前記第2誘電体層を貫通する第2貫通電極と電氣的に接続されている、請求項1～10のいずれか1項に記載のバリスタ内蔵多層基板。

[請求項12] 前記第1貫通電極は、前記第1誘電体層と前記第1拡散防止層とを貫通しており、前記第2貫通電極は、前記第2誘電体層と前記第2拡散防止層とを貫通している、請求項11に記載のバリスタ内蔵多層基板。

[請求項13] 前記第1内部電極および前記第2内部電極は、前記バリスタ層の1つの主面に離間して配置され、前記第1内部電極は、前記第1誘電体層を貫通する第1貫通電極と電氣的に接続され、前記第2内部電極は、前記第1誘電体層を貫通する第2貫通電極と電氣的に接続されている、請求項1～10のいずれか1項に記載のバリスタ内蔵多層基板。

[請求項14] 前記第1貫通電極および前記第2貫通電極は、前記第1誘電体層と前記第1拡散防止層とを貫通している、請求項13に記載のバリスタ内蔵多層基板。

[請求項15] 1) 酸化亜鉛と、酸化ビスマスと、酸化ケイ素と、酸化コバルト、酸化クロムおよび酸化マンガンから選択される1種以上とを混合して、酸化亜鉛を主成分とし、酸化ビスマスをビスマス換算で0.3～4.0mol%、および酸化ケイ素をシリコン換算で0.01～2.0mol%含み、コバルト換算で0.1～2.5mol%の酸化コバルト、クロム換算で0.1～2.5mol%の酸化クロムおよびマンガン換算で0.1～5.0mol%酸化マンガンから選ばれる1種以上を含む第1混合原料を得て、前記第1混合原料を含むバリスタ層粉シートを形成する工程と、

2) Zn_2SiO_4 と Bi_2O_3 と SiO_2 とを、モル比率で以下の組成式(1)を満たすように混合して、第2混合原料を得て、前記第2混合原料を含む拡散防止層粉シートを形成する工程と、



0、0.50 ≤ y ≤ 2.00) (1)

3) 少なくとも、酸化アルミニウムと、酸化ケイ素と、炭酸ストロンチウムと、酸化チタンと、酸化ビスマスと、酸化ナトリウムと、炭酸カリウムと、酸化銅と、酸化マンガンと、酸化銀と、酸化ジルコニウムとを混合して、Alを23.6～63.5mol%、Siを24.2～60.0mol%、Srを5.1～26.8mol%、Tiを0.1～2.8mol%、Biを0.1～0.7mol%、Naを0.1～3.4mol%、Kを0～1.2mol%、Cuを0.1～0.7mol%、Mnを0.1～0.6mol%、Agを0.1～2.0mol%およびZrを0.4～1.7mol%含む第3混合原料を得て、前記第3混合原料を含む誘電体層粉シートを形成する工程と、

4) 順に、前記誘電体層粉シート、前記拡散防止層粉シート、前記バリスタ層粉シート、前記拡散防止層粉シートおよび前記誘電体層粉シートを配置して、積層体を得る工程と、

5) 前記積層体を850℃～900℃で焼成する工程と、を含むことを特徴とするバリスタ内蔵多層基板の製造方法。

[請求項16]

1) 酸化亜鉛と、酸化ビスマスと、酸化ケイ素と、酸化コバルト、酸化クロムおよび酸化マンガンから選択される1種以上とを混合して、酸化亜鉛を主成分とし、酸化ビスマスをビスマス換算で0.3～4.0mol%、および酸化ケイ素をシリコン換算で0.01～2.0mol%含み、コバルト換算で0.1～2.5mol%の酸化コバルト、クロム換算で0.1～2.5mol%の酸化クロムおよびマンガン換算で0.1～5.0mol%酸化マンガンから選ばれる1種以上を含む第1混合原料を得て、前記第1混合原料を含むバリスタ層粉ペーストを形成する工程と、

2) Zn_2SiO_4 と Bi_2O_3 と SiO_2 とを、モル比率で以下の組成式(2)を満たすように混合して、第2混合原料を得て、前記第2混合原料を含む拡散防止層粉ペーストを形成する工程と、

$$\text{Zn}_2\text{SiO}_4 + x\text{Bi}_2\text{O}_3 + y\text{SiO}_2 \quad (0.06 \leq x \leq 1.30, 0.50 \leq y \leq 2.00) \quad (2)$$

3) 少なくとも、酸化アルミニウムと、酸化ケイ素と、炭酸ストロンチウムと、酸化チタンと、酸化ビスマスと、酸化ナトリウムと、炭酸カリウムと、酸化銅と、酸化マンガンと、酸化銀と、酸化ジルコニウムとを混合して、Alを23.6～63.5mol%、Siを24.2～60.0mol%、Srを5.1～26.8mol%、Tiを0.1～2.8mol%、Biを0.1～0.7mol%、Naを0.1～3.4mol%、Kを0～1.2mol%、Cuを0.1～0.7mol%、Mnを0.1～0.6mol%、Agを0.1～2.0mol%およびZrを0.4～1.7mol%含む第3混合原料を得て、前記第3混合原料を含む誘電体層粉シートを形成する工程と、

4) 順に、前記誘電体層粉シート、前記拡散防止層粉ペースト、前記バリスタ層粉ペースト、前記拡散防止層粉ペーストおよび前記誘電体層粉シートを配置して、積層体を得る工程と、

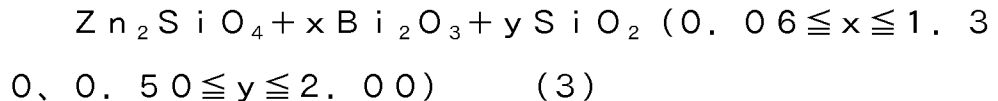
5) 前記積層体を850℃～900℃で焼成する工程と、を含むことを特徴とするバリスタ内蔵多層基板の製造方法。

[請求項17]

1) 酸化亜鉛と、ビスマス・シリコン酸化化合物と、酸化ビスマスと、酸化コバルト、酸化クロムおよび酸化マンガンから選択される1種以上とを混合して、酸化亜鉛を主成分とし、酸化ビスマスをビスマス換算で0.3～4.0mol%、および酸化ケイ素をシリコン換算で0.01～2.0mol%含み、コバルト換算で0.1～2.5mol%の酸化コバルト、クロム換算で0.1～2.5mol%の酸化クロムおよびマンガン換算で0.1～5.0mol%酸化マンガンから選ばれる1種以上を含む第1混合原料を得て、前記第1混合原料を含むバリスタ層粉シートを形成する工程と、

2) Zn_2SiO_4 と Bi_2O_3 と SiO_2 とを、モル比率で以下の組成式(3)を満たすように混合して、第2混合原料を得て、前記第2

混合原料を含む拡散防止層粉シートを形成する工程と、



3) 少なくとも、酸化アルミニウムと、酸化ケイ素と、炭酸ストロンチウムと、酸化チタンと、酸化ビスマスと、酸化ナトリウムと、炭酸カリウムと、酸化銅と、酸化マンガンと、酸化銀と、酸化ジルコニウムとを混合して、Alを23.6～63.5mol%、Siを24.2～60.0mol%、Srを5.1～26.8mol%、Tiを0.1～2.8mol%、Biを0.1～0.7mol%、Naを0.1～3.4mol%、Kを0～1.2mol%、Cuを0.1～0.7mol%、Mnを0.1～0.6mol%、Agを0.1～2.0mol%およびZrを0.4～1.7mol%含む第3混合原料を得て、前記第3混合原料を含む誘電体層粉シートを形成する工程と、

4) 順に、前記誘電体層粉シート、前記拡散防止層粉シート、前記バリスタ層粉シート、前記拡散防止層粉シートおよび前記誘電体層粉シートを配置して、積層体を得る工程と、

5) 前記積層体を850℃～900℃で焼成する工程と、を含むことを特徴とするバリスタ内蔵多層基板の製造方法。

[請求項18]

1) 酸化亜鉛と、ビスマス・シリコン酸化化合物と、酸化ビスマスと、酸化コバルト、酸化クロムおよび酸化マンガンから選択される1種以上とを混合して、酸化亜鉛を主成分とし、酸化ビスマスをビスマス換算で0.3～4.0mol%、および酸化ケイ素をシリコン換算で0.01～2.0mol%含み、コバルト換算で0.1～2.5mol%の酸化コバルト、クロム換算で0.1～2.5mol%の酸化クロムおよびマンガン換算で0.1～5.0mol%酸化マンガンから選ばれる1種以上を含む第1混合原料を得て、前記第1混合原料を含むバリスタ層粉ペーストを形成する工程と、

2) Zn_2SiO_4 と Bi_2O_3 と SiO_2 とを、モル比率で以下の組

成式（４）を満たすように混合して、第２混合原料を得て、前記第２混合原料を含む拡散防止層粉ペーストを形成する工程と、

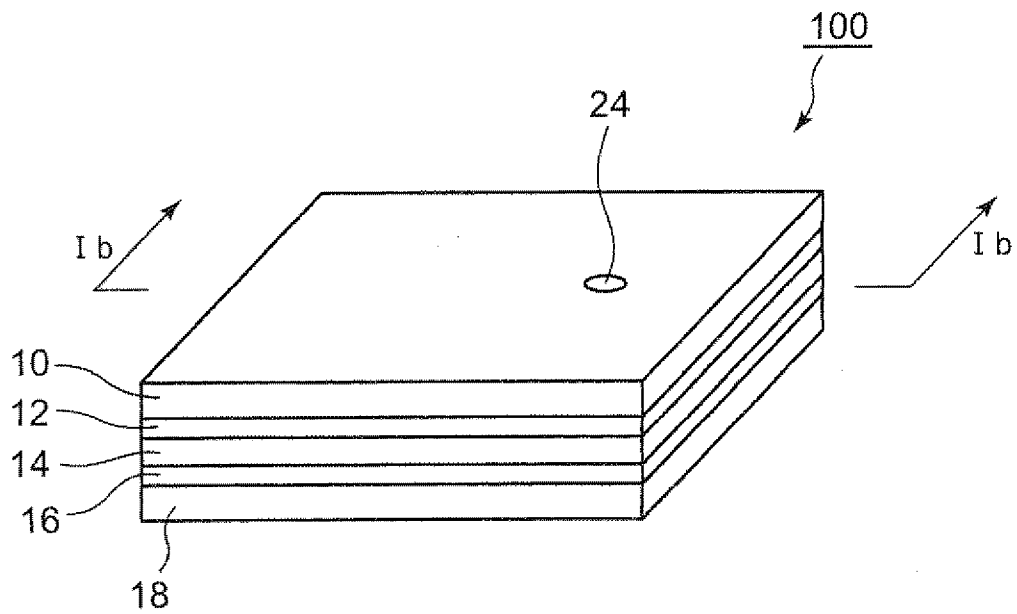
$$\text{Zn}_2\text{SiO}_4 + x\text{Bi}_2\text{O}_3 + y\text{SiO}_2 \quad (0.06 \leq x \leq 1.30, 0.50 \leq y \leq 2.00) \quad (4)$$

３）少なくとも、酸化アルミニウムと、酸化ケイ素と、炭酸ストロンチウムと、酸化チタンと、酸化ビスマスと、酸化ナトリウムと、炭酸カリウムと、酸化銅と、酸化マンガンと、酸化銀と、酸化ジルコニウムとを混合して、Alを23.6～63.5mol%、Siを24.2～60.0mol%、Srを5.1～26.8mol%、Tiを0.1～2.8mol%、Biを0.1～0.7mol%、Naを0.1～3.4mol%、Kを0～1.2mol%、Cuを0.1～0.7mol%、Mnを0.1～0.6mol%、Agを0.1～2.0mol%およびZrを0.4～1.7mol%含む第３混合原料を得て、前記第３混合原料を含む誘電体層粉シートを形成する工程と、

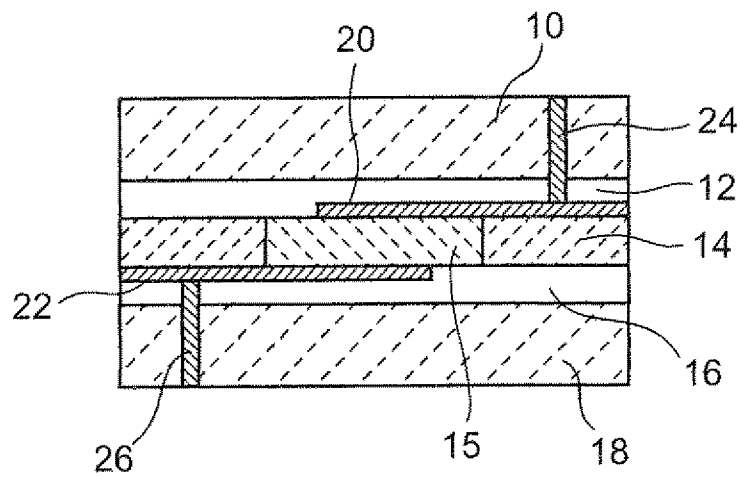
４）順に、前記誘電体層粉シート、前記拡散防止層粉ペースト、前記バリスタ層粉ペースト、前記拡散防止層粉ペーストおよび前記誘電体層粉シートを配置して、積層体を得る工程と、

５）前記積層体を850℃～900℃で焼成する工程と、を含むことを特徴とするバリスタ内蔵多層基板の製造方法。

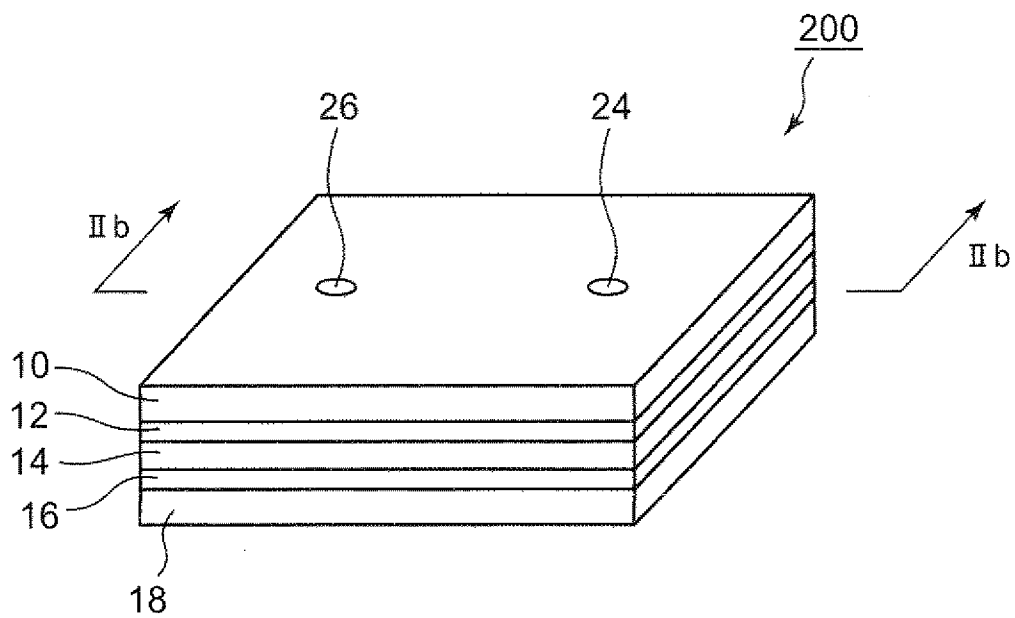
[図1A]



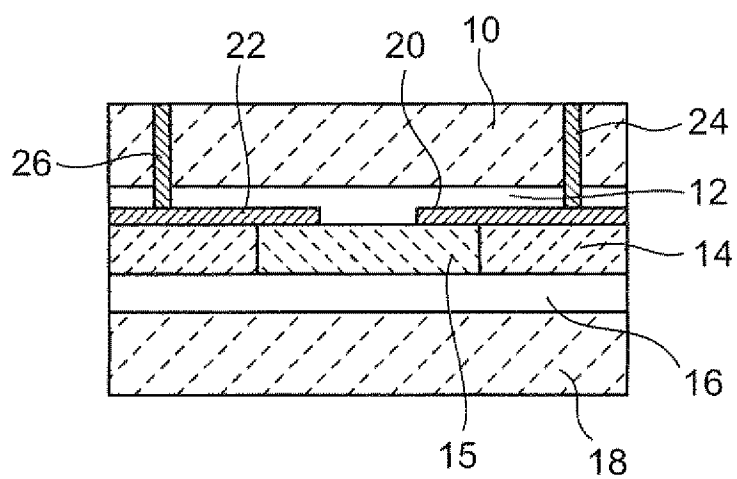
[図1B]



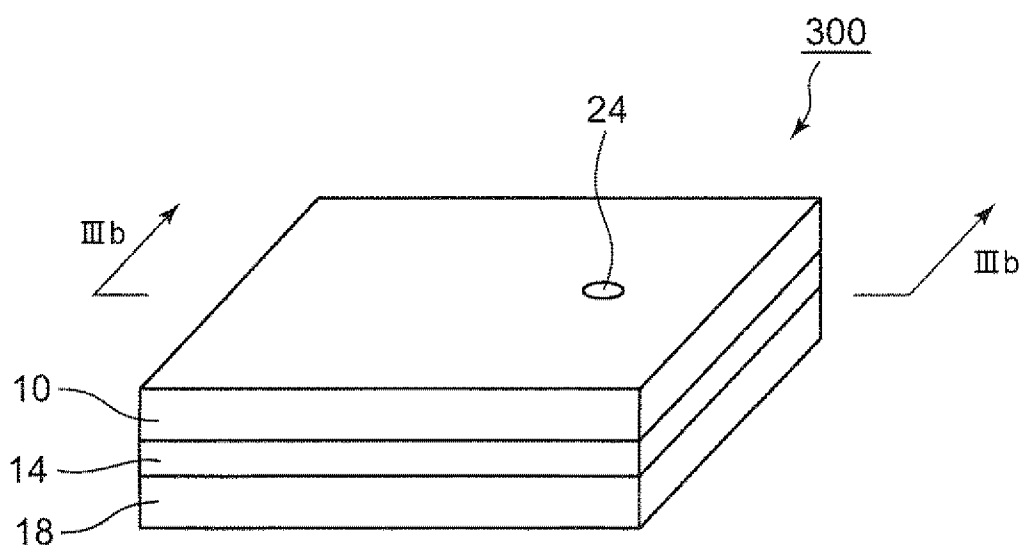
[図2A]



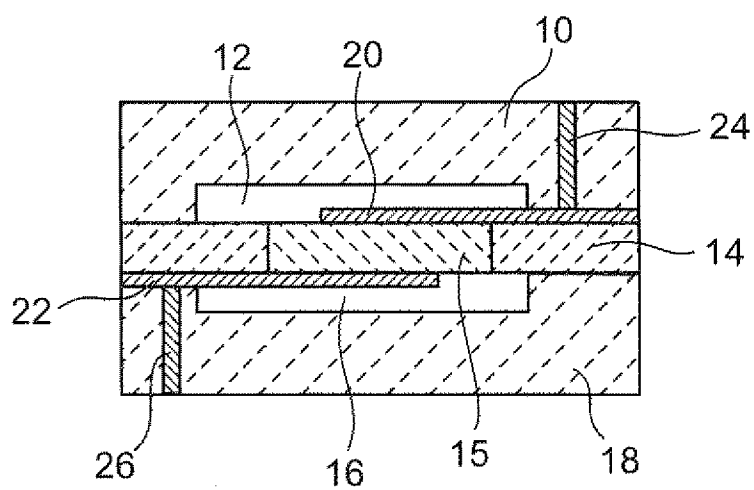
[図2B]



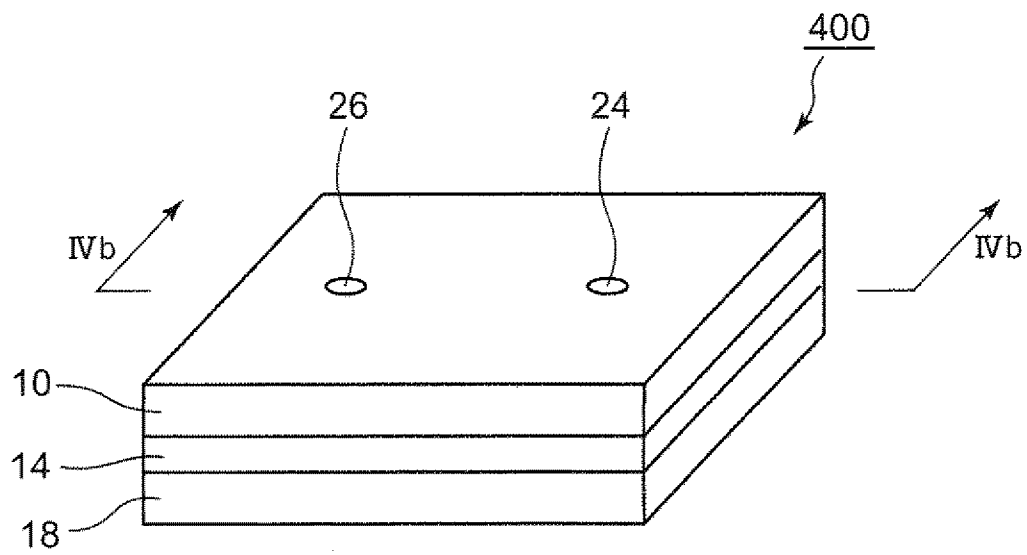
[図3A]



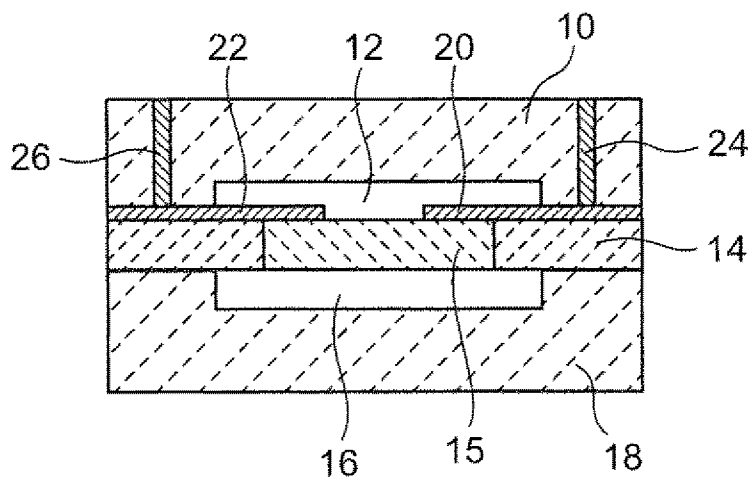
[図3B]



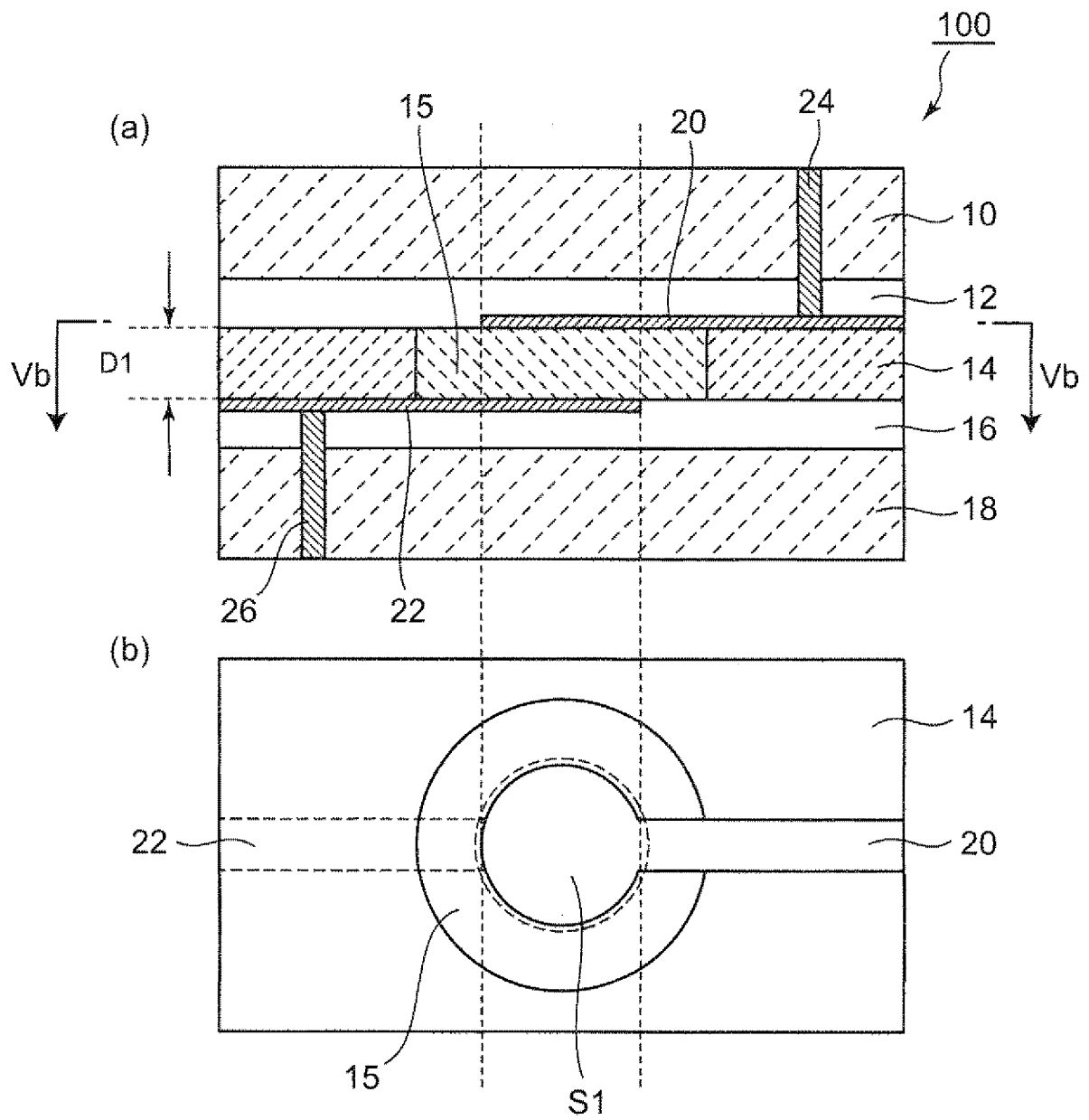
[図4A]



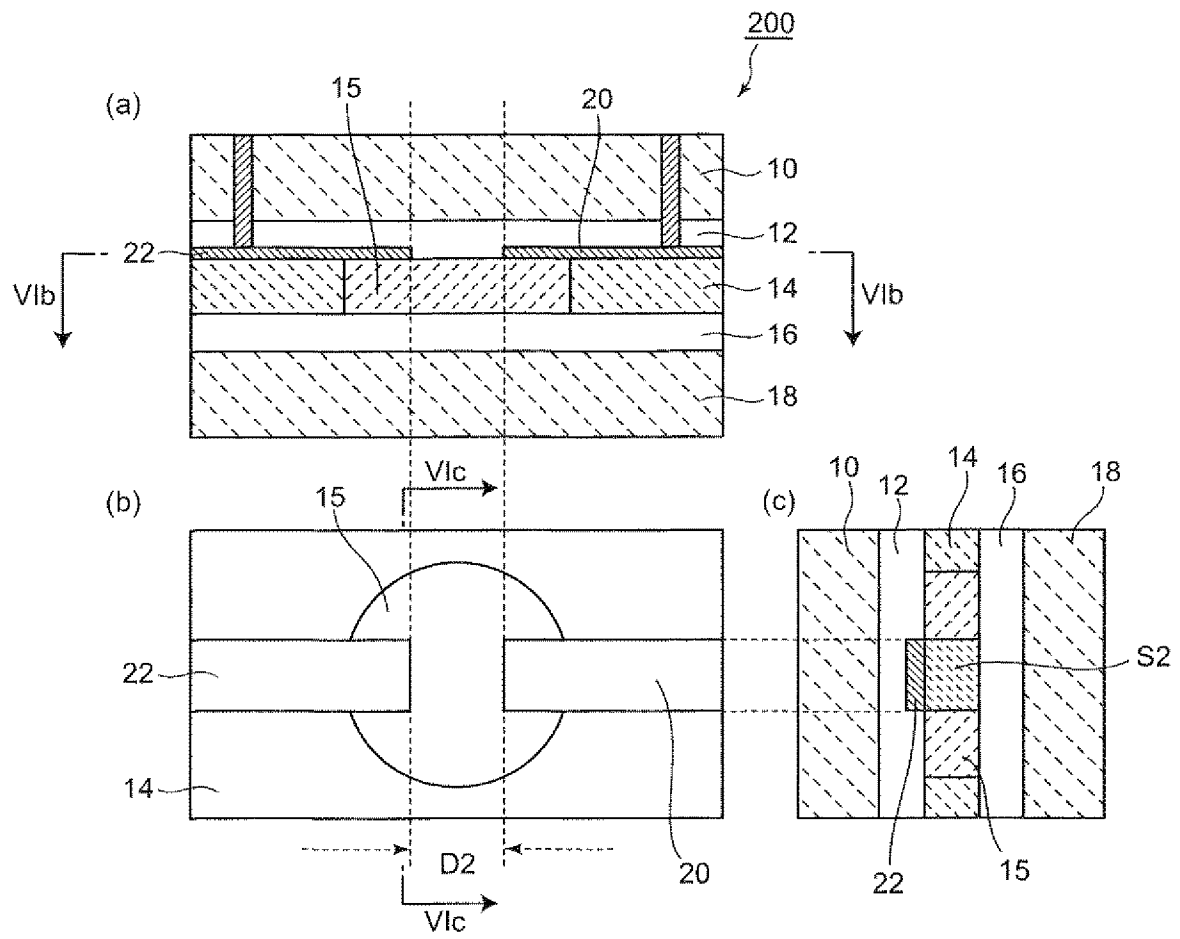
[図4B]



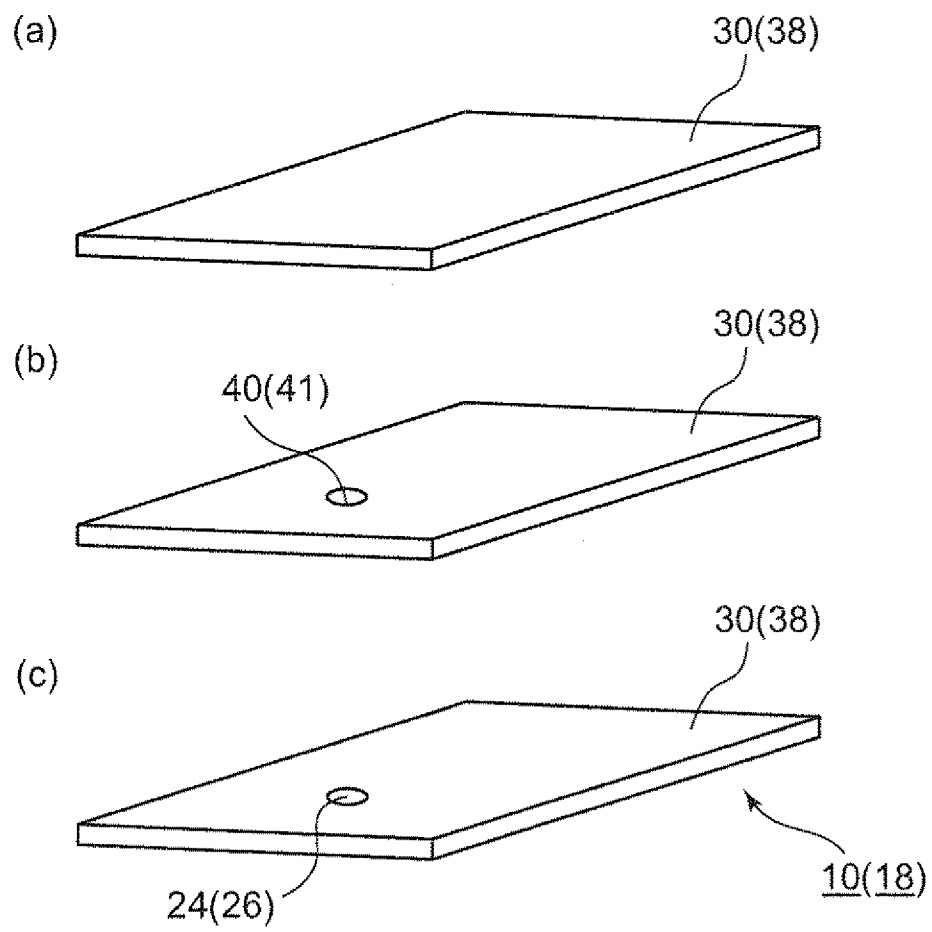
[図5]



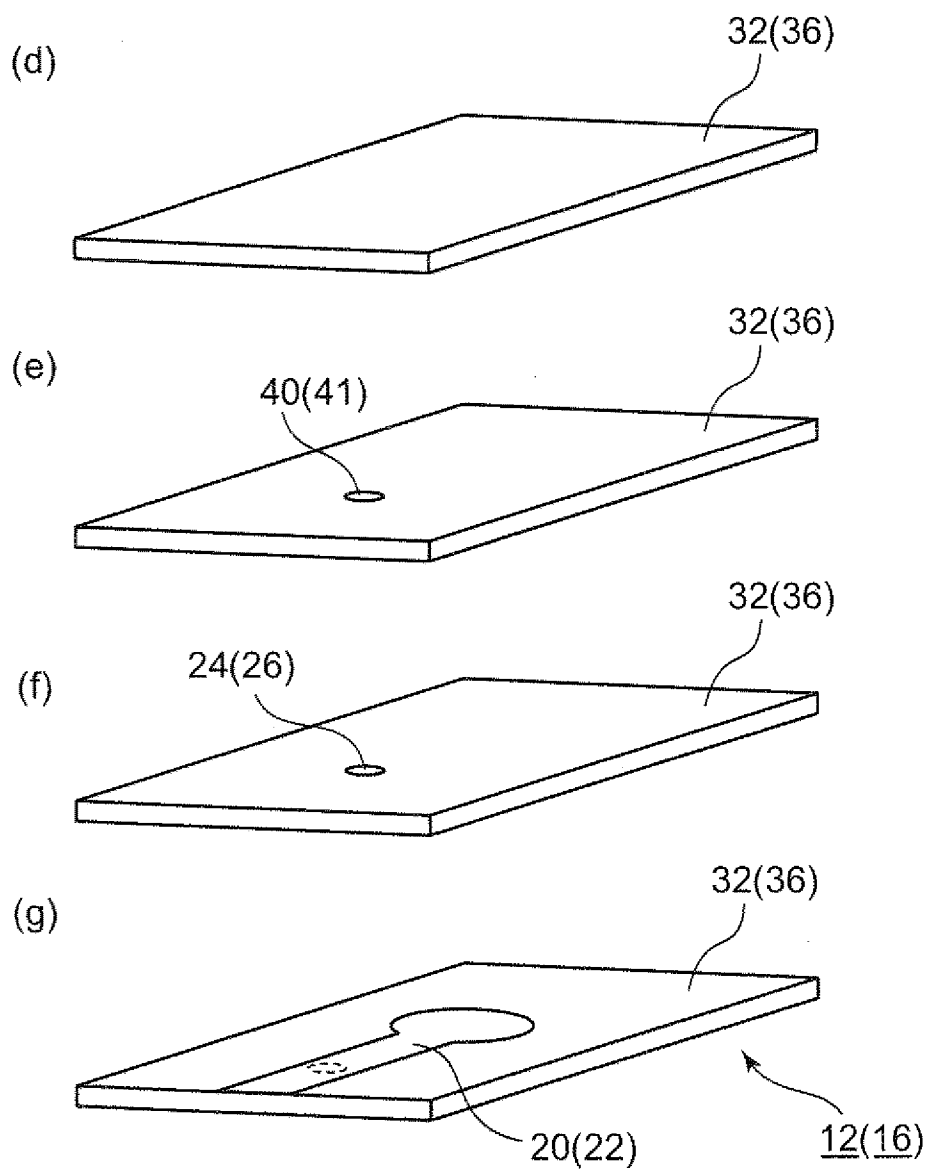
[図6]



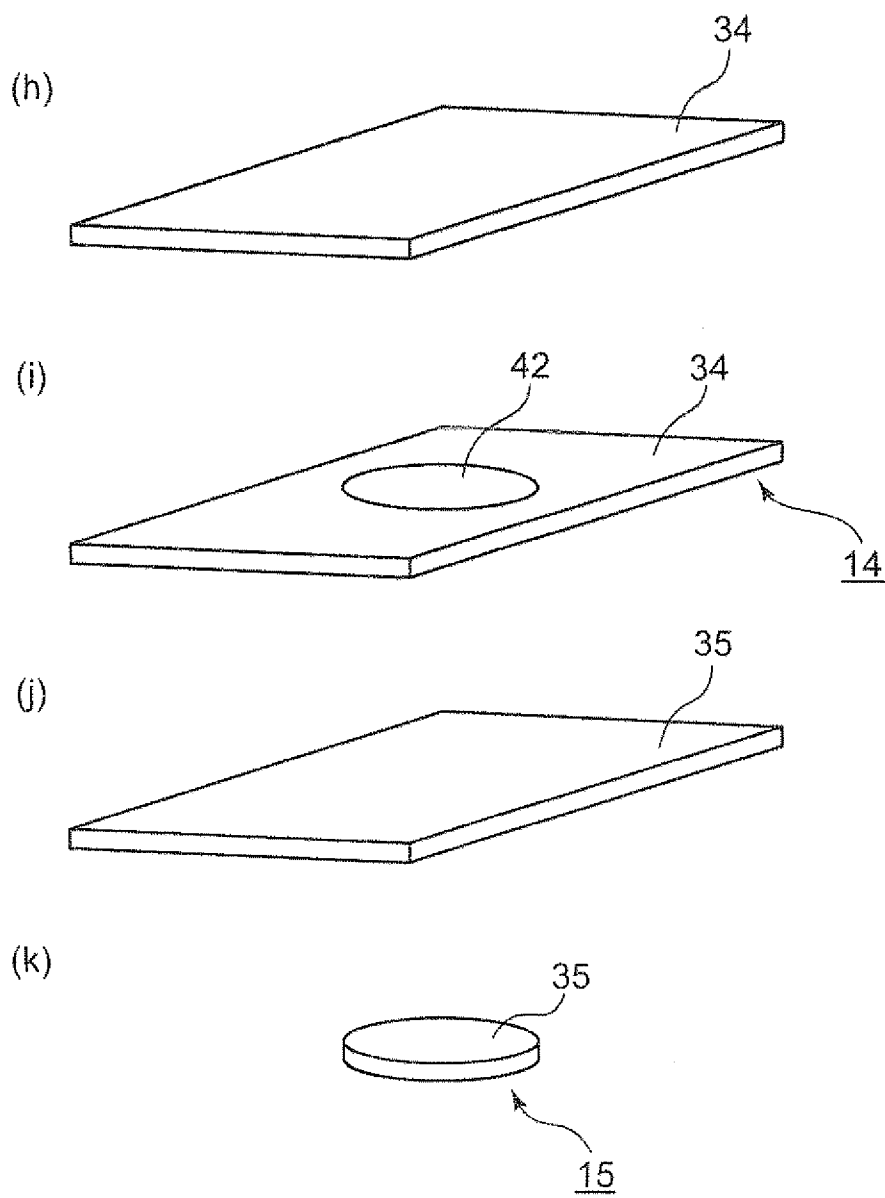
[図7A]



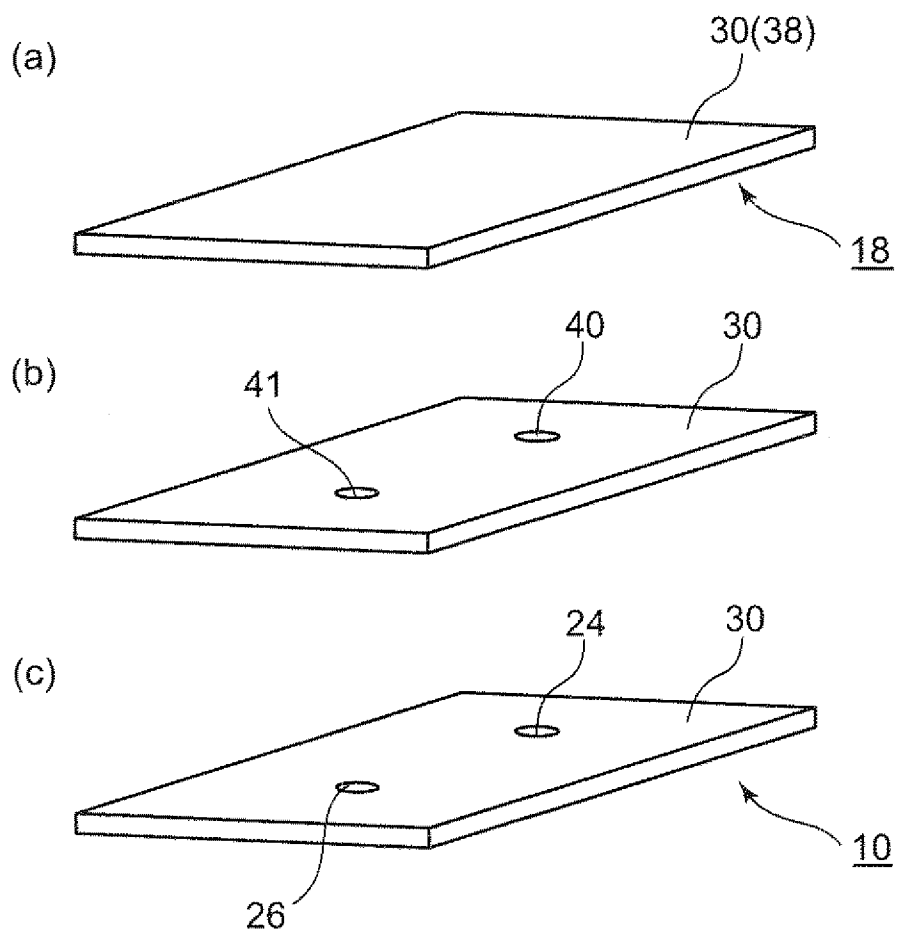
[図7B]



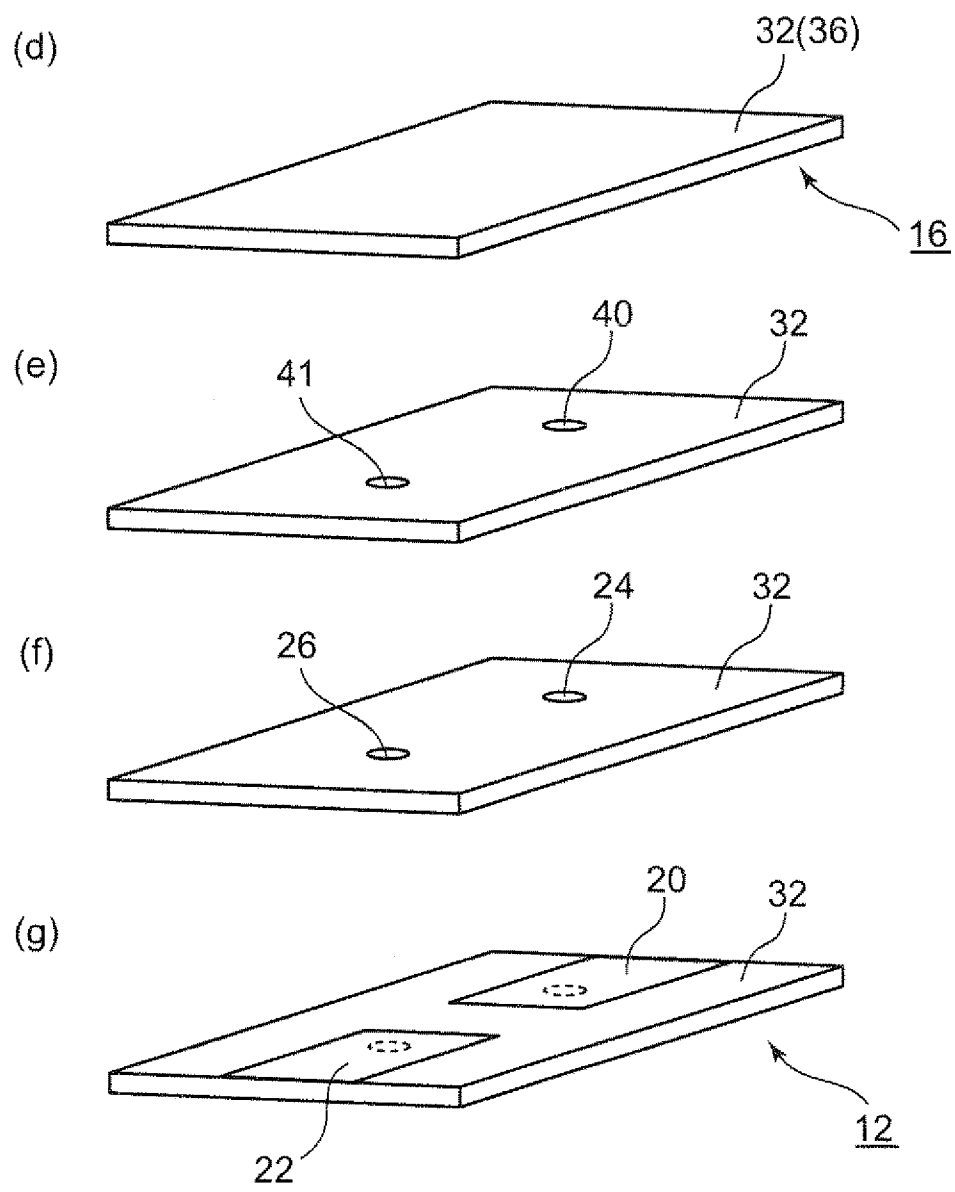
[図7C]



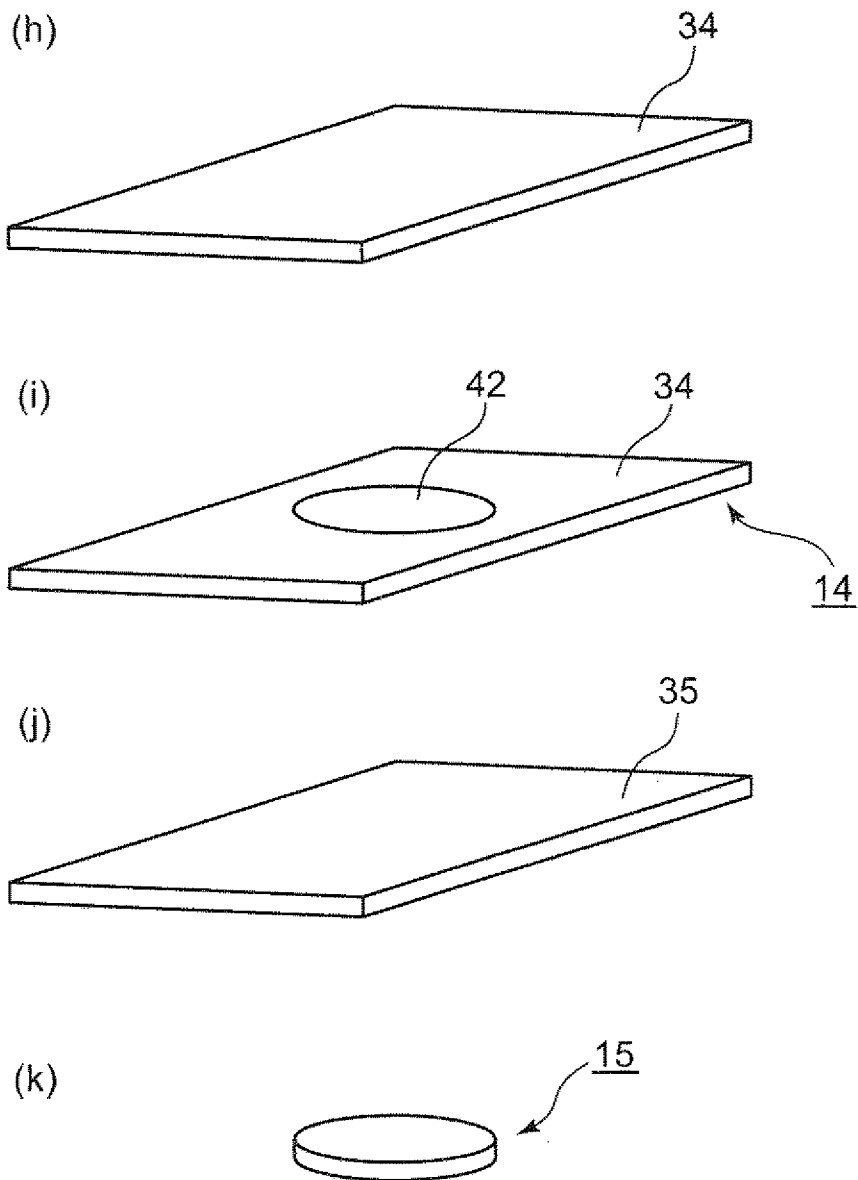
[図8A]



[図8B]

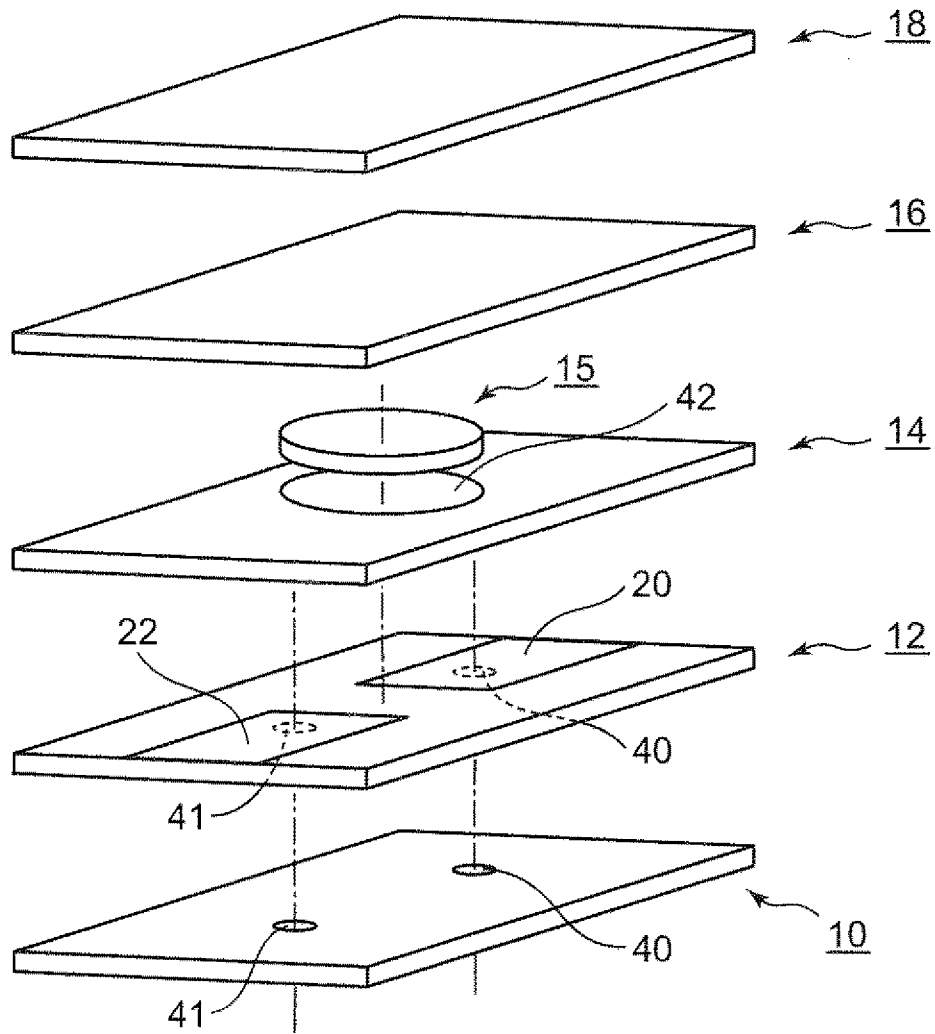


[図8C]

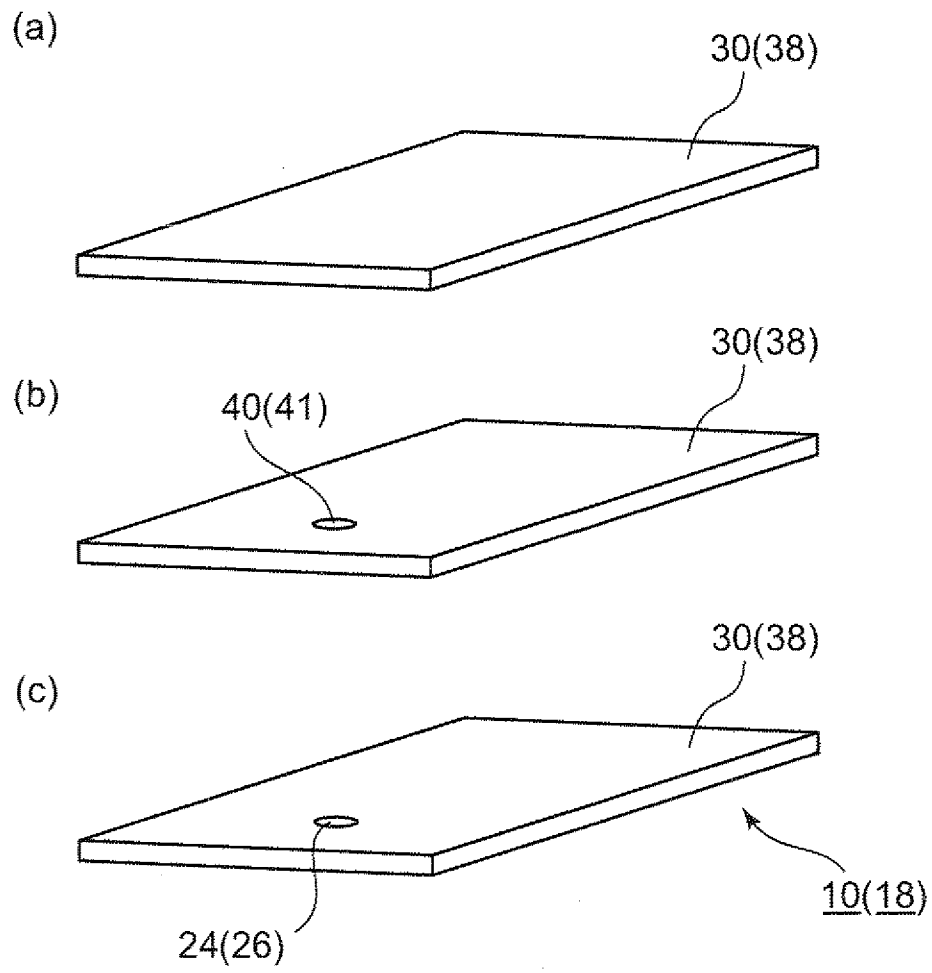


[図8D]

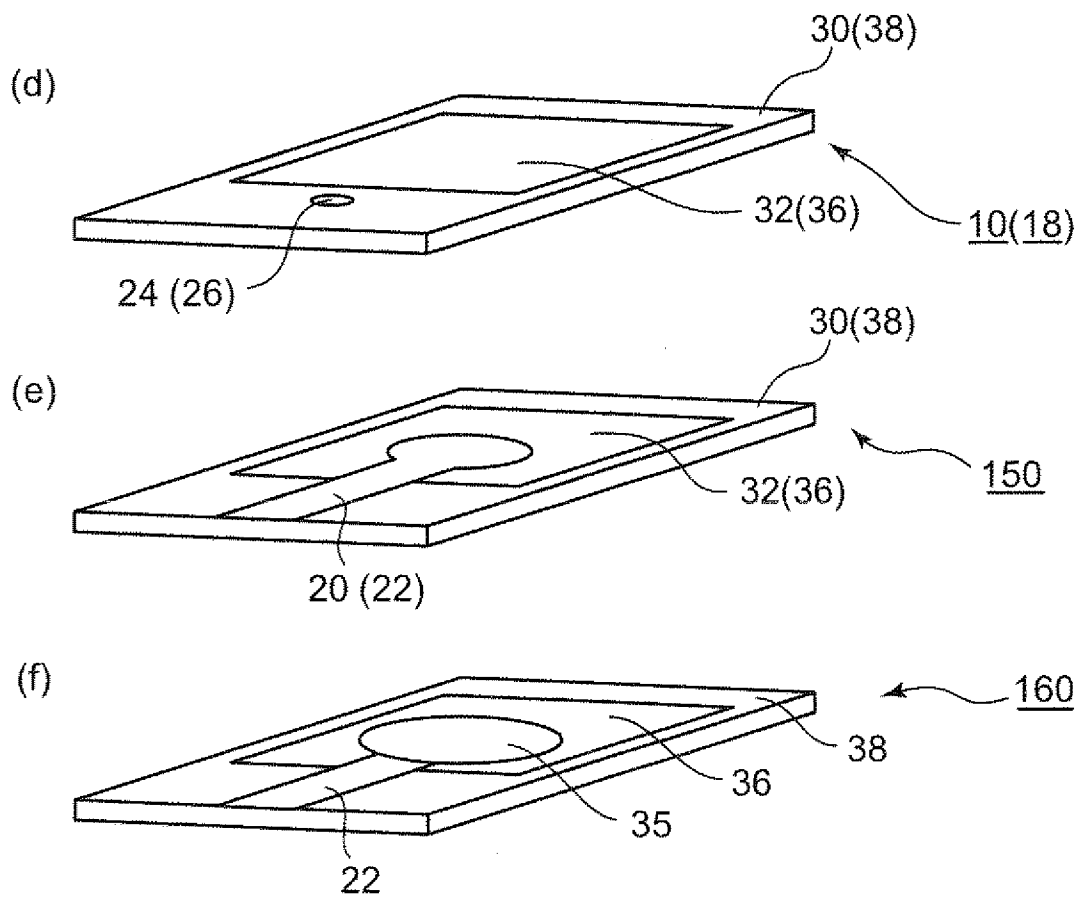
(I)



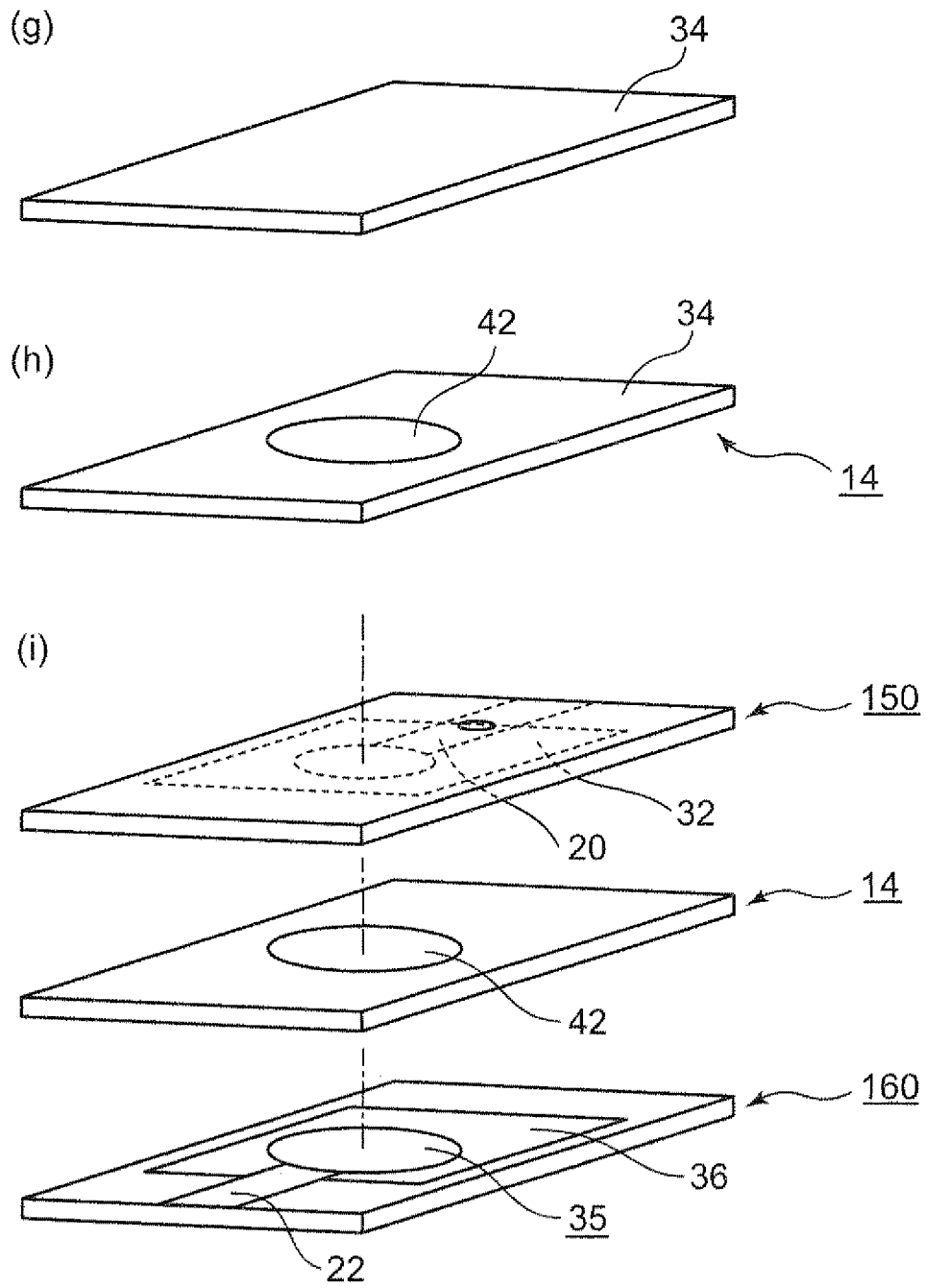
[図9A]



[図9B]

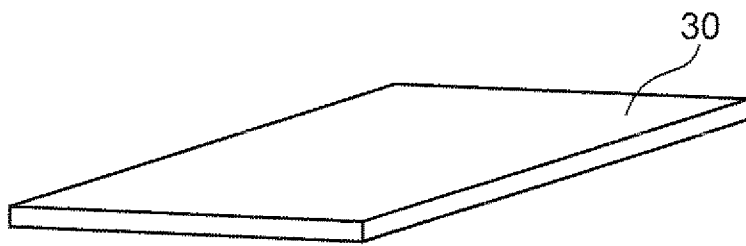


[図9C]

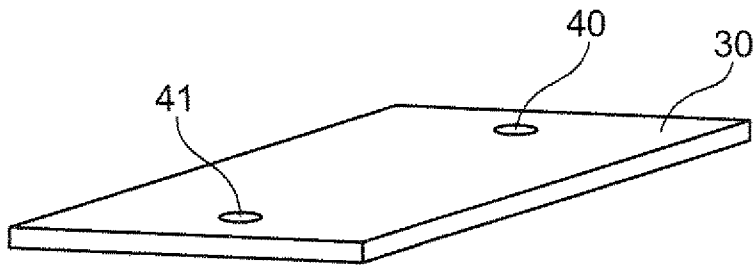


[図10A]

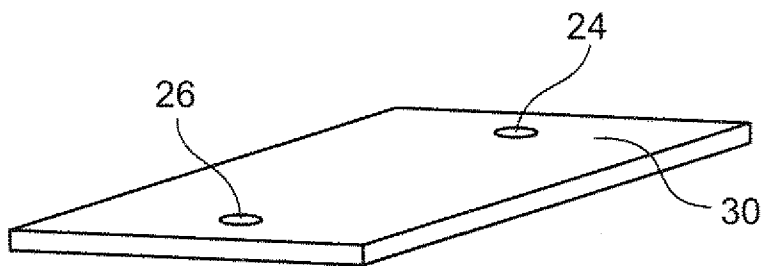
(a)



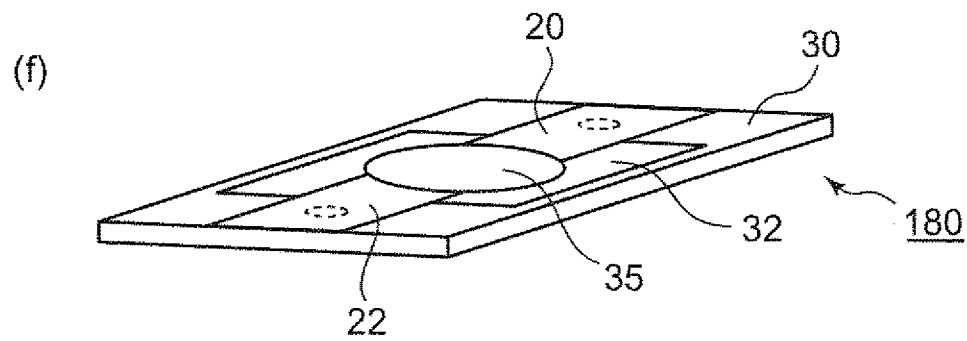
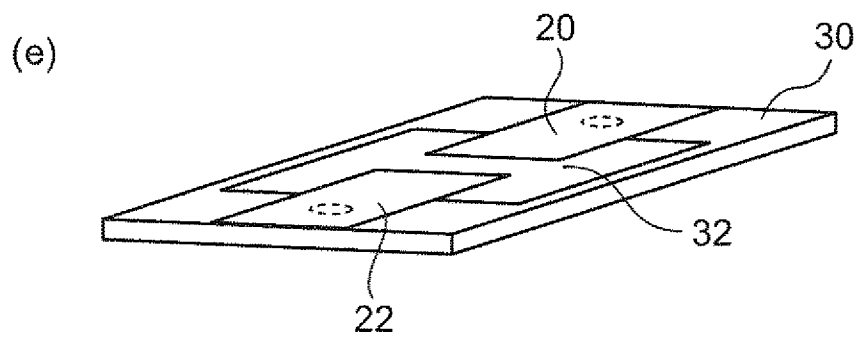
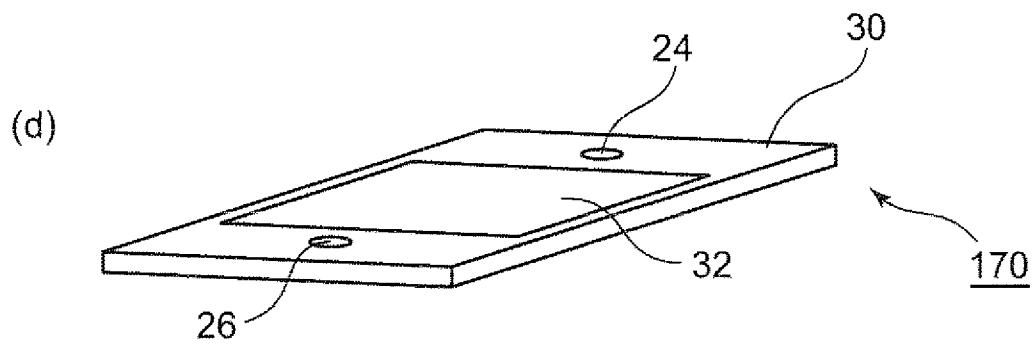
(b)



(c)

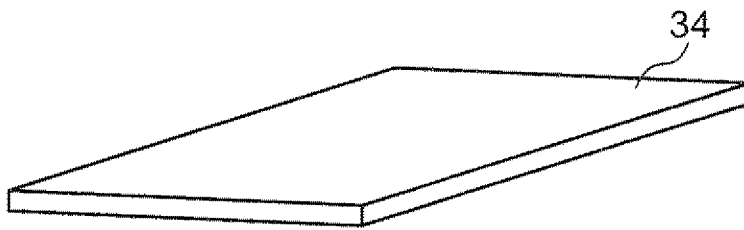


[図10B]

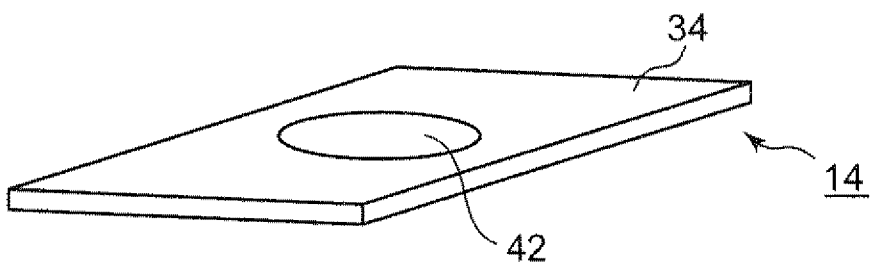


[図10C]

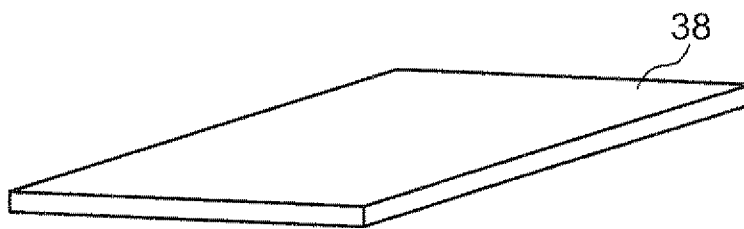
(g)



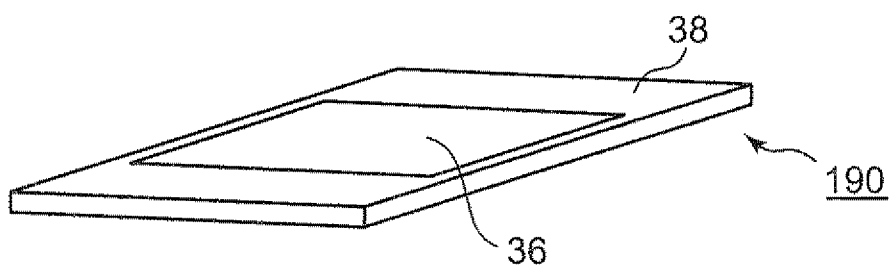
(h)



(i)

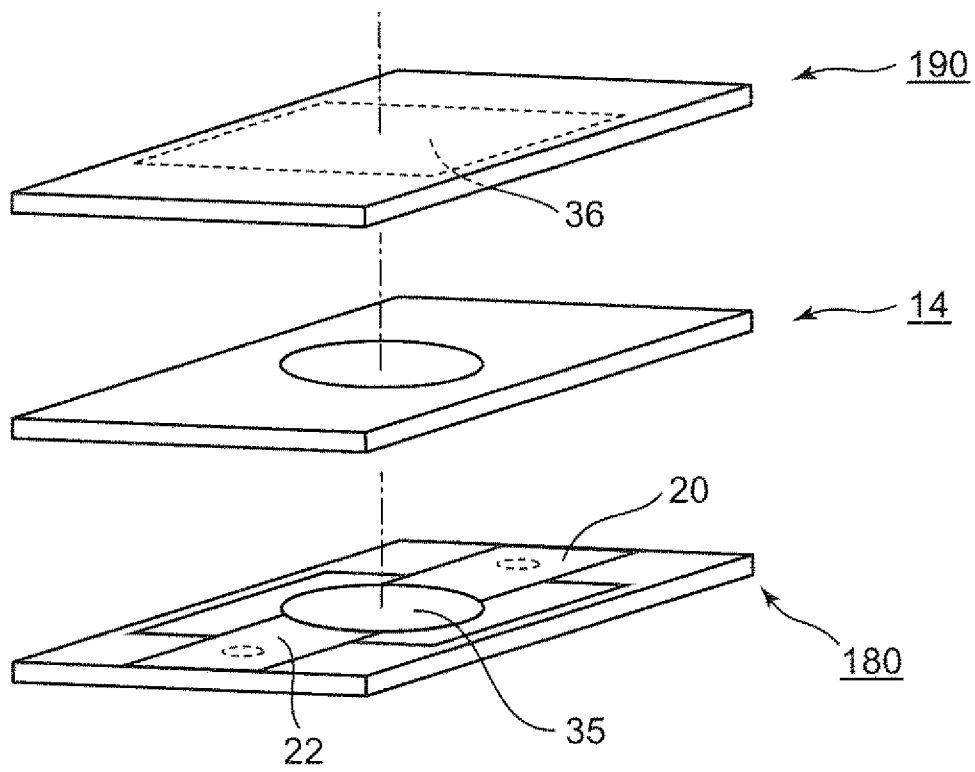


(j)

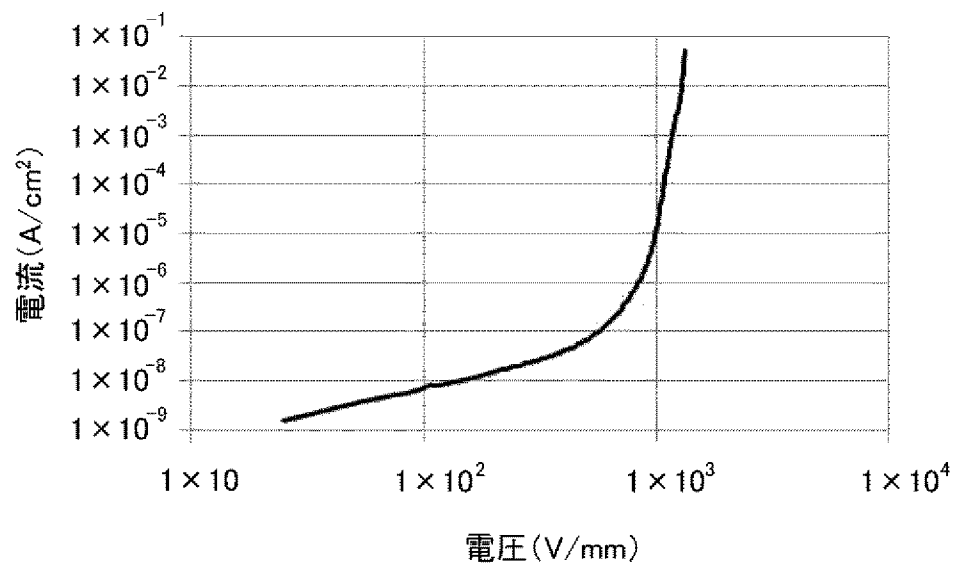


[図10D]

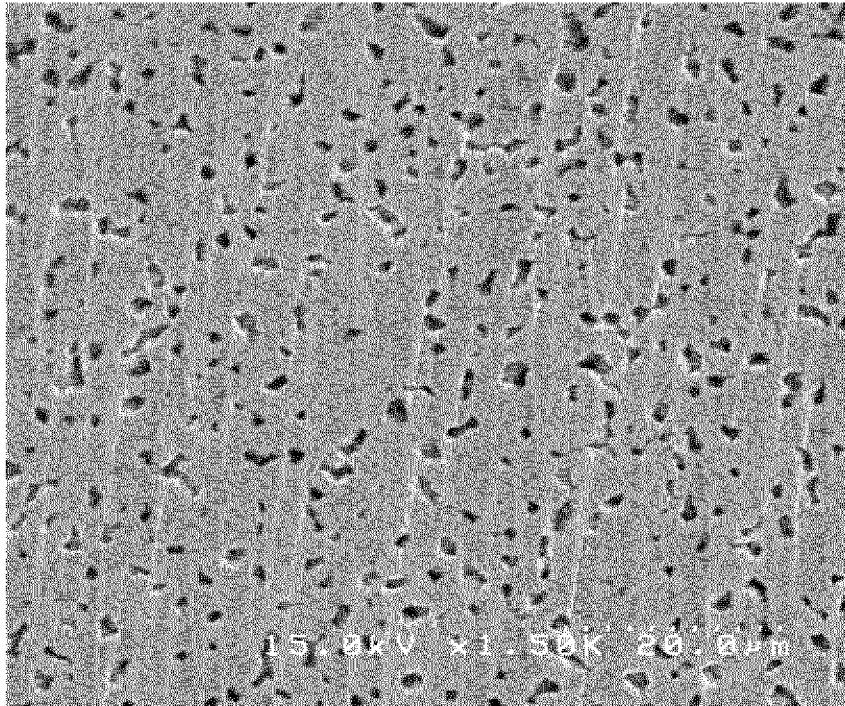
(k)



[図11]



[図12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/058555

A. CLASSIFICATION OF SUBJECT MATTER

H01C7/112(2006.01)i, H01C7/12(2006.01)i, H05K1/16(2006.01)i, H05K3/46(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01C7/112, H01C7/12, H05K1/16, H05K3/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2006-253459 A (Matsushita Electric Industrial Co., Ltd.), 21 September 2006 (21.09.2006), paragraphs [0017] to [0062]; table 1; fig. 1 to 2, 4 to 5 & US 2009/0021340 A1 paragraphs [0029] to [0060]; fig. 1 to 4, 6 & WO 2006/095597 A1 & CN 101138054 A	1-14 15-18
Y A	JP 2013-115107 A (Panasonic Corp.), 10 June 2013 (10.06.2013), paragraphs [0019], [0021] to [0033]; fig. 2 (Family: none)	1-14 15-18

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
18 May 2016 (18.05.16)

Date of mailing of the international search report
31 May 2016 (31.05.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/058555

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	WO 2004/089049 A1 (TDK Corp.), 14 October 2004 (14.10.2004), page 14, lines 5 to 20; fig. 7 to 8 & US 2006/0180342 A1 paragraphs [0007] to [0008]; fig. 7 to 8 & EP 1610599 A1 & KR 10-2005-0095889 A & CN 1748448 A	1-14 15-18
Y A	JP 2004-196652 A (Hitachi Metals, Ltd.), 15 July 2004 (15.07.2004), paragraphs [0006] to [0007], [0046] & US 2006/0100087 A1 paragraphs [0013] to [0020], [0098] & WO 2004/052804 A1 & EP 1568668 A1 & CN 1720205 A	1-14 15-18
Y	JP 54-54296 A (Marcon Electronics Co., Ltd.), 28 April 1979 (28.04.1979), page 2, upper left column, line 8 to upper right column, line 10 (Family: none)	6

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01C7/112(2006.01)i, H01C7/12(2006.01)i, H05K1/16(2006.01)i, H05K3/46(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01C7/112, H01C7/12, H05K1/16, H05K3/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 6 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 6 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 6 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2006-253459 A (松下電器産業株式会社) 2006.09.21, 段落 [0017]-[0062], 表 1, 図 1-2, 4-5 & US 2009/0021340 A1, 段落 [0029]-[0060], 図 1-4, 6 & WO 2006/095597 A1 & CN 101138054 A	1-14 15-18
Y A	JP 2013-115107 A (パナソニック株式会社) 2013.06.10, 段落 [0019], [0021]-[0033], 図 2 (ファミリーなし)	1-14 15-18

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの	「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」 特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」 口頭による開示、使用、展示等に言及する文献	「&」 同一パテントファミリー文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

1 8 . 0 5 . 2 0 1 6

国際調査報告の発送日

3 1 . 0 5 . 2 0 1 6

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

多田 幸司

5 D

5 2 9 2

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	WO 2004/089049 A1 (TDK株式会社) 2004. 10. 14, 第 14 頁第 5-20 行, 図 7-8 & US 2006/0180342 A1, 段落[0007]-[0008], 図 7-8 & EP 1610599 A1 & KR 10-2005-0095889 A & CN 1748448 A	1-14 15-18
Y A	JP 2004-196652 A (日立金属株式会社) 2004. 07. 15, 段落 [0006]-[0007], [0046] & US 2006/0100087 A1, 段落[0013]-[0020], [0098] & WO 2004/052804 A1 & EP 1568668 A1 & CN 1720205 A	1-14 15-18
Y	JP 54-54296 A (マルコン電子株式会社) 1979. 04. 28, 第 2 頁左上欄 第 8 行-右上欄第 10 行 (ファミリーなし)	6