

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7651556号
(P7651556)

(45)発行日 令和7年3月26日(2025.3.26)

(24)登録日 令和7年3月17日(2025.3.17)

(51)国際特許分類		F I		
H 0 5 K	3/46 (2006.01)	H 0 5 K	3/46	N
C 2 5 D	3/38 (2006.01)	C 2 5 D	3/38	1 0 1
C 2 5 D	7/00 (2006.01)	C 2 5 D	3/38	1 0 2
H 0 5 K	3/18 (2006.01)	C 2 5 D	7/00	J
		H 0 5 K	3/46	B
請求項の数 18 (全27頁) 最終頁に続く				
(21)出願番号	特願2022-511074(P2022-511074)	(73)特許権者	511188635	
(86)(22)出願日	令和2年8月19日(2020.8.19)		アトテック ドイツェランド ゲーエムベ	
(65)公表番号	特表2022-545796(P2022-545796		ーハー ウント コ カーゲー	
	A)		ドイツ国 1 0 5 5 3 ベルリン エラス	
(43)公表日	令和4年10月31日(2022.10.31)		ムスシュトラーセ 2 0	
(86)国際出願番号	PCT/EP2020/073185	(74)代理人	100108453	
(87)国際公開番号	WO2021/032775		弁理士 村山 靖彦	
(87)国際公開日	令和3年2月25日(2021.2.25)	(74)代理人	100110364	
審査請求日	令和5年8月21日(2023.8.21)		弁理士 実広 信哉	
(31)優先権主張番号	19192262.4	(74)代理人	100133400	
(32)優先日	令和1年8月19日(2019.8.19)		弁理士 阿部 達彦	
(33)優先権主張国・地域又は機関	欧州特許庁(EP)	(72)発明者	アキフ・オズキョク	
			ドイツ・1 0 5 5 3・ベルリン・エラス	
			ムスシュトラーセ・2 0・アトテック・	
			ドイツェランド・ゲーエムベーハー・ウ	
			最終頁に続く	

(54)【発明の名称】 高密度相互接続プリント回路板のための製造シーケンスおよび高密度相互接続プリント回路板

(57)【特許請求の範囲】

【請求項1】

銅で充填したスルーホールおよび／または格子構造を含む高密度相互接続プリント回路板（H D I P C B）またはI C基板を作製する方法であって、

（a）基板（10）を準備するステップであって、前記基板（10）が、
（i）周辺面を有する絶縁コア層（12）、または
（i'）2つの導電性中間層（14）間に埋め込まれた絶縁コア層（12）、および前記導電性中間層（14）上に取り付けられ周辺面を有する少なくとも1つの外側絶縁層（13）を備えるスタック組立体、

（ii）前記周辺面をカバーするオプションのカバー層（16）、および
（iii）前記基板（10）のすべての層を通して延びる少なくとも1つのスルーホール（20）、および／または

前記オプションのカバー層（16）を通して延び、部分的に前記絶縁コア層（12）中に延びる、または、少なくとも前記オプションのカバー層（16）および前記外側絶縁層（13）のうちの少なくとも1つを通して延びる複数のスロット（36）を有する格子構造（30、32）

を備える、ステップと、
（b）前記格子構造（30、32）の内面上の、前記カバー層（16）上および前記スルーホール（20）それぞれの内面（22）上に、非銅伝導層（40）または銅層（40）を形成するステップと、

(c) 前記非銅伝導層(40)上または前記銅層(40)上にパターン形成したマスキングフィルム(50)を形成するステップと、

(d) 1度のステップで、2つのブラインドマイクロビア(64)をそれぞれ形成するのに十分なだけ前記スルーホール(20)内側に銅内部封止物(62)を電解析出し、前記格子構造(30、32)の前記内面の前記非銅伝導層(40)上または前記銅層(40)上に銅インレー(66)を、前記非銅伝導層(40)または前記銅層(40)の残りの周辺面上に第1の銅層(60)を、電解析出するステップと、

(e) 前記マスキングフィルム(50)を除去するステップと、

(f) 1度のステップで、前記ブラインドマイクロビア(64)中、前記銅インレー(66)、および前記第1の銅層(60)上に、それぞれ銅充填物(70)を電解析出するステップとを含む方法。

10

【請求項2】

前記スルーホール(20)が、 $30\mu\text{m}\sim 1000\mu\text{m}$ の範囲の直径を有し、および／または、前記複数のスロット(36)が、 $30\mu\text{m}\sim 300\mu\text{m}$ の範囲の直径を有する、請求項1に記載の方法。

【請求項3】

ステップ(b)の前記非銅伝導層(40)が、金属もしくは合金層、伝導性金属酸化物層、グラファイト、グラフィン、およびグラフジインからできているカーボン層、有機物層からなるグループから選択される、請求項1または2に記載の方法。

20

【請求項4】

前記非銅伝導層(40)が、無電解めっきプロセス、無電解析出プロセス、物理堆積プロセス、化学気相堆積プロセス、またはプラズマ化学気相堆積プロセスのうちの1つまたは複数によって形成される、請求項1から3のいずれか一項に記載の方法。

【請求項5】

前記スルーホール(20)の内側の前記銅内部封止物(62)および第1の銅層(60)を電解析出するステップ(d)が、前記非銅伝導層(40)がカソードとして接続される電解銅めっきシステム中の電解槽の中に前記基板(10)を浸すステップであって、前記めっきシステムが、不溶性の寸法安定したアノードおよび銅金属の発生源をさらに備え、前記電解槽が、酸、銅イオンの発生源、 Fe^{2+} および／または Fe^{3+} イオンの発生源、ならびに堆積される銅の物理機械特性を制御するための少なくとも1つの添加物を備える、ステップと、

30

前記不溶性の寸法安定したアノードと前記非銅伝導層(40)との間に電圧を印加するステップであって、その結果、その間に、前記銅内部封止物(62)および周辺の前記非銅伝導層(40)上の第1の銅層(60)を形成するため銅を電解析出するのに十分な時間の間、電流が流れ、 $\text{Fe}^{2+}/\text{Fe}^{3+}$ レドックスシステムが前記電解槽中に確立されて、銅金属の前記発生源からの銅イオンを溶解することによって追加の銅イオンが電解析出されることが実現される、ステップとを含む、請求項1から4のいずれか一項に記載の方法。

【請求項6】

40

前記銅充填物(70)を電解析出するステップ(f)が、前記非銅伝導層(40)がカソードとして接続される電解銅めっきシステム中の電解槽の中に前記基板(10)を浸すステップであって、前記めっきシステムが、不溶性の寸法安定したアノードおよび銅金属の発生源をさらに備え、前記電解槽が、酸、銅イオンの発生源、 Fe^{2+} および／または Fe^{3+} イオンの発生源、ならびに堆積される銅の物理機械特性を制御するための少なくとも1つの添加物を備える、ステップと、

前記不溶性の寸法安定したアノードと前記銅層(40)または非銅伝導層(40)との間に電圧を印加するステップであって、その結果、その間に、前記第1の銅層(60)の層厚を減らす一方で、前記ブラインドマイクロビア(64)および銅インレー(66)の中に前記銅充填物(70)を形成するため銅を電解析出するのに十分な時間の間、電流が

50

流れ、 $\text{Fe}^{2+}/\text{Fe}^{3+}$ レドックスシステムが前記電解槽中に確立されて、前記第1の銅層(60)の前記銅以外の銅金属の前記発生源からの銅イオンを溶解することによって追加の銅イオンが電解析出されることが実現される、ステップとを含む、請求項1から5のいずれか一項に記載の方法。

【請求項7】

前記酸が、硫酸、メタンスルホン酸、ピロリン酸、フルオロホウ酸、およびアミド硫酸からなるグループから選択される、請求項5または6に記載の方法。

【請求項8】

銅イオンの前記発生源が、銅(II)塩であり、銅(II)硫酸塩、銅(II)硫酸塩五水和物、銅(II)硫酸塩七水和物、銅(II)メタンスルホン酸塩、銅(II)ピロリン酸塩、銅(II)フルオロホウ酸塩、および銅(II)スルファミン酸塩からなるグループから選択される、請求項5から7のいずれか一項に記載の方法。

10

【請求項9】

第一鉄イオンの前記発生源が、 $\text{Fe}(\text{II})$ 塩であり、鉄(II)硫酸塩七水和物、鉄(II)酢酸塩、鉄(II)プロピオン酸塩、鉄(II)安息香酸塩、および鉄(II)ヘキサフルオロケイ酸塩からなるグループから選択される、請求項5から8のいずれか一項に記載の方法。

【請求項10】

第二鉄イオンの前記発生源が、 $\text{Fe}(\text{III})$ 塩を含み、鉄(III)硫酸塩九水和物、鉄(III)酢酸塩、鉄(III)プロピオン酸塩、鉄(III)安息香酸塩、および鉄(III)ヘキサフルオロケイ酸塩からなるグループから選択される、請求項5から9のいずれか一項に記載の方法。

20

【請求項11】

前記電圧が、順方向電流パルスおよび逆方向電流パルスを含む双方向パルスを有する逆パルス形式で印加される、請求項5から10のいずれか一項に記載の方法。

【請求項12】

局所的な電流効率が、
銅イオンの前記発生源の濃度、
第一鉄イオンの前記発生源の濃度、
第二鉄イオンの前記発生源の濃度、
逆方向電流パルスの持続時間、および
前記電解槽の温度

30

のうちの少なくとも1つを調整することによって制御される、請求項5から11のいずれか一項に記載の方法。

【請求項13】

前記電解槽が、
20～150 g/lの範囲の濃度での銅イオンの発生源、および／または、
1～40 g/lの範囲の濃度での第一鉄イオンの発生源、および／または、
0.1～40 g/lの範囲の濃度での第二鉄イオンの発生源

を含む、請求項12に記載の方法。

40

【請求項14】

前記逆方向電流パルスの前記持続時間が、0～200ミリ秒の範囲で調整される、請求項12または13に記載の方法。

【請求項15】

前記基板(10)のすべての層を通して延びる前記少なくとも1つのスルーホール(20)および／または、

前記オプシヨンのカバー層(16)を通して延び、部分的に前記絶縁コア層(12)中に延びる、または、少なくとも前記オプシヨンのカバー層(16)および前記外側絶縁層(13)のうちの少なくとも1つを通して延びる複数のスロット(36)を有する前記格子構造(30、32)

50

のHHD表面因子が、1.1～5である、請求項1から14のいずれか一項に記載の方法。

【請求項16】

ステップ(f)の前記銅充填物の結果として得られた厚さが、銅層厚を10～300μmのスルーホールおよび／または格子構造の上の、薄く均等な銅層の厚さをもたらす、請求項1から15のいずれか一項に記載の方法。

【請求項17】

ステップ(f)の前記スルーホールおよび／または格子構造の上の結果として得られた銅めっき厚の高さの差異が、スルーホールおよび／または格子構造を有さない高さと比較して0～40%である、請求項1から16のいずれか一項に記載の方法。

【請求項18】

銅で充填したスルーホール(20)を含む高密度相互接続プリント回路板(HDI PCB)またはIC基板であって、前記HDI PCBが、請求項1から17のいずれか一項に記載の方法によって得られる、HDI PCBまたはIC基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、高密度相互接続プリント回路板(HDI PCB)のための製造シーケンスおよびその製造シーケンスによって得られる高密度相互接続プリント回路板に関する。

【背景技術】

【0002】

現在では、高密度相互接続プリント回路板(HDI PCB)は、サブトラクティブ法、セミアディティブ法(SAP)、モディファイドセミアディティブ法(mSAP)、またはアドバンスドモディファイドセミアディティブ法(amSAP)などといった方法によって製造される。特に、mSAPおよびamSAPは、超微細マイクロビア構造、 $\leq 30\mu\text{m}$ のライン／スペース幅(L/S)を可能にする次世代のHDI PCBを製造し、したがって、より高い複雑さの相互接続を実現するための有望な変形形態を構成する。

【0003】

さらに、局所的な過熱を防ぐために、熱放散構造を、HDI PCBの中に一体化する必要がある。そのような熱放散構造は、たとえば、HDI PCBを通して延び、銅などの熱伝導材料で充填されるスルーホールを含むことができる。別の熱放散構造は、HDI PCBの上面または下面に設けられる格子であってよい。また、格子構造の孔が、銅などの熱伝導材料で充填される。したがって、HDI PCBの製造プロセスは、銅でそのような熱放散構造を充填することを考慮に入れることもできる。

【0004】

従来型mSAPシーケンスは、銅被覆基板で開始する。ここで、銅カバー層が3～9μm厚であってよく、基板は、片側または両側ブラインドマイクロビア(BMV)を含む。プロセスの第1のステップは、銅の無電解析出であって、後続の電解析出ステップのための伝導性基部を設けるために、銅被覆基板の周辺面およびマイクロビアの内面上に薄い金属シード層(0.35～0.6μm)を散布する。後続の、約3μmフラッシュ処理の銅の電解析出が、第1の銅層を構成し、部分的に充填したマイクロビアがもたらされる。次のステップにおける、パターン形成したドライフィルム(マスク)を積層することによって、ラインパターン(伝導性トレース)のネガが規定される。すなわち、パターン形成したドライフィルムが、最終的なPCBの伝導性トレース間の間隔区域を規定する。以下のステップでは、基板は、特定のマイクロビア充填電解質を使用して、第2の電解析出ステップで処理される。しかし、以前のステップにおけるそのような特定の電解質の使用により、次に後続のエッチングステップで困難をもたらす、マイクロビアパッド(マイクロビアの外端)とパターン形成した銅面との間に好ましくない銅厚ばらつきがもたらされることが、後続のドライフィルムの除去によって明らかになる。最後に、ドライフィルムによって以前規定された区域中の第1および第2の銅層ならびにシード層およびカバー層を完全にエッチングすることによって、トレース間分離を実現することになる。

10

20

30

40

50

【0005】

トレース幅を一層縮小するという限りなく続く要求に起因して、L/S分離が縮小すると、過剰な銅の除去は、ますます複雑な問題になる。めっきした銅厚ばらつきに対応し、きれいなトレース間分離を確実にするために、「オーバーエッチング」する傾向が常にあったために、幅が $30\mu\text{m}$ のトレースでは、許容できない幅の減少ならびにアンダーカットという重大な危険がある。結果として、エッチングプロセス期間の上述の危険を減少させるために、銅層の層厚の縮小ならびに厚さばらつきが、本発明の望ましい目的である。これらの問題は、スルーホールまたは格子構造などの熱放散構造が銅で充填される場合に、やはり自然に発生する。

【0006】

さらに、孔開けの程度がばらつく基板面の区域は、高孔密度(HHD)表面因子によって特徴づけられる。HHD表面因子は、たとえばすべてのビアおよび／または格子構造といった内面を含む全表面(全グリッド面積または全グリッド表面とも呼ばれる)と、対応する面積の周辺面(グリッド面積またはグリッド表面とも呼ばれる)との間の比率として規定され、ここで、HHD表面因子は、ビアまたは他の構造が存在しない場合に1である。内面の計算は、ビアおよび格子構造の直径、互いに対するビアの距離、ある面積内のビアの数、ならびに基板の厚さによって影響を受けることになる。HHD表面因子がより高くなると、それぞれ、ビアがより多くなり、孔のピッチ(ビア中間点間の距離)がより小さくなり、ビアの直径がより小さくなり、ビアおよび格子構造が広がる基板、たとえば板の厚さがより厚くなる。格子構造は、HDI PCBの効率的な温度調節のための重要な熱放散要素であってよい。しかし、格子構造は、それぞれ、非常に小さい壁-壁間距離に起因して、複数のスロットの非常に近い壁-壁間配置に起因する高いHHD因子を有する区域をやはり構成する。

【0007】

HHD表面因子は、電圧が印加された場合の、結果として得られる局所的な電流密度を決定する。すなわち、HHD表面因子がより高くなると、電流密度がより低くなる。結果として、電気化学析出プロセスでは、このことは、異なる材料状態(局所的な電流密度が変化すること)によって、層厚が変化する結果となることを意味する。しかし、層厚変化は、後続のエッチング(平滑化)の問題をもたらし、積み重ねたPCB基板における層接着性の低下をもたらす場合さえある。充填後の結果として得られた層厚の変化が、基板の表面(高いHHD表面因子および低いHHD表面因子を有する区域)の複雑さと比較して大きすぎる場合、後続のプロセスステップを実施することができず、基板は顧客によって拒絶されることになる。

【0008】

この文脈では、高いHHD表面因子を有するマイクロビア、スルーホール、および／もしくは格子構造の充填、またはやはり、異なるHHD表面因子を有するマイクロビア、スルーホール、および／もしくは格子構造を組み合わせた充填は、特に困難である。

【0009】

現況技術では、スルーホールを充填するための様々なプロセスが記載される。

【0010】

たとえば、US 2007/0163887 A1では、プリント回路板を準備した後に、少なくともその片側に誘電体で回路板をコーティングするステップと、レーザ切除を使用してその中にトレンチおよびビアを作成するため誘電体を構成するステップとを含む、回路キャリアを製造する方法が記載される。次に、下塗層が、誘電体上、その全面上または生成したトレンチおよびビアの中だけのいずれかに堆積される。金属層が下塗層上に堆積され、トレンチおよびビアは、その中に導体構造を形成するため金属で完全に充填される。最終的に、下塗層がその全面上に堆積された場合は、誘電体が露出されるまで、過剰な金属および下塗層が除去され、導体構造は損傷なしに残される。

【0011】

しかし、サブトラクティブ法を使用することによって、トレンチおよびビアを有する区

10

20

30

40

50

域と、そのような構造物なしの区域との間に、非常に不揃いな銅面分布が形成される。この差異は、たとえばエッチングによって除去することができない。というのは、すべての区域が同じようにエッチングされ、ここで、面の高さの差異は消えないことになるからである。したがって、この方法は、高いHHD表面因子の区域を有するHDI PCB製造には適していない。さらに、アディティブ法を使用することによって、金属で完全に充填する一方で、トレンチおよびビアを有する区域中で強いオーバーめっきが生じる。この金属は、後で除去しなければならない。

【0012】

たとえば、従来技術のサブトラクティブ法を使用することによって、所与の条件下で1のHHD表面因子を有する基板面の区域は、 $10\mu\text{m}$ の金属めっき厚を達成することができる。同じ条件下で、1のHHD表面因子を有する基板面区域Aおよび1.2のHHD表面因子を有する隣接基板面区域Bをめっき（完全な充填）すると、区域Aにおける達成可能な金属めっき厚は再び $10\mu\text{m}$ である一方で同時に、全グリッド表面が17%大きいために、基板面区域Bの達成可能な金属厚はたった8.3 μm である。異なる面区域における銅面のこれらの異なる高さは、この例では、1.7 μm または17%の高さ（またはめっき厚）の差異をもたらす。さらなる例として、3のHHD表面因子は、この例では、区域Bにおいて3.3 μm 厚をもたらし、6.7 μm または67%の高さの差異をもたらすことになる。基板の面上のそのような面厚の差異は、後で容易に等しくすることができない。したがって、本方法は、HHD面のめっきの分野に適用するのは、適していない。

【0013】

WO2006/032346A1は、完全またはほぼ完全に孔中心を充填することによってスルーホールから2つの孔を最初に設け、それによって、各々が孔中心に近い一方の端部で閉じられるブラインドビアを作成する、2ステップ堆積技法を記載する。スルーホール中心の区域中の堆積の形状は、V字型または丸めた狭い部分の堆積物を実現するスルーホール中心の区域中の散乱を増やすことによって調節された。ブラインドビアを充填するための後続のプロセスは、現況技術でやはり知られて記載される。

【0014】

1つの例は、マイクロブラインドビアを充填するのに特に好適な、電解銅堆積プロセスを記載するEP1264918A1であってよい。ここで、空電解処理フェーズにおける不溶性アノードの使用によって、電解質の充填能力を維持および改善することが助けられる。

【0015】

しかし、両方のステップの効率は、金属堆積のための駆動力としてこれらの電気化学プロセスに印可される（逆方向）電流パルスの完全調節機能に依存する。金属ベース層（シード層）がこれらのレドックスシステム中でカソードとして働くため、明らかに、材料特性（たとえば、伝導率、融点）が重要な要因を構成する。典型的には、シード層は銅でできており、無電解析出によって形成される。そのような無電解銅シード層の欠点は、特に、より低い電流効率を可能にするために大きい電流パルスパラメータが適用されるとき、低いエッチング抵抗が問題を引き起こすことにある。さらに、銅シード層は、特に、充填プロセス期間にスループットを増加させるために、大きい電流密度が印可されるとき、融点などの物理特性に起因して、やはり適していない場合がある。

【先行技術文献】

【特許文献】

【0016】

【文献】US2007/0163887A1

【文献】WO2006/032346A1

【文献】EP1264918A1

【文献】WO2010/094998A1

【文献】WO2007/112971A2

【文献】米国特許第5,976,341号

【文献】米国特許第6,099,711号

【発明の概要】

【発明が解決しようとする課題】

【0017】

したがって、以下に記載されるように、上述の欠点のうちの少なくとも1つを克服するまたは低減することが、本発明の目的である。

【課題を解決するための手段】

【0018】

本発明は、請求項1に規定されるような、銅で充填したスルーホールおよび／または格子構造を含む高密度相互接続プリント回路板(HDI PCB)またはIC基板を作製する方法に言及する。方法は、以下のステップすなわち、

(a) 多層基板を準備するステップであって、多層基板が、

(i) 周辺面を有する絶縁コア層、または

(i') 2つの導電性中間層間に埋め込まれた絶縁コア層、および導電性中間層上に取り付けられ周辺面を有する少なくとも1つの外側絶縁層のスタック組立体、

(ii) 好ましくは銅でできており、周辺面をカバーするオプションのカバー層、および

(iii) 多層基板のすべての層を通して延びる少なくとも1つのスルーホール、および／または

オプションのカバー層を通して延び、部分的に絶縁コア層中に延びる、または、少なくともオプションのカバー層および外側絶縁層のうちの少なくとも1つを通して延びる複数のスロットを有する格子構造

を備える、ステップと、

(b) 格子構造の内面上の、カバー層上およびスルーホールそれぞれの内面上に、非銅伝導層または銅層を形成するステップと、

(c) 非銅伝導層上または銅層上にパターン形成したマスキングフィルムを形成するステップと、

(d) 1度のステップで、2つのブラインドマイクロビアをそれぞれ形成するのに十分なだけスルーホール内側に銅内部封止物を電解析出し、格子構造の内面の非銅伝導層上または銅層上に銅インレーを、および、非銅伝導層または銅層の残りの周辺面上に、電解析出するステップと、

(e) マスキングフィルムを除去するステップと、

(f) 1度のステップで、ブラインドマイクロビア中、銅インレー、および第1の銅層上に、それぞれ銅充填物を電解析出するステップを含む。

【0019】

ステップ(d)の電解析出は、好ましくは、逆パルスめっきによって実施される。

【0020】

ステップ(f)の電解析出は、たとえば、 Fe^{2+} および／もしくは Fe^{3+} イオンならびに／または V^{4+} および／もしくは V^{5+} イオンとしての他の好適なレドックス対の発生源を有するレドックスシステムを使用することによって実施される。めっきは、逆パルスめっき、パルスめっき、またはDCめっきとして、好ましくは逆パルスめっきとして実施することができる。

【0021】

本発明の別の態様によれば、銅で充填したスルーホールを含む高密度相互接続プリント回路板(HDI PCB)またはIC基板が提供され、HDI PCBは、上で記載した方法によって得られる。

【0022】

本発明のさらなる態様は、従属請求項または以下の説明から学ぶことができる。

【0023】

10

20

30

40

50

「スルーホールおよび／または格子構造」および「スルーホールの構造および／または格子構造の区域」という表現は、以下の記載中で相互に交換可能であると考えられる。

【0024】

本発明では、スルーホールおよび／または格子構造のような構造を充填することが特に可能であり、これらは、高いHHD表面因子を有するスルーホールの構造および／または格子構造の区域として規定することができる。HHD表面因子が高くなると、本発明の使用がより有利になる。HHD表面因子は、好ましくは1.1～5の範囲、より好ましくは1.1～3、最も好ましくは1.1～2である。

【0025】

また、スルーホールの構造および／または格子構造を有する区域を、好ましくは1.1～5、より好ましくは1.1～3、最も好ましくは1.1～2の高いHHD表面因子で充填し、同時に、基板の面上の1のHHD表面因子を有する区域をめっきすることが可能である。

【0026】

本発明で使用されるHHD表面因子は、以下のように計算された。

【0027】

HHD表面因子＝全グリッド面積／グリッド面積

全グリッド面積（また全グリッド表面）は、スルーホール（または少なくとも1つのスルーホール）が配置される区域の表面、および（数、直径、および基板、たとえば板の厚さに依存する）スルーホールの壁の表面を含む。したがって、表面の寸法は、スルーホール間の壁間距離、孔ピッチ（2つのスルーホールの2つの隣接する中心からの距離）、スルーホールの数および直径、ならびに板の厚さによって影響を受ける。少なくとも1つのスルーホールの区域の周りにフレーム区域が配置される。これは、やはり、全グリッド面積に属する（図6（A）を参照）。少なくとも1つのスルーホールの周囲またはある数のスルーホールのうちの最も外のスルーホールの周囲の一部は、フレーム区域に直接隣接する。スルーホール間の壁間距離、スルーホールの数および直径が変わる場合がある一方で、1mm幅までHHD表面因子を計算するために、フレーム区域のフレームの寸法は固定される（図6（B）を参照）。

【0028】

グリッド面積（またグリッド表面）は、スルーホール（または少なくとも1つのスルーホール）が配置される区域の理論的表面を含むが、その少なくとも1つのスルーホールなしで計算される。区域の周りに、理論的表面を有する（全グリッド面積中と）同じフレーム区域が配置され、これがグリッド面積にやはり属する（図6（C）参照）。

【0029】

1.76のHHD表面因子を得るための実際の例として以下のパラメータが与えられる。

・グリッド5×5スルーホール

- － 板の厚さ1.5mm
- － 孔直径0.2mm
- － 孔ピッチ0.4mm
- － 壁間0.2mm
- － フレーム幅1mm
- － 全グリッド表面40.8mm²
- － グリッド面積28.8mm²

【0030】

スルーホールを有する区域は、好ましくは、400～20000個の孔、0.05～2.0mmの孔ピッチ、0.05～2.0mmの孔直径、0.2～3.2mmの板の厚さを有する。

【0031】

銅充填ステップ（f）の後に、スルーホールおよび／または格子構造の上の結果として得られた銅めっき厚の高さの差異は、スルーホールおよび／または格子構造を有さない高

10

20

30

40

50

さと比較して0～40%である。基板は、スルーホールまたは格子構造なしの区域、ならびにスルーホールの構造および／または格子構造の区域をやはり含むことができる。

【0032】

スルーホールおよび／もしくは格子構造の上の高さの観点で、または、それぞれ、異なる区域中の高さの観点で、銅充填ステップ(f)の結果として得られた銅めっき厚は、均等に分布するものとする。ここで、異なるHHD表面因子を有する区域の高さの差異は、銅めっき厚の0～40%、好ましくは0～20%である。

【0033】

本発明の一実施形態では、たとえば2～5といったより高いHHD表面因子を有するスルーホールを有する区域だけを、および、基板の面上で1のHHD表面因子を有する区域を含む基板を出願することができ、区域の高さの差異は、0～20%である。

10

【0034】

本発明の一実施形態では、たとえば1.1～5といった異なるHHD表面因子を有するスルーホールおよび／または格子構造を有する区域を、および、基板の面上で1のHHD表面因子を有する区域を含む基板を出願することができ、区域の高さの差異は、0～40%である。基板の表面がより複雑になると、異なる区域の高さの容認できる差異がより許容可能になる。

【0035】

さらに、本発明の方法を用いて、スルーホールの充填した構造および／もしくは格子構造またはスルーホールおよび／もしくは格子構造の区域の上に、非常に均等で比較できるほど薄く均等な銅表面層を設けることができる。これによって、ステップ(f)の後のエッチングまたは研磨ステップがなくなる、または減る。

20

【0036】

添付図面を参照して例示的な実施形態を詳細に記載することによって、当業者には特徴が明らかになるであろう。

【図面の簡単な説明】

【0037】

【図1】本発明の一実施形態による方法の各ステップ(a)～(f)の、概略シーケンスを図示する断面図である。

【図2】本発明の別の実施形態による方法の各ステップ(a)～(f)の、概略シーケンスを図示する断面図である。

30

【図3】本発明のさらなる実施形態による方法の各ステップ(a)～(f)の、概略シーケンスを図示する断面図である。

【図4a】第1の実施形態による格子構造を図示する概略断面図および概略上面図である。

【図4b】第2の実施形態による格子構造を図示する概略断面図および概略上面図である。

【図5】本発明のさらなる実施形態による方法の各ステップ(a)～(f)の、概略シーケンスを図示する断面図である。

【図6】HHD表面因子(A)～(C)を説明する図面である。

【発明を実施するための形態】

【0038】

ここで、実施形態への参照が詳細に行われることになり、その例が添付図面に図示される。例示的な実施形態の効果および特徴、ならびにその実装方法が、添付図面を参照して記載されることになる。図面では、同様の参照数字は、同様の要素を示し、冗長な記載が省略される。本明細書で使用する、「および／または」という用語は、関連してリスト化された項目のうちの1つまたは複数のあらゆるすべての組合せを含む。さらに、本発明の実施形態を記載するときの「may(できる、場合がある)」の使用は、「本発明の1つまたは複数の実施形態」のことをいう。

40

【0039】

本発明の実施形態の以下の記載では、文脈がそうでないと明瞭に示さない限り、単数形の用語が複数形を含むことができる。

50

【0040】

図面では、要素のサイズは、見やすいように誇張される場合がある。たとえば、図面では、各要素のサイズまたは厚さは、説明する目的で適宜示される場合があり、したがって、本発明の実施形態は、それに限定されるとみなすべきでない。

【0041】

本発明の概念の特徴およびそれを達成する方法は、実施形態の以下の詳細な記載および添付図面を参照することによってより容易に理解することができる。以降では、例示的な実施形態は、添付図面を参照してより詳細に記載されることになる。そこでは、同様の参照番号は全体を通して同様の要素のことをいう。しかし、本発明は、様々な異なる形で具体化することができ、本明細書に説明される実施形態だけに限定されるとみなすべきでない。むしろ、本開示が徹底的で完全となるようにこれらの実施形態は例として提供され、本発明の態様および特徴を当業者に十分に伝達することになる。したがって、本開示の態様および特徴の完全な理解のために当業者に必要でないプロセス、要素、および技法は記載されない場合がある。

【0042】

本明細書で使用する、「ほぼ」、「約」、および同様の用語は、近似の用語として使用され、程度の用語としては使用されず、当業者に認められることになる測定値または計算値における固有の偏差を考慮することが意図される。さらに、「ほぼ」という用語が、数値を使用して表すことができる特徴と組み合わせて使用される場合、「ほぼ」という用語は、その値を中心とする値の $+/-5\%$ の範囲を示す。さらに、本発明の実施形態を記載するときの「may（できる、場合がある）」の使用は、「本発明の1つまたは複数の実施形態」のことをいう。本明細書では、「上」および「下」という用語は、z軸に従って規定される。たとえば、カバーは、z軸の上部に位置決めされる一方で、接地板はその下部に位置決めされる。

【0043】

本明細書で使用する、「銅めっき厚」または「高さ」という用語は、ステップ(f)における、堆積／めっきした銅層の厚さのことをいう。基板の面内に配置されるスルーホールおよび／または格子構造を充填するために層が堆積される場合、銅層の厚さまたはそれらの高さが異なる場合がある。したがって、銅層の厚さまたは高さの所与の値は、スルーホールまたは格子構造を含まない(HHD表面因子1)基板の面(上述のステップの共形層を含む)から開始して計算される、または、スルーホールまたは格子構造が基板の中に延び始める(HHD表面因子 >1)基板の面から計算する。両方の「面」は、同じレベルにある。ステップ(f)の銅充填の結果として得られた厚さは、好ましくは $10\sim300\mu\text{m}$ 、より好ましくは $10\sim100\mu\text{m}$ 、さらにより好ましくは $10\sim30\mu\text{m}$ の、スルーホールおよび／もしくは格子構造、または、(HHD表面因子 >1 、より好ましくは、 $1.1\sim5$ を有する)スルーホールおよび／もしくは格子構造の区域の上の、比較できるほど薄く均等な銅層の厚さがもたらされる。この文脈中の「比較できる」という言葉は、スルーホールが長くなる(または、基板の厚さが板のように厚くなる)につれて、第1の銅層が厚くなってよいことを意味する。

【0044】

本明細書に記載される本開示の実施形態による、電子もしくは電気デバイスおよび／または任意の他の関連するデバイスもしくは構成要素は、任意の好適なハードウェア、ファームウェア(たとえば、特定用途向け集積回路)、ソフトウェア、またはソフトウェア、ファームウェア、およびハードウェアの組合せを利用して実装することができる。たとえば、これらのデバイスの様々な構成要素は、1つの集積回路(IC)チップまたは別個のICチップ上に形成することができる。さらに、これらのデバイスの様々な構成要素は、フレキシブルプリント回路フィルム、テープキャリアパッケージ(TCP)、プリント回路板(PCB)上に実装すること、またはIC基板として1つの基板上に形成することができる。さらに、これらのデバイスの様々な構成要素は、本明細書に記載される様々な機能性を実施するため、1つまたは複数のコンピューティングデバイス中で、1つまたは複

数のプロセッサ上で走り、コンピュータプログラム命令を実行し、他のシステム構成要素と相互作用するプロセスまたはスレッドであってよい。コンピュータプログラム命令は、たとえばランダムアクセスメモリ（RAM）などといった標準的なメモリデバイスを使用してコンピューティングデバイス中に実装することができるメモリ中に記憶される。コンピュータプログラム命令は、たとえば、CD-ROM、フラッシュドライブなどといった、他の非一時的なコンピュータ可読媒体に記憶することもできる。また、本発明の例示的な実施形態の範囲から逸脱することなく、様々なコンピューティングデバイスの機能性を単一のコンピューティングデバイスの中に組み合わせることもしくは一体化することができる、または特定のコンピューティングデバイスの機能性を、1つまたは複数の他のコンピューティングデバイスにわたって分散させることができることを、当業者なら理解すべきである。

10

【0045】

一般的に、HDI PCBは、最も微細なトレース構造、最小の孔ならびにブラインドおよび埋込ビア（マイクロビア）を提供する。したがって、HDI技術は、ビアインパッドおよび複数マイクロビア層（積層および交互配置ビア）を使用して達成される、高度に小型で信頼性の高いPCB設計を可能にする。SBU（シーケンシャルビルドアップ）またはSSBU（セミシーケンシャルビルドアップ）技術を使用してさらなる層を加圧することによって、伝導性中間層上の信号を接続して切り離すことができる。このことによって、高いピン密度を有する構成要素のための外側層上に空間が残る。IPC規格は、 $\leq 0.15\text{ mm}$ のマイクロビアおよび $\leq 0.1\text{ mm}$ のトラック幅／距離によってHDI回路板を規定する。

20

【0046】

HDI層は、両面コア板または多層PCBから構築することができる。HDI層は、PCBの両側に構築することができる。SBU／SSBUプロセスは、いくつかのステップ、すなわち、層の積層、ビア形成、ビア金属化、およびビア充填からなる。各ステップについて、材料および／または技術の複数の選択肢がある。特に、マイクロビアは、異なる材料およびプロセスで充填することができる。しかし、積み重ねたマイクロビアは、通常は電気めっきした銅で充填されて、複数のHDI層間の電氣的な相互接続を行い、マイクロビアの外側レベルのため、または、最も外の銅パッド上に搭載される構成要素のための構造的な支持を実現する。

30

【0047】

さらに、HDI PCBは、銅で充填したスルーホールまたは格子構造などといった熱放散構造を含むことができる。本発明は、スルーホールおよび／または格子構造が銅で充填される製造シーケンスに関する。

【0048】

本発明は、IC基板を構築するために使用することができる。IC基板は、トレースおよび孔の伝導性ネットワークを通して、ICチップとPCBの間の接続として働く。IC基板は、回路の支持および保護、熱放散、ならびに信号および電力の分配を含む重要な機能をサポートする。IC基板は、PCB製造の中で最高レベルの小型化を表し、半導体製造と多くの類似点を共有する。銅で充填したスルーホールおよび／または格子構造を含む高密度相互接続プリント回路板（HDI PCB）またはIC基板を作製する本発明の方法は、図1から図5に図示される例示的な実施形態を参照してここで詳細に説明されることになる。

40

【0049】

図1は、本方法の各ステップ（a）～（f）の、断面図を含む概略シーケンスを示しており、HDI PCBは、銅で充填しなければならない、スルーホール20ならびに格子構造30を含む。シーケンスの詳細が下で説明される。

【0050】

図2および図3は、HDI PCBがスルーホール20を含むときの、本方法の各ステップ（a）～（f）の断面図を含むさらなる概略シーケンスを図示する。図2の実施形態

50

では、スタック組立体が、2つの導電性中間層14間に埋め込まれた絶縁コア層12を備える。少なくとも1つの外側絶縁層13が導電性中間層14上に取り付けられる。図3の実施形態では、スルーホール20は、なんら伝導中間層なしにHDI PCBの区域に設けられる。また、シーケンスの詳細が下で説明される。

【0051】

図4aおよび図4bは、2つの例示的な格子構造30、32の概略断面図およびそれぞれの概略上面図を図示する。

【0052】

図4aに図示される第1の実施形態によれば、HDI PCBの両側に格子構造30が設けられる。格子構造30は、5つの行および列に配置される25のスロット36を含む。スロット36は、薄い壁34によって分離される。スロット36の各々の寸法は、スルーホール20のものと同じであってよい。スロット36は、カバー層16および外側絶縁層13を通して延びる。壁32は、絶縁層13の厚さより薄い高さを有する。

10

【0053】

図4bに図示される第2の実施形態によれば、薄い壁35が絶縁層13と同じ高さに延びて、カバー層16によってカバーされるという点で、格子構造32は図4aの格子構造30とは区別される。

【0054】

図5は、図4aに図示される格子構造30を充填する場合の方法の各ステップ(a)～(f)の断面図を含む概略シーケンスを図示する。シーケンスの詳細は下で説明される。

20

【0055】

銅で充填したスルーホール20および／または格子構造30、32を含む高密度相互接続プリント回路板(HDI PCB)またはIC基板を作製する本発明の方法は、以下のステップ、すなわち、

(a) 多層基板10を準備するステップであって、多層基板10が、

(i) 周辺面を有する絶縁コア層12、または

(i') 2つの導電性中間層14間に埋め込まれた絶縁コア層12、および導電性中間層14上に取り付けられ周辺面を有する少なくとも1つの外側絶縁層13を備えるスタック組立体、

(ii) 好ましくは銅でできており、周辺面をカバーするオプションのカバー層16、および

30

(iii) 多層基板10のすべての層を通して延びる少なくとも1つのスルーホール20、および／または

オプションのカバー層16を通して延び、部分的に絶縁コア層12中に延びる、または、少なくともオプションのカバー層16および外側絶縁層13のうちの少なくとも1つを通して延びる複数のスロット36を有する格子構造30、32

を備える、ステップと、

(b) 格子構造30、32の内面上の、カバー層16上およびスルーホール20それぞれの内面22上に、非銅伝導層40または銅層40を形成するステップと、

(c) 非銅伝導層40上または銅層40上にパターン形成したマスキングフィルム50を形成するステップと、

40

(d) 1度のステップで、2つのブラインドマイクロビア64をそれぞれ形成するのに十分なだけスルーホール20内側に銅内部封止物62を電解析出し、格子構造30、32の内面の非銅伝導層40上または銅層40上に銅インレー66を、および非銅伝導層40または銅層の残りの周辺面上に、電解析出するステップと、

(e) マスキングフィルム50を除去するステップと、

(f) 1度のステップで、ブラインドマイクロビア64中、銅インレー66、および第1の銅層60上に、それぞれ銅充填物70を電解析出するステップを含む。

【0056】

50

言い換えると、製造シーケンスは、スルーホール20および／または格子構造30、32を備える多層基板10を準備するステップ(a)で開始し、ここで、多層基板10は、スタック組立体の最も外の層の頂部上にカバー層16で積層することができる。HDI用途では、mSAPとしてカバー層16が好ましい。スタック組立体の最も外の層は、絶縁コア層12または外側絶縁層13であってよく、これが次いで、導電性中間層14に取り付けられる。少なくとも1つの導電性中間層を、絶縁コア層と外側絶縁層の間に埋め込むことができる。さらに、少なくとも1つの導電性中間層を絶縁コア層と外側絶縁層の間に埋め込むことができる限り、導電性中間層を、2つの外側絶縁層間に埋め込むことができる。好ましくは、多層基板10は、スルーホール20と格子構造30、32の両方を備える。

10

【0057】

一実施形態によれば、スルーホール20は、 $30\mu\text{m}\sim 1000\mu\text{m}$ の範囲の直径を有し、および／または、複数のスロット36は、 $30\mu\text{m}\sim 300\mu\text{m}$ の範囲の直径を有する。

【0058】

スルーホール20の直径対基板10の厚さに対するアスペクト比は、 $0.5\sim 13$ であり、好ましくは、 $1\sim 4$ である。複数のスロット(36)の直径対スロットの深さに対するアスペクト比は、 $0.5\sim 3$ である。

【0059】

ステップ(b)では、非銅伝導層40または銅層40が、カバー層16上、ならびに、スルーホール20の内面22および／または格子構造30、32の内面上に形成される。たとえば、さらにより小さいライン対スペース比を有するSAPプロセスとしてのIC基板用途といったいくつかの用途では、好ましくはカバー層16が適用されない。ステップ(b)の非銅伝導層40は、金属もしくは合金、伝導性金属酸化物(チタン酸化物など)、カーボンベース材料(グラファイト、グラフィン、およびグラフジインなど)、伝導性ポリマのような伝導性有機材料(Ecopact CPなど)であってよい。

20

【0060】

銅層40が形成される場合、この層は、純粋な銅でできており、 $\geq 97\%$ 、好ましくは $\geq 99\%$ 、より好ましくは $\geq 99.5\%$ の銅の含有量を含む銅層と理解される。この層は、特にカバー層16が形成されない場合、好ましくは周辺面の活性化後に、好ましくは、湿式化学的銅堆積によって形成される。

30

【0061】

金属または合金の場合、非銅伝導層40の文脈中の「非銅」という用語は、標準的な化学／機器分析法によって決定されるような、 $\leq 95\%$ 、好ましくは $\leq 50\%$ 、より好ましくは $\leq 10\%$ 、最も好ましくは $\leq 1\%$ の銅の含有量を含む金属または合金と理解することができる。非銅伝導層40として使用されるそれぞれの材料中の銅痕跡の分析のために、ICP-MS(誘導結合プラズマ質量分析)を使用することができる。言い換えると、非銅伝導層40は、純粋な銅または高純度な銅でできていない。ステップ(d)中の条件およびパラメータをより積極的に選択することができるため、本発明のステップ(d)中の電解析出期間の、強いエッチングおよび／または不要な溶解に対して銅含有層がより敏感であるため、好ましくは非銅伝導層40が形成される。言い換えると、非銅伝導層40はエッチング耐性であってよい。特に、非銅伝導層40のエッチング耐性の程度は、後続の電解析出ステップ中に適用される酸および／または電解質によるエッチングを防止するために調節することができるが、絶対的なエッチング耐性を暗示してはいない。

40

【0062】

ステップ(b)の非銅伝導層40は、無電解めっきプロセス、無電解析出プロセス、物理堆積プロセス、化学気相堆積プロセス、またはプラズマ化学気相堆積プロセスのうちの1つまたは複数によって形成することができる。

【0063】

非銅伝導層40の適用によって、封入物なしのめっきを実施するため、低電流効果を有

50

する高い逆パルスパラメータを使用することを可能にすることができるが、スルーホール充填期間により高いスループットのためより高い電流密度を使用するのを可能にすることもできる。

【0064】

ステップ(c)では、非銅伝導層40上に、パターン形成したマスキングフィルム50が形成される。マスキングフィルム50は、ステップ(e)で除去される。

【0065】

ステップ(d)では、スルーホール20の場合に、銅内部封止物62が電解析出によってスルーホール20の内側に形成され、それによって、2つのブラインドマイクロビア64を形成する。格子構造30、32の場合に、銅インレー66が電解析出によって格子構造30、32の内面の非銅伝導層40上に形成される。加えて、第1の銅層60が非銅伝導層40の残りの周辺面上に形成される。本プロセスは、1ステップで実施される。

【0066】

1度のステップで、スルーホール20それぞれの内側の銅内部封止物62、格子構造30、32上の銅インレー66を電解析出し、第1の銅層60を電解析出するステップ(d)は、非銅伝導層40がカソードとして接続される電解銅めっきシステム中の電解槽の中に多層基板10を浸すステップを含むことができ、めっきシステムは、不溶性の寸法安定したアノードおよび銅金属の発生源をさらに備え、電解槽は、酸、銅イオンの発生源、第一鉄イオンおよび／または第二鉄イオンの発生源、ならびに堆積される銅の物理機械特性を制御するための少なくとも1つの添加物を備える。

【0067】

浸漬ステップ(d)に続いて、不溶性の寸法安定したアノードと非銅伝導層40との間に電圧が印加され、その結果、その間に、銅内部封止物62および／または銅インレー66ならびに周辺非銅伝導層40上の第1の銅層60を形成するため銅を電解析出するのに十分な時間の間、電流が流れる。ここで、 Fe^{2+}/Fe^{3+} レドックスシステムが電解槽中に確立されて、銅金属の発生源からの銅イオンを溶解することによって追加の銅イオンが電解析出されることが実現される。「1ステップ」とは、ここでは、1つのめっき機械の工程と規定される。すなわち、多層基板が、電解質銅めっきシステムを通して1度コンベヤー処理される。

【0068】

1度のステップで、スルーホール20のブラインドマイクロビア64中、銅インレー66上、および第1の銅層60上に、銅充填物70を電解析出するステップ(f)は、非銅伝導層40がカソードとして接続される電解質銅めっきシステム中の電解槽の中に多層基板10を浸すステップを含むことができ、めっきシステムは、不溶性の寸法安定したアノードおよび銅金属の発生源をさらに備え、電解槽は、酸、銅イオンの発生源、第一鉄イオンおよび／または第二鉄イオンの発生源、ならびに堆積される銅の物理機械特性を制御するための少なくとも1つの添加物を備える。

【0069】

浸漬ステップ(f)に続いて、不溶性の寸法安定したアノードと銅層または非銅伝導層40との間に電圧が印加され、その結果、その間に、ブラインドマイクロビア64中の銅充填物70および銅インレー66を形成するため銅を電解析出するのに十分な時間の間、電流が流れる一方で、第1の銅層60の層厚が減る。ここで、 Fe^{2+}/Fe^{3+} レドックスシステムが電解槽中に確立されて、銅金属の発生源からの銅イオンを溶解することによって追加の銅イオンが電解析出されることが実現される。「1ステップ」とは、ここでは、1つのめっき機械の工程と規定される。すなわち、多層基板が、電解質銅めっきシステムを通して1度コンベヤー処理される。銅の電解析出のために、逆パルスめっきが使用される。結果として、このステップ(f)から、薄く均一な銅層が得られる。

【0070】

ステップ(d)、(e)、および(f)を含む方法は、それぞれプロセスステップを著しく減少させ、費用の低減を実現し、封入物なし、凹みなしの銅の電解析出を可能にする

10

20

30

40

50

。本発明の1つの目的の問題は、したがって、スルーホールおよび格子構造を備える多層基板のための、時間および費用効果的な銅充填を可能にして、その結果、スルーホールの熱管理を改善した高品質PCBを提供する方法を提供することであってよい。

【0071】

本発明を用いて、たとえば、直接隣接する区域、または少なくとも1つのスルーホールとステップ(f)によって作られた銅をやはり含む格子構造との間の区域といった、下にある充填構造なしの隣接区域と比較して、充填したスルーホールまたは充填した格子構造のような充填した構造の観点で不均一な高さのない、処理した基板全体にわたる、銅めっき厚の均一な銅面を実現する銅充填物を得ることがさらに可能である。

【0072】

異なるHHD表面因子の区域の結果として得られる銅層の高さの差異は、ステップ(f)の後に、銅めっき厚の0~40%、好ましくは、0~20%である。

【0073】

好ましくは、HHD表面因子が1.1~5である場合、結果として得られる銅層の高さの差異は、0~40%である。より好ましくは、HHD表面因子が1.1~3である場合、結果として得られる銅層の高さの差異は、0~20%であり、および／または、HHD表面因子が2~5である場合、結果として得られる銅層の高さの差異は、10~40%である。

【0074】

1.1~5および1のHHDといった、ただ2つの異なるHHD表面因子が存在する場合、差異は、0~10%であってよい。(1のHHD表面因子を含む)異なる少なくとも3つのHHD表面因子1.1~5を有する区域を有するより複雑な面の場合、差異は10~40%、好ましくは、10~30%である。

【0075】

スルーホールを有する区域についてのHHD表面因子が1.1~5、より好ましくは1.1~3、最も好ましくは1.1~2である場合、0~40%の、結果として得られる銅層の高さの差異が好ましい。また好ましくは、HHD表面因子が1.1~2である場合、結果として得られる銅層の高さの差異は、0~20%である。1.1~2および1のHHDといった、ただ2つの異なるHHD表面因子が存在する場合、差異は、0~10%であってよい。より複雑な面が、(1のHHD表面因子を含む)3つ以上の異なるHHD表面因子1.1~5を有する区域を有する場合、差異は10~40%、好ましくは、10~30%である。

【0076】

格子構造を有する区域についてのHHD表面因子が1.1~3、好ましくは1.1~2である場合、0~40%の、結果として得られる銅層の不均一な高さの差異が好ましい。より好ましくは、HHD表面因子が1.1~2である場合、結果として得られる銅層の高さの差異は、0~20%である。

【0077】

ステップ(d)およびステップ(f)の酸は、硫酸、メタンスルホン酸、ピロリン酸、フルオロホウ酸、およびアミド硫酸からなるグループから選択することができる。

【0078】

一実施形態によれば、銅イオンの発生源は、銅(II)塩であり、好ましくは、銅(II)硫酸塩、銅(II)硫酸塩五水和物、銅(II)硫酸塩七水和物、銅(II)メタンスルホン酸塩、銅(II)ピロリン酸塩、銅(II)フルオロホウ酸塩、および銅(II)スルファミン酸塩からなるグループから選択される。

【0079】

上で述べたように、Fe(II)および／またはFe(III)塩が槽の中に含まれる。好適な鉄塩は、鉄(II)硫酸塩七水和物および鉄(II)硫酸塩九水和物の両方であってよく、そのいずれかまたは両方から、短い動作時間の後に、効果的な Fe^{2+}/Fe^{3+} (Fe(II)/Fe(III))レドックスシステムが形成される。

10

20

30

40

50

【0080】

別の実施形態によれば、第一鉄イオンの発生源は、 $\text{Fe}(\text{II})$ 塩であり、好ましくは、鉄(II)硫酸塩七水和物、鉄(II)酢酸塩、鉄(II)プロピオン酸塩、鉄(II)安息香酸塩、および鉄(II)ヘキサフルオロケイ酸塩からなるグループから選択される。

【0081】

一実施形態によれば、第二鉄イオンの発生源は、 $\text{Fe}(\text{III})$ 塩を含み、好ましくは、鉄(III)硫酸塩九水和物、鉄(III)酢酸塩、鉄(III)プロピオン酸塩、鉄(III)安息香酸塩、および鉄(III)ヘキサフルオロケイ酸塩からなるグループから選択される。

【0082】

これらの塩は、主に、水溶性の銅酸性槽に好適である。たとえば、鉄過塩素酸塩といった、他の水溶性の鉄塩を使用することもできる。(ハード)錯形成剤を含まない塩が有利である。そのような錯形成剤は、生物学的に分解不可能であってよく、または、かろうじて分解可能であってよく、したがって、そのような塩は、すすいだ水を捨てるときに問題を引き起こす可能性がある(たとえば、鉄アンモニウムみょうばん)。たとえば、塩化物または硝酸塩などといった、銅堆積溶液の場合に望ましくない2次反応をもたらすアニオンを有する鉄化合物は使用するべきでない。結果として、酢酸塩、プロピオン酸塩、および安息香酸塩、ならびにヘキサフルオロケイ酸塩などといった鉄イオンのカルボン酸塩がやはり有利である。 $\text{Fe}^{2+}/\text{Fe}^{3+}$ レドックスシステムを採用する好適なシステムは、たとえば、WO2010/094998A1、WO2007/112971A2、米国特許第5,976,341号および第6,099,711号に開示されており、これらは、本システムについてのさらなる詳細のために参考にすることができる。 $\text{Fe}^{2+}/\text{Fe}^{3+}$ レドックスシステムを使用することに関連する上述の特許の開示は、参照によって本明細書に組み込まれる。

【0083】

好適な付加化合物は、たとえば、高分子酸素含有化合物、有機硫黄化合物、チオ尿素化合物、高分子フェナゾニウム化合物、および高分子窒素化合物、および混合物、またはこれらの付加化合物のいずれかのうちの任意の2つ以上の組合せであってよい。

【0084】

好適で例示的な高分子酸素含有化合物は、以下、すなわち、カルボキシメチルセルロース、ノニルフェノールポリグリコールエーテル、オクタンジオールビス(ポリアルキレングリコールエーテル)、オクタノールポリアルキレングリコールエーテル、オレイン酸ポリグリコールエーテル、ポリエチレンプロピレングリコール共重合体ポリエチレングリコール、ポリエチレングリコールジメチルエーテル、ポリオキシプロピレングリコール、ポリプロピレングリコール、ポリビニルアルコール、ステアリン酸ポリグリコールエーテル、ステアリルアルコールポリグリコールエーテル、およびβナフトールポリグリコールエーテルのうちの1つまたは複数を含むことができる。

【0085】

好適で例示的なチオ尿素タイプ化合物は、以下、すなわち、チオ尿素、Nアセチルチオ尿素、Nトリフルオロアセチルチオ尿素、Nエチルチオ尿素、Nシアノアセチルチオ尿素、Nアリルチオ尿素、oトリルチオ尿素、N,N'ブチレンチオ尿素、チアゾリジンチオール、4チアゾリンチオール、イミダゾリジンチオール(N,N'エチレンチオ尿素)、4メチル2ピリミジンチオール、2チオウラシルのうちの1つまたは複数を含むことができる。

【0086】

好適で例示的なフェナゾニウム化合物は、以下、すなわち、ポリ(6メチル7ジメチルアミノ5フェニルフェナゾニウム硫酸塩)、ポリ(2メチル7ジエチルアミノ5フェニルフェナゾニウム塩化物)、ポリ(2メチル7ジメチルアミノ5フェニルフェナゾニウム硫酸塩)、ポリ(5メチル7ジメチルアミノフェナゾニウム酢酸塩)、ポリ(2メチル7アニリノ5フェニルフェナゾニウム硫酸塩)、ポリ(2メチル7ジメチルアミノフェナゾニ

10

20

30

40

50

ウム硫酸塩)、ポリ(7メチルアミノ5フェニルフェナゾニウム酢酸塩)、ポリ(7エチルアミノ2,5ジフェニルフェナゾニウム塩化物)、ポリ(2,8ジメチル7ジエチルアミノ5pトリルフェナゾニウム塩化物)、ポリ(2,5,8トリフェニル7ジメチルアミノフェナゾニウム硫酸塩)、ポリ(2,8ジメチル7アミノ5フェニルフェナゾニウム硫酸塩)、およびポリ(7ジメチルアミノ5フェニルフェナゾニウム塩化物)のうちの1つまたは複数を含むことができる。

【0087】

好適で例示的な高分子窒素含有化合物は、以下、すなわち、ポリエチレンイミン、ポリエチレンイミド、ポリアクリル酸アミド、ポリプロピレンイミン、ポリブチレンイミン、Nメチルポリエチレンイミン、Nアセチルポリエチレンイミン、およびNブチルポリエチレンイミンのうちの1つまたは複数を含むことができる。

【0088】

原理的に、銅イオンは、多層基板上の電解析出プロセス期間に消費される。しかし、電解槽中の銅イオンを回復するために、不溶性の寸法安定したアノードによって銅イオンを直接供給することはできない。その代わりに、銅イオンは、銅金属の発生源、すなわち、銅でできている犠牲アノードまたは銅を含有する成形した本体を化学的に溶解することによって提供することができる。銅金属の発生源の溶解は、2次反応器中で実現および／または制御することができ、電解析出は、1次反応器中で実現および／または制御することができ、両方の反応器は接続される。2次反応器と1次反応器の間に適切な流量で電解槽の循環を実現するために、2次反応器を1次反応器と接続することができる。

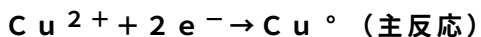
【0089】

このレドックスシステムでは、銅イオンは、溶解したFe(III)塩を酸化剤として用いるレドックス反応で、銅金属の発生源(犠牲アノードまたは銅を含有する成形した本体)から形成される。言い換えると、Fe(III)イオンがFe(II)イオンへと還元される一方で、発生源の銅金属が酸化されてCu(II)イオンを形成する。このレドックス反応によって、電解析出プロセスに必要な銅イオンの全濃度が、電解槽中で比較的一定に保たれる。さらに、実際に電圧が印加される、不溶性の寸法安定したアノードは、同じ均一なサイズのままとなる。認識されるように、以下の反応が生じる。

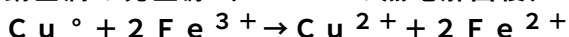
不溶性の寸法安定したアノード(電解析出プロセス)では、



カソードでは、すなわち、多層基板(電解析出プロセス)では、



銅金属の発生源(Cu²⁺の無電解回復)では、



【0090】

基板に電圧を印加するとき、局所的な電流密度は、特定の区域中のビアの孔密度に依存するだけでなく、ビアおよび格子構造を有する区域(いわゆる高孔密度区域、HHD区域)とビアなし区域またはビアなしの複数区域との間で分散する。HHD区域は、典型的には、ビアなしの区域と比較してより低い局所的な電流密度を有する。さらに、ビアの孔密度が高くなると、局所的な電流密度がより低くなる。その文脈では、基板の特定の区域のためのHHD表面因子は、すべてのビアまたは格子構造の内面を含む全表面(全グリッド面積または全グリッド表面とも呼ばれる)と、対応する面積(グリッド表面とも呼ばれる)の周辺面との間の比率として規定される。HHD表面因子がより高くなると、それぞれ、ビアがより多くなり、孔のピッチ(ビア中間点間の距離)がより小さくなり、ビアの直径がより小さくなり、電流密度が低くなる。

【0091】

上で記載された電解析出プロセスでは、局所的な電流効率、すなわち、電気化学反応(ここでは、銅の堆積)を容易にするシステム中で電子が伝達される効率は、局所的な電流密度と相関する。したがって、HHD表面因子がより高くなると、局所的な電流密度がよ

り低くなり、局所的な電流効率がより低くなる、すなわち、銅の堆積による層厚がより小さくなる。

【0092】

上で記載したレドックスシステムでは、局所的な電流効率は、電解槽中の Fe^{3+} 濃度にさらに依存する。すなわち、 Fe^{3+} 濃度が高くなると、堆積される銅層の厚さが小さくなる。

【0093】

さらに、上で記載したレドックスシステムでは、局所的な電流効率は温度に依存する。すなわち、温度が高くなると、堆積される銅層の厚さが小さくなる。

【0094】

さらに、上で記載したレドックスシステムでは、局所的な電流効率は逆方向電流パルスの持続時間に依存する。すなわち、逆方向電流パルスの持続時間が長くなると、堆積される銅層の厚さが小さくなる。

【0095】

一実施形態によれば、電圧は、順方向電流パルスおよび逆方向電流パルスを含む双方向パルスを有する逆パルス形式で印加される。

【0096】

別の実施形態では、局所的な電流効率は、銅イオンの発生源の濃度、第一鉄イオンの発生源の濃度、第二鉄イオンの発生源の濃度、逆方向電流パルスの持続時間、および電解槽の温度のうちの少なくとも1つを調整することによって制御される。好ましくは、局所的な電流効率は、第二鉄イオンの発生源の濃度、逆方向電流パルスの持続時間、および電解槽の温度のうちの少なくとも1つを調整することによって制御される。

【0097】

特に、第一鉄イオンの濃度および／または電解槽の温度が増える場合、電流効率が低下する。さらに、逆方向電流パルスの持続時間が短くなる場合、電流効率がやはり低下する。一方、電流効率は、銅 (II) イオン濃度の増加にともなって増加する。

【0098】

一実施形態によれば、電解槽は、 $20 \sim 150 \text{ g/l}$ の範囲の濃度での銅イオンの発生源、および／または、 $1 \sim 40 \text{ g/l}$ の範囲の濃度での第一鉄イオンの発生源、および／または、 $0.1 \sim 40 \text{ g/l}$ の範囲の濃度での第二鉄イオンの発生源を含む。

【0099】

逆方向電流パルスの持続時間は、 $0 \sim 200$ ミリ秒の範囲で調整することができる。

【0100】

さらに、順方向電流パルスの持続時間は、 $0 \sim 200$ ミリ秒の範囲で調整することができる。

【0101】

本発明の別の態様では、銅で充填したスルーホール20を含む高密度相互接続プリント回路板 (HDI PCB) が、上で記載した方法によって得られる。

【符号の説明】

【0102】

- 10 多層基板
- 12 絶縁層
- 14 導電性中間層
- 16 カバー層
- 20 スルーホール
- 22 内面
- 30、32 格子構造
- 34、35 格子構造の壁
- 36 スロット
- 40 非銅伝導層または銅層

10

20

30

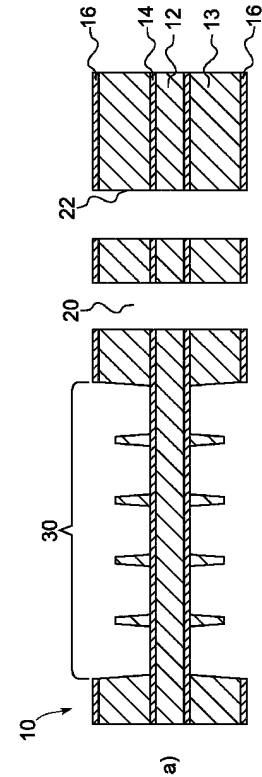
40

50

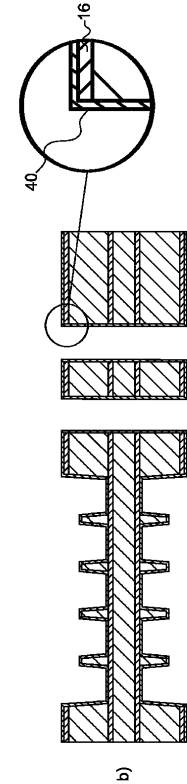
- 5 0 パターン形成したマスキングフィルム
- 6 0 第 1 の銅層
- 6 2 銅内部封止物
- 6 4 ブラインドマイクロビア
- 6 6 銅インレー
- 7 0 銅充填物

【図面】

【図 1 a）】



【図 1 b）】



10

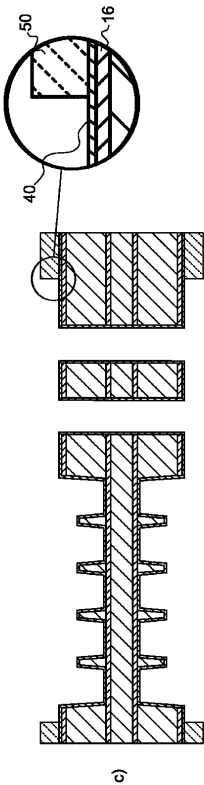
20

30

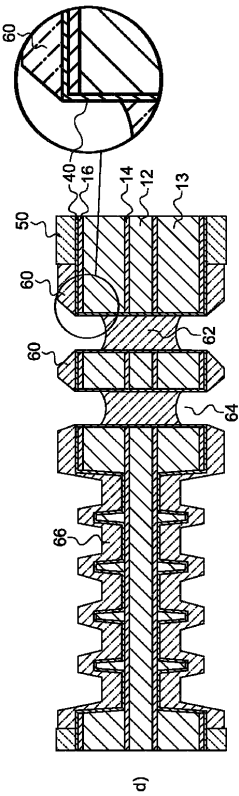
40

50

【図 1 c）】



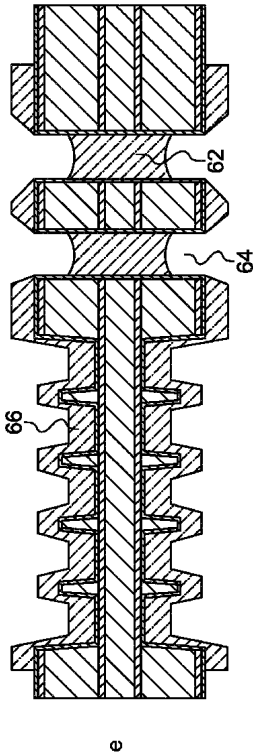
【図 1 d）】



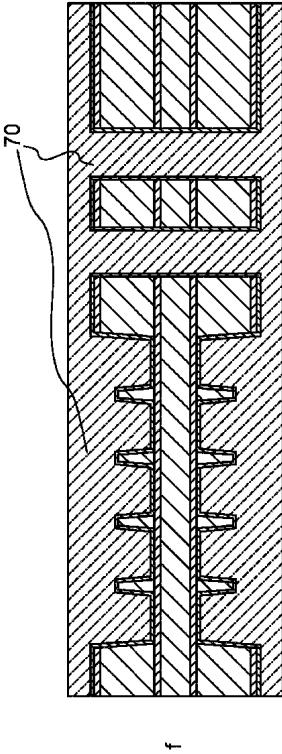
10

20

【図 1 e）】



【図 1 f）】

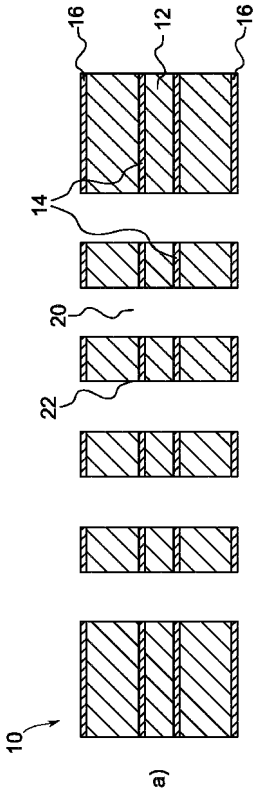


30

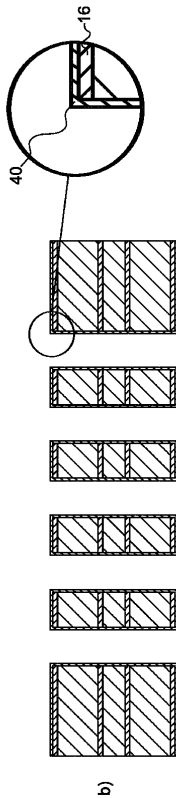
40

50

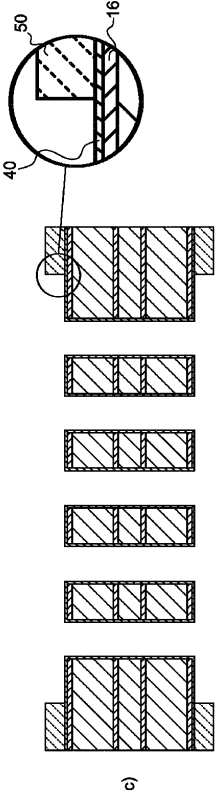
【図 2 a）】



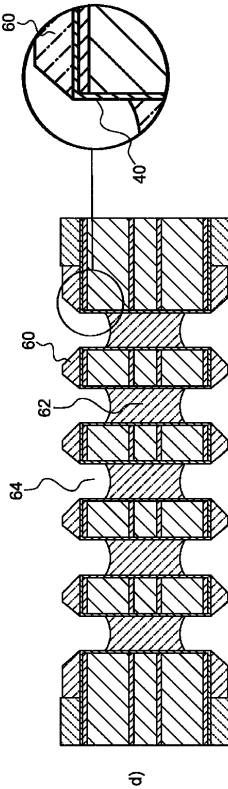
【図 2 b）】



【図 2 c）】



【図 2 d）】



10

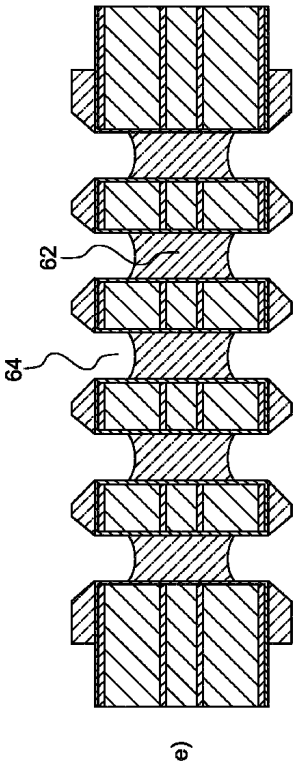
20

30

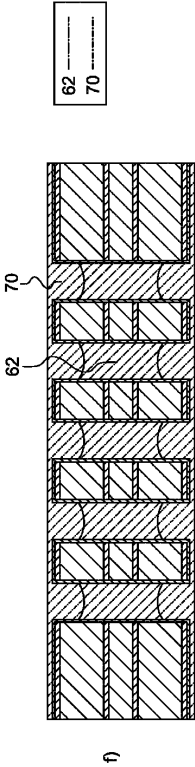
40

50

【図 2 e）】



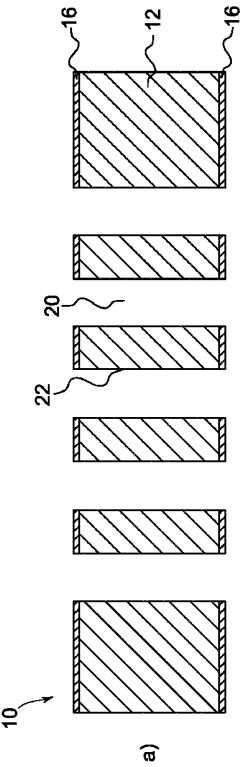
【図 2 f）】



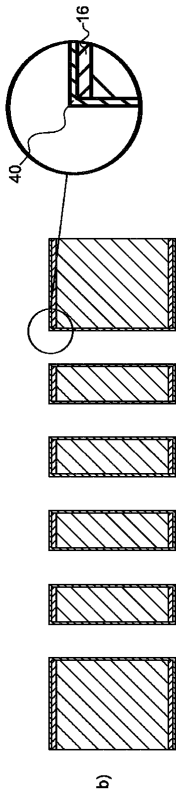
10

20

【図 3 a）】



【図 3 b）】

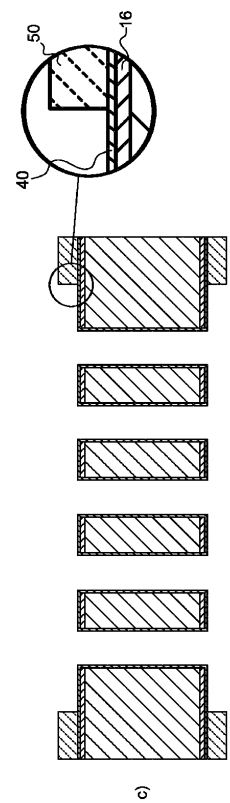


30

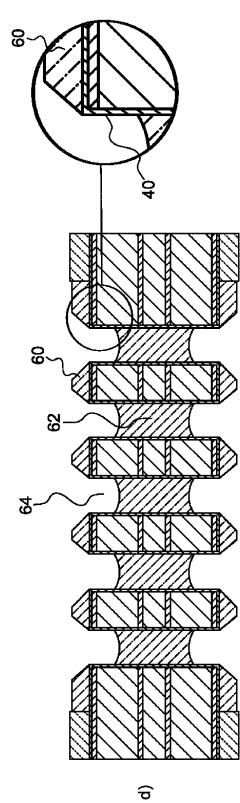
40

50

【図 3 c）】



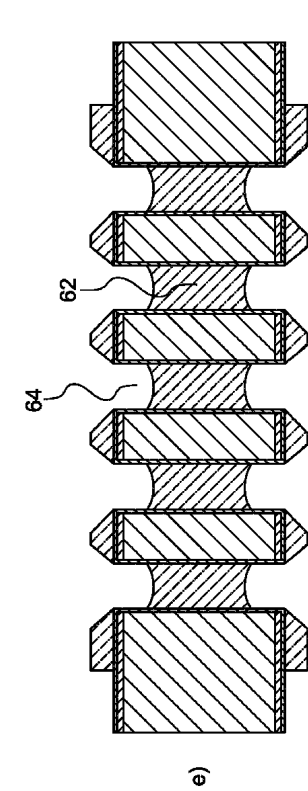
【図 3 d）】



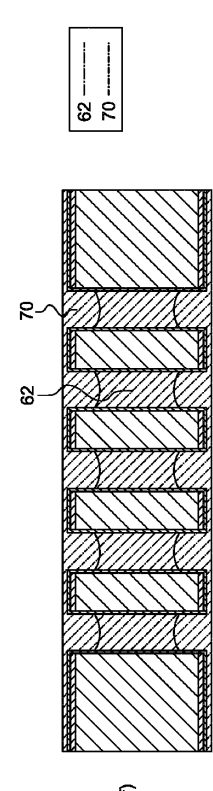
10

20

【図 3 e）】



【図 3 f）】



30

40

50

【図 4 a】

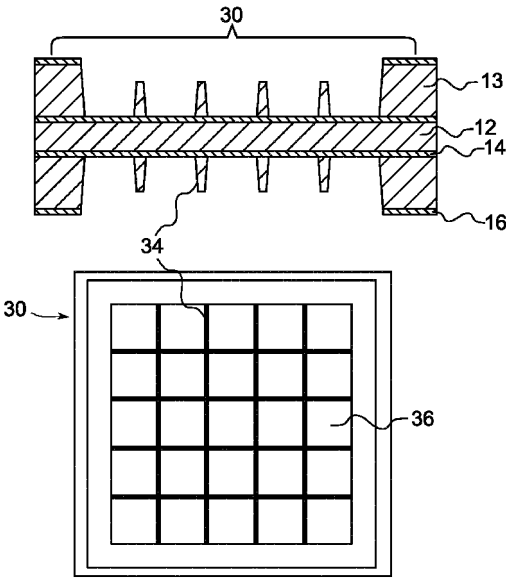


Fig. 4a

【図 4 b】

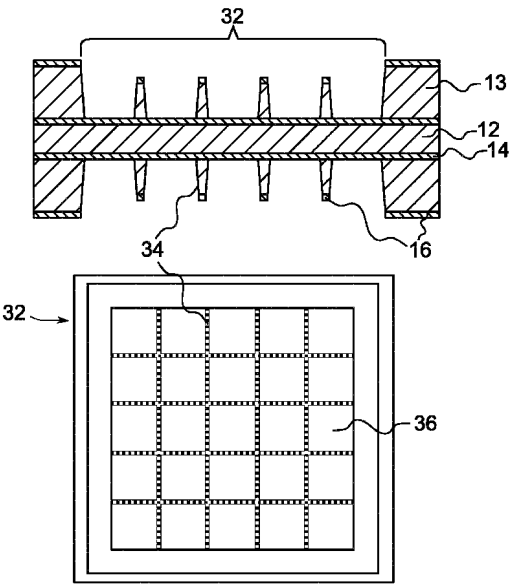
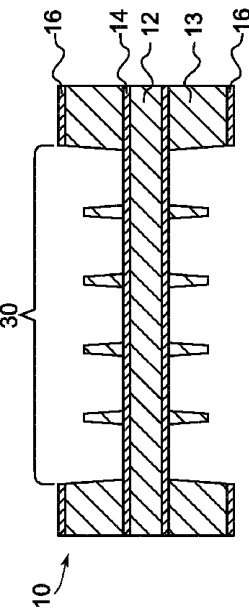


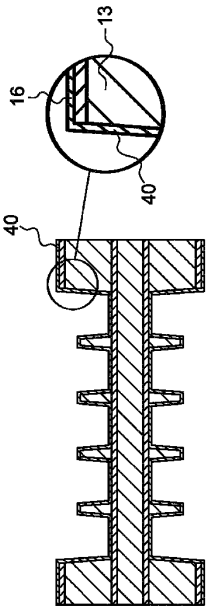
Fig. 4b

【図 5 a)】



a)

【図 5 b)】



b)

10

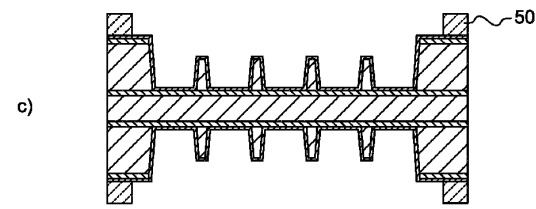
20

30

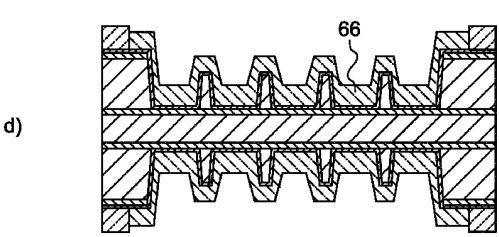
40

50

【図 5 c）】

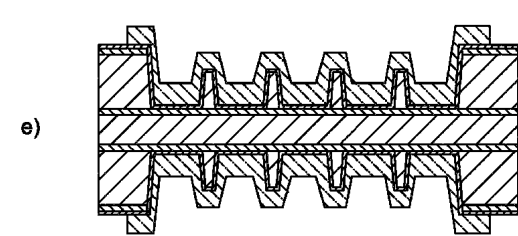


【図 5 d）】

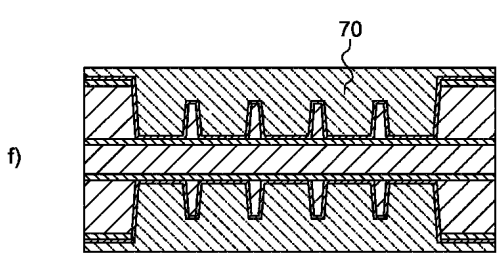


10

【図 5 e）】



【図 5 f）】



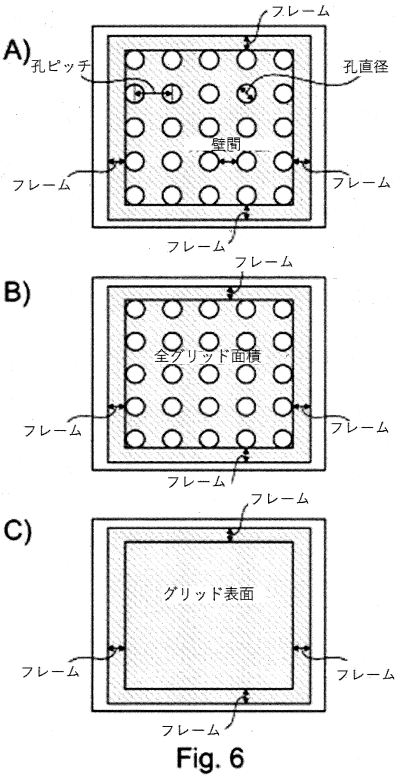
20

30

40

50

【図 6】



10

20

30

40

50

フロントページの続き

(51)国際特許分類

F I

H 0 5 K 3/46

S

H 0 5 K 3/18

G

ント・コ・カーゲー・インテレクチュアル・プロパティ内

(72)発明者 ベルト・リーント

ドイツ・10553・ベルリン・エラスムスシュトラッセ・20・アトテック・ドイツェランド・
ゲーエムベーハー・ウント・コ・カーゲー・インテレクチュアル・プロパティ内

(72)発明者 ムスタファ・オズキョク

ドイツ・10553・ベルリン・エラスムスシュトラッセ・20・アトテック・ドイツェランド・
ゲーエムベーハー・ウント・コ・カーゲー・インテレクチュアル・プロパティ内

(72)発明者 マルコ・ミルコヴィッチ

ドイツ・10553・ベルリン・エラスムスシュトラッセ・20・アトテック・ドイツェランド・
ゲーエムベーハー・ウント・コ・カーゲー・インテレクチュアル・プロパティ内

(72)発明者 マルクス・ヨウクハニス

ドイツ・10553・ベルリン・エラスムスシュトラッセ・20・アトテック・ドイツェランド・
ゲーエムベーハー・ウント・コ・カーゲー・インテレクチュアル・プロパティ内

(72)発明者 ホルスト・ブリュグマン

ドイツ・10553・ベルリン・エラスムスシュトラッセ・20・アトテック・ドイツェランド・
ゲーエムベーハー・ウント・コ・カーゲー・インテレクチュアル・プロパティ内

(72)発明者 スヴェン・ランプレヒト

ドイツ・10553・ベルリン・エラスムスシュトラッセ・20・アトテック・ドイツェランド・
ゲーエムベーハー・ウント・コ・カーゲー・インテレクチュアル・プロパティ内

(72)発明者 カイ・イエンス・マタジャト

ドイツ・10553・ベルリン・エラスムスシュトラッセ・20・アトテック・ドイツェランド・
ゲーエムベーハー・ウント・コ・カーゲー・インテレクチュアル・プロパティ内

審査官 内田 勝久

(56)参考文献 特開2014-075548 (JP, A)

特表2015-503033 (JP, A)

特開2001-267726 (JP, A)

(58)調査した分野 (Int.Cl., DB名)

H 0 5 K 1/11

H 0 5 K 3/10 - 3/26

H 0 5 K 3/38 - 3/42

H 0 5 K 3/46

C 2 5 D 1/00 - 7/12