(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2024 年 3 月 28 日 (28.03.2024)

WIPO | PCT

(10) 国际公布号
WO 2024/060366 A1

(51) 国际专利分类号:
H01L 29/10 (2006.01) *H01L 27/12* (2006.01)
H01L 29/786 (2006.01)

(21) 国际申请号: PCT/CN2022/130324

(22) 国际申请日: 2022 年 11 月 7 日 (07.11.2022)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202211167619.2 2022年9月23日 (23.09.2022) CN

(71) 申请人: 武汉华星光电技术有限公司 (**WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.**) [CN/CN]; 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋, Hubei 430079 (CN)。

(72) 发明人: 李治福 (**LI, Zhifu**); 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋, Hubei 430079 (CN)。 刘广辉 (**LIU, Guanghui**); 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋, Hubei 430079 (CN)。 艾飞 (**AI, Fei**); 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋, Hubei 430079 (CN)。 宋德伟 (**SONG, Dewei**); 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋, Hubei 430079 (CN)。 李壮 (**LI, Zhuang**); 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋, Hubei 430079 (CN)。

(74) 代理人: 深圳紫藤知识产权代理有限公司 (**PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.**); 中国广东省深圳市南山区粤海街道大冲社区华润置地大厦C座2901, Guangdong 518052 (CN)。

(54) **Title:** DISPLAY PANEL

(54) 发明名称: 显示面板

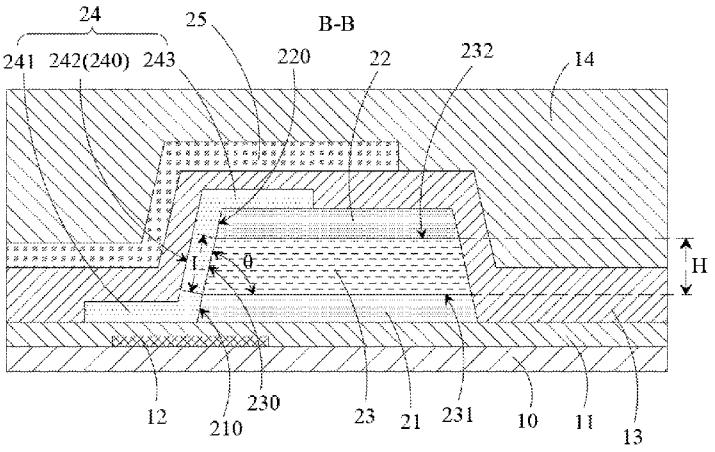


图 2

(57) **Abstract:** Provided in the present application is a display panel. The display panel comprises a substrate, and a first ohmic contact structure, a first boss, a second ohmic contact structure, a semiconductor structure and a gate, which are stacked on the substrate, wherein the first boss is provided with at least one side wall. By arranging the semiconductor structure on the side wall of the first boss, existing processes can be used to shorten the channel length and reduce the size of a thin film transistor, thereby improving the degree of integration for the thin film transistor in the display panel.

(57) 摘要: 本申请提供一种显示面板, 该显示面板包括基板和层叠设置于基板上的第一欧姆接触结构、第一凸台、第二欧姆接触结构、半导体结构和栅极, 第一凸台具有至少一个侧壁, 通过将半导体结构设置于第一凸台的侧壁上, 可以利用现有的工艺缩短沟道的长度, 并减小薄膜晶体管的体积, 从而可以提高显示面板内的薄膜晶体管的集成度。

WO 2024/060366 A1

[见续页]

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告(条约第21条(3))。

说明书

发明名称：显示面板

技术领域

[0001] 本发明涉及显示技术领域，尤其涉及一种显示面板。

背景技术

[0002] 将像素驱动电路、栅极驱动电路、源极驱动电路、时序控制器等电路集成在玻璃基板上（system on glass，SOG），可以极大提高显示面板的集成度，降低对于集成电路芯片的依赖性，可以降低成本。

发明概述

技术问题

[0003] 实现SOG需要提高现有显示面板中的薄膜晶体管的集成度、最大工作频率和电流密度，这些都要求薄膜晶体管具有更短的沟道长度、更高的迁移率和更小的体积。

[0004] 综上所述，现有显示面板存在现有的工艺无法减小薄膜晶体管的沟道长度和体积的问题。故，有必要提供一种显示面板来改善这一缺陷。

问题的解决方案

技术解决方案

[0005] 本申请实施例提供一种显示面板，可以利用现有的工艺减小薄膜晶体管的沟道长度和薄膜晶体管的体积，增大薄膜晶体管的开态电流，提高显示面板内薄膜晶体管的集成度。

[0006] 本申请实施例提供一种显示面板，包括：

[0007] 基板；

[0008] 第一欧姆接触结构，设置于所述基板上；

[0009] 第一凸台，设置于所述第一欧姆接触结构的背离所述基板的一侧，所述第一凸台具有至少一个侧壁；

[0010] 第二欧姆接触结构，设置于所述第一凸台的背离所述第一欧姆接触结构的一侧；

[0011] 半导体结构，至少设置于所述侧壁上，并且分别与所述第一欧姆接触结构和所述第二欧姆接触结构接触；以及

[0012] 栅极，设置于所述半导体结构的背离所述基板的一侧。

[0013] 根据本申请一实施例，所述第一欧姆接触结构具有邻接于所述侧壁的第一侧壁，所述半导体结构与所述第一侧壁接触。

[0014] 根据本申请一实施例，所述第一欧姆接触结构包括：

[0015] 本体部，设置于所述第一凸台与所述基板之间；以及

[0016] 凸出部，与所述本体部连接，所述凸出部在所述基板上的正投影与所述第一凸台在所述基板上的正投影不重叠，所述半导体结构与所述凸出部的背离所述基板的一侧表面接触。

[0017] 根据本申请一实施例，所述凸出部的长度介于0.5微米至3微米之间。

[0018] 根据本申请一实施例，包括：

[0019] 第一部，设置于所述基板和/或所述第一欧姆接触结构上；

[0020] 第二部，设置于所述侧壁上，且与所述第一部连接；以及

[0021] 第三部，设置于所述第二欧姆接触结构的背离所述第一凸台的一侧，且与所述第二部连接。

[0022] 根据本申请一实施例，所述侧壁与所述基板所在平面之间的夹角介于45度至90度之间。

[0023] 根据本申请一实施例，所述第一凸台具有两个相对设置的所述侧壁，两个所述侧壁上均设置有所述半导体结构、以及位于所述半导体结构的背离所述基板一侧的所述栅极；

[0024] 其中，两个所述侧壁上的所述半导体结构均与所述第一欧姆接触结构和所述第二欧姆接触结构接触。

[0025] 根据本申请一实施例，所述半导体结构在所述第一凸台的两个所述侧壁、以及所述第二欧姆接触结构上连续设置。

[0026] 根据本申请一实施例，所述栅极在所述基板上的正投影覆盖所述半导体结构在所述基板上的正投影。

[0027] 根据本申请一实施例，所述显示面板包括：

[0028] 第三欧姆接触结构，设置于所述基板上；

[0029] 第二凸台，设置于所述第三欧姆接触结构的背离所述基板的一侧；以及

[0030] 第四欧姆接触结构，设置于所述第二凸台的背离所述第一欧姆接触结构的一侧，所述半导体结构至少设置于所述第二凸台的侧壁上，且分别与所述第三欧姆接触结构和所述第四欧姆接触结构接触；

[0031] 其中，所述显示面板还包括源极和漏极，所述源极和所述漏极的其中之一电连接于所述第一欧姆接触结构和所述第三欧姆接触结构，所述源极和所述漏极的其中另一电连接于所述第二欧姆接触结构和所述第四欧姆接触结构。

[0032] 根据本申请一实施例，所述半导体结构在所述第一凸台和所述第二凸台上、以及所述第一凸台与所述第二凸台之间的区域连续设置。

[0033] 根据本申请一实施例，所述栅极在所述基板上的正投影覆盖所述半导体结构在所述基板上的正投影。

[0034] 根据本申请一实施例，所述显示面板还包括栅极绝缘层和层间介质层，所述栅极绝缘层至少设置于所述栅极与所述半导体结构之间，并且覆盖所述第二欧姆接触结构和所述第一欧姆接触结构，所述层间介质层设置于所述栅极绝缘层的背离所述基板的一侧，并且覆盖所述栅极；

[0035] 其中，所述显示面板还包括源极和漏极，所述源极和所述漏极均设置于所述层间介质层的背离所述基板的一侧，所述源极和所述漏极的其中之一穿过所述层间介质层和所述栅极绝缘层与所述第一欧姆接触结构接触，所述源极和所述漏极的其中另一穿过所述层间介质层和所述栅极绝缘层与所述第二欧姆接触结构接触。

[0036] 根据本申请一实施例，所述显示面板还包括遮光结构，所述遮光结构设置于所述第一欧姆接触结构的靠近所述基板的一侧，所述半导体结构包括连接于所述第一欧姆接触结构与第二欧姆接触结构之间；

[0037] 其中，所述遮光结构在所述基板上的正投影覆盖所述沟道部在所述基板上的正投影。

[0038] 根据本申请一实施例，所述沟道部沿所述侧壁延伸方向上的长度介于0.01微米至1微米之间。

[0039] 根据本申请一实施例，所述第一凸台在所述显示面板的厚度方向上的厚度介于0.0071微米至1微米之间。

[0040] 根据本申请一实施例，所述第一凸台为单层或者多层结构。

[0041] 根据本申请一实施例，所述第一凸台的材料包括氮化硅、氧化硅、氮氧化硅中的一种或者多种的组合。

[0042] 根据本申请一实施例，所述第一凸台的材料包括丙烯酸基树脂、环氧树脂、酚醛树脂、聚酰胺基树脂、聚酰亚胺基树脂、不饱和聚酯树脂、聚丙烯酸酯、聚碳酸酯类、聚酰亚胺、聚苯乙烯类中的一种或者多种的组合。

[0043] 根据本申请一实施例，所述侧壁为平面或者弧面。

发明的有益效果

有益效果

[0044] 本揭示实施例的有益效果：本申请实施例提供一种显示面板，所述显示面板包括基板和层叠设置于所述基板上的第一欧姆接触结构、第二欧姆接触结构、半导体结构和栅极，所述第一凸台具有至少一个侧壁，通过将所述半导体结构设置于所述第一凸台的所述侧壁上，并且分别与所述第一欧姆接触结构和所述第二欧姆接触结构接触，可以利用现有的工艺缩短薄膜晶体管的沟道长度，并减小薄膜晶体管的体积，从而可以提高显示面板内的薄膜晶体管的集成度。

对附图的简要说明

附图说明

[0045] 为了更清楚地说明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单介绍，显而易见地，下面描述中的附图仅仅是揭示的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0046] 图1为本申请实施例提供的第一种薄膜晶体管的平面示意图；

[0047] 图2为本申请实施例提供的第一种薄膜晶体管沿B-B方向的截面示意图；

[0048] 图3为本申请实施例提供的第一种薄膜晶体管沿A-A方向的截面示意图；

[0049] 图4为本申请实施例提供的第二种薄膜晶体管的平面示意图；

[0050] 图5为本申请实施例提供的第二种薄膜晶体管沿B-B方向的截面示意图；

[0051] 图6为本申请实施例提供的第二种薄膜晶体管沿A-A方向的截面示意图；

[0052] 图7为本申请实施例提供的第三种薄膜晶体管的平面示意图；

[0053] 图8为本申请实施例提供的第三种薄膜晶体管沿B-B方向的截面示意图；

[0054] 图9为本申请实施例提供的第三种薄膜晶体管沿A-A方向的截面示意图；

[0055] 图10为本申请实施例提供的第四种薄膜晶体管的平面示意图；

[0056] 图11为本申请实施例提供的第四种薄膜晶体管沿B-B方向的截面示意图；

[0057] 图12为本申请实施例提供的第四种薄膜晶体管沿A-A方向的截面示意图；

[0058] 图13a至图13g为本申请实施例提供的显示面板的制作方法的流程示意图。

发明实施例

本发明的实施方式

[0059] 以下各实施例的说明是参考附加的图示，用以例示本揭示可用以实施的特定实施例。本揭示所提到的方向用语，例如[上]、[下]、[前]、[后]、[左]、[右]、[内]、[外]、[侧面]等，仅是参考附加图式的方向。因此，使用的方向用语是用以说明及理解本揭示，而非用以限制本揭示。在图中，结构相似的单元是用以相同标号表示。

[0060] 下面结合附图和具体实施例对本揭示做进一步的说明：

[0061] 本申请实施例提供一种显示面板，可以利用现有的工艺减小薄膜晶体管的沟道长度和薄膜晶体管的体积，增大薄膜晶体管的开态电流，提高显示面板内薄膜晶体管的集成度。

[0062] 所述显示面板包括基板10和设置于所述基板10上的多个薄膜晶体管20。所述薄膜晶体管20可以应用于所述显示面板的像素驱动电路、栅极驱动电路、源极驱动电路、时序控制器等至少一个电路模块中。

[0063] 需要说明的是，设置于所述基板10上可以指的是与所述基板10直接接触，也可以指的是与所述基板10间接接触。

[0064] 结合图1和图3所述，图1为本申请实施例提供的第一种薄膜晶体管的平面示意图，图2为本申请实施例提供的第一种薄膜晶体管沿B-B方向的截面示意图，图3为本申请实施例提供的第一种薄膜晶体管沿A-A方向的截面示意图，所述显示面板还可以包括缓冲层11，所述缓冲层11设置于所述基板10靠近所述薄膜晶体管2

0一侧的表面上，所述薄膜晶体管20设置于所述缓冲层11上。

[0065] 进一步的，所述显示面板包括第一欧姆接触结构21、第一凸台23、第二欧姆接触结构22、半导体结构24和栅极25。

[0066] 所述第一欧姆接触结构21设置于所述基板10上。例如，所述第一欧姆接触结构21可以设置于所述缓冲层11的背离所述基板10的一侧表面上。

[0067] 所述第一欧姆接触结构21的材料为N型重掺杂非晶硅材料，所述第一欧姆接触结构21内可以掺杂有磷或砷等元素杂质。

[0068] 所述第一凸台23设置于所述第一欧姆接触结构21的背离所述基板10的一侧。

[0069] 所述第一凸台23的材料可以为无机绝缘材料或者有机绝缘材料所形成的单层或者多层结构。当所述第一凸台23为多层结构时，所述第一凸台23可以是由多层相同的材料依次叠加所形成的叠层结构，也可以是由至少两种不同的材料叠加所形成的叠层结构。

[0070] 例如，所述第一凸台23的材料可以为氮化硅、氧化硅或者氮氧化硅等常用的无机绝缘材料，所述第一凸台23的材料也可以为丙烯酸基树脂、环氧树脂、酚醛树脂、聚酰胺基树脂、聚酰亚胺基树脂、不饱和聚酯树脂、聚丙烯酸酯、聚碳酸酯类、聚酰亚胺、聚苯乙烯类中的任意一种或者两种及以上的组合材料。

[0071] 所述第二欧姆接触结构22设置于所述第一凸台23的背离所述第一欧姆接触结构21的一侧。

[0072] 所述第二欧姆接触结构22的材料为N型重掺杂非晶硅材料，所述第二欧姆接触结构22内可以掺杂有磷或砷等元素杂质。

[0073] 进一步的，所述第一凸台23具有至少一个侧壁230，所述半导体结构24至少设置于所述侧壁230上，并且分别与所述第一欧姆接触结构21和所述第二欧姆接触结构22接触。

[0074] 在其中一个实施例中，所述第一凸台23可以具有相对设置的第一表面231和第二表面232，所述第一表面231可以与所述第二表面232相互平行设置，所述第二表面232可以设置于所述第一表面231的背离所述基板10的一侧。

[0075] 所述第一表面231可以与所述第一欧姆接触结构21的背离所述基板10的一侧表面直接接触，所述第二欧姆接触结构22可以设置于所述第二表面232背离所述基

板10的一侧上，并且可以与所述第二表面232直接接触。

[0076] 所述侧壁230设置于所述第一表面231和所述第二表面232之间，并且分别连接于所述第一表面231和所述第二表面232。所述侧壁230呈倾斜状态设置，并且与所述第一表面231和所述第二表面232之间形成一定的夹角。

[0077] 所述半导体结构24沿所述侧壁230设置，并且延伸至分别与所述第一欧姆接触结构21和所述第二欧姆接触结构22接触。

[0078] 所述半导体结构24的材料为非掺杂的多晶硅材料，所述半导体结构24中与所述侧壁230正对设置的沟道部240可以作为所述薄膜晶体管20的沟道，所述沟道部240沿所述侧壁230延伸方向的长度L即为所述薄膜晶体管的沟道长度。

[0079] 所述栅极25设置于所述半导体结构24的背离所述基板10的一侧。

[0080] 如图2所示，所述显示面板还包括栅极绝缘层13，所述栅极绝缘层13设置于所述半导体结构24的背离所述基板10的一侧，并且连续地覆盖所述半导体结构24、所述第二欧姆接触结构22、所述第一凸台23、所述第一欧姆接触结构21以及所述缓冲层11。

[0081] 在所述第一凸台23处，所述栅极绝缘层13的一部分平铺设置于所述缓冲层11以及水平设置的所述半导体结构24上，所述栅极绝缘层13的一部分沿所述半导体结构24在所述侧壁230上的部分延伸设置，并且同样呈倾斜状态，所述栅极绝缘层13的另一部分延伸至所述第二欧姆接触结构22的背离所述第一凸台23的一侧表面上，并且覆盖位于所述第一凸台23的第二表面232上方的所述半导体结构24。

[0082] 所述栅极25的一部分平铺设置于水平设置的所述栅极绝缘层13上，所述栅极25的一部分设置于呈倾斜状态的所述栅极绝缘层13上，并且同样呈倾斜状态，所述栅极25的另一部分延伸至所述栅极绝缘层13的背离所述第二欧姆接触结构22的一侧表面上。

[0083] 所述栅极25在所述侧壁230上的正投影可以覆盖所述沟道部240在所述侧壁230上的正投影，如此可以保证栅极25对于沟道部240的控制。

[0084] 在其中一个实施例中，所述第一欧姆接触结构21具有邻接于所述侧壁230的第一侧壁210，所述半导体结构24与所述第一侧壁210接触。

[0085] 如图2所示，所述第一欧姆接触结构21靠近所述第一凸台23的一侧表面与所述第一凸台23的所述第一表面231完全重叠。所述第一欧姆接触结构21靠近所述半导体结构24的一端具有一个倾斜设置的第一侧壁210，所述第一侧壁210邻接于所述第一凸台23的所述侧壁230，所述半导体结构24与所述第一侧壁210接触。

[0086] 在其中一个实施例中，所述第一侧壁210和所述侧壁230均为平整表面，所述第一侧壁210和所述第一凸台23的所述侧壁230与所述基板10所在平面之间的夹角可以相同，即所述第一侧壁210与所述侧壁230处于同一倾斜设置的平面上。

[0087] 在其中一个实施例中，所述侧壁230也可以为弧面、具有多个凸起或凹陷的不平面表面或者其他异形表面，所述弧面可以是向所述第一凸台23内凹陷的弧面，也可以是向外突出的弧面，此处不做限制。

[0088] 进一步的，所述半导体结构24配置成沿所述侧壁230延伸至所述第二欧姆接触结构22的背离所述第一凸台23的一侧表面上。

[0089] 如图2所示，所述第二欧姆接触结构22靠近所述第一凸台23的一侧表面与所述第一凸台23的所述第二表面232完全重叠。所述第二欧姆接触结构22靠近所述半导体结构24的一端具有一个倾斜设置的第二侧壁220，所述第二侧壁220邻接于所述第一凸台23的所述侧壁230，所述半导体结构24可以与所述第二侧壁220接触，并且沿所述第二侧壁220延伸至所述第二欧姆接触结构22的背离所述第一凸台23的一侧表面上。

[0090] 在其中一个实施例中，所述半导体结构24可以具有第一部241、第二部242和第三部243，所述第一部241可以设置于所述基板10和/或所述第一欧姆接触结构21上，所述第二部242可以设置于所述侧壁230上，所述第三部243可以设置于所述第二欧姆接触结构22的背离所述第一凸台23的一侧表面上。

[0091] 如图2所示，所述第一部241可以平铺设置于所述缓冲层11的背离所述基板10的一侧表面上，当没有设置所述缓冲层11时，所述第一部241可以直接平铺设置于所述基板10上。所述第二部242不仅设置于所述侧壁230上，还可以设置于所述第一侧壁210以及所述第二侧壁220上，以分别与所述第一欧姆接触结构21和所述第二欧姆接触结构22接触，所述第三部243可以平铺设置于所述第二欧姆接触结构22的背离所述第一凸台23的一侧表面上。

[0092] 需要说明的是，通过延长半导体结构24在B-B方向上的分布范围，使其延伸至第一欧姆接触结构21一侧的缓冲层11上、以及第二欧姆接触结构22的背离基板10的一侧表面上，在现有工艺上更易于实现，可以降低对于曝光机的精度要求。

[0093] 在其中一个实施例中，所述半导体结构24可以仅具有第二部242，即所述半导体结构24可以仅设置于所述第一侧壁210、所述侧壁230以及所述第二侧壁220上。

[0094] 所述第一部241与所述第三部243可以相互平行设置，并且与所述第二部242之间形成一定的夹角。

[0095] 在对所述半导体结构24中的非晶硅通过准分子激光退火（excimer laser annealing, ELA）工艺进行结晶处理时，在所述第一部241与所述第二部242的拐角处可以形成籽晶，籽晶可以沿着所述第一凸台23的所述侧壁230生长，通过将所述侧壁230的长度控制在0.01微米至1微米之间，使得薄膜晶体管的沟道长度L可以控制在0.01微米至1微米之间，如此可以使所述半导体结构24的沟道部240内只存在有一个晶粒。

[0096] 相较于现有低温多晶硅薄膜晶体管中整个有源层在同一平面，受曝光、刻蚀工艺限制，沟道长度一般在2微米以上，且沟道内存在较多晶界，薄膜晶体管的迁移率较低。本申请实施例，通过将薄膜晶体管的沟道（即半导体结构24的沟道部240）形成在第一凸台23的侧壁230上，可以利用现有工艺将薄膜晶体管的沟道长度缩短为0.01微米至1微米之间，且沟道由单颗晶粒构成，不存在晶界，从而可以在减小薄膜晶体管尺寸的同时，大幅提升薄膜晶体管的迁移率。

[0097] 进一步的，所述侧壁230与所述基板10所在平面之间的夹角 θ 介于45度至90度之间。

[0098] 例如，所述侧壁230与所述基板10所在平面之间的夹角 θ 可以为45度、60度、75度、80度或者90度等，如此可以使第一凸台23的侧壁230与基板10或者缓冲层11所在的平面能够形成拐角，并确保在ELA的过程中，第一部241与第二部242的拐角处能够形成沿所述侧壁230生长的籽晶。

[0099] 进一步的，所述第一凸台23在所述显示面板的厚度方向上的厚度H介于0.0071微米至1微米之间。

[0100] 需要说明的是，所述薄膜晶体管20的沟道长度L与所述第一凸台23的侧壁230的长度相等，所述薄膜晶体管20的沟道长度L取决于所述第一凸台23沿所述显示面板的厚度方向上的厚度H以及所述侧壁230与所述基板10所在平面之间的夹角θ，即L=H/sinθ。通过将所述第一凸台23的厚度H限制在0.0071微米至1微米之间，并将所述侧壁230与所述基板10所在平面之间的夹角θ限制在45度至90度之间，可以使得所述薄膜晶体管的沟道长度L介于0.01微米至1微米之间，从而可以确保所述薄膜晶体管的沟道内仅存在有一颗晶粒。

[0101] 进一步的，所述显示面板还包括层间介质层14、源极26和漏极27，所述层间介质层14设置于所述栅极绝缘层13的背离所述基板10的一侧，并且覆盖所述栅极25。

[0102] 所述源极26和所述漏极27均设置于所述层间介质层14的背离所述基板10的一侧，所述源极26和所述漏极27的其中之一电连接于所述第一欧姆接触结构21，所述源极26和所述漏极27的其中另一电连接于所述第二欧姆接触结构22，所述薄膜晶体管20可以由但不限于所述源极26、所述漏极27、第一欧姆接触结构21、第二欧姆接触结构22、半导体结构24以及栅极25构成。

[0103] 如图3所示，所述第一欧姆接触结构21包括本体部211和搭接部213，所述本体部211设置于所述第一凸台23与所述基板10之间，所述搭接部213连接于本体部211，所述搭接部213在所述基板10上的正投影与所述第一凸台23在所述基板10上的正投影不重叠。

[0104] 所述搭接部213和所述本体部211属于所述第一欧姆接触结构21的其中一部分，可以将所述搭接部213视为所述第一欧姆接触结构21中由所述本体部211沿A-A方向延伸出并且超出所述第一凸台23的一侧边缘的一部分，所述漏极27穿过所述层间介质层14和所述栅极绝缘层13与所述搭接部213的背离所述基板10的一侧表面接触，所述源极26穿过所述层间介质层14和所述栅极绝缘层13与所述第二欧姆接触结构22的背离所述基板10的一侧表面接触。

[0105] 结合图4至图6所示，图4为本申请实施例提供的第二种薄膜晶体管的平面示意图，图5为本申请实施例提供的第二种薄膜晶体管沿B-B方向的截面示意图，图6为本申请实施例提供的第二种薄膜晶体管沿A-A方向的截面示意图，图4至图6所

示的第二种显示面板的结构与图1至图3所示的第一种显示面板的结构大致相同，区别在于：所述第一欧姆接触结构21包括本体部211和凸出部212，所述本体部211设置于所述第一凸台23与所述基板10之间，所述凸出部212与所述本体部211连接，所述凸出部212在所述基板10上的正投影与所述第一凸台23在所述基板10上的正投影不重叠。

[0106] 需要说明的是，所述凸出部212与所述本体部211属于所述第一欧姆接触结构21的其中一部分，可以将所述凸出部212视为所述第一欧姆接触结构21中由所述本体部211的一端延伸并超出所述第一凸台23的边缘的一部分，所述半导体结构24与所述凸出部212的背离所述基板10的一侧表面接触。

[0107] 在图2所示的实施例中，半导体结构24与所述第一欧姆接触结构21的第一侧壁210接触，接触面积相对较小，在图4所示的实施例中，半导体结构24与所述第一欧姆接触结构21超出所述第一凸台23边缘的凸出部212的背离所述基板10的一侧表面接触，接触面积相对较大，如此通过增大半导体结构24与所述第一欧姆接触结构21的接触面积，降低半导体结构24与所述第一欧姆接触结构21接触不良的风险。

[0108] 在其中一个实施例中，所述半导体结构24的第一部241可以设置于基板10和所述第一欧姆接触结构21上。

[0109] 需要说明的是，设置于所述基板10上可以指的是与所述基板10直接接触，也可以指的是与所述基板10间接接触。

[0110] 如图2所示，所述半导体结构24的第一部241设置于所述缓冲层11的背离所述基板10的一侧表面上、以及所述凸出部212的背离所述基板10的一侧表面上，所述半导体结构24可以同时与所述凸出部212的背离所述基板10的一侧表面、以及所述凸出部212的所述第一侧壁210接触，如此可以进一步增大所述半导体结构24与所述第一欧姆接触结构21的接触面积。

[0111] 在其中一个实施例中，所述半导体结构24的第一部241也可以仅设置于所述第一欧姆接触结构21的所述凸出部212的背离所述基板10的一侧表面上，如此同样可以增大与所述第一欧姆接触结构21的接触面积。

[0112] 进一步的，所述凸出部212的长度L1介于0.5微米至3微米之间。例如，所述凸

出部212的长度L1可以为0.5微米、0.8微米、1微米、1.5微米、2微米、2.5微米或者3微米等。如此可以确保凸出部212与第一凸台23的侧壁230之间能够形成拐角，并使所述半导体结构24在所述凸出部212与所述侧壁230的拐角处能够形成沿所述侧壁230生长的籽晶，以此确保薄膜晶体管的沟道内仅存在有一颗晶粒。

[0113] 结合图7至图9所示，图7为本申请实施例提供的第三种薄膜晶体管的平面示意图，图8为本申请实施例提供的第三种薄膜晶体管沿B-B方向的截面示意图，图9为本申请实施例提供的第三种薄膜晶体管沿A-A方向的截面示意图，图7至图9所示的第三种显示面板的结构与图4至图6所示的第二种显示面板的结构大致相同，区别在于：所述第一凸台23具有相对设置的两个所述侧壁230，两个所述侧壁230上均设置有所述半导体结构24、以及位于所述半导体结构24的背离所述基板10一侧的所述栅极25。

[0114] 如图8所述，所述第一凸台23包括相对设置的两个所述侧壁230a、230b，侧壁230a和侧壁230b上均设置有所述半导体结构24，侧壁230a和侧壁230b上的所述半导体结构24均与所述第一欧姆接触结构21以及所述第二欧姆接触结构22接触。

[0115] 所述侧壁230a上的半导体结构24的背离所述基板10的一侧设置有所述栅极25，所述侧壁230b上的半导体结构24的背离所述基板10的一侧也设置有所述栅极25，通过第一凸台23两侧的两部分栅极可以分别对侧壁230a和侧壁230b上的半导体结构24进行控制，如此相当于将第一凸台23两侧的半导体结构24的沟道并联，以此增大薄膜晶体管的等效沟道宽度，从而可以增大薄膜晶体管的开态电流。对于液晶显示面板的像素驱动电路而言，可以减少像素电容的充电时间，有利于提高显示面板的刷新率。

[0116] 在其中一个实施例中，所述半导体结构24在所述第一凸台23的两个侧壁230、以及所述第二欧姆接触结构22上连续设置。

[0117] 结合图7至图8所示，所述半导体结构24配置成由第一凸台23的一侧，依次经过所述侧壁230a、以及所述第二欧姆接触结构22的背离所述第一凸台23的一侧表面，延伸至所述第一凸台23的另一侧的所述侧壁230b上。

[0118] 进一步的，所述栅极25在所述第一凸台23的两个所述侧壁230上的所述半导体结构24上、以及所述第二欧姆接触结构22的背离所述基板10的一侧的所述半导

体结构24上连续设置。

[0119] 结合图7至图8所示，所述栅极25配置成由所述第一凸台23的一侧，依次经过所述侧壁230a、以及所述第二欧姆接触结构22的背离所述第一凸台23的一侧表面，延伸至所述第一凸台23的另一侧的所述侧壁230b上，所述栅极25在所述基板10上的正投影可以覆盖所述半导体结构24在所述基板10上的正投影。从薄膜晶体管阵列的角度看，通过将第一凸台23相对两侧的栅极25连在一起，可以利用一条不断开的扫描线同时控制位于各个所述第一凸台23的相对两侧的栅极，从而可以简化栅极金属层的图案化复杂程度。

[0120] 在其中一个实施例中，位于所述第一凸台23两侧的所述半导体结构24在所述第二欧姆接触结构22的背离所述第一凸台23的一侧表面上也可以相互断开并间隔设置。位于所述第一凸台23两侧的所述栅极25在所述第二欧姆接触结构22的背离所述第一凸台23的一侧表面上也可以相互断开并间隔设置。

[0121] 在其中一个实施例中，结合图10至图12所示，图10为本申请实施例提供的第四种薄膜晶体管的平面示意图，图11为本申请实施例提供的第四种薄膜晶体管沿B-B方向的截面示意图，图12为本申请实施例提供的第四种薄膜晶体管沿A-A方向的截面示意图，图10至图12所示的第四种显示面板的结构与图7至图9所示的第三种显示面板的结构大致相同，区别在于：所述显示面板还包括第二凸台28、第三欧姆接触结构29和两个所述第四欧姆接触结构30，所述第三欧姆接触结构29设置于所述基板10上，所述第二凸台28设置于所述第三欧姆接触结构29的背离所述基板10的一侧，所述第四欧姆接触结构30设置于所述第二凸台28的背离所述第三欧姆接触结构29的一侧。

[0122] 如图11所示，所述第三欧姆接触结构29与所述第一欧姆接触结构21同层设置，且均设置于所述缓冲层11的背离所述基板10的一侧表面上，所述第二凸台28设置于所述第三欧姆接触结构29的背离所述基板10的一侧，所述第四欧姆接触结构30设置于所述第二凸台28的背离所述第三欧姆接触结构29的一侧。

[0123] 所述第二凸台28的结构可以参照上述实施例中所述第一凸台23的结构，所述凸台28上的所述半导体结构的结构同样可以参照上述实施例中所述第一凸台23上对应的所述半导体结构24的结构，此处不做赘述。

[0124] 在其中一个实施例中，所述第二凸台28的结构可以与所述第一凸台23的结构相同，具有相对设置的两个倾斜的侧壁，所述半导体结构24可以至少设置于所述第二凸台28的侧壁上，并且分别与所述第三欧姆接触结构29和所述第四欧姆接触结构30接触。在所述第二凸台28处，所述半导体结构24的背离所述基板10一侧同样设置有所述栅极25。

[0125] 所述源极26和所述漏极27的其中之一电连接于所述第一欧姆接触结构21和所述第三欧姆接触结构29，所述源极26和所述漏极27的其中另一电连接于所述第二欧姆接触结构22和所述第四欧姆接触结构30。

[0126] 例如，在同一所述薄膜晶体管内，所述薄膜晶体管可以同时具有第一凸台23和第二凸台28，所述源极26与第一欧姆接触结构21和所述第三欧姆接触结构29连接，所述漏极27与第二欧姆接触结构22和所述第四欧姆接触结构30连接，通过源极26将所述第一欧姆接触结构21和所述第三欧姆接触结构29并联，通过漏极27将第二欧姆接触结构22和所述第四欧姆接触结构30并联，可以在图7至图9所示实施例的基础上，进一步增大薄膜晶体管的等效沟道宽度。

[0127] 在其他一些实施例中，所述薄膜晶体管也可以包括3个及以上的凸台以及凸台上下两侧对应的欧姆接触结构，通过将多个凸台对应的沟道并联，可以进一步增大薄膜晶体管20的等效沟道宽度。所述薄膜晶体管内的凸台以及凸台上下两侧对应的欧姆接触结构的数量可以根据实际需求进行选择，此处不做限制。

[0128] 在其中一个实施例中，所述半导体结构24在所述第一凸台23和所述第二凸台28上、以及所述第一凸台23与所述第二凸台28之间的区域连续设置。

[0129] 结合图10至图11所示，所述半导体结构24由所述第一凸台23的背离所述第二凸台28的一侧，经过所述第一凸台23、以及所述第一凸台23与所述第二凸台28之间的区域延伸至所述第二凸台28的背离所述第一凸台23的一侧。

[0130] 进一步的，所述栅极25在第一凸台23和所述第二凸台28对应的所述半导体结构24上、以及所述第一凸台23与所述第二凸台28之间的所述半导体结构24上连续设置。

[0131] 结合图10至图11所示，所述栅极25由所述第一凸台23的背离所述第二凸台28的一侧，经过所述第一凸台23、以及所述第一凸台23与所述第二凸台28之间的区

域延伸至所述第二凸台28的背离所述第一凸台23的一侧，所述栅极25在所述基板10上的正投影可以覆盖所述半导体结构24在所述基板10上的正投影。从薄膜晶体管阵列的角度看，通过将第一凸台23和第二凸台28上的栅极25连接在一起，可以利用一条不断开的扫描线同时控制位于所述第一凸台23和第二凸台28上的栅极25，从而可以简化栅极金属层的图案化复杂程度。

[0132] 在其中一个实施例中，所述半导体结构24在第一凸台23与第二凸台28之间的区域也可以相互断开并间隔设置。所述栅极25在第一凸台23与第二凸台28之间的区域也可以相互断开并间隔设置。

[0133] 进一步的，所述显示面板还包括栅极绝缘层13和层间介质层14，所述栅极绝缘层13设置于所述半导体结构24的背离所述基板10的一侧，并且覆盖所述半导体结构24、第二欧姆接触结构22、所述第一凸台23以及所述第一欧姆接触结构21，所述栅极25设置于所述栅极绝缘层13的背离所述基板10的一侧。

[0134] 所述层间介质层14设置于所述栅极绝缘层13的背离所述基板10的一侧，并且覆盖所述栅极25。

[0135] 所述源极26和所述27漏极均设置于所述层间介质层14的背离所述基板10的一侧，所述源极26和所述漏极27的其中之一穿过所述层间介质层14和所述栅极绝缘层13与所述第一欧姆接触结构21接触，所述源极26和所述漏极27的其中另一穿过所述层间介质层14和所述栅极绝缘层13与所述第二欧姆接触结构22接触。

[0136] 在其中一个实施例中，如图2所示，所述显示面板还包括遮光结构12，所述遮光结构12设置于所述第一欧姆接触结构21靠近所述基板10的一侧，所述半导体结构24包括与所述侧壁230正对设置的沟道部240。

[0137] 所述遮光结构12在所述基板10上的正投影覆盖所述沟道部240在所述基板10上的正投影，利用遮光结构12对沟道部240的遮挡，可以防止光线通过基板10一侧照射至所述沟道部240，从而可以避免光线影响薄膜晶体管20的电学性能。

[0138] 在其中一个实施例中，结合图8和11所示，当所述薄膜晶体管具有两个及以上的沟道部240时，每个所述沟道部240下方均设置有对应的所述遮光结构12。

[0139] 依据本申请上述实施例提供的显示面板，本申请实施例还提供一种显示面板的制作方法，结合图13a至图13g所示，图13a至图13g为本申请实施例提供的显示

面板的制作方法的流程示意图，所述显示面板的制作方法包括：

[0140] 步骤S1：在基板10上形成遮光结构12；

[0141] 步骤S2：在所述基板10上形成缓冲层11，在所述缓冲层11上依次形成第一欧姆接触层、绝缘层、以及第二欧姆接触层，对所述第一欧姆接触层、所述绝缘层以及所述第二欧姆接触层进行蚀刻，形成第一欧姆接触结构21、第一凸台23以及第二欧姆接触结构22。

[0142] 所述步骤S20中，所述缓冲层11的材料可以包括但不限于氮化硅、氧化硅或者氮氧化硅中的任意一种或者多种的组合材料。

[0143] 所述步骤S20中，如图13b所示，所述第一欧姆接触结构21设置于所述缓冲层11上，所述第一凸台23设置于所述第一欧姆接触结构21的背离所述缓冲层11的一侧，所述第二欧姆接触结构22设置于所述第一凸台23的背离所述第一欧姆接触结构21的一侧。

[0144] 所述第一凸台23具有一侧壁230，所述侧壁230与所述基板10所在平面之间的夹角 θ 介于45度至90度之间。

[0145] 所述第一欧姆接触结构21具有第一侧壁210，所述第一侧壁210邻接于与所述侧壁230，所述第二欧姆接触结构22具有第二侧壁220，所述第二侧壁220邻接于所述侧壁230，所述第一侧壁210以及所述第二侧壁220与所述基板所在平面之间的夹角可以与所述侧壁230与所述基板10所在平面之间的夹角 θ 相等，即所述第一侧壁210与所述侧壁230以及所述第二侧壁220处于同一倾斜平面上。

[0146] 在本申请实施例中，所述第一欧姆接触层和所述第二欧姆接触层的材料均为N型重掺杂非晶硅材料，所述第一欧姆接触层和所述第二欧姆接触层中均可以掺杂有磷或砷等杂质元素。

[0147] 所述绝缘层的材料可以为氮化硅、氧化硅或者氮氧化硅等常用的无机绝缘材料。

[0148] 在所述步骤S20中，可以通过化学气相沉积（chemical vapor deposition, CVD）的方式依次沉积形成所述第一欧姆接触层、绝缘层、以及第二欧姆接触层。

[0149] 步骤S3：对所述第一欧姆接触结构21、所述第一凸台23以及所述第二欧姆接触

结构22进行蚀刻，使所述第二欧姆接触结构22和所述第一凸台23被部分蚀刻，所述第一欧姆接触结构21不被蚀刻。

[0150] 如图13c所示，通过对所述第二欧姆接触结构22和所述第一凸台23进行部分蚀刻，使所述第一欧姆接触结构21的部分未被所述第一凸台23和所述第二欧姆接触结构22覆盖。

[0151] 步骤S4：在所述缓冲层11上形成一层非晶硅层，所述非晶硅层覆盖所述第一欧姆接触结构21、所述第一凸台23以及所述第二欧姆接触结构22；对所述非晶硅层进行结晶处理，然后通过图案化，形成半导体结构24；

[0152] 所述步骤S4中，可以通过准分子激光退火工艺对所述非晶硅层进行结晶处理，使所述非晶硅层内的非晶硅可以转变为多晶硅结构，再对所述多晶硅结构进行蚀刻，形成所述半导体结构24。

[0153] 由于准分子激光退火工艺的能量有限，且全部被所述非晶硅层所吸收，在对所述非晶硅层进行结晶处理时，所述第一欧姆接触结构21和所述第二欧姆接触结构22仍然可以保持非晶硅结构。

[0154] 在对所述非晶硅层进行结晶处理的过程中，所述非晶硅层在所述缓冲层11与所述第一凸台23的侧壁230的拐角处可以形成籽晶，所述籽晶可以沿所述侧壁230的方向生长，通过将所述侧壁230的长度控制在0.01微米至1微米之间，可以使所述侧壁230上的半导体结构24内只存在有一个晶粒。

[0155] 步骤S5：在所述半导体结构24上形成栅极绝缘层13，所述栅极绝缘层13覆盖所述半导体结构24、所述第一欧姆接触结构21、所述第一凸台23以及所述第二欧姆接触结构22；在所述栅极绝缘层13上形成栅极25；

[0156] 步骤S6：在所述栅极绝缘层13上形成层间介质层14，所述层间介质层14覆盖所述栅极25；在所述层间介质层14上形成第一过孔OH1和第二过孔OH2，所述第一过孔OH1暴露出所述第一欧姆接触结构21，所述第二过孔OH2暴露出所述第二欧姆接触结构22；

[0157] 步骤S7：在所述层间介质层14上形成源极26和漏极27，所述漏极27穿过所述第一过孔OH1与所述第一欧姆接触结构21接触，所述源极26穿过所述第二过孔OH2与所述第二欧姆接触结构22接触。

[0158] 需要说明的是，本申请实施例提供的显示面板的制作方法仅以图1至图3所示的第一种显示面板的结构为例，其他实施例中的显示面板的制作方法可以参考图13a至图13b所示的显示面板的制作方法，此处不做赘述。

[0159] 本申请实施例的有益效果：本申请实施例提供一种显示面板，所述显示面板包括基板和层叠设置于所述基板上的第一欧姆接触结构、第一凸台、第二欧姆接触结构、半导体结构和栅极，所述第一凸台具有至少一个侧壁，通过将所述半导体结构设置于所述第一凸台的所述侧壁上，并且分别与所述第一欧姆接触结构和所述第二欧姆接触结构接触，可以利用现有的工艺缩短半导体结构内的沟道的长度，并减小薄膜晶体管的体积，从而可以提高显示面板内的薄膜晶体管的集成度。

[0160] 综上所述，虽然本申请以优选实施例揭露如上，但上述优选实施例并非用以限制本申请，本领域的普通技术人员，在不脱离本申请的精神和范围内，均可作各种更动与润饰，因此本申请的保护范围以权利要求界定的范围为基准。

权利要求书

[权利要求 1] 一种显示面板，包括：

基板；

第一欧姆接触结构，设置于所述基板上；

第一凸台，设置于所述第一欧姆接触结构的背离所述基板的一侧，所述第一凸台具有至少一个侧壁；

第二欧姆接触结构，设置于所述第一凸台的背离所述第一欧姆接触结构的一侧；

半导体结构，至少设置于所述侧壁上，并且分别与所述第一欧姆接触结构和所述第二欧姆接触结构接触；以及

栅极，设置于所述半导体结构的背离所述基板的一侧。

[权利要求 2] 如权利要求1所述的显示面板，其中，所述第一欧姆接触结构具有邻接于所述侧壁的第一侧壁，所述半导体结构与所述第一侧壁接触。

[权利要求 3] 如权利要求1所述的显示面板，其中，所述第一欧姆接触结构包括：

本体部，设置于所述第一凸台与所述基板之间；以及

凸出部，与所述本体部连接，所述凸出部在所述基板上的正投影与所述第一凸台在所述基板上的正投影不重叠，所述半导体结构与所述凸出部的背离所述基板的一侧表面接触。

[权利要求 4] 如权利要求3所述的显示面板，其中，所述凸出部的长度介于0.5微米至3微米之间。

[权利要求 5] 如权利要求1所述的显示面板，其中，所述半导体结构包括：

第一部，设置于所述基板和/或所述第一欧姆接触结构上；

第二部，设置于所述侧壁上，且与所述第一部连接；以及

第三部，设置于所述第二欧姆接触结构的背离所述第一凸台的一侧，且与所述第二部连接。

[权利要求 6] 如权利要求1所述的显示面板，其中，所述侧壁与所述基板所在平面之间的夹角介于45度至90度之间。

[权利要求 7] 如权利要求1所述的显示面板，其中，所述第一凸台具有两个相对设

置的所述侧壁，两个所述侧壁上均设置有所述半导体结构、以及位于所述半导体结构的背离所述基板一侧的所述栅极；

其中，两个所述侧壁上的所述半导体结构均与所述第一欧姆接触结构和所述第二欧姆接触结构接触。

[权利要求 8] 如权利要求7所述的显示面板，其中，所述半导体结构在所述第一凸台的两个所述侧壁、以及所述第二欧姆接触结构上连续设置。

[权利要求 9] 如权利要求8所述的显示面板，其中，所述栅极在所述基板上的正投影覆盖所述半导体结构在所述基板上的正投影。

[权利要求 10] 如权利要求1所述的显示面板，其中，所述显示面板包括：

第三欧姆接触结构，设置于所述基板上；

第二凸台，设置于所述第三欧姆接触结构的背离所述基板的一侧；以及

第四欧姆接触结构，设置于所述第二凸台的背离所述第一欧姆接触结构的一侧，所述半导体结构至少设置于所述第二凸台的侧壁上，且分别与所述第三欧姆接触结构和所述第四欧姆接触结构接触；

其中，所述显示面板还包括源极和漏极，所述源极和所述漏极的其中之一电连接于所述第一欧姆接触结构和所述第三欧姆接触结构，所述源极和所述漏极的其中另一电连接于所述第二欧姆接触结构和所述第四欧姆接触结构。

[权利要求 11] 如权利要求10所述的显示面板，其中，所述半导体结构在所述第一凸台和所述第二凸台上、以及所述第一凸台与所述第二凸台之间的区域连续设置。

[权利要求 12] 如权利要求11所述的显示面板，其中，所述栅极在所述基板上的正投影覆盖所述半导体结构在所述基板上的正投影。

[权利要求 13] 如权利要求1所述的显示面板，其中，所述显示面板还包括栅极绝缘层和层间介质层，所述栅极绝缘层至少设置于所述栅极与所述半导体结构之间，并且覆盖所述第二欧姆接触结构和所述第一欧姆接触结构，所述层间介质层设置于所述栅极绝缘层的背离所述基板的一侧，并

且覆盖所述栅极；

其中，所述显示面板还包括源极和漏极，所述源极和所述漏极均设置于所述层间介质层的背离所述基板的一侧，所述源极和所述漏极的其中之一穿过所述层间介质层和所述栅极绝缘层与所述第一欧姆接触结构接触，所述源极和所述漏极的其中另一穿过所述层间介质层和所述栅极绝缘层与所述第二欧姆接触结构接触。

[权利要求 14] 如权利要求1所述的显示面板，其中，所述显示面板还包括遮光结构，所述遮光结构设置于所述第一欧姆接触结构的靠近所述基板的一侧，所述半导体结构包括连接于所述第一欧姆接触结构与第二欧姆接触结构之间的沟道部；

其中，所述遮光结构在所述基板上的正投影覆盖所述沟道部在所述基板上的正投影。

[权利要求 15] 如权利要求14所述的显示面板，其中，所述沟道部沿所述侧壁延伸方向上的长度介于0.01微米至1微米之间。

[权利要求 16] 如权利要求1所述的显示面板，其中，所述第一凸台在所述显示面板的厚度方向上的厚度介于0.0071微米至1微米之间。

[权利要求 17] 如权利要求1所述的显示面板，其中，所述第一凸台为单层或者多层结构。

[权利要求 18] 如权利要求1所述的显示面板，其中，所述第一凸台的材料包括氮化硅、氧化硅、氮氧化硅中的一种或者多种的组合。

[权利要求 19] 如权利要求1所述的显示面板，其中，所述第一凸台的材料包括丙烯酸基树脂、环氧树脂、酚醛树脂、聚酰胺基树脂、聚酰亚胺基树脂、不饱和聚酯树脂、聚丙烯酸酯、聚碳酸酯类、聚酰亚胺、聚苯乙烯类中的一种或者多种的组合。

[权利要求 20] 如权利要求1所述的显示面板，其中，所述侧壁为平面或者弧面。

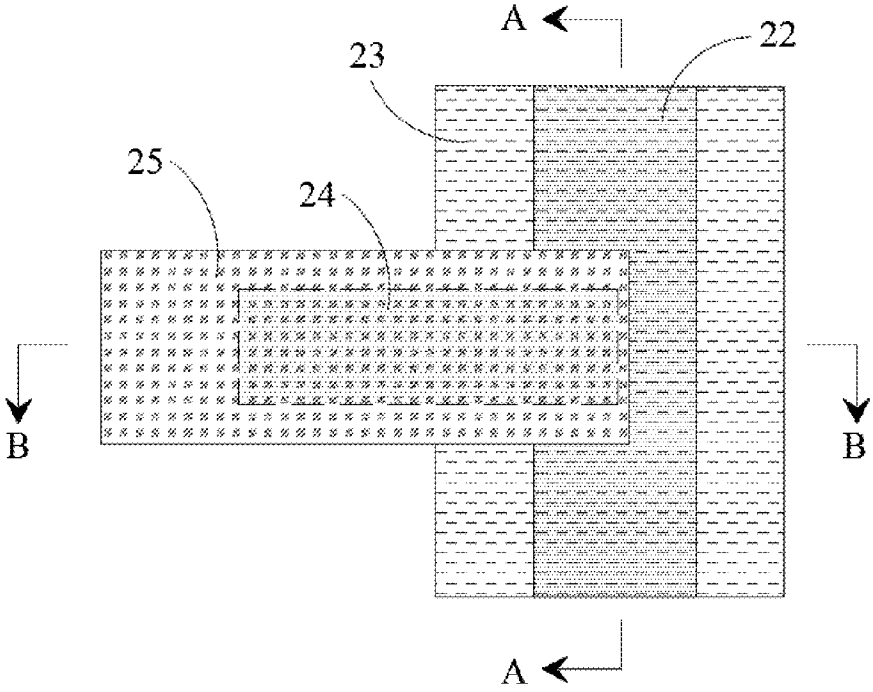


图 1

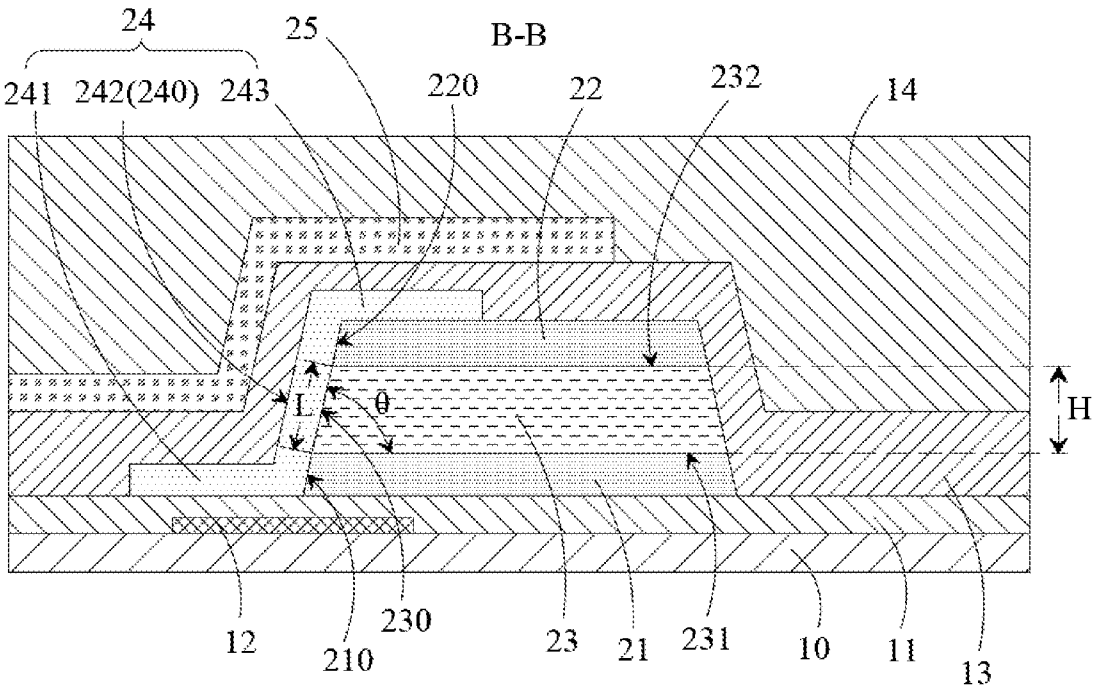

24
25
B-B
241
242(240)
243
220
22
232
14
L
θ
H
12
210
230
23
21
231
10
11
13

图 2

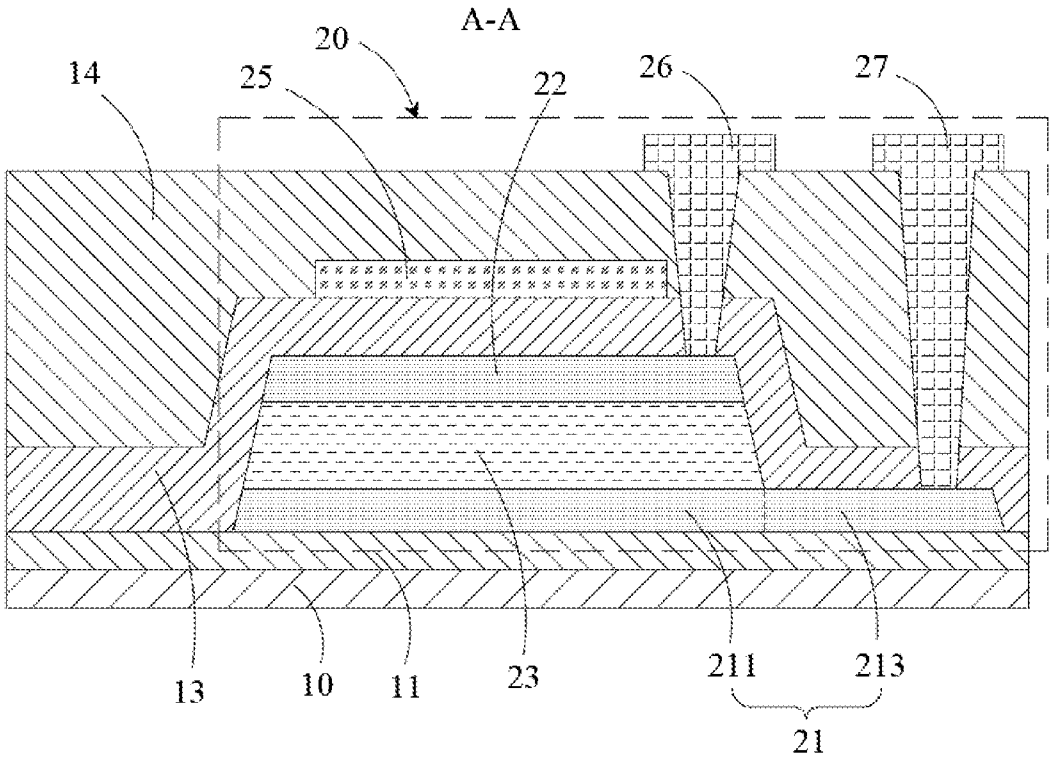

A-A
20
14
25
22
26
27
13
10
11
23
211
213
21

图 3

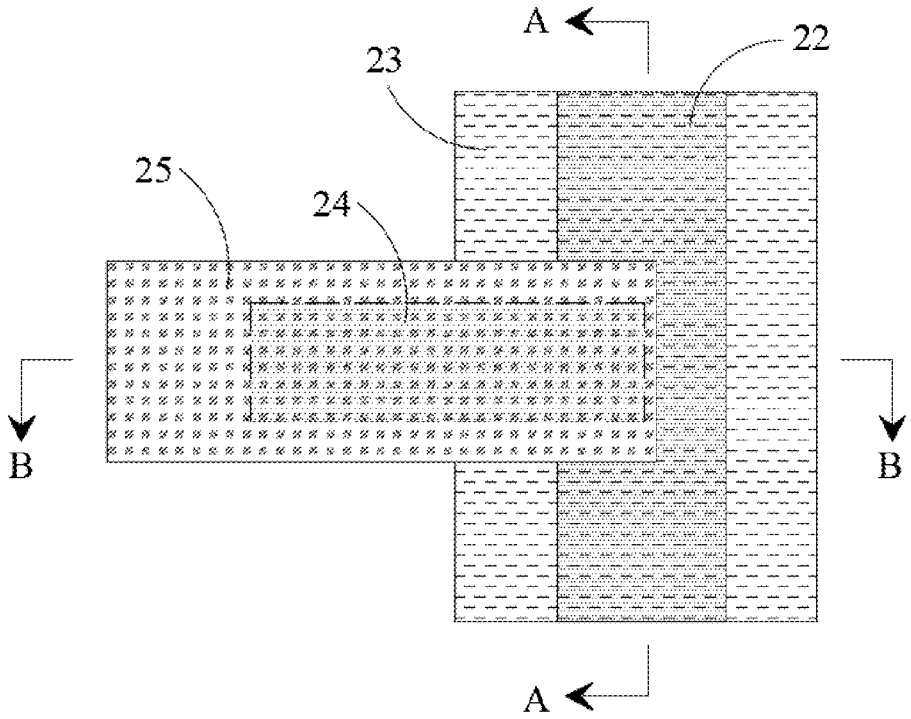

A
22
23
25
24
B
B
A

图 4

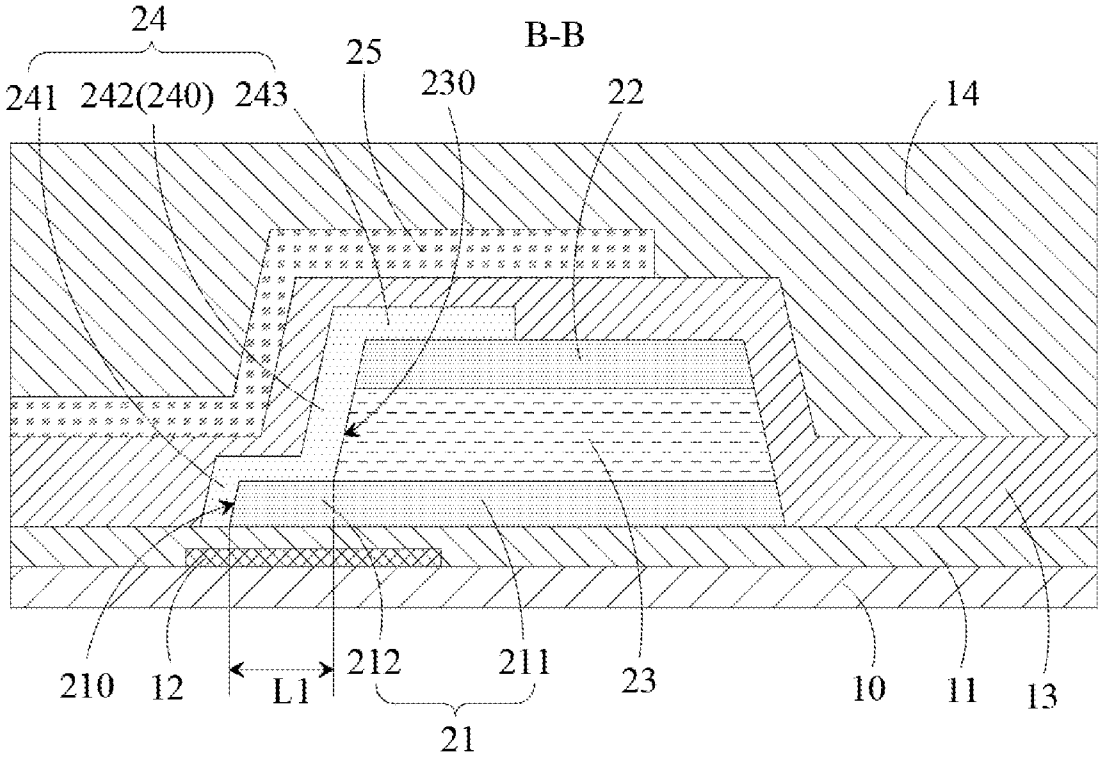

24
B-B
25
241
242(240)
243
230
22
14
210
12
L1
212
211
23
10
11
13
21

图 5

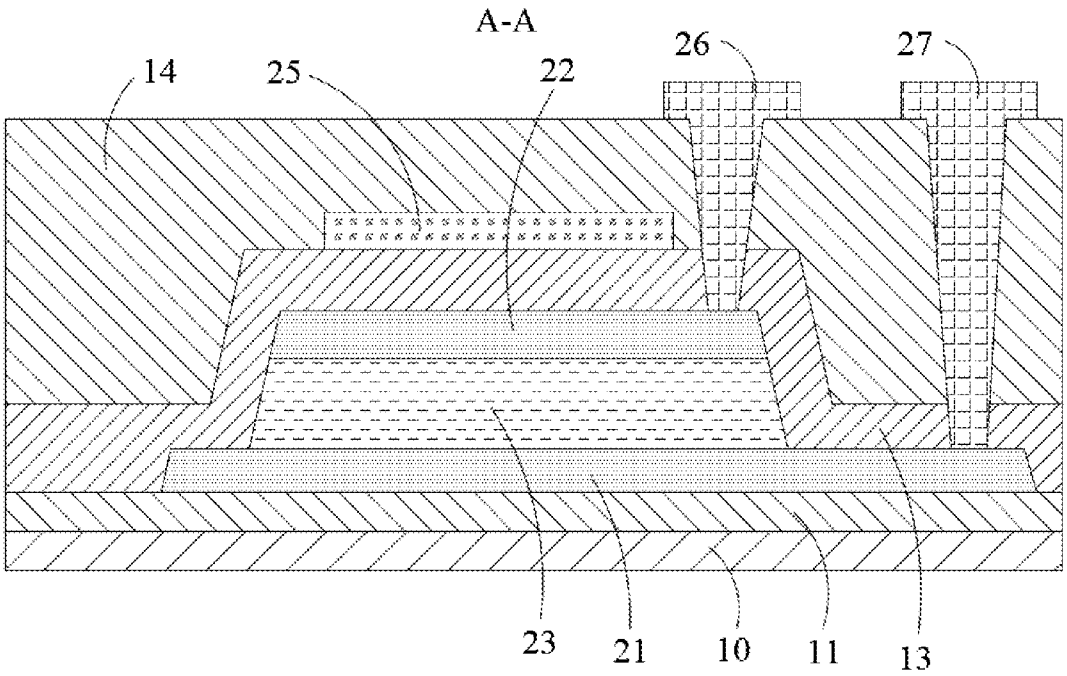


图 6

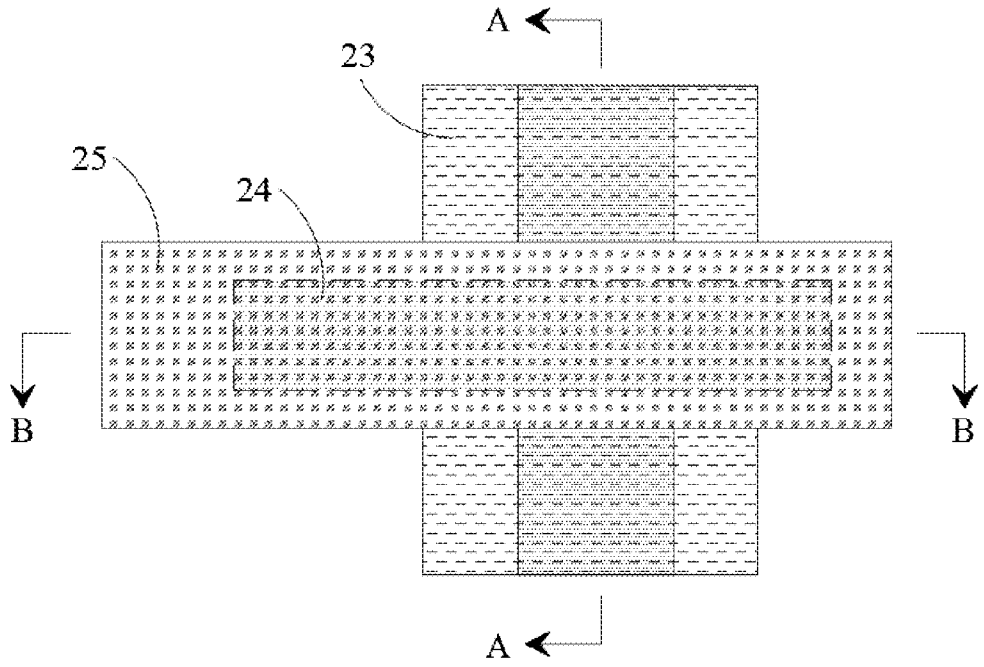


图 7

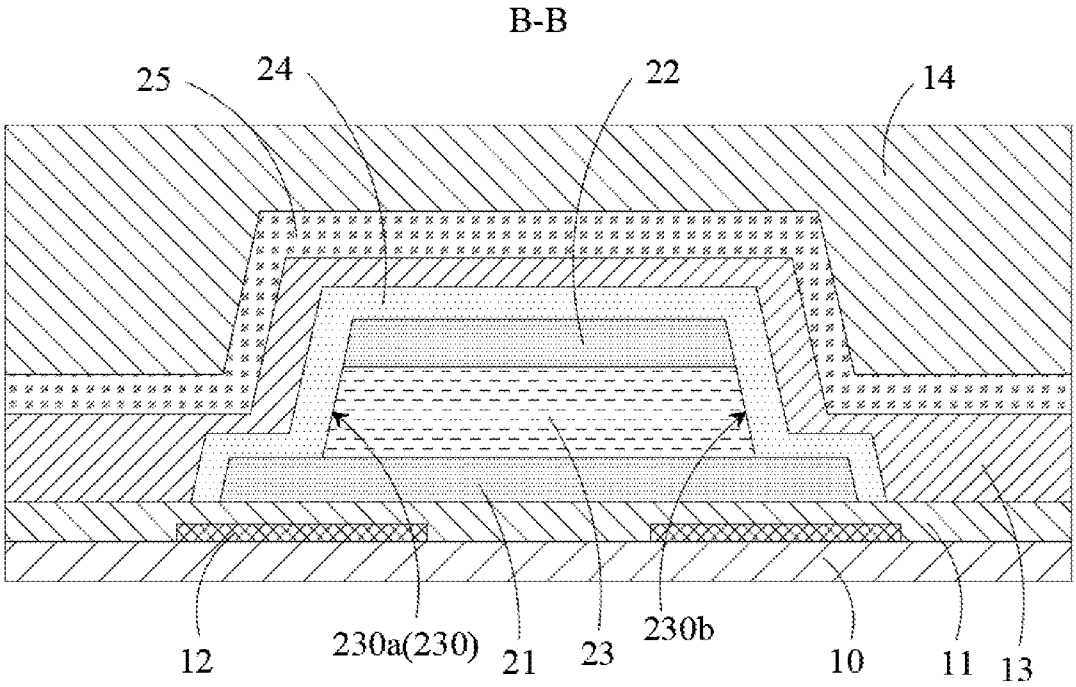

B-B
25
24
22
14
12
230a(230)
21
23
230b
10
11
13

图 8

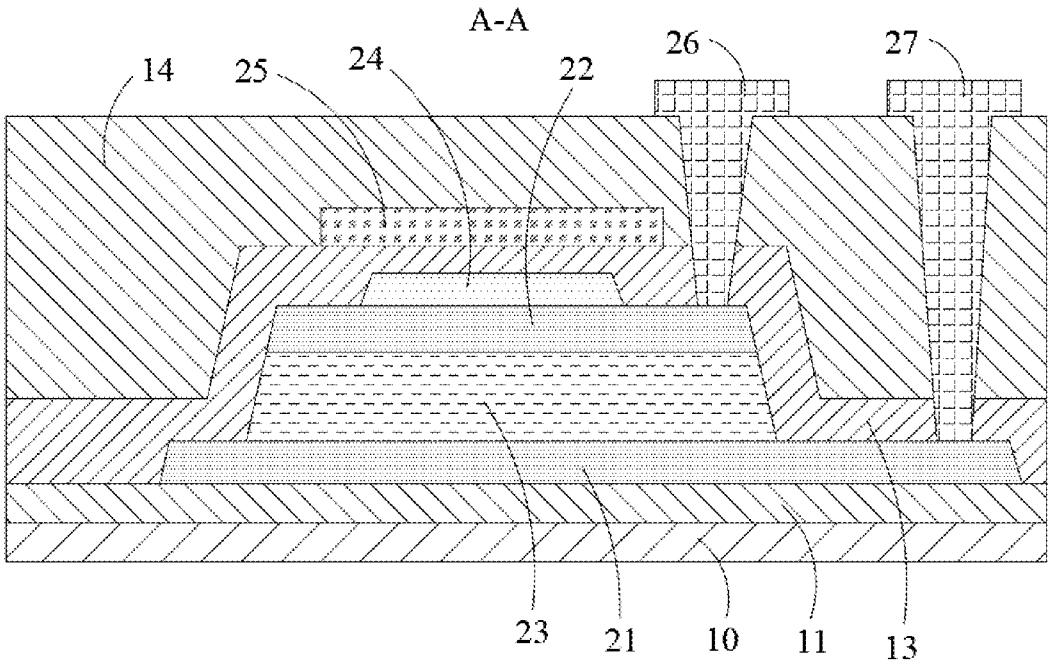

A-A
14
25
24
22
26
27
23
21
10
11
13

图 9

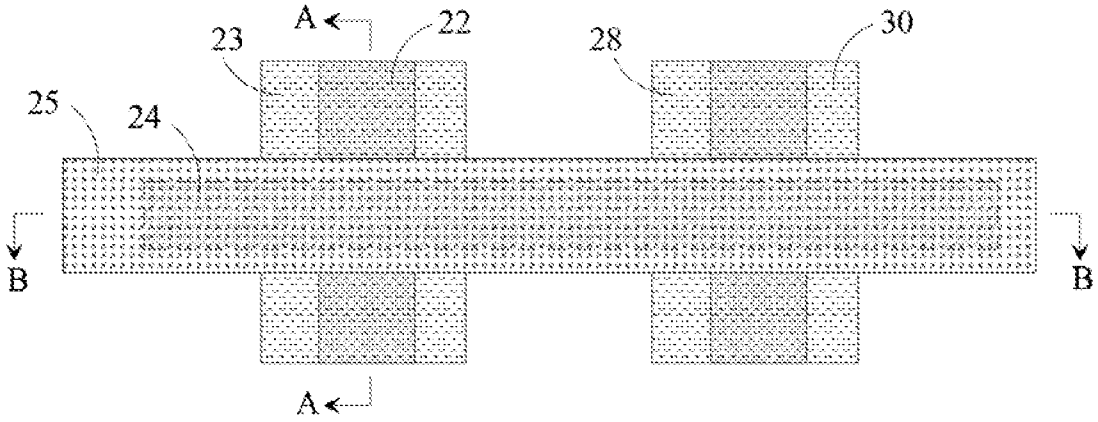

A
22
23
28
30
25
24
B
B
A

图 10

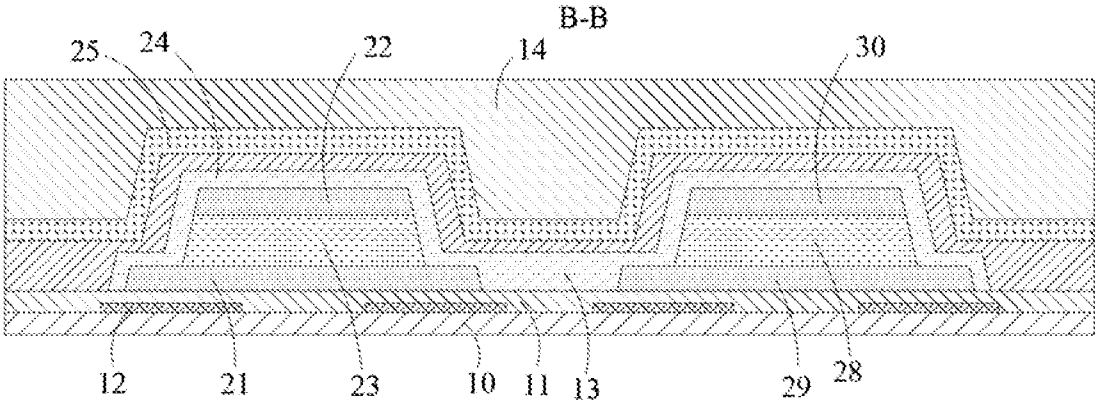

B-B
25
24
22
14
30
12
21
23
10
11
13
29
28

图 11

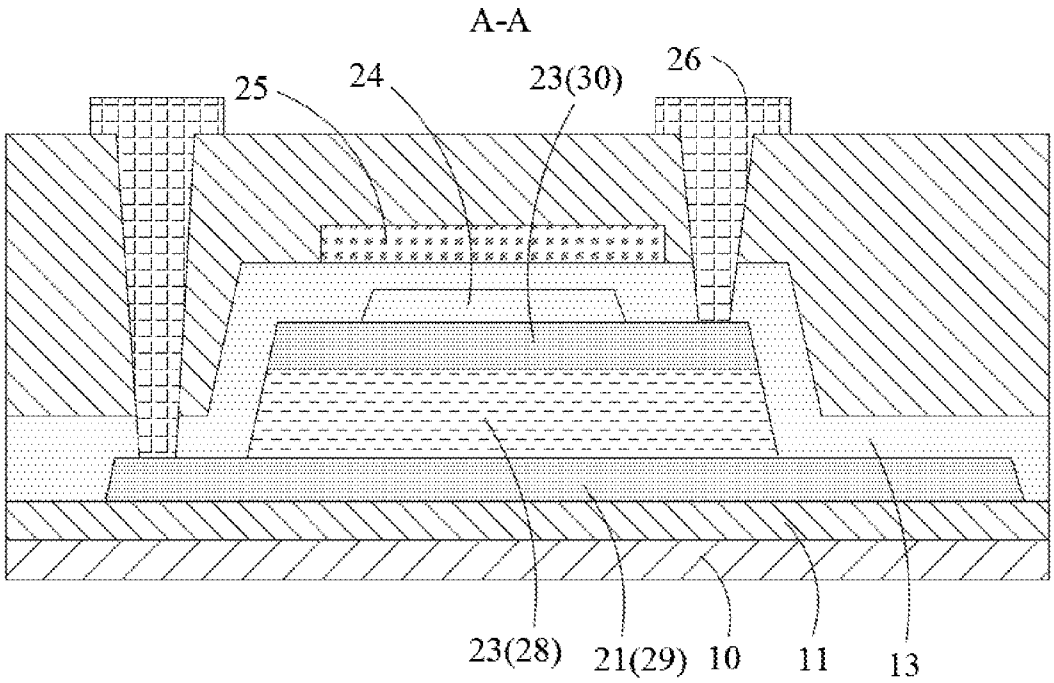

A-A
25
24
23(30)
26
23(28)
21(29)
10
11
13

图 12

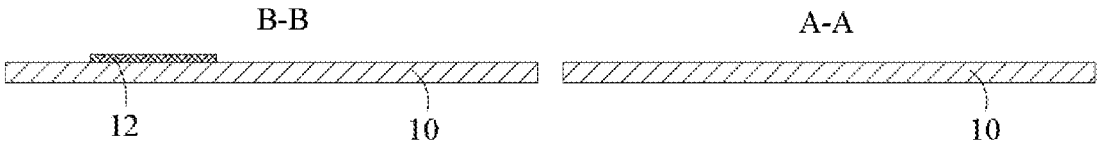


图 13a

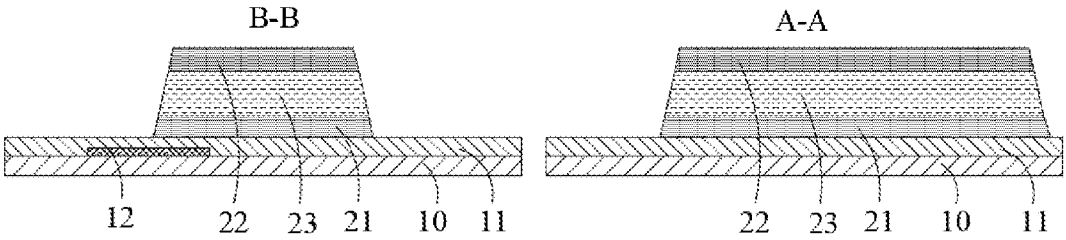


图 13b

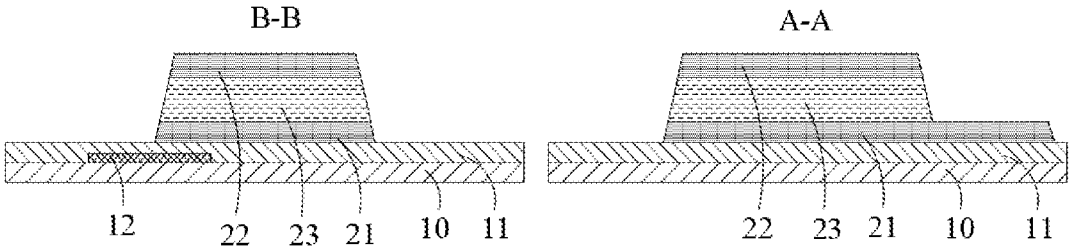


图 13c

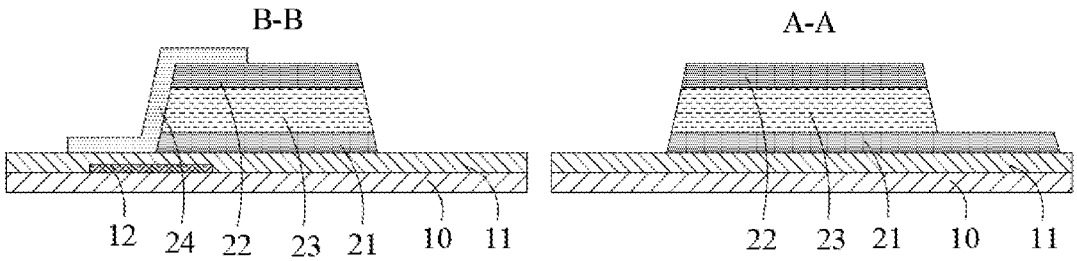


图 13d

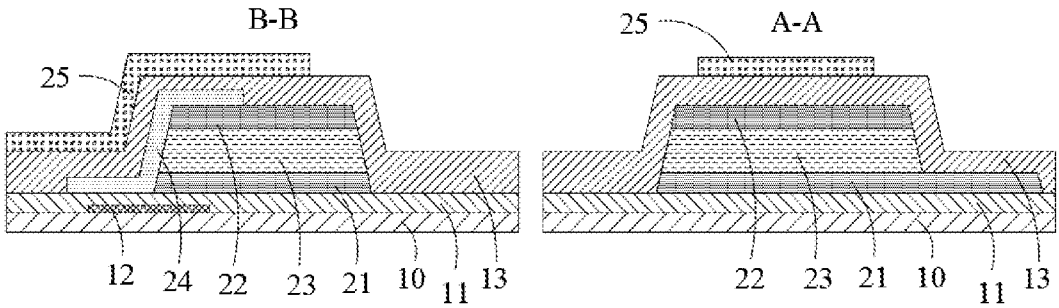


图 13e

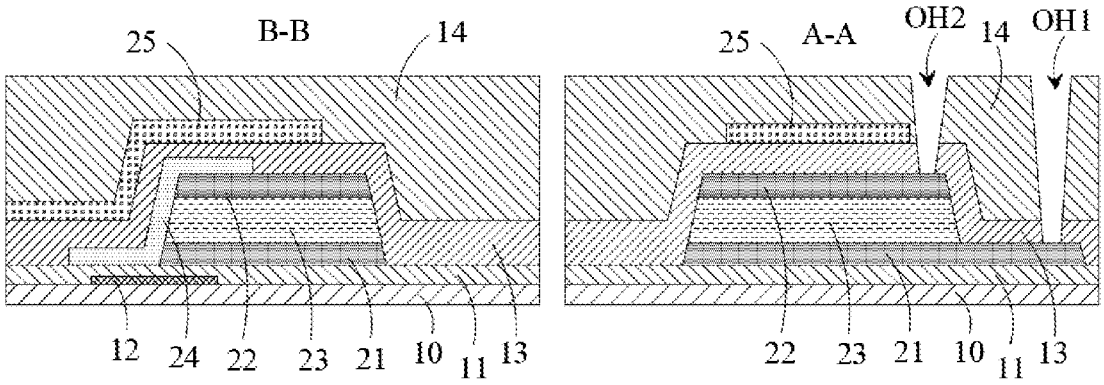

25
B-B
14
25
A-A
OH2
14
OH1
12
24
22
23
21
10
11
13
22
23
21
10
11
13

图 13f

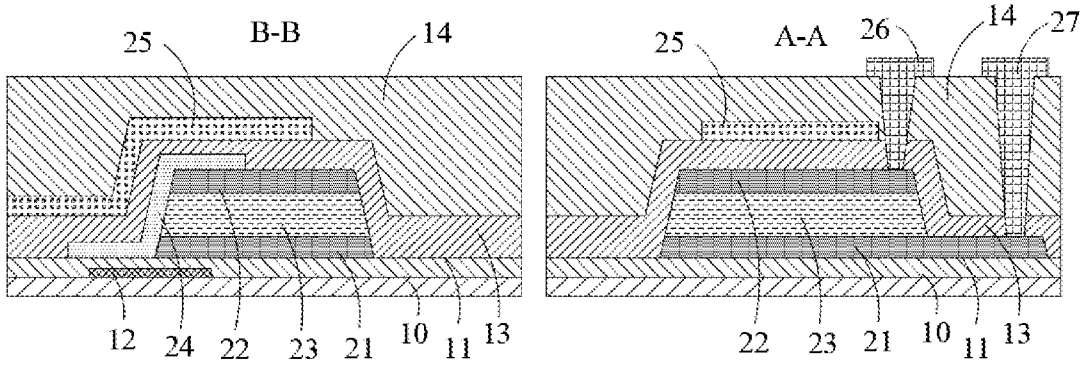

25
B-B
14
25
A-A
26
14
27
12
24
22
23
21
10
11
13
22
23
21
10
11
13

图 13g

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2022/130324

A. CLASSIFICATION OF SUBJECT MATTER

H01L29/10(2006.01)i; H01L29/786(2006.01)i; H01L27/12(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNTXT, ENTXTC, DWPI, ENTXT, CNKI, IEEE: 垂直, 薄膜晶体管, 晶体管, 半导体, 有源层, 沟道, 侧壁, 侧表面, 侧面, 沟道长度, 减小, 缩小, 缩短, 欧姆接触, 倾斜, 斜面, 显示, vertical, transistor, thin film transistor, TFT, semiconductor, active, channel, sidewall, side wall, side, length, reduce, shorten, ohmic contact, incline, display

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 106898654 A (BOE TECHNOLOGY GROUP CO., LTD.) 27 June 2017 (2017-06-27) description, paragraphs 0032-0084, and figures 2-9	1-20
X	CN 103730508 A (HANNSTAR DISPLAY CORP.) 16 April 2014 (2014-04-16) description, paragraphs 0034-0045, and figures 1-19	1-20
X	CN 107221501 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 29 September 2017 (2017-09-29) description, paragraphs 0004-0140, and figures 1-13	1-20
A	EP 0280370 A2 (PHILIPS ELECTRONICS UK LIMITED et al.) 31 August 1988 (1988-08-31) entire document	1-20

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"D" document cited by the applicant in the international application
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
18 May 2023	**23 May 2023**
Name and mailing address of the ISA/CN **China National Intellectual Property Administration (ISA/CN)** **China No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2022/130324

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	106898654	A	27 June 2017	CN	106898654	B	18 February 2020
CN	103730508	A	16 April 2014	US	2014103307	A1	17 April 2014
				US	8895979	B2	25 November 2014
				CN	103730508	B	03 August 2016
CN	107221501	A	29 September 2017	WO	2018214485	A1	29 November 2018
				US	2021210528	A1	08 July 2021
				US	11114474	B2	07 September 2021
				CN	107221501	B	10 March 2020
EP	0280370	A2	31 August 1988	GB	8704714	D0	01 April 1987
				GB	2201544	A	01 September 1988
				DE	3884010	D1	21 October 1993
				DE	3884010	T2	07 April 1994
				JPS	63249373	A	17 October 1988
				EP	0280370	A3	10 May 1989
				EP	0280370	B1	15 September 1993

国际检索报告

国际申请号
PCT/CN2022/130324

A. 主题的分类

H01L29/10(2006.01)i；H01L29/786(2006.01)i；H01L27/12(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNTXT,ENTXTC,DWPI,ENTXT,CNKI,IEEE：垂直,薄膜晶体管,晶体管,半导体,有源层,沟道,侧壁,侧表面,侧面,沟道长度,减小,缩小,缩短,欧姆接触,倾斜,斜面,显示,vertical, transistor, thin film transistor, TFT, semiconductor, active, channel, sidewall, side wall, side, length, reduce, shorten, ohmic contact, incline, display

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	CN 106898654 A (京东方科技集团股份有限公司) 2017年6月27日 (2017-06-27) 说明书第0032-0084段，图2-9	1-20
X	CN 103730508 A (瀚宇彩晶股份有限公司) 2014年4月16日 (2014-04-16) 说明书第0034-0045段，图1-19	1-20
X	CN 107221501 A (京东方科技集团股份有限公司 等) 2017年9月29日 (2017-09-29) 说明书第0004-0140段，图1-13	1-20
A	EP 0280370 A2 (PHILIPS ELECTRONICS UK LTD 等) 1988年8月31日 (1988-08-31) 全文	1-20

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“D” 申请人在国际申请中引证的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2023年5月18日	2023年5月23日
ISA/CN的名称和邮寄地址 中国国家知识产权局 中国北京市海淀区蓟门桥西土城路6号 100088	受权官员 杨子芳 电话号码 (+86) 62411806

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2022/130324

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	106898654	A	2017年6月27日	CN	106898654	B	2020年2月18日
CN	103730508	A	2014年4月16日	US	2014103307	A1	2014年4月17日
				US	8895979	B2	2014年11月25日
				CN	103730508	B	2016年8月3日
CN	107221501	A	2017年9月29日	WO	2018214485	A1	2018年11月29日
				US	2021210528	A1	2021年7月8日
				US	11114474	B2	2021年9月7日
				CN	107221501	B	2020年3月10日
EP	0280370	A2	1988年8月31日	GB	8704714	D0	1987年4月1日
				GB	2201544	A	1988年9月1日
				DE	3884010	D1	1993年10月21日
				DE	3884010	T2	1994年4月7日
				JPS	63249373	A	1988年10月17日
				EP	0280370	A3	1989年5月10日
				EP	0280370	B1	1993年9月15日