



СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

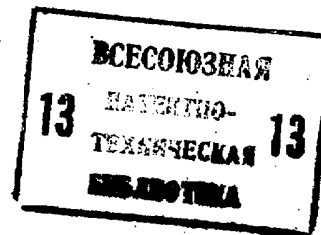
(19) SU (11) 1167625 A

(51) 4 G 06 G 7/24

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3598937/24-24

(22) 01.06.83

(46) 15.07.85. Бюл. № 26

(72) П.М. Сопрунок, А.А. Пац
и З.В. Глова

(71) Физико-механический институт
им. Г.В. Карпенко

(53) 681.3(088.8)

(56) Авторское свидетельство СССР
№ 752370, кл. G 06 G 7/24, 1977.

Авторское свидетельство СССР
№ 836637, кл. G 06 G 7/24, 1979.

(54) (57) ЛОГАРИФИЧЕСКИЙ ПРЕОБРАЗОВАТЕЛЬ, содержащий последовательно соединенные усилитель и компаратор, между инвертирующими входом и выходом усилителя включен интегрирующий конденсатор, информационный вход преобразователя через последовательно соединенные масштабный резистор и первый ключ подключен к инвертирующему входу усилителя, соединенного через последовательно включенные разрядный резистор и разрядный ключевой элемент с выходом усилителя, инвертирующий вход усилителя через второй ключ подключен к шине нулевого потенциала, соединенной с первым выводом

запоминающего элемента, выход усилителя соединен с неинвертирующим входом компаратора, выход которого подключен к управляющему входу разрядного ключевого элемента, инвертирующий вход компаратора подключен к выводу коммутатора, первый информационный вход которого подключен к источнику опорного напряжения, второй информационный вход подключен к шине нулевого потенциала, а управляющий вход подключен к первому выходу блока синхронизации, соединенному с управляющим входом первого ключа и дополнительным управляющим входом разрядного ключевого элемента, выход компаратора через третий ключ подключен к неинвертирующему входу усилителя, выход генератора тактовых импульсов подключен к входу блока синхронизации, второй выход которого подключен к управляющим входам второго и третьего ключей, отличающийся тем, что, с целью повышения точности, в него введен блок гашения колебаний, включенный между неинвертирующим входом усилителя и вторым выводом запоминающего элемента.

(19) SU (11) 1167625 A

Изобретение относится к вычислительной технике и может быть использовано в преобразователях электрических сигналов по логарифмическому закону.

Цель изобретения - повышение точности.

На чертеже приведена функциональная схема предлагаемого логарифмического преобразователя.

Логарифмический преобразователь содержит масштабный резистор 1, первый, второй и третий ключи 2, 3 и 4, разрядный резистор 5, интегрирующий конденсатор 6, усилитель 7, блок 8 гашения колебаний, запоминающий элемент 9, разрядный ключевой элемент 10, компаратор 11, ключ 12, источник 13 опорного напряжения, блок 14 синхронизации, генератор 15 тактовых импульсов.

Логарифмический преобразователь работает следующим образом.

Цикл работы преобразователя состоит из двух равных по времени тактов.

В первом такте преобразования сигналами с блока 14 синхронизации разомкнуты второй и третий ключи 3 и 4, замкнут первый ключ 2, а коммутатор установлен в положение, при котором выход источника 13 опорного напряжения подключен к второму входу компаратора 11.

Входной сигнал через резистор 1 поступает на вход усилителя 7 и интегрируется на конденсаторе 6. Последний заряжается до напряжения источника 13 опорного напряжения, причем прямо пропорционально величине входного сигнала и обратно пропорционально постоянной времени интегрирующей цепи, образованной резистором 1 и конденсатором 6. При этом разрядный ключевой элемент 10 разомкнут.

В момент, когда напряжение на конденсаторе 6 (соответственно, на выходе усилителя 7) превышает величину потенциала источника 13 опорного напряжения, компаратор 11 своим выходным сигналом замыкает разрядный ключевой элемент 10. Поскольку

разрядный ключевой элемент 10 замкнут, то на выходе усилителя 7 формируется убывающее напряжение экспоненциальной формы, определяемое временем разряда конденсатора 6 через резистор 5 и ключевой элемент 10.

В момент, когда убывающее напряжение на выходе усилителя 7 равно или меньше величины потенциала источника 13 опорного напряжения, компаратор 11 своим выходным сигналом размыкает разрядный ключевой элемент 10.

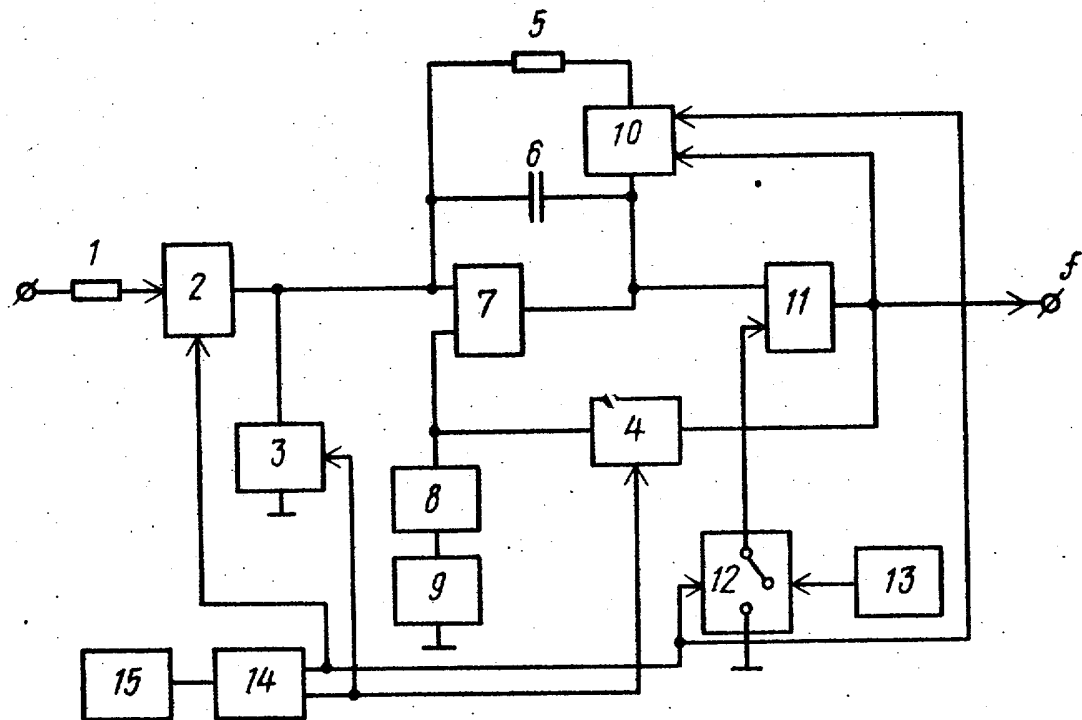
Поскольку разрядный ключевой элемент 10 замкнут, то снова заряжается конденсатор 6, и все процессы повторяются. Поэтому на выходе компаратора 11 присутствует частотная последовательность импульсов, продолжающаяся на протяжении времени первого такта.

Частота этой последовательности прямо пропорциональна логарифму преобразуемого входного сигнала и обратно пропорциональна времени разрядной цепи, образованной конденсатором 6 и резистором 5.

Во втором такте блок 14 синхронизации формирует сигналы, которые размыкают ключ 2, разрядный ключевой элемент 10, а коммутатор устанавливают в положение, при котором второй вход компаратора 11 оказывается подключенным к шине нулевого потенциала. Кроме того, замыкаются ключи 3 и 4. На запоминающем элементе 9 происходит запоминание напряжения дрейфа нуля усилителя 7 и компаратора 11 с точностью до произведения их коэффициентов передачи.

Сигнал, который поступает на запоминающий элемент 9, проходит через блок 8 гашения колебаний, который обеспечивает подавление колебаний в корректируемой системе. В такте преобразования из общего напряжения (измеряемое напряжение плюс напряжение дрейфа) вычитается напряжение дрейфа нуля.

Таким образом, предложенный логарифмический преобразователь обладает повышенной точностью преобразования.



Редактор Л. Алексеенко Составитель Н. Зайцев
 Техред А. Бабинец Корректор М. Самборская

Заказ 4438/48 Тираж 710 Подписное
 ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ИПИ "Патент", г. Ужгород, ул. Проектная, 4