

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-17479

(P2017-17479A)

(43) 公開日 平成29年1月19日(2017.1.19)

(51) Int.Cl.	F I	テーマコード (参考)
HO4N 5/341 (2011.01)	HO4N 5/335 410	5C024
HO1L 31/10 (2006.01)	HO1L 31/10 A	5F849
HO4N 5/374 (2011.01)	HO1L 31/10 G	
	HO4N 5/335 740	

審査請求 未請求 請求項の数 8 OL (全 20 頁)

(21) 出願番号 特願2015-131277 (P2015-131277)  
 (22) 出願日 平成27年6月30日 (2015.6.30)

(71) 出願人 000006747  
 株式会社リコー  
 東京都大田区中馬込1丁目3番6号  
 (74) 代理人 100107766  
 弁理士 伊東 忠重  
 (74) 代理人 100070150  
 弁理士 伊東 忠彦  
 (72) 発明者 愛須 克彦  
 東京都大田区中馬込1丁目3番6号 株式会社リコー内  
 (72) 発明者 中谷 寧一  
 東京都大田区中馬込1丁目3番6号 株式会社リコー内

最終頁に続く

(54) 【発明の名称】 光電変換装置及び画像生成装置

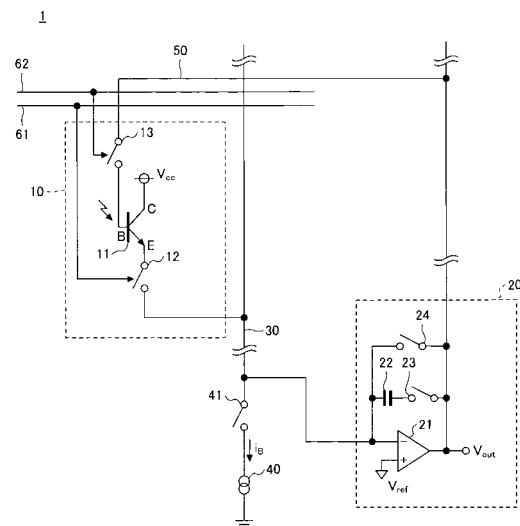
(57) 【要約】 (修正有)

【課題】 フォトトランジスタに蓄積された電荷をリセットするために必要な時間の短縮が可能な光電変換装置を提供する。

【解決手段】 光電変換装置1は、コレクタ領域Cとエミッタ領域Eとベース領域Bとを有し、入射光の強度に対応する出力電流を発生するフォトトランジスタ11を含む光電変換手段10を備える。また、積分器20を有し、前記光電変換手段からの出力電流を予め設定された電流値になるように、前記フォトトランジスタのベース電位を設定するベース電位設定手段を備える。

【選択図】 図1

第1実施形態に係る光電変換装置の一例を示す等価回路図



**【特許請求の範囲】****【請求項 1】**

コレクタ領域とエミッタ領域とベース領域とを有し、入射光の強度に対応する出力電流を発生するフォトトランジスタを含む光電変換手段と、

前記光電変換手段からの出力電流を予め設定された電流値になるように、前記フォトトランジスタのベース電位を設定するベース電位設定手段と

を備える、

光電変換装置。

**【請求項 2】**

前記ベース電位設定手段は、前記ベース領域に接続され、前記フォトトランジスタをリセットするリセット線を含み、

前記光電変換手段は、前記ベース領域と前記リセット線とを接続又は非接続にするスイッチを含む、

請求項 1 に記載の光電変換装置。

**【請求項 3】**

前記ベース電位設定手段は、前記光電変換手段から出力される電流を積分処理して、所定の時間内で累積して電圧に変えて出力する積分器を含み、

前記リセット線は、前記積分器の出力に接続されている、

請求項 2 に記載の光電変換装置。

**【請求項 4】**

前記ベース電位設定手段は、前記光電変換手段から出力される電流が入力されるオペアンプを含み、

前記リセット線は、前記オペアンプの出力に接続されている、

請求項 2 に記載の光電変換装置。

**【請求項 5】**

前記ベース電位設定手段は、前記エミッタ領域と接続される定電流源を含む、

請求項 1 乃至 4 のいずれか一項に記載の光電変換装置。

**【請求項 6】**

前記ベース電位設定手段は、

前記エミッタ領域と接続される 2 以上の定電流源と、

前記ベース電位設定手段により前記ベース電位を設定する場合と、前記ベース電位設定手段により前記ベース電位を設定しない場合とにおいて、前記 2 以上の定電流源の接続状態が異なる状態となるように切り替えるスイッチと

を含む、

請求項 1 乃至 4 のいずれか一項に記載の光電変換装置。

**【請求項 7】**

複数の前記光電変換手段が 2 次元方向に配置された、

請求項 1 乃至 6 のいずれか一項に記載の光電変換装置。

**【請求項 8】**

請求項 7 に記載の光電変換装置と、

前記光電変換装置の出力をデジタル信号に変換する A / D 変換回路と

を備える、

画像生成装置。

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は、光電変換装置及び画像生成装置に関する。

**【背景技術】****【0002】**

従来、光電変換素子として、光電流を増幅する機能を有するフォトトランジスタを用い

10

20

30

40

50

た光電変換セルが知られている（例えば、特許文献1参照）。この光電変換セルでは、フォトトランジスタに蓄積された電荷を、読み出し時に放出（リセット）することで、フォトトランジスタに蓄積された電荷の放出（リセット）が行われる。

【発明の概要】

【発明が解決しようとする課題】

【0003】

しかしながら、上記の光電変換セルでは、光エネルギーが強い場合や蓄積時間が長い場合、フォトトランジスタに蓄積された電荷を、予め決められた読み出し時間内にすべてリセットできないことがあるという課題があった。

【0004】

そこで、上記課題に鑑み、フォトトランジスタに蓄積された電荷をリセットするために必要な時間の短縮が可能な光電変換装置を提供することを目的とする。

【課題を解決するための手段】

【0005】

上記目的を達成するため、一実施形態において、光電変換装置は、コレクタ領域とエミッタ領域とベース領域とを有し、入射光の強度に対応する出力電流を発生するフォトトランジスタを含む光電変換手段と、

前記光電変換手段からの出力電流を予め設定された電流値になるように、前記フォトトランジスタのベース電位を設定するベース電位設定手段とを備える。

【発明の効果】

【0006】

本実施形態によれば、フォトトランジスタに蓄積された電荷をリセットするために必要な時間の短縮が可能な光電変換装置を提供することができる。

【図面の簡単な説明】

【0007】

【図1】第1実施形態に係る光電変換装置の一例を示す等価回路図である。

【図2】第1実施形態の光電変換装置の動作の一例を示すフローチャートである。

【図3】第1実施形態の光電変換装置における蓄積動作処理の状態を説明する図である。

【図4】第1実施形態の光電変換装置における積分器リセット処理の状態を説明する図である。

【図5】第1実施形態の光電変換装置におけるセルセレクト処理の状態を説明する図である。

【図6】第1実施形態の光電変換装置におけるセルリセット処理の状態を説明する図である。

【図7】従来の光電変換装置の一例を示す等価回路図である。

【図8】フォトトランジスタのリセット時のベース-エミッタ間電圧の変化を説明するグラフである。

【図9】積分器の出力について説明する図である。

【図10】第2実施形態に係る光電変換装置の一例を示す等価回路図である。

【図11】第2実施形態の光電変換装置の動作の一例を示すフローチャートである。

【図12】第2実施形態の光電変換装置における蓄積動作処理の状態を説明する図である。

【図13】第2実施形態の光電変換装置における積分器リセット処理の状態を説明する図である。

【図14】第2実施形態の光電変換装置におけるセルセレクト処理の状態を説明する図である。

【図15】第2実施形態の光電変換装置におけるセルリセット処理の状態を説明する図である。

【図16】第3実施形態に係る光電変換装置の一例を示す等価回路図である。

10

20

30

40

50

【図 17】第 3 実施形態の光電変換装置の動作の一例を示すフローチャートである。

【図 18】第 3 実施形態の光電変換装置における蓄積動作処理の状態を説明する図である。

。

【図 19】第 3 実施形態の光電変換装置における積分器リセット処理の状態を説明する図である。

【図 20】第 3 実施形態の光電変換装置におけるセルセレクト処理の状態を説明する図である。

【図 21】第 3 実施形態の光電変換装置におけるセルリセット処理の状態を説明する図である。

【図 22】画像生成装置の構成の一例を示す図である。

10

【発明を実施するための形態】

【0008】

以下、図面を参照して発明を実施するための形態について説明する。各図面において、同一構成部分には同一符号を付し、重複した説明を省略する場合がある。

【0009】

[第 1 実施形態]

第 1 実施形態に係る光電変換装置の構成の一例について説明する。図 1 は、第 1 実施形態に係る光電変換装置の一例を示す等価回路図である。

【0010】

図 1 に示すように、光電変換装置 1 は、画素セル 10 と、画素セル 10 に設けられた積分器 20 と、信号電荷の読み出し経路としての出力線 30 と、出力線 30 の経路から分岐して設けられた定電流源 40 と、画素セル 10 と積分器 20 の出力とを接続するリセット線 50 とを備える。画素セル 10 は光電変換手段の一例であり、積分器 20、出力線 30、定電流源 40 及びリセット線 50 はベース電位設定手段の一例である。

20

【0011】

画素セル 10 は、電圧源  $V_{cc}$  と、フォトランジスタ 11 と、信号電荷の読み出し手段としてのセルセレクトスイッチ 12 と、セルリセットスイッチ 13 とを備える。

【0012】

フォトランジスタ 11 は、コレクタ領域 C と、エミッタ領域 E と、ベース領域 B とを備えたバイポーラ構造を有する。

30

【0013】

コレクタ領域 C は、電圧源  $V_{cc}$  に接続されている。

【0014】

エミッタ領域 E は、セルセレクトスイッチ 12 に接続され、セルセレクトスイッチ 12 をオンにすることで、セルセレクトスイッチ 12 を介して出力線 30 に接続される。この出力線 30 には、積分器 20 が接続され、エミッタ領域 E からの信号電荷が積分器 20 に移送される。

【0015】

ベース領域 B はセルリセットスイッチ 13 に接続され、セルリセットスイッチ 13 をオンにすることで、セルリセットスイッチ 13 を介してリセット線 50 に接続される。このリセット線 50 には、積分器 20 の出力が接続され、積分器 20 の出力がベース領域 B に与えられる。

40

【0016】

積分器 20 は、フォトランジスタ 11 からの光電流が出力される出力線 30 に設けられている。積分器 20 は、フォトランジスタ 11 から読み出した光電流を積分処理して、読み出し時間内で累積して電圧に変えて出力する。積分器 20 は、オペアンプ 21 と、コンデンサ 22 と、積分容量接続スイッチ 23 と、積分器リセットスイッチ 24 とを備える。

【0017】

積分容量接続スイッチ 23 は、コンデンサ 22 を接続するスイッチである。積分器リセ

50

ットスイッチ 24 は、コンデンサ 22 に蓄積されている信号電荷を放電させる（積分器リセット処理を行う）スイッチである。

【0018】

定電流源 40 は、フォトトランジスタ 11 からの光電流が出力される出力線 30 に、定電流源接続スイッチ 41 を介して接続されている。

【0019】

次に、上述した構成の光電変換装置 1 の動作の一例について説明する。図 2 は、第 1 実施形態の光電変換装置の動作の一例を示すフローチャートである。図 3 から図 6 は、第 1 実施形態の光電変換装置の各処理の状態を説明する図である。

【0020】

光電変換装置 1 は、例えば制御線 61、62 を介して制御部（図示せず）等から指示を受けることで、図 2 のフローチャートに示されたステップ S11 からステップ S14 の処理を実行する。

【0021】

まず、フォトトランジスタ 11 に信号電荷を蓄積する蓄積動作処理を行う。具体的には、セルセレクトスイッチ 12 をオフ、セルリセットスイッチ 13 をオフにする（ステップ S11）。このとき、光電変換装置 1 は、図 3 に示すように、セルセレクトスイッチ 12 がオフ、セルリセットスイッチ 13 がオフの状態となる。なお、積分容量接続スイッチ 23、積分器リセットスイッチ 24 及び定電流源接続スイッチ 41 は、オンであってもオフであってもよい。これにより、フォトトランジスタ 11 では、光エネルギーの受光により、光エネルギーが信号電荷に変換されてベース領域 B に蓄積される。この状態では、画素セル 10 のフォトトランジスタ 11 のエミッタ領域 E 及びベース領域 B はフローティング状態である。このため、後述するセルリセット処理で設定されたベース電位から開始し、光エネルギーに応じて発生した信号電荷がベース領域 B に蓄積されることで、ベース - コレクタ間電圧  $V_{BC}$  が小さくなる。

【0022】

次いで、積分器 20 のコンデンサ 22 に残留している信号電荷を放電させる積分器リセット処理を行う。具体的には、積分器リセットスイッチ 24 をオン、積分容量接続スイッチ 23 をオンにする（ステップ S12）。このとき、光電変換装置 1 は、図 4 に示すように、セルセレクトスイッチ 12 がオフ、セルリセットスイッチ 13 がオフ、積分容量接続スイッチ 23 がオン、積分器リセットスイッチ 24 がオンの状態となる。なお、定電流源接続スイッチ 41 は、オンであってもオフであってもよく、例えばオフとすることができる。これにより、コンデンサ 22 内の信号電荷を放電させることができる。

【0023】

次いで、フォトトランジスタ 11 に蓄積された信号電荷を放電するセルセレクト処理を行う。具体的には、セルセレクトスイッチ 12 をオン、積分器リセットスイッチ 24 をオフにする（ステップ S13）。また、定電流源接続スイッチ 41 がオフの状態である場合には、定電流源接続スイッチ 41 をオンにする。このとき、光電変換装置 1 は、図 5 に示すように、セルセレクトスイッチ 12 がオン、セルリセットスイッチ 13 がオフ、積分容量接続スイッチ 23 がオン、積分器リセットスイッチ 24 がオフ、定電流源接続スイッチ 41 がオンの状態となる。これにより、フォトトランジスタ 11 に蓄積された信号電荷に応じた光電流が積分器 20 に流れ込む。そして、積分器 20 において、読み出し時間内に発生する光電流を累積して電圧に変換され、出力される。なお、セルセレクト処理の終了後、定電流源接続スイッチ 41 をオフにし、積分器 20 の出力の読み出しが行われる。積分器 20 の出力の読み出しが行われた後、再び、定電流源接続スイッチ 41 をオンにする。この積分器 20 から出力される信号は、後述する A/D 変換器によってデジタル信号に変換されて光電変換装置 1 から出力される。なお、出力線 30 には定電流源 40 が接続されているため、積分器 20 に流れ込む光電流は定電流源 40 による電流  $i_B$  を差し引いた値となる。

【0024】

10

20

30

40

50

次いで、フォトトランジスタ 11 の内部に蓄積されている信号電荷を放電するセルリセット処理を行う。具体的には、セルリセットスイッチ 13 をオン、積分容量接続スイッチ 23 をオフにする (ステップ S 14)。このとき、光電変換装置 1 は、図 6 に示すように、セルセレクトスイッチ 12 がオン、セルリセットスイッチ 13 がオン、積分容量接続スイッチ 23 がオフ、積分器リセットスイッチ 24 がオフの状態となる。これにより、フォトトランジスタ 11 のベース領域 B、エミッタ領域 E、セルセレクトスイッチ 12、出力線 30、積分器 20 のオペアンプ 21、リセット線 50 及びセルリセットスイッチ 13 によりフィードバックループが形成される。そして、出力線 30 の電位は基準電位  $V_{ref}$  になるように制御されるため、フォトトランジスタ 11 の特性が異なっていたとしても、フォトトランジスタ 11 のベース - エミッタ間電圧  $V_{BE}$  は定電流源 40 で設定される電流  $i_B$  を流すような値に制御される。 10

【0025】

次いで、ステップ S 14 の処理が終了すると、再びステップ S 11 へ戻り、上記のステップ S 11 からステップ S 14 の処理が繰り返される。

【0026】

次に、第 1 実施形態の光電変換装置 1 の比較のために、フォトトランジスタ 11 のベース領域 B がフローティングの状態である光電変換装置の場合について説明する。図 7 は、従来の光電変換装置の一例を示す等価回路図である。

【0027】

図 7 に示すように、光電変換装置 9 は、画素セル 10 と、画素セル 10 に設けられた積分器 20 と、信号電荷の読み出し経路としての出力線 30 とを備える。画素セル 10、積分器 20 及び出力線 30 については、第 1 実施形態の光電変換装置 1 と同様の構成を有する。そして、比較例の光電変換装置 9 では、セルセレクト処理がセルリセット処理にもなっている。 20

【0028】

比較例の光電変換装置 9 の動作の一例について説明する。

【0029】

蓄積動作処理が開始された直後、ベース領域 B はフローティングの状態になっているが、コレクタ - ベース間電圧  $V_{CB}$  は寄生容量により固定されている。この状態で、フォトトランジスタ 11 が光エネルギーを受光することにより、フォトトランジスタ 11 の内部に光エネルギーに応じた信号電荷が蓄積されることで、コレクタ - ベース間電圧  $V_{CB}$  は小さくなる。このとき、光エネルギーが大きいほどベース電位は大きくなる。この間、ベース - エミッタ間電圧  $V_{BE}$  は、エミッタ電位がフローティングの状態であるため、ベース - エミッタ間寄生容量に蓄積された信号電荷が保存されるのでおよそ一定値を保つ。 30

【0030】

セルセレクトスイッチ 12 がオンされることで画素セル 10 が選択され、エミッタ電位が基準電位  $V_{ref}$  に固定されると、ベース領域 B に蓄積された信号電荷はベース電流となってエミッタ方向へ流れ出す。このとき、バイポーラトランジスタの増幅作用により、コレクタ領域 C からエミッタ領域 E に電流が流れ、ベース電流と併せて光電流となる。 40

【0031】

ところで、画素セル 10 が選択された直後は、ベース電流が勢いよく流れることで、ベース電位も大きく低下するが、時間の経過と共にベース電位の低下量が小さくなり一定の値となる。このように、時間の経過と共にベース電位の低下量が小さくなるため、ベース電位が一定の値に到達する前に信号電荷の読み出し時間が経過してしまうことがある。そして、このときのベース電位がフォトトランジスタ 11 のリセットされた状態として、次の蓄積動作処理が行われる。このため、蓄積動作処理により蓄積される信号電荷の量が、その蓄積動作処理以前の状態による影響を受けるため、信号電荷の量は光エネルギーの大きさに応じた量からずれることになる (リセット誤差)。なお、このフォトトランジスタ 11 のリセットされた状態におけるベース電位は、フォトトランジスタ 11 が受光した光エネルギーの大きさによって変化する。 50

## 【 0 0 3 2 】

具体的には、図 8 に示すように、読み出し終了時間（図 8 中の時間  $t$ ）におけるベース - エミッタ間電圧  $V_{B E}$  は、フォトトランジスタ 1 1 が受光する光エネルギーが大きいほど高くなる。なお、図 8 は、フォトトランジスタ 1 1 のリセット時のベース - エミッタ間電圧  $V_{B E}$  の変化を説明するグラフである。図 8 において、横軸は時間を表し、縦軸はベース - エミッタ間電圧  $V_{B E}$  を表す。また、図 8 において、実線はフォトトランジスタ 1 1 が受光した光エネルギーが大きい場合を表し、破線はフォトトランジスタ 1 1 が受光した光エネルギーが小さい場合を表す。

## 【 0 0 3 3 】

しかしながら、本実施形態の光電変換装置 1 では、フォトトランジスタ 1 1 を定電流源 4 0 によって設定された一定の電流を流す状態のベース - エミッタ間電圧  $V_{B E}$  になるようにリセット処理を行う。

10

## 【 0 0 3 4 】

このため、エミッタ領域 E の電位を固定し、ベース電位をフローティングな状態でベース電位が完全にリセットされた状態の電位に到達するまでの時間よりも早くベース電位を決められる。その結果、フォトトランジスタ 1 1 が受光する光エネルギーが異なることにより、フォトトランジスタ 1 1 の内部に蓄積される信号電荷の量が異なる場合であっても、リセット誤差を小さくすることができる。

## 【 0 0 3 5 】

また、フォトトランジスタ 1 1 のベース - エミッタ間のバイアス条件を設定することができる。このため、予めリセット動作が高速で行われるようなバイアス条件を設定することで、フォトトランジスタに蓄積された電荷をリセットするために必要な時間（以下「リセット時間」という。）を短縮することができ、読み出し時間を短くすることができる。

20

## 【 0 0 3 6 】

また、光電変換装置 1 が複数の画素セル 1 0 を有する場合、各画素セル 1 0 にそれぞれフォトトランジスタ 1 1 が設けられるが、各フォトトランジスタ 1 1 の特性にはバラツキが存在することがある。そして、各フォトトランジスタ 1 1 の特性にバラツキが存在すると、ベース電位をリセット電位に固定することでフォトトランジスタ 1 1 のリセットを行う場合、リセット電位がすべての画素セル 1 0 に対して一定にすると、各フォトトランジスタ 1 1 の特性ばらつきによりリセット状態で規定されたベース - エミッタ間電圧  $V_{B E}$  を与えたときの出力電流がばらつくことになる。

30

## 【 0 0 3 7 】

しかしながら、本実施形態の光電変換装置 1 では、各フォトトランジスタ 1 1 の特性にばらつきが存在する場合であっても、各フォトトランジスタ 1 1 が同じエミッタ電流となるようにリセット処理が行われる。その結果、各フォトトランジスタ 1 1 の特性ばらつきを補正することができる。

## 【 0 0 3 8 】

次に、積分器 2 0 からの出力電圧について説明する。図 9 は、積分器の出力について説明する図である。具体的には、図 9 ( A ) は第 1 実施形態の光電変換装置を用いた場合の積分器の出力電圧を説明する図であり、図 9 ( B ) は比較例の光電変換装置を用いた場合の積分器の出力電圧を説明する図である。

40

## 【 0 0 3 9 】

なお、図 9 ( A ) 及び図 9 ( B ) において、上図はセルセレクトスイッチ 1 2 及び積分器リセットスイッチ 2 4 の動作状態を示す図であり、下図は積分器 2 0 の出力電圧（縦軸）と時間（横軸）との関係を示すグラフである。

## 【 0 0 4 0 】

図 9 ( A ) に示すように、第 1 実施形態の光電変換装置 1 を用いた場合、積分器リセットスイッチ 2 4 をオンにすることで積分器リセット処理を行う（時間  $t_1$ ）と、出力電圧  $V_{out}$  が基準電位  $V_{ref}$  となる。

## 【 0 0 4 1 】

50

次いで、積分器リセットスイッチ 24 をオフにした後、セルセレクトスイッチ 12 をオンにすることでセルセレクト処理を行う（時間  $t_2$ ）と、フォトトランジスタ 11 に蓄積された信号電荷の量に応じて出力電圧  $V_{out}$  が変化する。具体的には、フォトトランジスタ 11 に信号電荷が蓄積されていない暗状態の場合、積分器 20 から定電流源 40 に向けて電流が流れるため、時間の経過と共に出力電圧  $V_{out}$  が大きくなる（図中の実線）。また、フォトトランジスタ 11 に蓄積された信号電荷が少ない場合、初めのうちは画素セル 10 から積分器 20 に向けて光電流が流れるため出力電圧  $V_{out}$  が小さくなるが、時間の経過と共に積分器 20 から定電流源 40 に向けて電流が流れるため、時間の経過と共に出力電圧  $V_{out}$  が大きくなる（図中の破線）。また、フォトトランジスタ 11 に蓄積された信号電荷が多い場合、画素セル 10 から積分器 20 に向けて光電流が流れるため、時間の経過と共に出力電圧  $V_{out}$  が小さくなる（図中の一点鎖線）。

10

## 【0042】

次いで、セルセレクトスイッチ 12 をオフにすることでセルセレクト処理を終了する（時間  $t_3$ ）と、積分器 20 の出力電圧  $V_{out}$  は一定値を維持する。

## 【0043】

このように、第 1 実施形態の光電変換装置 1 を用いた場合、フォトトランジスタ 11 に信号電荷が蓄積されていない暗状態の場合、積分器 20 から定電流源 40 に向けて電流が流れるため、時間の経過と共に出力電圧  $V_{out}$  が大きくなる。このときの出力電圧  $V_{out}$  は、基準電位  $V_{ref}$  に対して、（定電流源 40 の電流） $\times$ （読み出し時間）/（コンデンサ 22 の容量）だけ大きい電圧となる。このため、ダイナミックレンジが広くなり、信号対雑音比（S/N 比）が向上する。

20

## 【0044】

これに対して、比較例の光電変換装置 9 を用いた場合、フォトトランジスタ 11 に蓄積された信号電荷の量に関わらず、画素セル 10 の光電流が積分器 20 へ流れ込むため、積分器 20 の出力電圧  $V_{out}$  は常に基準電位  $V_{ref}$  よりも低い値となる。このため、ダイナミックレンジが狭くなり、大きな S/N 比を得ることが難しい。

## 【0045】

具体的には、図 9（B）に示すように、比較例の光電変換装置 9 を用いた場合、積分器リセットスイッチ 24 をオンにすることで積分器リセット処理を行う（時間  $t_1$ ）と、出力電圧  $V_{out}$  が基準電位  $V_{ref}$  となる。

30

## 【0046】

次いで、積分器リセットスイッチ 24 をオフにした後、セルセレクトスイッチ 12 をオンにすることでセルセレクト処理を行う（時間  $t_2$ ）と、フォトトランジスタ 11 に蓄積された信号電荷の量に応じて出力電圧  $V_{out}$  が変化する。具体的には、フォトトランジスタ 11 に信号電荷が蓄積されていない暗状態の場合、フォトトランジスタ 11 から積分器 20 に向けて電流が流れないため、出力電圧  $V_{out}$  は変化しない（図中の実線）。また、フォトトランジスタ 11 に蓄積された信号電荷が少ない場合、フォトトランジスタ 11 から積分器 20 に向けて電流が流れるため、出力電圧  $V_{out}$  が小さくなる（図中の破線）。また、フォトトランジスタ 11 に蓄積された信号電荷が多い場合、フォトトランジスタ 11 に蓄積された信号電荷が少ない場合よりもフォトトランジスタ 11 から積分器 20 に向けて流れる電流が大きく、出力電圧  $V_{out}$  はより小さくなる（図中の一点鎖線）。

40

## 【0047】

次いで、セルセレクトスイッチ 12 をオフにすることでセルセレクト処理を終了する（時間  $t_3$ ）と、積分器 20 の出力電圧  $V_{out}$  は一定値を維持する。

## 【0048】

## [第 2 実施形態]

第 2 実施形態に係る光電変換装置の構成の一例について説明する。図 10 は、第 2 実施形態に係る光電変換装置の一例を示す等価回路図である。

## 【0049】

50



図 10 に示すように、第 2 実施形態に係る光電変換装置 2 は、セルリセット処理を行うときに用いられるオペアンプ（以下「フィードバックアンプ 210」という。）を積分器 20 のオペアンプ 21 とは別体に備え、出力線 30 を積分器 20 と接続するか否かを切り替える積分器接続スイッチ 220 を備える点で、第 1 実施形態と異なる。なお、その他の構成については、第 1 実施形態に係る光電変換装置 1 と同様であるため、第 1 実施形態と異なる点を中心に説明する。

【0050】

図 10 に示すように、光電変換装置 2 は、画素セル 10 と、積分器 20 と、出力線 30 と、定電流源 40 と、リセット線 50 と、フィードバックアンプ 210 と、積分器接続スイッチ 220 とを備える。画素セル 10 は光電変換手段の一例であり、出力線 30、定電流源 40、リセット線 50、フィードバックアンプ 210 及び積分器接続スイッチ 220 は、ベース電位設定手段の一例である。

10

【0051】

フィードバックアンプ 210 は、出力線 30 の経路から分岐して設けられており、その出力は、セルリセットスイッチ 13 を介してフォトトランジスタ 11 のベース領域 B に接続されている。

【0052】

積分器接続スイッチ 220 は、画素セル 10 と積分器 20 とを接続する出力線 30 に設けられているスイッチである。画素セル 10 は、積分器接続スイッチ 220 に接続され、積分器接続スイッチ 220 をオンにすることで、積分器接続スイッチ 220 を介して積分器 20 に接続される。

20

【0053】

次に、上述した構成の光電変換装置 2 の動作の一例について説明する。図 11 は、第 2 実施形態の光電変換装置の動作の一例を示すフローチャートである。

【0054】

光電変換装置 2 は、例えば制御線 61、62 を介して制御部（図示せず）等から指示を受けることで、図 11 のフローチャートに示されたステップ S21 からステップ S24 の処理を実行する。図 12 から図 15 は、第 2 実施形態の光電変換装置の各処理の状態を説明する図である。

【0055】

まず、フォトトランジスタ 11 に信号電荷を蓄積する蓄積動作処理を行う。具体的には、セルセレクトスイッチ 12 をオフ、セルリセットスイッチ 13 をオフにする（ステップ S21）。このとき、光電変換装置 2 は、図 12 に示すように、セルセレクトスイッチ 12 がオフ、セルリセットスイッチ 13 がオフの状態となる。なお、積分器リセットスイッチ 24 及び積分器接続スイッチ 220 は、オンであってもオフであってもよい。これにより、フォトトランジスタ 11 では、光エネルギーの受光により、信号電荷に変換される。この状態では、画素セル 10 のフォトトランジスタ 11 のエミッタ領域 E 及びベース領域 B はフローティング状態である。このため、後述するセルリセット処理で設定されたベース電位から開始し、光エネルギーに応じて発生した信号電荷がベース領域 B に蓄積されることで、ベース - コレクタ間電圧  $V_{BC}$  が小さくなる。

30

40

【0056】

次いで、積分器 20 のコンデンサ 22 に残留している信号電荷を放電させる積分器リセット処理を行う。具体的には、積分器リセットスイッチ 24 をオンにする（ステップ S22）。このとき、光電変換装置 2 は、図 13 に示すように、セルセレクトスイッチ 12 がオフ、セルリセットスイッチ 13 がオフ、積分器リセットスイッチ 24 がオンの状態となる。なお、積分器接続スイッチ 220 は、オンであってもオフであってもよいが、電流が積分器接続スイッチ 220 を流れるときのオン抵抗による誤差を小さくすることができるという観点から、オフであることが好ましい。これにより、コンデンサ 22 内の信号電荷を放電させることができる。

【0057】

50

次いで、フォトトランジスタ 1 1 に蓄積された信号電荷を放電するセルセレクト処理を行う。具体的には、セルセレクトスイッチ 1 2 をオン、積分器リセットスイッチ 2 4 をオフ、積分器接続スイッチ 2 2 0 をオンにする（ステップ S 2 3）。このとき、光電変換装置 2 は、図 1 4 に示すように、セルセレクトスイッチ 1 2 がオン、セルリセットスイッチ 1 3 がオフ、積分器リセットスイッチ 2 4 がオフ、積分器接続スイッチ 2 2 0 がオンの状態となる。これにより、フォトトランジスタ 1 1 に蓄積された信号電荷に応じた光電流が積分器 2 0 に流れ込む。そして、積分器 2 0 において、読み出し時間内に発生する光電流を累積して電圧に変換され、出力される。なお、セルセレクト処理の終了後、定電流源接続スイッチ 4 1 をオフにし、積分器 2 0 の出力の読み出しが行われる。積分器 2 0 の出力の読み出しが行われた後、再び、定電流源接続スイッチ 4 1 をオンにする。この積分器 2 0 から出力される信号は、後述する A / D 変換器によってデジタル信号に変換されて光電変換装置 2 から出力される。なお、出力線 3 0 には定電流源 4 0 が接続されているため、積分器 2 0 に流れ込む光電流は定電流源 4 0 による電流  $i_B$  を差し引いた値となる。

10

#### 【 0 0 5 8 】

次いで、フォトトランジスタ 1 1 の内部に蓄積されている信号電荷を放電するセルリセット処理を行う。具体的には、セルリセットスイッチ 1 3 をオン、積分器接続スイッチ 2 2 0 をオフにする（ステップ S 2 4）。このとき、光電変換装置 2 は、図 1 5 に示すように、セルセレクトスイッチ 1 2 がオン、セルリセットスイッチ 1 3 がオン、積分器リセットスイッチ 2 4 がオフ、積分器接続スイッチ 2 2 0 がオフの状態となる。これにより、フォトトランジスタ 1 1 のベース領域 B、エミッタ領域 E、セルセレクトスイッチ 1 2、出力線 3 0、フィードバックアンプ 2 1 0、リセット線 5 0 及びセルリセットスイッチ 1 3 によりフィードバックループが形成される。そして、出力線 3 0 の電位は基準電位  $V_r$  になるように制御されるため、フォトトランジスタ 1 1 の特性が異なっていたとしても、フォトトランジスタ 1 1 のベース - エミッタ間電圧  $V_{BE}$  は定電流源 4 0 で設定される電流  $i_B$  を流すような値に制御される。

20

#### 【 0 0 5 9 】

次いで、ステップ S 2 4 の処理が終了すると、再びステップ S 2 1 へ戻り、上記のステップ S 2 1 からステップ S 2 4 の処理が繰り返される。

#### 【 0 0 6 0 】

以上に説明したように、第 2 実施形態に係る光電変換装置 2 によれば、第 1 実施形態と同様の効果が得られる。

30

#### 【 0 0 6 1 】

特に、第 2 実施形態では、光電変換装置 2 は、積分器 2 0 のオペアンプ 2 1 とは別体に、セルリセット処理を行うときに用いられる専用のフィードバックアンプ 2 1 0 を備える。このため、フレキシブルな設計が可能となる。具体的には、積分器 2 0 に求められるオペアンプ 2 1 の特性と、セルリセット処理を行うときに用いられるオペアンプの特性とは、必ずしも同じであるわけではなく、それぞれ異なる特性のオペアンプが好ましいことがある。この場合であっても、第 2 実施形態の光電変換装置 2 によれば、それぞれの目的に最適なオペアンプを選択することができる。

40

#### 【 0 0 6 2 】

なお、第 2 実施形態では、セルリセット処理の際に積分器リセットスイッチ 2 4 がオフの状態である形態について説明したが、これに限定されず、セルリセット処理の際に積分器リセットスイッチ 2 4 をオンにしてもよい。

#### 【 0 0 6 3 】

##### [ 第 3 実施形態 ]

第 3 実施形態に係る光電変換装置の構成の一例について説明する。図 1 6 は、第 3 実施形態に係る光電変換装置の一例を示す等価回路図である。

#### 【 0 0 6 4 】

図 1 6 に示すように、第 3 実施形態に係る光電変換装置 3 は、2 つの定電流源（第 1 定電流源 3 1 1、第 2 定電流源 3 1 2）を備える点で、第 1 実施形態と異なる。なお、その

50

他の構成については、第 1 実施形態に係る光電変換装置 1 と同様であるため、第 1 実施形態と異なる点を中心に説明する。

【 0 0 6 5 】

図 1 6 に示すように、光電変換装置 3 は、画素セル 1 0 と、積分器 2 0 と、出力線 3 0 と、リセット線 5 0 と、第 1 定電流源 3 1 1 と、第 2 定電流源 3 1 2 と、第 1 定電流源接続スイッチ 3 2 1 と、第 2 定電流源接続スイッチ 3 2 2 とを備える。画素セル 1 0 は光電変換手段の一例であり、積分器 2 0、出力線 3 0、リセット線 5 0、第 2 定電流源 3 1 2 及び第 2 定電流源接続スイッチ 3 2 2 はベース電位設定手段の一例である。

【 0 0 6 6 】

第 1 定電流源 3 1 1 は、出力線 3 0 の経路から分岐し、第 1 定電流源接続スイッチ 3 2 1 を介して設けられた定電流源である。第 1 定電流源 3 1 1 は、セルセレクト処理のときに用いられる定電流源であり、第 1 定電流源接続スイッチ 3 2 1 をオンにすることで、出力線 3 0 と接続される。

10

【 0 0 6 7 】

第 2 定電流源 3 1 2 は、出力線 3 0 の経路から分岐し、第 2 定電流源接続スイッチ 3 2 2 を介して設けられた定電流源である。第 2 定電流源 3 1 2 は、セルリセット処理のときに用いられる定電流源であり、第 2 定電流源接続スイッチ 3 2 2 をオンにすることで、出力線 3 0 と接続される。

【 0 0 6 8 】

次に、上述した構成の光電変換装置 3 の動作の一例について説明する。図 1 7 は、第 3 実施形態の光電変換装置の動作の一例を示すフローチャートである。

20

【 0 0 6 9 】

光電変換装置 3 は、例えば制御線 6 1、6 2 を介して制御部（図示せず）等から指示を受けることで、図 1 7 のフローチャートに示されたステップ S 3 1 からステップ S 3 4 の処理を実行する。図 1 8 から図 2 1 は、第 3 実施形態の光電変換装置の各処理の状態を説明する図である。

【 0 0 7 0 】

まず、フォトトランジスタ 1 1 に信号電荷を蓄積する蓄積動作処理を行う。具体的には、セルセレクトスイッチ 1 2 をオフ、セルリセットスイッチ 1 3 をオフにする（ステップ S 3 1）。このとき、光電変換装置 3 は、図 1 8 に示すように、セルセレクトスイッチ 1 2 がオフ、セルリセットスイッチ 1 3 がオフの状態となる。なお、積分器リセットスイッチ 2 4、積分容量接続スイッチ 2 3、第 1 定電流源接続スイッチ 3 2 1 及び第 2 定電流源接続スイッチ 3 2 2 は、オンであってもオフであってもよい。これにより、フォトトランジスタ 1 1 では、光エネルギーの受光により、光エネルギーが信号電荷に変換されてベース領域 B に蓄積される。この状態では、画素セル 1 0 のフォトトランジスタ 1 1 のエミッタ領域 E 及びベース領域 B はフローティング状態である。このため、後述するセルリセット処理で設定されたベース電位から開始し、光エネルギーに応じて発生した信号電荷がベース領域 B に蓄積されることで、ベース - コレクタ間電圧  $V_{Bc}$  が小さくなる。

30

【 0 0 7 1 】

次いで、積分器 2 0 のコンデンサ 2 2 に残留している信号電荷を放電させる積分器リセット処理を行う。具体的には、積分器リセットスイッチ 2 4 をオン、積分容量接続スイッチ 2 3 をオンにする（ステップ S 3 2）。このとき、光電変換装置 3 は、図 1 9 に示すように、セルセレクトスイッチ 1 2 がオフ、セルリセットスイッチ 1 3 がオフ、積分容量接続スイッチ 2 3 がオン、積分器リセットスイッチ 2 4 がオンの状態となる。これにより、コンデンサ 2 2 内の信号電荷を放電させることができる。なお、第 1 定電流源接続スイッチ 3 2 1 及び第 2 定電流源接続スイッチ 3 2 2 は、オンであってもオフであってもよいが、電流が第 1 定電流源接続スイッチ 3 2 1 及び第 2 定電流源接続スイッチ 3 2 2 を流れるときのオン抵抗による誤差を小さくすることができるという観点から、オフであることが好ましい。

40

【 0 0 7 2 】

50

次いで、フォトランジスタ 1 1 に蓄積された信号電荷を放電するセルセレクト処理を行う。具体的には、セルセレクトスイッチ 1 2 をオン、積分器リセットスイッチ 2 4 をオフ、第 1 定電流源接続スイッチ 3 2 1 をオン、第 2 定電流源接続スイッチ 3 2 2 をオフにする（ステップ S 3 3）。このとき、光電変換装置 3 は、図 2 0 に示すように、セルセレクトスイッチ 1 2 がオン、セルリセットスイッチ 1 3 がオフ、積分容量接続スイッチ 2 3 がオン、積分器リセットスイッチ 2 4 がオフ、第 1 定電流源接続スイッチ 3 2 1 がオン、第 2 定電流源接続スイッチ 3 2 2 がオフの状態となる。これにより、フォトランジスタ 1 1 に蓄積された信号電荷に応じた光電流が積分器 2 0 に流れ込む。そして、積分器 2 0 において、読み出し時間内に発生する光電流を累積して電圧に変換され、出力される。なお、セルセレクト処理の終了後、定電流源接続スイッチ 4 1 をオフにし、積分器 2 0 の出力の読み出しが行われる。積分器 2 0 の出力の読み出しが行われた後、再び、定電流源接続スイッチ 4 1 をオンにする。この積分器 2 0 から出力される信号は、後述する A / D 変換器によってデジタル信号に変換されて光電変換装置 3 から出力される。なお、出力線 3 0 には第 1 定電流源 3 1 1 が接続されているため、積分器 2 0 に流れ込む光電流は第 1 定電流源 3 1 1 による電流  $i_{B1}$  を差し引いた値となる。

10

#### 【0073】

次いで、フォトランジスタ 1 1 の内部に蓄積されている信号電荷を放電するセルリセット処理を行う。具体的には、セルリセットスイッチ 1 3 をオン、積分容量接続スイッチ 2 3 をオフ、第 1 定電流源接続スイッチ 3 2 1 をオフ、第 2 定電流源接続スイッチ 3 2 2 をオンにする（ステップ S 3 4）。このとき、光電変換装置 3 は、図 2 1 に示すように、セルセレクトスイッチ 1 2 がオン、セルリセットスイッチ 1 3 がオン、積分容量接続スイッチ 2 3 がオフ、積分器リセットスイッチ 2 4 がオフ、第 1 定電流源接続スイッチ 3 2 1 がオフ、第 2 定電流源接続スイッチ 3 2 2 がオンの状態となる。これにより、フォトランジスタ 1 1 のベース領域 B、エミッタ領域 E、セルセレクトスイッチ 1 2、出力線 3 0、積分器 2 0 のオペアンプ 2 1、リセット線 5 0 及びセルリセットスイッチ 1 3 によりフィードバックループが形成される。そして、出力線 3 0 の電位は基準電位  $V_{ref}$  になるように制御されるため、フォトランジスタ 1 1 の特性が異なっていたとしても、フォトランジスタ 1 1 のベース - エミッタ間電圧  $V_{BE}$  は第 2 定電流源 3 1 2 で設定される電流  $i_{B2}$  を流すような値に制御される。

20

#### 【0074】

次いで、ステップ S 3 4 の処理が終了すると、再びステップ S 3 1 へ戻り、上記のステップ S 3 1 からステップ S 3 4 の処理が繰り返される。

30

#### 【0075】

以上に説明したように、第 3 実施形態に係る光電変換装置 3 によれば、第 1 実施形態と同様の効果が得られる。

#### 【0076】

特に、第 3 実施形態では、光電変換装置 3 は、2 つの定電流源（第 1 定電流源 3 1 1、第 2 定電流源 3 1 2）を備える。このため、セルセレクト処理を行うときに引っ張る電流と、セルリセット処理を行うときに引っ張る電流とをそれぞれ任意に設定できる。具体的には、セルリセット処理を行う際に引っ張る電流はフォトランジスタ 1 1 の初期バイアス状態を設定するものであり、その状態へ整定するまでの時間や、光電流を出力するときの時間に影響する。また、セルセレクト処理に引っ張る電流は積分器 2 0 の出力のダイナミックレンジや出力線 3 0 のインピーダンスに影響する。このため、セルセレクト処理を行うときと、セルリセット処理を行うときとは、定電流源 4 0 に求められる電流値が必ずしも同じであるわけではなく、それぞれ異なる電流値の定電流源 4 0 が好ましいことがある。この場合であっても、第 3 実施形態の光電変換装置 3 によれば、それぞれの目的に最適な定電流源 4 0 を選択することができる。

40

#### 【0077】

なお、第 3 実施形態では、光電変換装置 3 が 2 つの定電流源（第 1 定電流源 3 1 1、第 2 定電流源 3 1 2）を備える形態について説明したが、これに限定されず、3 つ以上の定

50

電流源を備えていてもよい。

【0078】

[第4実施形態]

第4実施形態では、上記の光電変換装置を2次元方向に複数配置した画像生成装置について説明する。図22は、画像生成装置の構成の一例を示す図である。

【0079】

図22に示すように、画像生成装置は、2次元方向に複数配置された画素セル10-1-1~10-M-Nと、複数の行選択線410-1~410-Mと、複数の列出力線420-1~420-Nと、複数のリセット線430-1~430-Nと、行セクタ440と、複数の積分器20を含む電流/電圧アレイ(I/V変換アレイ450)と、積分器20から出力される信号をデジタル信号に変換して出力するアナログ/デジタル変換回路(A/D変換回路)を複数含むA/D変換アレイ460とを備える。

10

【0080】

複数の画素セル10-1~10-Mのそれぞれは、複数の行選択線410のうちの一つに接続され、さらに、複数の列出力線420のうちの一つに接続される。一つの列出力線420-n(1<math>\leq n \leq N</math>)には、異なる行選択線410-1~410-Mにそれぞれ接続された画素セル10-1-n~10-M-nが接続される。

【0081】

行セクタ440は、行選択線410-1~410-Mを用いて、複数の画素セル10-1-n~10-M-nのうちの一つの画素セル10-m-n(1<math>\leq m \leq M</math>)を有効にする。有効にされた画素セル10-m-nは、光が入射したとき、入射光の強度に対応する大きさの光電流を、列出力線420-nを介してI/V変換アレイ450に送る。また、有効にされた画素セル10-m-nは、リセット線430-nを介してリセット電位が与えられる。

20

【0082】

I/V変換アレイ450は、画素セル10の出力電流を出力電圧に変換する。

【0083】

A/D変換アレイ460は、I/V変換アレイ450の出力電圧に対するアナログ/デジタル変換等の処理を実行して、出力画像信号を生成する。

【0084】

なお、I/V変換アレイ450及びA/D変換アレイ460は、各列に一つずつ配置してもよく、複数の列ごとに一つ配置してもよい。これらの場合、列選択を行う機能を追加すればよい。

30

【0085】

以上に説明したように、第4実施形態の画像生成装置では、第1実施形態から第3実施形態で説明した光電変換装置を2次元方向に複数配置した構成を有する。このため、読み出し時間を短くすることができ、その結果、画像生成速度を向上させることができる。

【0086】

以上、光電変換装置及び画像生成装置を実施形態により説明したが、本発明は上記実施形態に限定されるものではなく、本発明の範囲内で種々の変形及び改良が可能である。

40

【符号の説明】

【0087】

- 1 光電変換装置
- 10 画素セル
- 11 フォトトランジスタ
- 20 積分器
- 30 出力線
- 40 定電流源
- 50 リセット線
- 210 フィードバックアンプ

50

- 2 2 0 積分器接続スイッチ
- 3 1 2 第2定電流源
- 3 2 2 第2定電流源接続スイッチ
- 4 6 0 A/D変換アレイ
- E エミッタ領域
- C コレクタ領域
- B ベース領域

【先行技術文献】

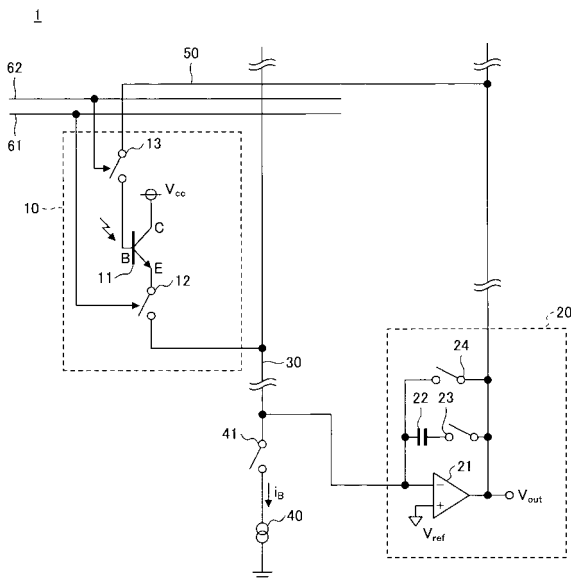
【特許文献】

【0088】

【特許文献1】特許第5674096号公報

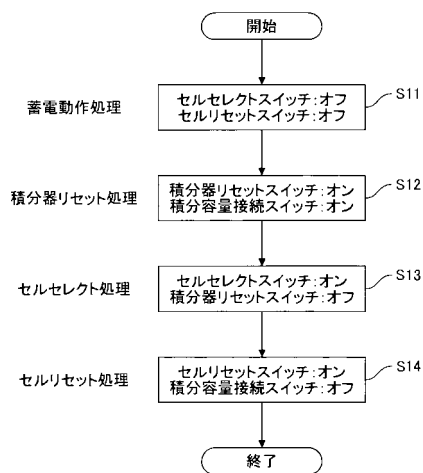
【図1】

第1実施形態に係る光電変換装置の一例を示す等価回路図



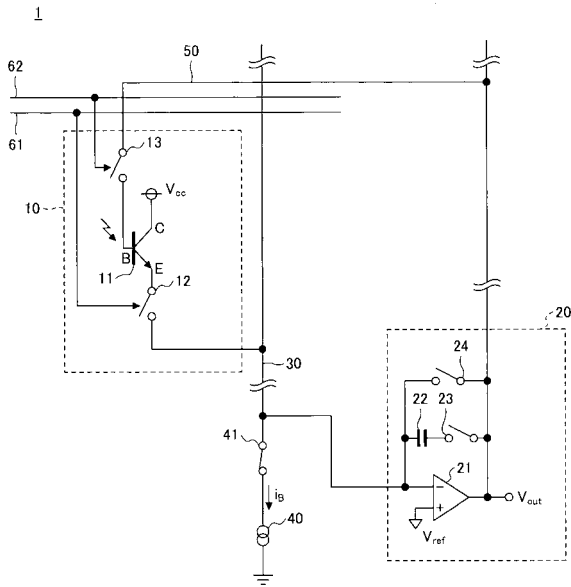
【図2】

第1実施形態の光電変換装置の動作の一例を示すフローチャート



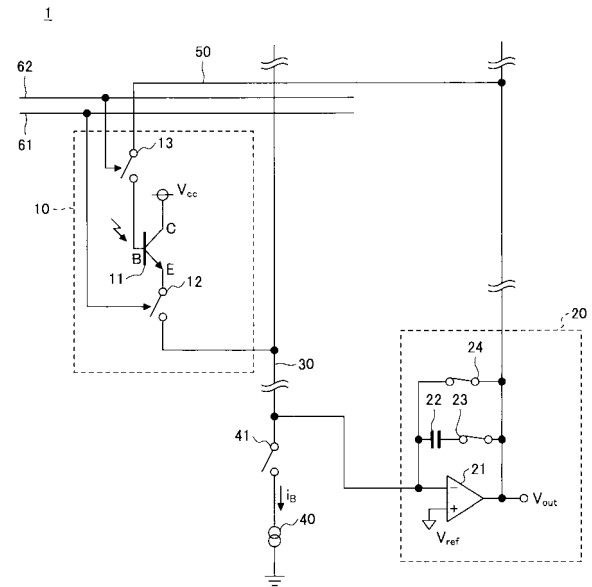
【 図 3 】

第1実施形態の光電変換装置における蓄積動作処理の状態を説明する図



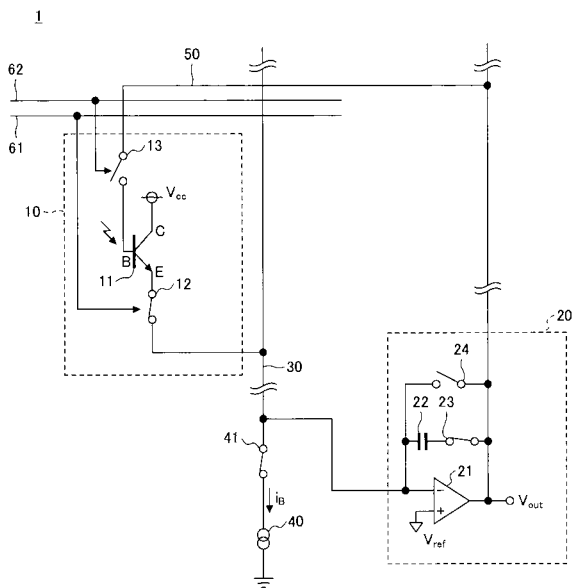
【 図 4 】

第1実施形態の光電変換装置における積分器リセット処理の状態を説明する図



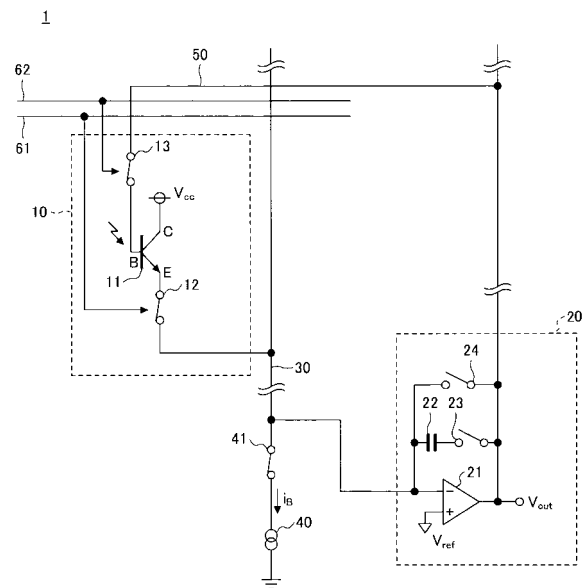
【 図 5 】

第1実施形態の光電変換装置におけるセルセレクト処理の状態を説明する図



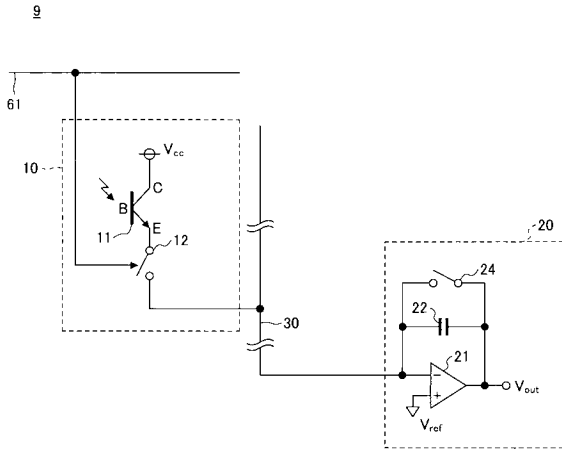
【 図 6 】

第1実施形態の光電変換装置におけるセルリセット処理の状態を説明する図



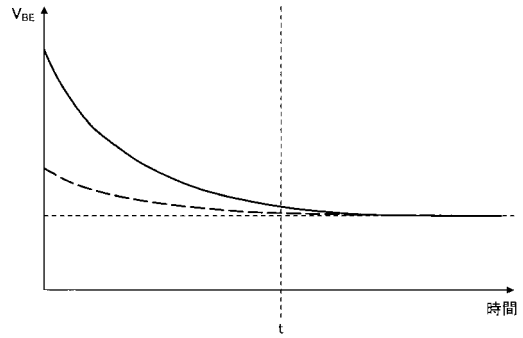
【 図 7 】

従来の光電変換装置の一例を示す等価回路図



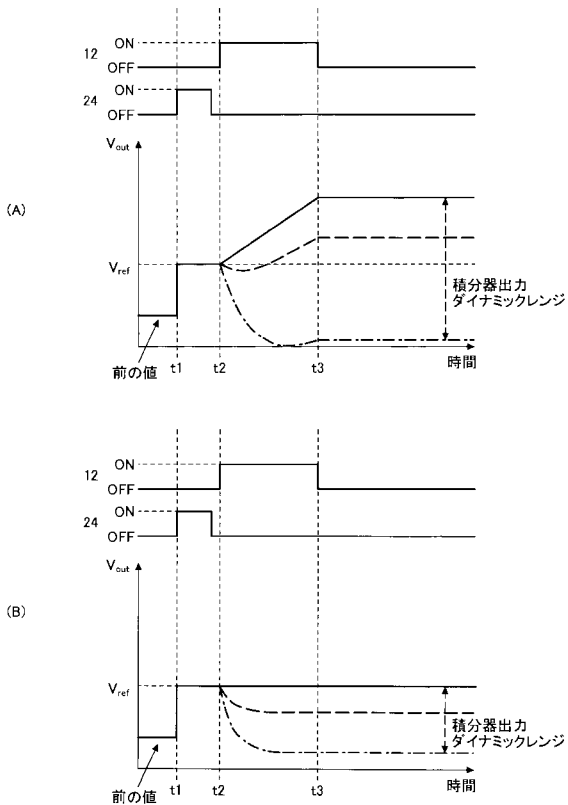
【 図 8 】

フォトランジスタのリセット時のベース-エミッタ間電圧の変化を説明するグラフ



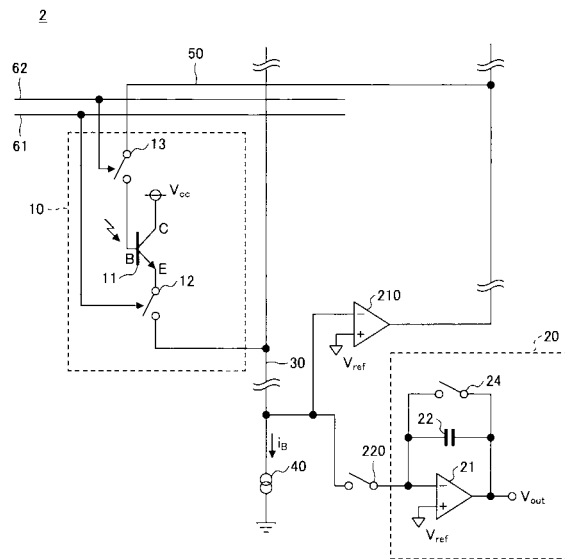
【 図 9 】

積分器の出力について説明する図



【 図 10 】

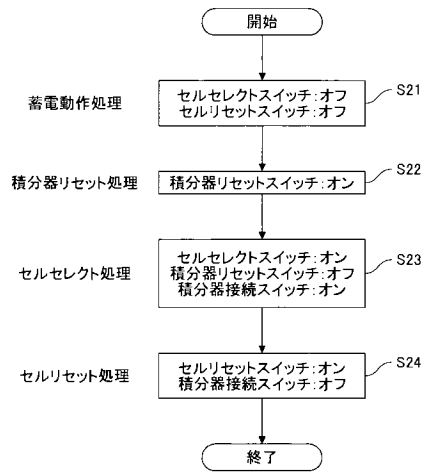
第2実施形態に係る光電変換装置の一例を示す等価回路図





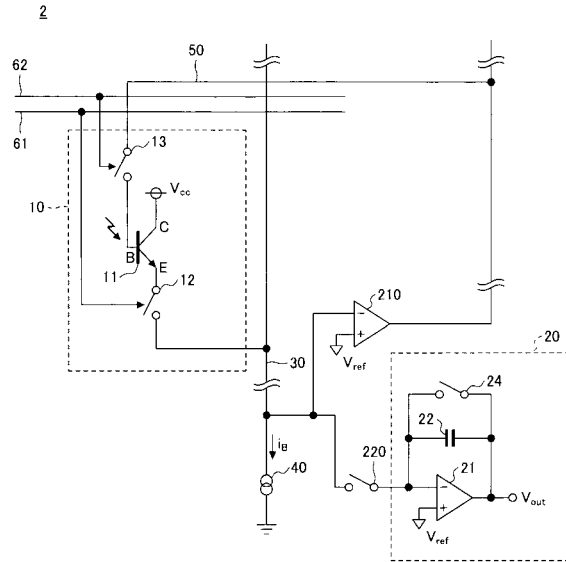
【 図 1 1 】

第2実施形態の光電変換装置の動作の一例を示すフローチャート



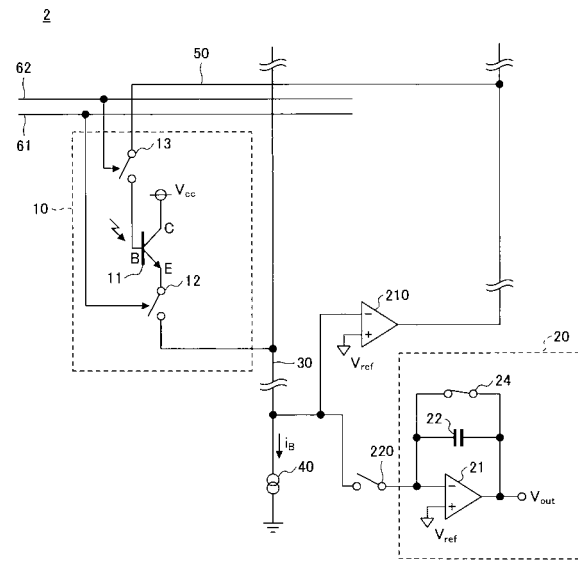
【 図 1 2 】

第2実施形態の光電変換装置における蓄積動作処理の状態を説明する図



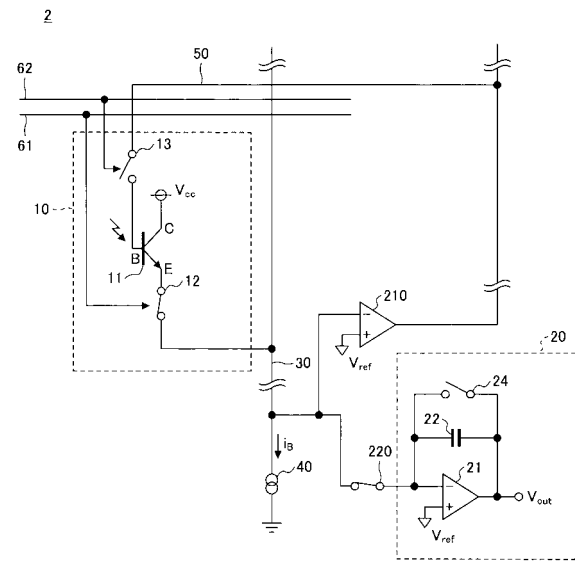
【 図 1 3 】

第2実施形態の光電変換装置における積分器リセット処理の状態を説明する図



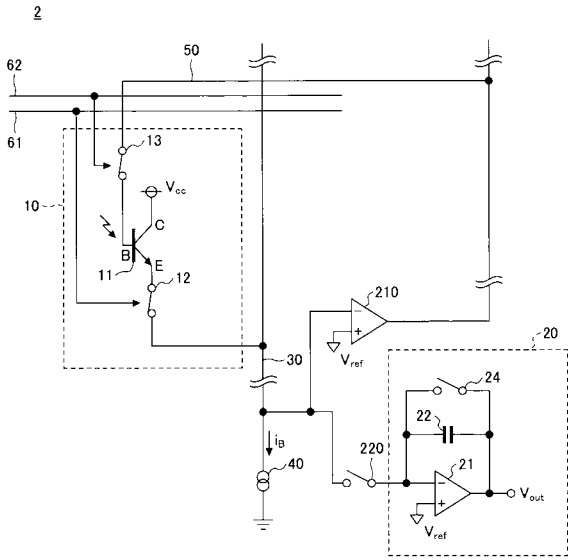
【 図 1 4 】

第2実施形態の光電変換装置におけるセルセレクト処理の状態を説明する図



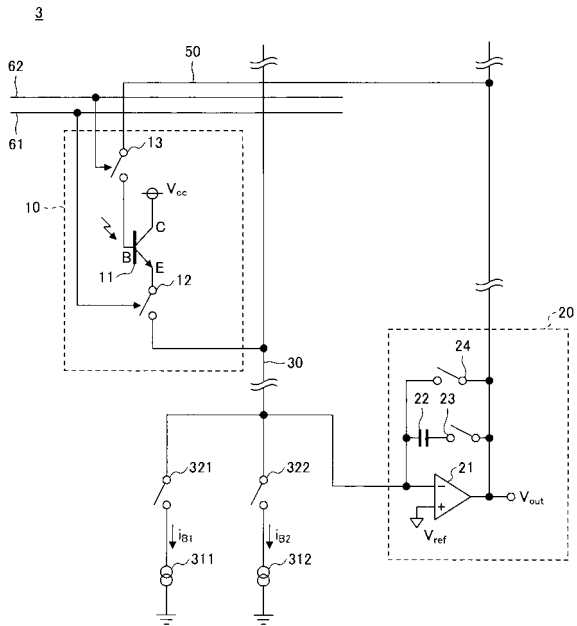
【図15】

第2実施形態の光電変換装置におけるセルリセット処理の状態を説明する図



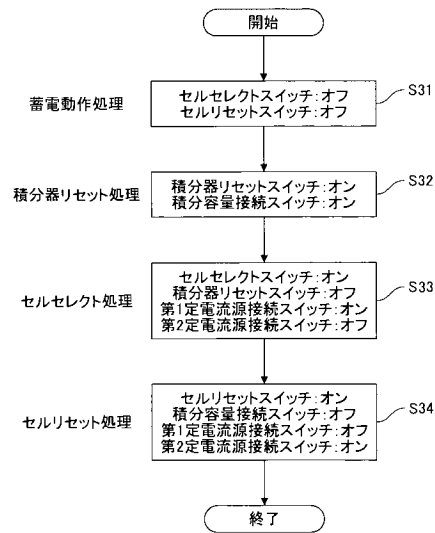
【図16】

第3実施形態に係る光電変換装置の一例を示す等価回路図



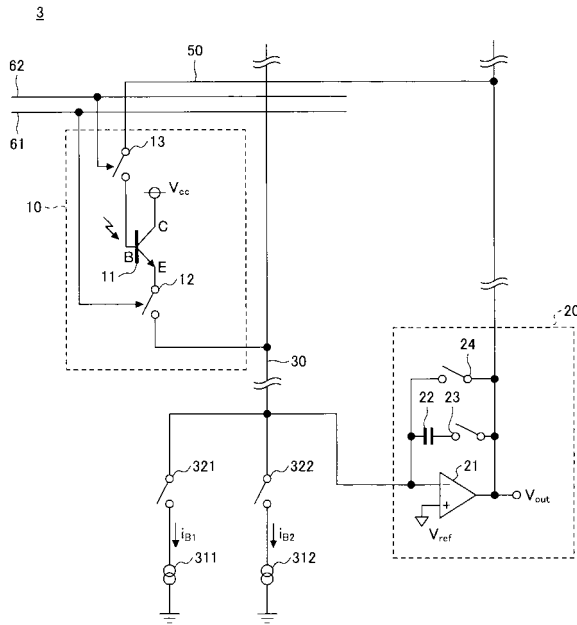
【図17】

第3実施形態の光電変換装置の動作の一例を示すフローチャート



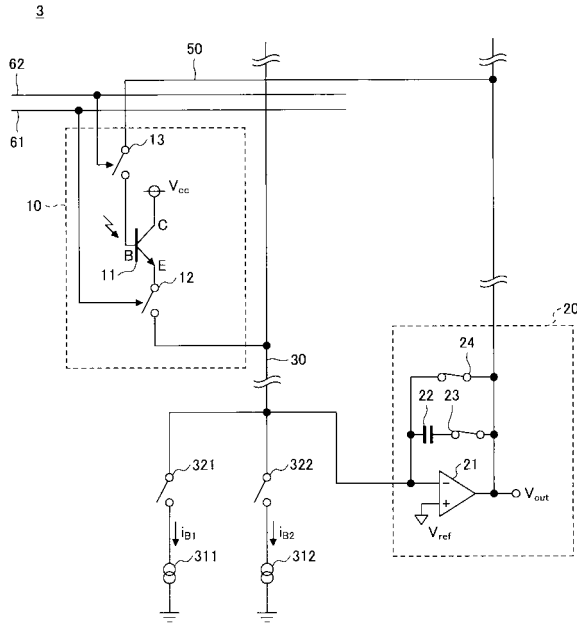
【図18】

第3実施形態の光電変換装置における蓄積動作処理の状態を説明する図



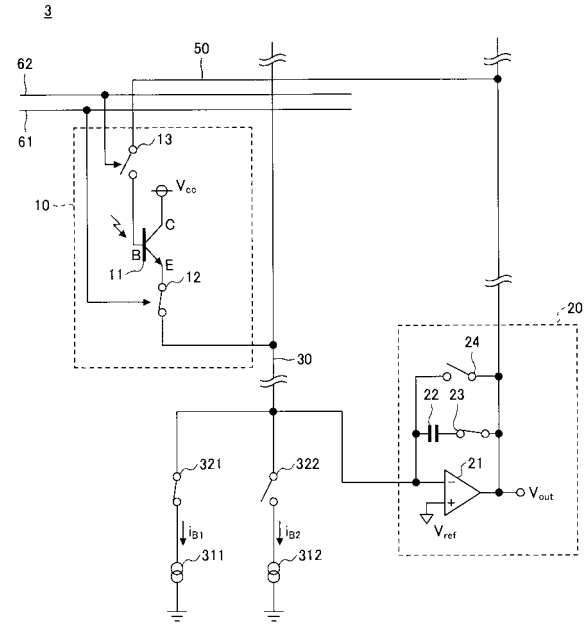
【図19】

第3実施形態の光電変換装置における積分器リセット処理の状態を説明する図



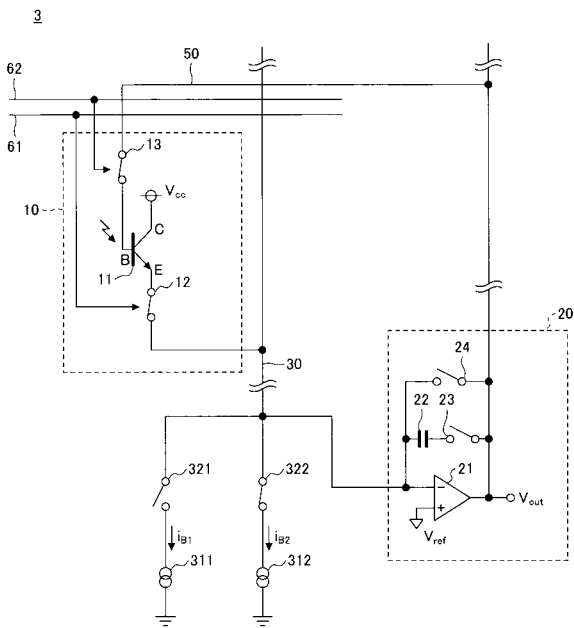
【図20】

第3実施形態の光電変換装置におけるセルセレクト処理の状態を説明する図



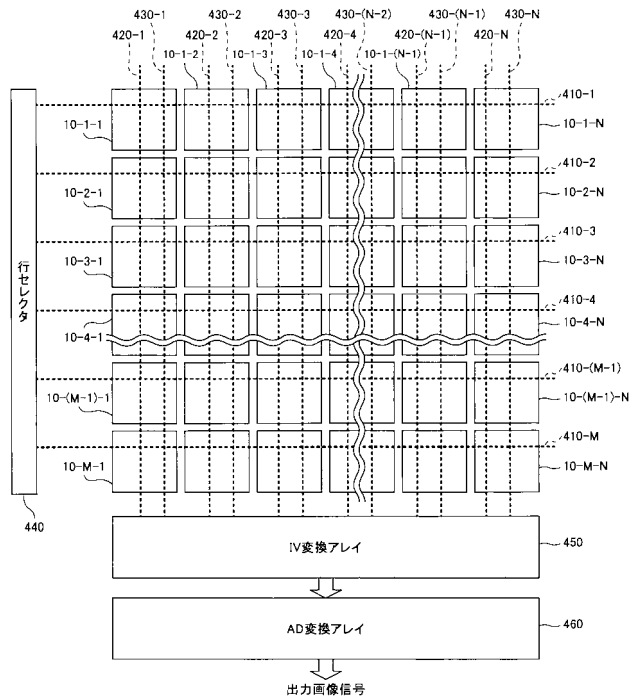
【図21】

第3実施形態の光電変換装置におけるセルリセット処理の状態を説明する図



【図22】

画像生成装置の構成の一例を示す図



---

フロントページの続き

(72)発明者 米田 和洋  
東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

(72)発明者 根来 宝昭  
東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

(72)発明者 上田 佳徳  
東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

(72)発明者 桜野 勝之  
東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

Fターム(参考) 5C024 CX51 GX04 GY31 GZ01 HX02 HX12 HX17 HX29 HX31 HX35  
HX48  
5F849 AA11 BA03 EA04 EA13 KA14 XB01