

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014年11月27日(27.11.2014)



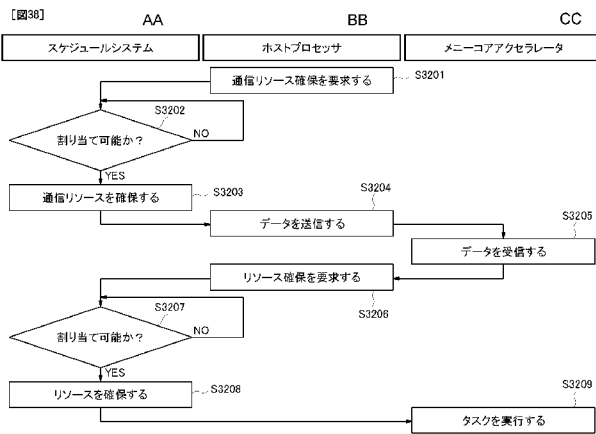
(10) 国際公開番号
WO 2014/188643 A1

- (51) 国際特許分類:
G06F 9/50 (2006.01)
 - (21) 国際出願番号: PCT/JP2014/001558
 - (22) 国際出願日: 2014年3月18日(18.03.2014)
 - (25) 国際出願の言語: 日本語
 - (26) 国際公開の言語: 日本語
 - (30) 優先権データ:
特願 2013-109843 2013年5月24日(24.05.2013) JP
 - (71) 出願人: 日本電気株式会社(NEC CORPORATION) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 Tokyo (JP).
 - (72) 発明者: 宮本 孝道(MIYAMOTO, Takamichi); 〒1088001 東京都港区芝五丁目7番1号日本電気株式会社内 Tokyo (JP). 細見 岳生(HOSOMI, Takeo); 〒1088001 東京都港区芝五丁目7番1号日本電気株式会社内 Tokyo (JP).
 - (74) 代理人: 下坂 直樹(SHIMOSAKA, Naoki); 〒1088001 東京都港区芝五丁目7番1号日本電気株式会社内 Tokyo (JP).
 - (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
 - (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 規則 4.17 に規定する申立て:
— 不利にならない開示又は新規性喪失の例外に関する申立て (規則 4.17(v))

[続葉有]

(54) Title: SCHEDULING SYSTEM, SCHEDULING METHOD, AND RECORDING MEDIUM

(54) 発明の名称: スケジュールシステム、スケジュール方法、及び、記録媒体



- S3201 Request reservation of communication resource
- S3202, S3207 Allocable?
- S3203 Reserve communication resource
- S3204 Transmit data
- S3205 Receive data
- S3206 Request reservation of resource
- S3208 Reserve resource
- S3209 Execute task
- AA Scheduling system
- BB Host processor
- CC Many-core accelerator

(57) Abstract: The present invention provides a scheduling system, etc., capable of more efficiently enabling the processing performance possessed by a resource to be exhibited. This scheduling system (3004) has a scheduler (3005) for reserving a second communication channel as a second communication resource in accordance with a fifth instruction for reserving the second communication channel from a first communication channel (105), the second communication channel being capable of transmitting/receiving first data between a memory (103) and an accelerator memory (104), the first data being processed by a task, and the fifth instruction being included in tasks processed by a calculation processing device (100) having such resources as a many-core accelerator (102), the accelerator memory (104), a processor, a memory, and the first communication channel (105), the first communication channel (105) being capable of transmitting/receiving data between the many-core accelerator (102) and the processor (101). The scheduler (3005) also determines a specific resource on the basis of the first data transmitted/received via the second communication channel, in accordance with a first instruction for reserving a resource.

(57) 要約:

[続葉有]



WO 2014/188643 A1



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

リソースが有する処理性能を、より効率良く発揮することができるスケジュールシステム等が提供される。スケジュールシステム 3004 は、リソースであるメニーコアアクセラレータ 102 と、アクセラレータメモリ 104 と、プロセッサと、メモリと、メニーコアアクセラレータ 102 とプロセッサ 101 との間においてデータを送受信可能な第 1 通信路 105 とを有する計算処理装置 100 にて処理するタスクに含まれるところの、タスクが処理する第 1 データをメモリ 103 とアクセラレータメモリ 104 との間において送受信可能な第 2 通信路を第 1 通信路 105 から確保する第 5 指示に応じて、第 2 通信路を第 2 通信リソースとして確保し、リソースを確保する第 1 指示に応じて、第 2 通信リソースを介して送受信された第 1 データに基づき特定のリソースを決定するスケジューラ 3005 を有する。

明 細 書

発明の名称：

スケジュールシステム、スケジュール方法、及び、記録媒体

技術分野

[0001] 本発明は、スケジューリングを行うスケジュールシステム等に関する。

背景技術

[0002] 空間分割方法は、マルチプロセッサシステムにおいて、複数の独立したタスクを処理する場合におけるスケジュール方法である。図17を参照しながら、空間分割方法を採用するシステム54が有する構成について説明する。図17は、本発明に関連する空間分割方法を採用するコンピュータシステム（計算処理システム、情報処理システム、以降、単に「システム」とも表す）の構成を示すブロック図である。

[0003] 図17を参照すると、システム54は、プロセッサ41、プロセッサ42、プロセッサ43、プロセッサ44等を有するサーバ40と、タスクスケジューラ45と、サーバリソース管理部46とを有する。

[0004] タスクスケジューラ45は、実行するタスクを入力として受け取る。次に、タスクスケジューラ45は、受け取ったタスクを実行するために必要とするプロセッサ数と、サーバリソース管理部46が保持する複数のプロセッサ（プロセッサ41乃至44）の利用状況とを参照することにより、実行に必要なプロセッサを確保する。次に、タスクスケジューラ45は、サーバリソース管理部46が有する情報を更新するとともに、タスクをサーバ40に投入する。タスクスケジューラ45は、サーバ40がタスクの実行を完了したことを検知すると、サーバリソース管理部46が有する情報を更新し、その後、該タスクを処理するために確保したプロセッサを解放する。

[0005] タスクスケジューラ45は、上述した動作をすることにより、サーバ40が有するプロセッサ（プロセッサ41乃至44）を複数のタスクの処理に利用する。このため、サーバ40における処理性能は向上する。

[0006] 一方、図18に示すような、上述した構成とは異なる構成を有するサーバも存在する。図18は、本発明に関連するメニーコアアクセラレータを有するシステムの構成を示すブロック図である。図18を参照すると、サーバ47は、ホストプロセッサ48と、ホストプロセッサ48がアクセスする主記憶装置（メインメモリ、メモリ、以降、「主メモリ」と表現する）50とを有する。さらに、サーバ47は、メニーコアアクセラレータ（「Many-core accelerator」、「Multi-core accelerator」、「Multiple core accelerator」とも表す）49を有する。さらに、サーバ47は、該メニーコアアクセラレータ49がアクセスするアクセラレータメモリ51を有する。

[0007] 図19を参照しながら、上述したような構成を有するサーバ47が、上述したようなタスクスケジュール技術を採用するシステムが有する構成について説明する。図19は、本発明に関連するメニーコアアクセラレータを有するシステムに対するタスクスケジューラの構成を示すブロック図である。図19を参照すると、システム55は、タスクスケジューラ52と、サーバリソース管理部53と、サーバ47とを有する。

[0008] 図20は、図18に示すメニーコアアクセラレータを有するサーバが、上述したようなタスクスケジュール手法を採用する場合における処理を表す。図20は、本発明に関連するタスクスケジューラにおける処理の流れを示すフローチャート（シーケンス図）である。

[0009] 図19と図20とを参照すると、タスクスケジューラ52は、実行するタスクを入力として受け取り、該タスクを実行するために必要なホストプロセッサ48とメニーコアアクセラレータ49とに関するリソース情報を参照する。次に、タスクスケジューラ52は、該リソース情報において、サーバリソース管理部53が管理するリソースにおける利用状況を参照することにより、タスクを処理するのに必要なリソースを確保する（ステップS40）。次いで、タスクスケジューラ52は、確保したリソースを指定することにより、タスクをサーバ47に投入する（ステップS41）。タスクスケジュー

ラ52は、サーバ47がタスクの処理を完了したことを検知すると、その後、サーバリソース管理部53に完了を検知したことを送信するとともに、該タスクを処理するために確保したリソースを解放する（ステップS42）。

[0010] 図21を参照しながら、サーバ47が、一つのタスクを実行する処理について説明する。図21は、本発明に関連するメニーコアアクセラレータを有するシステムにおける処理の流れを示すフローチャートである。

[0011] 図19と図21とを参照すると、サーバ47は、タスクスケジューラ52が投入するタスクを受け取り、その後、ホストプロセッサ48上において処理を開始する（ステップS43）。次いで、ホストプロセッサ48は、メニーコアアクセラレータ49において処理するデータを、主メモリ50からアクセラレータメモリ51に送信する。（ステップS44）。メニーコアアクセラレータ49は、ホストプロセッサ48が送信するデータを処理する（ステップS45）。その後、ホストプロセッサ48は、メニーコアアクセラレータ49が処理した結果を、アクセラレータメモリ51から主メモリ50に送信する（ステップS46）。次に、ホストプロセッサ48は、次のタスクを処理する（ステップS43、あるいは、ステップS44）。サーバ47は、ステップS43乃至ステップS46における処理を1回以上繰り返すことにより、ホストプロセッサ48におけるタスクの処理を完了する。その後、サーバ47は、タスクスケジューラ52に、該タスクの処理が完了したことを表す信号を送信する（ステップS47）。

[0012] 特許文献1に開示されるプログラム実行制御方法は、異種のプロセッサを有するシステムにおいて、省電力制御を行う方法である。すなわち、該実行制御方法は、パフォーマンスを向上する制御方法である。該実行制御方法に従えば、各プロセッサが分割したタスクを同時に完了するように、クロック周波数は変更される。

[0013] 特許文献2に開示されるデータ処理装置は、データ処理の途中で処理を中断して別の処理を優先する場合に、中断する処理の進捗状態に応じて退避・復帰に要するオーバーヘッドを低減する。

[0014] 特許文献3が開示するデータ処理装置は、プロセッサ上で実行されるソフトウェアと、特定の処理に専用のハードウェアとが優先順位に従って処理を実施することにより、タスク切替えに関する処理効率をより高める。

先行技術文献

特許文献

[0015] 特許文献1：特開2011-197803号公報

特許文献2：特開2010-181989号公報

特許文献3：特開2007-102399号公報

発明の概要

発明が解決しようとする課題

[0016] 図19と図21とを参照しながら、メニーコアアクセラレータ49を有するサーバ47が、上述のようなタスクスケジュールシステムを採用する場合に生じる問題について説明する。

[0017] タスクスケジューラ52は、タスクを投入する際に、メニーコアアクセラレータ49におけるリソースを管理することにより、タスクをリソースに割り当て、その後、タスクを完了する際に、該割り当てたリソースを解放する。図19において、タスクスケジューラ52は、タスクを投入する際に、メニーコアアクセラレータ49のリソースを確保し、その後、タスクを完了するまで、該リソースを確保し続ける。このため、タスクスケジューラ52は、ステップS43、あるいは、ステップS47において、ホストプロセッサ48がタスクの処理を実行する間に、該リソースを確保し続ける。あるいは、タスクスケジューラ52は、ステップS44やステップS46等において、ホストプロセッサ48が主メモリ50とアクセラレータメモリ51との間でデータを送信する間に、該リソースを確保し続ける。

[0018] また、タスクスケジューラ52は、一連のタスクを処理するために必要なメニーコアアクセラレータ49のリソースが変化する場合において、一連のタスクを処理する最大限のリソースを、タスクを起動する際に確保する。こ

のため、一連のタスクにおいて、リソースの一部しか利用しない特定のタスクを処理する場合には、ステップS 4 5において、処理を行わないリソースが存在する。上述のように、一連のタスクを処理する場合に、特定の処理を行わないリソースが存在する問題を、リソース未利用問題と表す。

[0019] 一方、上記のリソース未利用問題を回避するために、メニーコアアクセラレータ4 9が実際に有するリソースよりも多いリソースを有するとして、タスクスケジューラ5 2が認識する方法も存在する。しかし、上述したような方法によりリソース未利用問題を回避する結果、メニーコアアクセラレータ4 9のリソースは、実際にタスクを処理するためには不十分になる。このため、メニーコアアクセラレータ4 9は、タスクの処理を失敗する、あるいは、過重な負荷になる。結果的に、システム5 5が有する処理性能は低下する。

[0020] つまり、上述したような処理方法を採用するタスクスケジューラ5 2は、リソース未利用問題を回避することができない。このため、メニーコアアクセラレータ4 9は、その処理性能が低下する、あるいは、タスクの処理を失敗する。

[0021] そこで、本発明の主たる目的は、リソースが有する処理性能を、より効率良く発揮するスケジュールシステム等を提供することである。

課題を解決するための手段

[0022] 前述の目的を達成するために、本発明に係るスケジュールシステムは、以下の構成を有する。

[0023] すなわち、本発明の一態様におけるスケジュールシステムは、リソースであるメニーコアアクセラレータと、前記メニーコアアクセラレータがアクセスするアクセラレータメモリと、前記リソースを制御するプロセッサと、前記プロセッサがアクセスするメモリと、前記メニーコアアクセラレータと前記プロセッサとの間においてデータを送受信可能な第1通信路とを有する計算処理装置にて処理するタスクに含まれるところの、前記タスクが処理する第1データを前記メモリと前記アクセラレータメモリとの間に

において送受信可能な第2通信路を前記第1通信路から確保する第5指示に応じて、前記第2通信路を第2通信リソースとして確保し、前記リソースを確保する第1指示に応じて、前記第2通信リソースを介して送受信された前記第1データに基づき前記タスクを処理する特定のリソースを決定するスケジューラ

を有する。

- [0024] また、本発明の他の見地として、本発明に係るスケジュール方法は、リソースであるメニーコアアクセラレータと、前記メニーコアアクセラレータがアクセスするアクセラレータメモリと、前記リソースを制御するプロセッサと、前記プロセッサがアクセスするメモリと、前記メニーコアアクセラレータと前記プロセッサとの間においてデータを送受信可能な第1通信路とを有する計算処理装置にて処理するタスクに含まれるところの、前記タスクが処理する第1データを前記メモリと前記アクセラレータメモリとの間において送受信可能な第2通信路を前記第1通信路から確保する第5指示に応じて、前記第2通信路を第2通信リソースとして確保し、前記リソースを確保する第1指示に応じて、前記第2通信リソースを介して送受信された前記第1データに基づき前記タスクを処理する特定のリソースを決定する。

- [0025] さらに、同目的は、係るスケジュールプログラム、および、そのプログラムを記録するコンピュータ読み取り可能な記録媒体によっても実現される。

発明の効果

- [0026] 本発明に係るスケジュールシステム等によれば、リソースが有する処理性能を、より効率良く発揮することができる。

図面の簡単な説明

- [0027] [図1]本発明の第1の実施形態に係るスケジュールシステムの構成を示すブロック図である。

[図2]第1の実施形態に係るスケジュールシステムにおける処理の流れを示すシーケンス図である。

[図3]本発明の第2の実施形態に係るスケジュールシステムの構成を示すブロ

ック図である。

[図4]第2の実施形態に係るスケジュールシステムにおける処理の流れを示すシーケンス図である。

[図5]本発明の第3の実施形態に係るスケジュールシステムの構成を示すブロック図である。

[図6]第3の実施形態に係るスケジュールシステムにおける処理の流れを示すシーケンス図である。

[図7]本発明の第4の実施形態に係るスケジュールシステムの構成を示すブロック図である。

[図8]第4の実施形態に係るスケジュールシステムにおける処理の流れを示すシーケンス図である。

[図9]第4の実施形態に係るスケジュールシステムにおける第2の処理の流れを示すシーケンス図である。

[図10]本発明の第5の実施形態に係るスケジュールシステムの構成を示すブロック図である。

[図11]第5の実施形態に係るスケジュールシステムにおける処理の流れを示すシーケンス図である。

[図12]本発明の第6の実施形態に係るスケジュールシステムの構成を示すブロック図である。

[図13]第6の実施形態に係るスケジュールシステムにおける処理の流れを示すシーケンス図である。

[図14]本発明の第7の実施形態に係るスケジュールシステムの構成を示すブロック図である。

[図15]第7の実施形態に係るスケジュールシステムにおける処理の流れを示すシーケンス図である。

[図16]本発明の各実施形態に係るスケジュールシステムを実現可能な計算処理装置のハードウェア構成を、概略的に示すブロック図である。

[図17]本発明に関連する空間分割方法を採用するシステムの構成を示すブ

ック図である。

[図18]本発明に関連するメニーコアアクセラレータを有するシステムの構成を示すブロック図である。

[図19]本発明に関連するメニーコアアクセラレータを有するシステムに対するタスクスケジューラの構成を示すブロック図である。

[図20]本発明に関連するタスクスケジューラにおける処理の流れを示すフローチャートである。

[図21]本発明に関連するメニーコアアクセラレータを有するシステムにおける処理の流れを示すフローチャートである。

[図22]本発明の第8の実施形態に係るスケジュールシステムの構成を示すブロック図である。

[図23]第8の実施形態に係るスケジュールシステムにおける処理の流れを示すシーケンス図である。

[図24]第8の実施形態において、スケジューラがアクセラレータメモリに記憶領域を確保する場合に、スケジュールシステムが実行する処理の流れを示すシーケンス図である。

[図25]本発明の第9の実施形態に係るスケジュールシステムの構成を示すブロック図である。

[図26]第9の実施形態に係るスケジュールシステムにおける第5指示または第7指示を受け取る場合における処理の流れを示すフローチャートである。

[図27]第9の実施形態に係るスケジュールシステムにおける第6指示または第8指示を受け取る場合における処理の流れを示すフローチャートである。

[図28]通信情報部254が記憶可能なタスク識別子の一例を概念的に表す図である。

[図29]本発明の第10の実施形態に係るスケジュールシステムの構成を示すブロック図である。

[図30]第10の実施形態に係る優先順位設定部における処理の流れを示すフローチャートである。

[図31]第10の実施形態に係る通信制御部における処理の流れを示すフローチャートである。

[図32]第10の実施形態に係る通信情報部が記憶可能な情報を概念的に表す図である。

[図33]第10の実施形態に係る所定の優先順位算出方法における処理の流れの一例を示すフローチャートである。

[図34]第10の実施形態に係る所定の優先順位算出方法における処理の流れの一例を示すフローチャートである。

[図35]第10の実施形態に係る所定の優先順位算出方法における処理の流れの一例を示すフローチャートである。

[図36]第10の実施形態に係る所定の優先順位算出方法における処理の流れの一例を示すフローチャートである。

[図37]本発明の第11の実施形態に係るスケジュールシステムの構成を示すブロック図である。

[図38]第11の実施形態に係るスケジュールシステムにおける処理の流れを示すシーケンス図である。

発明を実施するための形態

[0028] 次に、本発明を実施する実施形態について図面を参照して詳細に説明する。

[0029] <第1の実施形態>

本発明の第1の実施形態に係るスケジュールシステム1が有する構成と、スケジュールシステム1が行う処理とについて、図1と図2とを参照しながら詳細に説明する。図1は、本発明の第1の実施形態に係るスケジュールシステム1の構成を示すブロック図である。図2は、第1の実施形態に係るスケジュールシステム1における処理の流れを示すシーケンス図である。

[0030] 図1を参照すると、システム38は、コンピュータが処理する一連の処理であるタスク6に対する処理を行うサーバ3（「コンピュータ」、「計算処理装置」、「情報処理装置」とも表現する）と、第1の実施形態に係るスケ

ジュールシステム 1 とを有する。スケジュールシステム 1 は、スケジューラ 2 を有する。サーバ 3 は、ホストプロセッサ 4（以降、単に、「プロセッサ」とも表現する）と、メニーコアアクセラレータ 5 とを有する。

[0031] ホストプロセッサ 4 は、メニーコアアクセラレータ 5 に関する制御等の処理を行う。まず、ホストプロセッサ 4 は、タスク 6 の処理を開始する。次に、ホストプロセッサ 4 は、タスク 6 からリソース（メニーコアアクセラレータ 5）を確保する指示（命令とも表す、以降、リソースを確保する指示を「第 1 指示」とも表す）を読み取る。次に、ホストプロセッサ 4 は、該読み取った第 1 指示に従い、スケジュールシステム 1 に対してリソースを確保する命令を送信する（ステップ S 1）。

[0032] 次に、スケジューラ 2 は、該命令を受信するのに応じて、タスク 6 に対してリソースを確保すること（以降、「リソース確保」と略記する）ができるか否かを確認する（ステップ S 2）。スケジューラ 2 は、リソース確保が可能であると判定する（ステップ S 2 にて YES と判定）場合に、リソースを確保する（ステップ S 3）。スケジューラ 2 は、リソース確保が可能でないと判定する（ステップ S 2 にて NO と判定）場合に、リソース確保が可能であるか否かを、再度、確認する（ステップ S 2）。

[0033] メニーコアアクセラレータ 5 は、スケジューラ 2 が、リソース確保が可能であると判定する（ステップ S 2 にて YES と判定）場合に、タスクを実行する（ステップ S 4）。

[0034] スケジューラ 2 は、リソース確保が可能でないと判定する（ステップ S 2 にて NO と判定）場合に、上述した処理を行うことにより、リソースが解放されるのを待つ。次に、スケジューラ 2 は、確保したリソースを解放する（ステップ S 5）。

[0035] スケジュールシステム 1 は、たとえば、オペレーティングシステムにおける 1 つの機能としても実現できる。スケジュールシステム 1 は、たとえば、オペレーティングシステムと、リソースに関するパラメタ等を送受信することによって、上述したような処理を行うこともできる。

[0036] 特許文献1乃至特許文献3のシステムは、「背景技術」にて説明したように、タスクを処理し始めてから、タスクを処理し終えるまでの期間に、一連のタスクを処理する最大のリソースを確保し続ける。このため、一連のタスク処理が一部のリソースのみ利用する場合において、一部のリソースは処理を行わない。

[0037] しかし、第1の実施形態に係るスケジュールシステム1は、タスクからの要求に応じて、リソースを確保し、その後、確保したリソースが処理を行う。その後、ホストプロセッサ4がリソースの解放を命ずることにより、スケジュールシステム1は、リソースを解放する。サーバ3が一連のタスクを処理する場合であっても、スケジュールシステム1は、タスクの処理に応じて、各タスクを処理するリソースを割り当てることができる。このため、第1の実施形態に係るスケジュールシステム1によれば、一連のタスクを処理する場合であっても、一部のリソースしか処理を行わない状況を軽減することができる。

[0038] すなわち、第1の実施形態に係るスケジュールシステム1によれば、リソースが有する処理性能を、より効率良く発揮することができる。

[0039] <第2の実施形態>

次に、上述した第1の実施形態を基本とする第2の実施形態について説明する。

[0040] 以下の説明においては、本実施形態に係る特徴的な部分を中心に説明すると共に、上述した第1の実施形態と同様な構成については、同一の参照番号を付すことにより、重複する説明を省略する。

[0041] 図3と図4とを参照しながら、本発明の第2の実施形態に係るスケジュールシステム7が有する構成と、スケジュールシステム7が行う処理とについて説明する。図3は、本発明の第2の実施形態に係るスケジュールシステム7の構成を示すブロック図である。図4は、第2の実施形態に係るスケジュールシステム7における処理の流れを示すシーケンス図である。

[0042] 図3を参照すると、システム39は、スケジュールシステム7と、サーバ

3とを有する。さらに、スケジュールシステム7は、スケジューラ8と、管理部9とを有する。管理部9は、メニーコアアクセラレータ5が有するリソースに関する利用状況を管理する。スケジューラ8は、リソースを確保する要求を受け取ると（ステップS1）、その後、管理部9を読み取る（ステップS6）。次に、スケジューラ8は、読み取った情報を基に、リソースを割り当てることが可能か否かを判定する（ステップS2）。

[0043] 管理部9がリソースに関する利用状況を管理するため、スケジューラ8は、外部を参照することなく、リソースを割り当てることが可能か否かを判定することができる。このため、第2の実施形態に係るスケジュールシステム7によれば、効率良く、リソースを管理することができる。更に、第2の実施形態は、第1の実施形態と同様の構成を含むので、第2の実施形態は、第1の実施形態と同様の効果を楽しむことができる。

[0044] すなわち、第2の実施形態に係るスケジュールシステム7によれば、リソースが有する処理性能を、より効率良く発揮することができる。

[0045] <第3の実施形態>

次に、上述した第1の実施形態を基本とする第3の実施形態について説明する。

[0046] 以下の説明においては、本実施形態に係る特徴的な部分を中心に説明すると共に、上述した第1の実施形態と同様な構成については、同一の参照番号を付すことにより、重複する説明を省略する。

[0047] 図5と図6とを参照しながら、本発明の第3の実施形態に係るスケジュールシステム10が有する構成と、スケジュールシステム10が行う処理とについて説明する。図5は、本発明の第3の実施形態に係るスケジュールシステム10の構成を示すブロック図である。図6は、第3の実施形態に係るスケジュールシステム10における処理の流れを示すシーケンス図である。

[0048] 図5を参照すると、スケジュールシステム10は、スケジューラ11を有する。システム56は、第1部分と第2部分とを有するタスク12に関する処理を、サーバ3にて行う。

[0049] ホストプロセッサ4は、タスク12のうち、ホストプロセッサ4にて処理する第1部分を実行する（ステップS7）。次に、ホストプロセッサ4は、第1指示に応じて、スケジューラ11にリソースを確保する命令を送信する（ステップS8）。次に、スケジューラ11は、リソースを確保することが可能であると判定する（ステップS9にてYESと判定）場合に、リソースを確保する（ステップS10）。スケジューラ11は、リソースを確保することが可能でないと判定する（ステップS9にてNOと判定）場合に、再び、リソースを確保することが可能であるか否かを判定する（ステップS9）。

[0050] 次に、スケジューラ11が確保したリソース（メニーコアアクセラレータ5に含まれる）は、リソースにて処理をする第2部分を実行する（ステップS11）。次に、ホストプロセッサ4は、スケジューラ11が確保したリソースを解放する命令（以降、この命令を、「第2指示」と表す）を読み取るのに応じて、スケジューラ11に、リソースを解放する命令を発する（ステップS12）。スケジューラ11は、該命令を受け取るのに応じて、確保したリソースを解放する（ステップS13）。

[0051] 第1指示は、たとえば、プロセッサ数等に関する情報を有する。スケジューラ11は、上述したプロセッサ数等に応じて、リソースの量を決定するが、必ずしも、リソースの量は、上述した数値とは同一でなくてもよい。また、スケジューラ11は、確保したリソースに関する情報を送信してもよい。該確保したリソースに関する情報は、確保したプロセッサ数、あるいは、利用可能なプロセッサ番号のリスト等に関する情報を含んでもよい。

[0052] タスク12は、ホストプロセッサ4にて処理する第1部分と、第2部分と、その第2部分を実行するリソースを確保する第1指示とを有する。このため、スケジューラ11は、第2部分の処理前に必要なリソースを確保し、確保したリソースが第2部分の処理を完了した後に、該リソースを解放する。すなわち、第3の実施形態に係るスケジューリングシステム10は、特許文献1乃至3が開示するシステムと比較して、より細かく、リソースを管理するこ

とを可能にする。

[0053] すなわち、第3の実施形態に係るスケジュールシステム10によれば、リソースが有する処理性能を、より効率良く発揮することができる。

[0054] 尚、説明の便宜上、上述した説明において、第3の実施形態は、第1の実施形態を基本としたが、第2の実施形態を基本とすることもできる。その場合であっても、第3の実施形態は、第2の実施形態と同様の効果を楽しむことができる。

[0055] <第4の実施形態>

次に、上述した第1の実施形態を基本とする第4の実施形態について説明する。

[0056] 以下の説明においては、本実施形態に係る特徴的な部分を中心に説明すると共に、上述した第1の実施形態と同様な構成については、同一の参照番号を付すことにより、重複する説明を省略する。

[0057] 図7と図8とを参照しながら、本発明の第4の実施形態に係るスケジュールシステム13が有する構成と、スケジュールシステム13が行う処理とについて説明する。図7は、本発明の第4の実施形態に係るスケジュールシステム13の構成を示すブロック図である。図8は、第4の実施形態に係るスケジュールシステム13における処理の流れを示すシーケンス図である。

[0058] 図7を参照すると、システム57は、タスク15を処理するサーバ16と、サーバ16におけるリソースを管理するスケジュールシステム13とを有する。

[0059] サーバ16は、ホストプロセッサ18と、ホストプロセッサ18が処理するデータを記憶する主メモリ19と、メニーコアアクセラレータ17と、メニーコアアクセラレータ17が処理するデータを記憶するアクセラレータメモリ20とを有する。

[0060] スケジュールシステム13は、スケジューラ14を有する。タスク15は、上述したような第1部分と、第1指示と、第2部分との他に、主メモリ19からアクセラレータメモリ20にデータを送信する第3部分と、アクセラ

レータメモリ20から主メモリ19にデータを送信する第4部分とを有する。

[0061] ホストプロセッサ18は、第1部分を実行した後、第1指示に応じて、スケジュールシステム13に特定のリソースを確保する要求を送信する(ステップS14)。スケジューラ14は、該要求を受信するのに応じて、特定のリソースを確保する(ステップS15)。ステップS15は、図2におけるステップS2と、ステップS3とにおける一連の処理、あるいは、図4におけるステップS2と、ステップS3と、ステップS6とにおける一連の処理をひとまとめにして表現している。次に、ホストプロセッサ18は、メニーコアアクセラレータ17が処理するデータを、主メモリ19からアクセラレータメモリ20に送信する(ステップS16)。

[0062] 次に、スケジューラ14が確保した特定のリソースは、第2部分を実行する(ステップS17)。次に、ホストプロセッサ18は、特定のリソースが処理したデータを、アクセラレータメモリ20から主メモリ19に送信する(ステップS18)。次に、ホストプロセッサ18は、第2指示に応じて、スケジュールシステム13に特定のリソースを解放する要求を送信する(ステップS19)。次に、スケジューラ14は、該要求を受信するのに応じて、特定のリソースを解放する(ステップS20)。

[0063] 第4の実施形態において、スケジューラ14は、メニーコアアクセラレータ17における処理装置の他に、アクセラレータメモリ20を確保することもできる。この場合に、特定のメニーコアアクセラレータ17は、特定のアクセラレータメモリ20を参照することになる。図9を参照しながら、スケジューラ14がアクセラレータメモリ20を確保する場合の処理について説明する。図9は、第4の実施形態に係るスケジュールシステムにおける第2の処理の流れを示すシーケンス図である。

[0064] ホストプロセッサ18は、第1部分を実行した後、第1指示に応じて、スケジュールシステム13に特定のアクセラレータメモリ20を確保する要求を送信する(ステップS30)。スケジューラ14は、該要求を受信するの

に応じて、特定のアクセラレータメモリ20を確保する（ステップS31）。次に、ホストプロセッサ18は、メニーコアアクセラレータ17が処理するデータを、主メモリ19から特定のアクセラレータメモリ20に送信する（ステップS16）。

[0065] 次に、ホストプロセッサ18は、スケジュールシステム13に特定のリソースを確保するための要求をする（ステップS14）。スケジューラ14は、その要求を受け取った後、特定のリソースを確保する（ステップS15）。ステップS15は、図2におけるステップS2と、ステップS3とにおける一連の処理、あるいは、図4におけるステップS2と、ステップS3と、ステップS6とにおける一連の処理をひとまとめにして表現している。

[0066] 次に、スケジューラ14が確保した特定のリソースは、第2部分を実行する（ステップS17）。次に、ホストプロセッサ18は、第2指示に応じて、スケジュールシステム13に特定のリソースを解放する要求を送信する（ステップS19）。次に、スケジューラ14は、該要求を受信するのに応じて、特定のリソースを解放する（ステップS20）。次に、ホストプロセッサ18は、特定のリソースが処理したデータを、アクセラレータメモリ20から主メモリ19に送信する（ステップS18）。

[0067] 次に、ホストプロセッサ18は、スケジューラ14に、特定のアクセラレータメモリ20を解放する要求を送信する（ステップS32）。次に、スケジューラ14は、該要求を受信するのに応じて、特定のアクセラレータメモリ20を解放する（ステップS33）。

[0068] 第4の実施形態に係るスケジュールシステム13は、メニーコアアクセラレータ17が処理するデータを、システム57においても、有効にリソース、あるいは、アクセラレータメモリ20を管理することができる。

[0069] すなわち、第4の実施形態に係るスケジュールシステム13によれば、リソースが有する処理性能を、より効率良く発揮することができる。

[0070] 尚、説明の便宜上、上述した説明において、第4の実施形態は、第1の実施形態を基本としたが、第2の実施形態、あるいは、第3の実施形態を基本

とすることもできる。その場合であっても、第4の実施形態は、同様の効果を楽しむことができる。

[0071] <第5の実施形態>

次に、上述した第3の実施形態を基本とする第5の実施形態について説明する。

[0072] 以下の説明においては、本実施形態に係る特徴的な部分を中心に説明すると共に、上述した第3の実施形態と同様な構成については、同一の参照番号を付すことにより、重複する説明を省略する。

[0073] 図10と図11とを参照しながら、本発明の第5の実施形態に係るスケジュールシステム21が有する構成と、スケジュールシステム21が行う処理とについて説明する。図10は、本発明の第5の実施形態に係るスケジュールシステム21の構成を示すブロック図である。図11は、第5の実施形態に係るスケジュールシステム21における処理の流れを示すシーケンス図である。

[0074] 図10を参照すると、システム58は、スケジュールシステム21と、タスク23を処理するサーバ3とを有する。スケジュールシステム21は、スケジューラ22を有する。タスク23は、第1部分と、第2部分とに加え、スケジューラ22が特定のリソースを確保できない場合に、メニーコアアクセラレータ5に代わり、ホストプロセッサ4が処理する第5部分とを含む。第5部分における処理は、第2部分における処理と同様である。すなわち、ホストプロセッサ4が第5部分を実行した結果と、特定のリソースが第2部分を実行した結果とは一致する。

[0075] ホストプロセッサ4は、スケジューラ22がリソースを割り当てることができないと判定する（ステップS9にてNOと判定）場合に、第5部分を実行する（ステップS21）。スケジューラ22は、スケジューラ22がリソースを割り当てることができると判定する（ステップS9にてYESと判定）場合に、特定のリソースを確保する（ステップS10）。

[0076] 第5の実施形態に係るスケジュールシステム21によれば、メニーコアア

クセラレータ5におけるリソースの状況に応じて、メニーコアアクセラレータ5に代わり、ホストプロセッサ4でも処理を行うことができる。すなわち、タスク23は、第5の実施形態に係るスケジュールシステム21により、一層、効果的に処理をすることが可能になる。

[0077] すなわち、第5の実施形態に係るスケジュールシステム21によれば、リソースが有する処理性能を、より効率良く発揮することができる。

[0078] <第6の実施形態>

次に、上述した第1の実施形態を基本とする第6の実施形態について説明する。

[0079] 以下の説明においては、本実施形態に係る特徴的な部分を中心に説明すると共に、上述した第1の実施形態と同様な構成については、同一の参照番号を付すことにより、重複する説明を省略する。

[0080] 図12と図13とを参照しながら、本発明の第6の実施形態に係るスケジュールシステム24が有する構成と、スケジュールシステム24が行う処理とについて説明する。図12は、本発明の第6の実施形態に係るスケジュールシステム24の構成を示すブロック図である。図13は、第6の実施形態に係るスケジュールシステム24における処理の流れを示すシーケンス図である。

[0081] 図12を参照すると、システム59は、スケジュールシステム24と、タスク6をサーバ3への投入を制御する第2タスクスケジューラ26と、サーバ3とを有する。スケジュールシステム24は、スケジューラ25を有する。

[0082] 第2タスクスケジューラ26は、たとえば、タスク6におけるタスク数等、タスクに関連する情報を、スケジュールシステム24に送信する（ステップS23）。次に、スケジューラ25は、該受け取った情報に応じて、リソースの量を算出する（ステップS24）。たとえば、スケジューラ25は、メニーコアアクセラレータ5が有する論理プロセッサ数を、第2タスクスケジューラ26がサーバ3に投入するタスク数で割った数を、リソースの量と

することや、上述のように算出した値の2倍をリソースの量とすることもできる。スケジュールシステム24がリソースの量を算出する方法は、上述した例に限定されない。

[0083] スケジュールシステム24は、リソースを割り当てる制御に利用可能な情報を、第2タスクスケジューラ26から受信する。それにより、スケジュールシステム24は、スケジューリングの効率を、より上げることができ、メニーコアアクセラレータ5に対して適切な負荷を与えることができる。

[0084] すなわち、第6の実施形態に係るスケジュールシステム24によれば、リソースが有する処理性能を、より効率良く発揮することができる。

[0085] <第7の実施形態>

次に、上述した第2の実施形態を基本とする第7の実施形態について説明する。

[0086] 以下の説明においては、本実施形態に係る特徴的な部分を中心に説明すると共に、上述した第2の実施形態と同様な構成については、同一の参照番号を付すことにより、重複する説明を省略する。

[0087] 図14と図15とを参照しながら、本発明の第7の実施形態に係るスケジュールシステム27が有する構成と、スケジュールシステム27が行う処理とについて説明する。図14は、本発明の第7の実施形態に係るスケジュールシステム27の構成を示すブロック図である。図15は、第7の実施形態に係るスケジュールシステム27における処理の流れを示すシーケンス図である。

[0088] 図14を参照すると、システム60は、スケジュールシステム27と、第2タスクスケジューラ30と、タスク6を処理するサーバ3とを有する。スケジュールシステム27は、スケジューラ28と、管理部29とを有する。

[0089] スケジューラ28は、管理部29から、メニーコアアクセラレータ5におけるリソースの負荷の状況を読み取る（ステップS25）。次に、スケジューラ28は、所定の第2閾値と、該負荷を表す負荷値とを比較する。スケジューラ28は、該負荷値が所定の第2閾値よりも小さいと判定する、すなわ

ち、該負荷の状況が低いと判定する（ステップS 26にてYESと判定）場合に、より多いタスクを投入するよう第2タスクスケジューラ30に信号を送信する（ステップS 27）。スケジューラ28は、所定の第1閾値と、該負荷を表す負荷値とを比較する。スケジューラ28は、該負荷値が所定の第1閾値より大きいと判定する、すなわち、該負荷の状況が高いと判定する（ステップS 26にてNOと判定）場合に、より少ないタスクを投入するよう第2タスクスケジューラ30に信号を送信する（ステップS 28）。

[0090] 次に、第2タスクスケジューラ30は、該信号に応じて、タスク量を調整する（ステップS 29）。

[0091] スケジュールシステム27は、リソースの負荷状況について、第2タスクスケジューラ30に信号を送信するため、第7の実施形態に係るスケジュールシステム27によれば、メニーコアアクセラレータ5に対して適切な負荷を与えることができる。

[0092] すなわち、第7の実施形態に係るスケジュールシステム27によれば、リソースが有する処理性能を、より効率良く発揮することができる。

[0093] <第8の実施形態>

次に、上述した第4の実施形態を基本とする第8の実施形態について説明する。

[0094] 以下の説明においては、本実施形態に係る特徴的な部分を中心に説明すると共に、上述した第4の実施形態と同様な構成については、同一の参照番号を付すことにより、重複する説明を省略する。

[0095] 図22と図23とを参照しながら、本発明の第8の実施形態に係るスケジュールシステム114が有する構成と、スケジュールシステム114が行う処理とについて説明する。図22は、本発明の第8の実施形態に係るスケジュールシステム114の構成を示すブロック図である。図23は、第8の実施形態に係るスケジュールシステム114における処理の流れを示すシーケンス図である。

[0096] システム117は、サーバ100と、スケジュールシステム114とを有

する。

- [0097] サーバ100は、ホストプロセッサ101、主メモリ103、メニーコアアクセラレータ102、アクセラレータメモリ104、及び、ホストプロセッサ101とメニーコアアクセラレータ102とを接続する通信路105を有する。ホストプロセッサ101、及び、メニーコアアクセラレータ102は、通信路105を介することにより、参照するデータを通信（アクセス、送受信とも表す）する。
- [0098] スケジュールシステム114は、スケジューラ115に加え、さらに、通信路105が有する通信リソースを確保する通信路スケジューラ116を有する。
- [0099] まず、ホストプロセッサ101は、メニーコアアクセラレータ102におけるリソースを確保する第1指示201を、スケジュールシステム114に行う（ステップS14）。スケジュールシステム114は、第1指示201に応じて、メニーコアアクセラレータ102における特定のリソースを確保する（ステップS15）。次に、ホストプロセッサ101は、タスク106が通信路105を確保する第5指示110を受け取り、受け取った第5指示110に応じて、通信路スケジューラ116に、通信路105が有する通信リソースを確保するように命じる（ステップS101）。
- [0100] 次に、通信路スケジューラ116は、第5指示110に応じた通信量を通信可能な通信リソースを確保する命令をホストプロセッサ101から受信する。通信路スケジューラ116は、通信路105が第5指示110に応じた通信量を通信可能になるまで、通信路105における通信量を計測する。その後、通信路スケジューラ116は、通信路105が第5指示110に応じた通信量を通信可能な場合に、通信路105から第5指示110に応じた通信リソースを確保する（ステップS102）。
- [0101] 次に、ホストプロセッサ101は、通信路スケジューラ116が確保した通信リソースを介して、メニーコアアクセラレータ102がアクセスするデータを、主メモリ103からアクセラレータメモリ104に送信する（ステ

ップS16)。

[0102] ホストプロセッサ101は、データを主メモリ103からアクセラレータメモリ104に送信する。次に、ホストプロセッサ101は、確保していた通信リソースを解放する第6指示111に応じて、通信路スケジューラ116に対して、確保していた通信リソースを解放する要求を送信する(ステップS103)。

[0103] 通信路スケジューラ116は、確保していた通信リソースを解放する要求を受信し、受信した要求に応じて、確保していた通信リソースを解放する(ステップS104)。

[0104] 次に、スケジューラ115が確保した特定のリソースは、アクセラレータメモリ104が記憶するデータにアクセスすることにより、該タスク106における第2部分107を実行する(ステップS17)。

[0105] その後、ホストプロセッサ101は、通信路105が有する通信リソースを確保する第7指示112に応じて、通信路スケジューラ116に、第7指示112に応じた通信量を通信可能な通信リソースを確保する要求を送信する(ステップS105)。

[0106] 通信路スケジューラ116は、ホストプロセッサ101から通信リソースを確保する命令を受信する。次に、通信路スケジューラ116は、第7指示112が指示する通信量を通信可能な通信リソースを確保できるまで、通信路105における通信量を計測する。その後、通信路スケジューラ116は、通信路105が第7指示112に応じた通信量を通信可能な場合に、通信路105から第7指示112に応じた通信リソースを確保する(ステップS106)。

[0107] ホストプロセッサ101は、通信路スケジューラ116が確保した通信リソースを介して、特定のリソースが処理したデータ等を、アクセラレータメモリ104から主メモリ103に送信する(ステップS18)。

[0108] ホストプロセッサ101は、タスク106から確保した通信リソースを解放する第8指示113を受け取り、受け取った第8指示113に応じて、通

信路スケジューラ 116 に、確保していた通信リソースを解放するよう命令を送信する（ステップ S107）。

[0109] その後、通信路スケジューラ 116 は、ホストプロセッサ 101 から該命令を受信し、受信した命令に応じて、確保していた通信リソースを解放する（ステップ S108）。

[0110] その後、ホストプロセッサ 101 は、上述した第 2 指示 202 に応じて、スケジュールシステム 114 に特定のリソースを解放する命令を送信する（ステップ S19）。

[0111] スケジュールシステム 114 は、ホストプロセッサ 101 から該命令を受信し、受信した命令に応じて、確保していた特定のリソースを解放する（ステップ S20）。

[0112] 上述した例において、第 5 指示 110、第 6 指示 111、第 7 指示 112、及び、第 8 指示 113 は、通信リソースを確保する指示、または、通信リソースを解放する指示であるとしたが、その他の情報を含んでもよい。たとえば、第 5 指示乃至第 8 指示は、該指示を命じるタスク 106 を識別する情報、または、指示を受けた時刻を含んでもよい。あるいは、第 5 指示乃至第 8 指示は、主メモリ 103 とアクセラレータメモリ 104 との間において送受信されるデータの大きさ、または、主メモリ 103 におけるデータ構造に関する情報等を含んでもよい。

[0113] さらに、上述した例において、第 5 指示 110 と第 7 指示 112 とは異なる指示であるとしたが、同じ指示であってもよい。同様に、第 6 指示 111 と第 8 指示 113 とは異なる指示であるとしたが、同じ指示でもあってもよい。この場合に、タスク 106 は、第 7 指示 112 を行う代わりに、第 5 指示 110 を行うとともに、第 6 指示 111 を行う代わりに第 8 指示 113 を行う。

[0114] 上述した例の場合に、たとえば、通信路スケジューラ 116 は、第 7 指示 112 に応じて、第 5 指示 110 に関連する処理、すなわち、通信リソースを確保する。同様に、通信路スケジューラ 116 は、第 8 指示 113 に応じ

て、第6指示111に関連する処理、すなわち、通信リソースを解放する。

[0115] また、第3部分108は、アクセラレータメモリ104における記憶領域を確保する処理を含んでもよい。同様に、第4部分109は、アクセラレータメモリ104における記憶領域を解放する処理を含んでもよい。

[0116] さらに、本実施形態においては、スケジューラ115がアクセラレータメモリ104における記憶領域を確保する態様であってもよい。この場合に、スケジューラシステム114は、図24に示す処理を行う。図24は、第8の実施形態において、スケジューラがアクセラレータメモリに記憶領域を確保する場合に、スケジューラシステム114が実行する処理の流れを示すシーケンス図である。

[0117] まず、ホストプロセッサ101は、スケジューラシステム114に対して、アクセラレータメモリ104における、ある大きさを有する記憶領域を確保する命令を送信する（ステップS30）。次に、スケジューラ115は、ホストプロセッサ101から該命令を受信し、受信した命令に応じて、アクセラレータメモリ104において、ある大きさを有する記憶領域を確保する（ステップS31）。

[0118] 次に、ホストプロセッサ101は、タスク106が通信路105を確保する第5指示110を受信し、受信した第5指示110に応じて、通信路スケジューラ116に、通信路105が有する通信リソースを確保する命令を送信する（ステップS101）。

[0119] 次に、通信路スケジューラ116は、第5指示110に応じた通信リソースを確保する命令をホストプロセッサ101から受信する。通信路スケジューラ116は、通信路105が第5指示110に応じた通信量を通信可能になるまで、通信路105において送受信される通信量（以降、同義の語として、「通信帯域」を用いる）を計測する。その後、通信路スケジューラ116は、通信路105が第5指示110に応じた通信量を通信可能な場合に、該第5指示110に応じた通信リソースを確保する（ステップS102）。

[0120] 次に、ホストプロセッサ101は、通信路スケジューラ116が確保した

通信リソースを介して、メニーコアアクセラレータ102が処理するデータを、主メモリ103からアクセラレータメモリ104における特定の記憶領域に送信する（ステップS16）。

[0121] その後、ホストプロセッサ101は、確保していた通信リソースを解放する第6指示111に応じて、通信路スケジューラ116に対して、確保していた通信リソースを解放する命令を送信する（ステップS103）。

[0122] 通信路スケジューラ116は、確保していた通信リソースを解放する命令を受信し、受信した命令に応じて、確保していた通信リソースを解放する（ステップS104）。

[0123] 次に、ホストプロセッサ101、メニーコアアクセラレータ102におけるリソースを確保する第1指示201に応じて、スケジュールシステム114にリソースを確保する命令を送信する（ステップS14）。スケジューラ14は、該命令を受信するのに応じて、メニーコアアクセラレータ102における特定のリソースを確保する（ステップS15）。

[0124] その後、スケジューラが確保した特定のリソースは、アクセラレータメモリ104に送信されたデータを処理することにより、該タスク106における第2部分107を実行する（ステップS17）。

[0125] 特定のリソースが第2部分107における処理を終了した後、ホストプロセッサ101は、確保していたリソースを解放する第2指示202に応じて、スケジュールシステム114に特定のリソースを解放するように命じる（ステップS19）。次に、スケジューラ14は、該命令に応じて、特定のリソースを解放する（ステップS20）。

[0126] 次に、ホストプロセッサ101は、タスク106において、通信路105が有する通信リソースを確保する第7指示112に応じて、通信路スケジューラ116に、第7指示112に応じた通信リソースを確保するように命令を送信する（ステップS105）。

[0127] 通信路スケジューラ116は、ホストプロセッサ101から通信リソースを確保する命令を受信する。次に、通信路スケジューラ116は、通信路1

05が第7指示112に応じた通信量を通信可能になるまで、通信路105において送受信される通信量を計測する。その後、通信路スケジューラ116は、通信路105が第7指示112に応じた通信量を通信可能な場合に、第7指示112に応じた通信リソースを確保する（ステップS106）。

[0128] ホストプロセッサ101は、通信路スケジューラ116が確保した通信リソースを介して、特定のリソースが処理したデータ等を、アクセラレータメモリ104から主メモリ103に送信する（ステップS18）。

[0129] ホストプロセッサ101は、タスク106から確保した通信リソースを解放する第8指示113を受け取り、受け取った第8指示113に応じて、通信路スケジューラ116に、確保していた通信リソースを解放するように命じる（ステップS107）。

[0130] その後、通信路スケジューラ116は、ホストプロセッサ101から該命令を受信し、受信した命令に応じて、確保していた通信リソースを解放する（ステップS108）。

[0131] さらに、ホストプロセッサ101は、スケジューラに、確保していた特定の記憶領域を解放する命令を送信する（ステップS32）。次に、スケジューラ14は、該命令を受信するのに応じて、確保していた特定の記憶領域を解放する（ステップS33）。

[0132] 第8の実施形態は、第4の実施形態と同様の構成を含むので、第8の実施形態は、第4の実施形態と同様の効果を楽しむことができる。すなわち、第8の実施形態に係るスケジュールシステム114によれば、リソースが有する処理性能を、より効率良く発揮することができる。

[0133] 本実施形態において、通信路スケジューラ116は、タスク106における指示に応じて通信リソースを確保する。ホストプロセッサ101及びメインコアアクセラレータ102は、該通信リソースを介して、主メモリ103とアクセラレータメモリ104との間においてデータを送受信する。このため、本実施形態によれば、通信路105において通信が遅延する可能性は低減する。また、通信路スケジューラ116がタスク106における指示に対

応可能な量の通信リソースを確保できない場合に、該タスク106を処理するのに必要なデータの送受信を、あらかじめ一時的に停止する。この結果、本実施形態によれば、該タスク以外のタスクにおけるデータの送受信を妨げる可能性は低い。

[0134] すなわち、本実施形態によれば、通信路スケジューラ116は、通信路105の通信性能に応じて、主メモリ103とアクセラレータメモリ104との間において送受信される通信を制御する。このため、単位時間当たり主メモリ103とアクセラレータメモリ104との間を送信すべきデータ量は、通信路105が単位時間当たり送信可能な送信量以下になる。従って、通信路105における通信遅延により、メニーコアアクセラレータ102における処理が遅延する可能性は低くなる。その結果、本実施形態によれば、さらにリソースが有する処理性能を、さらに効率良く発揮することができる。

[0135] 尚、本実施形態において、説明の便宜上、スケジューラ115は、通信路スケジューラ116を含むとしたが、スケジューラ115が通信路スケジューラ116における機能を実現してもよい。

[0136] <第9の実施形態>

次に、上述した第8の実施形態を基本とする第9の実施形態について説明する。

[0137] 以下の説明においては、本実施形態に係る特徴的な部分を中心に説明すると共に、上述した第8の実施形態と同様な構成については、同一の参照番号を付すことにより、重複する説明を省略する。

[0138] 図25乃至図27を参照しながら、本発明の第9の実施形態に係るスケジュールシステム251が有する構成と、スケジュールシステム251が行う処理とについて説明する。図25は、本発明の第9の実施形態に係るスケジュールシステム251の構成を示すブロック図である。図26は、第9の実施形態に係るスケジュールシステム251における第5指示110または第7指示112を受信する場合における処理の流れを示すフローチャートである。図27は、第9の実施形態に係るスケジュールシステム251における

第6指示111または第8指示113を受信する場合における処理の流れを示すフローチャートである。

[0139] システム255は、サーバ100と、スケジュールシステム251とを有する。

[0140] スケジュールシステム251は、スケジューラ115と、通信路スケジューラ252とを有する。さらに、通信路スケジューラ252は、通信情報部254と、通信制御部253とを有する。

[0141] まず、ホストプロセッサ101は、ステップS101における第5指示110、または、ステップS105における第7指示112に応じて、通信路スケジューラ252に通信リソースを確保する命令を送信する。

[0142] 次に、通信路スケジューラ252は、ホストプロセッサ101から通信リソースを確保する命令を受信する（ステップS201）。次に、通信路スケジューラ252における通信制御部253は、通信路105が遊休した（あるいは、「休眠した」、「アイドル」、「待機した」等とも表す）状態にある通信路を有するか否かを調べる。ここで、「遊休した状態」とは、タスク等に対象である装置が割り当てられていない状態を表す。

[0143] たとえば、通信制御部253は、タスクが使用する通信路数の総計を表す通信路利用数に基づいて、通信路105が遊休した状態にある通信路を有するか否かを調べる。この場合に、通信制御部253は、受信した命令に応じて、通信路利用数に1を加え、算出した値と、そもそも通信路105が有する通信路数とを比較する（ステップS202）。

[0144] 通信制御部253は、算出した通信路利用数が、通信路105が有する通信路数以下である場合（ステップS202にてYESと判定）に、通信路利用数を算出した値に更新する（ステップS203）。

[0145] その後、通信路スケジューラ252は、受信した命令に応じて、遊休した状態にある通信路から通信リソースを確保する（ステップS204）。

[0146] 通信制御部253は、算出した通信路利用数が、通信路105が有する通信路数よりも大きな値である場合に（ステップS202にてNOと判定）、

タスク識別子を、通信情報部 254 に保存する（ステップ S 205）。すなわち、通信制御部 253 は、図 28 に示すように、受け取った命令を起動する第 5 指示 110 または第 7 指示 112 を行ったタスク 106 に関連付けされたタスク識別子を、通信情報部 254 に保存する（ステップ S 205）。ここで、タスク識別子は、タスクを一意に識別可能な識別子である。図 28 は、通信情報部 254 が記憶可能なタスク識別子の一例を概念的に表す図である。

[0147] たとえば、通信情報部 254 は、タスク識別子「1」、タスク識別子「3」、タスク識別子「4」、及び、タスク識別子「2」を記憶する。この場合に、タスク識別子「1」、タスク識別子「3」、タスク識別子「4」、及び、タスク識別子「2」のタスクに対して、通信路スケジューラ 252 は、ステップ S 205 における処理において、通信リソースを確保していない。

[0148] 次に、ホストプロセッサ 101 が、ステップ S 103 における第 6 指示 111、または、ステップ S 107 における第 8 指示 113 に応じて、通信路スケジューラ 252 に、確保した通信リソースを解放するように命令する場合における処理について説明する。

[0149] まず、ホストプロセッサ 101 は、タスク 106 から、第 6 指示 111 または第 8 指示 113 を受信する。次に、ホストプロセッサ 101 は、受信した第 6 指示 111 または第 8 指示 113 に応じて、通信路スケジューラ 252 に、確保した通信リソースを解放する命令を送信する。次に、通信路スケジューラ 252 は、ホストプロセッサ 101 から確保した通信リソースを解放する命令を受信する（ステップ S 211）。

[0150] 次に、通信路スケジューラ 252 における通信制御部 253 は、通信情報部 254 がタスク識別子を記憶するか否かを判定する（ステップ S 212）。通信制御部 253 は、通信情報部 254 がタスク識別子を記憶すると判定する場合（ステップ S 212 にて YES と判定）に、通信情報部 254 から特定のタスク識別子を読み取る（ステップ S 213）。次に、通信制御部 253 は、読み取ったタスク識別子のタスクに対して、図 26 のステップ S 2

02乃至ステップS205に示すように、通信を制御する（ステップS214）。

[0151] 次に、通信路スケジューラ252は、通信路利用数から1を引き、通信路利用数を算出した値に設定する（ステップS215）。これとともに、通信路スケジューラ252は、通信リソースを解放する命令に応じて、確保していた通信リソースを解放する（ステップS216）。通信路スケジューラ252は、ステップS216をステップS215よりも先に処理してもよい。

[0152] また、上述した例において通信路利用数を用いて実装した機能を、遊休した状態にある通信路数等、同様の値にて実装することもできる。

[0153] さらに、通信情報部254は、タスク識別子を記憶可能なキュー構造を有してもよい。すなわち、通信情報部254は、タスク識別子を受信する時刻の順に記憶し、受信した時刻の順に記憶しているタスク識別子を出力することが可能なデータ構造を有していてもよい。この場合に、通信制御部253は、通信リソースを確保する命令を受け取った時刻順に、ステップS212以降に示す処理を実施する。

[0154] 第9の実施形態は、第8の実施形態と同様の構成を含むので、第9の実施形態は、第8の実施形態と同様の効果を楽しむことができる。すなわち、第9の実施形態に係るスケジュールシステム251によれば、リソースが有する処理性能を、より効率良く発揮することができる。

[0155] さらに、通信路スケジューラ252は、通信路105を確保する命令に対して通信リソースを割り当てることのできないタスク106に対して、他のタスクに対する通信リソースを解放する処理に応じて、通信リソースを割り当てる。このため、本実施形態によれば、さらに効率的に通信リソースを割り当てることが可能になる。その結果、アクセラレータメモリ104と主メモリ103との間において、より効率的にアクセスすることができる。すなわち、第9の実施形態に係るスケジュールシステム251によれば、さらに、処理性能の劣化を低減することができる。

[0156] 尚、上述した例において、通信路スケジューラ252は、通信路利用数を

用いて通信路 105 における通信リソースを管理するが、通信路 105 において利用される通信帯域を計測する通信路計測機能により、通信リソースを管理してもよい。

[0157] この例の場合に、通信路スケジューラ 252 は、通信路計測機能が計測した通信帯域と、通信路 105 において利用可能な通信帯域とを比較する。通信路スケジューラ 252 は、計測した通信帯域が利用可能な通信帯域よりも小さな場合に、通信路 105 を確保する要求に応じて、通信リソースを確保する（図 26 におけるステップ S203）。一方、通信路スケジューラ 252 は、計測した通信帯域が利用可能な通信帯域よりも大きな場合に、通信路 105 を要求したタスク 106 のタスク識別子を通信情報部 254 に格納する（図 26 におけるステップ S205）。

[0158] <第 10 の実施形態>

次に、上述した第 9 の実施形態を基本とする第 10 の実施形態について説明する。

[0159] 以下の説明においては、本実施形態に係る特徴的な部分を中心に説明すると共に、上述した第 9 の実施形態と同様な構成については、同一の参照番号を付すことにより、重複する説明を省略する。

[0160] 図 29 乃至図 31 を参照しながら、本発明の第 10 の実施形態に係るスケジュールシステム 301 が有する構成と、スケジュールシステム 301 が行う処理とについて説明する。図 29 は、本発明の第 10 の実施形態に係るスケジュールシステム 301 の構成を示すブロック図である。図 30 は、第 10 の実施形態に係る優先順位設定部 303 における処理の流れを示すフローチャートである。図 31 は、第 10 の実施形態に係る通信制御部 305 における処理の流れを示すフローチャートである。

[0161] システム 306 は、サーバ 100 と、スケジュールシステム 301 とを有する。

[0162] スケジュールシステム 301 は、スケジューラ 115 と、通信路スケジューラ 302 とを有する。通信路スケジューラ 302 は、通信制御部 305 と

、通信情報部304と、優先順位設定部303とを有する。

[0163] 通信情報部304は、図32に示すように、タスク識別子と、該タスク識別子に関連付けされたタスク106を処理する順序を表す優先順位とを関連付けて記憶することができる。図32は、第10の実施形態に係る通信情報部304が記憶可能な情報を概念的に表す図である。たとえば、通信情報部304は、さらに、該タスク106から通信リソースを受信する時刻、該タスク106から受信する指示の種類（たとえば、第5指示110、または、第7指示112等を表す）に関連付けて記憶することもできる。さらに、通信情報部304は、通信リソースを介して送受信するデータのサイズ等に関連付けて記憶することもできる。

[0164] たとえば、図32の1行目（以降、「第1データ」と表す）は、タスク識別子「1」のタスクが、時刻「10」において、第5指示110により、2048キロバイト（以降「KB」と表す）のデータを送受信するために、通信リソースを要求することを表す。同様に、図32の2行目は（以降、「第2データ」と表す）、タスク識別子「3」のタスクが、時刻「20」において、第7指示112により、100KBのデータを送受信するために、通信リソースを要求することを表す。

[0165] 第1データ及び第2データは、それぞれ、優先順位「1」及び優先順位「2」に関連付けされている。第1データの優先順位が、第2データの優先順位よりも小さいため、通信制御部305は、第2データよりも第1データを先に処理する。

[0166] 優先順位設定部303は、通信情報部304が記憶するデータが更新されるか否かを判定する（ステップS261）。たとえば、通信制御部305が、第5指示110または第7指示112に応じて通信情報部304における値を更新する場合に、優先順位設定部303は、通信情報部304が記憶するデータが更新されたと判定する。

[0167] 通信制御部305は、通信情報部304が記憶するデータが更新されたと判定する場合（ステップS261にてYESと判定）に、タスク106にお

ける指示の種類等に応じて、タスク106に、上述した優先順位を算出する（ステップS262）。この場合に、通信制御部305は、所定の優先順位算出方法に従い、優先順位を算出する。また、通信制御部305は、通信情報部304が記憶するデータが更新されていないと判定する場合（ステップS261にてNOと判定）に、上述した処理を実施しない。

[0168] たとえば、所定の優先順位算出方法として、指示種類が「7」であるタスクよりも、指示種類が「5」であるタスクに対して、高い優先順位を割り当てる方法がある。この場合に、通信制御部305は、指示種類が「5」であるタスクを、指示種類が「7」であるよりも優先して処理する。この場合、指示種類「7」は、第7指示を表す。同様に、指示種類「5」は、第5指示を表す。

[0169] 通信制御部305は、第6指示111または第8指示113に応じて、確保していた通信リソースを解放する命令をホストプロセッサ101から受信する（ステップS211）。次に、通信制御部305は、通信情報部304がタスク識別子を記憶するか否かを読み取る（ステップS212）。通信制御部305は、通信情報部304がタスク識別子を記憶していないと判定する場合（ステップS212にてNOと判定）に、確保していた通信リソースを解放する（ステップS216）。

[0170] たとえば、上述した例のように、通信路利用数により通信路105における通信リソースが管理されている場合に、通信制御部305は、通信路利用数から1を引いた値を算出し、通信路利用数を算出した値により更新してもよい（ステップS215）。

[0171] 一方、通信制御部305は、通信情報部304がタスク識別子を記憶していると判定する場合（ステップS212にてYESと判定）に、通信情報部304から高い優先順位に関連付けされたタスク識別子を読み取る（ステップS313）。たとえば、通信制御部305は、通信情報部304において、最も高い優先順位を有するタスク識別子を読み取ってもよい。次に、通信制御部305は、読み取ったタスク識別子に関連付けされたタスクに、図2

6に示すような、通信リソースを確保する等の処理を実行する（ステップS 214）。その後、通信制御部305は、受信した命令に従い解放する対象である通信リソースを解放する（ステップS 216）。

[0172] 上述した処理と同様に、通信制御部305は、通信路利用数から1を引いた値を算出し、通信路利用数を算出した値により更新してもよい（ステップS 215）。

[0173] 所定の優先順位算出方法は、たとえば、図33乃至図36に示すような算出方法である。図33乃至図36は、第10の実施形態に係る所定の優先順位算出方法における処理の流れの一例を示すフローチャートである。

[0174] たとえば、図33に示す例においては、通信情報部304が記憶するタスク識別子に対して、該タスク識別子に関連付けされた指示種類「5」のタスクに、指示種類「7」のタスクよりも高い優先順位を算出する（ステップS 271）。この場合に、通信制御部305は、通信リソースを要求するタスクのうち、第7指示112により通信リソースを要求するタスクよりも優先して、第5指示110により通信リソースを要求するタスクに対して通信リソースを割り当てる。

[0175] スケジュールシステム301は、第5指示110に応じて通信リソースを確保した後に、メニーコアアクセラレータ102に第2部分107の処理を割り当てる。一方、スケジュールシステム301は、メニーコアアクセラレータ102が第2部分107の処理を終了した後に、第7指示112に応じて通信リソースを確保する。スケジュールシステム301は、第7指示112を命じるタスク106よりも優先して第5指示110を命じるタスク106を処理する。これにより、メニーコアアクセラレータ102は、第2部分107に係るデータを、通信リソースを介して早期に送受信することができる。その結果、メニーコアアクセラレータ102において、処理効率は、第9の実施形態に比べ、さらに高くなる。

[0176] たとえば、図34に示す所定の優先順位算出方法は、図33に示す算出方法（すなわち、ステップS 271）に加え、同一の指示種類に関連付けされ

ている場合に、通信リソースを要求する時刻が早い順に高い優先順位を算出する方法である。すなわち、該所定の優先順位算出方法は、指示種類「5」に関連付けされたタスク106において、時刻が早い順に高い優先順位を算出する（ステップS272）方法である。。さらに、該所定の優先順位算出方法は、指示種類「7」に関連付けされたタスク106において、時刻が早い順に高い優先順位を算出する（ステップS273）方法である。尚、ステップS273をステップS272よりも先に処理してもよい。

[0177] 図34に示す所定の優先順位算出方法において、通信リソースを要求する時刻が早い順に高い優先順位を割り当てる。これにより、該所定の優先順位算出方法においては、図33に示す該所定の優先順位算出方法が有する効果に加え、さらに、タスクを処理するのに要する平均的なターンアラウンドタイムを短縮することができる。

[0178] さらに、たとえば、図35に示す所定の優先順位算出方法は、図34に示す所定の優先順位算出方法に加え、同一の時刻に関連付けされている場合に、以降の処理を行う方法である。すなわち、所定の優先順位算出方法は、アクセラレータメモリ104と主メモリ103との間において送受信するデータのサイズが小さいタスク106に、高い優先順位を算出する方法である。

[0179] すなわち、該所定の優先順位算出方法は、指示種類「5」及び同一時刻に関連付けされたタスクにおいて、該データのサイズが小さいタスク106に高い優先順位を割り当てる（ステップS274）。さらに、該所定の優先順位算出方法は、指示種類「7」及び同一時刻に関連付けされたタスクにおいて、該データサイズが小さいタスクに高い優先順位を割り当てる（ステップS275）。ステップS271、ステップS273、ステップS275、ステップS272、及び、ステップS274の順に処理を行ってもよい。

[0180] 本実施形態によれば、タスク106が通信リソースの割り当てを待つ時間を短くすることができる。

[0181] スケジュールシステム301が第1のタスクに通信リソースを割り当てる場合に、通信情報部304における第2のタスクは、通信リソースが解放さ

れるのを待つ。アクセラレータメモリ104と主メモリ103との間において送受信するデータのサイズが大きいほど、該データの送受信に要する時間は長くなるため、タスクが通信リソースの割り当てを待つ時間は長くなる。本実施形態によれば、データのサイズが小さいタスクに高い優先順位を算出するため、上述した待ち時間は短い。

[0182] また、たとえば、図36における所定の優先順位算出方法は、以下に示す方法である。該方法によれば、たとえば、アクセラレータメモリ104における遊休した状態にある記憶領域がある場合（ステップS281にてYESと判定）に、優先順位を割り当てる（ステップS282）。この場合に、所定の優先順位算出方法は、第7指示112に関連付けされたタスクよりも、第5指示110に関連付けされたタスクに高い優先順位を割り当てる方法である。

[0183] また、該方法によれば、アクセラレータメモリ104における遊休した状態にある記憶領域がない場合（ステップS281にてNOと判定）に、優先順位を割り当てる（ステップS283）。この場合に、所定の優先順位算出方法は、第5指示110に関連付けされたタスクよりも、第7指示112に関連付けされたタスクに高い優先順位を割り当てる方法である。

[0184] アクセラレータメモリ104に遊休した状態にある記憶領域がない場合に、スケジュールシステム301は、第5指示110に応じて通信リソースを割り当てることができる。しかし、ホストプロセッサ101は、第2部分107における処理に必要なデータをアクセラレータメモリ104に送信することができない。この場合、スケジュールシステム301は、アクセラレータメモリ104に遊休した状態にある記憶領域を作成し、該遊休した状態にある記憶領域に必要なデータを送信する。これにより、メニーコアアクセラレータ102は、第2部分107における処理を開始する。

[0185] すなわち、通信路スケジューラ302は、アクセラレータメモリ104に遊休した状態にある記憶領域がない場合に、第7指示112に関連付けされたタスク106に高い優先順位を割り当てる。これにより、通信路スケジューラ

ーラ302は、先に、アクセラレータメモリ104に遊休した状態にある記憶領域を作成する。ホストプロセッサ101は、主メモリ103から該遊休した状態にある記憶領域に参照するデータを送信する。その後、メニーコアアクセラレータ102は、該データに基づいて第2部分107における処理を行う。

[0186] すなわち、本実施形態に係る通信路スケジューラ302は、アクセラレータメモリ104の利用状況に応じて通信リソースを割り当てる。したがって、通信路スケジューラ302は、アクセラレータメモリ104内に、タスクが処理するデータを記憶する十分な記憶領域が存在しないにもかかわらず、該データを送信する通信リソースを、該タスクに割り当ててしまう可能性を低減する。すなわち、本実施形態に係る通信路スケジューラ302によれば、タスク106が処理するデータをアクセラレータメモリ104が記憶できないために、メニーコアアクセラレータ102における処理が停止する可能性を低減することができる。

[0187] さらに、第10の実施形態は、第9の実施形態と同様の構成を含むので、第10の実施形態は、第9の実施形態と同様の効果を楽しむことができる。すなわち、第10の実施形態に係るスケジューリングシステム301によれば、リソースが有する処理性能を、より効率良く発揮することができる。

[0188] <第11の実施形態>

次に、上述した第4の実施形態を基本とする第11の実施形態について説明する。

[0189] 以下の説明においては、本実施形態に係る特徴的な部分を中心に説明すると共に、上述した第4の実施形態と同様な構成については、同一の参照番号を付すことにより、重複する説明を省略する。

[0190] 図37と図38とを参照しながら、本発明の第11の実施形態に係るスケジューリングシステム3004が有する構成と、スケジューリングシステム3004が行う処理とについて説明する。図37は、本発明の第11の実施形態に係るスケジューリングシステム3004の構成を示すブロック図である。図38は

、第11の実施形態に係るスケジュールシステム3004における処理の流れを示すシーケンス図である。

- [0191] システム3006は、サーバ100と、スケジュールシステム3004とを有する。
- [0192] スケジュールシステム3004は、スケジューラ3005を有する。
- [0193] まず、スケジューラ3005は、メニーコアアクセラレータ102が有するリソースを確保する第1指示3002と、通信路105が有する通信リソースを確保する第5指示3003とを含むタスク3001に基づいて、サーバ100を制御する。
- [0194] ホストプロセッサ101は、タスク3001における第5指示3003に応じて、スケジューラ3005に、第5指示3003に指示された量を通信可能な通信リソースを確保する要求を送信する（ステップS3201）。
- [0195] 次に、スケジューラ3005は、該要求を受信するのに応じて、通信路105において、遊休した状態にある通信リソースがあるか否かを判定する（ステップS3202）。スケジューラ3005は、通信路105から第5指示に指示された量を通信可能な通信リソースを割り当て可能であると判定する（ステップS3202にてYESと判定）場合に、該通信リソースを確保する（ステップS3203）。
- [0196] 次に、ホストプロセッサ101は、主メモリ103からタスク3001にて処理するデータを読み取り、読み取ったデータをメニーコアアクセラレータ102に送信する（ステップS3204）。次に、メニーコアアクセラレータ102は、該データを受信し、受信したデータをアクセラレータメモリ104に格納する（ステップS3205）。
- [0197] 次に、ホストプロセッサ101は、第1指示3002に応じて、スケジューラ3005に対し、メニーコアアクセラレータ102から、タスク3001を処理するリソースを確保する要求を送信する（ステップS3206）。
- [0198] スケジューラ3005は、該要求を受信し、メニーコアアクセラレータ102において、第1指示3002に応じたリソースを確保可能であるか否か

を判定する（ステップS3207）。スケジューラ3005は、メニーコアアクセラレータ102が、タスク3001を処理することが可能な遊休した状態にあるリソースを有すると判定する（ステップS3207にてYESと判定）場合に、特定のリソースを確保する（ステップS3208）。

[0199] 次に、特定のリソースは、アクセラレータメモリ104における受信したデータに基づいて、タスク3001に関する処理を行う（ステップS3209）。

[0200] 第11の実施形態は、第4の実施形態と同様の構成を含むので、第11の実施形態は、第4の実施形態と同様の効果を楽しむことができる。すなわち、第11の実施形態に係るスケジュールシステム3004によれば、リソースが有する処理性能を、より効率良く発揮することができる。

[0201] さらに、スケジュールシステム3004は、タスク3001に関する第1データを送信する通信路リソースを、通信路105から確保する。スケジューラ3005が通信リソースを確保する場合に、ホストプロセッサは、主メモリ103における第1データを、アクセラレータメモリ104に、遅延することなく格納することができる。その結果、スケジューラ3005が特定のリソースを確保したにもかかわらず、特定のリソースが、第1データの遅延により、タスク3001に関する処理を実施できない状況が生じない。

[0202] すなわち、本実施形態に係るスケジュールシステム3004によれば、上述した効果に加え、より一層、リソースが有する処理性能を、効率よく発揮することができる。

[0203] （ハードウェア構成例）

上述した本発明の各実施形態におけるスケジュールシステムを、1つの計算処理装置（情報処理装置、コンピュータ）を用いて実現するハードウェア資源の構成例について説明する。但し、係るスケジュールシステムは、物理的または機能的に少なくとも2つの計算処理装置を用いて実現してもよい。また、係るスケジュールシステムは、専用の装置として実現してもよい。

[0204] 図16は、第1の実施形態乃至第11の実施形態に係るスケジュールシス

テムを実現可能な計算処理装置のハードウェア構成を概略的に示す図である。計算処理装置31は、中央処理演算装置（Central Processing Unit、以降「CPU」と表す）32、メモリ33、ディスク34、不揮発性記録媒体35、入力装置36、および、出力装置37を有する。

[0205] 不揮発性記録媒体35は、コンピュータが読み取り可能な、たとえば、コンパクトディスク（Compact Disc）、デジタルバーサタイルディスク（Digital Versatile Disc）、ブルーレイディスク（Blu-ray Disc。登録商標）、ユニバーサルシリアルバスメモリ（USBメモリ）、ソリッドステートドライブ（Solid State Drive）などを指しており、電源を供給しなくても係るプログラムを保持し、持ち運びを可能にする。不揮発性記録媒体35は、上述した媒体に限定されない。また、不揮発性記録媒体35の代わりに、通信ネットワークを介して係るプログラムを持ち運びしてもよい。

[0206] すなわち、CPU32は、ディスク34が記憶するソフトウェア・プログラム（コンピュータ・プログラム：以下、単に「プログラム」と称する）を、実行する際にメモリ33にコピーし、演算処理を実行する。CPU32は、プログラム実行に必要なデータをメモリ33から読み取る。表示が必要な場合には、CPU32は、出力装置37に出力結果を表示する。外部からプログラムを入力する場合に、CPU32は、入力装置36からプログラムを読み取る。CPU32は、上述した図1、図3、図5、図7、図10、図12、図14、図22、図25、図29、あるいは、図37に示した各部が表す機能（処理）に対応するメモリ33にあるスケジュールプログラム（図2、図4、図6、図8、図9、図11、図13、図15、図23、図24、図26、図27、図30、図31、図33乃至図36、図38においてスケジュールシステムが行う処理）を解釈し実行する。CPU32は、上述した本発明の各実施形態において説明した処理を順次行う。

[0207] すなわち、このような場合に、本発明は、係るスケジュールプログラムに

よっても成し得ると捉えることができる。更に、係るスケジュールプログラムが記録されたコンピュータ読み取り可能な記録媒体によっても、本発明は成し得ると捉えることができる。

[0208] 尚、上述した各実施形態の一部又は全部は、以下の付記のようにも記載されうる。しかし、上述した各実施形態により例示的に説明した本発明は、以下には限られない。

[0209] (付記1)

リソースであるメニーコアアクセラレータと、前記メニーコアアクセラレータがアクセスするアクセラレータメモリと、前記リソースを制御するプロセッサと、前記プロセッサがアクセスするメモリと、前記メニーコアアクセラレータと前記プロセッサとの間においてデータを送受信可能な第1通信路とを有する計算処理装置にて処理するタスクに含まれるところの、前記タスクが処理する第1データを前記メモリと前記アクセラレータメモリとの間において送受信可能な第2通信路を前記第1通信路から確保する第5指示に応じて、前記第2通信路を第2通信リソースとして確保し、前記リソースを確保する第1指示に応じて、前記第2通信リソースを介して送受信された前記第1データに基づき前記タスクを処理する特定のリソースを決定するスケジュールを有する

スケジュールシステム。

[0210] (付記2)

前記タスクに含まれるところの、前記プロセッサにて処理する第1部分と、前記第5指示と、前記メモリから前記アクセラレータメモリに、前記第2通信リソースを介して、前記第1データを送信する第3部分と、前記第2通信リソースを解放する第6指示と、前記リソースのうち前記タスクを処理するリソースを確保する第1指示と、前記タスクを処理するリソースにて処理する第2部分と、前記第1通信路から、前記アクセラレータメモリから前記メモリに送信する第2データを送受信可能な第3通信路を確保する第7指示と、前記アクセラレータメモリから前記メモリに、前記第3通信路を介して

、前記第2データを送信する第4部分と、前記第3通信路を解放する第8指示と、前記タスクを処理するリソースを解放する第2指示とに基づき、

前記スケジューラは、前記第5指示に応じて前記第2通信リソースを確保し、前記第6指示に応じて、前記第2通信リソースを解放し、前記第7指示に応じて、前記第3通信路を第3通信リソースとして確保し、前記第8指示に応じて、前記第3通信リソースを解放する通信路スケジューラを有するとともに、

前記プロセッサが行う前記第1部分の実行と、前記プロセッサが行う前記第3部分の実行との間において、前記第1指示に応じて、前記タスクを処理するリソースを特定のリソースとして確保するとともに、前記プロセッサが行う前記第4部分の実行の後に、前記第2指示に応じて、前記特定のリソースを解放し、

前記プロセッサは、前記メモリから、前記第2通信リソースを介して、前記アクセラレータメモリに前記第1データを送信するとともに、前記アクセラレータメモリから、前記第3通信リソースを介して、前記メモリに前記第2データを送信し、

前記特定のリソースは、前記第2部分に応じて、前記第1データにアクセスしつつ前記タスクを処理することにより、前記第2データを作成する付記1に記載のスケジュールシステム。

[0211] (付記3)

前記通信路スケジューラは、

前記第5指示または前記第7指示に応じて、前記第1通信路のうち遊休した状態にある通信路から第4通信リソースを確保し、前記第1通信路のうち前記遊休した状態にある通信路を有さない場合に、前記第4通信リソースを確保しない

付記2に記載のスケジュールシステム。

[0212] (付記4)

前記タスクは、タスクを識別するタスク識別子と関連付けされており、

前記通信路スケジューラは、

前記タスク識別子を記憶可能な通信情報手段と、

前記第5指示または前記第7指示を実行する前記タスクに対して、前記第4通信リソースを確保できない場合に、前記タスクに関連付けされた前記タスク識別子を前記通信情報手段に保存し、前記第4通信リソースを確保可能な場合に、前記遊休した状態にある前記第1通信路から前記第4通信リソースを確保する通信制御処理を行うとともに、

前記第6指示または前記第8指示に応じて、前記第4通信リソースを解放し、その後、前記通信情報手段から前記タスク識別子を読み取り、読み取ったタスク識別子に関連付けされた前記タスクに対して、前記通信制御処理を行う通信制御手段と

を有する

付記3に記載のスケジュールシステム。

[0213] (付記5)

前記通信情報手段におけるタスク識別子に関連付けされたタスクを処理する優先順位を、前記タスクが実行する指示の種類に応じて、所定の優先順位算出方法に従い、算出する優先順位設定手段を有し、

前記通信制御手段は、前記優先順位に基づいて、前記通信情報手段から前記タスク識別子を読み取る

付記4に記載のスケジュールシステム。

[0214] (付記6)

前記所定の優先順位算出方法は、前記指示の種類が前記第5指示であるタスクに対し、前記指示の種類が前記第7指示であるタスクよりも高い前記優先順位を算出する方法である

付記5に記載のスケジュールシステム。

[0215] (付記7)

前記所定の優先順位算出方法は、前記指示の種類が前記第5指示であるタスクにおいて、先に前記第5指示を実行するタスクに高い前記優先順位を算

出す方法である

付記 5 に記載のスケジュールシステム。

[0216] (付記 8)

前記所定の優先順位算出方法は、前記指示の種類が前記第 7 指示であるタスクにおいて、先に前記第 7 指示を実行するタスクに高い前記優先順位を算出する方法である

付記 7 に記載のスケジュールシステム。

[0217] (付記 9)

前記所定の優先順位算出方法は、前記指示の種類が前記第 5 指示または前記第 7 指示であるタスクにおいて、前記通信路を介して送信するデータ量が少ないタスクに高い前記優先順位を算出する方法である

付記 5 に記載のスケジュールシステム。

[0218] (付記 10)

前記所定の優先順位算出方法は、前記アクセラレータメモリにおいて前記データを記憶可能な遊休した状態にある記憶領域が存在すると判定する場合に、前記指示の種類が前記第 5 指示であるタスクに、前記指示の種類が前記第 7 指示であるタスクよりも高い優先順位を算出し、前記記憶領域が存在しないと判定する場合に、前記指示の種類が前記第 7 指示であるタスクに、前記指示の種類が前記第 5 指示であるタスクよりも高い前記優先順位を算出する方法である

付記 5 に記載のスケジュールシステム。

[0219] (付記 11)

付記 1 乃至付記 10 のいずれかに記載のスケジュールシステムを含むオペレーティングシステム。

[0220] (付記 12)

リソースであるメニーコアアクセラレータと、前記メニーコアアクセラレータがアクセスするアクセラレータメモリと、前記リソースを制御するプロセッサと、前記プロセッサがアクセスするメモリと、前記メニーコアアクセ

ラレータと前記プロセッサとの間においてデータを送受信可能な第1通信路とを有する計算処理装置にて処理するタスクに含まれるところの、前記タスクが処理する第1データを前記メモリと前記アクセラレータメモリとの間において送受信可能な第2通信路を前記第1通信路から確保する第5指示に応じて、前記第2通信路を第2通信リソースとして確保し、前記リソースを確保する第1指示に応じて、前記第2通信リソースを介して送受信された前記第1データに基づき前記タスクを処理する特定のリソースを決定するスケジュール方法。

[0221] (付記13)

リソースであるメニーコアアクセラレータと、前記メニーコアアクセラレータがアクセスするアクセラレータメモリと、前記リソースを制御するプロセッサと、前記プロセッサがアクセスするメモリと、前記メニーコアアクセラレータと前記プロセッサとの間においてデータを送受信可能な第1通信路とを有する計算処理装置にて処理するタスクに含まれるところの、前記タスクが処理する第1データを前記メモリと前記アクセラレータメモリとの間において送受信可能な第2通信路を前記第1通信路から確保する第5指示に応じて、前記第2通信路を第2通信リソースとして確保し、前記リソースを確保する第1指示に応じて、前記第2通信リソースを介して送受信された前記第1データに基づき前記タスクを処理する特定のリソースを決定するスケジュール機能を

コンピュータに実現させるスケジュールプログラムを格納する記録媒体。

[0222] 以上、上述した実施形態を模範的な例として本発明を説明した。しかしながら、本発明は、上述した実施形態には限定されない。即ち、本発明は、本発明の範囲内において、当業者が理解し得る様々な態様を適用することができる。

[0223] この出願は、2013年5月24日に提出された日本出願特願2013-109843を基礎とする優先権を主張し、その開示の全てをここに取り込む。

符号の説明

- [0224]
- | | |
|----|--------------|
| 1 | スケジュールシステム |
| 2 | スケジューラ |
| 3 | サーバ |
| 4 | ホストプロセッサ |
| 5 | メニーコアアクセラレータ |
| 6 | タスク |
| 7 | スケジュールシステム |
| 8 | スケジューラ |
| 9 | 管理部 |
| 10 | スケジュールシステム |
| 11 | スケジューラ |
| 12 | タスク |
| 13 | スケジュールシステム |
| 14 | スケジューラ |
| 15 | タスク |
| 16 | サーバ |
| 17 | メニーコアアクセラレータ |
| 18 | ホストプロセッサ |
| 19 | 主メモリ |
| 20 | アクセラレータメモリ |
| 21 | スケジュールシステム |
| 22 | スケジューラ |
| 23 | タスク |
| 24 | スケジュールシステム |
| 25 | スケジューラ |
| 26 | 第2タスクスケジューラ |
| 27 | スケジュールシステム |

- 28 スケジューラ
- 29 管理部
- 30 第2タスクスケジューラ
- 31 計算処理装置
- 32 CPU
- 33 メモリ
- 34 ディスク
- 35 不揮発性記録媒体
- 36 入力装置
- 37 出力装置
- 38 システム
- 39 システム
- 40 サーバ
- 41 プロセッサ
- 42 プロセッサ
- 43 プロセッサ
- 44 プロセッサ
- 45 タスクスケジューラ
- 46 サーバリソース管理部
- 47 サーバ
- 48 ホストプロセッサ
- 49 メニーコアアクセラレータ
- 50 主メモリ
- 51 アクセラレータメモリ
- 52 タスクスケジューラ
- 53 サーバリソース管理部
- 54 システム
- 55 システム

- 5 6 システム
- 5 7 システム
- 5 8 システム
- 5 9 システム
- 6 0 システム
- 1 0 0 サーバ
- 1 0 1 ホストプロセッサ
- 1 0 2 メニーコアアクセラレータ
- 1 0 3 主メモリ
- 1 0 4 アクセラレータメモリ
- 1 0 5 通信路
- 1 0 6 タスク
- 1 0 7 第2部分
- 1 0 8 第3部分
- 1 0 9 第4部分
- 1 1 0 第5指示
- 1 1 1 第6指示
- 1 1 2 第7指示
- 1 1 3 第8指示
- 1 1 7 システム
- 2 0 1 第1指示
- 2 0 2 第2指示
- 1 1 4 スケジュールシステム
- 1 1 5 スケジューラ
- 1 1 6 通信路スケジューラ
- 1 1 7 システム
- 2 5 1 スケジュールシステム
- 2 5 2 通信路スケジューラ

- 2 5 3 通信制御部
- 2 5 4 通信情報部
- 2 5 5 システム
- 3 0 1 スケジュールシステム
- 3 0 2 通信路スケジューラ
- 3 0 3 優先順位設定部
- 3 0 4 通信情報部
- 3 0 5 通信制御部
- 3 0 6 システム
- 3 0 0 1 タスク
- 3 0 0 2 第1指示
- 3 0 0 3 第5指示
- 3 0 0 4 スケジュールシステム
- 3 0 0 5 スケジューラ
- 3 0 0 6 システム

請求の範囲

[請求項1]

リソースであるメニーコアアクセラレータと、前記メニーコアアクセラレータがアクセスするアクセラレータメモリと、前記リソースを制御するプロセッサと、前記プロセッサがアクセスするメモリと、前記メニーコアアクセラレータと前記プロセッサとの間においてデータを送受信可能な第1通信路とを有する計算処理装置にて処理するタスクに含まれるところの、前記タスクが処理する第1データを前記メモリと前記アクセラレータメモリとの間において送受信可能な第2通信路を前記第1通信路から確保する第5指示に応じて、前記第2通信路を第2通信リソースとして確保し、前記リソースを確保する第1指示に応じて、前記第2通信リソースを介して送受信された前記第1データに基づき前記タスクを処理する特定のリソースを決定するスケジューラを有する

スケジュールシステム。

[請求項2]

前記タスクに含まれるところの、前記プロセッサにて処理する第1部分と、前記第5指示と、前記メモリから前記アクセラレータメモリに、前記第2通信リソースを介して、前記第1データを送信する第3部分と、前記第2通信リソースを解放する第6指示と、前記リソースのうち前記タスクを処理するリソースを確保する第1指示と、前記タスクを処理するリソースにて処理する第2部分と、前記第1通信路から、前記アクセラレータメモリから前記メモリに送信する第2データを送受信可能な第3通信路を確保する第7指示と、前記アクセラレータメモリから前記メモリに、前記第3通信路を介して、前記第2データを送信する第4部分と、前記第3通信路を解放する第8指示と、前記タスクを処理するリソースを解放する第2指示とに基づき、

前記スケジューラは、前記第5指示に応じて前記第2通信リソースを確保し、前記第6指示に応じて、前記第2通信リソースを解放し、前記第7指示に応じて、前記第3通信路を第3通信リソースとして確

保し、前記第8指示に応じて、前記第3通信リソースを解放する通信路スケジューラを有するとともに、

前記プロセッサが行う前記第1部分の実行と、前記プロセッサが行う前記第3部分の実行との間において、前記第1指示に応じて、前記タスクを処理するリソースを特定のリソースとして確保するとともに、前記プロセッサが行う前記第4部分の実行の後に、前記第2指示に応じて、前記特定のリソースを解放し、

前記プロセッサは、前記メモリから、前記第2通信リソースを介して、前記アクセラレータメモリに前記第1データを送信するとともに、前記アクセラレータメモリから、前記第3通信リソースを介して、前記メモリに前記第2データを送信し、

前記特定のリソースは、前記第2部分に応じて、前記第1データにアクセスしつつ前記タスクを処理することにより、前記第2データを作成する

請求項1に記載のスケジュールシステム。

[請求項3]

前記通信路スケジューラは、

前記第5指示または前記第7指示に応じて、前記第1通信路のうち遊休した状態にある通信路から第4通信リソースを確保し、前記第1通信路のうち前記遊休した状態にある通信路を有さない場合に、前記第4通信リソースを確保しない

請求項2に記載のスケジュールシステム。

[請求項4]

前記タスクは、タスクを識別するタスク識別子と関連付けされており、

前記通信路スケジューラは、

前記タスク識別子を記憶可能な通信情報手段と、

前記第5指示または前記第7指示を実行する前記タスクに対して、前記第4通信リソースを確保できない場合に、前記タスクに関連付けされた前記タスク識別子を前記通信情報手段に保存し、前記第4通

信リソースを確保可能な場合に、前記遊休した状態にある前記第1通信路から前記第4記通信リソースを確保する通信制御処理を行うとともに、

前記第6指示または前記第8指示に応じて、前記第4通信リソースを解放し、その後、前記通信情報手段から前記タスク識別子を読み取り、読み取ったタスク識別子に関連付けされた前記タスクに対して、前記通信制御処理を行う通信制御手段と

を有する

請求項3に記載のスケジュールシステム。

[請求項5] 前記通信情報手段におけるタスク識別子に関連付けされたタスクを処理する優先順位を、前記タスクが実行する指示の種類に応じて、所定の優先順位算出方法に従い、算出する優先順位設定手段を有し、

前記通信制御手段は、前記優先順位に基づいて、前記通信情報手段から前記タスク識別子を読み取る

請求項4に記載のスケジュールシステム。

[請求項6] 前記所定の優先順位算出方法は、前記指示の種類が前記第5指示であるタスクに対し、前記指示の種類が前記第7指示であるタスクよりも高い前記優先順位を算出する方法である

請求項5に記載のスケジュールシステム。

[請求項7] 前記所定の優先順位算出方法は、前記指示の種類が前記第5指示であるタスクにおいて、先に前記第5指示を実行するタスクに高い前記優先順位を算出する方法である

請求項5に記載のスケジュールシステム。

[請求項8] 前記所定の優先順位算出方法は、前記指示の種類が前記第7指示であるタスクにおいて、先に前記第7指示を実行するタスクに高い前記優先順位を算出する方法である

請求項7に記載のスケジュールシステム。

[請求項9] リソースであるメニーコアアクセラレータと、前記メニーコアアク

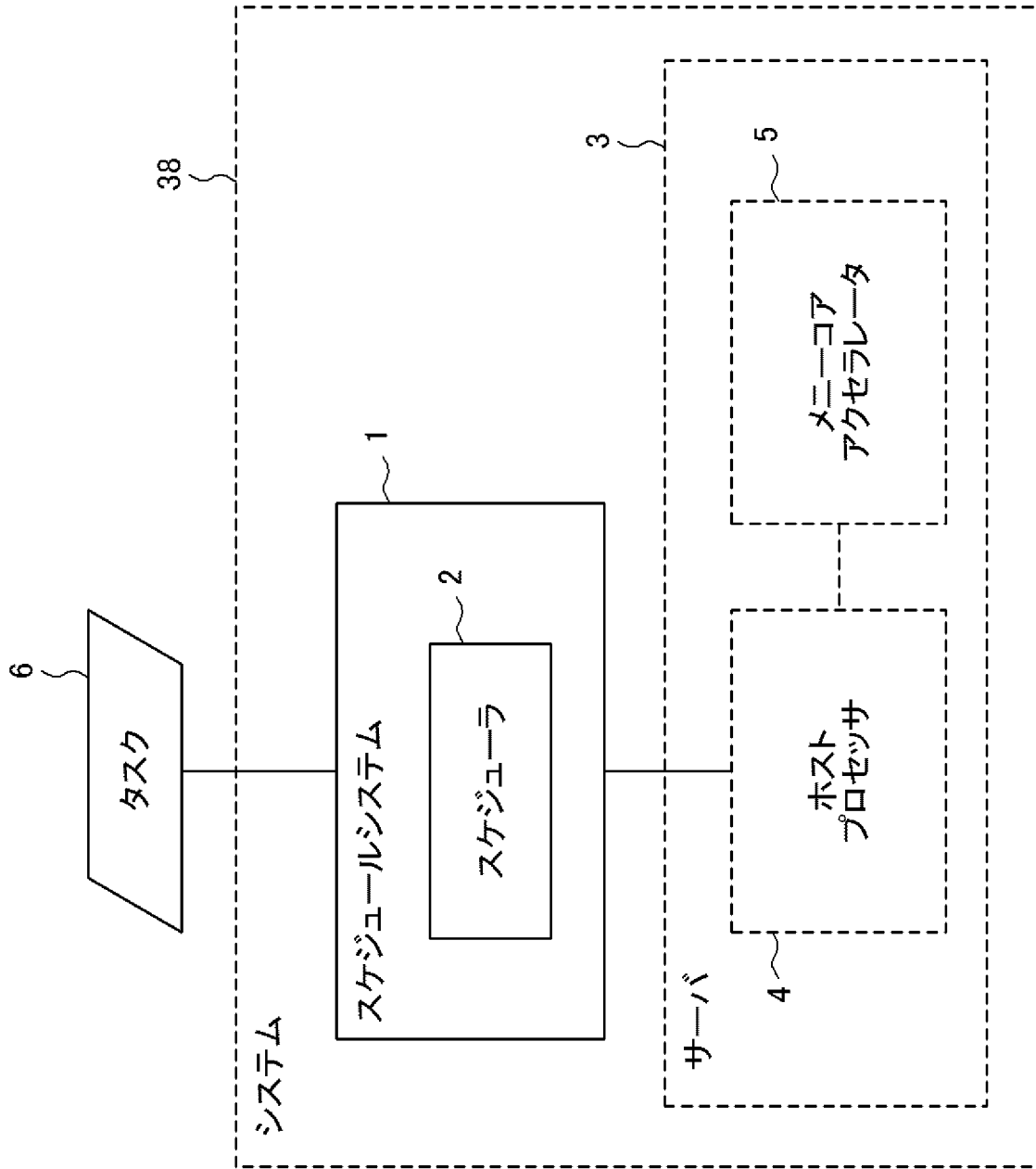
セラレータがアクセスするアクセラレータメモリと、前記リソースを制御するプロセッサと、前記プロセッサがアクセスするメモリと、前記メニーコアアクセラレータと前記プロセッサとの間においてデータを送受信可能な第1通信路とを有する計算処理装置にて処理するタスクに含まれるところの、前記タスクが処理する第1データを前記メモリと前記アクセラレータメモリとの間において送受信可能な第2通信路を前記第1通信路から確保する第5指示に応じて、前記第2通信路を第2通信リソースとして確保し、前記リソースを確保する第1指示に応じて、前記第2通信リソースを介して送受信された前記第1データに基づき前記タスクを処理する特定のリソースを決定するスケジューリング方法。

[請求項10]

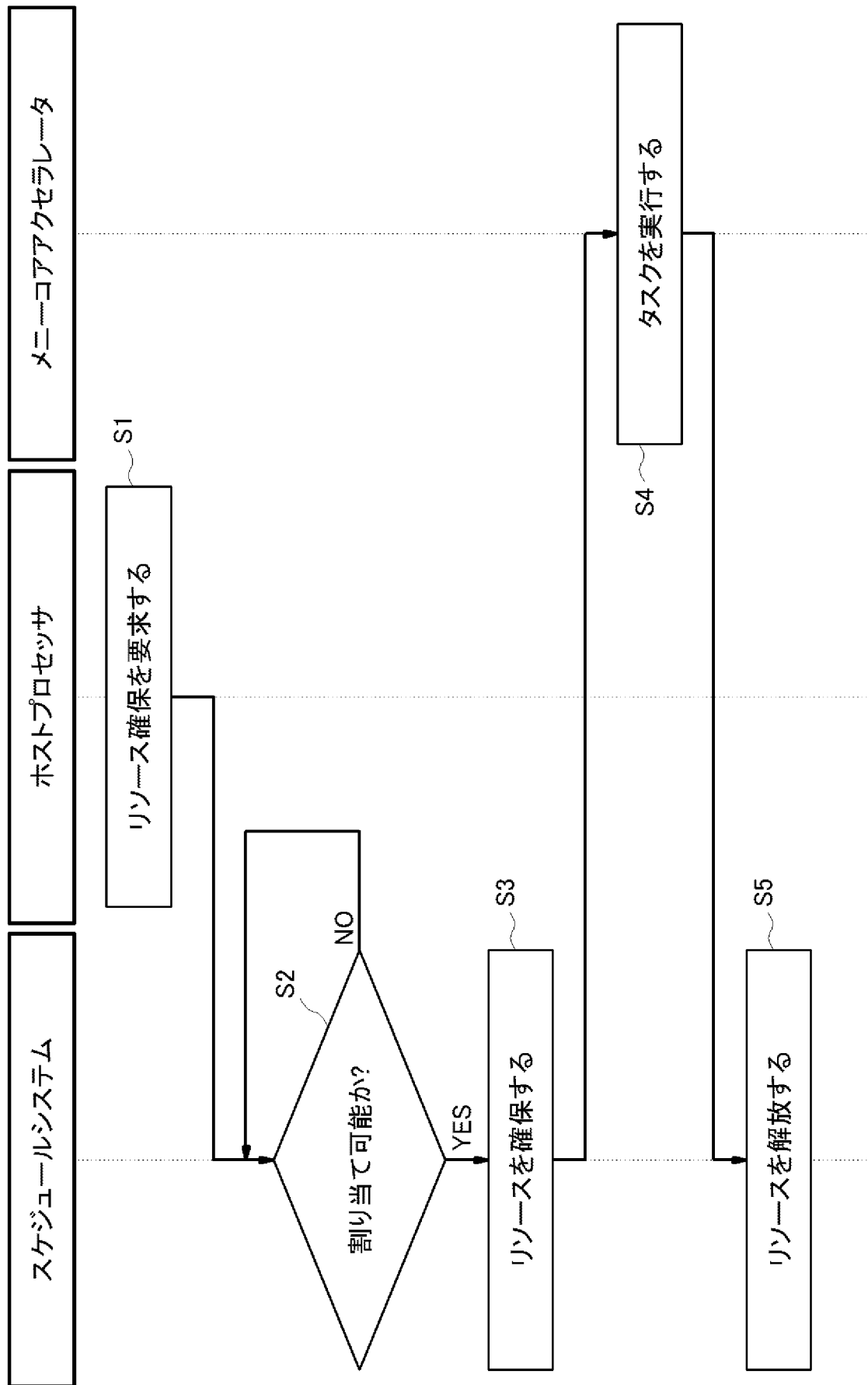
リソースであるメニーコアアクセラレータと、前記メニーコアアクセラレータがアクセスするアクセラレータメモリと、前記リソースを制御するプロセッサと、前記プロセッサがアクセスするメモリと、前記メニーコアアクセラレータと前記プロセッサとの間においてデータを送受信可能な第1通信路とを有する計算処理装置にて処理するタスクに含まれるところの、前記タスクが処理する第1データを前記メモリと前記アクセラレータメモリとの間において送受信可能な第2通信路を前記第1通信路から確保する第5指示に応じて、前記第2通信路を第2通信リソースとして確保し、前記リソースを確保する第1指示に応じて、前記第2通信リソースを介して送受信された前記第1データに基づき前記タスクを処理する特定のリソースを決定するスケジューリング機能を

コンピュータに実現させるスケジュールプログラムを格納する記録媒体。

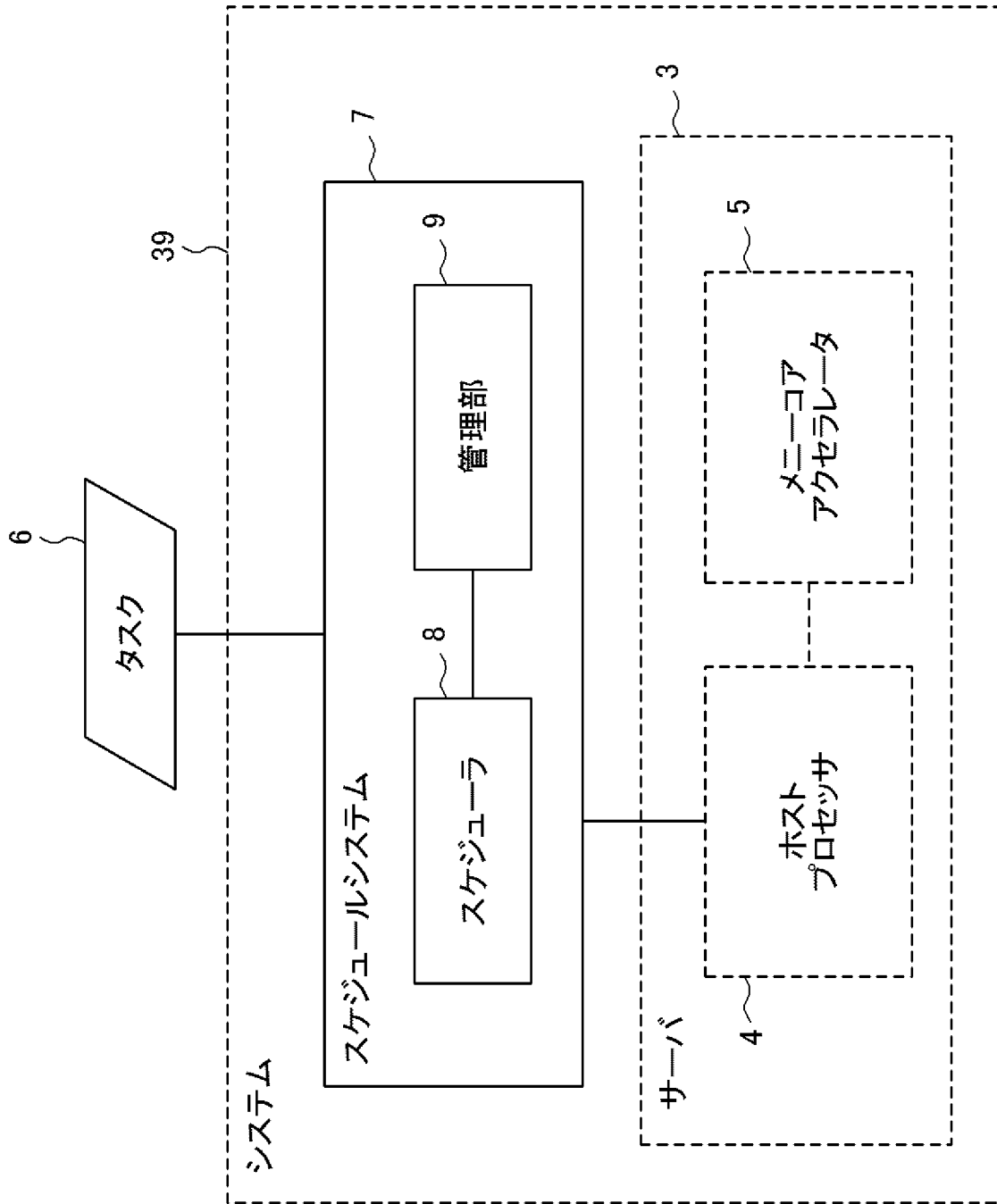
[図1]



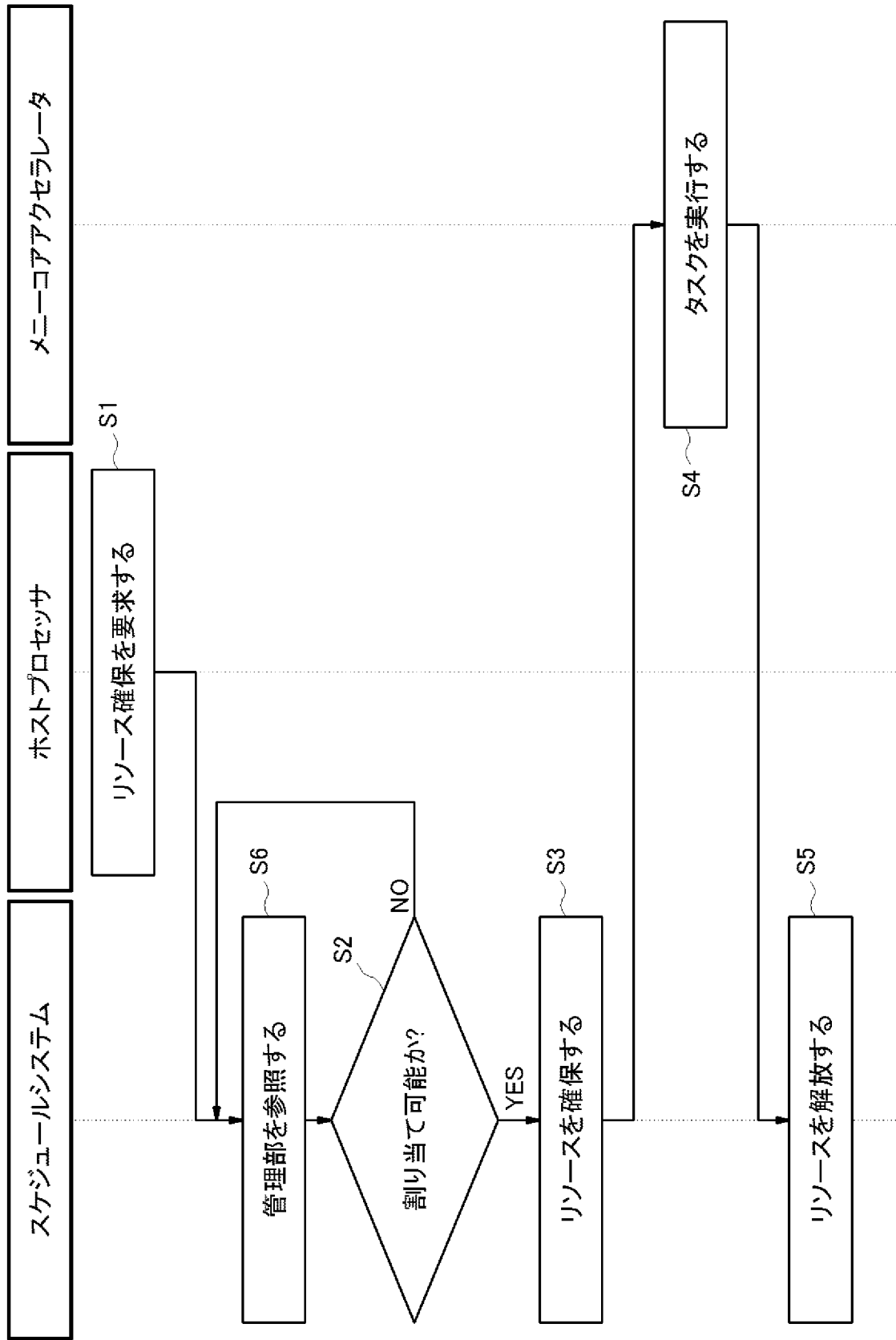
[図2]



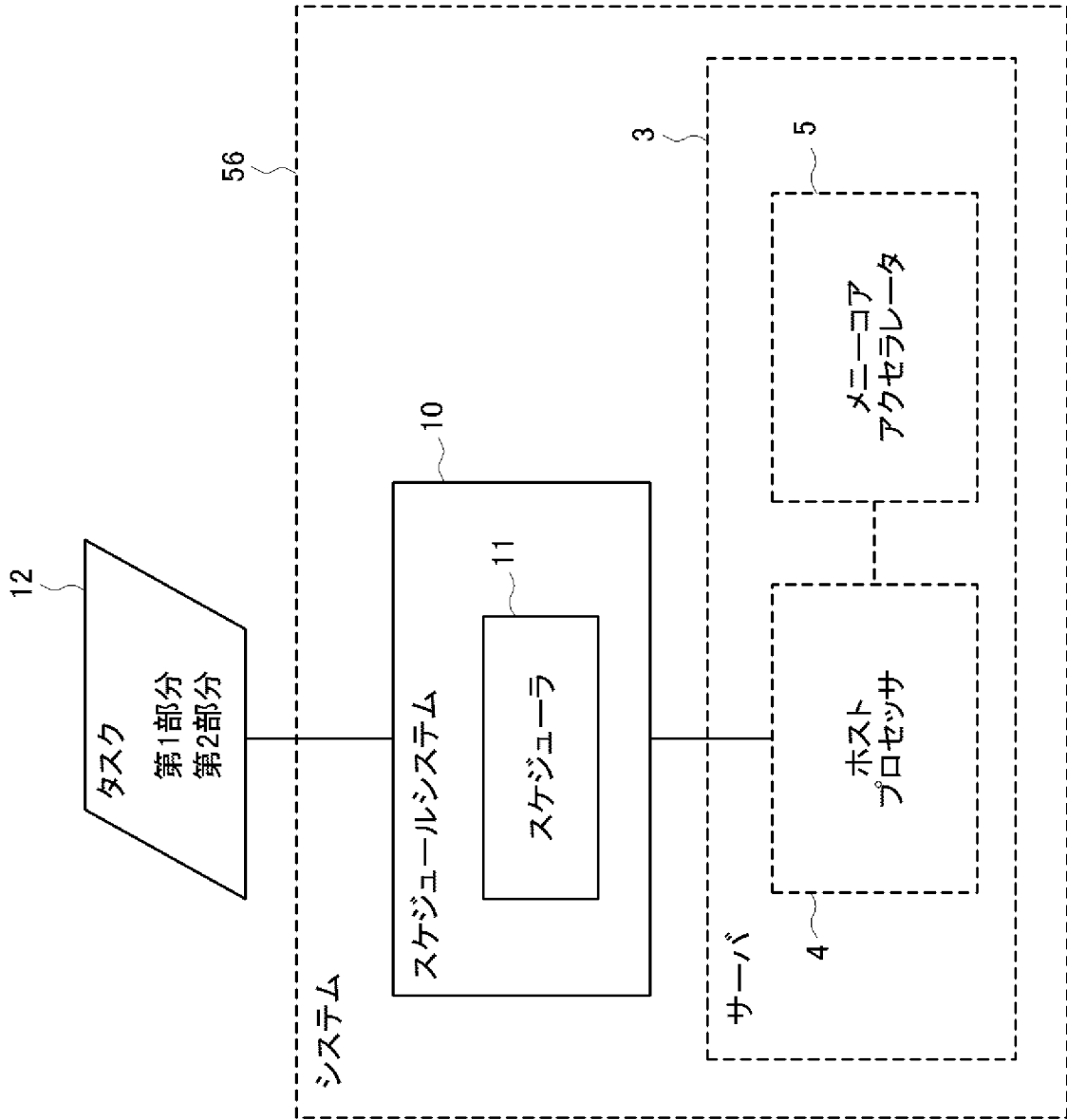
[図3]



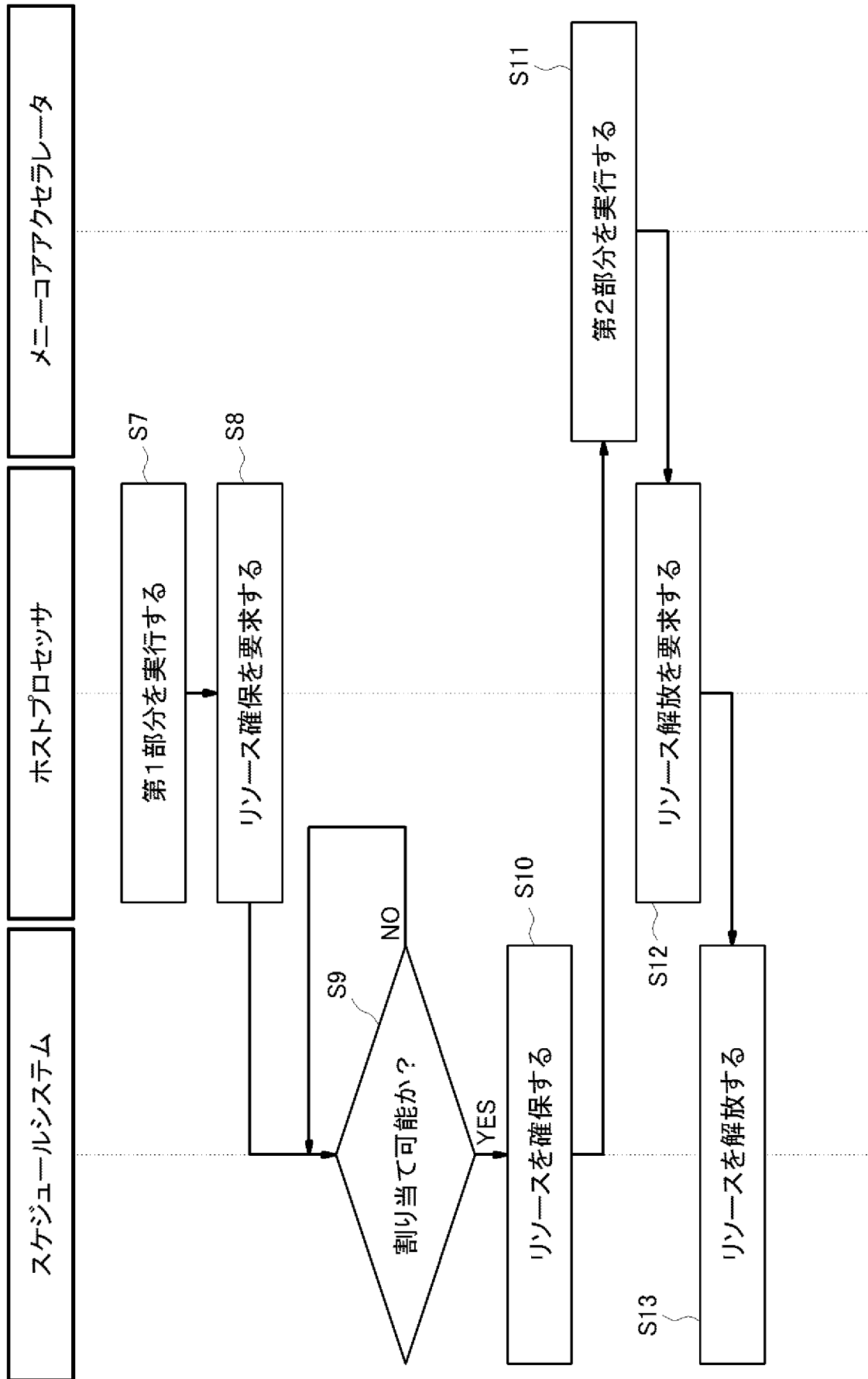
[図4]



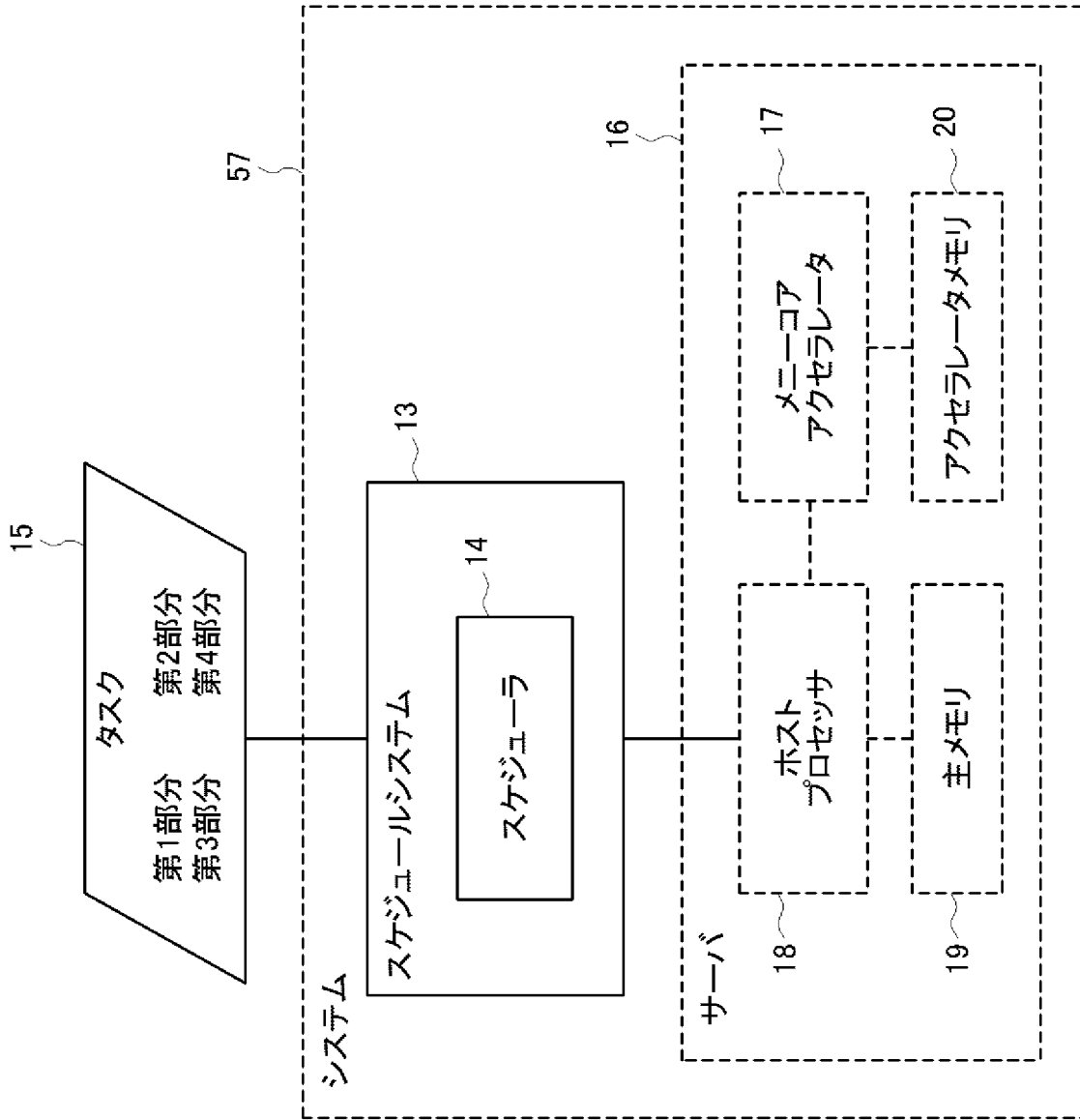
[図5]



[図6]



[図7]



[図8]

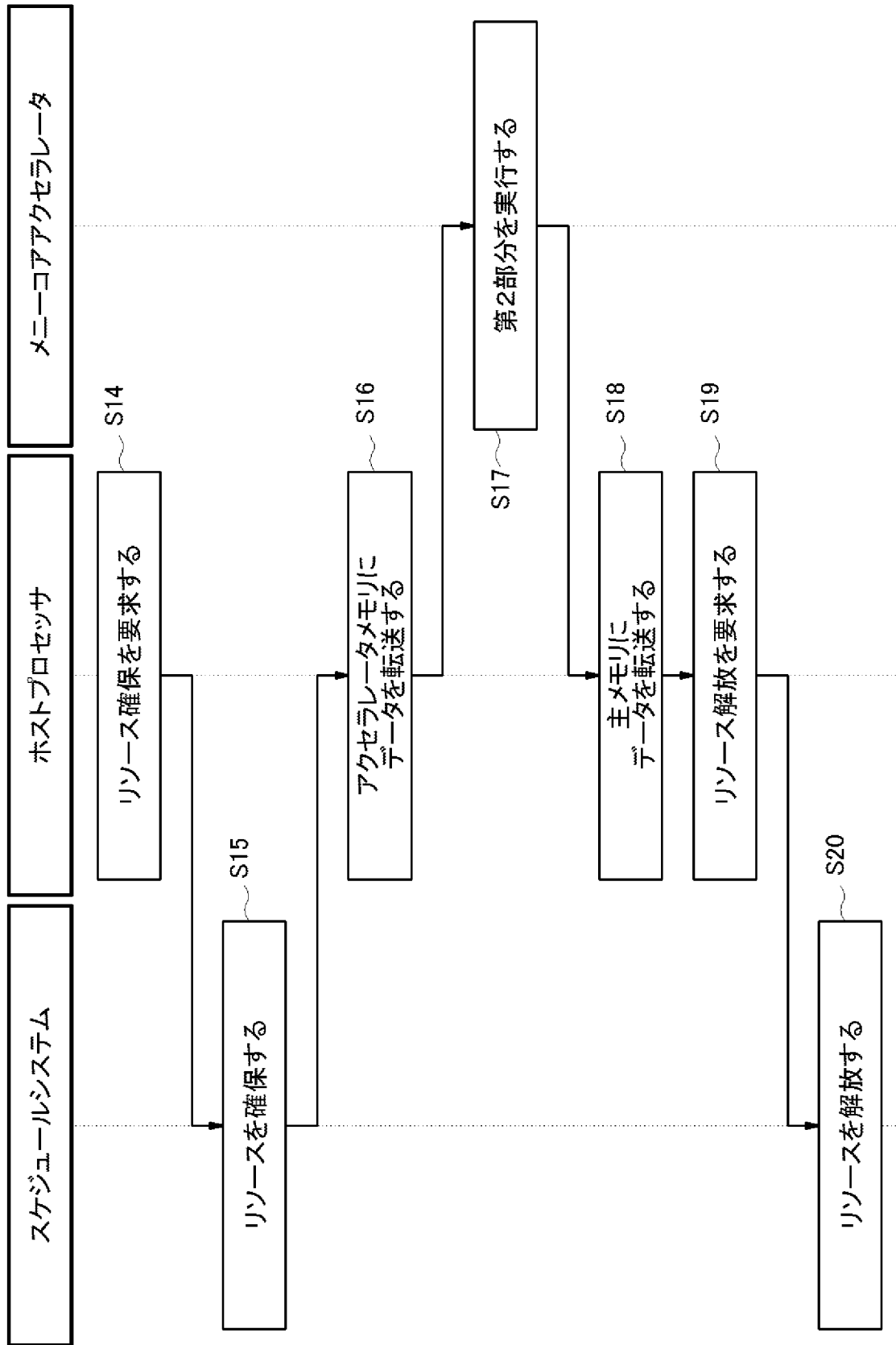
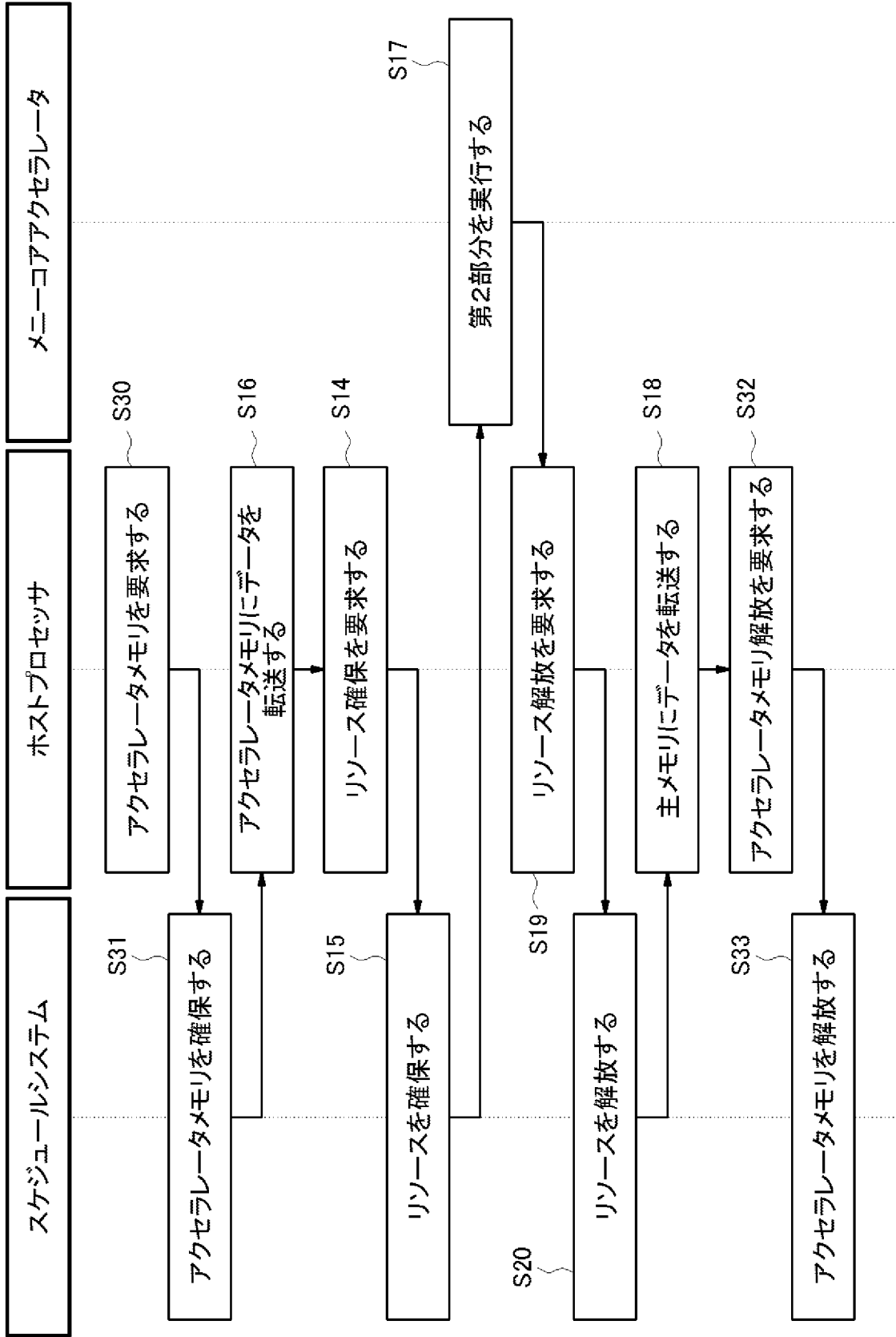
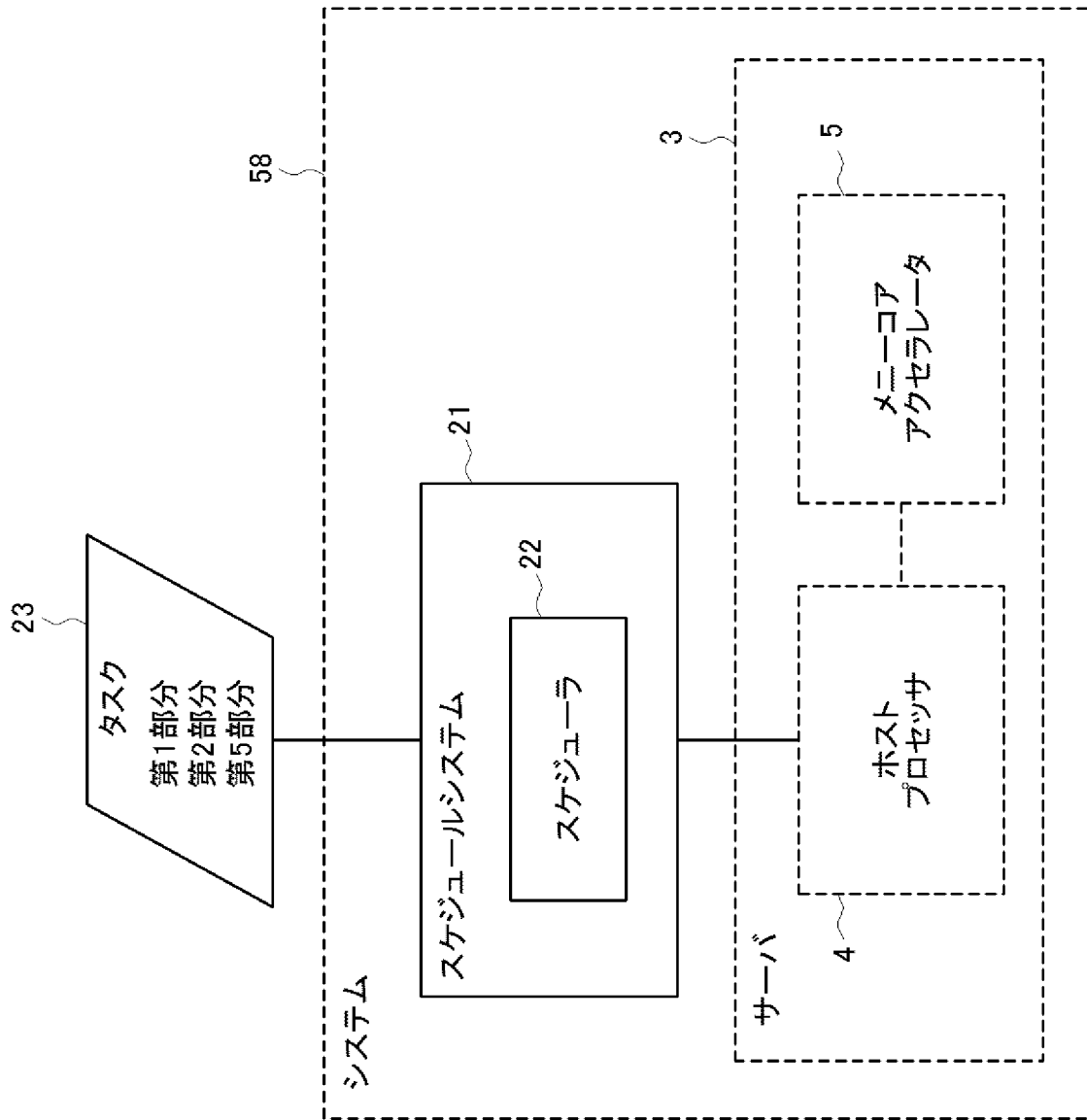


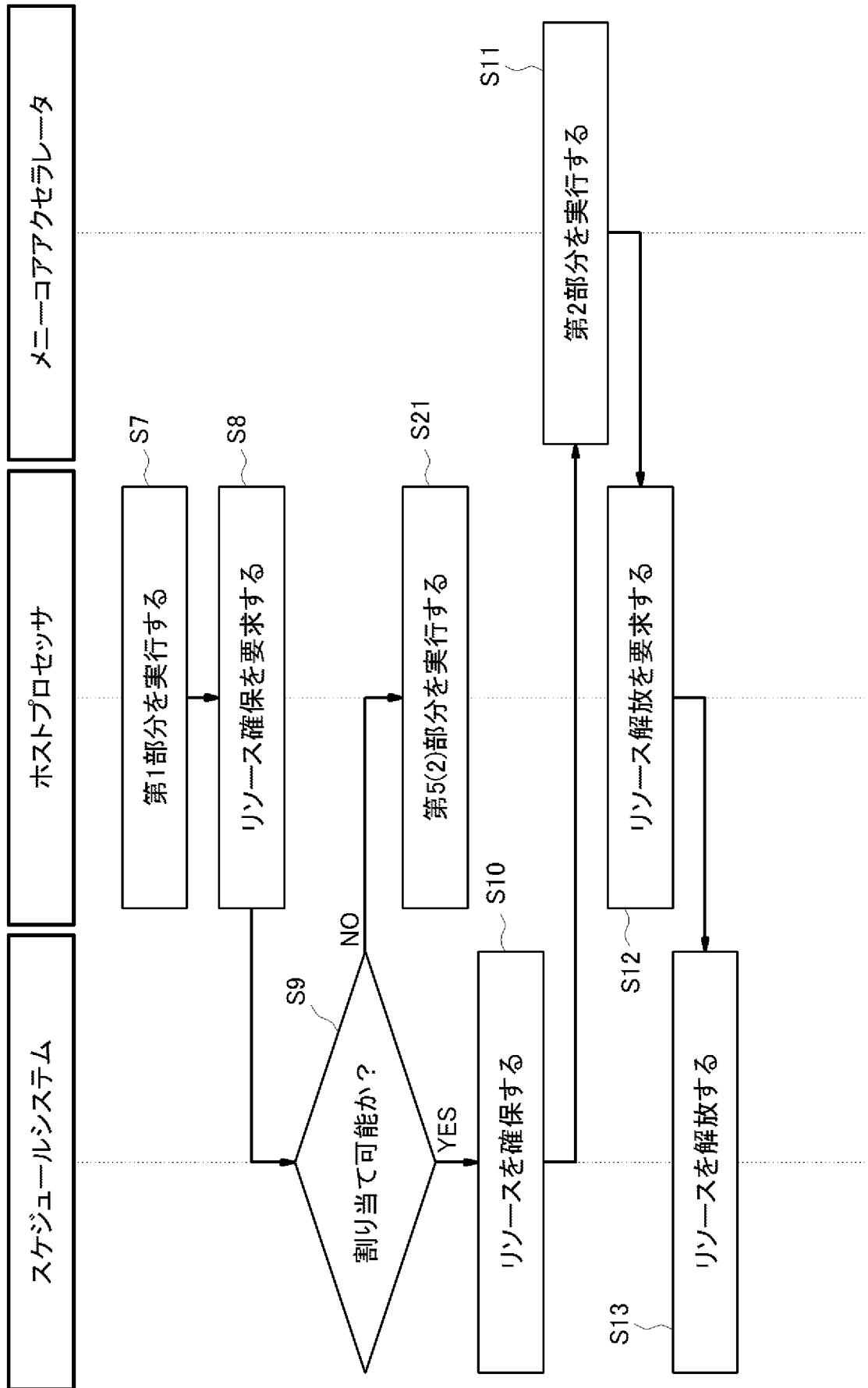
図9



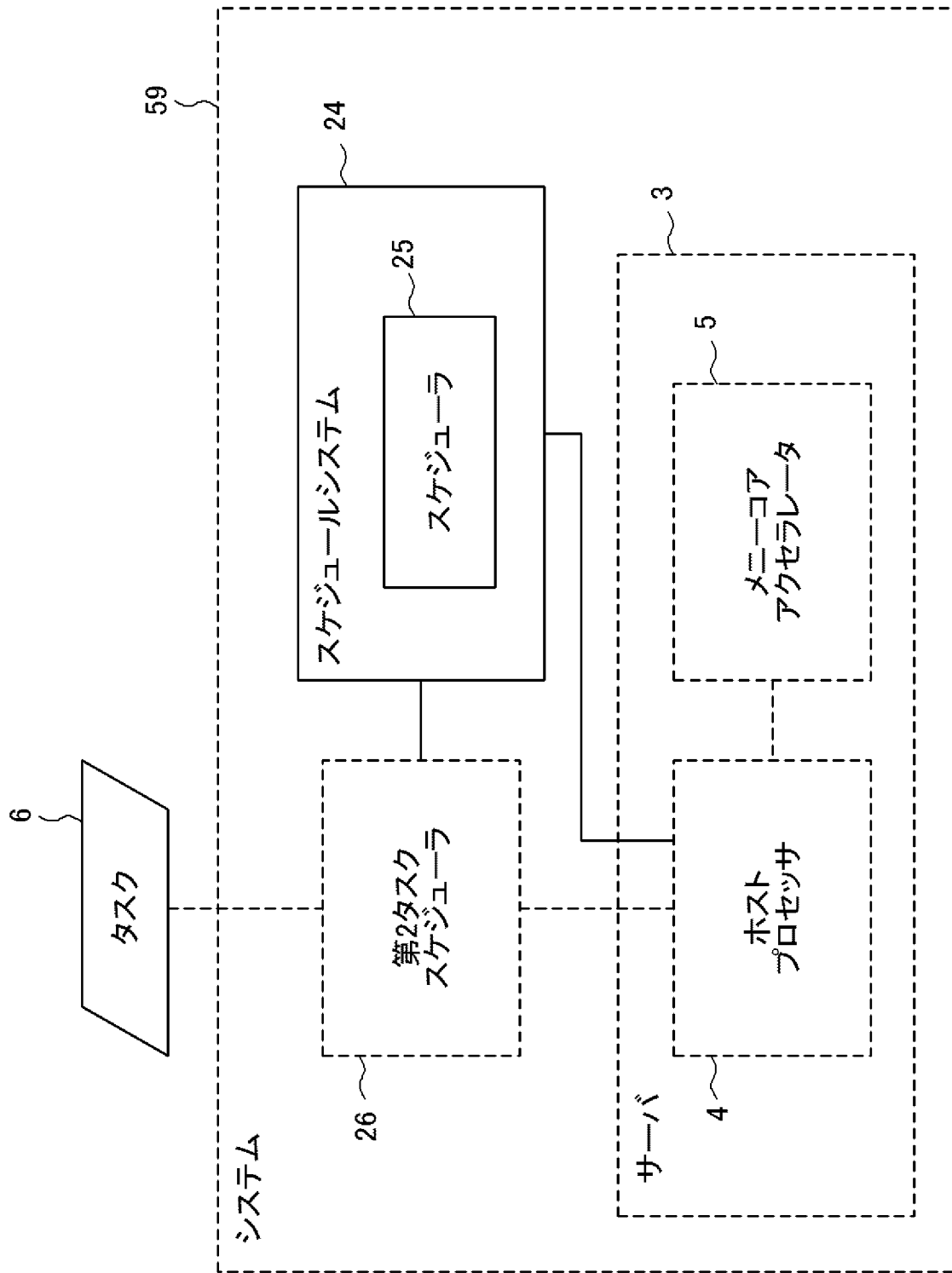
[図10]



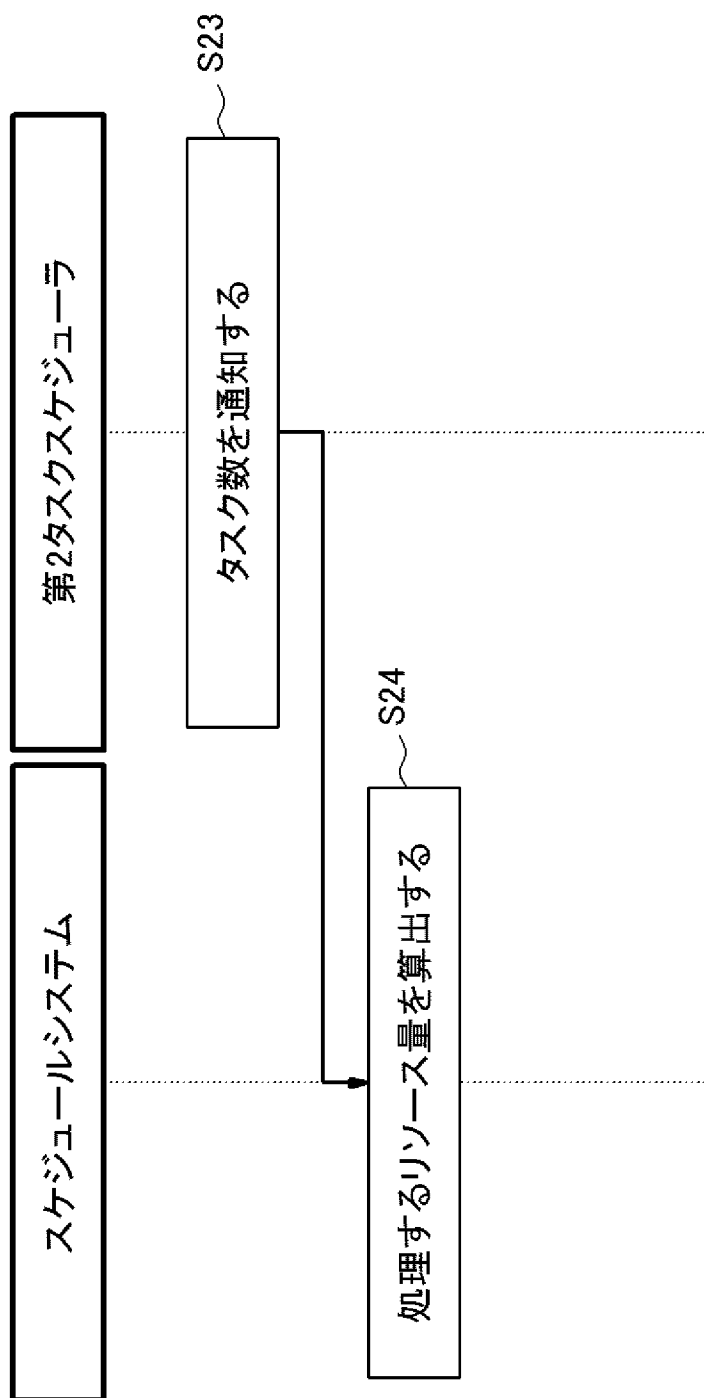
[図11]



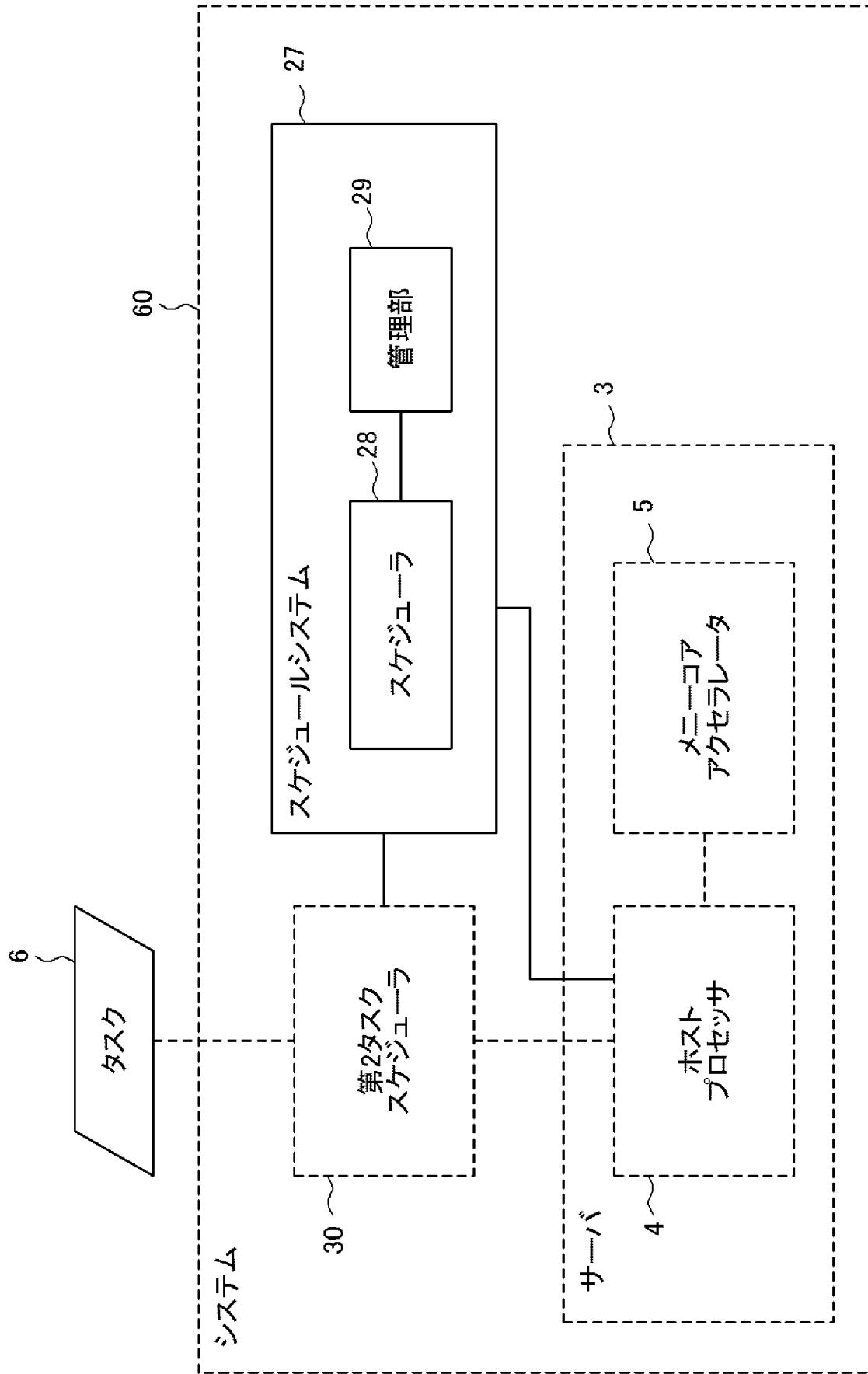
[図12]



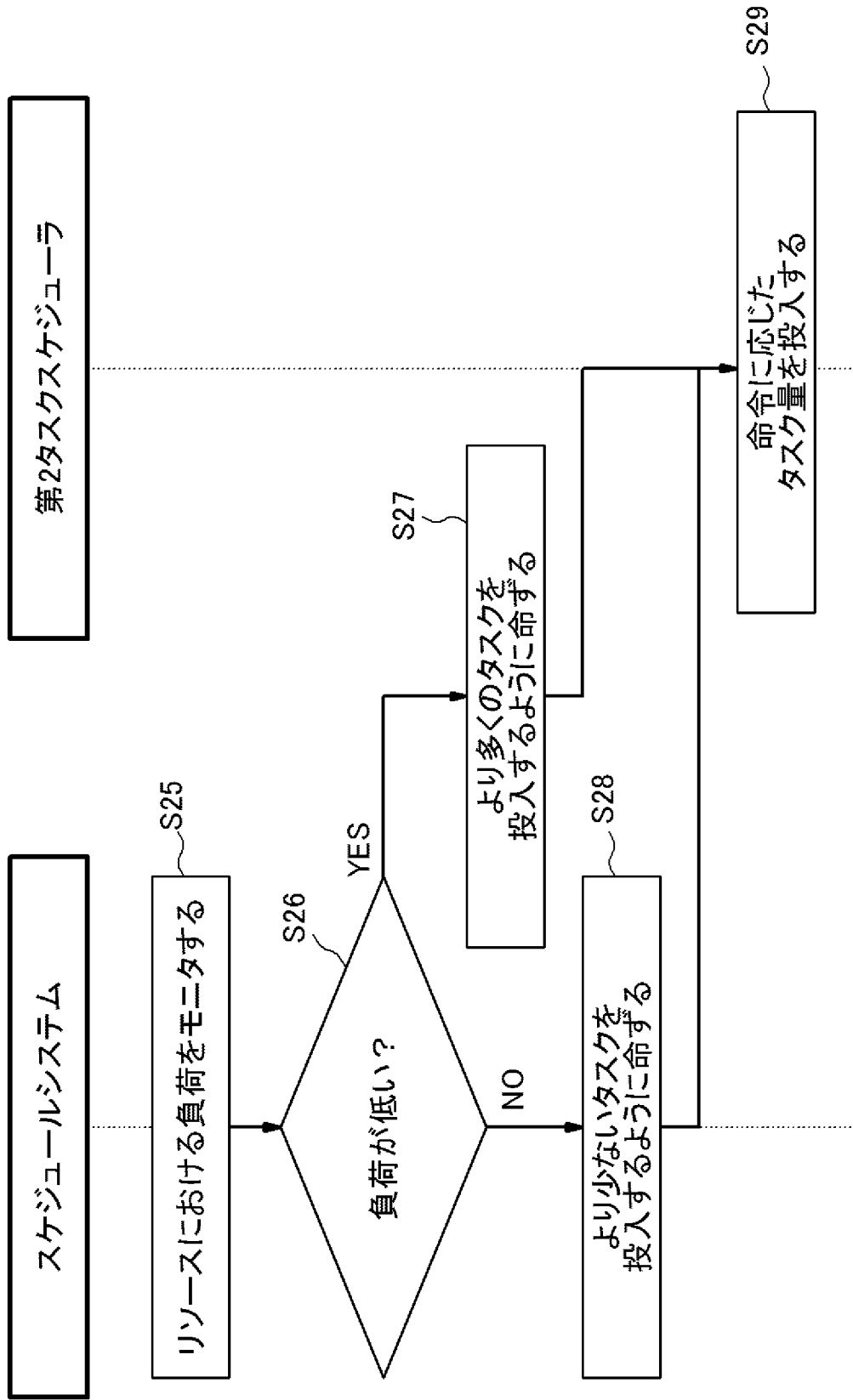
[図13]



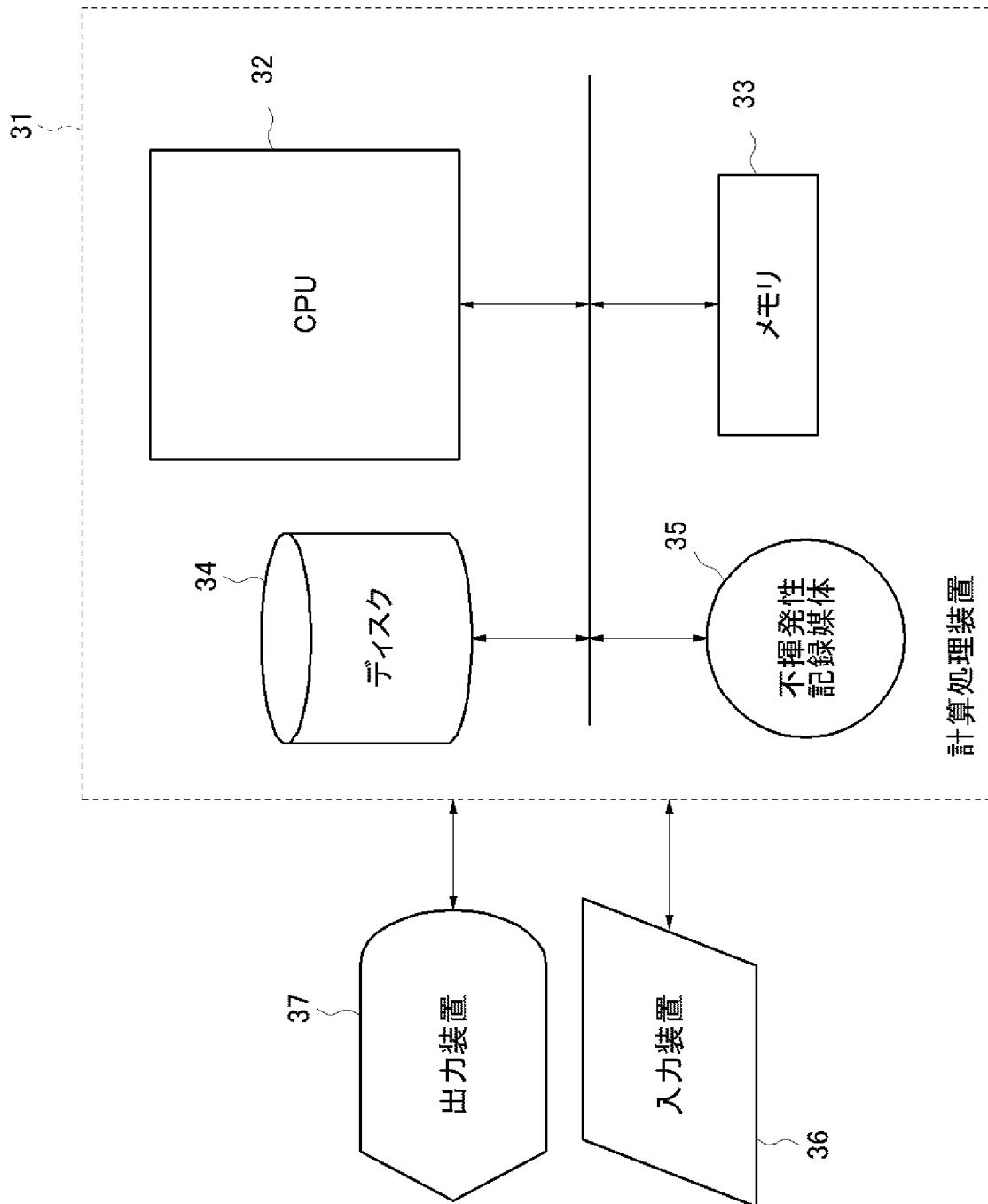
[図14]



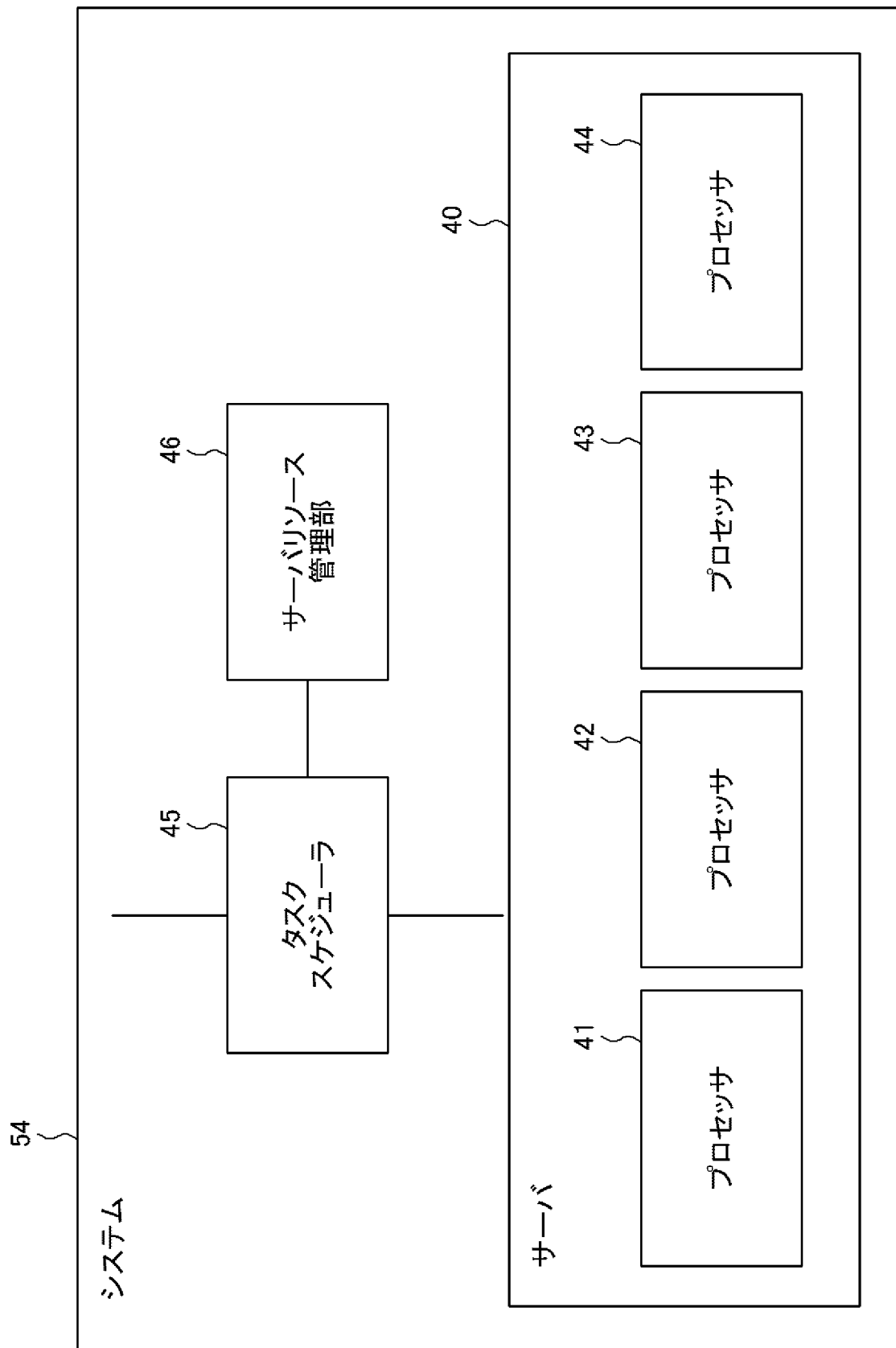
[図15]



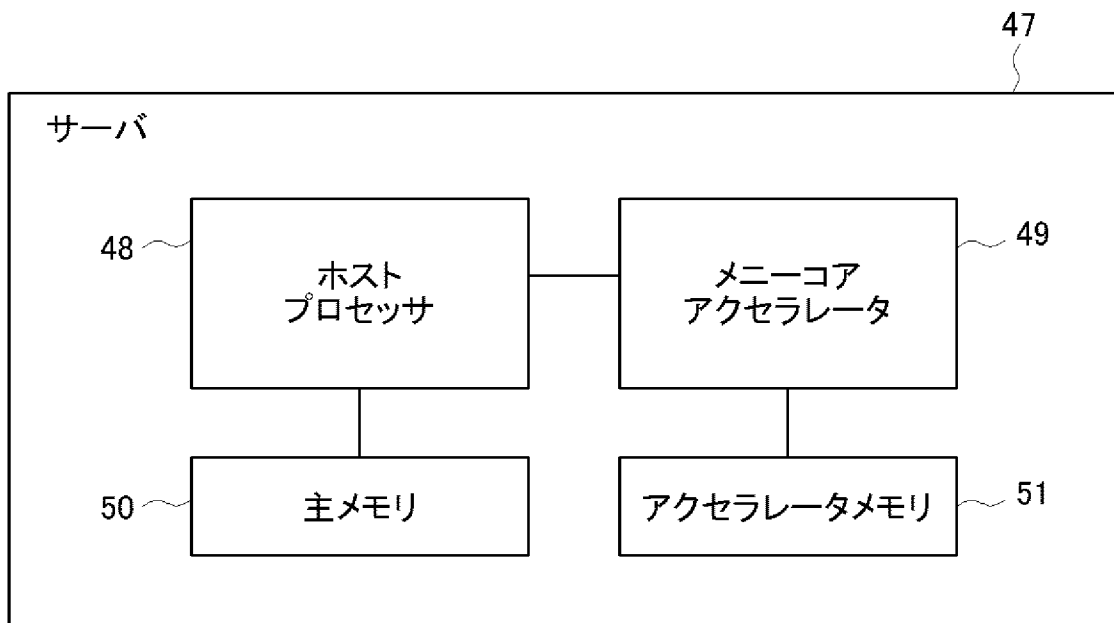
[図16]



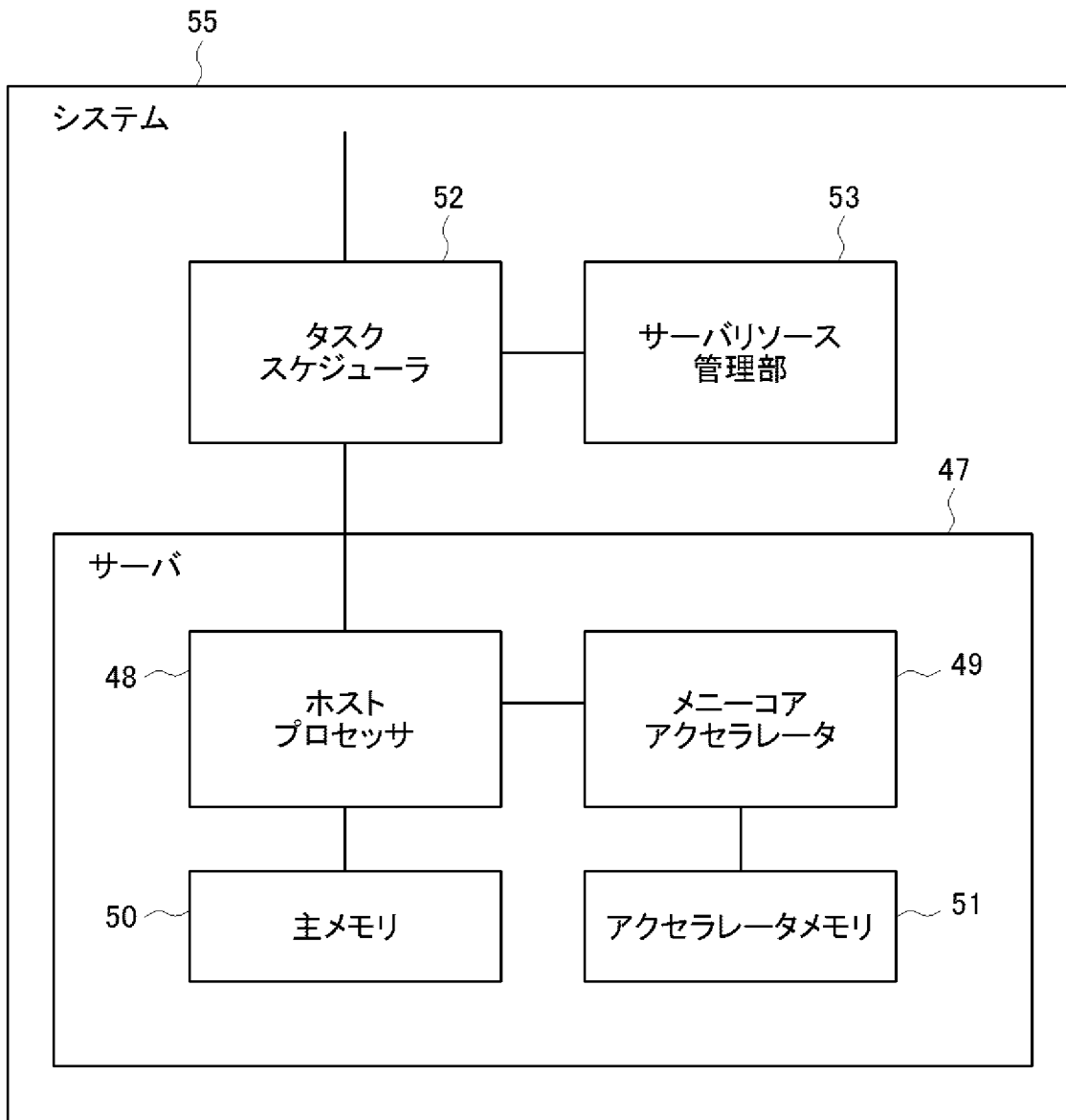
[図17]



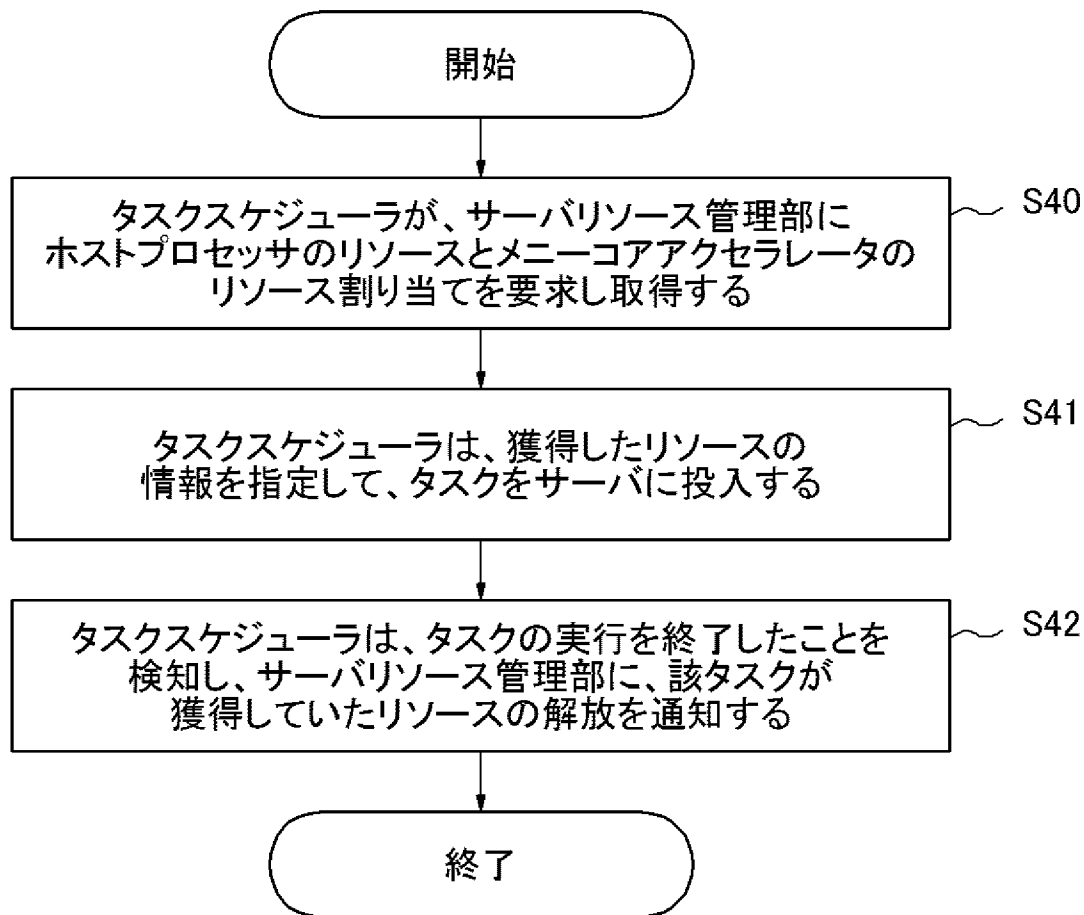
[図18]



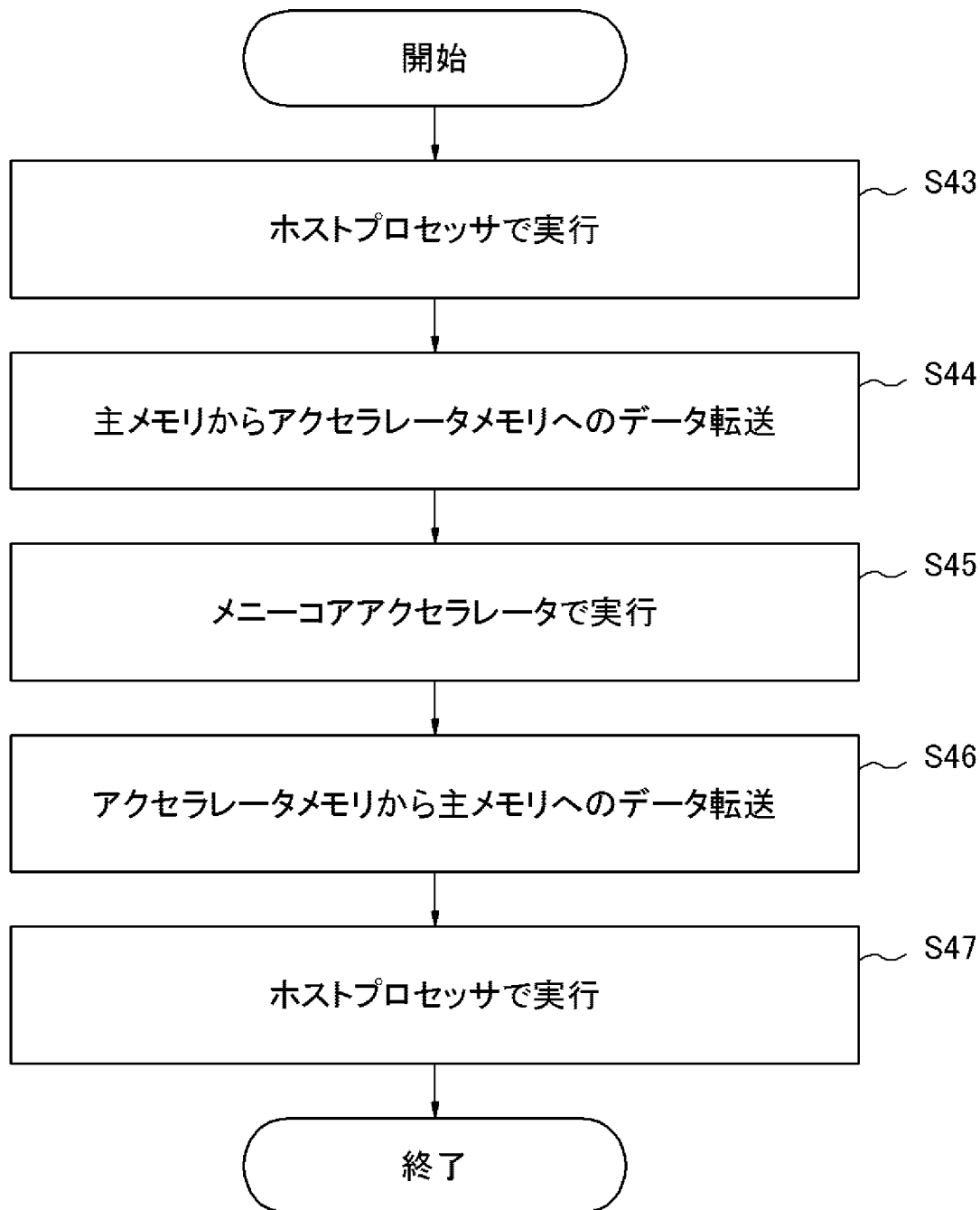
[図19]



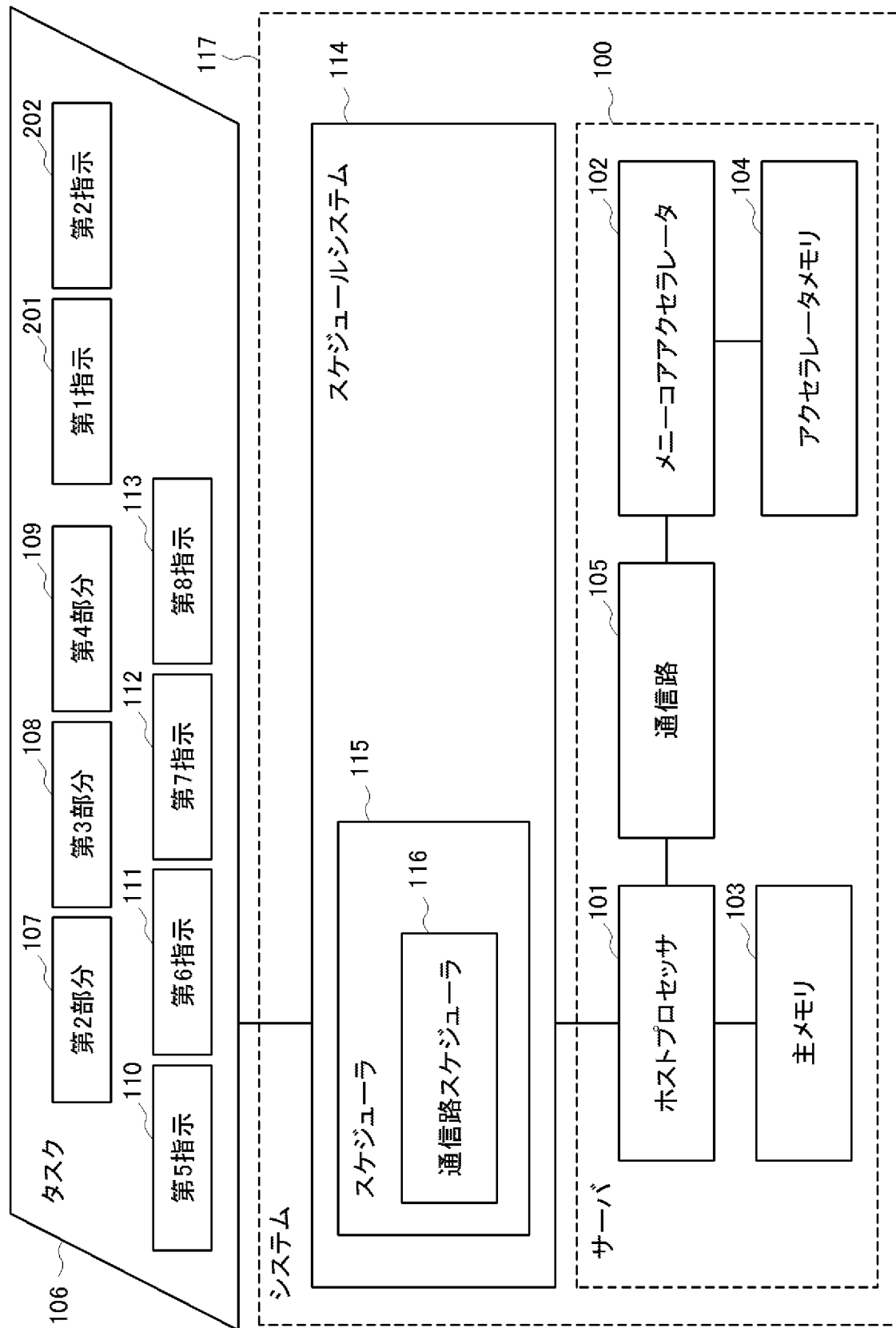
[図20]



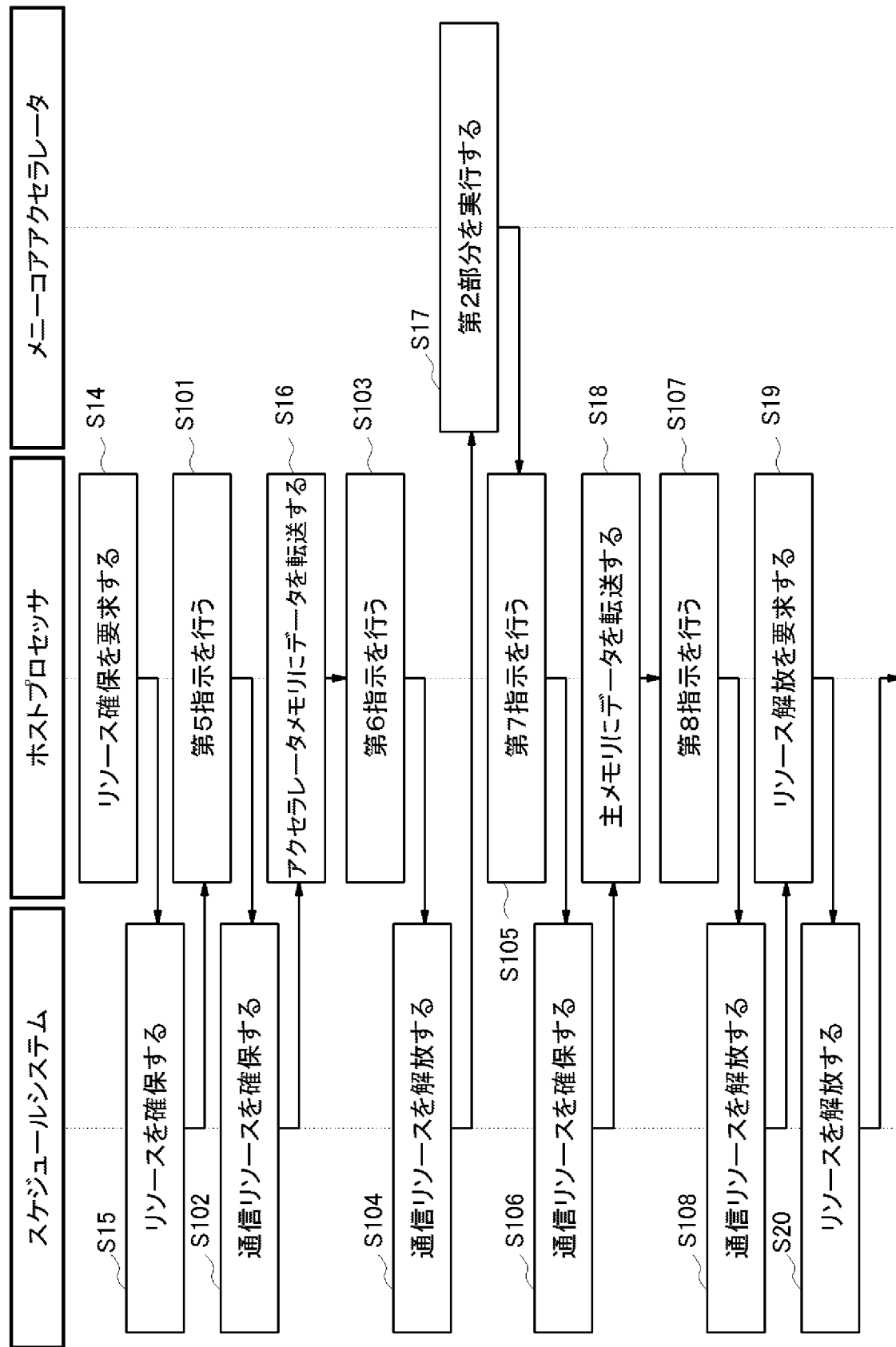
[図21]



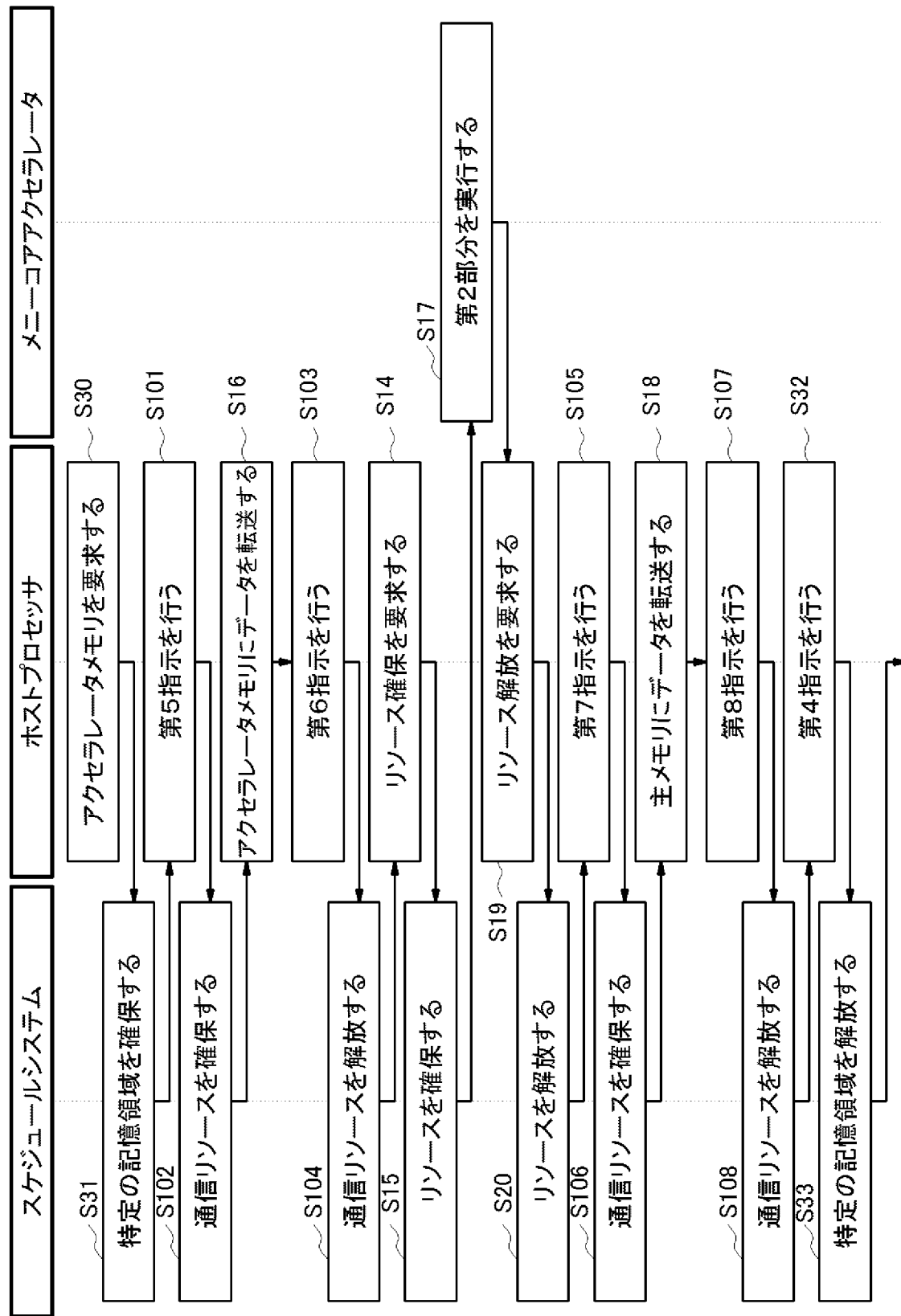
[図22]



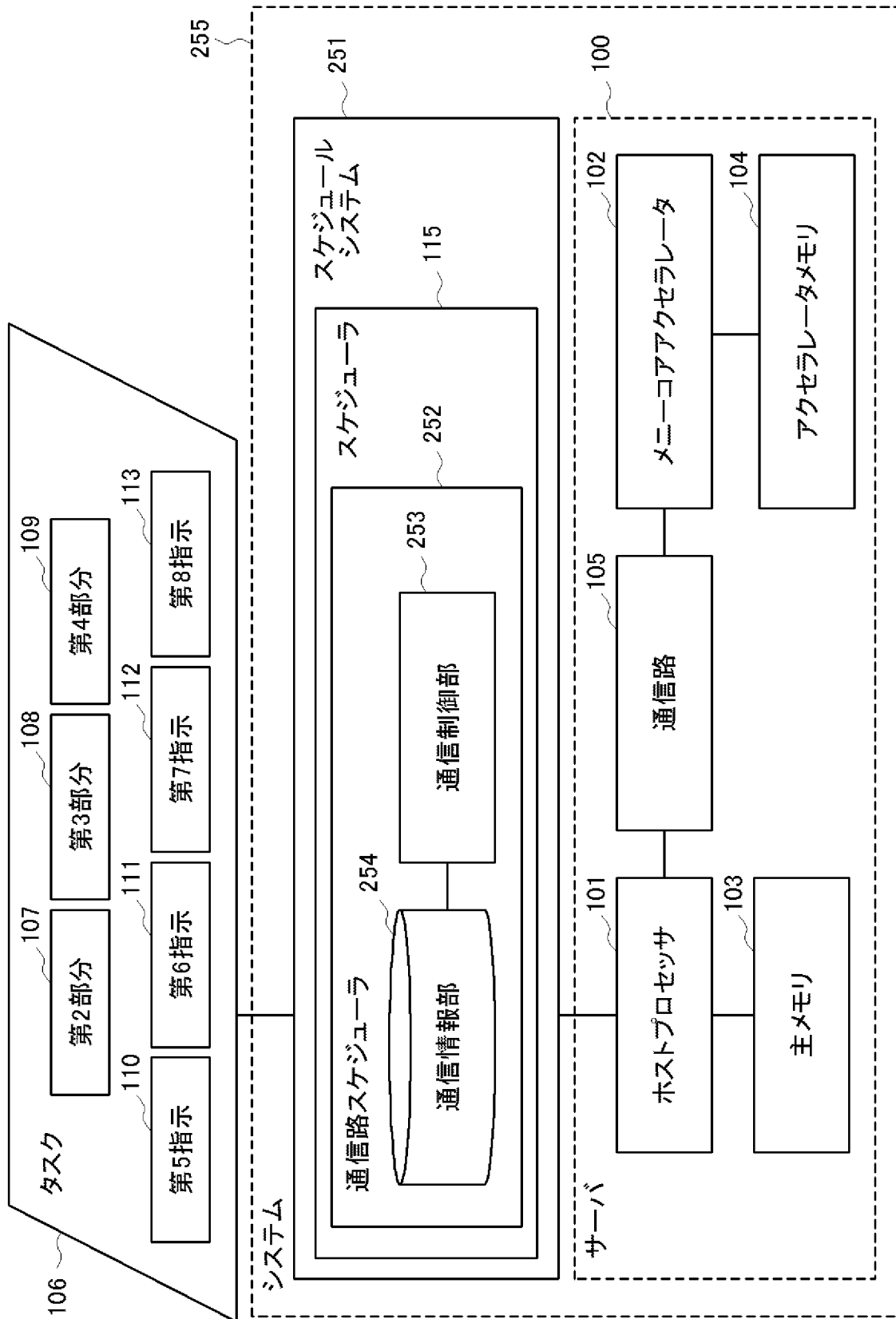
[図23]



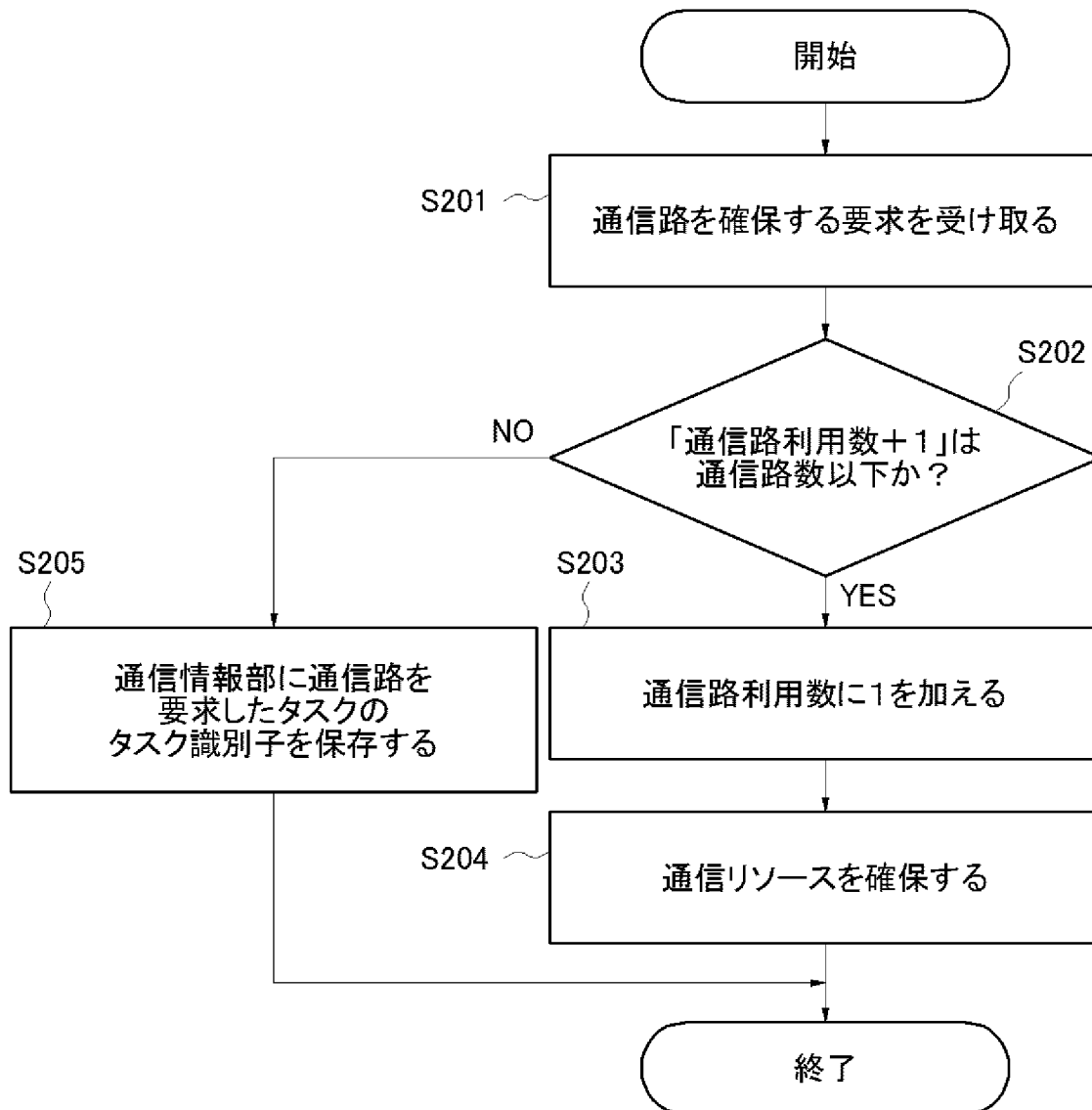
[図24]



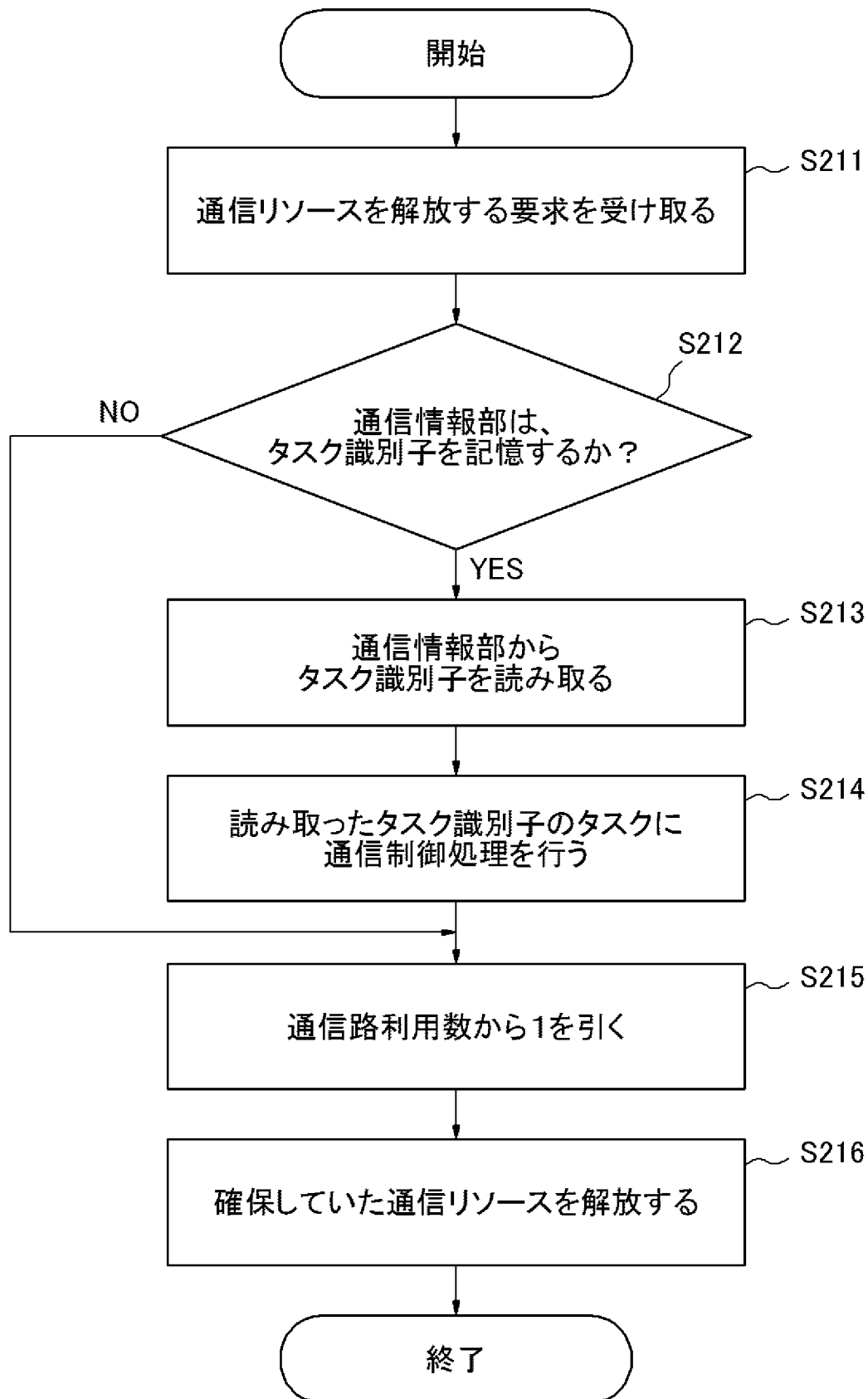
[図25]



[図26]



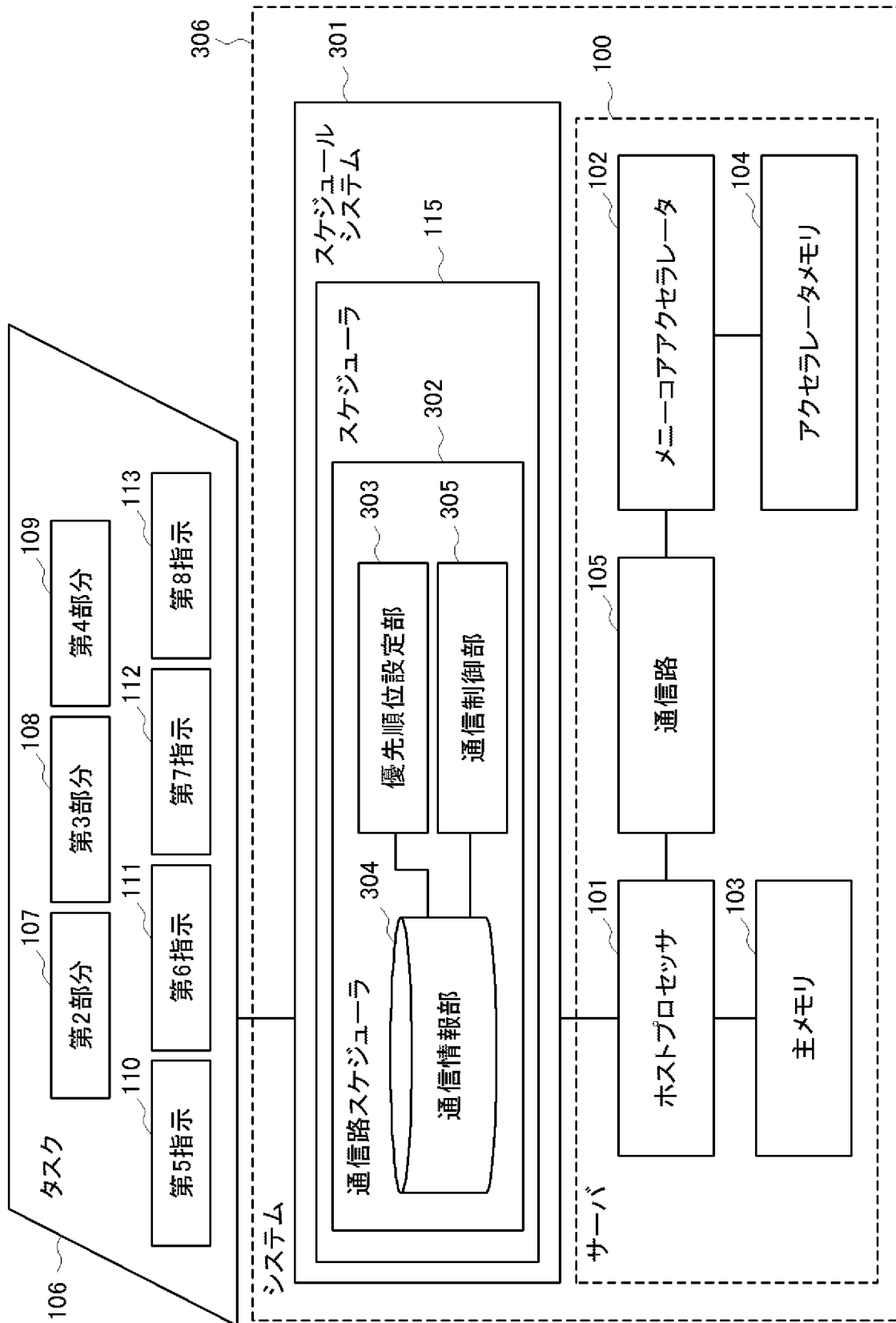
[図27]



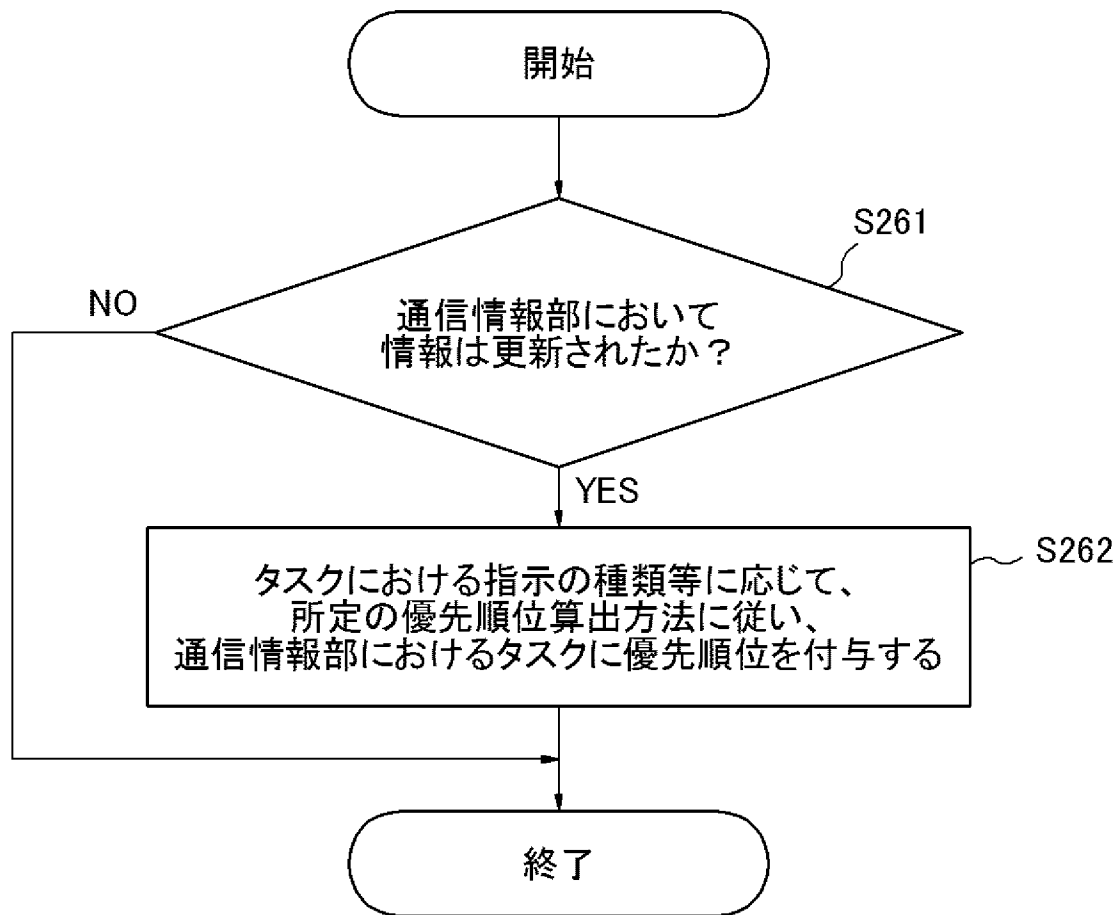
[図28]

タスク識別子
1
3
2
4

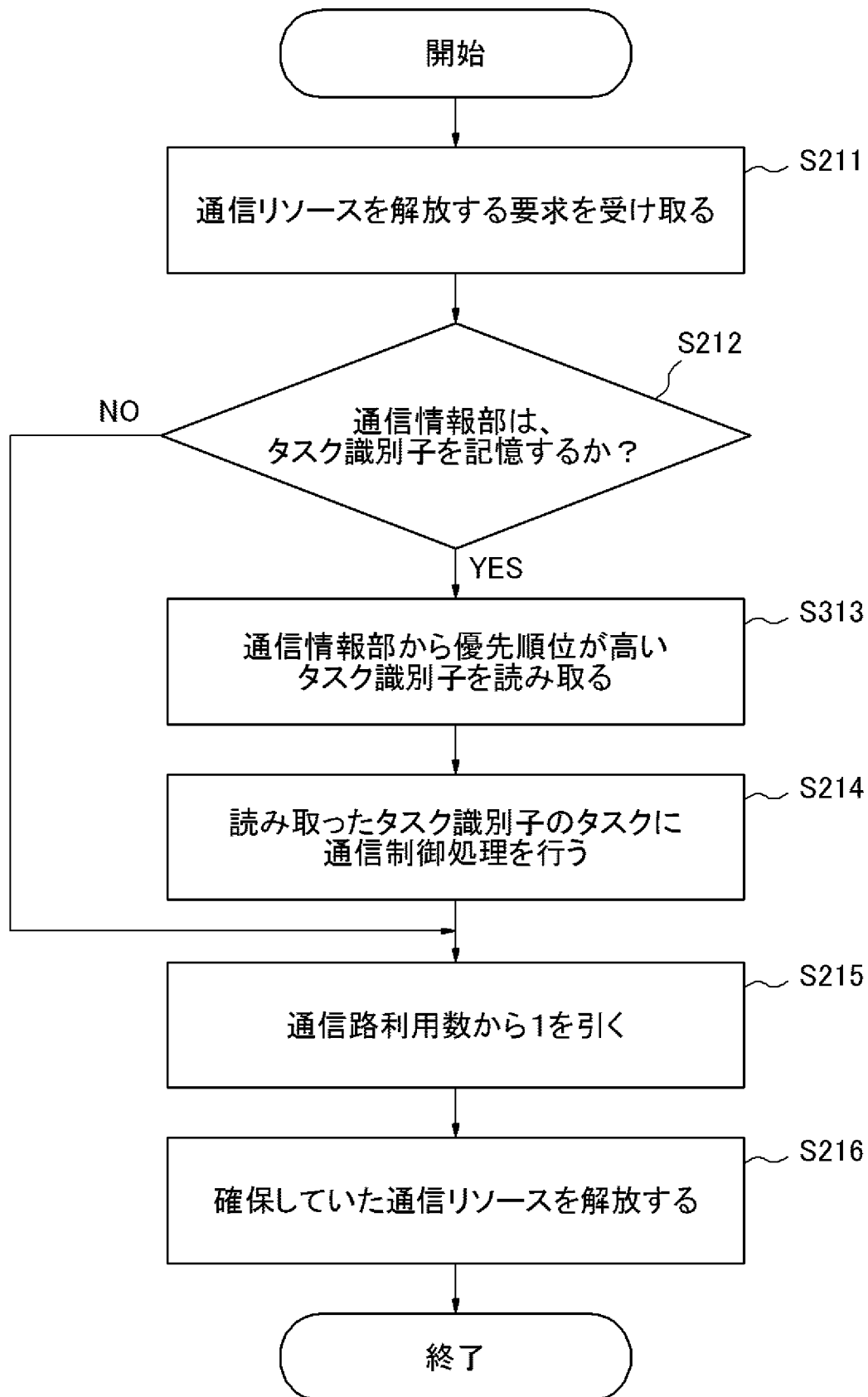
[図29]



[図30]



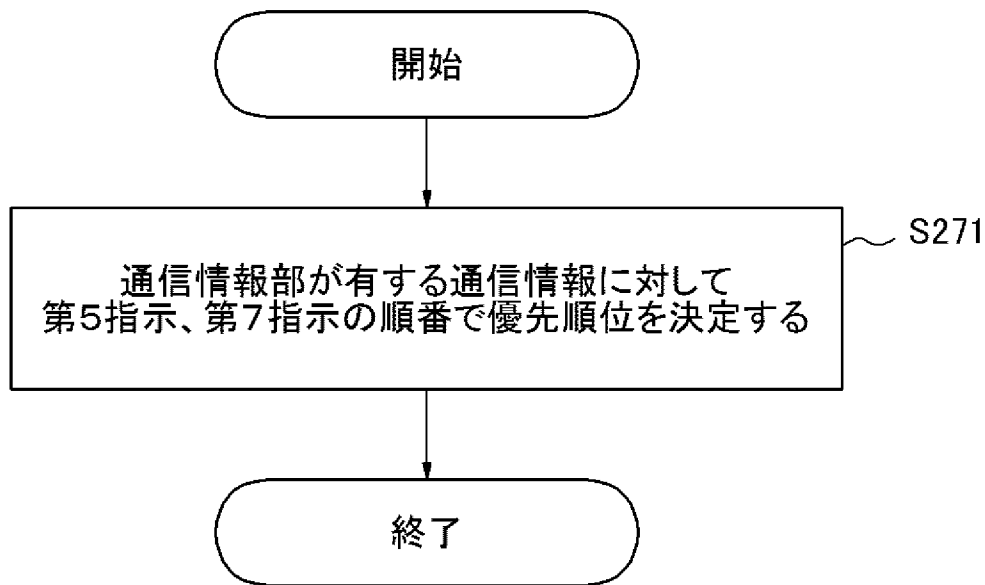
[図31]



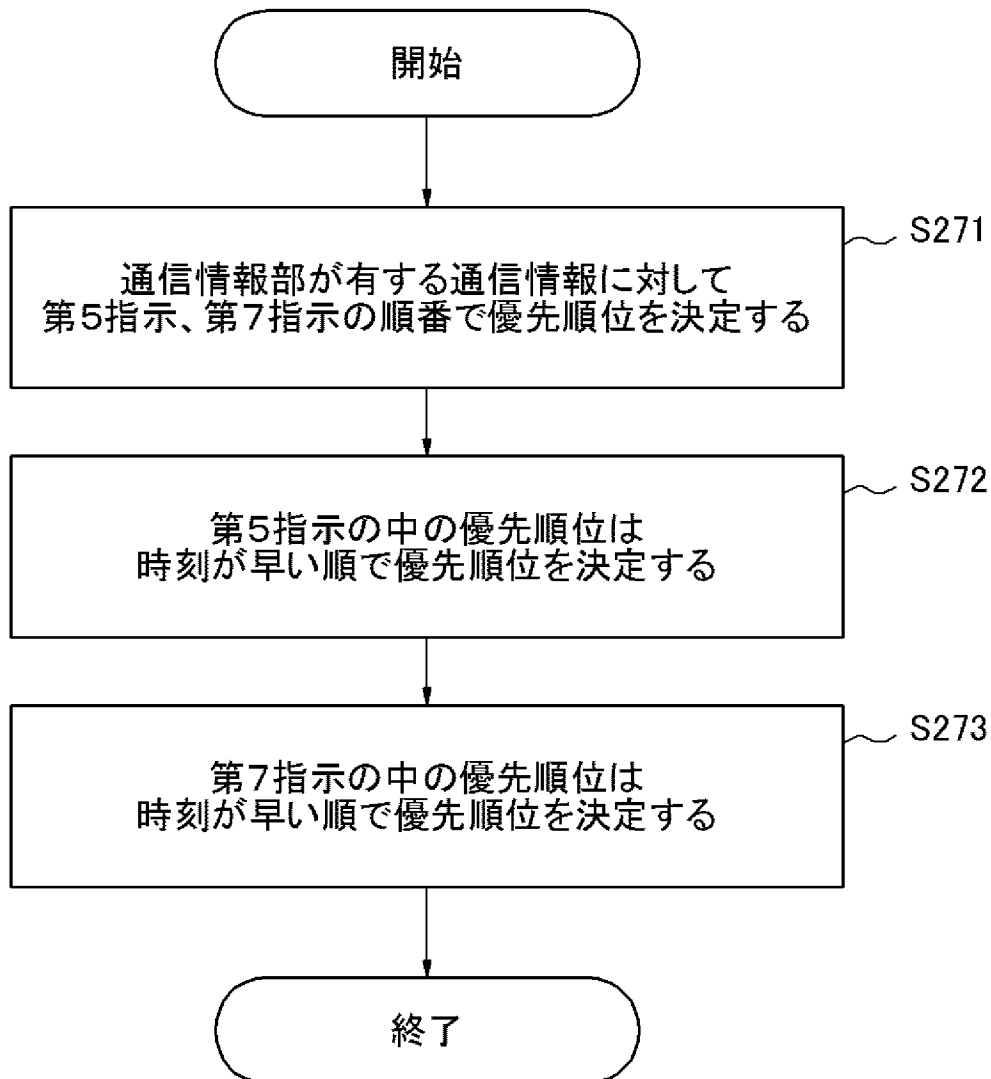
[図32]

タスク識別子	優先順位	時刻	指示種類	サイズ
1	1	10	5	2048KB
3	2	20	7	100KB
2	3	20	5	4KB
4	4	40	7	1024KB

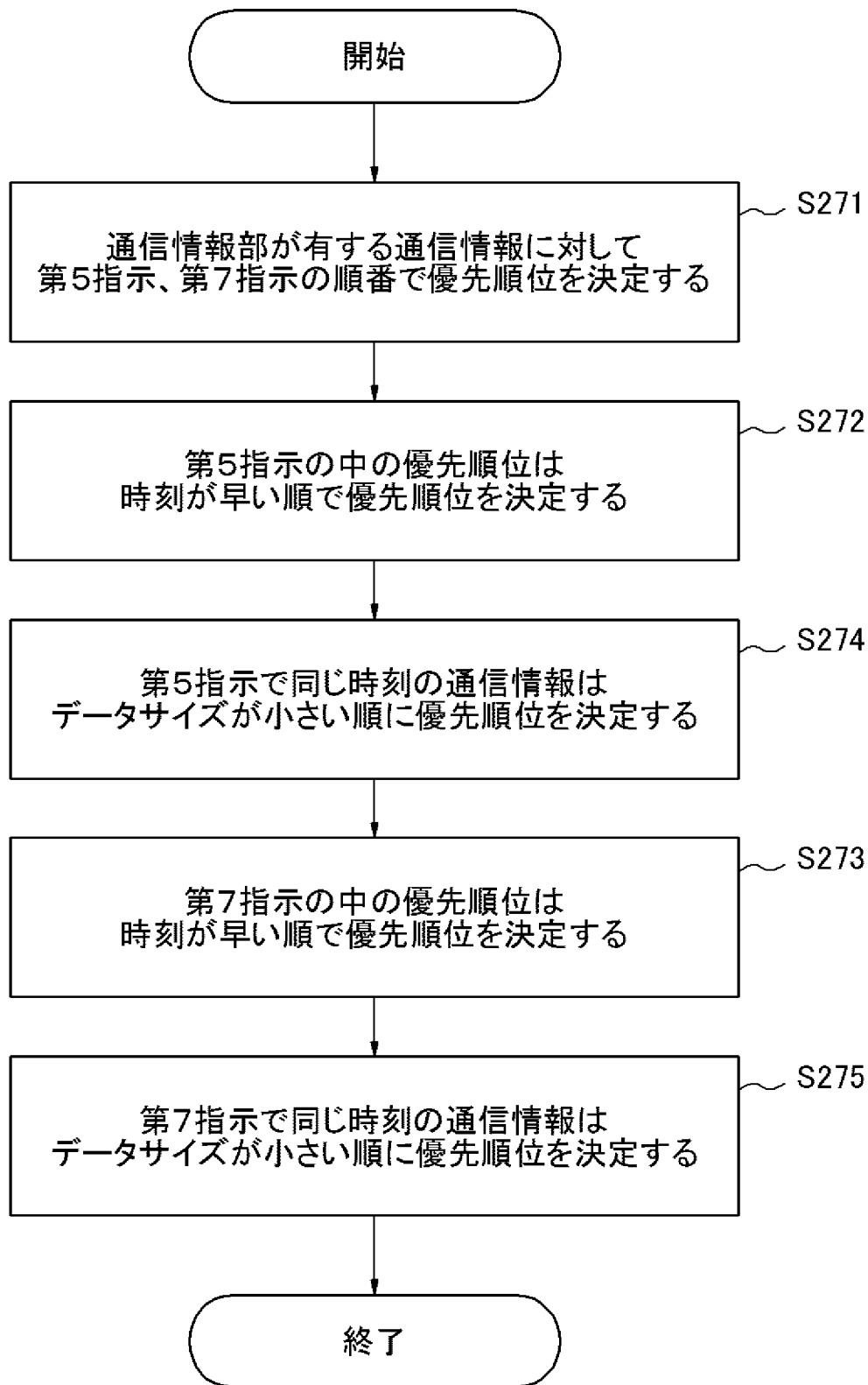
[図33]



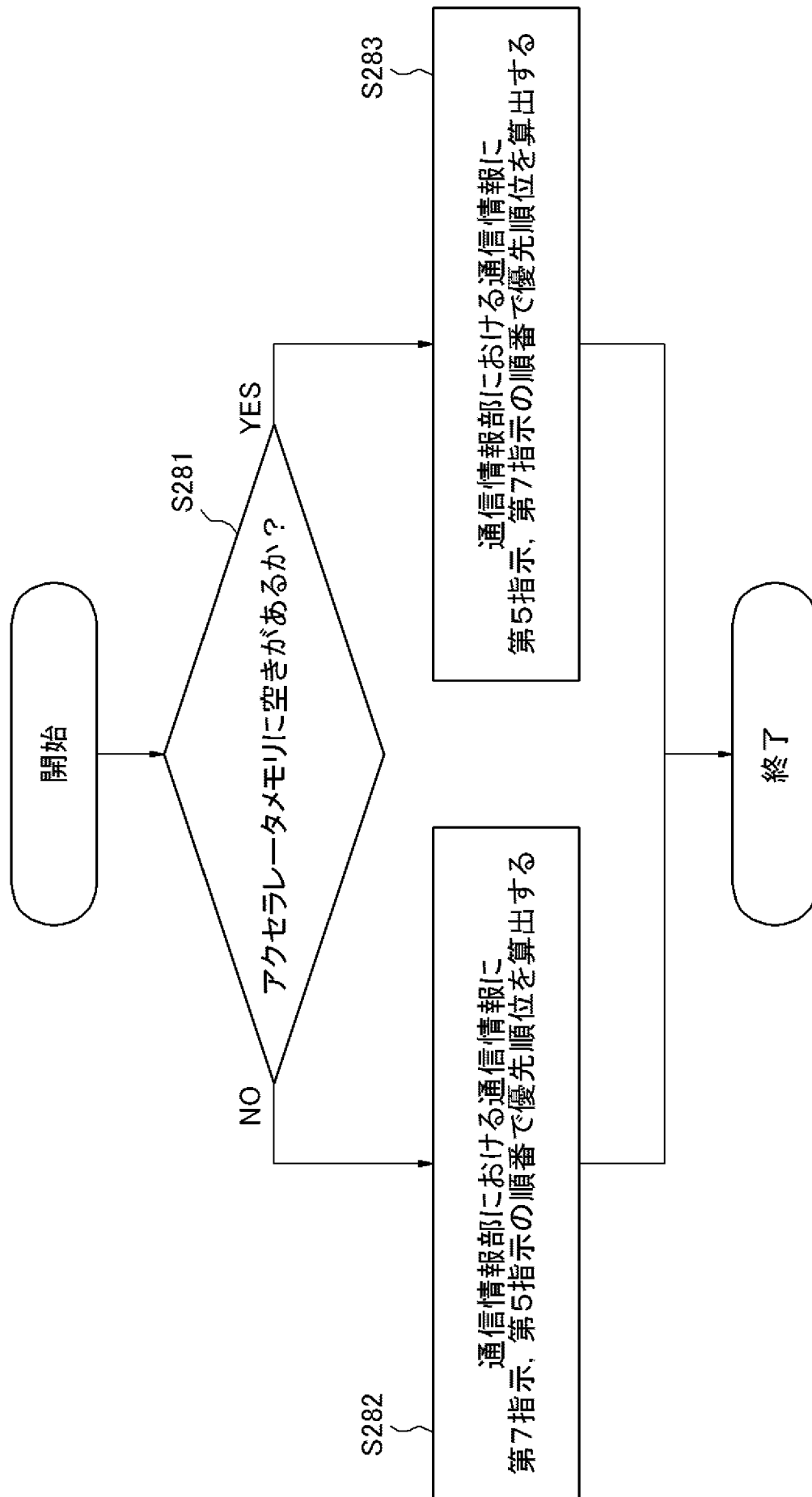
[図34]



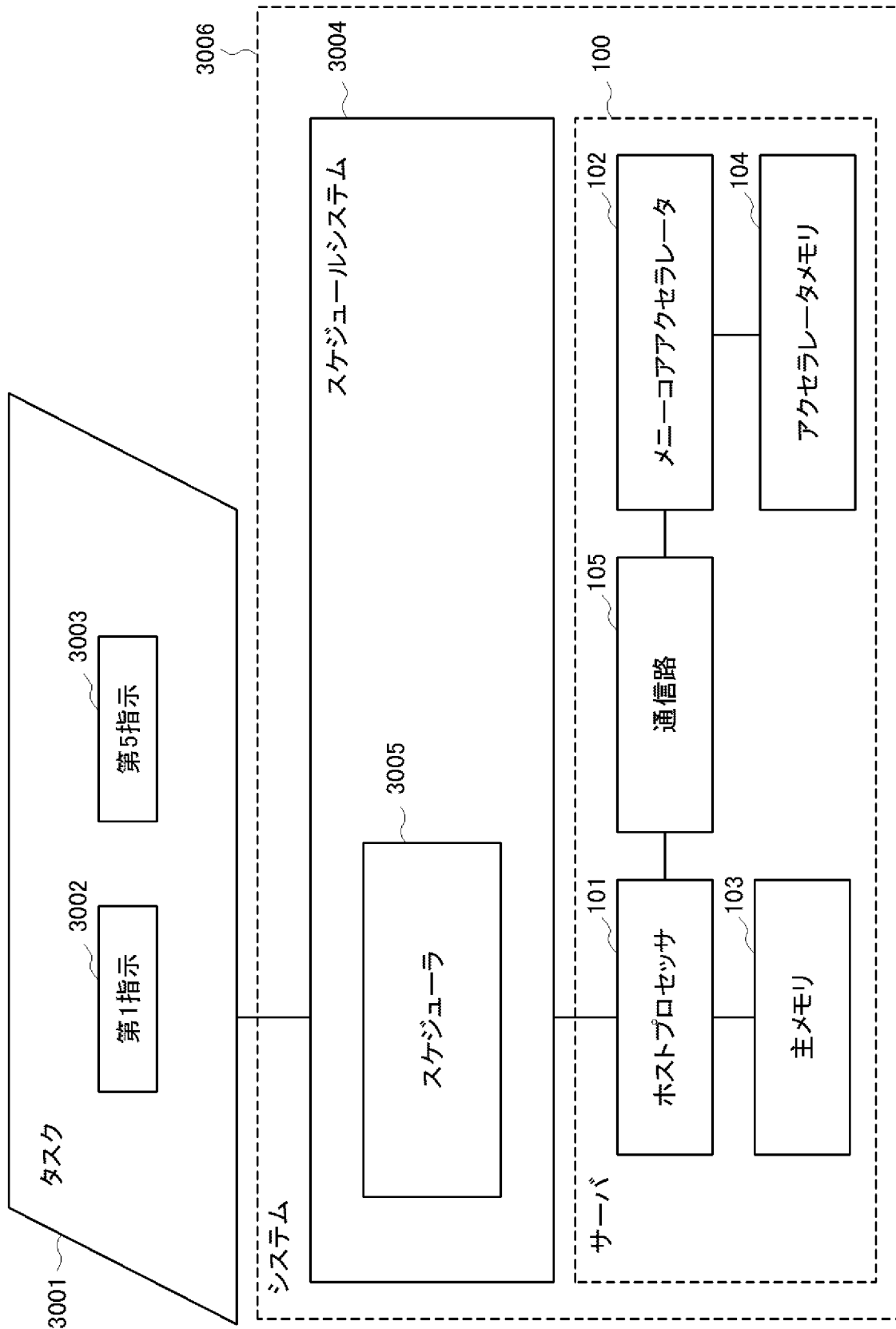
[図35]



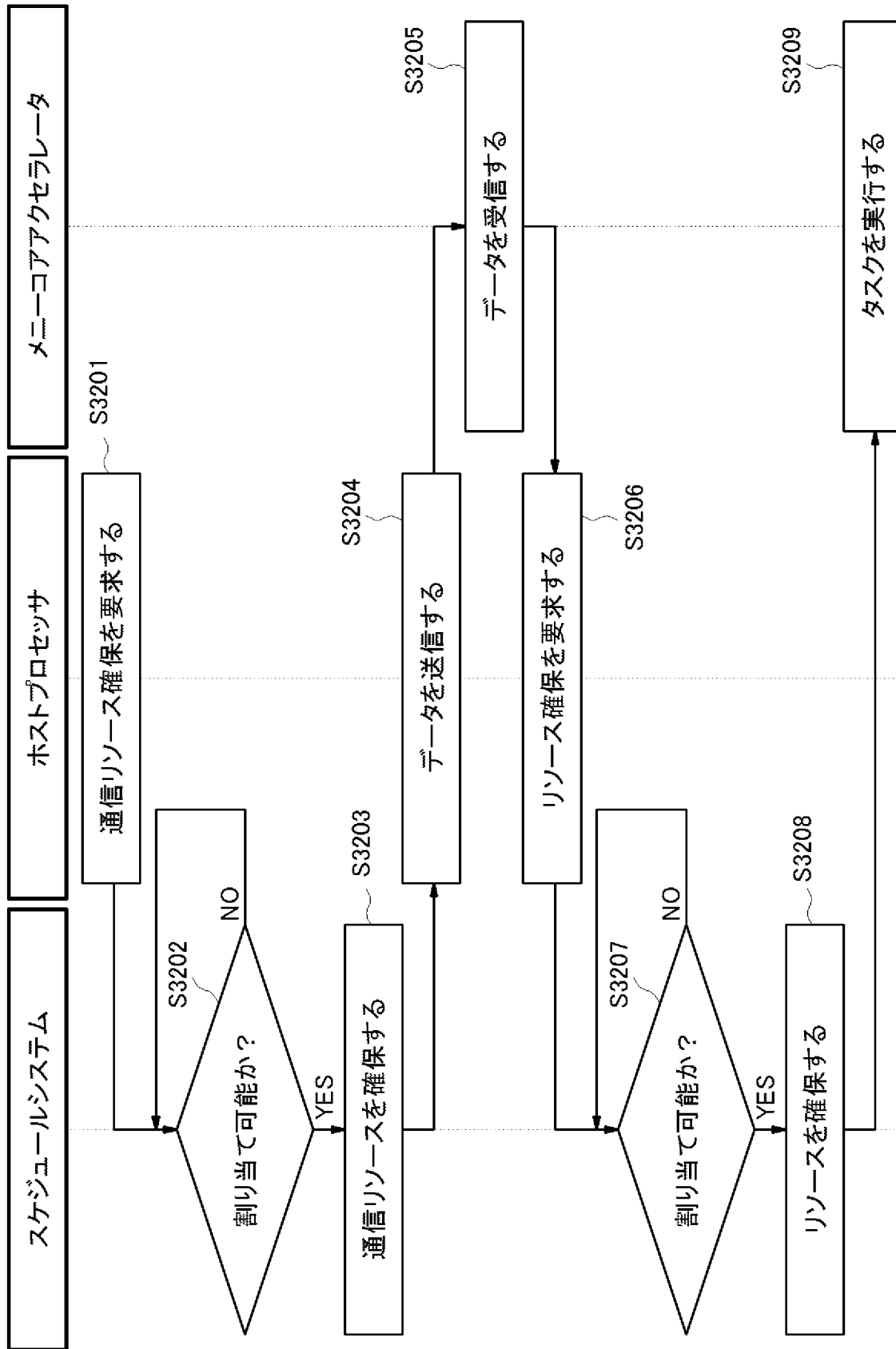
[図36]



[図37]



[図38]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2014/001558

A. CLASSIFICATION OF SUBJECT MATTER
G06F9/50(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G06F9/50

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	EP 2442228 A1 (LIPPERT, Thomas), 18 April 2012 (18.04.2012), paragraphs [0047] to [0054] & JP 2013-539881 A & WO 2012/049247 A1 & CA 2814309 A & CN 103229146 A	1-10
Y	JP 2005-018620 A (Toshiba Corp.), 20 January 2005 (20.01.2005), paragraphs [0010] to [0012] & US 2004/0268083 A1 & EP 1492015 A2 & KR 10-0608220 B1 & CN 1577310 A	1-10
Y	JP 11-249910 A (Hitachi, Ltd.), 17 September 1999 (17.09.1999), paragraphs [0002] to [0007] (Family: none)	4-8

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 25 April, 2014 (25.04.14)	Date of mailing of the international search report 13 May, 2014 (13.05.14)
--	---

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/001558

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2012-164050 A (Canon Inc.), 30 August 2012 (30.08.2012), paragraph [0014] (Family: none)	5-8
Y	JP 2005-309534 A (Sony Corp.), 04 November 2005 (04.11.2005), paragraphs [0051] to [0053] (Family: none)	5-8
Y	JP 2007-220064 A (Hitachi, Ltd.), 30 August 2007 (30.08.2007), paragraph [0156] & US 2007/0169167 A1	5-8

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G06F9/50(2006.01)i		
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G06F9/50		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2014年 日本国実用新案登録公報 1996-2014年 日本国登録実用新案公報 1994-2014年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	EP 2442228 A1 (LIPPERT, Thomas) 2012.04.18, 段落[0047]-[0054] & JP 2013-539881 A & WO 2012/049247 A1 & CA 2814309 A & CN 103229146 A	1-10
Y	JP 2005-018620 A (株式会社東芝) 2005.01.20, 段落【0010】 - 【0012】 & US 2004/0268083 A1 & EP 1492015 A2 & KR 10-0608220 B1 & CN 1577310 A	1-10
Y	JP 11-249910 A (株式会社日立製作所) 1999.09.17, 段落【0002】 - 【0007】 (ファミリーなし)	4-8
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 25.04.2014	国際調査報告の発送日 13.05.2014	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 井上 宏一 電話番号 03-3581-1101 内線 3544	5 B 4177

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2012-164050 A (キヤノン株式会社) 2012. 08. 30, 段落【0014】 (ファミリーなし)	5-8
Y	JP 2005-309534 A (ソニー株式会社) 2005. 11. 04, 段落【0051】 - 【0053】 (ファミリーなし)	5-8
Y	JP 2007-220064 A (株式会社日立製作所) 2007. 08. 30, 段落【0156】 & US 2007/0169167 A1	5-8