(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2016 年 11 月 24 日 (24.11.2016)

WIPO | PCT

(10) 国际公布号
WO 2016/183830 A1

(51) 国际专利分类号:
H04J 14/00 (2006.01)

(21) 国际申请号: PCT/CN2015/079415

(22) 国际申请日: 2015 年 5 月 20 日 (20.05.2015)

(25) 申请语言: 中文

(26) 公布语言: 中文

(71) 申请人: **华为技术有限公司 (HUAWEI TECHNOLOGIES CO., LTD.)** [CN/CN]; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

(72) 发明人: **叶飞 (YE, Fei)**; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 **赵殿博 (ZHAO, Dianbo)**; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 **彭桂开 (PENG, Guikai)**; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 **林华枫 (LIN, Huafeng)**; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 **程宁 (CHENG, Ning)**; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 **张晓风 (ZHANG, Xiaofeng)**; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 **唐大江 (TANG, Dajiang)**; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 **王振平 (WANG, Zhenping)**; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

(81) 指定国 (除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) **Title**: PASSIVE OPTICAL NETWORK FRAMING METHOD, DEVICE AND SYSTEM

(54) **发明名称** : 一种无源光网络成帧的方法、装置及系统

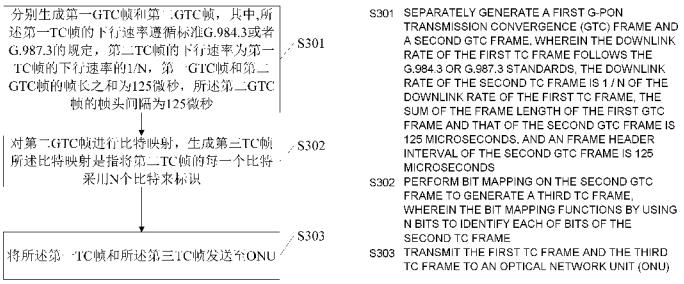


图 3

(57) **Abstract**: Disclosed are a passive optical network (PON) framing method, device and system. The method comprises: separately generating a first G-PON transmission convergence (GTC) frame and a second GTC frame, wherein the sum of the frame length of the first GTC frame and that of the second GTC frame is 125 microseconds, and a frame header interval of the second GTC frame is 125 microseconds; performing bit mapping on the second GTC frame to generate a third TC frame, wherein the bit mapping functions by using *N* bits to identify each of bits of the second TC frame; and transmitting the first GTC frame and the second GTC frame to an optical network unit (ONU). As the corresponding line rate for the second GTC frame in the framing method is less than 2.488 Gbps, a receiver at the receiving end has a lower rate and a narrower bandwidth, thereby reducing the optical link loss and improving the optical power budget.

(57) **摘要**:

[见续页]

WO 2016/183830 A1

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

本发明公开了一种无源光网络成帧的方法、装置及系统。所述方法包括分别生成第一吉比特无源光网络传输汇聚 GTC 帧和第二 GTC 帧，其中，所述第一 GTC 帧和第二 GTC 帧帧长之和为 125 微秒，所述第二 GTC 帧的帧头间隔为 125 微秒；对所述第二 GTC 帧进行比特映射，生成第三 TC 帧，所述比特映射是指将所述第二 TC 帧的每一个比特都采用 N 个比特来标识；将所述第一 GTC 帧和所述第二 GTC 帧发送至光网络单元。由于该成帧的方法中的第二 GTC 帧对应线路速率低于 2.488Gbps，因此接收侧的接收机速率降低以及接收机的带宽变窄，进而降低了光链路损耗，从而可以提高光功率预算。

一种无源光网络成帧的方法、装置及系统

技术领域

本发明涉及通信领域，尤其涉及一种无源光网络成帧的方法、装置以及一种无源光网络解帧的方法、装置和系统。

背景技术

随着光通信技术的迅速发展，无源光网络（Passive Optical Network，简称为 PON）系统在光通信技术中的应用越来越广。PON 由局侧的光线路终端（Optical Line Terminal，简称为 OLT）**110**、用户侧的光网络单元（Optical Network Unit，简称为 ONU）或者光网络终端（Optical Network Terminal，简称为 ONT）**120** 以及光分配网络（Optical Distribution Network，简称为 ODN）**130** 组成。无源光网络一般采用树型的拓扑结构，典型的 PON 架构如图 1 所示，下面以该架构为例进行说明。

OLT **110** 为 PON 系统提供网络侧接口，连接一个或多个 ODN **130**。ONU **120** 为 PON 系统提供用户侧接口，与 ODN **130** 相连。如果 ONU **120** 直接提供用户端口功能，如 PC 上网用的以太网用户端口，则称为 ONT **120**。无特殊说明，下文提到的 ONU **120** 统指 ONU 和 ONT。ODN **130** 是由光纤和无源分光器件组成的网络，用于连接 OLT **110** 设备和 ONU **120** 设备，用于分发或复用 OLT **110** 和 ONU **120** 之间的数据信号。

在 PON 系统中，从 OLT **110** 到 ONU **120** 称为下行；反之，从 ONU **120** 到 OLT **110** 为上行。在 GPON 中，下行传输速率是基于现有 ITU G.984 系列标准的规定，一般为 2.488 吉比特每秒 (G-bits per-second，简称为 Gpbs)，整个系统运行中只存在一种下行传输速率。

一般地，在光网络设计中，为保证各式各样的光传输段达到需要的性能水平，需要对总的光功率损耗进行预算，称为光功率预算。光功率预算所容许的损耗定义为参考点之间的光损耗 S/R 和 R/S (S 表示光发信参考点，R 表示光收信参考点)，以 dB 表示。这一损耗包括了光纤和无源光元件所引入的损耗。现有 ODN 网络可能存在光链路损耗增大而导致光功率预算不足的情况。因此，如何提高 PON 系统的光功率预算是当前亟待解决的问题。

发明内容

有鉴于此，本发明的实施例提供一种 PON 系统中成帧的方法和装置以及解帧的方法和装置，能够提高 PON 系统的光功率预算。

第一方面，提供一种无源光网络成帧的方法，包括分别生成第一传输汇聚 TC 帧和第二 TC 帧，其中，所述第一 TC 帧的下行速率为 2.488 吉比特每秒 Gbps 或者 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，所述第一 TC 帧和第二 TC 帧帧长之和为 125 微秒，N 为大于 1 的整数；对所述第二 TC 帧进行比特映射，生成第三 TC 帧，其中，所述比特映射是指将所述第二 TC 帧的每一个比特采用 N 个比特来标识；将所述第一 TC 帧和所述第三 TC 帧发送至光网络单元 ONU。

结合第一方面，在第一方面的第一种可能的实现方式中，所述方法还包括对第二 TC 帧进行第一编码，所述第一编码是里所码 RS（255,239），或者 RS（248,216），或者低密度奇偶校验码 LDPC 编码，或者级联 FEC 编码的一种。

结合第一方面或第一方面的第一种可能的实现方式，在第一方面的第二种可能的实现方式中，所述方法还包括对所述第二 TC 帧进行扰码。

结合第一方面或第一方面的第一种可能的实现方式，在第一方面的第三种可能的实现方式中，所述方法还包括对第三 TC 帧插入伪 GEM 帧头。该种实现方式可以使得原 ONU（原 ONU 指的是在 GPON 系统中的接收速率为 2.488Gbps 的 ONU，或者在 XGPON 中接收速率为 10Gbps 的 ONU）在接收第三 TC 帧时不产生 GEM 帧丢失告警。

结合第一方面的第三种可能的实现方式，在第一方面的第四种可能的实现方式中，所述对第三 TC 帧插入伪无源光网络封装方法 GEM 帧头，具体包括：对第三 TC 帧插入占位符；对所述插入占位符后的第三 TC 帧进行扰码；采用所述伪 GEM 帧头填充所述占位符。

结合第一方面的第四种可能的实现方式，在第一方面的第五种可能的实现方式中，所述方法还包括对第一 TC 帧和所述插入伪 GEM 帧头后的第三 TC 帧进行第二编码，所述第二编码是里所码 RS（255,239），或者 RS（248,216），或者低密度奇偶校验码 LDPC 编

码，或者级联 FEC 编码的一种。该实现方式可以使得原 ONU 在接收第三 TC 帧时不产生 FEC 告警。

结合第一方面的第五种可能的实现方式，在第一方面的第六种可能的实现方式中，对经过第二编码后的第一 TC 帧和第三 TC 帧进行第三扰码。

结合第一方面以及第一方面的任意一种可能的实现方式，在第一方面的第七种可能的实现方式中，所述第一 TC 帧的物理控制块 PCB 字段包括用于指示第二 TC 帧帧长的字段。

结合第一方面以及第一方面的任意一种可能的实现方式，在第一方面的第八种可能的实现方式中，所述第一 TC 帧的帧长为 239 字节的整数倍。此种实现方式使得在 GPON 系统中，如果第一 TC 帧长为 239 字节的整数倍，可以简化第一 TC 帧的 FEC 编码流程，使得接收速率为 2.488Gbps 的 ONU 在处理 FEC 解码时与现有技术方案保持一致。

结合第一方面以及第一方面的第一种至第七种可能的实现方式中，在第一方面的第九种可能的实现方式中，所述第一 TC 帧的帧长为 248 字节的整数倍。此种实现方式使得在 XG-PON 系统中，如果第一 TC 帧的帧长为 248 字节的整数倍，可以简化第一 TC 帧的 FEC 编码流程，使得接收速率为 10Gbps 的 ONU 在处理 FEC 解码时与现有技术方案保持一致。

第二方面，提供一种无源光网络解帧的方法，所述方法包括：接收下行数据流，其中，所述下行数据流包括第一传输汇聚 TC 帧和第二 TC 帧，其中，第一 TC 帧的下行速率为 2.488 吉比特每秒 Gbps 或者 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，第一 TC 帧和第二 TC 帧帧长之和为 125 微秒，N 为大于 1 的整数；与所述第一 TC 帧同步；解析所述第一 GTC 帧。

结合第二方面，在第二方面的第一种可能的实现方式中，所述方法还包括：解扰码所述第一 TC 帧。

结合第二方面或者第二方面的第一种可能的实现方式，在第二方面的第二种可能的实现方式中，所述方法还包括丢弃所述第二 TC

帧。

结合第二方面或第二方面的任意一种可能的实现方式，在第二方面的第三种可能的实现方式中，所述方法还包括解码所述第一 TC 帧。

结合第二方面或第二方面的任意一种可能的实现方式，在第二方面的第四种可能的实现方式中，所述丢弃所述第二 TC 帧具体包括根据伪 GEM 帧的端口标识 Port-ID 字段，对第二 GTC 帧进行丢弃。

结合第二方面的第四种可能的实现方式，在第二方面的第五种可能的实现方式中，所述根据伪 GEM 帧的端口标识 Port-ID 字段，对第二 GTC 帧进行丢弃，具体包括：当确认所述 PortID 与光网络单元 ONU 记录的端口标识不相同时，丢弃携带该 PortID 的伪 GEM 帧以及伪 GEM 帧后的第二 TC 帧。

第三方面，提供一种无源光网络解帧的方法，所述方法包括接收下行数据流，其中，所述下行数据流包括第一传输汇聚 TC 帧和第二 TC 帧，第一 TC 帧的下行速率为 2.488Gbps 或 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，第一 TC 帧和第二 TC 帧帧长之和为 125 微秒， N 为大于 1 的整数；获取第二 TC 帧；对所述第二 TC 帧进行比特映射还原，生成第三 TC 帧，所述比特映射还原是指将所述第二 TC 帧中的每 N 个比特还原为 1 个比特；解析所述第三 TC 帧。

结合第三方面，在第三方面的第一种可能的实现方式中，所述方法还包括解扰码所述第二 TC 帧。

结合第三方面或者第三方面的第一种可能的实现方式，在第二种可能的实现方式中，述方法还包括对所述第二 TC 帧进行解码。

结合第三方面或者第三方面的任意一种可能的实现方式，在第三种可能的实现方式中，所述所述获取第二 TC 帧，具体包括根据所述第二 TC 帧的下行物理控制块 PCBd 字段中的 Alen 字段指示的第二 TC 帧的帧长信息，从接收的第二 TC 帧中移除伪 GEM 帧，获取第二 TC 帧。

第四方面，提供一种用于成帧的装置，包括：生成模块，用于分别生成第一吉比特无源光网络传输汇聚 TC 帧和第二 TC 帧，其中，

所述第一 TC 帧的下行速率为 2.488 吉比特每秒 Gbps 或者 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，第一 TC 帧和第二 TC 帧帧长之和为 125 微秒， N 为大于 1 的整数；映射模块，用于对第二 TC 帧进行比特映射，生成第三 TC 帧，其中，所述比特映射是指将所述第二 TC 帧的每一个比特采用 N 个比特来标识；发射模块，用于对所述第一 TC 帧和第三 TC 帧发送至光网络单元 ONU。

结合第四方面，在第四方面的第一种可能的实现方式中，所述装置还包括编码模块，用于对第二 TC 帧进行编码，所述第一编码是里所码 RS（255,239），或者 RS（248,216），或者低密度奇偶校验码 LDPC 编码，或者级联 FEC 编码的一种。

结合第四方面或第四方面的第一种可能的实现方式，在第四方面的第二种可能的实现方式中，所述装置还包括扰码模块，所述扰码模块用于对所述第二 TC 帧进行扰码。

结合第四方面以及第四方面的任意一种可能的实现方式，在第四方面的第三种可能的实现方式中，所述装置还包括：处理模块，用于对第三 TC 帧插入伪 GEM 帧头。

结合第四方面的第四种可能的实现方式，在第四方面的第五种可能的实现方式中，所述处理模块具体用于对第三 TC 帧插入占位符；对插入占位符后的第三 TC 帧进行扰码；采用伪 GEM 帧头填充所述占位符。

结合第四方面的第五种可能的实现方式，在第四方面的第六种可能的实现方式中，所述编码模块还用于对第一 TC 帧和所述插入伪 GEM 帧后的第三 TC 帧进行第二编码，所述第二编码是里所码 RS（255,239），或者 RS（248,216），或者低密度奇偶校验码 LDPC 编码，或者级联 FEC 编码的一种。

结合第四方面的第六种可能的实现方式，在第四方面的第七种可能的实现方式中，所述扰码模块还用于对经过第二编码后的第一 TC 帧和第三 TC 帧进行扰码。

结合第四方面或第四方面的任意一种可能的实现方式，在第四方面的第八种可能的实现方式中，所述第二 TC 帧的物理控制块 PCB

字段包括用于指示第二 TC 帧帧长的字段。

结合第四方面或第四方面的任意一种可能的实现方式，在第四方面的第九种可能的实现方式中，所述第一 TC 帧的帧长为 239 字节的整数倍。

结合第四方面或第四方面的第一种至第八种的任意一种可能的实现方式，在第四方面的第十种可能的实现方式中，所述第一 TC 帧的帧长为 239 字节的整数倍。

第五方面，提供一种用于解帧的装置，所述装置包括：接收模块，用于接收下行数据流，其中，所述下行数据流包括第一传输汇聚 TC 帧和第二 TC 帧，所述第一 TC 帧的下行速率为 2.488 吉比特每秒 Gbps 或 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，第一 TC 帧和第二 TC 帧帧长之和为 125 微秒，N 为大于 1 的整数；同步模块，用于与所述第一 TC 帧同步；解析模块，用于对所述第一 TC 帧进行解析。

结合第五方面，在第五方面的第一种可能的实现方式中，所述装置还包括解扰模块，用于解扰码所述第一 TC 帧。

结合第五方面或第五方面的第一种可能的实现方式，在第五方面的第二种可能的实现方式中，所述装置还包括解码模块用于对所述第一 TC 帧进行解码。

结合第五方面或第五方面的任意一种可能的实现方式，在第五方面的第三种可能的实现方式中，所述装置还包括丢弃模块，用于丢弃所述第二 TC 帧。

结合第五方面的第三种可能的实现方式，在第四种可能的实现方式中，所述丢弃模块具体用于：根据伪无源光网络封装方法 GEM 帧的端口标识 PortID 字段，对所述第二 TC 进行丢弃。

结合第五方面的第四种可能的实现方式，在第五种可能的实现方式中，所述丢弃模块具体用于根据伪 GEM 帧的端口标识 Port-ID 字段，对所述第二 TC 进行丢弃，具体包括：当确认所述 Port-ID 与光网络单元 ONU 本地记录的端口标识不相同时，丢弃携带所述 Port-ID 的伪 GEM 帧以及伪 GEM 帧后的第二 TC 帧。

第六方面，提供一种用于解帧的装置，包括：所述方法包括：

接收模块，用于接收下行数据流，其中，所述下行数据流包括第一传输汇聚 TC 帧和第二 TC 帧，所述第一 TC 帧的下行速率为 2.488 吉比特每秒 Gbps 或 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，第一 TC 帧和第二 TC 帧帧长之和为 125 微秒，N 为大于 1 的整数；获取模块，用于获取第二 TC 帧；还原模块，用于对所述第二 TC 帧进行比特映射还原，生成第三 TC 帧，所述比特映射还原是指将所述第二 TC 帧中的每 N 个比特还原为 1 个比特；解析模块，用于对所述第三 TC 帧进行解析处理。

结合第六方面，在第六方面的第一种可能的实现方式中，所述装置还包括解扰模块，用于对所述第二 TC 帧进行解扰码。

结合第六方面或第六方面的第一种可能的实现方式，在第六方面的第二种可能的实现方式中，所述装置还包括解码模块，用于对所述第二 TC 帧进行解码。

结合第六方面或者第六方面的任意一种可能的实现方式，在第六方面的第三种可能的实现方式中，所述获取模块具体用于：根据第二 TC 帧的 PCBd 中的 Alen 字段标识的第二 TC 帧的帧长信息，丢掉伪 GEM 帧获取第二 TC 帧。

结合第六方面或者第六方面的任意一种可能的实现方式，在第六方面的第四种可能的实现方式中，所述解析模块，具体用于对所述第二 TC 帧进行比特映射还原，所述比特映射还原是指将每 N 个比特还原为 1 个比特；解析所述还原后的第二 TC 帧。

第七方面，提供一种无源光网络系统，包括光线路终端 OLT 和光网络单元，所述 OLT 通过光配线网络 ODN 与所述 ONU 相连，所述光线路终端是第四方面以及第四方面任意一项所述的成帧的装置，所述 ONU 是第六方面以及第六方面任意一项所述的解帧的装置。

第八方面，提供一种用于成帧的装置，其特征在于，所述成帧的装置包括处理器和内存，所述处理器与所述内存通过总线连接，所述内存中存储可执行指令，当所述处理器执行所述可执行指令时，使得所述处理器执行如下步骤：分别生成第一传输汇聚 TC 帧和第二

TC 帧，其中，所述第一 TC 帧的下行速率为 2.488 吉比特每秒 Gbps 或者 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，所述第一 TC 帧和第二 TC 帧的帧长之和为 125 微秒，N 为大于 1 的整数；对所述第二 TC 帧进行比特映射，生成第三 TC 帧，所述比特映射是指将所述第二 TC 帧的每一个比特采用 N 个比特来标识；将所述第一 TC 帧和所述第三 TC 帧发送到光网络单元 ONU。

结合第八方面，在第八方面的第一种可能的实现方式中，所述处理器还执行：对所述第二 TC 帧进行第一编码，所述第一编码是里所码 RS（255,239），或者 RS（248,216），或者低密度奇偶校验码 LDPC 编码，或者级联 FEC 编码的一种。

结合第八方面或第八方面的第一种可能的实现方式，在第八方面的第二种可能的实现方式中，所述处理器还执行：对第三 TC 帧插入伪无源光网络封装方法 GEM 帧头。

结合第八方面的第二种可能的实现方式，在第八方面的第三种可能的实现方式中，所述对第三 TC 帧插入伪无源光网络封装方法 GEM 帧头，具体包括：对第三 TC 帧插入占位符；对所述插入占位符后的第三 TC 帧进行扰码；采用伪 GEM 帧头填充所述占位符。

结合第八方面的第三种可能的实现方式，在第八方面的第四种可能的实现方式中，所述处理器还执行：对第一 TC 帧和所述插入伪 GEM 帧后的第三 TC 帧进行第二编码，所述第二编码是是里所码 RS（255,239），或者 RS（248,216），或者低密度奇偶校验码 LDPC 编码，或者级联 FEC 编码的一种。

结合第八方面的第四种可能的实现方式，在第八方面的第五种可能的实现方式中，所述处理器还执行：对经过第二编码后的第一 TC 帧和第三 TC 帧进行扰码。

结合第八方面以及第八方面的任意一种可能的实现方式，在第八方面的第六种可能的实现方式中，所述第二 TC 帧的下行物理控制块 PCBd 字段包括用于指示第二 TC 帧帧长的字段。

结合第八方面以及第八方面的任意一种可能的实现方式，在第八方面的第七种可能的实现方式中，所述第一 TC 帧的帧长为 239

字节的整数倍。

结合第八方面以及第八方面的第一种至第六种任意一种可能的实现方式，在第八方面的第八种可能的实现方式中，所述第一 TC 帧的帧长为 248 字节的整数倍。

第九方面，提供一种用于解帧的装置，其特征在于，所述解帧的装置包括处理器和内存，所述处理器与所述内存通过总线连接，所述内存中存储可执行指令，当所述处理器执行所述可执行指令时，使得所述处理器执行如下步骤：接收下行数据流，与下行数据流中的第一传输汇聚 TC 帧同步，其中，所述下行数据流包括第一 TC 帧和第二 TC 帧，第一 TC 帧的下行速率为 2.488Gbps 或者 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，第一 TC 帧和第二 TC 帧的帧长之和为 125 微秒，N 为大于 1 的整数；获取第一 TC 帧并解析所述第一 TC 帧。

结合第九方面，在第九方面的第一种可能的实现方式中，所述处理器还执行：解扰第一 TC 帧。

结合第九方面或第九方面的第一种可能的实现方式，在第九方面的第二种可能的实现方式中，所述处理器还执行：丢弃第二 TC 帧。

结合第九方面或第九方面的任意一种可能的实现方式，在第九方面的第三种可能的实现方式中，所述处理器还执行：解码所述第一 TC 帧。

结合第九方面的第二种可能的实现方式，在第九方面的第四种可能的实现方式中，所述处理器还执行丢弃第二 TC 帧，具体包括：根据伪 GEM 帧的端口标识 PortID 字段，丢弃所述第二 TC 帧。

结合第九方面的第四种可能的实现方式，在第九方面的第五种可能的实现方式中，当确认所述 PortID 与光网络单元 ONU 本地记录的端口标识不相同时，丢弃携带该 PortID 的伪 GEM 帧以及伪 GEM 帧后的字节。

第十方面，提供一种用于解帧的装置，其特征在于，所述解帧的装置包括处理器和内存，所述处理器与所述内存通过总线连接，

所述内存中存储可执行指令，当所述处理器执行所述可执行指令时，使得所述处理器执行如下步骤：接收下行数据流，其中，所述下行数据流包括第一 TC 帧和第二 TC 帧，其中，第一 TC 帧的下行速率遵循标准，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，第一 TC 帧和第二 TC 帧帧长之和为 125 微秒，所述第二 TC 帧的帧头间隔为 125 微秒，N 为大于 1 的整数；获取第二 TC 帧，对所述第二 TC 帧进行比特映射还原，生成第三 TC 帧，所述比特映射还原是指将所述第二 TC 帧中的每 N 个比特还原为 1 个比特；解析第三 TC 帧。

结合第十方面，在第十方面的第一种可能的实现方式中，所述处理器还执行解扰所述第二 TC 帧。

结合第十方面或第十方面的第一种可能的实现方式，在第十方面的第二种可能的实现方式中，所述处理器还执行解码所述第二 TC 帧。

结合第十方面以及第十方面的任意一种可能的实现方式，在第十方面的第三种可能的实现方式中，所述处理器用于执行获取第二 TC 帧，具体包括：根据所述第二 TC 帧的下行物理控制块 PCBd 字段中的 Alen 字段指示的第二 TC 帧的帧长信息，从接收的第二 TC 帧中移除伪 GEM 帧字段，获取第二 TC 帧。

本发明实施例通过在发送侧提供一种成帧的方法，该成帧的方法中的第二 TC 帧对应线路速率低于第一 TC 帧的线路速率，因此，使得接收侧的接收机速率降低以及接收机的带宽变窄，进而降低了光链路损耗，从而可以提高光功率预算。

附图说明

为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图 1 为现有技术提供的一种 GPON 网络结构示意图；

图 2A 为本发明实施例提供的一种多速率共存的 PON 网络结构示意图；

图 2B 为本发明实施例提供的另一种多速率共存的 PON 网络结构示意图；

图 3 为本发明实施例提供的一种无源光网络成帧的方法流程示意图；

图 4A 为本发明实施例提供的一种 GTC 帧结构示意图；

图 4B 为本发明实施例提供的一种 PHY 帧结构示意图；

图 4C 本发明实施例提供的一种 GTC 帧的 Ident 字段的结构示意图；

图 4D 为本发明实施例提供的一种为多个 GTC 帧组成的数据流的结构示意图；

图 4E 为本发明实施例提供的一种 GEM 帧的结构示意图；

图 4F 为本发明实施例提供的一种 GTC 帧的 Plend 字段的结构示意图；

图 5A 为本发明实施例提供的一种第一 TC 帧和第二 TC 帧的示意图；

图 5B 为本发明实施例提供的一种第一 TC 帧和第二 TC 帧具体结构的示意图；

图 6 为本发明实施例提供的一种伪 GEM 帧的结构示意图；

图 7A 为本发明实施例提供的一种无源光网络成帧的示意图；

图 7B 为本发明实施例提供的又一种无源光网络成帧的方法流程示意图；

图 8 为本发明实施例提供的一种无源光网络解帧的方法流程示意图；

图 9 为本发明实施例提供的又一种无源光网络解帧的方法流程示意图；

图 10 为本发明实施例提供的又一种无源光网络成帧的装置结构示意图；

图 11 为为本发明实施例提供的又一种无源光网络成帧的装置结构示意图；

图 12 为本发明实施例提供的一种用于解帧的装置的结构示意图；

图 13 为本发明实施例提供的又一种用于解帧的装置的结构示意图；

图 14 为本发明实施例提供的又一种用于解帧的装置的结构示意图；

图 15 为本发明实施例提供的又一种用于解帧的装置的结构示意图。

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进

行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

GPON 技术遵循国际电信联盟远程通信标准化组织（International Telecommunication Standardization Sector，ITU-T）制订的无源光综合接入标准—G.984.3 系列，具有高带宽、高效率、大覆盖范围和用户接口丰富等特点。当前 GPON 技术有多种传输速率，其中，1.24416Gbps 上行和 2.48832Gbps 下行是目前最常用的 GPON 传输速率，下文将简称为上行 1.244Gbps 和下行 2.488Gbps。根据现有 G.984.3 标准规定，下行 GPON 传输汇聚 (GPON Transmitting Convergence，简称为 GTC) 帧长为 125 微秒（microsecond，单位为 us），即 GTC 下行帧共包含 38880 字节，上行帧长为 125 微秒，即 19440 字节。

标准 G.984.3 中定义了一个传输汇聚层（GPON Transmission Convergence，简称为 GTC），该 GTC 层可以作为通用的传输平台来承载各种客户信号，比如异步传输模式信号（Asynchronous Transfer Mode，简称为 ATM）、GPON 封装方法信号（GPON Encapsulation Method，简称为 GEM）。GTC 层又进一步包括成帧子层和适配子层，其中，成帧子层用于实现 GTC 帧的封装、终结所要求的 ODN 传输功能、PON 的特定功能（如测距、宽带分配等）；适配子层主要提供协议数据单元（Protocol Data Unit，简称为 PDU）与高层实体的接口。ATM 和 GEM 信息在各自的适配子层完成业务数据单元（Service data Unit，简称为 SDU）与 PDU 的转换。

XG-PON(也可称为 10G-GPON)是代表下一代 GPON、下行速率达到 10Gbps 的 PON 系统。通常来讲，10G-GPON 属于下一代无源光网络第一阶段（Next Generation PON，简称为 NG-PON1），对应的标准为 G.987 系列，其中，非对称系统（非对称系统是指上行速率 2.5Gbps，下行速率 10Gbps）称为 XG-PON1，对称系统（是指上行速率 10Gbps，下行速率 10Gbps）称为 XG-PON2。根据现有标准 G.987 的规定，在传输汇聚层传输的下行 XG-PON 帧称为物理帧 PHY 帧，该 PHY 帧的帧长为 125 微秒，即 PHY 下行帧共包含 155520 字节，是 GPON 中 GTC 帧的 4 倍。

目前 ITU-T 在 XG-PON1 取得了实质性进展，XG-PON2 的标准化正在进行中。同样地，XG-PON1 也有一个传输汇聚 TC 层，简称为 XGTC 层，XG-PON1 的 TC 层共分为业务适配子层、成帧子层和物理层适配子层。业务适配子层主要涵盖了 XGEM 帧封装以及 XGEM-ID 分配过滤等功能，支持数据单元的分段重组和 XGEM 帧的定界功能；成帧子层包括 XGTC 帧或者突发数据帧封装和解析，嵌入式操作管理消息（Operation Administration and Maintenance，简称为 OAM）功能、物理层操作管理维护（Physical Layer Operations, Administration and Maintenance，简称为 PLOAM）功能以及 Alloc-ID 过滤等；物理适配子层用于实现前向纠错编码（Forward Error Code，简称为 FEC）功能、线路编码以及突发数据开销功能。

图 2A 示出了本发明实施例提供的一种多速率共存的 PON 网络结构示意图。如图 2A 所示，该 PON 系统是 GPON 系统，包括 OLT 以及至少两个 ONU，其中，一个 ONU 的下行接收速率为 2.488Gbps，是基于标准 G.984.3 的规定，一个 ONU 的下行接收速率为 2.488Gbps 的 1/N，N 为大于 1 的整数。比如，一种具体的实施方式中，可以为 1244Mbps，或者 622Mbps。本领域普通技术人员应理解，在该 GPON 系统中，下行存在不同的传输速率以时分方式共存，上行通过时分复用（Time Division Multiplexing，简称为 TDM）共享上行带宽，该网络结构的益处之一是运营商在提升系统光功率预算时，可以兼容现有的 GPON 网络，即在已有的 GPON 网络上进行改造，降低改造成本。

图 2B 示出了本发明实施例提供的另一种多速率共存的 PON 网络结构示意图。如图 2B 所示，该 PON 系统为 XG-PON 系统，包括 OLT 以及至少两个 ONU，其中，一个 ONU 的下行接收速率为 10Gbps，是基于标准 G.987.3 的规定；（严格说来，是 2.488Gbps 的 4 倍，为 9.95328Gbps，但是本领域技术人员通常称为 10Gbps），一个 ONU 的下行接收速率为 10Gbps 的 1/M，M 为大于 1 的整数，比如可以为 2.488Gbps，可以为 4.97664Gbps。本领域普通技术人员应理解，在该 XG-PON 系统中，下行存在不同的传输速率以时分方式共存，上行通过 TDM 共享上行带宽，该网络结构的益处之一是运营商在采用本发明实施例提供的方法来提升光功率预算时，可以兼容已布置的 XG-PON 网络，即在已有的 XG-PON 网络上进行改造，降低

改造成本。

本发明实施例是基于图 2A 和图 2B 所述的网络结构上的发明。为方便理解，本发明实施例的总体思想是通过提供一种多速率共存的网络结构，且该多速率共存的网络结构可以通过现网改造实现。比如，现网的 GPON 的 ONU 都是下行接收速率为 2.488Gbps，通过在 OLT 下布放一些接收速率为 2.488Gbps 的 1/N 的 ONU，使得该网络有至少两种速率的 ONU 存在。在 OLT 侧生成一种特定的帧，该特定的帧在逻辑上分为两个部分，分别称为第一帧和第二帧，其中第一帧的结构对应现有标准的规定，第二帧的结构采用特定结构，使得当 ONU 侧接收到该特定的帧时，GPON 现有的 ONU（即下行接收速率为 2.488Gbps 的 ONU）通过本发明实施例提供的方法识别第一帧并解析第一帧；而新加入的 ONU（即下行接收速率为 2.488Gbps 的 1/N 的 ONU）通过本发明实施例提供的方法识别第二帧并解析第二帧，从而通过这种方法在不影响现有网络系统的情况下，提高整个系统的光功率预算。关于本发明的具体内容，请参阅各个具体实施例。

实施例一

图 3 示出了本发明的实施例提供的一种成帧的方法的示意性流程图，该方法应用于如图 2A 或图 2B 所示的网络结构中，参照图 3 所示，该方法包括:

步骤 301、分别生成第一 TC 帧和第二 TC 帧，其中，所述第一 TC 帧的下行速率遵循标准 G.984.3 或者 G.987.3 的规定，即为 2.488Gbps 或 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，第一 TC 帧和第二 TC 帧帧长之和为 125 微秒， N 为大于 1 的整数。

步骤 302、对第二 TC 帧进行比特映射，生成第三 TC 帧，所述比特映射是指将所述第二 TC 帧的每一个比特采用 N 个比特来标识。

步骤 303、将所述第一 TC 帧和所述第三 TC 帧发送到光网络单元 ONU。

优选地，N 的取值为 2、4、8 之一。

优选地，所述第二 TC 帧的帧头间隔也为 125 微秒。

在本发明实施例中，具体而言，所述第一 TC 帧和第二 TC 帧如果应用在 GPON 系统中，第一 TC 帧结构与现有的标准 G.984.3 定义的 GTC 帧

结构类似，均包括下行物理控制块 PCBd 和净荷字段，但是总的字节数不同，具体请参照下方介绍。如果应用在 XG-PON 系统中，第一 TC 帧结构与现有标准 G.987.3 定义的 PHY 帧结构类似，均包括 PCBd 和净荷字段，但是总的字节数不同，具体请参照下方介绍。下面分别以 GPON 系统和 XG-PON 系统来进一步详细说明本发明实施例。

GTC 帧结构如图 4A~4E 所示，由下行物理控制块（Physical Control Block downstream，简称为 PCBd）和 GTC 净荷部分（GTC Payload）组成。其中，PCBd 由以下字段（或称为域）组成:

Psync (Physical synchronization，物理同步) 字段，共 4 字节，在每个 PCBd 的开始位置，用于帧同步，即 ONU 根据 Psync 来确定下行帧的起始位置。

Ident 字段，共 4 字节，用于标识帧结构的指示信息，其具体结构请参考图 4B，最高的 1 比特用于指示下行 FEC 状态，低 30 比特为复帧计数器。

PLOAMd（Physical Layer Operations Administration and Maintenance downstream，下行物理层运行与维护）字段，共 13 字节，用于携带下行 PLOAM 消息，完成 ONU 激活、加密配置、密钥管理和告警通知等管理功能，关于 PLOAM 消息的具体结构请具体参考标准 G.984.3 的规定，这里不再赘述。

BIP（Bit-Interleaved Parity，比特交织校验）字段，共 1 字节，用于对上一个 GTC 帧的 BIP 字段之后的所有字节（FEC 校验字段除外）进行比特交织校验，其携带的比特间插奇偶校验信息覆盖了所有传输字节，但不包括 FEC 校验位（假如有 FEC 校验的话）。在完成 FEC 纠错后（假如有 FEC 校验的话），接收端应计算前一个 BIP 字段之后所有接收到字节的比特间插奇偶校验值，但不应覆盖 FEC 校验位，并与接收到的 BIP 值进行比较，从而估算链路上的差错数量。

Plend（Payload Length downstream，下行净荷长度）字段，共 8 字节，为了保证健壮性，Plend 域传送两次。具体结构如图 4E 所示，主要包括宽带映射长度（Bandwidth Length，简称为 Blen）字段和 Alen 字段，Blen 字段指示 BWmap 字节的个数，Alen 字段用于指定 ATM 块的长度，由于在 GPON 标准 G.984 中未使用，Alen 域所有比特默认为 0。

Upstream BWmap（Bandwidth Map，带宽位图）字段，长度可变，有Blen字段指示其个数信息，每个BWmap的长度为8字节。

其中，GTC负载由若干个GEM帧组成。GEM帧由帧头（Header）和负载（Payload）组成，如图4D所示。

图4B~图4E示出了GTC帧各个字段的具体内容，关于GTC帧的具体定义请参照标准G.984.3的记载，这里不再赘述。

需要说明的是，在本发明实施例一中，当应用于GPON系统时，第一TC帧与第二TC帧的具体结构同上述GTC帧相似，均包括PCBd和净荷字段，但是由于本发明实施例中第一TC帧和第二TC帧的帧长之和为125微秒，所述第一TC帧或第二TC帧的字节数均比GTC帧要少，即本发明实施例中第一TC帧或第二TC帧的净荷字段的长度是少于GTC帧的净荷字段的长度。

还需要说明的是，在本发明实施例一中，第一TC帧的Plend字段中的Alen字段，保持同现有技术的规定，默认为0。但是第二TC帧的Alen字段，用于指示第二TC帧的帧长。

以GPON举例说明，本发明实施例中第一TC帧和第二TC帧的帧长之和为125微秒，且第一TC帧的下行速率为2.488Gbps，第二TC帧的下行速率为2.488Gbps的1/N，比如为622Mbps。具体地，第一TC帧的字节和第二TC帧的字节可以通过计算两个帧的帧长计算得出，比如假设第一TC帧长为60.7微秒，第二TC帧长为64.3微秒，那么第一TC帧长为18880字节，第二TC帧为5000字节。当然地，第一TC帧长和第二TC帧长可以由OLT规定，本发明实施例对此不作任何限定。

应理解，以第一TC帧长为18880字节为例，其PCBd所占有的字节数同现有GTC帧相同，只是该第一TC帧的净荷部分所占有的字节数低于标准规定的GTC帧的净荷字节数。

对于XG-PON系统来说，由TC层的成帧子层负责生成上述第一TC帧和第二TC帧。其中，第一TC帧或第二TC帧的帧结构与现有标准G.987.3定义的PHY帧结构类似，具体请参照下方介绍。PHY帧结构如图4F所示，下行PHY帧由下行物理控制块PCBd和PHY帧净荷部分Payload组成。其中，PCBd由以下字段组成：

Psync 字段，占 8 个字节，共 64 比特。在每个 PCBd 的开始位置，用于帧同步，即 ONU 根据 Psync 来确定下行帧的起始位置，该字段的值设置为 0xC5E5 1840 FD59 BB49。

超帧计数器（SuperFrame Counter，简称为 SFC）字段，占 8 个字节，共 64 比特。包括一个 51 比特超帧计数和一个 13 比特 HEC 字段。每个 PHY 帧的 SFC 的值相对于上一个 PHY 帧都是增长的，当某一个 PHY 帧的 SFC 的值达到最大值时，下一个 PHY 帧的 SFC 从 0 开始计算。具体内容不再赘述，请参照标准 G.987.3 的记载。

PON-ID 字段，包括一个 51 比特的 PON 标识信息和一个 13 比特的 HEC 字段。PON-ID 是由 OLT 设置的，它的默认值是 51 个 0。

PHY 帧的净荷部分用于承载一个 XGTC 帧，其中，XGTC 帧由 XGTC 帧头 Header 和 XGTC 的净荷 Payload 组成。XGTC 帧头 Header 包括三个子字段，依次为 Hlend、BWmap、PLOAMd; XGTC 帧的净荷 Payload 部分承载多个 XGEM 帧，XGEM 帧由 XGEM 帧头和 XGEM 帧净荷组成。XGEM 帧头包括 6 个字段，依次为 PLI、Key index、Port-ID、options、LF、HEC。关于各个字段的含义，这里不再赘述，请参照标准 G.987.3 的记载。

如图 5A 或图 5B 所示，第一 TC 帧和第二 TC 帧帧长之和为 125 微秒，并且第二 TC 帧的帧头间隔为 125 微秒。以 XGPON 举例说明，本发明实施例中第一 TC 帧和第二 TC 帧的帧长之和为 125 微秒，且第一 TC 帧的下行速率为 10Gbps，第二 TC 帧的下行速率为 2.488Gbps。具体地，第一 TC 帧的字节和第二 TC 帧的字节可以通过计算两个帧的帧长计算得出，比如假设第一 TC 帧长为 60.7 微秒，第二 TC 帧长为 64.3 微秒，那么第一 TC 帧长为 75520 字节，第二 TC 帧为 20000 字节。当然地，第一 TC 帧长和第二 TC 帧长可以由 OLT 规定，本发明实施例对此不作任何限定。

应理解，以第一 TC 帧长为 75520 字节为例，其 PCBd 所占有的字节数同现有 PHY 帧相同，只是该第一 TC 帧的净荷部分所占有的字节数低于标准规定的 PHY 帧的净荷字节数。需要说明的是，在成帧过程中，OLT 在 TC 适配层复用现有逻辑，在成帧子层分别生成第一 TC 帧、第二 TC 帧，并分别计算其 BIP 域的值。

需要说明的是，对于第二 TC 帧来说，其第一个 BIP 的计算范围为第

二 TC 帧的帧头到 BIP 字段之前的数据，其余 BIP 的计算范围为前一个第二 TC 帧的 BIP 字段之后和当前第二 TC 帧的 BIP 字段之前的第二 TC 帧的数据。

对于第一 TC 帧来说，BIP 字段是保护整个 TC 帧（包括第一 TC 帧和第二 TC 帧）的数据，即第一 TC 帧和第二 TC 帧映射到 2.488Gbps 速率后的数据。第 N 个第一 TC 帧的 BIP 字段的值是由以下三部分根据 BIP 计算方法而生产：第 N-1 个第一 TC 帧的 BIP 字段之后的部分、第 N-1 个第二 TC 帧、第 N 个第一 TC 帧的 BIP 字段之前的部分。

举例说明，第 2 个第一 TC 帧的 BIP 值基于第 1 个第一 TC 帧的 BIP 字段之后，第 1 个第二 TC 帧、第 2 个第一 TC 帧 BIP 字段之前的部分。依次类推。

关于步骤 302 的具体内容，以 GPON 为例进行详细说明。第二 TC 帧对应于 2.488Gbps 的 1/N 的速率，以第二 TC 帧为 622Mbps 的线路速率为例，为了准确定时，第二 TC 帧的比特位宽是第一 GTC 帧的 N 倍，如本发明实施例所示的，第二 TC 帧的速率为 622Mbps，共占字节数为 5000 字节（基于假设第一帧长为 60.7 微秒，第二帧长为 64.7 微秒计算得出）。由于现有的 OLT 的发射机的下行处理速率为 2.488Gbps，因此第二 TC 帧在发射前需要将下行速率为 622Mbps 的下行帧映射为速率为 2.488Gbps 的下行帧，即第三 TC 帧。第三 TC 帧长为 5000 *4=20000 字节，使得第一 TC 帧和第三 TC 帧的总字节数为 18880+20000=38880 字节，正好为现有技术 GPON 的 GTC 帧所占字节数。

进一步地，采用 4 个比特来标识 1 个比特的一种具体的实现方法如下：如比特“1”映射为“1100”，比特“0”映射为“0011”。当然地，也可以采用其他映射方法，比如将比特“1”映射为“1111”，比特“0”映射为“0000”。只要将 0 或 1 映射后的四个比特代表的数值不同即可。当然地，如果第二 TC 帧对应于 311Mbps、1244Mbps 或其他低于 2.488Gbps 的速率时，第二 TC 帧的比特位宽是第一 TC 帧的整数倍，比如 8 倍、2 倍。对应地，比特映射的具体实现方式是采用 8 个比特来标识一个比特，如比特“1”映射为“11110000”，将比特“0”映射为“00001111”；或者用 2 个比特来标识一个比特，比如将比特“1”映射为“11”，将比特“0”

映射为“00”。

在本发明实施例中，具体而言，对于 GPON 来说，第三 TC 帧和第一 TC 帧长共 38880 字节，将该 38880 字节作为一个整体由 OLT 的 MAC 模块传输至光发射机，通过光发射机发射到所述多个 ONU。

本领域普通技术人员应理解，对 XGPON 系统来说，对第二 TC 帧进行比特映射，其原理及过程同上述对 GPON 系统的介绍，本领域普通技术人员在不经过创造性的劳动基础上，可以根据上述对 GPON 的介绍，了解 XGPON 系统是如何进行比特映射的。

应理解，对于 XG-PON 来说，第三 TC 帧和第一 TC 帧长共 155520 字节，将该 155520 字节作为一个整体由 OLT 的 MAC 模块传输至光发射机，通过光发射机发射到所述多个 ONU。

在本发明实施例中，优选地，所述第一 TC 帧的帧长为 239 字节的整数倍。具体而言，在 GPON 系统中，如果第一 TC 帧长为 239 字节的整数倍，本发明实施例可以简化第一 TC 帧的 FEC 编码流程，使得接收速率为 2.488Gbps 的 ONU 在处理 FEC 解码时与现有技术方案保持一致。

在本发明实施例中，优选地，所述第一 TC 帧长为 248 字节的整数倍。具体而言，在 XG-PON 系统中，如果第一 TC 帧的帧长为 248 字节的整数倍。本发明可以简化第一 TC 帧的 FEC 编码流程，使得接收速率为 10Gbps 的 ONU 在处理 FEC 解码时与现有技术方案保持一致。

优选地，在步骤 302 之前，所述方法还包括：

S301a、对所述第二 TC 帧进行扰码。

具体地，通过上一个第二 TC 帧中的 Alen 字段的值，计算当前第二 TC 帧所采用的扰码模式（Scramble Pattern，简称为 SP），其中 Alen 字段用于指示第二 TC 帧的帧长。具体扰码的方法，可以参照现有技术存在的扰码技术，这里不再赘述。

优选地，在步骤 302 之前，所述方法还包括：

S301b、对第二 TC 帧进行第一编码。

具体地，该第一编码可以使用里所码（Reed-solomon codes，RS）

RS（255,239）编码，或者 RS（248,216）编码、或者低密度奇偶校验码（Low Density Parity Check Code，简称为 LDPC）编码、或者级联前向纠错编码（Forward Error Code，简称为 FEC）编码，或者其他现有技术记载的 FEC 编码，如果采用高阶的编码方式，可以带来编码增益，这里不再赘述。

优选地，在步骤 303 之前，所述方法还包括：

S301c、对第三 TC 帧插入伪 GEM 帧帧头。该步骤的有益效果是可以使得原 ONU（原 ONU 指的是在 GPON 系统中的接收速率为 2.488Gbps 的 ONU，或者在 XGPON 中接收速率为 10Gbps 的 ONU）在接收第三 TC 帧时不产生 GEM 帧丢失（Loss of GEM channel delineation，简称为 LCDG）告警。

具体地，步骤 S301c 具体包括：

S301c1、对第三 TC 帧插入占位符。

所谓占位符是指先占住某特定的位置，然后再往该特定位置上添加具体的内容。为说明方便，对于 GPON 系统而言，命名接收速率为 2.488Gbps 的 ONU 为原 ONU，接收低于 2.488Gbps 的 ONU 为新 ONU。在第三 TC 帧中按照特定规则插入伪 GEM（Pseudo GEM，简称为 PGEM）帧帧头。

其中，该伪 GEM 帧的帧结构如图 6 所示。伪 GEM 为 5 字节的 GEM 帧头加上 X 字节的填充（X 为大于或等于 0 的整数，可以由 OLT 自由设置），伪 GEM 帧负载的长度为 L 字节。伪 GEM 帧头中 PLI（PayloadLength Indicator，帧长度指示符）字段的值为 L+X 字节。待插入的伪 GEM 帧头的 GEM Port-ID 设置为一特定 ID，以使得原 ONU 在接收到携带该特定 Port-ID 的伪 GEM 帧头后，不能识别该 Port-ID，而直接丢弃该伪 GEM 帧头而不去解析；新 ONU 在接收到添加伪 GEM 帧头的第三 GTC 帧后，能够丢弃伪 GEM 帧头而保留第三 GTC 帧的内容。

具体地，在第一 TC 帧之后、第三 TC 帧之前插入第 1 个伪 GEM 帧头的占位符，构造第 1 个伪 GEM 帧，然后以此类推，构造第 2 个伪 GEM 帧。L 的取值需满足：在伪 GEM 帧头内 PLI 字段的最大值、

未封装到伪 GEM 帧的第三 TC 帧按第一 FEC 编码估算的帧长之间取较小值，并且要求整个伪 GEM 帧长的取值，即 L+X+5，为第一 FEC 编码的码字长度的整数倍。所述整个伪 GEM 帧包括插入的伪 GEM 帧头、比特映射后的第三 TC 帧片段，第一 FEC 编码的校验位。所述第三 TC 帧片段为将第三 TC 帧按照第一 FEC 码字的数据净荷长度进行切片，最后一片可能不足一个码字的净荷长度，其 FEC 可以参考现有缩短码字的处理。

S301c2、对插入占位符后的第三 TC 帧进行扰码。

S301c3、采用伪 GEM 帧头填充所述占位符。

使用伪 GEM 帧头代替其占位符，对伪 GEM 帧头、加扰的第三 TC 帧分片进行 BIP 计算，其结果用于下一个第一 TC 帧的 BIP 值计算。

优选地，所述方法还包括:

S301d、对第一 TC 帧和插入伪 GEM 帧头后的第三 TC 帧进行第二编码，所述第二编码是里所码 RS（255,239），或者 RS（248,216），或者低密度奇偶校验码 LDPC 编码，或者级联 FEC 编码的一种。该步骤 S301d 的有益效果是可以使得原 ONU 在接收第三 TC 帧时不产生 FEC 告警。

优选地，所述方法还包括:

S301e、对经过第二编码后的第一 TC 帧和第三 TC 帧做第三次扰码处理。

本发明实施例通过在发送侧提供一种成帧的方法，该成帧的方法中的第二 TC 帧对应线路速率低于第一 TC 帧的线路速率，因此，使得接收侧的接收机速率降低以及接收机的带宽变窄，进而降低了光链路损耗，从而可以提高光功率预算。

实施例二

下面结合图 7，对本发明实施例提供的一种无源光网络成帧的方法进行详细描述。如图 7 所示，图 7 示出了本发明实施例提供一种成帧的方法 700，所述方法 700 包括:

S701，分别生成第一 TC 帧和第二 TC 帧，其中，所述第一 TC 帧的下

行速率为 2.488Gbps 或 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，第一 TC 帧和第二 TC 帧帧长之和为 125 微秒，N 为大于 1 的整数。

S702，对第二 TC 帧进行第一编码。其中，第一编码可以使用 RS（255,239），也可以使用其他编码方式，如 RS（255,151）编码、RS（248,216）编码、LDPC 编码、级联 FEC 编码，或者其他现有技术中存在的 FEC 编码，这里不再赘述。

步骤 703，对第二 TC 帧进行扰码。扰码的处理同现有技术的处理相同，即通过上一个第二 TC 帧中的 Alen 域的值，计算当前第二 TC 帧所采用的扰码模式（Scramble Pattern，简称为 SP）。

步骤 704，对第二 TC 帧进行比特映射，生成第三 TC 帧，所述比特映射是指将第二 TC 帧的每一个比特采用 N 个比特来标识。具体地，第二 TC 帧对应于 2.488Gbps 的 1/N 的速率。以第二 TC 帧为 622Mbps 的线路速率为例，为了准确定时，第二 TC 帧的比特位宽是第一 TC 帧的 N 倍，如本发明实施例所示的，第二 TC 帧的速率为 622Mbps，共占字节数为 5000 字节（基于假设第一帧长为 60.7 微秒，第二帧长为 64.3 微秒计算得出）。由于现有的 OLT 的发射机的下行处理速率为 2.488Gbps，因为第二 TC 帧在发射前，需要进行比特映射，即将速率为 622Mbps 的下行帧映射为速率为 2.488Gbps 的下行帧。映射后的第三 TC 帧长为 5000*4=20000 字节，使得第一 TC 帧和第三 TC 帧的总字节数为 18880+20000=38880 字节，正好为现有技术 GPON 的 GTC 帧所占字节数。

步骤 705，对第三 TC 帧插入占位符。

步骤 706，对插入占位符后的第三 TC 帧进行第二次扰码。

步骤 707，用伪 GEM 帧头填充对应的占位符。

步骤 708，对第一 TC 帧和插入伪 GEM 帧头后的第三 TC 帧整体进行第二编码，其中，第二编码可以使用 RS（255,239），也可以使用其他编码方式，如 RS（255,151）编码、RS（248,216）编码、LDPC 编码、级联 FEC 编码，或者其他现有技术中存在的 FEC 编码，这里不再赘述。

关于步骤 705~步骤 708 的具体介绍，请参照实施例一的描述，这里不

再赘述。

步骤 709，对进行第二编码后的第一 TC 帧和第三 TC 帧进行扰码。

步骤 710，将扰码后的第一 TC 帧和第三 TC 帧作为一个整体发送至 ONU。

还应理解，在本发明的各种实施例中，上述各过程的序号的大小并不意味着执行顺序的先后，各过程的执行顺序应以其功能和内在逻辑确定，而不应对本发明实施例的实施过程构成任何限定。

本发明实施例通过在发送侧提供一种成帧的方法，该成帧的方法中的第二 TC 帧对应线路速率低于第一 TC 帧的线路速率，因此，使得接收侧的接收机速率降低以及接收机的带宽变窄，进而降低了光链路损耗，从而可以提高光功率预算。

实施例三

图 8 示出了本发明实施例提供的一种无源光网络解帧的方法 800 示意性流程图，该方法 800 可以应用在 GPON 或 XG-PON 中，当应用在 GPON 系统中，由接收速率为 2.488Gbps 的 ONU 执行；当应用在 XG-PON 系统中，由接收速率为 10Gbps 的 ONU 执行。如图 8 所示，该方法 800 包括：

S801、接收下行数据流，其中，所述下行数据流包括第一 TC 帧和第二 TC 帧，其中，第一 TC 帧的下行速率遵循标准 G.984.3 或 G.987 的规定，即为 2.488Gbps 或 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，第一 TC 帧和第二 TC 帧帧长之和为 125 微秒，N 为大于 1 的整数。

S802、与第一 TC 帧进行同步。

S803、解析所述第一 TC 帧。

优选地，所述 N 的取值为 2、4、8 之一。

优选地，所述第二 TC 帧的帧头间隔也为 125 微秒。

可选地，所述方法 800 还包括：

S801a，解扰码所述第一 TC 帧。

可选地，所述方法 800 还包括：

S801b、解码所述第一 TC 帧。

可选地，所述方法 800 还包括：

S801c，丢弃所述第二 TC 帧。

在本发明实施例中，具体而言，所述与第一 TC 帧同步包括：

根据第一 TC 帧中 PCBd 中的 Psync 字段，与所述第一 TC 帧同步；具体如何根据 Psync 与第一 TC 帧进行同步，请参照现有技术的描述，这里不再赘述。

本领域普通技术人员应理解，ONU 的光接收机从线路上接收到 OLT 发送的数据流，并将该数据流传输至 ONU 的 MAC 模块进行处理，本发明实施例提供的解帧的方法具体由 ONU 的 MAC 模块进行处理。

应理解，本发明实施例提供的一种解帧的方法与本发明另一实施例提供的一种成帧的方法为对应的接收侧的和发送侧。当在发送侧进行了扰码，相应地要在接收侧要进行解扰码，其中，解扰码与扰码是互逆的操作，关于扰码或解扰码的具体技术请参照现有技术的描述，这里不再赘述。

应理解，本发明实施例提供的一种解帧的方法与本发明另一实施例提供的一种成帧的方法为对应的接收侧和发送侧。如果在发送侧进行了编码，相应地在接收侧要进行解码处理，解码与编码是互逆操作。

在本发明实施例中，具体而言，所述丢弃第二 TC 帧具体包括：

根据伪 GEM 帧帧头的端口标识 Port-ID 字段，丢弃所述第二 TC 帧。本领域普通技术人员应理解，MAC 模块根据 GEM 帧帧头中的端口标识 Port ID 对 GEM 进行读取，由于伪 GEM 帧中的 Port ID 不属于任何 ONU，所以 ONU 不能解析，直接丢弃。具体而言，ONU 的 MAC 模块确认所述 Port-ID 与 ONU 本地记录的 Port-ID 不相同时，丢弃该伪 GEM 帧头以及伪 GEM 帧头后的第二 TC 帧。

本发明实施例通过在发送侧提供一种解帧的方法，该解帧的方法中的第二 TC 帧对应线路速率低于第一 TC 帧的线路速率，因此与现有技术相比，接收侧的接收机速率降低以及接收机的带宽变窄，进而降低了光链路损耗，从而可以提高光功率预算。

实施例四

图 9 示出了本发明实施例提供的另一个无源光网络解帧的方法 900 的示意性流程图，该方法 900 可以应用在 GPON 或 XG-PON 中，当应用在 GPON 系统中，由接收速率为 2.488Gbps 的 1/N 的 ONU 执行；当应用在

XG-PON 系统中，由接收速率为 10Gbps 的 1/N 的 ONU 执行。如图 9 所示，该方法 900 包括:

S901、接收下行数据流。其中，所述下行数据流包括第一 TC 帧和第二 TC 帧，其中，第一 TC 帧的下行速率为 2.488Gbps 或 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，第一 TC 帧和第二 TC 帧帧长之和为 125 微秒，N 为大于 1 的整数。

S902、获取第二 TC 帧。

S903、对所述第二 TC 帧进行比特映射还原，生成第三 TC 帧，所述比特映射还原是指将所述第二 TC 帧中的每 N 个比特还原为 1 个比特;

S904、解析所述第三 TC 帧。

可选地，所述方法 900 还包括:

S902a，解扰码所述第二 TC 帧。

可选地，所述方法 900 还包括:

S902b，解码所述第二 TC 帧。

在本发明实施例中，具体而言，ONU 的光接收机接收下行数据流，并将所述下行数据流传输至 ONU 的 MAC 模块进行处理，MAC 模块接收所述下行数据流后进行解析，当识别到第二 TC 帧 PCBd 字段中的 Psync 字段时，与所述第二 TC 帧进行同步。

所述获取第二 TC 帧，具体包括：根据第二 TC 帧的 PCBd 字段中的 Alen 字段指示的第二 TC 帧的帧长信息，从接收的第二 TC 帧中移除伪 GEM 帧头，获取第二 TC 帧。

本领域普通技术人员应当理解，在发送侧第二 TC 帧进行比特映射，在接收侧需要还原第二 TC 帧，即比特映射与比特映射还原是互逆的操作。

本领域普通技术人员应理解，本发明实施例提供的一种解帧的方法与本发明另一实施例提供的一种成帧的方法为对应的接收侧的和发送侧。在发送侧进行了扰码，相应地在接收侧要进行解扰码，其中，解扰码与扰码是互逆的操作，关于扰码或解扰码的具体细节请参照现有技术的描述，这里不再赘述。

本领域普通技术人员应理解，本发明实施例提供的一种解帧的方法与

本发明另一实施例提供的一种成帧的方法为对应的接收侧和发送侧。如果在发送侧进行了编码，相应地在接收侧要进行解码处理，解码与编码是互逆操作。

本发明实施例通过在接收侧提供一种解帧的方法，该解帧的方法中的第二 TC 帧对应线路速率低于第一 TC 帧的线路速率，因此，接收侧的接收机速率降低以及接收机的带宽变窄，进而降低了光链路损耗，从而可以提高光功率预算。

实施例五

图 10 示出了本发明实施例提供的一种无源光网络成帧的装置结构示意图，参照图 10，所述装置 1000 包括:

生成模块 1010，用于分别生成第一 TC 帧和第二 TC 帧，其中，所述第一 TC 帧的下行速率遵循标准 G.984.3 或者 G.987.3 的规定，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，第一 TC 帧和第二 TC 帧帧长之和为 125 微秒， N 为大于 1 的整数;

映射模块 1020，用于对第二 TC 帧进行比特映射，生成第三 TC 帧，其中，所述比特映射是指将所述第二 TC 帧的每一个比特采用 N 个比特来标识;

发送模块 1030，用于将第一 TC 帧和第三 TC 帧发送至光网络单元 ONU。

可选地，所述装置 1000 还包括扰码模块 1040，所述扰码模块 1040 用于对所述第二 TC 帧进行扰码。

可选地，所述装置 1000 还包括编码模块 1050，所述编码模块 1050 用于对第二 TC 帧进行第一编码，所述第一编码是里所码 RS（255,239），或者 RS（248,216），或者低密度奇偶校验码 LDPC 编码，或者级联 FEC 编码的一种。

可选地，所述装置 1000 还包括处理模块 1060，所述处理模块 1060 用于对第三 TC 帧插入伪 GEM 帧头。

具体而言，所述处理模块 1060 具体用于:

对第三 TC 帧插入占位符。

对插入占位符后的第三 TC 帧进行扰码。

采用伪 GEM 帧头填充所述占位符。

可选地，所述编码模块 1050 还用于对第一 TC 帧和所述插入伪 GEM 帧头后的第三 TC 帧进行第二编码，所述第二编码是里所码 RS（255,239），或者 RS（248,216），或者低密度奇偶校验码 LDPC 编码，或者级联 FEC 编码的一种。

可选地，所述扰码模块 1040 还用于对经过第二编码后的第一 TC 帧和第三 TC 帧扰码。

需要说明的是，该实施例五中的各个模块执行的具体动作就是上文方法实施例一或二中的各个步骤，达到的效果也一样，具体内容不再赘述。

通过本发明实施例提供的无源光网络成帧的装置，该装置生成的第二 TC 帧对应的线路速率低于第一 TC 帧的线路速率，与现有技术相比，使得接收侧的接收机速率降低以及接收机的带宽变窄，进而降低了光链路损耗，从而可以提高光功率预算。

具体而言，所述成帧的装置可以是 OLT 的 MAC 处理模块，比如，MAC 处理模块可以采用现场可编程门阵列（Field-Programmable Gate Array，简称为 FPGA），或者采用专用集成芯片（Application Specific Integrated Circuit，简称为 ASIC），或者采用系统芯片（System on Chip，简称为 SoC），或者采用中央处理器（Central Processor Unit，简称为 CPU），或者采用网络处理器（Network Processor，简称为 NP），或者采用数字信号处理电路（Digital Signal Processor，简称为 DSP），或者采用微控制器（Micro Controller Unit，简称为 MCU），或者采用可编程控制器（Programmable Logic Device，简称为 PLD）或其他集成芯片。

图 11 示出了本发明实施提供的一种成帧的装置 1100 结构示意图，参照图 11 所示，所述装置 1100 包括处理器 1110、存储器 1120、通信总线 1130 和通信接口 1140。处理器 1110、存储器 1120 和通信接口 1140 之间通过通信总线 1140 连接并完成相互间的通信。该总线 4013 可以是工业标准体系结构（Industry Standard Architecture，简称为 ISA）总线、外部设备互连（Peripheral Component，简称为 PCI）总线或扩展工业标准体系结构（Extended Industry Standard Architecture，简称为 EISA）总线等。该总线 4013 可以分为地址总线、数据总线、控制总线等。为便于表示，图 11 中

仅用一条粗线表示，但并不表示仅有一根总线或一种类型的总线。其中：处理器 1110 可能为单核或多核中央处理单元（Central Processing Unit，简称为 CPU），或者为特定集成电路（Application Specific Integrated Circuit，简称为 ASIC），或者为被配置成实施本发明实施例的一个或多个集成电路。该存储器 1120 可以是只读存储器 ROM 或可存储静态信息和指令的其他类型的静态存储设备，随机存取存储器 RAM 或者可存储信息和指令的其他类型的动态存储设备，也可以是电可擦可编程只读存储器 EEPROM、只读光盘 CD-ROM 或其他光盘存储、光碟存储（包括压缩光碟、激光碟、光碟、数字通用光碟、蓝光光碟等）、磁盘存储介质或者其他磁存储设备、或者能够用于携带或存储具有指令或数据结构形式的期望的程序代码并能够由计算机存取的任何其他介质，但不限于此。存储器 1120 用于计算机执行指令。具体的，计算机执行指令中可以包括程序代码。

当计算机运行时，处理器 1110 运行计算机执行指令，具体地，所述处理器 1110 用于执行如**实施例一**或**实施例二**所述的方法步骤。

具体而言，所述成帧的装置是 OLT 的 MAC 处理模块，比如，MAC 处理模块可以采用现场可编程门阵列，或者采用专用集成芯片，或者采用系统芯片，或者采用中央处理器，或者采用网络处理器，或者采用数字信号处理电路，或者采用微控制器，或者采用可编程控制器或其他集成芯片。

实施例六

图 12 示出了本发明实施例提供的一种无源光网络解帧的装置结构示意图，参照图 12，所述装置 1200 包括：

接收模块 1210，用于接收下行数据流，其中，所述所述下行数据流包括第一 TC 帧和第二 TC 帧，其中，第一 TC 帧的下行速率为 2.488Gbps 或 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，第一 TC 帧和第二 TC 帧帧长之和为 125 微秒，N 为大于 1 的整数。

同步模块 1220，用于与第一 TC 帧进行同步。

解析模块 1230，用于解析所述第一 TC 帧。

可选地，所述装置 1200 还包括解扰模块 1240，所述解扰模块 1240 用于解扰码所述第一 TC 帧。

可选地，所述装置 1200 还包括解码模块 1250，用于对所述第一 TC

帧进行第一解码。

可选地，所述装置 1200 还包括丢弃模块 1260，用于丢弃所述第二 TC 帧。

在本发明实施例中，具体而言，所述与第一 TC 帧同步包括：

接收所述下行数据流并解析，根据第一 TC 帧中 PCBd 中的 Psync 字段，与所述第一 TC 帧同步；具体如何根据 Psync 与第一 TC 帧进行同步，请参照现有技术的描述，这里不再赘述。

具体而言，所述丢弃模块 1260，具体用于：

根据伪 GEM 帧的端口标识 Port-ID 字段，对所述第二 TC 帧进行丢弃。更为具体地，当确认所述 Port-ID 与 ONU 本地记录的端口标识不相同时，丢弃携带该 Port-ID 的伪 GEM 帧以及伪 GEM 帧后的第二 TC 帧。

本领域普通技术人员应理解，ONU 的光接收机从线路上接收到 OLT 发送的数据流，并将该数据流传输至 ONU 的 MAC 模块进行处理，本发明实施例提供的解帧的方法具体由 ONU 的 MAC 模块进行处理。

应理解，本发明实施例提供的一种解帧的装置与本发明另一实施例提供的一种成帧的装置为对应的接收侧的和发送侧。当在发送侧进行了扰码，相应地在接收侧要进行解扰码，其中，解扰码与扰码是互逆的操作，关于扰码或解扰码的具体技术请参照现有技术的描述，这里不再赘述。

需要说明的是，该实施例六中的各个模块执行的具体动作就是上文方法实施例三中的各个步骤，达到的效果也一样，具体内容不再赘述。

图 13 示出了本发明实施提供的一种解帧的装置 1300 结构示意图，参照图 13 所示，所述装置 1300 包括处理器 1310、存储器 1320、通信总线 1330 和通信接口 1340。处理器 1310、存储器 1320 和通信接口 1340 之间通过通信总线 1330 连接并完成相互间的通信。处理器 1310 可能为单核或多核中央处理单元，或者为特定集成电路，或者为被配置成实施本发明实施例的一个或多个集成电路。存储器 1320 可以为高速 RAM 存储器，也可以为非易失性存储器（non-volatile memory），例如闪存 flash，或至少一个磁盘存储器。存储器 1320 用于计算机执行指令。具体的，计算机执行指令中可以包括程序代码。

当计算机运行时，处理器 1310 运行计算机执行指令，具体地，所述

处理器 1310 用于执行如方法**实施例三**所述的方法步骤。

具体到物理实体上，所述解帧的装置可以采用现场可编程门阵列，或者采用专用集成芯片，或者采用系统芯片，或者采用中央处理器，或者采用网络处理器，或者采用数字信号处理电路，或者采用微控制器，或者采用可编程控制器或其他集成芯片。

本发明实施例通过在接收侧提供一种解帧的装置，该装置接收的下行数据流中的第二 TC 帧对应线路速率低于第一 TC 帧的线路速率，因此，相对于现有技术的下行速率来说，本发明实施例中接收侧的接收机速率降低、接收机的带宽变窄，进而降低了光链路损耗，从而可以提高光功率预算。

实施例七

图 14 示出了本发明实施提供的另一个无源光网络解帧的装置 1400 的结构示意图，该装置 1400 可以应用在 GPON 或 XG-PON 中，当应用在 GPON 系统中，是 2.488Gbps 的 ONU 的 MAC 模块；当应用在 XG-PON 系统中，由 10Gbps 的 ONU 的 MAC 模块。如图 14 所示，该装置 1400 包括：

接收模块 1410，用于接收下行数据流。其中，所述下行数据流包括第一 TC 帧和第二 TC 帧，其中，第一 TC 帧的下行速率为 2.488Gbps 或者 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，第一 TC 帧和第二 TC 帧帧长之和为 125 微秒， N 为大于 1 的整数。

获取模块 1420，用于获取第二 TC 帧。

还原模块 1430，用于对所述第二 TC 帧进行比特映射还原，生成第三 TC 帧，所述比特映射还原是指将所述第二 TC 帧中的每 N 个比特还原为 1 个比特。

解析模块 1440，用于解析第三 TC 帧。

可选地，所述装置还包括解扰模块 1450，所述解扰模块 1450 用于对所述第二 TC 帧进行解扰码。

可选地，所述装置还包括解码模块 1460，所述解码模块 1460 还用于对所述第二 TC 帧进行解码。

在本发明实施例中，具体而言，ONU 的光接收机接收下行数据流，并将所述下行数据流传输至 ONU 的 MAC 模块进行处理，接收模块 1410 接收所述下行数据流后进行，当识别到第二 TC 帧 PCBd 字段中的 Psync 字段

时，与所述第二 TC 帧进行同步。

具体地，所述获取模块 1430 具体用于，根据第二 TC 帧的 PCBd 中的 Alen 字段标识的第二 TC 帧的帧长信息，丢掉伪 GEM 帧、FEC 校验数据和第一 TC 帧，获取第二 TC 帧。

本领域普通技术人员应当理解，在发送侧第二 TC 帧进行比特映射，在接收侧需要还原第二 TC 帧，即比特映射与比特映射还原是互逆的操作。

需要说明的是，该实施例七中的各个模块执行的具体动作就是上文方法实施例四中的各个步骤，达到的效果也一样，具体内容不再赘述。

图 15 示出了本发明实施提供的一种解帧的装置 1500 结构示意图，参照图 15 所示，所述装置 1500 包括处理器 1510、存储器 1520、通信总线 1530 和通信接口 1540。处理器 1510、存储器 1520 和通信接口 1540 之间通过通信总线 1530 连接并完成相互间的通信。处理器 1510 可能为单核或多核中央处理单元，或者为特定集成电路，或者为被配置成实施本发明实施例的一个或多个集成电路。存储器 1520 可以为高速 RAM 存储器，也可以为非易失性存储器，例如闪存 flash，或至少一个磁盘存储器。存储器 1520 用于计算机执行指令。具体的，计算机执行指令中可以包括程序代码。

当计算机运行时，处理器 1510 运行计算机执行指令，具体地，所述处理器 1510 用于执行如方法实施例三所述的方法步骤。

具体到物理实体上，所述解帧的装置可以采用现场可编程门阵列，或者采用专用集成芯片，或者采用系统芯片，或者采用中央处理器，或者采用网络处理器，或者采用数字信号处理电路，或者采用微控制器，或者采用可编程控制器或其他集成芯片。

本发明实施例通过在接收侧提供一种解帧的装置，该装置接收的下行数据流中的第二 TC 帧对应线路速率低于第一 TC 帧的线路速率，因此，相对于现有技术的下行速率来说，本发明实施例中接收侧的接收机速率降低、接收机的带宽变窄，进而降低了光链路损耗，从而可以提高光功率预算。

实施例八

本发明实施例提供一种无源光网络 PON 系统，其中该 PON 系统包括 OLT 和第一 ONU 和第二 ONU，所述 OLT 与第一 ONU、第二 ONU 通过 ODN 相连，如图 2 或 3 所示，所述系统具体包括：

所述 OLT 用于分别生成第一 TC 帧和第二 TC 帧，其中，所述第一 TC 帧的下行速率为 2.488Gbps 或 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，第一 TC 帧和第二 TC 帧帧长之和为 125 微秒， N 为大于 1 的整数；对第二 TC 帧进行比特映射，生成第三 TC 帧，所述比特映射是指将所述第二 TC 帧的每一个比特采用 N 个比特来标识；将所述第一 TC 帧和所述第三 TC 帧发送至所述第一 ONU 和第二 ONU。

所述第一 ONU 用于接收所述第一 TC 帧和第三 TC 帧，与第一 TC 帧进行同步；解析第一 TC 帧。

所述第二 ONU 用于接收所述第一 TC 帧和第三 TC 帧，获取第三 TC 帧；对所述第三 TC 帧进行比特映射还原，生成第二 TC 帧，解析第二 TC 帧。

应理解，本发明实施例八是相对于上述实施例 1~7 的系统类实施例，对实施例 1~7 的描述，当然也适用本发明实施例，对于技术细节的描述，请参照实施例 1~7 的记载，这里不再赘述。

另外，本文中术语“系统”和“网络”在本文中常被可互换使用。本文中术语“和/或”，仅仅是一种描述关联对象的关联关系，表示可以存在三种关系，例如，A 和/或 B，可以表示：单独存在 A，同时存在 A 和 B，单独存在 B 这三种情况。另外，本文中字符“/”，一般表示前后关联对象是一种“或”的关系。

应理解，在本发明实施例中，“与 A 相应的 B”表示 B 与 A 相关联，根据 A 可以确定 B。但还应理解，根据 A 确定 B 并不意味着仅仅根据 A 确定 B，还可以根据 A 和/或其它信息确定 B。

本领域普通技术人员可以意识到，结合本文中所公开的实施例描述的各示例的单元及算法步骤，能够以电子硬件、计算机软件或者二者的结合来实现，为了清楚地说明硬件和软件的可互换性，在上述说明中已经按照功能一般性地描述了各示例的组成及步骤。这些功能究竟以硬件还是软件方式来执行，取决于技术方案的特定应用和设计约束条件。专业技术人员可以对每个特定的应用来使用不同方法来实现所描述的功能，但是这种实现不应认为超出本发明的范围。

所属领域的技术人员可以清楚地了解到，为了描述的方便和简洁，上

述描述的系统、装置和单元的具体工作过程，可以参考前述方法实施例中的对应过程，在此不再赘述。

在本申请所提供的几个实施例中，应该理解到，所揭露的系统、装置和方法，可以通过其它的方式实现。例如，以上所描述的装置实施例仅仅是示意性的，例如，所述单元的划分，仅仅为一种逻辑功能划分，实际实现时可以有另外的划分方式，例如多个单元或组件可以结合或者可以集成到另一个系统，或一些特征可以忽略，或不执行。另外，所显示或讨论的相互之间的耦合或直接耦合或通信连接可以是通过一些接口、装置或单元的间接耦合或通信连接，也可以是电的，机械的或其它的形式连接。

所述作为分离部件说明的单元可以是或者也可以不是物理上分开的，作为单元显示的部件可以是或者也可以不是物理单元，即可以位于一个地方，或者也可以分布到多个网络单元上。可以根据实际的需要选择其中的部分或者全部单元来实现本发明实施例方案的目的。

另外，在本发明各个实施例中的各功能单元可以集成在一个处理单元中，也可以是各个单元单独物理存在，也可以是两个或两个以上单元集成在一个单元中。上述集成的单元既可以采用硬件的形式实现，也可以采用软件功能单元的形式实现。

所述集成的单元如果以软件功能单元的形式实现并作为独立的产品销售或使用时，可以存储在一个计算机可读取存储介质中。基于这样的理解，本发明的技术方案本质上或者说对现有技术做出贡献的部分，或者该技术方案的全部或部分可以以软件产品的形式体现出来，该计算机软件产品存储在一个存储介质中，包括若干指令用以使得一台计算机设备（可以是个人计算机，服务器，或者网络设备等）执行本发明各个实施例所述方法的全部或部分步骤。而前述的存储介质包括：U 盘、移动硬盘、只读存储器（ROM，Read-Only Memory）、随机存取存储器（RAM，Random Access Memory）、磁碟或者光盘等各种可以存储程序代码的介质。

以上所述，仅为本发明的具体实施方式，但本发明的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本发明揭露的技术范围内，可轻易想到各种等效的修改或替换，这些修改或替换都应涵盖在本发明的保护范围之内。因此，本发明的保护范围应以权利要求的保护范围为准。

权 利 要 求 书

1、一种无源光网络成帧的方法，其特征在于，包括：

分别生成第一传输汇聚 TC 帧和第二 TC 帧，其中，所述第一 TC 帧的下行速率为 2.488 吉比特每秒 Gbps 或者 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，所述第一 TC 帧和第二 TC 帧帧长之和为 125 微秒，N 为大于 1 的整数；

对所述第二 TC 帧进行比特映射，生成第三 TC 帧，其中，所述比特映射是指将所述第二 TC 帧的每一个比特采用 N 个比特来标识；

将所述第一 TC 帧和所述第三 TC 帧发送至光网络单元 ONU。

2、根据权利要求 1 所述的方法，其特征在于，所述方法还包括：

对所述第二 TC 帧进行第一编码，所述第一编码是里所码 RS（255,239），或者 RS（248,216），或者低密度奇偶校验码 LDPC 编码，或者级联 FEC 编码的一种。

3、根据权利要求 1 或 2 所述的方法，其特征在于，所述方法还包括：

对所述第二 TC 帧进行扰码。

4、根据权利要求 1~3 任意一项所述的方法，其特征在于，所述方法还包括：

对所述第三 TC 帧插入伪无源光网络封装方法 GEM 帧头。

5、根据权利要求 4 所述的方法，其特征在于，所述对第三 TC 帧插入伪无源光网络封装方法 GEM 帧头，具体包括：

对所述第三 TC 帧插入占位符；

对所述插入占位符后的第三 TC 帧进行扰码；

采用伪 GEM 帧头填充所述占位符。

6、根据权利要求 5 所述的方法，其特征在于，所述方法还包括：

对第一 TC 帧和所述插入伪 GEM 帧头后的第三 TC 帧进行第二编码，所述第二编码是里所码 RS（255,239），或者 RS（248,216），或者低密度奇偶校验码 LDPC 编码，或者级联 FEC 编码的一种。

7、根据权利要求 6 所述的方法，其特征在于，所述方法还包括：

对经过第二编码后的所述第一 TC 帧和所述第三 TC 帧进行扰码。

8、根据权利要求 1~7 任意一项所述的方法，其特征在于，所述第二 TC 帧的下行物理控制块 PCBd 字段包括用于指示第二 TC 帧帧长的字段。

9、根据权利要求 1~8 任意一项所述的方法，其特征在于，所述第一 TC 帧的帧长为 239 字节的整数倍。

10、根据权利要求 1~8 任意一项所述的方法，其特征在于，所述第一 TC 帧的帧长为 248 字节的整数倍。

11、一种无源光网络解帧的方法，其特征在于，所述方法包括：

接收下行数据流，其中，所述下行数据流包括第一 TC 帧和第二 TC 帧，其中，第一 TC 帧的下行速率为 2.488Gbps 或 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，第一 TC 帧和第二 TC 帧帧长之和为 125 微秒，N 为大于 1 的整数；

获取第二 TC 帧；

对所述第二 TC 帧进行比特映射还原，生成第三 TC 帧，所述比特映射还原是指将所述第二 TC 帧中的每 N 个比特还原为 1 个比特；

解析所述第三 TC 帧。

12、根据权利要求 11 所述的方法，其特征在于，所述方法还包括：

解扰码所述第二 TC 帧。

13、根据权利要求 11 或 12 所述的方法，其特征在于，所述方法还包括：

解码所述第二 TC 帧。

14、根据权利要求 11~13 任意一项所述的方法，其特征在于，所述获取第二 TC 帧，具体包括：

根据所述第二 TC 帧的下行物理控制块 PCBd 字段指示的第二 TC 帧的帧长信息，从接收的第二 TC 帧中移除伪吉比特无源光网络封装方法 GEM 帧，获取第二 TC 帧。

15、一种用于成帧的装置，其特征在于，包括：

生成模块，用于分别生成第一吉比特无源光网络传输汇聚 TC 帧和第二 TC 帧，其中，所述第一 TC 帧的下行速率为 2.488 吉比特每秒 Gbps

或者 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，第一 TC 帧和第二 TC 帧帧长之和为 125 微秒，N 为大于 1 的整数；

映射模块，用于对所述第二 TC 帧中的比特进行映射，生成第三 TC 帧，其中，所述比特映射是指将所述第二 TC 帧的每一个比特采用 N 个比特来标识；

发射模块，用于对所述第一 TC 帧和所述第三 TC 帧发送至光网络单元 ONU。

16、根据权利要求 15 所述的装置，其特征在于，所述装置还包括编码模块，所述编码模块用于对所述第二 TC 帧进行第一编码，所述第一编码是里所码 RS（255,239），或者 RS（248,216），或者低密度奇偶校验码 LDPC 编码，或者级联 FEC 编码的一种。

17、根据权利要求 15 或 16 所述的装置，其特征在于，所述装置还包括扰码模块，所述扰码模块用于对所述第二 TC 帧进行扰码。

18、根据权利要求 15~17 任意一项所述的装置，其特征在于，所述装置还包括：

处理模块，用于对所述第三 TC 帧插入伪吉比特无源光网络封装方法 GEM 帧头。

19、根据权利要求 18 所述的装置，其特征在于，所述处理模块具体用于：

对第三 TC 帧插入占位符；

对插入占位符后的第三 TC 帧进行扰码；

采用伪 GEM 帧头填充所述占位符。

20、根据权利要求 19 所述的装置，其特征在于，所述编码模块还用于对第一 TC 帧和所述插入伪 GEM 帧头后的第三 TC 帧进行第二编码，所述第二编码是里所码 RS（255,239），或者 RS（248,216），或者低密度奇偶校验码 LDPC 编码，或者级联 FEC 编码的一种。

21、根据权利要求 20 所述的装置，其特征在于，所述扰码模块还用于对经过第二编码后的所述第一 TC 帧和所述第三 TC 帧进行扰码。

22、根据权利要求 15~21 任意一项所述的装置，其特征在于，所

述第二 TC 帧的物理控制块 PCB 字段包括用于指示第二 TC 帧帧长的字段。

23、一种用于解帧的装置，其特征在于，所述方法包括:

接收模块，用于接收下行数据流，其中，所述下行数据流包括第一传输所述第一 TC 帧的下行速率为 2.488 吉比特每秒 Gbps 或 10Gbps，第二 TC 帧的下行速率为第一 TC 帧的下行速率的 1/N，第一 TC 帧和第二 TC 帧帧长之和为 125 微秒，N 为大于 1 的整数;

获取模块，用于获取第二 TC 帧;

还原模块，用于对所述第二 TC 帧进行比特映射还原，生成第三 TC 帧，所述比特映射还原是指将所述第二 TC 帧中的每 N 个比特还原为 1 个比特;

解析模块，用于解析所述第三 TC 帧。

24、根据权利要求 23 所述的装置，其特征在于，所述装置还包括解扰模块，用于对所述第二 TC 帧进行解扰码。

25、根据权利要求 23 或 24 所述的装置，其特征在于，所述装置还包括解码模块，用于对所述第二 TC 帧进行解码。

26、根据权利要求 23~25 任意一项所述的装置，其特征在于，所述获取模块具体用于: 根据所述第二 TC 帧的下行物理控制块 PCBd 中的 Alen 字段标识的第二 TC 帧的帧长信息，丢掉伪 GEM 帧，获取第二 TC 帧。

27、一种无源光网络系统，包括光线路终端 OLT 和光网络单元 ONU，所述 OLT 通过光配线网络 ODN 与所述 ONU 相连，其特征在于，所述光线路终端为权利要求 15~22 任意一项所述的装置，所述 ONU 为权利要求 23~26 任意一项所述的装置。

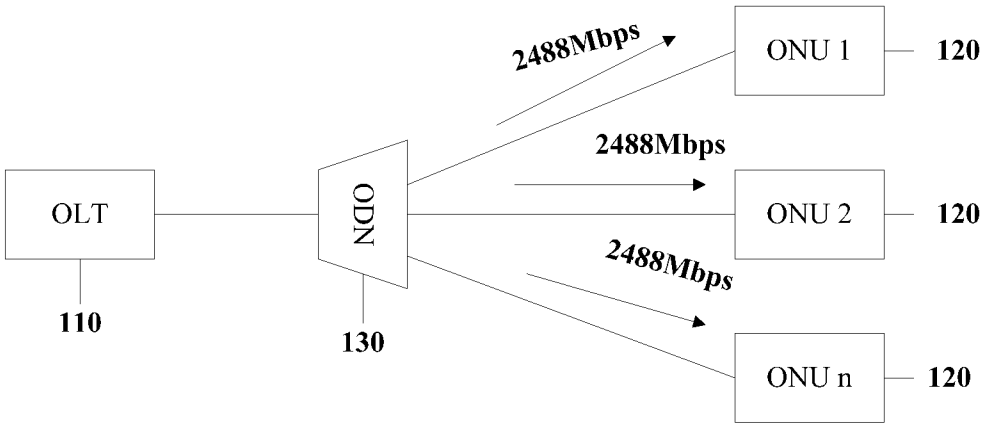

2488Mbps
ONU 1
120
2488Mbps
OLT
ODN
ONU 2
120
2488Mbps
110
130
ONU n
120

图 1

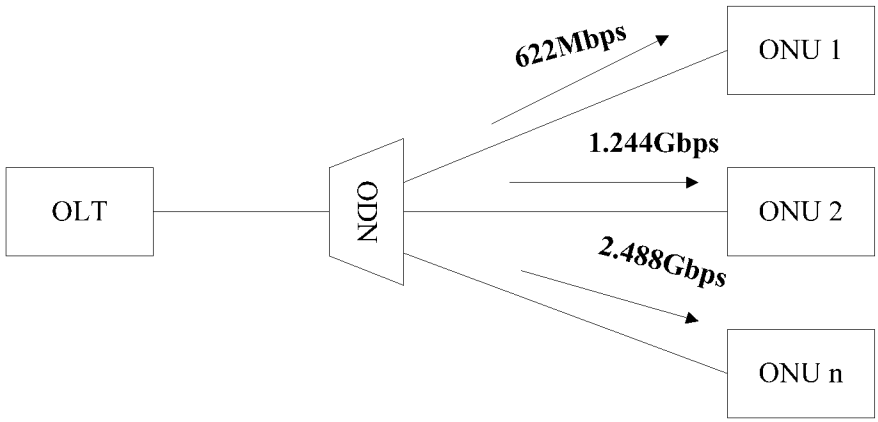

622Mbps
ONU 1
1.244Gbps
OLT
ODN
ONU 2
2.488Gbps
ONU n

图 2A

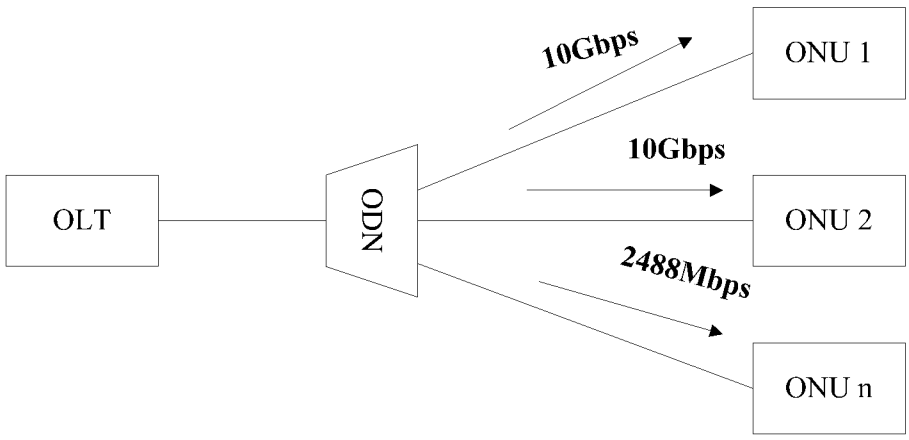

10Gbps
ONU 1
10Gbps
OLT
ODN
ONU 2
2488Mbps
ONU n

图 2B

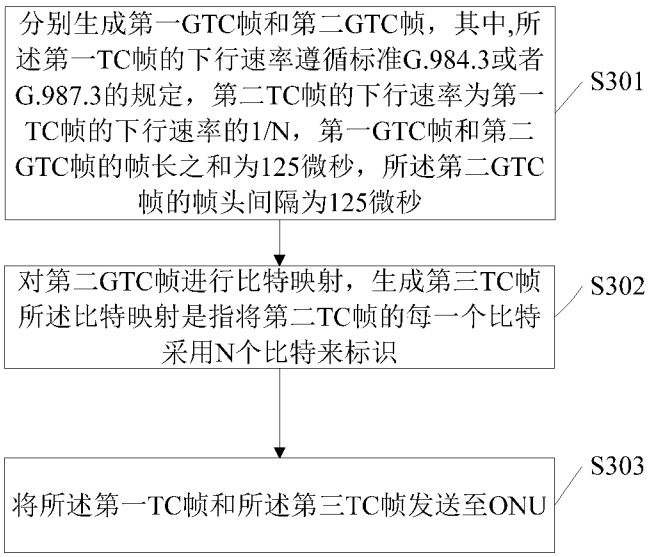

分别生成第一GTC帧和第二GTC帧，其中,所述第一TC帧的下行速率遵循标准G.984.3或者G.987.3的规定，第二TC帧的下行速率为第一TC帧的下行速率的1/N，第一GTC帧和第二GTC帧的帧长之和为125微秒，所述第二GTC帧的帧头间隔为125微秒
S301
对第二GTC帧进行比特映射，生成第三TC帧所述比特映射是指将第二TC帧的每一个比特采用N个比特来标识
S302
将所述第一TC帧和所述第三TC帧发送至ONU
S303

图 3

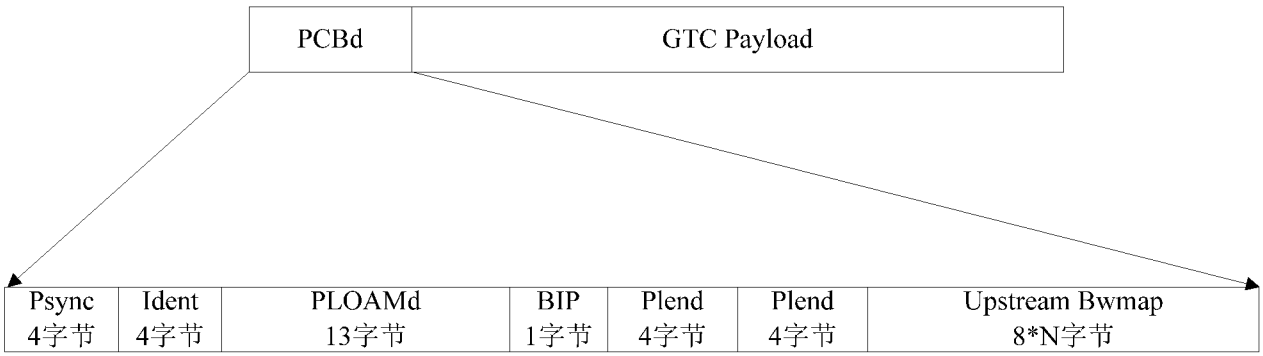

PCBd
GTC Payload
Psync 4字节
Ident 4字节
PLOAMd 13字节
BIP 1字节
Plend 4字节
Plend 4字节
Upstream Bwmap 8*N字节

图 4A

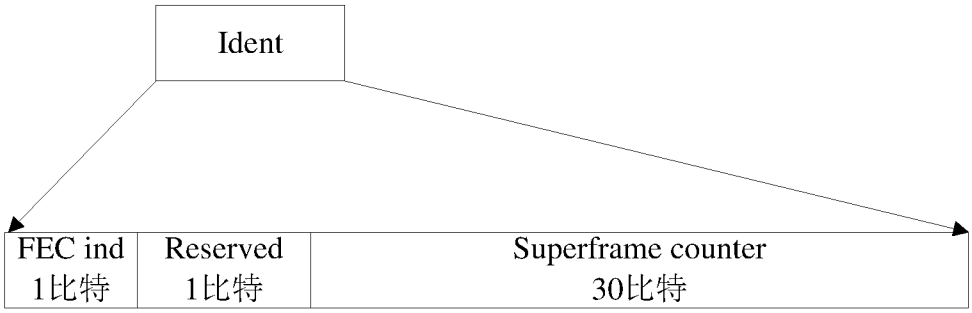

Ident
FEC ind 1比特
Reserved 1比特
Superframe counter 30比特

图 4B

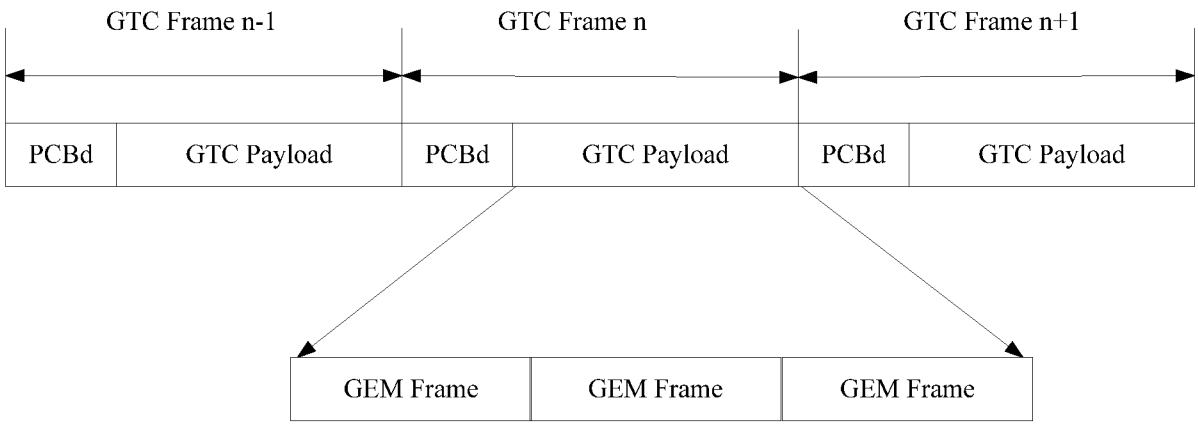

GTC Frame n-1
GTC Frame n
GTC Frame n+1
PCBd
GTC Payload
PCBd
GTC Payload
PCBd
GTC Payload
GEM Frame
GEM Frame
GEM Frame

图 4C

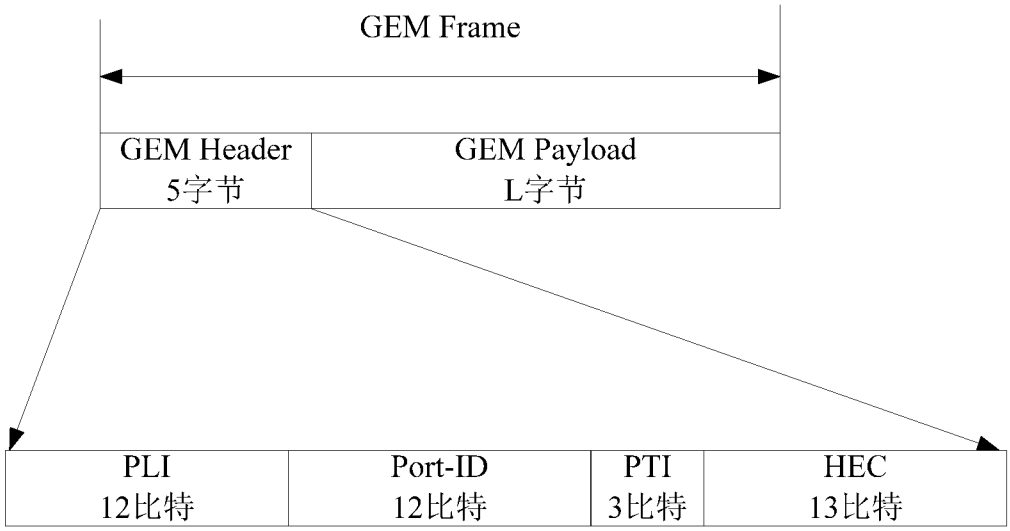

GEM Frame
GEM Header
5字节
GEM Payload
L字节
PLI
12比特
Port-ID
12比特
PTI
3比特
HEC
13比特

图 4D

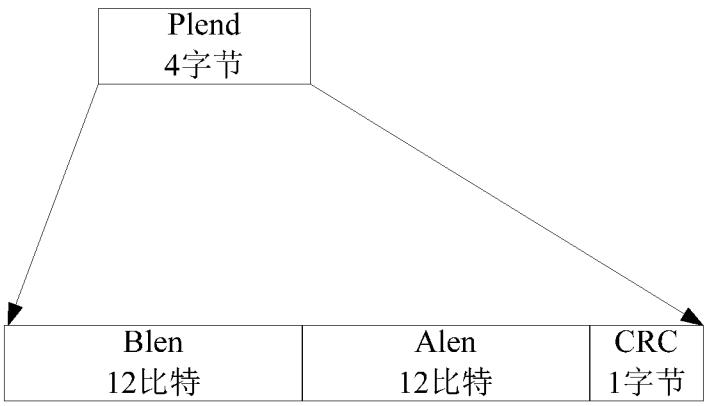

Plend
4字节
Blen
12比特
Alen
12比特
CRC
1字节

图 4E

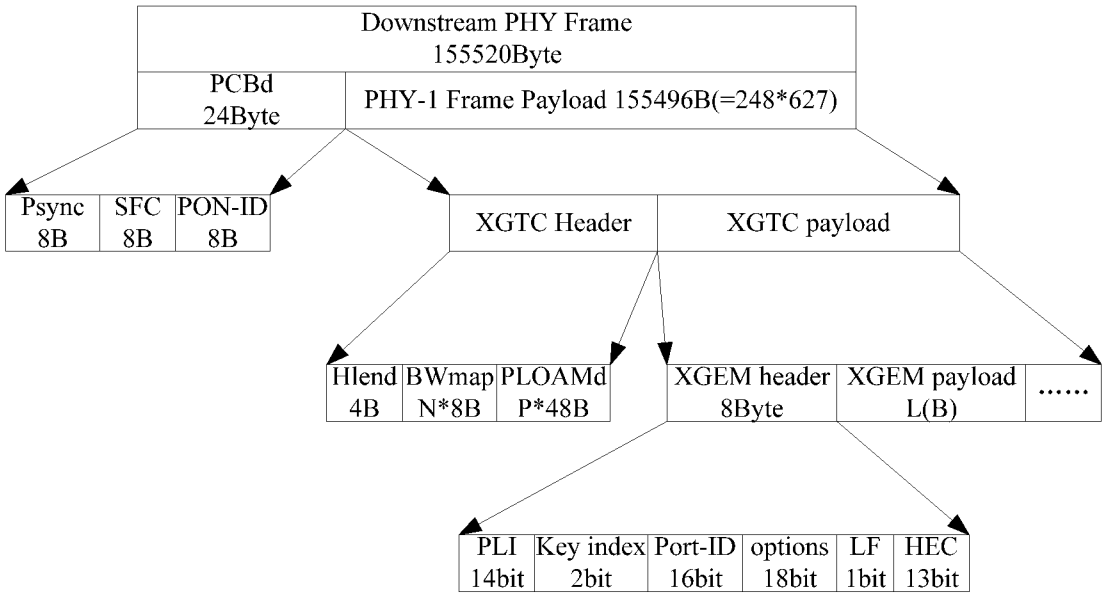

Downstream PHY Frame
155520Byte
PCBd
24Byte
PHY-1 Frame Payload 155496B(=248*627)
Psync
8B
SFC
8B
PON-ID
8B
XGTC Header
XGTC payload
Hlend
4B
BWmap
N*8B
PLOAMd
P*48B
XGEM header
8Byte
XGEM payload
L(B)
.....
PLI
14bit
Key index
2bit
Port-ID
16bit
options
18bit
LF
1bit
HEC
13bit

图 4F

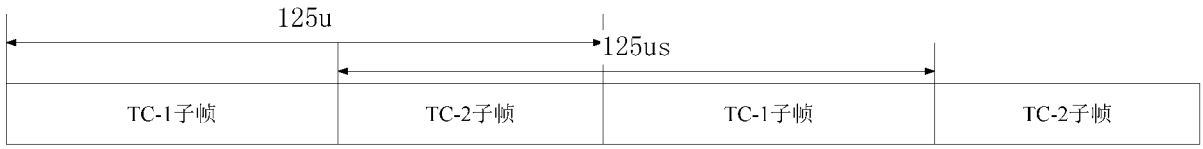

125u
125us
TC-1子帧
TC-2子帧
TC-1子帧
TC-2子帧

图 5A

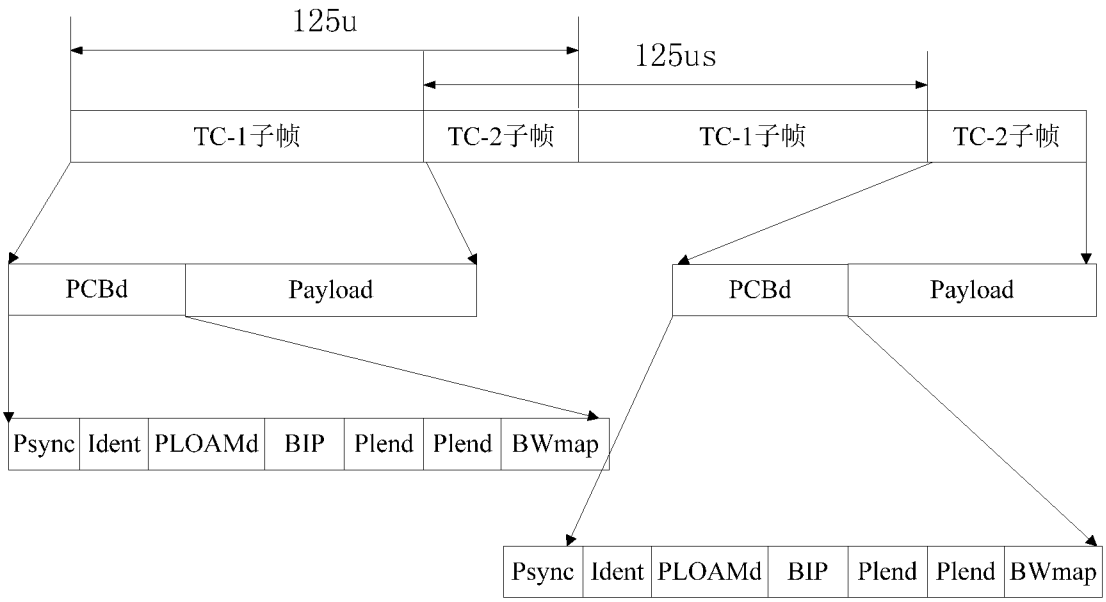

125u
125us
TC-1子帧
TC-2子帧
TC-1子帧
TC-2子帧
PCBd
Payload
PCBd
Payload
Psync
Ident
PLOAMd
BIP
Plend
Plend
BWmap
Psync
Ident
PLOAMd
BIP
Plend
Plend
BWmap

图 5B

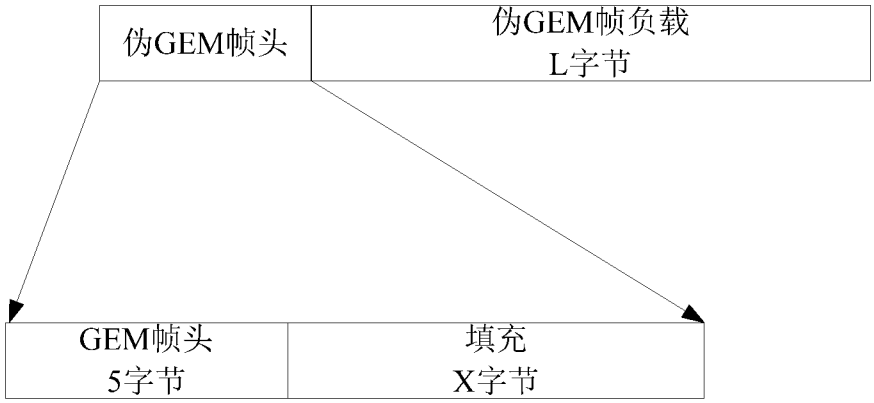

伪GEM帧头
伪GEM帧负载
L字节
GEM帧头
5字节
填充
X字节

图 6

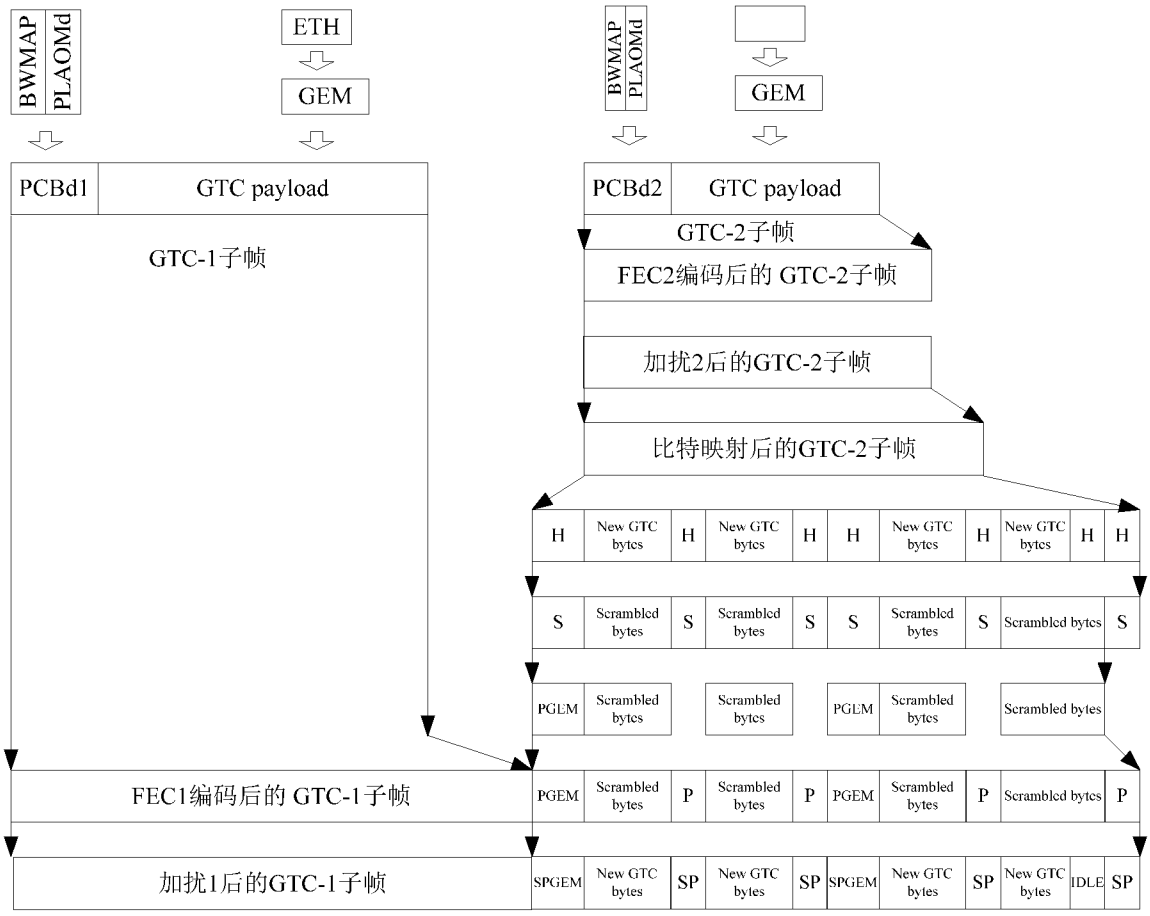

BWMAP
PLAOMd
ETH
GEM
BWMAP
PLAOMd
GEM
PCBd1
GTC payload
GTC-1子帧
PCBd2
GTC payload
GTC-2子帧
FEC2编码后的 GTC-2子帧
加扰2后的GTC-2子帧
比特映射后的GTC-2子帧
FEC1编码后的 GTC-1子帧
加扰1后的GTC-1子帧
H
New GTC bytes
S
Scrambled bytes
PGEM
P
SPGEM
SP
IDLE

图 7A


S701: 分别生成第一TC帧、第二TC帧
S702:对第二TC子帧进行编码
S703:对第二TC帧进行扰码处理
S704:对第二TC帧进行比特映射，生成第三TC帧
S705:对第三TC帧插入占位符
S706:对插入占位符后的第三TC帧根据进行第二次扰码处理
S707:用伪GEM帧头填充其对应的占位符
S708:对第一TC帧和第三TC帧进行FEC1编码处理
S709:对第一TC帧和第三TC帧进行第三次扰码处理
结束

图 7B

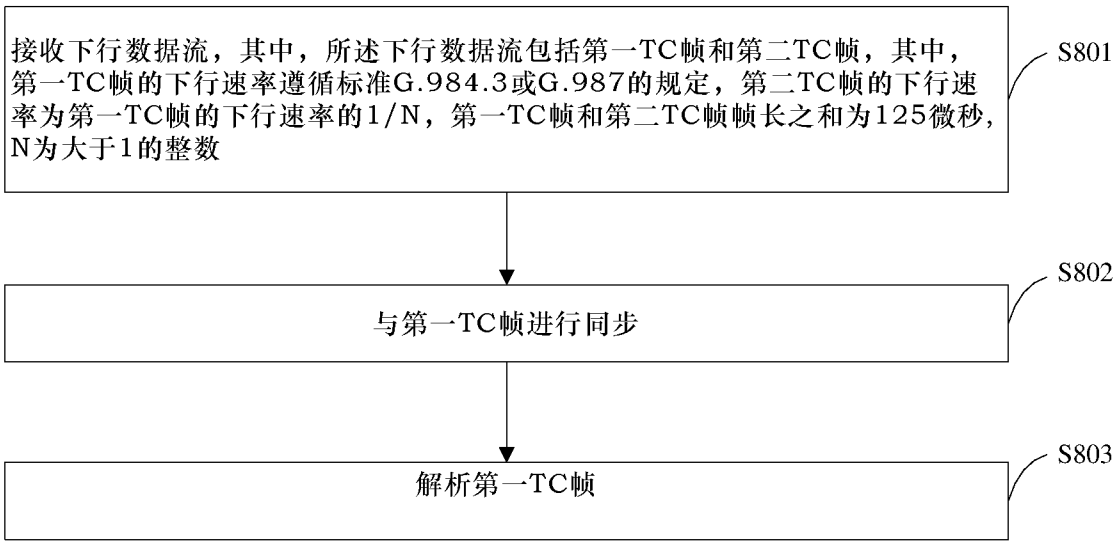

接收下行数据流，其中，所述下行数据流包括第一TC帧和第二TC帧，其中，第一TC帧的下行速率遵循标准G.984.3或G.987的规定，第二TC帧的下行速率为第一TC帧的下行速率的1/N，第一TC帧和第二TC帧帧长之和为125微秒，N为大于1的整数
S801
与第一TC帧进行同步
S802
解析第一TC帧
S803

图 8

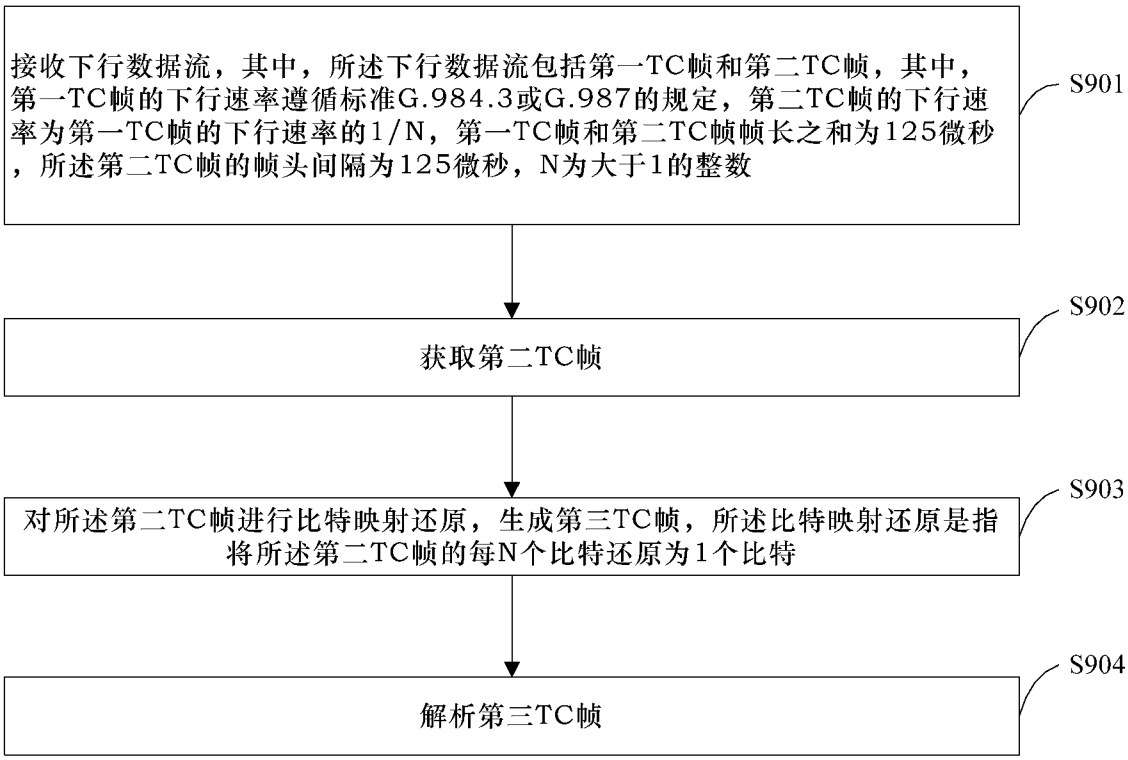

接收下行数据流，其中，所述下行数据流包括第一TC帧和第二TC帧，其中，第一TC帧的下行速率遵循标准G.984.3或G.987的规定，第二TC帧的下行速率为第一TC帧的下行速率的1/N，第一TC帧和第二TC帧帧长之和为125微秒，所述第二TC帧的帧头间隔为125微秒，N为大于1的整数
S901
获取第二TC帧
S902
对所述第二TC帧进行比特映射还原，生成第三TC帧，所述比特映射还原是指将所述第二TC帧的每N个比特还原为1个比特
S903
解析第三TC帧
S904

图 9

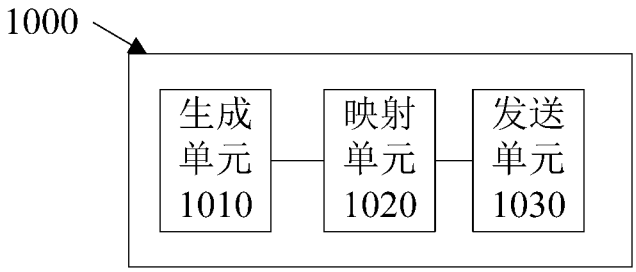

1000
生成单元 1010
映射单元 1020
发送单元 1030

图 10

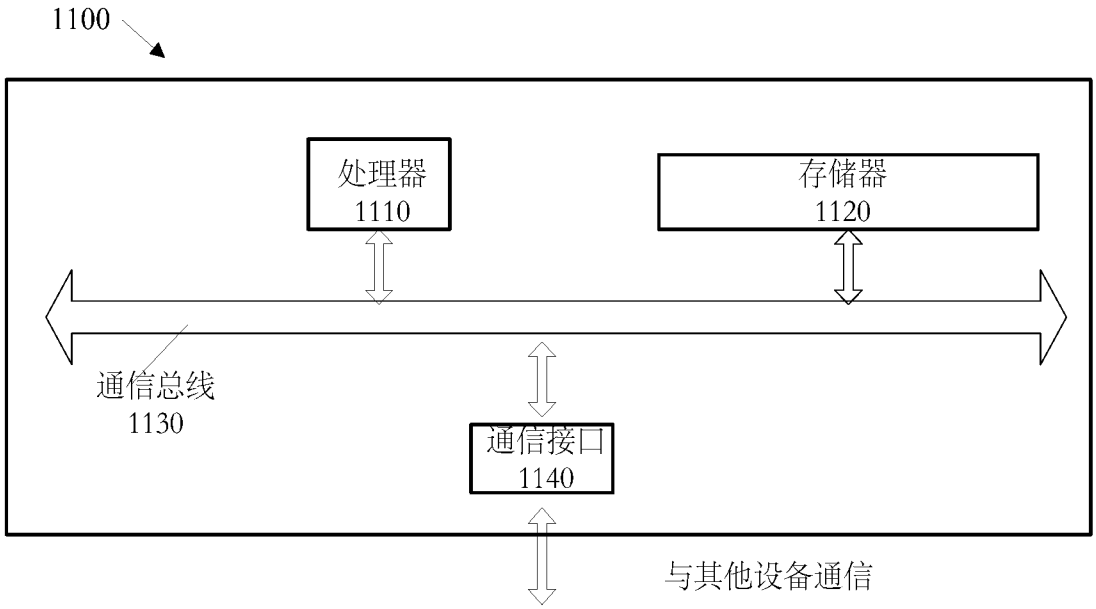

1100
处理器 1110
存储器 1120
通信总线 1130
通信接口 1140
与其他设备通信

图 11

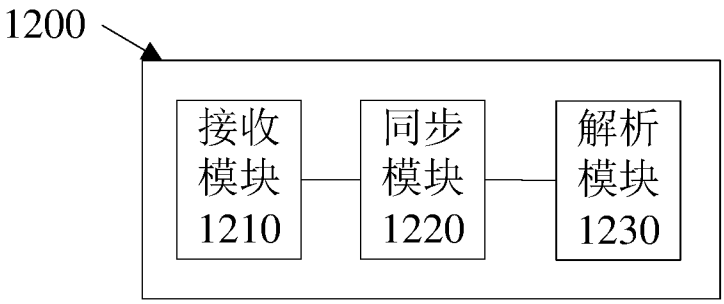

1200
接收模块 1210
同步模块 1220
解析模块 1230

图 12

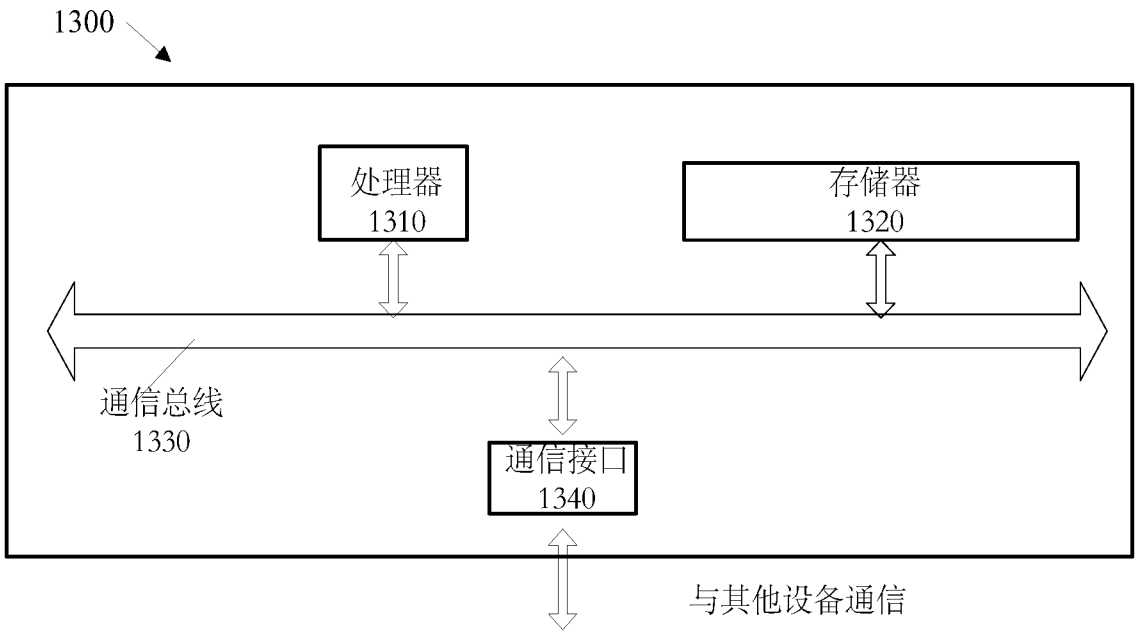

1300
处理器
1310
存储器
1320
通信总线
1330
通信接口
1340
与其他设备通信

图 13

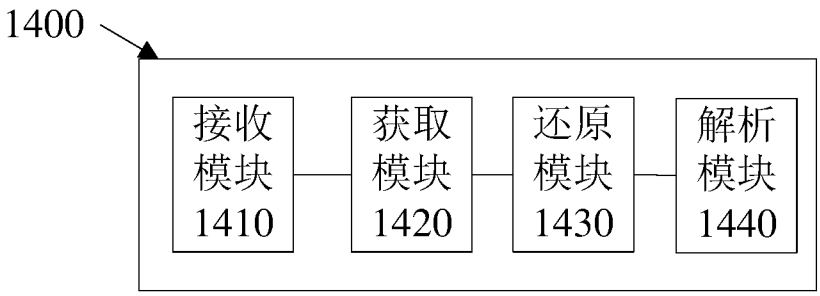

1400
接收模块
1410
获取模块
1420
还原模块
1430
解析模块
1440

图 14

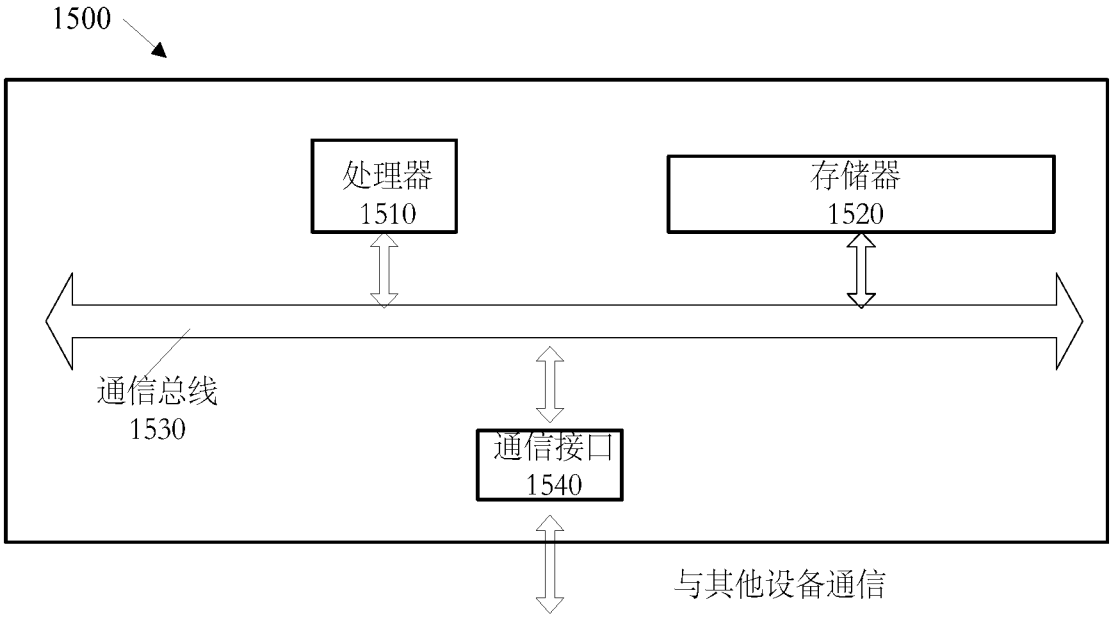


图 15

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2015/079415

A. CLASSIFICATION OF SUBJECT MATTER

H04J 14/00 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04J

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, EPODOC, WPI: GPON, ONU, OLT, TC, rate, converge, multi, different, bit, map, frame

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 101569122 A (HUAWEI TECH CO., LTD.) 28 October 2009 (28.10.2009) description, paragraphs [0015], [0022] to [0037], and figures 1 to 3	1-27
A	CN 102396189 A (SUMITOMO ELECTRIC INDUSTRIES) 28 March 2012 (28.03.2012) the whole document	1-27
A	CN 102461041 A (ALCATEL LUCENT USA INC.) 16 May 2012 (16.05.2012) the whole document	1-27
A	US 2011320905 A1 (FUTUREWET TECHNOLOGIES, INC.) 29 December 2011 (29.12.2011) the whole document	1-27
A	US 2008056721 A1 (FUJITSU LIMITED) 06 March 2008 (06.03.2008) the whole document	1-27

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&"document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
02 February 2016	19 February 2016
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer ZHANG, Cuiling Telephone No. (86-10) 62413373

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2015/079415

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101569122 A	28 October 2009	WO 2008148337 A1	11 December d2008
		US 2008298806 A1	04 December 2008
CN 102396189 A	28 March 2012	WO 2010119587 A1	21 October 2010
		US 2012093500 A1	19 April 2012
		TW 201129022 A	16 August 2011
		CA 2758866 A1	21 October 2010
		JP 2010252062 A	04 November 2010
CN 102461041 A	16 May 2012	JP 2012529848 A	22 November 2012
		EP 2441196 A1	18 April 2012
		US 2010316380 A1	16 December 2010
		KR 20120024733 A	14 March 2012
		WO 2010144264 A1	16 December 2010
		US 2012008940 A1	12 January 2012
		IN CHENP201108787 E	17 May 2013
US 2011320905 A1	29 December 2011	WO 2012000434 A1	05 January 2012
US 2008056721 A1	06 March 2008	KR 20080021482 A	07 March 2008
		JP 2008061093 A	13 March 2008

国际检索报告

国际申请号
PCT/CN2015/079415

A. 主题的分类

H04J 14/00(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H04J

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

CNPAT, CNKI, EPODOC, WPI: 速率, 汇聚, 比特, 映射, 帧, 多, 不同, GPON, ONU, OLT, TC, rate, multi, different, bit, map, frame

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 101569122 A (华为技术有限公司) 2009年 10月 28日 (2009-10-28) 说明书[0015]，[0022]-[0037]段，附图1-3	1-27
A	CN 102396189 A (住友电气工业株式会社) 2012年 3月 28日 (2012-03-28) 全文	1-27
A	CN 102461041 A (阿尔卡特朗讯) 2012年 5月 16日 (2012-05-16) 全文	1-27
A	US 2011320905 A1 (FUTUREWEI TECHNOLOGIES, INC.) 2011年 12月 29日 (2011-12-29) 全文	1-27
A	US 2008056721 A1 (FUJITSU LIMITED) 2008年 3月 6日 (2008-03-06) 全文	1-27

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2016年 2月 2日	2016年 2月 19日

ISA/CN的名称和邮寄地址	受权官员
中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088	张翠玲
传真号 (86-10)62019451	电话号码 (86-10)62413373

表 PCT/ISA/210 (第2页) (2009年7月)

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2015/079415

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	101569122	A	2009年 10月 28日	WO	2008148337	A1	2008年 12月 11日
				US	2008298806	A1	2008年 12月 4日
CN	102396189	A	2012年 3月 28日	WO	2010119587	A1	2010年 10月 21日
				US	2012093500	A1	2012年 4月 19日
				TW	201129022	A	2011年 8月 16日
				CA	2758866	A1	2010年 10月 21日
				JP	2010252062	A	2010年 11月 4日
CN	102461041	A	2012年 5月 16日	JP	2012529848	A	2012年 11月 22日
				EP	2441196	A1	2012年 4月 18日
				US	2010316380	A1	2010年 12月 16日
				KR	20120024733	A	2012年 3月 14日
				WO	2010144264	A1	2010年 12月 16日
				US	2012008940	A1	2012年 1月 12日
				IN	CHENP201108787	E	2013年 5月 17日
US	2011320905	A1	2011年 12月 29日	WO	2012000434	A1	2012年 1月 5日
US	2008056721	A1	2008年 3月 6日	KR	20080021482	A	2008年 3月 7日
				JP	2008061093	A	2008年 3月 13日