

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5786890号
(P5786890)

(45) 発行日 平成27年9月30日 (2015. 9. 30)

(24) 登録日 平成27年8月7日 (2015. 8. 7)

(51) Int. Cl.		F I			
H03K	17/06	(2006.01)	H03K	17/06	Z
H03K	17/56	(2006.01)	H03K	17/56	Z
H02M	1/08	(2006.01)	H02M	1/08	A
			H02M	1/08	341C

請求項の数 10 (全 15 頁)

(21) 出願番号	特願2013-94312 (P2013-94312)	(73) 特許権者	000003207 トヨタ自動車株式会社
(22) 出願日	平成25年4月26日 (2013. 4. 26)		愛知県豊田市トヨタ町1番地
(65) 公開番号	特開2014-216932 (P2014-216932A)	(74) 代理人	100107766 弁理士 伊東 忠重
(43) 公開日	平成26年11月17日 (2014. 11. 17)	(74) 代理人	100070150 弁理士 伊東 忠彦
審査請求日	平成26年4月21日 (2014. 4. 21)	(72) 発明者	利行 健 愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内
		(72) 発明者	筒井 得郎 愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内
		審査官	栗栖 正和

最終頁に続く

(54) 【発明の名称】 駆動装置及びスイッチング回路の制御方法

(57) 【特許請求の範囲】

【請求項 1】

第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間に設けられた逆導通素子とを備えたスイッチング素子がハイサイドとローサイドに設けられたスイッチング回路と、

前記第1の電極と前記第2の電極との間の電圧を前記スイッチング素子が両サイドともオフしている期間に検出した結果により、前記スイッチング素子のオンの許否を判定する判定部とを備え、

前記判定部は、前記スイッチング素子のオンを要求する指令信号に基づいて、前記許否を判定し、前記指令信号の次の入力があるまで、前記許否の判定結果を維持する、駆動装置。

10

【請求項 2】

前記判定部は、前記期間に検出された前記電圧が所定値と比較された結果に基づいて、前記スイッチング素子のオンの許否を判定する、請求項 1 に記載の駆動装置。

【請求項 3】

前記判定部は、前記期間に検出された前記電圧が前記逆導通素子の順方向電圧に等しいことが検出された場合、前記スイッチング素子のオンを禁止する、請求項 1 に記載の駆動装置。

【請求項 4】

前記判定部は、前記期間に検出された前記電圧が前記スイッチング素子の電源電圧に等

20

しいことが検出された場合、前記スイッチング素子のオンを許可する、請求項1に記載の駆動装置。

【請求項5】

前記電圧は、前記指令信号に同期して検出される、請求項1に記載の駆動装置。

【請求項6】

前記スイッチング素子のオンを要求する指令信号に従って、前記スイッチング素子をオンする駆動部を備え、

前記判定部は、前記駆動部が前記スイッチング素子をオンすることの許否を判定する、請求項1に記載の駆動装置。

【請求項7】

第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間に設けられた逆導通素子とを備えたスイッチング素子がハイサイドとローサイドに設けられたスイッチング回路と、

前記第1の電極と前記第2の電極との間の電圧を前記スイッチング素子が両サイドともオフしている期間に検出した結果により、前記スイッチング素子のオンの許否を判定する判定部と、

前記電圧のレベルをシフトするレベルシフト部と、

前記レベルシフト部の出力電圧が入力される電圧検出部とを備え、

前記レベルシフト部は、前記第1の電極と前記第2の電極とのうち高電位側の電極と、前記スイッチング素子の電源電圧よりも低い基準電圧を出力する基準電圧源との間に接続されたダイオードを備える、駆動装置。

【請求項8】

前記電圧検出部は、コンパレータである、請求項7に記載の駆動装置。

【請求項9】

前記スイッチング素子は、ダイオード内蔵 I B G T である、請求項1に記載の駆動装置。

【請求項10】

第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間に設けられた逆導通素子とを備えたスイッチング素子がハイサイドとローサイドに設けられたスイッチング回路の制御方法であって、

前記スイッチング素子のオンを要求する指令信号に基づいて、前記第1の電極と前記第2の電極との間の電圧を前記スイッチング素子が両サイドともオフしている期間に検出した結果により、前記スイッチング素子のオンの許否を判定し、前記指令信号の次の入力があるまで、前記許否の判定結果を維持する、ことを特徴とする、スイッチング回路の制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、逆導通素子を備えたスイッチング素子が設けられたスイッチング回路を備えた駆動装置、及び該スイッチング回路の制御方法に関する。

【背景技術】

【0002】

従来、ダイオード素子が逆導通接続された I G B T 素子を備えた半導体装置が知られている（例えば、特許文献1参照）。この半導体装置は、ダイオードセンス素子に接続されるセンス抵抗によってダイオード素子の通電を検出し、ダイオード素子に電流が流れている場合、I G B T 素子の駆動を停止するフィードバック回路を備えている。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2012-19550号公報

10

20

30

40

50

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、センス抵抗に流れる電流及びセンス抵抗の抵抗値は小さく、センス抵抗から得られる電圧値は小さいため、IGBT素子に逆導通接続されたダイオード素子の通電の検出精度は下がりやすい。本発明は、逆導通素子の通電の検出精度が下がりにくい、駆動装置及びスイッチング回路の制御方法の提供を目的とする。

【課題を解決するための手段】

【0005】

上記目的を達成するため、本発明は、

第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間に設けられた逆導通素子とを備えたスイッチング素子がハイサイドとローサイドに設けられたスイッチング回路と、

前記第1の電極と前記第2の電極との間の電圧を前記スイッチング素子が両サイドともオフしている期間に検出した結果により、前記スイッチング素子のオンの許否を判定する判定部とを備え、

前記判定部は、前記スイッチング素子のオンを要求する指令信号に基づいて、前記許否を判定し、前記指令信号の次の入力があるまで、前記許否の判定結果を維持する、駆動装置を提供するものである。

【0006】

また、上記目的を達成するため、本発明は、

第1の電極と、第2の電極と、前記第1の電極と前記第2の電極との間に設けられた逆導通素子とを備えたスイッチング素子がハイサイドとローサイドに設けられたスイッチング回路の制御方法であって、

前記スイッチング素子のオンを要求する指令信号に基づいて、前記第1の電極と前記第2の電極との間の電圧を前記スイッチング素子が両サイドともオフしている期間に検出した結果により、前記スイッチング素子のオンの許否を判定し、前記指令信号の次の入力があるまで、前記許否の判定結果を維持する、ことを特徴とする、スイッチング回路の制御方法を提供するものである。

【発明の効果】

【0007】

本発明によれば、逆導通素子の通電の検出精度が下がりにくい。

【図面の簡単な説明】

【0008】

【図1】第1の実施形態の駆動装置を示した構成図

【図2】スイッチング素子が両サイドともオフしている期間に流れる電流を示した図

【図3】スイッチング素子のオンが許可されたときのタイミングチャート

【図4】スイッチング素子のオンが禁止されたときのタイミングチャート

【図5】第2の実施形態の駆動装置を示した構成図

【発明を実施するための形態】

【0009】

図1は、第1の実施形態の駆動装置1の構成を示した図である。駆動装置1は、上アーム10及び下アーム20をオンオフ駆動することによって、誘導性の負荷70（例えば、モータ、リアクトルなど）を駆動する半導体回路である。駆動装置1は、上アーム10と下アーム20とが中間ノード51を介して直列に接続されたスイッチング回路として、アーム回路50を備えている。負荷70の一端は、中間ノード51に接続される。

【0010】

駆動装置1は、上アーム10と、上アーム10の駆動を制御する第1の駆動制御回路30と、下アーム20と、下アーム20の駆動を制御する第2の駆動制御回路40とを備えている。上アーム10は、駆動制御回路30と共通の基板上の半導体素子でもよいし、駆

10

20

30

40

50

動制御回路30とは別の基板上の半導体素子でもよい。下アーム20についても同様である。また、上アーム10は、下アーム20と共通の基板上の半導体素子でもよいし、下アーム20とは別の基板上の半導体素子でもよい。

【0011】

駆動装置1は、集積回路によって構成された半導体デバイスであるが、ディスクリート部品によって構成された半導体デバイスでもよい。

【0012】

駆動装置1の使用例として、インバータ、電源装置などが挙げられる。例えば、インバータは、複数の駆動装置1を備えてよく、3つの駆動装置1を備えた場合、三相インバータとして機能する。

【0013】

上アーム10は、中間ノード51に対して第1の電源電位部61側のハイサイドに設けられたスイッチング素子であり、下アーム20は、中間ノード51に対して第2の電源電位部62側のローサイドに設けられたスイッチング素子である。上アーム10と下アーム20は、電源電位部61と電源電位部62との間で直列に接続されている。

【0014】

電源電位部61は、例えば、バッテリーやコンバータ等の電源の正極端子に導電的に接続される高電位部である。電源電位部61よりも低電位の電源電位部62は、例えば、バッテリーやコンバータ等の電源の負極端子又は車体アース部に導電的に接続される低電位部(いわゆる、グランドGND)である。電源電位部61と電源電位部62との間の電圧が、上アーム10及び下アーム20の電源電圧V_Hに相当し、電源電圧V_Hが、上アーム10と下アーム20とが直列に接続されたアーム回路50の両端に印加される。

【0015】

上アーム10及び下アーム20は、絶縁ゲート型電圧制御半導体素子であって、オンオフ動作する素子である。上アーム10及び下アーム20は、それぞれ、制御電極と、第1の主電極と、第2の主電極とを有する素子であり、その具体例として、IGBT、MOSFETなどのパワートランジスタ素子が挙げられる。図1には、上アーム10及び下アーム20の一例として、IGBTが図示されている。

【0016】

以下、説明の便宜上、上アーム10及び下アーム20がIGBTであるとして、説明する。MOSFETの場合であれば、「コレクタ」を「ドレイン」に、「エミッタ」を「ソース」に置き換えて読むとよい。

【0017】

上アーム10のゲート電極Gは、例えば、ゲート電極Gに直列接続された不図示のゲート抵抗を介して、駆動制御回路30に接続される制御電極である。上アーム10のコレクタ電極Cは、電源電位部61に接続される第1の主電極である。上アーム10のエミッタ電極Eは、中間ノード51及び下アーム20を介して、電源電位部62に接続される第2の主電極である。

【0018】

下アーム20のゲート電極Gは、例えば、ゲート電極Gに直列接続された不図示のゲート抵抗を介して、駆動制御回路40に接続される制御電極である。下アーム20のコレクタ電極Cは、中間ノード51及び上アーム10を介して、電源電位部61に接続される第1の主電極である。下アーム20のエミッタ電極Eは、電源電位部62に接続される第2の主電極である。

【0019】

上アーム10は、コレクタ電極Cとエミッタ電極Eとの間に設けられた逆導通素子として、逆導通用のダイオード11を備えている。ダイオード11は、上アーム10に逆導通接続された素子であって、上アーム10のコレクタ電極Cに接続されたカソードと、上アーム10のエミッタ電極Eに接続されたアノードとを有している。

【0020】

10

20

30

40

50

下アーム 20 は、コレクタ電極 C とエミッタ電極 E との間に設けられた逆導通素子として、逆導通用のダイオード 21 を備えている。ダイオード 21 は、下アーム 20 に逆導通接続された素子であって、下アーム 20 のコレクタ電極 C に接続されたカソードと、下アーム 20 のエミッタ電極 E に接続されたアノードとを有している。

【 0 0 2 1 】

上アーム 10 及び下アーム 20 は、例えば、ダイオード内蔵 IGBT である。この場合、上アーム 10 は、ダイオード 11 を内蔵する IGBT であり、下アーム 20 は、ダイオード 21 を内蔵する IGBT である。

【 0 0 2 2 】

ダイオード内蔵 IGBT とは、IGBT 素子とダイオード素子とが共通の半導体基板に設けられた逆導通 IGBT (RC (Reverse Conducting) IGBT) である。ダイオード内蔵 IGBT は、ダイオード素子のアノード電極と IGBT 素子のエミッタ電極とを共通電極とし、ダイオード素子のカソード電極と IGBT 素子のコレクタ電極とを共通電極とした構造を有している。

【 0 0 2 3 】

なお、ダイオード 11 は、上アーム 10 に並列に追加接続されたダイオードでもよいし、コレクタ電極 C とエミッタ電極 E との間に形成される寄生素子であるボディダイオードでもよい。ダイオード 21 についても同様である。

【 0 0 2 4 】

駆動制御回路 30 は、外部から供給される指令信号 S1 に従って、不図示のゲート抵抗を介して、上アーム 10 のゲート電極 G のゲート電圧 V_{ge1} を、上アーム 10 をオン又はオフさせる電圧値に制御する制御信号 S9 を出力する駆動回路 34 を備えている。駆動制御回路 30 は、例えば、駆動回路 34 を備えた駆動 IC である。ゲート電圧 V_{ge1} は、上アーム 10 のゲート電極 G とエミッタ電極 E との間に印加される制御電圧である。上アーム 10 は、ゲート電圧 V_{ge1} の電圧値に応じて、オン又はオフする。

【 0 0 2 5 】

駆動制御回路 40 は、例えば、外部から供給される指令信号 S2 に従って、不図示のゲート抵抗を介して、下アーム 20 のゲート電極 G のゲート電圧 V_{ge2} を、下アーム 20 をオン又はオフさせる電圧値に制御する制御信号 S10 を出力する駆動回路 44 を備えている。駆動制御回路 40 は、例えば、駆動回路 44 を備えた駆動 IC である。ゲート電圧 V_{ge2} は、下アーム 20 のゲート電極 G とエミッタ電極 E との間に印加される制御電圧である。下アーム 20 は、ゲート電圧 V_{ge2} の電圧値に応じて、オン又はオフする。

【 0 0 2 6 】

駆動回路 34 は、指令信号 S1 に従って、上アーム 10 を周期的にオンオフさせる駆動部である。駆動回路 34 は、例えば、上アーム 10 が周期的にオンオフするように、パルス変調された指令信号 S1 に従って、上アーム 10 をパルス変調方式で繰り返しオンオフさせる制御信号 S9 を出力する。パルス変調の具体例として、パルス幅変調 (PWM)、パルス周波数変調 (PFM) などが挙げられる。駆動回路 44 についても同様である。

【 0 0 2 7 】

指令信号 S1, S2 は、例えば、CPU 等を備えるマイクロコンピュータから供給される信号である。なお、駆動制御回路 30, 40 自体が、マイクロコンピュータであってもよい。

【 0 0 2 8 】

駆動制御回路 30 は、ダイオード 11 の通電状態をモニタし、ダイオード 11 の通電が検出されない場合、上アーム 10 がオンすることを許可し、ダイオード 11 の通電が検出された場合、上アーム 10 がオンすることを禁止する。この制御により、所定電流値以上の電流がダイオード 11 に流れている期間に、上アーム 10 のオンを要求する指令信号 S1 が駆動回路 34 に入力されても、駆動回路 34 が上アーム 10 の状態をオフからオンに切り替えることを防止できる。

【 0 0 2 9 】

10

20

30

40

50

同様に、駆動制御回路40は、ダイオード21の通電状態をモニタし、ダイオード21の通電が検出されない場合、下アーム20がオンすることを許可し、ダイオード21の通電が検出された場合、下アーム20がオンすることを禁止する。この制御により、所定電流値以上の電流がダイオード21に流れている期間に、下アーム20のオンを要求する指令信号S2が駆動回路44に入力されても、駆動回路44が下アーム20の状態をオフからオンに切り替えることを防止できる。

【0030】

図2は、指令信号S1, S2によって上アーム10と下アーム20の両アームが共にオフしている期間(デッドタイム)に、アーム回路50に流れる電流を示した図である。デッドタイムでは、ダイオード11に流れるフリーホイール電流I1と、ダイオード21に流れるフリーホイール電流I2とのいずれか一方が発生している。Vce1は、上アーム10のコレクタ電極Cとエミッタ電極Eとの間の電圧を表し、Vce2は、下アーム20のコレクタ電極Cとエミッタ電極Eとの間の電圧を表す。VF1は、ダイオード11の順方向電圧を表し、VF2は、ダイオード21の順方向電圧を表す。

10

【0031】

デッドタイム中、ダイオード11の通電時の電圧Vce1は(図2(a)参照)、フリーホイール電流I1が流れることにより、順方向電圧VF1(上アーム10のエミッタ電極Eを基準電位ゼロ点とすると、-VF1)に等しくなる。一方、デッドタイム中、ダイオード11の非通電時の電圧Vce1は(図2(b)参照)、フリーホイール電流I2が流れることにより、電源電圧VHに等しくなる。なお、ダイオード11の非通電時の電圧Vce1は、厳密には、電源電圧VHから順方向電圧VF2を引いた電圧であるが、電源電圧VHは順方向電圧VF2よりも十分大きいので、電源電圧VHに等しいとする。

20

【0032】

このように、ダイオード11の通電時の電圧Vce1とダイオード11の非通電時の電圧Vce1との電圧差は大きい。そして、ダイオード11に流れる電流の電流値の大小にかかわらず、ダイオード11が通電していれば、デッドタイム中の電圧Vce1は-VF1に等しくなり、ダイオード11が通電していなければ、デッドタイム中の電圧Vce1はVHに等しくなる。

【0033】

これらの点に着目し、駆動制御回路30は、デッドタイム中の電圧Vce1が所定値よりも高いのか低いのかを検出することによって、ダイオード11の通電の有無を検出し、駆動回路34が上アーム10をオンすることの許可を判定する。

30

【0034】

フリーホイール電流I1, I2の電流値が比較的小さくても、ダイオード11の通電時と非通電時との電圧Vce1の電圧差は上記の通り大きい。そのため、デッドタイム中の電圧Vce1を検出することによりダイオード11の通電の有無を検出することで、ダイオード11の通電の有無の検出精度が下がりにくい。その結果、上アーム10のオンの許可の判定精度が向上し、例えば、ダイオード11が通電しているにもかかわらず、上アーム10のオンを誤って許可することを防止できる。

【0035】

特に、上アーム10がダイオード内蔵IGBTの場合、ダイオード11に電流が流れている期間に上アーム10がオンすると、ダイオード11の順方向電圧VF1が増加し、ダイオード11の順方向損失が増大する。しかしながら、駆動制御回路30は、デッドタイム中の電圧Vce1をモニタし、ダイオード11の通電が検出された場合、上アーム10のオンを禁止する。このため、フリーホイール電流I1, I2の電流値の大小にかかわらず、フリーホイール電流I1, I2の電流値が比較的小さいときでも、ダイオード11の順方向損失の増大を抑制できる。その結果、例えば、駆動装置1を備える電子制御装置の消費電力を低減でき、ひいては、その電子制御装置を搭載する車両の燃費向上に寄与できる。

40

【0036】

50

同様に、デッドタイム中、ダイオード21の通電時の電圧 V_{ce2} は(図2(b)参照)、フリーホイール電流 I_2 が流れることにより、順方向電圧 V_{F2} (下アーム20のエミッタ電極Eを基準電位ゼロとすると、 $-V_{F2}$)に等しくなる。一方、デッドタイム中、ダイオード21の非通電時の電圧 V_{ce2} は(図2(a)参照)、フリーホイール電流 I_1 が流れることにより、電源電圧 V_H に等しくなる。なお、ダイオード21の非通電時の電圧 V_{ce2} は、厳密には、電源電圧 V_H から順方向電圧 V_{F1} を引いた電圧であるが、電源電圧 V_H は順方向電圧 V_{F1} よりも十分大きいため、電源電圧 V_H に等しいとする。

【0037】

このように、ダイオード21の通電時の電圧 V_{ce2} とダイオード21の非通電時の電圧 V_{ce2} との電圧差は大きい。そして、ダイオード21に流れる電流の電流値の大小にかかわらず、ダイオード21が通電していれば、デッドタイム中の電圧 V_{ce2} は $-V_{F2}$ に等しくなり、ダイオード21が通電していなければ、デッドタイム中の電圧 V_{ce2} は V_H に等しくなる。

【0038】

これらの点に着目し、駆動制御回路40は、デッドタイム中の電圧 V_{ce2} が所定値よりも高いのか低いのかを検出することによって、ダイオード21の通電の有無を検出し、駆動回路44が下アーム20をオンすることの許可を判定する。

【0039】

フリーホイール電流 I_1 、 I_2 の電流値が比較的小さくても、ダイオード21の通電時と非通電時との電圧 V_{ce2} の電圧差は上記の通り大きい。そのため、デッドタイム中の電圧 V_{ce2} を検出することによりダイオード21の通電有無を検出することで、ダイオード21の通電有無の検出精度が下がりにくい。その結果、下アーム20のオンの許可の判定精度が向上し、例えば、ダイオード21が通電しているにもかかわらず、下アーム20のオンを誤って許可することを防止できる。

【0040】

特に、下アーム20がダイオード内蔵IGBTの場合、ダイオード21に電流が流れている期間に下アーム20がオンすると、ダイオード21の順方向電圧 V_{F2} が増加し、ダイオード21の順方向損失が増大する。しかしながら、駆動制御回路40は、デッドタイム中の電圧 V_{ce2} をモニタし、ダイオード21の通電が検出された場合、下アーム20のオンを禁止する。このため、フリーホイール電流 I_1 、 I_2 の電流値の大小にかかわらず、フリーホイール電流 I_1 、 I_2 の電流値が比較的小さいときでも、ダイオード21の順方向損失の増大を抑制できる。その結果、例えば、駆動装置1を備える電子制御装置の消費電力を低減でき、ひいては、その電子制御装置を搭載する車両の燃費向上に寄与できる。

【0041】

トランジスタのコレクタ - エミッタ間の電圧 V_{ce} は、デッドタイムに限らなければ、ダイオード通電時には、 $-V_F$ (例えば、 $-1V$)になり、ダイオード非通電時には、トランジスタのオン電圧 V_{on} (例えば、 $1V$)又は電源電圧 V_H (例えば、 $600V$)になる。つまり、電圧 V_{ce} は、3通りの電圧値に変化する。特に、 $-V_F$ と V_{on} との電圧差は微小なため、両者を正確に検出することは容易ではない。しかしながら、本発明の実施形態では、電圧 V_{ce} のモニタ期間をデッドタイムに限定することで、電圧 V_{ce} は、ダイオード通電時の $-V_F$ とダイオード非通電時の V_H とのいずれかであるため、ダイオードの通電状態を大きな電圧変化の検出で判定できる。

【0042】

図1において、駆動制御回路30は、上アーム10のコレクタ電極Cとエミッタ電極Eとの間の電圧 V_{ce1} を検出する電圧検出部として、コンパレータ31を備えている。コンパレータ31は、上アーム10の電圧 V_{ce1} を常時モニタするモニタ回路であり、電圧 V_{ce1} の大きさに応じて変化する電圧検出信号S5を出力する。コンパレータ31は、上アーム10のコレクタ電極Cに接続される非反転入力部と、上アーム10のエミッタ

10

20

30

40

50

電極 E に閾値電圧生成部 3 2 を介して接続される反転入力部とを有している。閾値電圧生成部 3 2 は、一定の閾値電圧 V_{th1} を生成してコンパレータ 3 1 の反転入力部に印加する回路である。閾値電圧生成部 3 2 は、例えば、抵抗分圧回路によって閾値電圧 V_{th1} を生成する。閾値電圧 V_{th1} は、「 $-VF1 < V_{th1} < VH$ 」の電圧範囲内の電圧値に設定される。

【0043】

コンパレータ 3 1 は、電圧 V_{ce1} が閾値電圧 V_{th1} よりも小さいとき、ローレベルの電圧検出信号 $S5$ を出力する。特に、コンパレータ 3 1 は、デッドタイム中にダイオード 1 1 が通電している時、電圧 V_{ce1} は閾値電圧 V_{th1} よりも小さい $-VF1$ に等しくなるので、ローレベルの電圧検出信号 $S5$ を出力する。逆に、コンパレータ 3 1 は、電圧 V_{ce1} が閾値電圧 V_{th1} よりも大きいとき、ハイレベルの電圧検出信号 $S5$ を出力する。特に、コンパレータ 3 1 は、デッドタイム中にダイオード 1 1 が通電していない時、電圧 V_{ce1} は閾値電圧 V_{th1} よりも大きな VH に等しくなるので、ハイレベルの電圧検出信号 $S5$ を出力する。

10

【0044】

同様に、駆動制御回路 4 0 は、下アーム 2 0 のコレクタ電極 C とエミッタ電極 E との間の電圧 V_{ce2} を検出する電圧検出部として、コンパレータ 4 1 を備えている。コンパレータ 4 1 は、下アーム 2 0 の電圧 V_{ce2} を常時モニタするモニタ回路であり、電圧 V_{ce2} の大きさに応じて変化する電圧検出信号 $S6$ を出力する。コンパレータ 4 1 は、下アーム 2 0 のコレクタ電極 C に接続される非反転入力部と、下アーム 2 0 のエミッタ電極 E に閾値電圧生成部 4 2 を介して接続される反転入力部とを有している。閾値電圧生成部 4 2 は、一定の閾値電圧 V_{th2} を生成してコンパレータ 4 1 の反転入力部に印加する回路である。閾値電圧生成部 4 2 は、例えば、抵抗分圧回路によって閾値電圧 V_{th2} を生成する。閾値電圧 V_{th2} は、「 $-VF2 < V_{th2} < VH$ 」の電圧範囲内の電圧値に設定される。

20

【0045】

コンパレータ 4 1 は、電圧 V_{ce2} が閾値電圧 V_{th2} よりも小さいとき、ローレベルの電圧検出信号 $S6$ を出力する。特に、コンパレータ 4 1 は、デッドタイム中にダイオード 2 1 が通電している時、電圧 V_{ce2} は閾値電圧 V_{th2} よりも小さい $-VF2$ に等しくなるので、ローレベルの電圧検出信号 $S6$ を出力する。逆に、コンパレータ 4 1 は、電圧 V_{ce2} が閾値電圧 V_{th2} よりも大きいとき、ハイレベルの電圧検出信号 $S6$ を出力する。特に、コンパレータ 4 1 は、デッドタイム中にダイオード 2 1 が通電していない時、電圧 V_{ce2} は閾値電圧 V_{th2} よりも大きな VH に等しくなるので、ハイレベルの電圧検出信号 $S6$ を出力する。

30

【0046】

駆動制御回路 3 0 は、電圧 V_{ce1} をデッドタイムに検出した結果により、上アーム 1 0 のオンの許否を判定する判定部として、Dフリップフロップ 3 3 及びAND回路 3 5 を備えている。Dフリップフロップ 3 3 及びAND回路 3 5 は、上アーム 1 0 のオンを要求する指令信号 $S1$ に基づいて、上アーム 1 0 のオンの許否を判定する論理回路である。Dフリップフロップ 3 3 は、上アーム 1 0 のオンを要求する指令信号 $S1$ の入力タイミングに同期して、コンパレータ 3 1 から出力される電圧検出信号 $S5$ をラッチすることで、デッドタイム中にコンパレータ 3 1 によって検出された電圧 V_{ce1} を取得できる。Dフリップフロップ 3 3 は、この取得結果により、上アーム 1 0 のオンの許否を判定し、上アーム 1 0 のオンを要求する指令信号 $S1$ の次の入力があるまで、その許否判定結果を維持する。

40

【0047】

Dフリップフロップ 3 3 は、デッドタイム中に検出された電圧 V_{ce1} が所定値と比較された結果に基づいて、上アーム 1 0 のオンの許否を判定する。

【0048】

Dフリップフロップ 3 3 は、デッドタイムに検出された電圧 V_{ce1} が閾値電圧 V_{th}

50

1以上の電源電圧 V_H に等しいことが検出された場合、ダイオード11が通電していないと判定し、上アーム10のオンを許可するハイレベルの許否判定信号 S_7 を出力する。

【0049】

一方、Dフリップフロップ33は、デッドタイムに検出された電圧 V_{ce1} が閾値電圧 V_{th1} 未満の順方向電圧 V_{F1} に等しいことが検出された場合、ダイオード11が通電していると判定し、上アーム10のオンを禁止するローレベルの許否判定信号 S_7 を出力する。これにより、駆動回路34が、上アーム10のオンを要求する指令信号 S_1 に従って、上アーム10をオンさせるハイレベルの制御信号 S_9 を出力しても、上アーム10のオンはAND回路35によって禁止される。上アーム10のオンを禁止するローレベルの許否判定信号 S_7 がDフリップフロップ33から出力されている期間、上アーム10をオフさせるローレベルのゲート電圧 V_{ge1} が、AND回路35により、駆動制御回路30から出力される。これにより、上アーム10のオンを要求する指令信号 S_1 が入力されても、上アーム10はオンせずにオフ状態が維持される。

10

【0050】

駆動制御回路40に構成されるDフリップフロップ43及びAND回路45も、上述のDフリップフロップ33及びAND回路35と同様である。

【0051】

図3は、デッドタイム中の電流がダイオード21に流れていない図2(a)の場合において、下アーム20のオンがDフリップフロップ43及びAND回路45により許可されたときのタイミングチャートである。期間 $t_2 - t_4$ 及び期間 $t_6 - t_8$ が、デッドタイムである。図3について、図1及び図2(a)を参照して説明する。

20

【0052】

上アーム10のオフを要求する指令信号 S_1 が駆動回路34に入力されてから、上アーム10が実際にオフするまで、タイムラグ $t_1 - t_2$ が存在する。同様に、下アーム20のオンを要求する指令信号 S_2 が駆動回路44に入力されてから、下アーム20が実際にオンするまで、タイムラグ $t_3 - t_4$ が存在する。したがって、上アーム10と下アーム20が両方ともオフしているデッドタイムは、期間 $t_2 - t_4$ に相当する。

【0053】

下アーム20のオンを要求する指令信号 S_2 が駆動回路44に入力されるタイミング t_3 は、デッドタイム $t_2 - t_4$ 内に存在する。この点を利用して、Dフリップフロップ43は、下アーム20のオンを要求する指令信号 S_2 の立ち上がり入力エッジをトリガーに電圧 V_{ce2} を検出することで、デッドタイム $t_2 - t_4$ 内のタイミング t_3 での電圧 V_{ce2} を確実に検出することができる。

30

【0054】

タイミング t_2 で上アーム10がオンからオフに切り替わるが、図2(a)に示されるようにフリーホイール電流 I_1 がダイオード11に流れ始めると、電圧 V_{ce2} は、タイミング t_2 の前後で、電源電圧 V_H のまま、ほぼ変化しない。そして、デッドタイム $t_2 - t_4$ でも、電圧 V_{ce2} は、フリーホイール電流 I_1 がダイオード11に流れ続けるため、電源電圧 V_H に等しい。

【0055】

したがって、Dフリップフロップ43は、コンパレータ41から出力されるハイレベルの電圧検出信号 S_6 をタイミング t_3 でラッチし、下アーム20のオンを許可するハイレベルの許否判定信号 S_8 を出力する。Dフリップフロップ43は、少なくとも、下アーム20のオンを要求する指令信号 S_2 の次周期の立ち上がり入力エッジまで、下アーム20のオンを許可するハイレベルの許否判定信号 S_8 を継続的に出力する。下アーム20のオンが許可されている期間、指令信号 S_2 の要求どおりに、下アーム20はオン又はオフする。

40

【0056】

図4は、デッドタイム中の電流がダイオード21に流れている図2(b)の場合において、下アーム20のオンがDフリップフロップ43及びAND回路45により禁止された

50

ときのタイミングチャートである。期間 $t_2 - t_4$ 及び期間 $t_6 - t_8$ が、デッドタイムである。図 4 について、図 1 及び図 2 (b) を参照して説明する。

【0057】

タイミング t_2 で上アーム 10 がオンからオフに切り替わるが、図 2 (b) に示されるようにフリーホイール電流 I_2 がダイオード 21 に流れ始めると、電圧 V_{ce2} は、タイミング t_2 で、 V_H から $-V_F2$ に変化する。そして、デッドタイム $t_2 - t_4$ でも、電圧 V_{ce2} は、フリーホイール電流 I_2 がダイオード 21 に流れ続けるため、 $-V_F2$ に等しい。

【0058】

したがって、D フリップフロップ 43 は、コンパレータ 41 から出力されるローレベルの電圧検出信号 S_6 をタイミング t_3 でラッチし、下アーム 20 のオンを禁止するローレベルの許否判定信号 S_8 を出力する。D フリップフロップ 43 は、少なくとも、下アーム 20 のオンを要求する指令信号 S_2 の次周期の立ち上がり入力エッジまで、下アーム 20 のオンを禁止するローレベルの許否判定信号 S_8 を継続的に出力する。下アーム 20 のオンが禁止されている期間、指令信号 S_2 が入力されても、ゲート電圧 V_{ge2} は AND 回路 45 によりローレベルに固定され、下アーム 20 はオンせずにオフ状態で固定される。

10

【0059】

D フリップフロップ 33 及び AND 回路 35 が、上アーム 10 のオンの許否を判定する場合についても上記同様である。

【0060】

20

例えば、図 3 において、下アーム 20 のオフを要求する指令信号 S_2 が駆動回路 44 に入力されてから、下アーム 20 が実際にオフするまで、タイムラグ $t_5 - t_6$ が存在する。同様に、上アーム 10 のオンを要求する指令信号 S_1 が駆動回路 34 に入力されてから、上アーム 10 が実際にオンするまで、タイムラグ $t_7 - t_8$ が存在する。したがって、上アーム 10 と下アーム 20 が両方ともオフしているデッドタイムは、期間 $t_6 - t_8$ に相当する。

【0061】

上アーム 10 のオンを要求する指令信号 S_1 が駆動回路 34 に入力されるタイミング t_7 は、デッドタイム $t_6 - t_8$ 内に存在する。この点を利用して、D フリップフロップ 33 は、上アーム 10 のオンを要求する指令信号 S_1 の立ち上がり入力エッジをトリガーに電圧 V_{ce1} を検出することで、デッドタイム $t_6 - t_8$ 内のタイミング t_7 での電圧 V_{ce1} を確実に検出することができる。

30

【0062】

タイミング t_6 で下アーム 20 がオンからオフに切り替わるが、図 2 (a) に示されるようにフリーホイール電流 I_1 がダイオード 11 に流れ始めると、電圧 V_{ce1} は、タイミング t_6 で、 V_H から $-V_F1$ に変化する。そして、デッドタイム $t_6 - t_8$ でも、電圧 V_{ce1} は、フリーホイール電流 I_1 がダイオード 11 に流れ続けるため、 $-V_F1$ に等しい。

【0063】

したがって、D フリップフロップ 33 は、コンパレータ 31 から出力されるローレベルの電圧検出信号 S_5 をタイミング t_7 でラッチし、上アーム 10 のオンを禁止するローレベルの許否判定信号 S_7 を出力する。D フリップフロップ 33 は、少なくとも、上アーム 10 のオンを要求する指令信号 S_1 の次周期の立ち上がり入力エッジまで、上アーム 10 のオンを禁止するローレベルの許否判定信号 S_7 を継続的に出力する。上アーム 10 のオンが禁止されている期間、指令信号 S_1 が入力されても、ゲート電圧 V_{ge1} は AND 回路 35 によりローレベルに固定され、上アーム 10 はオンせずにオフ状態で固定される。

40

【0064】

一方、タイミング t_6 で下アーム 20 がオンからオフに切り替わるが、図 2 (b) に示されるようにフリーホイール電流 I_2 がダイオード 12 に流れ始めると、電圧 V_{ce1} は、タイミング t_6 の前後で、電源電圧 V_H のまま、ほぼ変化しない。そして、デッドタイ

50

ム t 6 - t 8 でも、電圧 V_{ce1} は、フリーホイール電流 I_2 がダイオード 21 に流れ続けるため、電源電圧 V_H に等しい。

【0065】

したがって、Dフリップフロップ33は、コンパレータ31から出力されるハイレベルの電圧検出信号S5をタイミングt7でラッチし、上アーム10のオンを許可するハイレベルの許否判定信号S7を出力する。Dフリップフロップ33は、少なくとも、上アーム10のオンを要求する指令信号S1の次周期の立ち上がり入力エッジまで、上アーム10のオンを許可するハイレベルの許否判定信号S7を継続的に出力する。上アーム10のオンが許可されている期間、指令信号S1の要求どおりに、上アーム10はオン又はオフする。

10

【0066】

なお、指令信号S1, S2の周波数は、誘導性の負荷70に流れる正弦波電流の周波数よりも十分に高い。そのため、本発明の実施形態のように、デッドタイム毎にダイオードの通電状態を判定し、上アーム又は下アームをオフしても、負荷70に流れる正弦波電流に与える影響はほとんどない。

【0067】

図5は、第2の実施形態の駆動装置2の構成を示した図である。上述の実施形態と同様の構成及び効果についての説明は省略又は簡略する。駆動装置2では、レベルシフト回路54, 55が、図1の駆動装置1の構成に追加されている。駆動装置2は、電圧 V_{ce1} のレベルをシフトするレベルシフト部として、レベルシフト回路54を備え、電圧 V_{ce2} のレベルをシフトするレベルシフト部として、レベルシフト回路55を備えている。

20

【0068】

レベルシフト回路54は、上アーム10のコレクタ電極Cと基準電圧源63との間に接続されたダイオード12を備えている。基準電圧源63は、電源電圧 V_H よりも低い基準電圧 V_{B1} を出力する。基準電圧源63のグラウンドは、駆動制御回路30のコンパレータ31のグラウンドであり、例えば、上アーム10のエミッタ電極E又は中間ノード51である。

【0069】

基準電圧 V_{B1} は、例えば、コンパレータ31の検出可能電圧範囲内の電圧（例えば、12V）に設定される。基準電圧源63が、例えば、基準電圧 V_{B1} を調整可能なフローティング電源であると、コンパレータ31の検出可能電圧範囲内の任意の電圧に調整できる。

30

【0070】

ダイオード12のカソードは、上アーム10のコレクタ電極Cに接続され、その接続点は、コレクタ電極Cの直近が好ましい。ダイオード12のアノードは、抵抗13を介して、基準電圧源63にプルアップ接続されている。ダイオード12のアノードと抵抗13との接続ノード52は、コンパレータ31の非反転入力部に接続される。ダイオード12が直列接続される個数は、一つでも複数でもよい。

【0071】

レベルシフト回路55は、下アーム20のコレクタ電極Cと基準電圧源64との間に接続されたダイオード22を備えている。基準電圧源64は、電源電圧 V_H よりも低い基準電圧 V_{B2} を出力する。基準電圧源64のグラウンドは、駆動制御回路40のコンパレータ41のグラウンドであり、例えば、下アーム20のエミッタ電極E又は電源電位部62である。

40

【0072】

基準電圧 V_{B2} は、例えば、コンパレータ41の検出可能電圧範囲内の電圧（例えば、12V）に設定される。基準電圧源64が、例えば、基準電圧 V_{B2} を調整可能なフローティング電源であると、コンパレータ41の検出可能電圧範囲内の任意の電圧に調整できる。基準電圧 V_{B2} の電圧値は、基準電圧 V_{B1} と同じでもよいし、異なってもよい。

【0073】

50

ダイオード 22 のカソードは、下アーム 20 のコレクタ電極 C に接続され、その接続点は、コレクタ電極 C の直近が好ましい。ダイオード 22 のアノードは、抵抗 23 を介して、基準電圧源 64 にプルアップ接続されている。ダイオード 22 のアノードと抵抗 23 との接続ノード 53 は、コンパレータ 41 の非反転入力部に接続される。ダイオード 22 が直列接続される個数は、一つでも複数でもよい。

【0074】

デッドタイム中、ダイオード 11 が通電せずにダイオード 21 が通電しているとき、電圧 V_{ce1} は V_H に等しい。そのため、 $V_{B1} < V_H$ の関係が成立することにより、ダイオード 12 はオフする。その結果、コンパレータ 31 の非反転入力部側の入力電圧は V_{B1} となるため、ダイオード 11 の非通電状態を、コンパレータ 31 の検出可能電圧範囲内の電圧で検出できる。

10

【0075】

一方、デッドタイム中、ダイオード 21 が通電せずにダイオード 11 が通電しているとき、電圧 V_{ce1} は $-V_{F1}$ に等しい。そのため、 $V_{B1} > -V_{F1}$ の関係が成立することにより、ダイオード 12 はオンする。その結果、ダイオード 12 の順方向電圧とダイオード 11 の順方向電圧とが相殺されるため、コンパレータ 31 の非反転入力部側の入力電圧は負電圧にはならず $0V$ となる。したがって、ダイオード 11 の通電状態を、コンパレータ 31 の検出可能電圧範囲内の電圧で検出できる。

【0076】

デッドタイム中のレベルシフト回路 55 とコンパレータ 41 との関係も、上記同様である。

20

【0077】

レベルシフト回路 54, 55 を備えることによって、駆動制御回路 30, 40 の耐圧を下げることができる。特に、ダイオード 12, 22 の順方向電圧によって、逆導通用のダイオード 11, 21 で発生する負電圧 ($-V_F$) を、相殺できるため、コンパレータ 31, 41 の回路構成を簡易化できる。

【0078】

以上、駆動装置及びスイッチング回路の制御方法を実施形態例により説明したが、本発明は上記実施形態例に限定されるものではない。他の実施形態例の一部又は全部との組み合わせや置換などの種々の変形及び改良が、本発明の範囲内で可能である。

30

【0079】

例えば、スイッチング素子は、IGBTに限らず、Nチャネル型のMOSFETでもよいし、Pチャネル型のMOSFETでもよい。

【符号の説明】

【0080】

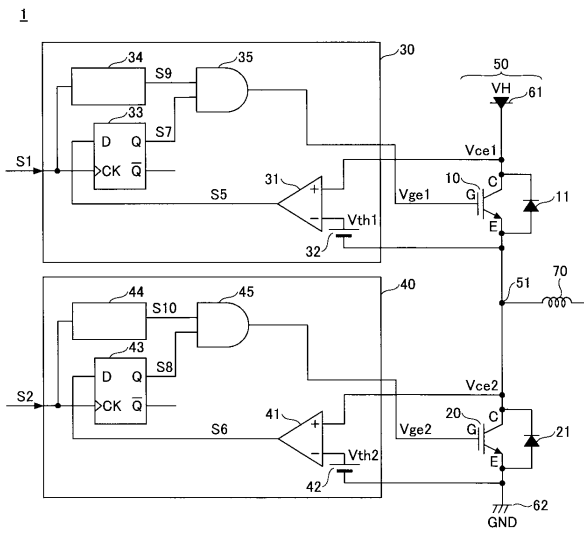
- 1, 2 駆動装置
- 10 上アーム
- 11, 12, 21, 22 ダイオード
- 13, 23 抵抗
- 20 下アーム
- 30, 40 駆動制御回路
- 31, 41 コンパレータ
- 32, 42 閾値電圧生成部
- 33, 43 Dフリップフロップ
- 34, 44 駆動回路
- 35, 45 AND回路
- 50 アーム回路
- 51 中間ノード
- 52, 53 接続ノード
- 54, 55 レベルシフト回路

40

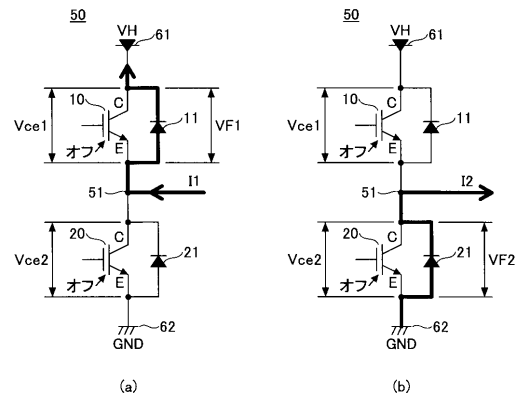
50

- 6 1 , 6 2 電源電位部
- 6 3 , 6 4 基準電圧源
- 7 0 負荷

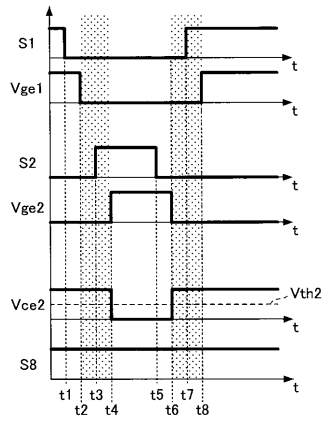
【図 1】



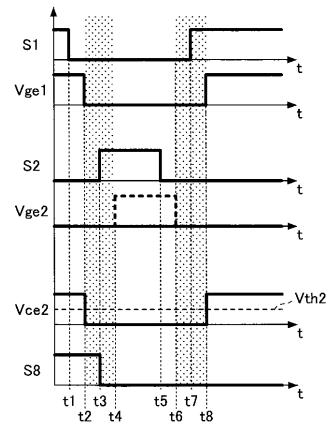
【図 2】



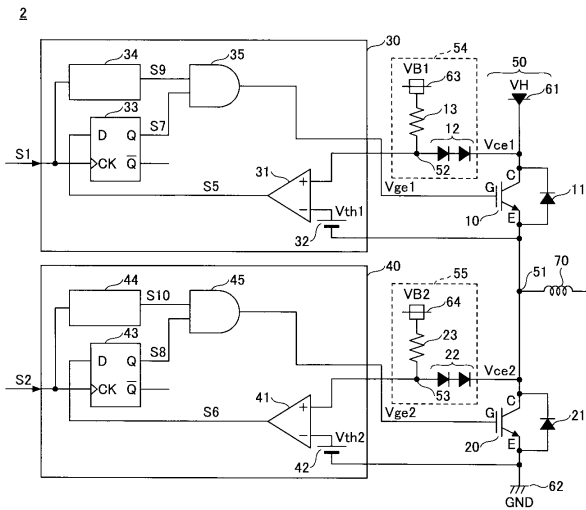
【 図 3 】



【 図 4 】



【 図 5 】



フロントページの続き

(56)参考文献 特開2007-014059(JP,A)
特開2009-268054(JP,A)
特開2008-072848(JP,A)

(58)調査した分野(Int.Cl., DB名)

H03K 17/00 - 17/70
H02M 1/08