(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年11月7日(07.11.2024)

WIPO | PCT

(10) 国際公開番号
WO 2024/228335 A1

(51) 国際特許分類:
H01L 21/52 (2006.01) *H01L 21/677* (2006.01)
H01L 21/67 (2006.01)

(21) 国際出願番号： PCT/JP2024/015435

(22) 国際出願日： 2024年4月18日(18.04.2024)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2023-076345 2023年5月2日(02.05.2023) JP

(71) 出願人: 東京エレクトロン株式会社(**TOKYO ELECTRON LIMITED**) [JP/JP]; 〒1076325 東京都港区赤坂五丁目３番１号 Tokyo (JP).

(72) 発明者: 三根 陽介(**MINE, Yousuke**); 〒8691232 熊本県菊池郡大津町高尾野２７２－４ 東京エレクトロン九州株式会社内 Kumamoto (JP). 溝本 康隆(**MIZOMOTO, Yasutaka**); 〒8691232 熊本県菊池郡大津町高尾野２７２－４ 東京エレクトロン九州株式会社内 Kumamoto (JP).

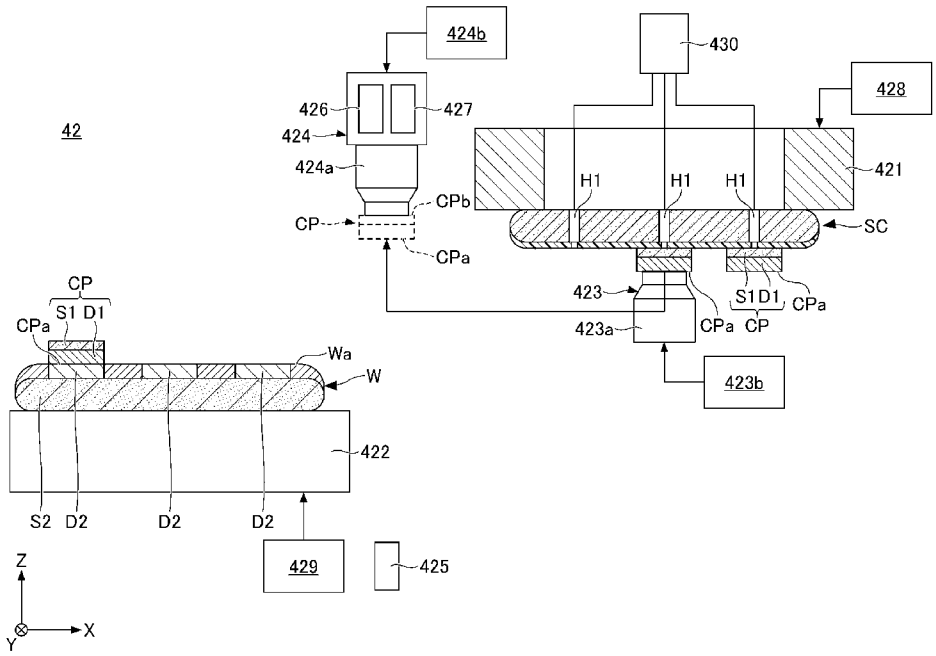
(74) 代理人: 伊東 忠重, 外(**ITOH, Tadashige** et al.); 〒1000005 東京都千代田区丸の内二丁目１番１号 丸の内 ＭＹ ＰＬＡＺＡ （明治安田生命ビル） １６階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,

(54) **Title:** BONDING DEVICE, BONDING SYSTEM, AND BONDING METHOD

(54) 発明の名称： 接合装置、接合システム、及び接合方法

[図10]



(57) **Abstract:** This bonding device is provided with a chip carrier holding unit, a substrate holding unit, a first chip conveyance mechanism, and a second chip conveyance mechanism. The chip carrier holding unit holds a chip carrier from above the chip carrier with a bonding surface of each of a plurality of chips, which are held by the chip carrier, facing downward. The substrate holding unit holds a substrate from below the substrate with a bonding surface of the substrate facing upward. The first chip conveyance mechanism receives the chips from the chip carrier and conveys the

WO 2024/228335 A1

［続葉有］

EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能):ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一　国際調査報告(条約第21条(3))

chips with the bonding surfaces of the chips facing downward. The second chip conveyance mechanism receives the chips from the first chip conveyance mechanism and bonds the chips to the substrate with the bonding surfaces of the chips facing downward.

(57) 要約:接合装置は、チップキャリア保持部と、基板保持部と、第１チップ搬送機構と、第２チップ搬送機構と、を備える。前記チップキャリア保持部は、チップキャリアに保持されている複数のチップのそれぞれの接合面を下に向けた状態で、前記チップキャリアの上方から前記チップキャリアを保持する。前記基板保持部は、基板の接合面を上に向けた状態で、前記基板の下方から前記基板を保持する。前記第１チップ搬送機構は、前記チップキャリアから前記チップを受け取って、前記チップの接合面を下に向けた状態で前記チップを搬送する。前記第２チップ搬送機構は、前記第１チップ搬送機構から前記チップを受け取って、前記チップの接合面を下に向けた状態で前記チップを前記基板に接合する。

明　細　書

発明の名称 ： 接合装置、接合システム、及び接合方法

技術分野

[0001]　本開示は、接合装置、接合システム、及び接合方法に関する。

背景技術

[0002]　特許文献１に記載のチップ実装システムは、チップ供給装置と、ボンディング装置と、表面処理装置と、搬出入部と、搬送部と、を備える（特許文献１の段落［０２２５］）。チップ供給装置は、複数のチップを個別に供給する。チップは、フレームの開口部を覆うテープに接着されており、１個ずつ上方に突き上げられ、１個ずつ上下反転される（特許文献１の段落［０２５１］）。ボンディング装置は、チップ供給装置から供給されたチップを基板上に取付ける。

先行技術文献

特許文献

[0003] 特許文献1：日本国特許第６３３７４００号公報

発明の概要

発明が解決しようとする課題

[0004]　本開示の一態様は、チップを搬送するチップ搬送機構からの発塵を抑制する、技術を提供する。

課題を解決するための手段

[0005]　本開示の一態様に係る接合装置は、チップキャリア保持部と、基板保持部と、第１チップ搬送機構と、第２チップ搬送機構と、を備える。前記チップキャリア保持部は、チップキャリアに保持されている複数のチップのそれぞれの接合面を下に向けた状態で、前記チップキャリアの上方から前記チップキャリアを保持する。前記基板保持部は、基板の接合面を上に向けた状態で、前記基板の下方から前記基板を保持する。前記第１チップ搬送機構は、前記チップキャリアから前記チップを受け取って、前記チップの接合面を下に

向けた状態で前記チップを搬送する。前記第２チップ搬送機構は、前記第１チップ搬送機構から前記チップを受け取って、前記チップの接合面を下に向けた状態で前記チップを前記基板に接合する。

発明の効果

[0006] 本開示の一態様によれば、チップを搬送するチップ搬送機構からの発塵を抑制することができる。

図面の簡単な説明

[0007] [図1]図１は、一実施形態に係る接合システムを示す平面図である。

[図2]図２は、一実施形態に係る接合方法を示すフローチャートである。

[図3]図３は、第１チップキャリアとチップの一例を示す断面図である。

[図4]図４は、第２チップキャリアの一例を示す断面図である。

[図5]図５は、第２チップキャリアとチップの一例を示す断面図である。

[図6]図６は、基板の一例を示す断面図である。

[図7]図７は、チップ付き基板の一例を示す断面図である。

[図8]図８は、チップ配列装置の動作の一例を示す断面図である。

[図9]図９は、静電吸着の一例を示す断面図である。

[図10]図１０は、接合装置の動作の一例を示す断面図である。

[図11]図１１は、図１０に続く動作の一例を示す断面図である。

[図12]図１２は、接合装置における、チップキャリア保持部の移動範囲と、基板保持部の移動範囲の一例を示す平面図である。

[図13]図１３は、図１２の変形例を示す平面図である。

[図14]図１４は、接合装置のチップキャリア保持部の一例を示す断面図である。

[図15]図１５は、接合装置のチップキャリア保持部の一例を示す下面図である。

[図16]図１６は、吸着動作の一例を示す断面図である。

[図17]図１７は、剥離動作の一例を示す断面図である。

[図18]図１８は、図１７の変形例を示す断面図である。

発明を実施するための形態

[0008] 以下、本開示の実施形態について図面を参照して説明する。なお、各図面において同一の又は対応する構成には同一の符号を付し、説明を省略することがある。本明細書において、Ｘ軸方向、Ｙ軸方向、Ｚ軸方向は互いに垂直な方向である。Ｘ軸方向及びＹ軸方向は水平方向、Ｚ軸方向は鉛直方向である。

[0009] 以下、主に図１～図１１を参照して、一実施形態に係る接合システム１について説明する。接合システム１は、図７に示すように、チップＣＰと基板Ｗを接合することで、チップ付き基板ＣＷを製造する。チップ付き基板ＣＷは、基板Ｗと、基板Ｗに接合された複数のチップＣＰと、を含む。

[0010] チップＣＰは、下地基板Ｓ１と、下地基板Ｓ１の上に形成されたデバイスＤ１と、を有する。下地基板Ｓ１は、例えば、シリコンウェハ、化合物半導体ウェハ、又はガラス基板である。デバイスＤ１は、半導体素子、回路、又は端子などを含む。デバイスＤ１は、チップＣＰの接合面ＣＰａに形成されている。

[0011] 基板Ｗは、下地基板Ｓ２と、下地基板Ｓ２の上に形成された複数のデバイスＤ２と、を有する。下地基板Ｓ２は、例えば、シリコンウェハ、化合物半導体ウェハ、又はガラス基板である。デバイスＤ２は、半導体素子、回路、又は端子などを含む。デバイスＤ２は、基板Ｗの接合面Ｗａに形成されている。

[0012] チップＣＰのデバイスＤ１と、基板Ｗのデバイス Ｄ２とが電気的に接続される。図示しないが、１つのデバイスＤ２に対して複数のデバイスＤ１が電気的に接続されてもよい。ここで、複数のデバイスＤ１は、異なる機能、つまり異なる電気回路を有してもよい。一のチップＣＰのデバイスＤ１が、別のチップＣＰのデバイスＤ１を介して、基板Ｗのデバイス Ｄ２と電気的に接続されてもよい。

[0013] 図１に示すように、接合システム１は、搬入出ステーション２と、処理ステーション３と、制御回路９と、を備える。搬入出ステーション２と、処理

ステーション３とは、この順番で、Ｘ軸負方向側からＸ軸正方向側に並ぶ。

[0014] 搬入出ステーション２は、載置台２０を備える。載置台２０には、カセットＣ１～Ｃ６が載置される。カセットＣ１は、第１チップキャリアＦＣに保持されている複数のチップＣＰを収容する。カセットＣ２は、少なくとも一部のチップＣＰを取外した使用済みの第１チップキャリアＦＣを収容する。カセットＣ３及びＣ４は、第２チップキャリアＳＣを収容する。カセットＣ５は、チップＣＰと接合する前の基板Ｗを収容する。カセットＣ６は、チップ付き基板ＣＷを収容する。

[0015] 第１チップキャリアＦＣは、図３に示すように、チップＣＰが接着されるテープＴＰと、テープＴＰの外周が接着されるフレームＦＲと、を有する。フレームＦＲの開口部に、複数のチップＣＰが配列される。複数のチップＣＰは、例えば基板をテープＴＰに接着した状態で基板をダイシングすることで得られる。チップＣＰの接合面ＣＰａは、ダイシング前に保護膜ＰＦで保護される。保護膜ＰＦは、チップＣＰを挟んでテープＴＰとは反対側に配置される。保護膜ＰＦは、チップＣＰと基板Ｗを接合する前に除去される。

[0016] 第２チップキャリアＳＣは、図５に示すように、第１チップキャリアＦＣから取外された複数のチップＣＰを保持する。第２チップキャリアＳＣは、例えば静電キャリアである。静電キャリアは、複数のチップＣＰを静電吸着する。静電キャリアは、複数のチップＣＰを静電吸着すると共に真空吸着してもよい。静電吸着力の消失後も、真空吸着力で複数のチップＣＰを保持し続けることが可能である。なお、第２チップキャリアＳＣは、詳しくは後述するが、静電キャリアではなくてもよい。

[0017] 第２チップキャリアＳＣは、本実施形態では同じ機能を有する複数のチップＣＰを保持するが、異なる機能を有する複数のチップＣＰを保持してもよい。後者の場合、チップＣＰの機能別に、複数の第１チップキャリアＦＣが用意される。異なる機能を有する複数のチップＣＰを複数の第１チップキャリアＦＣから１つの第２チップキャリアＳＣに載せ替えることも可能である。

[0018] チップＣＰを第１チップキャリアＦＣから第２チップキャリアＳＣに載せ替えるのは、チップＣＰと基板Ｗを接合する前に、チップＣＰから保護膜ＰＦを除去し、チップＣＰの接合面ＣＰａを改質するからである。接合面ＣＰａの改質において、第１チップキャリアＦＣのテープＴＰが損傷するのを防止するためである。第２チップキャリアＳＣの詳細は後述する。

[0019] 図１に示すように、搬入出ステーション２は、搬送領域２１と、第１チップキャリア搬送アーム２２と、第２チップキャリア搬送アーム２３と、基板搬送アーム２４とを備える。以下、第１チップキャリア搬送アーム２２と、第２チップキャリア搬送アーム２３と、基板搬送アーム２４とを、まとめて搬送アーム２２～２４と記載することがある。

[0020] 搬送領域２１は、載置台２０に隣接する。搬送アーム２２～２４は、搬送領域２１において、第１チップキャリアＦＣ、第２チップキャリアＳＣ、又は基板Ｗを保持して搬送する。搬送アーム２２～２４は、それぞれ、水平方向（Ｘ軸方向及びＹ軸方向の両方向）及び鉛直方向の移動と、鉛直軸を中心とする回転とが可能である。

[0021] 搬送アーム２２～２４と、搬送アーム２２～２４を移動または回転させる図示しない駆動部とで搬送装置が構成される。搬送アーム２２～２４は、図１に示すように同じＹ軸スライダに搭載され同時にＹ軸方向に移動させられてもよいし、異なるＹ軸スライダに搭載され独立にＹ軸方向に移動させられてもよい。搬送アーム２２～２４は、異なる高さに配置される。

[0022] 搬入出ステーション２は、搬送領域２１を挟んで載置台２０とは反対側に、トランジション装置２５を備える。トランジション装置２５は、搬入出ステーション２の搬送領域２１と、処理ステーション３の搬送領域３１との間に設けられ、これらの間で第１チップキャリアＦＣ、第２チップキャリアＳＣ又は基板Ｗを中継する。トランジション装置２５はＺ軸方向に複数積み重ねられてもよい。

[0023] 処理ステーション３は、搬送領域３１と、第１チップキャリア搬送アーム３２と、第２チップキャリア搬送アーム３３と、基板搬送アーム３４とを備

える。以下、第１チップキャリア搬送アーム３２と、第２チップキャリア搬送アーム３３と、基板搬送アーム３４とを、まとめて搬送アーム３２～３４と記載することがある。

[0024] 搬送領域３１は、Ｘ軸方向に延びている。搬送アーム３２～３４は、搬送領域３１において、第１チップキャリアＦＣ、第２チップキャリアＳＣ、又は基板Ｗを保持して搬送する。搬送アーム３２～３４は、それぞれ、水平方向（Ｘ軸方向及びＹ軸方向の両方向）及び鉛直方向の移動と、鉛直軸を中心とする回転とが可能である。

[0025] 搬送アーム３２～３４と、搬送アーム３２～３４を移動または回転させる図示しない駆動部とで搬送装置が構成される。搬送アーム３２～３４は、図１に示すように同じＸ軸スライダに搭載され同時にＸ軸方向に移動させられてもよいし、異なるＸ軸スライダに搭載され独立にＸ軸方向に移動させられてもよい。搬送アーム３２～３４は、異なる高さに配置される。

[0026] 処理ステーション３は、チップ配列装置３５と、洗浄装置３６と、第１活性化装置３７と、第１親水化装置３８と、反転装置３９と、第２活性化装置４０と、第２親水化装置４１と、接合装置４２と、備える。これら３５～４２は、搬送領域３１に隣接しており、それぞれ搬送領域３１のＹ軸正方向側またはＹ軸負方向側に配置される。

[0027] チップ配列装置３５は、図８に示すように、第１チップキャリアＦＣから第２チップキャリアＳＣにチップＣＰを載せ替える。これにより、接合面ＣＰａの改質時に、第１チップキャリアＦＣのテープＴＰの損傷を防止できる。チップ配列装置３５の詳細は後述する。

[0028] 洗浄装置３６は、第２チップキャリアＳＣでチップＣＰを保持した状態で、チップＣＰから保護膜ＰＦを除去する。また、洗浄装置３６は、チップＣＰの接合面ＣＰａを清浄化する。その後に行われる、接合面ＣＰａの処理品質を向上できる。

[0029] 第１活性化装置３７は、第２チップキャリアＳＣでチップＣＰを保持した状態で、チップＣＰの接合面ＣＰａを活性化する。第１活性化装置３７は、

例えばプラズマ処理装置である。第１活性化装置３７では、例えば減圧下において処理ガスである酸素ガスが励起されてプラズマ化され、イオン化される。酸素イオンがチップＣＰの接合面ＣＰａに照射されることにより、チップＣＰの接合面ＣＰａが活性化される。処理ガスは、酸素ガスには限定されず、例えば窒素ガスなどでもよい。

[0030] 第１親水化装置３８は、第２チップキャリアＳＣでチップＣＰを保持した状態で、チップＣＰの接合面ＣＰａを親水化する。例えば、第１親水化装置３８は、スピンチャックに保持されている第２チップキャリアＳＣを回転させながら、チップＣＰの上に純水（例えば脱イオン水）を供給する。純水は、予め活性化されたチップＣＰの接合面ＣＰａにＯＨ基を付与する。ＯＨ基同士の水素結合を利用して、チップＣＰと基板Ｗを接合できる。

[0031] 反転装置３９は、第２チップキャリアＳＣでチップＣＰを保持した状態で、第２チップキャリアＳＣを上下反転させる。複数のチップＣＰを一括で上下反転でき、各チップＣＰの接合面ＣＰａを下に向けることができる。なお、反転装置３９は、接合装置４２の内部に設けられてもよい。

[0032] 第２活性化装置４０は、基板Ｗの接合面Ｗａを活性化する。第２活性化装置４０は、例えばプラズマ処理装置である。第２活性化装置４０では、例えば減圧下において処理ガスである酸素ガスが励起されてプラズマ化され、イオン化される。酸素イオンが基板Ｗの接合面Ｗａに照射されることにより、基板Ｗの接合面Ｗａが活性化される。処理ガスは、酸素ガスには限定されず、例えば窒素ガスなどでもよい。

[0033] 第２親水化装置４１は、基板Ｗの接合面Ｗａを親水化する。例えば、第２親水化装置４１は、スピンチャックに保持されている基板Ｗを回転させながら、基板Ｗの上に純水（例えば脱イオン水）を供給する。純水は、予め活性化された基板Ｗの接合面ＷａにＯＨ基を付与する。ＯＨ基同士の水素結合を利用して、チップＣＰと基板Ｗを接合できる。

[0034] 接合装置４２は、図１０及び図１１に示すように、第２チップキャリアＳＣからチップＣＰを取外し、取外したチップＣＰの接合面ＣＰａを基板Ｗの

接合面Ｗａに向けてチップＣＰと基板Ｗを接合する。チップ付き基板ＣＷが得られる。チップＣＰのデバイスＤ１と、基板Ｗのデバイス Ｄ２が電気的に接続される。接合装置４２の詳細は後述する。

[0035] 制御回路９は、例えばコンピュータであり、ＣＰＵ（Central Processing Unit）などの演算部９１と、メモリなどの記憶部９２と、を備える。記憶部９２には、接合システム１において実行される各種の処理を制御するプログラムが格納される。制御回路９は、記憶部９２に記憶されたプログラムを演算部９１に実行させることにより、接合システム１の動作を制御する。接合システム１を構成する装置ごとに装置の動作を制御する下位の制御回路が設けられ、複数の下位の制御回路を統括制御する上位の制御回路が設けられてもよい。下位の制御回路と上位の制御回路とで制御回路９が構成されてもよい。

[0036] 制御回路９は、ＣＰＵ、ＦＰＧＡ（Field Programmable Gate Array）又はＡＳＩＣ（Application Specific Integrated Circuit）等の電子回路を含み、メモリに格納された命令コードを実行することにより、または特殊用途向けに回路設計されることにより、本願明細書に記載の各種制御動作を実行する。

[0037] 次に、図２を参照して、一実施形態に係る接合方法について説明する。図２の処理は、制御回路９による制御下で実施される。

[0038] 先ず、第１チップキャリア搬送アーム２２が、カセットＣ１から第１チップキャリアＦＣと共に複数のチップＣＰを取出し、トランジション装置２５に搬送する。次に、第１チップキャリア搬送アーム３２が、トランジション装置２５から第１チップキャリアＦＣと共に複数のチップＣＰを取出し、チップ配列装置３５に搬送する。

[0039] また、第２チップキャリア搬送アーム２３が、カセットＣ３から第２チップキャリアＳＣを取出し、トランジション装置２５に搬送する。次に、第２チップキャリア搬送アーム３３が、トランジション装置２５から第２チップキャリアＳＣを取出し、チップ配列装置３５に搬送する。

[0040] 次に、チップ配列装置３５が、第１チップキャリアＦＣから第２チップキャリアＳＣにチップＣＰを載せ替える（ステップＳ１０１）。その後、第２チップキャリア搬送アーム３３が、チップ配列装置３５から第２チップキャリアＳＣと共に複数のチップＣＰを取出し、洗浄装置３６に搬送する。

[0041] 次に、洗浄装置３６が、第２チップキャリアＳＣでチップＣＰを保持した状態で、チップＣＰから保護膜ＰＦを除去する（ステップＳ１０２）。その後、第２チップキャリア搬送アーム３３が、洗浄装置３６から第２チップキャリアＳＣと共に複数のチップＣＰを取出し、第１活性化装置３７に搬送する。

[0042] 次に、第１活性化装置３７が、第２チップキャリアＳＣでチップＣＰを保持した状態で、チップＣＰの接合面ＣＰａを活性化する（ステップＳ１０３）。その後、第２チップキャリア搬送アーム３３が、第１活性化装置３７から第２チップキャリアＳＣと共に複数のチップＣＰを取出し、第１親水化装置３８に搬送する。

[0043] 次に、第１親水化装置３８が、第２チップキャリアＳＣでチップＣＰを保持した状態で、チップＣＰの接合面ＣＰａを親水化する（ステップＳ１０４）。その後、第２チップキャリア搬送アーム３３が、第１親水化装置３８から第２チップキャリアＳＣと共に複数のチップＣＰを取出し、反転装置３９に搬送する。

[0044] 次に、反転装置３９が、第２チップキャリアＳＣでチップＣＰを保持した状態で、第２チップキャリアＳＣを上下反転させる（ステップＳ１０５）。その後、第２チップキャリア搬送アーム３３が、反転装置３９から第２チップキャリアＳＣと共に複数のチップＣＰを取出し、接合装置４２に搬送する。

[0045] 上記ステップＳ１０１～Ｓ１０５と並行して、下記ステップＳ１０６～Ｓ１０７が行われる。先ず、基板搬送アーム２４が、カセットＣ５から基板Ｗを取出し、トランジション装置２５に搬送する。その後、基板搬送アーム３４が、トランジション装置２５から基板Ｗを取出し、第２活性化装置４０に

搬送する。

[0046] 次に、第２活性化装置４０が、基板Ｗの接合面Ｗａを活性化する（ステップＳ１０６）。その後、基板搬送アーム３４が、第２活性化装置４０から基板Ｗを取出し、第２親水化装置４１に搬送する。

[0047] 次に、第２親水化装置４１が、基板Ｗの接合面Ｗａを親水化する（ステップＳ１０７）。その後、基板搬送アーム３４が、第２親水化装置４１から基板Ｗを取出し、接合装置４２に搬送する。

[0048] 次に、接合装置４２が、第２チップキャリアＳＣからチップＣＰを取外し、取外したチップＣＰの接合面ＣＰａを基板Ｗの接合面Ｗａに向けてチップＣＰと基板Ｗを接合する（ステップＳ１０８）。これにより、チップ付き基板ＣＷが得られる。チップ付き基板ＣＷは、チップＣＰと基板Ｗの接合強度を向上すべく、図示しないアニール装置で加熱されてもよい。

[0049] その後、基板搬送アーム３４が、接合装置４２からチップ付き基板ＣＷを取出し、トランジション装置２５に搬送する。最後に、基板搬送アーム２４が、トランジション装置２５からチップ付き基板ＣＷを取出し、カセットＣ６に収納する。チップ付き基板ＣＷは、カセットＣ６に収納された状態で、接合システム１から搬出される。

[0050] なお、上記ステップＳ１０８の後、第２チップキャリア搬送アーム３３が、接合装置４２から第２チップキャリアＳＣを取出し、トランジション装置２５に搬送する。その後、第２チップキャリア搬送アーム２３が、トランジション装置２５から第２チップキャリアＳＣを取出し、カセットＣ４に収納する。

[0051] また、上記ステップＳ１０１の後、第１チップキャリア搬送アーム３２が、チップ配列装置３５から第１チップキャリアＦＣを取出し、トランジション装置２５に搬送する。その後、第１チップキャリア搬送アーム２２が、トランジション装置２５から第１チップキャリアＦＣを取出し、カセットＣ２に収納する。

[0052] 次に、主に図８及び図９を参照して、チップ配列装置３５と第２チップキ

ャリアＳＣの詳細について説明する。チップ配列装置３５は、図８に示すように、第１チップキャリアＦＣから第２チップキャリアＳＣにチップＣＰを載せ替える。これにより、接合面ＣＰａの改質時に、比較的耐久性に優れたチップキャリアを使用できる。

[0053] 第２チップキャリアＳＣは、第１チップキャリアＦＣに比べて、耐久性に優れたものであれば、特に限定されないが、例えば静電キャリアである。静電キャリアは、例えば導電性基板ＳＣ１と絶縁膜ＳＣ２とを有し、絶縁膜ＳＣ２を基準として導電性基板ＳＣ１とは反対側にチップＣＰを静電吸着する。

[0054] 導電性基板ＳＣ１は、例えばシリコン、アルミニウム、アルミニウム合金、ステンレス又はチタンで構成される。図４及び図５に示すように、導電性基板ＳＣ１には、チップＣＰごとに１つ以上の貫通孔Ｈ１が形成されてもよい。貫通孔Ｈ１にガスを供給すること、又は貫通孔Ｈ１に図示しないピンを差し込むことで、チップＣＰを第２チップキャリアＳＣから剥離できる。貫通孔Ｈ１の数及び配置は、特に限定されない。

[0055] 絶縁膜ＳＣ２は、図９に示すように、チップＣＰの下地基板Ｓ１と導電性基板ＳＣ１の間での電荷の移動を制限することで、静電吸着力を維持する。絶縁膜ＳＣ２は、絶縁破壊電圧が３０ｋＶ以上であることが好ましく、４０ｋＶ以上であることがより好ましい。

[0056] 絶縁膜ＳＣ２は、柔軟性を有する材料、具体的には弾性率が２ＧＰａ以下、より好ましくは０．５ＧＰａ以下である材料で構成されることが好ましい。接合面ＣＰａの改質時における耐久性の観点から、例えばポリイミド又はＥＶＡ（エチレン・酢酸ビニル共重合体）が使用される。絶縁膜ＳＣ２の厚みは、例えば１０μｍである。

[0057] 絶縁膜ＳＣ２には、導電性基板ＳＣ１の貫通孔Ｈ１に連通する貫通孔Ｈ２が形成されてもよい。図１７に示すように、絶縁膜ＳＣ２の貫通孔Ｈ２の直径は、導電性基板ＳＣ１貫通孔Ｈ１の直径よりも小さいことが好ましい。なお、図１８に示すように、貫通孔Ｈ２は無くてもよい。

[0058] 第２チップキャリアＳＣは、基板Ｗと同じ直径を有することが好ましい。この場合、第２チップキャリア搬送アーム２３と基板搬送アーム２４とで、同じ型番（つまり、同じ寸法及び同じ形状）のものを使用でき、コストを低減できる。第２チップキャリア搬送アーム３３と基板搬送アーム３４、第１活性化装置３７と第２活性化装置４０、又は第１親水化装置３８と第２親水化装置４１でも、同様に、同じ型番のものを使用でき、コストを低減できる。装置の大型化も抑制できる。

[0059] 図８に示すように、チップ配列装置３５は、第１チップキャリア保持部３５１と、押圧部３５２と、第２チップキャリア保持部３５３と、チップ搬送機構３５４と、を備える。第１チップキャリア保持部３５１は、第１チップキャリアＦＣの下方から第１チップキャリアＦＣを保持する。第１チップキャリアＦＣは、チップＣＰの接合面ＣＰａを上に向けた状態でチップＣＰを保持する。第１チップキャリア保持部３５１は、第１チップキャリアＦＣのフレームＦＲを保持し、フレームＦＲの開口部においてテープＴＰの変形を許容する。

[0060] 押圧部３５２は、テープＴＰを介してチップＣＰを局所的に押すと共にテープＴＰを局所的に変形させる。チップＣＰを個別に突き上げることができ、チップＣＰをピックアップする際に、チップＣＰ同士が擦れ合うことを抑制できる。押圧部３５２と第１チップキャリア保持部３５１は相対的に移動可能であり、チップＣＰを突き上げる位置を変更可能である。

[0061] 第２チップキャリア保持部３５３は、第２チップキャリアＳＣの下方から第２チップキャリアＳＣを保持する。第２チップキャリアＳＣは、チップＣＰの接合面ＣＰａを上に向けた状態で、チップＣＰを保持する。同様に、第１チップキャリアＦＣも、チップＣＰの接合面ＣＰａを上に向けた状態でチップＣＰを保持する。そこで、チップ搬送機構３５４も、チップＣＰの接合面ＣＰａを上に向けた状態でチップＣＰを搬送する。チップ搬送機構３５４は、チップＣＰを上下反転しない。

[0062] チップ搬送機構３５４は、チップＣＰを吸着する吸着ヘッド３５５を有す

る。吸着ヘッド３５５は、チップＣＰの上方に配置される。チップＣＰの接合面ＣＰａは保護膜ＰＦで覆われており、吸着ヘッド３５５は保護膜ＰＦを介してチップＣＰを吸着する。吸着ヘッド３５５は、保護膜ＰＦに接触し、チップＣＰに接触しない。よって、チップＣＰの損傷を抑制できる。

[0063] 図９に示すように、チップ配列装置３５は、電荷供給部３５６と、除電部３５８と、を備える。電荷供給部３５６は、導電性基板ＳＣ１に電圧を印可することで、第１極性（例えば正）の電荷を導電性基板ＳＣ１に供給する。除電部３５８は、第１極性の電荷をチップＣＰから除去することで、第１極性とは逆極性である第２極性（例えば負）の電荷をチップＣＰに残す。

[0064] 導電性基板ＳＣ１には第１極性の電荷が蓄積するのに対し、チップＣＰには第２極性の電荷が蓄積する。その結果、絶縁膜ＳＣ２を挟んで、導電性基板ＳＣ１とチップＣＰの間に電位差が生じ、静電吸着力が生じる。生じた静電吸着力は、導電性基板ＳＣ１に対する電圧の印可、及びチップＣＰの除電を解除した後も維持される。

[0065] 電荷供給部３５６は、例えば、導電性基板ＳＣ１に接触する給電ピン３５７を有する。給電ピン３５７は、例えば第２チップキャリア保持部３５３に設けられ、図示しない電源に電気的に接続される。除電部３５８は、例えば、アース線３５９を有する。アース線３５９は、例えば保護膜ＰＦを介してチップＣＰから第１極性の電荷を除去する。

[0066] アース線３５９は、本実施形態では吸着ヘッド３５５に埋め込まれているが、吸着ヘッド３５５とは別に設けられてもよい。本実施形態ではチップＣＰを１枚ずつ静電吸着するが、複数枚のチップＣＰを絶縁膜ＳＣ２の上に配列した後、複数枚のチップＣＰを同時に静電吸着してもよい。

[0067] 絶縁膜ＳＣ２は、上記の通り、柔軟性を有する材料で構成されている。静電吸着力によってチップＣＰが絶縁膜ＳＣ２に押し付けられる際に、チップＣＰと絶縁膜ＳＣ２の間から空気が抜けるように絶縁膜ＳＣ２が変形し、チップＣＰと絶縁膜ＳＣ２の間に真空吸着力が生じる。

[0068] 導電性基板ＳＣ１又はチップＣＰから電荷が漏出し、静電吸着力が消失し

ても、真空吸着力で複数のチップＣＰを保持し続けることが可能である。電荷が漏出する原因としては、例えば保護膜ＰＦの除去又は接合面ＣＰａの改質において処理液がチップＣＰに供給されることが挙げられる。

[0069] なお、第２チップキャリアＳＣは、本実施形態では静電キャリアであって導電性基板ＳＣ１と絶縁膜ＳＣ２とを有するが、静電キャリアではなくてもよい。図示しないが、第２チップキャリアＳＣは、キャリア基板と、キャリア基板におけるチップＣＰとの対向面に設けられる樹脂膜とを有してもよい。第２チップキャリアＳＣは、樹脂膜の上にチップＣＰを複数保持する。チップＣＰを樹脂膜に押し付けることで、チップＣＰと樹脂膜の間からガスを抜くように樹脂膜を変形でき、樹脂膜にチップＣＰを真空吸着させることも可能である。

[0070] キャリア基板は、導電性基板ＳＣ１と同様に導電性を有してもよいし、導電性基板ＳＣ１とは異なり絶縁性を有してもよい。キャリア基板は、剛性を有する材料で構成されることが好ましい。例えば、キャリア基板は、例えばシリコン（Ｓｉ）、セラミック、アルミニウム、アルミニウム合金、ステンレス、ジルコニア、炭化ケイ素（ＳｉＣ）、チタン又はガラスで構成されることが好ましい。キャリア基板は、基板Ｗと同程度の直径を有してよい。また、キャリア基板は、基板Ｗと同程度の厚みを有してよい。キャリア基板は、導電性基板ＳＣ１と同様に、貫通孔Ｈ１を有してもよい。

[0071] 樹脂膜は、絶縁膜ＳＣ２と同様に絶縁性を有してもよいし、絶縁膜ＳＣ２とは異なり導電性を有してもよい。樹脂膜は、柔軟性を有する材料、具体的には弾性率が２ＧＰａ以下、より好ましくは０．５ＧＰａ以下である材料で構成されることが好ましい。樹脂膜は、チップＣＰの接合面の改質時における耐久性の観点から、例えばポリイミド又はＥＶＡ（エチレン・酢酸ビニル共重合体）で構成されることが好ましい。樹脂膜の厚みは、例えば１０μｍである。なお、樹脂膜は、単層でも複数層でもよい。例えば、樹脂膜は、ポリオレフィン層と、アクリル粘着剤層とを有してもよい。樹脂膜は、絶縁膜ＳＣ２と同様に、貫通孔Ｈ２を有してもよい。

[0072] 次に、主に図１０～図１８を参照して、接合装置４２の詳細について説明する。接合装置４２は、図１０及び図１１に示すように、第２チップキャリアＳＣからチップＣＰを取外し、取外したチップＣＰの接合面ＣＰａを基板Ｗの接合面Ｗａに向けてチップＣＰと基板Ｗを接合する。チップ付き基板ＣＷが得られる。チップＣＰのデバイスＤ１と、基板Ｗのデバイス Ｄ２が電気的に接続される。

[0073] 接合装置４２は、例えば、チップキャリア保持部４２１と、基板保持部４２２と、第１チップ搬送機構４２３と、第２チップ搬送機構４２４と、を備える。チップキャリア保持部４２１は、第２チップキャリアＳＣに保持されている複数のチップＣＰのそれぞれの接合面ＣＰａを下に向けた状態で、第２チップキャリアＳＣの上方から第２チップキャリアＳＣを保持する。基板保持部４２２は、基板Ｗの接合面Ｗａを上に向けた状態で、基板Ｗの下方から基板Ｗを保持する。第１チップ搬送機構４２３は、第２チップキャリアＳＣからチップＣＰを受け取って、チップＣＰの接合面ＣＰａを下に向けた状態でチップＣＰを搬送する。第２チップ搬送機構４２４は、第１チップ搬送機構４２３からチップＣＰを受け取って、チップＣＰの接合面ＣＰａを下に向けた状態でチップＣＰを基板Ｗに接合する。

[0074] 本実施形態によれば、チップキャリア保持部４２１が第２チップキャリアＳＣを保持する前に、反転装置３９が第２チップキャリアＳＣを上下反転させる。予め複数のチップＣＰを一括で上下反転でき、各チップＣＰの接合面ＣＰａを下に向けることができる。第１チップ搬送機構４２３及び第２チップ搬送機構４２４は、チップＣＰを個別に搬送する途中で、チップＣＰを個別に上下反転しない。チップＣＰを個別に上下反転する機構を削除でき、その機構からの発塵を抑制できる。また、第１チップ搬送機構４２３及び第２チップ搬送機構４２４の構造を単純化できる。さらに、反転回数を低減でき、発塵とスループットを向上できる。

[0075] 本実施形態によれば、チップキャリア保持部４２１は第２チップキャリアＳＣの上方から第２チップキャリアＳＣを保持し、基板保持部４２２は基板

Wの下方から基板Wを保持する。チップＣＰよりも大きく且つチップＣＰよりも重い基板Wを基板Wの下方から保持することで、基板Wを安定的に保持でき、基板Wの所望の位置にチップＣＰを接合できる。接合位置の精度は、主に第２チップ搬送機構４２４と基板保持部４２２の位置合わせ精度で決まる。その位置合わせ精度に比べれば、第１チップ搬送機構４２３とチップキャリア保持部４２１の位置合わせ精度は低くてもよい。それゆえ、チップキャリア保持部４２１が第２チップキャリアＳＣを第２チップキャリアＳＣの上方から保持しても、接合位置の精度は悪化しない。

[0076] なお、チップキャリア保持部４２１は、本実施形態では第２チップキャリアＳＣを保持するが、第１チップキャリアＦＣを保持してもよい。接合システム１がチップＣＰの接合面ＣＰａを改質しない場合、チップＣＰを第１チップキャリアＦＣから第２チップキャリアＳＣに載せ替える必要が無い。従って、チップキャリア保持部４２１は、第１チップキャリアＦＣを保持してもよい。

[0077] チップキャリア保持部４２１が第１チップキャリアＦＣを保持する場合、反転装置３９が第１チップキャリアＦＣを上下反転させればよい。予め複数のチップＣＰを一括で上下反転でき、各チップＣＰの接合面ＣＰａを下に向けることができる。チップＣＰを個別に上下反転する機構を削除でき、その機構からの発塵を抑制できる。また、第１チップ搬送機構４２３及び第２チップ搬送機構４２４の構造を単純化できる。さらに、反転回数を低減でき、発塵とスループットを向上できる。さらにまた、チップＣＰと基板Wの接合位置の精度を向上できる。

[0078] 第１チップ搬送機構４２３は、例えば、第１吸着ヘッド４２３ａと、第１駆動部４２３ｂと、を有する。第１吸着ヘッド４２３ａは、チップＣＰの下方に配置され、チップＣＰの接合面ＣＰａを吸着する。第１吸着ヘッド４２３ａは、例えばＸ軸方向とＺ軸方向に移動可能である。第１駆動部４２３ｂは、第１吸着ヘッド４２３ａを移動させる。

[0079] 第１吸着ヘッド４２３ａは、チップＣＰの接合面ＣＰａを非接触で吸着す

ることが好ましい。つまり、第１吸着ヘッド４２３ａは、チップＣＰとの間に隙間を形成した状態で、チップＣＰの接合面ＣＰａを吸着することが好ましい。チップＣＰの接合面ＣＰａの汚染を防止できる。第１吸着ヘッド４２３ａは、例えば超音波式またはベルヌーイ式である。超音波式は超音波振動によるスクイーズ効果を利用し、ベルヌーイ式はベルヌーイ効果を利用する。超音波式は、ベルヌーイ式に比べて、水平方向のずれを抑制できる。

[0080] 第２チップ搬送機構４２４は、例えば、第２吸着ヘッド４２４ａと、第２駆動部４２４ｂと、を有する。第２吸着ヘッド４２４ａは、チップＣＰの上方に配置され、チップＣＰの接合面ＣＰａとは反対向きの裏面ＣＰｂを吸着する。裏面ＣＰｂは汚れても問題ないので、第２吸着ヘッド４２４ａはチップＣＰに接触する。

[0081] 第２吸着ヘッド４２４ａは、例えばＸ軸方向とＹ軸方向とＺ軸方向とθ方向に移動可能である。θ方向は、鉛直な回転中心線の周方向である。つまり、第２吸着ヘッド４２４ａは、鉛直な回転中心線を中心に回転してもよい。第２駆動部４２４ｂは、第２吸着ヘッド４２４ａを移動させる。

[0082] 図１０及び図１１に示すように、接合装置４２は、チップＣＰと基板Ｗの接合位置の精度を向上すべく、第１撮像部４２５と第２撮像部４２６と第３撮像部４２７の少なくとも１つを備えてもよい。なお、第１撮像部４２５と第２撮像部４２６と第３撮像部４２７は、チップＣＰと基板Ｗを接合する度に画像を撮像しなくてもよく、定期的に画像を撮像してもよい。

[0083] 第１撮像部４２５は、図１０に示すように、第２吸着ヘッド４２４ａで保持されているチップＣＰの接合面ＣＰａのアライメントマークを撮像する。撮像するアライメントマークの数は、例えば２つであるが、特に限定されない。アライメントマークは、専用のマークであってもよいし、デバイスＤ１を構成する電気回路の一部であってもよい。

[0084] 第１撮像部４２５は、第２吸着ヘッド４２４ａの下方に配置される。第１撮像部４２５は、撮像した画像を制御回路９に送信する。制御回路９は、第１撮像部４２５で撮像した画像を画像処理することで、第２吸着ヘッド４２

４ａに設定された第１座標系におけるチップＣＰの位置を検出する。

[0085] 第２撮像部４２６は、図１１に示すように、基板保持部４２２で保持されている基板Wの接合面Ｗａのアライメントマークを撮像する。撮像するアライメントマークの数は、例えば２つであるが、特に限定されない。アライメントマークは、専用のマークであってもよいし、デバイスＤ２を構成する電気回路の一部であってもよい。

[0086] 第２撮像部４２６は、基板保持部４２２の上方に配置され、例えば第２吸着ヘッド４２４ａに設けられる。第２撮像部４２６は、撮像した画像を制御回路９に送信する。制御回路９は、第２撮像部４２６で撮像した画像を画像処理することで、基板保持部４２２に設定された第２座標系におけるデバイスＤ２の位置を検出する。

[0087] 制御回路９は、第１撮像部４２５と第２撮像部４２６の少なくとも１つで撮像した画像を用いて、第２吸着ヘッド４２４ａで保持されているチップＣＰと、基板保持部４２２で保持されている基板Wの位置合わせを行う。チップＣＰと基板Wの接合前に、チップＣＰ又は基板Wの位置を修正でき、接合位置の精度を向上できる。

[0088] 第３撮像部４２７は、チップＣＰと基板Wの接合後に、チップＣＰの接合面ＣＰａのアライメントマークと基板Wの接合面Ｗａのアライメントマークの両方を同時に撮像する。第３撮像部４２７は、チップＣＰ又は基板Ｗ（本実施形態ではチップＣＰ）を透過して、チップＣＰと基板Wのアライメントマークを撮像する。第３撮像部４２７は、例えば赤外線カメラで構成される。

[0089] 第３撮像部４２７は、チップＣＰを透過してチップＣＰと基板Wのアライメントマークを撮像する場合、基板保持部４２２の上方に配置され、例えば第２吸着ヘッド４２４ａに設けられる。第３撮像部４２７は、撮像した画像を制御回路９に送信する。制御回路９は、第３撮像部４２７で撮像した画像を画像処理することで、実際の接合位置と目標の接合位置のずれを検出する。

[0090] 制御回路９は、第３撮像部４２７で撮像した画像を用いて、次回以降のチップＣＰと基板Ｗの接合において、第２吸着ヘッド４２４ａで保持されているチップＣＰと、基板保持部４２２で保持されている基板Ｗの位置合わせを行う。接合装置４２の習性などを考慮してチップＣＰ又は基板Ｗの位置を修正でき、接合位置の精度を向上できる。

[0091] 図１０及び図１１に示すように、接合装置４２は、第１移動部４２８と、第２移動部４２９と、を備えてもよい。第１移動部４２８は、チップキャリア保持部４２１を水平方向に移動させる。第１移動部４２８は、チップキャリア保持部４２１を鉛直方向に移動させてもよい。第２移動部４２９は、基板保持部４２２を水平方向に移動させる。第２移動部４２９は、基板保持部４２２を鉛直方向に移動させてもよい。

[0092] 本実施形態によれば、チップキャリア保持部４２１は第２チップキャリアＳＣの上方から第２チップキャリアＳＣを保持し、基板保持部４２２は基板Ｗの下方から基板Ｗを保持する。それゆえ、第２チップキャリアＳＣと基板Ｗとを異なる高さに配置することが可能である。従って、チップキャリア保持部４２１と基板保持部４２２とを異なる高さに配置することが可能である。

[0093] その結果、図１２及び図１３に示すように、チップキャリア保持部４２１を上方から見たときに、チップキャリア保持部４２１の移動範囲（図１２及び図１３において一点鎖線で示す範囲）と基板保持部４２２の移動範囲（図１２及び図１３において破線で示す範囲）とを重ねることが可能である。これにより、接合装置４２のフットプリントを小さくできる。

[0094] 基板保持部４２２は、水平な第１軸方向と、第１軸方向と直交する水平な第２軸方向とに移動可能である。第１軸方向は例えばＸ軸方向であり、第２軸方向は例えばＹ軸方向である。基板保持部４２２は、Ｘ軸正方向とＸ軸負方向の両方向に移動可能である。また、基板保持部４２２は、Ｙ軸正方向とＹ軸正方向の両方向に移動可能である。

[0095] チップキャリア保持部４２１は、図１２に示すように第１軸方向と第２軸

方向の両方向に移動可能であってもよいし、図１３に示すように第１軸方向と第２軸方向のうち第２軸方向にのみ移動可能であってもよい。後者の場合、図１３に示すように、チップキャリア保持部４２１を上方から見たときに、チップキャリア保持部４２１の移動範囲と基板保持部４２２の移動範囲とが第１軸方向に重なっていてもよい。後者の場合、前者の場合に比べて、接合装置４２のフットプリントをより小さくできる。

[0096] 図１０及び図１１に示すように、接合装置４２は、押圧機構４３０を備えてもよい。押圧機構４３０は、チップキャリア保持部４２１で保持されている第２チップキャリアＳＣに対してチップＣＰを下方に押す。押圧機構４３０は、チップＣＰを個別に下方に押し、チップＣＰを個別に第２チップキャリアＳＣから剥離する。

[0097] 押圧機構４３０は、例えば導電性基板ＳＣ１の貫通孔Ｈ１にガスを供給すること、又はその貫通孔Ｈ１に図示しないピンを差し込むことで、チップＣＰを第２チップキャリアＳＣから剥離する。貫通孔Ｈ１の数及び配置は、特に限定されない。絶縁膜ＳＣ２には、図１７に示すように貫通孔Ｈ２が有ってもよいし、図１８に示すように貫通孔Ｈ２が無くてもよい。

[0098] 図１６に示すように、チップキャリア保持部４２１は第２チップキャリアＳＣの上面の一部のみを吸着してもよい。第２チップキャリアＳＣの上面の残部において押圧機構４３０がチップＣＰを下方に押すことができる。よって、第２チップキャリアＳＣの上方から第２チップキャリアＳＣを保持すると共に、第２チップキャリアＳＣに保持されているチップＣＰを下方に押すことができる。

[0099] チップキャリア保持部４２１は、例えばリング部４２１ａを有する。リング部４２１ａは、第２チップキャリアＳＣの上面の外周部を吸着する。第２チップキャリアＳＣの上面の中央部において押圧機構４３０がチップＣＰを下方に押すことができる。リング部４２１ａの下面には、例えば真空吸着用の溝４２１ｂが形成される。溝４２１ｂの代わりに、孔が形成されてもよい。

[0100] なお、図示しないが、チップキャリア保持部４２１は、リング部４２１ａの内部に、リング部４２１ａと同心円状の第２リング部を有してもよい。また、チップキャリア保持部４２１は、リング部４２１ａの内部に、放射状、又は格子状のリブ部を有してもよい。第２リング部とリブ部とが組み合わせて設けられてもよい。押圧機構４３０がチップＣＰを下方に押すことができればよい。

[0101] チップキャリア保持部４２１は、パッド部４２１ｃを有してもよい。パッド部４２１ｃは、第２チップキャリアＳＣの上面の外周に沿って間隔をおいて複数設けられる。パッド部４２１ｃは、リング部４２１ａと同様に、第２チップキャリアＳＣの上面の外周部を吸着する。従って、第２チップキャリアＳＣの上面の中央部において押圧機構４３０がチップＣＰを下方に押すことができる。

[0102] リング部４２１ａとパッド部４２１ｃが組み合わせて用いられる場合、リング部４２１ａには貫通孔４２１ｄが形成され、貫通孔４２１ｄにパッド部４２１ｃが配置される。貫通孔４２１ｄの代わりに、切り欠きが形成されてもよい。なお、本実施形態ではリング部４２１ａとパッド部４２１ｃとが組み合わせて用いられるが、いずれか一方が単独で用いられてもよい。

[0103] パッド部４２１ｃは、上下方向に伸縮してもよい。パッド部４２１ｃの構造は、本実施形態ではベーローズであるが、テレスコピックであってもよい。図１６に示すように、パッド部４２１ｃが第２チップキャリアＳＣの上面を吸着した後、パッド部４２１ｃが縮むことで、リング部４２１ａが第２チップキャリアＳＣの上面を吸着できる。搬送装置とリング部４２１ａの間で第２チップキャリアＳＣを円滑に受け渡すことができる。

[0104] チップキャリア保持部４２１は、昇降部４２１ｅを有してもよい。昇降部４２１ｅは、リング部４２１ａに対してパッド部４２１ｃを昇降させる。パッド部４２１ｃが第２チップキャリアＳＣの上面を吸着した後、パッド部４２１ｃが上昇させられることで、リング部４２１ａが第２チップキャリアＳＣの上面を吸着できる。昇降部４２１ｅは、例えば空気圧シリンダ又は電動

シリンダで構成される。

[0105] 本実施形態ではチップキャリア保持部４２１が第２チップキャリアＳＣの上面の一部のみを吸着するので、吸着力が小さい。そこで、図１６に示すように、接合装置４２は落下制限機構４３１を備えてもよい。落下制限機構４３１は、チップキャリア保持部４２１から下方に第２チップキャリアＳＣが落下することを制限する。

[0106] 落下制限機構４３１は、例えば、複数の可動部４３１ａと、複数の可動部４３１ａを開位置と閉位置との間で移動させる図示しない駆動部と、を有する。開位置は、第２チップキャリアＳＣの昇降を許容する位置である。閉位置は、第２チップキャリアＳＣの落下を制限する位置である。

[0107] なお、チップキャリア保持部４２１は、本実施形態では第２チップキャリアＳＣを保持するが、上記の通り第１チップキャリアＦＣを保持してもよい。後者の場合、リング部４２１ａとパッド部４２１ｃは、第１チップキャリアＦＣの外周部、具体的にはフレームＦＲを吸着する。

[0108] 以上、本開示に係る接合装置、接合システム、及び接合方法の実施形態等について説明したが、本開示は上記実施形態等に限定されない。特許請求の範囲に記載された範疇内において、各種の変更、修正、置換、付加、削除、及び組み合わせが可能である。それらについても当然に本開示の技術的範囲に属する。

[0109] 本出願は、２０２３年５月２日に日本国特許庁に出願した特願２０２３－０７６３４５号に基づく優先権を主張するものであり、特願２０２３－０７６３４５号の全内容を本出願に援用する。

符号の説明

[0110] １ 接合システム

４２ 接合装置

４２１ チップキャリア保持部

４２２ 基板保持部

４２３ 第１チップ搬送機構

４２４　第２チップ搬送機構

ＣＰ　チップ

ＳＣ　第２チップキャリア（チップキャリア）

Ｗ　　基板

請求の範囲

[請求項1] チップキャリアに保持されている複数のチップのそれぞれの接合面を下に向けた状態で、前記チップキャリアの上方から前記チップキャリアを保持するチップキャリア保持部と、

基板の接合面を上に向けた状態で、前記基板の下方から前記基板を保持する基板保持部と、

前記チップキャリアから前記チップを受け取って、前記チップの接合面を下に向けた状態で前記チップを搬送する第１チップ搬送機構と、

前記第１チップ搬送機構から前記チップを受け取って、前記チップの接合面を下に向けた状態で前記チップを前記基板に接合する第２チップ搬送機構と、

を備える、接合装置。

[請求項2] 前記チップキャリア保持部を水平方向に移動させる第１移動部と、前記基板保持部を水平方向に移動させる第２移動部と、を備え、

前記チップキャリア保持部を上方から見たときに、前記チップキャリア保持部の移動範囲と前記基板保持部の移動範囲とが重なっている、請求項１に記載の接合装置。

[請求項3] 前記第２移動部は、水平な第１軸方向と、前記第１軸方向と直交する水平な第２軸方向とに前記基板保持部を移動させ、

前記第１移動部は、前記第１軸方向と前記第２軸方向のうち前記第２軸方向にのみ前記チップキャリア保持部を移動させ、

前記チップキャリア保持部を上方から見たときに、前記チップキャリア保持部の移動範囲と前記基板保持部の移動範囲とが前記第１軸方向に重なっている、請求項２に記載の接合装置。

[請求項4] 前記第１チップ搬送機構は、前記チップの接合面を非接触で吸着する第１吸着ヘッドを有する、請求項１～３のいずれか１項に記載の接合装置。

[請求項5] 前記第２チップ搬送機構で保持されている前記チップの接合面のアライメントマークを撮像する第１撮像部を備える、請求項１～３のいずれか１項に記載の接合装置。

[請求項6] 前記基板保持部で保持されている前記基板の接合面のアライメントマークを撮像する第２撮像部を備える、請求項１～３のいずれか１項に記載の接合装置。

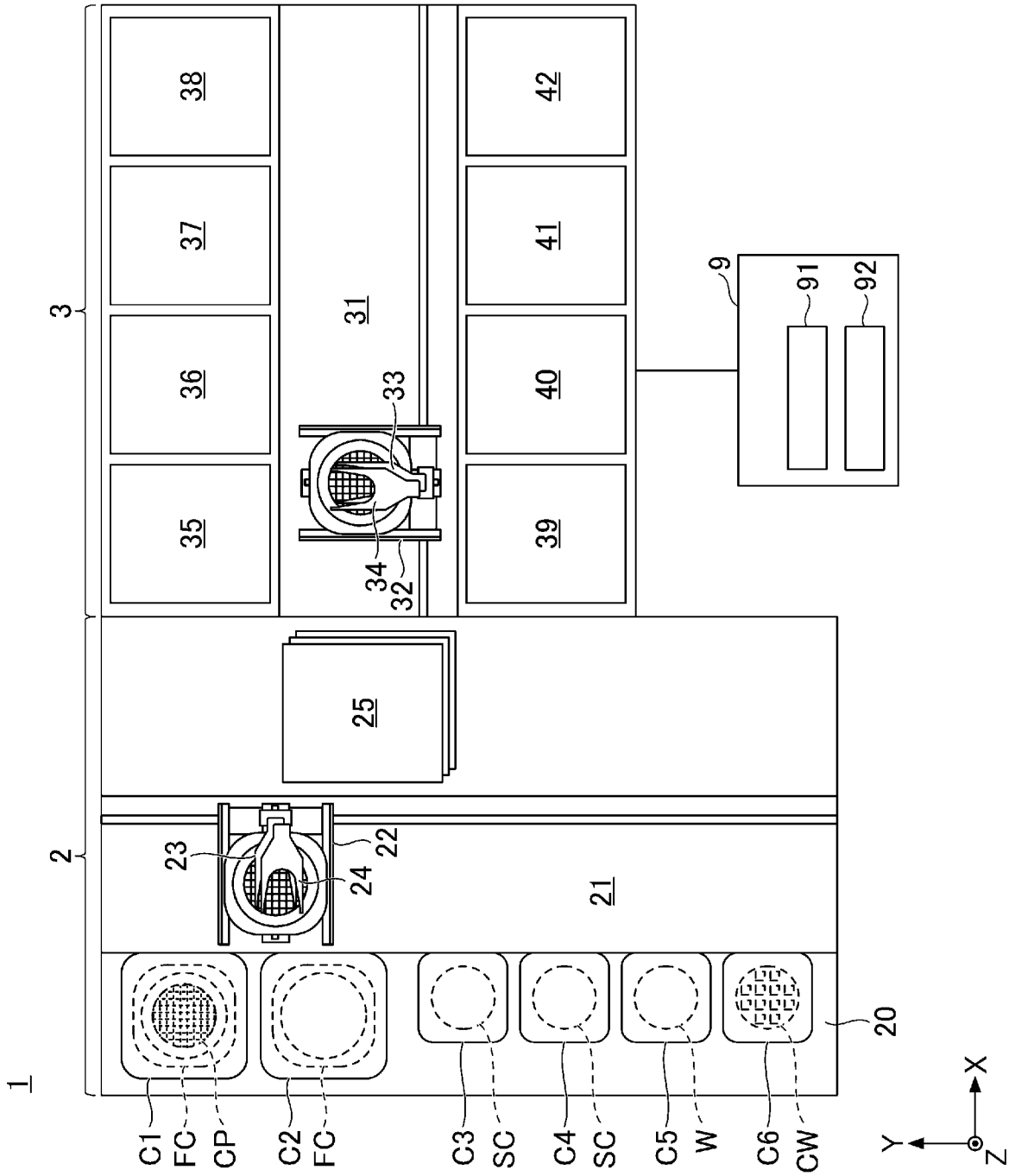
[請求項7] 前記チップキャリアは、前記チップを静電吸着する静電キャリアである、請求項１～３のいずれか１項に記載の接合装置。

[請求項8] 前記チップキャリアは、前記チップが接着されるテープと、前記テープの外周が接着されるフレームとを有する、請求項１～３のいずれか１項に記載の接合装置。

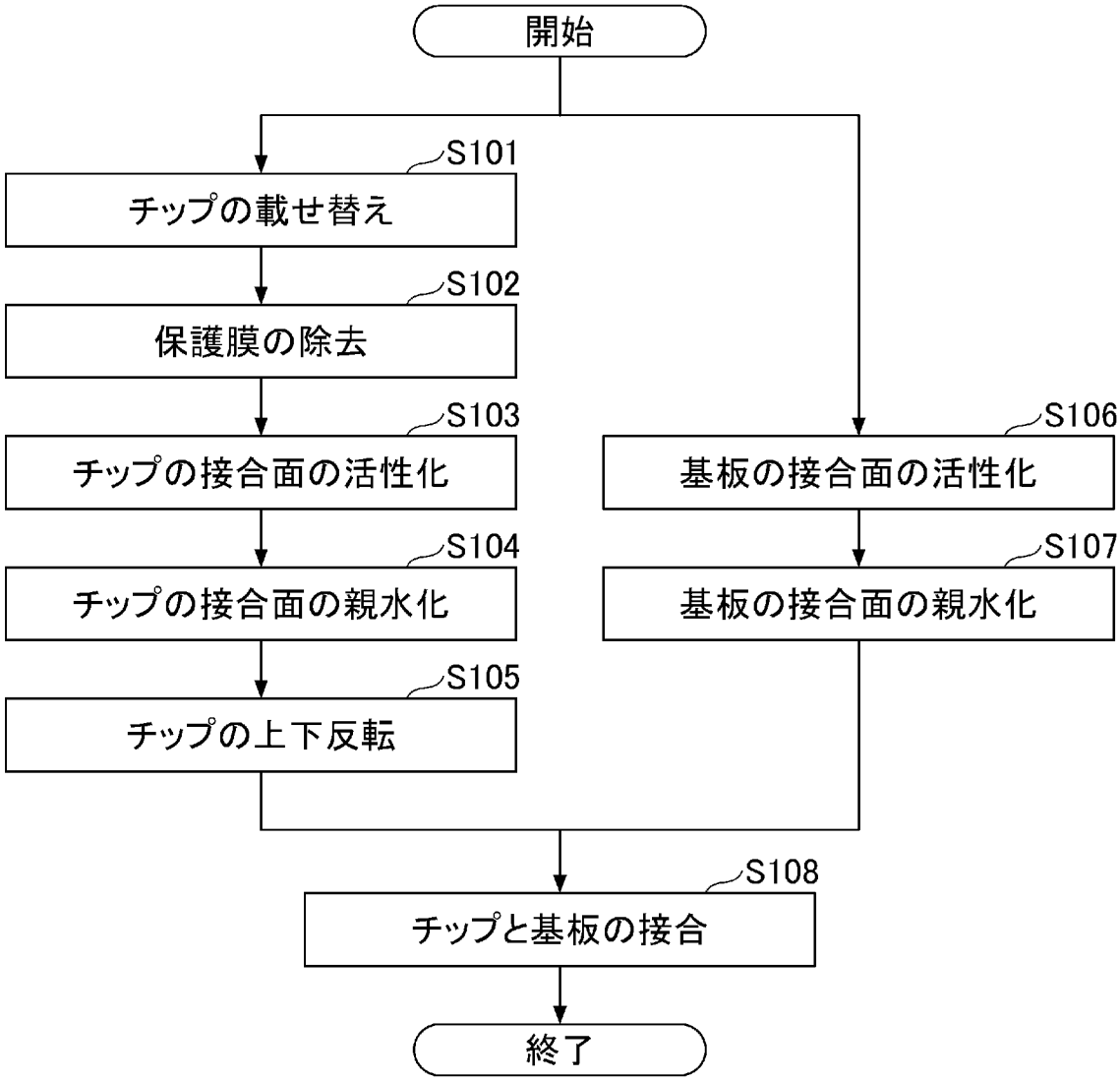
[請求項9] 請求項７に記載の接合装置と、前記静電キャリアで前記チップを保持した状態で前記チップの接合面を活性化する第１活性化装置と、前記静電キャリアで前記チップを保持した状態で前記チップの接合面を親水化する第１親水化装置と、前記第１活性化装置と前記第１親水化装置と前記接合装置とにこの順番で前記静電キャリアを搬送する搬送装置と、を備える、接合システム。

[請求項10] 請求項１～３のいずれか１項に記載の接合装置を用いて前記チップと前記基板を接合することを有する、接合方法。

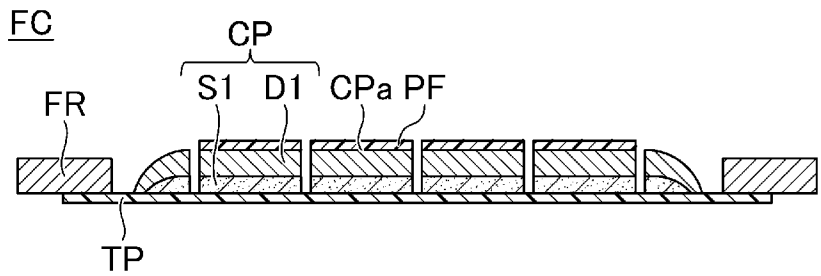
[図1]


1
2
3
20
21
22
23
24
25
31
32
33
34
35
36
37
38
39
40
41
42
9
91
92
C1
FC
CP
C2
FC
C3
SC
C4
SC
C5
W
C6
CW
X
Y
Z

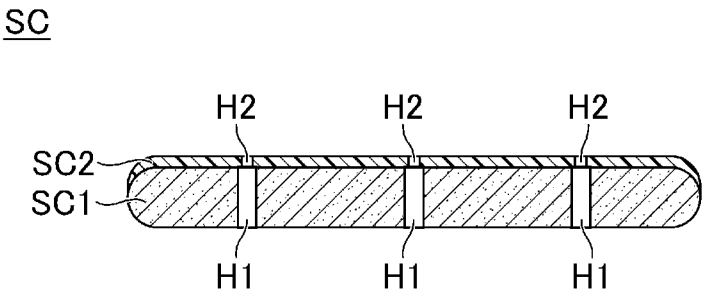
[図2]


開始
S101
チップの載せ替え
S102
保護膜の除去
S103
チップの接合面の活性化
S104
チップの接合面の親水化
S105
チップの上下反転
S106
基板の接合面の活性化
S107
基板の接合面の親水化
S108
チップと基板の接合
終了

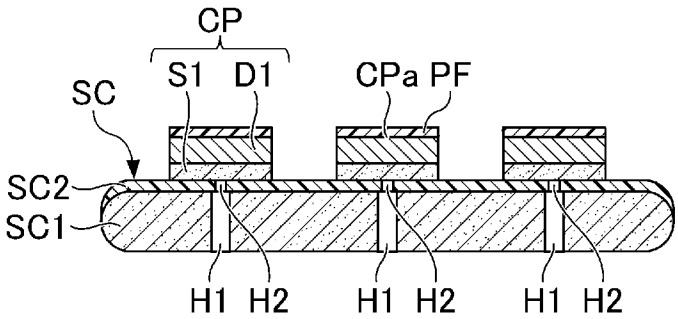
[図3]


FC
CP
S1
D1
CPa
PF
FR
TP

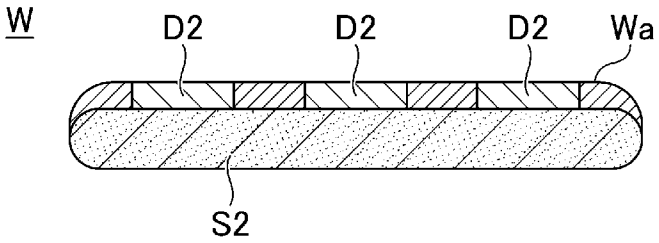
[図4]


SC
H2
H2
H2
SC2
SC1
H1
H1
H1

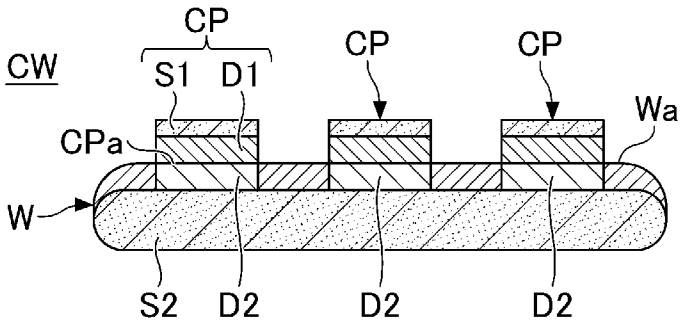
[図5]


CP
S1
D1
CPa
PF
SC
SC2
SC1
H1
H2
H1
H2
H1
H2

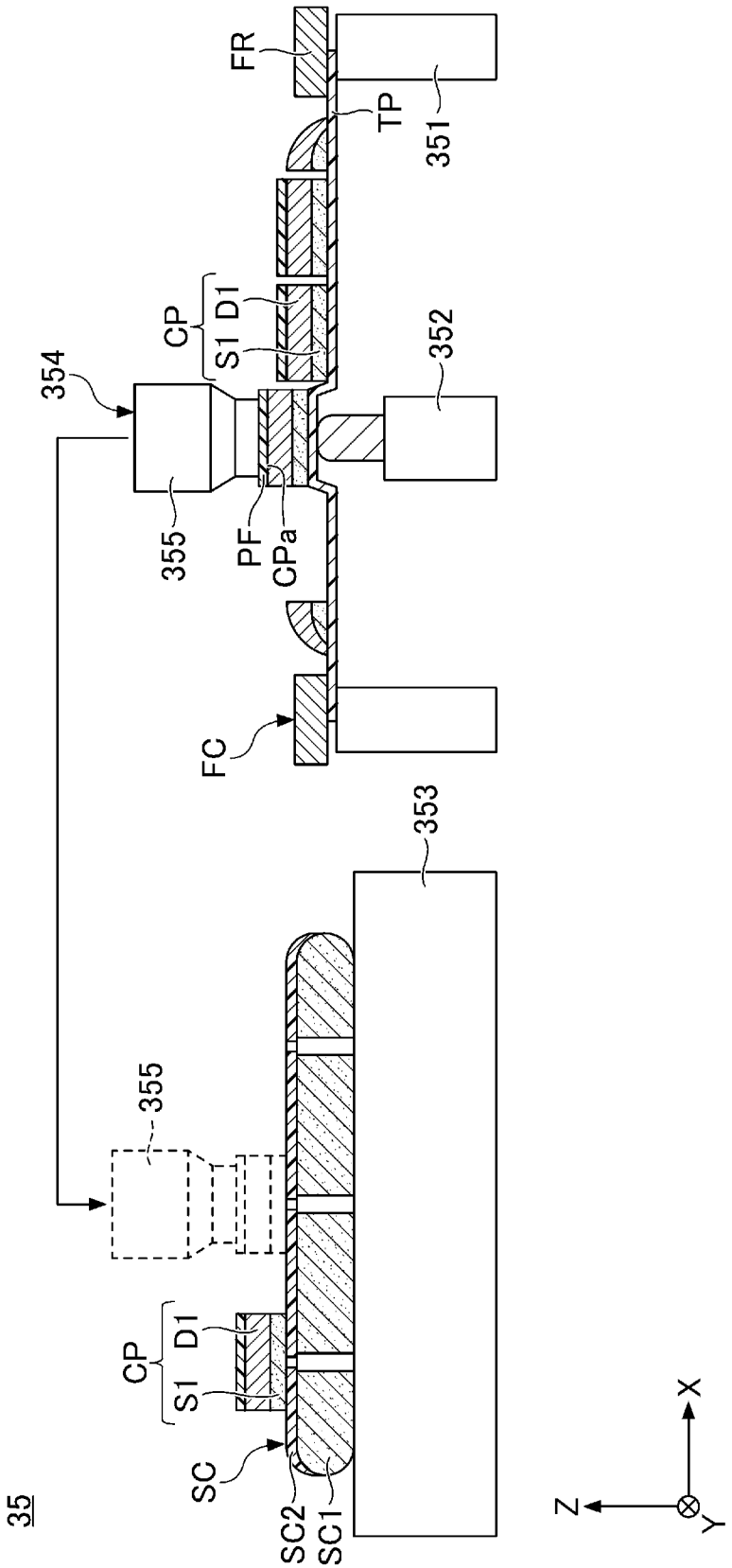
[図6]


W
D2
D2
D2
Wa
S2

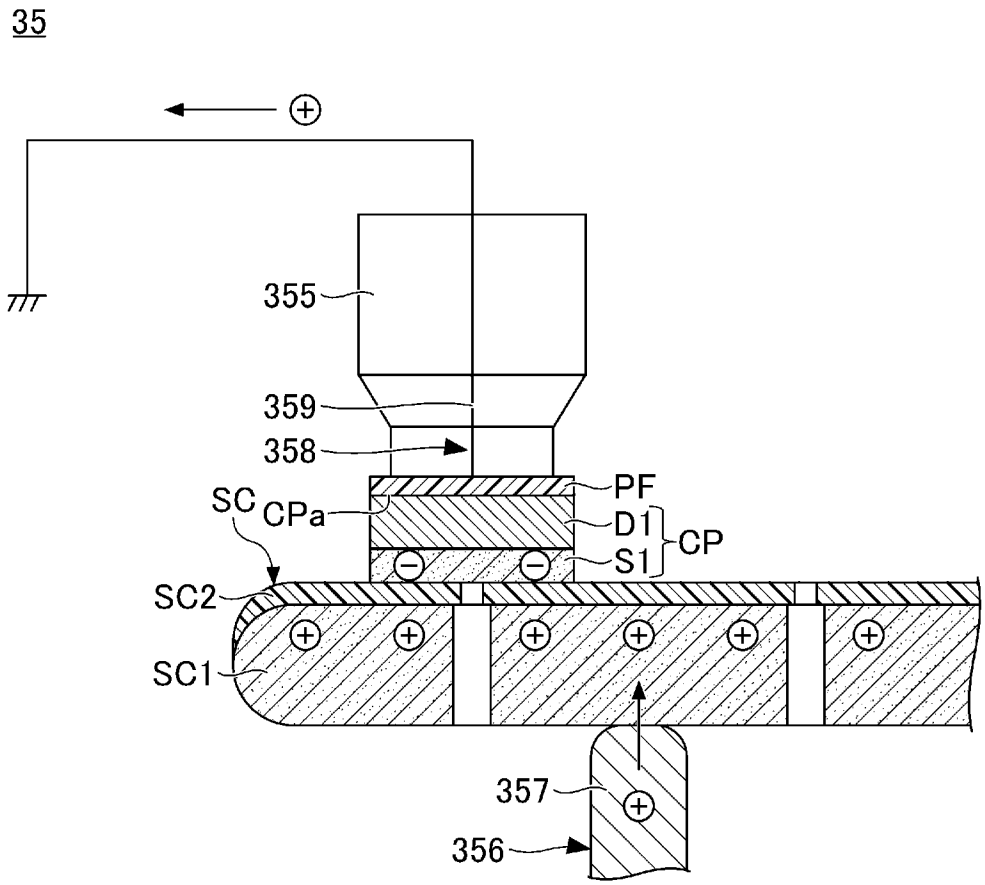
[図7]


CP
CP
CP
CW
S1
D1
Wa
CPa
W
S2
D2
D2
D2

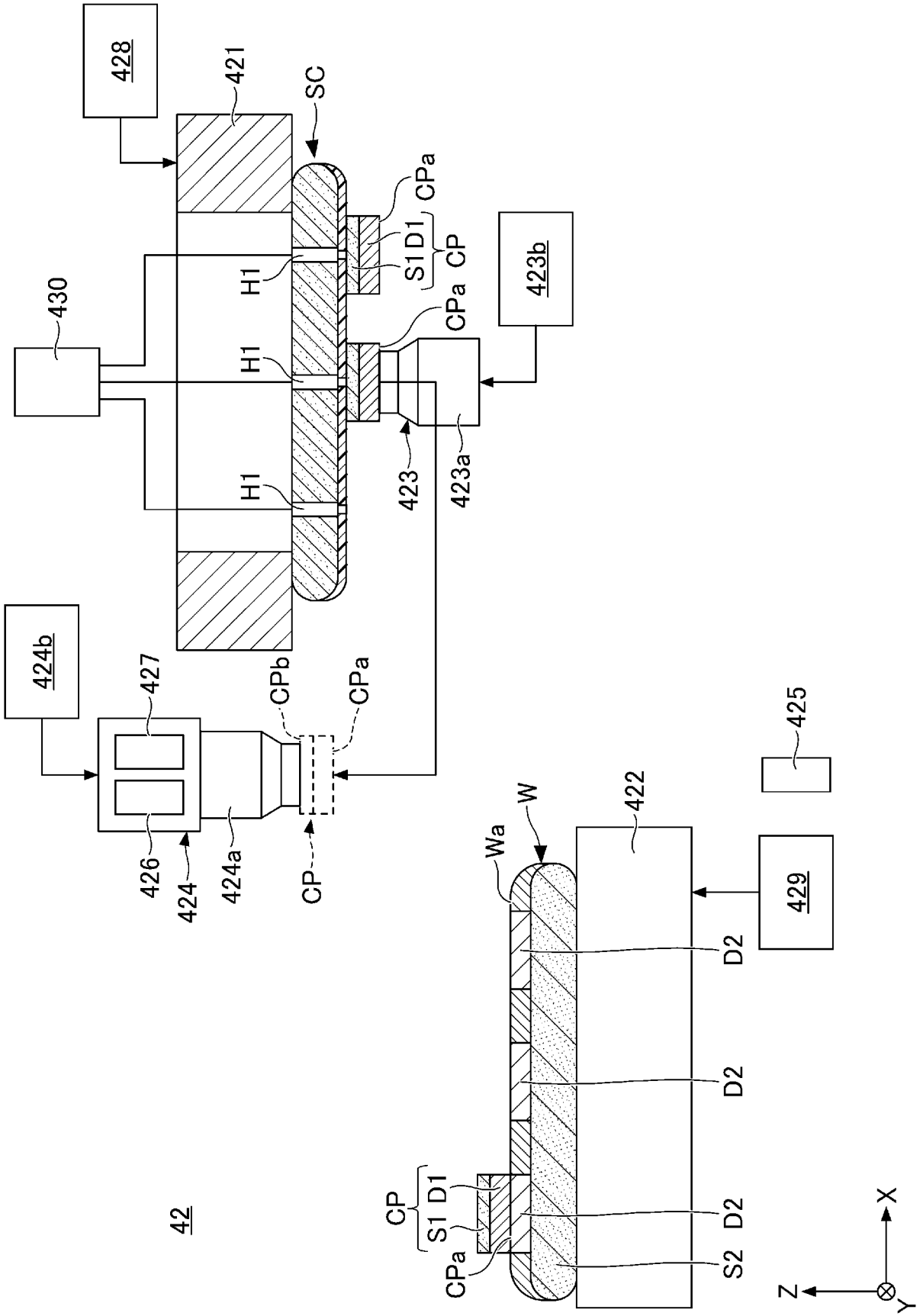
[図8]


FR
TP
351
CP
S1
D1
352
354
355
PF
CPa
FC
353
355
CP
S1
D1
SC
SC2
SC1
35
X
Z
Y

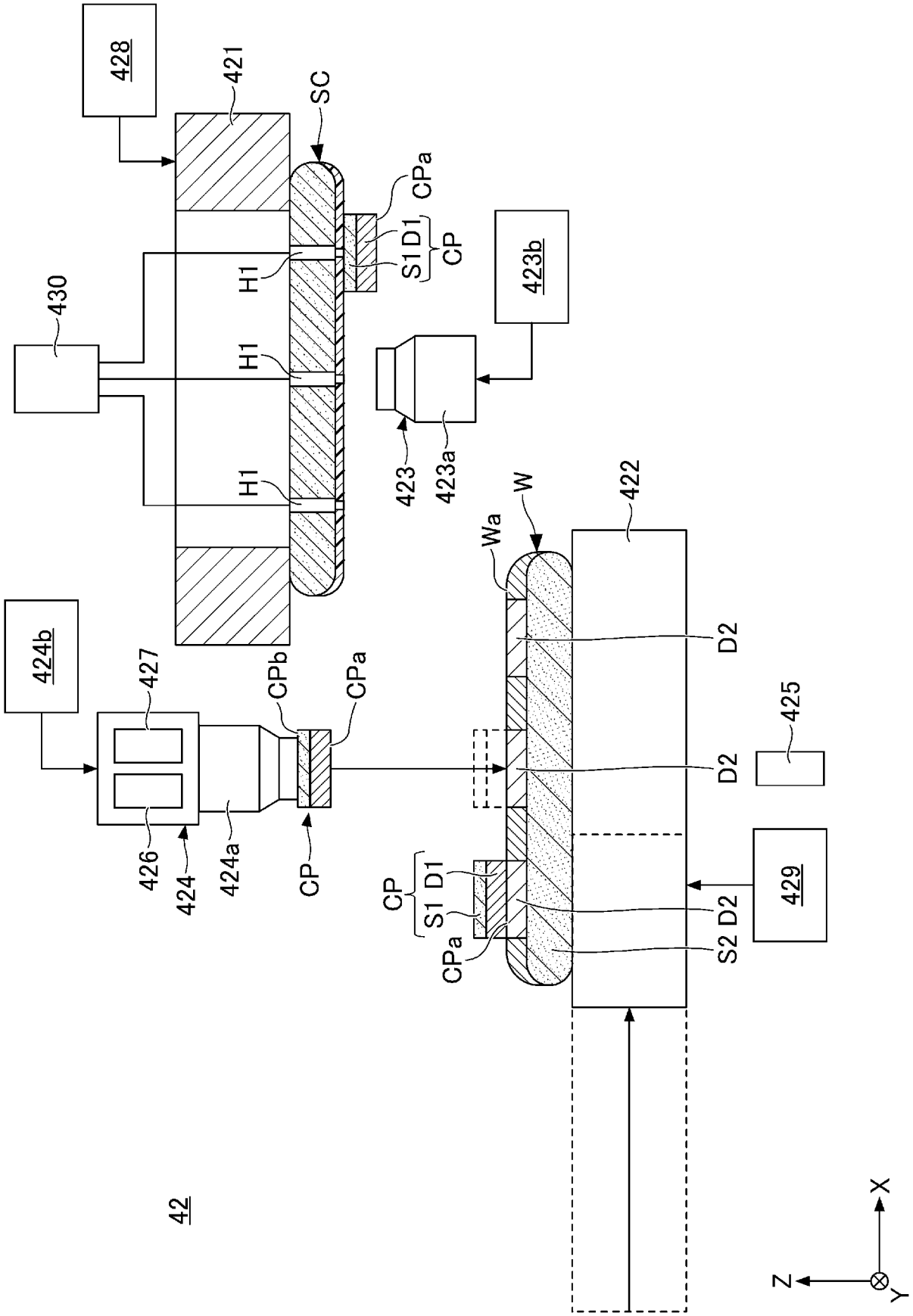
[図9]



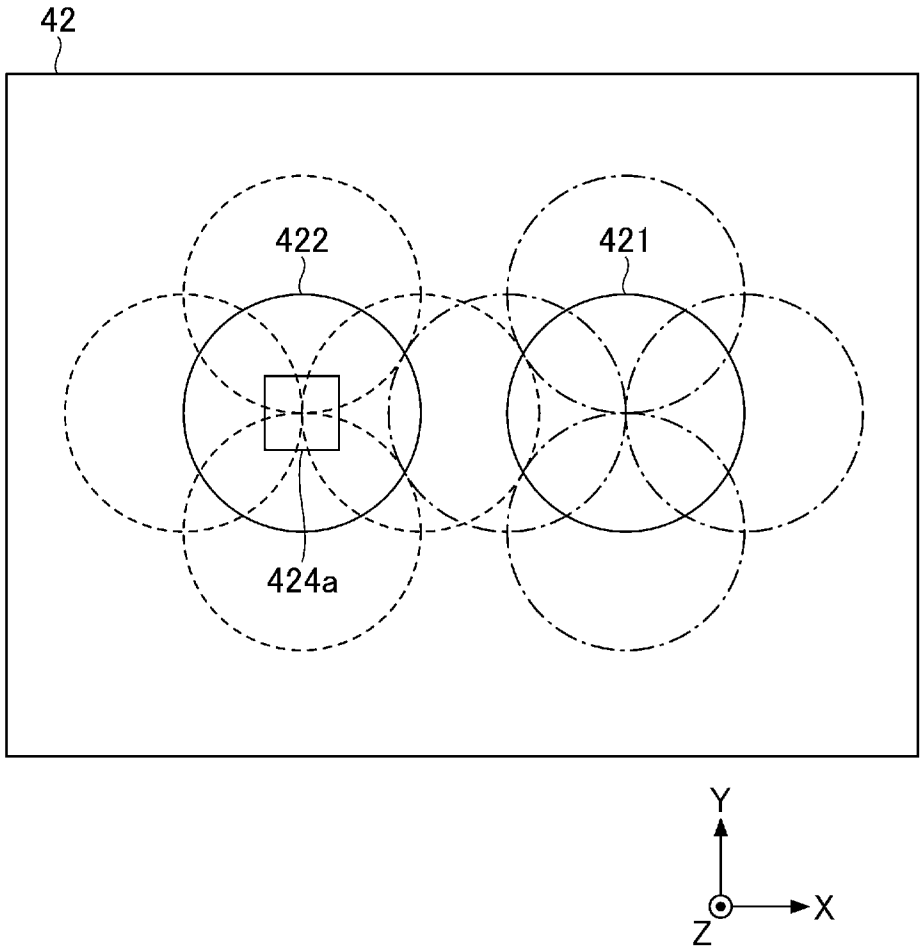
[図10]


428
421
SC
CPa
S1
D1
CP
H1
H1
H1
430
423b
CPa
423
423a
424b
427
CPb
CPa
426
424
424a
CP
425
W
Wa
422
429
D2
D2
D2
S2
CP
S1
D1
CPa
42
X
Z
Y

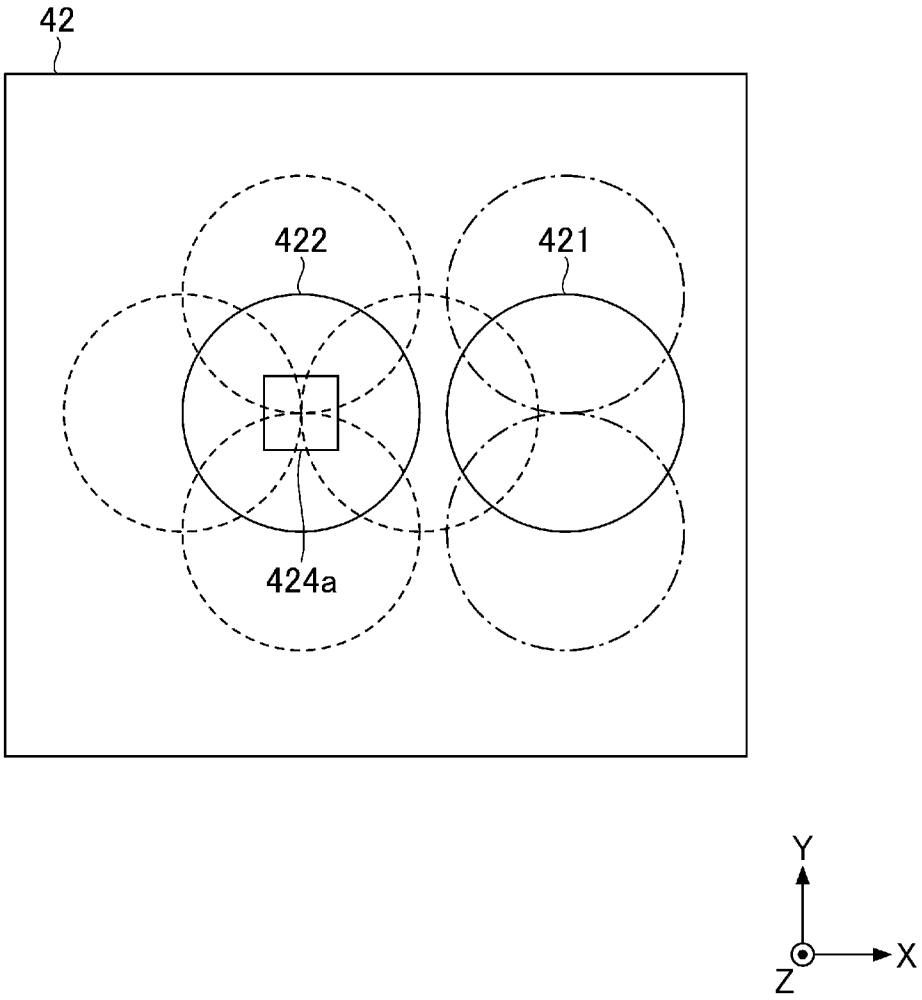
[図11]


428
421
SC
CPa
S1 D1
CP
423b
430
H1
H1
H1
423
423a
W
Wa
422
D2
D2
425
424b
427
CPb
CPa
426
424
424a
CP
CP
S1 D1
CPa
S2 D2
429
42
X
Z
Y

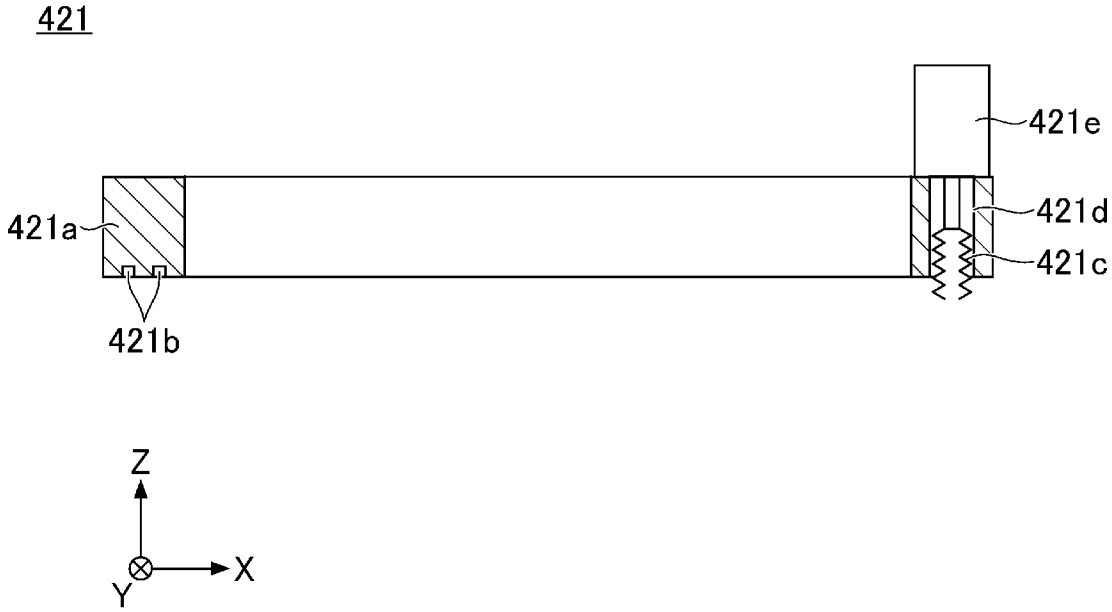
[図12]



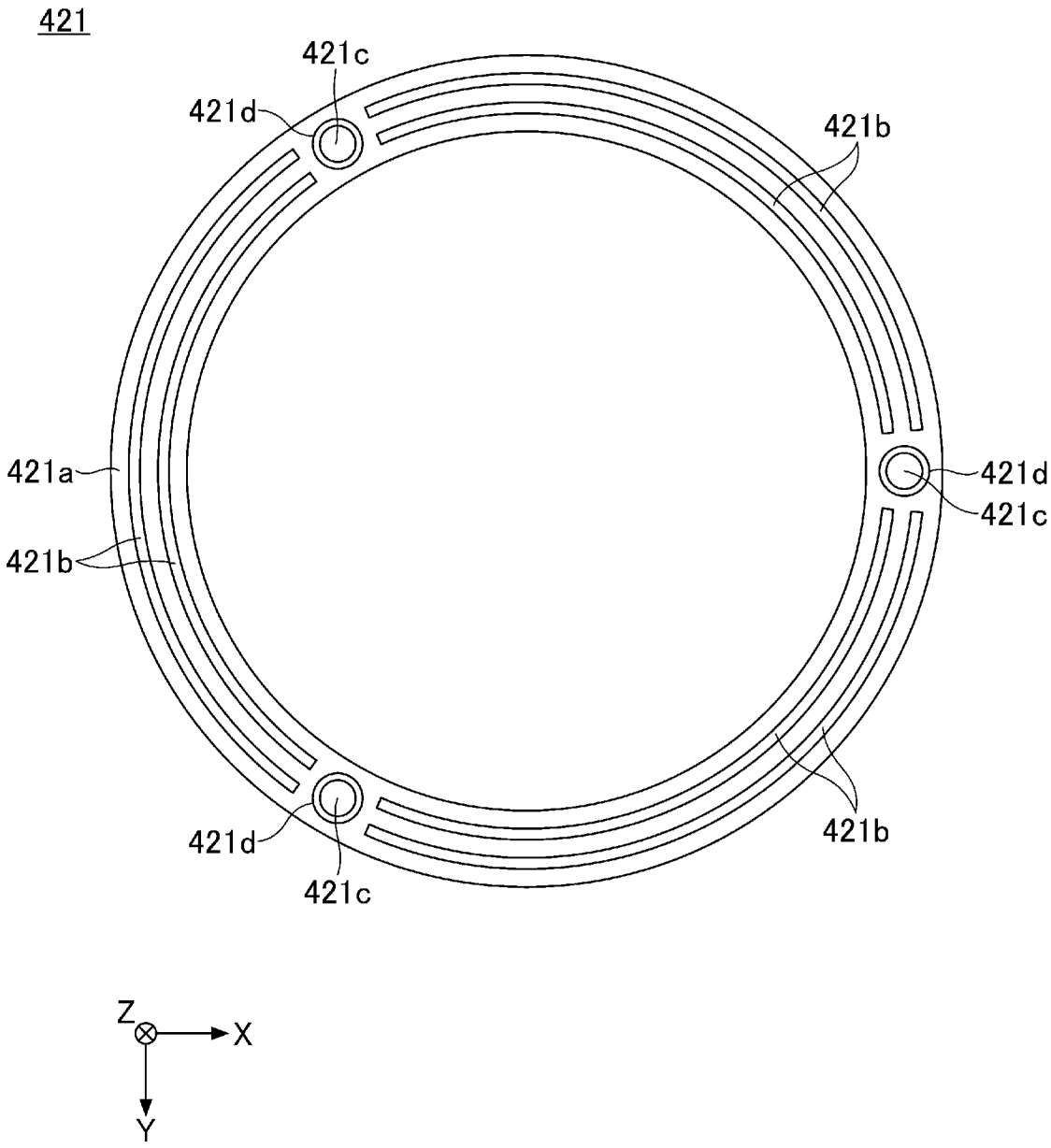
[図13]



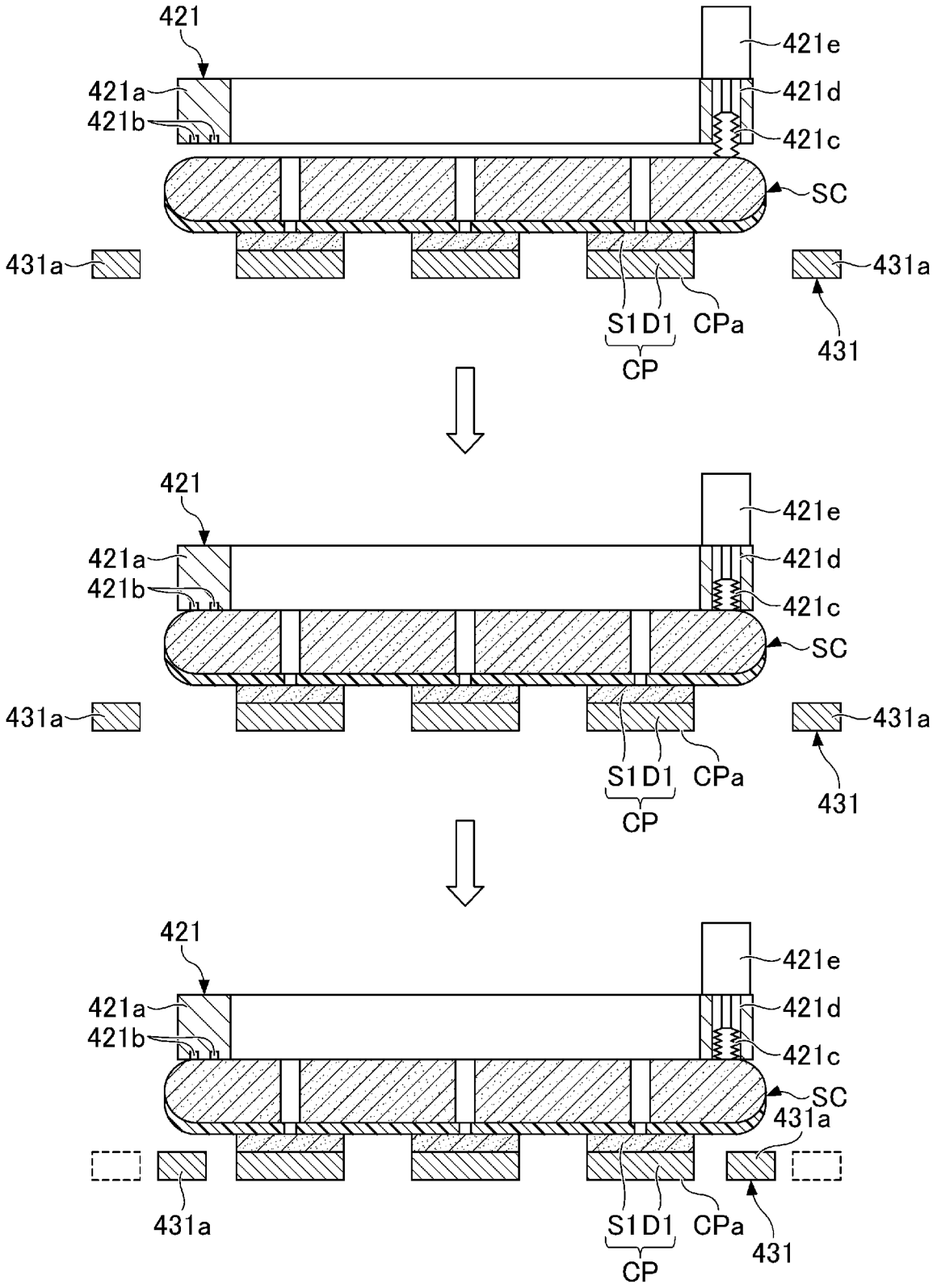
[図14]



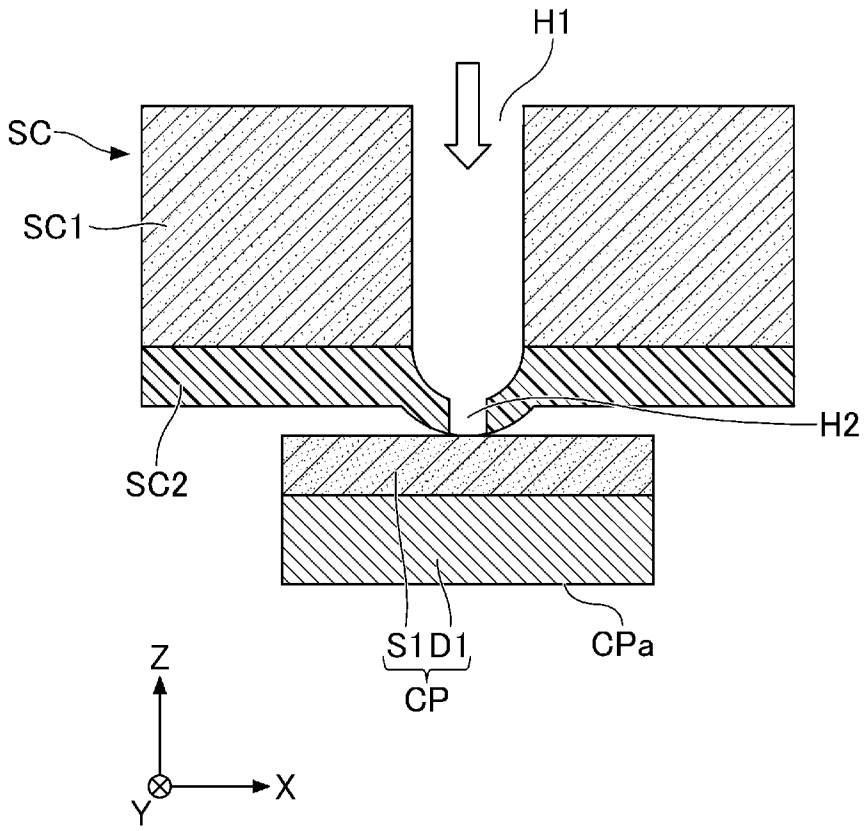
[図15]



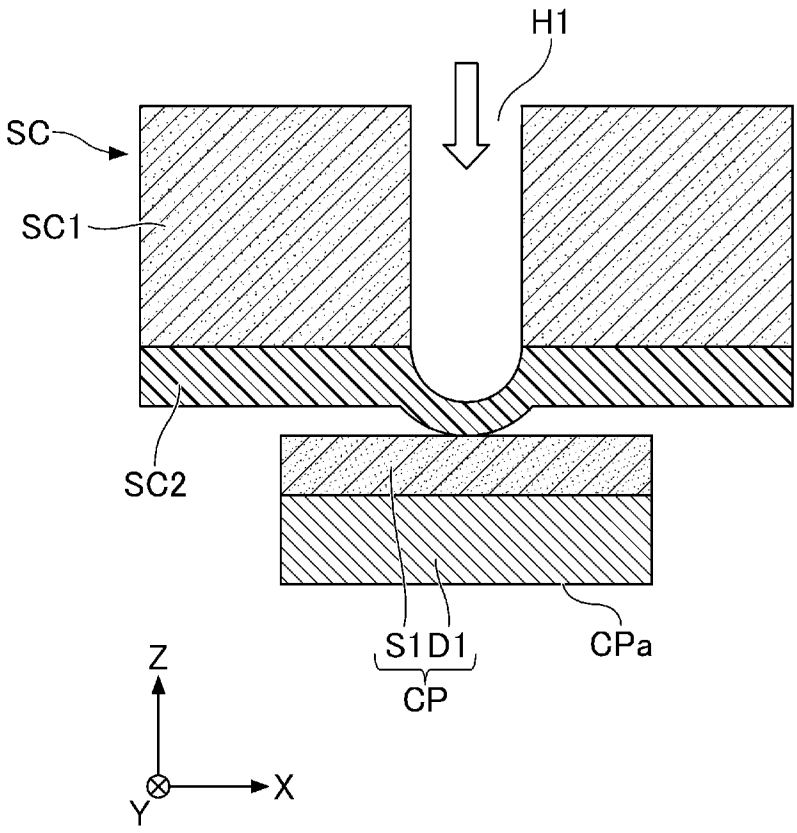
[図16]


421
421e
421a
421d
421b
421c
SC
431a
431a
S1
D1
CPa
CP
431
421
421e
421a
421d
421b
421c
SC
431a
431a
S1
D1
CPa
CP
431
421
421e
421a
421d
421b
421c
SC
431a
431a
S1
D1
CPa
CP
431

[図17]



[図18]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2024/015435

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/52(2006.01)i; ***H01L 21/67***(2006.01)i; ***H01L 21/677***(2006.01)i
FI: H01L21/52 F; H01L21/68 B; H01L21/68 E

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/00-H01L21/16; H01L21/48-H01L21/607; H01L21/67-H01L21/683; H01L21/98

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2024
Registered utility model specifications of Japan 1996-2024
Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2022-153687 A (TORAY ENGINEERING CO., LTD.) 13 October 2022 (2022-10-13) paragraphs [0023], [0029]-[0032], [0036], [0038]-[0042], fig. 1, 6-9	1, 4, 6, 8, 10
Y	paragraphs [0023], [0029]-[0032], [0036], [0038]-[0042], fig. 1, 6-9	5, 7, 9
A		2-3
X	JP 2012-234952 A (SHIBAURA MECHATRONICS CORPORATION) 29 November 2012 (2012-11-29) paragraphs [0022]-[0025], [0039], [0042], [0045]-[0047], fig. 1-3	1, 6, 10
A		2-3
Y	JP 2023-45346 A (FASFORD TECHNOLOGY CO., LTD.) 03 April 2023 (2023-04-03) paragraphs [0020]-[0023], fig. 1, 3	5
A		2-3

☑ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"D" document cited by the applicant in the international application
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
05 July 2024	**16 July 2024**

Name and mailing address of the ISA/JP	Authorized officer
Japan Patent Office (ISA/JP) **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Telephone No.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 213366559 U (WUHAN XINXIN SEMICONDUCTOR MANUFACTURING CORP.) 04 June 2021 (2021-06-04) paragraphs [0029], [0034], fig. 1-2	7, 9
A		2-3
Y	JP 2013-243333 A (SUGA, Tadatomo) 05 December 2013 (2013-12-05) paragraphs [0126], [0142], [0215], [0220], fig. 15	9
A		2-3

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2024/015435

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2022-153687 A	13 October 2022	(Family: none)	
JP 2012-234952 A	29 November 2012	(Family: none)	
JP 2023-45346 A	03 April 2023	US 2023/0090693 A1 paragraphs [0037]-[0040], fig. 1, 3 EP 4163041 A1 CN 115910848 A	
CN 213366559 U	04 June 2021	(Family: none)	
JP 2013-243333 A	05 December 2013	WO 2013/161891 A1 paragraphs [0123], [0134], [0225], [0232], fig. 14 US 2015/0048523 A1 paragraphs [0156], [0167], [0259], [0266], fig. 14 KR 10-2015-0006845 A	

国際調査報告

国際出願番号
PCT/JP2024/015435

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01L 21/52(2006.01)i; H01L 21/67(2006.01)i; H01L 21/677(2006.01)i
FI: H01L21/52 F; H01L21/68 B; H01L21/68 E

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01L21/00-H01L21/16; H01L21/48-H01L21/607; H01L21/67-H01L21/683; H01L21/98

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２４年
日本国実用新案登録公報	１９９６－２０２４年
日本国登録実用新案公報	１９９４－２０２４年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	JP 2022-153687 A (東レエンジニアリング株式会社) 13.10.2022 (2022-10-13) 段落0023,0029-0032,0036,0038-0042,図1,6-9	1,4,6,8,10
Y	段落0023,0029-0032,0036,0038-0042,図1,6-9	5,7,9
A		2-3
X	JP 2012-234952 A (芝浦メカトロニクス株式会社) 29.11.2012 (2012-11-29) 段落0022-0025,0039,0042,0045-0047, 図1-3	1,6,10
A		2-3
Y	JP 2023-45346 A (ファスフォードテクノロジ株式会社) 03.04.2023 (2023-04-03) 段落0020-0023, 図1,3	5
A		2-3
Y	CN 213366559 U (WUHAN XINXIN SEMICONDUCTOR MANUFACTURING CORP.) 04.06.2021 (2021-06-04) 段落0029,0034, 図1-2	7,9
A		2-3

☑ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
"A" 特に関連のある文献ではなく、一般的技術水準を示すもの
"D" 国際出願で出願人が先行技術文献として記載した文献
"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
"O" 口頭による開示、使用、展示等に言及する文献
"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
"Y" 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
"&" 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
05.07.2024	16.07.2024

名称及びあて先

日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）

小池　英敏 5F 2387

電話番号 03-3581-1101 内線 3514

C.　関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	JP 2013-243333 A (須賀 唯知) 05.12.2013 (2013-12-05) 段落0126,0142,0215,0220, 図15	9
A		2-3

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2024/015435

引用文献	公表日	パテントファミリー文献	公表日
JP 2022-153687 A	13.10.2022	（ファミリーなし）	
JP 2012-234952 A	29.11.2012	（ファミリーなし）	
JP 2023-45346 A	03.04.2023	US 2023/0090693 A1 段落0037-0040, 図1,3 EP 4163041 A1 CN 115910848 A	
CN 213366559 U	04.06.2021	（ファミリーなし）	
JP 2013-243333 A	05.12.2013	WO 2013/161891 A1 段落0123,0134,0225,0232, 図14 US 2015/0048523 A1 段落0156,0167,0259,0266, 図14 KR 10-2015-0006845 A	