



ФЕДЕРАЛЬНАЯ СЛУЖБА
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ,
ПАТЕНТАМ И ТОВАРНЫМ ЗНАКАМ

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ

(21), (22) Заявка: 2002122552/09, 20.08.2002

(24) Дата начала действия патента: 20.08.2002

(43) Дата публикации заявки: 27.02.2004

(45) Опубликовано: 20.05.2005 Бюл. № 14

(56) Список документов, цитированных в отчете о поиске: RU 2174705 C2, 10.10.2001. SU 304583 A1, 01.01 1971. SU 538368 A, 31.03.1997. SU 1628067 A1, 15.02.1991. GB 2023316 A, 28.12.1979. US 5426665 A, 20.06.1995.

Адрес для переписки:

443100, г.Самара, ул. Молодогвардейская, 244,
СамГТУ, главный корпус, патентный отдел

(72) Автор(ы):

Якимов В.Н. (RU)

(73) Патентообладатель(ли):

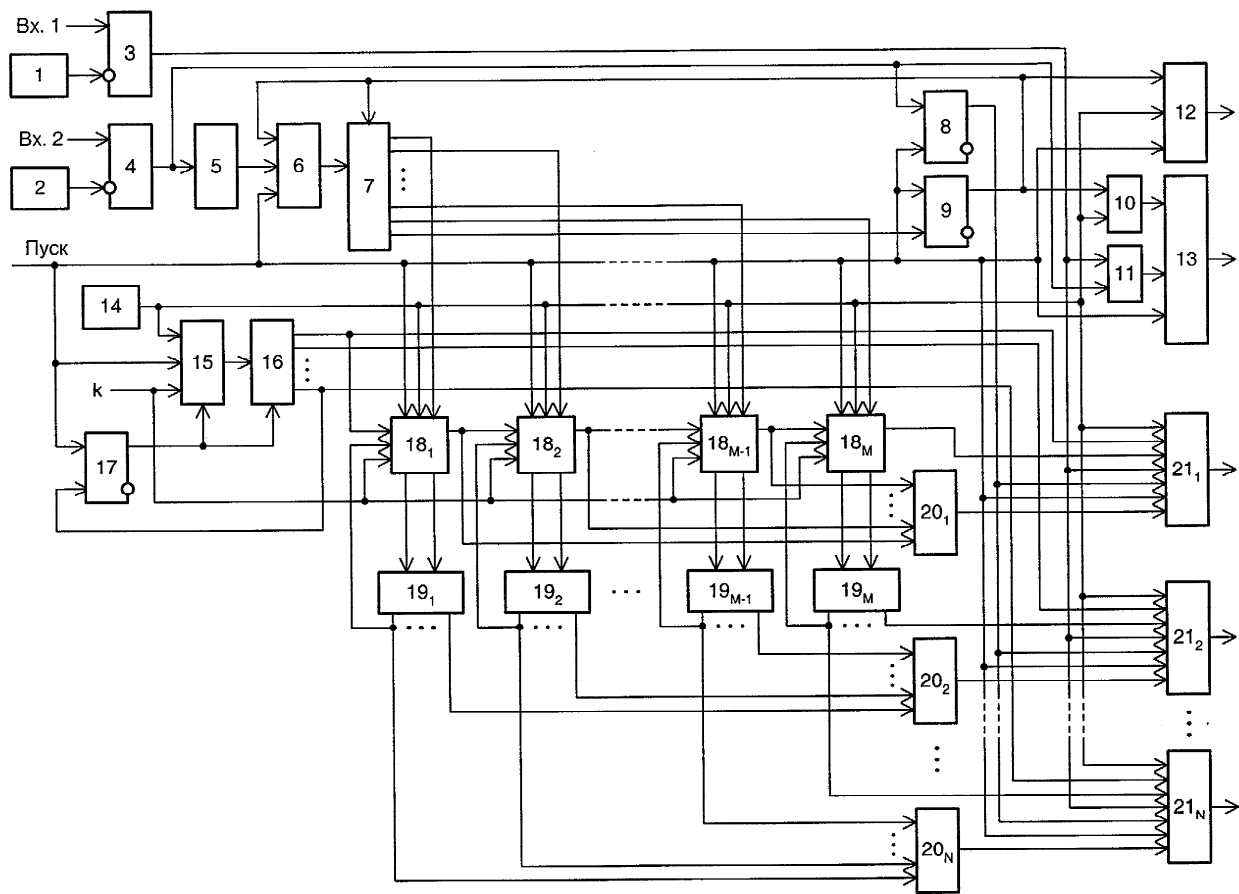
Государственное образовательное учреждение
высшего профессионального образования
Самарский государственный технический
университет (RU)

(54) ПАРАЛЛЕЛЬНЫЙ ЗНАКОВЫЙ КОРРЕЛОМЕТР

(57) Реферат:

Изобретение относится к области вычислительной техники и может быть использовано в измерительных системах, предназначенных для анализа характеристик стохастической взаимосвязи случайных процессов. Техническим результатом является упрощение структуры и повышение надежности коррелометра. Указанный результат достигается за счет того, что коррелометр содержит первый и второй генераторы случайных равномерно распределенных сигналов, первый и второй

компараторы, формирователь коротких импульсов, первый и второй двоичные счетчики, дешифратор, D-триггер, первый и второй RS-триггеры, элемент И, элемент ИСКЛЮЧАЮЩЕЕ ИЛИ, реверсивный счетчик, генератор тактовых импульсов, делитель с перестраиваемым коэффициентом деления, распределитель импульсов, группу из М блоков синхронизации, группу из М распределителей импульсов, N (М-1)-входных элементов ИЛИ и N блоков вычисления ординат корреляционной (взаимной корреляционной) функции. 1 з.п.ф-лы, 4 ил., 1 табл.



Фиг. 1



FEDERAL SERVICE
FOR INTELLECTUAL PROPERTY,
PATENTS AND TRADEMARKS

(12) **ABSTRACT OF INVENTION**

(21), (22) Application: **2002122552/09, 20.08.2002**

(24) Effective date for property rights: **20.08.2002**

(43) Application published: **27.02.2004**

(45) Date of publication: 20.05.2005 Bull. 14

Mail address:

443100, g.Samara, ul. Molodogvardejskaja,
244, SamGTU, glavnyj korpus, patentnyj otdel

(72) Inventor(s):

Jakimov V.N. (RU)

(73) Proprietor(s):

Gosudarstvennoe obrazovatel'noe uchrezhdenie
vysshego professional'nogo obrazovaniya
Samarskij gosudarstvennyj tekhnicheskij
universitet (RU)

(54) **PARALLEL SIGN CORRELATION METER**

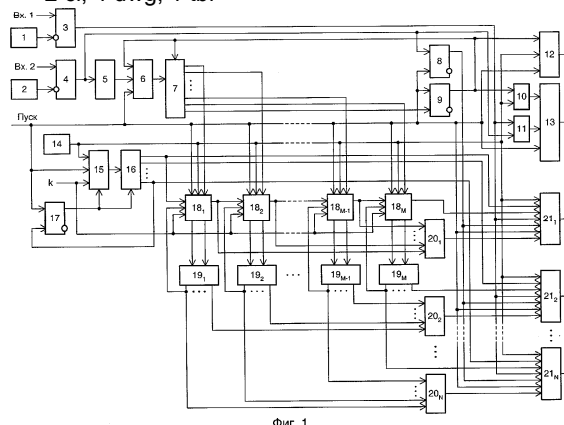
(57) Abstract:

FIELD: computer science.

SUBSTANCE: device has first and second regenerators of random evenly spaced signals, second and first comparators, generator of short pulses, second and first binary counters, decoder, D-trigger, first and second RS-triggers, AND element, XOR element, reverse counter, clock pulse generator, divider with rebuilt division coefficient, pulse distributor, group of M synchronization blocks, group of M pulse distributors, N (M-10) - input elements R and N blocks for calculating ordinates of correlation function.

EFFECT: simplified construction and higher reliability .

2 cl, 4 dwg, 1 tbl



Изобретение относится к области вычислительной техники и может быть использовано в измерительных системах, предназначенных для анализа характеристик стохастической взаимосвязи случайных процессов.

Известен цифровой знаковый коррелометр для измерения корреляционных функций случайных процессов с любым законом распределения вероятностей, содержащий два входных устройства, входы которых являются входами коррелометра, а выходы соединены с первыми входами первого и второго сравнивающих устройств, вторые входы которых подключены к выходам соответственно первого и второго генераторов случайных равновероятных сигналов, первый и второй выходы первого сравнивающего устройства соединены с нулевым и единичным входами первого триггера, прямой и инверсный выходы которого соединены с первыми входами первой и второй схем совпадения, вторые входы которых подключены к первому и второму выходам второго сравнивающего устройства, выход генератора импульсов опроса соединен через кнопку пуска с единичным входом второго триггера, с управляющим входом второго сравнивающего устройства и с управляющим входом делителя-коммутатора, основной вход которого соединен с выходами первой и второй схем совпадения, каждый канальный выход делителя-коммутатора соединен с входом соответствующего счетчика импульсов, управляющий выход делителя-коммутатора подключен к управляющему входу первого сравнивающего устройства и к сигнальному входу временного селектора, выход которого соединен через делитель частоты с нулевым входом второго триггера, прямой выход которого соединен с управляющим входом временного селектора, с управляющими входами первой и второй схем совпадения, а также с управляющими входами счетчиков импульсов. Показание i -го счетчика импульсов в конце цикла измерения соответствует i -й ординате корреляционной (или взаимной корреляционной) функции (А.С. СССР №304583, МКИ G 06 F 15/34, Бюл. №17, 1971).

Недостатком данного знакового коррелометра является большая статистическая погрешность при ограниченной длительности реализации исследуемых сигналов.

Известен многоканальный знаковый коррелометр, содержащий два блока сравнения, выходы которых подключены к соответствующим информационным входам блока накопления через блок равнозначности и распределения, первый управляющий вход которого соединен с выходом генератора и с управляющим входом второго блока сравнения, генератор случайного равновероятного сигнала, выход которого подключен к первому входу первого блока сравнения, второй вход которого является первым входом коррелометра, один из входов блока равнозначности и распределения соединен через блок формирования нулевой ординаты и первый элемент И со своим вторым управляющим входом, управляющий выход блока равнозначности и распределения подключен к другому входу первого элемента И, единичному входу триггера управления и через элемент ИЛИ к управляющему входу первого блока сравнения, выход триггера управления соединен с управляющим входом блока переключения процессов и через второй элемент И - с другим входом элемента ИЛИ, выход генератора импульсов опроса подключен к нулевому входу триггера управления и другому входу второго элемента И, выходы блока переключения процессов подключены к первому и второму входам коррелометра, а выход соединен с информационным входом второго блока сравнения, второй вход которого подключен к нулевой шине (А.С. СССР №538368, МКИ G 06 F 15/34, Бюл. №45, 1976).

Как и в предыдущем случае, в этом многоканальном знаковом коррелометре каждый цикл вычисления корреляционной функции основан на непрерывном опросе только одного из блоков сравнения при фиксированном результате опроса другого блока сравнения, что также ведет к большой статистической погрешности при ограниченной длительности реализации исследуемых сигналов. Кроме того, наличие только одного генератора случайного равновероятного сигнала ограничивает класс законов распределения случайных процессов, для анализа которых может быть использован данный коррелометр.

Известно устройство для определения знаковой корреляционной функции, содержащее два детектора знака, два формирователя импульсов, два преобразователя время-код, блок

синхронизации и коммутатор, причем входы первого и второго детекторов знака являются соответствующими информационными входами устройства, выходы первого и второго детекторов знака соединены соответственно с информационными входами первого и второго формирователей импульсов, выходы которых являются соответственно первым и вторым входами сигнала изменения знака устройства, информационный выход первого преобразователя время-код соединен с первым информационным входом коммутатора, выход признака коммутации которого соединен с входами начальной установки первого и второго формирователей импульсов и первого преобразователя время-код, тактовый вход которого соединен с первым выходом блока синхронизации, адресный вход коммутатора является входом задания номера входного сигнала устройства, информационный вход коммутатора является выходом кода длительности входного сигнала устройства, стробирующий вход коммутатора является входом разрешения считывания кода длительности устройства, информационные выходы сигнала предельной длительности первого и второго преобразователей время-код являются соответственно выходами предельной длительности первого и второго сигналов устройства, тактовые входы первого и второго преобразователей время-код соединены с первым выходом блока синхронизации, второй и третий выходы которого соединены с входами сброса соответственно первого и второго преобразователей время-код, первый и второй входы останова блока синхронизации соединены соответственно с выходами признака сигнала первого выхода и признака сигнала второго выхода коммутатора, второй информационный вход которого соединен с информационным выходом второго преобразователя время-код, вход начальной установки которого соединен с выходом признака коммутации коммутатора (А.С. СССР №1628067, МКИ G 06 F 15/336, Бюл. №6, 1991).

В данном устройстве процесс вычисления корреляционной функции разделяется на два этапа: сначала происходит запись данных об исследуемых сигналах, а затем осуществляется последующая обработка записанных данных. Это снижает быстродействие устройства. Использование конвейерного режима обработки данных при параллельном вычислении ординат корреляционной функции требует соблюдения порядка следования событий, связанных с порядковым номером вычисления ординат корреляционной функции. С увеличением числа параллельно вычисляемых ординат корреляционной функции увеличивается время длительности полного цикла конвейерной обработки данных. В результате этого время длительности полного цикла конвейерной обработки данных может превысить интервал времени между двумя последовательными событиями записи результатов преобразования исследуемых сигналов, что ведет к нарушению последовательности событий и не позволяет достичь оптимального повышения производительности вычисления ординат корреляционной функции. Кроме того, данный коррелометр позволяет анализировать только сигналы с нормальным законом распределения.

Наиболее близким по технической сущности к предлагаемому изобретению является параллельный знаковый коррелометр, содержащий первый и второй компараторы, первый и второй генераторы случайных равномерно распределенных сигналов, формирователь коротких импульсов, первый и второй двоичные счетчики, дешифратор, группу из М двоичных счетчиков, первый и второй RS-триггеры, D-триггер, элемент И, элемент ИСКЛЮЧАЮЩЕЕ ИЛИ, реверсивный счетчик, генератор тактовых импульсов, делитель с перестраиваемым коэффициентом деления, распределитель импульсов, N групп, каждая из которых состоит из М преобразователей код-время, N (M-1)-входовых элементов ИЛИ и N блоков вычисления ординат корреляционной (взаимной корреляционной) функции. При этом первые входы первого и второго компараторов являются соответственно первым и вторым входами коррелометра, выходы первого и второго генераторов случайных равномерно распределенных сигналов соединены со вторыми входами соответственно первого и второго компараторов, выход первого компаратора соединен с первым входом элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и с информационным входом каждого из N блоков вычисления ординат корреляционной (взаимной корреляционной) функции, выход второго

компаратора соединен с входом формирователя коротких импульсов, со вторым входом элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и с D-входом D-триггера, тактовый вход которого подключен к входу "Пуск" коррелометра, а прямой выход соединен с входом признака начального состояния каждого из N блоков вычисления ординат корреляционной (взаимной корреляционной) функции, выход формирователя коротких импульсов соединен со счетным входом первого двоичного счетчика, выход которого соединен с адресным входом дешифратора, первые M выходов которого соединены с входами разрешения счета соответствующих M двоичных счетчиков группы и с входами блокирования соответствующих M преобразователей код-время каждой из N групп, последний (M+1)-й выход дешифратора соединен с входом сброса первого RS-триггера, вход установки которого подключен к входу "Пуск" коррелометра, а прямой выход соединен с первым входом элемента И, с входом разрешения дешифрации дешифратора и с входами разрешения счета первого и второго двоичных счетчиков, выход генератора тактовых импульсов соединен со счетным входом делителя с перестраиваемым коэффициентом деления, со счетными входами M двоичных счетчиков группы, с вторым входом элемента И, со счетным входом второго двоичного счетчика, со счетными входами M преобразователей код-время каждой из N групп и со счетными входами N блоков вычисления ординат корреляционной (взаимной корреляционной) функции, выход элемента И соединен со счетным входом реверсивного счетчика, вход управления направлением счета которого подключен к выходу элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, входы обнуления первого и второго двоичных счетчиков, вход обнуления реверсивного счетчика, входы обнуления M двоичных счетчиков группы, входы начальной установки M преобразователей код-время каждой из N групп и входы начальной установки всех блоков вычисления ординат корреляционной (взаимной корреляционной) функции объединены и подключены к входу "Пуск" коррелометра, выход второго двоичного счетчика является одним из выходов коррелометра и несет информацию о длительности времени измерения, выход реверсивного счетчика является выходом оценки нулевой ординаты корреляционной (взаимной корреляционной) функции, выход каждого двоичного счетчика группы соединен с информационным входом соответствующего преобразователя код-время, входящего в состав каждой из N групп, установочный вход делителя с перестраиваемым коэффициентом деления подключен к входу "Пуск" коррелометра, а вход задания коэффициента деления является входом задания шага задержки измерения корреляционной (взаимной корреляционной) функции, вход управления делителя с перестраиваемым коэффициентом деления и вход управления распределителя импульсов объединены и подключены к прямому выходу второго RS-триггера, вход установки которого подключен к входу "Пуск" коррелометра, выход делителя с перестраиваемым коэффициентом деления соединен с информационным входом распределителя импульсов, N выходов которого соединены с входами запуска соответствующих первых преобразователей код-время каждой из N групп и с входами запуска соответствующих N блоков вычисления ординат корреляционной (взаимной корреляционной) функции, в каждой из N групп выход предыдущего преобразователя код-время соединен с входом запуска последующего преобразователя код-время, выход последнего M-го преобразователя код-время в каждой из N групп соединен с входом прекращения счета соответствующего блока вычисления ординаты корреляционной (взаимной корреляционной) функции, выходы первых (M-1) преобразователей код-время каждой из N групп соединены с входами соответствующего (M-1)-входового элемента ИЛИ, выход которого соединен со входом смены знака соответствующего блока вычисления ординаты корреляционной (взаимной корреляционной) функции, выход последнего M-го преобразователя код-время, входящего в состав последней N-й группы, соединен также с входом сброса второго RS-триггера, выходы N блоков вычисления ординат корреляционной (взаимной корреляционной) функции являются выходами оценок соответствующих ординат корреляционной (взаимной корреляционной) функции (Пат. №2174705 РФ, МКИ G 06 F 17/15, Бюл. №28, 2001).

К недостатку данного коррелометра можно отнести его структурную избыточность, так как он содержит N однотипных групп, каждая из которых включает в свой состав по M преобразователей код-время.

Техническим результатом предлагаемого изобретения является упрощение структуры и повышение надежности коррелометра.

Технический результат достигается тем, что в параллельный знаковый коррелометр, содержащий первый и второй генераторы случайных равномерно распределенных сигналов, выходы которых соединены со вторыми входами соответственно первого и второго компараторов, первые входы которых являются соответственно первым и вторым входами коррелометра, выход первого компаратора соединен с первым входом элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и с информационным входом каждого из N блоков вычисления ординат корреляционной (взаимной корреляционной) функции, выход второго компаратора соединен с входом формирователя коротких импульсов, со вторым входом элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и с D-входом - D-триггера, тактовый вход которого подключен к входу "Пуск" коррелометра, а прямой выход соединен с входом признака начального состояния каждого из N блоков вычисления ординат корреляционной (взаимной корреляционной) функции, выход формирователя коротких импульсов соединен со счетным входом первого двоичного счетчика, выход которого соединен с адресным входом дешифратора, последний (M+1)-й выход которого соединен с входом сброса первого RS-триггера, вход установки которого подключен к входу "Пуск" коррелометра, а прямой выход соединен с первым входом элемента И, с входом разрешения дешифрации дешифратора и с входами разрешения счета первого и второго двоичных счетчиков, выход генератора тактовых импульсов соединен со счетным входом делителя с перестраиваемым коэффициентом деления, с вторым входом элемента И, со счетным входом второго двоичного счетчика и со счетными входами N блоков вычисления ординат корреляционной (взаимной корреляционной) функции, выход элемента И соединен со счетным входом реверсивного счетчика, вход управления направлением счета которого подключен к выходу элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, входы обнуления первого и второго двоичных счетчиков, вход обнуления реверсивного счетчика и входы начальной установки всех N блоков вычисления ординат корреляционной (взаимной корреляционной) функции объединены и подключены к входу "Пуск" коррелометра, выход второго двоичного счетчика является одним из выходов коррелометра и несет информацию о длительности времени измерения, выход реверсивного счетчика является выходом оценки нулевой ординаты корреляционной (взаимной корреляционной) функции, установочный вход делителя с перестраиваемым коэффициентом деления подключен к входу "Пуск" коррелометра, а вход задания коэффициента деления является входом задания шага задержки измерения корреляционной (взаимной корреляционной) функции коррелометра, вход управления делителя с перестраиваемым коэффициентом деления и вход управления распределителя импульсов объединены и подключены к прямому выходу второго RS-триггера, вход установки которого подключен к входу "Пуск" коррелометра, выход делителя с перестраиваемым коэффициентом деления соединен с информационным входом распределителя импульсов, N выходов которого соединены с входами запуска соответствующих N блоков вычисления ординат корреляционной (взаимной корреляционной) функции, последний N-й выход распределителя импульсов соединен с входом сброса второго RS-триггера, выходы N (M-1)-входовых элементов ИЛИ соединены с входами смены знака соответствующих блоков вычисления ординат корреляционной (взаимной корреляционной) функции, выходы которых являются выходами оценок соответствующих ординат корреляционной (взаимной корреляционной) функции, введены группа, содержащая M блоков синхронизации, и группа, содержащая M распределителей импульсов, причем первые M выходов дешифратора соединены с входами разрешения счета соответствующих M блоков синхронизации группы, входы задания периода выдачи стробирующих импульсов M блоков синхронизации группы объединены и подключены к входу задания шага задержки измерения корреляционной (взаимной корреляционной)

функции коррелометра, входы начальной установки М блоков синхронизации группы объединены и подключены к входу "Пуск" коррелометра, счетные входы М блоков синхронизации группы объединены и подключены к выходу генератора тактовых импульсов, первый выход распределителя импульсов соединен с входом запуска первого блока синхронизации группы, выход признака равенства нулю предыдущего блока синхронизации группы соединен с входом запуска последующего блока синхронизации группы, выход признака равенства нулю последнего М-го блока синхронизации группы соединен с входом прекращения счета первого блока вычисления ординаты корреляционной (взаимной корреляционной) функции, выходы признака равенства нулю первых (М-1) блоков синхронизации группы соединены с входами первого (М-1)-входного элемента ИЛИ, выходы признака выдачи стробирующих импульсов М блоков синхронизации группы соединены с входами управления соответствующих М распределителей импульсов группы, выходы стробирующих импульсов М блоков синхронизации группы соединены с информационными входами соответствующих М распределителей импульсов группы, n-е выходы (n=1, 2, 3,..., N-1) первых (М-1) распределителей импульсов группы соединены с входами (n+1)-го (М-1)-входного элемента ИЛИ, (N-1)-й выход каждого из распределителей импульсов группы соединен с входом прекращения работы соответствующего блока синхронизации группы, n-й выход (n=1, 2, 3,..., N-1) последнего М-го распределителя импульсов группы соединен с входом прекращения счета (n+1)-го блока вычисления ординаты корреляционной (взаимной корреляционной) функции.

Каждый блок синхронизации содержит первый и второй элементы ИЛИ, первый и второй RS-триггеры, демультиплексор, реверсивный счетчик, элемент И, схему сравнения и делитель с перестраиваемым коэффициентом деления, причем информационный вход демультиплексора и счетный вход делителя с перестраиваемым коэффициентом деления объединены и являются счетным входом блока синхронизации, первый адресный вход демультиплексора является входом разрешения счета блока синхронизации, первые входы первого и второго элементов ИЛИ, вход обнуления реверсивного счетчика и установочный вход делителя с перестраиваемым коэффициентом деления объединены и являются входом начальной установки блока синхронизации, вход установки первого RS-триггера является входом запуска блока синхронизации, второй вход второго элемента ИЛИ является входом прекращения работы блока синхронизации, вход задания коэффициента деления делителя с перестраиваемым коэффициентом деления является входом задания периода выдачи стробирующих импульсов блока синхронизации, выход первого элемента ИЛИ соединен с входом сброса первого RS-триггера, прямой выход которого соединен со вторым адресным входом демультиплексора и со вторым входом элемента И, первый и второй выходы демультиплексора соединены соответственно с входами прямого и обратного счета реверсивного счетчика, выход которого соединен с первым входом схемы сравнения, на второй вход которой подается нулевой код, выход схемы сравнения соединен с первым входом элемента И, выход которого соединен со вторым входом первого элемента ИЛИ, с входом установки второго RS-триггера и является выходом признака равенства нулю блока синхронизации, выход второго элемента ИЛИ соединен с входом сброса второго RS-триггера, прямой выход которого соединен с входом управления делителя с перестраиваемым коэффициентом деления и является выходом признака выдачи стробирующих импульсов блока синхронизации, выход делителя с перестраиваемым коэффициентом деления является выходом стробирующих импульсов блока синхронизации.

На фиг.1 представлена структурная схема коррелометра; на фиг.2 - структурная схема блока синхронизации; на фиг.3 - структурная схема блока вычисления ординаты корреляционной (взаимной корреляционной) функции; на фиг.4 - структурная схема формирователя коротких импульсов и временные диаграммы его работы.

Коррелометр содержит первый 1 и второй 2 генераторы случайных равномерно распределенных сигналов, первый 3 и второй 4 компараторы, формирователь 5 коротких

импульсов, первый 6 и второй 12 двоичные счетчики, дешифратор 7, D-триггер 8, первый 9 и второй 17 RS-триггеры, элемент И 10, элемент ИСКЛЮЧАЮЩЕЕ ИЛИ 11, реверсивный счетчик 13, генератор 14 тактовых импульсов, делитель 15 с перестраиваемым коэффициентом деления, распределитель импульсов 16, группу, включающую М блоков 18₁-18_М синхронизации, группу, включающую М распределителей импульсов 19₁-19_М, N (М-1)-входных элементов ИЛИ 20₁-20_Н и N блоков 21₁-21_Н вычисления ординат корреляционной (взаимной корреляционной) функции.

Каждый блок синхронизации содержит первый 22 и второй 28 элементы ИЛИ, первый 23 и второй 29 RS-триггеры, демультиплексор 24, реверсивный счетчик 25, схему сравнения 26, элемент И 27 и делитель 30 с перестраиваемым коэффициентом деления.

Каждый блок вычисления ординаты корреляционной (взаимной корреляционной) функции содержит элемент ИЛИ 31, RS-триггер 32, элемент И 33, Т-триггер 34, первый 35 и второй 36 элементы ИСКЛЮЧАЮЩЕЕ ИЛИ и реверсивный счетчик 37.

Формирователь коротких импульсов содержит элемент ИСКЛЮЧАЮЩЕЕ ИЛИ 38 и Т-триггер 39.

Выходы первого 1 и второго 2 генераторов случайных равномерно распределенных сигналов соединены со вторыми входами соответственно первого 3 и второго 4 компараторов, первые входы которых являются соответственно первым и вторым входами коррелометра, выход первого 3 компаратора соединен с первым входом элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 11 и с информационным входом каждого из N блоков 21₁-21_Н вычисления ординат корреляционной (взаимной корреляционной) функции, выход второго 4 компаратора соединен с входом формирователя 5 коротких импульсов, со вторым входом элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 11 и с D-входом D-триггера 8, тактовый вход которого подключен к входу "Пуск" коррелометра, а прямой выход соединен с входом признака начального состояния каждого из N блоков 21₁-21_Н вычисления ординат корреляционной (взаимной корреляционной) функции, выход формирователя 5 коротких импульсов соединен со счетным входом первого 6 двоичного счетчика, выход которого соединен с адресным входом дешифратора 7, последний (М+1)-й выход которого соединен с входом сброса первого 9 RS-триггера, вход установки которого подключен к входу "Пуск" коррелометра, а прямой выход соединен с первым входом элемента И 10, с входом разрешения дешифрации дешифратора 7 и с входами разрешения счета первого 6 и второго 12 двоичных счетчиков, выход генератора 14 тактовых импульсов соединен со счетным входом делителя 15 с перестраиваемым коэффициентом деления, с вторым входом элемента И 10, со счетным входом второго 12 двоичного счетчика и со счетными входами N блоков 21₁-21_Н вычисления ординат корреляционной (взаимной корреляционной) функции, выход элемента И 10 соединен со счетным входом реверсивного счетчика 13, вход управления направлением счета которого подключен к выходу элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 11, входы обнуления первого 6 и второго 12 двоичных счетчиков, вход обнуления реверсивного счетчика 13 и входы начальной установки всех N блоков 21₁-21_Н вычисления ординат корреляционной (взаимной корреляционной) функции объединены и подключены к входу "Пуск" коррелометра, выход второго 12 двоичного счетчика является одним из выходов коррелометра и несет информацию о длительности времени измерения, выход реверсивного счетчика 13 является выходом оценки нулевой ординаты корреляционной (взаимной корреляционной) функции, установочный вход делителя 15 с перестраиваемым коэффициентом деления подключен к входу "Пуск" коррелометра, а вход задания коэффициента деления является входом задания шага задержки измерения корреляционной (взаимной корреляционной) функции коррелометра, вход управления делителя 15 с перестраиваемым коэффициентом деления и вход управления распределителя импульсов 16 объединены и подключены к прямому выходу второго 17 RS-триггера, вход установки которого подключен к входу "Пуск" коррелометра, выход делителя 15 с перестраиваемым коэффициентом деления соединен с информационным входом распределителя импульсов 16, N выходов которого соединены с входами запуска соответствующих N блоков 21₁-21_Н вычисления ординат

корреляционной (взаимной корреляционной) функции, последний N-й выход распределителя импульсов 16 соединен с входом сброса второго 17 RS-триггера, выходы N (M-1)-входных элементов ИЛИ 20₁-20_N соединены с входами смены знака соответствующих блоков 21₁-21_N вычисления ординат корреляционной (взаимной корреляционной) функции, выходы которых являются выходами оценок соответствующих ординат корреляционной (взаимной корреляционной) функции, первые M выходов дешифратора 7 соединены с входами разрешения счета соответствующих M блоков 18₁-18_M синхронизации группы, входы задания периода выдачи стробирующих импульсов M блоков 18₁-18_M синхронизации группы объединены и подключены к входу задания шага задержки измерения корреляционной (взаимной корреляционной) функции коррелометра, входы начальной установки M блоков 18₁-18_M синхронизации группы объединены и подключены к входу "Пуск" коррелометра, счетные входы M блоков 18₁-18_M синхронизации группы объединены и подключены к выходу генератора 14 тактовых импульсов, первый выход распределителя импульсов 16 соединен с входом запуска первого блока 18₁ синхронизации группы, выход признака равенства нулю предыдущего блока 18_m синхронизации группы соединен с входом запуска последующего блока 18_{m+1} синхронизации группы (m=1, 2, 3,..., M-1), выход признака равенства нулю последнего M-го блока 18_M синхронизации группы соединен с входом прекращения счета первого блока 21₁ вычисления ординаты корреляционной (взаимной корреляционной) функции, выходы признака равенства нулю первых (M-1) блоков 18₁-18_{M-1} синхронизации группы соединены с входами первого 20₁ (M-1)-входного элемента ИЛИ, выходы признака выдачи стробирующих импульсов M блоков 18₁-18_M синхронизации группы соединены с входами управления соответствующих M распределителей импульсов 19₁-19_M группы, выходы стробирующих импульсов M блоков 18₁-18_M синхронизации группы соединены с информационными входами соответствующих M распределителей импульсов 19₁-19_M группы, n-е выходы (n=1, 2, 3,..., N-1) первых (M-1) распределителей импульсов 19₁-19_{M-1} группы соединены с входами (n+1)-го 20_{n+1} (M-1)-входного элемента ИЛИ, (N-1)-й выход каждого из распределителей импульсов 19₁-19_M группы соединен с входом прекращения работы соответствующего блока 18₁-18_M синхронизации группы, n-й выход (n=1, 2, 3,..., N-1) последнего N-го распределителя импульсов 19_M группы соединен с входом прекращения счета (n+1)-го блока 21_{n+1} вычисления ординаты корреляционной (взаимной корреляционной) функции.

В каждом блоке синхронизации информационный вход демультиплексора 24 и счетный вход делителя 30 с перестраиваемым коэффициентом деления объединены и являются счетным входом блока синхронизации, первый адресный вход демультиплексора 24 является входом разрешения счета блока синхронизации, первые входы первого 22 и второго 28 элементов ИЛИ, вход обнуления реверсивного счетчика 25 и установочный вход делителя 30 с перестраиваемым коэффициентом деления объединены и являются входом начальной установки блока синхронизации, вход установки первого 23 RS-триггера является входом запуска блока синхронизации, второй вход второго 28 элемента ИЛИ является входом прекращения работы блока синхронизации, вход задания коэффициента деления делителя 30 с перестраиваемым коэффициентом деления является входом задания периода выдачи стробирующих импульсов блока синхронизации, выход первого 22 элемента ИЛИ соединен с входом сброса первого 23 RS-триггера, прямой выход которого соединен со вторым адресным входом демультиплексора 24 и со вторым входом элемента И 27, первый и второй выходы демультиплексора 24 соединены соответственно с входами прямого и обратного счета реверсивного счетчика 25, выход которого соединен с первым входом схемы сравнения 26, на второй вход которой подается нулевой код, выход схемы сравнения 26 соединен с первым входом элемента И 27, выход которого соединен со вторым входом первого элемента ИЛИ 22, с входом установки второго RS-триггера 29 и является выходом признака равенства нулю блока синхронизации, выход второго элемента ИЛИ 28 соединен с входом сброса второго 29 RS-триггера, прямой выход которого соединен с входом управления делителя 30 с перестраиваемым коэффициентом деления и

является выходом признака выдачи стробирующих импульсов блока синхронизации, выход делителя 30 с перестраиваемым коэффициентом деления является выходом стробирующих импульсов блока синхронизации.

В каждом блоке вычисления ординаты корреляционной (взаимной корреляционной) функции второй вход элемента ИЛИ 31, вход сброса Т-триггера 34 и вход обнуления реверсивного счетчика 37 объединены и являются входом начальной установки блока, счетный вход Т-триггера 34 является входом смены знака блока, а прямой выход соединен с вторым входом первого 35 элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, первый вход которого является входом признака начального состояния блока, а выход соединен с вторым входом второго 36 элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, первый вход которого является информационным входом блока, а выход соединен с входом управления направлением счета реверсивного счетчика 37, первый вход элемента ИЛИ 31 является входом прекращения счета блока, а выход соединен с входом сброса RS-триггера 32, вход установки которого является входом запуска блока, а прямой выход соединен с вторым входом элемента И 33, первый вход которого является счетным входом блока, а выход соединен со счетным входом реверсивного счетчика 37, выход которого является выходом блока.

Коррелометр может измерять корреляционную $R_{xx}(\tau)$ и взаимную корреляционную $R_{xy}(\tau)$ функции центрированных случайных сигналов $\overset{\circ}{x}(t)$ и $\overset{\circ}{y}(t)$. Его работа основана на знаковом методе измерения оценок $\hat{R}_{xx}(\tau)$ и $\hat{R}_{xy}(\tau)$ этих функций с использованием вспомогательных сигналов $\xi_1(t)$ и $\xi_2(t)$.

Вспомогательные сигналы $\xi_1(t)$ и $\xi_2(t)$ независимы относительно друг друга, а также по отношению к исследуемым сигналам $\overset{\circ}{x}(t)$ и $\overset{\circ}{y}(t)$. Мгновенные значения этих сигналов распределены равномерно внутри интервалов от -А до +А и от -В до +В соответственно, то есть их плотности распределения вероятностей имеют вид

$$f(\xi_1) = \begin{cases} \frac{1}{2A}, & |\xi_1| \leq A; \\ 0, & |\xi_1| > A. \end{cases} \quad (1)$$

$$f(\xi_2) = \begin{cases} \frac{1}{2B}, & |\xi_2| \leq B; \\ 0, & |\xi_2| > B. \end{cases} \quad (2)$$

Величины А и В должны удовлетворять следующим условиям

$$\left| \overset{\circ}{x}(t) \right|_{\max} \leq A \quad \text{и} \quad \left| \overset{\circ}{y}(t) \right|_{\max} \leq B, \quad (3)$$

где $\left| \overset{\circ}{x}(t) \right|_{\max}$ и $\left| \overset{\circ}{y}(t) \right|_{\max}$ - максимально возможные абсолютные значения,

которые могут принять соответственно сигналы $\overset{\circ}{x}(t)$ и $\overset{\circ}{y}(t)$.

Алгоритмы, непосредственно положенные в основу работы коррелометра, имеют следующий вид

$$\hat{R}_{xx}(n\Delta\tau) = \frac{A^2}{N_p} \sum_{i=0}^{N_p-1} \text{sgn} \left\{ \overset{\circ}{x}(iT_0 + n\Delta\tau) - \xi_1(iT_0 + n\Delta\tau) \right\} \text{sgn} \left\{ \overset{\circ}{x}(iT_0) - \xi_2(iT_0) \right\} = \frac{A^2}{N_p} S_{xx}(n\Delta\tau), \quad (4)$$

$$\hat{R}_{xy}(n\Delta\tau) = \frac{AB}{N_p} \sum_{i=0}^{N_p-1} \operatorname{sgn}\left\{\overset{\circ}{x}(iT_0 + n\Delta\tau) - \xi_1(iT_0 + n\Delta\tau)\right\} \operatorname{sgn}\left\{\overset{\circ}{y}(iT_0) - \xi_2(iT_0)\right\} = \frac{AB}{N_p} s_{xy}(n\Delta\tau). \quad (5)$$

где $\operatorname{sgn}\{\dots\}$ - оператор функции знакового преобразования; $\Delta\tau$ - шаг задержки измерения корреляционной (взаимной корреляционной) функции; N_p - общее число выборок за интервал времени измерения; T_0 - период следования тактовых импульсов (импульсов опроса); $n=0, 1, 2, 3, \dots, N$ - порядковый номер оценки ординаты корреляционной (взаимной корреляционной) функции.

Шаг задержки $\Delta\tau$ измерения корреляционной (взаимной корреляционной) функции задается кратным периоду T_0 следования тактовых импульсов, то есть $\Delta\tau = kT_0$, где $k=1, 2, 3, \dots$

Коррелометр работает следующим образом.

При измерении взаимной корреляционной функции $R_{xy}(\tau)$ исследуемые центрированные случайные сигналы $\overset{\circ}{x}(t)$ и $\overset{\circ}{y}(t)$ поступают соответственно на первый и второй входы коррелометра, то есть на первые входы соответственно первого 3 и второго 4 компараторов, на вторые входы которых поступают сигналы $\xi_1(t)$ и $\xi_2(t)$ с выходов соответственно первого 1 и второго 2 генераторов случайных равномерно распределенных сигналов.

В качестве вспомогательных сигналов $\xi_1(t)$ и $\xi_2(t)$ допускается использование линейно изменяющихся периодических сигналов (см. Мирский Г.Я. Характеристики стохастической взаимосвязи и их измерения - М.: Энергоиздат, 1982. С.190). В частности, можно использовать сигналы треугольной формы (схему генератора треугольной формы см. в книге: Применение прецизионных аналоговых микросхем / А.Г.Алексенко, Е.А.Коломбет, Г.И.Стародуб. - М.: Радио и связь, 1985. - С.165, рис.4.11).

Первый 3 и второй 4 компараторы осуществляют операции сравнения сигнала $\overset{\circ}{x}(t)$ с сигналом $\xi_1(t)$ и сигнала $\overset{\circ}{y}(t)$ с сигналом $\xi_2(t)$. В результате выполнения этих операций будем иметь сигналы $z_1(t)$ и $z_2(t)$, которые являются знаковыми сигналами

$$z_1(t) = \operatorname{sgn}\left\{\overset{\circ}{x}(t) - \xi_1(t)\right\}, \quad (6)$$

$$z_2(t) = \operatorname{sgn}\left\{\overset{\circ}{y}(t) - \xi_2(t)\right\}. \quad (7)$$

Поскольку на практике схемы сравнения всегда фиксируют нулевые значения знаковых сигналов с равной вероятностью либо как "-1", либо как "+1", при измерениях обычно используют знаковую функцию, которая принимает значения "-1" и "+1" (см. Мирский Г.Я. Характеристики стохастической взаимосвязи и их измерения - М.: Энергоиздат, 1982. С.179). В соответствии с этим выражения (6) и (7) можно записать в следующем виде

$$z_1(t) = \begin{cases} +1, & \overset{\circ}{x}(t) > \xi_1(t); \\ -1, & \overset{\circ}{x}(t) < \xi_1(t). \end{cases} \quad (8)$$

$$z_2(t) = \begin{cases} +1, & \overset{\circ}{y}(t) > \xi_2(t); \\ -1, & \overset{\circ}{y}(t) < \xi_2(t). \end{cases} \quad (9)$$

При технической реализации коррелометра в качестве первого 3 и второго 4 компараторов можно использовать интегральные компараторы (см. Нефедов А.В. Интегральные микросхемы и их зарубежные аналоги: Справочник. Т.5. - М.: КУБК-а, 1997. - С.113-119). В этом случае уровни логической единицы на выходах первого 3 и второго

4 компараторов будут соответствовать значению “+1” знаковых сигналов $z_1(t)$ и $z_2(t)$, а уровни логического нуля на выходах этих компараторов будут соответствовать значению “-1” знаковых сигналов $z_1(t)$ и $z_2(t)$.

Сигнал $z_2(t)$ с выхода второго 4 компаратора поступает на вход формирователя 5 коротких импульсов. В моменты времени, соответствующие переходу значения сигнала $z_2(t)$ из логического нуля в логическую единицу или из логической единицы в логический нуль, на выходе формирователя 5 коротких импульсов вырабатываются короткие импульсы. Формирователь 5 коротких импульсов может иметь различные схемные решения, необходимо лишь только то, чтобы он в точности выполнял свое функциональное назначение. Один из возможных вариантов такого формирователя и временные диаграммы его работы представлены на фиг.4. В данном случае он основан на использовании элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 38, один из входов которого является входом формирователя, а выход соединен со счетным входом Т-триггера 39 и является выходом формирователя, прямой выход Т-триггера 39 соединен со вторым входом элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 38.

Импульсы с выхода формирователя 5 коротких импульсов поступают на счетный вход первого 6 двоичного счетчика.

В исходном состоянии коррелометра на прямых выходах первого 9 и второго 17 RS-триггеров присутствуют уровни логического нуля.

Уровень логического нуля с прямого выхода первого 9 RS-триггера поступает на входы разрешения счета первого 6 и второго 12 двоичных счетчиков и запрещает им счет импульсов, поступающих на их счетные входы соответственно с выхода формирователя 5 коротких импульсов и с выхода генератора 14 тактовых импульсов. Уровень логического нуля с прямого выхода первого 9 RS-триггера поступает также на вход разрешения дешифрации дешифратора 7 и запрещает ему дешифрацию данных, поступающих на его адресный вход с выхода первого 6 двоичного счетчика. На выходах дешифратора 7 будут присутствовать уровни логического нуля. Уровни логического нуля с первых М выходов дешифратора 7 поступают на входы разрешения счета соответствующих М блоков 18₁-18_М синхронизации группы и запрещают им счет импульсов, поступающих на их счетные входы с выхода генератора 14 тактовых импульсов. Кроме того, уровень логического нуля с прямого выхода первого 9 RS-триггера поступает на первый вход элемента И 10 и блокирует прохождение импульсов с выхода генератора 14 тактовых импульсов на счетный вход реверсивного счетчика 13.

Уровень логического нуля с прямого выхода второго 17 RS-триггера поступает на входы управления делителя 15 с перестраиваемым коэффициентом деления и распределителя импульсов 16 и блокирует их работу.

Блоки 18₁-18_М синхронизации группы, распределители импульсов 19₁-19_Н группы и блоки 21₁-21_Н вычисления ординат корреляционной (взаимной корреляционной) функции не функционируют.

Начало работы коррелометра осуществляется по сигналу “Пуск”. Сигнал “Пуск” представляет собой короткий импульс. Момент времени действия этого сигнала определяет начало процесса измерения и соответствует времени t_0 , которое принимается равным нулю, то есть $t_0=0$.

По сигналу “Пуск” в коррелометре осуществляются следующие установки:

- первый 6 и второй 12 двоичные счетчики, а также реверсивный счетчик 13 обнуляются;
- на прямых выходах первого 9 и второго 17 RS-триггеров устанавливаются уровни логической единицы;
- целочисленное значение k коэффициента деления записывается в делитель 15 с перестраиваемым коэффициентом деления.

Сигнал “Пуск” также поступает на тактовый вход D-триггера 8, на D-вход которого поступает сигнал $z_2(t)$. Если в момент времени t_0 действия сигнала “Пуск” сигнал $z_2(t)$ имеет уровень логической единицы (это означает, что

$z_2(t_0) = \text{sgn}\left\{y(t_0) - \xi_2(t_0)\right\} = +1$), то в D-триггер 8 записывается логическая

единица, и на его прямом выходе устанавливается уровень логической единицы. Если же в момент времени t_0 действия сигнала "Пуск" сигнал $z_2(t)$ имеет уровень логического нуля (это означает, что

$$z_2(t_0) = \text{sgn}\left\{y(t_0) - \xi_2(t_0)\right\} = -1$$

записывается логический нуль, и на его прямом выходе устанавливается уровень логического нуля. Фактически это означает, что в момент действия сигнала "Пуск", то есть в момент времени t_0 , соответствующий началу процесса измерения, в D-триггер 8 записывается начальное значение $z_2(t_0)$ сигнала $z_2(t)$.

Кроме того, сигнал "Пуск" поступает на входы начальной установки блоков 18₁-18_M синхронизации группы и на входы начальной установки блоков 21₁-21_N вычисления ординат корреляционной (взаимной корреляционной) функции (см. фиг.2 и 3).

В каждом из блоков 18₁-18_M синхронизации группы сигнал "Пуск" поступает на первые входы первого 22 и второго 28 элементов ИЛИ и с их выходов поступает на входы сброса соответственно первого 23 и второго 29 RS-триггеров, на прямых выходах которых устанавливаются уровни логического нуля. Одновременно сигнал "Пуск" поступает на вход обнуления реверсивного счетчика 25 и на установочный вход делителя 30 с перестраиваемым коэффициентом деления. В результате этого происходит обнуление реверсивного счетчика 25, а целочисленное значение k коэффициента деления с входа задания периода выдачи стробирующих импульсов блока записывается в делитель 30 с перестраиваемым коэффициентом деления. Уровень логического нуля с прямого выхода первого 23 RS-триггера поступает на второй вход элемента И 27 и закрывает его, то есть на выходе признака равенства нулю блока устанавливается уровень логического нуля.

Структурная схема и работа блоков 21₁-21_N вычисления ординат корреляционной (взаимной корреляционной) функции полностью аналогичны подобным блокам, входящим в состав устройства-прототипа (Пат. №2174705 РФ, МКИ G 06 F 17/15. Бюл. №28, 2001). В каждом из блоков 21₁-21_N вычисления ординат корреляционной (взаимной корреляционной) функции сигнал "Пуск" поступает на второй вход элемента ИЛИ 31, на вход сброса Т-триггера 34 и на вход обнуления реверсивного счетчика 37. В результате этого происходит обнуление реверсивного счетчика 37, а на прямом выходе Т-триггера 34 устанавливается уровень логического нуля. Сигнал "Пуск" с выхода элемента ИЛИ 31 поступает на вход сброса RS-триггера 32, и на его прямом выходе устанавливается уровень логического нуля, который поступает на второй вход элемента И 33 и запрещает прохождение тактовых импульсов на счетный вход реверсивного счетчика 37, поступающих на счетный вход блока с выхода генератора 14 тактовых импульсов. Таким образом, в реверсивном счетчике 37 в начальный момент измерения будет храниться нулевой код.

На этом все начальные установки завершаются, и начинается непосредственно процесс измерения взаимной корреляционной функции $R_{xy}(\tau)$.

Знаковые сигналы $z_1(t)$ и $z_2(t)$ поступают соответственно на первый и второй входы элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 11, который выполняет функцию знакового умножителя. Если логические уровни сигналов $z_1(t)$ и $z_2(t)$ совпадают, то на выходе элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 11 будет присутствовать уровень логического нуля. Это означает, что результат произведения этих сигналов равен "+1". Если логические уровни сигналов $z_1(t)$ и $z_2(t)$ являются противоположными, то на выходе элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 11 будет присутствовать уровень логической единицы. Это означает, что результат произведения этих сигналов равен "-1". Сигнал с выхода элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 11 поступает на вход управления направлением счета реверсивного счетчика 13. При этом уровень логического нуля на этом входе определяют прямой счет реверсивного счетчика 13 (режим суммирования), а уровень логической единицы определяет обратный счет реверсивного счетчика 13 (режим вычитания). (В качестве реверсивного счетчика 13

можно использовать, например, реверсивный счетчик K555ИЕ13. См. Нефедов А.В. Интегральные микросхемы и их зарубежные аналоги: Справочник. Т.5. - М.: КУБК-а, 1997. С.168).

Уровень логической единицы с прямого выхода первого 9 RS-триггера поступает на первый вход элемента И 10 и разрешает прохождение тактовых импульсов с его второго входа на счетный вход реверсивного счетчика 13. В зависимости от уровня сигнала на входе управления направлением счета реверсивный счетчик 13 будет работать или в режиме суммирования входной последовательности тактовых импульсов, или в режиме вычитания.

Уровень логической единицы с прямого выхода первого 9 RS-триггера поступает также на вход разрешения дешифрации дешифратора 7 и на входы разрешения счета первого 6 и второго 12 двоичных счетчиков и разрешает работу этим элементам. При этом второй 12 двоичный счетчик осуществляет счет тактовых импульсов, поступающих на его счетный вход с выхода генератора 14 тактовых импульсов. В свою очередь первый 6 двоичный счетчик осуществляет счет импульсов, поступающих на его счетный вход с выхода формирователя 5 коротких импульсов. Принимая во внимание, что сигнал "Пуск" определяет момент времени t_0 , соответствующий началу процесса измерения, будем иметь, что короткие импульсы, поступающие на счетный вход первого 6 двоичного счетчика, соответствуют моментам времени $t_1, t_2, t_3, \dots$, в которые сигнал $z_2(t)$ меняет свое значение на противоположное после подачи сигнала "Пуск".

Дешифратор 7 в зависимости от двоичного кода, поступающего на его адресный вход с выхода первого 6 двоичного счетчика, последовательно выдает импульсы на своих выходах (в качестве дешифратора можно использовать микросхемы K555ИД3 или K555ИД12 и схемы, аналогичные им по назначению. Примеры схем включения дешифратора и их использования см., например, Зельдин Е.А. Цифровые интегральные микросхемы в информационно-измерительной аппаратуре. - Л.: Энергоатомиздат. Ленингр. отд-ние, 1986. С.115-118). Первоначально содержимое первого 6 двоичного счетчика равно нулю. Поэтому в момент времени действия сигнала "Пуск", то есть в момент времени t_0 , импульс появляется на первом выходе дешифратора 7. После прихода первого импульса с выхода формирователя 5 коротких импульсов в момент времени t , содержимое первого 6 двоичного счетчика становится равным единице, и импульс появляется на втором выходе дешифратора 7 и т.д. При этом длительность импульса на m -м выходе дешифратора 7 равна $t_m - t_{m-1}$, где $m=1, 2, 3, \dots, M$, и будет определяться временем, в течение которого сигнал $z_2(t)$ не меняет своего значения, то есть остается постоянным. Импульсы с первых M выходов дешифратора 7 последовательно поступают на входы разрешения счета соответствующих M блоков 18₁-18_M синхронизации группы. Импульс длительностью $t_m - t_{m-1}$, поступающий на вход разрешения счета m -го 18_m блока синхронизации группы, поступает на первый адресный вход демультиплексора 24 (см. фиг.2). Напомним, что на второй адресный вход демультиплексора 24 поступает уровень логического нуля с прямого выхода первого RS-триггера 23. Таблица истинности функционирования демультиплексора 24 представлена ниже. В результате импульсы, поступающие с выхода генератора 14 тактовых импульсов на счетный вход m -го 18_m блока синхронизации группы и, следовательно, на информационный вход демультиплексора 24, в течение времени $t_m - t_{m-1}$ будут проходить на вход прямого счета реверсивного счетчика 25.

Таблица истинности функционирования демультиплексора				
Входы			Выходы	
Первый адресный	Второй адресный	Информационный	Первый	Второй
0	0	0/1	0	0
1	0	0/1	0/1	0
0	1	0/1	0	0/1
1	1	0/1	0	0

(Структурную схему, которая может быть принята за основу простого демультиплексора,

см., например, Аналоговая и цифровая электроника (Полный курс): Учебник для вузов / Ю.Ф.Опадчий, О.П.Глудкин, А.И.Гуров; Под ред. О.П.Глудкина. - М.: Горячая линия - Телеком, 1999. - С.542. Рис.16.6. В качестве реверсивного счетчика 25 можно использовать, например, реверсивный счетчик K555IE7. См. Нефедов А.В. Интегральные микросхемы и их зарубежные аналоги: Справочник. Т.5. - М.: КУБК-а, 1997. С.163).

Таким образом, в реверсивных счетчиках 25 блоков 18_1-18_M синхронизации группы будут накапливаться числа в двоичном коде $\eta_1, \eta_2, \eta_3, \dots, \eta_M$, соответствующие интервалам времени $(t_1-t_0), (t_2-t_1), (t_3-t_2), \dots, (t_M-t_{M-1})$, в течение которых значение сигнала $z_2(t)$ не меняется.

Можно записать, что

$$(t_m - t_{m-1}) = \eta_m T_0, \quad (10)$$

где $m=1, 2, 3, \dots, M$, а T_0 - период следования тактовых импульсов.

Импульс с последнего $(M+1)$ -го выхода дешифратора 7 поступает на вход сброса первого 9 RS-триггера., который по переднему фронту этого импульса устанавливает уровень логического нуля на своем прямом выходе. В результате этого первый 6 и второй 12 двоичные счетчики прекращают счет импульсов, поступающих на их счетные входы, а дешифратор 7 прекращает процедуру дешифрирования и устанавливает на всех своих выходах уровни логического нуля. К этому моменту времени во втором 12 двоичном счетчике будет накоплено число, которое определяет общее число выборок N_p .

Уровень логического нуля с выхода первого 9 RS-триггера поступает на первый вход элемента И 10 и запрещает прохождение тактовых импульсов на счетный вход реверсивного счетчика 13. В итоге в реверсивном счетчике 13 будет накоплено число $S_{xy}(0)$, которое определяет оценку $\hat{R}_{xy}(0)$ нулевой ординаты взаимной корреляционной

функции сигналов $x(t)$ и $y(t)$. С учетом постоянного коэффициента $\frac{AB}{N_p}$, входящего в

выражение (5), оценка $\hat{R}_{xy}(0)$ нулевой ординаты взаимной корреляционной функции

сигналов $x(t)$ и $y(t)$ равна

$$\hat{R}_{xy}(0) = \frac{AB}{N_p} S_{xy}(0). \quad (11)$$

Как было показано выше, по сигналу "Пуск" на прямом выходе второго 17 RS-триггера также устанавливается уровень логической единицы, который поступает на входы управления делителя 15 с перестраиваемым коэффициентом деления и распределителя импульсов 16 и разрешает им работу. При этом по сигналу "Пуск" в делитель 15 с перестраиваемым коэффициентом деления заносится целочисленное значение k коэффициента деления, которое задает шаг $\Delta\tau$ задержки измерения взаимной корреляционной функции

$$\Delta\tau = kT_0, \quad (12)$$

где T_0 - период следования тактовых импульсов с выхода генератора 14 тактовых импульсов; $k=1, 2, 3, \dots$

На выходе делителя 15 с перестраиваемым коэффициентом деления будем иметь последовательность импульсов с периодом следования $\Delta\tau=kT_0$. Эти импульсы будут соответствовать моментам времени $(t_0+\Delta\tau), (t_0+2\Delta\tau), \dots, (t_0+N\Delta\tau)$. (В качестве делителя 15 с перестраиваемым коэффициентом деления можно использовать, например, хорошо известную интегральную микросхему программируемого таймера K580BI53 или его аналоги. Режим работы 2 данного таймера обеспечивает период выходных импульсов таймера равным k периодов входных импульсов, где k - начальное содержимое счетчика таймера. См. Алексенко А.Г., Галицын А.А., Иванников А.Д. Проектирование радиоэлектронной аппаратуры на микропроцессорах: Программирование, типовые

решения, методы отладки. - М.: Радио и связь, 1984. С.65-72). Импульсы с выхода делителя 15 с перестраиваемым коэффициентом деления поступают на информационный вход распределителя импульсов 16 и последовательно проходят на его выходы. Причем первый импульс проходит на первый выход. Второй импульс проходит на второй выход и т.д. Последний N-й импульс проходит на N-й выход. (Распределитель импульсов может быть построен на основе дешифратора и двоичного счетчика. В частности, в качестве дешифратора можно использовать микросхемы К155ИД3 или К555ИД3 и схемы, аналогичные им по назначению. Примеры схем включения дешифратора и их использования см., например, Зельдин Е.А. Цифровые интегральные микросхемы в информационно-измерительной аппаратуре. - Л.: Энергоатомиздат. Ленингр. отд-ние, 1986. С.115-118).

Импульсы с N выходов распределителя импульсов 16 поступают на входы запуска соответствующих N блоков 21_1-21_N вычисления ординат корреляционной (взаимной корреляционной) функции.

Импульс с первого выхода распределителя импульсов 16 через время $\Delta\tau=kT_0$ после подачи сигнала "Пуск", то есть в момент времени $(t_0+\Delta\tau)$, поступает на вход запуска первого 18_1 блока синхронизации группы и в этом блоке поступает на вход установки первого 23 RS-триггера (см. фиг.2). На прямом выходе первого 23 RS-триггера устанавливается уровень логической единицы, который поступает на второй адресный вход демультиплексора 24. Если $\Delta\tau \geq (t_1-t_0)$, то к этому моменту времени на входе разрешения счета первого 18_1 блока синхронизации группы будет присутствовать уровень логического нуля, который поступает на первый адресный вход демультиплексора 24. Тогда, согласно таблице истинности функционирования, импульсы с информационного входа демультиплексора 24 будут проходить на вход обратного счета реверсивного счетчика 25. Если $\Delta\tau < (t_1-t_0)$, то к этому моменту времени на входе разрешения счета первого 18_1 блока синхронизации группы будет еще присутствовать уровень логической единицы, который поступает на первый адресный вход демультиплексора 24. В этом случае, согласно таблице истинности функционирования, импульсы с информационного входа демультиплексора 24 не будут проходить ни на вход прямого счета, ни на вход обратного счета реверсивного счетчика 25. Такая ситуация эквивалентна одновременному выполнению операций прямого и обратного счета реверсивного счетчика 25 (его содержимое не изменяется). После того как на входе разрешения счета первого 18_1 блока синхронизации группы установится уровень логического нуля, импульсы с информационного входа демультиплексора 24 начнут поступать на вход обратного счета реверсивного счетчика 25. Поступление импульсов на вход обратного счета реверсивного счетчика 25 приводит к тому, что его содержимое уменьшается. Выход реверсивного счетчика 25 соединен с первым входом схемы сравнения 26, на второй вход которой подается нулевой код. В момент времени, когда содержимое реверсивного счетчика 25 станет равным нулю, на выходе схемы сравнения 26 устанавливается уровень логической единицы. Этот момент времени будет равен $(t_1+\Delta\tau)$. (В качестве схем сравнения можно использовать, например, микросхему К555СП1 и ее аналоги. См. Цифровые интегральные микросхемы: Справочник / М.И.Богданович, И.Н.Грель, С.А.Дубина и др. - 2-е изд., перераб. и доп. - Мн.: Беларусь, Полымя. С.262. Рис.2.190 и 2.191). Уровень логической единицы с выхода схемы сравнения 26 поступает на первый вход элемента И 27, на второй вход которого поступает уровень логической единицы с прямого выхода первого 23 RS-триггера. Таким образом на выходе элемента И 27 устанавливается уровень логической единицы, который поступает на второй вход первого 22 элемента ИЛИ и далее на вход сброса первого 23 RS-триггера. В результате этого на прямом выходе первого 23 RS-триггера устанавливается уровень логического нуля, что приводит, естественно, к установлению уровня логического нуля и на выходе элемента И 27. Все это ведет к тому, что на выходе элемента И 27 и, следовательно, на выходе признака равенства нулю первого 18_1 блока синхронизации в момент времени $(t_1+\Delta\tau)$ формируется короткий

импульс. Внутри первого 18_1 блока синхронизации группы короткий импульс с выхода элемента И 27 поступает на вход установки второго 29 RS-триггера, и на его прямом выходе устанавливается уровень логической единицы, который поступает на вход управления делителя 30 с перестраиваемым коэффициентом деления и разрешает ему работу. Это приводит к тому, что на выходе делителя 30 с перестраиваемым коэффициентом деления будем иметь последовательность импульсов с периодом следования $\Delta\tau=kT_0$. Эти импульсы будут соответствовать моментам времени $(t_1+2\Delta\tau)$, $(t_1+3\Delta\tau)$, $(t_1+4\Delta\tau)$... Импульсы с выхода делителя 30 с перестраиваемым коэффициентом деления поступают на выход стробирующих импульсов первого 18_1 блока синхронизации группы. Уровень логической единицы с прямого выхода второго 29 RS-триггера поступает также на выход признака выдачи стробирующих импульсов первого 18_1 блока синхронизации группы.

Короткий импульс с выхода признака равенства нулю первого 18_1 блока синхронизации группы поступает на вход запуска второго 18_2 блока синхронизации группы. Работа второго 18_2 и последующих блоков 18_3 - 18_M синхронизации группы аналогична работе первого 18_1 блока синхронизации группы с той лишь разницей, что их входы разрешения счета подключены к соответствующим выходам дешифратора 7. Это приводит к тому, что на выходах признака равенства нулю блоков 18_2 - 18_M синхронизации группы короткие импульсы появляются соответственно в моменты времени $(t_2+\Delta\tau)$, $(t_3+\Delta\tau)$,..., $(t_M+\Delta\tau)$. В соответствии с этим на выходе стробирующих импульсов второго 18_2 блока синхронизации группы будем иметь последовательность импульсов с периодом следования $\Delta\tau=kT_0$, которые будут соответствовать моментам времени $(t_2+2\Delta\tau)$, $(t_2+3\Delta\tau)$, $(t_2+4\Delta\tau)$... На выходе стробирующих импульсов третьего 18_3 блока синхронизации группы будем иметь последовательность импульсов с периодом следования $\Delta\tau=kT_0$, которые будут соответствовать моментам времени $(t_3+2\Delta\tau)$, $(t_3+3\Delta\tau)$, $(t_3+4\Delta\tau)$... В общем случае на выходе стробирующих импульсов m -го 18_m блока синхронизации группы будем иметь последовательность импульсов с периодом следования $\Delta\tau=kT_0$, которые будут соответствовать моментам времени $(t_m+2\Delta\tau)$, $(t_m+3\Delta\tau)$, $(t_m+4\Delta\tau)$,..., где $m=1, 2, 3, \dots, M$.

Импульсы с выходов признака равенства нулю первых $(M-1)$ блоков 18_1 - 18_{M-1} синхронизации группы поступают на соответствующие входы первого 20_1 $(M-1)$ -входного элемента ИЛИ. В результате на выходе первого 20_1 $(M-1)$ -входного элемента ИЛИ будем иметь последовательный поток импульсов, которые соответствуют моментам времени $(t_1+\Delta\tau)$, $(t_2+\Delta\tau)$, $(t_3+\Delta\tau)$,..., $(t_{M-1}+\Delta\tau)$. Эти импульсы поступают на вход смены знака первого 21_1 блока вычисления ординаты корреляционной (взаимной корреляционной) функции.

Выходы признака выдачи стробирующих импульсов и выходы стробирующих импульсов M блоков 18_1 - 18_M синхронизации группы соединены соответственно с входами управления и с информационными входами соответствующих M распределителей импульсов 19_1 - 19_M группы. По своей структуре распределители импульсов 19_1 - 19_M группы идентичны распределителю импульсов 16. Работа каждого из M распределителей импульсов 19_1 - 19_M группы одинакова. Поэтому рассмотрим их функционирование на примере m -го 19_m ($m=1, 2, 3, \dots, M$) распределителя импульсов группы. Уровень логической единицы с выхода признака выдачи стробирующих импульсов m -го 18_m блока синхронизации группы поступает на вход управления m -го 19_m распределителя импульсов группы и разрешает ему работу. Это приводит к тому, что импульсы, поступающие в моменты времени $(t_m+2\Delta\tau)$, $(t_m+3\Delta\tau)$, $(t_m+4\Delta\tau)$,... с выхода стробирующих импульсов m -го 18_m блока синхронизации группы на информационный вход m -го 19_m распределителя импульсов группы, последовательно проходят на выходы данного распределителя импульсов группы. Причем первый импульс, соответствующий моменту времени $(t_m+2\Delta\tau)$, проходит на первый выход. Второй импульс, соответствующий моменту времени $(t_m+3\Delta\tau)$, проходит на второй выход, и т.д. Последний $(M-1)$ -й импульс, соответствующий моменту времени

($t_m + N\Delta\tau$), проходит на (N-1)-й выход. Последний (N-1)-й импульс с (N-1)-го выхода m -го 19_m распределителя импульсов группы поступает на вход прекращения работы m -го 18_m блока синхронизации группы, где он со второго входа второго 28 элемента ИЛИ поступает на вход сброса второго 29 RS-триггера и устанавливает на его прямом выходе уровень логического нуля, который поступает на вход управления делителя 30 с перестраиваемым коэффициентом деления и запрещает ему работу. Таким образом, на выходе стробирующих импульсов и на выходе признака выдачи стробирующих импульсов m -го 18_m блока синхронизации группы устанавливаются уровни логического нуля. Уровень логического нуля с выхода признака выдачи стробирующих импульсов m -го 18_m блока синхронизации группы поступает на вход управления m -го 19_m распределителя импульсов группы и запрещает ему работу.

Импульсы с n -х выходов ($n=1, 2, 3, \dots, N-1$) первых (M-1) распределителей импульсов 19₁-19_{M-1} группы поступают на входы (n+1)-го 20_{n+1} (M-1)-входного элемента ИЛИ. В результате на выходе (n+1)-го 20_{n+1} (M-1)-входного элемента ИЛИ получаем последовательность импульсов, соответствующую моментам времени ($t_1 + (n+1)\Delta\tau$), ($t_2 + (n+1)\Delta\tau$), ($t_3 + (n+1)\Delta\tau$), ..., ($t_{M-1} + (n+1)\Delta\tau$). Так на выходе второго 20₂ (M-1)-входного элемента ИЛИ будем иметь последовательность импульсов, соответствующую моментам времени ($t_1 + 2\Delta\tau$), ($t_2 + 2\Delta\tau$), ($t_3 + 2\Delta\tau$), ..., ($t_{M-1} + 2\Delta\tau$). На выходе третьего 20₃ (M-1)-входного элемента ИЛИ будем иметь последовательность импульсов, соответствующую моментам времени ($t_1 + 3\Delta\tau$), ($t_2 + 3\Delta\tau$), ($t_3 + 3\Delta\tau$), ..., ($t_{M-1} + 3\Delta\tau$). На выходе последнего N-го 20_N (M-1)-входного элемента ИЛИ будем иметь последовательность импульсов, соответствующую моментам времени ($t_1 + N\Delta\tau$), ($t_2 + N\Delta\tau$), ($t_3 + N\Delta\tau$), ..., ($t_{M-1} + N\Delta\tau$).

Таким образом, на выходе n -го 20_n (M-1)-входного элемента ИЛИ ($n=1, 2, 3, \dots, N$) имеем последовательность импульсов, которая определяет сигнал $z_2(t)$, задержанный на величину $n\Delta\tau$. Эта последовательность импульсов поступает на вход смены знака n -го блока 21_n вычисления ординаты корреляционной (взаимной корреляционной) функции.

Теперь рассмотрим работу блоков 21₁-21_N вычисления ординат корреляционной (взаимной корреляционной) функции.

Импульс с первого выхода распределителя импульсов 16 одновременно с поступлением на вход запуска первого 18₁ блока синхронизации поступает и на вход запуска первого 21₁ блока вычисления ординаты корреляционной (взаимной корреляционной) функции. По этому импульсу на прямом выходе RS-триггера 32 устанавливается уровень логической единицы, который поступает на второй вход элемента И 33 и разрешает прохождение тактовых импульсов с его первого входа на счетный вход реверсивного счетчика 37. Управление направлением счета реверсивного счетчика 37 осуществляется сигналом с выхода второго 36 элемента ИСКЛЮЧАЮЩЕЕ ИЛИ. Рассмотрим формирование этого сигнала. Импульсы с выхода первого 20₁ (M-1)-входного элемента ИЛИ в моменты времени ($t_1 + \Delta\tau$), ($t_2 + \Delta\tau$), ($t_3 + \Delta\tau$), ..., ($t_{M-1} + \Delta\tau$) поступают на вход смены знака первого 21₁ блока вычисления ординаты корреляционной (взаимной корреляционной) функции и, следовательно, поступают на счетный вход Т-триггера 34. (В качестве Т-триггера 24 можно использовать, например, триггер К555ТВ9. См. Нефедов А.В. Интегральные микросхемы и их зарубежные аналоги: Справочник. Т.5. - М.: КУБК-а, 1997. - с.278). Напомним, что после действия сигнала "Пуск" на прямом выходе этого триггера устанавливается уровень логического нуля. В моменты времени ($t_1 + \Delta\tau$), ($t_2 + \Delta\tau$), ($t_3 + \Delta\tau$), ..., ($t_{M-1} + \Delta\tau$) происходит последовательная смена состояний Т-триггера 24. Сигнал с прямого выхода этого триггера поступает на второй вход первого 35 элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, первый вход которого через вход признака начального состояния блока подключен к прямому выходу D-триггера 8, в котором хранится начальное значение сигнала $z_2(t)$, то есть $z_2(t_0)$. В результате на выходе первого 35 элемента ИСКЛЮЧАЮЩЕЕ ИЛИ будем иметь сигнал, соответствующий выходному сигналу $z_2(t)$ второго 4 компаратора, но задержанному на значение $\Delta\tau$, то есть это будет сигнал $z_2(t - \Delta\tau)$. Сигнал $z_2(t - \Delta\tau)$ с выхода первого 35 элемента ИСКЛЮЧАЮЩЕЕ ИЛИ поступает на второй вход второго 36 элемента

ИСКЛЮЧАЮЩЕЕ ИЛИ, на первый вход которого поступает сигнал $z_1(t)$ с выхода первого компаратора 3. Второй 36 элемент ИСКЛЮЧАЮЩЕЕ ИЛИ выполняет функцию знакового умножения сигналов $z_1(t)$ и $z_2(t-\Delta\tau)$. Если знаки сигналов $z_1(t)$ и $z_2(t-\Delta\tau)$ совпадают, то на выходе второго 36 элемента ИСКЛЮЧАЮЩЕЕ ИЛИ будет присутствовать уровень логического нуля. Это означает, что результат произведения этих сигналов равен "+1". Если знаки сигналов $z_1(t)$ и $z_2(t-\Delta\tau)$ являются противоположными, то на выходе второго 36 элемента ИСКЛЮЧАЮЩЕЕ ИЛИ будет присутствовать уровень логической единицы. Это означает, что результат произведения этих сигналов равен "-1". Сигнал с выхода второго 36 элемента ИСКЛЮЧАЮЩЕЕ ИЛИ поступает на вход управления направлением счета реверсивного счетчика 37. При этом уровень логического нуля на этом входе определяют прямой счет реверсивного счетчика 37 (режим суммирования), а уровень логической единицы определяет обратный счет реверсивного счетчика 37 (режим вычитания). В момент времени $(t_M + \Delta\tau)$ импульс с выхода признака равенства нулю последнего 18_М блока синхронизации группы поступает на вход прекращения счета первого 20₁ блока вычисления ординаты корреляционной (взаимной корреляционной) функции и далее на первый вход элемента ИЛИ 31, с выхода которого он поступает на вход сброса RS-триггера 32. В результате на прямом выходе RS-триггера 32 устанавливается уровень логического нуля, который поступает на второй вход элемента И 33 и блокирует прохождение тактовых импульсов с его первого входа на счетный вход реверсивного счетчика 37. К этому моменту времени в реверсивном счетчике 37 будет накоплено число $S_{xy}(\Delta\tau)$, которое определяет оценку $\hat{R}_{xy}(\Delta\tau)$ первой ординаты взаимной корреляционной функции сигналов $\overset{\circ}{x}(t)$ и $\overset{\circ}{y}(t)$. С учетом постоянного

коэффициента $\frac{AB}{N_p}$, входящего в выражение (5), оценка $\hat{R}_{xy}(\Delta\tau)$ первой ординаты взаимной корреляционной функции сигналов $\overset{\circ}{x}(t)$ и $\overset{\circ}{y}(t)$ равна

$$\hat{R}_{xy}(\Delta\tau) = \frac{AB}{N_p} S_{xy}(\Delta\tau). \quad (13)$$

Работа блоков 21₂-21_н вычисления ординат корреляционной (взаимной корреляционной) функции аналогична работе первого 21₁ блока вычисления ординаты корреляционной (взаимной корреляционной) функции. Следует отметить лишь только, что импульсы на входы прекращения счета блоков 21₂-21_н вычисления ординат корреляционной (взаимной корреляционной) функции поступают с соответствующих выходов последнего М-го распределителя импульсов 19_М группы соответственно в моменты времени $(t_M + 2\Delta\tau)$, $(t_M + 3\Delta\tau), \dots, (t_M + N\Delta\tau)$. В общем случае в реверсивном счетчике 37 n-го 21_н блока вычисления ординаты корреляционной (взаимной корреляционной) функции будет накоплено число $S_{xy}(n\Delta\tau)$ в двоичном коде, которое определяет оценку $\hat{R}_{xy}(n\Delta\tau)$ n-й ординаты взаимной корреляционной функции сигналов $\overset{\circ}{x}(t)$ и $\overset{\circ}{y}(t)$. С учетом постоянного коэффициента $\frac{AB}{N_p}$, входящего в выражение (5), оценка $\hat{R}_{xy}(n\Delta\tau)$ n-ой ординаты взаимной корреляционной функции сигналов $\overset{\circ}{x}(t)$ и $\overset{\circ}{y}(t)$ равна

$$\hat{R}_{xy}(n\Delta\tau) = \frac{AB}{N_p} S_{xy}(n\Delta\tau). \quad (14)$$

Импульс с последнего N-го выхода распределителя импульсов 16 поступает также на вход сброса RS-триггера 17 и устанавливает на его прямом выходе уровень логического нуля, который запрещает работу делителя 15 с перестраиваемым коэффициентом деления и распределителя импульсов 16. На этом процесс измерения взаимной корреляционной функции $R_{xy}(\tau)$ завершается.

Процедура измерения корреляционной функции $R_{xx}(\tau)$ аналогична вышерассмотренному процессу измерения взаимной корреляционной функции $R_{xy}(\tau)$. Отличие заключается лишь только в том, что исследуемый центрированный случайный сигнал $\overset{\circ}{x}(t)$ поступает на оба

входа коррелометра, то есть на первые входы первого 3 и второго 4 компараторов. При этом в реверсивном счетчике 13 и в реверсивных счетчиках 37 блоков 21₁-21_N вычисления ординат корреляционной (взаимной корреляционной) функции будут накапливаться в двоичном коде соответственно числа $S_{xx}(0)$ и $S_{xx}(\Delta\tau)$, $S_{xx}(2\Delta\tau)$, $S_{xx}(3\Delta\tau)$, ..., $S_{xx}(N\Delta\tau)$, которые определяют соответственно оценку $\hat{R}_{xx}(0)$ нулевой ординаты и оценки $\hat{R}_{xx}(\Delta\tau)$,

$\hat{R}_{xx}(2\Delta\tau)$, $\hat{R}_{xx}(3\Delta\tau)$, ..., $\hat{R}_{xx}(N\Delta\tau)$ последующих N ординат корреляционной функции сигнала $\overset{\circ}{x}(t)$. С учетом постоянного коэффициента $\frac{AB}{N_p}$, входящего в выражение (4), в общем

случае оценки $\hat{R}_{xx}(n\Delta\tau)$ ординат корреляционной функции сигнала $\overset{\circ}{x}(t)$ будут равны

$$\hat{R}_{xx}(n\Delta\tau) = \frac{AB}{N_p} S_{xx}(n\Delta\tau), \quad (15)$$

где $n=0, 1, 2, 3, \dots, N$.

Из приведенного выше описания видно, что по сравнению с устройством-прототипом предлагаемое устройство имеет более простую структуру. При этом основными операциями являются процедуры распределения импульсов.

Технически предлагаемое устройство реализуется на стандартных элементах, широко известных и применяемых в современной технике. Более того, при современном уровне развития технологии производства интегральных микросхем в перспективе подобное устройство или отдельные его блоки (блоки синхронизации, распределители импульсов и блоки вычисления ординат корреляционной (взаимной корреляционной) функции) целесообразно реализовать в виде больших интегральных схем.

Формула изобретения

1. Параллельный знаковый коррелометр, содержащий первый и второй генераторы случайных равномерно распределенных сигналов, выходы которых соединены со вторыми входами соответственно первого и второго компараторов, первые входы которых являются соответственно первым и вторым входами коррелометра, выход первого компаратора соединен с первым входом элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и с информационным входом каждого из N блоков вычисления ординат корреляционной (взаимной корреляционной) функции, выход второго компаратора соединен с входом формирователя коротких импульсов, со вторым входом элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и с D-входом D-триггера, тактовый вход которого подключен к входу "Пуск" коррелометра, а прямой выход соединен с входом признака начального состояния каждого из N блоков вычисления ординат корреляционной (взаимной корреляционной) функции, выход формирователя коротких импульсов соединен со счетным входом первого двоичного счетчика, выход которого соединен с адресным входом дешифратора, последний (M+1)-й выход которого соединен с входом сброса первого D-триггера, вход установки которого подключен к входу "Пуск" коррелометра, а прямой выход соединен с первым входом элемента И, с входом разрешения дешифрации дешифратора и с входами разрешения счета первого и второго двоичных счетчиков, выход генератора тактовых импульсов соединен со счетным входом делителя с перестраиваемым коэффициентом деления, с вторым входом элемента И, со

счетным входом второго двоичного счетчика и со счетными входами N блоков вычисления ординат корреляционной (взаимной корреляционной) функции, выход элемента И соединен со счетным входом реверсивного счетчика, вход управления направлением счета которого подключен к выходу элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, входы обнуления первого и второго

 5 двоичных счетчиков, вход обнуления реверсивного счетчика и входы начальной установки всех N блоков вычисления ординат корреляционной (взаимной корреляционной) функции объединены и подключены к входу "Пуск" коррелометра, выход второго двоичного счетчика является одним из выходов коррелометра и несет информацию о длительности времени измерения, выход реверсивного счетчика является выходом оценки нулевой ординаты

 10 корреляционной (взаимной корреляционной) функции, установочный вход делителя с перестраиваемым коэффициентом деления подключен к входу "Пуск" коррелометра, а вход задания коэффициента деления является входом задания шага задержки измерения корреляционной (взаимной корреляционной) функции коррелометра, вход управления делителя с перестраиваемым коэффициентом деления и вход управления распределителя

 15 импульсов объединены и подключены к прямому выходу второго RS-триггера, вход установки которого подключен к входу "Пуск" коррелометра, выход делителя с перестраиваемым коэффициентом деления соединен с информационным входом распределителя импульсов, N выходов которого соединены с входами запуска соответствующих N блоков вычисления ординат корреляционной (взаимной

 20 корреляционной) функции, последний N-й выход распределителя импульсов соединен с входом сброса второго RS-триггера, выходы N (M-1)-входовых элементов ИЛИ соединены с входами смены знака соответствующих блоков вычисления ординат корреляционной (взаимной корреляционной) функции, выходы которых являются выходами оценок соответствующих ординат корреляционной (взаимной корреляционной) функции,

 25 отличающийся тем, что в него введены группа, содержащая M блоков синхронизации, и группа, содержащая M распределителей импульсов, причем первые M выходов дешифратора соединены с входами разрешения счета соответствующих M блоков синхронизации группы, входы задания периода выдачи стробирующих импульсов M блоков синхронизации группы объединены и подключены к входу задания шага задержки

 30 измерения корреляционной (взаимной корреляционной) функции коррелометра, входы начальной установки M блоков синхронизации группы объединены и подключены к входу "Пуск" коррелометра, счетные входы M блоков синхронизации группы объединены и подключены к выходу генератора тактовых импульсов, первый выход распределителя импульсов соединен с входом запуска первого блока синхронизации группы, выход

 35 признака равенства нулю предыдущего блока синхронизации группы соединен с входом запуска последующего блока синхронизации группы, выход признака равенства нулю последнего M-го блока синхронизации группы соединен с входом прекращения счета первого блока вычисления ординаты корреляционной (взаимной корреляционной) функции, выходы признака равенства нулю первых M-1 блоков синхронизации группы соединены с

 40 входами первого (M-1)-входового элемента ИЛИ, выходы признака выдачи стробирующих импульсов M блоков синхронизации группы соединены с входами управления соответствующих M распределителей импульсов группы, выходы стробирующих импульсов M блоков синхронизации группы соединены с информационными входами соответствующих M распределителей импульсов группы, n-е выходы ($n=1,2,3,\dots,N-1$)

 45 первых M-1 распределителей импульсов группы соединены с входами (n+1)-го (M-1)-входового элемента ИЛИ, (N-1)-й выход каждого из распределителей импульсов группы соединен с входом прекращения работы соответствующего блока синхронизации группы, n-й выход ($n=1,2,3,\dots,N-1$) последнего M-го распределителя импульсов группы соединен с

 50 входом прекращения счета (n+1)-го блока вычисления ординаты корреляционной (взаимной корреляционной) функции.

2. Параллельный знаковый коррелометр по п.1, отличающийся тем, что блок синхронизации содержит первый и второй элементы ИЛИ, первый и второй RS-триггеры, демультиплексор, реверсивный счетчик, элемент И, схему сравнения и делитель с

перестраиваемым коэффициентом деления, причем информационный вход демультиплексора и счетный вход делителя с перестраиваемым коэффициентом деления объединены и являются счетным входом блока синхронизации, первый адресный вход демультиплексора является входом разрешения счета блока синхронизации, первые входы
5 первого и второго элементов ИЛИ, вход обнуления реверсивного счетчика и установочный вход делителя с перестраиваемым коэффициентом деления объединены и являются входом начальной установки блока синхронизации, вход установки первого RS-триггера является входом запуска блока синхронизации, второй вход второго элемента ИЛИ является входом прекращения работы блока синхронизации, вход задания коэффициента
10 деления делителя с перестраиваемым коэффициентом деления является входом задания периода выдачи стробирующих импульсов блока синхронизации, выход первого элемента ИЛИ соединен с входом сброса первого RS-триггера, прямой выход которого соединен со вторым адресным входом демультиплексора и со вторым входом элемента И, первый и второй выходы демультиплексора соединены соответственно с входами прямого и
15 обратного счета реверсивного счетчика, выход которого соединен с первым входом схемы сравнения, на второй вход которой подается нулевой код, выход схемы сравнения соединен с первым входом элемента И, выход которого соединен со вторым входом первого элемента ИЛИ, с входом установки второго D-триггера и является выходом признака равенства нулю блока синхронизации, выход второго элемента ИЛИ соединен с
20 входом сброса второго RS-триггера, прямой выход которого соединен с входом управления делителя с перестраиваемым коэффициентом деления и является выходом признака выдачи стробирующих импульсов блока синхронизации, выход делителя с перестраиваемым коэффициентом деления является выходом стробирующих импульсов блока синхронизации.

25

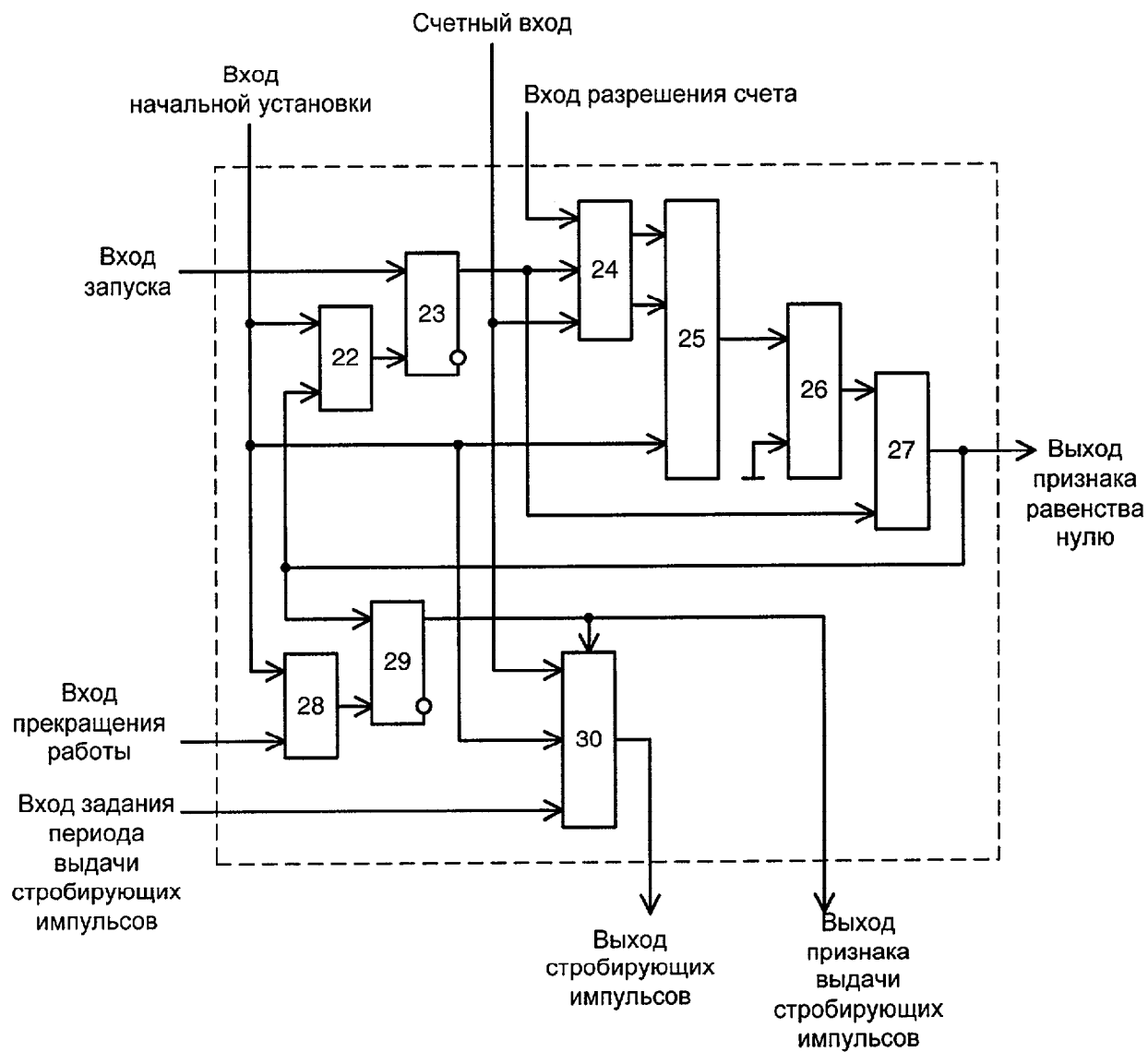
30

35

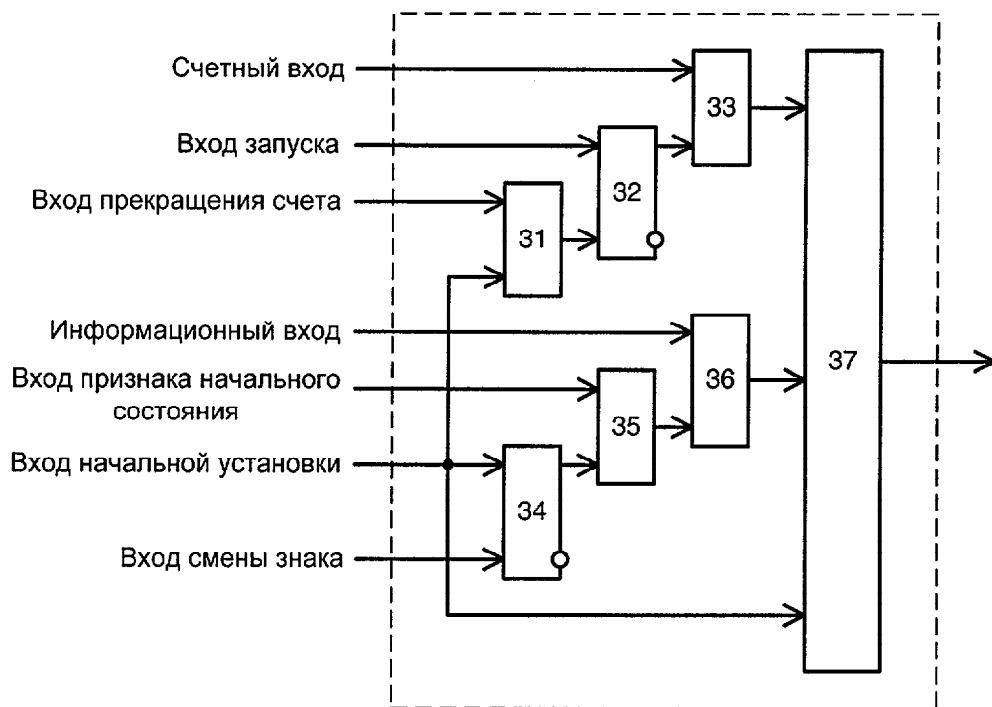
40

45

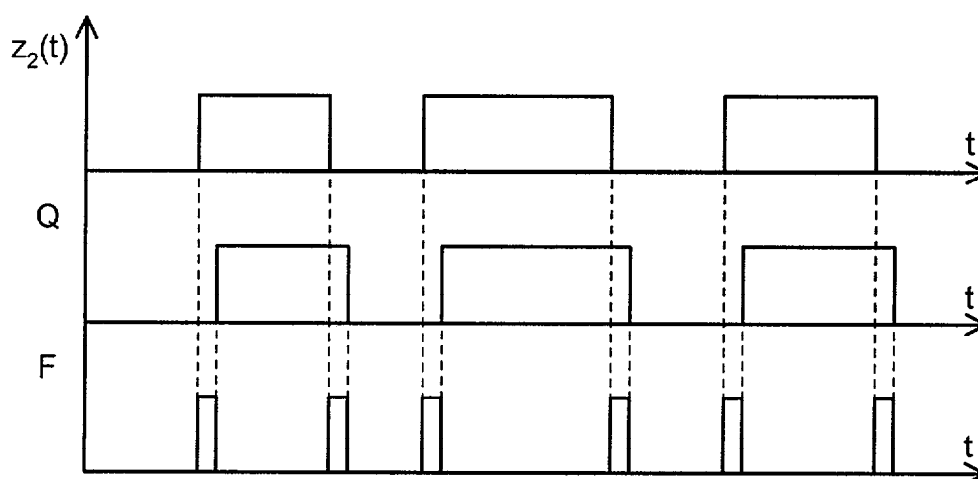
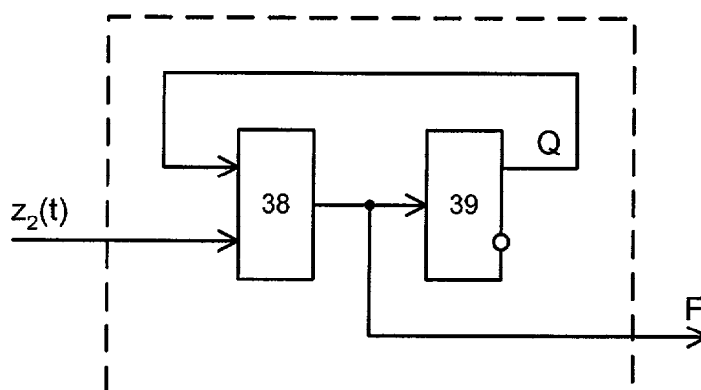
50



Фиг. 2



Фиг. 3



Фиг. 4