(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년03월17일
(11) 등록번호 10-1022912
(24) 등록일자 2011년03월09일

(51) Int. Cl.
H05K 3/40 (2006.01)
(21) 출원번호 10-2008-0119895
(22) 출원일자 2008년11월28일
심사청구일자 2008년11월28일
(65) 공개번호 10-2010-0061026
(43) 공개일자 2010년06월07일
(56) 선행기술조사문헌
JP06069640 A
JP09186162 A
JP2004186453 A
JP2007250925 A
전체 청구항 수 : 총 18 항

(73) 특허권자
삼성전기주식회사
경기도 수원시 영통구 매탄동 314
(72) 발명자
강명삼
경기도 화성시 반송동 74번지 우림필유타운하우스 115동 303호
박정우
경기도 수원시 팔달구 우만동 풍림아파트 4동 504호
(뒷면에 계속)
(74) 대리인
청운특허법인

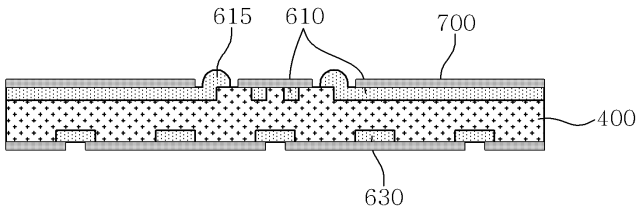
심사관 : 김종희

(54) 금속범프를 갖는 인쇄회로기판 및 그 제조방법

(57) 요 약

본 발명은 금속범프를 갖는 인쇄회로기판 및 그 제조방법에 관한 것으로서, 보다 상세하게는 일정한 높이를 갖으며, 별도의 범프패드 없이 회로패턴에 직접 접속하기 때문에 미세한 피치로 형성될 수 있는 금속범프를 갖는 인쇄회로기판 및 그 제조방법에 관한 것이다.

대 표 도 - 도2b



(72) 발명자

김옥태

경기도 수원시 권선구 곡반정동 533-9번지 (22블럭 9롯트) 204호

윤길용

경기도 수원시 권선구 탑동 797-6번지 가림아파트 26차 403호

특허청구의 범위

청구항 1

(A) 메탈 캐리어 상부에 금속범프형성용 홈부를 형성하는 단계;

(B) 상기 홈부를 포함하여 상기 메탈 캐리어 상부에 배리어층을 형성하는 단계;

(C) 상기 배리어층 상부에 상기 홈부를 충전하는 금속범프 및 회로패턴을 포함하는 상부회로층을 형성하는 단계;

(D) 절연층을 제공하고 상기 상부회로층을 절연층 상부에 전사하는 단계; 및

(E) 상기 메탈 캐리어 및 상기 배리어층을 제거하는 단계;

를 포함하는 금속범프를 갖는 인쇄회로기판의 제조방법.

청구항 2

제1항에 있어서,

상기 (E) 단계 이후에,

상기 절연층 상부에 상기 금속범프를 노출하는 개방홀을 갖는 솔더 레지스트층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 금속범프를 갖는 인쇄회로기판의 제조방법.

청구항 3

제1항에 있어서,

상기 (A) 단계는,

(i) 메탈 캐리어를 제공하는 단계;

(ii) 상기 메탈 캐리어 상부에 에칭 레지스트를 도포하는 단계;

(iii) 상기 에칭 레지스트에 홈부 형성용 개구부를 패터닝하는 단계;

(iv) 상기 홈부 형성용 개구부로 노출된 상기 메탈 캐리어를 에칭하여 홈부를 형성하는 단계; 및

(v) 상기 에칭레지스트를 제거하는 단계;

를 포함하는 것을 특징으로 하는 금속범프를 갖는 인쇄회로기판의 제조방법.

청구항 4

제1항에 있어서,

상기 (B) 단계 이후에,

상기 배리어층 상부에 시드층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 금속범프를 갖는 인쇄회로기판의 제조방법.

청구항 5

제1항에 있어서,

상기 (C) 단계는,

(i) 상기 배리어층 상부에 도금레지스트를 도포하는 단계;

(ii) 상기 도금 레지스트에 상기 홈부의 적어도 일부를 노출하는 개구부를 포함하는 회로패턴 형성용 개구부를 패터닝하는 단계; 및

(iii) 상기 개구부를 도금하여 상기 홈부를 충전하는 금속범프 및 회로패턴을 포함하는 상부회로층을 형성하는 단계;

를 포함하는 것을 특징으로 하는 금속범프를 갖는 인쇄회로기판의 제조방법.

청구항 6

제1항에 있어서,

상기 메탈 캐리어 및 상기 상부회로층은 전기 전도성 금속으로 이루어지고 상기 배리어층은 상기 메탈캐리어 및 상기 상부회로층을 이루는 금속과 선택적으로 에칭 가능한 금속으로 이루어지는 것을 특징으로 하는 금속범프를 갖는 인쇄회로기판의 제조방법.

청구항 7

제6항에 있어서,

상기 메탈 캐리어는 구리로 이루어지고, 상기 상부회로층은 구리, 또는 주석(Sn), 주석(Sn)과 은(Ag)의 합금 중 어느 하나로 이루어지고, 상기 배리어층은 니켈로 이루어지는 것을 특징으로 하는 금속범프를 갖는 인쇄회로기판의 제조방법.

청구항 8

(A) 제1 캐리어 상부에 금속범프형성용 홈부를 형성하고, 상기 홈부를 포함하여 상기 제1 캐리어 상부에 제1 배리어층을 형성하고, 상기 제1 배리어층 상부에 상기 홈부를 충전하는 금속범프 및 회로패턴을 포함하는 상부회로층을 형성하는 단계;

(B) 제2 캐리어 상부에 제2 배리어층을 형성하고 상기 제2 배리어층 상부에 하부회로층을 형성하는 단계;

(C) 절연층을 제공하고 상기 절연층의 상하면에 상기 상부회로층 및 상기 하부회로층을 전사하는 단계;

(D) 상기 제1 캐리어 및 상기 제2 캐리어를 제거하는 단계; 및

(E) 상기 제1 배리어층 및 상기 제2 배리어층을 제거하는 단계;

를 포함하는 금속범프를 갖는 인쇄회로기판의 제조방법.

청구항 9

제8항에 있어서,

상기 (E) 단계 이후에,

상기 절연층의 상하부에 솔더레지스트층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 금속범프를 갖는 인쇄회로기판의 제조방법.

청구항 10

제8항에 있어서,

상기 제1 캐리어, 제2 캐리어, 상부회로층 및 하부회로층은 전기 전도성 금속으로 이루어지고, 상기 제1 배리어층 및 제2 배리어층은 상기 제1 캐리어, 제2 캐리어, 상부회로층 및 하부회로층을 이루는 금속과 선택적으로 에칭 가능한 금속으로 이루어지는 것을 특징으로 하는 금속범프를 갖는 인쇄회로기판의 제조방법.

청구항 11

제8항에 있어서,

상기 (D) 단계 이후에,

상기 상부회로층 및 상기 하부회로층을 전기적으로 접속하는 비아를 형성하는 단계를 더 포함하는 것을 특징으로 하는 금속범프를 갖는 인쇄회로기판의 제조방법.

청구항 12

절연층 상부에 매립된 전기 전도성 금속으로 이루어진 회로패턴을 포함하는 상부회로층; 및

상기 회로패턴과 일체를 이루되 상기 회로패턴 상부로 돌출되며, 상기 절연층 상부로 돌출된 금속범프;

를 포함하는 금속범프를 갖는 인쇄회로기판.

청구항 13

제12항에 있어서,

상기 금속범프의 하면 중 일부분이 상기 회로패턴과 연결된 것을 특징으로 하는 금속범프를 갖는 인쇄회로기판.

청구항 14

제12항에 있어서,

상기 절연층 상부에 형성되며 상기 금속범프를 노출하는 개방홀을 갖는 솔더 레지스트층을 더 포함하는 것을 특징으로 하는 금속범프를 갖는 인쇄회로기판.

청구항 15

제12항에 있어서,

상기 절연층 하부에 매립된 하부회로층을 더 포함하는 것을 특징으로 하는 금속범프를 갖는 인쇄회로기판.

청구항 16

제12항에 있어서,

상기 금속범프 상부에 형성되며 OSP 표면처리층 또는 니켈 및 금 도금층으로 이루어진 표면보호층을 더 포함하는 것을 특징으로 하는 금속범프를 갖는 인쇄회로기판.

청구항 17

제12항에 있어서,

상기 회로패턴 및 상기 금속범프는 구리, 주석(Sn), 또는 주석(Sn)과 은(Ag)의 합금 중 어느 하나로 이루어진 것을 특징으로 하는 금속범프를 갖는 인쇄회로기판.

청구항 18

제15항에 있어서,

상기 회로패턴과 상기 하부회로층을 전기적으로 연결하는 비아를 더 포함하는 것을 특징으로 하는 금속범프를 갖는 인쇄회로기판.

명 세 서

발명의 상세한 설명

기 술 분 야

[0001] 본 발명은 금속범프를 갖는 인쇄회로기판 및 그 제조방법에 관한 것으로서, 보다 상세하게는 일정한 높이를 갖으며, 별도의 범프패드 없이 회로패턴에 직접 접속하기 때문에 미세한 피치로 형성될 수 있는 금속범프를 갖는 인쇄회로기판 및 그 제조방법에 관한 것이다.

배 경 기 술

[0002] 전자산업의 발달에 따라 전자부품이 고성능화되는 추세이며, 이에 따른 패키지(PKG)도 소형화, 고밀도화될 것이 요구된다. 또한, IC와 메인보드를 연결해 주는 인터포저(기판)도 고밀도화 되어야 한다. 패키지의 고밀도화의 원인은 IC의 I/O 카운트(count) 수가 늘어나게 되었기 때문인데 인터포저와 연결해 주는 방법에 대해서도 더 나은 방향으로 변화하고 있다. 현재의 고밀도 패키지에서의 IC 실장방법은 와이어 본딩 방식과 플립본딩 방식이

사용되고 있으며, I/O 가 일정수 올라가게 되면 실장시 소요되는 비용으로 인하여 플립본딩 방식이 선호되고 있다.

[0003] 도 1은 종래기술에 따라 반조체칩 실장기판의 최외층을 형성하는 방법을 도시하는 도면이다.

[0004] 도 1(a)를 참조하면, 패드(13)를 구비하는 기판(11) 상에는 솔더 레지스트(15)가 형성되어 있다. 솔더 레지스트(15)는 패드(13)의 사이에 형성되며 추후 범프(23)의 형성시 솔더 페이스트(19)가 흘러 내리는 것을 방지하는 역할을 한다.

[0005] 그리고 도 1(b)에 도시된 바와 같이 솔더 레지스트(15) 상에 인쇄 마스크(17)를 위치시킨다. 인쇄 마스크(17)는 추후 솔더페이스트를 인쇄하는 과정에서 솔더 레지스트(15) 상에 솔더 페이스트가 도포되지 않도록 함과 동시에, 패드(13) 상에 도포되는 솔더 페이스트가 일정한 높이를 갖도록 한다. 그리고 도 1(c)에 도시된 바와 같이, 스퀴지 브레이드(21)를 이용하여 솔더 페이스트(19)를 패드(13) 상에 인쇄한다. 솔더 페이스트(19)는 도 1(c)에 도시된 바와 같이 솔더 레지스트(15) 및 인쇄 마스크(17)로 이루어지는 홈 사이에 충전된다.

[0006] 그리고 도 1(d)에 도시된 바와 같이, 솔더 레지스트(15) 상에 위치시킨 인쇄 마스크(17)를 제거한 후 리플로우(reflow) 공정을 이용하여 도 1(e)에 도시된 바와 같은 범프(23)를 구비하는 인쇄회로기판을 제작한다.

[0007] 이와 같이, 프린팅(printing) 방식을 이용하는 인쇄회로기판의 범프 형성 방법은 120㎛ 이하의 미세 피치(pitch)를 갖는 범프를 구현하기가 어렵다는 문제점을 가진다. 따라서 프린팅 방식을 이용하는 범프 형성 방법은 미세한 범프를 형성하는 경우 범프가 형성되지 않거나, 형성되더라도 부피가 매우 작게 형성되는 문제점을 초래한다.

[0008] 또한, 패드(13)는 도금방식으로 형성되기 때문에 도금편차에 의해 두께가 상이하며, 솔더 페이스트(19)를 인쇄하는 공정에서도 인쇄량을 완전히 균일하게 맞추는 것이 어렵기 때문에 범프(23)의 높이가 균일하지 못하며 이에 따라 반도체 칩과 연결이 되지 않는 범프(23)도 형성되는 문제점이 있다.

[0009] 또한, 솔더레지스트와 패드(13) 사이에 단차가 크기 때문에 전자부품 실장후 언더필시 보이드(void) 발생의 문제점이 있었다.

발명의 내용

해결 하고자하는 과제

[0010] 본 발명은 상술한 바와 같은 종래기술의 문제점을 해결하고자 창출된 것으로서, 미세한 피치를 가지며 균일한 높이를 갖는 금속범프를 포함하는 인쇄회로기판의 구조 및 제조방법을 제안한다.

과제 해결수단

[0011] 본 발명에 따른 금속범프를 갖는 인쇄회로기판의 제조방법은, (A) 메탈 캐리어 상부에 금속범프형성용 홈부를 형성하는 단계; (B) 상기 홈부를 포함하여 상기 메탈 캐리어 상부에 배리어층을 형성하는 단계; (C) 상기 배리어층 상부에 상기 홈부를 충전하는 금속범프 및 회로패턴을 포함하는 상부회로층을 형성하는 단계; (D) 절연층을 제공하고 상기 회로층을 절연층 상부에 전사하는 단계; 및 (E) 상기 메탈 캐리어 및 상기 배리어층을 제거하는 단계;를 포함하는 것을 특징으로 한다.

[0012] 본 발명의 바람직한 한 특징으로서, 상기 (E) 단계 이후에, 상기 절연층 상부에 상기 금속범프를 노출하는 개방홀을 갖는 솔더 레지스트층을 형성하는 단계를 더 포함하는 것에 있다.

[0013] 본 발명의 바람직한 다른 특징으로서, 상기 (A) 단계는, (ⅰ) 메탈 캐리어를 제공하는 단계; (ii) 상기 메탈 캐리어 상부에 에칭 레지스트를 도포하는 단계; (iii) 상기 에칭 레지스트에 홈부 형성용 개구부를 패터닝하는 단계; (iv) 상기 홈부 형성용 개구부로 노출된 상기 메탈 캐리어를 에칭하여 홈부를 형성하는 단계; 및 (v) 상기 에칭레지스트를 제거하는 단계;를 포함하는 것에 있다.

[0014] 본 발명의 바람직한 또 다른 특징으로서, 상기 (B) 단계 이후에, 상기 배리어층 상부에 시드층을 형성하는 단계를 더 포함하는 것에 있다.

[0015] 본 발명의 바람직한 또 다른 특징으로서, 상기 (C) 단계는, (ⅰ) 상기 배리어층 상부에 도금레지스트를 도포하는 단계; (ii) 상기 도금 레지스트에 상기 홈부의 적어도 일부를 노출하는 개구부를 포함하는 회로패턴 형성용 개구부를 패터닝하는 단계; 및 (iii) 상기 개구부를 도금하여 상기 홈부를 충전하는 금속범프 및 회로패턴을 포

함하는 상부회로층을 형성하는 단계;를 포함하는 것에 있다.

[0016] 본 발명의 바람직한 또 다른 특징으로서, 상기 메탈 캐리어 및 상기 회로층은 전기 전도성 금속으로 이루어지고 상기 배리어층은 상기 메탈캐리어 및 상기 상부회로층을 이루는 금속과 선택적으로 에칭 가능한 금속으로 이루어지는 것에 있다.

[0017] 본 발명의 바람직한 또 다른 특징으로서, 상기 메탈 캐리어는 구리로 이루어지고, 상기 상부회로층은 구리, 또는 주석(Sn), 주석(Sn)과 은(Ag)의 합금 중 어느 하나로 이루어지고, 상기 배리어층은 니켈로 이루어지는 것에 있다.

[0018] 또한, 본 발명에 따른 금속범프를 갖는 인쇄회로기판의 제조방법은, (A) 제1 캐리어 상부에 금속범프형성용 홈부를 형성하고, 상기 홈부를 포함하여 상기 제1 캐리어 상부에 제1 배리어층을 형성하고, 상기 제1 배리어층 상부에 상기 홈부를 충전하는 금속범프 및 회로패턴을 포함하는 상부회로층을 형성하는 단계; (B) 제2 캐리어 상부에 제2 배리어층을 형성하고 상기 제2 배리어층 상부에 하부회로층을 형성하는 단계; (C) 절연층을 제공하고 상기 절연층의 상하면에 상기 상부회로층 및 상기 하부회로층을 전사하는 단계; (D) 상기 제1 캐리어 및 상기 제2 캐리어를 제거하는 단계; 및 (E) 상기 제1 배리어층 및 상기 제2 배리어층을 제거하는 단계;를 포함하는 것을 특징으로 한다.

[0019] 본 발명의 바람직한 한 특징으로서, 상기 (E) 단계 이후에, 상기 절연층의 상하부에 솔더레지스트층을 형성하는 단계를 더 포함하는 것에 있다.

[0020] 본 발명의 바람직한 다른 특징으로서, 상기 제1 캐리어, 제2 캐리어, 상부회로층 및 하부회로층은 전기 전도성 금속으로 이루어지고, 상기 제1 배리어층 및 제2 배리어층은 상기 제1 캐리어, 제2 캐리어, 상부회로층 및 하부회로층을 이루는 금속과 선택적으로 에칭 가능한 금속으로 이루어지는 것에 있다.

[0021] 본 발명의 바람직한 또 다른 특징으로서, 상기 (D) 단계 이후에, 상기 상부회로층 및 상기 하부회로층을 전기적으로 접속하는 비아를 형성하는 단계를 더 포함하는 것에 있다.

[0022] 본 발명에 따른 금속범프를 갖는 인쇄회로기판은, 절연층 상부에 매립된 전기 전도성 금속으로 이루어진 회로패턴을 포함하는 상부회로층; 및 상기 회로패턴과 일체를 이루되 상기 회로패턴 상부로 돌출되며, 상기 절연층 상부로 돌출된 금속범프;를 포함하는 것을 특징으로 한다.

[0023] 본 발명의 바람직한 한 특징으로서, 상기 금속범프의 하면 중 일부분이 상기 회로패턴과 연결된 것에 있다.

[0024] 본 발명의 바람직한 다른 특징으로서, 상기 절연층 상부에 형성되며 상기 금속범프를 노출하는 개방홀을 갖는 솔더 레지스트층을 더 포함하는 것에 있다.

[0025] 본 발명의 바람직한 또 다른 특징으로서, 상기 절연층 하부에 매립된 하부회로층을 더 포함하는 것에 있다.

[0026] 본 발명의 바람직한 또 다른 특징으로서, 상기 금속범프 상부에 형성되며 OSP 표면처리층 또는 니켈 및 금 도금층으로 이루어진 표면보호층을 더 포함하는 것에 있다.

[0027] 본 발명의 바람직한 또 다른 특징으로서, 상기 회로패턴 및 상기 금속범프는 구리, 주석(Sn), 또는 주석(Sn)과 은(Ag)의 합금 중 어느 하나로 이루어진 것에 있다.

[0028] 본 발명의 바람직한 또 다른 특징으로서, 상기 회로패턴과 상기 하부회로층을 전기적으로 연결하는 비아를 더 포함하는 것에 있다.

[0029] 본 발명의 특징 및 이점들은 첨부도면에 의거한 다음의 상세한 설명으로 더욱 명백해질 것이다.

[0030] 이에 앞서 본 명세서 및 청구범위에 사용된 용어나 단어는 통상적이고 사전적인 의미로 해석되어서는 아니되며, 발명자가 그 자신의 발명을 가장 최선의 방법으로 설명하기 위해 용어의 개념을 적절하게 정의할 수 있다는 원칙에 입각하여 본 발명의 기술적 사상에 부합되는 의미와 개념으로 해석되어야만 한다.

효 과

[0031] 본 발명에 따른 인쇄회로기판은, 금속범프를 포함하기 때문에 전기 신호의 전달 성능이 향상되며, 범프 패드가

없어 범프 피치가 미세하고 범프의 높이가 균일한 고밀도의 최외각 회로층을 가진다.

[0032] 또한 본 발명에 따른 인쇄회로기판의 제조방법에 의하면, 회로패턴 형성 공정으로 금속범프를 형성하기 때문에 미세한 피치의 금속범프를 형성하는 것이 가능하다.

발명의 실시를 위한 구체적인 내용

[0033] 이하, 본 발명에 따른 금속범프를 갖는 인쇄회로기판 및 그의 제조방법의 바람직한 실시예를 첨부된 도면을 참조하여 상세히 설명하면 다음과 같다. 첨부된 도면의 전체에 걸쳐, 동일하거나 대응하는 구성요소는 동일한 도면부호로 지칭되며, 중복되는 설명은 생략한다. 본 명세서에서, 상부, 하부 등의 용어는 하나의 구성요소를 다른 구성요소로부터 구별하기 위해 사용되는 것으로, 구성요소가 상기 용어들에 의해 제한되는 것은 아니다.

[0034] 도 2a는 본 발명의 바람직한 실시예에 따른 금속범프를 갖는 인쇄회로기판의 평면도이고, 도 2b는 도 2a에 도시된 금속범프를 갖는 인쇄회로기판을 I-I선을 따라 절단한 단면도이다.

[0035] 이에 나타내 보인바와 같이 본 실시예에 따른 금속범프를 갖는 인쇄회로기판은, 절연층(400) 상부에 매립된 전기 전도성 금속으로 이루어진 회로패턴(610)을 포함하는 상부회로층, 및 회로패턴(610)과 일체를 이루는 금속범프(615)를 포함하는 구성이다.

[0036] 절연층(400)은 전기 절연소재인 복합 고분자 수지로 이루어지며, 예를 들어, 프리프레그, 또는 통상의 수지 기판 자재로서 FR-4, BT(Bismaleimide Triazine), ABF(Ajinomoto Build up Film) 등의 에폭시계 수지를 사용할 수 있으나, 특별히 이에 한정되는 것은 아니다.

[0037] 회로패턴(610)은 전기신호를 전달하는 전기 전도성 금속패턴으로서 예를 들면, 금, 은, 구리, 니켈, 주석(Sn), 또는 주석(Sn)과 은(Ag)의 합금 등의 금속으로 이루어질 수 있다. 본 실시예의 회로패턴(610)은 절연층(400)에 매립되어 있되 절연층(400) 외부로 노출된 노출면을 포함한다. 여기서 노출면이란 회로패턴(610)이 매립된 절연층(400)에 의해 덮여있지 않은 면을 의미하는 것이며, 절연층(400) 외부에 형성될 수 있는 타 절연층이나 솔더레지스트층(700) 외부로 노출되는 것을 의미하는 것은 아니다.

[0038] 금속범프(615)는 회로패턴(610)과 일체를 이루되 회로패턴(610) 상부로 돌출되며, 절연층(400) 상부로 돌출된다. 본 실시예의 금속범프(615)는 절연층(400)의 상부에 매립된 회로패턴(610)과 일체를 이루며, 회로패턴(610)과 동일한 물질로 구성된다. 따라서, 금속범프(615)와 회로패턴(610)이 명확하게 구별되는 것은 아니지만, 회로패턴(610)의 타 부분에 비해 상부로 돌출 형성된 부분을 금속범프(615)라고 명명할 수 있다. 금속범프(615)는 추후 인쇄회로기판에 실장될 전자부품과 인쇄회로기판의 배선을 전기적으로 접속하는 기능을 수행한다.

[0039] 이때, 금속범프(615)의 하면 전체가 회로패턴(610)과 연결되는 형상인 것도 가능하지만, 금속범프(615)의 하면 중 일부만이 회로패턴(610)과 연결된 형상이 될 수 있다. 본 실시예의 회로패턴(610) 및 금속범프(615)는 구리로 이루어진다.

[0040] 또한, 도 3에 도시된 바와 같이, 금속범프(615) 상부에 형성되며 예를 들면, OSP 표면처리층 또는 니켈 및 금 도금층으로 이루어진 표면보호층(650)을 더 포함할 수 있다. 표면보호층(650)은 금속범프(615)의 손상을 방지하고 추후 실장될 전자부품의 접속을 원활하게 하는 기능을 수행한다.

[0041] 한편, 본 실시예에 따른 인쇄회로기판은, 절연층(400) 하부에 매립된 하부회로층(630)을 더 포함한다. 구성의 명확한 표현을 위해 본 실시예에서는 단일 회로층으로 구성된 하부회로층(630)을 예시적으로 도시 및 서술하였지만, 상부회로층과 전기적으로 연결되는 하부회로층(630)은 상하로 배열된 복수의 회로층과 이들 회로층 사이에 개재된 절연재로 이루어질 수 있음을 당업자라면 쉽게 이해할 수 있을 것이다.

[0042] 또한, 본 실시예에 따른 인쇄회로기판은, 절연층(400) 상부 및 하부에 형성되며 금속범프(615) 및 하부회로층(630)에 형성된 접속패드를 노출하는 개방홀을 갖는 솔더레지스트층(700)을 더 포함할 수 있다. 솔더레지스트층(700)은 절연층(400)으로부터 노출된 회로층을 보호하는 기능을 수행한다.

[0043] 또한, 도시되지는 않았으나, 회로패턴(610)을 포함하는 상부회로층과 하부회로층(630)을 전기적으로 연결하는 비아를 더 포함할 수 있다.

[0044] 상술한 바와 같은 인쇄회로기판은, 범프 패드가 없는 금속범프(615)를 포함하기 때문에 전기 신호의 전달 성능이 향상되며, 범프 피치가 미세하고 범프의 높이가 균일한 고밀도의 최외각 회로층을 가진다.

[0045] 또한, 솔더레지스트층(700)과 절연층(400)과의 단차가 낮기 때문에 전자부품 실장시 언더필 재료의 보이드 감소에 유리하다.

[0046] 도 4 내지 도 19는 본 발명의 바람직한 실시예에 따른 금속범프를 갖는 인쇄회로기판의 제조방법을 공정순서대로 도시하는 도면이다.

[0047] 먼저, 제1 캐리어(110) 상부에 금속범프(615)형성용 홈부(115)를 형성하는 단계이다.

[0048] 도 4에 도시된 바와 같이, 제1 캐리어(110)를 제공하고, 제1 캐리어(110) 상부에 에칭 레지스트(200)를 도포한다. 제1 캐리어(110)는 예를 들면, 금, 은, 구리, 니켈 등의 금속으로 이루어진 메탈 캐리어이고, 본 실시예에서는 구리로 이루어진 제1 캐리어(110)가 제공된다. 제1 캐리어(110)가 제공되면, 바람직하게는 감광성 드라이필름으로 이루어진 에칭 레지스트(200)를 도포한다.

[0049] 이후, 도 5에 도시된 바와 같이, 에칭 레지스트(200)에 홈부 형성용 개구부(210)를 패터닝한다. 광차단패턴을 갖는 마스크(미도시)를 사용하여 에칭 레지스트(200)를 선택적으로 경화하고 미경화부분을 제거함으로써 에칭 레지스트(200)에 홈부 형성용 개구부(210)를 패터닝할 수 있다.

[0050] 이후, 도 6에 도시된 바와 같이, 홈부 형성용 개구부(210)로 노출된 제1 캐리어(110)를 에칭하고, 도 7에 도시된 바와 같이, 에칭 레지스트(200)를 제거하여 홈부(115)를 형성한다. 예를 들면, 플라즈마를 이용한 건식 에칭 공정 또는 에칭액을 이용한 습식에칭 공정을 수행하여 홈부 형성용 개구부(210)로 노출된 제1 캐리어(110)를 에칭하여 홈부(115)를 형성할 수 있다. 본 공정에서는 습식에칭법으로 홈부(115)를 형성하며 반구형태의 홈부(115)가 제1 캐리어(110)에 형성된다.

[0051] 다음, 도 8에 도시된 바와 같이, 홈부(115)를 포함하여 제1 캐리어(110) 상부에 제1 배리어층(310)을 형성한다. 제1 배리어층(310)은 식각방지층으로서 제1 캐리어(110)와 선택적으로 에칭가능한 도전성 금속으로 이루어진다. 본 실시예에서는 니켈로 구성된 제1 배리어층(310)을 형성한다.

[0052] 이후, 도시되지는 않았으나, 제1 배리어층(310) 상부에 시드층(미도시)을 형성하는 단계를 더 포함할 수 있다. 시드층의 형성은 추후 수행될 전해 도금의 전처리 공정으로서 전기전도성이 약한 금속으로 제1 배리어층(310)을 형성한 경우에는 전해도금의 원할한 진행을 위해 시드층을 형성하는 것이 바람직하다.

[0053] 다음, 제1 배리어층(310) 상부에 홈부(115)를 충전하는 금속범프(615), 및 회로패턴(610)을 포함하는 상부회로층을 형성하는 단계이다.

[0054] 도 9에 도시된 바와 같이, 제1 배리어층(310) 상부에 도금 레지스트(500)를 도포한다. 도금 레지스트(500)는 감광성 드라이필름인 것이 바람직하다.

[0055] 이후, 도 10에 도시된 바와 같이, 도금 레지스트(500)에 홈부(115)의 적어도 일부를 노출하는 개구부를 포함하는 회로패턴(610) 형성용 개구부를 패터닝한다. 광차단패턴을 갖는 마스크(미도시)를 사용하여 도금 레지스트(500)를 선택적으로 경화하고 미경화부분을 제거함으로써 도금 레지스트(500)에 홈부(115)의 적어도 일부를 노출하는 개구부를 포함하는 회로패턴(610) 형성용 개구부를 패터닝할 수 있다.

[0056] 이때, 홈부(115)의 전체를 개방하는 도금 레지스트(500)를 형성하는 것도 가능하지만, 회로패턴(610) 홈부(115)와 연결되는 회로패턴(610) 형성용 개구부를 형성함에 있어, 노광 공정상의 오차에 의해 홈부(115)와 완전히 정합하는 패턴으로 도금 레지스트(500)가 패터닝되지 않는 경우가 발생할 수 있으므로, 노광 공정의 오차를 고려하여 홈부(115)의 중심부까지만 도금 레지스트(500)를 패터닝하는 것이 바람직하다. 홈부(115)는 회로패턴(610)에 비해 폭이 크기 때문에 홈부(115)의 중심부를 기준으로 도금 레지스트(500)를 패터닝하면 노광 공정상의 오차를 고려하더라도 홈부(115)의 적어도 일부를 노출하는 회로패턴(610) 형성용 개구부를 형성하는 것이 가능하다.

[0057] 이후, 도 11에 도시된 바와 같이, 도금 레지스트(500)의 개구부를 도금하여 홈부(115)를 충전하는 금속범프(615), 및 회로패턴(610)을 포함하는 상부회로층을 형성한다. 제1 배리어층(310)을 인입선으로 하여 도금 레지스트(500)의 개구부에 전해도금을 수행하여 홈부(115)를 충전하는 금속범프(615), 및 회로패턴(610)을 포함하는 상부회로층을 형성할 수 있다. 금속범프(615) 및 회로패턴(610)은 제1 배리어층(310)과 선택적으로 에칭가능한 전기 전도성 금속으로 이루어지고, 본 실시예에서는 구리를 사용한다.

[0058] 이후, 도 12에 도시된 바와 같이, 잔류한 도금 레지스트(500)를 제거한다. 잔류한 도금 레지스트(500)를 제거함

으로써 제1 캐리어(110) 상부에 상부회로층을 형성할 수 있다.

[0059] 다음, 도 13에 도시된 바와 같이, 제2 캐리어(130) 상부에 제2 배리어층(330)을 형성하고 제2 배리어층(330) 상부에 하부회로층(630)을 형성하는 단계이다. 제2 캐리어(130) 상부에 하부회로층(630)의 형성하는 공정은 제1 캐리어(110) 상부에 상부회로층을 형성하는 공정과 크게 다르지 않으며, 본 실시예의 제2 캐리어(130)에는 홈부(115)를 형성하지 않는다는 점에서 일부 상이하다. 그러나, 하부회로층(630)에도 금속으로 이루어진 범프를 형성하고자 하는 경우에는 제1 캐리어(110)와 극히 유사한 공정을 수행하여 하부회로층(630)을 형성할 수 있을 것이다.

[0060] 여기서, 제2 캐리어(130)는 제1 캐리어(110)와 유사한 금속으로 이루어지는 것이 바람직하지만, 이에 제한되는 것은 아니다.

[0061] 하부회로층(630)의 형성공정은 상술한 상부회로층의 형성공정과 병렬적으로 진행될 수 있다. 또한, 단일의 캐리어 또는 열접착재로 일면이 접착된 한 쌍의 캐리어를 사용하여 일면에는 상부회로층을 형성하고 타면에는 하부회로층(630)을 동시에 형성하는 공정으로 하부회로층(630)을 형성하는 것도 가능하다.

[0062] 제2 배리어층(330)은 제2 캐리어(130)와 선택적으로 에칭가능한 금속으로 이루어진다. 본 실시예에서는 니켈로 구성된 제2 배리어층(330)을 형성한다.

[0063] 다음, 도 14 및 도 15에 도시된 바와 같이, 절연층(400)을 제공하고 절연층(400)의 상하면에 상부회로층 및 하부회로층(630)을 전사하는 단계이다. 전사 공정 이전에 절연층(400)과의 접착력 향상을 위해 상부회로층 및 하부회로층(630)의 노출된 표면을 조도처리하여 요철을 형성하는 것이 바람직하다.

[0064] 다음, 도 16에 도시된 바와 같이, 제1 캐리어(110) 및 상기 제2 캐리어(130)를 제거한다. 제1 캐리어(110) 및 제2 캐리어(130)의 제거는 절연층(400)의 경화 및 회로층의 매립이 완료된 후에 진행되며, 제1 캐리어(110) 및 제2 캐리어(130)가 금속으로 이루어진 경우 통상의 에칭을 통해서 제거할 수 있다. 이 경우 제1 캐리어(110) 및 제2 캐리어(130)를 이루는 금속은 제1 배리어층(310) 및 제2 배리어층(330)을 이루는 금속과 선택적으로 에칭이 가능한 금속으로 이루어지기 때문에 상부회로층 및 하부회로층(630)의 손상없이 제1 및 제2 캐리어(130)를 제거하는 것이 가능하다. 한편, 제2 캐리어(130)가 금속이 아닌 예를 들면, 박리성 중합체로 이루어진 경우에는 박리(peeling)를 사용하여 제거하는 것도 가능하다.

[0065] 이후, 도시되지는 않았으나, 상부회로층 및 하부회로층(630)을 전기적으로 접속하는 비아를 형성하는 공정이 수행될 수 있다. 레이저 드릴을 이용하여 절연층(400)을 관통하고, 비아홀 내부를 무전해/전해 도금을 통해 금속으로 충전하여 상부회로층 및 하부회로층(630)을 전기적으로 접속 비아를 형성하는 것이 가능하다.

[0066] 다음, 도 17에 도시된 바와 같이, 제1 배리어층(310) 및 제2 배리어층(330)을 제거하는 단계이다. 제1 배리어층(310) 및 제2 배리어층(330)을 이루는 금속은 상부회로층 및 하부회로층(630)을 이루는 금속과 선택적으로 에칭 가능한 금속으로 이루어지기 때문에 상부회로층 및 하부회로층(630)의 손상없이 제1 배리어층(310) 및 제2 배리어층(330)을 제거할 수 있다. 본 실시예에서는 니켈 선택 에칭액을 사용한다.

[0067] 이후, 도시되지는 않았으나, 하부회로층(630)과 전기적으로 연결되는 추가 빌드업층을 형성하거나 일괄적층 방식으로 다층기판을 형성할 수 있다. 이러한 다층기판의 제조공정은 공지의 기술에 의해 실시되므로 여기에서는 상세한 서술은 생략한다.

[0068] 다음, 도 18에 도시된 바와 같이, 절연층(400)의 상하부에 솔더레지스트층(700)을 형성한다. 솔더레지스트층(700)은 금속범프(615) 및 하부회로층(630)의 접속패드를 노출하는 개방홀을 갖는다.

[0069] 다음, 도 19에 도시된 바와 같이, 금속범프(615) 상부에 표면보호층(650)을 형성할 수 있다. 예를 들면, OSP 처리를 수행하거나 니켈 및 금 도금을 수행하여 표면보호층(650)을 형성하는 것이 가능하다.

[0070] 상술한 공정에 의하면, 회로패턴(610) 형성 공정으로 금속범프(615)를 형성하기 때문에 미세한 피치의 금속범프(615)를 형성하는 것이 가능하고, 금속범프(615)의 패드가 제거되기 때문에 최외각 회로층을 고밀도로 구현할 수 있다.

[0071] 또한, 솔더를 이용한 범프 형성 방식에 비해 공정이 간소화되는 장점이 있다.

[0072] 한편 본 발명은 기재된 실시예에 한정되는 것이 아니고, 본 발명의 사상 및 범위를 벗어나지 않고 다양하게 수

정 및 변형을 할 수 있음은 이 기술 분야에서 통상의 지식을 가진 자에게는 자명하다. 따라서, 그러한 변형예 또는 수정예들은 본 발명의 특허청구범위에 속한다 해야 할 것이다.

도면의 간단한 설명

[0073] 도 1은 종래기술에 따라 반조체칩 실장기판의 최외층을 형성하는 방법을 도시하는 도면이다.

[0074] 도 2a는 본 발명의 바람직한 실시예에 따른 금속범프를 갖는 인쇄회로기판의 평면도이고, 도 2b는 도 2a에 도시된 금속범프를 갖는 인쇄회로기판을 I-I선을 따라 절단한 단면도이다.

[0075] 도 3은 도 2a에 도시된 인쇄회로기판에 표면보호층이 더 형성된 인쇄회로기판의 단면도이다.

[0076] 도 4 내지 도 19는 본 발명의 바람직한 실시예에 따른 금속범프를 갖는 인쇄회로기판의 제조방법을 공정순서대로 도시하는 도면이다.

[0077] < 도면의 주요 부호에 대한 설명 >

[0078] 110 제1 캐리어 200 에칭레지스트

[0079] 210 홈부 형성용 개부구 115 홈부

[0080] 310 제1 배리어층 400 절연층

[0081] 500 도금레지스트 610 회로패턴

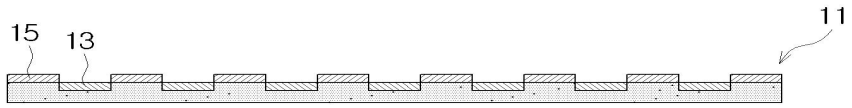
[0082] 615 금속범프 130 제2 캐리어

[0083] 330 제2 배리어층 630 하부회로층

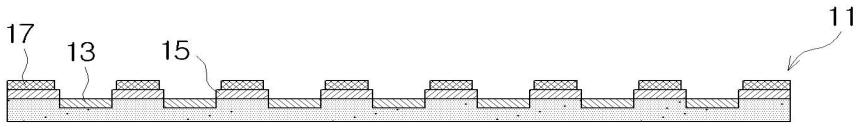
[0084] 650 표면보호층

도면

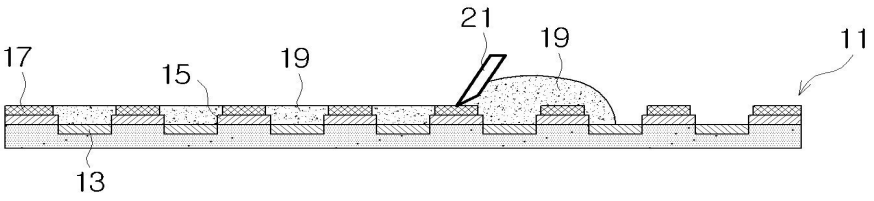
도면1a



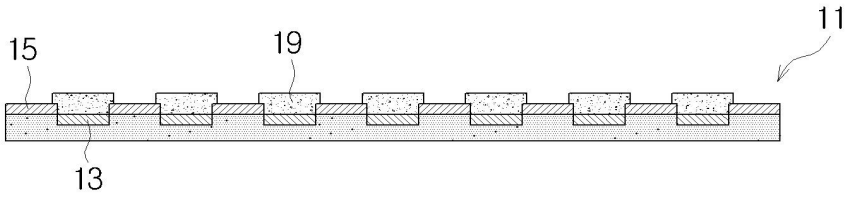
도면1b



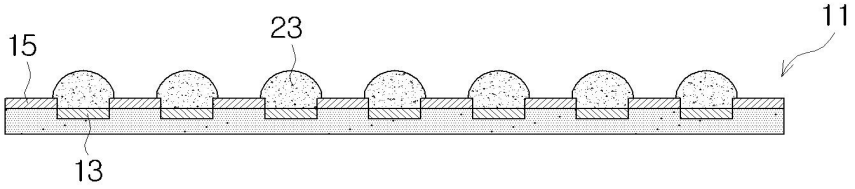
도면1c



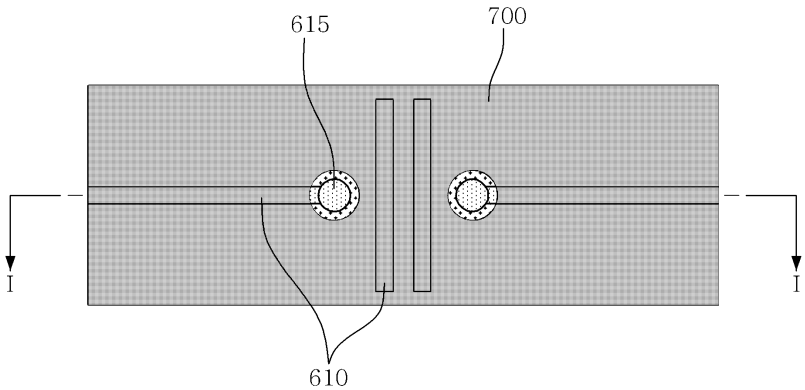
도면1d



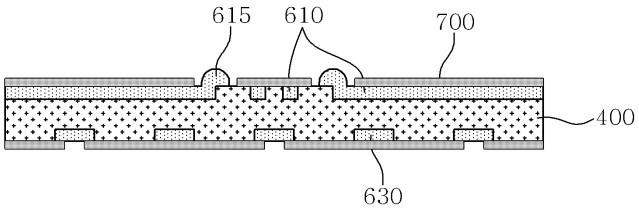
도면1e



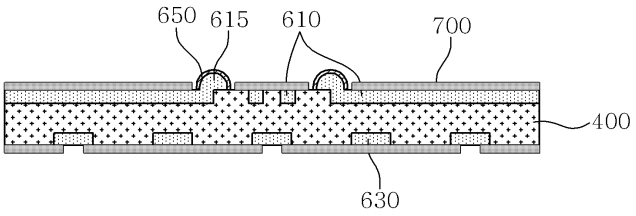
도면2a



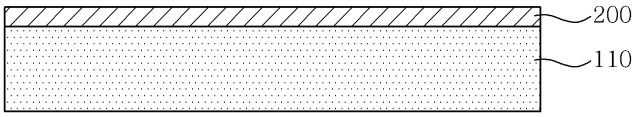
도면2b



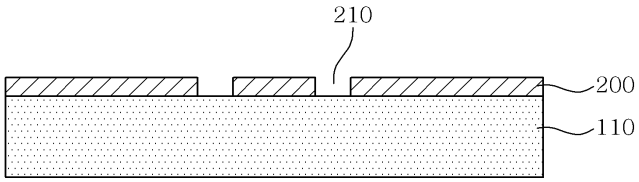
도면3



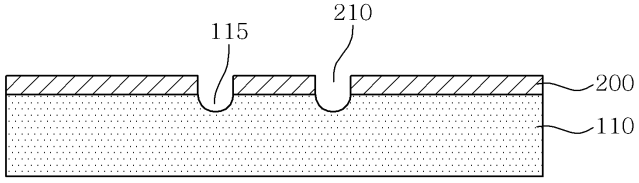
도면4



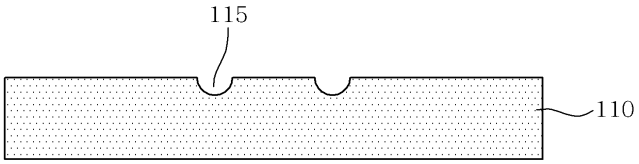
도면5



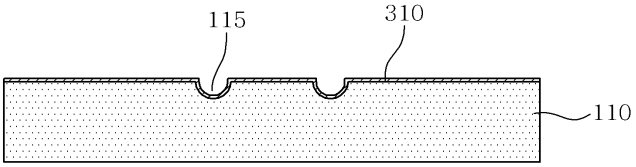
도면6



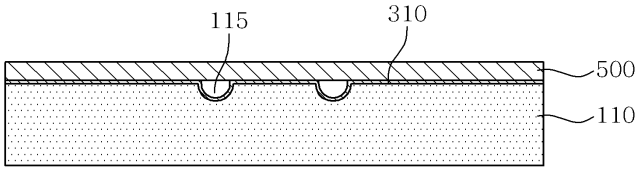
도면7



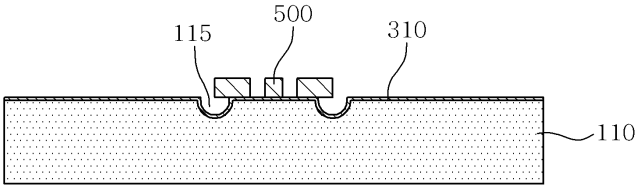
도면8



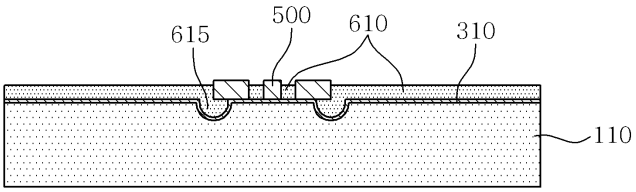
도면9



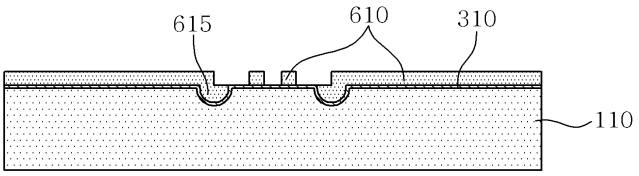
도면10



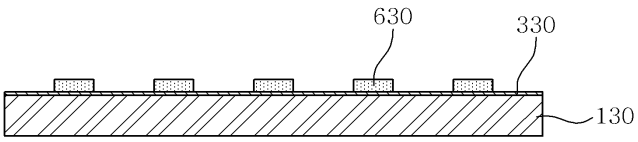
도면11



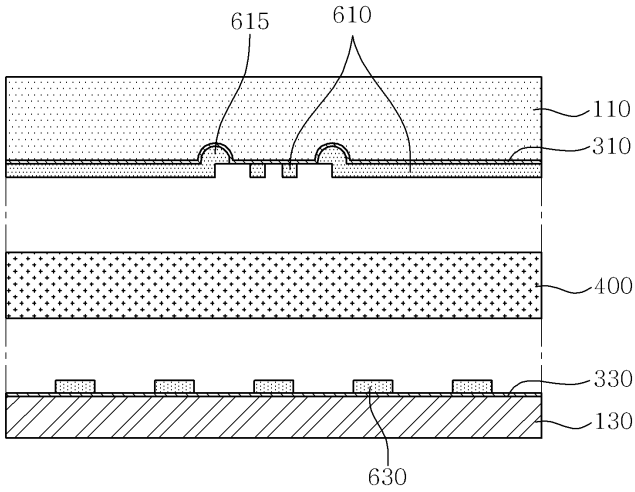
도면12



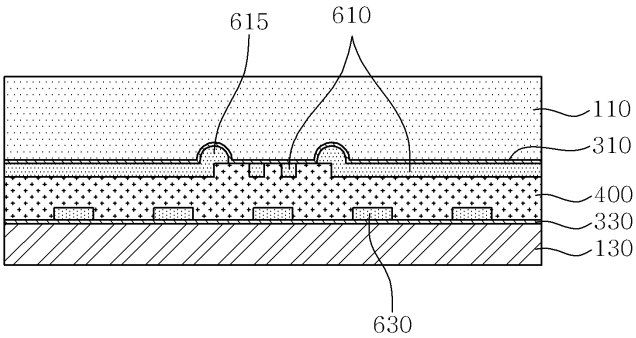
도면13



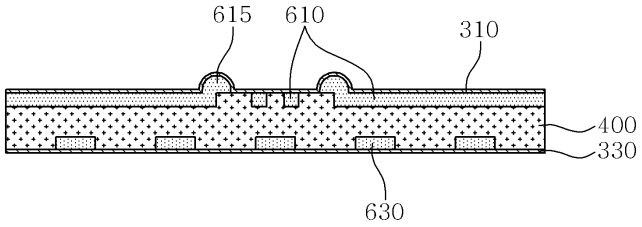
도면14



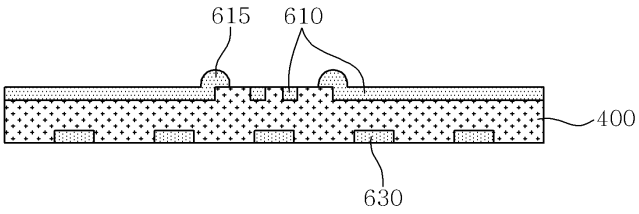
도면15



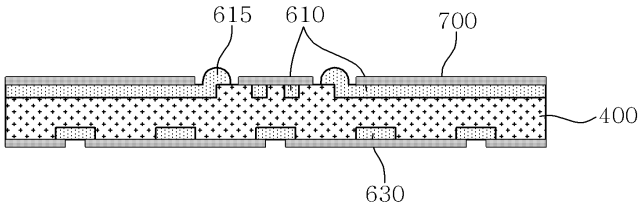
도면16



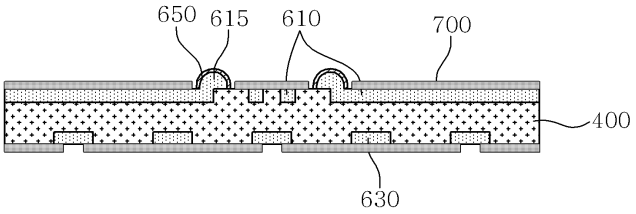
도면17



도면18



도면19



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 명세서

【보정세부항목】 문단 [0013],[0016],[0017]

【변경전】

매탈

【변경후】

메탈

【직권보정 2】

【보정항목】 청구범위

【보정세부항목】 청구항3,6,7

【변경전】

매탈

【변경후】

메탈