

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010 年 11 月 4 日(04.11.2010)

PCT

(10) 国際公開番号
WO 2010/125630 A1

- (51) 国際特許分類:
H02M 7/48 (2007.01)
- (21) 国際出願番号: PCT/JP2009/058252
- (22) 国際出願日: 2009 年 4 月 27 日(27.04.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人 (米国を除く全ての指定国について): 東芝三菱電機産業システム株式会社(TOSHIBA MITSUBISHI-ELECTRIC INDUSTRIAL SYSTEMS CORPORATION) [JP/JP]; 〒1080073 東京都港区三田三丁目 1 3 番 1 6 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 細川 靖彦(HOSOKAWA, Yasuhiko) [JP/JP]; 〒1080073 東京都港区三田三丁目 1 3 番 1 6 号 東芝三菱電機産業システム株式会社内 Tokyo (JP). 伊瀬敏史(ISE, Toshifumi) [JP/JP]. 中路 博勇(NAKAJI, Hirotake) [JP/JP].
- (74) 代理人: 深見 久郎, 外(FUKAMI, Hisao et al.); 〒5300005 大阪府大阪市北区中之島二丁目 2 番 7 号 中之島セントラルタワー 2 2 階 深見特許事務所 Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

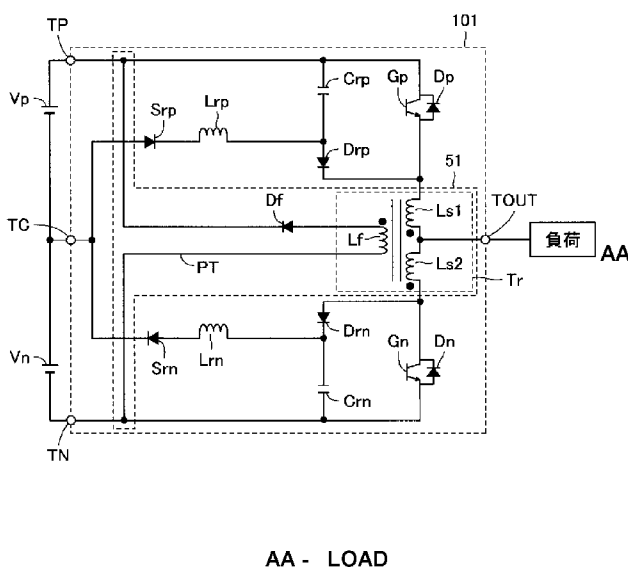
添付公開書類:

- 国際調査報告 (条約第 21 条(3))

(54) Title: POWER CONVERTER

(54) 発明の名称: 電力変換装置

[図1]



(57) Abstract: Provided is a power converter (101) which converts direct current power supplied from a first direct current power supply (V_p) and a second direct current power supply (V_n) to alternating current power and supplies the alternating current power to a load. The power converter is provided with a protection circuit (51) which makes a charging current flowing from the first direct current power supply (V_p) and the second direct current power supply (V_n) to a first snubber capacitor (C_{rp}) or a second snubber capacitor (C_{rn}) flow to other current path, in the case where a voltage applied to the first snubber capacitor (C_{rp}) is at a predetermined value or more or when a voltage applied to the second snubber capacitor (C_{rn}) is at a predetermined value or more.

(57) 要約: 第1の直流電源 (V_p) および第2の直流電源 (V_n) から供給された直流電力を交流電力に変換して負荷に供給する電力変換装置 (101) であって、第1のスナバコンデンサ (C_{rp}) に印加される電圧が所定値以上になった場合または第2のスナバコンデンサ (C_{rn}) に印加される電圧が所定値以上になった場合、第1の直流電源 (V_p) および第2の直流電源 (V_n) から第1のスナバコンデンサ (C_{rp}) または第2のスナバコンデンサ (C_{rn}) へ流れようとする充電電流を他の電流経路へ流すための保護回路 (51) を備える。

WO 2010/125630 A1

明 細 書

発明の名称：電力変換装置

技術分野

[0001] 本発明は、電力変換装置に関し、特に、ソフトスイッチングを行なう電力変換装置に関する。

背景技術

[0002] ソフトスイッチング、すなわち、スイッチ素子を通して流れる電流をゼロにしてそのスイッチ素子をオン・オフするゼロカレントスイッチング、およびスイッチ素子に印加される電圧をゼロにしてそのスイッチ素子をオン・オフするゼロボルトスイッチングを行なうソフトスイッチングインバータが開発されている。ソフトスイッチングインバータでは、このようなソフトスイッチングにより、スイッチングノイズおよびスイッチング損失を低減することができる。

[0003] ソフトスイッチングインバータの一例が、Frederik W. Combrink et al, IEEE TRANSACTIONS ON POWER ELECTRONICS, VOL.21, NO.1, JANUARY 2006（非特許文献1）および特表平5-502365号公報（特許文献1）に開示されている。

先行技術文献

特許文献

[0004] 特許文献1：特表平5-502365号公報

非特許文献

[0005] 非特許文献1：Frederik W. Combrink et al, IEEE TRANSACTIONS ON POWER ELECTRONICS, VOL.21, NO.1, JANUARY2006

発明の概要

発明が解決しようとする課題

[0006] しかしながら、非特許文献1に記載のソフトスイッチングインバータは、負荷電流がある程度大きい場合を前提としている。たとえば非特許文献1の

Fig. 2に示すシーケンスでは、負荷電流が非常に小さい場合には、時刻0から時刻 t_1 の期間におけるスナバコンデンサ C_{rp} の充電が極めて遅くなるため、時刻 t_1 から時刻 t_2 の期間の動作に移行するまでの時間が長くなる。すなわちスナバコンデンサ C_{rp} への転流時間が非常に長くなってしまふ。

[0007] このような現象を回避するために、時刻0すなわち主スイッチ G_p をオフする時刻から所定時間経過時に主スイッチ G_n をオンすることが考えられる。時刻0から時刻 t_1 の期間におけるスナバコンデンサ C_{rp} の充電中に主スイッチ G_n がオンすると、スナバコンデンサ C_{rp} とアノードリアクトル L_{bp} および L_{bn} との共振によりスナバコンデンサ C_{rp} が充電される。そして、スナバコンデンサ C_{rp} の電圧が電源電圧に達すると主スイッチ G_n を通して流れる電流が減少し始める。そして、主スイッチ G_n を通して流れる電流がゼロになると主スイッチ G_n がオフして主ダイオード D_n が導通することにより、時刻 t_2 から時刻 t_3 の期間の動作に移行する。

[0008] ところが、上記のような共振を利用してスナバコンデンサ C_{rp} を充電すると、スナバコンデンサ C_{rp} は電源電圧よりも高い電圧まで過充電される。負荷電流が限りなくゼロに近い場合には、スナバコンデンサ C_{rp} は、上記共振によって最大で電源電圧の倍まで充電される。スナバコンデンサ C_{rp} の充電電圧は主スイッチ G_n および主ダイオード D_n に印加されるので、これらの素子には電源電圧の2倍以上の耐電圧 (Break Down Voltage) が要求される。このため、ソフトスイッチングインバータが大きくなり、また、コストもかかるという問題点があった。また、特許文献1には、このような問題点を解決するための構成は開示されていない。

[0009] この発明は、上述の課題を解決するためになされたもので、その目的は、ソフトスイッチングを行ない、かつ軽負荷時に高電圧が印加されることを防ぐことが可能な電力変換装置を提供することである。

課題を解決するための手段

[0010] この発明のある局面に係わる電力変換装置は、第1電極および第2電極を

有する第 1 の直流電源と、上記第 1 の直流電源の第 2 電極に接続される第 1 電極、および第 2 電極を有する第 2 の直流電源とから供給された直流電力を交流電力に変換して負荷に供給する電力変換装置であって、上記第 1 の直流電源の第 1 電極に結合される第 1 端と、上記負荷に結合される第 2 端とを有する第 1 の主スイッチと、上記第 1 の主スイッチと導通方向が逆になるように、上記第 1 の主スイッチと並列接続される第 1 の主ダイオードと、上記第 1 の主スイッチおよび上記第 1 の主ダイオードと並列接続される第 1 のスナバコンデンサと、上記第 1 の主スイッチと導通方向が同じになるように、上記第 1 のスナバコンデンサと直列接続され、かつ上記第 1 のスナバコンデンサと上記第 1 の主スイッチの第 2 端との間に接続される第 1 のスナバダイオードと、上記第 1 の直流電源および上記第 2 の直流電源の接続ノードと上記第 1 のスナバコンデンサおよび上記第 1 のスナバダイオードの接続ノードとの間に接続され、かつ互いに直列接続される第 1 の補助スイッチおよび第 1 の補助リアクトルと、上記第 1 の主スイッチの第 2 端に結合される第 1 端と、上記第 2 の直流電源の第 2 電極に結合される第 2 端とを有し、上記第 1 の主スイッチと導通方向が同じになるように設けられる第 2 の主スイッチと、上記第 2 の主スイッチと導通方向が逆になるように、上記第 2 の主スイッチと並列接続される第 2 の主ダイオードと、上記第 2 の主スイッチおよび上記第 2 の主ダイオードと並列接続される第 2 のスナバコンデンサと、上記第 2 の主スイッチと導通方向が同じになるように、上記第 2 のスナバコンデンサと直列接続され、かつ上記第 2 のスナバコンデンサと上記第 2 の主スイッチの第 1 端との間に接続される第 2 のスナバダイオードと、上記第 1 の直流電源および上記第 2 の直流電源と上記第 1 の補助スイッチまたは上記第 1 の補助リアクトルとの接続ノードと上記第 2 のスナバコンデンサおよび上記第 2 のスナバダイオードの接続ノードとの間に接続され、かつ互いに直列接続される第 2 の補助スイッチおよび第 2 の補助リアクトルと、上記第 1 のスナバコンデンサに印加される電圧が所定値以上になった場合または上記第 2 のスナバコンデンサに印加される電圧が所定値以上になった場合、上記第 1 の直

流電源および上記第2の直流電源から上記第1のスナバコンデンサまたは上記第2のスナバコンデンサへ流れようとする充電電流を他の電流経路へ流すための保護回路とを備える。

[0011] 好ましくは、上記保護回路は、上記第1の直流電源の第1電極と上記第2の直流電源の第2電極との間の電流経路を有し、上記第1のスナバコンデンサに印加される電圧が所定値以上になった場合または上記第2のスナバコンデンサに印加される電圧が所定値以上になった場合、上記電流経路を介して上記第1の直流電源の第1電極および上記第2の直流電源の第2電極間に上記充電電流を流す。

[0012] より好ましくは、上記保護回路は、上記第1の直流電源および上記第2の直流電源の出力電圧と上記第1のスナバコンデンサに印加される電圧との差の電圧、または上記第1の直流電源および上記第2の直流電源の出力電圧と上記第2のスナバコンデンサに印加される電圧との差の電圧を受けて、受けた上記電圧を昇圧した電圧を生成し、生成した上記電圧に基づいて、上記電流経路を介して上記第1の直流電源の第1電極および上記第2の直流電源の第2電極間に上記充電電流を流すか否かを切り替える。

[0013] より好ましくは、上記保護回路は、上記第1の主スイッチの第2端と上記第2の主スイッチの第1端との間に接続される。

[0014] 好ましくは、上記保護回路は、上記第1の直流電源および上記第2の直流電源の出力電圧と上記第1のスナバコンデンサに印加される電圧との差の電圧、または上記第1の直流電源および上記第2の直流電源の出力電圧と上記第2のスナバコンデンサに印加される電圧との差の電圧を受けて、受けた上記電圧を昇圧した電圧を生成し、生成した上記電圧に基づいて、上記充電電流を他の電流経路へ流すか否かを切り替える。

[0015] 好ましくは、上記保護回路は、上記第1の主スイッチの第2端と上記第2の主スイッチの第1端との間に接続される1次巻線と、上記第1の直流電源の第1電極と上記第2の直流電源の第2電極との間に接続され、上記1次巻線と磁気結合される2次巻線と、上記第1の直流電源の第1電極と上記第2

の直流電源の第 2 電極との間に接続され、上記 2 次巻線と直列接続されるクランプダイオードとを含む。

発明の効果

- [0016] 本発明によれば、ソフトスイッチングを行ない、かつ軽負荷時に高電圧が印加されることを防ぐことができる。

図面の簡単な説明

- [0017] [図1]本発明の第 1 の実施の形態に係るソフトスイッチングインバータの構成を示す図である。

[図2]本発明の第 1 の実施の形態に係るソフトスイッチングインバータが電力変換を行なう際の電流の流れを時系列的に示す図である。

[図3]本発明の第 1 の実施の形態に係るソフトスイッチングインバータが電力変換を行なう際のスイッチ制御手順を示す図である。

[図4]本発明の第 1 の実施の形態に係るソフトスイッチングインバータのステップ 3 および 4 における電流の流れを時系列的に示す図である。

[図5]本発明の第 1 の実施の形態に係るソフトスイッチングインバータのステップ 3 および 4 における電圧および電流の波形図である。

[図6]本発明の第 1 の実施の形態に係るソフトスイッチングインバータが電力変換を行なう際の電流の流れを時系列的に示す図である。

[図7]本発明の第 1 の実施の形態に係るソフトスイッチングインバータが電力変換を行なう際のスイッチ制御手順を示す図である。

[図8]本発明の第 1 の実施の形態に係るソフトスイッチングインバータのステップ 1 3 および 1 4 における電流の流れを時系列的に示す図である。

[図9]本発明の第 1 の実施の形態に係るソフトスイッチングインバータのステップ 1 3 および 1 4 における電圧および電流の波形図である。

[図10]本発明の第 1 の実施の形態に係るソフトスイッチングインバータの変形例の構成を示す図である。

[図11]本発明の第 2 の実施の形態に係るソフトスイッチングインバータの構成を示す図である。

[図12] 本発明の第3の実施の形態に係るソフトスイッチングインバータの構成を示す図である。

[図13] 本発明の第4の実施の形態に係るソフトスイッチングインバータの構成を示す図である。

発明を実施するための形態

[0018] 以下、本発明の実施の形態について図面を用いて説明する。なお、図中同一または相当部分には同一符号を付してその説明は繰り返さない。

[0019] <第1の実施の形態>

図1は、本発明の第1の実施の形態に係るソフトスイッチングインバータの構成を示す図である。

[0020] 図1を参照して、ソフトスイッチングインバータ（電力変換装置）101は、直流電源 V_p 、 V_n と、電源端子 T_P 、 T_C 、 T_N と、交流出力端子 T_{OUT} と、主スイッチ G_p 、 G_n と、主ダイオード D_p 、 D_n と、スナバコンデンサ C_{rp} 、 C_{rn} と、スナバダイオード D_{rp} 、 D_{rn} と、補助スイッチ S_{rp} 、 S_{rn} と、補助リアクトル L_{rp} 、 L_{rn} と、保護回路51とを備える。保護回路51は、変圧器 T_r と、クランプダイオード D_f とを含む。変圧器 T_r は、1次巻線 L_{s1} 、 L_{s2} と、2次巻線 L_f とを含む。なお、ソフトスイッチングインバータ101は、直流電源 V_p 、 V_n を備える構成であってもよい。

[0021] 主スイッチ G_p 、 G_n は、たとえばIGBT（Insulated Gate Bipolar Transistor）である。補助スイッチ S_{rp} 、 S_{rn} は、たとえば逆阻止サイリスタである。

[0022] 直流電源 V_p および V_n は直列接続されている。すなわち、直流電源 V_p は、電源端子 T_P に接続された正電極と、電源端子 T_C に接続された負電極とを有する。直流電源 V_n は、直流電源 V_p の負電極および電源端子 T_C に接続された正電極と、電源端子 T_N に接続された負電極とを有する。

[0023] 主スイッチ G_p は、直流電源 V_p の正電極に結合されたコレクタと、交流出力端子 T_{OUT} を介して負荷に結合されたエミッタとを有する。すなわち

、主スイッチG_pは、電源端子T_Pに接続されたコレクタと、トランスT_rの1次巻線L_{s1}の第1端に接続されたエミッタとを有する。主ダイオードD_pは、主スイッチG_pと導通方向が逆になるように、主スイッチG_pと並列接続されている。すなわち、主ダイオードD_pは、主スイッチG_pのコレクタに接続されたカソードと、主スイッチG_pのエミッタに接続されたアノードとを有する。スナバコンデンサC_{rp}は、主スイッチG_pおよび主ダイオードD_pと並列接続されている。スナバダイオードD_{rp}は、主スイッチG_pと導通方向が同じになるように、主スイッチG_pおよび主ダイオードD_pと並列接続され、かつスナバコンデンサC_{rp}と直列接続されている。すなわち、スナバダイオードD_{rp}は、スナバコンデンサC_{rp}の第2端および補助リアクトルL_{rp}の第2端に接続されたアノードと、主スイッチG_pのエミッタおよび主ダイオードD_pのアノードに接続されたカソードとを有する。補助スイッチS_{rp}および補助リアクトルL_{rp}は、直流電源V_pおよび直流電源V_nの接続ノードすなわち電源端子T_CとスナバコンデンサC_{rp}およびスナバダイオードD_{rp}の接続ノードとの間に接続され、かつ互いに直列接続されている。すなわち、補助スイッチS_{rp}は、電源端子T_Cに接続されたアノードと、補助リアクトルL_{rp}の第1端に接続されたカソードとを有する。補助リアクトルL_{rp}は、補助スイッチS_{rp}のカソードに接続された第1端と、スナバコンデンサC_{rp}およびスナバダイオードD_{rp}の接続ノードに接続された第2端とを有する。

[0024] 主スイッチG_nは、主スイッチG_pのエミッタに結合されたコレクタと、直流電源V_nの負電極に結合されたエミッタとを有し、主スイッチG_pと導通方向が同じになるように設けられている。すなわち、主スイッチG_nは、トランスT_rの1次巻線L_{s2}の第2端に接続されたコレクタと、電源端子T_Nに接続されたエミッタとを有する。主ダイオードD_nは、主スイッチG_nと導通方向が逆になるように、主スイッチG_nと並列接続されている。すなわち、主ダイオードD_nは、主スイッチG_nのコレクタに接続されたカソードと、主スイッチG_nのエミッタに接続されたアノードとを有する。スナ

バコンデンサ C_{rn} は、主スイッチ G_n および主ダイオード D_n と並列接続されている。スナバダイオード D_{rn} は、主スイッチ G_n と導通方向が同じになるように、主スイッチ G_n および主ダイオード D_n と並列接続され、かつスナバコンデンサ C_{rn} と直列接続されている。すなわち、スナバダイオード D_{rn} は、スナバコンデンサ C_{rn} の第1端および補助リアクトル L_{rn} の第2端に接続されたカソードと、主スイッチ G_n のコレクタおよび主ダイオード D_n のカソードに接続されたアノードとを有する。補助スイッチ S_{rn} および補助リアクトル L_{rn} は、直流電源 V_p および直流電源 V_n と補助スイッチ S_{rp} との接続ノードすなわち電源端子 T_C とスナバコンデンサ C_{rn} およびスナバダイオード D_{rn} の接続ノードとの間に接続され、かつ互いに直列接続されている。すなわち、補助スイッチ S_{rn} は、電源端子 T_C に接続されたカソードと、補助リアクトル L_{rn} の第1端に接続されたアノードとを有する。補助リアクトル L_{rn} は、補助スイッチ S_{rn} のアノードに接続された第1端と、スナバコンデンサ C_{rn} およびスナバダイオード D_{rn} の接続ノードに接続された第2端とを有する。

[0025] 保護回路51は、主スイッチ G_p のエミッタと主スイッチ G_n のコレクタとの間に接続されている。保護回路51において、1次巻線 L_{s1} 、 L_{s2} は、主スイッチ G_p のエミッタと主スイッチ G_n のコレクタとの間に接続されている。すなわち、1次巻線 L_{s1} は、主スイッチ G_p のエミッタおよびスナバダイオード D_{rp} のカソードに接続された第1端と、交流出力端子 T_{OUT} および1次巻線 L_{s2} の第1端に接続された第2端とを有する。1次巻線 L_{s2} は、交流出力端子 T_{OUT} および1次巻線 L_{s1} の第2端に接続された第1端と、主スイッチ G_n のコレクタおよびスナバダイオード D_{rn} のアノードに接続された第2端とを有する。1次巻線 L_{s1} 、 L_{s2} は、巻き方向が同じである。

[0026] 2次巻線 L_f は、直流電源 V_p の正電極と直流電源 V_n の負電極との間に接続され、1次巻線 L_{s1} 、 L_{s2} と磁気結合されている。すなわち、2次巻線 L_f は、クランプダイオード D_f のアノードに接続された第1端と、電

源端子 T_N に接続された第 2 端とを有する。2 次巻線 L_f は、1 次巻線 L_{s1} 、 L_{s2} と巻き方向が逆である。また、変圧器 T_r の 1 次巻線と 2 次巻線との巻数比は $1 : n$ であり、たとえば $n > 2$ である。

[0027] クランプダイオード D_f は、直流電源 V_p の正電極と直流電源 V_n の負電極との間に接続され、2 次巻線 L_f と直列接続されている。すなわち、クランプダイオード D_f は、電源端子 T_P に接続されたカソードと、2 次巻線 L_f の第 1 端に接続されたアノードとを有する。

[0028] ソフトスイッチングインバータ 101 は、直流電源 V_p 、 V_n から供給される直流電力を主アームである主スイッチ G_p 、 G_n によってスイッチングすることにより、直流電源 V_p および直流電源 V_n から供給される直流電力を交流電力に変換し、交流出力端子 T_{OUT} を介して負荷に供給する。

[0029] スナバコンデンサ C_{rp} は、主スイッチ G_p がオフした時に主スイッチ G_p に電圧が印加されないようにするために設けられる。スナバコンデンサ C_{rn} は、主スイッチ G_n がオフした時に主スイッチ G_n に電圧が印加されないようにするために設けられる。

[0030] 非特許文献 1 の Fig. 2 に示すソフトスイッチングインバータのアノードリアクトル L_{bp} は、主スイッチ G_p がオンした時に主スイッチ G_p を通して電流が流れないようにするために設けられる。また、アノードリアクトル L_{bn} は、主スイッチ G_n がオンした時に主スイッチ G_n を通して電流が流れないようにするために設けられる。これに対して、ソフトスイッチングインバータ 101 では、アノードリアクトル L_{bp} および L_{bn} が設けられていないが、変圧器 T_r の 1 次巻線 L_{s1} および L_{s2} がアノードリアクトル L_{bp} および L_{bn} の役割を兼ねている。

[0031] 保護回路 51 は、直流電源 V_p の正電極と直流電源 V_n の負電極との間の電流経路 P_T を有する。保護回路 51 は、変圧器 T_r を用いることにより、主スイッチ G_p および G_n に印加される最大電圧を直流電源 V_p および V_n の出力電圧の 2 倍よりも小さい最大値 V_M に抑制する。

[0032] 次に、本発明の第 1 の実施の形態に係るソフトスイッチングインバータが

電力変換を行なう際の動作について図面を用いて説明する。まず、ソフトスイッチングインバータ 101 から負荷へ電流が流れる正期間の動作について説明し、次に、負荷からソフトスイッチングインバータ 101 へ電流が流れる負期間の動作について説明する。

[0033] [正期間の動作]

図 2 は、本発明の第 1 の実施の形態に係るソフトスイッチングインバータが電力変換を行なう際の電流の流れを時系列的に示す図である。図 3 は、本発明の第 1 の実施の形態に係るソフトスイッチングインバータが電力変換を行なう際のスイッチ制御手順を示す図である。ここでは、直流電源 V_p の出力電圧を V_p とし、直流電源 V_n の出力電圧を V_n とする。

[0034] まず、負荷電流がある程度大きい場合の動作について説明する。図 3 の横軸は時間を示しており、この横軸に沿って並ぶ上段 A の各数字は、負荷電流がある程度大きい場合の、図 2 に示す各ステップの遷移を示している。すなわち、負荷電流がある程度大きい場合には、ステップ 1、2、4、5、6、7、8、1 の順にソフトスイッチングインバータの状態が遷移する。

[0035] 図 2 および図 3 を参照して、まず、主スイッチ G_p をオン制御し、主スイッチ G_n をオフ制御し、補助スイッチ S_{rp} および S_{rn} をオフ制御しており、主スイッチ G_p を通して直流電源 V_p から負荷へ電流が流れている状態（ステップ 1）から説明する。

[0036] この状態において、主スイッチ G_p をオフ制御する。そうすると、直流電源 V_p からの電流がスナバコンデンサ C_{rp} へ転流する。これにより、スナバコンデンサ C_{rp} が充電され、スナバコンデンサ C_{rp} における電圧が直流電源 V_p および V_n の出力電圧（ $V_p + V_n$ ）に等しくなると主ダイオード D_n が導通する（ステップ 2）。

[0037] ここで、ステップ 2 において、主スイッチ G_p をオフ制御するとスナバコンデンサ C_{rp} へ電流が流れる。そして、主スイッチ G_p がオフした時、スナバコンデンサ C_{rp} の電荷はゼロであるため、主スイッチ G_p に電圧が印加されない。これにより、ゼロボルトスイッチングが実現される。

- [0038] 次に、主ダイオード D_n が導通すると、直流電源 V_n からの電流が主ダイオード D_n を通して負荷へ流れる。また、スナバコンデンサ C_{rp} と1次巻線 L_{s1} および L_{s2} における励磁インダクタンスとの共振によりスナバコンデンサ C_{rp} からスナバダイオード D_{rp} へ流れる電流が減少し、やがてゼロになる。そうすると、スナバダイオード D_{rp} がオフして直流電源 V_p からの転流が終了する（ステップ4）。
- [0039] 次に、主スイッチ G_p をオフ制御してから所定時間 T_b 経過時に主スイッチ G_n をオン制御する。しかしながら、主ダイオード D_n から負荷への電流は主スイッチ G_n の導通方向と電流極性が逆であるため主スイッチ G_n は導通せず、主ダイオード D_n を通して負荷へ電流が流れ続ける（ステップ5）。すなわち、主スイッチ G_n をオン制御した時は主スイッチ G_n を通して電流が流れない。これにより、ゼロカレントスイッチングが実現される。
- [0040] 次に、主スイッチ G_n をオフ制御し、直後に主スイッチ G_p をオン制御する。そうすると、主ダイオード D_n から主スイッチ G_p への転流が始まる。そして、直流電源 V_p から主スイッチ G_p を通して流れる電流が増加して負荷電流に等しくなると同時に主ダイオード D_n を通して流れる電流はゼロとなって主ダイオード D_n がオフし、この転流が完了する。そして、主スイッチ G_p を通して負荷へ電流が流れる（ステップ6）。
- [0041] 次に、主スイッチ G_n をオフ制御してから所定時間 T_d 経過時に補助スイッチ S_{rp} をオン制御する。これにより、スナバコンデンサ C_{rp} の放電が始まる。この放電が完了してスナバコンデンサ C_{rp} における電圧がゼロになるとスナバダイオード D_{rp} が導通する（ステップ7）。
- [0042] 次に、スナバダイオード D_{rp} が導通すると補助リアクトル L_{rp} に直流電源 V_p からの電圧が印加される。このため、補助スイッチ S_{rp} を通して流れる電流は減衰してゆき、ゼロになると補助スイッチ S_{rp} およびスナバダイオード D_{rp} がともにオフし、ステップ1の状態に戻る（ステップ8）。
- [0043] 次に、負荷電流が非常に小さい場合の動作について説明する。図3の横軸

に沿って並ぶ下段Bの各数字は、負荷電流が非常に小さい場合の、図2に示す各ステップの遷移を示している。すなわち、負荷電流が非常に小さい場合には、ステップ1、2、3、4、5、6、7、8、1の順にソフトスイッチングインバータの状態が遷移する。

[0044] ソフトスイッチングインバータ101では、主スイッチG_pをオフ制御してから所定時間T_b経過時に主スイッチG_nをオン制御するが、負荷電流が非常に小さい場合には、前述のステップ2におけるスナバコンデンサC_{r p}の充電が極めて遅くなるため、ステップ2におけるスナバコンデンサC_{r p}の充電中に主スイッチG_nがオンされる。そうすると、ステップ3の状態に移行する。ここで、主スイッチG_nをオン制御した時の主スイッチG_nを通して流れる電流の増加は、変圧器T_rの1次巻線L_{s 1}およびL_{s 2}における励磁インダクタンスによって抑制される。これにより、ゼロカレントスイッチングが実現される。

[0045] ステップ3において、スナバコンデンサC_{r p}と変圧器T_rの1次巻線L_{s 1}およびL_{s 2}における励磁インダクタンスとの共振電流によりスナバコンデンサC_{r p}が充電される。このとき、変圧器T_rの1次巻線L_{s 1}およびL_{s 2}の直列回路には直流電源V_pおよびV_nの出力電圧（V_p+V_n）とスナバコンデンサC_{r p}における電圧V_cとの差の電圧が印加される。1次巻線L_{s 1}およびL_{s 2}はそれぞれ上記差電圧の1/2の電圧を分担することになる。すなわち、1次巻線L_{s 1}およびL_{s 2}に印加される電圧の値V_Lは、以下の式で表わされる。

$$[0046] \quad V_L = \{ (V_p + V_n) - V_c \} / 2$$

変圧器T_rの巻数比は1:nであるので、2次側にはn×V_Lの電圧が誘起される。スナバコンデンサC_{r p}における電圧V_cが上昇し、変圧器T_rの2次側電圧が出力電圧（V_p+V_n）に達すると、クランプダイオードD_fがオンしてスナバダイオードD_{r p}がオフする。このときの電圧V_cの最大値V_Mは、以下の式で表わされる。

$$[0047] \quad V_M = (1 + 2/n) \times (V_p + V_n)$$

そして、図2のステップ3に示す破線のように電流が流れ、スナバコンデンサ C_{rp} へ流れる電流はゼロとなり、スナバコンデンサ C_{rp} は充電されなくなる。これにより、スナバコンデンサ C_{rp} における電圧 V_c は V_M にクランプされる。その後、主スイッチ G_n を通して流れる電流が減少し、ゼロになると主スイッチ G_n がオフし、主ダイオード D_n が導通して、前述のステップ4の状態に移行する。但し、主スイッチ G_n はすでにオン制御されているので、ステップ5において主スイッチ G_n のオン制御は行なわれない。

[0048] 次に、本発明の第1の実施の形態に係るソフトスイッチングインバータのステップ3および4における動作について詳細に説明する。

[0049] 図4は、本発明の第1の実施の形態に係るソフトスイッチングインバータのステップ3および4における電流の流れを時系列的に示す図である。図5は、本発明の第1の実施の形態に係るソフトスイッチングインバータのステップ3および4における電圧および電流の波形図である。

[0050] 図4は、ステップ3および4におけるソフトスイッチングインバータ101の等価回路を示している。この等価回路では、ステップ3および4において導通しない回路を省略するとともに、動作を理解しやすくするために、変圧器 T_r の部分を実用変圧器と各巻線に並列に存在する励磁インダクタンスとに分けて詳細に示している。

[0051] すなわち、 L_{sid1} 、 L_{sid2} は理想変圧器の1次巻線であり、 L_{fid} は理想変圧器の2次巻線である。また、 L_1 は変圧器 T_r の1次側の励磁インダクタンスであり、 L_2 は変圧器 T_r の2次側の励磁インダクタンスである。トランス T_r の巻数比は仮に1:4として説明する。この場合、 $V_2 = 4 \times V_1$ である。 V_s は2つの直流電源 V_p および V_n を1つにまとめた電源であり、その出力電圧値 $V_s = V_p + V_n$ である。 V_c はスナバコンデンサ C_{rp} における電圧であり、 V_1 は変圧器 T_r の1次巻線における電圧であり、 V_2 は変圧器 T_r の2次巻線における電圧である。また、各矢印の方向を正とする。

- [0052] ここでは、理解を容易にするために負荷電流がゼロである場合を説明する。この場合、前述のステップ2ではスナバコンデンサ C_{rp} が全く充電されず、そのままステップ3に移行する。
- [0053] 図4および図5を参照して、変圧器 T_r の1次側には $(V_c - V_s)$ の電圧が印加される。すなわち、 $V_1 = (V_c - V_s) / 2$ である。変圧器 T_r の2次側電圧 V_2 は、 $V_2 = 2 \times (V_c - V_s)$ となる。
- [0054] ここでは、ステップ3を時系列的に3つのモード1～3に分割して説明する。すなわち、モード1はステップ3の開始時の状態であり、モード2はクランプダイオード D_f がオンした後の状態であり、モード3はスナバダイオード D_{rp} がオフした後の状態である。
- [0055] まず、ステップ3の開始時、電圧 V_c はゼロであるから $V_2 < 0$ である。このため、クランプダイオード D_f は導通しないので、理想変圧器を通して電流は流れない。この間、励磁インダクタンス L_1 とスナバコンデンサ C_{rp} との共振電流 I_3 が励磁インダクタンス L_1 を通して流れる。共振電流 I_3 が流れることにより、スナバコンデンサ C_{rp} が充電される。そうすると、スナバコンデンサ C_{rp} における電圧 V_c が大きくなり、 $V_c = 1.5 V_s$ にまで上昇すると、 $V_2 = 2 \times (V_c - V_s) = V_s$ となる。すなわち、変圧器 T_r の2次側電圧が電源電圧 V_s と等しくなる（モード1）。
- [0056] 次に、変圧器 T_r の2次側電圧が電源電圧 V_s に達すると、クランプダイオード D_f が導通する。クランプダイオード D_f が導通すると、理想変圧器の2次巻線 L_{fid} を通して電流 I_2 が流れ、変圧器作用によって電流 I_2 の2倍の電流 I_1 が理想変圧器の1次巻線 L_{sid1} , L_{sid2} を通して流れる。ここで、電流 I_1 は、スナバコンデンサ C_{rp} の充電電流すなわち電流 I_3 を打ち消すように作用する。このため、スナバコンデンサ C_{rp} およびスナバダイオード D_{rp} を通して流れる電流 I_3 がゼロとなり、スナバダイオード D_{rp} がオフする。そして、スナバコンデンサ C_{rp} の充電が終了するので電圧 V_c が上昇しなくなることから、電圧 V_c は $1.5 \times V_s$ のままで維持される（モード2）。

[0057] 次に、スナバダイオード D_{rp} がオフすると、変圧器 T_r の1次側の励磁電流は理想変圧器の1次巻線 L_{sid1} , L_{sid2} をそれぞれ還流する。このとき、変圧器 T_r の2次側には電流 I_2 が流れ続けるので、2次側には電源電圧 V_s が印加されている。このため、変圧器 T_r の1次側には変圧器作用によって $V_1 = 1/4 V_s$ の電圧が誘起され、この誘起電圧によって励磁インダクタンス L_1 を通して流れる電流が減衰してゆき、やがてゼロとなる。その結果、理想変圧器の1次巻線 L_{sid1} , L_{sid2} を通して流れる電流もゼロとなり、変圧器作用によって2次巻線 L_{fid} を通して流れる電流もゼロとなることから、ダイオード D_f がオフする（モード3）。

[0058] このように、本発明の第1の実施の形態に係るソフトスイッチングインバータでは、共振によってスナバコンデンサ C_{rp} が電源電圧 V_s よりも高い電圧まで過充電されようとする際、スナバコンデンサ C_{rp} における電圧 V_c が電圧値 V_M に達すると、変圧器 T_r の1次巻線 L_{s1} および L_{s2} を通して電流を流そうとするエネルギーが変圧器 T_r の2次巻線 L_f へ移り、スナバコンデンサ C_{rp} を通して充電電流が流れなくなる。このため、スナバコンデンサ C_{rp} の充電が止まり、スナバコンデンサ C_{rp} の最大電圧は V_M にクランプされる。ここで、変圧器 T_r の巻数比 n を $n > 2$ とすることにより、 V_M は V_s の2倍以下となる。また、 n を大きくすれば $V_M \approx (V_p + V_n)$ となるため、スナバコンデンサ C_{rp} における電圧 V_c を電源電圧 V_s に限りなく近い値に抑制することができる。

[0059] [負期間の動作]

図6は、本発明の第1の実施の形態に係るソフトスイッチングインバータが電力変換を行なう際の電流の流れを時系列的に示す図である。図7は、本発明の第1の実施の形態に係るソフトスイッチングインバータが電力変換を行なう際のスイッチ制御手順を示す図である。ここでは、直流電源 V_n の出力電圧を V_n とし、直流電源 V_p の出力電圧を V_p とする。

[0060] まず、負荷電流がある程度大きい場合の動作について説明する。図7の横軸は時間を示しており、この横軸に沿って並ぶ上段Aの各数字は、負荷電流

がある程度大きい場合の、図6に示す各ステップの遷移を示している。すなわち、負荷電流がある程度大きい場合には、ステップ11、12、14、15、16、17、18、11の順にソフトスイッチングインバータの状態が遷移する。

[0061] 図6および図7を参照して、まず、主スイッチ G_n をオン制御し、主スイッチ G_p をオフ制御し、補助スイッチ S_{rn} および S_{rp} をオフ制御しており、主スイッチ G_n を通して負荷から直流電源 V_n へ電流が流れている状態（ステップ11）から説明する。

[0062] この状態において、主スイッチ G_n をオフ制御する。そうすると、負荷からの電流がスナバコンデンサ C_{rn} へ転流する。これにより、スナバコンデンサ C_{rn} が充電され、スナバコンデンサ C_{rn} における電圧が直流電源 V_n および V_p の出力電圧（ $V_n + V_p$ ）に等しくなると主ダイオード D_p が導通する（ステップ12）。

[0063] ここで、ステップ12において、主スイッチ G_n をオフ制御するとスナバコンデンサ C_{rn} へ電流が流れる。そして、主スイッチ G_n がオフした時、スナバコンデンサ C_{rn} の電荷はゼロであるため、主スイッチ G_n に電圧が印加されない。これにより、ゼロボルトスイッチングが実現される。

[0064] 次に、主ダイオード D_p が導通すると、負荷からの電流が主ダイオード D_p を通して直流電源 V_p へ流れる。また、スナバコンデンサ C_{rn} と1次巻線 L_{s1} および L_{s2} における励磁インダクタンスとの共振によりスナバダイオード D_{rn} からスナバコンデンサ C_{rn} へ流れる電流が減少し、やがてゼロになる。そうすると、スナバダイオード D_{rn} がオフして負荷からの転流が終了する（ステップ14）。

[0065] 次に、主スイッチ G_n をオフ制御してから所定時間 T_b 経過時に主スイッチ G_p をオン制御する。しかしながら、負荷から主ダイオード D_p への電流は主スイッチ G_p の導通方向と電流極性が逆であるため主スイッチ G_p は導通せず、主ダイオード D_p を通して直流電源 V_p へ電流が流れ続ける（ステップ15）。すなわち、主スイッチ G_p をオン制御した時は主スイッチ G_p

を通して電流が流れない。これにより、ゼロカレントスイッチングが実現される。

[0066] 次に、主スイッチ G_p をオフ制御し、直後に主スイッチ G_n をオン制御する。そうすると、主ダイオード D_p から主スイッチ G_n への転流が始まる。そして、直流電源 V_n から主スイッチ G_n を通して流れる電流が増加して負荷電流に等しくなると同時に主ダイオード D_p を通して流れる電流はゼロとなって主ダイオード D_p がオフし、この転流が完了する。そして、主スイッチ G_n を通して直流電源 V_n へ電流が流れる（ステップ 16）。

[0067] 次に、主スイッチ G_p をオフ制御してから所定時間 T_d 経過時に補助スイッチ S_{rn} をオン制御する。これにより、スナバコンデンサ C_{rn} の放電が始まる。この放電が完了してスナバコンデンサ C_{rn} における電圧がゼロになるとスナバダイオード D_{rn} が導通する（ステップ 17）。

[0068] 次に、スナバダイオード D_{rn} が導通すると補助リアクトル L_{rn} に直流電源 V_n からの電圧が印加される。このため、補助スイッチ S_{rn} を通して流れる電流は減衰してゆき、ゼロになると補助スイッチ S_{rn} およびスナバダイオード D_{rn} がともにオフし、ステップ 11 の状態に戻る（ステップ 18）。

[0069] 次に、負荷電流が非常に小さい場合の動作について説明する。図 7 の横軸に沿って並ぶ下段 B の各数字は、負荷電流が非常に小さい場合の、図 6 に示す各ステップの遷移を示している。すなわち、負荷電流が非常に小さい場合には、ステップ 11、12、13、14、15、16、17、18、11 の順にソフトスイッチングインバータの状態が遷移する。

[0070] ソフトスイッチングインバータ 101 では、主スイッチ G_n をオフ制御してから所定時間 T_b 経過時に主スイッチ G_p をオン制御するが、負荷電流が非常に小さい場合には、前述のステップ 12 におけるスナバコンデンサ C_{rn} の充電が極めて遅くなるため、ステップ 12 におけるスナバコンデンサ C_{rn} の充電中に主スイッチ G_p がオンされる。そうすると、ステップ 13 の状態に移行する。ここで、主スイッチ G_p をオン制御した時の主スイッチ G

pを通して流れる電流の増加は、変圧器Trの1次巻線L_{s1}およびL_{s2}における励磁インダクタンスによって抑制される。これにより、ゼロカレントスイッチングが実現される。

- [0071] ステップ13において、スナバコンデンサC_{rn}と変圧器Trの1次巻線L_{s1}およびL_{s2}における励磁インダクタンスとの共振電流によりスナバコンデンサC_{rn}が充電される。このとき、変圧器Trの1次巻線L_{s1}およびL_{s2}の直列回路には直流電源V_nおよびV_pの出力電圧（V_n+V_p）とスナバコンデンサC_{rn}における電圧V_cとの差の電圧が印加される。1次巻線L_{s1}およびL_{s2}はそれぞれ上記差電圧の1/2の電圧を分担することになる。すなわち、1次巻線L_{s1}およびL_{s2}に印加される電圧の値V_Lは、以下の式で表わされる。

[0072]
$$V_L = \{ (V_n + V_p) - V_c \} / 2$$

変圧器Trの巻数比は1:nであるので、2次側にはn×V_Lの電圧が誘起される。スナバコンデンサC_{rn}における電圧V_cが上昇し、変圧器Trの2次側電圧が出力電圧（V_n+V_p）に達すると、クランプダイオードD_fがオンしてスナバダイオードD_{rn}がオフする。このときの電圧V_cの最大値V_Mは、以下の式で表わされる。

[0073]
$$V_M = (1 + 2/n) \times (V_n + V_p)$$

そして、図6のステップ13に示す破線のように電流が流れ、スナバコンデンサC_{rn}へ流れる電流はゼロとなり、スナバコンデンサC_{rn}は充電されなくなる。これにより、スナバコンデンサC_{rn}における電圧V_cはV_Mにクランプされる。その後、主スイッチG_pを通して流れる電流が減少し、ゼロになると主スイッチG_pがオフし、主ダイオードD_pが導通して、前述のステップ14の状態に移行する。但し、主スイッチG_pはすでにオン制御されているので、ステップ15において主スイッチG_pのオン制御は行なわれない。

- [0074] 次に、本発明の第1の実施の形態に係るソフトスイッチングインバータのステップ13および14における動作について詳細に説明する。

- [0075] 図8は、本発明の第1の実施の形態に係るソフトスイッチングインバータのステップ13および14における電流の流れを時系列的に示す図である。図9は、本発明の第1の実施の形態に係るソフトスイッチングインバータのステップ13および14における電圧および電流の波形図である。
- [0076] 図8は、ステップ13および14におけるソフトスイッチングインバータ101の等価回路を示している。この等価回路では、ステップ13および14において導通しない回路を省略するとともに、動作を理解しやすくするために、変圧器 T_r の部分を理想変圧器と各巻線に並列に存在する励磁インダクタンスとに分けて詳細に示している。
- [0077] すなわち、 L_{sid1} 、 L_{sid2} は理想変圧器の1次巻線であり、 L_{fid} は理想変圧器の2次巻線である。また、 L_1 は変圧器 T_r の1次側の励磁インダクタンスであり、 L_2 は変圧器 T_r の2次側の励磁インダクタンスである。トランス T_r の巻数比は仮に1:4として説明する。この場合、 $V_2 = 4 \times V_1$ である。 V_s は2つの直流電源 V_n および V_p を1つにまとめた電源であり、その出力電圧値 $V_s = V_n + V_p$ である。 V_c はスナバコンデンサ C_{rn} における電圧であり、 V_1 は変圧器 T_r の1次巻線における電圧であり、 V_2 は変圧器 T_r の2次巻線における電圧である。また、各矢印の方向を正とする。
- [0078] ここでは、理解を容易にするために負荷電流がゼロである場合を説明する。この場合、前述のステップ12ではスナバコンデンサ C_{rn} が全く充電されず、そのままステップ13に移行する。
- [0079] 図8および図9を参照して、変圧器 T_r の1次側には $(V_c - V_s)$ の電圧が印加される。すなわち、 $V_1 = (V_c - V_s) / 2$ である。変圧器 T_r の2次側電圧 V_2 は、 $V_2 = 2 \times (V_c - V_s)$ となる。
- [0080] ここでは、ステップ13を時系列的に3つのモード1~3に分割して説明する。すなわち、モード1はステップ13の開始時の状態であり、モード2はクランプダイオード D_f がオンした後の状態であり、モード3はスナバダイオード D_{rn} がオフした後の状態である。

- [0081] まず、ステップ13の開始時、電圧 V_c はゼロであるから $V_2 < 0$ である。このため、クランプダイオード D_f は導通しないので、理想変圧器を通して電流は流れない。この間、励磁インダクタンス L_1 とスナバコンデンサ C_{rn} との共振電流 I_3 が励磁インダクタンス L_1 を通して流れる。共振電流 I_3 が流れることにより、スナバコンデンサ C_{rn} が充電される。そうすると、スナバコンデンサ C_{rn} における電圧 V_c が大きくなり、 $V_c = 1.5 V_s$ にまで上昇すると、 $V_2 = 2 \times (V_c - V_s) = V_s$ となる。すなわち、変圧器 T_r の2次側電圧が電源電圧 V_s と等しくなる（モード1）。
- [0082] 次に、変圧器 T_r の2次側電圧が電源電圧 V_s に達すると、クランプダイオード D_f が導通する。クランプダイオード D_f が導通すると、理想変圧器の2次巻線 L_{fid} を通して電流 I_2 が流れ、変圧器作用によって電流 I_2 の2倍の電流 I_1 が理想変圧器の1次巻線 L_{sid1} , L_{sid2} を通して流れる。ここで、電流 I_1 は、スナバコンデンサ C_{rn} の充電電流すなわち電流 I_3 を打ち消すように作用する。このため、スナバコンデンサ C_{rn} およびスナバダイオード D_{rn} を通して流れる電流 I_3 がゼロとなり、スナバダイオード D_{rn} がオフする。そして、スナバコンデンサ C_{rn} の充電が終了するので電圧 V_c が上昇しなくなることから、電圧 V_c は $1.5 \times V_s$ のままで維持される（モード2）。
- [0083] 次に、スナバダイオード D_{rn} がオフすると、変圧器 T_r の1次側の励磁電流は理想変圧器の1次巻線 L_{sid1} , L_{sid2} をそれぞれ還流する。このとき、変圧器 T_r の2次側には電流 I_2 が流れ続けるので、2次側には電源電圧 V_s が印加されている。このため、変圧器 T_r の1次側には変圧器作用によって $V_1 = 1/4 V_s$ の電圧が誘起され、この誘起電圧によって励磁インダクタンス L_1 を通して流れる電流が減衰してゆき、やがてゼロとなる。その結果、理想変圧器の1次巻線 L_{sid1} , L_{sid2} を通して流れる電流もゼロとなり、変圧器作用によって2次巻線 L_{fid} を通して流れる電流もゼロとなることから、ダイオード D_f がオフする（モード3）。
- [0084] このように、本発明の第1の実施の形態に係るソフトスイッチングインバ

ータでは、共振によってスナバコンデンサ C_{rn} が電源電圧 V_s よりも高い電圧まで過充電されようとする際、スナバコンデンサ C_{rn} における電圧 V_c が電圧値 V_M に達すると、変圧器 T_r の1次巻線 L_{s1} および L_{s2} を通して電流を流そうとするエネルギーが変圧器 T_r の2次巻線 L_f へ移り、スナバコンデンサ C_{rn} を通して充電電流が流れなくなる。このため、スナバコンデンサ C_{rn} の充電が止まり、スナバコンデンサ C_{rn} の最大電圧は V_M にクランプされる。ここで、変圧器 T_r の巻数比 n を $n > 2$ とすることにより、 V_M は V_s の2倍以下となる。また、 n を大きくすれば $V_M \approx (V_n + V_p)$ となるため、スナバコンデンサ C_{rn} における電圧 V_c を電源電圧 V_s に限りなく近い値に抑制することができる。

[0085] ソフトスイッチングインバータ101は、正期間の動作として、図2に示すステップ1～8の動作を繰り返し行ない、そして、負期間の動作として、図6に示すステップ11～18の動作を繰り返し行なう。ソフトスイッチングインバータ101は、このような正期間の動作および負期間の動作を交互に行なうことにより、負荷に交流電力を供給する。

[0086] ところで、非特許文献1に記載のソフトスイッチングインバータでは、軽負荷時、スナバコンデンサが最大で電源電圧の倍まで充電され、主スイッチおよび主ダイオードに高電圧が印加される。このため、これらの素子には電源電圧の2倍以上の耐電圧が要求され、ソフトスイッチングインバータが大きくなり、また、コストもかかるという問題点があった。

[0087] しかしながら、本発明の第1の実施の形態に係るソフトスイッチングインバータでは、保護回路51は、直流電源 V_p および直流電源 V_n からスナバコンデンサ C_{rp} またはスナバコンデンサ C_{rn} へ流れようとする充電電流を、スナバコンデンサ C_{rp} に印加される電圧が所定値以上になった場合またはスナバコンデンサ C_{rn} に印加される電圧が所定値以上になった場合、電流経路 P_T を介して直流電源 V_p の正電極および直流電源 V_n の負電極間に流す。

[0088] より具体的には、保護回路51は、直流電源 V_p および直流電源 V_n の出

力電圧とスナバコンデンサ C_{rp} に印加される電圧との差の電圧、あるいは直流電源 V_p および直流電源 V_n の出力電圧とスナバコンデンサ C_{rn} に印加される電圧との差の電圧を受けて、受けた電圧を昇圧した電圧を生成し、生成した電圧に基づいて、電流経路 P_T を介して直流電源 V_p の正電極および直流電源 V_n の負電極間に充電電流を流すか否かを切り替える。

[0089] すなわち、本発明の第1の実施の形態に係るソフトスイッチングインバータでは、変圧器を挿入し、その巻数比を $1:n$ ($n>2$) とすることにより、スナバコンデンサの最大充電電圧を電源電圧の2倍以内に抑制する。すなわち、保護回路51は、共振によってスナバコンデンサが電源電圧よりも高い電圧まで過充電されるようとする際、スナバコンデンサに印加される電圧が所定電圧に達すると、変圧器の1次巻線へ電流を流そうとするエネルギーを変圧器の2次巻線へ移す。これにより、スナバコンデンサを通して充電電流を流れなくして充電を止め、スナバコンデンサに印加される電圧をクランプする。そして、トランス T_r の巻数比 n を $n>2$ とすることにより、クランプ電圧が電源電圧の2倍以下となり、 n を大きくすればスナバコンデンサに印加される電圧を電源電圧に限りなく近い値に抑制することができる。

[0090] したがって、主スイッチおよび主ダイオードに印加される電圧も制限されるので、これらの素子の耐圧を低くできることから、装置を小型化できるとともに、コストも低減することができる。逆に、これらの素子の耐圧を変更せず同じ耐圧の素子を用いることにより、従来よりも高い出力電圧を得ることができる。すなわち、スナバコンデンサの充電電圧を抑制することにより、主スイッチおよび主ダイオードの電圧利用率が向上するため、同じ耐圧を有する素子を用いてより高い出力電圧を得ることができる。

[0091] なお、保護回路は、図1に示す構成に限定されるものではなく、スナバコンデンサ C_{rp} に印加される電圧が所定値以上になった場合またはスナバコンデンサ C_{rn} に印加される電圧が所定値以上になった場合、直流電源 V_p および直流電源 V_n からスナバコンデンサ C_{rp} またはスナバコンデンサ C_{rn} へ流れようとする充電電流を他の電流経路へ逃がす構成であればよい。

[0092] 図10は、本発明の第1の実施の形態に係るソフトスイッチングインバータの変形例の構成を示す図である。

[0093] 図10を参照して、このソフトスイッチングインバータは、ソフトスイッチングインバータ101と比べて、保護回路51の代わりに保護回路52を備える。保護回路52は、変圧器Trと、クランプダイオードDfと、直流電源Vbとを含む。直流電源Vbは、クランプダイオードDfのカソードに接続された正電極と、クランプダイオードDfのアノードに接続された負電極とを有する。

[0094] 本発明の第1の実施の形態に係るソフトスイッチングインバータでは、クランプダイオードDfのカソードが直流電源Vpの正電極に接続されている構成であるとしたが、これに限定するものではない。すなわち、図10に示すように、保護回路52が直流電源VpおよびVnとは別の直流電源Vbを含む構成であってもよい。

[0095] 保護回路52は、スナバコンデンサCrpに印加される電圧が所定値以上になった場合またはスナバコンデンサCrnに印加される電圧が所定値以上になった場合、直流電源Vpおよび直流電源VnからスナバコンデンサCrpまたはスナバコンデンサCrnへ流れようとする充電電流をクランプダイオードDf経由で直流電源Vbへ流す。

[0096] このような構成であれば、トランスTrによって直流電源VpおよびVnの出力電圧とスナバコンデンサの電圧Vcとの差の電圧を昇圧しなくても、スナバコンデンサに印加される電圧が直流電源VpおよびVnの出力電圧のたとえば2倍になる前にクランプダイオードDfをオンすることができるため、スナバコンデンサに印加される電圧を直流電源VpおよびVnの出力電圧の2倍以下に制限することが可能である。

[0097] 次に、本発明の他の実施の形態について図面を用いて説明する。なお、図中同一または相当部分には同一符号を付してその説明は繰り返さない。

[0098] <第2の実施の形態>

本実施の形態は、第1の実施の形態に係るソフトスイッチングインバータ

と比べてトランスの代替回路を備えたソフトスイッチングインバータに関する。以下で説明する内容以外は第 1 の実施の形態に係るソフトスイッチングインバータと同様である。

[0099] 図 1 1 は、本発明の第 2 の実施の形態に係るソフトスイッチングインバータの構成を示す図である。

[0100] 図 1 1 を参照して、ソフトスイッチングインバータ 1 0 2 は、本発明の第 1 の実施の形態に係るソフトスイッチングインバータと比べて、保護回路 5 1 の代わりに保護回路 5 3 を備える。保護回路 5 3 は、アノードリアクトル L_b と、クランプダイオード D_f と、直流電源 V_b とを含む。アノードリアクトル L_b は、主スイッチ G_p のエミッタに接続された第 1 端と、主スイッチ G_n のコレクタに接続された第 2 端とを有する。直流電源 V_b およびクランプダイオード D_f は、アノードリアクトル L_b の両端間において互いに直列接続されている。すなわち、直流電源 V_b は、クランプダイオード D_f のカソードに接続された正電極と、アノードリアクトル L_b の第 1 端に接続された負電極とを有する。クランプダイオード D_f は、アノードリアクトル L_b の第 2 端に接続されたアノードを有する。

[0101] 保護回路 5 3 は、スナバコンデンサ C_{rp} に印加される電圧が所定値以上になった場合またはスナバコンデンサ C_{rn} に印加される電圧が所定値以上になった場合、直流電源 V_p および直流電源 V_n からスナバコンデンサ C_{rp} またはスナバコンデンサ C_{rn} へ流れようとする充電電流をクランプダイオード D_f 経由で直流電源 V_b へ逃がす。

[0102] このように、保護回路においてトランスを用いないことも可能である。一方、本発明の第 1 の実施の形態に係るソフトスイッチングインバータのように、保護回路にトランスを用いる構成では、直流電源を別途設ける必要がなくなるため、構成の簡易化を図ることができる。

[0103] その他の構成および動作は第 1 の実施の形態に係るソフトスイッチングインバータと同様であるため、ここでは詳細な説明を繰り返さない。

[0104] 次に、本発明の他の実施の形態について図面を用いて説明する。なお、図

中同一または相当部分には同一符号を付してその説明は繰り返さない。

[0105] <第3の実施の形態>

本実施の形態は、第1の実施の形態に係るソフトスイッチングインバータと比べてアノードリアクトルを追加したソフトスイッチングインバータに関する。以下で説明する内容以外は第1の実施の形態に係るソフトスイッチングインバータと同様である。

[0106] 図12は、本発明の第3の実施の形態に係るソフトスイッチングインバータの構成を示す図である。

[0107] 図12を参照して、ソフトスイッチングインバータ103は、本発明の第1の実施の形態に係るソフトスイッチングインバータと比べて、さらに、アノードリアクトル L_{bp} 、 L_{bn} を備える。

[0108] アノードリアクトル L_{bp} は、スナバダイオード D_{rp} のカソード、主スイッチ G_p のエミッタおよび主ダイオード D_p のアノードに接続された第1端と、1次巻線 L_{s1} の第1端に接続された第2端とを有する。アノードリアクトル L_{bn} は、1次巻線 L_{s2} の第2端に接続された第1端と、スナバダイオード D_{rn} のアノード、主スイッチ G_n のコレクタおよび主ダイオード D_n のカソードに接続された第2端とを有する。

[0109] その他の構成および動作は第1の実施の形態に係るソフトスイッチングインバータと同様であるため、ここでは詳細な説明を繰り返さない。

[0110] 次に、本発明の他の実施の形態について図面を用いて説明する。なお、図中同一または相当部分には同一符号を付してその説明は繰り返さない。

[0111] <第4の実施の形態>

本実施の形態は、第1の実施の形態に係るソフトスイッチングインバータと比べてアノードリアクトルを追加したソフトスイッチングインバータに関する。以下で説明する内容以外は第1の実施の形態に係るソフトスイッチングインバータと同様である。

[0112] 図13は、本発明の第4の実施の形態に係るソフトスイッチングインバータの構成を示す図である。

- [0113] 図13を参照して、ソフトスイッチングインバータ104は、本発明の第1の実施の形態に係るソフトスイッチングインバータと比べて、さらに、アノードリアクトル L_{bp} 、 L_{bn} を備える。
- [0114] アノードリアクトル L_{bp} は、電源端子TPおよびクランプダイオードDfのカソードに接続された第1端と、スナバコンデンサ C_{rp} の第1端、主スイッチ G_p のコレクタおよび主ダイオード D_p のカソードに接続された第2端とを有する。アノードリアクトル L_{bn} は、電源端子TNおよび2次巻線Lfの第2端に接続された第1端と、スナバコンデンサ C_{rn} の第2端、主スイッチ G_n のエミッタおよび主ダイオード D_n のアノードに接続された第2端とを有する。
- [0115] その他の構成および動作は第1の実施の形態に係るソフトスイッチングインバータと同様であるため、ここでは詳細な説明を繰り返さない。
- [0116] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

符号の説明

- [0117] 51, 52, 53 保護回路、101 ソフトスイッチングインバータ（電力変換装置）、 V_p , V_n 直流電源、TP, TC, TN 電源端子、TOU 交流出力端子、 G_p , G_n 主スイッチ、 D_p , D_n 主ダイオード、 C_{rp} , C_{rn} スナバコンデンサ、 D_{rp} , D_{rn} スナバダイオード、 S_{rp} , S_{rn} 補助スイッチ、 L_{rp} , L_{rn} 補助リアクトル、Tr 変圧器、Df クランプダイオード、 L_{s1} , L_{s2} 1次巻線、Lf 2次巻線、Vb 直流電源、 L_b , L_{bp} , L_{bn} アノードリアクトル。

請求の範囲

[請求項1]

第1電極および第2電極を有する第1の直流電源（ V_p ）と、前記第1の直流電源（ V_p ）の第2電極に接続される第1電極、および第2電極を有する第2の直流電源（ V_n ）とから供給された直流電力を交流電力に変換して負荷に供給する電力変換装置であって、

前記第1の直流電源（ V_p ）の第1電極に結合される第1端と、前記負荷に結合される第2端とを有する第1の主スイッチ（ G_p ）と、

前記第1の主スイッチ（ G_p ）と導通方向が逆になるように、前記第1の主スイッチ（ G_p ）と並列接続される第1の主ダイオード（ D_p ）と、

前記第1の主スイッチ（ G_p ）および前記第1の主ダイオード（ D_p ）と並列接続される第1のスナバコンデンサ（ C_{rp} ）と、

前記第1の主スイッチ（ G_p ）と導通方向が同じになるように、前記第1のスナバコンデンサ（ C_{rp} ）と直列接続され、かつ前記第1のスナバコンデンサ（ C_{rp} ）と前記第1の主スイッチ（ G_p ）の第2端との間に接続される第1のスナバダイオード（ D_{rp} ）と、

前記第1の直流電源（ V_p ）および前記第2の直流電源（ V_n ）の接続ノードと前記第1のスナバコンデンサ（ C_{rp} ）および前記第1のスナバダイオード（ D_{rp} ）の接続ノードとの間に接続され、かつ互いに直列接続される第1の補助スイッチ（ S_{rp} ）および第1の補助リアクトル（ L_{rp} ）と、

前記第1の主スイッチ（ G_p ）の第2端に結合される第1端と、前記第2の直流電源（ V_n ）の第2電極に結合される第2端とを有し、前記第1の主スイッチ（ G_p ）と導通方向が同じになるように設けられる第2の主スイッチ（ G_n ）と、

前記第2の主スイッチ（ G_n ）と導通方向が逆になるように、前記第2の主スイッチ（ G_n ）と並列接続される第2の主ダイオード（ D_n ）と、

前記第2の主スイッチ（ G_n ）および前記第2の主ダイオード（ D_n ）と並列接続される第2のスナバコンデンサ（ C_{rn} ）と、

前記第2の主スイッチ（ G_n ）と導通方向が同じになるように、前記第2のスナバコンデンサ（ C_{rn} ）と直列接続され、かつ前記第2のスナバコンデンサ（ C_{rn} ）と前記第2の主スイッチ（ G_n ）の第1端との間に接続される第2のスナバダイオード（ D_{rn} ）と、

前記第1の直流電源（ V_p ）および前記第2の直流電源（ V_n ）と前記第1の補助スイッチ（ S_{rp} ）または前記第1の補助リアクトル（ L_{rp} ）との接続ノードと前記第2のスナバコンデンサ（ C_{rn} ）および前記第2のスナバダイオード（ D_{rn} ）の接続ノードとの間に接続され、かつ互いに直列接続される第2の補助スイッチ（ S_{rn} ）および第2の補助リアクトル（ L_{rn} ）と、

前記第1のスナバコンデンサ（ C_{rp} ）に印加される電圧が所定値以上になった場合または前記第2のスナバコンデンサ（ C_{rn} ）に印加される電圧が所定値以上になった場合、前記第1の直流電源（ V_p ）および前記第2の直流電源（ V_n ）から前記第1のスナバコンデンサ（ C_{rp} ）または前記第2のスナバコンデンサ（ C_{rn} ）へ流れようとする充電電流を他の電流経路へ流すための保護回路（51, 52, 53）とを備える電力変換装置。

[請求項2] 前記保護回路（51）は、前記第1の直流電源（ V_p ）の第1電極と前記第2の直流電源（ V_n ）の第2電極との間の電流経路を有し、前記第1のスナバコンデンサ（ C_{rp} ）に印加される電圧が所定値以上になった場合または前記第2のスナバコンデンサ（ C_{rn} ）に印加される電圧が所定値以上になった場合、前記電流経路を介して前記第1の直流電源（ V_p ）の第1電極および前記第2の直流電源（ V_n ）の第2電極間に前記充電電流を流す請求の範囲第1項に記載の電力変換装置。

[請求項3] 前記保護回路（51）は、前記第1の直流電源（ V_p ）および前記

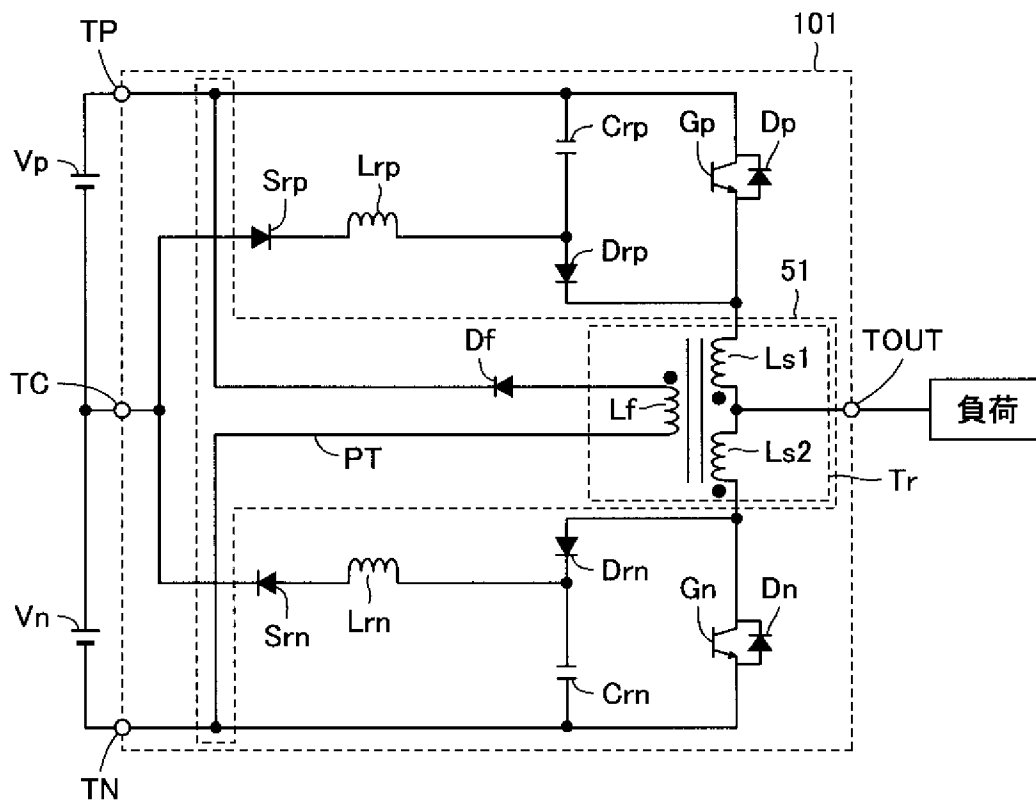
第2の直流電源（ V_n ）の出力電圧と前記第1のスナバコンデンサ（ C_{rp} ）に印加される電圧との差の電圧、または前記第1の直流電源（ V_p ）および前記第2の直流電源（ V_n ）の出力電圧と前記第2のスナバコンデンサ（ C_{rn} ）に印加される電圧との差の電圧を受けて、受けた前記電圧を昇圧した電圧を生成し、生成した前記電圧に基づいて、前記電流経路を介して前記第1の直流電源（ V_p ）の第1電極および前記第2の直流電源（ V_n ）の第2電極間に前記充電電流を流すか否かを切り替える請求の範囲第2項に記載の電力変換装置。

[請求項4] 前記保護回路（51）は、前記第1の主スイッチ（ G_p ）の第2端と前記第2の主スイッチ（ G_n ）の第1端との間に接続される請求の範囲第3項に記載の電力変換装置。

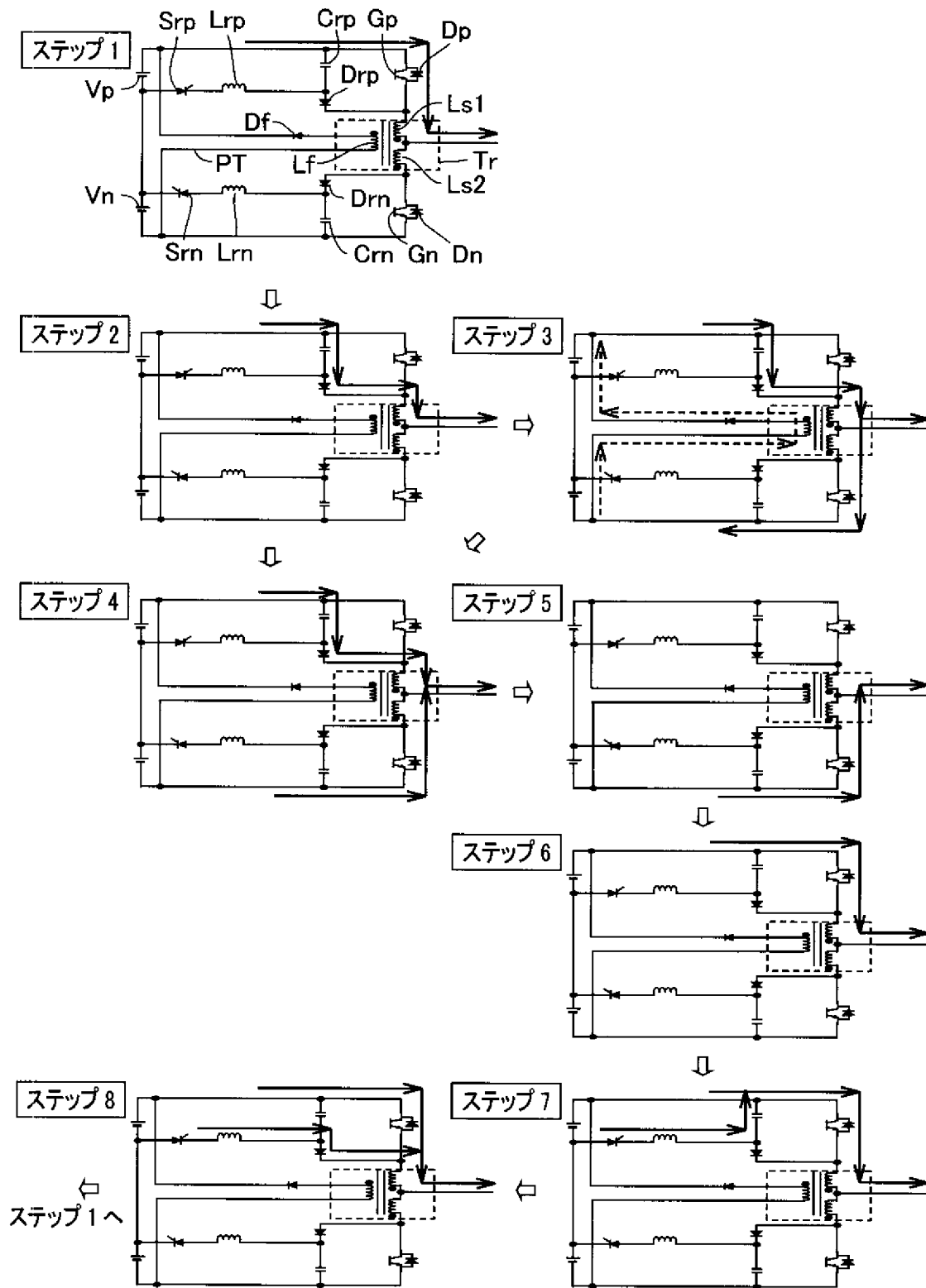
[請求項5] 前記保護回路（51、52）は、前記第1の直流電源（ V_p ）および前記第2の直流電源（ V_n ）の出力電圧と前記第1のスナバコンデンサ（ C_{rp} ）に印加される電圧との差の電圧、または前記第1の直流電源（ V_p ）および前記第2の直流電源（ V_n ）の出力電圧と前記第2のスナバコンデンサ（ C_{rn} ）に印加される電圧との差の電圧を受けて、受けた前記電圧を昇圧した電圧を生成し、生成した前記電圧に基づいて、前記充電電流を他の電流経路へ流すか否かを切り替える請求の範囲第1項に記載の電力変換装置。

[請求項6] 前記保護回路（51）は、
前記第1の主スイッチ（ G_p ）の第2端と前記第2の主スイッチ（ G_n ）の第1端との間に接続される1次巻線と、
前記第1の直流電源（ V_p ）の第1電極と前記第2の直流電源（ V_n ）の第2電極との間に接続され、前記1次巻線と磁気結合される2次巻線と、
前記第1の直流電源（ V_p ）の第1電極と前記第2の直流電源（ V_n ）の第2電極との間に接続され、前記2次巻線と直列接続されるクランプダイオードとを含む請求の範囲第1項に記載の電力変換装置。

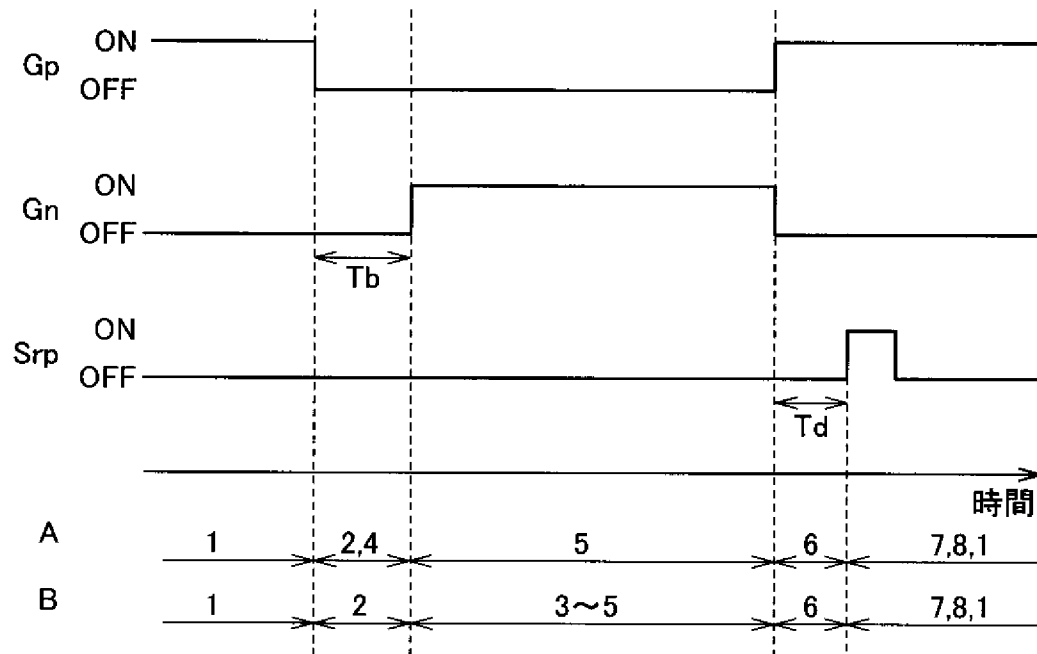
[図1]

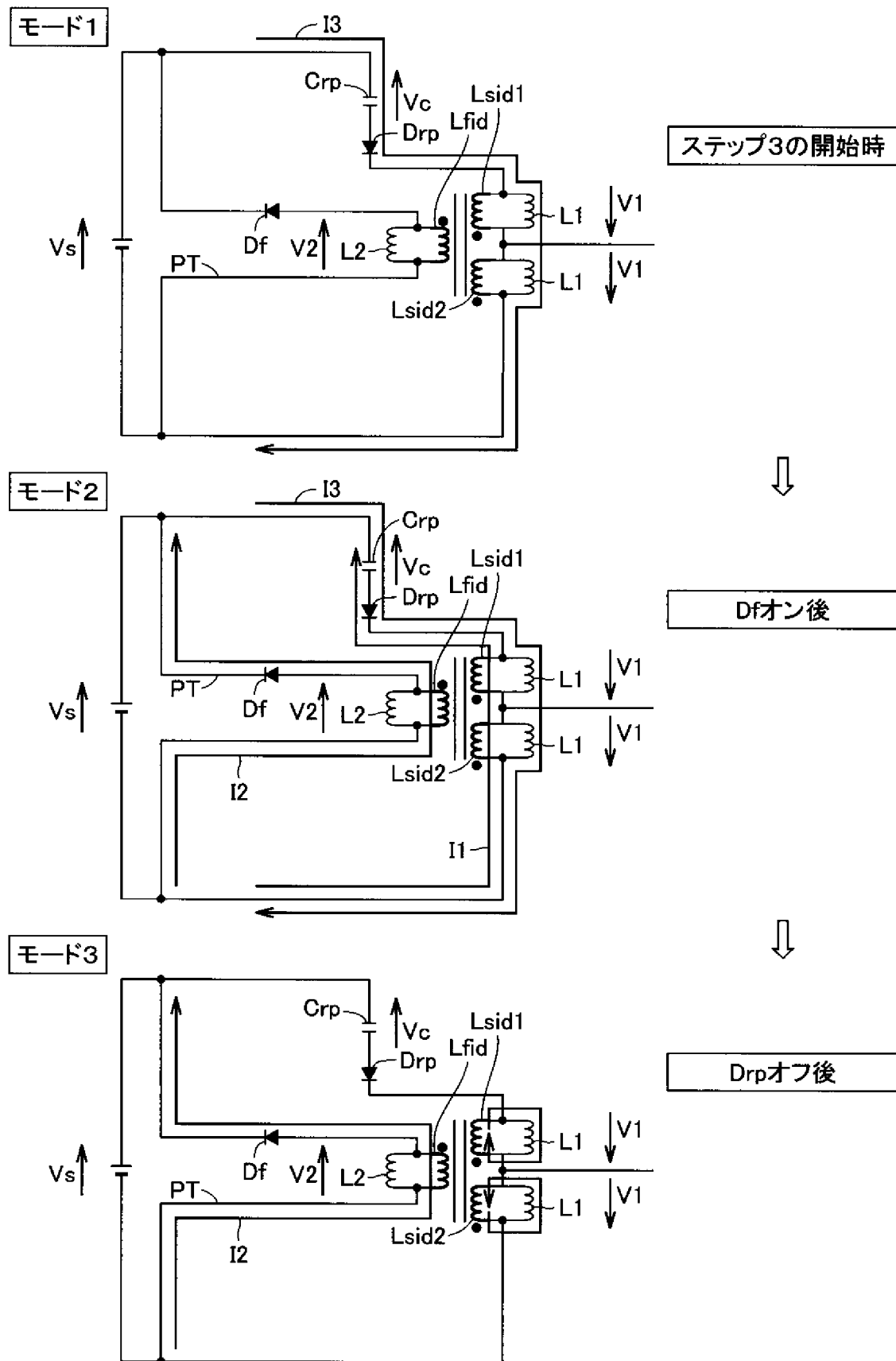


[図2]

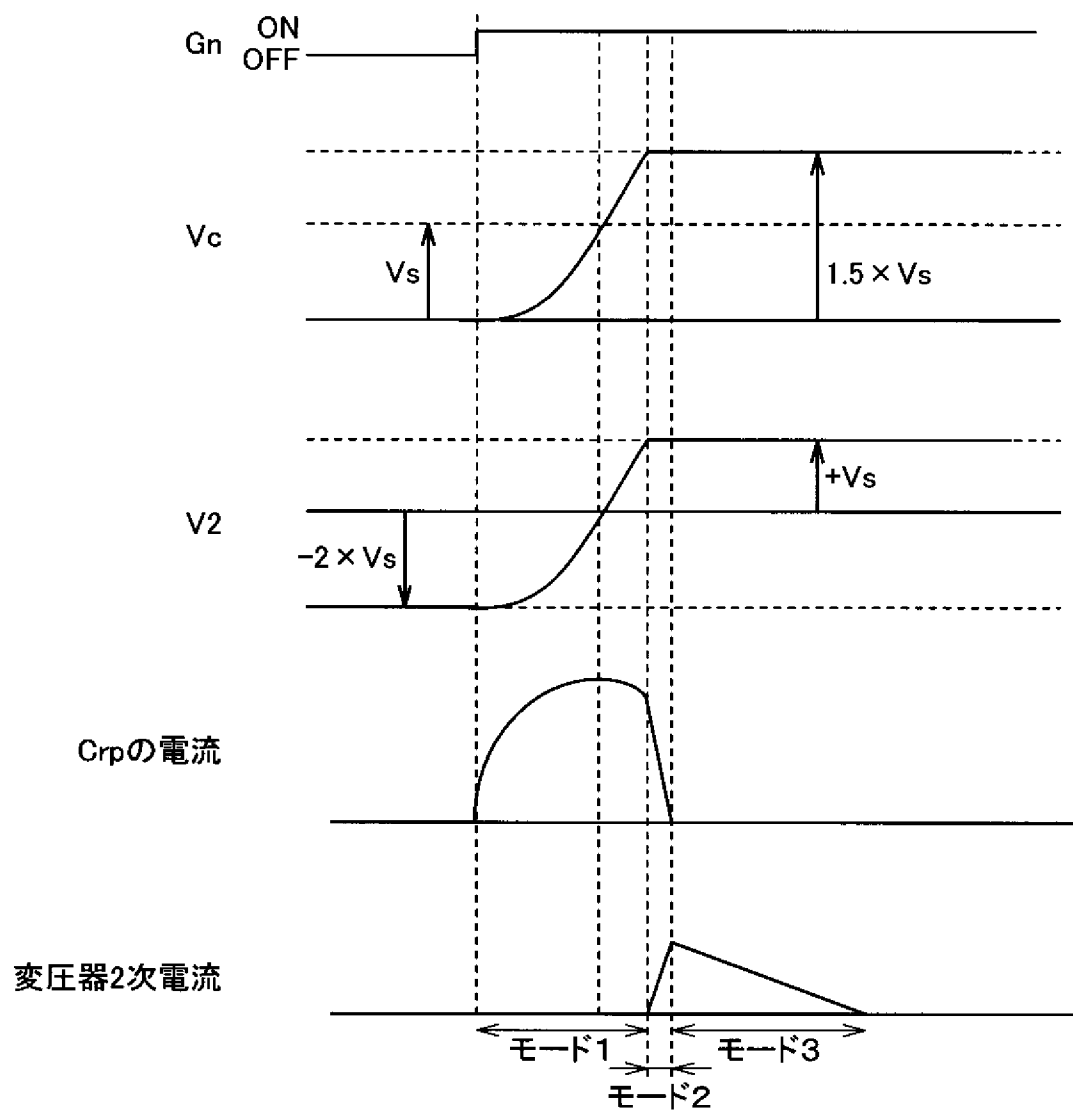


[図3]

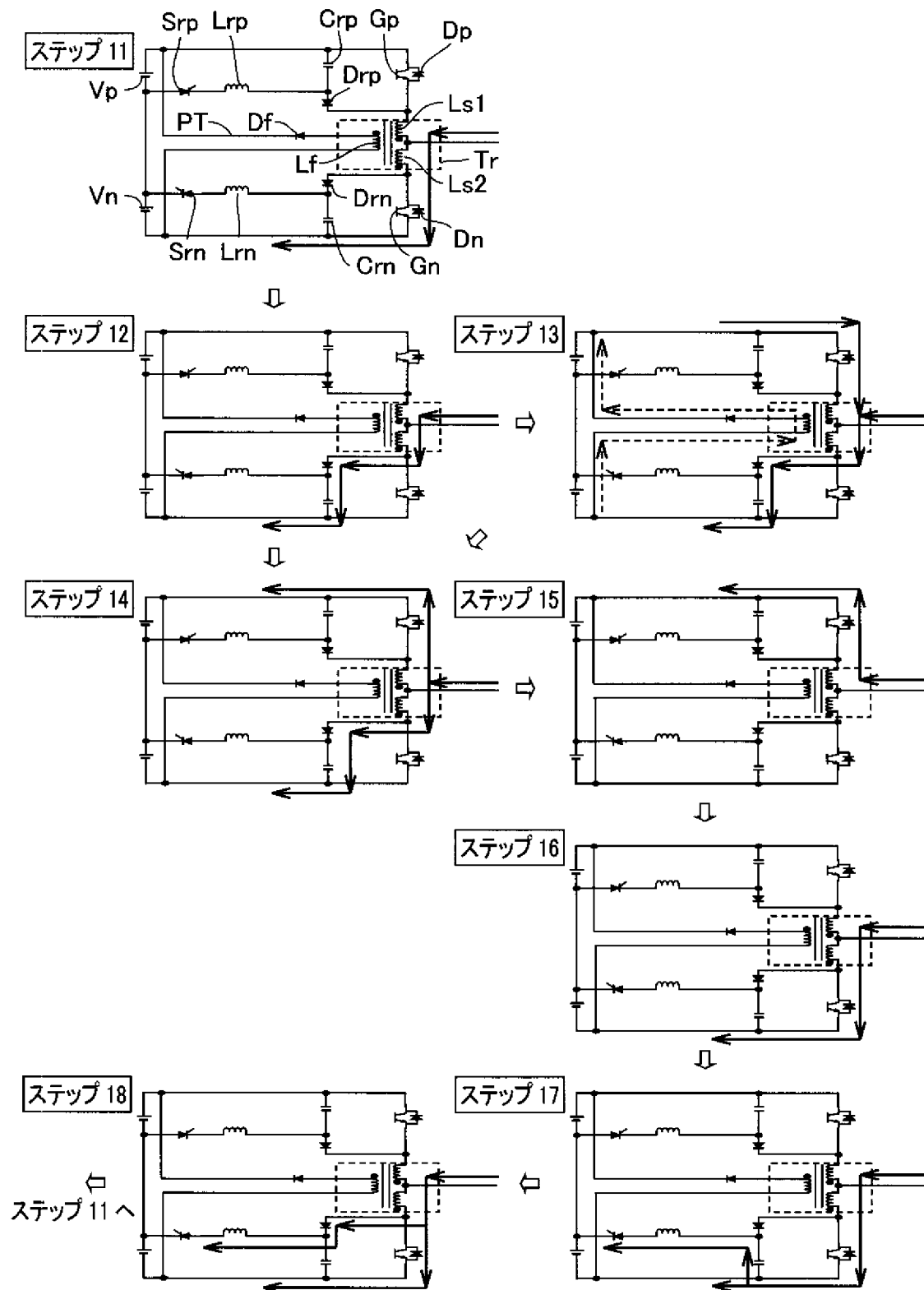




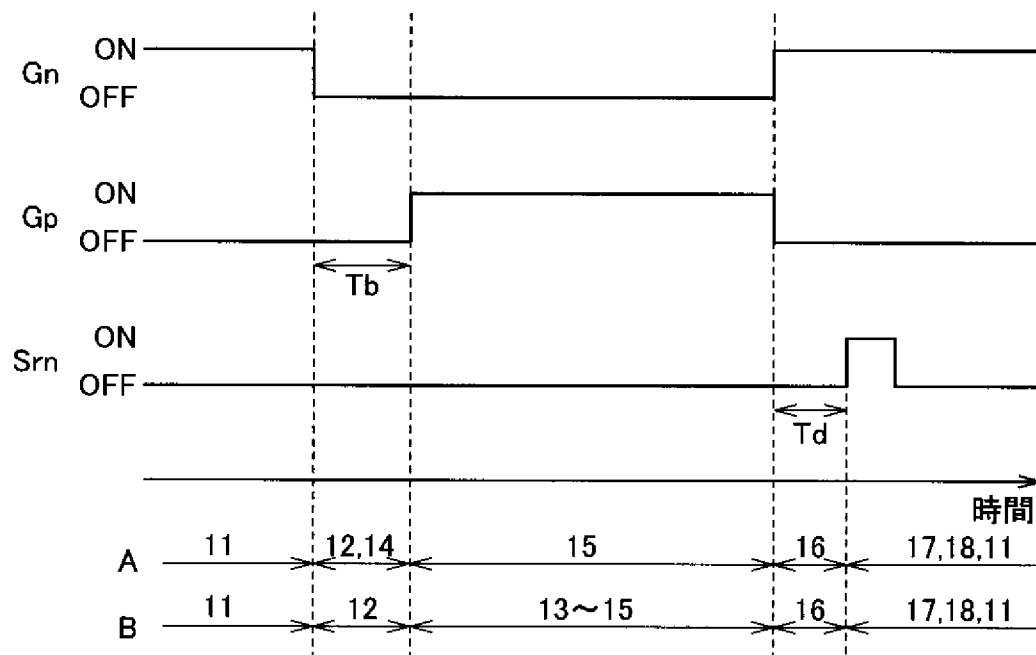
[図5]

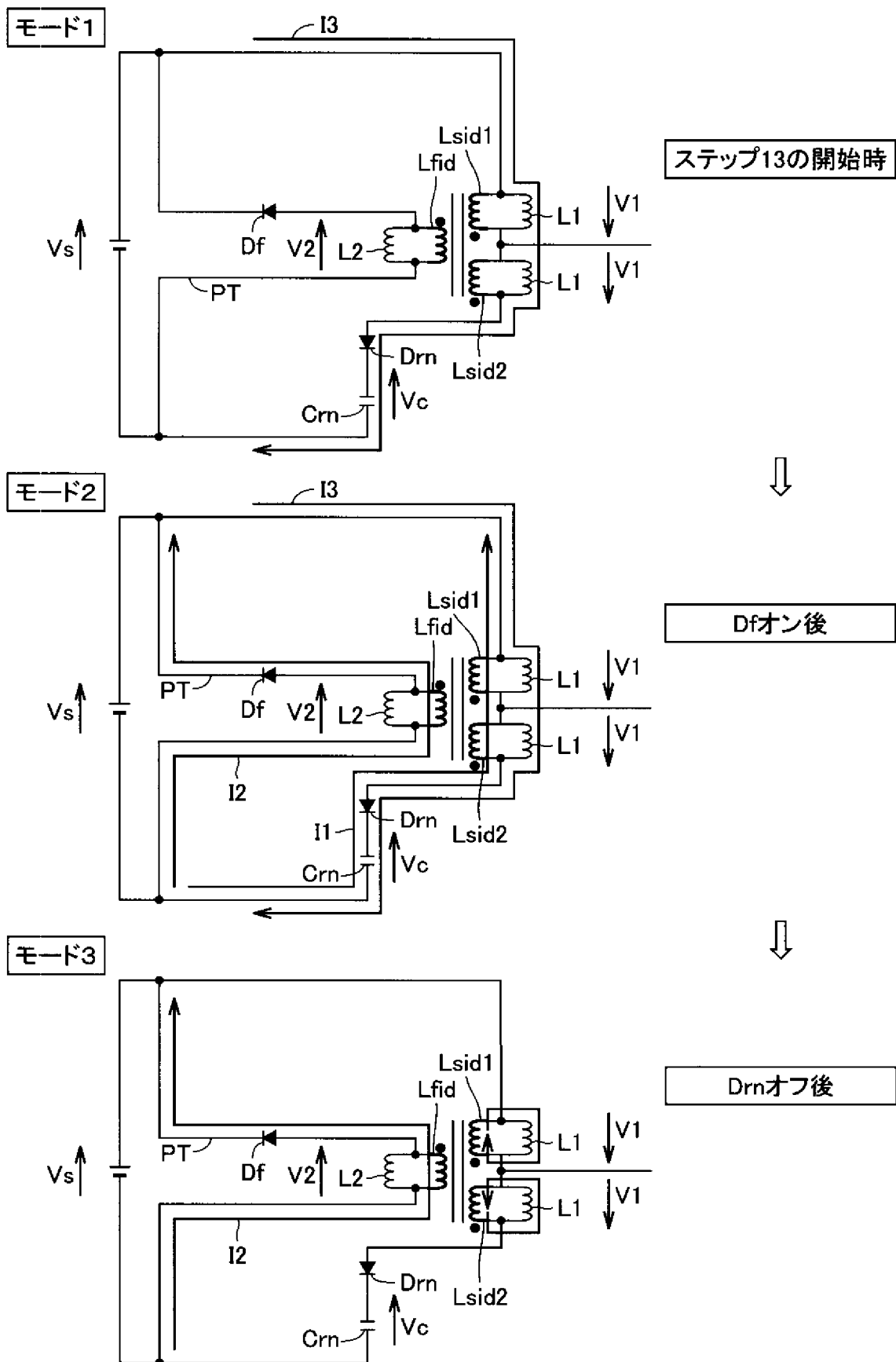


[図6]

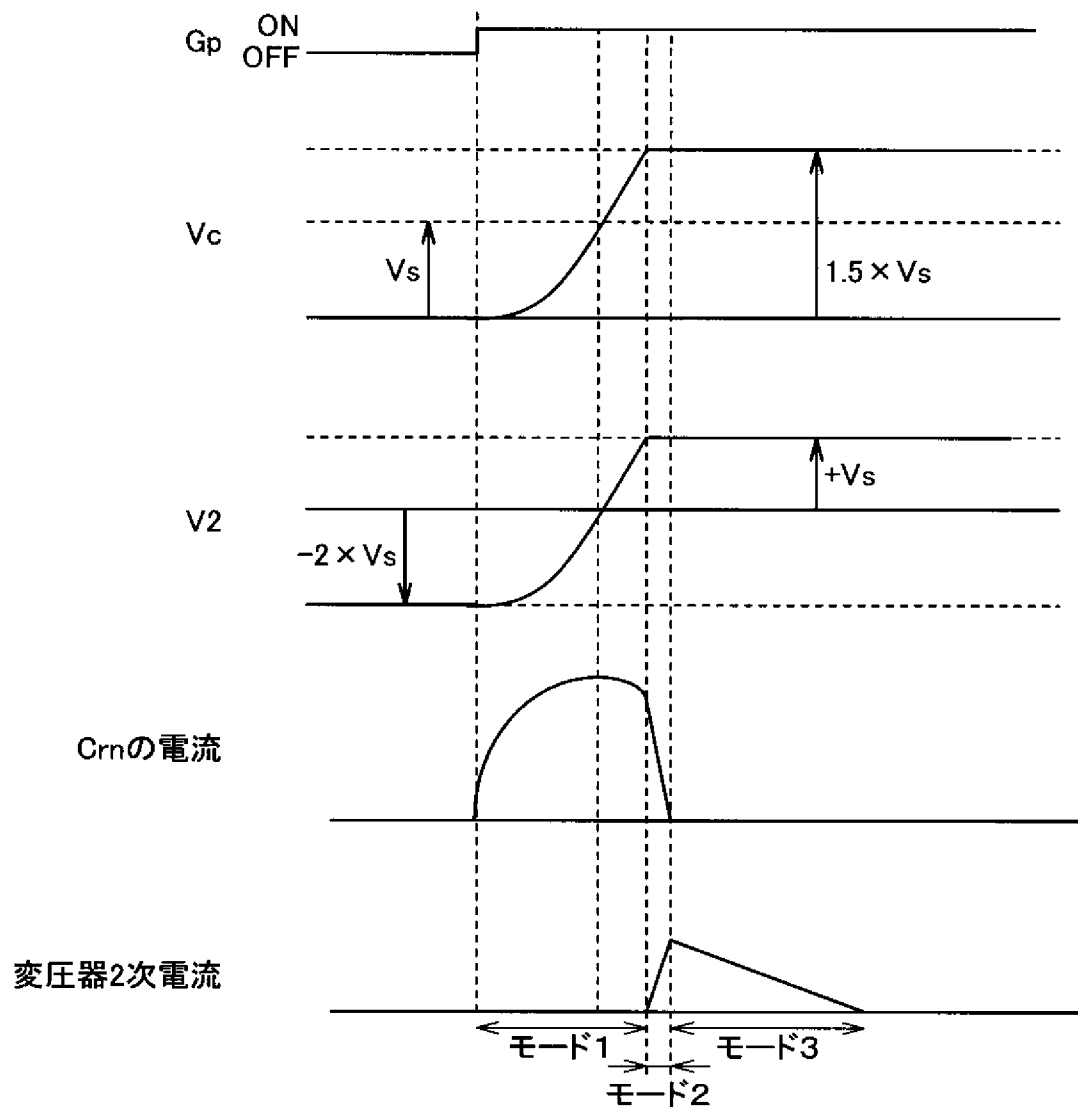


[図7]

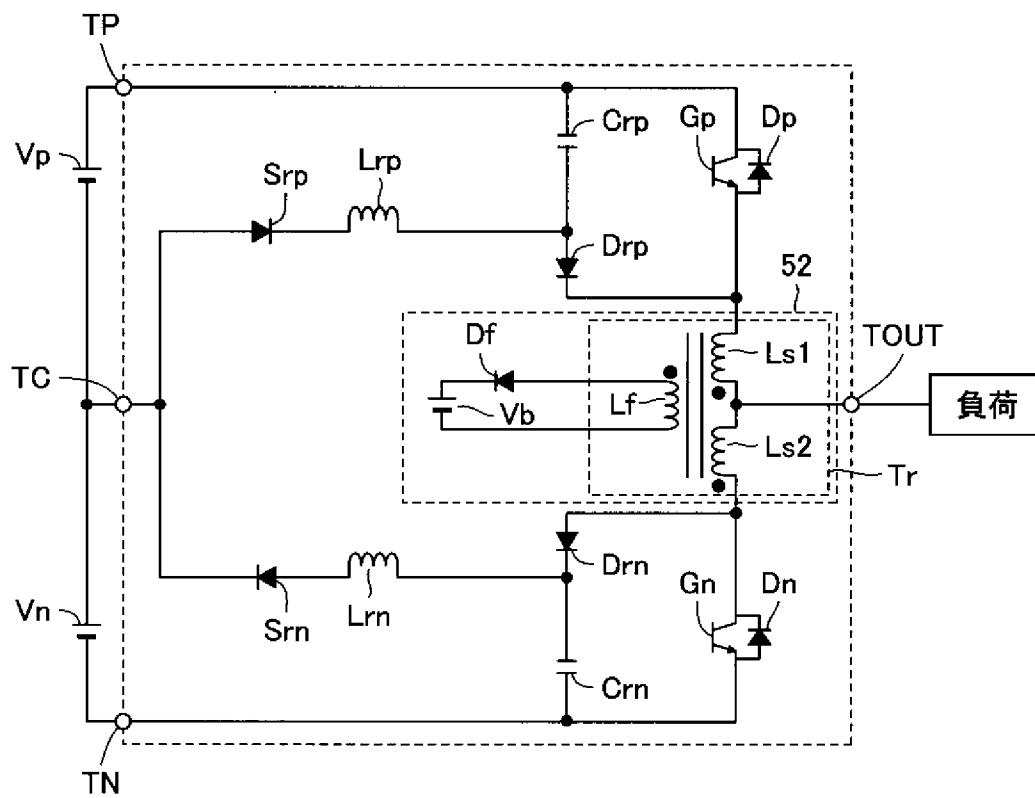




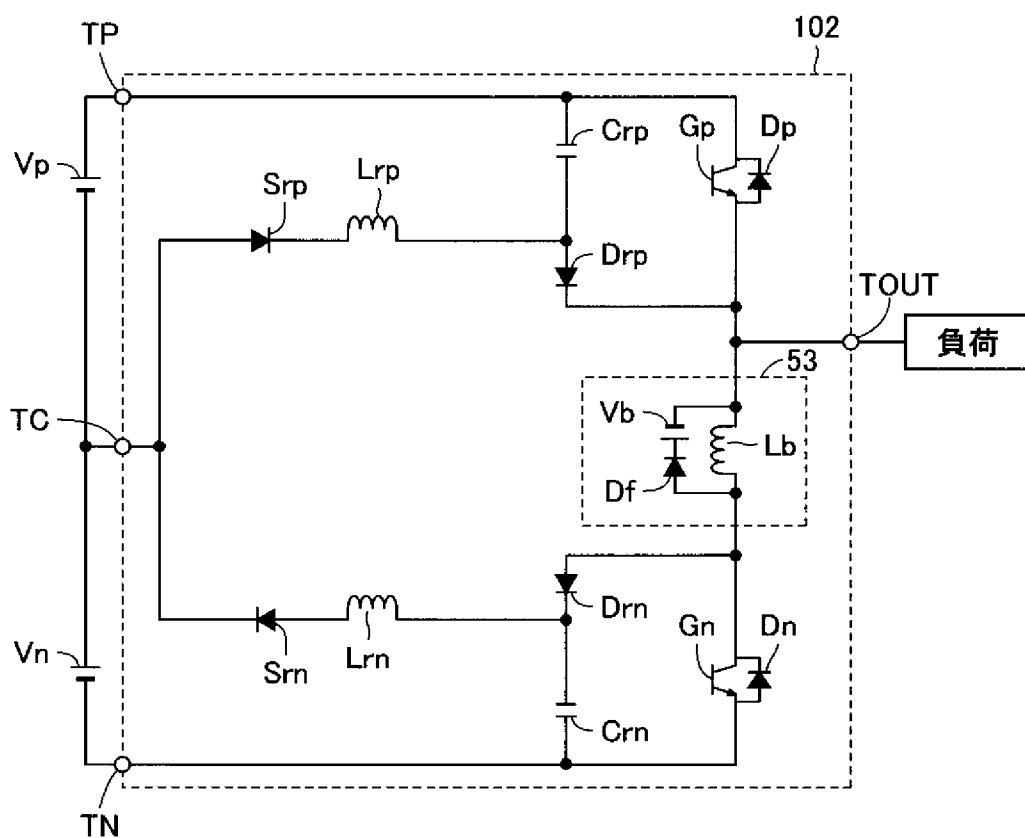
[図9]



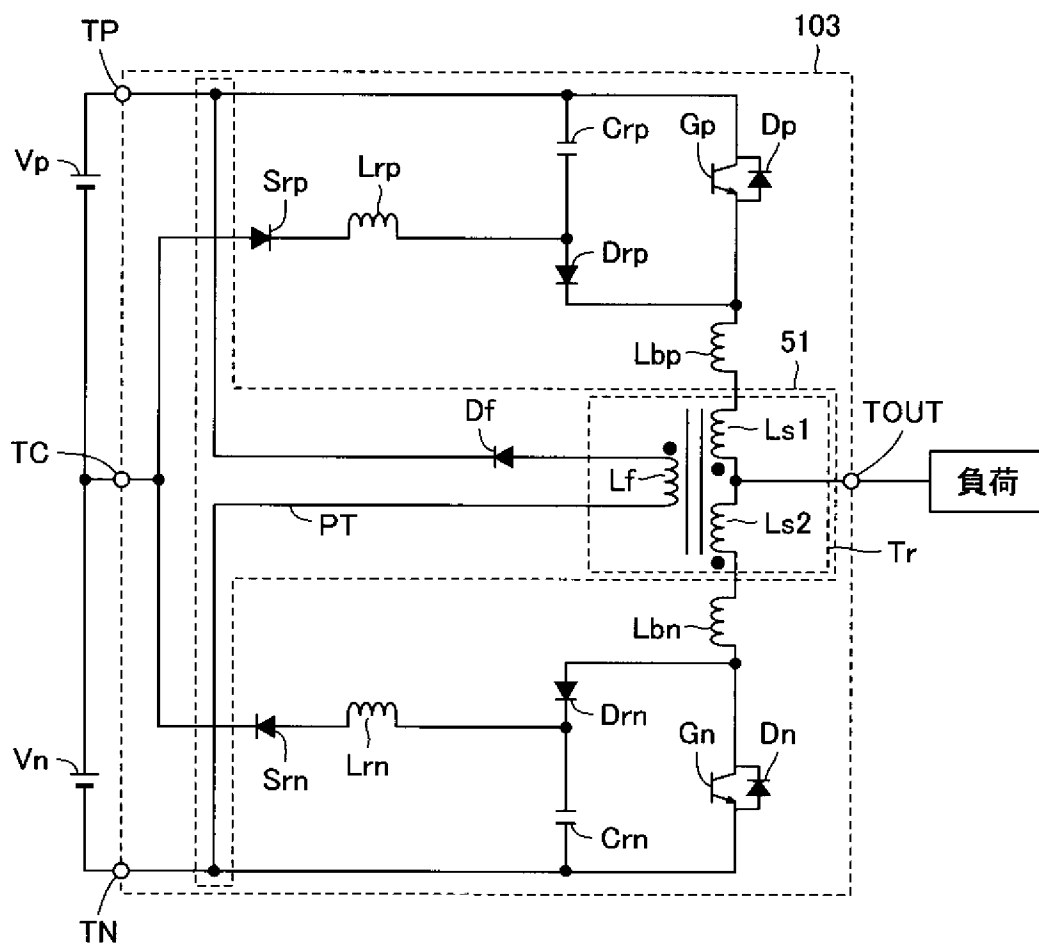
[図10]



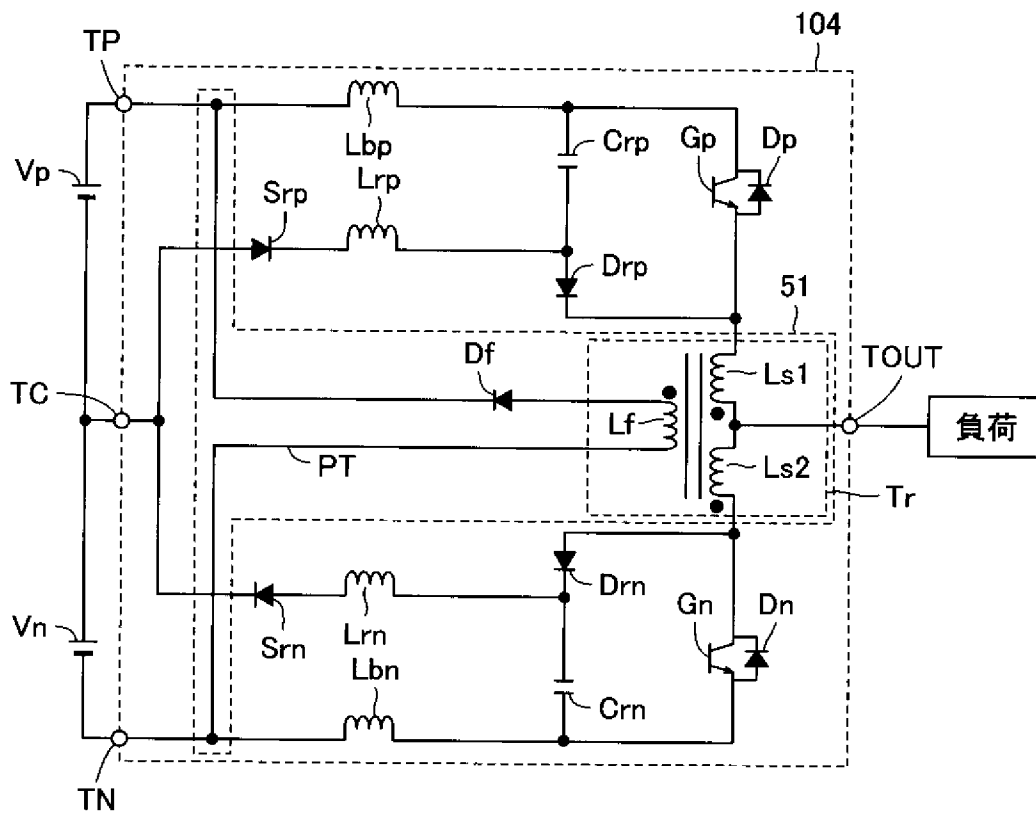
[図11]



[図12]



[図13]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/058252

A. CLASSIFICATION OF SUBJECT MATTER

H02M7/48 (2007.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-199737 A (Fuji Electric Co., Ltd.), 12 July, 2002 (12.07.02), Fig. 5 (Family: none)	1-6
A	JP 2001-54279 A (Mitsubishi Electric Corp.), 23 February, 2001 (23.02.01), Fig. 31 (Family: none)	1-6
A	JP 5-68380 A (Mitsubishi Electric Corp.), 19 March, 1993 (19.03.93), Fig. 1 (Family: none)	1-6

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
10 July, 2009 (10.07.09)

Date of mailing of the international search report
21 July, 2009 (21.07.09)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H02M7/48(2007.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H02M7/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 9 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 9 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 9 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2002-199737 A（富士電機株式会社）2002.07.12, 図5等（ファミリーなし）	1-6
A	JP 2001-54279 A（三菱電機株式会社）2001.02.23, 図31等（ファミリーなし）	1-6
A	JP 5-68380 A（三菱電機株式会社）1993.03.19, 図1等（ファミリーなし）	1-6

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 0 . 0 7 . 2 0 0 9

国際調査報告の発送日

2 1 . 0 7 . 2 0 0 9

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

今井 貞雄

3 V

4 1 2 9

電話番号 03-3581-1101 内線 3358