



(12) **EUROPÄISCHE PATENTANMELDUNG**

(43) Veröffentlichungstag:
30.01.2002 Patentblatt 2002/05

(51) Int Cl.7: **G06G 7/161**, G06G 7/19

(21) Anmeldenummer: **01115948.0**

(22) Anmeldetag: **29.06.2001**

(84) Benannte Vertragsstaaten:
AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU
MC NL PT SE TR
 Benannte Erstreckungsstaaten:
AL LT LV MK RO SI

(71) Anmelder: **Infineon Technologies AG**
81669 München (DE)

(72) Erfinder: **Wagner, Elmar**
47269 Duisburg (DE)

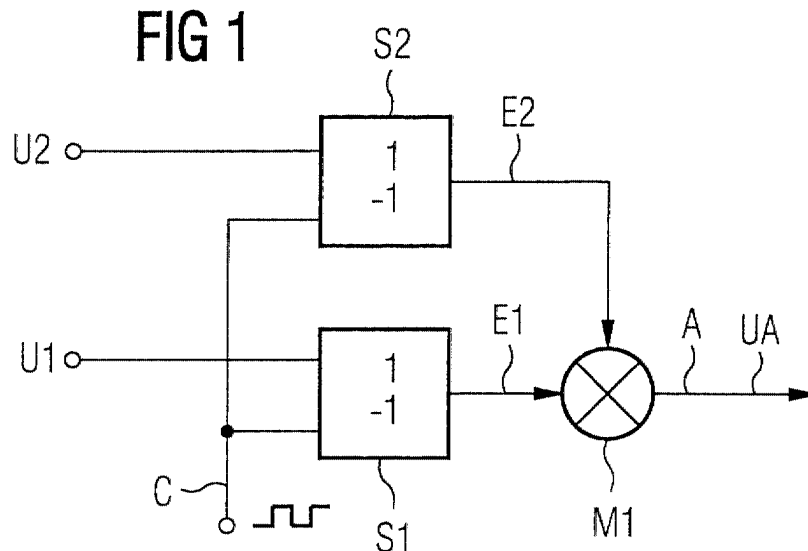
(30) Priorität: **27.07.2000 DE 10036735**

(74) Vertreter: **Epping Hermann & Fischer**
Ridlerstrasse 55
80339 München (DE)

(54) **Multiplizierschaltung mit Offset-Kompensation und Quadrikorrelator**

(57) An die beiden Signaleingänge (E1, E2) eines Analogmultiplizierers (M1) ist je eine Schalteinrichtung (S1, S2) zur periodischen Polaritätsumkehr der Eingangsspannungen (U1, U2) vorgesehen. Ein Taktsignal (C), welches den Schalteinrichtungen (S1, S2) zuzuführ-

bar ist, hat eine Umschaltfrequenz (f_C), welche vorzugsweise größer oder gleich der doppelten Nutzsignal-Frequenz ist. Hierdurch wird ein offsetbedingtes Übersprechen von Eingangssignalen auf den Ausgang (A) des Analogmultiplizierers (M1) unterdrückt. Dieses Prinzip ist in Quadrikorrelatoren anwendbar.



Beschreibung

[0001] Die Erfindung betrifft eine Multiplizierschaltung mit Offset-Kompensation und einen Quadrikorrelator mit solchen Multiplizierschaltungen.

[0002] Zur Demodulation frequenzmodulierter Signale in Mobilfunk-Empfängern können Quadrikorrelatoren verwendet werden. Bei dem DECT-(Digital enhanced cordless telecommunication-) Standard wird ebenso wie bei Bluetooth eine GFSK-Modulation (Gaußsche Frequenzumtastung) eingesetzt. In Mobilfunk-Empfängern, die die genannten Standards einsetzen, kann die Zwischenfrequenz null betragen oder sehr gering sein.

[0003] Zur Umwandlung des Nutzsignals in ein Basisband-Signal mittels FM-Demodulatoren können sogenannte Quadrikorrelatoren verwendet werden. Im Aufsatz "Properties of Frequency Difference Detectors" von Floyd M. Gardner, IEEE Transactions on Communications, volume COM-33, Seiten 131 bis 138, Februar 1985 ist in Figur 3 ein symmetrischer Quadrikorrelator angegeben. Dabei sind im I- und im Q-Pfad jeweils Analogmultiplizierer vorgesehen, denen ein Phasenverschiebungsnetzwerk vorgeschaltet ist, und deren Ausgänge in einem Differenzknoten verbunden sind.

[0004] Problematisch bei Quadrikorrelatoren ist, daß die Analogmultiplizierer üblicherweise Gleichspannungsoffsets aufweisen, die ein Übersprechen des Eingangssignals des Demodulators auf den Ausgang zur Folge haben. Hierdurch wird dem Nutzsignal ein Störsignal überlagert, welches besonders bei der digitalen Weiterverarbeitung des Nutzsignals in Basisband-Bausteinen zu Problemen führt.

[0005] Es ist bekannt, die Gleichspannungsoffsets der Analogmultiplizierer durch Vergrößern der Chipfläche zu verringern. Durch die somit verbesserte Anpassung bei den Analogmultiplizierern wird die Bitfehlerrate (bit error rate) bei der Weiterverarbeitung des Nutzsignals zwar verringert, der vergrößerte Chipflächenbedarf ist jedoch insbesondere dahingehend nachteilig, daß in Mobilfunkanwendungen üblicherweise Baugröße, Gewicht und Kostenreduzierung besondere Bedeutung beigemessen wird.

[0006] Zur Unterdrückung von Gleichspannungs-Offsets in Verstärkern ist es bekannt, sowohl das Eingangssignal als auch das Ausgangssignals des Verstärkers periodisch in der Polarität umzuschalten (Chopping). Dabei muß die Umschaltfrequenz gemäß dem Abtasttheorem mindestens doppelt so groß wie die maximale Nutzfrequenz des Verstärkers sein.

[0007] Der vorliegenden Erfindung liegt die Aufgabe zugrunde, eine Multiplizierschaltung mit Offsetkompensation sowie einen Quadrikorrelator mit solchen Multiplizierschaltungen anzugeben, bei denen ein offsetbedingtes Übersprechen von Eingang auf Ausgang reduziert ist, welche mit geringem Chipflächenbedarf realisierbar und zur Anwendung in Mobilfunk-Empfängern geeignet sind.

[0008] Erfindungsgemäß wird die Aufgabe mit einer Multiplizierschaltung mit Offset-Kompensation gelöst, aufweisend

- einen Analogmultiplizierer mit einem ersten Signaleingang, einem zweiten Signaleingang und einem Ausgang, an dem ein multipliziertes Signal abgreifbar ist,
- eine Schalteinrichtung zur Polaritätsumkehr, die an den ersten Signaleingang angeschlossen ist, und
- eine Schalteinrichtung zur Polaritätsumkehr, die an den zweiten Signaleingang angeschlossen ist.

[0009] Ein Gleichspannungsoffset eines Analogmultiplizierers wird dadurch kompensiert, daß beiden Eingängen des Analogmultiplizierers Umschalter zum Umpolen der jeweiligen Eingangsspannungen vorgeschaltet sind. Die Eingangsspannungen können dabei jeweils gleichzeitig umgepolt werden. Wenn beide Eingangssignale umgepolt zugeführt werden, so hebt sich durch Produktbildung am Ausgang das Minus-Vorzeichen auf. Das Umpolen kann periodisch erfolgen.

[0010] Die beiden Eingänge können an eine gemeinsame Schalteinrichtung oder an zwei voneinander getrennte Schalteinrichtungen angeschlossen sein.

[0011] Die beschriebene Anordnung hat den Vorteil, daß Signale, die am Eingang des Analogmultiplizierers zuführbar sind, nicht auf den Ausgang des Analogmultiplizierers übersprechen. Falls am Ausgang des Analogmultiplizierers ein Gleichspannungs-Offset bestehen bleibt, so kann dieser in einfacher Weise unterdrückt werden, da er wie ein Frequenzfehler behandelt werden kann. Am Ausgang des Analogmultiplizierers ist durch Elimination des negativen Vorzeichens durch die Produktbildung kein weiterer Umschalter erforderlich.

[0012] In einer vorteilhaften Ausführungsform der vorliegenden Erfindung ist der Schalteinrichtung ein Taktsignal mit einer Umschaltfrequenz zuführbar. Dabei kann für beide Signaleingänge des Analogmultiplizierers je eine Schalteinrichtung oder eine gemeinsame Schalteinrichtung vorgesehen sein. Die Schalteinrichtungen können mit der Umschaltfrequenz so angesteuert sein, daß die den Signaleingängen zuführbaren Eingangssignale jeweils gleichzeitig umgepolt werden.

[0013] In einer weiteren, vorteilhaften Ausführungsform der vorliegenden Erfindung ist die Umschaltfrequenz größer oder gleich der doppelten Frequenz der den Signaleingängen zuführbaren Signale. Gemäß dem Abtasttheorem ist die niedrigste Abtastfrequenz, bei der sich das Nutzsignal noch fehlerfrei, das heißt ohne Informationsverlust rekonstruieren läßt, größer oder gleich der doppelten, maximalen Nutzsignalfrequenz.

[0014] In einer weiteren, vorteilhaften Ausführungsform der vorliegenden Erfindung liegt die Umschaltfrequenz in einem Bereich zwischen 4-facher und 32-facher Frequenz der den Signaleingängen zuführbaren Signale.

[0015] In einer weiteren, vorteilhaften Ausführungsform der vorliegenden Erfindung ist die Spannung am Ausgang des Analogmultiplizierers das Produkt aus den Spannungen der den Signaleingängen zuführbaren Signale.

[0016] Wenn die den Signaleingängen des Analogmultiplizierers zuführbaren Signale als Differenzsignale vorliegen, kann es vorteilhaft sein, daß die Signaleingänge des Analogmultiplizierers je zwei Klemmen zur Zuführung der als Differenzsignale vorliegenden Eingangssignale aufweisen.

[0017] Falls die Eingangssignale als Differenzsignale vorliegen, kann das Umpolen in den Schalteinrichtungen dadurch besonders einfach gestaltet sein, daß zur Polaritätsumkehr der Eingangssignale lediglich die beiden, daß Differenzsignal führenden Leitungen verpolt werden müssen.

[0018] Bezüglich des Quadrikkorrelators wird die Aufgabe mit einem Quadrikkorrelator gelöst, bei dem je ein Analogmultiplizierer in einem I- und in einem Q-Pfad eines Quadrikkorrelators vorgesehen ist, wobei die Ausgänge der Analogmultiplizierer in einem Differenzknoten verbunden sind, und an die Eingänge der Analogmultiplizierer je eine Schalteinrichtung zum periodischen Umpolen der Signalspannungen der Eingangssignale angeschlossen ist. Der Differenzknoten kann ein Summierglied sein, dem der I-Pfad mit positivem und der Q-Pfad mit negativem Vorzeichen zuführbar ist.

[0019] Hierdurch wird bei einem zur Frequenzdemodulation einsetzbaren Quadrikkorrelator ein Übersprechen der Signale auf den I- und Q-Pfaden auf das Ausgangssignal des Quadrikkorrelators verhindert. Somit ist eine digitale Weiterverarbeitung des Nutzsignals, beispielsweise in einem Basisband-Baustein, mit einer Bitfehlerrate (bit error rate) realisierbar, welche null oder minimal ist.

[0020] Das vorliegende Prinzip ist nicht auf die Anwendung bei Mischer- oder Demodulatorschaltungen begrenzt, sondern kann von einem Fachmann entsprechend auf andere Anwendungen übertragen werden.

[0021] Weitere Einzelheiten der Erfindung sind in den Unteransprüchen angegeben.

[0022] Die Erfindung wird nachfolgend anhand von Ausführungsbeispielen näher erläutert. Es zeigen:

Figur 1 ein erstes Ausführungsbeispiel der vorliegenden Erfindung anhand eines Blockschaltbildes,

Figur 2 eine Analogmultipliziererschaltung gemäß Figur 1, angewandt in einem Quadrikkorrelator, und

Figur 3 eine Umschalteinrichtung für Differenzsignale zur Anwendung in Multipliziererschaltungen gemäß Figur 1 oder Figur 2.

[0023] Figur 1 zeigt eine Multipliziererschaltung mit einem Analogmultiplizierer M1, der einen ersten Signaleingang E1, einen zweiten Signaleingang E2 und einen Ausgang A aufweist. An die Signaleingänge E1, E2 des Analogmultiplizierers M1 ist je eine Schalteinrichtung S1, S2 angeschlossen.

[0024] Die Schalteinrichtungen S1, S2, denen ein Taktsignal C zuführbar ist, dienen zum gleichzeitigen, periodischen Umpolen der Spannungen U1, U2 der Eingangssignale E1, E2. Die Ausgangsspannung UA des Analogmultiplizierers M1 entspricht der Multiplikation der Spannungen U1, U2 der Eingangssignale E1, E2 gemäß der Formel

$$UA = U1 \cdot U2.$$

[0025] Sofern der Analogmultiplizierer einen Gleichspannungsoffset U_{O1} , U_{O2} zwischen Ein- und Ausgang aufweist, so gilt für die Ausgangsspannung UA:

$$UA = (U1 + U_{O1}) \cdot (U2 + U_{O2}) = U1 \cdot U2 + U1 \cdot U_{O2} + U2 \cdot U_{O1} + U_{O1} \cdot U_{O2}$$

[0026] Sind beide Eingangsspannungen umgepolt, so gilt:

$$UA = (-U1) \cdot (-U2) = U1 \cdot U2$$

[0027] Setzt man die Umschaltfrequenz f_c des Taktsignals C als groß gegenüber der Frequenz des Eingangssignals

voraus, so gilt gemäß der Addition beider Schaltzustände zur Mittelung über eine Periode des Taktsignals C:

$$\begin{aligned}
 2 \cdot UA &= (U_1 + U_{O1}) \cdot (U_2 + U_{O2}) + (-U_1 + U_{O1}) \cdot (-U_2 + U_{O2}) \\
 &= U_1 \cdot U_2 + U_1 \cdot U_{O2} + U_2 \cdot U_{O1} \\
 &\quad + U_{O1} \cdot U_{O2} + (-U_1) \cdot (-U_2) + (-U_1) \cdot U_{O2} + (-U_2) \cdot U_{O1} + U_{O1} \cdot U_{O2} \\
 &= U_1 \cdot U_2 + (-U_1) \cdot (-U_2) + (U_1 - U_1) \cdot U_{O2} + (U_2 - U_2) \cdot U_{O1} + U_{O1} \cdot U_{O2} + U_{O1} \cdot U_{O2} \\
 &= 2 \cdot U_1 \cdot U_2 + 2 \cdot U_{O1} \cdot U_{O2}
 \end{aligned}$$

oder zusammengefaßt und gekürzt

$$UA = U_1 \cdot U_2 + U_{O1} \cdot U_{O2}$$

[0028] Da die gemischten Terme verschwinden, werden Signale, die vom Eingang des Analogmultiplizierers oder Mischers zum Ausgang überkoppeln, unterdrückt. Der verbleibende, reine Gleichspannungs-Offset $U_{O1} \cdot U_{O2}$ ist deshalb unproblematisch, da er wie ein Frequenzfehler erkannt und unterdrückt werden kann.

[0029] Es ist also mit geringem schaltungstechnischem Aufwand eine Multipliziererschaltung angegeben, bei der ein Übersprechen von Eingangssignalen auf den Ausgang unterdrückt ist. Diese Multipliziererschaltung ist in einfacher Weise mit geringem Bedarf an Chipfläche realisierbar, beispielsweise in Mobilfunkanwendungen.

[0030] Figur 2 zeigt einen zur Frequenzdemodulation eingesetzten symmetrischen Quadrikorrelator mit einem I- und einem Q-Pfad. Im I- und Q-Pfad ist jeweils ein Analogmultiplizierer M1, M2 vorgesehen. Die Ausgänge der Analogmultiplizierer M1, M2 sind in einem Differenzknoten zur Differenzbildung der Ausgangsspannungen UA, UB verbunden. Dem differenzbildenden Knoten D kann beispielsweise ein Basisbandbaustein zur digitalen Weiterverarbeitung des Nutzsignals nachgeschaltet sein. Die Analogmultiplizierer M1, M2 weisen jeweils zwei Eingänge E1, E2 bzw. E3, E4 auf, an die jeweils eine Umschalteneinrichtung S1, S2, S3, S4 angeschlossen ist. Den Umschalteneinrichtungen S1, S2, S3, S4 ist jeweils ein Taktsignal C zuführbar. Abhängig vom Taktsignalpegel liegt an den Ausgängen der Umschalteneinrichtungen S1 bis S4 die Spannung des Eingangssignals U1, U2, U3, U4 identisch oder invertiert an. Während die Schalteinrichtungen S1 und S4 unmittelbar im I- bzw. im Q-Pfad angeordnet sind, sind die Schalteinrichtungen S2, S3 mittelbar über ein Phasenverschiebungsnetzwerk FS mit I- bzw. Q-Pfad verbunden.

[0031] Durch jeweils gleichzeitiges Umpolen der Signalspannungen U1, U2, U3, U4 der an den Eingängen E1 bis E4 anliegenden Eingangssignale der Analogmultiplizierer M1, M2 mit einer Umschaltfrequenz f_c wird ein Übersprechen der Eingangssignale der Analogmultiplizierer auf ihre Ausgänge bzw. den Ausgang des Quadrikorrelators wirksam unterdrückt. Die Umschaltfrequenz f_c ist dabei gemäß Abtasttheorem zumindest doppelt so groß wie die maximal auftretende Nutzsignalfrequenz. Für eine einfache, schaltungstechnische Realisierung kann die Umschaltfrequenz f_c beispielsweise in einem Bereich zwischen 4-facher und 32-facher Nutzsignalfrequenz liegen.

[0032] Sofern die den Analogmultiplizierern M1, M2 an ihren Signaleingängen E1 bis E4 zuführbaren Signale als Differenzsignale vorliegen, kann die Polaritätsumkehr der Eingangssignale in einfacher Weise mit einer Umschalteneinrichtung M1 gemäß Figur 3 bewerkstelligt werden. Denn zum Umpolen bzw. invertieren der Eingangssignale ist lediglich das Vertauschen der beiden das Differenzsignal führenden Leitungen erforderlich. Selbstverständlich kann das für die erste Schalteinrichtung S1 gezeigte Prinzip auch für die weiteren Schalteinrichtungen S2 bis S4 angewandt werden.

Patentansprüche

1. Multipliziererschaltung mit Offset-Kompensation, aufweisend

- einen Analogmultiplizierer (M1) mit einem ersten Signaleingang (E1), einem zweiten Signaleingang (E2) und einem Ausgang (A), an dem ein multipliziertes Signal abgreifbar ist,
- eine Schalteinrichtung (S1) zur Polaritätsumkehr, die an den ersten Signaleingang (E1) angeschlossen ist, und
- eine Schalteinrichtung (S2) zur Polaritätsumkehr, die an den zweiten Signaleingang angeschlossen ist.

2. Multipliziererschaltung nach Anspruch 1,
dadurch gekennzeichnet,
daß der Schalteinrichtung (S1, S2) ein Taktsignal (C) mit einer Umschaltfrequenz (f_c) zuführbar ist.
- 5 3. Multipliziererschaltung nach Anspruch 2,
dadurch gekennzeichnet,
daß die Umschaltfrequenz (f_c) größer oder gleich der doppelten Frequenz der den Signaleingängen (E1, E2) zuführbaren Signale ist.
- 10 4. Multipliziererschaltung nach Anspruch 3,
dadurch gekennzeichnet,
daß die Umschaltfrequenz (f_c) in einem Bereich zwischen 4-facher und 32-facher Frequenz der den Signaleingängen (E1, E2) zuführbaren Signale liegt.
- 15 5. Multipliziererschaltung nach einem der Ansprüche 1 bis 4,
dadurch gekennzeichnet,
daß die Spannung (UA) am Ausgang (A) des Analogmultiplizierers (M1) das Produkt aus den Spannungen (U1, U2) der den Signaleingängen (E1, E2) zuführbaren Signale ist.
- 20 6. Multipliziererschaltung nach einem der Ansprüche 1 bis 5,
dadurch gekennzeichnet,
daß die Signaleingänge (E1, E2) je zwei Klemmen zur Zuführung von als Differenzsignale vorliegenden Eingangssignale aufweisen.
- 25 7. Multipliziererschaltung nach Anspruch 6,
dadurch gekennzeichnet,
daß die Schalteinrichtung (S1, S2) zur Polaritätsumkehr Mittel zum Verpolen zweier das Differenzsignal führender Leitungen aufweist.
- 30 8. Quadrikkorrelator,
bei dem je ein Analogmultiplizierer (M1, M2) mit je zwei Eingängen (E1, E2, E3, E4) und je einem Ausgang in je einem Signalpfad (I, Q) vorgesehen ist, wobei den Eingängen (E1, E2, E3, E4) der Analogmultiplizierer (M1, M2) Quadraturkomponenten eines Signals oder von den Quadraturkomponenten abgeleitete Signale zuführbar sind,
und wobei die Ausgänge der Analogmultiplizierer (M1, M2) in einem Differenzknoten (D) verbunden sind,
35 **dadurch gekennzeichnet,**
daß an die Eingänge (E1, E2, E3, E4) der Analogmultiplizierer (M1, M2) je eine Schalteinrichtung (S1, S2, S3, S4) zur periodischen Polaritätsumkehr von den Eingängen (E1, E2, E3, E4) zuführbaren Signalen angeschlossen ist.

FIG 1

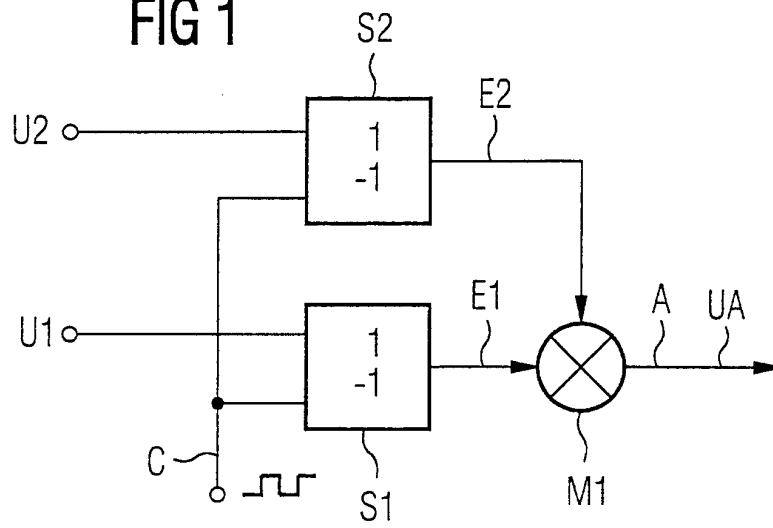


FIG 2

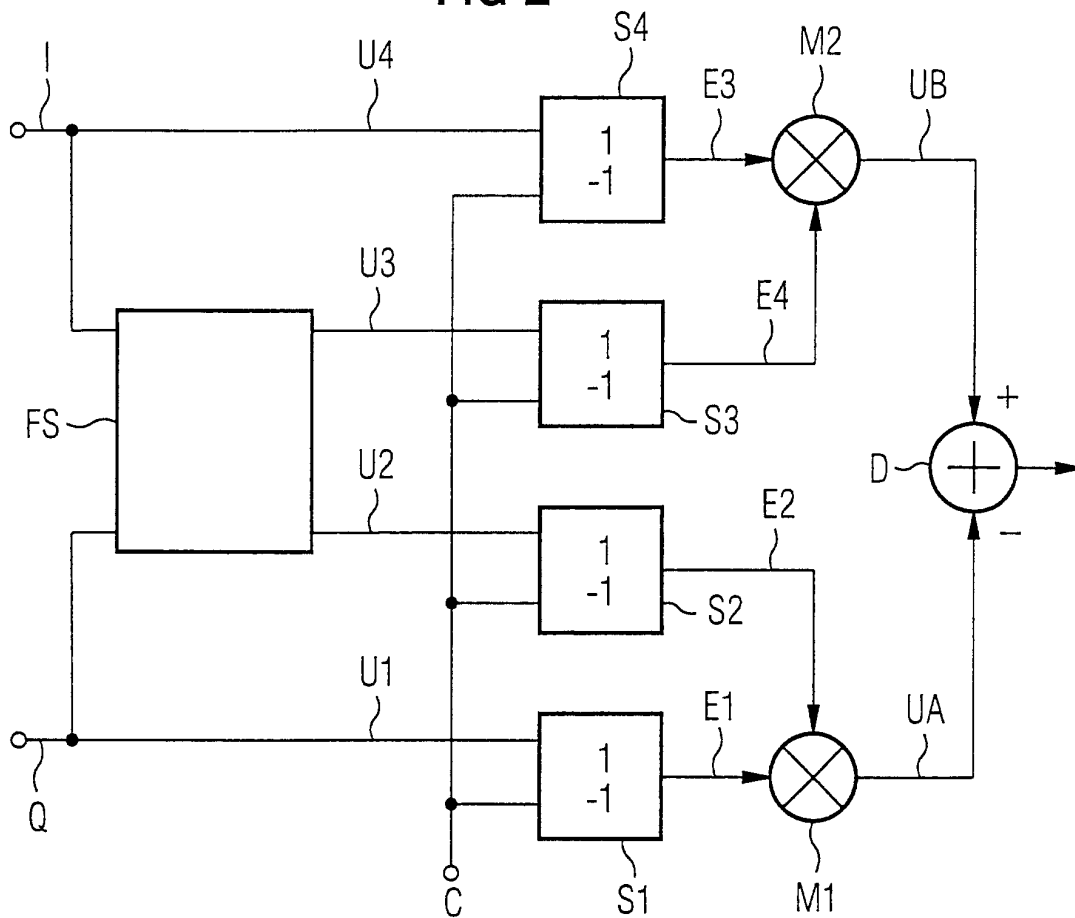
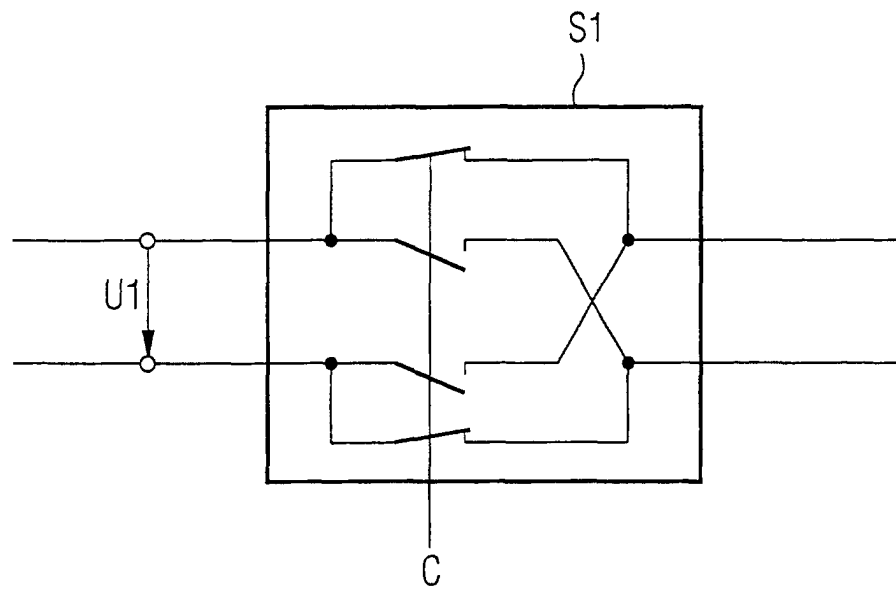


FIG 3





Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung
EP 01 11 5948

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (Int.Cl.7)
X	US 3 867 620 A (COOR THOMAS) 18. Februar 1975 (1975-02-18) * Spalte 2, Zeile 34 - Spalte 4, Zeile 29; Abbildung 2 *	1-5	G06G7/161 G06G7/19
A	US 3 831 014 A (HAID W) 20. August 1974 (1974-08-20) * Spalte 3, Zeile 5 - Zeile 63; Abbildung 1 *	1	
A	US 4 470 145 A (WILLIAMS AUSTIN M) 4. September 1984 (1984-09-04) * Spalte 3, Zeile 16 - Zeile 49; Abbildung 1 *	8	
			RECHERCHIERTE SACHGEBIETE (Int.Cl.7)
			G06G
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt			
Recherchenort DEN HAAG		Abschlußdatum der Recherche 15. Oktober 2001	Prüfer Ledrut, P
KATEGORIE DER GENANNTEN DOKUMENTE X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A : technologischer Hintergrund O : nichtschriftliche Offenbarung P : Zwischenliteratur T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : älteres Patentdokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus anderen Gründen angeführtes Dokument & : Mitglied der gleichen Patentfamilie, übereinstimmendes Dokument			

EPO FORM 1503 03/82 (P04C03)

**ANHANG ZUM EUROPÄISCHEN RECHERCHENBERICHT
ÜBER DIE EUROPÄISCHE PATENTANMELDUNG NR.**

EP 01 11 5948

In diesem Anhang sind die Mitglieder der Patentfamilien der im obengenannten europäischen Recherchenbericht angeführten Patentdokumente angegeben.

Die Angaben über die Familienmitglieder entsprechen dem Stand der Datei des Europäischen Patentamts am
Diese Angaben dienen nur zur Unterrichtung und erfolgen ohne Gewähr.

15-10-2001

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 3867620 A	18-02-1975	DE 2402294 A1	08-08-1974
		FR 2215656 A1	23-08-1974
		GB 1463551 A	02-02-1977
		JP 49118343 A	12-11-1974
US 3831014 A	20-08-1974	AU 474349 B	22-07-1976
		AU 6495174 A	31-07-1975
		DE 2405035 A1	22-08-1974
		FR 2216625 A1	30-08-1974
		GB 1452791 A	13-10-1976
		IT 1009590 B	20-12-1976
		JP 973415 C	28-09-1979
		JP 49107651 A	12-10-1974
		JP 54006187 B	26-03-1979
US 4470145 A	04-09-1984	KEINE	

EPO FORM P0461

Für nähere Einzelheiten zu diesem Anhang : siehe Amtsblatt des Europäischen Patentamts, Nr.12/82