(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2009 年1 月29 日 (29.01.2009)

PCT

(10) 国際公開番号
WO 2009/014245 A1

(51) 国際特許分類:
H02M 7/48 (2007.01) *H02P 6/12* (2006.01)

(21) 国際出願番号: PCT/JP2008/063488

(22) 国際出願日: 2008 年7 月22 日 (22.07.2008)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2007-190914 2007 年7 月23 日 (23.07.2007) JP

(71) 出願人 (米国を除く全ての指定国について): トヨタ自動車株式会社 (TOYOTA JIDOSHA KABUSHIKI KAISHA) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町１番地 Aichi (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 広瀬敏 (HIROSE, Satoshi) [JP/JP]; 〒4718571 愛知県豊田市トヨタ町１番地 トヨタ自動車株式会社内 Aichi (JP). 夫馬弘雄 (FUMA, Hiroo) [JP/JP]; 〒4801192 愛知県愛知郡長久手町大字長湫字横道４１番地の１ 株式会社豊田中央研究所内 Aichi (JP).

(74) 代理人: 深見久郎, 外 (FUKAMI, Hisao et al.); 〒5300005 大阪府大阪市北区中之島二丁目２番７号 中之島セントラルタワー２２階 深見特許事務所 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH,

[続葉有]

(54) Title: DEVICE FOR CONTROLLING DRIVE OF SEMICONDUCTOR SWITCHING ELEMENT

(54) 発明の名称: 半導体スイッチング素子の駆動制御装置

FIG.7A

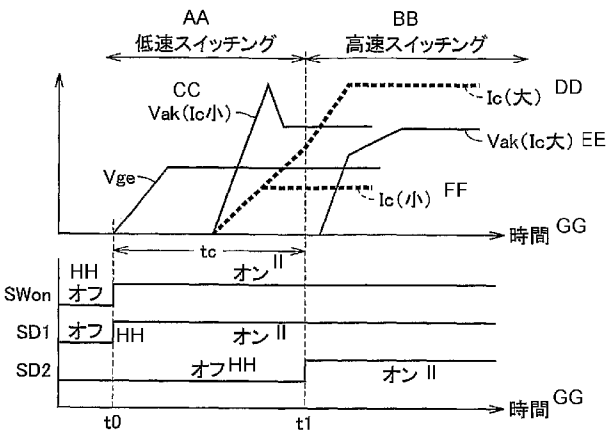
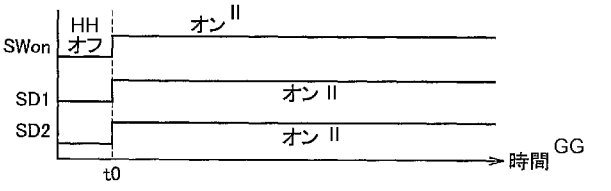


FIG.7B

FIG.7C



AA LOW-SPEED SWITCHING
BB HIGH-SPEED SWITCHING
CC Vak (Ic SMALL)
DD Ic (LARGE)
EE Vak (Ic LARGE)
FF Ic (SMALL)
GG TIME
HH OFF
II ON

(57) Abstract: A semiconductor switching element has a characteristic that the diode voltage (Vak) in the low current region rises relatively sharp and has a high peak value, and that in the high current region rises relatively slowly and has a low peak value. When receiving a command to turn on the semiconductor switching element, a control device estimates the applied current (Ic) on the basis of the current command value. When the operation in the low-current region is inferred, turn-on is started by low-speed switching. When the operation in the high-current region is inferred, turn-on is carried out by high-speed switching. When it is inferred that the peak of the surge voltage passes in the low-current region after a predetermined time from the start of the turn-on, the low-speed switching is changed to the high-speed switching. This change timing is determined according to the applied current estimated on the basis of the current command value. Consequently, without causing feedback of the voltage and current, the switching speed control of the semiconductor switching element can be carried out when turning on the semiconductor switching element.

(57) 要約: ダイオード電圧（Ｖａｋ）は、低電流領域では、比較的早く立上がるとともにピーク値も高くなる一方で、高電流領域では、比較的遅く立上がるとともにピーク値も低くなる特性を有

[続葉有]

WO 2009/014245 A1

GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

する。半導体スイッチング素子のターンオン指令時には、電流指令値に基づいて通電電流（Ｉｃ）を推定するとともに、低電流領域での動作と推定されるときには低速スイッチングによりターンオンを開始する一方で、高電流領域での動作と推定されるときには高速スイッチングによりターンオンを実行する。低電流領域では、ターンオン開始から所定時間が経過して、サージ電圧のピークが過ぎたと推定されると低速スイッチングから高速スイッチングへ切換えられる。この切換タイミングも、電流指令値に基づいて推定された通電電流に応じて設定される。これにより、電圧や電流のフィードバックを伴うことなく、ターンオン時における半導体スイッチング素子のスイッチング速度制御を実行することができる。

明細書

半導体スイッチング素子の駆動制御装置

技術分野

この発明は、半導体スイッチング素子の駆動制御装置に関し、より特定的には、インバータやコンバータなどの半導体電力変換装置を構成する半導体スイッチング素子のターンオン時に発生する電圧変動（サージ電圧）を抑制する技術に関する。

背景技術

インバータやコンバータの高出力密度化対応策として、ＩＧＢＴ（Insulated Gate Bipolar Transistor）やパワーＭＯＳ（Metal Oxide Semiconductor）トランジスタ等の半導体スイッチング素子のオンオフ時に適用されるアクティブゲートコントロールが知られている。アクティブゲートコントロールは、半導体スイッチング素子のターンオンあるいはターンオフの途中でゲート抵抗値をダイナミックに切換えて、ゲート（制御電極）の電圧駆動速度（スイッチング速度）を最適化する技術である。このような駆動速度の制御により、スイッチング速度の高低に対してトレードオフの関係にある、スイッチング損失低減およびサージ電圧抑制の両立が図られる。

たとえば、特開２００２－１２５３６３号公報（以下、特許文献１）、特開２００６－２２２５９３号公報（以下、特許文献２）、あるいは、米国特許６，２０８，１８５号公報（以下、特許文献３）に、半導体スイッチング素子のターンオン時および／またはターンオフ時に、電流・電圧状態に応じてゲート抵抗値を変化させるアクティブゲートコントロールが開示されている。

また、アクティブゲートコントロールを実現するゲート駆動回路の構成としては、ゲート抵抗値を切換える構成のみでなく、特開２００５－３９９８８号公報（以下、特許文献４）のように、リアクトルを適用した回路構成も提案されている。

一方、半導体スイッチング素子と並列にフリーホイールダイオードが接続されたＩＧＢＴモジュール等では、半導体スイッチング素子のターンオン時において、フリーホイールダイオードの動作挙動がサージ電圧に大きな影響を与えることが、たとえば、長畦文男、外２名、「過渡オン状態からのダイオード逆回復現象の解析」、富士時報、富士電機株式会社、２００１年２月、Vol.７４ No.２ ２００１、ｐ．１４９－１５２（以下、非特許文献１）で。特に、非特許文献１には、低電流状態でのターンオン時には、ダイオードのキャリアが少ない状態から逆バイアスが印加されるため、非常に短時間で空乏層が進展する結果、サージ電圧が大きくなることが記載されている。

特許文献１～４に開示されるような一般的なアクティブゲートコントロールは、オンオフされる半導体スイッチング素子の電流あるいは電圧をモニタし、検出値あるいはその時間微分値に従ってスイッチング速度を変化させる制御構成となっている。

このため、スイッチング周波数が高く、アクティブゲートコントロールが適用されるスイッチングの遷移時間が非常に短い用途では、電圧・電流のモニタおよびそれに応答したスイッチング速度の制御に非常に高い制御応答性が要求される。さらに、ゲート駆動回路や、モニタ回路あるいは半導体スイッチング素子特性のばらつきや、温度等の外的変動要因を考慮して制御する必要がある。

これらの要因から、モニタ結果のフィードバックに基づいたアクティブゲートコントロールの制御安定性を確保することは実際上困難であり、制御遅れ等の存在により制御が破綻した場合には、半導体スイッチング素子が故障に至る可能性もある。逆に言えば、このような制御の破綻を回避するためには、マージンを持たせた制御設計とせざるを得ず、スイッチング損失の低減効果が抑制される。また、半導体スイッチング素子の電圧・電流のモニタ回路を追加すること自体によって、コスト上昇や回路寸法増大を招いてしまう。

発明の開示

この発明は、上述の問題点を解決するためになされたものであって、この発明の目的は、半導体スイッチング素子の電圧および／または電流のモニタ結果のフィードバックを伴うことなく、ターンオン時におけるサージ電圧抑制およびスイ

ッチング損失低減の両立を図るための安定的なスイッチング速度制御を実行することである。

この発明による駆動制御装置は、電流指令値に従って負荷への供給電流を制御するための半導体電力変換装置を構成する半導体スイッチング素子の駆動制御装置であって、電流推定部と、スイッチング速度制御部とを備える。そして、半導体スイッチング素子は、制御電極の電圧または電流に応答してオンまたはオフされる。電流推定部は、ターンオン指令の発生時における電流指令値に基づいて半導体スイッチング素子のオン時に流れる通電電流を推定する。スイッチング速度制御部は、予め求められた、半導体スイッチング素子の通電電流と発生するサージ電圧の大きさとの関係を示す第１の電流特性に従って、電流推定部による推定通電電流に基づいて、半導体スイッチング素子のターンオン時における制御電極の電圧または電流の駆動速度を変更する。

上記半導体スイッチング素子の駆動制御装置によれば、半導体電力変換装置への電流指令値に基づいて、ターンオン後に半導体スイッチング素子を流れる通電電流を推定するとともに、通電電流とサージ電圧挙動との関係を示す予め求めた特性に従って、ターンオン時における制御電極の駆動速度（すなわち、スイッチング速度）を変えることができる。すなわち、ターンオン指令時の電流指令値に基づいてスイッチング速度を変えることにより、電流および／または電圧のモニタ構成を設けることなく、かつ、フィードバック制御を伴わない安定的な制御構成によって、サージ電圧低減およびサージ電圧抑制を図ることが可能となる。

好ましくは、スイッチング速度制御部は、判定部と、スイッチング速度指示部とを含む。判定部は、第１の電流特性に従って、推定通電電流が、サージ電圧が許容値を超える第１の電流領域およびサージ電圧が許容値以下である第２の電流領域のいずれに属するかを判定する。スイッチング速度指示部は、ターンオン開始時における駆動速度を、推定通電電流が第１の電流領域内であるときには、推定通電電流が第２の電流領域内であるときよりも遅くする。

このような構成とすることにより、サージ電圧が大きくなることが予想される電流領域（第１の電流領域）では相対的に低いスイッチング速度によりターンオンを開始することによりサージ電圧抑制を図ることができる。その一方で、サー

ジ電圧が小さいことが予測される電流領域（第２の電流領域）では、相対的に高いスイッチング速度によりターンオンを開始することにより、スイッチング損失低減を図ることができる。

さらに好ましくは、スイッチング速度制御部は、推定通電電流が第１の電流領域内であるときに、ターンオン開始時における駆動速度を第１の速度に設定するとともに、制御電極の電圧または電流の駆動を開始してからの経過時間に応じて、駆動速度を第１の速度よりも上昇させる。特にこのような構成では、スイッチング速度制御部は、切換タイミング設定部をさらに含む。切換タイミング設定部は、予め求められた、半導体スイッチング素子の通電電流と、制御電極の電圧または電流の駆動を開始してからサージ電圧が発生するまでの時間との関係を示す第２の電流特性に従って、電流推定部による推定通電電流に基づいて駆動速度を上昇させる切換タイミングを設定する。さらに、スイッチング速度指示部は、経過時間に基づいて、切換タイミングへの到達時に駆動速度を第１の速度から第２の速度へ上昇させる。

このような構成とすることにより、サージ電圧が大きくなる電流領域（第１の電流領域）では、ターンオン開始時のスイッチング速度を低くすることによってサージ電圧を抑制する一方で、サージ電圧の発生がピークを超える時間以降では、スイッチング速度を上昇させてスイッチング損失低減を図ることができる。特に、スイッチング速度の上昇タイミングは、通電電流とサージ電圧挙動（発生時間遅れ）との関係を示す予め求めた特性に従って、フィードバックを伴わずに適切に設定することができる。

あるいは、さらに好ましくは、スイッチング速度指示部は、推定通電電流が第１の電流領域内であるときに、ターンオン開始時における駆動速度を第１の速度に設定する一方で、推定通電電流が第２の電流領域内であるときには、ターンオン開始時における駆動速度を第１の速度よりも高い第２の速度に設定するとともに、ターンオン期間を通じて駆動速度を第２の速度に固定する。

このような構成とすることにより、サージ電圧が過大となる可能性の低い電流領域（第２の電流領域）では、ターンオン開始からオン期間を通じてスイッチング速度を相対的に高速に設定することにより、スイッチング損失の低減を最大限

に図ることができる。

さらに好ましくは、スイッチング速度指示部は、推定通電電流が第１の電流領域内であるときに、制御電電極の電圧または電流の駆動を開始してからの経過時間に応じて、駆動速度を第１の速度から第２の速度へ切換える。

このような構成とすることにより、スイッチング速度を２段階に変化させる構成により、上述のスイッチング速度制御を実行できるので、駆動制御装置の回路構成を簡易化することができる。

また、さらに好ましくは、駆動制御装置は、学習制御部をさらに備える。学習制御部は、半導体電力変換装置の起動時に負荷が無効電力を主に消費するような電流指令値が生成される学習期間を設定するとともに、学習期間におけるサージ電圧の実測値に基づいて、第１および第２の電流領域の境界を示す判定値を修正する。あるいは、学習制御部は、学習期間におけるサージ電圧の実測値に基づいて、切換タイミングを修正する。

このような構成とすることにより、負荷の運転開始時に電力変換装置が起動されるのに伴い、実際に負荷が運転されるまでの期間を利用して、第１および第２の電流領域の判定値、あるいはスイッチング速度の切換タイミングを、当該学習期間でのサージ電圧の実績に基づいて更新する学習制御を実現することが可能となる。これにより、学習制御実行後の実動作時において、半導体スイッチング素子のターンオン時におけるスイッチング速度制御をさらに適切に実行できるので、サージ電圧抑制およびスイッチング損失低減の両立をさらに効果的に図ることができる。

また、好ましくは、駆動制御装置は、半導体スイッチング素子の制御電極の容量値をトリミングによって調整するための容量値調整回路をさらに備える。

このような構成とすることにより、半導体スイッチング素子の制御電極の容量値の製造ばらつきに対応させて、上述のスイッチング速度制御の効果を高めることができる。

好ましくは、負荷は、パルス幅変調制御により供給電流を制御される交流モータであり、電流推定部は、交流モータの回転角度と、ベクトル制御による電流指令値とを用いて推定通電電流を算出する。

このような構成とすることにより、交流モータを負荷とする半導体電力装置を構成する半導体スイッチング素子の駆動制御装置において、交流モータの回転角度とベクトル制御に従う交流モータの電流指令値（ｄ軸，ｑ軸電流指令値）から、半導体スイッチング素子のターンオン後のオン電流を簡易かつ高精度に推定することが可能となる。

したがって、本発明の主たる利点は、半導体スイッチング素子の電圧および／または電流のモニタ結果のフィードバックを伴うことなく、ターンオン時におけるサージ電圧抑制およびスイッチング損失低減の両立を図るための安定的なスイッチング速度制御を実行できる点にある。

図面の簡単な説明

図１は、本発明に従う半導体スイッチング素子の駆動制御装置が適用されるモータ駆動システムの全体構成を説明するブロック図である。

図２は、ＰＷＭ制御によるモータ制御構成を説明する制御ブロック図である。

図３は、本発明の実施の形態によるスイッチング素子の駆動制御装置の構成を説明するブロック図である。

図４は、スイッチング素子のターンオン時における電圧・電流挙動を示す動作波形図である。

図５は、スイッチング素子のサージ電圧およびサージ電圧発生までの遅れ時間の通電電流に対する依存性を示す概念図である

図６は、図３に示した駆動制御回路の構成を詳細に説明するブロック図である。

図７Ａ～Ｃは、本発明の実施の形態による半導体スイッチング素子の駆動制御装置によるスイッチング速度制御の動作例を示す概念図である。

図８は、本発明の実施の形態の変形例に従うゲート容量調整回路の構成を示す概念図である。

図９は、本発明の実施の形態に従う半導体スイッチング素子の駆動制御装置における学習制御構成を示すブロック図である。

図１０は、図９の学習制御部による学習制御動作を説明するフローチャートである。

発明を実施するための最良の形態

以下において、本発明の実施の形態について図面を参照して詳細に説明する。なお以下では図中の同一または相当部分には同一符号を付して原則的にその説明は繰返さないものとする。

図１は、本発明に従う半導体スイッチング素子の駆動制御装置が適用されるモータ駆動システムの全体構成図である。

図１を参照して、本発明の実施の形態に従うモータ駆動システム１００は、直流電源１０と、電圧センサ１３と、平滑コンデンサＣ０と、インバータ２０と、制御装置３０と、負荷である交流モータＭＧとを備える。

交流モータＭＧは、たとえば、ハイブリッド自動車または電気自動車の駆動輪を駆動するためのトルクを発生するための駆動用電動機である。あるいは、この交流モータＭＧは、エンジンにて駆動される発電機の機能を持つように構成されてもよく、電動機および発電機の機能を併せ持つように構成されてもよい。さらに、交流モータＭＧは、エンジンに対して電動機として動作し、たとえば、エンジン始動を行ない得るようなものとしてハイブリッド自動車に組み込まれるようにしてもよい。

直流電源１０は、電源線７およびアース線５の間に直流電圧を出力する。また、直流電源１０は、電源線７およびアース線５の間の直流電圧により充電可能である。直流電源１０は、代表的には、ニッケル水素またはリチウムイオン等の二次電池や電気二重層キャパシタの蓄電装置により構成される。なお、蓄電装置の出力電圧（直流）の電圧レベルを変化するためのコンバータを設けて、直流電源１０の出力電圧、すなわち、電源線７およびアース線５の間の電圧を可変に制御する構成としてもよい。

平滑コンデンサＣ０は、電源線７およびアース線５の間に接続される。インバータ２０の直流側電圧に相当する、平滑コンデンサＣ０の端子間電圧は、電圧センサ１３により検出され、その検出値は、電子制御ユニット（ＥＣＵ）により構成される制御装置３０へ送出される。

インバータ２０は、電源線７およびアース線５の間に並列に設けられる、Ｕ相

回路１５と、Ｖ相回路１６と、Ｗ相回路１７とから成る。各相回路は、電源線７およびアース線５の間に直列接続された電力用半導体スイッチング素子を含む。電力用半導体スイッチング素子（以下、単に「半導体スイッチング素子」と称する）としては、ＩＧＢＴ（Insulated Gate Bipolar Transistor）が代表的に適用される。

Ｕ相回路１５は、上アーム素子である半導体スイッチング素子Ｑ１および下アーム素子である半導体スイッチング素子Ｑ２から成り、Ｖ相回路１６は、上アーム素子である半導体スイッチング素子Ｑ３および下アーム素子である半導体スイッチング素子Ｑ４から成り、Ｗ相回路１７は、上アーム素子である半導体スイッチング素子Ｑ５および下アーム素子である半導体スイッチング素子Ｑ６から成る。また、各半導体スイッチング素子Ｑ１～Ｑ６に対して、各半導体スイッチング素子とは反対方向に電流を流すためのフリーホイールダイオードＤ１～Ｄ６がそれぞれ接続されている。半導体スイッチング素子Ｑ１～Ｑ６のオンオフは、制御装置３０からのスイッチング制御信号Ｓ１～Ｓ６によって制御される。

交流モータＭＧは、代表的には３相の永久磁石モータであり、Ｕ，Ｖ，Ｗ相の３つのコイルの一方端が中性点に共通接続される。また、Ｕ，Ｖ，Ｗ相コイルの他端は、インバータ２０のＵ，Ｖ，Ｗ相での上アーム素子および下アーム素子の接続点と接続されている。

インバータ２０は、交流モータＭＧのトルク指令値が正（Ｔｑｃｏｍ＞０）の場合には、平滑コンデンサＣ０からの直流電圧を、制御装置３０からのスイッチング制御信号Ｓ１～Ｓ６に応答した、半導体スイッチング素子Ｑ１～Ｑ６のスイッチング動作によって交流電圧に変換して正のトルクを出力するように交流モータＭＧを駆動する。

また、インバータ２０は、交流モータＭＧのトルク指令値が零の場合（Ｔｑｃｏｍ＝０）には、スイッチング制御信号Ｓ１～Ｓ６に応答したスイッチング動作により、直流電圧を交流電圧に変換してトルクが零になるように交流モータＭＧを駆動する。これにより、交流モータＭＧは、トルク指令値Ｔｑｃｏｍによって指定された零または正のトルクを発生するように駆動される。

さらに、モータ駆動システム１００が搭載されたハイブリッド自動車または電

気自動車の回生制動時には、交流モータＭＧのトルク指令値Ｔｑｃｏｍは負に設定される（Ｔｑｃｏｍ＜０）。この場合には、インバータ２０は、スイッチング制御信号Ｓ１～Ｓ６に応答したスイッチング動作により、交流モータＭＧが発電した交流電圧を直流電圧に変換し、その変換した直流電圧（システム電圧）を平滑コンデンサＣ０を介して直流電源１０の充電に用いることができる。なお、ここで言う回生制動とは、ハイブリッド自動車または電気自動車を運転するドライバーによるフットブレーキ操作があった場合の回生発電を伴う制動や、フットブレーキを操作しないものの、走行中にアクセルペダルをオフすることで回生発電をさせながら車両を減速（または加速の中止）させることを含む。

電流センサ２４は、ホールセンサ等で構成され、インバータ２０から交流モータＭＧへ供給されるモータ電流を検出し、検出値を制御装置３０へ出力する。なお、三相電流ｉｕ，ｉｖ，ｉｗの瞬時値の和は零であるので、図１に示すように電流センサ２４は２相分のモータ電流（たとえば、Ｖ相電流ｉｖおよびＷ相電流ｉｗ）を検出するように配置すれば足りる。

回転角センサ（代表的には、レゾルバ）２５は、交流モータＭＧの回転角θを検出し、その検出した回転角θを制御装置３０へ送出する。制御装置３０では、回転角θに基づき交流モータＭＧの回転数（回転速度）についても算出する。

制御装置３０は、負荷である交流モータＭＧの出力トルクを指示するトルク指令値Ｔｑｃｏｍ、電圧センサ１３によって検出された直流電圧Ｖｄｃ、電流センサ２４からのモータ電流ｉｖ，ｉｗ、回転角センサ２５からの回転角θに基づいて、交流モータＭＧがトルク指令値Ｔｑｃｏｍに従ったトルクを出力するように、インバータ２０の動作を制御する。代表的には、トルク指令値Ｔｑｃｏｍに対応させてインバータ２０から交流モータＭＧへ供給される電流（モータ電流）の指令値を決定するとともに、指令値に従ったモータ電流が発生されるように半導体スイッチング素子Ｑ１～Ｑ６をオンオフさせるためのスイッチング制御信号Ｓ１～Ｓ６を生成して、インバータ２０へ出力する。

次に、制御装置３０によって制御される、インバータ２０における電力変換について詳細に説明する。図１に示したモータ駆動システムによるモータ制御には種々の方式が適用できる。

代表的には、一般的なＰＷＭ制御として用いられる正弦波パルス幅変調（ＰＷＭ）制御に従って半導体スイッチング素子Ｑ１～Ｑ６をオンオフ制御することにより、直流電圧を交流電圧へ変換して、交流のモータ電流を発生することができる。あるいは、交流モータの高速域での出力を確保するために、矩形波電圧制御も適用される。

一般的に知られるように、ＰＷＭ制御は、一定周期ごとに方形波出力電圧のパルス幅を変化させることによって、周期ごとの出力電圧平均値を変化させる制御方式である。一般的には、一定周期を搬送波の周期に対応する複数のスイッチング周期に分割し、スイッチング周期ごとに半導体スイッチング素子のオンオフ制御を行なうことにより、パルス幅変調制御が行なわれる。

正弦波ＰＷＭ制御では、トルク指令値Ｔｑｃｏｍに対応して設定された電流指令値と、モータ電流の検出値との電流偏差に応じて、モータ電流を制御する電流フィードバック制御が行われる。具体的には、上記電流偏差を解消するようにインバータ２０の各相での正弦波状の電圧指令値が設定され、さらに、高周波の搬送波（代表的には三角波）と、電圧指令値（正弦波）との電圧比較に基づき、各相の上アーム素子および下アーム素子のオンオフが制御される。

この結果、モータ電流の交流１周期が搬送波周期により複数のスイッチング区間に分割されて、スイッチング期間毎に半導体スイッチング素子のオンオフが制御されることとなる。すなわち、このオンオフ制御に対応したパルス状電圧の集合によって、交流モータＭＧの１回転（電気角７２０°）の期間内でその基本波成分が正弦波となるような交流電圧（変調率＝０．６１）が発生される。このように、正弦波ＰＷＭ制御では、各半導体スイッチング素子は、搬送波周波数に従ってオンオフを制御される。

ここで、ＰＷＭ制御によるモータ制御構成について、図２を用いて詳細に説明する。

図２を参照して、ＰＷＭ制御ブロック２００は、電流指令生成部２１０と、座標変換部２２０，２５０と、ＰＩ演算部２４０と、ＰＷＭ信号生成部２６０とを含む。なお、ＰＷＭ制御ブロック２００は、制御装置３０に予め記憶されたプログラムを所定周期で実行することにより実現される機能ブロックを示すものであ

る。

電流指令生成部２１０は、予め作成されたマップ等に従って、交流モータＭＧのトルク指令値Ｔｑｃｏｍに応じて、電流指令値Ｉｄｃｏｍ（ｄ軸）およびＩｑｃｏｍ（ｑ軸）を生成する。

座標変換部２２０は、交流モータＭＧに設けられた回転角センサ２５によって検出される回転角θを用いた座標変換（３相→２相）により、電流センサ２４によって検出されたモータ電流（ｉｖ，ｉｗ，ｉｕ＝－（ｉｖ＋ｉｗ））を基に、ｄ軸電流ｉｄおよびｑ軸電流ｉｑを算出する。

ＰＩ演算部２４０には、ｄ軸電流の指令値に対する偏差ΔＩｄ（ΔＩｄ＝Ｉｄｃｏｍ－ｉｄ）およびｑ軸電流の指令値に対する偏差ΔＩｑ（ΔＩｑ＝Ｉｑｃｏｍ－ｉｑ）が入力される。ＰＩ演算部２４０は、ｄ軸電流偏差ΔＩｄおよびｑ軸電流偏差ΔＩｑのそれぞれについて、所定ゲインによるＰＩ演算を行なって制御偏差を求め、この制御偏差に応じたｄ軸電圧指令値Ｖｄ♯およびｑ軸電圧指令値Ｖｑ♯を生成する。

座標変換部２５０は、交流モータＭＧの回転角θを用いた座標変換（２相→３相）によって、ｄ軸電圧指令値Ｖｄ♯およびｑ軸電圧指令値Ｖｑ♯をＵ相、Ｖ相、Ｗ相の各相電圧指令値Ｖｕ，Ｖｖ，Ｖｗに変換する。

ＰＷＭ信号生成部２６０は、各相における電圧指令値Ｖｕ，Ｖｖ，Ｖｗと所定の搬送波との比較に基づいて、図１に示した、インバータ２０のスイッチング制御信号Ｓ１～Ｓ６を生成する。

インバータ２０が、ＰＷＭ制御ブロック２００によって生成されたスイッチング制御信号Ｓ１～Ｓ６に従ってスイッチング制御されることにより、交流モータＭＧへは、トルク指令値Ｔｑｃｏｍに従ったトルクを出力するためのモータ電流が供給される。

一方、矩形波制御では、基本波成分を高めるために、交流モータＭＧの回転速度に同期した周波数の矩形波電圧が印加される。これにより、交流電圧の変調率が０．７８に高められる。なお、矩形波制御では、トルク指令値とトルク実績値との偏差に従って、矩形波電圧の電圧位相が制御される。

また、交流モータの運転状態に応じて、正弦波ＰＷＭ制御および矩形波制御を切換える制御構成では、両者の切換領域での出力を滑らかに制御するために、正弦波ＰＷＭ制御と矩形波制御の中間的な変調率を得るために過変調ＰＷＭ制御が適用されることもある。過変調ＰＷＭ制御では、正弦波ＰＷＭ制御と同様の電流制御の下で、電圧指令振幅を増大側に歪ませることにより、基本波成分を歪ませることができ、変調率を０．６１～０．７８の範囲まで高めることができる。

上述のように、インバータ２０による電力変換は、矩形波制御およびＰＷＭ制御（正弦波ＰＷＭ制御および過変調ＰＷＭ制御を包括的に表記するもの）に大別される。ただし、矩形波制御では、ＰＷＭ制御と比較して半導体スイッチング素子のオンオフ回数が極めて少なくなるため、スイッチング損失が本来低く、本発明に従う半導体スイッチング素子の駆動制御装置によるスイッチング速度制御は一般的に不要である。

これに対してＰＷＭ制御では、搬送波周波数が数ｋＨｚ～数十ｋＨｚ程度に設定されることが一般的であるため、各半導体スイッチング素子は、比較的高周波でオンオフを制御される。このため、サージ電圧抑制のためにスイッチング速度を低下させるとスイッチング損失の増加が問題となる一方で、スイッチング損失低減のためにスイッチング速度を高くするとサージ電圧が大きくなってしまう。このため、ＰＷＭ制御では、スイッチング損失低減およびサージ電圧抑制の両面からスイッチング速度を設定する必要がある。

（スイッチング速度制御）

本発明の実施の形態による半導体スイッチング素子の駆動装置では、スイッチング損失低減およびサージ電圧抑制の両立を図るために、以下に説明するようなスイッチング速度制御を実行する。

図３は、本発明の実施の形態による半導体スイッチング素子の駆動制御装置の構成を説明するブロック図である。図３には、インバータ２０の一相分の構成が示される。

図３を参照して、アース線５および電源線７の間に、負荷と接続される中間ノードＮｉを介して直列に接続された２個の半導体スイッチング素子ＱａおよびＱｂが接続されている。なお、半導体スイッチング素子Ｑａは、図１の半導体スイ

ッチング素子Ｑ２，Ｑ４，Ｑ６を総括的に表記するものであり、半導体スイッチング素子Ｑｂは、図１の半導体スイッチング素子Ｑ１，Ｑ３，Ｑ５を総括的に表記するものである。半導体スイッチング素子Ｑａには、逆並列ダイオードとしてのフリーホイールダイオードＤａが並列に接続されている。同様に、半導体スイッチング素子Ｑｂに対しても、フリーホイールダイオードＤｂが並列に接続されている。

以下では、代表的に下アーム素子である半導体スイッチング素子Ｑａのゲート（制御電極）の電圧駆動制御のための構成について説明するが、上アーム素子である半導体スイッチング素子Ｑｂについても、同様の構成によりゲート電圧駆動が制御されるものとする。

まず、半導体スイッチング素子Ｑａのターンオン時の電圧・電流挙動について、図４を用いて説明する。

図４を参照して、時刻ｔ０において、半導体スイッチング素子Ｑａ，Ｑｂのオンオフを切換えるようにスイッチング制御信号が生成されて、半導体スイッチング素子Ｑａのターンオンが開始される。この時点において、半導体スイッチング素子Ｑａを流れるトランジスタ電流Ｉｃ＝０である。一方、上アームでは、半導体スイッチング素子Ｑｂがターンオフされるのに伴い、フリーホイールダイオードＤｂによって、負荷Ｌ（交流モータＭＧのＬ成分に相当）への当該相の供給電流（モータ電流）が還流されている（ダイオード電流Ｉｆ≠０）。この状態から、半導体スイッチング素子Ｑａのターンオンに応答して、モータ電流が半導体スイッチング素子Ｑａにより流されるように、トランジスタ電流Ｉｃおよびダイオード電流Ｉｆが変化を始める。

時刻ｔ０から、半導体スイッチング素子Ｑａのゲート電圧Ｖｇｅは、所定のオフ電圧から所定のオン電圧へ向けて駆動される。ゲート電圧Ｖｇｅが上昇するのに伴って、トランジスタ電流Ｉｃが流れ始める一方で、コレクタエミッタ間電圧Ｖｃｅがそれに伴い低下する。

一方で、ゲート電圧Ｖｇｅの上昇に伴い、フリーホイールダイオードＤｂのダイオード電流Ｉｆは、徐々に０に近づく。そして、ダイオード電流Ｉｆ＝０となった時点から、ダイオード電圧Ｖａｋが上昇を始める。

ここで、ターンオン指令が発生される時刻ｔ０から、ダイオード電流Ｉｆ＝０となってダイオード電圧Ｖａｋが立上がるまでの時間遅れｔｄ、およびその後のダイオード電圧Ｖａｋのピーク値、すなわちサージ電圧は、半導体スイッチング素子Ｑａのターンオン開始時におけるモータ電流（対応相）に依存する。

上述のように、ＰＷＭ制御では、半導体スイッチング素子Ｑａのターンオンに応答して、反対アームの半導体スイッチング素子Ｑｂのターンオン期間に流されていた当該相のモータ電流が、半導体スイッチング素子Ｑａに流されることとなる。したがって、半導体スイッチング素子Ｑａのターンオン開始時におけるモータ電流は、半導体スイッチング素子Ｑａのターンオン後における通電電流（トランジスタ電流Ｉｃ）とほぼ同等である。

ここで、非特許文献１にも開示されるように、通電電流が低い状態（以下、低電流状態）で半導体スイッチング素子Ｑａがターンオンされる場合には、フリーホイールダイオードＤｂではキャリアが少ない状態から逆バイアス電圧が印加されるために、非常に短時間で空乏層が進展することになる。この結果、フリーホイールダイオードＤｂでは過大なダイオード電圧Ｖａｋが発生し易くなり、サージ電圧が上昇する。

なお、図４の例では、サージ電圧が低いレベルでの動作波形例が示されているが、半導体スイッチング素子がより低電流状態、すなわち、時刻ｔ０時点におけるダイオード電流Ｉｆの絶対値がより小さい状態でターンオンされた場合には、ダイオード電圧Ｖａｋの波形が振動して、大きなサージ電圧が発生するようになる。

図５は、半導体スイッチング素子のサージ電圧Ｖｓｇおよびサージ電圧発生までの遅れ時間ｔｄの通電電流に対する依存性を示す概念図である。

上述のように、サージ電圧Ｖｓｇは、ダイオード電圧Ｖａｋに依存するので、半導体スイッチング素子の通電電流（トランジスタ電流）Ｉｃが低電流であるときに相対的に大きく、高電流になるに従って低下していく特性を有する。このようなＩｃ－Ｖｓｇの特性は、半導体スイッチング素子の動作実験を予め実行することにより把握できる。

一方、図４にも示したように、通電電流Ｉｃが大きい領域では、ターンオン開

始時におけるダイオード電流Ｉｆの絶対値も大きいので、ダイオード電流Ｉｆが０に復帰してダイオード電圧Ｖａｋが立上がるまでの遅れ時間（以下、サージ発生時間遅れ）ｔｄも大きくなる。このため、図５に示すように、サージ発生時間遅れｔｄは、通電電流Ｉｃが高電流になるに従って長くなる特性を示している。

図５に示すようなＩｃ－Ｖｓｇ特性に基づいて、半導体スイッチング素子の定格耐圧に対応して決定されるサージ電圧Ｖｓｇの許容上限値Ｖｓｍａｘが決定されると、サージ電圧ＶｓｇがＶｓｍａｘを超える境界電流Ｉｔを求めることができる。そして、Ｉｃ－Ｖｓｇ特性と、境界電流Ｉｔとから、サージ電圧Ｖｓｇが許容上限値Ｖｓｍａｘを超える電流領域４００と、サージ電圧Ｖｓｇが許容上限値Ｖｓｍａｘ以下に収まる電流領域４１０とが定義できる。

図５に示すようなＩｃ－Ｖｓｇ特性では、Ｉｃ≦Ｉｔの電流領域４００では、許容上限値Ｖｓｍａｘを超えるサージ電圧Ｖｓｇの発生が予想される一方で、Ｉｃ＞Ｉｔの電流領域４１０では、サージ電圧Ｖｓｇが許容上限値Ｖｓｍａｘ以下に収まるものと予想される。以下では、電流領域４００を高サージ領域４００とも称し、電流領域４１０を低サージ領域４１０とも称することとする。すなわち、電流領域４００は本発明での「第１の電流領域」に対応し、電流領域４１０は本発明での「第２の電流領域」に対応する。

なお、Ｉｃ－Ｖｓｇ特性およびＩｃ－ｔｄ特性は、素子温度に依存して変化する。したがって、素子温度の変化に対する境界電流Ｉｔの変化を予め実験等により求めておくことにより、実動作時には、素子温度の検出値に基づいて、温度依存性を反映して境界電流Ｉｔを設定することができる。

同様に、直流電源１０の出力電圧Ｖｄｃが可変制御される構成では、半導体スイッチング素子への印加電圧（Ｖｃｅ）が変化するので、Ｉｃ－Ｖｓｇ特性およびＩｃ－ｔｄ特性も電圧に応じて変化する。したがって、印加電圧の変化に対する境界電流Ｉｔの変化を予め実験等により求めておくことにより、実動作時には、電圧センサ１３の検出値（直流電圧Ｖｄｃ）に基づいて、電圧依存性を反映して境界電流Ｉｔを設定することができる。

以下に詳細に説明するように、本発明の実施の形態による半導体スイッチング素子の駆動制御装置では、このような通電電流に対するサージ電圧Ｖｓｇおよび

サージ発生時間遅れｔｄの特性に従って、フィードフォワード的に半導体スイッチング素子のゲート電圧駆動速度、すなわちスイッチング速度を可変に制御する。

再び図３を参照して、各半導体スイッチング素子に対して、駆動制御回路５０と、ドライバ１２０，１２５と、ゲート抵抗１３０，１３５が設けられる。

ドライバ１２０は、駆動制御回路５０からの制御信号ＳＤ１のオン時に、ゲート抵抗１３０（抵抗値Ｒ１）を介して、ゲートＧをオフ電圧ＶＬからオン電圧ＶＨへ駆動する。一方、ドライバ１２５は、駆動制御回路５０からの制御信号ＳＤ２のオン時に、ゲート抵抗１３５（抵抗値Ｒ２）を介して、ゲートＧをオフ電圧ＶＬからオン電圧ＶＨへ駆動する。ドライバ１２０およびゲート抵抗１３０と、ドライバ１２５およびゲート抵抗１３５とは、ゲートＧに対して並列に設けられている。なお、オン電圧ＶＨは、半導体スイッチング素子をターンオンさせるためのゲート電圧に相当し、オフ電圧ＶＬは、半導体スイッチング素子をターンオフさせるためのゲート電圧に相当する。

ここで、ゲート抵抗１３５の抵抗値Ｒ２はゲート抵抗１３０の抵抗値Ｒ１よりも小さいものとする。したがって、ドライバ１２０によってゲート電圧を駆動する場合には相対的に低速スイッチングが行なわれる。一方、ドライバ１２５により、あるいは、ドライバ１２０，１２５の両方によってゲート電圧を駆動する場合には、相対的に高速スイッチングが実行されることとなる。

駆動制御回路５０は、対応の半導体スイッチング素子Ｑｂのオン期間を指示するオン指令信号ＳＷｏｎと、インバータ２０から交流モータＭＧへ供給されるモータ電流制御の指令値Ｉｃｏｍとに基づいて、ドライバ１２０，１２５の制御信号ＳＤ１，ＳＤ２を生成することによって、半導体スイッチング素子Ｑｂのターンオン時におけるスイッチング速度を制御する。

以下、本実施の形態では、駆動制御回路５０は、ターンオン時のスイッチング速度を２段階に制御するものとする。具体的には、制御信号ＳＤ１のみをオンすることにより、ドライバ１２０のみによってゲート電圧を相対的に低速で駆動する「低速スイッチング」と、制御信号ＳＤ１，ＳＤ２の両方をオンすることにより、ドライバ１２０，１２５によってゲート電圧を相対的に高速で駆動する「高速スイッチング」とが選択的に行われるものとする。

なお、スイッチング速度の切換を実現するための回路構成については、図３に例示した構成に限定されるものではなく、周知の回路構成のいずれをも適用できる点について確認的に記載する。たとえば、ゲート抵抗値の切換ではなく、Ｌ，Ｃ成分を含むインピーダンス値を変化させることによりスイッチング速度を変化させてもよい。あるいは、単一のドライバによりゲート電圧を駆動する構成とした上で、ゲート抵抗値やインピーダンス値を切換えることによってスイッチング速度を変化させてもよい。

図６は、図３に示した駆動制御回路５０の構成を詳細に説明するブロック図である。

図６を参照して、駆動制御回路５０は、スイッチング速度制御部５５と、電流レベル推定部６０とを含む。スイッチング速度制御部５５は、判定部７０と、切換タイミング設定部８０と、低速スイッチング指示部９０と、高速スイッチング指示部９５とを含む。

電流レベル推定部６０は、半導体スイッチング素子のターンオン指令時における電流指令値Ｉｃｏｍに基づいて、当該オン期間における半導体スイッチング素子の通電電流推定値Ｉｃ＃を算出する。

なお、インバータ２０から負荷である交流モータＭＧへ供給されるモータ電流は、交流モータの回転周期に対応した交流電流であるが、ＰＷＭ制御での搬送波の各周期に対応して設けられる各半導体スイッチング素子の各オン期間での通電電流は、上記交流電流の時間軸上での１点での瞬時値に対応することとなる。

電流指令値Ｉｃｏｍは、ＰＷＭ制御においては、図２に示したｄ軸電流指令値Ｉｄｃｏｍおよびｑ軸電流指令値Ｉｑｃｏｍに対応する。すなわち、直流値であるｄ軸電流指令値Ｉｄｃｏｍおよびｑ軸電流指令値Ｉｑｃｏｍを、回転角センサ２５により検出された回転角θを用いて、一般的に用いられる２相（ｄ，ｑ相）→３相（Ｕ，Ｖ，Ｗ相）変換することにより、今回のターンオン後における半導体スイッチング素子の通電電流推定値Ｉｃ＃を算出することができる。

判定部７０は、電流レベル推定部６０によって推定された通電電流推定値Ｉｃ＃に基づいて、図５に示したＩｃ－Ｖｓｇ特性に従って、今回のターンオンが、高サージ領域（低電流領域）４００および低サージ領域（高電流領域）４１０の

いずれで行われるものであるかを判定する。具体的には、通電電流推定値Ｉｃ＃と、境界電流Ｉｔ（図５）との比較に基づき、上記判定が実行される。

なお、境界電流Ｉｔについては、上述したような、境界電流Ｉｔの温度依存性および／または電圧依存性を反映して設定することが好ましい。たとえば、素子温度，印加電圧に対する境界電流Ｉｔの設定マップ（図示せず）を実験データ等に基づいて予め作成するとともに、実動作時には、半導体スイッチング素子の各々あるいは、その配置領域に設けられた温度センサ（図示せず）の検出値および／または電圧センサ１３の検出値（直流電圧Ｖｄｃ）を用いて当該マップを参照することによって、境界電流Ｉｔを適切に設定できる。

判定部７０は、通電電流推定値Ｉｃ＃が高サージ領域４００である場合には、ターンオン開始時において、低速スイッチングを指示するための制御信号Ｉｓｌをオンする。一方、判定部７０は、通電電流推定値Ｉｃ＃が低サージ領域４１０である場合には、ターンオン開始時において、制御信号Ｉｓｌをオフする。このように、制御信号Ｉｓｌは、低速スイッチングの選択時にオンされる一方で、高速スイッチングの選択時にオフされる。

低速スイッチング指示部９０は、オン指令信号ＳＷｏｎのオン期間に、制御信号Ｉｓｌのオン時に動作する。低速スイッチング指示部９０は、動作時には、制御信号ＳＤ１をオンする一方で制御信号ＳＤ２をオフする。一方、高速スイッチング指示部９５は、オン指令信号ＳＷｏｎのオン期間に、制御信号Ｉｓｌのオフ時に動作する。高速スイッチング指示部９５は、動作時には、制御信号ＳＤ１，ＳＤ２の両方をオンする。なお、オン指令信号ＳＷｏｎのオフ期間には、制御信号ＳＤ１，ＳＤ２の両方がオフされる。すなわち、低速スイッチング指示部９０および高速スイッチング指示部９５は、本発明による「スイッチング速度指示部」に対応する。

このようにして、判定部７０により生成される制御信号Ｉｓｌに基づいて、低速スイッチングおよび高速スイッチングが選択的に実行される。具体的には、通電電流推定値Ｉｃ＃が高サージ領域４００であるときには、低速スイッチングによりターンオンが開始されて、ゲート電圧はオフ電圧ＶＬからオン電圧ＶＨへ向けて緩やかに駆動される。このため、電流・電圧変化も緩やかなものとなって、

サージ電圧が抑制される。

一方、通電電流推定値Ｉｃ＃が低サージ領域４１０であるときには、サージ電圧を心配する必要がないため、ターンオン開始時から高速スイッチングが選択される。これにより、電圧および電流を速やかに変化させてスイッチング損失の低減を図ることができる。

さらに、通電電流推定値Ｉｃ＃が高サージ領域４００であるときには、低速スイッチングでターンオンを開始した場合にも、サージ電圧がピークを超えた後では、高速スイッチングの適用によってスイッチング損失を低減することが望ましい。そして、このようなサージ電圧のピークタイミングは、図５に示したサージ発生時間遅れｔｄから予測することができる。

したがって、切換タイミング設定部８０は、通電電流推定値Ｉｃ＃に基づいて、切換タイミングを指定する判定時間ｔｃを設定する。たとえば、図５に示したＩｃ－ｔｄ特性に基づいて、通電電流推定値Ｉｃ＃に対する判定時間ｔｃの設定マップ（図示せず）を予め作成できる。

そして、切換タイミング設定部８０は、内蔵するタイマ８５によってターンオン開始時点からの経過時間を計測するとともに、経過時間が判定時間ｔｃを超えると、低速スイッチングから高速スイッチングへの切換を指示する。これに応答して、判定部７０は、制御信号Ｉｓｌをオフする。

これにより、サージ電圧抑制のために低速スイッチングによりターンオンを開始した場合にも、サージ電圧が収まった切換タイミング以降では、低速スイッチングから高速スイッチングへの切換が実行されて、以降でのスイッチング損失の低減が図られる。

一方、通電電流推定値Ｉｃ＃が低サージ領域４１０である場合には、判定時間ｔｃ＝０に設定することによって、上述のようにターンオン開始時点から高速スイッチングが適用される。したがって、上記のようなスイッチング速度の切換は実行されず、判定部７０は、制御信号Ｉｓｌのオフを維持する。

なお、上述のように、Ｉｃ－ｔｄ特性についても、温度依存性および電圧依存性を有するので、判定時間ｔｃについても、素子温度および／または印加電圧をさらに反映して設定することが好ましい。たとえば、通電電流と、素子温度およ

び／または印加電圧とに対する判定時間ｔｃの設定マップを作成することにより、上述の温度センサ（図示せず）の検出値および／または電圧センサ１３の検出値（直流電圧Ｖｄｃ）を用いて当該マップを参照することによって、判定時間ｔｃをさらに適切に設定できる。

図７Ａ～Ｃには、本発明の実施の形態による半導体スイッチング素子の駆動制御装置によるスイッチング速度制御の動作例が示される。

図７Ａに示されるように、時刻ｔ０においてターンオン指令が発生されるの応答して、ゲート電圧Ｖｇｅが上昇を始める。これに伴い、通電電流Ｉｃが低い場合には、比較的早くダイオード電圧Ｖａｋが立上がり、かつ、サージ電圧のピークが大きくなる。

したがって、図７Ｂに示すように、通電電流Ｉｃが低電流、すなわち高サージ領域４００である場合には、ターンオン開始時には、制御信号ＳＤ１がオンされる一方で、制御信号ＳＤ２がオフされて、低速スイッチングが適用される。

その後、ターンオン開始から判定時間ｔｃが経過した時刻ｔ１では、切換タイミング設定部８０（図６）によって、低速スイッチングから高速スイッチングへの切換が指示される。上述のように、切換タイミング（時刻ｔ１）は、通電電流推定値Ｉｃ＃に基づいて判
定時間ｔｃを設定することにより、サージ電圧がピークを超えたタイミングに対応して設定される。

これにより、サージ電圧のピーク発生後では、制御信号ＳＤ１，ＳＤ２の両方がオンされて、ゲート電圧がオン電圧ＶＨへ向けて高速に駆動されるようになり、スイッチング損失が低減される。

再び、図７Ａを参照して、通電電流Ｉｃが高電流、すなわち低サージ領域４１０である場合には、ダイオード電圧Ｖａｋの立ち上がりタイミング、すなわちサージ電圧の発生タイミングは遅くなり、かつそのピーク値も低くなる。したがって、低サージ領域４１０では、図７Ｃに示されるように、ターンオン開始時点から制御信号ＳＤ１，ＳＤ２の両方がオンされて、継続的に高速スイッチングが適用される。これにより、電圧・電流を速やかに変化させることによって、スイッチング損失が低減される。

以上説明したように、本発明の実施の形態による半導体スイッチング素子の駆動制御装置では、通電電流とサージ電圧挙動との関係に着目して、インバータ２０への指令値に基づいてターンオン時のスイッチング速度を制御することができる。したがって、半導体スイッチング素子の電流および／または電圧のモニタ構成を設けることなく、かつ、フィードバック制御を伴わない安定的なスイッチング速度制御によって、サージ電圧低減およびサージ電圧抑制の両立を図ることが可能となる。

（変形例１）

図８には、本発明の実施の形態の変形例に従うゲート容量値調整回路３００の構成が示される。

図８を参照して、ゲート容量値調整回路３００は、半導体スイッチング素子Ｑ（Ｑ１～Ｑ６を包括的に表記するもの）のゲートＧに対して並列に複数個設けられた容量値調整ユニット３１０を有する。

容量値調整ユニット３１０は、ゲートＧに対して直列に接続された、調整容量３２０およびリンク素子３２５を有する。各容量値調整ユニット３１０において、リンク素子３２５が非切断状態であり、電気的に導通している状態では、調整容量３２０の容量値がゲート容量値に加えられる。一方、リンク素子３２５が外部からのレーザ入力等により切断され非導通状態とされると、調整容量３２０の容量値は、ゲート容量値に加えられない。

したがって、リンク素子３２５を外部からレーザにより適宜切断することにより、いわゆるトリミングを実行して、半導体スイッチング素子の製造ばらつきに対応したゲート容量値を調整することができる。

このようなゲート容量値調整回路３００を設けることより、半導体スイッチング素子において、図５に示したＩｃ－Ｖｓｇ，ｔｄの特性が正確に発現するように調整できる。

特に、ターンオン指令の発生からサージ電圧が発生するまでのサージ発生時間遅れｔｄはゲート容量値に大きく依存するため、本変形例に従うゲート容量値調整機構を設けることにより、上述した、スイッチング速度制御のばらつきを抑制して制御精度を向上させることが可能となる。

（変形例２）

図９は、本発明の実施の形態に従う半導体スイッチング素子の駆動制御装置における学習制御構成を示すブロック図である。

図９を参照して、駆動制御回路５０は、図６に示した構成に加えて、学習制御部１１０をさらに有する。さらに、各フリーホイールダイオードに対しては、ダイオード電圧Ｖａｋを分圧するための分圧回路２７が設けられる。分圧回路２７による分圧電圧Ｖａｋ＃は、学習制御部１１０により検知される。

学習制御部１１０は、所定の学習期間において、半導体スイッチング素子Ｑａ，Ｑｂのスイッチング動作を実行するとともに、そのときの分圧電圧Ｖａｋ＃に基づいてサージ電圧の実績を把握する。そして、学習期間でのサージ電圧の実績に基づいて、上述の境界電流Ｉｔや判定時間ｔｃを修正（更新）する学習制御を実行する。

たとえば、学習期間は、モータ駆動システム１００の起動時等に、交流モータＭＧが主に無効電力を消費してトルクを発生しない駆動形態となるように電流指令指令値（たとえば、図２のＩｄｃｏｍ，Ｉｑｃｏｍ）を発生することによって実現できる。このようにすると、負荷である交流モータＭＧに出力を生じさせることなく、インバータ２０を構成する各半導体スイッチング素子をオンオフさせて、ターンオン時のサージ電圧挙動をサンプリングすることができる。一例として、各半導体スイッチング素子のスイッチング周波数が１０ｋＨｚである場合には、学習期間を１秒確保することにより、１００００回のターンオンタイミングのサンプリングが実行できる。すなわち、モータ駆動システム１００の起動時に学習期間を設けることは十分に可能である。

図１０は、学習制御部１１０による学習制御動作を説明するフローチャートである。

図１０を参照して、学習制御部１１０は、ステップＳ１００では、インバータ２０を含むモータ駆動システム１００の運転開始指令が発生されたかどうかを判断する。たとえば、ハイブリッド自動車に搭載されたモータ駆動システム１００では、運転開始指示は、ハイブリッドシステムの起動指示に対応する。運転開始指令が発生されていない場合（Ｓ１００のＮＯ判定時）には、学習は起動されず

そのまま処理は終了される。

学習制御部１１０は、運転開始指令の発生時（Ｓ１００のＹＥＳ判定時）には、さらにステップＳ１１０により、学習開始条件が成立しているかどうかを判断する。この学習開始条件の成立は、たとえば、各センサが正常であることや、半導体スイッチング素子の異常有無等に基づいて判定される。また、負荷である交流モータＭＧへの出力指示が発せられているときには、Ｓ１００はＮＯ判定とされて、学習は実行されない。すなわち、交流モータＭＧに出力指示が発せられていない期間を用いて、学習が実行される。

学習制御部１１０は、学習開始条件が成立しているとき（Ｓ１１０のＹＥＳ判定時）には、ステップＳ１２０により学習を開始する。そして、学習制御部１１０は、ステップＳ１３０では、上述のように交流モータＭＧがトルクを発生することなく無効電力を消費するように、学習用の電流指令パターンに従って、電流指令Ｉｑｃｏｍ（Ｉｄｃｏｍ，Ｉｑｃｏｍ）を生成する。

そして、このようにして生成される電流指令値に従って、現在設定されている境界電流Ｉｔおよび判定時間ｔｃに基づいたスイッチング制御を適用して、各半導体スイッチング素子がスイッチングされる。そして、学習制御部１１０は、ステップＳ１４０によるスイッチング時に発生した、ターンオン時のダイオード電圧Ｖａｋをサンプリングする（ステップＳ１５０）。

学習制御部１１０は、ステップＳ１６０では、ステップＳ１５０でサンプリングしたダイオード電圧Ｖａｋに基づいて、サージ電圧を評価する。たとえば、現在の境界電流Ｉｔ近傍の電流領域において、サージ電圧最大値の許容上限値へのマージンに余裕がある場合には境界電流Ｉｔを低下側へ更新する一方で、マージンが不足している場合には、境界電流Ｉｔを上昇側へ更新する。これにより、高サージ領域４００および低サージ領域４１０の境界電流Ｉｔを学習結果に従って修正できる。

同様に、高サージ領域では、判定時間ｔｃに従った低速スイッチングから高速スイッチングへの切換タイミングにおけるサージ電圧を評価して、許容上限値へのマージンに余裕がある場合には判定時間ｔｃを短縮側へ更新する一方で、マージンが不足している場合には、判定時間ｔｃを延長側へ更新する。これにより、

高サージ領域４００でのターンオン時における低速スイッチングから高速スイッチングへの切換タイミングを学習結果に従って修正できる。

学習制御部１１０は、ステップＳ１７０により、所定の学習終了条件が成立するまでの間、ステップＳ１３０～Ｓ１６０の学習動作を継続する。たとえば、学習終了条件は、所定時間経過、所望の学習項目の完了、あるいは、負荷（交流モータＭＧ）への出力指示の発生等により成立する。

上記のような学習動作により、上述した境界電流Ｉｔや判定時間ｔｃの設定マップのマップ値を構成することにより、各半導体素子の製造ばらつきや経時変化に対応させて、本発明の実施の形態によるスイッチング制御をより効果的に実行することができる。

なお、学習期間において温度依存性や電圧依存性を含めた学習を行うことは困難であるが、境界電流Ｉｔや判定時間ｔｃについて、通電電流に基づく基本値と、温度，電圧変化に基づく修正値との和によって設定する構成とすれば、上記基本値を設定するマップについて、上記の学習動作によりマップ値を適切に更新することが可能となる。

また、本実施の形態による半導体スイッチング素子の駆動制御装置では、低速および高速の２段階のスイッチング速度間の切換によってスイッチング制御を変更することにより、より簡易な回路構成でサージ電圧抑制およびスイッチング損失低減の両立を図る構成としたが、スイッチング速度の変更については、細分化して３以上の複数段階とすることも可能である。

以上説明した本実施の形態では、半導体スイッチング素子の駆動制御装置の適用例として、ハイブリッド自動車または電気自動車に搭載されるモータ（あるいはモータジェネレータ）を負荷とする３相インバータを例示したが、本発明の適用はこれに限定されるものではない。すなわち、指令値に従って負荷への供給電流を制御する半導体電力変換装置を構成するものであれば、単相インバータ、ＤＣ／ＤＣコンバータ、昇圧チョッパ、スイッチングモードアンプなどのいわゆるハードスイッチングを行なう半導体スイッチング素子のスイッチング制御について、本発明の適用が可能である。また、負荷についても、特に限定されるものではない点を確認的に記載する。

さらに、半導体スイッチング素子についても、本実施の形態ではＩＧＢＴを例示したが、電力用ＭＯＳ（Metal Oxide Semiconductor）トランジスタ等の他の電圧駆動型スイッチング素子に対しても、本発明によるスイッチング速度制御を適用できる。また、本実施の形態におけるゲート電圧駆動速度と同様に、制御電極（ベース）の電流駆動速度を制御することにより、電力用バイポーラトランジスタ等の電流駆動型半導体スイッチング素子により構成された半導体電力変換装置についても本発明によるスイッチング制御を適用できる。

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

産業上の利用可能性

この発明は、指令値に従って負荷への供給電流を制御する半導体電力変換装置を構成する半導体スイッチング素子のスイッチング制御に適用できる。

請求の範囲

1． 電流指令値（Ｉｃｏｍ）に従って負荷（ＭＧ）への供給電流を制御するための半導体電力変換装置（２０）を構成する半導体スイッチング素子（Ｑ１－Ｑ６）の駆動制御装置（５０）であって、

前記半導体スイッチング素子は、制御電極（Ｇ）の電圧または電流に応答してオンまたはオフされ、

前記駆動制御装置は、

ターンオン指令の発生時における前記電流指令値に基づいて前記半導体スイッチング素子のオン時に流れる通電電流（Ｉｃ）を推定する電流推定部（６０）と、

予め求められた、前記半導体スイッチング素子の前記通電電流と発生するサージ電圧（Ｖｓｇ）の大きさとの関係を示す第１の電流特性に従って、前記電流推定部による推定通電電流（Ｉｃ＃）に基づいて、前記半導体スイッチング素子のターンオン時における前記制御電極の前記電圧または電流の駆動速度を変更するスイッチング速度制御部（５５）とを備える、半導体スイッチング素子の駆動制御装置。

2． 前記スイッチング速度制御部（５５）は、

前記第１の電流特性に従って、前記推定通電電流（Ｉｃ＃）が、前記サージ電圧（Ｖｓｇ）が許容値（Ｖｓｍａｘ）を超える第１の電流領域（４００）および前記サージ電圧が前記許容値以下である第２の電流領域（４１０）のいずれに属するかを判定する判定部（７０）と、

ターンオン開始時における前記駆動速度を、前記推定通電電流（Ｉｃ＃）が前記第１の電流領域内であるときには、前記推定通電電流が前記第２の電流領域内であるときよりも遅くするスイッチング速度指示部（９０，９５）とを含む、請求の範囲第１項記載の半導体スイッチング素子の駆動制御装置。

3． 前記スイッチング速度制御部（５５）は、前記推定通電電流（Ｉｃ＃）が前記第１の電流領域（４００）内であるときに、前記ターンオン開始時における前記駆動速度を第１の速度に設定するとともに、前記制御電極の前記電圧または電流の駆動を開始してからの経過時間に応じて、前記駆動速度を前記第１の速度

よりも上昇させる、請求の範囲第２項記載の半導体スイッチング素子の駆動制御装置。

４．　前記スイッチング速度制御部（５５）は、

予め求められた、前記半導体スイッチング素子（Ｑ１－Ｑ６）の前記通電電流（Ｉｃ）と、前記制御電極の前記電圧または電流の駆動を開始してから前記サージ電圧（Ｖｓｇ）が発生するまでの時間（ｔｄ）との関係を示す第２の電流特性に従って、前記電流推定部（６０）による前記推定通電電流（Ｉｃ＃）に基づいて前記駆動速度を上昇させる切換タイミング（ｔ１）を設定する切換タイミング設定部（８０）をさらに含み、

前記スイッチング速度指示部（９０，９５）は、前記経過時間に基づいて、前記切換タイミングへの到達時に前記駆動速度を前記第１の速度から第２の速度へ上昇させる、請求項３記載の半導体スイッチング素子の駆動制御装置。

５．　前記半導体電力変換装置（２０）の起動時に前記負荷（ＭＧ）が無効電力を主に消費するような前記電流指令値（Ｉｃｏｍ）が生成される学習期間を設定するとともに、前記学習期間における前記サージ電圧（Ｖｓｇ）の実測値に基づいて、前記切換タイミング（ｔ１）を修正するための学習制御部（１１０）をさらに備える、請求の範囲第４項記載の半導体スイッチング素子の駆動制御装置。

６．　前記スイッチング速度指示部（５５）は、前記推定通電電流（Ｉｃ＃）が前記第１の電流領域（４００）内であるときに、前記ターンオン開始時における前記駆動速度を第１の速度に設定する一方で、前記推定通電電流が前記第２の電流領域（４１０）内であるときには、前記ターンオン開始時における前記駆動速度を前記第１の速度よりも高い第２の速度に設定するとともに、ターンオン期間を通じて前記駆動速度を前記第２の速度に固定する、請求の範囲第２項記載の半導体スイッチング素子の駆動制御装置。

７．　前記スイッチング速度指示部（５５）は、前記推定通電電流（Ｉｃ＃）が前記第１の電流領域（４００）内であるときに、前記制御電極の前記電圧または電流の駆動を開始してからの経過時間に応じて、前記駆動速度を前記第１の速度から前記第２の速度へ切換える、請求の範囲第６項記載の半導体スイッチング素子の駆動制御装置。

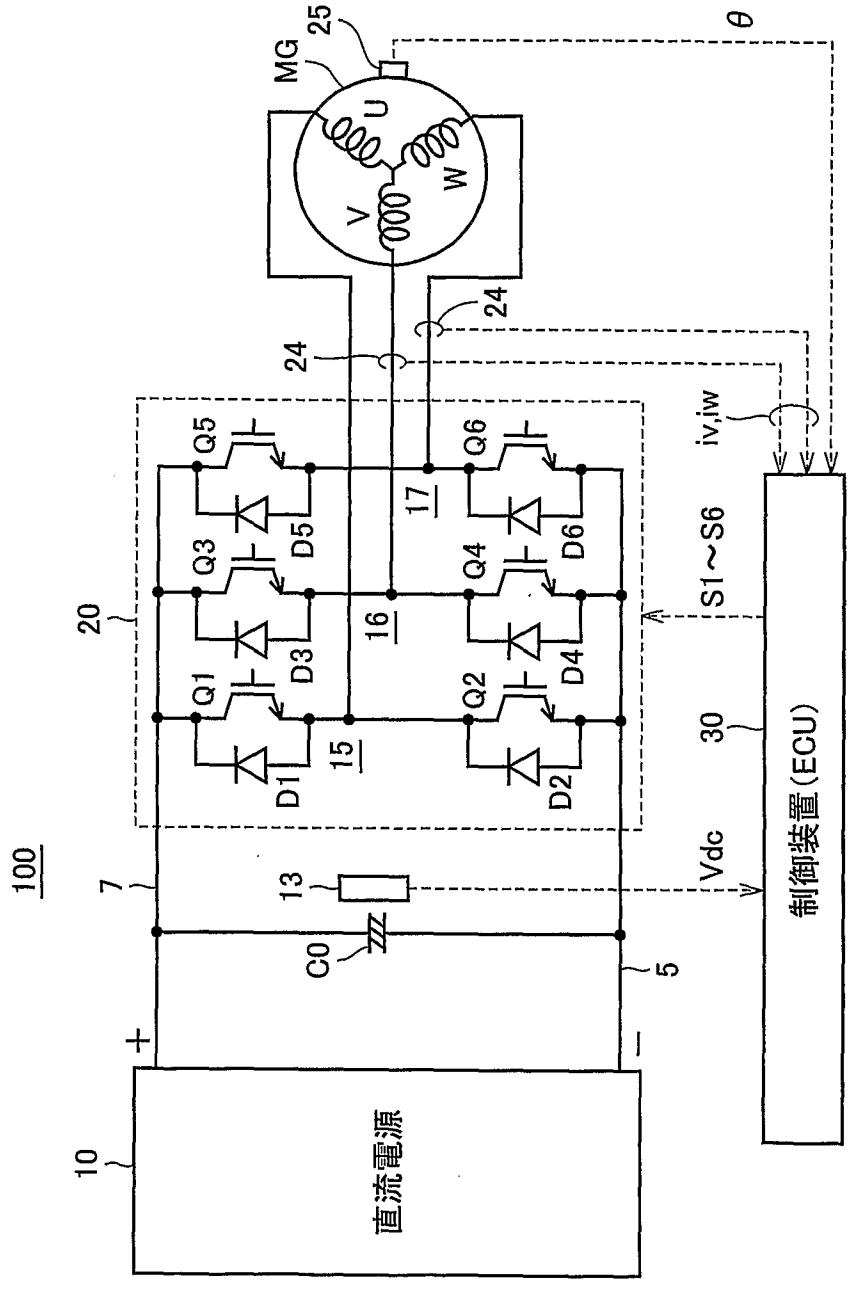
８．　前記半導体電力変換装置（２０）の起動時に前記負荷（ＭＧ）が無効電力を主に消費するような前記電流指令値（Ｉｃｏｍ）が生成される学習期間を設定するとともに、前記学習期間における前記サージ電圧（Ｖｓｇ）の実測値に基づいて、前記第１の電流領域（４００）および前記第２の電流領域（４１０）の境界を示す判定値（Ｉｔ）を修正するための学習制御部（１１０）をさらに備える、請求の範囲第２項記載の半導体スイッチング素子の駆動制御装置。

９．　前記半導体スイッチング素子（Ｑ１－Ｑ６）の前記制御電極（Ｇ）の容量値をトリミングによって調整するための容量値調整回路（３００）をさらに備える、請求の範囲第１～８項のいずれか１項に記載の半導体スイッチング素子の駆動制御装置。

１０．　前記負荷は、パルス幅変調制御により前記供給電流を制御される交流モータ（ＭＧ）であり、

前記電流推定部（６０）は、前記交流モータの回転角度（θ）と、ベクトル制御による電流指令値（Ｉｄｃｏｍ，Ｉｑｃｏｍ）とを用いて前記推定通電電流（Ｉｃ＃）を算出する、請求の範囲第１～８項のいずれか１項に記載の半導体スイッチング素子の駆動制御装置。

FIG.1


100
MG
25
θ
U
V
W
24
24
iv,iw
Q5
Q6
17
Q3
D5
Q4
D6
S1～S6
20
16
Q1
D3
Q2
D4
30
15
D1
D2
制御装置(ECU)
Vdc
13
7
C0
5
+
−
10
直流電源

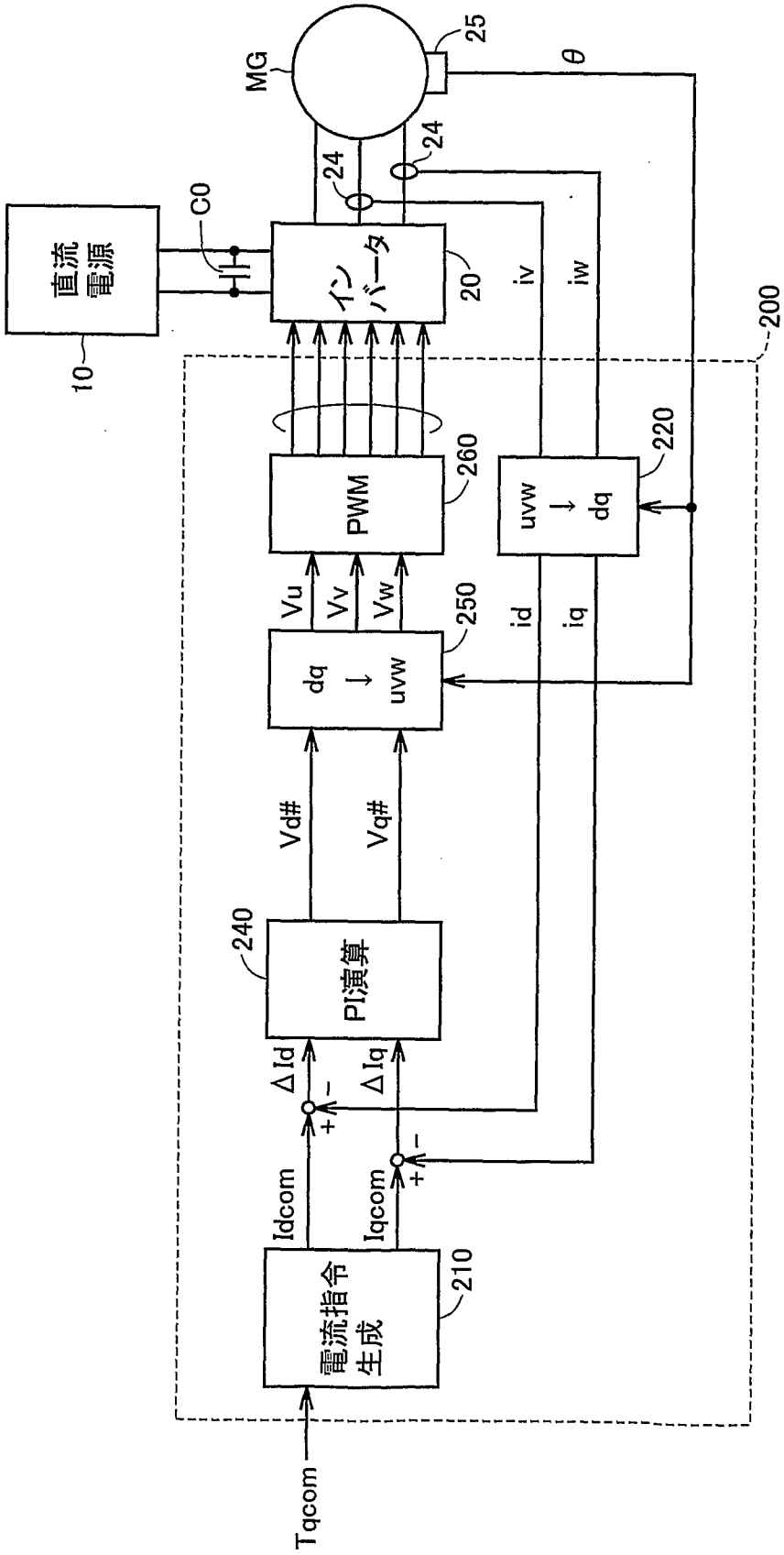

MG
25
θ
24
24
C0
直流電源
10
インバータ
20
iv
iw
200
220
uvw → dq
PWM
260
Vu
Vv
Vw
250
dq → uvw
id
iq
Vd#
Vq#
240
PI演算
ΔId
ΔIq
Idcom
Iqcom
210
電流指令生成
Tqcom

FIG.2

FIG.3

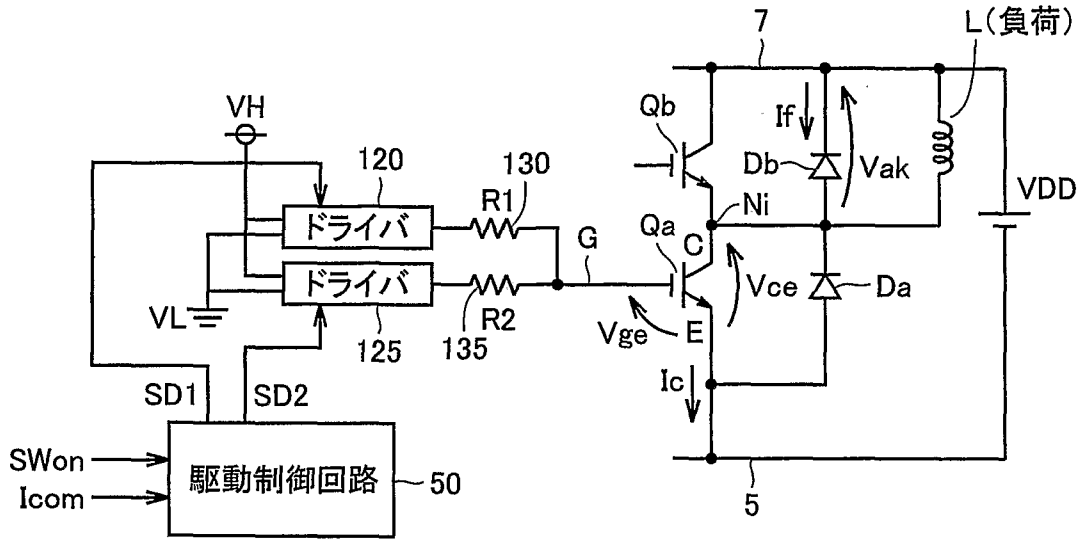

7
L(負荷)
VH
Qb
If
120
130
Db
Vak
VDD
R1
Ni
ドライバ
G
Qa
C
ドライバ
Vce
Da
VL
R2
Vge
E
125
135
Ic
SD1
SD2
SWon
Icom
駆動制御回路
50
5

FIG.4

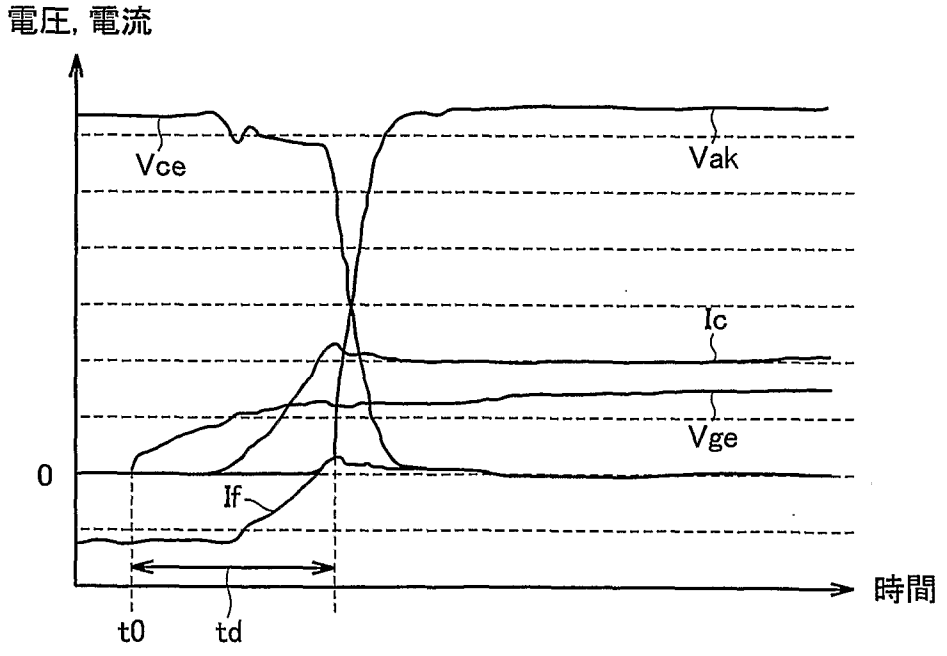

電圧, 電流
Vce
Vak
Ic
Vge
0
If
時間
t0
td

FIG.5

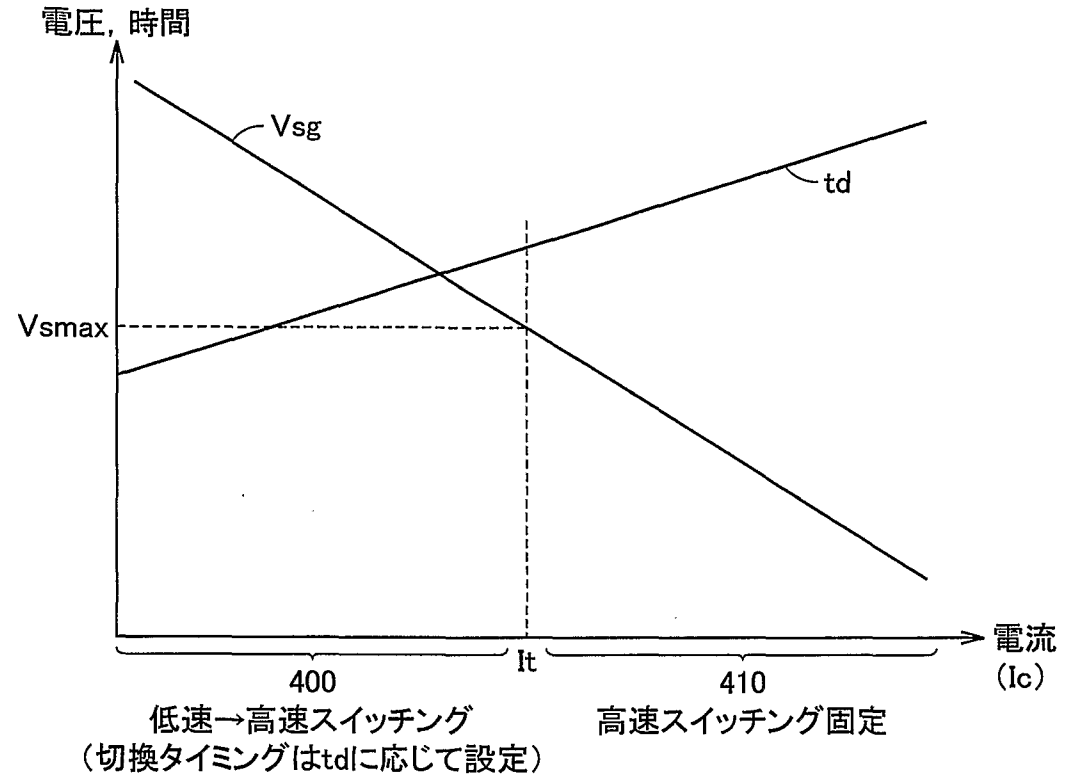

電圧，時間
Vsg
td
Vsmax
電流
(Ic)
It
400
410
低速→高速スイッチング
（切換タイミングはtdに応じて設定）
高速スイッチング固定

FIG.6

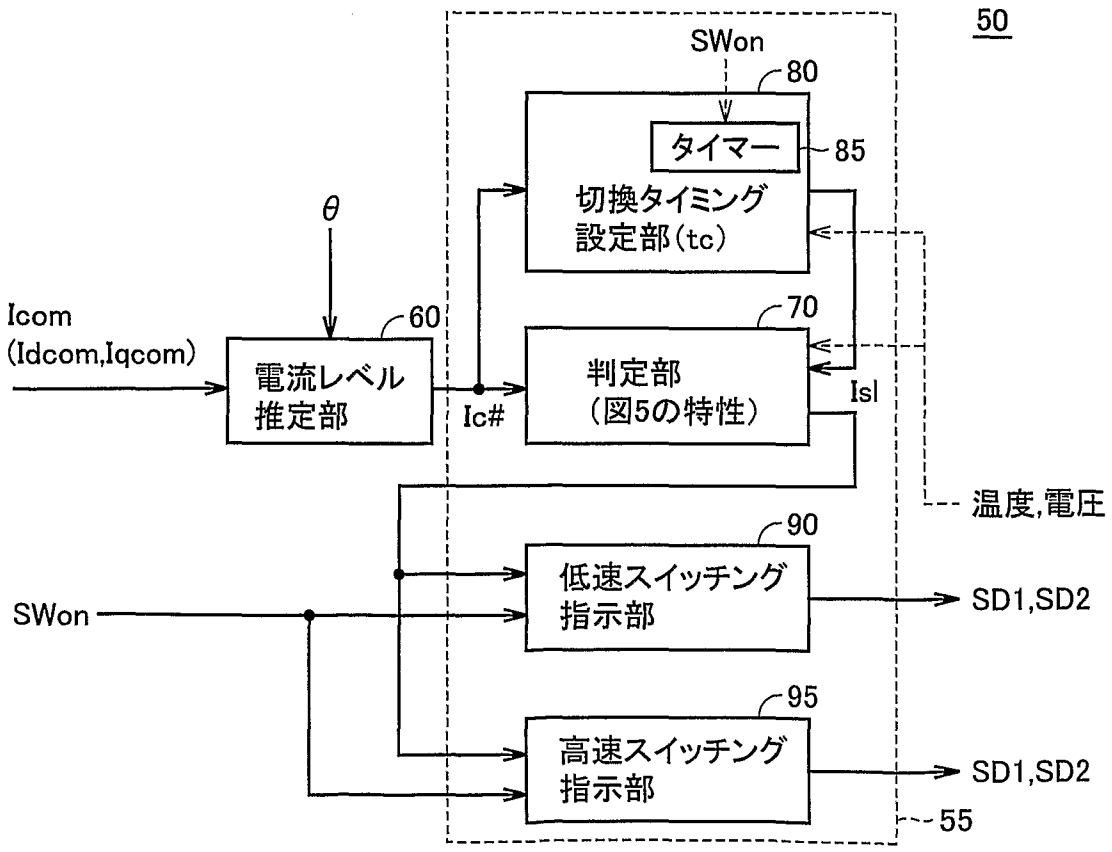

50
SWon
80
タイマー
85
切換タイミング
設定部(tc)
θ
Icom
(Idcom,Iqcom)
60
電流レベル
推定部
Ic#
70
判定部
（図5の特性）
Isl
温度,電圧
90
低速スイッチング
指示部
SWon
SD1,SD2
95
高速スイッチング
指示部
SD1,SD2
55

FIG.7A

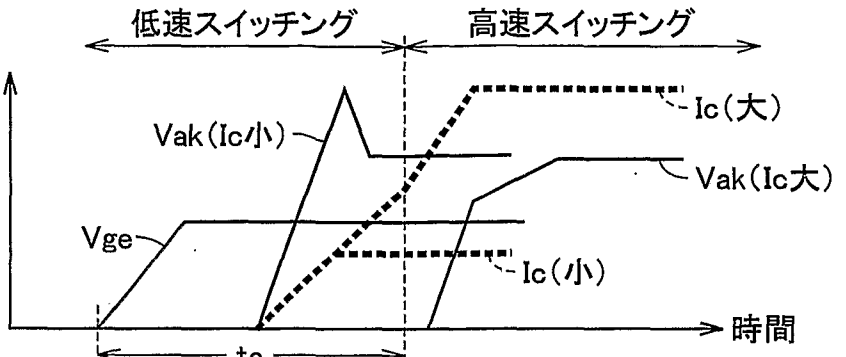


FIG.7B

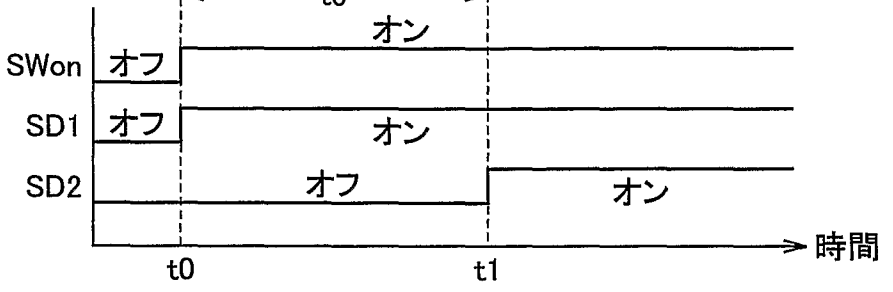


FIG.7C

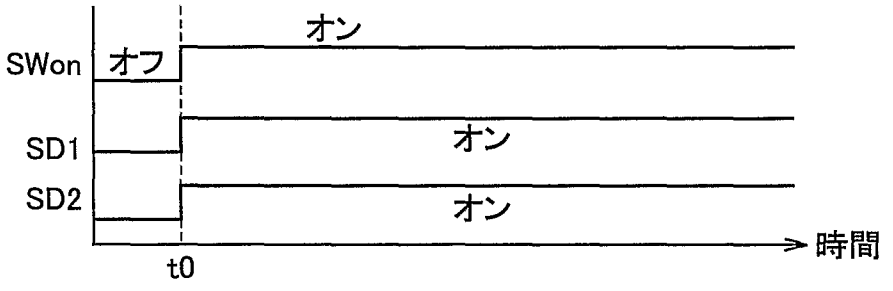


FIG.8

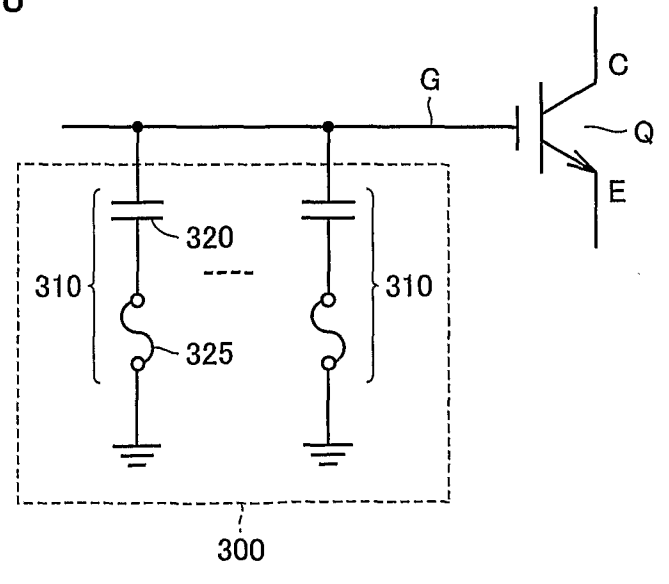


FIG.9

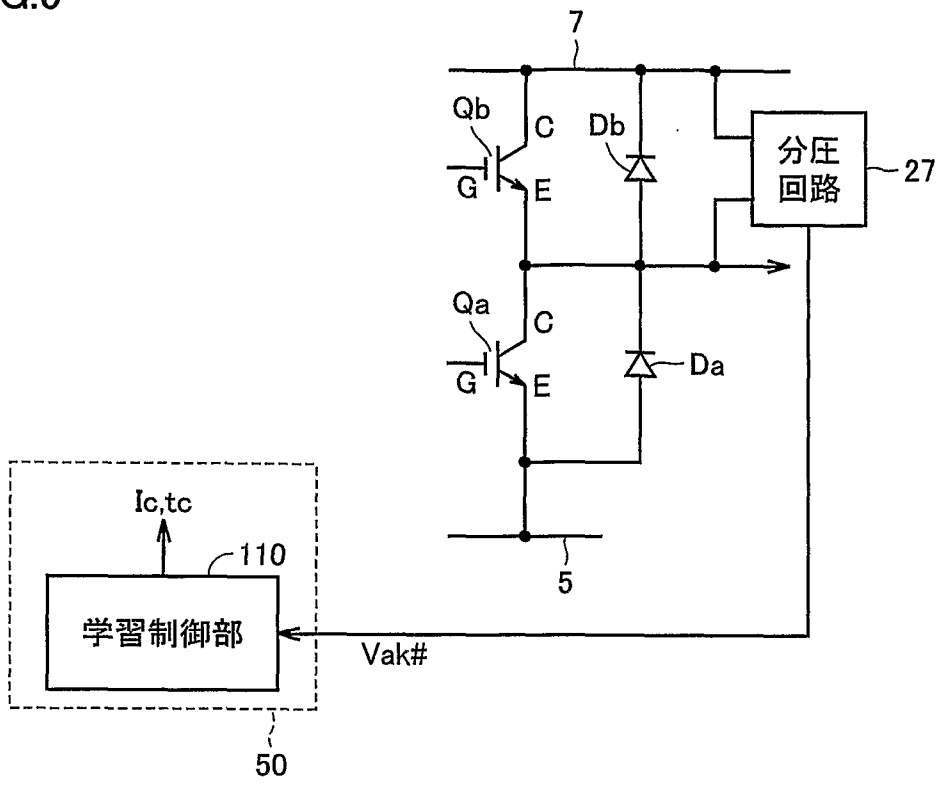
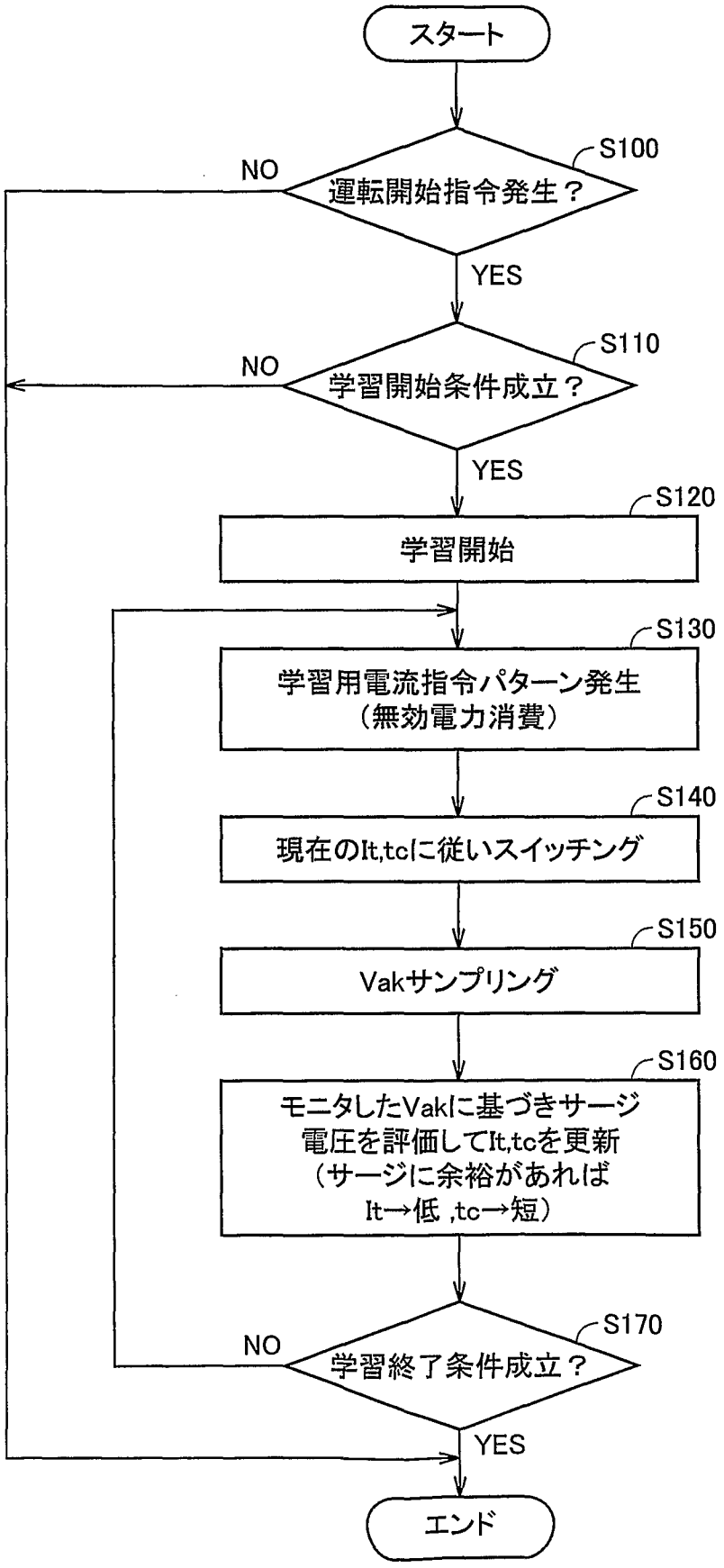


FIG.10


スタート
S100
運転開始指令発生？
NO
YES
S110
学習開始条件成立？
NO
YES
S120
学習開始
S130
学習用電流指令パターン発生
（無効電力消費）
S140
現在のIt,tcに従いスイッチング
S150
Vakサンプリング
S160
モニタしたVakに基づきサージ
電圧を評価してIt,tcを更新
（サージに余裕があれば
It→低 ,tc→短）
S170
学習終了条件成立？
NO
YES
エンド

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2008/063488

A. CLASSIFICATION OF SUBJECT MATTER
H02M7/48(2007.01)i, *H02P6/12*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H02M7/48, H02P6/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2008
Kokai Jitsuyo Shinan Koho	1971-2008	Toroku Jitsuyo Shinan Koho	1994-2008

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2005-117758 A (Nissan Motor Co., Ltd.), 28 April, 2005 (28.04.05), Par. Nos. [0029] to [0031] (Family: none)	1-4,6,7,9,10 5,8
Y A	JP 2005-253183 A (Mitsubishi Electric Corp.), 15 September, 2005 (15.09.05), Par. Nos. [0010] to [0018] (Family: none)	1-4,6,7,9,10 5,8
Y	JP 9-46201 A (Hitachi, Ltd.), 14 February, 1997 (14.02.97), Par. Nos. [0027] to [0035] (Family: none)	3,4,7

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
08 October, 2008 (08.10.08)	21 October, 2008 (21.10.08)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2008/063488

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-134746 A (Toshiba Corp.), 10 May, 2002 (10.05.02), Par. Nos. [0012] to [0014] (Family: none)	9

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００８／０６３４８８

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H02M7/48(2007.01)i, H02P6/12(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H02M7/48, H02P6/12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２００８年
日本国実用新案登録公報	１９９６－２００８年
日本国登録実用新案公報	１９９４－２００８年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Y A	JP 2005-117758 A（日産自動車株式会社）2005.04.28, 段落【００２９】－【００３１】等（ファミリーなし）	1-4,6,7,9,10 5,8
Y A	JP 2005-253183 A（三菱電機株式会社）2005.09.15, 段落【００１０】－【００１８】等（ファミリーなし）	1-4,6,7,9,10 5,8
Y	JP 9-46201 A（株式会社日立製作所）1997.02.14, 段落【００２７】－【００３５】等（ファミリーなし）	3,4,7

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

国際調査を完了した日 ０８．１０．２００８	国際調査報告の発送日 ２１．１０．２００８
国際調査機関の名称及びあて先 日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	特許庁審査官（権限のある職員）　３Ｖ　４１２９ 服部　俊樹 電話番号　０３－３５８１－１１０１　内線　３３５８

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求の範囲の番号
Y	JP 2002-134746 A（株式会社東芝）2002.05.10，段落【００１２】－【００１４】等（ファミリーなし）	9