

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4544809号
(P4544809)

(45) 発行日 平成22年9月15日(2010.9.15)

(24) 登録日 平成22年7月9日(2010.7.9)

(51) Int. Cl.		F I	
GO2F	1/1343	(2006.01)	GO2F 1/1343
GO2F	1/1335	(2006.01)	GO2F 1/1335 500
GO2F	1/1337	(2006.01)	GO2F 1/1337 500
GO2F	1/1345	(2006.01)	GO2F 1/1345
GO2F	1/1362	(2006.01)	GO2F 1/1362

請求項の数 23 (全 15 頁)

(21) 出願番号	特願2002-113594 (P2002-113594)	(73) 特許権者	390019839
(22) 出願日	平成14年4月16日(2002.4.16)		三星電子株式会社
(65) 公開番号	特開2003-43512 (P2003-43512A)		SAMSUNG ELECTRONICS
(43) 公開日	平成15年2月13日(2003.2.13)		CO., LTD.
審査請求日	平成17年4月18日(2005.4.18)		大韓民国京畿道水原市靈通区梅灘洞416
審判番号	不服2008-31498 (P2008-31498/J1)		416, Maetan-dong, Yeongtong-gu, Suwon-si,
審判請求日	平成20年12月11日(2008.12.11)		Gyeonggi-do 442-742
(31) 優先権主張番号	2001-43031	(74) 代理人	100094145
(32) 優先日	平成13年7月18日(2001.7.18)		弁理士 小野 由己男
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100106367
(31) 優先権主張番号	2001-50420		弁理士 稲積 朋子
(32) 優先日	平成13年8月21日(2001.8.21)		
(33) 優先権主張国	韓国 (KR)		

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

画面として表示される表示領域とその外側の周辺領域とを含む第1基板と、
前記第1基板上に形成されている複数の信号線と、
前記信号線と電気的に連結されている複数の画素電極と、
前記第1基板上に、画素領域の対角方向に沿って第1の方向から第2の方向に向かってラビングされて形成されている配向膜と、を含み、
前記周辺領域のうち、前記第2の方向の終端部分であり、前記画素領域の対角の角部に隣接する部分にのみ、前記複数の画素電極の一部が形成されている液晶表示装置。

【請求項2】

前記第1基板と対向する絶縁第2基板と、
前記第2基板上に形成されているブラックマトリックスとをさらに含み、
前記ブラックマトリックスは前記周辺領域のうちの少なくとも前記画素電極が位置する部分を覆う、請求項1に記載の液晶表示装置。

【請求項3】

前記第2基板上に形成されていて前記画素電極と対向する共通電極をさらに含み、
前記画素電極と前記共通電極とに印加される信号が極性反転信号である、請求項2に記載の液晶表示装置。

【請求項4】

前記少なくとも一つの画素電極の一部だけが前記周辺領域に位置しており、残りの部分

10

20

は前記表示領域に位置する、請求項 1 に記載の液晶表示装置。

【請求項 5】

一部が前記周辺領域に位置する前記画素電極の大きさは、他の画素電極の大きさより大きいことを特徴とする、請求項 4 に記載の液晶表示装置。

【請求項 6】

前記画素電極は、行列形態に配列されており、

前記複数の信号線は、互いに平行で行方向にのびている複数のゲート線と、互いに平行で列方向にのびている複数のデータ線とを含み、

前記液晶表示装置は、前記ゲート線からの走査信号にตอบสนองして前記データ線からの画像信号を前記画素電極に伝達する複数のスイッチング素子をさらに含む、請求項 5 に記載の液晶表示装置。

10

【請求項 7】

前記少なくとも一つの画素電極の全体が前記周辺領域に位置する、請求項 1 に記載の液晶表示装置。

【請求項 8】

前記画素電極は、行列形態に配列されており、

前記複数の信号線は、互いに平行で行方向にのびている複数のゲート線と、互いに平行で列方向にのびている複数のデータ線とを含み、

前記液晶表示装置は、前記ゲート線からの走査信号にตอบสนองして前記データ線からの画像信号を前記画素電極に伝達する複数のスイッチング素子をさらに含む、請求項 7 に記載の液晶表示装置。

20

【請求項 9】

一側最端列の画素電極の全体が前記周辺領域に位置する、請求項 8 に記載の液晶表示装置。

【請求項 10】

前記液晶表示装置を制御するコントローラをさらに含み、

前記周辺領域に位置する画素電極と連結された第 1 データ線は、前記表示領域に位置する画素電極と連結された第 2 データ線とは異なる経路で前記コントローラと連結される、請求項 9 に記載の液晶表示装置。

【請求項 11】

前記コントローラが内蔵されているかまたは前記コントローラと電気的に連結されている PCB 基板をさらに含み、

前記 PCB 基板は、前記第 1 データ線と前記コントローラとを連結するための第 1 リード線と前記第 2 データ線と前記コントローラとを連結するための第 2 リード線とを含む、請求項 10 に記載の液晶表示装置。

30

【請求項 12】

前記 PCB 基板と前記第 1 基板とを連結するテープキャリアパッケージと、

前記コントローラからの信号によって前記第 2 データ線に画像信号を伝達する駆動回路とをさらに含み、

前記駆動回路は、前記テープキャリアパッケージまたは前記第 1 基板上に集積回路の形態で装着されているかまたは、前記第 1 基板に前記第 1 基板上の素子と同一層に直接形成されている、請求項 11 に記載の液晶表示装置。

40

【請求項 13】

前記第 1 データ線は、前記駆動回路の付加入出力端を通じて前記第 1 リード線と連結される、請求項 12 に記載の液晶表示装置。

【請求項 14】

前記第 1 データ線は、前記駆動回路を経由せずに前記テープキャリアパッケージの導電路を通じて前記第 1 リード線と連結される、請求項 12 に記載の液晶表示装置。

【請求項 15】

前記コントローラの出力端電圧を高い電圧レベルに変換する電圧レベルシフタをさらに

50

含み、

前記第 1 データ線は、前記テープキャリアパッケージの導電路及び前記電圧レベルシフタを経て前記コントローラに連結される、請求項 1 4 に記載の液晶表示装置。

【請求項 1 6】

前記液晶表示装置を制御するコントローラをさらに含み、

前記周辺領域に位置する画素電極と連結された第 1 ゲート線は、前記表示領域に位置する画素電極と連結された第 2 ゲート線とは異なる経路で前記コントローラと連結される、請求項 8 に記載の液晶表示装置。

【請求項 1 7】

前記コントローラが内蔵されているかまたは前記コントローラと電気的に連結されている P C B 基板をさらに含み、

前記 P C B 基板は、前記第 1 ゲート線と前記コントローラとを連結するための第 1 リード線と前記第 2 ゲート線と前記コントローラとを連結するための第 2 リード線とを含む、請求項 1 6 に記載の液晶表示装置。

【請求項 1 8】

前記 P C B 基板と前記第 1 基板とを連結するテープキャリアパッケージと、

前記コントローラからの信号によって前記第 2 ゲート線に走査信号を伝達する駆動回路とをさらに含み、

前記駆動回路は、前記テープキャリアパッケージまたは前記第 1 基板上に集積回路の形態で装着されているかまたは、前記第 1 基板に前記第 1 基板上の素子と同一層に直接形成されている、請求項 1 7 に記載の液晶表示装置。

【請求項 1 9】

前記第 1 ゲート線は、前記駆動回路の付加入出力端を通じて前記第 1 リード線と連結される、請求項 1 8 に記載の液晶表示装置。

【請求項 2 0】

前記第 1 ゲート線は、前記駆動回路を経由せずに前記テープキャリアパッケージの導電路を通じて前記第 1 リード線と連結される、請求項 1 8 に記載の液晶表示装置。

【請求項 2 1】

前記コントローラからのゲート電圧を高い電圧レベルに変換する電圧レベルシフタをさらに含み、

前記第 1 ゲート線は、前記テープキャリアパッケージの導電路及び前記電圧レベルシフタを経て前記コントローラに連結される、請求項 2 0 に記載の液晶表示装置。

【請求項 2 2】

前記 P C B 基板上に形成されていてゲートオン電圧を発生するゲート駆動電圧発生部をさらに含み、

前記第 1 ゲート線は、前記テープキャリアパッケージの導電路を通じて前記ゲート駆動電圧発生部に連結される、請求項 1 8 に記載の液晶表示装置。

【請求項 2 3】

前記複数の信号線は、前記周辺領域に位置する画素電極と連結された第 1 信号線及び前記表示領域に位置する画素電極と連結された第 2 信号線を含み、

前記液晶表示装置は、

前記液晶表示装置を制御するコントローラと、

前記信号線と前記コントローラとを連結するための複数のリード線を含む P C B 基板と

、

前記 P C B 基板を前記第 1 基板と連結するテープキャリアパッケージと、

前記コントローラの制御により前記第 2 信号線に信号を伝達し、前記テープキャリアパッケージまたは前記第 1 基板上に集積回路の形態で装着されていたり、前記第 1 基板に前記第 1 基板上の素子と同一層に直接形成されている駆動回路とをさらに含み、

前記第 1 信号線は、前記駆動回路を通じたり前記駆動回路を経由せずに前記テープキャリアパッケージの導電路を通じて前記リード線と連結される、請求項 7 に記載の液晶表示

10

20

30

40

50

装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は液晶表示装置に関する。

液晶表示装置（LCD、liquid crystal display）は、共通電極と色フィルターなどが形成されている上部基板の配向膜と、薄膜トランジスタと画素電極などが形成されている下部基板の配向膜との間に液晶物質を注入しておいて、画素電極と共通電極とに電圧を印加して電界を形成することにより液晶分子の配列を変更し、これによって光の透過率を調節して画像を表示する装置である。

10

【0002】

【発明が解決しようとする課題】

しかし、このような液晶表示装置及びその製造方法において、配向膜の状態によって配向膜表面に不純イオンが存在することがある。液晶パネルを製作した後で一定の時間駆動した時に、このような不純イオンは配向膜ラビングで形成された配向方向に沿って移動して液晶パネルの一側角部分に集まる。これは結局、液晶表示装置に暗い色を表示する時に、表示領域の一側角部分が明るく表示される画像不良として現れる。

【0003】

本発明が目的とする技術的課題は、画像不良を改善する構造を有する液晶表示装置を提供することにある。

20

【0004】

本願第1発明は、画面として表示される表示領域とその外側の周辺領域とを含む第1基板と、前記第1基板上に形成されている複数の信号線と、前記信号線と電気的に連結されている複数の画素電極と、前記第1基板上に、画素領域の対角方向に沿って第1の方向から第2の方向に向かってラビングされて形成されている配向膜と、を含み、前記周辺領域のうち、前記第2の方向の終端部分であり、前記画素領域の対角の角部に隣接する部分にのみ、前記複数の画素電極の一部が形成されている液晶表示装置を提供する。

本願第2発明は、第1発明において、前記第1基板と対向する絶縁第2基板と、前記第2基板上に形成されているブラックマトリクスとをさらに含み、前記ブラックマトリクスは前記周辺領域のうちの少なくとも前記画素電極が位置する部分を覆う。

30

本願第3発明は、第2発明において、前記第2基板上に形成されていて前記画素電極と対向する共通電極をさらに含み、前記画素電極と前記共通電極とに印加される信号が極性反転信号である。

【0005】

本願第4発明は、第1発明において、前記少なくとも一つの画素電極の一部だけが前記周辺領域に位置しており、残りの部分は前記表示領域に位置する。

本願第5発明は、第4発明において、一部が前記周辺領域に位置する前記画素電極の大きさは、他の画素電極の大きさより大きいことを特徴とする。

本願第6発明は、第5発明において、前記画素電極は、行列形態に配列されており、前記複数の信号線は、互いに平行で行方向にのびている複数のゲート線と、互いに平行で列方向にのびている複数のデータ線とを含み、前記液晶表示装置は、前記ゲート線からの走査信号に応答して前記データ線からの画像信号を前記画素電極に伝達する複数のスイッチング素子をさらに含む。

40

【0006】

本願第7発明は、第1発明において、前記少なくとも一つの画素電極の全体が前記周辺領域に位置する。

本願第8発明は、第7発明において、前記画素電極は、行列形態に配列されており、前記複数の信号線は、互いに平行で行方向にのびている複数のゲート線と、互いに平行で列方向にのびている複数のデータ線とを含み、前記液晶表示装置は、前記ゲート線からの走査信号に応答して前記データ線からの画像信号を前記画素電極に伝達する複数のスイッチ

50

ング素子をさらに含む。

本願第9発明は、第8発明において、一側最端列の画素電極の全体が前記周辺領域に位置する。

【0007】

本願第10発明は、第9発明において、前記液晶表示装置を制御するコントローラをさらに含み、前記周辺領域に位置する画素電極と連結された第1データ線は、前記表示領域に位置する画素電極と連結された第2データ線とは異なる経路で前記コントローラと連結される。

本願第11発明は、第10発明において、前記コントローラが内蔵されているかまたは前記コントローラと電氣的に連結されているPCB基板をさらに含み、前記PCB基板は、前記第1データ線と前記コントローラとを連結するための第1リード線と前記第2データ線と前記コントローラとを連結するための第2リード線とを含む。

10

本願第12発明は、第11発明において、前記PCB基板と前記第1基板とを連結するテープキャリアパッケージと、前記コントローラからの信号によって前記第2データ線に画像信号を伝達する駆動回路とをさらに含み、前記駆動回路は、前記テープキャリアパッケージまたは前記第1基板上に集積回路の形態で装着されているかまたは、前記第1基板上に前記第1基板上の素子と同一層に直接形成されている。

【0008】

本願第13発明は、第12発明において、前記第1データ線は、前記駆動回路の付加入出力端を通じて前記第1リード線と連結される。

20

本願第14発明は、第12発明において、前記第1データ線は、前記駆動回路を経由せずに前記テープキャリアパッケージの導電路を通じて前記第1リード線と連結される。

本願第15発明は、第14発明において、前記コントローラの出力端電圧を高い電圧レベルに変換する電圧レベルシフタをさらに含み、前記第1データ線は、前記テープキャリアパッケージの導電路及び前記電圧レベルシフタを経て前記コントローラに連結される。

本願第16発明は、第8発明において、前記液晶表示装置を制御するコントローラをさらに含み、前記周辺領域に位置する画素電極と連結された第1ゲート線は、前記表示領域に位置する画素電極と連結された第2ゲート線とは異なる経路で前記コントローラと連結される。

【0009】

30

本願第17発明は、第16発明において、前記コントローラが内蔵されているかまたは前記コントローラと電氣的に連結されているPCB基板をさらに含み、前記PCB基板は、前記第1ゲート線と前記コントローラとを連結するための第1リード線と前記第2ゲート線と前記コントローラとを連結するための第2リード線とを含む。

本願第18発明は、第17発明において、前記PCB基板と前記第1基板とを連結するテープキャリアパッケージと、前記コントローラからの信号によって前記第2ゲート線に走査信号を伝達する駆動回路とをさらに含み、前記駆動回路は、前記テープキャリアパッケージまたは前記第1基板上に集積回路の形態で装着されているかまたは、前記第1基板上に前記第1基板上の素子と同一層に直接形成されている。

本願第19発明は、第18発明において、前記第1ゲート線は、前記駆動回路の付加入出力端を通じて前記第1リード線と連結される。

40

本願第20発明は、第18発明において、前記第1ゲート線は、前記駆動回路を経由せずに前記テープキャリアパッケージの導電路を通じて前記第1リード線と連結される。

本願第21発明は、第20発明において、前記コントローラからのゲート電圧を高い電圧レベルに変換する電圧レベルシフタをさらに含み、前記第1ゲート線は、前記テープキャリアパッケージの導電路及び前記電圧レベルシフタを経て前記コントローラに連結される。

【0010】

本願第22発明は、第18発明において、前記PCB基板上に形成されていてゲートオン電圧を発生するゲート駆動電圧発生部をさらに含み、前記第1ゲート線は、前記テープ

50

キャリアパッケージの導電路を通じて前記ゲート駆動電圧発生部に連結される。

本願第23発明は、第7発明において、前記複数の信号線は、前記周辺領域に位置する画素電極と連結された第1信号線及び前記表示領域に位置する画素電極と連結された第2信号線を含み、前記液晶表示装置は、前記液晶表示装置を制御するコントローラと、前記信号線と前記コントローラとを連結するための複数のリード線を含むPCB基板と、前記PCB基板を前記第1基板と連結するテープキャリアパッケージと、前記コントローラの制御により前記第2信号線に信号を伝達し、前記テープキャリアパッケージまたは前記第1基板上に集積回路の形態で装着されていたり、前記第1基板に前記第1基板上の素子と同一層に直接形成されている駆動回路とをさらに含み、前記第1信号線は、前記駆動回路を通じたり前記駆動回路を経由せずに前記テープキャリアパッケージの導電路を通じて前記リード線と連結される。

10

【0011】

【発明の実施の形態】

以下で、本発明を添付した図面を参照して詳細に記載し、本発明の好ましい実施例を示す。しかし、本発明は様々な形態で具体化することができ、以下で記載する実施例に限られるわけではない。

まず、図1乃至図4を参照して本発明の第1及び第2実施例による液晶表示装置の概略的な構造について説明する。

【0012】

図1及び図2は各々本発明の第1及び第2実施例による液晶表示装置の概略的な平面図であり、図3aは図1及び図2の一つの画素領域を拡大して示した配置図であり、図3bは図3aのIII B - III B'線による断面図であり、図4は図1及び図2のI V - I V'線による液晶表示装置の断面図である。

20

図1及び図2に示したように、本発明の第1及び第2実施例による液晶表示装置は、液晶パネル100、ゲート及びデータ用PCB基板200、300、液晶パネル100及びPCB基板200、300に各々付着されるゲート用及びデータ用テープキャリアパッケージ(tape carrier package, TCP)400、500、そして液晶パネル100とゲート用PCB基板200とを連結してゲート用PCB基板200とデータ用PCB基板300とを連結するFPC(flexible printed circuit)フィルム600からなる。ゲート及びデータ用PCB基板200、300は、液晶パネル100の左側及び右側の外側部分に配置されている。

30

【0013】

図1乃至図4に示したように、液晶パネル100は、互いに対向して離れている薄膜トランジスタ基板1と色フィルター基板2、2枚の基板1、2の間隙に液晶物質が注入されて形成された液晶層3、そして2枚の基板1、2を支持して液晶物質を封じ込める縫合材4からなる。

図1乃至図4を参照して、薄膜トランジスタ基板1について詳細に説明する。

【0014】

ガラスなどの透明な絶縁基板10上に走査信号またはゲート信号を伝達するゲート配線が形成されており、このゲート配線は、横方向にのびている複数のゲート線22、これに連結された複数のゲート電極24、及びゲート線22の一端に連結された複数のゲートパッド26を含む。ゲート配線はゲート絶縁膜30で覆われており、ゲート電極24上部のゲート絶縁膜30上には非晶質シリコン(amorphous silicon)または多結晶シリコン(poly silicon)などからなる半導体層40が形成されている。半導体層40上には、リンなどのN形不純物で高濃度にドーピングされた非晶質シリコンからなり、2つの分離された部分を有する抵抗性接触層51、52が形成されている。ゲート絶縁膜30及び抵抗性接触層51、52上には画像信号またはデータ信号を伝達するデータ配線が形成されており、このデータ配線は、縦方向にのびている複数のデータ線62、これに連結された複数のソース電極64、これらと分離された複数のドレーン電極65、及びデータ線62の一端に連結された複数のデータパッド66を含む。ゲート電極24、ソース電極64及びドレー

40

50

ン電極 65 は薄膜トランジスタの三端子をなし、ソース電極 64 とドレーン電極 65 との間に位置する半導体層 40 がこのトランジスタのチャンネル層となる。多結晶シリコンからなる薄膜トランジスタは非晶質シリコンからなる薄膜トランジスタより電界効果移動度が大きいため、TCP400、500 の駆動回路を液晶パネル上に形成することができる。

【0015】

データ配線と露出された半導体層 40 及びゲート絶縁膜 30 は保護膜 70 で覆われており、保護膜 70 はドレーン電極 65 を露出する接触孔 71 を有している。保護膜 70 上には透明な導電物質または反射率の高い不透明導電物質からなる複数の画素電極 80、81 がおかれている。画素電極 80、81 は接触孔 71 を通じてドレーン電極 65 と連結されており、薄膜トランジスタはゲート線 22 からの走査信号にตอบสนองしてデータ線 62 からの画像信号を画素電極に供給する。画素電極 80、81 のうちの右側最端列の画素電極 81 の全て(図 1)または下端の一部(図 2)の大きさは他の画素電極 80 に比べて横に長い。

10

【0016】

最後に、薄膜トランジスタ基板 1 の最上層には、図 1 及び図 2 の矢印方向、つまり左上から右下に向かう方向にラビングされた配向膜 90 が形成されている。

このような薄膜トランジスタ基板 1 は、液晶表示装置の使用者に画面として示される領域である表示領域 5 とその外側の周辺領域とに分けることができるが、右側最端列の画素電極 81 だけが表示領域 5 と周辺領域との両方にかかっている、他の画素電極 80 は表示領域 5 内に位置する。表示領域 5 には画素電極 80 の他にも薄膜トランジスタ、ゲート線 22 及びデータ線 62 が位置し、ゲートパッド 26 及びデータパッド 66 は周辺領域に位置する。

20

【0017】

次に、図 1、図 2 及び図 4 を参照して色フィルター基板 2 について説明する。

ガラスなどからなる透明な絶縁基板 110 上に有機物質からなるブラックマトリクス 120 が形成されており、このブラックマトリクス 120 は、表示領域 5 を囲んで定義する。ブラックマトリクス 120 はまた、右側最端列の画素電極 81 の右側部分と一部重なり、図示していないが、画素電極 80、81 間の境界部分を覆っている。表示領域 5 内の各画素領域、つまりブラックマトリクス 120 で覆われない各領域には R (赤)、G (緑)、B (青)の色フィルター(図示せず)が反復的に形成されており、色フィルター及びブラックマトリクス 120 上には透明な導電体からなる共通電極 130 が基板 110 全面にかけて形成されている。そして、色フィルター基板 2 の最上層にも配向膜 190 が形成されており、ラビング方向は薄膜トランジスタ基板 1 の配向膜 90 のラビング方向と同一である。

30

【0018】

図 1 及び図 2 から分かるように、薄膜トランジスタ基板 1 は色フィルター基板 2 より大きくてゲート及びデータパッド 26、66 が色フィルター基板 2 の外側に出ており、縫合材 4 は 2 枚の基板 1、2 間の表示領域 5 の外側の領域に形成されていてブラックマトリクス 120 と一部重なる。

ゲート用 PCB 基板 200 とデータ用 PCB 基板 300 とは、二つの PCB 基板 200、300 間に信号伝達が可能なように FPC フィルム 600 で電氣的に連結されており、これら PCB 基板 200、300 には信号を伝達するためのリード線 210、310 が形成されている。ゲート用及びデータ用 PCB 基板 200、300 のうちのいずれか一つには LCD コントローラ 700 が装着されている。また、ゲート用 PCB 基板 200 にはゲートオン及びゲートオフのための電圧と薄膜トランジスタ内のデータ電圧との基準となる共通電圧を生成してゲート駆動集積回路 410 に提供するゲート駆動電圧発生部(図 10 の 900)などが装着されており、データ用 PCB 基板 300 には階調電圧を生成してデータ駆動集積回路 510 に提供する階調電圧発生部(図示せず)などが装着されている。

40

【0019】

テープキャリアパッケージ 400、500 には、各々ゲート駆動集積回路 410 及びデー

50

タ駆動集積回路510が装着されており、ゲート及びデータ駆動集積回路410、510と連結されたリード線（図示せず）が形成されている。テープキャリアパッケージ400、500は、ゲート用PCB基板200及びデータ用PCB基板300に各々接着されて電氣的に接続されており、また、液晶パネル100にも接着されてゲートパッド26及びデータパッド66に電氣的に接続されている。この時、ゲート及びデータ駆動集積回路410、510は、テープキャリアパッケージ400、500に装着されず、薄膜トランジスタ基板1に直接装着することもでき、これをCOG（chip on glass）方式というが、このCOG方式は後記する実施例にも適用できる。

【0020】

LCDコントローラ700は、ゲート及びデータ駆動集積回路410、510を駆動するためのタイミング信号を生成し、これをPCB基板200、300のリード線を通じてゲート及びデータ駆動集積回路410、510に伝達する。ゲート駆動集積回路410は、タイミング信号とゲート駆動電圧発生部から提供された電圧によってゲートパッド26を通じてゲート線22に走査信号またはゲート信号を伝達し、データ駆動集積回路510は、タイミング信号と階調電圧発生部から提供された電圧によってデータパッド66を通じてデータ線62に画像信号またはデータ信号を伝達する。

【0021】

このような液晶表示装置において、配向膜90、190表面の不純イオンはラビング方向に沿って移動して右側最端列の画素電極81の右側部分に集まる。しかし、上述したように、最端列の画素電極81は右側部分がブラックマトリックス120と重なっているため、このイオンによる画像不良領域はブラックマトリックス120で覆われる。

ここで、画素電極81の大きさは画像不良領域の大きさによって変わり得る。

このように、本発明の第1実施例では、右側最端列にある画素電極81全てが右側にのみブラックマトリックス120と重なる。しかし、画像不良領域はほとんど右側下端にだけ現れるため、図2に示した本発明の第2実施例のように、右側最端列の画素電極のうちの画像不良領域内にある一部、つまり右側下端に位置したいいくつかの画素電極81だけを延長することもできる。この場合、第1実施例に比べて大きさの大きい画素電極81の数が少ないため、駆動回路の負荷が減る利点がある。しかし、駆動回路の負荷全体はほとんど配線によるものであり、画素電極によるものは、例えば配線負荷の約1/100程度にすぎない程小さいため、第1実施例の構造を選択しても特に問題はない。

本発明の第1及び第2実施例では、画素電極80、81のうちの右側最端列に配置されている画素電極81の全てまたは一部を表示領域5の外側に延長してブラックマトリックス120と重なるようにすることによって、表示領域5の一側角部に発生する画像不良領域をブラックマトリックス120で覆うようにする。しかし、これとは異なる方法として、画像不良領域を表示領域5の外側のブラックマトリックス120の下に誘導する方法がある。

以下で、表示領域5の外側に付加画素電極を置いて画像不良領域をブラックマトリックス120で覆う実施例について図5乃至図11を参照して詳しく説明する。

付加画素電極は配向膜90のラビング方向の端部に形成されるが、ここでは、図5乃至図7、図9乃至図11に示したように、配向膜90が左上から右下にラビングされているので、右側端及び/または下側端部分に配置される。一方、付加画素電極に電圧を印加するためには電圧印加用信号線が必要であるが、付加画素電極を右側に設定する場合には付加データ線を追加し、下側に設定する場合には付加ゲート線を追加する必要がある。図5乃至図8に示した本発明の第3乃至第5実施例による液晶表示装置では付加データ線63をおき、図9及び図10に示した第6及び第7実施例では付加ゲート線23をおき、図11に示した第8実施例では付加データ線63及び付加ゲート線23の両方を置く。

まず、図5乃至図8を参考にして本発明の第3乃至第5実施例による液晶表示装置について説明する。

図5乃至図7は各々本発明の第3乃至第5実施例による液晶表示装置の平面図であり、図8は図5乃至図7のVIII-VIII'線による液晶表示装置の断面図である。

10

20

30

40

50

図5乃至図8に示したように、本発明の第3乃至第5実施例による液晶表示装置は、画素電極80、82、付加データ線63及びその連結構造を除いては第1及び第2実施例による液晶表示装置と同一な構造を有する。

詳細に説明すると、第3乃至第5実施例による液晶表示装置では、画素電極80が表示領域5の外側に延長されない。その代わりに、表示領域5の右外側の領域にデータ線62と平行な付加データ線63とそのパッド(図示せず)、付加薄膜トランジスタ(図示せず)及び付加画素電極82が形成され、これらは表示領域5内のデータ線62、データパッド66、薄膜トランジスタ及び画素電極80と同一な形態及び同様な方法で作られる。

付加薄膜トランジスタのソース電極は付加データ線63と連結されており、ドレイン電極は付加画素電極82と連結されており、ゲート電極はゲート線22と連結されており、付加薄膜トランジスタはゲート線22からの信号にตอบสนองして付加データ線63からの信号を付加画素電極82に供給する。付加データ線63は付加データパッドとデータ用PCB基板300に形成された付加リード線320を通じてLCDコントローラ700と連結されるが、図5乃至図7には各々互いに異なる連結構造が示されている。

図5の第3実施例では、データ駆動集積回路510に付加入出力端520がおかれており、付加入出力端520の一端は付加リード線320と連結されており、他側端は付加データパッドと連結されている。

図6の第4実施例では、データ駆動集積回路510に付加入出力端をおく代わりに、テープキャリアパッケージ500に直接導電路530を形成して、付加リード線320及び付加データパッドを導電路530の両端に連結させる。

図7の第5実施例では、電圧レベルシフタ800がデータ用PCB基板300に備えられており、付加リード線320はテープキャリアパッケージ500の代わりに、この電圧レベルシフタ800の入力端に連結されている。電圧レベルシフタ800の出力端はテープキャリアパッケージ500の導電路530の一端と連結されており、導電路の他側端は付加データパッドと連結されている。

ここで、電圧レベルシフタ800はLCDコントローラ700の付加リード線320の出力端の電圧レベルを上げる役割を果たす。この時、電圧レベルシフタ800以外に別途の外部駆動回路を使用して付加データ線63と連結することもできる。

上述したように、付加画素電極は表示領域の下側に位置するが、その例として、図9及び図10には各々本発明の第6及び第7実施例による液晶表示装置が示されている。

図9及び図10に示したように、本発明の第6及び第7実施例による液晶表示装置は、付加画素電極82、付加ゲート線23及びその連結構造を除いては第3乃至第5実施例による液晶表示装置と同一な構造を有する。

詳細に説明すると、第6及び第7実施例による液晶表示装置では、表示領域5の右外側の領域に付加データ線をおく代わりに、表示領域5の下外側の領域にゲート線22と平行な付加ゲート線23とそのパッド(図示せず)、付加薄膜トランジスタ(図示せず)及び付加画素電極82が形成されている。

付加薄膜トランジスタのソース電極はデータ線63と連結されており、ドレイン電極は付加画素電極82と連結されており、ゲート電極は付加ゲート線23と連結されており、付加薄膜トランジスタは付加ゲート線23からの信号にตอบสนองしてデータ線62からの信号を付加画素電極82に供給する。

図9の第6実施例では、ゲート駆動集積回路410に付加入出力端420がおかれており、付加入出力端420の一端は付加リード線220と連結されており、他側端は付加ゲートパッドと連結されている。従って、付加ゲート線23は付加ゲートパッドとゲート用PCB基板200に形成された付加リード線220を通じてLCDコントローラ700と連結されて、LCDコントローラから出力される別途の電圧、例えばゲート電圧が付加ゲート線23に印加される。

ここで、図示してはいないが、図6の第4実施例でのように、ゲート駆動集積回路410に付加入出力端をおく代わりに、テープキャリアパッケージ400に直接導電路を形成して、付加リード線220及び付加ゲートパッド430の両端に連結させることができる。

10

20

30

40

50

また、図7の第5実施例のように、電圧レベルシフタをゲート用PCB基板に装着して、電圧レベルシフタの入力端及び出力端を各々付加リード線220及びテープキャリアパッケージ400の導電路の一端に連結することもできる。このようにすると、LCDコントローラ700から付加ゲート線23に出力されるゲート電圧の電圧レベルが低くて薄膜トランジスタの駆動がうまくいかない場合に電圧レベルを上げることができる。

図10の第7実施例では、ゲート駆動集積回路410に付加入出力端をおく代わりに、テープキャリアパッケージ400に直接導電路430を形成して付加ゲートパッドを導電路430の一端に連結し、導電路430の他側端をゲート用PCB基板200に装着されているゲート駆動電圧発生部900に連結する。このようにすると、薄膜トランジスタをオンさせる電圧であるゲートオン電圧が付加ゲート線23に印加される。

付加画素電極はまた、表示領域の右外側及び下外側に同時におくことができ、このような本発明の第8実施例による液晶表示装置が図11に示されている。図11は図5の付加画素電極及び付加データ線などと図9の付加画素電極及び付加ゲート線とが一つの基板に形成された例を示している。

【0022】

【発明の効果】

このように、本発明の第3乃至第8実施例による液晶表示装置で、配向膜90、190表面の不純イオンは、配向方向(図5乃至図7、図9乃至図11の矢印方向)に沿って移動して表示領域5の外側の付加画素電極82で停止するので、このような不純イオンによって発生する画像不良領域はブラックマトリクス120で覆われる。

一方、本発明の第3乃至第8実施例において、共通電極130には一定の直流信号または極性反転信号が印加されることもある。共通電極130に印加される電圧を画像信号と共に極性反転させれば、5V以下の低電圧でも付加画素電極にある液晶を駆動することができる。画素電極の電圧と共通電極130との電圧の差によって液晶の光透過率が変わるので、共通電極130の電圧を画像信号と共に周期的に反転させると、液晶を5V以下の低電圧でも駆動することができる。

このような極性反転信号は、LCDコントローラ700または電圧レベルシフタ800を利用して供給することができる。

【図面の簡単な説明】

【図1】 本発明の第1実施例による液晶表示装置の概略的な平面図である。

【図2】 本発明の第2実施例による液晶表示装置の概略的な平面図である。

【図3a】 図1及び図2の一つの画素領域を拡大して示した配置図である。

【図3b】 図3aのIII B - III B'線による断面図である。

【図4】 図1及び図2のIV - IV'線による液晶表示装置の断面図である。

【図5】 本発明の第3実施例による液晶表示装置の概略的な平面図である。

【図6】 本発明の第4実施例による液晶表示装置の概略的な平面図である。

【図7】 本発明の第5実施例による液晶表示装置の概略的な平面図である。

【図8】 図5乃至図7のVIII - VIII'線による液晶表示装置の断面図である。

【図9】 本発明の第6実施例による液晶表示装置の概略的な平面図である。

【図10】 本発明の第7実施例による液晶表示装置の概略的な平面図である。

【図11】 本発明の第8実施例による液晶表示装置の概略的な平面図である。

【符号の説明】

1 薄膜トランジスタ基板

2 色フィルター基板

3 液晶層

4 縫合材

5 表示領域

10 絶縁基板

22 ゲート線

23 付加ゲート線

10

20

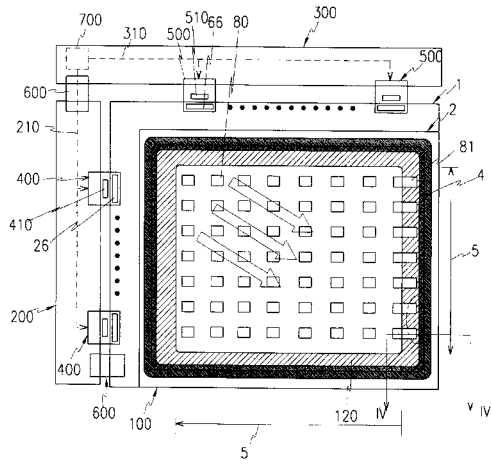
30

40

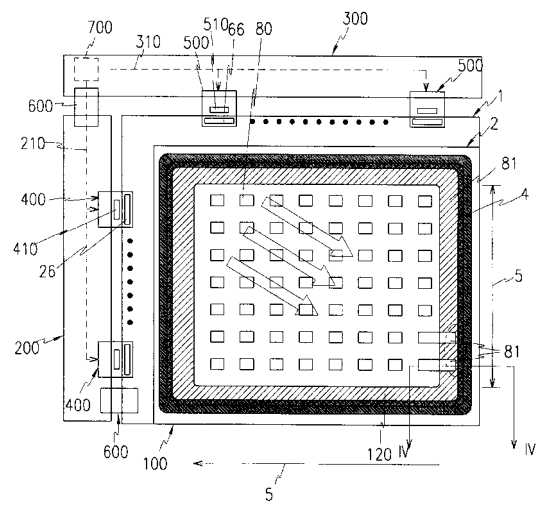
50

2 6	ゲートパッド	
3 0	ゲート絶縁膜	
4 0	半導体層	
6 0	データ配線	
6 2	データ線	
6 3	付加データ線	
6 5	ドレーン電極	
6 6	データパッド	
7 0	保護膜	
7 1	接触孔	10
8 0、8 1、8 2	画素電極	
9 0	配向膜	
1 0 0	液晶パネル	
1 1 0	絶縁基板	
1 2 0	ブラックマトリックス	
1 3 0	共通電極	
1 9 0	配向膜	
2 0 0、3 0 0	P C B 基板	
2 1 0、3 1 0	リード線	
2 2 0	付加リード線	20
3 2 0	付加リード線	
4 0 0、5 0 0	ゲート用及びデータ用テープキャリアパッケージ	
4 1 0	ゲート駆動集積回路	
5 1 0	データ駆動集積回路	
5 2 0	付加入出力端	
5 3 0	導電路	
6 0 0	F P C フィルム	
7 0 0	L C D コントローラ	
8 0 0	電圧レベルシフタ	

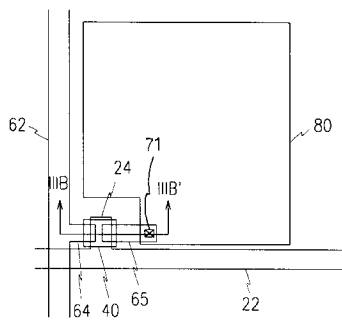
【図 1】



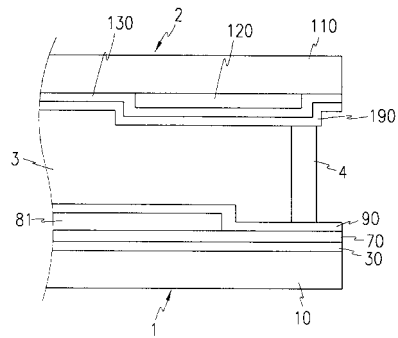
【図 2】



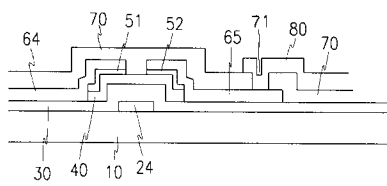
【図 3 a】



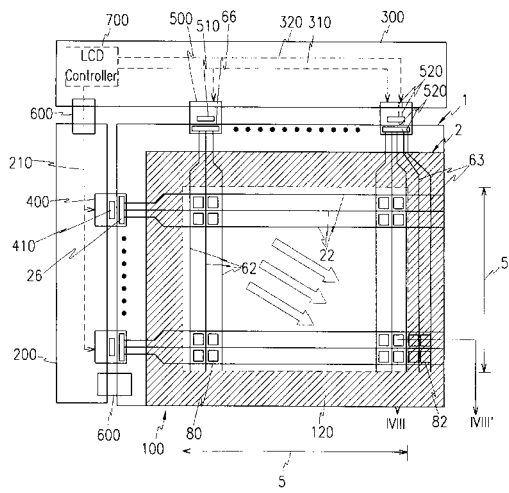
【図 4】



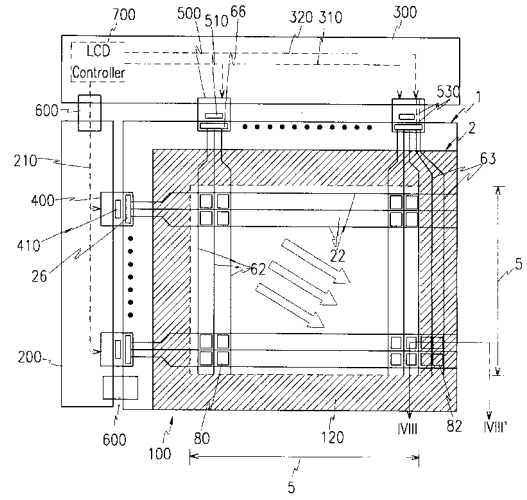
【図 3 b】



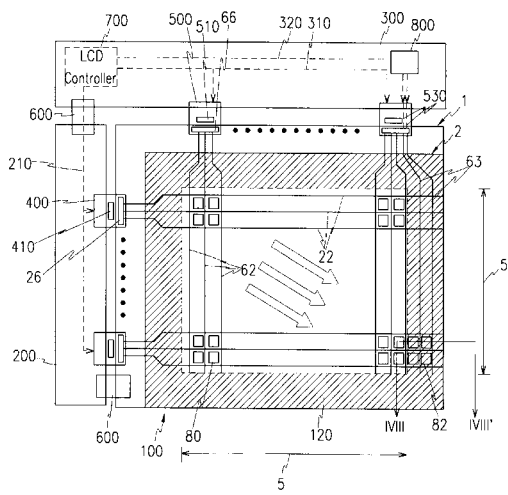
【図5】



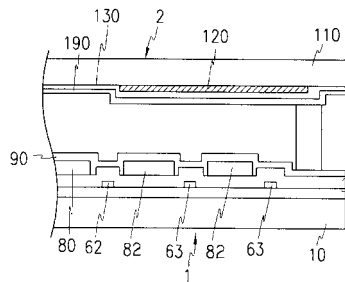
【図6】



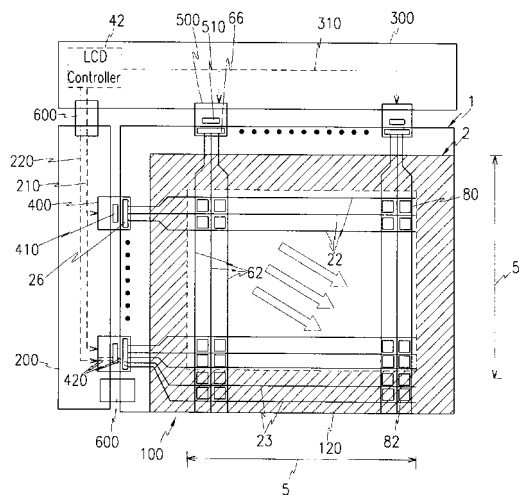
【図7】



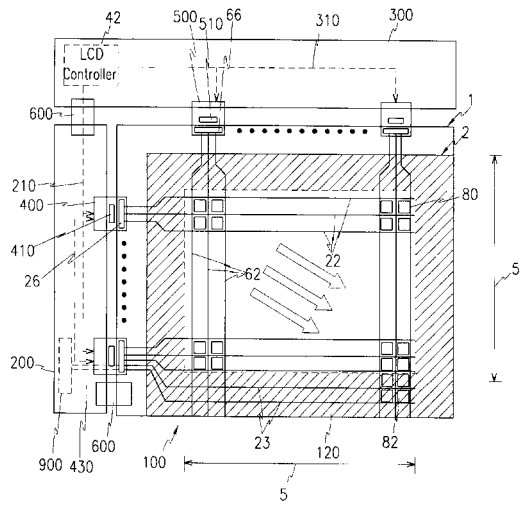
【図8】



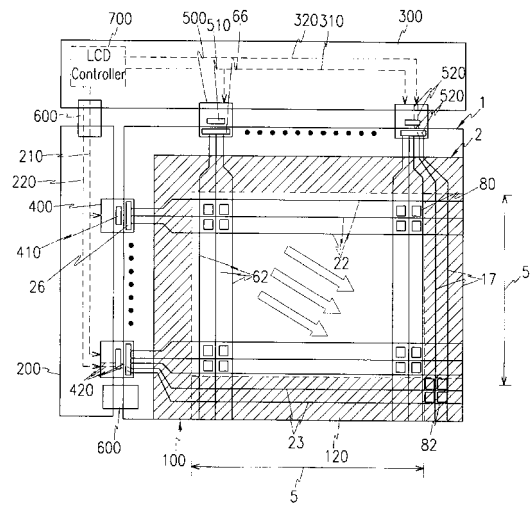
【図9】



【図10】



【図11】



フロントページの続き

- (72)発明者 鄭 宇 席
大韓民国京畿道安養市東安区冠陽洞ハンガラム漢陽アパート307棟1503号
- (72)発明者 金 治 宇
大韓民国ソウル市瑞草区瑞草4洞三豊アパート18棟105号
- (72)発明者 安 寶 ヨング
大韓民国大邱市南区梨泉2洞295-41番地
- (72)発明者 李 炯 坤
大韓民国京畿道龍仁市水枝邑竹田里89-1番地竹田現代1次アパート103棟1501号
- (72)発明者 趙 星 ヒ
大韓民国京畿道龍仁市水枝邑星福里90番地ソンドンマウルLGピリジ2次203棟1104号

合議体

審判長 吉野 公夫
審判官 田部 元史
審判官 稲積 義登

- (56)参考文献 特開平09-005780(JP,A)
特開2000-338510(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1337
G02F 1/1343
G02F 1/1345
G02F 1/1362-1/1368