

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6746010号
(P6746010)

(45) 発行日 令和2年8月26日(2020.8.26)

(24) 登録日 令和2年8月6日(2020.8.6)

(51) Int.Cl.	F I				
HO 1 L 21/336 (2006.01)	HO 1 L	29/78	6 5 8 B		
HO 1 L 29/78 (2006.01)	HO 1 L	29/78	6 5 2 T		
HO 1 L 29/12 (2006.01)	HO 1 L	29/78	6 5 2 F		
HO 1 L 29/06 (2006.01)	HO 1 L	29/78	6 5 2 P		
HO 1 L 29/739 (2006.01)	HO 1 L	29/06	3 0 1 G		
請求項の数 15 (全 25 頁) 最終頁に続く					

(21) 出願番号	特願2019-552397 (P2019-552397)	(73) 特許権者	000006013 三菱電機株式会社 東京都千代田区丸の内二丁目7番3号
(86) (22) 出願日	平成30年11月9日(2018.11.9)	(74) 代理人	100088672 弁理士 吉竹 英俊
(86) 国際出願番号	PCT/JP2018/041633	(74) 代理人	100088845 弁理士 有田 貴弘
(87) 国際公開番号	W02019/093465	(72) 発明者	山本 文寿 東京都千代田区丸の内二丁目7番3号 三 菱電機株式会社内
(87) 国際公開日	令和1年5月16日(2019.5.16)		
審査請求日	令和1年10月28日(2019.10.28)	審査官	杉山 芳弘
(31) 優先権主張番号	特願2017-218380 (P2017-218380)		
(32) 優先日	平成29年11月13日(2017.11.13)		
(33) 優先権主張国・地域又は機関	日本国(JP)		
最終頁に続く			

(54) 【発明の名称】 炭化珪素半導体装置、および、炭化珪素半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

第1の導電型の炭化珪素半導体層(2、3、7)と、
前記炭化珪素半導体層(2、3、7)の表層に部分的に形成される、第2の導電型の第2の拡散層(9)と、
少なくとも前記第2の拡散層(9)の表層の一部に形成される、第2の導電型の第3の拡散層(19)と、
前記第3の拡散層(19)の表層に部分的に形成される、第1の導電型の第4の拡散層(11)とを備え、
前記第3の拡散層(19)は、前記第2の拡散層(9)よりも浅く形成され、
断面視において、前記第4の拡散層(11)は前記第3の拡散層(19)内に形成され、
断面視において、前記第3の拡散層(19)は前記第2の拡散層(9)に対して非対称となる位置に形成される、
炭化珪素半導体装置。

【請求項2】

前記第3の拡散層(19)は、前記炭化珪素半導体層(2、3、7)および前記第2の拡散層(9)に接触する位置に形成される、
請求項1に記載の炭化珪素半導体装置。

【請求項3】

前記第2の拡散層(9)の表面の一部、および、前記第3の拡散層(19)の表面の一部にそれぞれ接触して形成される第1のゲート絶縁膜(12)と、

前記第2の拡散層(9)の表面の他の一部、および、前記第3の拡散層(19)の表面の他の一部にそれぞれ接触して形成される第2のゲート絶縁膜(12)と、

前記第1のゲート絶縁膜(12)に接触して形成される第1のゲート電極(13)と、
前記第2のゲート絶縁膜(12)に接触して形成される第2のゲート電極(13)とをさらに備える、

請求項1または請求項2に記載の炭化珪素半導体装置。

【請求項4】

前記第3の拡散層(19)の前記第1のゲート絶縁膜(12)と平面視において重なる幅は、前記第3の拡散層(19)の前記第2のゲート絶縁膜(12)と平面視において重なる幅よりも大きい、

請求項3に記載の炭化珪素半導体装置。

【請求項5】

前記第3の拡散層(19)の前記第1のゲート絶縁膜(12)と平面視において重なる幅は、前記第2の拡散層(9)の前記第1のゲート絶縁膜(12)と平面視において重なる幅よりも大きく、

前記第3の拡散層(19)の前記第2のゲート絶縁膜(12)と平面視において重なる幅は、前記第2の拡散層(9)の前記第2のゲート絶縁膜(12)と平面視において重なる幅以下である、

請求項4に記載の炭化珪素半導体装置。

【請求項6】

前記第1のゲート絶縁膜(12)および前記第2のゲート絶縁膜(12)は、少なくとも、前記炭化珪素半導体層(2、3、7)と前記第4の拡散層(11)とに挟まれた前記第2の拡散層(9)の表面、および、前記炭化珪素半導体層(2、3、7)と前記第4の拡散層(11)とに挟まれた前記第3の拡散層(19)の表面にそれぞれ接触して形成される、

請求項4または請求項5に記載の炭化珪素半導体装置。

【請求項7】

前記第1のゲート絶縁膜(12)は、前記第4の拡散層(11)の表面の一部に接触して形成され、

前記第2のゲート絶縁膜(12)は、前記第4の拡散層(11)の表面の他の一部に接触して形成され、

前記第4の拡散層(11)の前記第1のゲート絶縁膜(12)と平面視において重なる幅は、前記第4の拡散層(11)の前記第2のゲート絶縁膜(12)と平面視において重なる幅よりも大きい、

請求項6に記載の炭化珪素半導体装置。

【請求項8】

前記第1のゲート絶縁膜(12)と平面視において重なる、前記炭化珪素半導体層(2、3、7)と前記第4の拡散層(11)とに挟まれた前記第3の拡散層(19)の幅は、
1.0 μm未満である、

請求項6または請求項7に記載の炭化珪素半導体装置。

【請求項9】

前記第3の拡散層(19)は、前記炭化珪素半導体層(2、3、7)の表層および前記第2の拡散層(9)の表層に跨って形成される、

請求項4から請求項8のうちのいずれか1項に記載の炭化珪素半導体装置。

【請求項10】

第1の導電型の炭化珪素半導体層(2、3、7)の表層に、イオンの注入によって第2の導電型の第2の拡散層(9)を部分的に形成し、

前記炭化珪素半導体層(2、3、7)の表面に、レジストパターン(10)を形成し、

10

20

30

40

50

前記レジストパターン(10)から露出した状態の少なくとも前記第2の拡散層(9)の表層の一部に、イオンの回転注入によって第2の導電型の第3の拡散層(19)を形成し、

前記レジストパターン(10)から露出した状態の第3の拡散層(19)の表層に、イオンの注入によって第1の導電型の第4の拡散層(11)を部分的に形成する、

炭化珪素半導体装置の製造方法。

【請求項11】

0°よりも大きくかつ45°以下の角度でのイオンの回転注入によって第2の導電型の前記第3の拡散層(19)を形成する、

請求項10に記載の炭化珪素半導体装置の製造方法。

10

【請求項12】

30°以上かつ45°以下の角度でのイオンの回転注入によって第2の導電型の前記第3の拡散層(19)を形成する、

請求項10または請求項11に記載の炭化珪素半導体装置の製造方法。

【請求項13】

前記レジストパターン(10)の端部は、テーパ形状である、

請求項10から請求項12のうちのいずれか1項に記載の炭化珪素半導体装置の製造方法。

【請求項14】

前記第3の拡散層(19)は、前記第2の拡散層(9)よりも浅く形成され、

前記第4の拡散層(11)は、前記第3の拡散層(19)の表層に部分的に形成される、

20

請求項10から請求項13のうちのいずれか1項に記載の炭化珪素半導体装置の製造方法。

【請求項15】

少なくとも、前記炭化珪素半導体層(2、3、7)と前記第4の拡散層(11)とに挟まれた前記第2の拡散層(9)の表面、および、前記炭化珪素半導体層(2、3、7)と前記第4の拡散層(11)とに挟まれた前記第3の拡散層(19)の表面に、第1のゲート絶縁膜(12)および第2のゲート絶縁膜(12)を形成し、

前記第1のゲート絶縁膜(12)の表面および前記第2のゲート絶縁膜(12)の表面に、それぞれ第1のゲート電極(13)および第2のゲート電極(13)を形成し、

30

前記第3の拡散層(19)の前記第1のゲート絶縁膜(12)と平面視において重なる幅は、前記第3の拡散層(19)の前記第2のゲート絶縁膜(12)と平面視において重なる幅よりも大きい、

請求項10から請求項14のうちのいずれか1項に記載の炭化珪素半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本願明細書に開示される技術は、炭化珪素半導体装置およびその製造方法に関するものである。

40

【背景技術】

【0002】

従来の、SiC基板を用いた金属-酸化膜-半導体電界効果トランジスタ(metal-oxide-semiconductor field-effect transistor、すなわち、MOSFET)などの炭化珪素半導体装置では、SiC基板の表面を容易に酸化させることができないため、まず最初に、マーク工程において、段差形状であるマークがSiC基板の表面に形成される。そして、ゲート電極が形成されるまでの工程では当該マークを用いて写真製版が行われ、それぞれの工程においてイオン注入によって拡散層が形成される。

50

【0003】

SiC基板を用いる場合、注入されたイオンは熱処理によってほとんど拡散しない。よって、ソース領域とバックゲート領域（すなわち、ボディ領域）とを同じマークに基づいて形成すると、ソース領域の形成幅とバックゲート領域の形成幅との差がほとんどなくなり、結果として、半導体チップにおけるMOSFETのオフ耐圧が低下する場合があった。

【0004】

このような問題に対処する方法として、注入マスクの端部をテーパ形状とすることによって、イオン注入でバックゲート領域を形成した後に、バックゲート領域内にイオン注入でソース領域を形成する方法が開示されている（たとえば、特許文献1を参照）。

10

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2004-039744号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、上記の方法でソース領域をバックゲート領域内に形成する場合、注入マスクの端部におけるテーパ形状の角度によって拡散の程度が異なり、結果として、ソース領域の形成幅とバックゲート領域の形成幅との差がほとんどない場合が生じていた。そのような場合には、炭化珪素半導体装置のオフ耐圧が低下してしまう。

20

【0007】

本願明細書に開示される技術は、以上に記載されたような問題を解決するためになされたものであり、オフ耐圧を低下させずに炭化珪素半導体装置を製造する技術を提供することを目的とするものである。

【課題を解決するための手段】

【0008】

本願明細書に開示される技術の第1の態様は、第1の導電型の炭化珪素半導体層と、前記炭化珪素半導体層の表層に部分的に形成される、第2の導電型の第2の拡散層と、少なくとも前記第2の拡散層の表層の一部に形成される、第2の導電型の第3の拡散層と、前記第3の拡散層の表層に部分的に形成される、第1の導電型の第4の拡散層とを備え、前記第3の拡散層は、前記第2の拡散層よりも浅く形成され、断面視において、前記第4の拡散層は前記第3の拡散層内に形成され、断面視において、前記第3の拡散層は前記第2の拡散層に対して非対称となる位置に形成される。

30

【0009】

本願明細書に開示される技術の第2の態様は、第1の導電型の炭化珪素半導体層の表層に、イオンの注入によって第2の導電型の第2の拡散層を部分的に形成し、前記炭化珪素半導体層の表面に、レジストパターンを形成し、前記レジストパターンから露出した状態の少なくとも前記第2の拡散層の表層の一部に、イオンの回転注入によって第2の導電型の第3の拡散層を形成し、前記レジストパターンから露出した状態の第3の拡散層の表層に、イオンの注入によって第1の導電型の第4の拡散層を部分的に形成する。

40

【発明の効果】

【0010】

本願明細書に開示される技術の第1の態様は、第1の導電型の炭化珪素半導体層と、前記炭化珪素半導体層の表層に部分的に形成される、第2の導電型の第2の拡散層と、少なくとも前記第2の拡散層の表層の一部に形成される、第2の導電型の第3の拡散層と、前記第3の拡散層の表層に部分的に形成される、第1の導電型の第4の拡散層とを備え、前記第3の拡散層は、前記第2の拡散層よりも浅く形成され、断面視において、前記第4の拡散層は前記第3の拡散層内に形成され、断面視において、前記第3の拡散層は前記第2の拡散層に対して非対称となる位置に形成される。このような構成によれば、第2の拡散

50

層の形成位置に対してたとえばソース領域の形成位置がずれ、ソース領域と炭化珪素半導体層との間の距離が小さくなる場合であっても、第3の拡散層によってソース領域と炭化珪素半導体層との間の距離が確保されるため、炭化珪素半導体装置のオフ耐圧の低下を抑制することができる。そのため、歩留まりが改善する。

【0011】

本願明細書に開示される技術の第2の態様は、第1の導電型の炭化珪素半導体層の表層に、イオンの注入によって第2の導電型の第2の拡散層を部分的に形成し、前記炭化珪素半導体層の表面に、レジストパターンを形成し、前記レジストパターンから露出した状態の少なくとも前記第2の拡散層の表層の一部に、イオンの回転注入によって第2の導電型の第3の拡散層を形成し、前記レジストパターンから露出した状態の第3の拡散層の表層に、イオンの注入によって第1の導電型の第4の拡散層を部分的に形成する。このような構成によれば、第2の拡散層の形成位置に対してたとえばソース領域の形成位置がずれ、ソース領域と炭化珪素半導体層との間の距離が小さくなる場合であっても、ソース領域を形成するレジストパターンと同じレジストパターンを用いつつ回転注入で形成される第3の拡散層によって、ソース領域と炭化珪素半導体層との間の距離が確保される。そのため、炭化珪素半導体装置のオフ耐圧の低下を抑制することができる。

10

【0012】

本願明細書に開示される技術に関する目的と、特徴と、局面と、利点とは、以下に示される詳細な説明と添付図面とによって、さらに明白となる。

【図面の簡単な説明】

20

【0013】

【図1】実施の形態に関する、MOSFETおよびマークの配置形態を例示する平面図である。

【図2】実施の形態に関する、炭化珪素半導体装置の構成を概略的に例示する平面図である。

【図3】図2における断面に対応する断面図である。

【図4】実施の形態に関する炭化珪素半導体装置の、エピタキシャル層が形成されるまでの工程を例示する断面図である。

【図5】実施の形態に関する炭化珪素半導体装置の、マークが形成されるまでの工程を例示する断面図である。

30

【図6】実施の形態に関する炭化珪素半導体装置の、ドレイン領域が形成される際のイオン注入までの工程を例示する断面図である。

【図7】実施の形態に関する炭化珪素半導体装置の、バックゲート領域が形成される際のイオン注入までの工程を例示する断面図である。

【図8】実施の形態に関する炭化珪素半導体装置の、P型の拡散層が形成される際のイオン注入までの工程を例示する断面図である。

【図9】写真製版時に、マークとしての凹部に対してパターンの位置がずれた場合の構成を例示する断面図である。

【図10】実施の形態に関する炭化珪素半導体装置の、オフ耐圧の原理を説明するための断面図である。

40

【図11】イオンを45°より大きい角度で回転注入した場合の構成を例示する断面図である。

【図12】イオンを45°以下の角度で回転注入した場合の構成を例示する断面図である。

【図13】P型の拡散層およびソース領域を形成するためのレジストの端部における角度を30°とした場合の断面図である。

【図14】P型の拡散層およびソース領域を形成するためのレジストの端部における角度を45°とした場合の断面図である。

【図15】P型の拡散層およびソース領域を形成するためのレジストの端部における角度を80°とした場合の断面図である。

50

【図16】実施の形態に関する炭化珪素半導体装置の、ソース領域が形成される際のイオン注入までの工程を例示する断面図である。

【図17】実施の形態に関する炭化珪素半導体装置の、ゲート電極が形成されるまでの工程を例示する断面図である。

【図18】実施の形態に関する炭化珪素半導体装置の、層間酸化膜が形成されるまでの工程を例示する断面図である。

【図19】実施の形態に関する炭化珪素半導体装置の、コンタクトが形成されるまでの工程を例示する断面図である。

【図20】実施の形態に関する炭化珪素半導体装置の、配線が形成されるまでの工程を例示する断面図である。

10

【図21】実施の形態に関する炭化珪素半導体装置の、配線が形成されるまでの工程を例示する断面図である。

【図22】写真製版時に、マークとしての凹部に対してパターンの位置がずれた場合の他の構成を例示する断面図である。

【図23】実施の形態に関する炭化珪素半導体装置の、ソース領域が形成される際のイオン注入までの工程を例示する断面図である。

【図24】実施の形態に関する炭化珪素半導体装置の、層間酸化膜が形成されるまでの工程を例示する断面図である。

【図25】実施の形態に関する炭化珪素半導体装置の、層間酸化膜が形成されるまでの工程を例示する断面図である。

20

【図26】実施の形態に関する炭化珪素半導体装置の、コンタクトが形成されるまでの工程を例示する断面図である。

【図27】実施の形態に関する炭化珪素半導体装置の、コンタクトが形成されるまでの工程を例示する断面図である。

【図28】実施の形態に関する炭化珪素半導体装置の、配線が形成されるまでの工程を例示する断面図である。

【図29】実施の形態に関する炭化珪素半導体装置の、配線が形成されるまでの工程を例示する断面図である。

【図30】実施の形態に関する炭化珪素半導体装置の、配線が形成されるまでの工程を例示する断面図である。

30

【図31】実施の形態に関する炭化珪素半導体装置の、配線が形成されるまでの工程を例示する断面図である。

【発明を実施するための形態】

【0014】

以下、添付される図面を参照しながら実施の形態について説明する。

【0015】

なお、図面は概略的に示されるものであり、説明の便宜のため、適宜、構成の省略、または、構成の簡略化がなされるものである。また、異なる図面にそれぞれ示される構成などの大きさおよび位置の相互関係は、必ずしも正確に記載されるものではなく、適宜変更され得るものである。

40

【0016】

また、以下に示される説明では、同様の構成要素には同じ符号を付して図示し、それらの名称と機能とについても同様のものとする。したがって、それらについての詳細な説明を、重複を避けるために省略する場合がある。

【0017】

また、以下に記載される説明において、「上」、「下」、「左」、「右」、「側」、「底」、「表」または「裏」などの特定の位置と方向とを意味する用語が用いられる場合であっても、これらの用語は、実施の形態の内容を理解することを容易にするために便宜上用いられるものであり、実際に実施される際の方向とは関係しないものである。

【0018】

50

また、以下に記載される説明において、「第1の」、または、「第2の」などの序数が用いられる場合があっても、これらの用語は、実施の形態の内容を理解することを容易にするために便宜上用いられるものであり、これらの序数によって生じ得る順序などに限定されるものではない。

【0019】

<実施の形態>

以下、本実施の形態に関する炭化珪素半導体装置、および、炭化珪素半導体装置の製造方法について説明する。なお、以下の説明においては、第1の導電型がN型であり、第2の導電型がP型であるとする。

【0020】

<炭化珪素半導体装置の構成について>

図1は、本実施の形態に関するMOSFETおよびマークの配置形態を例示する平面図である。図1においては、MOSFETが配置される領域であるMOSFET領域801と、MOSFET領域801の間に設けられる領域であるスクライプ領域802と、マークが配置される領域であるマーク領域803とが例示される。

【0021】

図1に例示されるように、MOSFET領域801は、平面視において複数配置される。また、マーク領域803は、スクライプ領域802に部分的に設けられる。

【0022】

図2は、本実施の形態に関する炭化珪素半導体装置の構成を概略的に例示する平面図である。また、図3は、図2における断面901に対応する断面図である。

【0023】

図2および図3に例示されるように、炭化珪素半導体装置は、N型のSiC基板1と、SiC基板1の上面に形成されるN型のバッファ層2と、バッファ層2の上面に形成されるN型のエピタキシャル層3と、エピタキシャル層3の表層に形成される、N型の拡散層であるドレイン領域7と、ドレイン領域7の表層に部分的に形成される、P型の拡散層であるバックゲート領域9と、バックゲート領域9の表層に部分的に形成される、N型の拡散層であるソース領域11と、ソース領域11とドレイン領域7とに挟まれたバックゲート領域9上に、ゲート酸化膜を介して形成されるゲート電極13と、ドレイン領域7上に形成されるオルト珪酸テトラエチル(tetraethoxysilane、すなわち、TEOS)酸化膜20とを備える。なお、図2および図3においては、ゲート電極13は、TEOS酸化膜20上にも跨って形成される。

【0024】

図4は、本実施の形態に関する炭化珪素半導体装置の、エピタキシャル層が形成されるまでの工程を例示する断面図である。図4においては、MOSFETが形成される領域であるMOSFET領域101と、マークが配置される領域であるマーク領域102とが例示される。

【0025】

図4に例示されるように、MOSFET領域101およびマーク領域102において、N型のSiC基板1の上面にN型のバッファ層2を成長させ、さらにバッファ層2の上面にN型のエピタキシャル層3を成長させる。

【0026】

図5は、本実施の形態に関する炭化珪素半導体装置の、マークが形成されるまでの工程を例示する断面図である。図5においても同様に、MOSFET領域101とマーク領域102とが例示される。

【0027】

図5に例示されるように、エピタキシャル層3の上面にTEOS酸化膜4を堆積させる。そして、写真製版を行うことによってマーク領域102におけるTEOS酸化膜4を部分的に除去する。さらに、ドライエッチングによって、TEOS酸化膜4を除去することによって露出したエピタキシャル層3の上面に、凹部5を形成する。このようにして形成

10

20

30

40

50

されたマーク領域 102 における凹部 5 は、ゲート電極 13 が形成されるまでの写真製版に用いられるマークである。

【0028】

図 6 は、本実施の形態に関する炭化珪素半導体装置の、ドレイン領域が形成される際のイオン注入までの工程を例示する断面図である。図 6 においても同様に、MOSFET 領域 101 とマーク領域 102 とが例示される。

【0029】

図 6 に例示されるように、TEOS 酸化膜 4 が除去されたエピタキシャル層 3 の上面にレジストを塗布し、さらに写真製版を行う。このとき、マーク領域 102 における凹部 5 にレジストマスクのマークを合わせて露光を行うと、パターン 6 を形成することができる。

10

【0030】

そして、写真製版後に、N 型のイオン種である窒素またはリンをエピタキシャル層 3 の上面から注入することによって、ドレイン領域の抵抗を下げるためのドレイン領域 7 を形成する。

【0031】

次に、MOSFET 領域 101 から数十から数百 μm 離れたドレイン領域内（すなわち、図 2 の TEOS 酸化膜 20 の外側の領域）に P 型のイオン種であるアルミニウム、ボロンまたは BF_2 を注入することによって、オフ耐圧を向上させるためのリング状の P 型の拡散層（ここでは、図示しない）を形成する。

20

【0032】

図 7 は、本実施の形態に関する炭化珪素半導体装置の、バックゲート領域が形成される際のイオン注入までの工程を例示する断面図である。図 7 においても同様に、MOSFET 領域 101 とマーク領域 102 とが例示される。

【0033】

図 7 に例示されるように、ドレイン領域 7 の上面にレジストを塗布し、さらに凹部 5 をマークとして用いて写真製版を行う。そして、レジストにパターン 8 を形成し、P 型のイオン種であるアルミニウム、ボロンまたは BF_2 を注入することによって、P 型の拡散層であるバックゲート領域 9 を形成する。ここで、P 型イオン種の注入は、注入エネルギーを変えて複数回行われてもよい。

30

【0034】

図 8 は、本実施の形態に関する炭化珪素半導体装置の、P 型の拡散層が形成される際のイオン注入までの工程を例示する断面図である。図 8 においても同様に、MOSFET 領域 101 とマーク領域 102 とが例示される。

【0035】

図 8 に例示されるように、パターン 8 を除去した後に、バックゲート領域 9 の上面およびドレイン領域 7 の上面にレジストを塗布し、さらに凹部 5 をマークとして用いて写真製版を行う。そして、レジストにパターン 10 を形成し、P 型のイオン種であるアルミニウム、ボロンまたは BF_2 を 0° よりも大きくかつ 45° 以下の角度で、かつ、エネルギーが 80keV 以下で回転注入することによって、P 型の拡散層 19 を形成する。

40

【0036】

注入角度を小さくすると、P 型の拡散層 19 を浅く形成することができる。すなわち、P 型の拡散層 19 の深さは、注入角度によって調整することができる。

【0037】

ここで、P 型イオン種の注入は、注入角度および注入エネルギーを変えて複数回行われてもよい。なお、イオン注入を複数回行う場合にも、エネルギーは 80keV 以下とする。また、レジストにパターン 10 を形成する際には、バックゲート領域 9 の両端にかかるように形成する。

【0038】

ここで、回転注入とは、イオンを注入する対象面の法線を軸として回転させながら、か

50

つ、当該対象面に対して傾斜させてイオンを注入する注入方法である。

【0039】

P型の拡散層19は、後工程において連続注入されるソース領域11よりも、たとえば0.5 μm 深く形成される。そして、このような深さにP型の拡散層19を形成する際には、100keV以上のエネルギーでのイオン注入は必要とされない。そのため、当該イオン注入によるレジストの電荷のチャージ、および、発泡などは生じない。

【0040】

なお、P型の拡散層19のイオン注入によるキャリア濃度は、P型の拡散層であるバックゲート領域9のイオン注入によるキャリア濃度とほぼ同等である。

【0041】

図9は、写真製版時に、マークとしての凹部5に対してパターン10の位置がずれた場合の構成を例示する断面図である。また、図10は、本実施の形態に関する炭化珪素半導体装置の、オフ耐圧の原理を説明するための断面図である。

【0042】

図9における半導体装置の断面視において、P型の拡散層19がバックゲート領域9に対して非対称に形成されている。図9では、P型の拡散層19がバックゲート領域9からはみ出して、換言すると、P型の拡散層19がバックゲート領域9とドレイン領域7とに接触する位置に形成されている。

【0043】

また、P型の拡散層19がバックゲート領域9内に形成されている場合は、P型の拡散層19の図9における右側における、バックゲート領域9の幅と、P型の拡散層19の図9における左側における、バックゲート領域9の幅とが異なる。

【0044】

上記の非対称な構造であれば、P型の拡散層19を形成する際のマスクに、N型のソース領域11を形成する際に使用されるマスクを用いることができるため、新たに別のマスクを用意する必要がない。また、N型のソース領域11の外側にP型の拡散層19を所定の距離だけ離して覆うように形成することができるため、N型のソース領域11とドレイン領域7との間の距離を必ず一定以上に確保することができる。よって、耐圧不良が生じない。

【0045】

図22は、写真製版時に、マークとしての凹部5に対してパターン10の位置がずれた場合の他の構成を例示する断面図である。

【0046】

図22における半導体装置の断面視において、P型の拡散層19がバックゲート領域9に対して非対称に形成されている。図22では、P型の拡散層19とドレイン領域7との間の距離が、P型の拡散層19左右で異なっている。具体的には、P型の拡散層19の右側における間隔557は、P型の拡散層19の左側における間隔558よりも小さい。

【0047】

図9においては、パターン10の位置がずれたことによって、後述の図26に例示されるように、P型の拡散層19の、右側に位置するゲート酸化膜12と平面視において重なる幅551が、バックゲート領域9の当該ゲート酸化膜12と平面視において重なる幅552よりも大きくなっている。また、後述の図26に例示されるように、P型の拡散層19の、左側に位置するゲート酸化膜12と平面視において重なる幅553が、バックゲート領域9の当該ゲート酸化膜12と平面視において重なる幅554以下となっている。

【0048】

図10に例示されるように、バックゲート領域9の表層における、ドレイン領域7とソース領域11との間の距離504は、たとえば、0.4 μm 以上、かつ、0.6 μm 以下である。ここで、距離504は、実効チャンネル長に対応する。

【0049】

一方で、レジストにパターン8を形成する、バックゲート領域9を形成するための写真

10

20

30

40

50

製版（図7を参照）と、レジストにパターン10を形成する、ソース領域11を形成するための写真製版とにおいて、ともに凹部5をマークとして用いている。当該マークに対するパターン10の位置ずれが生じ、かつ、そのずれの方向が異なると、図10における距離504は、たとえば、下限値の0.4 μmともなり得る。

【0050】

さらに、図7に例示されたパターン8の形状、および、図8および図9に例示されたパターン10の形状によっては、図10における距離504は、下限値以下の長さともなり得る。

【0051】

図11は、イオンを45°より大きい角度で回転注入した場合の構成を例示する断面図である。一方で、図12は、イオンを45°以下の角度で回転注入した場合の構成を例示する断面図である。

【0052】

図11における角度310は、45°を示し、イオン注入311は、たとえば、45°より大きい80°の角度で回転注入した場合のイオン注入の様子を示し、P型の拡散層195は、イオン注入311によって形成されるP型の拡散層を示す。また、距離405は、イオン注入311で形成されるP型の拡散層195によって生じる、ソース領域11とドレイン領域7との間の距離を表す。

【0053】

図12における角度320は、45°を示し、イオン注入321は、たとえば、45°の角度で回転注入した場合のイオン注入の様子を示し、P型の拡散層191は、イオン注入321によって形成されるP型の拡散層を示す。また、距離401は、イオン注入321で形成されるP型の拡散層191によって生じる、ソース領域11とドレイン領域7との間の距離を表す。

【0054】

また、図12におけるイオン注入322は、たとえば、45°以下である10°の角度で回転注入した場合のイオン注入の様子を示し、P型の拡散層192は、イオン注入322によって形成されるP型の拡散層を示す。また、距離402は、イオン注入322で形成されるP型の拡散層192によって生じる、ソース領域11とドレイン領域7との間の距離を表す。

【0055】

図11および図12に例示されたように、45°より大きい角度、たとえば、80°の角度でイオンを回転注入した場合と、45°以下の角度、たとえば、45°の角度でイオンを回転注入した場合と、たとえば10°の角度でイオンを回転注入した場合とで、それぞれ、P型の拡散層195、P型の拡散層191、および、P型の拡散層192が形成される。

【0056】

P型の拡散層195によって生じる距離405、P型の拡散層191によって生じる距離401、および、P型の拡散層192によって生じる距離402を比較すると、回転注入されるイオンの対象面に対する角度が大きくなるにつれて、ソース領域11とドレイン領域7との間の距離が小さくなるのが分かる。

【0057】

すなわち、図10におけるソース領域11とドレイン領域7との間の距離504は、回転注入されるイオンの対象面に対する角度を調整することによって、制御することができる。たとえば、30°以上かつ45°以下の角度範囲でイオンを回転注入することによって、良好な範囲にP型の拡散層19を形成することができる。

【0058】

次に、図10を参照しつつ、炭化珪素半導体装置のオフ耐圧が得られるメカニズムについて説明する。図10においては、SiCのN型のエピタキシャル層3の上面に、N型の拡散層であるドレイン領域7が形成される。ここで、エピタキシャル層3およびドレイン

10

20

30

40

50

領域 7 はドレイン領域として機能する。

【 0 0 5 9 】

ドレイン領域 7 の表層においては、部分的に P 型の拡散層であるバックゲート領域 9 が形成される。また、バックゲート領域 9 の表層においては、部分的に N 型の拡散層であるソース領域 1 1 が形成される。また、ソース領域 1 1 とドレイン領域 7 とに挟まれたバックゲート領域 9 上に、ゲート酸化膜 1 2 を介してゲート電極 1 3 が形成される。ソース領域 1 1 は、平面視でゲート電極 1 3 まで延びている。また、ゲート電極 1 3 を覆って、TEOS 酸化膜 1 4 が形成され、TEOS 酸化膜 1 4 を覆って borophosphosilicate glass (BPSG) 膜 1 5 が形成される。BPSG 膜 1 5 を覆って TEOS 酸化膜 1 6 が形成される。さらに、TEOS 酸化膜 1 6 およびソース領域 1 1 を覆って、ソース電極 1 8 が形成される。

10

【 0 0 6 0 】

図 1 0 においては、強電界部 5 0 0 と、N 型の拡散層側に伸びる空乏層 5 0 1 と、P 型の拡散層側に伸びる空乏層 5 0 2 とがそれぞれ示される。また、距離 5 0 4 は、バックゲート領域 9 の表層における、ドレイン領域 7 とソース領域 1 1 との間の距離を示す。

【 0 0 6 1 】

図 1 0 の、ソース電極 1 8 とゲート電極 1 3 とにそれぞれ 0 V を印加し、エピタキシャル層 3 およびドレイン領域 7 に電圧を印加する。エピタキシャル層 3 およびドレイン領域 7 に電圧を印加していくと、N 型の拡散層側に空乏層 5 0 1 が、P 型の拡散層側に空乏層 5 0 2 がそれぞれ伸びる。

20

【 0 0 6 2 】

印加される電圧がある電圧値に到達すると、空乏層 5 0 1 および空乏層 5 0 2 がそれ以上伸びなくなり、強電界部 5 0 0 で電界強度が強くなる。そして、強電界部 5 0 0 においてアバランシェが起こる。そのときの電圧値がオフ耐圧となる。

【 0 0 6 3 】

したがって、P 型の拡散層側に伸びる空乏層 5 0 2 が伸びきる前に、N 型の拡散層であるソース領域 1 1 に空乏層 5 0 2 が到達すると、その時点でドレイン - ソース間でリーク電流が発生し、オフ耐圧が低下する。そのため、ドレイン領域 7 とソース領域 1 1 との間の距離である距離 5 0 4 が小さくなると、空乏層 5 0 2 のマージンが小さくなる。

【 0 0 6 4 】

ソース領域 1 1 を形成するためのイオン注入を行った直後に、ソース領域 1 1 を形成するためのレジストマスクをそのまま用いつつ、P 型のイオン種を 45 ° 以下の角度で回転注入して P 型の拡散層 1 9 を形成する。そうすると、P 型の拡散層 1 9 によって、ソース領域 1 1 とドレイン領域 7 との間の距離である距離 5 0 4 が P 型の拡散層側に伸びる空乏層の幅よりも大きくなる。そのため、オフ耐圧の低下を抑えることができる。

30

【 0 0 6 5 】

図 1 3 は、P 型の拡散層およびソース領域を形成するためのレジストの端部における角度を 30 ° とした場合の断面図である。また、図 1 4 は、P 型の拡散層およびソース領域を形成するためのレジストの端部における角度を 45 ° とした場合の断面図である。また、図 1 5 は、P 型の拡散層およびソース領域を形成するためのレジストの端部における角度を 80 ° とした場合の断面図である。

40

【 0 0 6 6 】

図 1 3、図 1 4、および、図 1 5 に例示されるように、P 型の拡散層を形成する際、写真製版後のレジスト端部の形状を台形 6 0 1、台形 6 0 2、および、台形 6 0 3 として、すなわち、レジスト端部にテーパ形状を形成して P 型のイオン種を回転注入し、さらに、同じレジストを用いて、ソース領域 1 1 を形成するための N 型のイオン種を注入する。なお、図 1 3、図 1 4、および、図 1 5 には、P 型のイオン種が回転注入される様子が、イオン注入 3 5 1 として示されている。

【 0 0 6 7 】

図 1 3 に例示されるように、レジスト端部の傾斜角である角度 2 5 1 が 30 ° である場

50

合、P型のイオン種を回転注入することによって形成されたP型の拡散層951によって、ソース領域11とドレイン領域7との間に距離451が生じる。なお、P型の拡散層951は、P型のイオン種がイオン注入によって突き抜けるレジストの厚み751よりも厚みが小さいレジストの直下において形成されている。

【0068】

また、図14に例示されるように、レジスト端部の傾斜角である角度252が45°である場合、P型のイオン種を回転注入することによって形成されたP型の拡散層952によって、ソース領域11とドレイン領域7との間に距離452が生じる。なお、P型の拡散層952は、P型のイオン種がイオン注入によって突き抜けるレジストの厚み752よりも厚みが小さいレジストの直下において形成されている。

10

【0069】

また、図15に例示されるように、レジスト端部の傾斜角である角度253が80°である場合、P型のイオン種を回転注入することによって形成されたP型の拡散層953によって、ソース領域11とドレイン領域7との間に距離453が生じる。なお、P型の拡散層953は、P型のイオン種がイオン注入によって突き抜けるレジストの厚み753よりも厚みが小さいレジストの直下において形成されている。

【0070】

レジスト端部の角度251が30°である場合、レジスト端部の角度252が45°である場合、および、レジスト端部の角度253が80°である場合を比較すると、レジスト端部の角度が大きくなると、ソース領域11とドレイン領域7との間の距離は小さくなること分かる。

20

【0071】

したがって、レジスト端部の傾斜角度を高い精度で形成しなければ、ドレイン領域とソース領域との間の距離がばらつき、MOSFETのオフ耐圧が低下する。換言すれば、レジスト端部の傾斜角度を制御することによって、ドレイン領域とソース領域との間の距離を調整することができる。レジストを形成する露光装置は、光をレジストに対して垂直に当てるように構成されているので、レジスト端部の形状は、ほぼ垂直に形成される。レジストに傾斜角度を設けない手法は、より簡易に形成できる点で好ましい。

【0072】

図16は、本実施の形態に関する炭化珪素半導体装置の、ソース領域が形成される際のイオン注入までの工程を例示する断面図である。図16においても同様に、MOSFET領域101とマーク領域102とが例示される。

30

【0073】

イオンを45°以下の角度で回転注入することによって形成されたP型の拡散層19の表層に、パターン10をそのまま利用して連続でN型のイオン種の窒素、リンまたは砒素を注入することによって、ソース領域11を形成する。この場合、ソース領域11はP型の拡散層19よりも浅く形成される。なお、ソース領域11を形成するイオン注入は、P型の拡散層19を形成する前に行われてもよい。

【0074】

図23は、本実施の形態に関する炭化珪素半導体装置の、ソース領域が形成される際のイオン注入までの工程を例示する断面図である。

40

【0075】

図23における構成は、図22に示された左右非対称に形成されているP型の拡散層19を形成したレジストと同じレジストを用いて形成される。そのため、N型のソース領域11とドレイン領域7との間の距離が、N型のソース領域11の左右で異なっている。具体的には、N型のソース領域11の右側における間隔559は、N型のソース領域11の左側における間隔560よりも小さい。

【0076】

間隔559が小さくなったため、P型の拡散層であるバックゲート領域9のみの不純物濃度では、(図10で説明されたように、ドレイン領域7から空乏層が伸びる。そして、

50

空乏層が、低い電圧でN型のソース領域11に到達する。その結果、耐圧不良が生じる。

【0077】

しかしながら、P型の拡散層19を追加することによって、N型のソース領域11とドレイン領域7との間にあるP型の拡散層のトータル濃度が濃くなるため、空乏層の伸びを抑えることができる。よって、耐圧低下が生じない。

【0078】

次に、ドレイン領域7、バックゲート領域9、P型の拡散層19およびソース領域11の活性化のために、1700以上のアニール処理を行う。1700以上のアニール処理を行う際には、Siの消化が起きないようにするために、カーボン系の膜、たとえば、グラファイト膜などを成膜してからアニール処理を行う。そして、アニール処理の後に、カーボン系の膜を除去する(ここでは、図示しない)。

10

【0079】

次に、ドレイン領域7の上面に、TEOS酸化膜を、たとえば、800nm以上、かつ、1500nm以下でデポして写真製版を行う。そして、TEOS酸化膜をエッチングすることによって、フィールド酸化膜を形成する(ここでは、図示しない)。

【0080】

図17は、本実施の形態に関する炭化珪素半導体装置の、ゲート電極が形成されるまでの工程を例示する断面図である。図17においても同様に、MOSFET領域101とマーク領域102とが例示される。

【0081】

20

図17に例示されるように、アニール処理によって活性化した、ドレイン領域7、バックゲート領域9、P型の拡散層19およびソース領域11の上面を酸化させ、たとえば、厚さが30nm以上、かつ、70nm以下であるゲート酸化膜12を形成する。

【0082】

次に、ゲート酸化膜12の上面にN型のポリシリコンをデポし、さらに、写真製版を行う。そして、ポリシリコンをドライエッチングすることによってゲート電極13を形成する。

【0083】

ここで、ゲート酸化膜12は、ドレイン領域7とソース領域11とに挟まれたバックゲート領域9の表面、および、ドレイン領域7とソース領域11とに挟まれたP型の拡散層19の表面にそれぞれ接触して形成される。

30

【0084】

図18は、本実施の形態に関する炭化珪素半導体装置の、層間酸化膜が形成されるまでの工程を例示する断面図である。図18においても同様に、MOSFET領域101とマーク領域102とが例示される。

【0085】

図24は、本実施の形態に関する炭化珪素半導体装置の、層間酸化膜が形成されるまでの工程を例示する断面図である。図24においても同様に、MOSFET領域101とマーク領域102とが例示される。

【0086】

40

図25は、本実施の形態に関する炭化珪素半導体装置の、層間酸化膜が形成されるまでの工程を例示する断面図である。図25においても同様に、MOSFET領域101とマーク領域102とが例示される。

【0087】

パターン10の位置がずれたことによって、図24および図25に例示されるように、P型の拡散層19の、右側に位置するゲート酸化膜12と平面視において重なる幅551が、バックゲート領域9の当該ゲート酸化膜12と平面視において重なる幅552よりも大きくなっている。

【0088】

また、図24および図25に例示されるように、P型の拡散層19の、左側に位置する

50

ゲート酸化膜 12 と平面視において重なる幅 553 が、バックゲート領域 9 の当該ゲート酸化膜 12 と平面視において重なる幅 554 以下となっている。

【0089】

図 18 に例示されるように、ゲート酸化膜 12 およびゲート電極 13 を覆うように TEOS 酸化膜 14 をデポし、さらに、BPSG 膜 15 を TEOS 酸化膜 14 の上面に、たとえば、300 nm 以上、かつ、1000 nm 以下の厚さでデポする。そして、BPSG 膜 15 の上面に、再度 TEOS 酸化膜 16 をデポすることによって、層間酸化膜を形成する。

【0090】

図 19 は、本実施の形態に関する炭化珪素半導体装置の、コンタクトが形成されるまでの工程を例示する断面図である。図 19 においても同様に、MOSFET 領域 101 とマーク領域 102 とが例示される。

10

【0091】

図 26 は、本実施の形態に関する炭化珪素半導体装置の、コンタクトが形成されるまでの工程を例示する断面図である。図 26 においても同様に、MOSFET 領域 101 とマーク領域 102 とが例示される。

【0092】

図 27 は、本実施の形態に関する炭化珪素半導体装置の、コンタクトが形成されるまでの工程を例示する断面図である。図 27 においても同様に、MOSFET 領域 101 とマーク領域 102 とが例示される。

20

【0093】

TEOS 酸化膜 16 の上面にレジストを塗布し、さらに、写真製版を行う。そして、ウェットエッチングを行い、その後にドライエッチングを行うことによって、図 19 に例示されるようなコンタクト 17 を形成する。

【0094】

コンタクト形成時の TEOS 酸化膜 16、BPSG 膜 15 および TEOS 酸化膜 14 のエッチングは、ドライエッチングのみであってもよいし、ドライエッチング後にウェットエッチングを行う方法であってもよい。

【0095】

ここで、コンタクト 17 を挟む一対のゲート酸化膜 12 は、それぞれソース領域 11 の表面の一部に接触する。そして、ソース領域 11 の、コンタクト 17 に対して右側に位置するゲート酸化膜 12 と平面視において重なる幅 555 は、ソース領域 11 の、コンタクト 17 に対して左側に位置するゲート酸化膜 12 と平面視において重なる幅よりも大きい（図 27 を参照）。

30

【0096】

図 20 は、本実施の形態に関する炭化珪素半導体装置の、配線が形成されるまでの工程を例示する断面図である。図 20 においても同様に、MOSFET 領域 101 とマーク領域 102 とが例示される。

【0097】

また、図 21 も、本実施の形態に関する炭化珪素半導体装置の、配線が形成されるまでの工程を例示する断面図である。図 21 においても同様に、MOSFET 領域 101 とマーク領域 102 とが例示される。

40

【0098】

まず、最表面における接触抵抗を下げるために Ni をスパッタし、さらに、写真製版を行う。そして、コンタクト形成後に剥き出しになったソース領域 11 以外の表面に形成された Ni を除去し、さらに熱処理を行うことによって NiSi を形成する（ここでは、図示しない）。

【0099】

次に、配線用のアルミニウムまたは AlSi をスパッタし、さらに、写真製版を行う。そして、当該アルミニウムまたは AlSi を除去することによって、図 20 に例示される

50

ような配線（すなわち、ソース電極18）を形成する。

【0100】

次に、最表面にSiN膜または導電性窒化膜をデポする。最後に、ポリイミドをデポする（ここでは、図示しない）。

【0101】

図20は、イオンを45°の角度で回転注入することによってP型の拡散層19を形成する際に、マスクずれが生じた場合の構成を例示する断面図である。

【0102】

図20に例示されるように、P型の拡散層19は、ドレイン領域7の表層およびバックゲート領域9の表層に跨って形成される。また、P型の拡散層19は、バックゲート領域9よりも浅く形成される。

10

【0103】

また、P型の拡散層19の、コンタクト17に対して右側に位置するゲート酸化膜12と平面視において重なる幅は、P型の拡散層19の、コンタクト17に対して左側に位置するゲート酸化膜12と平面視において重なる幅よりも大きい。

【0104】

図20に例示されるように、ゲート電極13のエッジ付近のP型の拡散層であるバックゲート領域9およびP型の拡散層19は、左右非対称な形状である。すなわち、P型の拡散層19の、ゲート酸化膜12と平面視において重なる幅（すなわち、幅551および幅553）が、コンタクト17の左右で異なる。

20

【0105】

また、P型の拡散層であるバックゲート領域9は、ゲート酸化膜12と平面視において重なる幅は、コンタクト17の左右で同じである。

【0106】

図28、図29、図30および図31は、本実施の形態に関する炭化珪素半導体装置の、配線が形成されるまでの工程を例示する断面図である。

【0107】

図28、図29、図30および図31において、P型の拡散層であるバックゲート領域9は、ゲート酸化膜12と平面視において重なる幅が、コンタクト17の左右で異なる。具体的には、コンタクト17の右側における幅552は、コンタクト17の左側における幅554よりも小さい。

30

【0108】

図28、図29、図30および図31では、ソース領域11が内部に形成されたP型の拡散層19と、バックゲート領域9とが非対称に形成される。すなわち、ソース領域11が内部に形成されたP型の拡散層19の左右方向の中心は、バックゲート領域9の左右方向の中心とはズレている。そして、ソース領域11が内部に形成されたP型の拡散層19の左側のバックゲート領域9の幅は、ソース領域11が内部に形成されたP型の拡散層19の右側のバックゲート領域9の幅とは異なる。

【0109】

図29および図31では、P型のバックゲート領域9は、イオン注入、および、その後の活性化のために1700以上のアニールを行うと、Siよりも拡散係数が小さいため、ほとんど拡散しないが、接合底部の角は丸くなる。同様にイオン注入で形成される場合、P型の拡散層19の接合底部の角も丸くなる。

40

【0110】

P型のバックゲート領域9とP型の拡散層19の接合底部との角が丸くなると、P型の拡散領域の空乏層の広がりがスムーズになるため、耐圧のばらつきを抑えることができる。

【0111】

一方で図21は、イオンを45°の角度で回転注入することによってP型の拡散層19を形成する際に、マスクずれが生じなかった場合の構成を例示する断面図である。

50

【0112】

図21に例示されるように、マスクずれが生じなかった場合は、バックゲート領域9およびP型の拡散層19は、左右対称な形状である。すなわち、P型の拡散層19の、ゲート酸化膜12と平面視において重なる幅が、コンタクト17の左右で等しい。

【0113】

なお、構造の形状が対称か非対称かについては、たとえば、走査型静電容量顕微鏡法(scanning capacitance microscopy)によって、断面のdC/dV像から対称か非対称かの判別が可能である。また、走査型静電容量顕微鏡法(scanning capacitance microscopy)で、断面のキャリア濃度分布で濃度分布に近いプロファイルが得られる。

10

【0114】

従来の構造では、P型の拡散層19が設けられていないので、ソース領域11を形成するためのマスクがバックゲート領域9を形成するためのマスクとの間で位置ズレを起こした場合、ソース領域11がバックゲート領域9からはみ出す、または、ソース領域11からバックゲート領域9までの距離が短くなる可能性がある。

【0115】

しかし、ソース領域11を形成するためのマスクを用いて、P型の拡散層19を回転注入で形成することによって、ソース領域11をP型の拡散層19の内部に形成することができる。そのため、バックゲート領域9からソース領域11がはみ出した場合でも、半導体装置の電気的特性を維持することができ、ソース領域11からバックゲート領域9までの距離を十分に確保することができる。

20

【0116】

本実施の形態では、写真製版時にマスクずれが生じた場合であっても、イオンを45°以下の角度で回転注入することによってP型の拡散層19を形成することで、ゲート電極に対してソース領域11が非対称であっても、ソース領域11とドレイン領域7との距離を確保することができる。

【0117】

そのため、炭化珪素半導体装置のオフ耐圧の低下を抑制することができる。なぜなら、炭化珪素半導体装置のオフ耐圧は、P型の拡散層に伸びる空乏層とN型の拡散層に伸びる空乏層とで決まり、本実施の形態における炭化珪素半導体装置によれば、強電界部500においてアバランシェが起こる前に、P型の拡散層に伸びる空乏層がソース領域のN型の拡散層に到達しないためである。

30

【0118】

また、バックゲート領域とソース領域とが台形のレジストを用いて形成された対称構造では、実効チャンネル長を1.0μm未満にすることが難しい。本実施の形態では、バックゲート領域の一部を同じマスクを用いて回転注入して非対称構造にすることで、図20におけるコンタクト17に対して右側に、1.0μm未満の実効チャンネル長を形成することができるため、炭化珪素半導体装置の特性が改善される。

【0119】

<以上に記載された実施の形態によって生じる効果について>

40

次に、以上に記載された実施の形態によって生じる効果を例示する。なお、以下の説明においては、以上に記載された実施の形態に例示された具体的な構成に基づいて当該効果が記載されるが、同様の効果が生じる範囲で、本願明細書に例示される他の具体的な構成と置き換えられてもよい。

【0120】

以上に記載された実施の形態によれば、炭化珪素半導体装置は、第1の導電型の炭化珪素半導体層と、第2の導電型の第2の拡散層と、第2の導電型の第3の拡散層と、第1のゲート絶縁膜と、第2のゲート絶縁膜と、第1のゲート電極と、第2のゲート電極とを備える。ここで、炭化珪素半導体層は、たとえば、バッファ層2、エピタキシャル層3、および、ドレイン領域7に対応するものである。また、第2の拡散層は、たとえば、バック

50

ゲート領域 9 に対応するものである。また、第 3 の拡散層は、たとえば、P 型の拡散層 19 に対応するものである。また、第 1 のゲート絶縁膜および第 2 のゲート絶縁膜は、たとえば、1 つのコンタクト 17 を挟む一対のゲート酸化膜 12 にそれぞれ対応するものである。また、第 1 のゲート電極および第 2 のゲート電極は、たとえば、1 つのコンタクト 17 を挟む一対のゲート電極 13 にそれぞれ対応するものである。ドレイン領域 7 は、エピタキシャル層 3 の表層に形成される。バックゲート領域 9 は、ドレイン領域 7 の表層に部分的に形成される。P 型の拡散層 19 は、ドレイン領域 7 の表層およびバックゲート領域 9 の表層に跨って形成される。図 20 において、あるコンタクト 17 に対して右側に位置するゲート酸化膜 12 は、バックゲート領域 9 の表面の一部、および、P 型の拡散層 19 の表面の一部にそれぞれ接触して形成される。図 20 において、あるコンタクト 17 に対して左側に位置するゲート酸化膜 12 は、バックゲート領域 9 の表面の他の一部、および、P 型の拡散層 19 の表面の他の一部にそれぞれ接触して形成される。図 20 において、あるコンタクト 17 に対して右側に位置するゲート電極 13 は、同様にあるコンタクト 17 に対して右側に位置するゲート酸化膜 12 に接触して形成される。図 20 において、あるコンタクト 17 に対して左側に位置するゲート電極 13 は、同様にあるコンタクト 17 に対して左側に位置するゲート酸化膜 12 に接触して形成される。P 型の拡散層 19 は、バックゲート領域 9 よりも浅く形成される。また、P 型の拡散層 19 の、あるコンタクト 17 に対して右側に位置するゲート酸化膜 12 と平面視において重なる幅は、P 型の拡散層 19 の、あるコンタクト 17 に対して左側に位置するゲート酸化膜 12 と平面視において重なる幅よりも大きい。

【0121】

このような構成によれば、バックゲート領域 9 の形成位置に対してソース領域 11 の形成位置がずれ、ソース領域 11 とドレイン領域 7 との間の距離が小さくなる場合であっても、P 型の拡散層 19 によってソース領域 11 とドレイン領域 7 との間の距離が確保されるため、炭化珪素半導体装置のオフ耐圧の低下を抑制することができる。そのため、歩留まりが改善する。

【0122】

なお、本願明細書に例示される他の構成のうち少なくとも 1 つを以上に記載された構成に適宜追加した場合、すなわち、以上に記載された構成としては言及されなかった本願明細書に例示される他の構成が適宜追加された場合であっても、同様の効果を生じさせることができる。

【0123】

また、以上に記載された実施の形態によれば、炭化珪素半導体装置は、第 1 の導電型の炭化珪素半導体層と、第 2 の導電型の第 2 の拡散層と、第 2 の導電型の第 3 の拡散層と、第 1 のゲート絶縁膜と、第 1 のゲート電極とを備える。ここで、炭化珪素半導体層は、たとえば、バッファ層 2、エピタキシャル層 3、および、ドレイン領域 7 に対応するものである。また、第 2 の拡散層は、たとえば、バックゲート領域 9 に対応するものである。また、第 3 の拡散層は、たとえば、P 型の拡散層 19 に対応するものである。また、第 1 のゲート絶縁膜は、たとえば、1 つのコンタクト 17 を挟むゲート酸化膜 12 に対応するものである。また、第 1 のゲート電極は、たとえば、1 つのコンタクト 17 を挟むゲート電極 13 に対応するものである。ドレイン領域 7 は、エピタキシャル層 3 の表層に形成される。バックゲート領域 9 は、ドレイン領域 7 の表層に部分的に形成される。P 型の拡散層 19 は、ドレイン領域 7 およびバックゲート領域 9 に接触する位置に形成される。図 20 において、あるコンタクト 17 に対して右側に位置するゲート酸化膜 12 は、バックゲート領域 9 の表面の一部、および、P 型の拡散層 19 の表面の一部にそれぞれ接触して形成される。図 20 において、あるコンタクト 17 に対して左側に位置するゲート酸化膜 12 は、バックゲート領域 9 の表面の他の一部、および、P 型の拡散層 19 の表面の他の一部にそれぞれ接触して形成される。図 20 において、あるコンタクト 17 に対して右側に位置するゲート電極 13 は、同様にあるコンタクト 17 に対して右側に位置するゲート酸化膜 12 に接触して形成される。図 20 において、あるコンタクト 17 に対して左側に位置

するゲート電極 13 は、同様にあるコンタクト 17 に対して左側に位置するゲート酸化膜 12 に接触して形成される。

【0124】

このような構成によれば、バックゲート領域 9 の形成位置に対してソース領域 11 の形成位置がずれ、ソース領域 11 とドレイン領域 7 との間の距離が小さくなる場合であっても、P 型の拡散層 19 によってソース領域 11 とドレイン領域 7 との間の距離が確保されるため、炭化珪素半導体装置のオフ耐圧の低下を抑制することができる。そのため、歩留まりが改善する。

【0125】

なお、本願明細書に例示される他の構成のうち少なくとも 1 つを以上に記載された構成に適宜追加した場合、すなわち、以上に記載された構成としては言及されなかった本願明細書に例示される他の構成が適宜追加された場合であっても、同様の効果を生じさせることができる。

10

【0126】

また、以上に記載された実施の形態によれば、P 型の拡散層 19 の、あるコンタクト 17 に対して右側に位置するゲート酸化膜 12 と平面視において重なる幅は、バックゲート領域 9 の当該ゲート酸化膜 12 と平面視において重なる幅よりも大きい。また、P 型の拡散層 19 の、あるコンタクト 17 に対して左側に位置するゲート酸化膜 12 と平面視において重なる幅は、バックゲート領域 9 の当該ゲート酸化膜 12 と平面視において重なる幅以下である。このような構成によれば、バックゲート領域 9 からはみ出て形成される P 型の拡散層 19 によってソース領域 11 とドレイン領域 7 との間の距離が確保されるため、炭化珪素半導体装置のオフ耐圧の低下を抑制することができる。

20

【0127】

また、以上に記載された実施の形態によれば、炭化珪素半導体装置は、P 型の拡散層 19 の表層に部分的に形成される、第 1 の導電型の第 4 の拡散層を備える。ここで、第 4 の拡散層は、たとえば、ソース領域 11 に対応するものである。ゲート酸化膜 12 は、少なくとも、ドレイン領域 7 とソース領域 11 とに挟まれたバックゲート領域 9 の表面、および、ドレイン領域 7 とソース領域 11 とに挟まれた P 型の拡散層 19 の表面にそれぞれ接触して形成される。このような構成によれば、P 型の拡散層 19 によってソース領域 11 とドレイン領域 7 との間の距離が確保されるため、炭化珪素半導体装置のオフ耐圧の低下を抑制することができる。

30

【0128】

また、以上に記載された実施の形態によれば、あるコンタクト 17 に対して右側に位置するゲート酸化膜 12 は、ソース領域 11 の表面の一部に接触して形成される。また、あるコンタクト 17 に対して左側に位置するゲート酸化膜 12 は、ソース領域 11 の表面の他の一部に接触して形成される。また、ソース領域 11 の、あるコンタクト 17 に対して右側に位置するゲート酸化膜 12 と平面視において重なる幅は、ソース領域 11 の、あるコンタクト 17 に対して左側に位置するゲート酸化膜 12 と平面視において重なる幅よりも大きい。このような構成によれば、P 型の拡散層 19 によってソース領域 11 とドレイン領域 7 との間の距離が確保されるため、炭化珪素半導体装置のオフ耐圧の低下を抑制することができる。

40

【0129】

また、以上に記載された実施の形態によれば、あるコンタクト 17 に対して右側に位置するゲート酸化膜 12 と平面視において重なる、ドレイン領域 7 とソース領域 11 とに挟まれた P 型の拡散層 19 の幅は、 $1.0 \mu\text{m}$ 未満である。このような構成によれば、実効チャネル長が $1.0 \mu\text{m}$ 未満である炭化珪素半導体装置を製造することができるため、炭化珪素半導体装置の特性を改善することができる。

【0130】

以上に記載された実施の形態によれば、炭化珪素半導体装置の製造方法において、第 1 の導電型のエピタキシャル層 3 の表層に、イオンの注入によって第 1 の導電型のドレイン

50

領域7を形成する。そして、ドレイン領域7の表層に、イオンの注入によって第2の導電型のバックゲート領域9を部分的に形成する。そして、バックゲート領域9の表面に、レジストパターンを形成する。ここで、レジストパターンは、たとえば、パターン10に対応するものである。そして、パターン10から露出した状態のドレイン領域7の表層およびバックゲート領域9の表層に跨って、45°以下の角度でのイオンの回転注入によって第2の導電型のP型の拡散層19を形成する。また、パターン10から露出した状態の少なくともバックゲート領域9の表層に、イオンの注入によって第1の導電型のソース領域11を部分的に形成する。そして、少なくとも、ドレイン領域7とソース領域11とに挟まれたバックゲート領域9の表面、および、ドレイン領域7とソース領域11とに挟まれたP型の拡散層19の表面に、第1のゲート絶縁膜および第2のゲート絶縁膜を形成する。ここで、第1のゲート絶縁膜および第2のゲート絶縁膜は、たとえば、ゲート酸化膜12に対応するものである。そして、ゲート酸化膜12の表面に、それぞれゲート電極13を形成する。ここで、P型の拡散層19は、バックゲート領域9よりも浅く形成される。また、ソース領域11は、P型の拡散層19の表層に部分的に形成される。また、P型の拡散層19の、あるコンタクト17に対して右側に位置するゲート酸化膜12と平面視において重なる幅は、P型の拡散層19の、あるコンタクト17に対して左側に位置するゲート酸化膜12と平面視において重なる幅よりも大きい。

10

【0131】

このような構成によれば、バックゲート領域9の形成位置に対してソース領域11の形成位置がずれ、ソース領域11とドレイン領域7との間の距離が小さくなる場合であっても、ソース領域11を形成するレジストパターンと同じレジストパターンを用いつつ回転注入で形成されるP型の拡散層19によって、ソース領域11とドレイン領域7との間の距離が確保される。そのため、炭化珪素半導体装置のオフ耐圧の低下を抑制することができる。そのため、歩留まりが改善する。

20

【0132】

なお、本願明細書に例示される他の構成のうちの少なくとも1つを以上に記載された構成に適宜追加した場合、すなわち、以上に記載された構成としては言及されなかった本願明細書に例示される他の構成が適宜追加された場合であっても、同様の効果を生じさせることができる。

【0133】

また、特段の制限がない場合には、それぞれの処理が行われる順序は変更することができる。

30

【0134】

また、以上に記載された実施の形態によれば、30°以上かつ45°以下の角度でのイオンの回転注入によってP型の拡散層19を形成する。このような構成によれば、当該角度範囲でのイオンの回転注入で形成されるP型の拡散層19によって、ソース領域11とドレイン領域7との間の距離が十分に確保される。そのため、炭化珪素半導体装置のオフ耐圧の低下を抑制することができる。

【0135】

また、以上に記載された実施の形態によれば、パターン10の端部は、テーパ形状である。このような構成によれば、テーパ形状によってP型の拡散層19の形成範囲を制御することができるため、ソース領域11とドレイン領域7との間の距離が十分に確保される。

40

【0136】

<以上に記載された実施の形態における変形例について>

以上に記載された実施の形態では、それぞれの構成要素の材質、材料、寸法、形状、相対的配置関係または実施の条件などについても記載する場合があるが、これらはすべての局面において例示であって、本願明細書に記載されたものに限られることはないものとする。

【0137】

50

したがって、例示されていない無数の変形例、および、均等物が、本願明細書に開示される技術の範囲内において想定される。たとえば、少なくとも1つの構成要素を変形する場合、追加する場合または省略する場合が含まれるものとする。

【0138】

また、矛盾が生じない限り、以上に記載された実施の形態において「1つ」備えられるものとして記載された構成要素は、「1つ以上」備えられていてもよいものとする。

【0139】

さらに、以上に記載された実施の形態におけるそれぞれの構成要素は概念的な単位であって、本願明細書に開示される技術の範囲内には、1つの構成要素が複数の構造物から成る場合と、1つの構成要素がある構造物の一部に対応する場合と、さらには、複数の構成要素が1つの構造物に備えられる場合とを含むものとする。

10

【0140】

また、以上に記載された実施の形態におけるそれぞれの構成要素には、同一の機能を発揮する限り、他の構造または形状を有する構造物が含まれるものとする。

【0141】

また、本願明細書における説明は、本技術に関するすべての目的のために参照され、いづれも、従来技術であると認めるものではない。

【0142】

また、以上に記載された実施の形態において、特に指定されずに材料名などが記載された場合は、矛盾が生じない限り、当該材料に他の添加物が含まれた、たとえば、合金などが含まれるものとする。

20

【0143】

また、以上に記載された実施の形態では、半導体基板がN型とされたが、P型とされる場合であってもよいものとする。すなわち、以上に記載された実施の形態では、炭化珪素半導体装置の例としてMOSFETが説明されたが、炭化珪素半導体装置の例が絶縁ゲート型バイポーラトランジスタ (insulated gate bipolar transistor、すなわち、IGBT) である場合も想定することができるものとする。

【0144】

なお、炭化珪素半導体装置の例がIGBTである場合には、ソース電極がエミッタ電極に対応し、かつ、ドレイン電極がコレクタ電極に対応するものとする。また、炭化珪素半導体装置の例がIGBTである場合には、ドリフト層の下面にドリフト層とは逆の導電型の層が位置するが、ドリフト層の下面に位置する層は、ドリフト層の下面に新たに形成される層であってもよいし、以上に記載された実施の形態における場合のようにドリフト層が形成されるための半導体基板であってもよい。

30

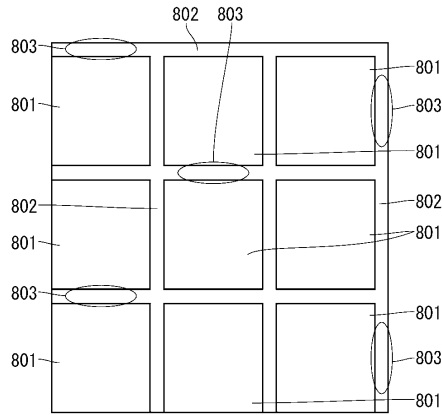
【符号の説明】

【0145】

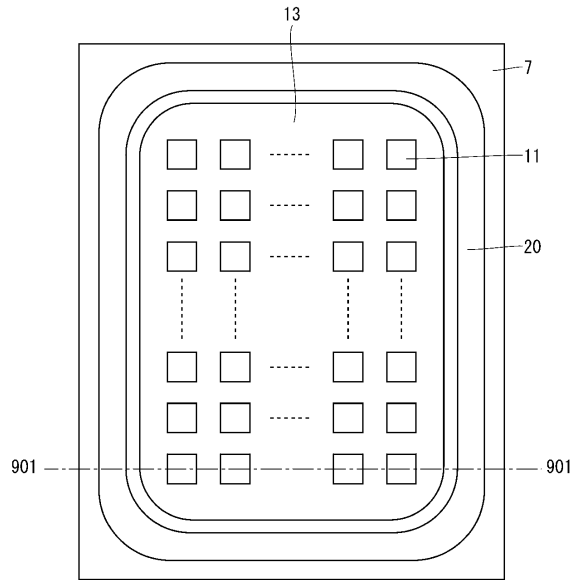
1 SiC基板、2 バッファ層、3 エピタキシャル層、4, 14, 16, 20 TEOS酸化膜、5 凹部、6, 8, 10 パターン、7 ドレイン領域、9 バックゲート領域、11 ソース領域、12 ゲート酸化膜、13 ゲート電極、15 BPSG膜、17 コンタクト、18 ソース電極、19, 191, 192, 195, 951, 952, 953 拡散層、101, 801 MOSFET領域、102, 803 マーク領域、251, 252, 253, 310, 320 角度、311, 321, 322, 351 イオン注入、401, 402, 405, 451, 452, 453, 504 距離、500 強電界部、501, 502 空乏層、551, 552, 553, 554, 555 幅、557, 558, 559, 560 間隔、601, 602, 603 台形、751, 752, 753 厚み、802 スクライブ領域、901 断面。

40

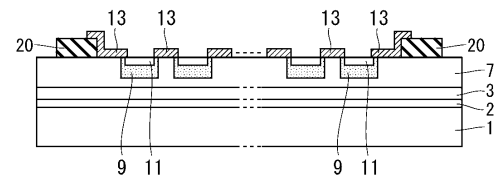
【図 1】



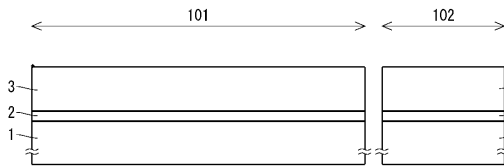
【図 2】



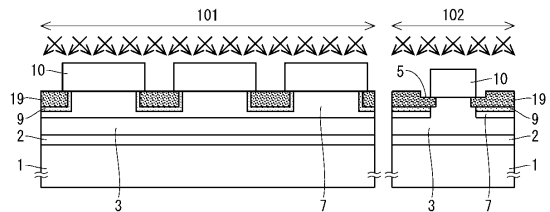
【図 3】



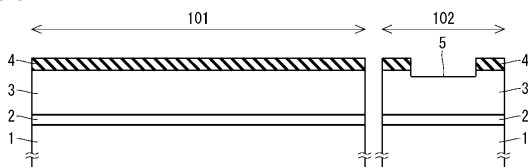
【図 4】



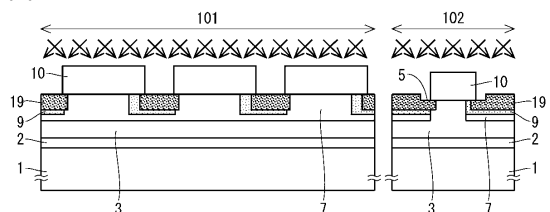
【図 8】



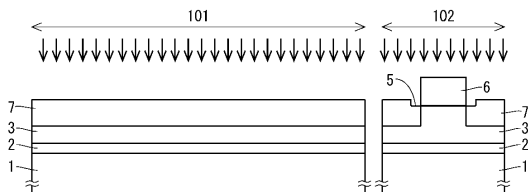
【図 5】



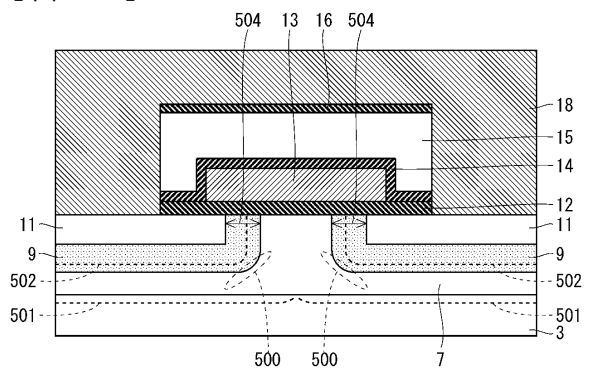
【図 9】



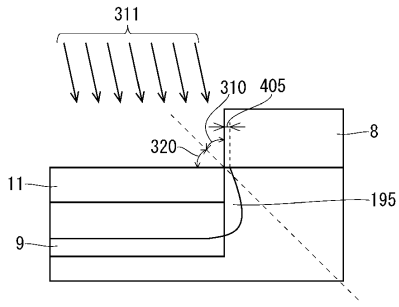
【図 6】



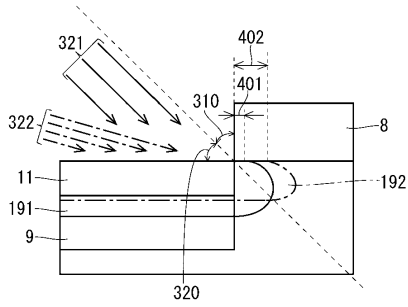
【図 10】



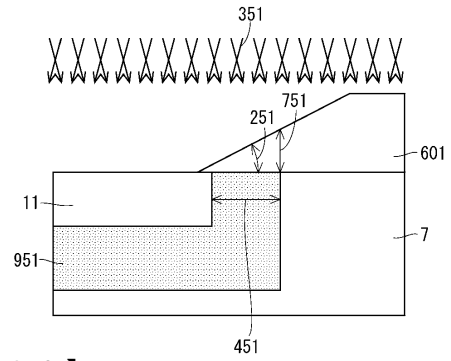
【図 1 1】



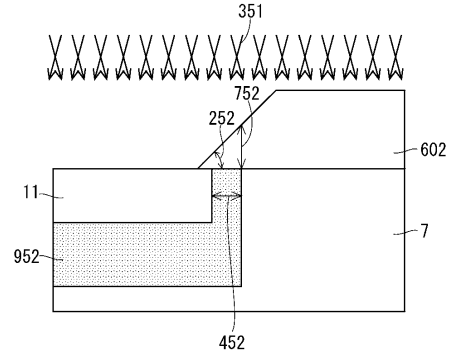
【図 1 2】



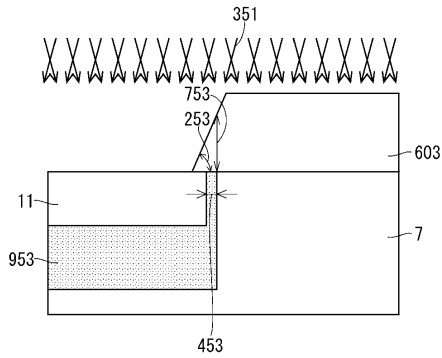
【図 1 3】



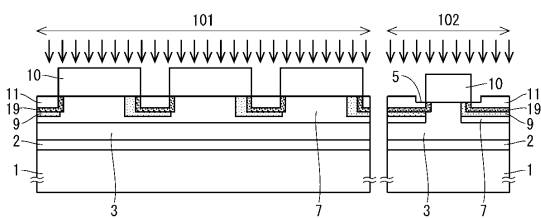
【図 1 4】



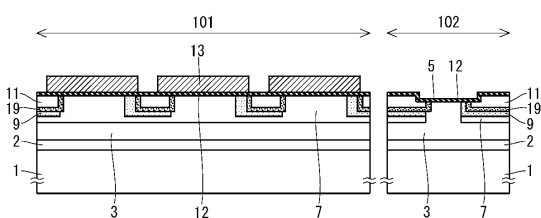
【図 1 5】



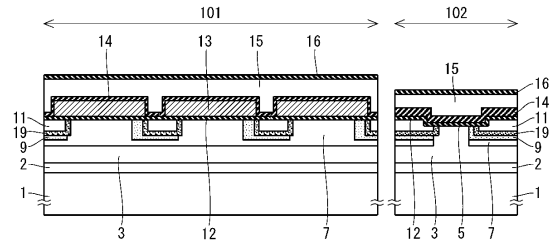
【図 1 6】



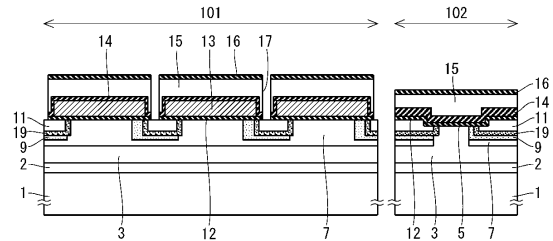
【図 1 7】



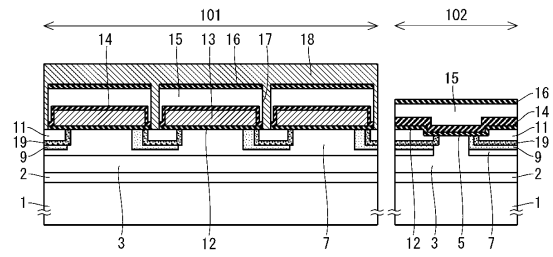
【図 1 8】



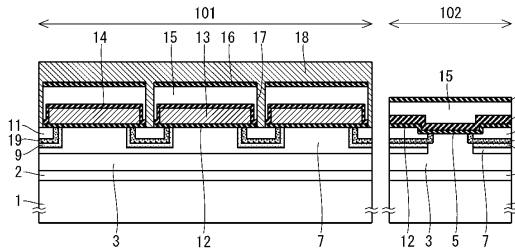
【図 1 9】



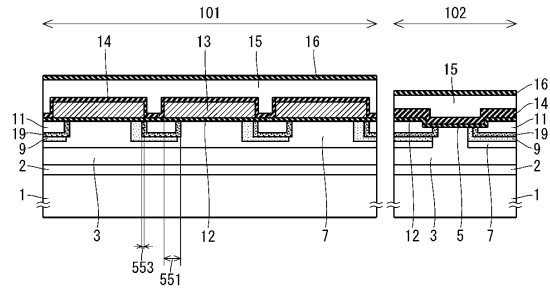
【図 2 0】



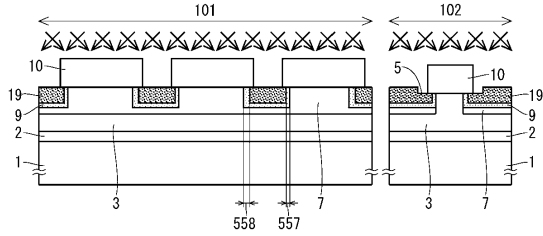
【図 2 1】



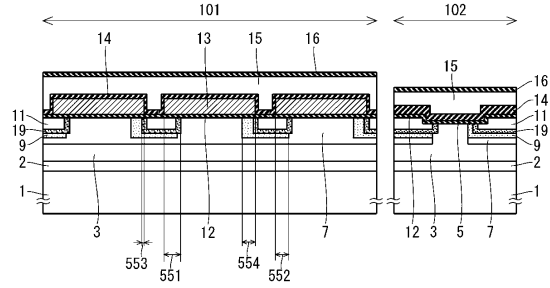
【図 2 4】



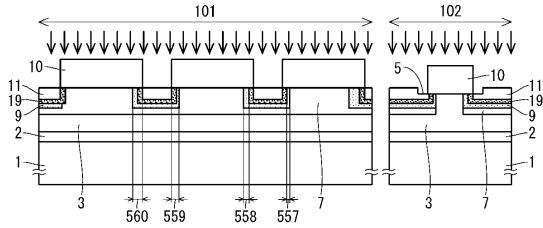
【図 2 2】



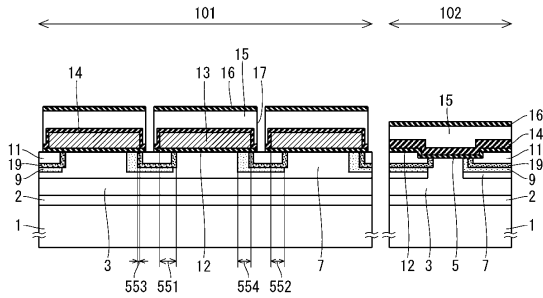
【図 2 5】



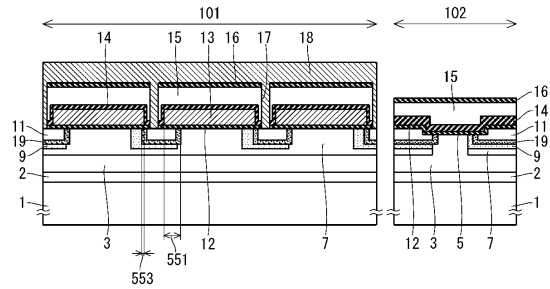
【図 2 3】



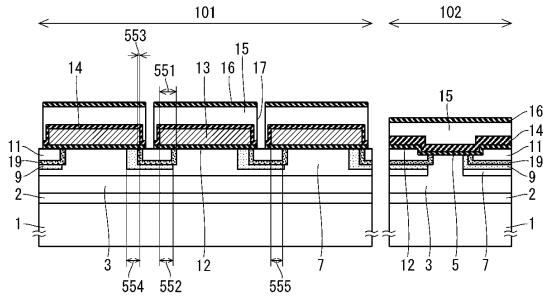
【図 2 6】



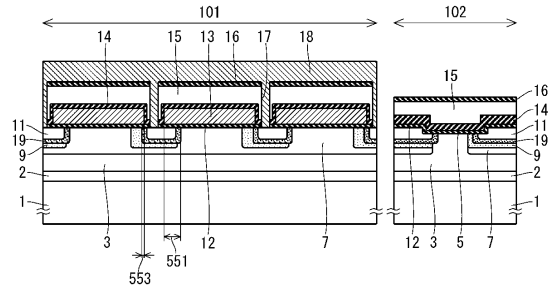
【図 2 8】



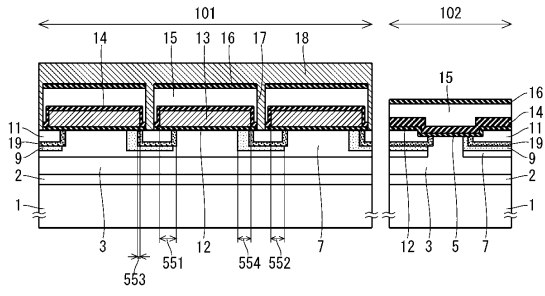
【図 2 7】



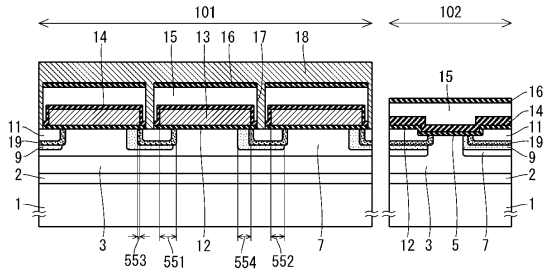
【図 2 9】



【 30 】



【 31 】



 フロントページの続き

(51)Int.Cl.		F I		
<i>H 0 1 L 21/265 (2006.01)</i>		H 0 1 L	29/06	3 0 1 V
		H 0 1 L	29/78	6 5 2 C
		H 0 1 L	29/78	6 5 8 F
		H 0 1 L	29/78	6 5 5 A
		H 0 1 L	21/265	Z
		H 0 1 L	21/265	V
		H 0 1 L	21/265	6 0 2 A

(56)参考文献 国際公開第2016/084141(WO, A1)
 国際公開第2017/081935(WO, A1)
 米国特許出願公開第2016/0141412(US, A1)
 特開2004-319964(JP, A)
 特開2004-207492(JP, A)
 特開2004-363515(JP, A)
 特表2000-514604(JP, A)
 国際公開第2016/104264(WO, A1)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L	2 1 / 3 3 6
H 0 1 L	2 1 / 2 6 5
H 0 1 L	2 9 / 1 2
H 0 1 L	2 9 / 7 8