

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017 年 5 月 4 日(04.05.2017)



(10) 国際公開番号

WO 2017/073018 A1

- (51) 国際特許分類:
H02J 7/02 (2016.01) H01M 10/48 (2006.01)
H01M 10/44 (2006.01)
- (21) 国際出願番号: PCT/JP2016/004482
- (22) 国際出願日: 2016 年 10 月 5 日(05.10.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-213805 2015 年 10 月 30 日(30.10.2015) JP
- (71) 出願人: 三洋電機株式会社 (SANYO ELECTRIC CO., LTD.) [JP/JP]; 〒5748534 大阪府大東市三洋町 1 番 1 号 Osaka (JP).
- (72) 発明者: 矢野 準也(YANO, Junya). 松原 智之(MATSUBARA, Tomoyuki). 迎 秀嗣(MUKAE, Hidetsugu). 朝倉 淳(ASAKURA, Jun).
- (74) 代理人: 徳田 佳昭, 外(TOKUDA, Yoshiaki et al.); 〒5718501 大阪府門真市大字門真 1 0 0 6 番地 パナソニック株式会社内 Osaka (JP).

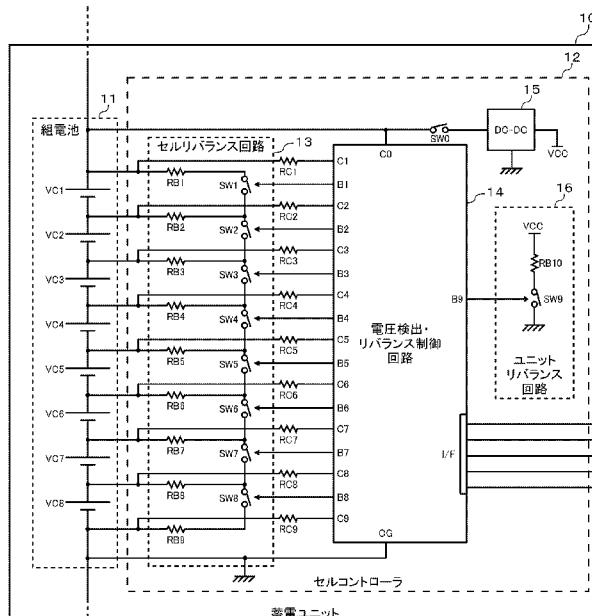
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: POWER STORAGE UNIT AND POWER STORAGE SYSTEM

(54) 発明の名称: 蓄電ユニット及び蓄電システム



- 10 Power storage unit
11 Assembled battery
12 Cell controller
13 Cell rebalance circuit
14 Voltage detection/rebalance control circuit
16 Unit rebalance circuit

(57) Abstract: In order to equalize the voltage or the remaining capacity among power storage units while minimizing any increase in the circuit scale and cost, a voltage detection circuit (14) detects the voltage of a plurality of serially connected cells (VC1-VC8) in a power storage unit (10). A voltage detection circuit (14) receives a supply of a power supply voltage from both ends of the plurality of cells (VC1-VC8). A DC-DC converter (15) converts the voltage between the both ends of the plurality of cells (VC1-VC8) into another DC voltage (VCC). An adjustment circuit (16) adjusts the power consumption of the plurality of cells (VC1-VC8). The adjustment circuit (16) operates using the DC voltage (VCC) generated by the DC-DC converter (15) as the power supply voltage.

(57) 要約: 蓄電ユニット間の電圧または残容量を、回路規模およびコストの増大を抑えつつ均等化するために、蓄電ユニット (10) において、電圧検出回路 (14) は、直列接続された複数のセル (VC1-VC8) の電圧を検出する。電圧検出回路 (14) は、複数のセル (VC1-VC8) の両端から電源電圧の供給を受ける。DC-DCコンバータ (15) は、複数のセル (VC1-VC8) の両端電圧を別の直流電圧 (VCC) に変換する。調整回路 (16) は、複数のセル (VC1-VC8) の消費電力を調整する。調整回路 (16) は、DC-DCコンバータ (15) により生成された直流電圧 (VCC) を電源電圧として動作する。

WO 2017/073018 A1

明 細 書

発明の名称：蓄電ユニット及び蓄電システム

技術分野

[0001] 本発明は、直列接続された複数のセルを管理する蓄電ユニット、及び複数の蓄電ユニットを備える蓄電システムに関する。

背景技術

[0002] 近年、ハイブリッド車（HV）、プラグインハイブリッド車（PHV）、電気自動車（EV）が普及してきている。これらの車にはキーデバイスとして二次電池が搭載される。車載用二次電池としては主に、ニッケル水素電池およびリチウムイオン電池が普及している。今後、エネルギー密度が高いリチウムイオン電池の普及が加速すると予想される。

[0003] リチウムイオン電池は常用領域と使用禁止領域が近接しているため、他の種類の電池より厳格な電圧管理が必要である。複数のリチウムイオンセルが直列に接続された組電池を使用する場合、各セルの電圧を検出するために電圧検出回路が設けられる。電圧検出回路で検出された各セルの電圧は、充放電制御およびセル間の均等化制御などに使用される。

[0004] 高電圧化や高容量化のため、複数の組電池を直列または並列に接続して使用することがあり、その場合、複数の組電池全体においてセルバランスを図る必要がある。ある組電池を管理する電圧検出回路と別の組電池を管理する電圧検出回路との間では通信が発生する。また電圧検出回路と制御回路との間でも通信が発生する。これらの通信負荷は通常、電圧検出回路ごとに異なり、電圧検出回路間の消費電力にバラツキが発生する要因となる。

[0005] 電圧検出回路の電源を、管理している組電池から得ている場合において、電圧検出回路間の消費電力にバラツキが発生すると、組電池間の電圧および残容量にもバラツキが発生することになる。そこで各組電池に消費電力を調整するための放電回路を接続し、組電池の電圧または残容量を均等化させる仕組みを追加する手法が考えられる（例えば、特許文献1参照）。

先行技術文献

特許文献

[0006] 特許文献1：特開2006-50716号公報

発明の概要

発明が解決しようとする課題

[0007] 一般的に、当該放電回路は抵抗とスイッチの直列回路で構成され、組電池の両端に接続されて当該組電池の消費電力を調整する。しかしながら組電池の両端電圧が高い場合、当該抵抗で消費される電力が高くなり、当該抵抗での発熱が大きくなる。従って当該放電回路を耐圧保護、耐熱保護を考慮して設計する必要がある、組電池が搭載される蓄電ユニットの回路規模およびコストが増加していた。

[0008] 本発明はこうした状況に鑑みなされたものであり、その目的は、蓄電ユニット間の電圧または残容量を、回路規模およびコストの増大を抑えつつ均等化する技術を提供することにある。

課題を解決するための手段

[0009] 上記課題を解決するために、本発明のある態様の蓄電ユニットは、直列接続された複数のセルの電圧を検出する電圧検出回路であって、前記複数のセルの両端から電源電圧の供給を受ける電圧検出回路と、前記複数のセルの両端電圧を別の直流電圧に変換するDC-DCコンバータと、前記複数のセルの消費電力を調整するための調整回路であって、前記DC-DCコンバータにより生成された直流電圧を電源電圧として動作する調整回路と、を備える。

[0010] なお、以上の構成要素の任意の組み合わせ、本発明の表現を方法、装置、システムなどの間で変換したものもまた、本発明の態様として有効である。

発明の効果

[0011] 本発明によれば、蓄電ユニット間の電圧または残容量を、回路規模およびコストの増大を抑えつつ均等化することができる。

図面の簡単な説明

[0012] [図1]本発明の実施の形態に係る蓄電ユニットの構成を示す図である。

[図2]図1の蓄電ユニットを複数直列に接続した蓄電システムの構成を示す図である。

[図3]比較例に係る蓄電ユニットの構成を示す図である。

発明を実施するための形態

[0013] 図1は、本発明の実施の形態に係る蓄電ユニット10の構成を示す図である。図2は、図1の蓄電ユニット10を複数直列に接続した蓄電システム1の構成を示す図である。図1に示すように蓄電ユニット10は、組電池11及びセルコントローラ12を備える。組電池11は、複数の単セルVC1-VC8が直列接続されて形成される。単セルは、1個ないし複数個の単電池を並列に接続して構成される。単セルには、リチウムイオンセル、ニッケル水素セル、電気二重層キャパシタセル等を用いることができ、種類は問わない。以下、本実施の形態ではリチウムイオンセルを使用する例を想定する。リチウムイオンセルの公称電圧は3.6-3.7Vである。図1に示す例では単セルVC1-VC8が8個直列に接続されているため、組電池11の両端電圧は28.8-29.6Vになる。なお直列数は8個に限るものではない。

[0014] セルコントローラ12は、セルリバランス回路13、電圧検出・リバランス制御回路14、DC-DCコンバータ15及びユニットリバランス回路16を含む。単セルVC1の上側のノード、単セルVC1-VC8間の各ノード、及び単セルVC8の下側のノードは、それぞれ電圧検出線を介して電圧検出・リバランス制御回路14の各端子C1-C9に接続される。各電圧検出線には抵抗RC1-RC8がそれぞれ挿入される。電圧検出・リバランス制御回路14は各端子C1-C9の電位をもとに、各単セルVC1-VC8の電圧を検出することができる。組電池11の両端のノードは、電圧検出・リバランス制御回路14の電源端子C0、グラウンド端子CGにそれぞれ接続される。電圧検出・リバランス制御回路14は、組電池11の両端から電

源電圧の供給を受けるとともに、組電池 11 の両端電圧（以下、組電池電圧という）を検出することができる。

[0015] セルリバランス回路 13 は、放電抵抗 $R_{B1} - R_{B9}$ と放電スイッチ $SW_1 - SW_8$ を含み、放電抵抗 $R_{B1} - R_{B9}$ の電力損失を利用して単セル $VC_1 - VC_8$ 間のリバランス制御を実施するための回路である。放電抵抗 $R_{B1} - R_{B9}$ の一端は、単セル VC_1 の上側のノード、単セル $VC_1 - VC_8$ 間の各ノード、及び単セル VC_8 の下側のノードにそれぞれ接続され、放電抵抗 $R_{B1} - R_{B9}$ の他端は放電スイッチ $SW_1 - SW_8$ にそれぞれ接続される。放電スイッチ $SW_1 - SW_8$ は直列に接続される。放電スイッチ $SW_1 - SW_8$ の制御端子はそれぞれ、電圧検出・リバランス制御回路 14 の各端子 $B_1 - B_8$ に接続される。

[0016] 放電スイッチ $SW_1 - SW_8$ には、半導体スイッチ（MOSFET や IGBT 等）やリレーを用いることができる。半導体スイッチを用いる場合、各半導体スイッチの各ゲート端子と、電圧検出・リバランス制御回路 14 の各端子 $B_1 - B_8$ がそれぞれ駆動信号線で接続される。電圧検出・リバランス制御回路 14 は、放電スイッチ $SW_1 - SW_8$ の特定の放電スイッチをターンオンすることで、特定の単セルから放電抵抗に電流を流し、当該単セルの残容量を低下させることができる。最もシンプルなりバランス制御では、単セル $VC_1 - VC_8$ の内、最も電圧が低い単セルに、残りの単セルの電圧を合わせるよう残りの単セルを放電させる。

[0017] なお図 1 に示す回路構成では、対象となる放電スイッチ SW_n と、その両隣の放電スイッチ $SW(n-1)$ 、 $SW(n+1)$ が同時にオンしないように制御される。図 1 に示す回路構成を用いたセルリバランス方式は、電圧または残容量が相対的に高い単セルから、抵抗などのインピーダンス素子に電流を流すことで電力損失を発生させ、単セル間の容量をリバランスするパッシブ方式に分類される。なおセルリバランス方式はパッシブ方式に限定されるものではなく、キャパシタ等を利用するアクティブ方式を用いてもよく、セルリバランスのための方式は問わない。アクティブ方式はパッシブ方式と

比較して、電力損失を抑えることができるが回路規模が大きくなる。

[0018] DC-DCコンバータ15は、組電池電圧を別の直流電圧に変換する安定化電源である。当該安定化電源にはリニアレギュレータを用いてもよいし、スイッチングレギュレータを用いてもよく、その構成や方式は問わない。以下、本実施の形態では、3端子レギュレータICを使用することを想定する。

[0019] 組電池11の正極とDC-DCコンバータ15の入力端子とを繋ぐ給電線にスイッチSW0が挿入される。スイッチSW0をターンオフすることにより、組電池11からDC-DCコンバータ15への電力供給を遮断することができる。なお当該給電線に、突入電流やノイズを抑制させるための抵抗器やEMC (Electro Magnetic Compatibility) フィルタ等を配置してもよい。

[0020] DC-DCコンバータ15は、組電池電圧を降圧して安定電圧VCC（例えば、5.0V）を生成し、ユニットリバランス回路16に供給する。ユニットリバランス回路16は、放電抵抗RB10、放電スイッチSW9を含み、放電抵抗RB10の電力損失を利用して組電池11の消費電力を調整する回路である。放電抵抗RB10の一端はDC-DCコンバータ15の出力に接続され、放電抵抗RB10の他端は放電スイッチSW9の一端に接続される。放電スイッチSW9の他端は本蓄電ユニット10のグラウンドに接続される。

[0021] 放電スイッチSW9にも、半導体スイッチ（MOSFETやIGBT等）やリレーを用いることができる。半導体スイッチを用いる場合、半導体スイッチのゲート端子と、電圧検出・リバランス制御回路14の端子B9が駆動信号線で接続される。電圧検出・リバランス制御回路14は、放電スイッチSW9をターンオンすることで、組電池11からDC-DCコンバータ15を介して放電抵抗RB10に電流を流し、組電池11の残容量を低下させることができる。なおユニットリバランス回路16は、放電抵抗RB10と放電スイッチSW9を用いる構成に限るものではなく、例えば定電流回路を用

いてもよい。いずれの構成であっても、複数の組電池 11 間のリバランスを行うことができる。

[0022] またユニットリバランス回路 16 を複数設けてもよい。ユニットリバランス回路 16 を有効にする数を変えることにより、組電池 11 からの放電量を調整することができる。なお、放電抵抗を可変抵抗にすることによっても、組電池 11 からの放電量を調整することができる。

[0023] 電圧検出・リバランス制御回路 14 は、単セル VC1-VC8 の各電圧を測定する機能、及び組電池 11 の両端電圧である組電池電圧を測定する機能を備える。また電圧検出・リバランス制御回路 14 はセルリバランス回路 13 を用いて、単セル VC1-VC8 間の電圧または残容量をリバランスするセルリバランス機能を備える。また電圧検出・リバランス制御回路 14 はユニットリバランス回路 16 を用いて、蓄電システム 1 を構成する複数の組電池 11 間の電圧または残容量をリバランスするユニットリバランス機能を備える。

[0024] セルの開回路電圧 (OCV) と残容量 (SOC) には安定的な関係 (OCV-SOC 曲線) があり、電圧検出・リバランス制御回路 14 は、セルの開回路電圧 (OCV) から残容量 (SOC) を推定することができる。なお両者の関係は、温度やセルの劣化状態に応じて変化するため電圧検出・リバランス制御回路 14 は、温度やセルの劣化状態を考慮して、セルの検出電圧から残容量を推定する必要がある。なお、セルの開回路電圧 (OCV) から残容量 (SOC) を推定する処理は制御回路 20 で行ってもよい。なお、セルの残容量 (SOC) はセルに流れる電流を積算することにより推定することもできる。

[0025] 電圧検出・リバランス制御回路 14 は制御インターフェース IF を備える。電圧検出・リバランス制御回路 14 は、複数の単セル VC1-VC8 の各電圧値または各残容量、及び組電池 11 の電圧または残容量を制御インターフェース IF から出力する。また電圧検出・リバランス制御回路 14 は、制御インターフェース IF から入力される制御信号に基づきセルリバランス回

路 13 及びユニットリバランス回路 16 を制御する。

[0026] 図 1 では、電圧検出器とリバランス制御回路と制御インターフェース I F を一体化して、A S I C (Application Specific Integrated Circuit) で構成する例を示している。

なお当該 A S I C に、セルリバランス回路 13、ユニットリバランス回路 16 及び D C - D C コンバータ 15 の少なくとも一部も含めることも可能である。反対に電圧検出器とリバランス制御回路を分離して構成することも可能である。

[0027] 図 1 では、電圧検出・リバランス制御回路 14 の電源電圧は、電源端子 C 0 から入力される組電池電圧を、内部に設けられる 3 端子レギュレータ等の D C - D C コンバータ (不図示) で降圧して生成している。なお外部に設けられる D C - D C コンバータ 15 の出力電圧を内部に取り込んで電圧検出・リバランス制御回路 14 の電源電圧として使用してもよい。

[0028] 図 2 に示すように本実施の形態に係る蓄電システム 1 は、複数の蓄電ユニット 10 a - 10 d と、複数の蓄電ユニット 10 a - 10 d を管理制御する制御回路 20 を備える。図 2 に示す例では、4 個の蓄電ユニット 10 a - 10 d を直列に接続して高電圧化している。各蓄電ユニット 10 a - 10 d の構成は、図 1 に示した蓄電ユニット 10 の構成に対応する。

[0029] 複数の蓄電ユニット 10 a - 10 d と制御回路 20 は制御信号線 30 で接続され、相互通信が可能である。接続形態や通信方式は任意であり、例えば蓄電ユニット 10 a - 10 d のセルコントローラ 12 a - 12 d と制御回路 20 をそれぞれ 1 : 1 で接続する、制御回路 20 を中心としたスター型接続を用いてもよい。また通信バスを設置し、複数の蓄電ユニット 10 a - 10 d と制御回路 20 がそれぞれ当該通信バスにアクセスして通信する方式を用いてもよい。またセルコントローラ 12 a - 12 d と制御回路 20 の間で、バケツリレーの要領でデータを順次受け渡すデイジーチェイン方式を用いてもよい。

[0030] デイジーチェイン方式を用いる場合、終端に近いセルコントローラほど通

信量が少なくなり通信負荷が軽くなる。一方、制御回路 20 に近いセルコントローラほど通信量が多くなり通信負荷が重くなる。従ってデイジーチェーン方式では、セルコントローラ間の消費電力のバラツキが大きくなる。

[0031] 制御回路 20 は、複数の蓄電ユニット 10a-10d に含まれる各単セルをリバランスする機能、及び複数の蓄電ユニット 10a-10d に含まれる各組電池 11a-11d をリバランスする機能を備える。制御回路 20 は例えば、MPU (Micro Processing Unit) で構成することができる。

[0032] 制御回路 20 は、複数の蓄電ユニット 10a-10d でそれぞれ検出される各単セル VC1-VC8 の電圧値または残容量を制御信号線 30 を介して取得する。制御回路 20 は、取得した各単セルの電圧値または残容量が均等化されるよう複数の蓄電ユニット 10a-10d に制御信号を通知する。例えば、取得した複数の単セルの電圧値または残容量の内、最も低い電圧値または残容量と、最も高い電圧値または残容量との差が閾値を超えた場合に制御回路 20 は、セルリバランス制御を開始する。また定期的にセルリバランス制御を行う設定でもよい。

[0033] 制御回路 20 は、複数の蓄電ユニット 10a-10d に含まれる複数の単セルの目標電圧値または目標残容量を決定する。当該目標電圧値または当該目標残容量には例えば、当該複数の単セルの電圧値または残容量の内の、最小の電圧値または残容量を使用することができる。制御回路 20 は、取得した各単セルの電圧値または残容量と、当該目標電圧値または当該目標残容量との差分に応じて、各単セルの放電時間（即ち、放電スイッチのオン時間）を決定する。当該差分が大きいほど放電時間が長くなる。制御回路 20 は、複数の蓄電ユニット 10a-10d に制御信号線 30 を介して、各単セルの放電時間を通知する。なお制御回路 20 から目標電圧値または目標残容量を複数の蓄電ユニット 10a-10d に通知し、各セルコントローラ 12a-12d で各単セルの放電時間を決定してもよい。

[0034] また制御回路 20 は、複数の蓄電ユニット 10a-10d でそれぞれ検出される組電池 11a-11d の電圧値または残容量を制御信号線 30 を介し

て取得する。制御回路20は、取得した各組電池11a-11dの電圧値または残容量が均等化されるよう複数の蓄電ユニット10a-10dに制御信号を通知する。例えば、取得した複数の組電池11a-11dの電圧値または残容量の内、最も低い電圧値または残容量と、最も高い電圧値または残容量との差が閾値を超えた場合に制御回路20は、ユニットリバランス制御を開始する。また定期的にユニットリバランス制御を行う設定でもよい。

[0035] 制御回路20は、複数の蓄電ユニット10a-10dに含まれる複数の組電池11a-11dの目標電圧値または目標残容量を決定する。当該目標電圧値または当該目標残容量には例えば、当該複数の組電池11a-11dの電圧値または残容量の内の、最小の電圧値または残容量を使用することができる。制御回路20は、取得した各組電池11a-11dの電圧値または残容量と、当該目標電圧値または当該目標残容量との差分に応じて、各組電池11a-11dの放電時間（即ち、放電スイッチSW9のオン時間）を決定する。当該差分が大きいほど放電時間が長くなる。制御回路20は、複数の蓄電ユニット10a-10dに制御信号線30を介して、各組電池11a-11dの放電時間を通知する。なお制御回路20から目標電圧値または目標残容量を複数の蓄電ユニット10a-10dに通知し、各セルコントローラ12a-12dで各組電池11a-11dの放電時間を決定してもよい。

[0036] なお、上述の構成では、制御回路20は、取得した各組電池11a-11dの電圧値または残容量が均等化されるように放電スイッチSW9のオン時間を決定しているが、必ずしもユニットリバランス制御のみで各組電池11a-11dの電圧値または残容量の均等化を実現する必要はない。具体的には、制御回路20は、各組電池11a-11dに対して、それぞれの組電池を構成する複数の単セルVC1-VC8の中から最低電圧値または最低残容量を特定し、特定された複数の最低電圧値または最低残容量が均一になるように、それぞれの組電池の放電スイッチSW9のオン時間を決定してもよい。

[0037] このようなユニットリバランス制御を行う場合、ユニットリバランス制御

のみでは、各組電池 11a-11d に対して、特定された複数の最低電圧値または最低残容量が均一になるだけで、各組電池 11a-11d の電圧値または残容量の均等化を実現することはできないが、上述のセルリバランス制御を組み合わせることで、各組電池 11a-11d の電圧値または残容量の均等化も実現できる。この構成によると、制御回路 20 は、上述のセルリバランス制御と上述のユニットリバランス制御を独立に実行することができるようになる。

[0038] 例えば、セルリバランス制御やユニットリバランス制御の頻度によっては、セルリバランス制御による各組電池の放電量に比較的大きな差が生じることがある。セルリバランス制御による放電量は、組電池を構成する各単セルの電圧値または残容量の偏差によって決まるが、この偏差と各組電池の電圧値や残容量の大小関係とは直接的な関連性はない。具体的には、各組電池の電圧値が一致している場合（先にユニットリバランス制御を実施した状態）であっても、それぞれの組電池を構成する複数の単セルの電圧値に偏差が生じていることがある。この状態でセルリバランス制御を行うと各組電池の電圧値にずれが生じる。従って、取得した各組電池 11a-11d の電圧値または残容量と、当該目標電圧値または当該目標残容量との差分に応じて、各組電池 11a-11d の放電時間（即ち、放電スイッチ SW9 のオン時間）を決定する構成の場合、セルリバランス制御を先に実施し、その後でユニットリバランス制御を行う必要がある。

[0039] これに対して、各組電池に対して特定された複数の最低電圧値または最低残容量が均一になるようにユニットリバランス制御を行う場合は、セルリバランス制御の影響を受けない。例えば、各組電池に対して特定された複数の最低電圧値または最低残容量が均一になった状態でセルリバランス制御を実施したとしても、各組電池に対して特定された複数の最低電圧値または最低残容量にずれが生じることはない。また、各組電池を構成する単セルの電圧値または残容量が均一で、かつ、組電池の電圧値または残容量に偏差がある場合に、各組電池に対して特定された複数の最低電圧値または最低残容量が

均一になるように放電スイッチSW9を制御したとしても、各組電池を構成する単セルの電圧値または残容量に偏差が生じることはない。従って、各組電池に対して特定された複数の最低電圧値または最低残容量が均一になるようにユニットリバランス制御を行う場合は、両制御に前後関係や依存関係はなく、セルリバランス制御とユニットリバランス制御を独立に実行することができる。なお両制御を定期的に行う場合は、両制御を同時に開始してもよいし、別々に開始してもよい。通常、ユニットリバランス制御で組電池から放電される電流量は、セルリバランス制御で単セルから放電される電流量以上になる。従って両制御を同時に開始した場合、ユニットリバランス制御は、セルリバランス制御が完了すると同時またはそれ以降に完了することになる。

[0040] 制御回路20は、上述のセルリバランス制御と上述のユニットリバランス制御を独立に実行する。両制御に前後関係や依存関係はない。なお両制御を定期的に行う場合は、両制御を同時に開始してもよいし、別々に開始してもよい。通常、ユニットリバランス制御で組電池から放電される電流量は、セルリバランス制御で単セルから放電される電流量以上になる。従って両制御を同時に開始した場合、ユニットリバランス制御は、セルリバランス制御が完了すると同時またはそれ以降に完了することになる。

[0041] 制御回路20は、セルリバランス制御およびユニットリバランス制御を、蓄電システム1が外部機器（例えば、負荷、充電器）と電氣的に切断された状態で実行してもよいし、電氣的に接続された状態で実行してもよい。即ち、蓄電システム1の待機動作中に実行してもよいし、充放電動作中に実行してもよく、その動作状態を問わない。

[0042] 蓄電システム1に含まれる複数のセルコントローラ12a-12dの消費電流は必ずしも同一にはならない。例えば、セルコントローラ12a-12d間の部品バラツキにより、部品定数や温度特性にバラツキがある場合、消費電流が不均一となる。また上述のようにセルコントローラ12a-12d間で通信負荷に偏りがある場合も、消費電流が不均一となる。上述のデジ

一チェーン方式の場合、制御回路20と直接通信するセルコントローラの負荷が最も重くなり、消費電流が最も大きくなる。

[0043] これに対して本実施の形態では各セルコントローラ12a-12dにユニトリバランス回路16を設け、セルコントローラ12a-12dの消費電流を個別に調整する機能を有している。これにより、セルコントローラ12a-12d間の消費電流を均一化することが可能である。セルコントローラ12a-12d間の消費電流が均一となることで、セル間のバラツキも抑制することができ、結果としてセルリバランス回路13を小型に設計することが可能となる。即ち、セルコントローラ12a-12d間の消費電流が均一化することで、セル間の残容量のバラツキが拡大する時間が長くなるため、1回のセルリバランスにかかる時間を長く、つまり放電電流を小さく設定することができる。これにより、セルリバランス回路13を構成する放電抵抗RB1-RB9などの部品サイズを小さくすることができる。

[0044] 図3は、比較例に係る蓄電ユニット10の構成を示す図である。比較例に係る蓄電ユニット10は、図1に示した実施の形態に係る蓄電ユニット10の構成からDC-DCコンバータ15及びスイッチSW0を省略した構成である。比較例ではユニトリバランス回路16の電源電圧として組電池電圧が直接入力される。この場合、ユニトリバランス回路16を、組電池電圧（直列接続される単セル数）とユニトリバランス回路16での所望の電力損失量（消費電流）に応じて設計する必要がある。従って組電池電圧が高圧の場合（直列接続される単セル数が多い場合）、組電池電圧から進入するノイズへの保護部品を追加したり、部品耐圧および部品発熱を考慮して部品サイズを大きくしたりする必要がある。そのため比較例では、ユニトリバランス回路16を大型化する必要がある。

[0045] これに対して本実施の形態では、ユニトリバランス回路16の電源電圧として、DC-DCコンバータ15の出力電圧である安定電圧が入力される。この安定電圧を低電圧（例えば5.0V）に設定することにより、ユニトリバランス回路16を小型化することができる。具体的には、ユニトリ

バランス回路 16 に含まれる抵抗器やスイッチ（例えば、MOSFET）の許容損失や部品耐圧を下げるができるため、それらの部品サイズを小さくすることができる。またノイズ保護部品を追加する必要もない。従ってユニットリバランス回路 16 を小型化することができる。これにより、セルコントローラ 12 も小型化することができ、蓄電システム 1 全体の小型化にも寄与する。

[0046] また比較例では、組電池 11 に放電抵抗 R_{B10} が直接接続されているため、組電池電圧が変動すると放電抵抗 R_{B10} に流れる電流値も変動する。従って比較例では、組電池電圧の変動を考慮して、ユニットリバランス制御を行う必要があった。これに対して本実施の形態では、組電池 11 と放電抵抗 R_{B10} の間に、安定電圧を出力する DC-DC コンバータ 15 が介在するため、定電流でユニットリバランス制御を行うことができる。従って、放電抵抗 R_{B10} に流れる電流値の変動を考慮する必要がなく、ユニットリバランス制御を簡素化することができる。

[0047] 本実施の形態では上述のようにユニットリバランス回路 16 を小型化することができるが、DC-DC コンバータ 15 が追加される。しかしながら DC-DC コンバータ 15 は放電抵抗 R_{B10} と比較して放熱対策が容易である。例えば、DC-DC コンバータ 15 を基板の GND プレーンに接続することで高い放熱性が得られる。また DC-DC コンバータ 15 として、ヒートシンク付きのレギュレータ IC を使用すれば、より効果的な放熱処理ができる。効率よく放熱することで DC-DC コンバータ 15 を小型化することができる。

[0048] これに対して比較例では、放電抵抗 R_{B10} と組電池 11 が直接接続されるため、放電抵抗 R_{B10} を基板の GND プレーンから絶縁する必要があり放熱設計が難しくなる。絶縁と放熱の両方を満足させるには部品サイズを大きくする必要がある。

[0049] このように小型の DC-DC コンバータ 15 を追加することで、ユニットリバランス回路 16 の大型化を回避することができる。従って回路規模およ

びコストの増大を抑えつつ、蓄電ユニット 10a-10d の組電池 11a-11d 間をリバランスすることができる。また蓄電ユニット 10a-10d に含まれる複数のセル間をリバランスすることができる。

[0050] 以上、本発明を実施の形態をもとに説明した。これら実施の形態は例示であり、それらの各構成要素や各処理プロセスの組合せにいろいろな変形例が可能なこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。

[0051] 上述の実施の形態では複数の蓄電ユニット 10a-10d を直列接続する例を挙げたが、複数の蓄電ユニット 10a-10d を並列接続してもよい。この場合、蓄電システム 1 の容量が増大する。

[0052] また上述の実施の形態ではユニットリバランス制御とセルリバランス制御の両方を実施する蓄電システム 1 を説明したが、ユニットリバランス制御のみを実施してもよい。例えば、ニッケル水素セルを使用する場合、セルリバランス制御を実施しない場合が多い。

[0053] また上述の実施の形態では蓄電システム 1 を車両用電源装置に利用する例を想定したが、車載用途に限らず、航空用電源装置、船舶用電源装置、定置型蓄電システム等、他の用途にも利用可能である。

[0054] なお、実施の形態は、以下の項目によって特定されてもよい。

[0055] [項目 1]

直列接続された複数のセル (VC1-VC8) の電圧を検出する電圧検出回路 (14) であって、前記複数のセル (VC1-VC8) の両端から電源電圧の供給を受ける電圧検出回路 (14) と、

前記複数のセル (VC1-VC8) の両端電圧を別の直流電圧 (VCC) に変換する DC-DC コンバータ (15) と、

前記複数のセル (VC1-VC8) の消費電力を調整するための調整回路 (16) であって、前記 DC-DC コンバータ (15) により生成された直流電圧 (VCC) を電源電圧として動作する調整回路 (16) と、

を備えることを特徴とする蓄電ユニット (10)。

これによれば、調整回路（１６）を小型化することができる。

[項目２]

前記ＤＣ－ＤＣコンバータ（１５）は、前記複数のセル（ＶＣ１－ＶＣ８）の両端電圧を降圧して、前記調整回路（１６）に供給することを特徴とする項目１に記載の蓄電ユニット（１０）。

これによれば、調整回路（１６）を構成する部品の耐圧を下げることができる。

[項目３]

前記調整回路（１６）は、抵抗（ＲＢ１０）とスイッチ（ＳＷ９）を含み、

前記電圧検出回路（１４）は、前記スイッチ（ＳＷ９）を制御して前記複数のセル（ＶＣ１－ＶＣ８）の消費電力を調整することを特徴とする項目１または２に記載の蓄電ユニット（１０）。

これによれば、調整回路（１６）を簡素に構成することができ、調整回路（１６）を小型化することができる。

[項目４]

前記電圧検出回路（１４）は、前記複数のセル（ＶＣ１－ＶＣ８）の両端電圧をユニット電圧またはユニット残容量として制御回路（２０）に通知し、

前記制御回路（２０）は、前記蓄電ユニット（１０）、及び前記蓄電ユニット（１０ａ）と直列または並列に接続された少なくとも１つの他の蓄電ユニット（１０ｂ－１０ｄ）からそれぞれユニット電圧またはユニット残容量を取得し、取得したユニット電圧またはユニット残容量が均等化されるよう各蓄電ユニット（１０ａ－１０ｄ）に制御信号を通知し、

前記電圧検出回路（１４）は、前記制御回路（２０）からの制御信号にもとづき前記調整回路（１６）を制御することを特徴とする項目１から３のいずれかに記載の蓄電ユニット（１０）。

これによれば、複数の蓄電ユニット（１０ａ－１０ｄ）間のユニットリバ

ランス制御が可能となる。

[項目 5]

前記複数のセル (VC1-VC8) の電圧または残容量を均等化させるための均等化回路 (13) をさらに備え、

前記電圧検出回路 (14) は、前記複数のセル (VC1-VC8) の各電圧または各残容量を制御回路 (20) に通知し、

前記制御回路 (20) は、前記蓄電ユニット (10a)、及び前記蓄電ユニット (10a) と直列または並列に接続された少なくとも 1 つの他の蓄電ユニット (10b-10d) からそれぞれ複数のセル (VC1-VC8) の各電圧または各残容量を取得し、取得した各電圧または各残容量が均等化されるよう各蓄電ユニット (10a-10d) に制御信号を通知し、

前記電圧検出回路 (14) は、前記制御回路 (20) からの制御信号にもとづき前記均等化回路 (13) を制御することを特徴とする項目 4 に記載の蓄電ユニット (10)。

これによれば、複数のセル間のセルリバランス制御が可能となる。

[項目 6]

直列または並列に接続された複数の蓄電ユニット (10a-10d) と、前記複数の蓄電ユニット (10a-10d) を制御する制御回路 (20) と、を備え、

各蓄電ユニット (10a-10d) は、

直列接続された複数のセル (VC1-VC8) の電圧を検出する電圧検出回路 (14) であって、前記複数のセル (VC1-VC8) の両端から電源電圧の供給を受ける電圧検出回路 (14) と、

前記複数のセル (10a-10d) の両端電圧を別の直流電圧 (VCC) に変換する DC-DC コンバータ (15) と、

前記複数のセル (VC1-VC8) の消費電力を調整するための調整回路 (16) であって、前記 DC-DC コンバータ (15) により生成された直流電圧 (VCC) を電源電圧として動作する調整回路 (16) と、

を含むことを特徴とする蓄電システム（１）。

これによれば、調整回路（１６）を小型化することができる。

[項目 7]

各蓄電ユニット（１０ａ－１０ｄ）の電圧検出回路（１４）は、前記複数のセル（１０ａ－１０ｄ）の両端電圧をユニット電圧またはユニット残容量として前記制御回路（２０）に通知し、

前記制御回路（２０）は、前記複数の蓄電ユニット（１０ａ－１０ｄ）からそれぞれユニット電圧またはユニット残容量を取得し、取得したユニット電圧またはユニット残容量が均等化されるよう各蓄電ユニット（１０ａ－１０ｄ）に制御信号を通知し、

各蓄電ユニット（１０ａ－１０ｄ）の電圧検出回路（１４）は、前記制御回路（２０）からの制御信号にもとづき前記調整回路（１６）を制御することを特徴とする項目 6 に記載の蓄電システム（１）。

これによれば、複数の蓄電ユニット（１０ａ－１０ｄ）間のユニットリバランス制御が可能となる。

[項目 8]

各蓄電ユニット（１０ａ－１０ｄ）は、

前記複数のセル（ＶＣ１－ＶＣ８）の電圧または残容量を均等化させるための均等化回路（１３）をさらに含み、

各蓄電ユニット（１０ａ－１０ｄ）の電圧検出回路（１４）は、前記複数のセル（ＶＣ１－ＶＣ８）の各電圧または各残容量を前記制御回路（２０）に通知し、

前記制御回路は、前記複数の蓄電ユニットからそれぞれ複数のセル（ＶＣ１－ＶＣ８）の各電圧または各残容量を取得し、取得した各電圧または各残容量が均等化されるよう各蓄電ユニット（１０ａ－１０ｄ）に制御信号を通知し、

各蓄電ユニット（１０ａ－１０ｄ）の電圧検出回路（１４）は、前記制御回路（２０）からの制御信号にもとづき前記均等化回路（１３）を制御する

ことを特徴とする項目 7 に記載の蓄電システム (1)。

これによれば、複数のセル間のセルリバランス制御が可能となる。

[項目 9]

前記制御回路 (20) は、前記複数の蓄電ユニット (10a-10d) のユニット電圧またはユニット残容量を均等化させる制御と、前記複数の蓄電ユニット (10a-10d) の各セルの電圧または残容量を均等化させる制御を独立に実行することを特徴とする項目 8 に記載の蓄電システム (1)。

これによれば、柔軟なリバランス制御が可能となる。

符号の説明

[0056] 1 蓄電システム、 10 蓄電ユニット、 11 組電池、 12 セルコントローラ、 13 セルリバランス回路、 14 電圧検出・リバランス制御回路、 15 DC-DCコンバータ、 16 ユニットリバランス回路、 VC1, VC2, VC3, VC4, VC5, VC6, VC7, VC8 単セル、 RC1, RC2, RC3, RC4, RC5, RC6, RC7, RC8, RC9 抵抗、 RB1, RB2, RB3, RB4, RB5, RB6, RB7, RB8, RB9, RB10 放電抵抗、 SW0 スイッチ、 SW1, SW2, SW3, SW4, SW5, SW6, SW7, SW8, SW9 放電スイッチ、 20 制御回路、 30 制御信号線。

請求の範囲

- [請求項1] 直列接続された複数のセルの電圧を検出する電圧検出回路であって、前記複数のセルの両端から電源電圧の供給を受ける電圧検出回路と、
- 、
- 前記複数のセルの両端電圧を別の直流電圧に変換するDC-DCコンバータと、
- 前記複数のセルの消費電力を調整するための調整回路であって、前記DC-DCコンバータにより生成された直流電圧を電源電圧として動作する調整回路と、
- を備えることを特徴とする蓄電ユニット。
- [請求項2] 前記DC-DCコンバータは、前記複数のセルの両端電圧を降圧して、前記調整回路に供給することを特徴とする請求項1に記載の蓄電ユニット。
- [請求項3] 前記調整回路は、抵抗とスイッチを含み、
- 前記電圧検出回路は、前記スイッチを制御して前記複数のセルの消費電力を調整することを特徴とする請求項1または2に記載の蓄電ユニット。
- [請求項4] 前記電圧検出回路は、前記複数のセルの両端電圧をユニット電圧またはユニット残容量として制御回路に通知し、
- 前記制御回路は、前記蓄電ユニット、及び前記蓄電ユニットと直列または並列に接続された少なくとも1つの他の蓄電ユニットからそれぞれユニット電圧またはユニット残容量を取得し、取得したユニット電圧またはユニット残容量が均等化されるよう各蓄電ユニットに制御信号を通知し、
- 前記電圧検出回路は、前記制御回路からの制御信号にもとづき前記調整回路を制御することを特徴とする請求項1から3のいずれかに記載の蓄電ユニット。
- [請求項5] 前記複数のセルの電圧または残容量を均等化させるための均等化回

路をさらに備え、

前記電圧検出回路は、前記複数のセルの各電圧または各残容量を制御回路に通知し、

前記制御回路は、前記蓄電ユニット、及び前記蓄電ユニットと直列または並列に接続された少なくとも1つの他の蓄電ユニットからそれぞれ複数のセルの各電圧または各残容量を取得し、取得した各電圧または各残容量が均等化されるよう各蓄電ユニットに制御信号を通知し、

前記電圧検出回路は、前記制御回路からの制御信号にもとづき前記均等化回路を制御することを特徴とする請求項4に記載の蓄電ユニット。

[請求項6]

直列または並列に接続された複数の蓄電ユニットと、

前記複数の蓄電ユニットを制御する制御回路と、を備え、

各蓄電ユニットは、

直列接続された複数のセルの電圧を検出する電圧検出回路であって、前記複数のセルの両端から電源電圧の供給を受ける電圧検出回路と、

前記複数のセルの両端電圧を別の直流電圧に変換するDC-DCコンバータと、

前記複数のセルの消費電力を調整するための調整回路であって、前記DC-DCコンバータにより生成された直流電圧を電源電圧として動作する調整回路と、

を含むことを特徴とする蓄電システム。

[請求項7]

各蓄電ユニットの電圧検出回路は、前記複数のセルの両端電圧をユニット電圧またはユニット残容量として前記制御回路に通知し、

前記制御回路は、前記複数の蓄電ユニットからそれぞれユニット電圧またはユニット残容量を取得し、取得したユニット電圧またはユニット残容量が均等化されるよう各蓄電ユニットに制御信号を通知し、

各蓄電ユニットの電圧検出回路は、前記制御回路からの制御信号にもとづき前記調整回路を制御することを特徴とする請求項 6 に記載の蓄電システム。

[請求項 8]

各蓄電ユニットは、

前記複数のセルの電圧または残容量を均等化させるための均等化回路をさらに含み、

各蓄電ユニットの電圧検出回路は、前記複数のセルの各電圧または各残容量を前記制御回路に通知し、

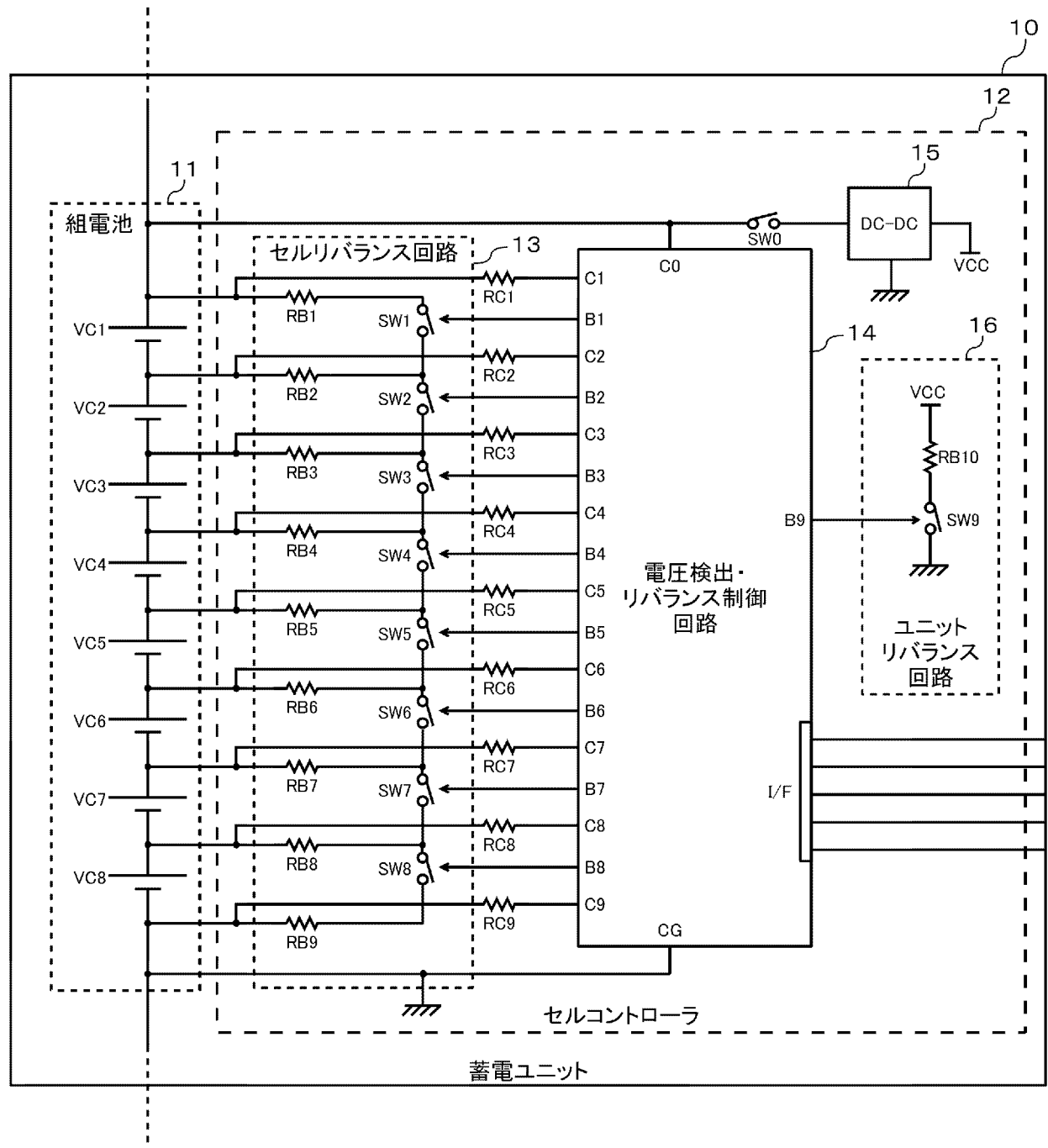
前記制御回路は、前記複数の蓄電ユニットからそれぞれ複数のセルの各電圧または各残容量を取得し、取得した各電圧または各残容量が均等化されるよう各蓄電ユニットに制御信号を通知し、

各蓄電ユニットの電圧検出回路は、前記制御回路からの制御信号にもとづき前記均等化回路を制御することを特徴とする請求項 7 に記載の蓄電システム。

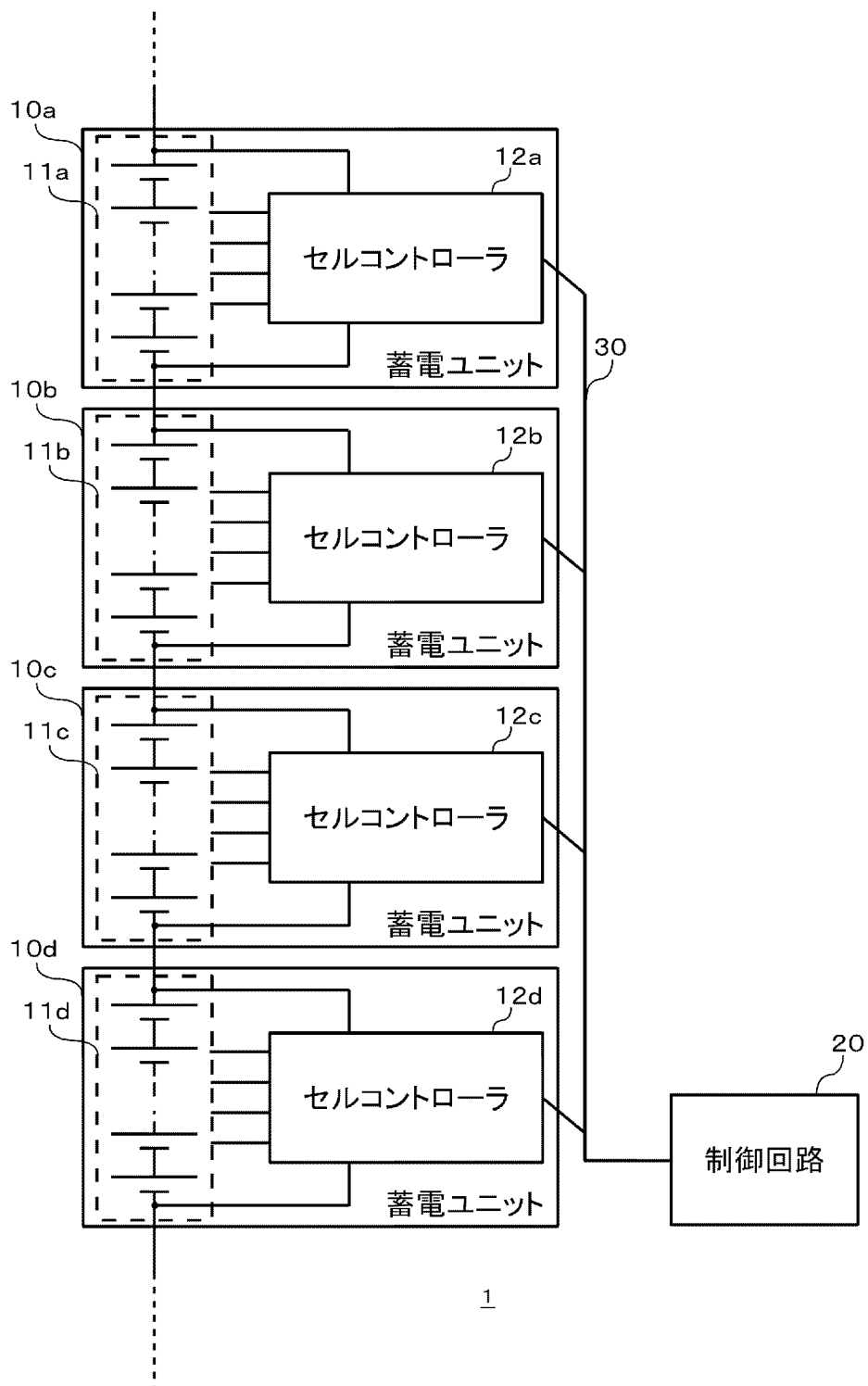
[請求項 9]

前記制御回路は、前記複数の蓄電ユニットのユニット電圧またはユニット残容量を均等化させる制御と、前記複数の蓄電ユニットの各セルの電圧または残容量を均等化させる制御を独立に実行することを特徴とする請求項 8 に記載の蓄電システム。

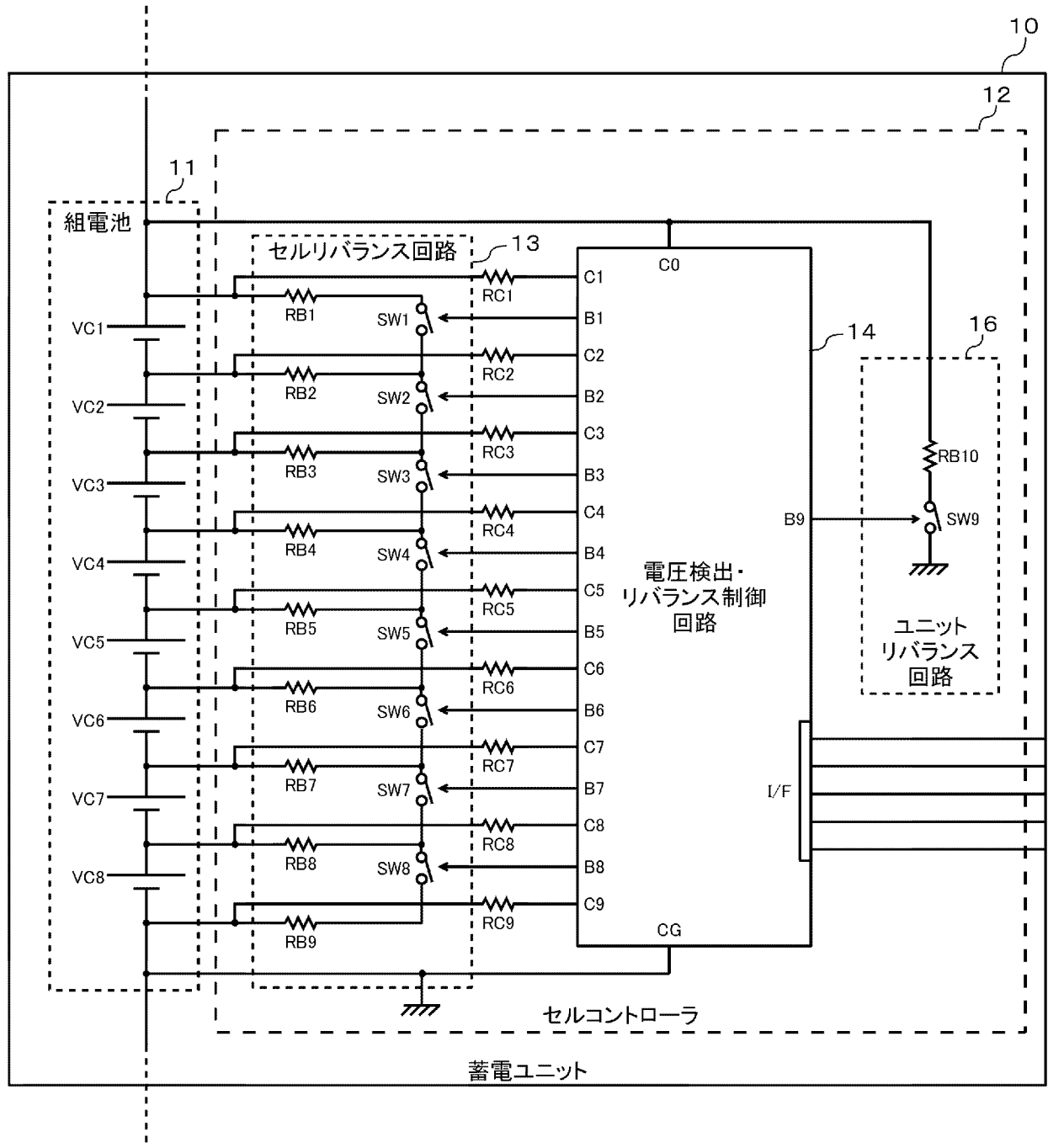
[図1]



[図2]



[図3]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/004482

A. CLASSIFICATION OF SUBJECT MATTER

H02J7/02(2016.01)i, H01M10/44(2006.01)i, H01M10/48(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02J7/02, H01M10/44, H01M10/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	WO 2015/087487 A1 (Sanyo Electric Co., Ltd.), 18 June 2015 (18.06.2015), paragraphs [0014] to [0027], [0033]; fig. 1, 2 & US 2016/0261007 A1 paragraphs [0017] to [0030], [0036]; fig. 1, 2 & CN 105940313 A	1-3, 6 4-5, 7-9
Y	JP 2010-29050 A (Toshiba Corp.), 04 February 2010 (04.02.2010), paragraphs [0031] to [0035]; fig. 2, 4 & US 2010/0019724 A1 paragraphs [0050] to [0056]; fig. 4, 6 & EP 2148384 A1 & AT 522947 T	4-5, 7-9

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
07 December 2016 (07.12.16)

Date of mailing of the international search report
20 December 2016 (20.12.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H02J7/02(2016.01)i, H01M10/44(2006.01)i, H01M10/48(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H02J7/02, H01M10/44, H01M10/48

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	WO 2015/087487 A1（三洋電機株式会社）2015.06.18, 段落 0014-0027, 0033、図 1, 2 & US 2016/0261007 A1 段落 0017-0030, 0036, 図 1, 2 & CN 105940313 A	1-3, 6 4-5, 7-9
Y	JP 2010-29050 A（株式会社東芝）2010.02.04, 段落 0031-0035、図 2, 4 & US 2010/0019724 A1 段落 0050-0056、図 4, 6 & EP 2148384 A1 & AT 522947 T	4-5, 7-9

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

07.12.2016

国際調査報告の発送日

20.12.2016

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

田中 慎太郎

5 T

3244

電話番号 03-3581-1101 内線 3568