

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2025 年 5 月 22 日 (22.05.2025)



(10) 国际公布号
WO 2025/102728 A1

(51) 国际专利分类号:
G09G 3/20 (2006.01)

(21) 国际申请号: PCT/CN2024/099668

(22) 国际申请日: 2024 年 6 月 17 日 (17.06.2024)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202311541468.7 2023年11月16日 (16.11.2023) CN

(71) 申请人: 武汉华星光电技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省武汉市东湖开发区高新大道 666 号生物城C5栋 430079 (CN)。

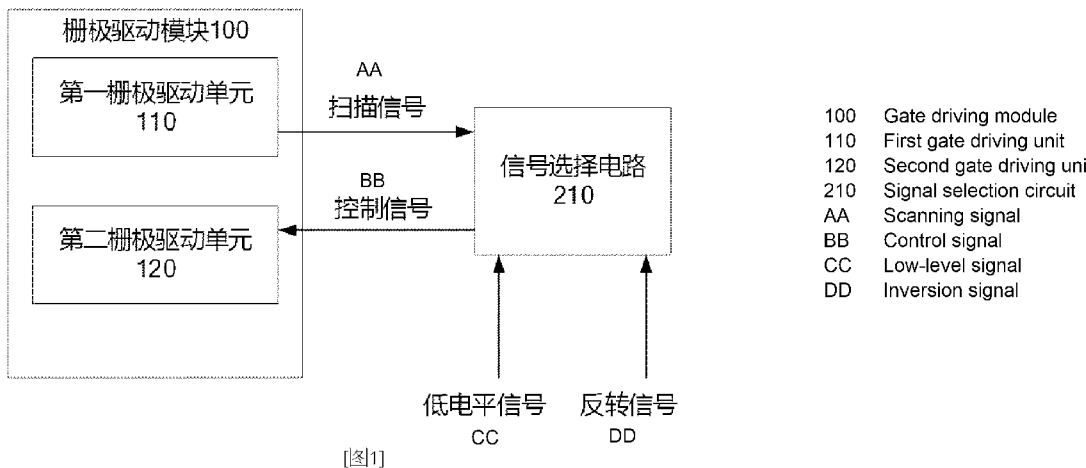
(72) 发明人: 李明月 (LI, Mingyue); 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋 430079 (CN)。田超 (TIAN, Chao); 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋 430079 (CN)。王超 (WANG, Chao); 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋 430079 (CN)。

(74) 代理人: 深圳紫藤知识产权代理有限公司 (PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市前海深港合作区南山街道听海大道5059号前海鸿荣源中心A座2401 518000 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ,

(54) Title: DISPLAY PANEL AND DISPLAY DEVICE

(54) 发明名称: 显示面板及显示装置



(57) Abstract: A display panel, comprising a first gate driving unit (110) for outputting a scanning signal on the basis of an initial trigger signal, and a signal selection circuit (210) electrically connected to the first gate driving unit (110) and a second gate driving unit (120). The signal selection circuit (210) is used for receiving an inversion signal, the scanning signal output by the first gate driving unit (110), and a low-level signal, and outputting a control signal to the second gate driving unit (120), the control signal being the scanning signal output by the first gate driving unit (110) or the low-level signal.

(57) 摘要: 一种显示面板, 包括根据初始触发信号输出扫描信号的第一栅极驱动单元 (110)、与第一栅极驱动单元 (110) 和第二栅极驱动单元 (120) 电连接的信号选择电路 (210), 信号选择电路 (210) 用于接收反转信号、第一栅极驱动单元 (110) 输出的扫描信号和低电平信号, 并输出控制信号至第二栅极驱动单元 (120), 控制信号为第一栅极驱动单元 (110) 输出的扫描信号或低电平信号。

[见续页]

IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ,
LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN,
MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA,
PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD,
SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ,
UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚
(AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE,
BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR,
HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO,
PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN,
TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

说明书

发明名称: 显示面板及显示装置

[0001] 本申请要求于2023年11月16日提交的申请号为202311541468.7的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

[0002] 本申请涉及显示技术领域。

背景技术

[0003] 随着显示行业的发展，用户对显示质量的要求越来越高，尤其是虚拟现实(Virtual Reality, VR)、增强现实(Augmented Reality, AR)、沉浸式游戏、竞速运动等特定的显示场景下，对显示设备的画面刷新速度要求非常高。目前常规显示频率下动态模糊、显示拖影等问题比较严重，高分辨率、高频驱动可有效降低运动模糊、显示拖影问题，而提高显示刷新频率又会直接导致显示传输数据量倍增、像素充电不足等问题，进而增加数据传输接口数、数据传输带宽以及显示设备功耗等，严重影响用户在显示设备中的沉浸式体验。

发明概述

[0004] 提高显示刷新频率又会直接导致显示传输数据量倍增、像素充电不足等问题，进而增加数据传输接口数、数据传输带宽以及显示设备功耗等，严重影响用户在显示设备中的沉浸式体验。

[0005] 第一方面，本申请实施例提供一种显示面板，包括：

[0006] 栅极驱动模块，包括第一栅极驱动单元和第二栅极驱动单元，所述第一栅极驱动单元被配置为接收初始触发信号，并根据所述初始触发信号输出扫描信号；

[0007] 信号选择电路，分别与所述第一栅极驱动单元、所述第二栅极驱动单元电连接，所述信号选择电路被配置为接收反转信号、所述第一栅极驱动单元输出的扫描信号以及低电平信号，并输出控制信号至所述第二栅极驱动单元，所述控制信号为所述第一栅极驱动单元输出的扫描信号或所述低电平信号；

- [0008] 当所述初始触发信号为第一帧画面的触发信号时，基于所述反转信号，所述控制信号为所述第一栅极驱动单元输出的扫描信号；当所述初始触发信号为所述第一帧画面的下一帧画面的触发信号时，基于所述反转信号，所述控制信号为所述低电平信号；
- [0009] 其中，所述显示面板还包括与所述第一栅极驱动单元电连接的第一选择电路，所述第一选择电路被配置为接收所述反转信号、所述初始触发信号以及所述低电平信号，并输出第一控制信号至所述第一栅极驱动单元，所述第一栅极驱动单元被配置为根据所述第一控制信号输出第一扫描信号，所述第一控制信号为所述初始触发信号或所述低电平信号；
- [0010] 所述信号选择电路被配置为接收所述反转信号、所述第一栅极驱动单元输出的第一扫描信号以及所述初始触发信号，并输出第二控制信号至所述第二栅极驱动单元，所述第二栅极驱动单元被配置为根据所述第二控制信号输出第二扫描信号，所述第二控制信号为第一栅极驱动单元输出的扫描信号或所述初始触发信号；
- [0011] 当所述第一控制信号为所述初始触发信号时，所述第二控制信号为所述第一栅极驱动单元输出的第一扫描信号；当所述第一控制信号为所述低电平信号时，所述第二控制信号为所述初始触发信号；
- [0012] 其中，所述显示面板还包括第三选择电路，所述栅极驱动模块还包括第四栅极驱动单元，所述第三选择电路分别与所述第一栅极驱动单元、所述第二栅极驱动单元、所述第四栅极驱动单元电连接；
- [0013] 所述第三选择电路被配置为接收所述反转信号、所述第二栅极驱动单元输出的扫描信号以及所述第一栅极驱动单元输出的扫描信号，并输出第四控制信号至所述第四栅极驱动单元，所述第四控制信号为所述第二栅极驱动单元输出的扫描信号或所述第一栅极驱动单元输出的扫描信号；
- [0014] 当所述初始触发信号为第一帧画面的触发信号时，所述控制信号为所述第一栅极驱动单元输出的扫描信号，所述第四控制信号为所述第二栅极驱动单元输出的扫描信号；当所述初始触发信号为所述第一帧画面的下一帧画面的触发信号

时，所述控制信号为所述低电平信号，所述第四控制信号为所述第一栅极驱动单元输出的扫描信号。

[0015] 第二方面，本申请实施例提供一种显示面板，包括：

[0016] 栅极驱动模块，包括第一栅极驱动单元和第二栅极驱动单元，所述第一栅极驱动单元被配置为接收初始触发信号，并根据所述初始触发信号输出扫描信号；

[0017] 信号选择电路，分别与所述第一栅极驱动单元、所述第二栅极驱动单元电连接，所述信号选择电路被配置为接收反转信号、所述第一栅极驱动单元输出的扫描信号以及低电平信号，并输出控制信号至所述第二栅极驱动单元，所述控制信号为所述第一栅极驱动单元输出的扫描信号或所述低电平信号；

[0018] 当所述初始触发信号为第一帧画面的触发信号时，基于所述反转信号，所述控制信号为所述第一栅极驱动单元输出的扫描信号；当所述初始触发信号为所述第一帧画面的下一帧画面的触发信号时，基于所述反转信号，所述控制信号为所述低电平信号。

[0019] 第三方面，本申请提供一种显示装置，所述显示装置包括如上述任一所述的显示面板。

有益效果

[0020] 本申请实施例提供的显示面板及显示装置，通过设置信号选择电路将显示面板分为第一栅极驱动单元和第二栅极驱动单元分别控制刷新的区域，通过控制分区显示顺序，可以实现第一栅极驱动单元和第二栅极驱动单元分别控制的区域不同刷新频率控制，实现更高分辨率、更高频的显示。

附图说明

[0021] 下面结合附图，通过对本申请的具体实施方式详细描述，将使本申请的技术方案及其它有益效果显而易见。

[0022] 图1至图5是本申请中多个实施例中显示面板的结构示意图；

[0023] 图6是本申请另一实施例中信号选择电路的结构示意图；

[0024] 图7是现有技术隔行扫描（Interlace）驱动的显示面板的结构图；

[0025] 图8是本申请一实施例中隔行扫描（Interlace）驱动的显示面板的结构示意图；

- [0026] 图9至图11是本申请中多个实施例中控制电路的结构示意图；
- [0027] 图12和图13是本申请中多个实施例中控制电路的信号示意图；
- [0028] 图14和图15是本申请多个实施例中显示区刷新示意图；
- [0029] 图16是本申请一实施例中相邻两帧画面的时序图。
- [0030] 附图标号：
- [0031] 100、栅极驱动模块；110、第一栅极驱动单元；120、第二栅极驱动单元；130、第三栅极驱动单元；140、第四栅极驱动单元；210、信号选择电路；211、第一控制模块；212、第二控制模块；213、反相模块；220、第一选择电路；230、第二选择电路；240、第三选择电路。

本发明的实施方式

- [0032] 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述。显然，所描述的实施例仅仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。
- [0033] 在本申请的描述中，术语“第一”、“第二”仅用于描述目的，而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个所述特征。在本申请的描述中，“多个”的含义是两个或两个以上，除非另有明确具体的限定。
- [0034] 在本申请的描述中，需要说明的是，除非另有明确的规定和限定，术语“安装”、“相连”、“连接”应做广义理解，例如，可以是固定连接，也可以是可拆卸连接，或一体地连接；可以是机械连接，也可以是电连接或可以相互通讯；可以是直接相连，也可以通过中间媒介间接相连，可以是两个元件内部的连通或两个元件的相互作用关系。对于本领域的普通技术人员而言，可以根据具体情况理解上述术语在本申请中的具体含义。
- [0035] 下文的公开提供了许多不同的实施方式或例子用来实现本申请的不同结构。为了简化本申请的公开，下文中对特定例子的部件和设置进行描述。当然，它们仅仅为示例，并且目的不在于限制本申请。本领域的普通技术人员应当理解，

可以对本申请的实施例进行修改或者等同替换，而不脱离本申请的精神和范围，这样的修改或者等同替换均应涵盖在本申请的范围当中。

[0036] 请参阅图1，本申请实施例提供显示面板，显示面板包括栅极驱动模块100和信号选择电路210，栅极驱动模块100输出的扫描信号用于控制显示面板的像素进行刷新，栅极驱动模块100包括第一栅极驱动单元110和第二栅极驱动单元120，第一栅极驱动单元110和第二栅极驱动单元120控制显示面板的部分像素行进行刷新，同一栅极驱动单元控制的不同像素行可以是相邻连续的像素行，也可以是间隔设置的像素行，并且不同栅极驱动单元控制的像素行的行数可以相同也可以不相同，本实施例不作具体限定。

[0037] 信号选择电路210分别与第一栅极驱动单元110、第二栅极驱动单元120电连接，即第一栅极驱动单元110输出的扫描信号输入到信号选择电路210，信号选择电路210输出的控制信号输出到第二栅极驱动单元120。

[0038] 信号选择电路210接收反转信号、第一栅极驱动单元110输出的扫描信号以及低电平信号，并根据反转信号将第一栅极驱动单元110输出的扫描信号或低电平信号作为控制信号输出至第二栅极驱动单元120。如果控制信号是第一栅极驱动单元110输出的扫描信号，则第二栅极驱动单元120控制的像素行会进行刷新，如果控制信号是低电平信号，则第二栅极驱动单元120控制的像素行不会进行刷新。

[0039] 由于反转信号包括高电平和低电平，并且反转信号在相邻帧之间交替变换，即当第一帧画面反转信号为高电平时，第一帧画面的下一帧画面反转信号切换为低电平，再下一帧画面反转信号又切换为高电平，依次交替循环。

[0040] 第一栅极驱动单元110接收初始触发信号开始画面的刷新，当初始触发信号为第一帧画面的触发信号时，控制信号为第一栅极驱动单元110输出的扫描信号，第一栅极驱动单元110和第二驱动单元控制的像素行均进行刷新，并写入第一帧画面相应的数据电压，实现第一帧画面的显示。

[0041] 基于上述反转信号的交替变化，当初始触发信号为第一帧画面的下一帧画面的触发信号时，控制信号为低电平信号，则第一栅极驱动单元110控制的像素行会进行刷新，第二栅极驱动单元120控制的像素行不会进行刷新，因此第一栅极驱

动单元110控制的像素行会写入第二帧画面相应的数据电压，第二栅极驱动单元120控制的像素行显示的仍然是第一帧画面显示的内容。

[0042] 每相邻的两帧画面中，第一栅极驱动单元110控制的像素行的画面会刷新两次，第二栅极驱动单元120控制的像素行的画面只会刷新一次，第一栅极驱动单元110控制的像素行的刷新率是第二栅极驱动单元120控制的像素行的刷新率的两倍。

[0043] 本实施例中，通过增加信号选择电路210使得显示面板分区控制，通过控制分区显示顺序，可以实现不同分区的不同刷新频率控制，实现更高分辨率、更高频的显示，且相比于同等分辨率下，功耗及传输带宽需求降低。

[0044] 在一个实施例中，同一栅极驱动单元控制的不同像素行是相邻连续的像素行，如图2所示，显示面板包括第一显示区A和第二显示区B，第一显示区A和第二显示区B的大小可以相同，也可以不相同，本实施例不作具体限定。第一栅极驱动单元110控制第一显示区A内的像素行进行刷新，第二栅极驱动单元120控制第二显示区B内的像素行进行刷新。

[0045] 通过信号选择电路210中的反转信号的控制，当初始触发信号为第一帧画面的触发信号时，控制信号为第一栅极驱动单元110输出的扫描信号，则第一显示区A和第二显示区B刷新显示第一帧画面。

[0046] 当初始触发信号为第一帧画面的下一帧画面的触发信号时，控制信号为低电平信号，则第一显示区A刷新为第一帧画面的下一帧画面的对应图像，第二显示区B仍保持第一帧画面的对应图像，即第一显示区A的刷新率是第二显示区B的刷新率的两倍。

[0047] 第一栅极驱动单元110和第二栅极驱动单元120均包含至少一个栅极驱动电路，至少一个栅极驱动电路的驱动方式为单边驱动、双边驱动以及交叉双边驱动中任意一种。

[0048] 在一个实施例中，如果是单边驱动，则在第一栅极驱动单元110和第二栅极驱动单元120中间设置一个信号选择电路210即可。如果是双边驱动或者交叉双边驱动，第一栅极驱动单元110和第二栅极驱动单元120的栅极驱动电路分布在显示面板左右两侧，则信号选择电路210包括第一侧选择电路和第二侧选择电路，第一

侧选择电路分别连接第一栅极驱动单元110第一侧的栅极驱动电路和第二栅极驱动单元120第一侧的栅极驱动电路，第二侧选择电路分别连接第一栅极驱动单元110第二侧的栅极驱动电路和第二栅极驱动单元120第二侧的栅极驱动电路。

[0049] 第一侧选择电路和第二侧选择电路的结构以及信号连接相同，第一侧选择电路和第二侧选择电路同步控制左右两侧的栅极驱动电路，以实现同一栅极驱动单元控制的像素行的刷新方式相同。此外，如果增加与信号选择电路210相同功能的选择电路，则双边驱动或者交叉双边驱动时同样需要设置相同的两个电路同步控制左右侧的栅极驱动电路。

[0050] 在一个实施例中，如图3所示，显示面板还包括与所述第一栅极驱动单元110电连接的第一选择电路220，第一选择电路220接收反转信号、初始触发信号以及低电平信号，并根据反转信号将初始触发信号或低电平信号作为第一控制信号输出至第一栅极驱动单元110。如果第一控制信号是初始触发信号，则第一栅极驱动单元110控制的像素行会进行刷新，如果第一控制信号是低电平信号，则第一栅极驱动单元110控制的像素行不会进行刷新。

[0051] 此外，在增加了第一选择电路220之后，信号选择电路210连接的信号需要进行调整，信号选择电路210接收反转信号、第一栅极驱动单元110输出的第一扫描信号以及初始触发信号，并根据反转信号将第一栅极驱动单元110输出的第一扫描信号或初始触发信号作为第二控制信号输出至第二栅极驱动单元120。无论第二控制信号是第一栅极驱动单元110输出的第一扫描信号还是低电平信号，第二栅极驱动单元120控制的像素行都会进行刷新，区别在于第一栅极驱动单元110控制的像素行不进行刷新时，第二栅极驱动单元120需要通过初始触发信号进行触发。

[0052] 因此，第一帧画面第一控制信号为初始触发信号，第二控制信号为第一栅极驱动单元110输出的第一扫描信号，第一显示区A和第二显示区B配合显示第一帧画面。

[0053] 第一帧画面的下一帧画面由于反转信号的切换，第一控制信号为低电平信号，第二控制信号为初始触发信号，第一显示区A不刷新，保持显示第一帧画面的对应图像，第二显示区B刷新显示第一帧画面的下一帧画面的对应图像，第二显示

区B的刷新率是第一显示区A的刷新率的两倍，相对上述实施例刷新率更快的区域进行了调整。

- [0054] 在一个实施例中，如图4所示，显示面板还包括第二选择电路230，所述栅极驱动模块100还包括第三栅极驱动单元130，第三栅极驱动单元130用于控制第三显示区C的像素行刷新，第二选择电路230分别与第二栅极驱动单元120、第三栅极驱动单元130电连接。第二选择电路230接收反转信号、低电平信号以及第二栅极驱动单元120输出的第二扫描信号，并根据反转信号将低电平信号或第二栅极驱动单元120输出的第二扫描信号作为第三控制信号输出至第三栅极驱动单元130。当第三控制信号为低电平信号时，第三栅极驱动单元130控制的像素行即第三显示区C不刷新，当第三控制信号为第二栅极驱动单元120输出的第二扫描信号时，第三栅极驱动单元130控制的像素行即第三显示区C刷新。
- [0055] 在一个实施例中，如图4所示，第一帧画面时第一控制信号为初始触发信号，第二控制信号为第一栅极驱动单元110输出的第一扫描信号，第三控制信号为低电平信号，即第一显示区A和第二显示区B刷新为第一帧画面的对应图像，第三显示区C保持第一帧画面的上一帧画面的对应图像。第一帧画面的下一帧画面时第一控制信号为低电平信号，第二控制信号为初始触发信号，第三控制信号为第二栅极驱动单元120输出的第二扫描信号，即第一显示区A保持第一帧画面的对应图像，第二显示区B和第三显示区C刷新为第一帧画面的下一帧画面的对应图像。即在相邻的两帧里第二显示区B的图像刷新两次，第一显示区A和第三显示区C的图像刷新一次。
- [0056] 需要说明的是，当第一帧画面为首帧画面，即第一帧画面没有上一帧画面时，第三显示区C在第一帧画面写入时保持暗态，当由于本实施例应用于高刷新了的显示面板，且第三显示区C仅仅是显示面板的部分显示区域，人眼无法感受到首帧画面第三显示区C的暗态。
- [0057] 第一帧画面时第一控制信号为初始触发信号，第二控制信号为第一栅极驱动单元110输出的第一扫描信号，第三控制信号为第二栅极驱动单元120输出的第二扫描信号，即第一显示区A、第二显示区B以及第三显示区C均刷新为第一帧画面的对应图像。第一帧画面的下一帧画面时第一控制信号为低电平信号时，第二

控制信号为初始触发信号，第三控制信号为低电平信号，即第一显示区A和第三显示区C保持第一帧画面的对应图像，第二显示区B刷新为第一帧画面的下一帧画面的对应图像。即在相邻的两帧里第二显示区B的图像刷新两次，第一显示区A和第三显示区C的图像刷新一次。

[0058] 在一个实施例中，如图5所示，显示面板还包括第三选择电路240，栅极驱动模块100还包括第四栅极驱动单元140，第四栅极驱动单元140用于控制第四显示区D的像素行刷新，所述第三选择电路240分别与第一栅极驱动单元110、第二栅极驱动单元120、第四栅极驱动单元140电连接。

[0059] 第三选择电路240接收反转信号、第二栅极驱动单元120输出的扫描信号以及第一栅极驱动单元110输出的扫描信号，并根据反转信号将第二栅极驱动单元120输出的扫描信号和第一栅极驱动单元110输出的扫描信号作为第四控制信号输出至第四栅极驱动单元140。

[0060] 当初始触发信号为第一帧画面的触发信号时，控制信号为第一栅极驱动单元110输出的扫描信号，第四控制信号为第二栅极驱动单元120输出的扫描信号，即第一显示区A、第二显示区B以及第四显示区D均刷新为第一帧画面的对应图像。

[0061] 当初始触发信号为第一帧画面的下一帧画面的触发信号时，控制信号为低电平信号，第四控制信号为第一栅极驱动单元110输出的扫描信号，即第一显示区A和第四显示区D刷新为第一帧画面的下一帧画面的对应图像，第二显示区B保持第一帧画面的对应图像。即在相邻的两帧里第一显示区A和第四显示区D的图像刷新两次，第二显示区B的图像刷新一次。

[0062] 在一个实施例中，上述实施例中信号选择电路210、第一选择电路220、第二选择电路230以及第三选择电路240可以设为相同的选择电路，都是基于反转信号将输入的两个信号其中之一作为输出信号，并且反转信号在相邻帧进行交替，因此输出信号也在输入的两个信号中进行交替。信号选择电路210、第一选择电路220、第二选择电路230以及第三选择电路240区别仅在于输入的两个信号不同，本实施例以信号选择电路210为例进行说明，其它选择电路不再一一赘述。

- [0063] 如图6所示, 信号选择电路210包括第一第二控制模块0211、第二第二控制模块0212以及反相模块213, 第二第二控制模块0212和反相模块213连接, 第一第二控制模块0211接收第一栅极驱动单元110输出的扫描信号, 第二第二控制模块0212接收低电平信号, 第一第二控制模块0211和反相模块213连接反转信号。
- [0064] 反转信号在相邻帧交替切换, 第一帧画面时反转信号为高电平, 信号选择电路210输出第一栅极驱动单元110输出的扫描信号, 第一帧画面的下一帧画面时反转信号切换为低电平, 信号选择电路210输出低电平信号。再下一帧画面时反转信号切换为高电平, 信号选择电路210输出第一栅极驱动单元110输出的扫描信号, 以此进行交替循环。
- [0065] 在一个实施例中, 第一第二控制模块0211包括第一开关晶体管, 第一开关晶体管的栅极连接反转信号, 第一开关晶体管源漏极的一者连接第一栅极驱动单元110输出的扫描信号, 第一开关晶体管源漏极的另一者连接第二栅极驱动单元120。反相模块的一端连接反转信号, 反相模块的另一端连接第二第二控制模块0212。第二第二控制模块0212包括第二开关晶体管, 第二开关晶体管的栅极连接反相模块的另一端, 第二开关晶体管源漏极的一者连接低电平信号, 第二开关晶体管源漏极的另一者连接第二栅极驱动单元120。
- [0066] 当反转信号为高电平时, 反相模块输出低电平至第二开关晶体管的栅极, 第二开关晶体管关闭, 第一开关晶体管导通, 控制信号为第一栅极驱动单元110输出的扫描信号。
- [0067] 当反转信号为低电平时, 反相模块输出高电平至第二开关晶体管的栅极, 第二开关晶体管导通, 第一开关晶体管关闭, 控制信号为低电平信号。
- [0068] 本实施例中通过设置选择电路使得显示面板分区控制, 通过控制分区显示顺序, 可以实现不同分区的不同刷新频率控制, 实现更高分辨率、更高频的显示, 且相比于同等分辨率下, 功耗及传输带宽需求降低。
- [0069] 如图7所示, 以 $4N \times M$ 分辨率&Interlace驱动示意, 现有驱动方案为驱动电路GOA接收到触发信号STV0后, 由G₁级依次级传至G_{4N}级, 同步完成显示区数据刷新, 且显示区A不进行分区拆分。

[0070] 如图8所示, 本申请提供一种显示面板, 将驱动电路进行划分, 划分方案为G₁级至GN级为第一部分(第一部分相当于第一栅极驱动单元), 控制显示区A; G_{N+1}级至2GN级为第二部分, 控制显示B; G_{2N+1}级至G_{3N}级为第三部分(第二部分和第三部分相当于第二栅极驱动单元), 控制显示区C; G_{3N+1}级至G_{4N}级为第四部分(第四部分相当于第三栅极驱动单元), 控制显示区D; 另外, 为实现正常驱动, 需要新增第一控制电路1、第二控制电路2、第三控制电路3, 第一控制电路1为上述实施例中的第一选择电路, 第二控制电路2为上述实施例中的信号选择电路, 第三控制电路3为上述实施例中的第二选择电路。第一控制电路1、第二控制电路2、第三控制电路3均包括第一控制模块01和第二控制模块02。

[0071] 图9为控制电路1的结构示意图, 共计14T2C, NTA1的栅极与源极短接, 并与FHL信号连接, NT1A的漏极接QA1节点; NT9A的栅极接QA1节点, 源极接STV0, 漏极接电路输出端STV1; NT8A的栅极与源极短接, 且连接至VGH, 漏极接PA1节点; NT5A的栅极接PA1节点, 源极接QA1节点, 漏极接VGL, NT6A的栅极接FHL, 源极接PA1节点, 漏极接VGL, NT10A的栅极接PA1节点, 源极接VGL, 漏极接输出端STV1; NT1B的栅极与源极短接, 并与PC1信号连接, NT1B的漏极接QB1节点; NT9B的栅极接QB1节点, 源极接VGL, 漏极接电路输出端STV1; NT8B的栅极与源极短接, 且连接至VGH, 漏极接PB1节点; NT5B的栅极接PB1节点, 源极接QB1节点, 漏极接VGL, NT6B的栅极接PC1, 源极接PB1节点, 漏极接VGL, NT10B的栅极接PB1节点, 源极接VGL, 漏极接输出端STV1。NT6C和NT8C构成反相器, 将与FHL相反的电位输入至PC2。

[0072] 图10为控制电路2的结构示意图: 共计14T2C, NTA1的栅极与源极短接, 并与FHL信号连接, NT1A的漏极接QA2节点; NT9A的栅极接QA2节点, 源极接Gate_N, 漏极接电路输出端STV2; NT8A的栅极与源极短接, 且连接至VGH, 漏极接PA2节点; NT5A的栅极接PA2节点, 源极接QA2节点, 漏极接VGL, NT6A的栅极接FHL, 源极接PA2节点, 漏极接VGL, NT10A的栅极接PA2节点, 源极接VGL, 漏极接输出端STV2; NTB1的栅极与源极短接, 并与PC2信号连接, NT1B的漏极接QB2节点; NT9B的栅极接QB2节点, 源极接STV0, 漏极接电路输出端STV2;

NT8B的栅极与源极短接，且连接至VGH,漏极接PB2节点；NT5B的栅极接PB2节点，源极接QB2节点，漏极接VGL,NT6B的栅极接PC2,源极接PB2节点，漏极接VGL，NT10B的栅极接PB2节点，源极接VGL,漏极接输出端STV2。NT6C和NT8C构成反相器，将与FHL相反的电位输入至PC2。

[0073] 图11为第三控制电路3的结构示意图：共计14T2C,NTA1的栅极与源极短接，并与FHL信号连接，NT1A的漏极接QA3节点；NT9A的栅极接QA3节点，源极接VGL,漏极接电路输出端STV3；NT8A的栅极与源极短接，且连接至VGH,漏极接PA3节点；NT5A的栅极接PA3节点，源极接QA3节点，漏极接VGL,NT6A的栅极接FHL,源极接PA3节点，漏极接VGL，NT10A的栅极接PA3节点，源极接VGL,漏极接输出端STV3;NTB1的栅极与源极短接，并与PC3信号连接，NT1B的漏极接QB3节点；NT9B的栅极接QB3节点，源极接Gate_3N,漏极接电路输出端STV3；NT8B的栅极与源极短接，且连接至VGH,漏极接PB3节点；NT5B的栅极接PB3节点，源极接QB3节点，漏极接VGL,NT6B的栅极接PC3,源极接PB3节点，漏极接VGL，NT10B的栅极接PB3节点，源极接VGL,漏极接输出端STV3。NT6C和NT8C构成反相器，将与FHL相反的电位输入至PC2。

[0074] 如图12和图13所示，反转信号为H时，控制电路1输出STV0，控制电路2输出GateN，控制电路3输出VGL，控制信号为L时，控制电路1输出VGL，控制电路2输出STV0，控制电路3输出Gate3N。

[0075] 如图14和图15所示：通过控制控制电路的输入信号，可以实现第(N-1)帧A/B/C区刷新，D区不刷新，第N帧B/C/D区刷新，A区不刷新。或者，可以实现第(N-1)帧B/C/D区刷新，A区不刷新，第N帧A/B/C区刷新，D区不刷新。均可以实现B/C区刷新频率为A/D区刷新频率的两倍，进而实现分区高频的目的。

[0076] 图16为相邻两帧画面的时序图，本实施例新增反转信号FHL,通过反转和输入信号，选择性的输出信号来控制显示驱动；STV0为IC供给初始触发信号，通过选择控制电路1，使得控制电路1的输出信号在FHL为高电位时输出与STV0同相位的信号，FHL为底电平时输出低电平；选择控制电路2在FHL为高电平时输出与GN同相位的信号，FHL为L信号时输出与第二帧STV0同相位的信号；选择控

制电路3：在 FHL为高电平时，不输出，在FHL为低电平时输出与G3N级输出同相位的信号。

[0077] 本申请提供显示装置，所述显示装置包括如上述任一实施例所述的显示面板。

[0078] 在上述实施例中，对各个实施例的描述都各有侧重，某个实施例中未详述的部分，可以参见其他实施例的相关描述。

[0079] 以上实施例的各技术特征可以进行任意的组合，为使描述简洁，未对上述实施例中的各个技术特征所有可能的组合都进行描述，然而，只要这些技术特征的组合不存在矛盾，都应当认为是本说明书记载的范围。

[0080] 以上对本申请实施例所提供的一种显示面板及显示装置进行了详细介绍，本文中应用了具体个例对本申请的原理及实施方式进行了阐述，以上实施例的说明只是用于帮助理解本申请的方法及其核心思想；同时，对于本领域的技术人员，依据本申请的思想，在具体实施方式及应用范围上均会有改变之处，综上，本说明书内容不应理解为对本申请的限制。

权利要求书

[权利要求 1]

一种显示面板，其中，包括：

栅极驱动模块，包括第一栅极驱动单元和第二栅极驱动单元，所述第一栅极驱动单元被配置为接收初始触发信号，并根据所述初始触发信号输出扫描信号；

信号选择电路，分别与所述第一栅极驱动单元、所述第二栅极驱动单元电连接，所述信号选择电路被配置为接收反转信号、所述第一栅极驱动单元输出的扫描信号以及低电平信号，并输出控制信号至所述第二栅极驱动单元，所述控制信号为所述第一栅极驱动单元输出的扫描信号或所述低电平信号；

当所述初始触发信号为第一帧画面的触发信号时，基于所述反转信号，所述控制信号为所述第一栅极驱动单元输出的扫描信号；当所述初始触发信号为所述第一帧画面的下一帧画面的触发信号时，基于所述反转信号，所述控制信号为所述低电平信号；

其中，所述显示面板还包括与所述第一栅极驱动单元电连接的第一选择电路，所述第一选择电路被配置为接收所述反转信号、所述初始触发信号以及所述低电平信号，并输出第一控制信号至所述第一栅极驱动单元，所述第一栅极驱动单元被配置为根据所述第一控制信号输出第一扫描信号，所述第一控制信号为所述初始触发信号或所述低电平信号；

所述信号选择电路被配置为接收所述反转信号、所述第一栅极驱动单元输出的第一扫描信号以及所述初始触发信号，并输出第二控制信号至所述第二栅极驱动单元，所述第二栅极驱动单元被配置为根据所述第二控制信号输出第二扫描信号，所述第二控制信号为所述第一栅极驱动单元输出的扫描信号或所述初始触发信号；

当所述第一控制信号为所述初始触发信号时，所述第二控制信号为所述第一栅极驱动单元输出的第一扫描信号；当所述第一控制信号为所述低电平信号时，所述第二控制信号为所述初始触发信号；

其中，所述显示面板还包括第三选择电路，所述栅极驱动模块还包括第四栅极驱动单元，所述第三选择电路分别与所述第一栅极驱动单元、所述第二栅极驱动单元、所述第四栅极驱动单元电连接；所述第三选择电路被配置为接收所述反转信号、所述第二栅极驱动单元输出的扫描信号以及所述第一栅极驱动单元输出的扫描信号，并输出第四控制信号至所述第四栅极驱动单元，所述第四控制信号为所述第二栅极驱动单元输出的扫描信号或所述第一栅极驱动单元输出的扫描信号；

当所述初始触发信号为第一帧画面的触发信号时，所述控制信号为所述第一栅极驱动单元输出的扫描信号，所述第四控制信号为所述第二栅极驱动单元输出的扫描信号；当所述初始触发信号为所述第一帧画面的下一帧画面的触发信号时，所述控制信号为所述低电平信号，所述第四控制信号为所述第一栅极驱动单元输出的扫描信号。

[权利要求 2]

如权利要求1所述的显示面板，其中，所述显示面板还包括第二选择电路，所述栅极驱动模块还包括第三栅极驱动单元，所述第二选择电路分别与所述第二栅极驱动单元、所述第三栅极驱动单元电连接；

所述第二选择电路被配置为接收所述反转信号、所述低电平信号以及所述第二栅极驱动单元输出的第二扫描信号，并输出第三控制信号至所述第三栅极驱动单元，所述第三控制信号为所述低电平信号或所述第二栅极驱动单元输出的第二扫描信号。

[权利要求 3]

如权利要求2所述的显示面板，其中，当所述第一控制信号为所述初始触发信号时，所述第二控制信号为所述第一栅极驱动单元输出的第一扫描信号，所述第三控制信号为所述低电平信号；当所述第一控制信号为所述低电平信号时，所述第二控制信号为所述初始触发信号，所述第三控制信号为所述第二栅极驱动单元输出的第二扫描信号；或，

当所述第一控制信号为所述初始触发信号时，所述第二控制信号为所述第一栅极驱动单元输出的第一扫描信号，所述第三控制信号为所述第二栅极驱动单元输出的第二扫描信号；当所述第一控制信号为所述低电平信号时，所述第二控制信号为所述初始触发信号，所述第三控制信号为所述低电平信号。

[权利要求 4]

如权利要求1所述的显示面板，其中，所述信号选择电路包括第一控制模块、第二控制模块以及反相模块，所述第二控制模块和所述反相模块连接，所述第一控制模块接收所述第一栅极驱动单元输出的扫描信号，所述第二控制模块接收所述低电平信号，所述第一控制模块和所述反相模块连接所述反转信号；

当所述反转信号为高电平时，所述信号选择电路输出所述第一栅极驱动单元输出的扫描信号；当所述反转信号为低电平时，所述信号选择电路输出所述低电平信号。

[权利要求 5]

如权利要求4所述的显示面板，其中，所述第一控制模块包括第一开关晶体管，所述第一开关晶体管的栅极连接所述反转信号，所述第一开关晶体管源漏极的一者连接所述第一栅极驱动单元输出的扫描信号，所述第一开关晶体管源漏极的另一者连接所述第二栅极驱动单元；

所述反相模块的一端连接所述反转信号，所述反相模块的另一端连接所述第二控制模块；

所述第二控制模块包括第二开关晶体管，所述第二开关晶体管的栅极连接所述反相模块的另一端，所述第二开关晶体管源漏极的一者连接所述低电平信号，所述第二开关晶体管源漏极的另一者连接所述第二栅极驱动单元。

[权利要求 6]

如权利要求1所述的显示面板，其中，所述显示面板包括第一显示区和第二显示区，所述第一栅极驱动单元控制所述第一显示区内的像素行进行刷新，所述第二栅极驱动单元控制所述第二显示区内的像素行进行刷新；所述第一栅极驱动单元和所述第二栅极驱动单元

均包含至少一个栅极驱动电路，所述至少一个栅极驱动电路的驱动方式为单边驱动、双边驱动以及交叉双边驱动中任意一种。

[权利要求 7] 如权利要求6所述的显示面板，其中，所述至少一个栅极驱动电路的驱动方式为双边驱动或交叉双边驱动时，所述信号选择电路包括第一侧选择电路和第二侧选择电路，所述第一侧选择电路分别连接所述第一栅极驱动单元第一侧的栅极驱动电路和所述第二栅极驱动单元第一侧的栅极驱动电路，所述第二侧选择电路分别连接所述第一栅极驱动单元第二侧的栅极驱动电路和所述第二栅极驱动单元第二侧的栅极驱动电路。

[权利要求 8] 如权利要求1至7任一所述的显示面板，其中，所述第一栅极驱动单元输出的扫描信号输入到所述信号选择电路，所述信号选择电路输出的控制信号输出到所述第二栅极驱动单元。

[权利要求 9] 一种显示面板，其中，包括：
栅极驱动模块，包括第一栅极驱动单元和第二栅极驱动单元，所述第一栅极驱动单元被配置为接收初始触发信号，并根据所述初始触发信号输出扫描信号；
信号选择电路，分别与所述第一栅极驱动单元、所述第二栅极驱动单元电连接，所述信号选择电路被配置为接收反转信号、所述第一栅极驱动单元输出的扫描信号以及低电平信号，并输出控制信号至所述第二栅极驱动单元，所述控制信号为所述第一栅极驱动单元输出的扫描信号或所述低电平信号；
当所述初始触发信号为第一帧画面的触发信号时，基于所述反转信号，所述控制信号为所述第一栅极驱动单元输出的扫描信号；当所述初始触发信号为所述第一帧画面的下一帧画面的触发信号时，基于所述反转信号，所述控制信号为所述低电平信号。

[权利要求 10] 如权利要求9所述的显示面板，其中，所述显示面板还包括与所述第一栅极驱动单元电连接的第一选择电路，所述第一选择电路被配置为接收所述反转信号、所述初始触发信号以及所述低电平信号，

并输出第一控制信号至所述第一栅极驱动单元，所述第一栅极驱动单元被配置为根据所述第一控制信号输出第一扫描信号，所述第一控制信号为所述初始触发信号或所述低电平信号；

所述信号选择电路被配置为接收所述反转信号、所述第一栅极驱动单元输出的第一扫描信号以及所述初始触发信号，并输出第二控制信号至所述第二栅极驱动单元，所述第二栅极驱动单元被配置为根据所述第二控制信号输出第二扫描信号，所述第二控制信号为第一栅极驱动单元输出的扫描信号或所述初始触发信号；

当所述第一控制信号为所述初始触发信号时，所述第二控制信号为所述第一栅极驱动单元输出的第一扫描信号；当所述第一控制信号为所述低电平信号时，所述第二控制信号为所述初始触发信号。

[权利要求 11]

如权利要求10所述的显示面板，其中，所述显示面板还包括第二选择电路，所述栅极驱动模块还包括第三栅极驱动单元，所述第二选择电路分别与所述第二栅极驱动单元、所述第三栅极驱动单元电连接；

所述第二选择电路被配置为接收所述反转信号、所述低电平信号以及所述第二栅极驱动单元输出的第二扫描信号，并输出第三控制信号至所述第三栅极驱动单元，所述第三控制信号为所述低电平信号或所述第二栅极驱动单元输出的第二扫描信号。

[权利要求 12]

如权利要求11所述的显示面板，其中，当所述第一控制信号为所述初始触发信号时，所述第二控制信号为所述第一栅极驱动单元输出的第一扫描信号，所述第三控制信号为所述低电平信号；当所述第一控制信号为所述低电平信号时，所述第二控制信号为所述初始触发信号，所述第三控制信号为所述第二栅极驱动单元输出的第二扫描信号；或，

当所述第一控制信号为所述初始触发信号时，所述第二控制信号为所述第一栅极驱动单元输出的第一扫描信号，所述第三控制信号为所述第二栅极驱动单元输出的第二扫描信号；当所述第一控制信号

为所述低电平信号时，所述第二控制信号为所述初始触发信号，所述第三控制信号为所述低电平信号。

[权利要求 13]

如权利要求9所述的显示面板，其中，所述显示面板还包括第三选择电路，所述栅极驱动模块还包括第四栅极驱动单元，所述第三选择电路分别与所述第一栅极驱动单元、所述第二栅极驱动单元、所述第四栅极驱动单元电连接；

所述第三选择电路被配置为接收所述反转信号、所述第二栅极驱动单元输出的扫描信号以及所述第一栅极驱动单元输出的扫描信号，并输出第四控制信号至所述第四栅极驱动单元，所述第四控制信号为所述第二栅极驱动单元输出的扫描信号或所述第一栅极驱动单元输出的扫描信号；

当所述初始触发信号为第一帧画面的触发信号时，所述控制信号为所述第一栅极驱动单元输出的扫描信号，所述第四控制信号为所述第二栅极驱动单元输出的扫描信号；当所述初始触发信号为所述第一帧画面的下一帧画面的触发信号时，所述控制信号为所述低电平信号，所述第四控制信号为所述第一栅极驱动单元输出的扫描信号。

[权利要求 14]

如权利要求9所述的显示面板，其中，所述信号选择电路包括第一控制模块、第二控制模块以及反相模块，所述第二控制模块和所述反相模块连接，所述第一控制模块接收所述第一栅极驱动单元输出的扫描信号，所述第二控制模块接收所述低电平信号，所述第一控制模块和所述反相模块连接所述反转信号；

当所述反转信号为高电平时，所述信号选择电路输出所述第一栅极驱动单元输出的扫描信号；当所述反转信号为低电平时，所述信号选择电路输出所述低电平信号。

[权利要求 15]

如权利要求14所述的显示面板，其中，所述第一控制模块包括第一开关晶体管，所述第一开关晶体管的栅极连接所述反转信号，所述第一开关晶体管源漏极的一者连接所述第一栅极驱动单元输出的扫

描信号，所述第一开关晶体管源漏极的另一者连接所述第二栅极驱动单元；

所述反相模块的一端连接所述反转信号，所述反相模块的另一端连接所述第二控制模块；

所述第二控制模块包括第二开关晶体管，所述第二开关晶体管的栅极连接所述反相模块的另一端，所述第二开关晶体管源漏极的一者连接所述低电平信号，所述第二开关晶体管源漏极的另一者连接所述第二栅极驱动单元。

[权利要求 16] 如权利要求9所述的显示面板，其中，所述显示面板包括第一显示区和第二显示区，所述第一栅极驱动单元控制所述第一显示区内的像素行进行刷新，所述第二栅极驱动单元控制所述第二显示区内的像素行进行刷新；所述第一栅极驱动单元和所述第二栅极驱动单元均包含至少一个栅极驱动电路，所述至少一个栅极驱动电路的驱动方式为单边驱动、双边驱动以及交叉双边驱动中任意一种。

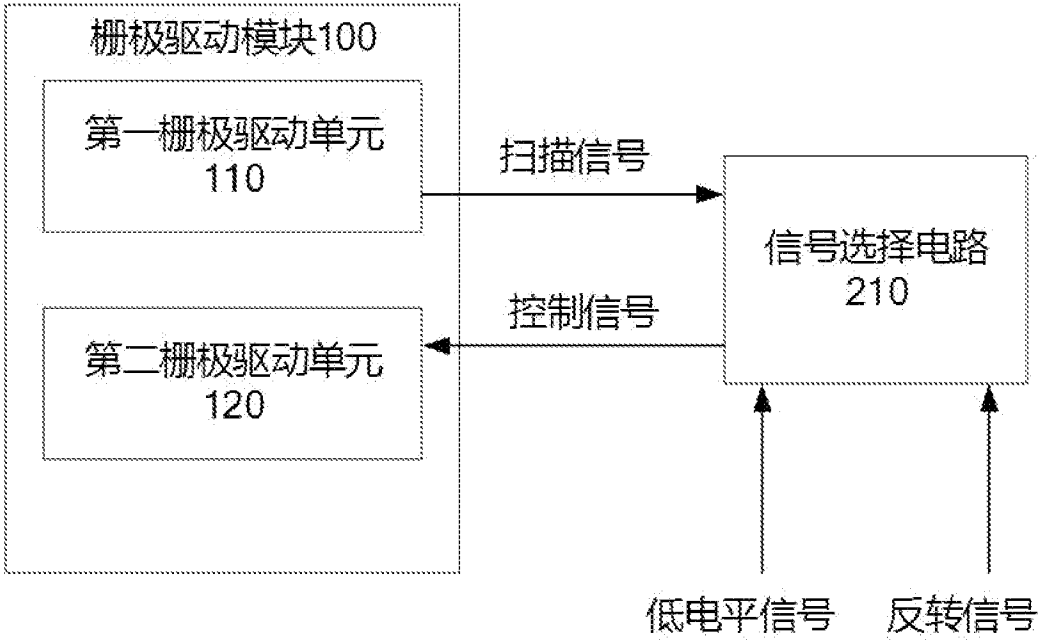
[权利要求 17] 如权利要求16所述的显示面板，其中，所述至少一个栅极驱动电路的驱动方式为双边驱动或交叉双边驱动时，所述信号选择电路包括第一侧选择电路和第二侧选择电路，所述第一侧选择电路分别连接所述第一栅极驱动单元第一侧的栅极驱动电路和所述第二栅极驱动单元第一侧的栅极驱动电路，所述第二侧选择电路分别连接所述第一栅极驱动单元第二侧的栅极驱动电路和所述第二栅极驱动单元第二侧的栅极驱动电路。

[权利要求 18] 如权利要求9至17任一所述的显示面板，其中，所述第一栅极驱动单元输出的扫描信号输入到所述信号选择电路，所述信号选择电路输出的控制信号输出到所述第二栅极驱动单元。

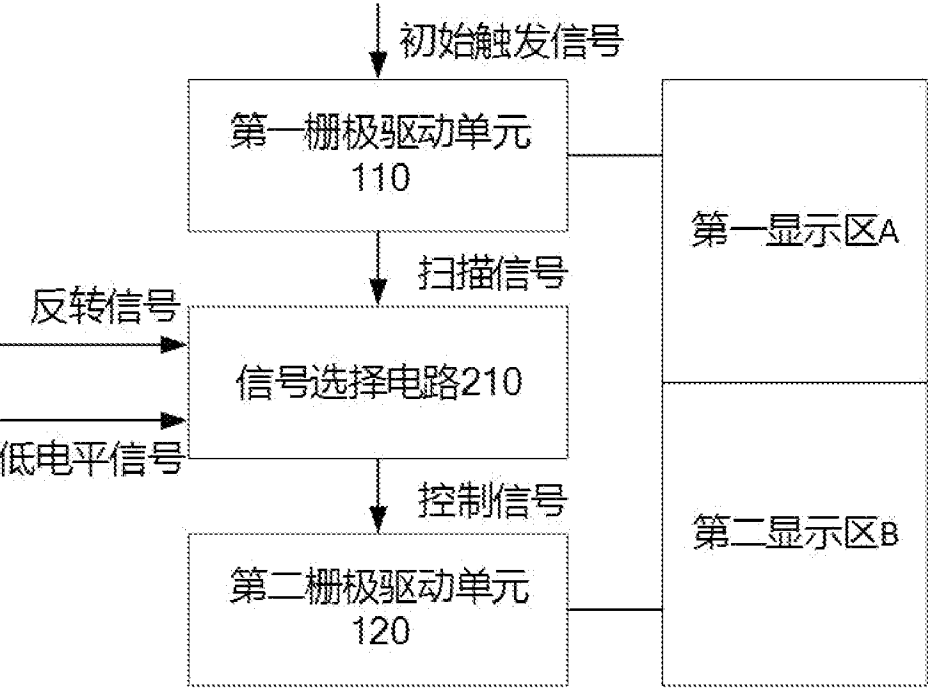
[权利要求 19] 如权利要求9至17任一所述的显示面板，其中，所述反转信号包括高电平和低电平，所述反转信号在相邻两帧中一帧的电位为高电平、另一帧的电位为低电平。

[权利要求 20] 一种显示装置，其中，所述显示装置包括如权利要求1至19任一所述的显示面板。

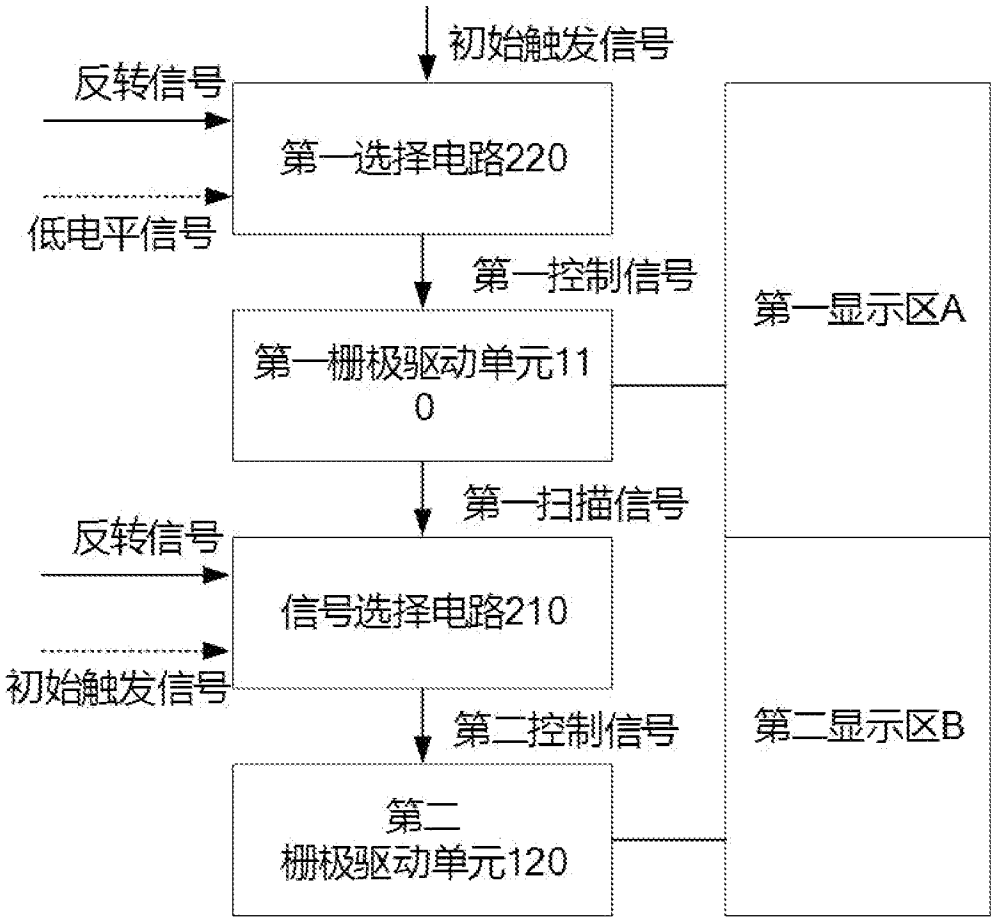
[图1]



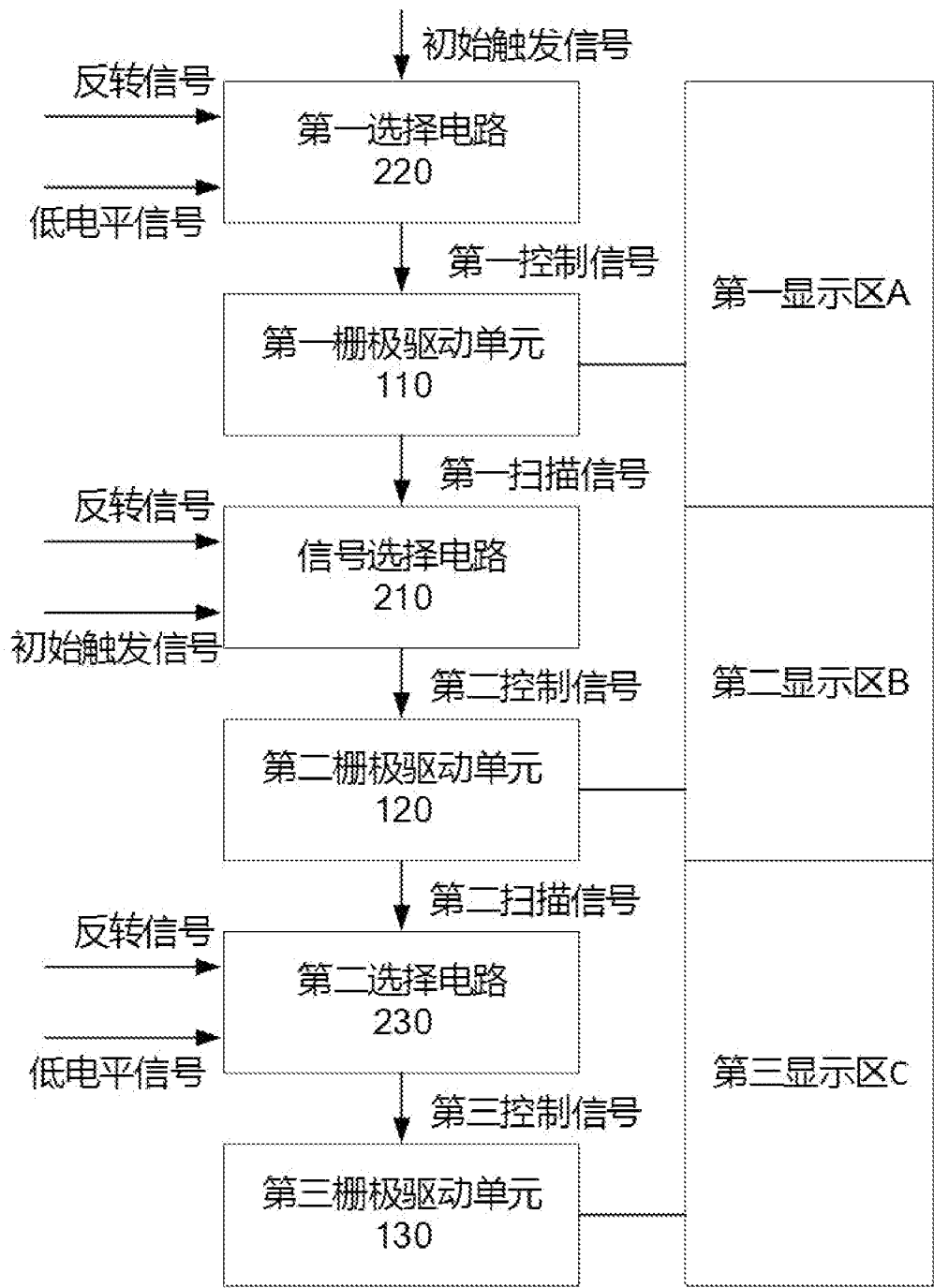
[图2]



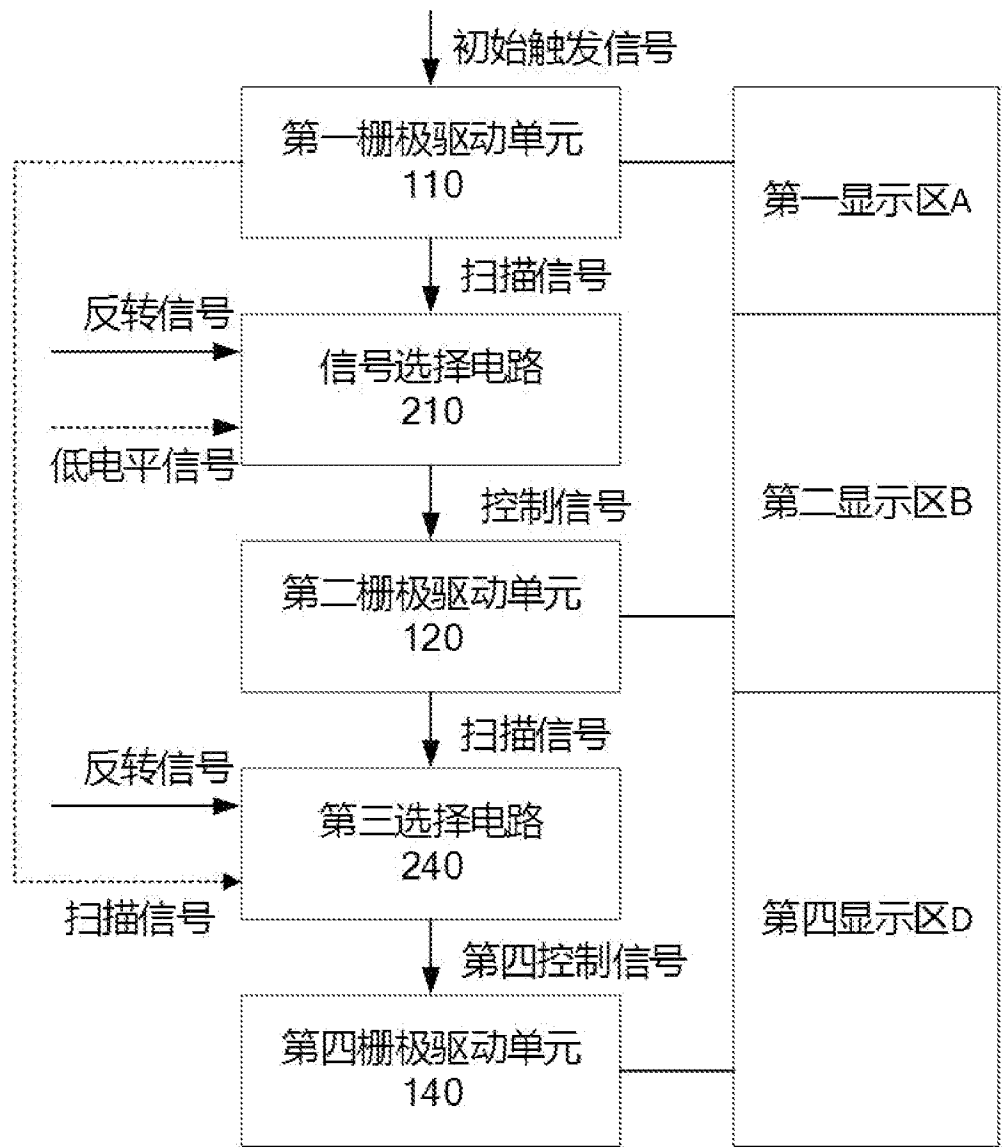
[图3]



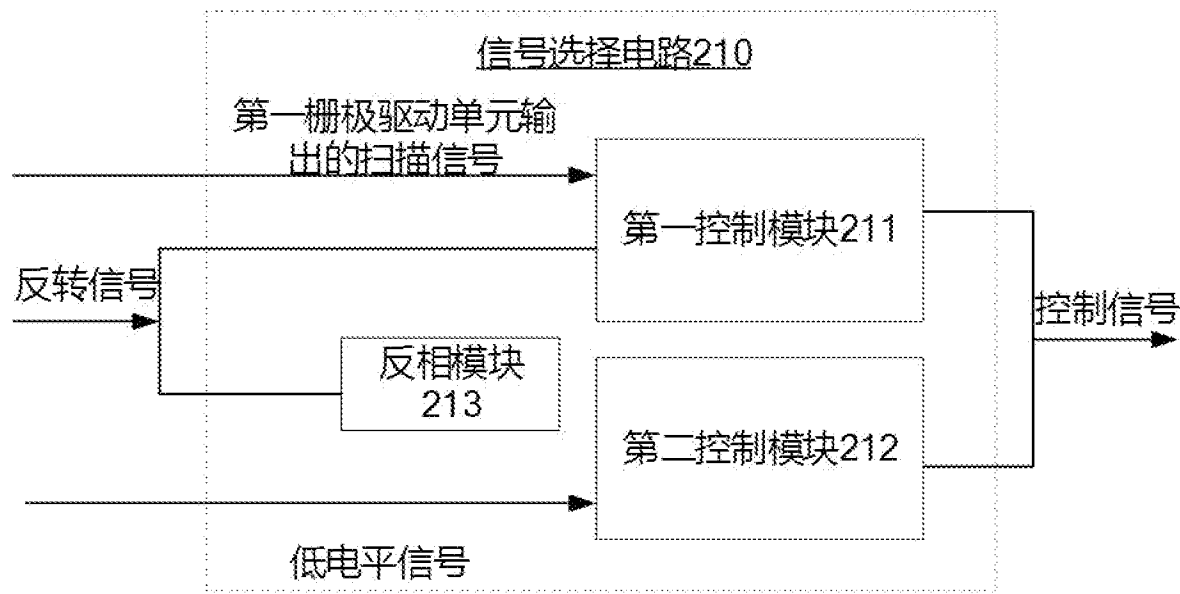
[图4]



[图5]

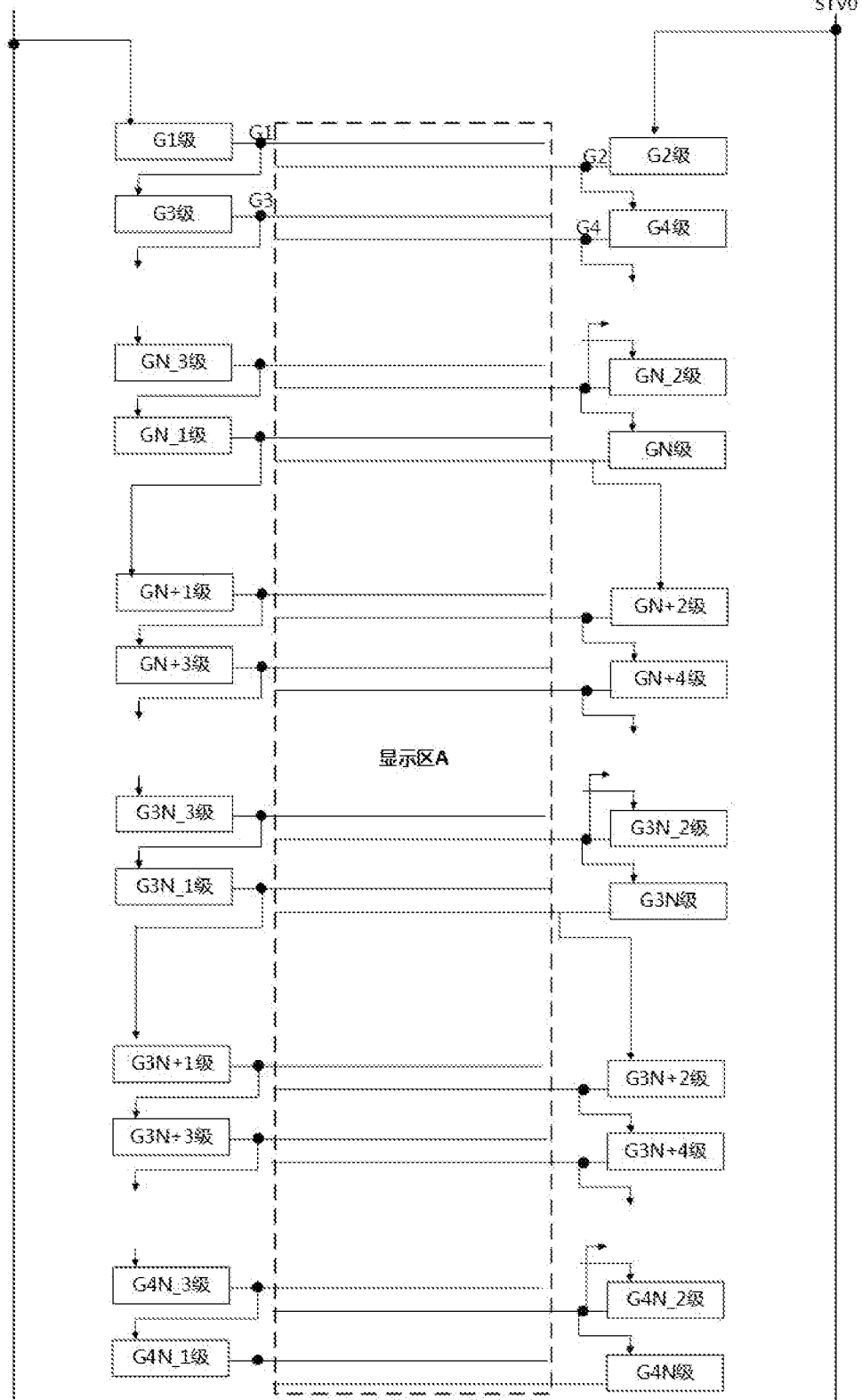


[图6]

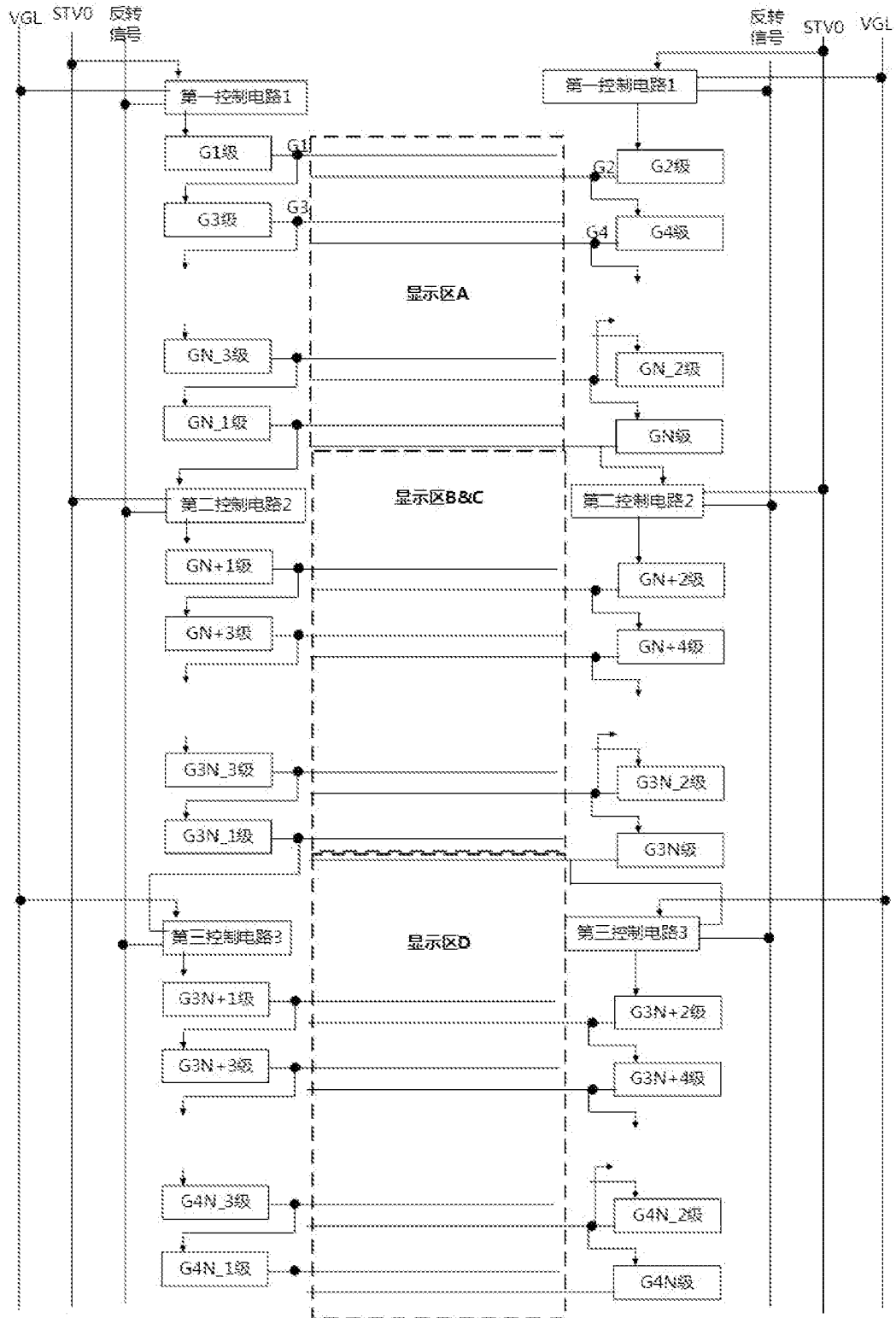


[图7]

STV0



[图8]



[illegible]

The schematic diagram illustrates the internal structure of the STV3 video processor, divided into two main processing channels: QA3 (top) and PA3 (bottom). Both channels share a common input signal FHL.

QA3 Channel (Top):

- Input Stage:** The FHL signal is connected to the gates of NT1A and NT8A. NT1A is a PMOS transistor with its source to VGL and drain to the QA3 signal line. NT8A is an NMOS transistor with its source to VGL and drain to the QA3 signal line.
- Common Source Stage:** The QA3 signal line is connected to the gates of NT5A and NT10A. NT5A is an NMOS transistor with its source to VGL and drain to the common source node. NT10A is a PMOS transistor with its source to VGL and drain to the common source node.
- Output Stage:** The common source node is connected to the gate of NT9A, a PMOS transistor with its source to VGL and drain to the output. A capacitor C1 is connected between the common source node and the output line.

PA3 Channel (Bottom):

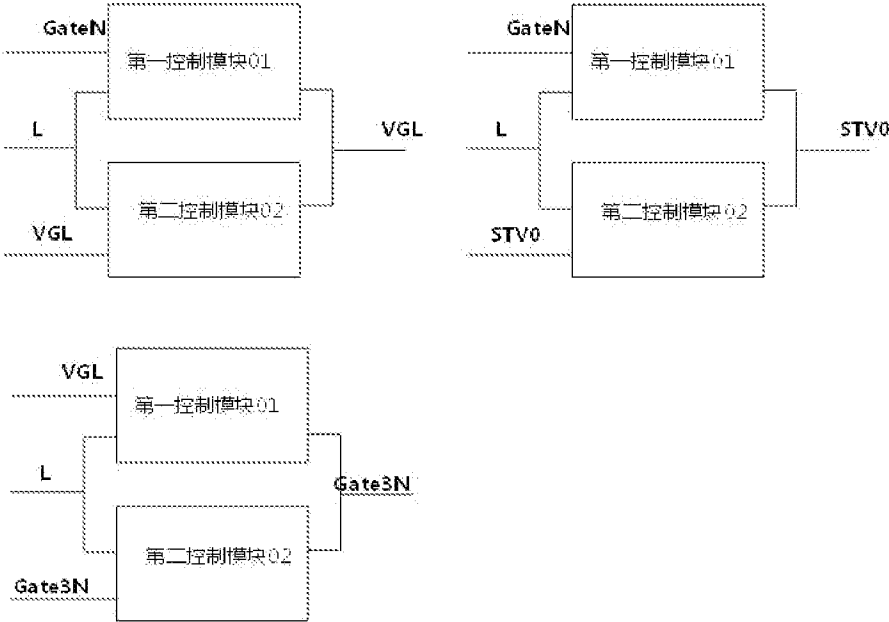
- Input Stage:** The FHL signal is connected to the gates of NT6C and NT8B. NT6C is an NMOS transistor with its source to VGL and drain to the PA3 signal line. NT8B is a PMOS transistor with its source to VGL and drain to the PA3 signal line.
- Common Source Stage:** The PA3 signal line is connected to the gates of NT5B and NT10B. NT5B is an NMOS transistor with its source to VGL and drain to the common source node. NT10B is a PMOS transistor with its source to VGL and drain to the common source node.
- Output Stage:** The common source node is connected to the gate of NT9B, a PMOS transistor with its source to VGL and drain to the output. A capacitor C2 is connected between the common source node and the output line.

Other Components:

- VGH:** A common gate voltage signal connected to the gates of NT1A, NT8A, NT6C, and NT8B.
- VGL:** A common gate voltage signal connected to the sources of all NMOS transistors (NT1A, NT8A, NT5A, NT10A, NT6C, NT8B, NT5B, NT10B) and the drains of all PMOS transistors (NT9A, NT10A, NT9B, NT10B).
- Gate_3N:** A signal connected to the gates of NT9A and NT9B.

Figure 1 consists of two schematic diagrams, (a) and (b), illustrating different types of control modules. Each diagram shows two stacked rectangular blocks labeled '第一控制模块01' (First Control Module 01) and '第二控制模块02' (Second Control Module 02). In diagram (a), the top block has inputs 'STV0' and 'H' and an output 'STV0'. The bottom block has inputs 'H' and 'VGL' and an output 'STV0'. In diagram (b), the top block has inputs 'GateN' and 'H' and an output 'GateN'. The bottom block has inputs 'H' and 'STV0' and an output 'GateN'.

[图13]



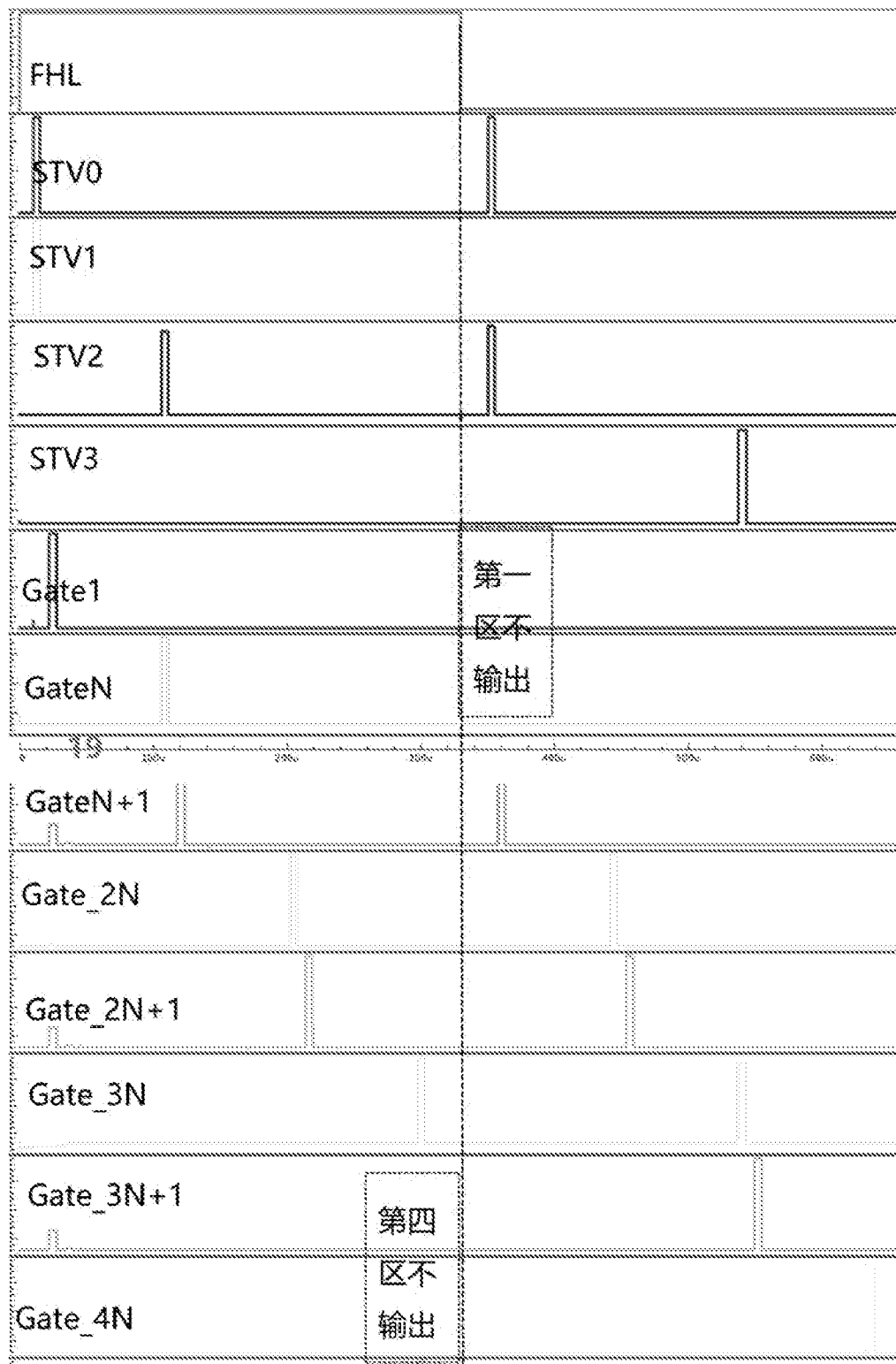
[图14]

第(N-1) 帧	第N 帧																
<table><tr><td>显示区A</td><td>刷新</td></tr><tr><td>显示区B</td><td>刷新</td></tr><tr><td>显示区C</td><td>刷新</td></tr><tr><td>显示区D</td><td>不刷新</td></tr></table>	显示区A	刷新	显示区B	刷新	显示区C	刷新	显示区D	不刷新	<table><tr><td>显示区A</td><td>不刷新</td></tr><tr><td>显示区B</td><td>刷新</td></tr><tr><td>显示区C</td><td>刷新</td></tr><tr><td>显示区D</td><td>刷新</td></tr></table>	显示区A	不刷新	显示区B	刷新	显示区C	刷新	显示区D	刷新
显示区A	刷新																
显示区B	刷新																
显示区C	刷新																
显示区D	不刷新																
显示区A	不刷新																
显示区B	刷新																
显示区C	刷新																
显示区D	刷新																

[图15]

第(N-1) 帧	第N 帧																
<table><tr><td>显示区A</td><td>不刷新</td></tr><tr><td>显示区B</td><td>刷新</td></tr><tr><td>显示区C</td><td>刷新</td></tr><tr><td>显示区D</td><td>刷新</td></tr></table>	显示区A	不刷新	显示区B	刷新	显示区C	刷新	显示区D	刷新	<table><tr><td>显示区A</td><td>刷新</td></tr><tr><td>显示区B</td><td>刷新</td></tr><tr><td>显示区C</td><td>刷新</td></tr><tr><td>显示区D</td><td>不刷新</td></tr></table>	显示区A	刷新	显示区B	刷新	显示区C	刷新	显示区D	不刷新
显示区A	不刷新																
显示区B	刷新																
显示区C	刷新																
显示区D	刷新																
显示区A	刷新																
显示区B	刷新																
显示区C	刷新																
显示区D	不刷新																

[图16]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2024/099668

A. CLASSIFICATION OF SUBJECT MATTER G09G 3/20(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC:G09G,G02F Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNTXT, ENTXT, ENTXTC: 反相, 反转, 分频, 分区, 频率, 区域, frequency, part+, invert+, revers+, invers+		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 117524063 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 06 February 2024 (2024-02-06) entire document	1-20
A	CN 115775547 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 10 March 2023 (2023-03-10) description, paragraphs 46-99, and figures 1-11	1-20
A	CN 116092412 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 09 May 2023 (2023-05-09) entire document	1-20
A	CN 116364015 A (YUNGU (GU'AN) TECHNOLOGY CO., LTD.) 30 June 2023 (2023-06-30) entire document	1-20
A	CN 116564215 A (HEFEI VISIONOX TECHNOLOGY CO., LTD. et al.) 08 August 2023 (2023-08-08) entire document	1-20
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 12 October 2024		Date of mailing of the international search report 12 October 2024
Name and mailing address of the ISA/CN China National Intellectual Property Administration (ISA/CN) China No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2024/099668

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2022222398 A1 (BOE TECHNOLOGY GROUP CO., LTD. et al.) 27 October 2022 (2022-10-27) entire document	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2024/099668

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)		Publication date (day/month/year)
CN	117524063	A	06 February 2024	None		
CN	115775547	A	10 March 2023	None		
CN	116092412	A	09 May 2023	None		
CN	116364015	A	30 June 2023	None		
CN	116564215	A	08 August 2023	None		
WO	2022222398	A1	27 October 2022	US	2024212595 A1	27 June 2024

A. 主题的分类

G09G 3/20(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC:G09G,G02F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNTEXT,ENTEXT,ENTXTC:反相,反转,分频,分区,频率,区域,frequency,part+,invert+,revers+,invers+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 117524063 A (武汉华星光电技术有限公司) 2024年2月6日 (2024 - 02 - 06) 全文	1-20
A	CN 115775547 A (京东方科技集团股份有限公司 等) 2023年3月10日 (2023 - 03 - 10) 说明书46-99段、图1-11	1-20
A	CN 116092412 A (京东方科技集团股份有限公司 等) 2023年5月9日 (2023 - 05 - 09) 全文	1-20
A	CN 116364015 A (云谷(固安)科技有限公司) 2023年6月30日 (2023 - 06 - 30) 全文	1-20
A	CN 116564215 A (合肥维信诺科技有限公司 等) 2023年8月8日 (2023 - 08 - 08) 全文	1-20
A	WO 2022222398 A1 (BOE TECHNOLOGY GROUP CO LTD 等) 2022年10月27日 (2022 - 10 - 27) 全文	1-20

☐ 其余文件在C栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“D” 申请人在国际申请中引证的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2024年10月12日

国际检索报告邮寄日期

2024年10月12日

ISA/CN的名称和邮寄地址

中国国家知识产权局
中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

刘洋

电话号码 (+86) 010-62085769

PCT/ISA/210 表(第2页) (2022年7月)

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2024/099668

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	117524063	A	2024年2月6日	无			
CN	115775547	A	2023年3月10日	无			
CN	116092412	A	2023年5月9日	无			
CN	116364015	A	2023年6月30日	无			
CN	116564215	A	2023年8月8日	无			
WO	2022222398	A1	2022年10月27日	US	2024212595	A1	2024年6月27日