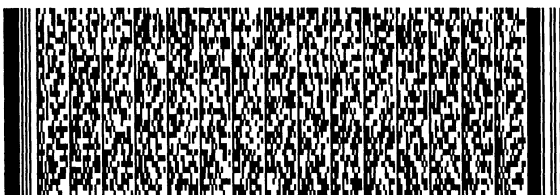


申請日期： P1, 3, 28	案號： P1106182
類別： H01L 21/90 21/68, 21/316	

(以上各欄由本局填註)

公告本	發明專利說明書
-----	---------

一、 發明名稱	中文	半導體裝置之製造方法
	英文	MANUFACTURING METHOD OF SEMICONDUCTOR DEVICE
二、 發明人	姓名 (中文)	1. 鹽谷喜美 2. 大平浩一 3. 前田和夫 4. 鈴木智美
	姓名 (英文)	1. Yoshimi SHIOYA 2. Kouichi OHIRA 3. Kazuo MAEDA 4. Tomomi SUZUKI
	國籍	1. 日本 2. 日本 3. 日本 4. 日本
	住、居所	1. 日本國東京都港區港南2丁目13番29號 2. 日本國東京都港區港南2丁目13番29號 3. 日本國東京都港區港南2丁目13番29號 4. 日本國東京都港區三田3-11-28
三、 申請人	姓名 (名稱) (中文)	1. 佳能販賣股份有限公司 2. 半導體工程研究所股份有限公司
	姓名 (名稱) (英文)	1. CANON SALES CO., INC. 2. Semiconductor Process Laboratory Co., Ltd.
	國籍	1. 日本 2. 日本
	住、居所 (事務所)	1. 日本國東京都港區三田3-11-28 2. 日本國東京都港區港南2丁目13番29號
	代表人 姓名 (中文)	1. 村瀨治男 2. 前田和夫
代表人 姓名 (英文)	1. Murase Haruo 2. Maeda Kazuo	



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

日本 JP

2001/04/05 2001-106689

有

有關微生物已寄存於

寄存日期

寄存號碼

無



## 五、發明說明 (1)

### 發明領域

本發明與覆蓋在線路上的阻障絕緣膜之半導體裝置之製造方法有關，特別是覆蓋在銅線路之上。

### 相關技藝敘述

近年來，由於在具有更高積集度的半導體積體電路裝置之中，需要更高的資料傳輸速度，故因此使用銅配線，在此例中，需要具有自銅線路之銅擴散之功能的絕緣膜（此後稱為阻障絕緣膜），並在應用鑲嵌(damascence)方法時當作蝕刻停止層，且最好具有低的相對介電常數。

為形成此阻障絕緣膜，已知可使用由四甲基矽烷(tetramethylsilane,  $\text{Si}(\text{CH}_3)_4$ )或其他類型之有機矽烷與甲烷( $\text{CH}_4$ )之電漿增強CVD(化學氣相沉積)法。

另一方法為已知利用電漿增強CVD法沉積之氮化矽膜(此後稱為SiN膜)當作阻障絕緣膜。

然而，使用四甲基矽烷或其他類型的有機矽烷與甲烷沉積阻障絕緣膜之方法存在具有大量的碳與大漏電流之問題；將氮化矽膜當作阻障絕緣膜，即使其具有小的漏電流，其仍有具有約7的相對介電係數之問題。

### 發明概述

本發明之目的係提供一半導體裝置之製造方法，其中阻障絕緣膜具有約5或更低的低相對介電係數，且漏電流特性等於沉積氮化矽的阻障層。



## 五、發明說明 (2)

在本發明中，將包括四乙氧矽烷 (tetraethoxysilane, TEOS) 與一氧化氮( $N_2O$ ) 的膜形成氣體輸送到電漿中，以在基板上引起形成阻障絕緣膜之反應。

實驗所造成的阻障絕緣膜具有在4範圍中的相對介電常數，與氮化矽膜約7之相對介電常數相比相對較低，且具有等於氮化矽膜的小漏電流之程度。

此外，在阻障絕緣膜的膜形成氣體中包括氨氣( $NH_3$ ) 會造成改善的阻障特性，以抵抗沉積之阻障絕緣膜的銅，並可進一步減少漏電流。

此外，當在阻障絕緣膜之膜形成氣體中除了四乙氧矽烷與一氧化氮之外，或除了四乙氧矽烷、一氧化氮與氨氣( $NH_3$ ) 之外，加入烴類( $C_m H_n$ )：甲烷( $CH_4$ )、乙炔( $C_2 H_2$ )、乙烯( $C_2 H_4$ )及乙烷( $C_2 H_6$ )的其中之一時，可得到具有阻止銅擴散的能力之緻密阻障絕緣膜，並可維持低的相對介電常數。

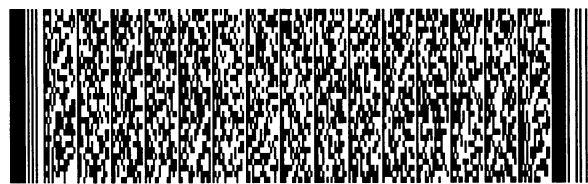
較佳實施例詳述

以下將參照圖式敘述本發明之實施例。

## (第一實施例)

圖1為顯示用於根據本發明之實施例的半導體製造方法中，平行板型電漿加強CVD裝置101結構的側視圖。

電漿加強CVD裝置101具有：受到電漿氣體沉積21，在基板上形成絕緣膜之位置的沉積區101A；及具有複數個氣



## 五、發明說明 (3)

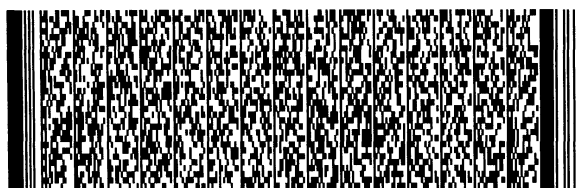
體供應源，以構成膜形成氣體之膜形成氣體供應區101B。

如圖1所示，沉積區101A包括減壓室1，且室1經由排氣管4與排氣單元6連接，在排氣管路4的中間提供控制室1與排氣單元6連接/不連接的開關閥5，室1具有如真空表(未顯示)的壓力量測裝置，以監控室1內的壓力。

在室1中提供一對互相面對的上電極(第一電極)2與下電極(第二電極)3，高頻電力供應源(RF電力源)供應具有1 MHz或更高的高頻電力源，也就是與上電極2連接之13.56 MHz，與供應具有100 kHz或更高但低於1 MHz的低頻電力源，也就是與下電極3連接之380 kHz。這些電力源(7, 8)個別地對上電極2與下電極3供應電力，以將膜形成氣體轉變成電漿，上電極2、下電極3及電力源(7, 8)構成了將膜形成器體轉變成電漿的電漿產生裝置。

上電極2亦可當作膜形成氣體的分散單元，在上電極2上形成複數個貫穿孔，在貫穿孔相對側上且面對下電極3之開口為膜形成氣體之排出口(輸入口)，將膜形成氣體之排出口或類似的口利用管路9a與膜形成氣體供應區101B連接；此外，範例中亦對上電極2提供加熱器(未顯示)，這是因為在沉積時，將上電極加熱至約100°C，可避免由氣相反應產物所組成之顆粒，如附著在上電極2之膜形成氣體。

下基板3亦可當作基板沉積21時基板的夾具，且下基板3包括加熱器12，以加熱在基板夾具上受沉積21之基板。



## 五、發明說明 (4)

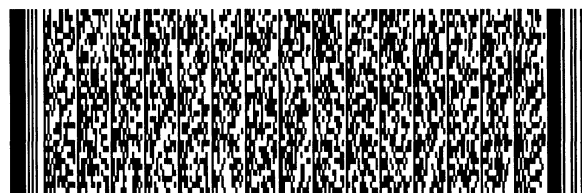
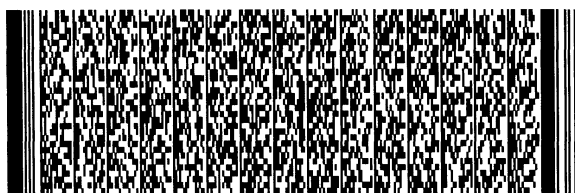
膜形成氣體供應區101B具有：具有環氧矽氮烷 (siloxane) 鍵結的烷基(alkyl)化合物之供應源、四乙氧矽烷(亦可稱作四乙基正矽酸鹽 (tetraethylorthosilicate))(TEOS： $\text{Si}(\text{OC}_2\text{H}_5)_4$ )的供應源、一氧化氮( $\text{N}_2\text{O}$ )的供應源、氮氣( $\text{NH}_3$ )的供應源、烴類( $\text{C}_m\text{H}_n$ )的供應源、稀釋氣體(Ar或He)的供應源及氮氣( $\text{N}_2$ )的供應源。

適當地將這些氣體經由分支管路(9b至9g)及與所有管路(9b至9g)連接之管路供應至沉積區101A的室1之中，流率調整裝置(11a至11f)及控制分支管路(10b至10m)開/關的開關裝置(10b至10m)裝置在分支管路(9b至9g)的一半之處，而控制管路9a開/關的開關裝置10a則裝在管路9a的一半之處。

此外，安裝控制氮氣( $\text{N}_2$ )供應源及與其連接的分支管路9g之間連接/不連接之開關裝置(10n、10p至10r)與其他管路(9b至9e)，以藉由氮( $\text{N}_2$ )氣的流動而清洗(purge)分支管路(9b至9e)中的殘留氣體，需注意除了分支管路(9b至9e)之外，氮氣( $\text{N}_2$ )亦清洗了管路9a與室1中的殘留氣體。

如上所述，前述的沉積裝置101具有：四乙氧矽烷的供應源、一氧化氮的供應源，且還具有：將膜形成氣體轉變為電漿的電漿產生裝置(2, 3, 7及8)。

藉由此結構，如下列實施例中所示，可得到具有相對低的相對介電常數及等於氮化矽膜之漏電流程度，小的漏



## 五、發明說明 (5)

電流意味著有較高抵抗銅的阻障特性，對於覆蓋銅線路之阻障絕緣膜的特性相當有用。

此外，沉積裝置還包括：除了四乙氧矽烷供應源與一氧化氮供應源外之氮氣( $\text{NH}_3$ )供應源，添加氮氣( $\text{NH}_3$ )而可進一步地改善抵擋銅之阻障特性。

沉積裝置還包括除了四乙氧矽烷供應源與一氧化氮供應源外，或除了四乙氧矽烷供應源、一氧化氮供應源與氮氣( $\text{NH}_3$ )供應源外之烴( $\text{C}_m\text{H}_n$ )的供應源，其可供應甲烷( $\text{CH}_4$ )、乙炔( $\text{C}_2\text{H}_2$ )、乙烯( $\text{C}_2\text{H}_4$ )及乙烷( $\text{C}_2\text{H}_6$ )中的任何一種，由於沉積的膜因加入烴( $\text{C}_m\text{H}_n$ )而包括 $\text{CH}_3$ ，故可得具有低相對介電常數之緻密的阻障絕緣膜。

接著，提供平行板形式之上電極2與下電極3的裝置以產生電漿，例如對於電漿產生裝置而言，供應兩種(高與低)頻率的電力源(7, 8)個別地與上電極2與下電極3連接。因此，可對各電極(2, 3)施加兩種(高與低)頻率的電力，並因而產生電漿。特別是以此方式所產生的阻障絕緣膜會較緻密，並具有低的相對介電常數。

以下為對上電極2與下電極3施加電力的方法，較特別的是，只對下電極3施加具有100 kHz或高於100 kHz但低於1 MHz的低頻電力；對下電極3施加低頻電力，並對上電極2施加具有1 MHz或高於1 MHz的高頻電力；或只對上電極2施加高頻電力。

接下來，可使用下面所示之氣體當作應用於本發明中之烴的傳統範例與對應於膜形成氣體之稀釋氣體。



## 五、發明說明 (6)

(i) 烴 ( $C_m H_n$ )

甲烷 ( $CH_4$ )

乙炔 ( $C_2 H_2$ )

乙烯 ( $C_2 H_4$ )

乙烷 ( $C_2 H_6$ )

(ii) 稀釋氣體

氦 ( $He$ )

氬 ( $Ar$ )

氮 ( $N_2$ )

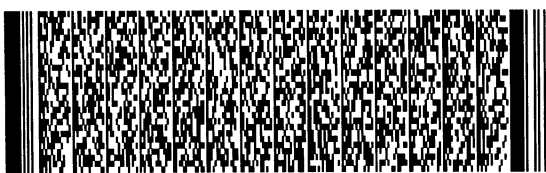
需注意可結合不同的前述氣體以組成膜形成氣體，舉例來說，可使用由四乙氧矽烷與一氧化氮組成不包括氮氣 ( $NH_3$ ) 之膜形成氣體，另一方法為，亦可使用由四乙氧矽烷、一氧化氮與氮氣 ( $NH_3$ ) 之膜形成氣體。

此外，可進一步將烴與稀釋氣體添加至此結合之膜形成氣體，換句話說，可進一步地將如甲烷 ( $CH_4$ )、乙炔 ( $C_2 H_2$ )、乙烯 ( $C_2 H_4$ ) 及乙烷 ( $C_2 H_6$ ) 中的任何一種之烴添加至前述結合之膜形成氣體中。在此例中，可得相當緻密的阻障絕緣膜，並維持在4的範圍中之低相對介電常數。

此外，將前述的稀釋氣體添加至膜形成氣體中，且因此可調整含矽氣體、氮氣或烴的濃度。

接下來，將敘述本發明者完成之實驗。

利用電漿增強CVD法(PECVD法)，以下列之沉積條件，在一矽基板上沉積氧化矽膜：使用四乙氧矽烷 (TEOS)、一氧化氮 ( $N_2O$ ) 及氮氣 ( $NH_3$ ) 當作膜形成氣體。



## 五、發明說明 (7)

藉由改變氮氣流率，在沉積條件於0至250 sccm的範圍中之參數，來沉積研究之絕緣膜。

包括氮氣流率之沉積條件如下所示，注意需保留1分30秒以在沉積開始(電漿激發)時將氣體導入至室內，並替換室內之氣體所需之時間(穩定化時間)，並將上電極2加熱至100°C，以避免反應產物附著在上電極2。

## 沉積條件

## (i) 膜形成氣體

TEOS 流率：50 sccm

N<sub>2</sub>O 流率：50 sccm

NH<sub>3</sub> 流率(參數)：0至250 sccm

氣體壓力：接近1 Torr

## (ii) 電漿激發條件

## 下電極

低頻電力(頻率：380 kHz)：150 W

## 上電極

高頻電力(頻率：13.56 MHz)：0 W

## (iii) 基板加熱條件：375°C

圖4為顯示本研究樣品之截面圖，在此圖中，參考標號21標示接受沉積之Si基板，22：利用本發明之沉積方法所形成的絕緣膜，而23：電極。

## (a) 沉積之膜的相對介電常數

以前述沉積條件及改變在0至250 sccm範圍中之氮氣



## 五、發明說明 (8)

流率而獲得沉積之膜的介電常數之研究，可使用圖4中所示之膜當作研究的樣品。

圖2為顯示沉積之絕緣膜的相對介電常數與氮氣流率之間關係的圖示，縱軸顯示沉積之膜的相對介電常數，並以線性尺度表示，而橫軸則顯示以線性尺度表示之氮氣流率(sccm)。

利用C-V量測法量測相對介電常數，其中將具有1 MHz的頻率之訊號疊加至直流偏壓上。

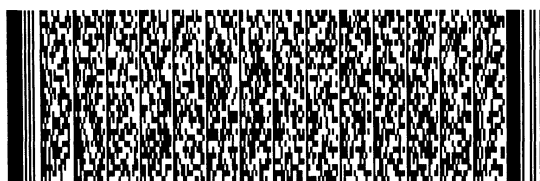
根據圖2，在氮氣流率為0時，相對介電常數約4，當氮氣流率增加及改變時，相對介電常數逐漸增加，以逐漸地接近5的相對介電常數。較特別的是，可在250 sccm或更少的氮氣流率下得到至少在4範圍中的相對介電常數。

## (b) 沉積之膜的漏電流

以前述沉積條件及在200 sccm的氮氣流率而獲得沉積之膜的漏電流之研究，可使用圖4中所示之膜當作研究的樣品，可利用抵擋銅之阻障特性來減少關於沉積膜之密度的漏電流值。

圖3為顯示當在基板21與電極23間施加一電壓時，電場強度與絕緣膜22之漏電流之間的關係，縱軸顯示絕緣膜22的漏電流值(A)，並以線性尺度表示，而橫軸則顯示以線性尺度表示之電場強度(MV/cm)。

根據圖3，在1 MV/cm的電場強度下，漏電流在 $10^{-10}$  A的範圍中，而在5 MV/cm的電場強度下，漏電流為 $10^{-6}$  A的範圍，其中可得到足夠小的漏電流，此顯示沉積膜為緻



## 五、發明說明 (9)

密的，且具有高的抵擋銅之擴散能力。

如上所述，根據第一實施例，可得到緻密的絕緣膜具有5或更小而在4的範圍中之相對介電常數，與氮化矽膜約7的相對介電常數相比為較低。

雖然需要進一步地降低相對介電常數，以使用如絕緣膜當作銅線路間主要的內層介電，但使用其相對低的相對介電常數之特性與高的避免擴散能力，絕緣膜最適合用來當作覆蓋銅線路之阻障絕緣膜。

## (第二實施例)

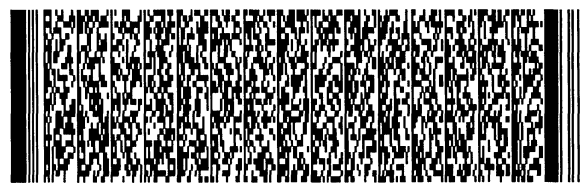
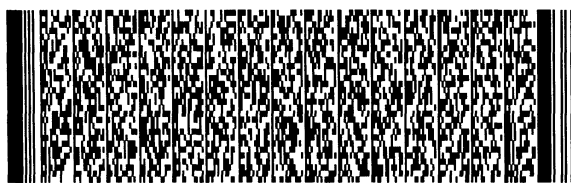
參照圖5A至5D將敘述根據本發明之第二實施例的半導體裝置與其製造方法。

圖5A至5D為顯示根據本發明第二實施例之半導體裝置之製造方法之截面圖示，使用TEOS+N<sub>2</sub>O+NH<sub>3</sub>當作膜形成氣體。

首先，如圖5A中所示，在基板上製備具有前端絕緣膜之基板31，利用已知的方法，在基板31上之下線路埋藏由膜厚為約1 μm，並具有自2至3的範圍中之低相對介電常數的SiO<sub>2</sub>膜所組成的絕緣膜32。

接下來，如圖5A中所示，在蝕刻下線路埋藏絕緣膜32以形成線路凹槽33之後，在線路凹槽33的內表面上形成當作銅擴散阻擋膜之Ta<sub>2</sub>N<sub>5</sub>膜34a。接著，利用濺鍍法在Ta<sub>2</sub>N<sub>5</sub>膜34a的表面上形成銅晶種(seed)層(未顯示)，再利用電鍍法在晶種層上埋藏銅膜。

在此之後，利用CMP法(化學機械研魔法)研磨自線路



## 五、發明說明 (10)

凹槽33突出之銅膜與Ta<sub>2</sub>N<sub>5</sub>膜34a，以形成表面平坦，因此，形成由銅線路34b組成之下線路34與Ta<sub>2</sub>N<sub>5</sub>膜34a。

上述組成了受到沉積21之基板。

接下來，如圖5B中所示，使用TEOS+N<sub>2</sub>O+NH<sub>3</sub>在下線路埋藏絕緣膜32上，利用電漿增強CVD法形成由具有約數十nm膜厚之PE-CVD SiO<sub>2</sub>膜所組成之阻障絕緣膜35a。

接著，如圖5C中所示，在阻障絕緣膜35a上利用已知的方法，由具有自2至3的範圍中之低相對介電常數PE-CVD SiO<sub>2</sub>膜所組成之主要絕緣膜35，阻障絕緣膜35a與主要絕緣膜35b組成內線路層絕緣膜35。

內線路絕緣膜35之沉積的方法之詳細內容將敘述如下。

較特別的是，為了形成內線路層絕緣膜35，將受到沉積21的基板導入至沉積裝置101室1之中，並由基板夾具3所夾持。接著，加熱受到沉積21之基板，並維持在375℃。

接下來，如圖1中所示，將50 sccm、50 sccm與200 sccm的TEOS、N<sub>2</sub>O氣體與NH<sub>3</sub>個別地導入至電漿增強沉積裝置101裝置的室1之中，並將壓力維持在約1.0 Torr。

接著，對下電極3施加具有380 kHz的頻率且約150 W的低頻率電力(電力強度：約0.18 W/cm<sup>2</sup>)，針對此項，並不對上電極2施加高頻電力(頻率：13.56 MHz)。

因此，TEOS、N<sub>2</sub>O與NH<sub>3</sub>轉變為電漿，將此狀態維持30秒以形成由具有約10至50 nm膜厚之PE-CVD SiO<sub>2</sub>膜的阻障



## 五、發明說明 (11)

絕緣膜35a。

接著在阻障絕緣膜35a形成具有約500 nm膜厚之多孔(porous)膜35b，其亦為主要絕緣膜。

如上所述，形成了包括阻障絕緣膜35a與主要絕緣膜35b之內線路層絕緣膜35。

接下來，如圖5D中所示，在內線路層絕緣膜上，利用在形成下線路埋藏絕緣膜32中所使用的相同方法，形成具有約500 nm膜厚，由SiO<sub>2</sub>膜所組成的上線路埋藏絕緣膜36。

接著，利用熟知的雙鑲嵌方法形成連接導體37與主要由銅膜所組成的上線路38，需注意圖示中的參考標號37a與38a標示Ta<sub>2</sub>N<sub>5</sub>膜，而37b與38b標示為銅膜。

接下來，利用與用於形成阻障絕緣膜35a相同的方法在整個表面上形成由PECVD SiO<sub>2</sub>所組成的阻障絕緣膜39，因此，完成了本半導體裝置。

如上所述，根據第二實施例，在本半導體裝置之製造方法中，內線路層絕緣膜35夾在下線路埋藏絕緣膜32與上線路埋藏絕緣膜36之間，且其中下線路34埋藏在下線路埋藏絕緣膜32中，而上線路38埋藏在上線路埋藏絕緣膜36中，並使用TEOS+N<sub>2</sub>O+NH<sub>3</sub>的電漿加強CVD法形成覆蓋銅膜34b的阻障絕緣膜35a，並組成下線路34。

因此，阻障絕緣膜35a具有在4範圍中的相對介電常數，與氮化矽膜約7的相對介電常數相比較低，且可得到具有較高的防止銅擴散之能力。因此，藉由插入包括阻障



## 五、發明說明 (12)

絕緣膜35a之內線路層絕緣膜，可形成多層銅線路，且可限制多餘的寄生電容之增加，並可維持防止銅擴散之能力。

藉由此結構，可提供解決在較高積集度之較高的傳輸速率下之半導體積體電路裝置。

如同前述，雖然已基於實施例詳細敘述本發明，本發明之範圍並非特別限於實施例中所示，在本發明的精神中之前述實施例的改變均包括在本發明之範圍中。

舉例來說，在第二實施例中之膜形成氣體並未包括烴；然而，在第一實施例中所述之膜形成氣體可包括甲烷( $\text{CH}_4$ )、乙炔( $\text{C}_2\text{H}_2$ )、乙烯( $\text{C}_2\text{H}_4$ )及乙烷( $\text{C}_2\text{H}_6$ )中的任何一種烴。在此例中，除了四乙氧矽烷與一氧化氮或四乙氧矽烷、一氧化氮與氮氣( $\text{NH}_3$ )之外，可將烴( $\text{C}_m\text{H}_n$ )：甲烷( $\text{CH}_4$ )、乙炔( $\text{C}_2\text{H}_2$ )、乙烯( $\text{C}_2\text{H}_4$ )及乙烷( $\text{C}_2\text{H}_6$ )中的任何一種添加至膜形成氣體中。

另一方法為，可在膜形成氣體中包括氦(He)、氬(Ar)與氮( $\text{N}_2$ )。

在本發明中，包括四乙氧矽烷(TEOS)與一氧化氮( $\text{N}_2\text{O}$ )的膜形成氣體可轉變成造成反應的電漿，因而在受沉積的基板上形成阻障絕緣膜。因此，可形成在維持相對低在4範圍中的相對介電常數並具有防止銅擴散之能力的阻障絕緣膜。

此外，將氮氣( $\text{NH}_3$ )加入至阻障絕緣膜之膜形成氣體中可改善防止銅擴散之能力。



## 五、發明說明 (13)

除此之外，在阻障絕緣膜之膜形成氣體添加如四乙氧矽烷與一氧化氮或四乙氧矽烷、一氧化氮與氨氣( $\text{NH}_3$ )之外的煙：甲烷( $\text{CH}_4$ )、乙炔( $\text{C}_2\text{H}_2$ )、乙烯( $\text{C}_2\text{H}_4$ )及乙烷( $\text{C}_2\text{H}_6$ )中的任何一種，在維持低的相對介電常數時，仍可得到具有高防止銅擴散之能力的阻障絕緣膜。

因此，藉由插入包括阻障絕緣膜的內線路層絕緣膜，可形成多層銅線路，且可限制多餘的寄生電容之增加，並可維持防止銅擴散之能力。因而，可提供解決在較高積集度之較高的傳輸速率下之半導體積體電路裝置。



## 圖式簡單說明

圖1為顯示本發明之實施例中，使用於半導體裝置之製造方法的電漿加強沉積裝置之結構的側視圖。

圖2為顯示沉積絕緣膜之相對介電常數與本發明第一實施例的沉積方法中之氦氣流率間的關係。

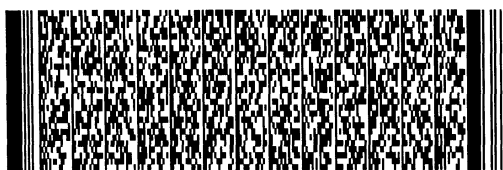
圖3為顯示利用本發明第一實施例之沉積方法所沉積的絕緣膜之漏電流。

圖4為顯示檢測利用本發明第一實施例之沉積方法沉積的絕緣膜特性樣品之截面圖。

圖5A至5D為本發明第二實施例之半導體裝置及其製造方法的截面圖示。

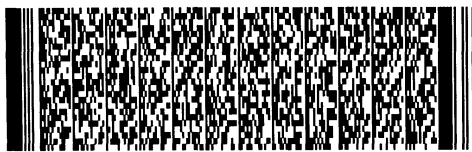
## 符號說明

1	減壓室	2	上電極
3	下電極	4	排氣管路
5	開關閥	6	排氣單元
7	電力源	8	電力源
9a	管路	9b~9g	分支管路
10a	開關裝置	10b~10m	分支管路
10n、10p、10r	開關裝置		
11a~11f	流率調整裝置		
12	加熱器	21	Si基板
22	絕緣膜	23	電極
31	基板	32	下線路埋藏絕緣膜
33	線路凹槽	34	下線路



## 圖式簡單說明

34a	TaN 膜	34b	銅線路
35	內線路阻障絕緣膜	35a	阻障絕緣膜
35b	主要絕緣膜	36	絕緣膜
37	導體	37a	TaN 膜
37b	銅膜	38	上線路
38a	TaN 膜	38b	銅膜
39	阻障絕緣膜	101	電漿加強CVD裝置
101A	沉積區	101B	膜形成氣體供應區

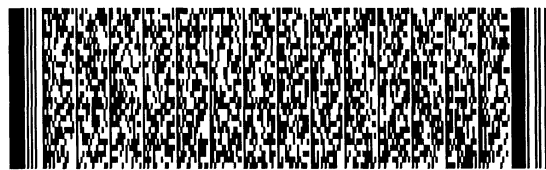
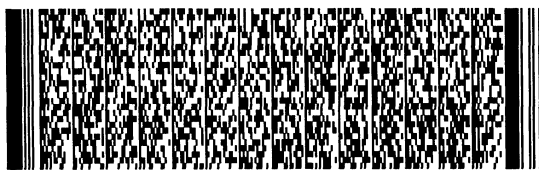


## 四、中文發明摘要 (發明之名稱：半導體裝置之製造方法)

本發明與形成一覆蓋線路之阻障絕緣膜的半導體裝置之製造方法有關，特別是在銅線路之上。本方法之結構包括下列步驟：將包括四乙氧矽烷(TEOS)與一氧化氮( $N_2O$ )的膜形成氣體轉變成造成反應的電漿；與形成一覆蓋在基板31上之銅線路34、38的阻障絕緣膜35a、39，其中在基板的表面上露出銅線路34、38。

## 英文發明摘要 (發明之名稱：MANUFACTURING METHOD OF SEMICONDUCTOR DEVICE)

The present invention relates to a manufacturing method of a semiconductor device on which a barrier insulating film that coats a wiring, particularly a copper wiring, is formed. The configuration of the method includes the steps of: transforming film forming gas containing tetraethoxysilane (TEOS) and nitrogen monoxide ( $N_2O$ ) into plasma to cause reaction; and forming a barrier insulating film 35a, 39 that coats a copper wiring 34, 38 on a substrate 31 where the

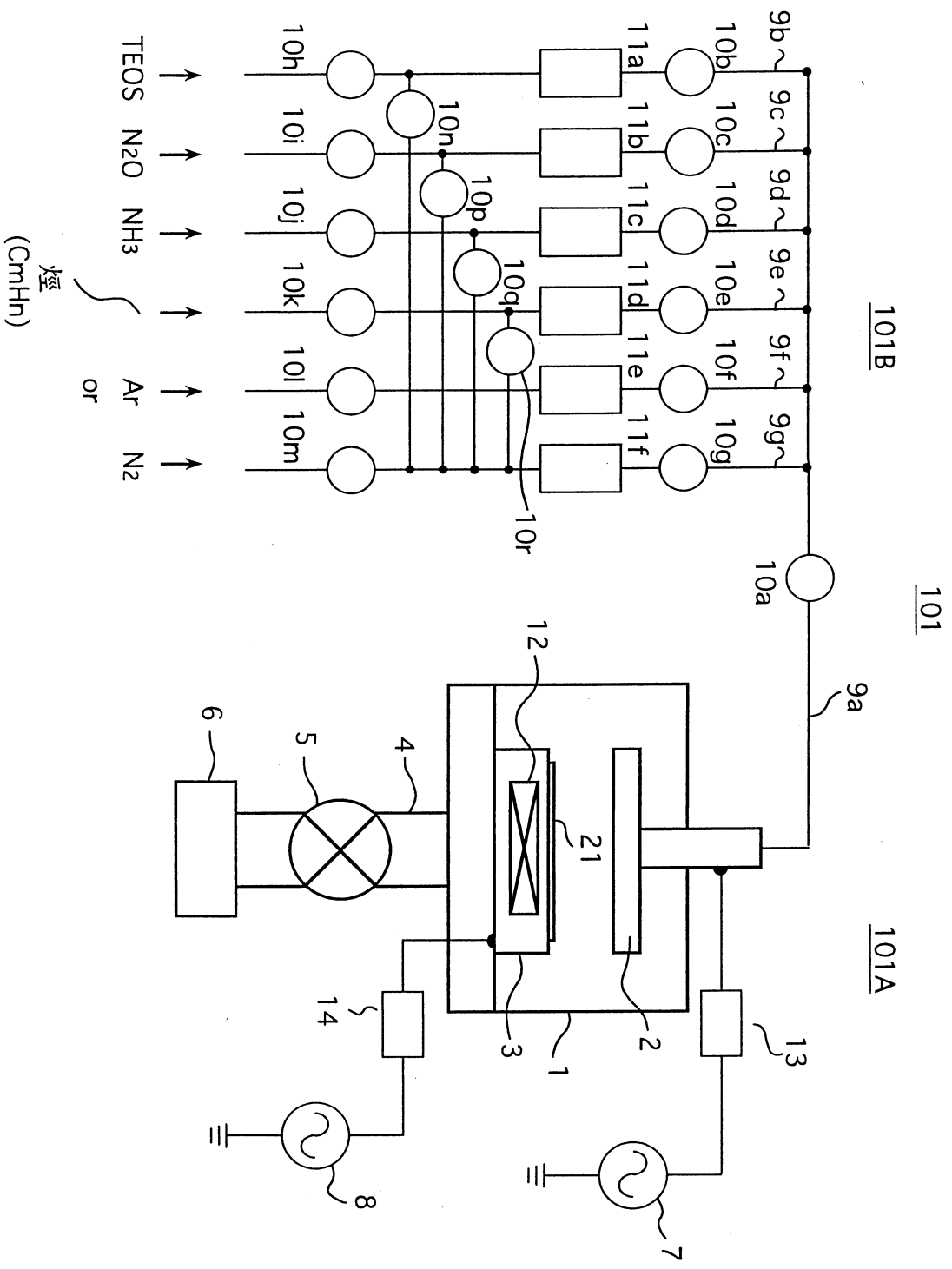


四、中文發明摘要 (發明之名稱：半導體裝置之製造方法)

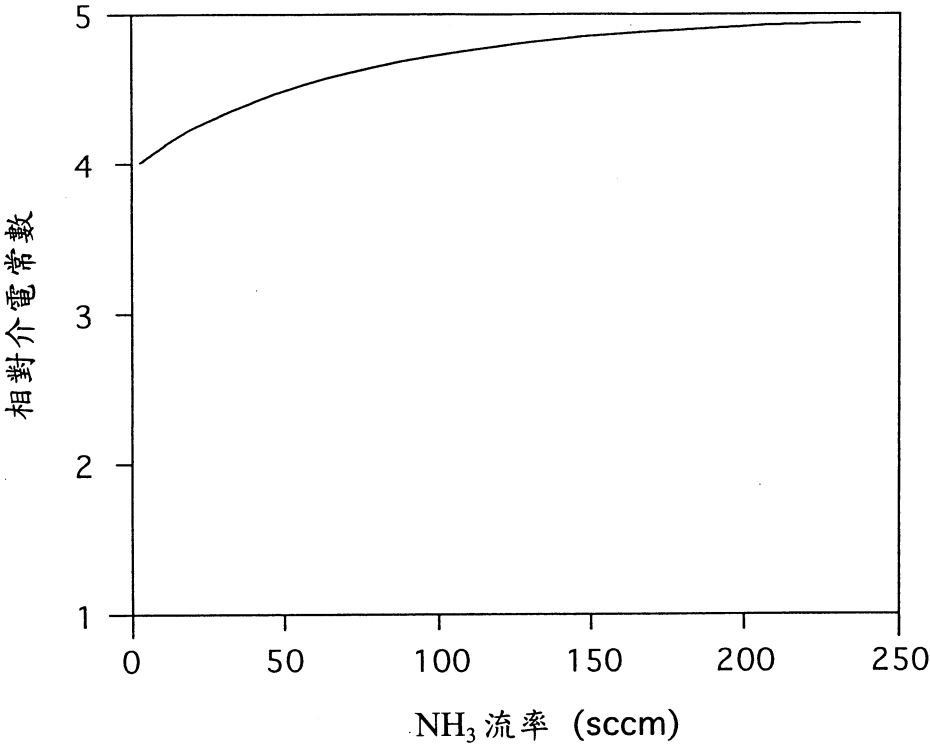
英文發明摘要 (發明之名稱：MANUFACTURING METHOD OF SEMICONDUCTOR DEVICE)

copper wiring 34, 38 is exposed on a surface thereof.

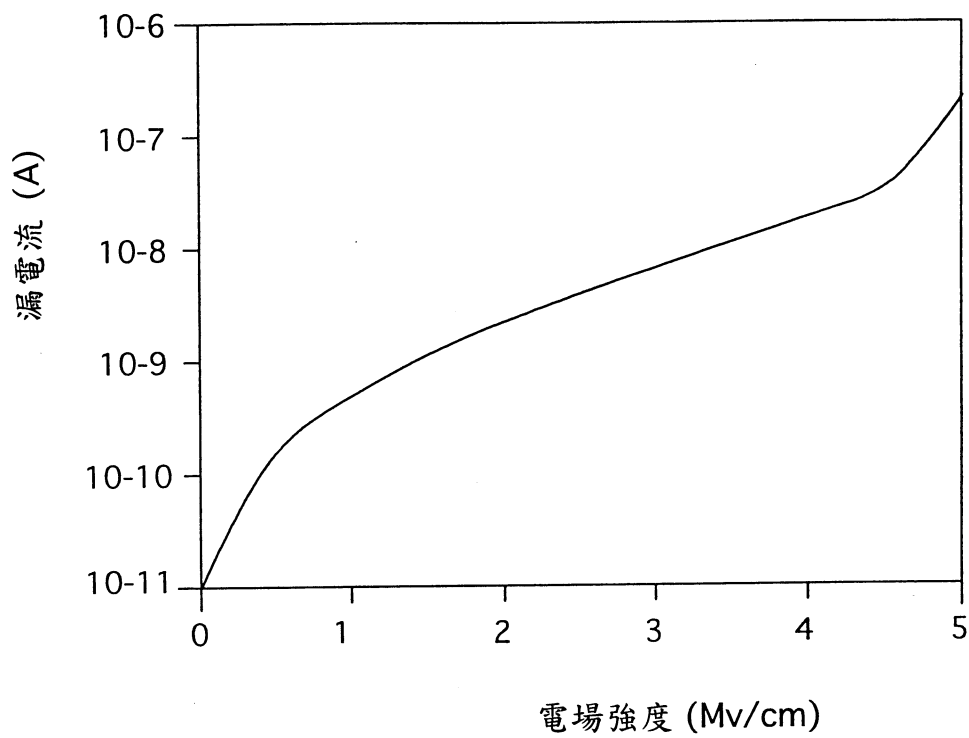




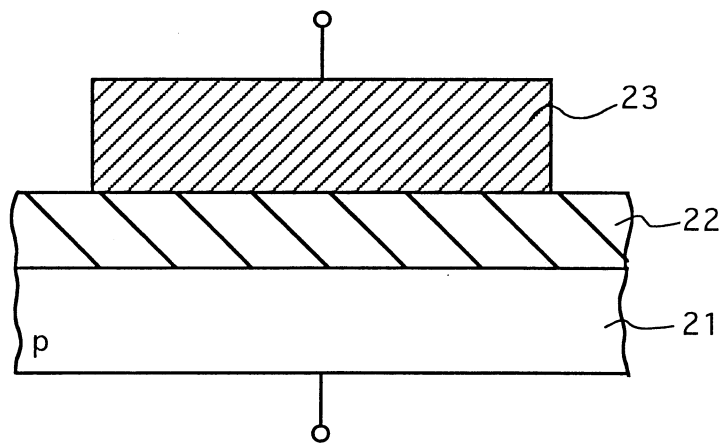
第 1 圖



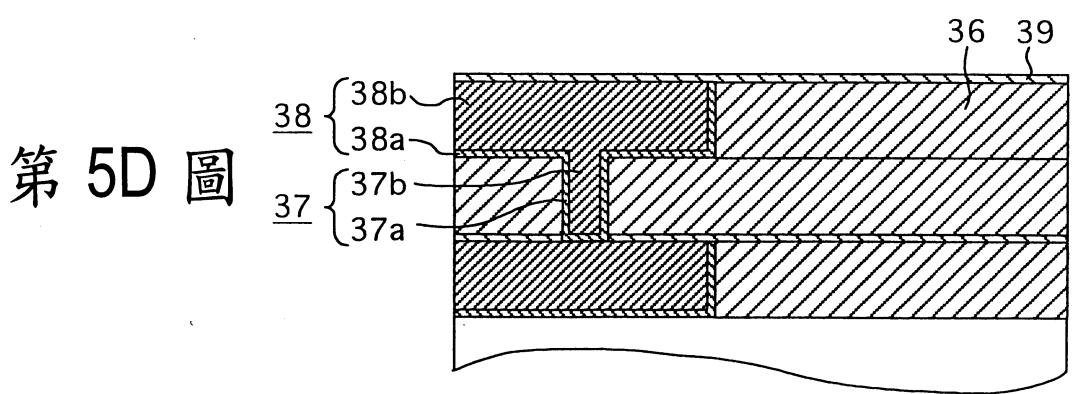
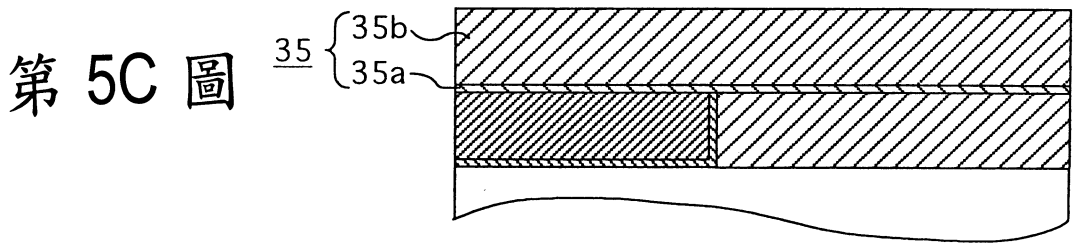
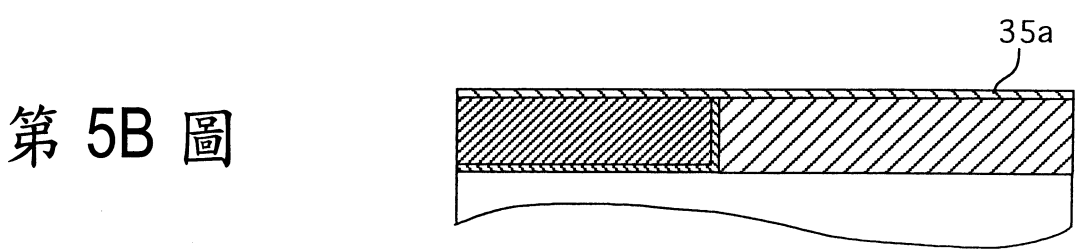
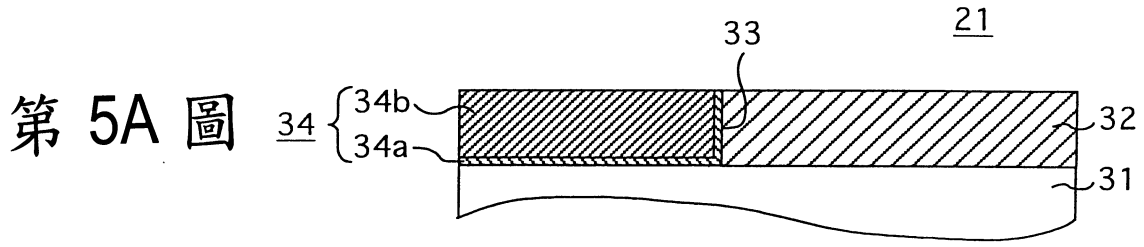
第 2 圖



第 3 圖



第 4 圖



## 六、申請專利範圍

1. 一種半導體裝置之製造方法，包括下列步驟：

將一包括四乙氧矽烷(TEOS)、一氧化氮( $N_2O$ )與烴( $C_mH_n$ )的膜形成氣體轉變成電漿；及

然後，藉由該電漿之反應，在曝露在一基板表面之銅線路上，形成一覆蓋該銅線路之阻障絕緣膜。

2. 如申請專利範圍第1項之方法，其中該膜形成氣體除了四乙氧矽烷(TEOS)與一氧化氮( $N_2O$ )外，還包括氮氣( $NH_3$ )與氮氣( $N_2$ )的至少其中之一。

3. 如申請專利範圍第1項之方法，其中該烴( $C_mH_n$ )可為甲烷( $CH_4$ )、乙炔( $C_2H_2$ )、乙烯( $C_2H_4$ )及乙烷( $C_2H_6$ )中的任何一種。

4. 如申請專利範圍第1項之方法，進一步包括下列步驟：

在該阻障絕緣膜上形成一低介電常數絕緣膜。

5. 如申請專利範圍第1項之方法，其中該阻障絕緣膜之相對介電常數在5以下。

6. 如申請專利範圍第4項之方法，其中該低介電常數絕緣膜具有2至3之相對介電常數。

