



(12) 发明专利申请

(10) 申请公布号 CN 116456753 A

(43) 申请公布日 2023. 07. 18

(21) 申请号 202310301649.6

(51) Int. Cl.

(22) 申请日 2020.03.07

H10K 59/12 (2023.01)

(30) 优先权数据

G09D 5/24 (2006.01)

62/815,267 2019.03.07 US

G09D 7/63 (2018.01)

62/822,715 2019.03.22 US

H10K 71/60 (2023.01)

62/830,338 2019.04.05 US

(62) 分案原申请数据

202080032836.3 2020.03.07

(71) 申请人 OTI照明公司

地址 加拿大安大略省

(72) 发明人 M·海兰德 S·N·格宁 Z·王

(74) 专利代理机构 北京派特恩知识产权代理有限公司 11270

专利代理师 陈万青 李雪

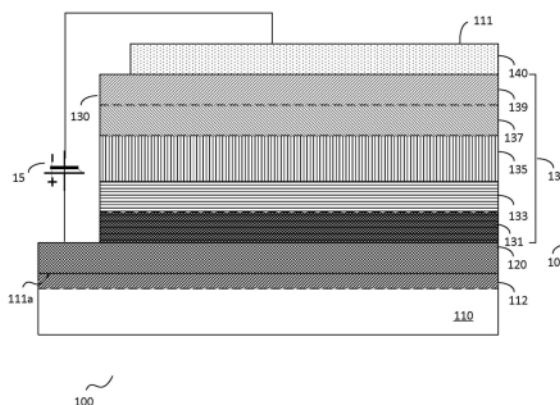
权利要求书5页 说明书85页 附图59页

(54) 发明名称

一种光电子器件

(57) 摘要

一种光电子器件,其包括:成核抑制涂层(NIC),设置在所述器件的侧向朝向的第一部分中的所述器件表面上;和导电涂层,所述导电涂层包含导电涂层材料并且设置在所述器件的侧向朝向的第二部分中的所述器件表面上;其中所述第一部分中的所述NIC的表面基本上没有所述导电材料的封闭涂层,所述NIC包含化合物,所述化合物包含核心部分和至少一个与其键合的部分,并且所述至少一个部分中的至少一者包含氟代芳基基团作为取代基。



1. 一种光电子器件, 包括:

成核抑制涂层 (NIC), 所述成核抑制涂层设置在所述器件的侧向朝向的第一部分中的所述器件表面上; 和

导电涂层, 所述导电涂层包含导电涂层材料并且设置在所述器件的侧向朝向的第二部分中的所述器件表面上;

其中:

所述第一部分中的所述NIC的表面基本上没有所述导电材料的封闭涂层,

所述NIC包含化合物, 所述化合物包含核心部分和至少一个与其键合的部分, 并且

所述至少一个部分中的至少一者包含氟代芳基基团作为取代基。

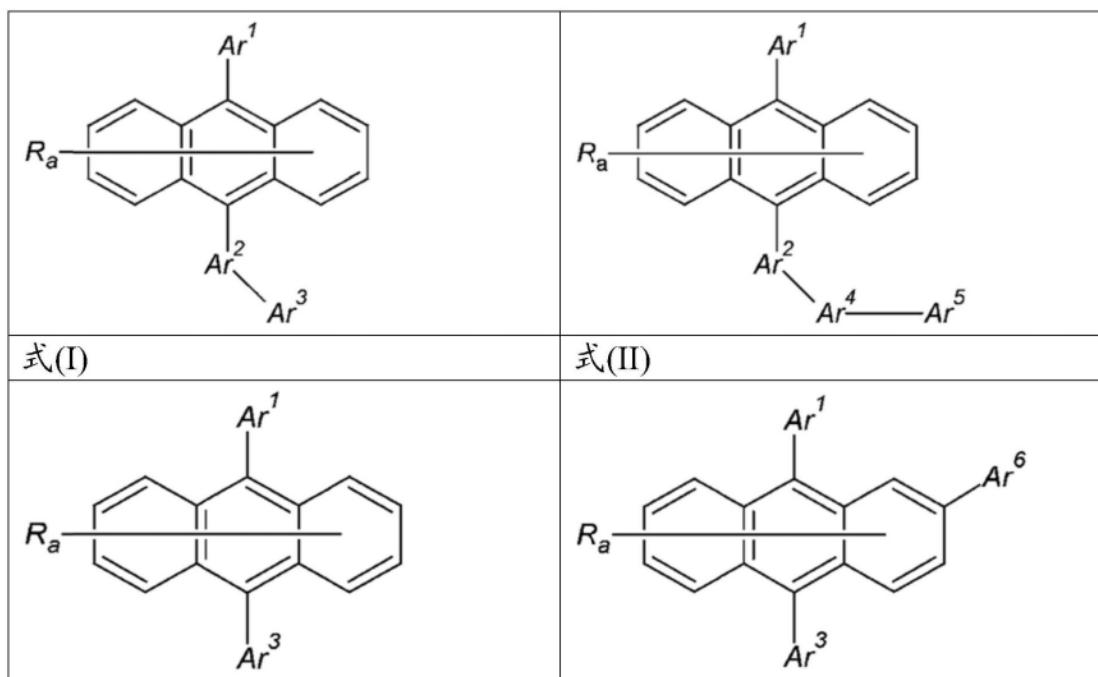
2. 根据权利要求1所述的光电子器件, 其中所述氟代芳基基团是三氟代芳基基团。

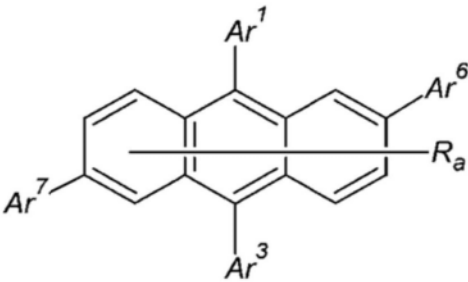
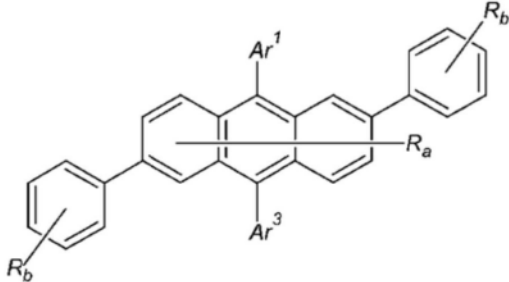
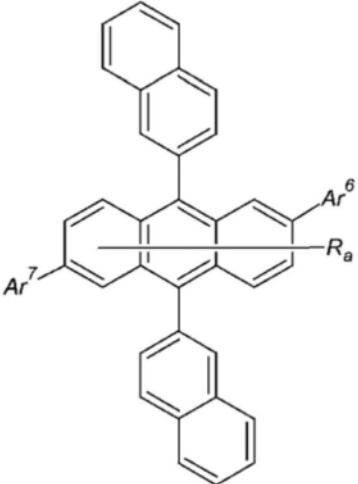
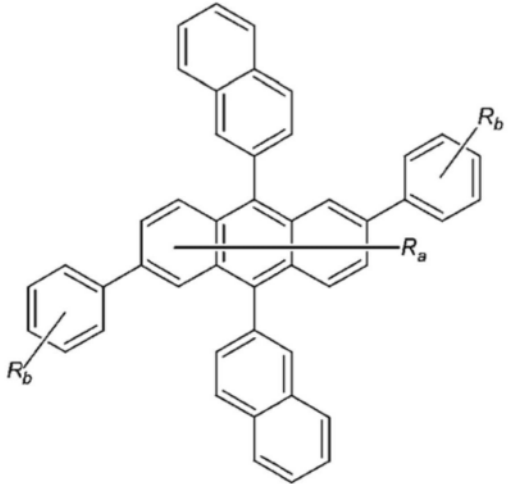
3. 根据权利要求1所述的光电子器件, 其中所述至少一个部分中的至少一者包含至少一个附加取代基, 所述至少一个附加取代基选自氟原子、氟代烷基基团、氟代芳基基团、三氟代芳基基团和氟代烷氧基基团中的至少一者。

4. 根据权利要求1所述的光电子器件, 其中所述核心部分还包含氟原子、氟代烷基基团、氟代芳基基团、三氟代芳基基团和氟代烷氧基基团中的至少一者。

5. 根据权利要求1所述的光电子器件, 其中所述核心部分是蒽部分。

6. 根据权利要求1所述的光电子器件, 其中所述化合物具有选自式 (I)、(II)、(III)、(IV)、(V)、(VI)、(VII) 和 (VIII) 的式:



式(III)	式(IV)
	
式(V)	式(VI)
	
式(VII)	式(VIII)

其中：

Ar¹表示以下基团之一：具有约6-50个碳(C)原子的取代芳基基团；具有约6-50个碳原子的未取代芳基基团；具有约6-60个碳原子的取代亚芳基基团、具有约6-60个碳原子的未取代亚芳基基团；具有约4-50个碳原子的取代杂芳基基团、具有约4-50个碳原子的未取代杂芳基基团；具有约5-60个碳原子的取代亚杂芳基基团和具有约5-60个碳原子的未取代亚杂芳基基团；

R_a表示至少一个取代基基团，其独立地为：H、D(氘代)、F、Cl、包括C₁-C₆烷基的烷基、环烷基、甲硅烷基、氟代烷基、芳基烷基、芳基、杂芳基、烷氧基、卤代烷氧基、氟代烷氧基、氟代芳基和三氟代芳基；

R_b表示至少一个取代基基团，其独立地为：H、D(氘代)、F、Cl、包括C₁-C₆烷基的烷基、环烷基、甲硅烷基、氟代烷基、芳基烷基、芳基、卤代芳基、杂芳基、烷氧基、卤代烷氧基、氟代烷氧基、氟代芳基和三氟代芳基；

Ar²表示以下基团之一：具有约6-50个碳原子的取代亚芳基基团、具有约6-50个碳原子的未取代亚芳基基团、具有约4-50个碳原子的取代亚杂芳基基团和具有约4-50个碳原子的未取代亚杂芳基基团；

Ar³表示以下基团之一：具有约6-50个碳原子的取代芳基基团、具有约6-50个碳原子的未取代芳基基团；具有约6-60个碳原子的取代亚芳基基团、具有约6-60个碳原子的未取代亚芳基基团；具有约4-50个碳原子的取代杂芳基基团、具有约4-50个碳原子的未取代杂芳基基团；

基基团；具有约5-60个碳原子的取代杂芳基基团和具有约5-60个碳原子的未取代亚杂芳基基团；

Ar⁴表示以下基团之一：具有约6-50个碳原子的取代亚芳基基团、具有约6-50个碳原子的未取代亚芳基基团、具有约4-50个碳原子的取代亚杂芳基基团和具有约4-50个碳原子的未取代亚杂芳基基团；

Ar⁵表示以下基团之一：具有约6-50个碳原子的取代芳基基团、具有约6-50个碳原子的未取代芳基基团；具有约6-60个碳原子的取代亚芳基基团、具有约6-60个碳原子的未取代亚芳基基团；具有约4-50个碳原子的取代杂芳基基团、具有约4-50个碳原子的未取代杂芳基基团；具有约5-60个碳原子的取代亚杂芳基基团；和具有约5-60个碳原子的未取代亚杂芳基基团；

Ar⁶表示以下基团之一：具有约6-50个碳原子的取代芳基基团、具有约6-50个碳原子的未取代芳基基团；具有约6-50个碳原子的取代卤代芳基基团、具有约6-50个碳原子的未取代卤代芳基基团；具有约6-60个碳原子的取代亚芳基基团、具有约6-60个碳原子的未取代亚芳基基团；具有约5-60个碳原子的取代杂芳基基团；和具有约5-60个碳原子的未取代杂芳基基团；并且

Ar⁷表示以下基团之一：具有约6-50个碳原子的取代芳基基团、具有约6-50个碳原子的未取代芳基基团；具有约6-50个碳原子的取代卤代芳基基团、具有约6-50个碳原子的未取代卤代芳基基团；具有约6-60个碳原子的取代亚芳基基团、具有约6-60个碳原子的未取代亚芳基基团；具有约5-60个碳原子的取代杂芳基基团；和具有约5-60个碳原子的未取代杂芳基基团。

7. 根据权利要求6所述的光电子器件，其中Ar¹选自1-萘基；2-萘基；1-菲基；2-菲基；10-菲基；9-菲基；1-蒎基；2-蒎基；3-蒎基；9-蒎基；苯并蒎基；芘基；吡啶；喹啉；异喹啉；吡嗪；喹喔啉；吡啶；嘧啶；喹唑啉；哒嗪；噌啉和酞嗪。

8. 根据权利要求6所述的光电子器件，其中R_a选自H、D、F、Cl、甲基、甲氧基、乙基、叔丁基、氟甲基、二氟甲基、三氟甲基、氟烷氧基、二氟甲氧基、三氟甲氧基、氟乙基、聚氟乙基、氟苯基、三氟苯基和三氟甲氧基苯基。

9. 根据权利要求6所述的光电子器件，其中R_b选自H、D、F、Cl、甲基、甲氧基、乙基、叔丁基、氟甲基、二氟甲基、三氟甲基、氟烷氧基、二氟甲氧基、三氟甲氧基、氟乙基、聚氟乙基、氟苯基、三氟苯基和三氟甲氧基苯基。

10. 根据权利要求6所述的光电子器件，其中Ar²选自亚苯基；亚萘基；亚蒎基；亚菲基；苯并亚蒎基；和亚芘基。

11. 根据权利要求6所述的光电子器件，其中Ar³选自1-萘基；2-萘基；1-菲基；2-菲基；10-菲基；9-菲基；1-蒎基；2-蒎基；3-蒎基；9-蒎基；苯并蒎基；芘基；吡啶；喹啉；异喹啉；吡嗪；喹喔啉；吡啶；嘧啶；喹唑啉；哒嗪；噌啉；和酞嗪。

12. 根据权利要求6所述的光电子器件，其中Ar⁴选自亚苯基；亚萘基；亚蒎基；亚菲基；苯并亚蒎基；亚芘基；和苯并咪唑。

13. 根据权利要求6所述的光电子器件，其中Ar⁵选自苯基；1-萘基；2-萘基；1-菲基；2-菲基；10-菲基；9-菲基；1-蒎基；2-蒎基；3-蒎基；9-蒎基；苯并蒎基；和芘基。

14. 根据权利要求6所述的光电子器件，其中Ar⁶选自苯基；1-萘基；2-萘基；1-菲基；2-菲

基;10-菲基;9-菲基;1-蒽基;2-蒽基;3-蒽基;9-蒽基;苯并蒽基;芘基;4-氟苯基;3,4,5-三氟苯基;和4-(三氟甲氧基)苯基。

15. 根据权利要求6所述的光电子器件,其中Ar⁷选自苯基、1-萘基;2-萘基;1-菲基;2-菲基;10-菲基;9-菲基;1-蒽基;2-蒽基;3-蒽基;9-蒽基;苯并蒽基;芘基;4-氟苯基;3,4,5-三氟苯基;和4-(三氟甲氧基)苯基。

16. 根据权利要求1所述的光电子器件,还包括至少一个发射区,其中所述器件包括第一电极、第二电极以及在所述至少一个发射区中的所述第一电极和所述第二电极之间的半导体层。

17. 根据权利要求16所述的光电子器件,其中所述第一部分包括所述至少一个发射区,并且所述第二电极在所述第一部分中的所述NIC和所述半导体层之间延伸。

18. 根据权利要求17所述的光电子器件,其中所述第二部分包括非发射区的至少一部分。

19. 根据权利要求17所述的光电子器件,其中所述第一部分的所述至少一个发射区中的所述NIC的厚度被调制以调整其光学微腔效应。

20. 根据权利要求17所述的光电子器件,其中所述导电涂层电耦接到所述第二电极。

21. 根据权利要求17所述的光电子器件,其中所述导电涂层涂覆所述第二部分中的所述第二电极的至少一部分。

22. 根据权利要求17所述的光电子器件,包括在所述第二电极和沿着其至少一部分的所述导电涂层之间的至少一个中间涂层。

23. 根据权利要求22所述的光电子器件,其中所述中间涂层包括成核促进涂层(NPC)。

24. 根据权利要求17所述的光电子器件,其中所述第二部分包括至少一个附加发射区。

25. 根据权利要求24所述的光电子器件,其中所述器件的所述第二部分的所述至少一个附加发射区中的至少一者包括第一电极、第二电极和在所述第一电极和所述第二电极之间的半导体层,其中所述第二电极包括所述导电涂层。

26. 根据权利要求25所述的光电子器件,其中从所述器件的所述第二部分的所述至少一个附加发射区发射的光的波长不同于从所述器件的所述第一部分的所述至少一个发射区发射的光的波长。

27. 根据权利要求16所述的光电子器件,其中所述第二部分包括所述至少一个发射区,并且所述第二电极在所述第二部分中的所述导电涂层和所述半导体层之间延伸。

28. 根据权利要求27所述的光电子器件,其中所述第一部分包括非发射区的至少一部分。

29. 根据权利要求28所述的光电子器件,其中所述第一部分基本上是穿过其透光的。

30. 根据权利要求29所述的光电子器件,其中所述第二电极在所述第一部分中延伸,并且所述NIC设置在所述第二电极的表面上。

31. 根据权利要求1所述的光电子器件,其中所述导电涂层包括辅助电极。

32. 一种光电子器件,包括:

发射区,所述发射区包括:第一电极、导电涂层和在所述第一电极和所述导电涂层之间的半导体层;和

透光区,所述透光区基本上不含所述导电涂层。

33.一种光电子器件,包括:

至少一个岛,所述至少一个岛设置在所述器件的侧向朝向的第一部分的表面上;和
导电涂层,所述导电涂层包含在所述器件的所述侧向朝向的第二部分中的导电材料;
其中所述至少一个岛由导电涂层材料形成。

一种光电子器件

[0001] 本申请是申请日为2020年03月07日的PCT国际专利申请PCT/IB2020/051991进入中国国家阶段的中国专利申请202080032836.3、发明名称为“用于形成成核抑制涂层的材料和结合所述成核抑制涂层的装置”的分案申请。

[0002] 相关申请

[0003] 本公开要求于2019年3月7日提交的美国临时专利申请第62/815,267号、于2019年3月22日提交的美国临时专利申请第62/822,715号和于2019年4月5日提交的美国临时专利申请第62/830,338号的优先权的权益,所述美国临时专利申请中的每一个的内容通过引用以其整体并入本文。

技术领域

[0004] 本公开涉及光电子装置,特别是成核抑制涂层和结合所述成核抑制涂层用于此类装置的装置。

背景技术

[0005] 在如有机发光二极管(OLED)的光电子装置中,至少一个半导体层安置在如阳极和阴极等一对电极之间。阳极和阴极电耦接到电源并分别产生空穴和电子,所述空穴和电子通过至少一个半导体层朝向彼此迁移。当一对空穴和电子组合时,可以发射光子。

[0006] OLED显示面板可以包括多个像素(和/或其子像素2541-2543),每个像素具有相关联的一对电极,所述电极通常通过在真空条件下在底层材料的暴露表面上沉积导电涂层而形成。在一些应用中,可能期望在OLED制造过程中为每个像素和/或子像素提供图案化电极。

[0007] 这样做的一种方法涉及在沉积导电涂层期间插入精细金属掩模(FMM)。然而,导电涂层沉积过程发生在高温下,这会影响重新使用FMM的能力和/或可以实现的图案精度,伴随着成本、工作量和复杂性的增加。

[0008] 这样做的一种方法涉及沉积导电涂层,以及由此包含通过激光钻孔工艺去除其不需要的区域以形成图案。然而,去除过程通常涉及碎片的产生和/或存在,这可能影响制造过程的产率。

[0009] 提供用于提供导电涂层的图案化沉积的改进机制将是有益的。

附图说明

[0010] 现在将参考以下附图描述本公开的实例,其中不同附图中的相同附图标记指示相同元件并且其中:

[0011] 图1是根据本公开中的实例的示例电致发光装置的横截面方面的框图;

[0012] 图2是图1的电致发光装置的衬底100的示例背板层的横截面视图,示出了其中体现的薄膜晶体管(TFT);

[0013] 图3是例如可以由图2的背板层中所示出的TFT中的一个或多个TFT提供的示例电

路的电路图；

[0014] 图4是图1的示例电致发光装置的横截面视图；

[0015] 图5是图1的电致发光装置的横截面视图，其示出了支持所述装置的至少一个第二电极的图案化沉积的厚度增加的至少一个示例像素定义层(PDL)；

[0016] 图6是展示了根据本公开中的实例吸附到表面上的吸附原子的相对能量状态的示例能量图；

[0017] 图7是示出了根据本公开的实例的用于在底层材料的暴露表面上以第一图案沉积选择性涂层的示例工艺的示意图；

[0018] 图8A是示出了根据本公开的实例的适合与图7的工艺一起使用的示例开放掩模的示意图，在其中具有不会遮蔽对应于像素(和/或其子像素)的任何发射区域的横向方面的孔；

[0019] 图8B是示出了根据本公开的实例的适合与图7的工艺一起使用的示例开放掩模的示意图，在其中具有遮蔽对应于外围像素(和/或其子像素)的发射区域的横向方面的孔；

[0020] 图8C是示出了根据本公开的实例的适合与图7的工艺一起使用的示例开放掩模的示意图，在其中具有遮蔽对应于一些但不是所有外围像素(和/或其子像素)的发射区域的横向方面的孔；

[0021] 图8D是示出了适合与图7的工艺一起使用的示例开放掩模的示意图，在其中具有多个孔，每个孔都定义了第一组区域，所述区域不会遮蔽对应于位于其中的一些像素(和/或其子像素)的发射区域的横向方面，但会遮蔽对应于位于此类区域之外的一些像素(和/或其子像素)的发射区域的横向方面；

[0022] 图9是示出了在暴露表面上以第一图案沉积导电涂层的示例工艺的示意图，所述暴露表面包括图7的选择性涂层的沉积图案，其中选择性涂层是成核抑制涂层(NIC)；

[0023] 图10A是示出了在暴露表面上以第二图案沉积作为成核促进涂层(NPC)的选择性涂层的示例工艺的示意图，所述暴露表面包括图7的选择性涂层的沉积图案，其中选择性涂层是NIC；

[0024] 图10B是示出了在暴露表面上以第三图案沉积导电涂层的示例工艺的示意图，所述暴露表面包括图10A的NPC的沉积第二图案；

[0025] 图11A是示出了根据本公开的实例的用于在底层材料的暴露表面上以第一图案沉积NPC的示例工艺的示意图；

[0026] 图11B是示出了在暴露表面上以第二图案沉积NIC的示例工艺的示意图，所述暴露表面包括图11A的NPC的沉积第二图案；

[0027] 图11C是示出了在暴露表面上以第三图案沉积导电涂层的示例工艺的示意图，所述暴露表面包括图11B的NIC的沉积第二图案；

[0028] 图12A-12C是示出了根据本公开的实例的用于在打印过程中在暴露表面上以图案沉积选择性涂层的示例工艺的示例阶段的示意图；

[0029] 图13是以平面视图展示了根据本公开的实例的适用于图1的装置的示例图案化电极的示意图；

[0030] 图14是展示了图14的装置的沿线13-13截取的示例横截面视图的示意图；

[0031] 图15A是以平面视图展示了根据本公开的实例的适用于图1的装置的电极的多个

示例图案的示意图；

[0032] 图15B是展示了图15A的装置的沿线15B-15B截取的在中间阶段的示例横截面视图的示意图；

[0033] 图15C是展示了图15A的装置的沿线15C-15C截取的示例横截面视图的示意图；

[0034] 图16是展示了根据本公开的实例的具有示例图案化辅助电极的装置的横截面视图的示意图；

[0035] 图17A是以平面视图展示了根据本公开的实例的发射区域和/或非发射区域的示例布置的示意图；

[0036] 图17B是展示了图17A的一部分的区段的示意图，其示出了根据本公开的实例覆盖非发射区域的第一示例辅助电极；

[0037] 图17C是展示了图17A的一部分的区段的示意图，其示出了根据本公开的实例覆盖非发射区域的第二示例辅助电极；

[0038] 图17D是展示了图17A的一部分的区段的示意图，其示出了根据本公开的实例覆盖非发射区域的第三示例辅助电极；

[0039] 图18是以平面视图展示了根据本公开的实例的覆盖至少一个发射区域和至少一个非发射区域的辅助电极的示例图案的示意图；

[0040] 图19A是以平面视图展示了根据本公开的实例的具有多组以菱形配置的发射区域的装置的示例图案的示意图；

[0041] 图19B是展示了图19A的装置的沿线19B-19B截取的示例横截面视图的示意图；

[0042] 图19C是展示了图19A的装置的沿线19C-19C截取的示例横截面视图的示意图；

[0043] 图20是展示了根据本公开的第一实例具有另外的示例沉积步骤的图4的装置的示例横截面视图的示意图；

[0044] 图21是展示了根据本公开的第二实例具有另外的示例沉积步骤的图4的装置的示例横截面视图的示意图；

[0045] 图22是展示了根据本公开的第三实例具有另外的示例沉积步骤的图4的装置的示例横截面视图的示意图；

[0046] 图23是展示了根据本公开的第四实例具有另外的示例沉积步骤的图4的装置的示例横截面视图的示意图；

[0047] 图24A-24C是示出了根据本公开的实例的用于通过选择性沉积和后续去除工艺在暴露表面上以图案沉积导电涂层的示例工艺的示例阶段的示意图；

[0048] 图25A是以平面视图展示了根据本公开的实例的透明电致发光装置的实例的示意图，所述透明电致发光装置包括至少一个示例像素区域和至少一个示例透光区域，以及至少一个辅助电极；

[0049] 图25B是展示了图25A的装置的沿线25B-25B截取的示例横截面视图的示意图；

[0050] 图26A是以平面视图展示了根据本公开的实例的透明电致发光装置的实例的示意图，所述透明电致发光装置包括至少一个示例像素区域和至少一个示例透光区域；

[0051] 图26B是展示了图26A的装置的沿线26B-26B截取的示例横截面视图的示意图；

图26C是展示了图26A的不同实例的装置的沿线26B-26B截取的示例横截面视图的示意图；

[0052] 图27A-27D是示出了根据本公开的实例的用于制造装置以提供具有不同厚度的第二电极的发射区域的示例工艺的示例阶段的示意图；

[0053] 图28A-28D是示出了根据本公开的实例的用于制造具有子像素区域的装置的示例工艺的示例阶段的示意图,所述子像素区域具有不同厚度的第二电极；

[0054] 图29是展示了根据本公开的实例的其中第二电极耦接到辅助电极的装置的示例横截面视图的示意图；

[0055] 图30A-30I是示出了根据本公开的实例的具有导电涂层的沉积界面处NIC的各种潜在行为的示意图；

[0056] 图31是展示了根据本公开的实例形成膜核的示意图；并且

[0057] 图32是展示了根据本公开的实例在示例模拟模型下考虑的各种事件的示意图。

[0058] 在本公开中,出于解释而非限制的目的,阐述了具体细节以提供对本公开的透彻理解,包括但不限于特定架构、接口和/或技术。在一些情况下,省略对众所周知的系统、技术、组件、装置、电路、方法和应用的详细描述,以免用不必要的细节混淆本公开的描述。

[0059] 进一步地,应当理解,本文再现的框图可以表示体现本发明技术原理的说明性组件的概念视图。

[0060] 因此,在适当的情况下,系统和方法组件已经由附图中的常规符号表示,仅示出了与理解本公开的实例相关的那些具体细节,以免因对受益于本文的描述的本领域普通技术人员显而易见的细节而模糊本公开。

[0061] 本文提供的任何附图可能未按比例绘制并且不可以被认为以任何方式限制本公开。

[0062] 在一些实例中,以虚线轮廓示出的任何特征或动作可以被视为任选的。

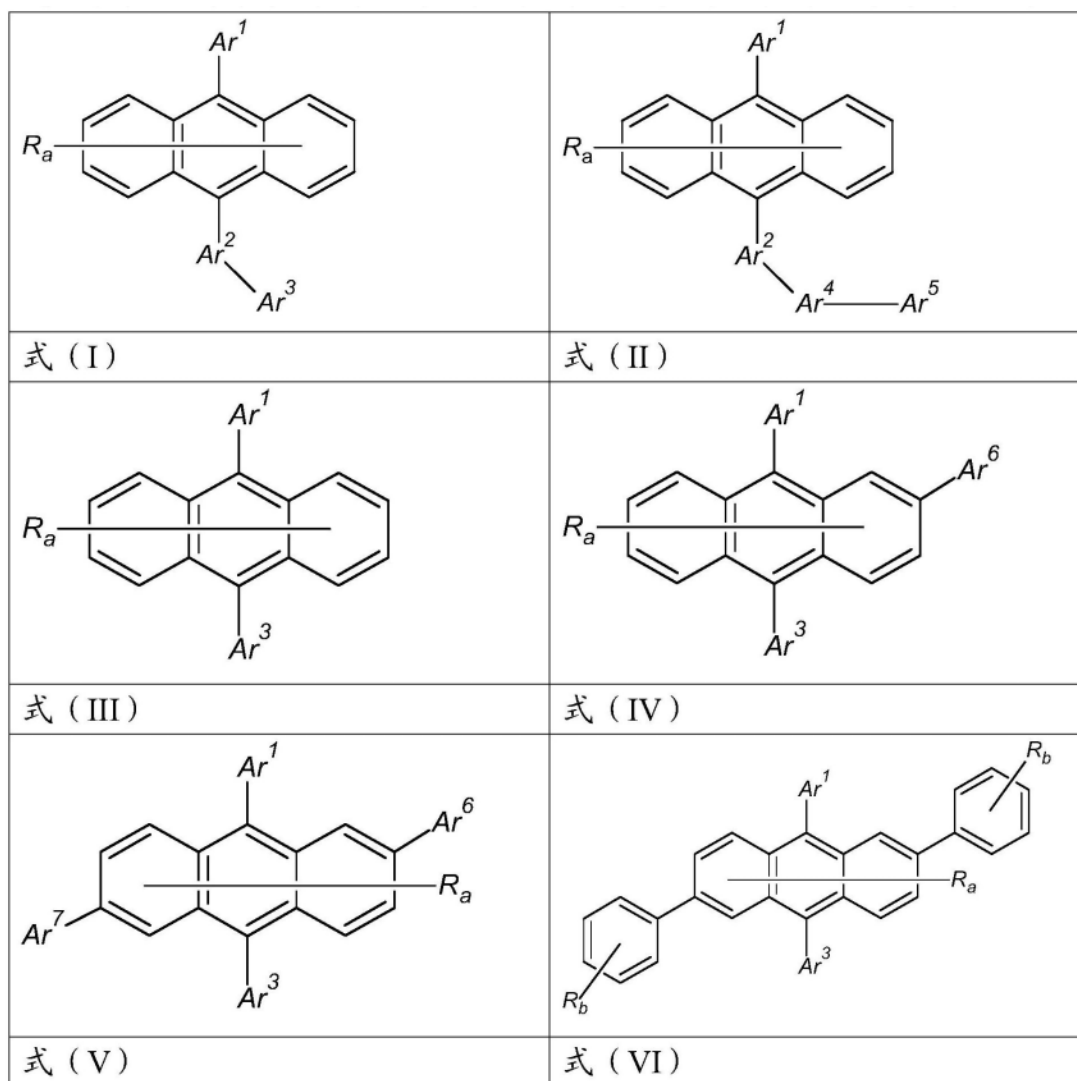
发明内容

[0063] 本公开的目的是消除或减轻现有技术的至少一个缺点。

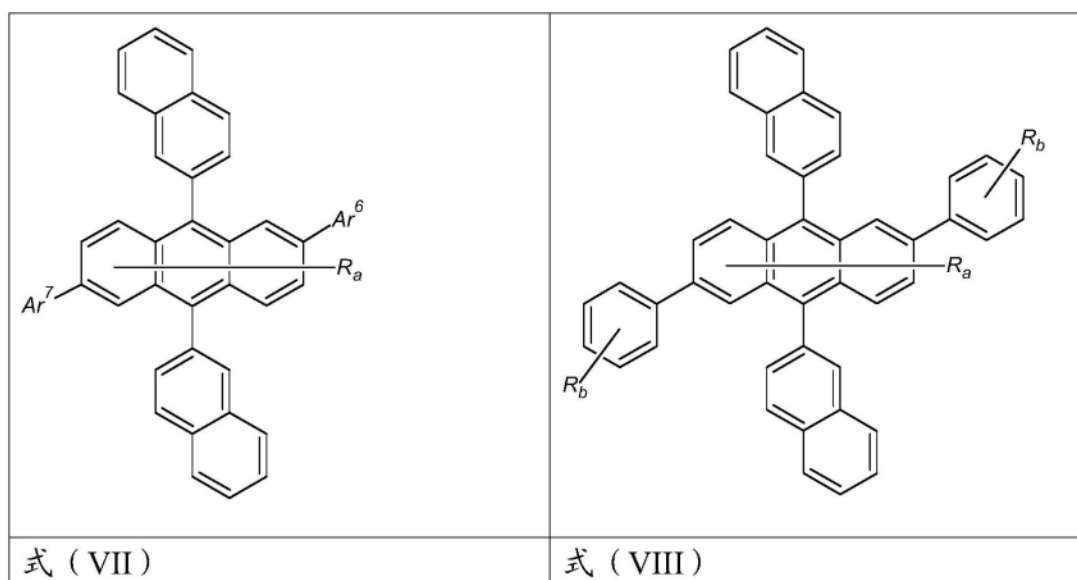
[0064] 本公开公开了一种成核抑制涂层(NIC),其可以在用于制造光电子装置的制造工艺中选择性地安置在其横向方面的第一部中的表面上,其相对于用于形成导电涂层的给定材料,具有初始粘附概率 S_0 显著小于所述表面的初始粘附概率 S_0 的表面。因此,当导电涂层沉积在装置的表面上时,包含在开放掩模和/或无掩模沉积工艺中,导电涂层不趋于保留在第一部内,而导电涂层趋于保留在表面的横向方面的第二部内。在一些非限制性实例中,NIC可以通过使用精细金属掩模(FMM)选择性地沉积在第一部内。因为可以在显著低于可以沉积导电涂层的温度下沉积NIC,所以可以重新使用FMM和/或可以实现沉积导电涂层的精确图案,同时降低成本和工作量。

[0065] 在一些非限制性实例中,所述NIC可以包括具有选自以下组成的组的式的化合物:式(I)、(II)、(III)、(IV)、(V)、(VI)、(VII)和(VIII):

[0066]



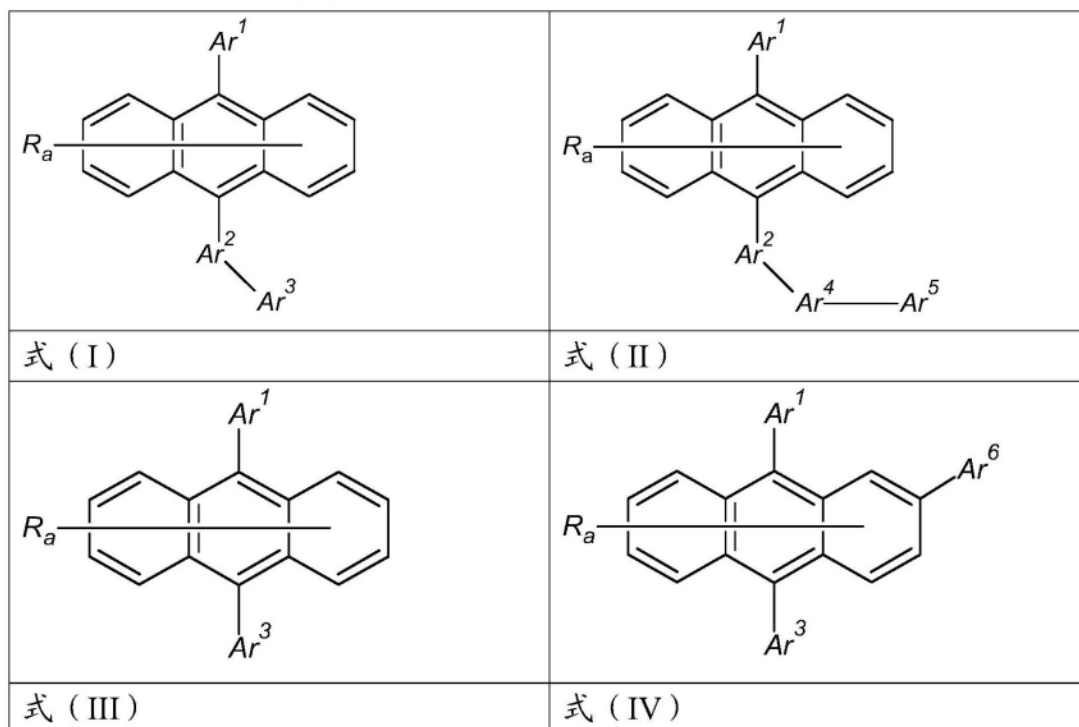
[0067]



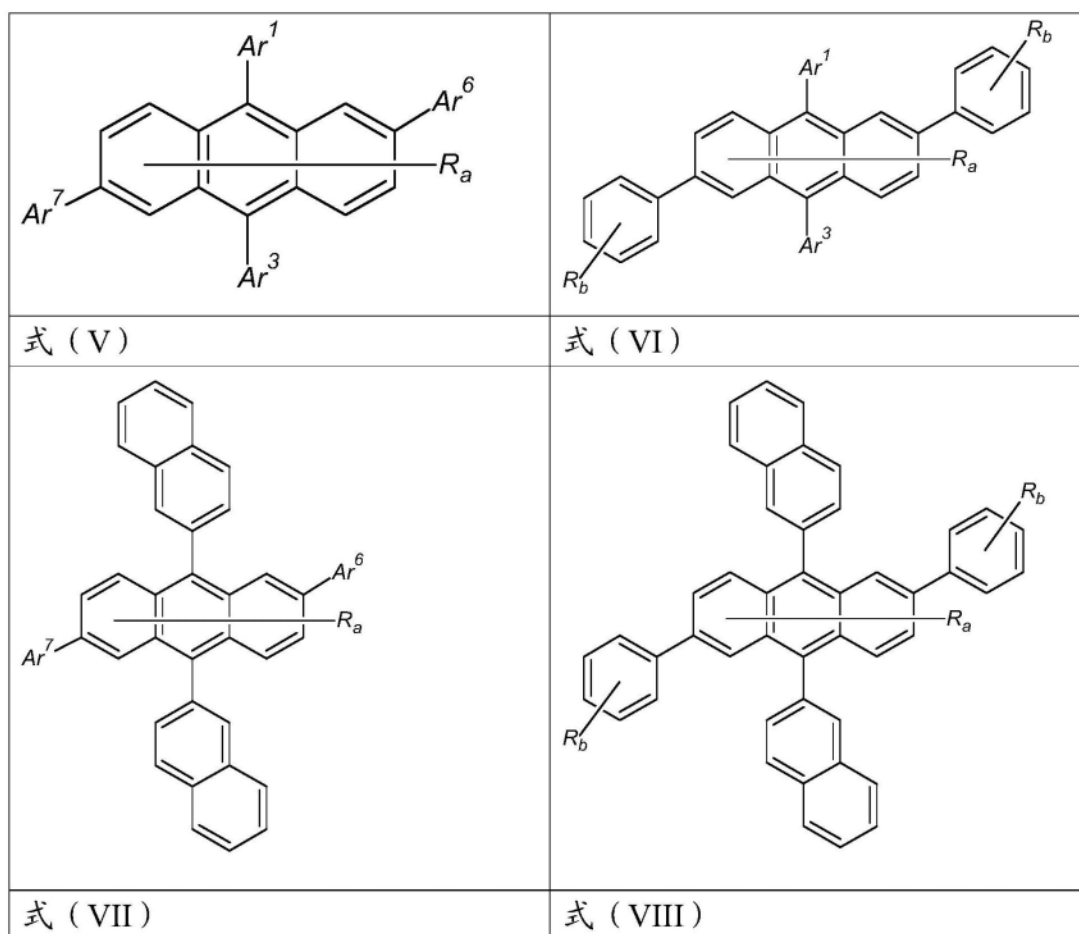
[0068] 根据本公开的广泛方面,公开了一种光电子装置,其包括:成核抑制涂层(NIC),所述NIC安置在所述装置的在其横向方面的第一部中的表面上;导电涂层,所述导电涂层安置在所述装置的在其所述横向方面的第二部中的表面上;其中在所述第一部中,所述导电涂

层针对所述NIC的初始粘附概率显著小于针对所述表面的初始概率,使得所述第一部基本上缺乏所述导电涂层;并且其中所述NIC包括具有选自以下组成的组的式的化合物:式(I)、(II)、(III)、(IV)、(V)、(VI)、(VII)和(VIII):

[0069]



[0070]



[0071] 上文已经结合本公开的可以实施它们的方面描述了实例。本领域技术人员将理解,实例可以结合通过其描述实例的方面来实施,但也可以通过所述方面或另一方面的其它实例来实施。当实例相互排斥或以其它方式彼此不兼容时,对于相关领域的普通技术人员来说将是显而易见的。一些实例可以关于一个方面来描述,但是也可以适用于其它方面,这对于相关领域的普通技术人员来说将是显而易见的。

[0072] 本公开的一些方面或实例可以提供一种NIC和其中选择性地沉积有此类NIC的光电子装置。

具体实施方式

[0073] 电致发光装置

[0074] 本公开总体上涉及电子装置,并且更具体地,涉及光电子装置。光电子装置通常涵盖将电信号转换为光子,反之亦然任何装置。

[0075] 在本公开中,术语“光子”和“光”可以互换使用以指类似的概念。

[0076] 在本公开中,光子可以具有位于可见光谱中、其红外(IR)和/或紫外(UV)区域中的波长。

[0077] 有机光电子装置可以涵盖任何光电子装置,其中一个或多个有源层主要由有机材料,并且更具体地有机半导体材料形成。

[0078] 在本公开中,相关领域的普通技术人员应当理解,有机材料可以包括但不限于多种有机(含碳)分子和/或有机聚合物,包括但不限于PCT公开号W0 2012/017074中描述的那些。进一步地,相关领域的普通技术人员应当理解,掺杂有各种无机物质(包括但不限于元素和/或无机化合物)的有机材料仍可以被认为是有机材料。仍进一步地,相关领域的普通技术人员应当理解,可以使用各种有机材料,并且本文所描述的工艺通常适用于整个范围的此类有机材料。

[0079] 在本公开中,无机物质可以指主要包含无机材料的物质。在本公开中,无机材料可以包括不被认为是有机材料的任何材料,包括但不限于金属、玻璃和/或矿物。

[0080] 在光电子装置通过发光过程发射光子的情况下,所述装置可以被认为是电致发光装置。在一些非限制性实例中,电致发光装置可以是有机发光二极管(LED)(OLED)装置。在一些非限制性实例中,电致发光装置可以是电子装置的一部分。通过非限制性实例,电致发光装置可以是OLED照明面板或模块,和/或计算装置的OLED显示器或模块,如智能手机、平板计算机、膝上型计算机、电子阅读器等和/或如监视器和/或电视机等一些其它电子装置。

[0081] 在一些非限制性实例中,电致发光装置可以是将太阳能转化为光子的有机光伏(OPV)装置。在一些非限制性实例中,电致发光装置可以是电致发光量子点装置。在本公开中,除非特别指出相反的情况,否则将参考OLED电致发光装置,应理解,在一些实例中,此类公开可以以对相关领域的普通技术人员显而易见的方式同样适用于其它电致发光装置,包括但不限于OPV和/或量子点装置。

[0082] 将从两个方面中的每一个方面来描述此类电致发光装置的结构,即从横截面方面和/或从横向(平面视图)方面。

[0083] 在下文介绍横截面方面的上下文中,此类电致发光装置的组件以基本上平面的横向层次示出。相关领域的普通技术人员应当理解,此类基本上平面的表示仅用于说明的目

的,并且在此类装置的横向范围内,可以存在不同厚度和尺寸的局部基本上平面的层次,在一些非限制性实例中包含基本上完全不存在的层或层次,和/或由非平面过渡区域(包含横向间隙和平坦的间断)分隔的层和/或层次。因此,虽然为了说明性目的,下文将电致发光装置在其横截面方面示出为基本上分层的结构,但在下文讨论的平面视图方面,此类装置可以说明不同的形貌来定义特征,所述特征中的每个特征可以基本上展现出在横截面方面讨论的分层轮廓。

[0084] 横截面方面

[0085] 图1是根据本公开的示例电致发光装置的横截面方面的简化框图。总体上以100示出的电致发光装置包括衬底110,在其上安置有包括多个层(分别为第一电极120、有机层130和第二电极140)的前板10。在一些非限制性实例中,可以提供屏障涂层1550(图15C)以围绕和/或封装层120、130、140和/或安置在其上的衬底110。

[0086] 出于说明的目的,底层材料的暴露层被称为111。在图1中,暴露层111被示出为属于第二电极140。相关领域的普通技术人员将理解,在沉积(通过非限制性实例)第一电极120时,暴露层将示出为衬底110的111a。

[0087] 在本公开中,遵循方向惯例,相对于上文所描述的横向方面基本上垂直地延伸,其中衬底110被认为是电致发光装置100的“底部”,并且层120、130、140安置在衬底11的“顶部”。遵循这样的惯例,第二电极140在所示出的电致发光装置100的顶部处,即使(在一些实例中可能是这种情况,包括但不限于在制造工艺期间,其中可以通过气相沉积工艺引入一个或多个层120、130、140)衬底110在物理上被倒置使得其上将安置层120、130、140之一,如但不限于第一电极120的顶表面物理地位于衬底110下方,从而使沉积材料(未示出)向上移动并且作为薄膜沉积在其顶表面上。

[0088] 在一些非限制性实例中,装置100可以电耦接到电源15。当如此耦接时,装置100可以如本文所描述发射光子。

[0089] 在一些非限制性实例中,装置100可以根据从其发射光子的方向进行分类。在一些非限制性实例中,如果产生的光子以朝着并穿过在装置100底部处的衬底100并且远离安置在衬底110的顶部上的层120、130、140的方向上发射,则装置100可以被认为是底部发射装置。在一些非限制性实例中,如果光子在远离装置100底部处的衬底110并且朝向和/或穿过顶层140的方向上发射,则装置100可以被认为是顶部发射装置,所述顶层与中间层120、130一起安置在衬底110顶部上。在一些非限制性实例中,如果装置100被配置成在底部(朝向并穿过衬底110)和顶部(朝向并穿过顶层140)发射光子,则所述装置可以被认为是双面发射装置。

[0090] 薄膜形成

[0091] 前板10的层120、130、140可以依次安置在底层材料的目标暴露表面111的顶部上(和/或在一些非限制性实例中,包括但不限于,在本文所公开的选择性沉积的情况下,此类表面的至少一个目标区域),在一些非限制性实例中,底层材料有时可以是作为薄膜的衬底110和中间下层120、130、140。在一些非限制性实例中,电极120、140可以由至少一个薄膜导电涂层930(图9)层形成。

[0092] 图1示出的每层120、130、140和衬底110的厚度仅是说明性的并且不一定表示相对于另一层120、130、140(和/或衬底110的)的厚度。

[0093] 在底层材料的暴露表面111上的气相沉积期间薄膜的形成涉及成核和生长工艺。在膜形成的初始阶段期间,足够数量的蒸气单体(例如,原子和/或分子)通常从气相中凝结以在无论是衬底110(或中间下层120、130、140的)的呈现的表面111上形成初始核。随着蒸气单体继续撞击此类表面,这些初始核的大小和密度增加以形成小簇或岛。在达到饱和岛密度之后,相邻岛通常将开始合并,从而增加平均岛大小,同时降低岛密度。相邻岛的合并可以持续直到形成基本上封闭的膜为止。

[0094] 薄膜的形成可以有至少三种基本的生长模式:1)岛式(沃尔默-韦伯(Volmer-Weber)),2)逐层式(弗兰克-范德尔莫维(Frank-van der Merwe)),和3)斯特兰斯基-克拉斯坦诺夫(Stroan-ski-Krastanov)。当过时的单体簇在表面上成核并生长形成离散的岛时,通常会发生岛生长。当单体之间的相互作用强于单体与表面之间的相互作用时,就会发生这种生长模式。

[0095] 成核率描述了每单位时间在表面上形成多少给定大小的核(其中自由能不会推动此类核簇生长或收缩) (“临界核”)。在膜形成的初始阶段期间,由于核的密度低,因此核覆盖了相对较小的一部分表面(例如,相邻核之间存在较大的间隙/空间),因而核不太可能将从单体直接撞击表面而生长。因此,临界核的生长速率通常取决于表面上吸附的单体(例如,吸附原子)迁移并附着至附近核的速率。

[0096] 吸附原子吸附在表面上之后,吸附原子可能会从表面解吸,或者可能会在表面迁移一段距离,然后再解吸,与其它吸附原子相互作用形成小簇或附着到正在生长的核上。在初始吸附后,吸附原子保留在表面上的平均时间由下式得出:

$$[0097] \quad \tau_s = \frac{1}{\nu} \exp\left(\frac{E_{des}}{kT}\right)$$

[0098] 在上文的等式中, ν 是表面上的吸附原子的振动频率, k 是玻耳兹曼常数(Boltzmann constant), T 是温度,并且 E_{des} 631(图6)是涉及使吸附原子从表面解吸的能量。从这个等式要注意的是, E_{des} 631的值越低,吸附原子越容易从表面解吸,因此吸附原子将保留在表面上的时间越短。吸附原子可以扩散的平均距离由下式得出:

$$[0099] \quad X = a_0 \exp\left(\frac{E_{des} - E_s}{2kT}\right)$$

[0100] 其中 a_0 是晶格常数,并且 E_s 621(图6)是表面扩散的活化能。对于吸附原子的低值 and/或高值在解吸之前将扩散较短的距离,因此不太可能附着在生长的核上或与另一个吸附原子或吸附原子簇相互作用。

[0101] 在膜形成的初始阶段,吸附的吸附原子可能相互作用形成簇,其中每单位面积的簇的临界浓度由下式得出:

$$[0102] \quad \frac{N_i}{n_0} = \left[\frac{N_1}{n_0}\right]^i \exp\left(\frac{E_i}{kT}\right)$$

[0103] 其中 E_i 是将含有 i 个吸附原子的临界簇解离成单独的吸附原子所涉及的能量, n_0 是吸附位点的总密度,并且 N_1 是由下式得出的单体密度:

$$[0104] \quad N_1 = \dot{R} \tau_s$$

[0105] 其中 $\dot{R}$ 是蒸气撞击速率。通常 i 将取决于所沉积材料的晶体结构,并且将确定形成

稳定核的临界簇尺寸。

[0106] 生长簇的临界单体供应速率由蒸气撞击速率和吸附原子在解吸前可以扩散的平均面积得出：

$$[0107] \quad \dot{R}X^2 = \alpha_0^2 \exp\left(\frac{E_{des} - E_s}{kT}\right)$$

[0108] 因此,临界成核速率由上述等式的组合得出：

$$[0109] \quad \dot{N}_i = \dot{R} \alpha_0^2 n_0 \left(\frac{\dot{R}}{vn_0}\right)^i \exp\left(\frac{(i+1)E_{des} - E_s + E_i}{kT}\right)$$

[0110] 从上述等式要注意的是,对于吸附的吸附原子的解吸能低,吸附原子扩散活化能高,处于高温或经受蒸气撞击速率的表面,将抑制临界成核速率。

[0111] 如缺陷、壁架或阶跃边缘等衬底异质性的位点可能会增加 E_{des} 631,导致在这些位点观察到更高的核密度。同样,表面上的杂质或污染也可能增加 E_{des} 631,导致更高的核密度。对于在高真空条件下进行的气相沉积工艺,表面上污染物的类型和密度受真空压力和构成所述压力的残余气体组分的影响。

[0112] 在高真空条件下,撞击在表面上的分子通量(每平方厘米-秒)由下式得出：

$$[0113] \quad \phi = 3.513 \times 10^{22} \frac{P}{MT}$$

[0114] 其中P是压力,并且M是分子量。因此,在气相沉积期间,较高的如 H_2O 等反应性气体分压可以导致表面上较高的污染密度,导致 E_{des} 631的增加,从而导致较高的核密度。

[0115] 虽然本公开讨论薄膜形成,参考至少一层或涂层,就气相沉积而言,相关领域的普通技术人员将理解,在一些非限制性实例中,电致发光装置100的各种组件可以使用多种技术选择性地沉积,包括但不限于蒸发(包括但不限于热蒸发和/或电子束蒸发)、光刻法、打印(包括但不限于喷墨和/或蒸气喷射打印、卷到卷打印和/或微接触转移打印)、物理气相沉积(PVD)(包括但不限于溅射)、物理气相沉积(CVD)(包括但不限于等离子增强CVD(PECVD))、有机气相沉积(OPVD)、激光退火、激光诱导热成像(LITI)图案化、原子层沉积(ALD)、涂覆(包括但不限于旋涂、浸涂、线涂和/或喷涂)和/或其组合。在各种层和/或涂层中的任何一种的沉积期间,此类工艺可以与阴影掩模组合使用,以通过掩盖和/或防止所沉积材料在暴露于其的底层材料表面的某些部分上的沉积来实现各种图案,在一些非限制性实例中,所述阴影掩模可以是开放掩模和/或精细金属掩模(FMM)。

[0116] 在本公开中,术语“蒸发”和/或“升华”可以互换使用以通常指将源材料转化为蒸气(包括但不限于通过加热)以沉积到目标表面(和/或目标区域和/或其部分)上的处于但不限于固态的沉积工艺。如将理解的是,蒸发工艺是一种PVD工艺,其中一种或多种源材料在低压(包括但不限于,真空)环境下蒸发或升华,并且通过一种或多种蒸发的源材料的去升华作用而沉积在目标表面(和/或目标区域和/或其部分)上。可以使用各种不同的蒸发源来加热源材料,并且因此相关领域的普通技术人员应当理解,可以以各种方式加热源材料。通过非限制性实例,可以通过电灯丝、电子束、感应加热和/或电阻加热来加热源材料。在一些非限制性实例中,可以将源材料装载在加热的坩埚、加热的舟皿、克努森池(Knudsen cell)(其可以是渗出蒸发器源)和/或任何其它类型的蒸发源中。

[0117] 在一些非限制性实例中,沉积源材料可以是混合物和/或化合物。在一些非限制性实例中,沉积源材料的混合物的至少一种组分在沉积工艺期间可以不被沉积(或者,在一些非限制性实例中,与此类混合物的其它组分相比,以相对较少的量沉积)。

[0118] 在本公开中,无论其沉积机制如何,提及材料的层厚度是指沉积在目标暴露表面111(和/或目标区域和/或其部分)上的材料的量,所述量对应于用具有参考层厚度的均匀厚的材料层覆盖目标表面(和/或目标区域和/或其部分)的材料量。通过非限制性实例,沉积10nm的层厚度的材料指示沉积在表面上的材料的量对应于形成10nm厚的均匀厚度的材料层的材料的量。应当理解,考虑到上文讨论的薄膜形成机制,通过非限制性实例,由于单体(包含但不限于原子和/或分子)可能的堆叠或聚集,实际的所沉积材料的厚度可能不均匀。通过非限制性实例,沉积10nm的层厚度可以产生实际厚度大于10nm的所沉积材料的一些部分,或者实际厚度小于10nm的所沉积材料的其它部分。因此,在一些非限制性实例中,沉积在表面上的材料的特定层厚度可以对应于跨目标表面(和/或其目标区域)的所沉积材料的平均厚度。

[0119] 在本公开中,提及沉积X个材料单层是指沉积一定量的材料以用材料的组成分子和/或原子的X个单层来覆盖暴露表面111的期望区域。在本公开中,提及沉积分数0.X材料单层是指沉积一定量的材料以用材料的组成分子和/或原子的单层来覆盖分数0.X的表面的期望区域。相关领域的普通技术人员应当理解,通过非限制性实例,由于分子和/或原子的可能堆叠和/或聚集,所沉积材料在表面的期望区域上的实际局部厚度可能不均匀。通过非限制性实例,沉积1个单层材料可能导致表面的期望区域的一些局部区域被材料覆盖,而表面的期望区域的其它局部区域可能具有多个原子和/或沉积在其上的分子层。

[0120] 在本公开中,如果如通过任何合适的确定机制确定在目标表面(和/或其目标区域)上基本上不存在材料,则目标表面(和/或其目标区域)可以被认为是“基本上缺乏”、“基本上没有”或“基本上没有被材料覆盖”。

[0121] 在一些非限制性实例中,表面上材料的量的一种量度是此类材料对表面的覆盖百分比,其中,在一些非限制性实例中,如果此类材料对表面的百分比不超过10%、不超过8%、不超过5%、不超过3%和/或不超过1%,则可以认为所述表面基本上是此类材料。在一些非限制性实例中,可以使用多种成像技术评估表面覆盖率,包含但不限于透射电子显微镜、原子力显微镜和/或扫描电子显微镜。

[0122] 因此,在一些非限制性实例中,如果穿过自身的透光率大于90%、大于92%、大于95%和/或大于98%的在一些非限制性实例中在电磁光谱的可见部分中具有类似此类材料组成和尺寸的参考材料的透光率,则可以认为材料表面基本上没有导电材料。

[0123] 在本公开中,出于说明的简单的目的,省略了沉积材料的细节,包含但不限于层的厚度分布和/或边缘分布。本文讨论了在成核抑制化合物和/或涂层(NIC) 910(图9)与导电涂层930之间的界面处的各种可能的边缘轮廓。

[0124] 衬底110

[0125] 在一些实例中,衬底110可以包括基础衬底112。在一些实例中,基础衬底112可以由适合用作基础衬底112的材料形成,包含但不限于无机材料,包含但不限于硅(Si)、玻璃、金属(包含但不限于金属箔)、蓝宝石、氟化锂(LiF)和/或其它适合用作基础衬底112的无机材料,和/或有机材料,包含但不限于聚合物,包含但不限于硅基聚合物。在一些实例中,基

基础衬底112可以是刚性的或柔性的。在一些实例中,衬底112可以由至少一个平坦表面限定。衬底110具有至少一个表面,所述表面支撑电致发光装置100的其余前平面10组件,包括但不限于第一电极120、所述至少一个有机层130和/或第二电极140。

[0126] 在一些非限制性实例中,此类表面可以是有机表面和/或无机表面。

[0127] 在一些实例中,除了基础衬底112之外,衬底110还可以包括支撑在基础衬底112的暴露表面111上的一个或多个另外的有机和/或无机层(本文未示出也未具体描述)。

[0128] 在一些非限制性实例中,此类另外的层可以包括和/或形成一层或多层有机层,所述有机层可以包括、替代和/或补充所述至少一个有机层130中的一层或多层。

[0129] 在一些非限制性实例中,此类另外的层可以包括一个或多个无机层,所述无机层可以包括和/或形成一个或多个电极,在一些非限制性实例中,所述电极可以包括、替代和/或补充第一电极120和/或第二电极140。

[0130] 在一些非限制性实例中,此类另外的层可以包括和/或由半导体材料的背板层20(图2)形成和/或作为背板层。在一些非限制性实例中,背板层20与装置100的前板10的区别在于包含其电子组件200(图2)的背板层20可以通过光刻工艺形成,所述工艺可以不在低压(包括但不限于真空)环境下提供和/或可以先于低压环境的引入,如前板10层120、130、140中的一个或多个层的沉积的情况。

[0131] 在本公开中,半导体材料可以被描述为通常展现出带隙的材料。在一些非限制性实例中,带隙可以形成在半导体材料的最高占据分子轨道(HOMO)与最低未占据分子轨道(LUMO)之间。因此,半导体材料通常展现出小于导电材料(包括但不限于金属)的导电率,但大于绝缘材料(包括但不限于玻璃)的导电率。在一些非限制性实例中,半导体材料可以包括有机半导体材料。在一些非限制性实例中,半导体材料可以包括无机半导体材料。

[0132] 背板和其中体现的TFT结构

[0133] 图2是电致发光装置100的衬底110的实例的简化横截面视图,所述衬底包含其背板层20。在一些非限制性实例中,衬底110的背板20可以包括一个或多个电子和/或光电子组件,所述组件包括但不限于晶体管、电阻器和/或电容器,如它们可以支持装置100作为有源矩阵和/或无源矩阵装置。在一些非限制性实例中,此类结构可以是薄膜晶体管(TFT)结构,如200处所示。在一些非限制性实例中,TFT结构200可以使用有机和/或无机材料制造以形成各种层210、220、230、240、250、270、270、280和/或衬底110的背板层20在基础衬底112上方的多个部分。在图2中,所示出的TFT结构200为顶栅TFT。在一些非限制性实例中,可以采用TFT技术和/或结构,包括但不限于层210、220、230、240、250、270、270、280中的一个或多个层,以实施包括但不限于电阻器和/或电容器的非晶体管组件。

[0134] 在一些非限制性实例中,背板20可以包括沉积在基础衬底112的暴露表面111上以支持TFT结构200的组件的缓冲层210。在一些非限制性实例中,TFT结构200可以包括半导体有源区域220、栅极绝缘层230、TFT栅极电极240、层间绝缘层250、TFT源电极270、TFT漏电极270和/或TFT绝缘层280。在一些非限制性实例中,半导体有源区域220形成在缓冲层210的一部分之上,并且栅极绝缘层230被沉积以基本上覆盖半导体有源区域220。在一些非限制性实例中,栅极电极240形成在栅极绝缘层230的顶部上并且层间绝缘层250沉积在其上。TFT源电极270和TFT漏电极270形成为使得它们延伸穿过通过层间绝缘层250和栅极绝缘层230两者形成的开口,使得它们电耦接到半导体有源区域220。然后在TFT结构200之上形成

TFT绝缘层280。

[0135] 在一些非限制性实例中,背板20的层210、220、230、240、250、270、270、280中的一个或多个层可以使用光刻法来图案化,所述光刻法使用光掩模来将覆盖底层装置层的光刻胶的选择性部分暴露于UV光。根据所使用的光刻胶的类型,然后可以去除光掩模的暴露或未暴露部分以显露底层装置层的期望部分。在一些实例中,光刻胶是正性光刻胶,其中其暴露于UV光的选择性部分此后基本上不可去除,而未如此暴露的剩余部分此后基本上可去除。在一些非限制性实例中,光刻胶是负性光刻胶,其中其暴露于UV光的选择性部分此后基本上可去除,而未如此暴露的剩余部分此后基本上不可去除。因此可以将图案化表面蚀刻(包含但不限于化学和/或物理上)和/或洗掉和/或洗去以有效去除此类层210、220、230、240、250、270、270、280的暴露部分。

[0136] 进一步地,虽然图2中示出了顶栅TFT结构200,但相关领域的普通技术人员应当理解,在不脱离本公开的范围的情况下,可以在背板20中形成包含但不限于底栅TFT结构的其它TFT结构。

[0137] 在一些非限制性实例中,TFT结构200可以是n型TFT和/或p型TFT。在一些非限制性实例中,TFT结构200可以结合非晶Si(a-Si)、氧化铟镓锌(IGZO)和/或低温多晶Si(LTPS)中的任何一种或多种。

[0138] 第一电极120

[0139] 第一电极120沉积在衬底110之上并且电耦接到电源15的端子。在一些非限制性实例中,第一电极120直接耦接到电源15的端子。在一些非限制性实例中,第一电极120通过至少一个驱动电路300(图3)耦接到电源15的端子,在一些非限制性实例中,所述驱动电路可以在衬底110的背板20中结合至少一个TFT结构200。

[0140] 在一些非限制性实例中,第一电极120可以包括阳极341(图3)和/或阴极342(图3)。在一些非限制性实例中,第一电极120是阳极341并且电耦接到电源15的正极端子。

[0141] 在一些非限制性实例中,第一电极120可以通过在衬底110(的一部分)之上沉积至少一个薄膜来形成。在一些非限制性实例中,可以有多个第一电极120,所述第一电极以空间布置方式安置在衬底110的横向方面之上。在一些非限制性实例中,此类至少一个第一电极120中的一个或多个第一电极可以沉积在以空间布置方式安置在横向方面中的TFT绝缘层280(的一部分)之上。如果是这样,在一些非限制性实例中,此类至少一个第一电极120中的至少一个电极可以延伸穿过对应的TFT绝缘层280的开口,如图2所示,以电耦接到背板20中的TFT结构200的电极240、270、270。在图2中,所述至少一个第一电极120的一部分被示出耦接到TFT漏电极270。

[0142] 在一些非限制性实例中,所述至少一个第一电极120和/或其至少一个薄膜可以包括各种材料,包含但不限于一种或多种金属材料,包含但不限于镁(Mg)、铝(Al)、钙(Ca)、锌(Zn)、银(Ag)、镉(Cd)、钡(Ba)和/或镱(Yb)和/或其组合,包含但不限于含有此类材料中任何材料的合金、一种或多种金属氧化物,包含但不限于透明导电氧化物(TCO),包含但不限于三元组合物,如但不限于氧化氟锡(FTO)、氧化铟锌(IZO)和/或铟氧化锡(ITO)和/或其组合和/或以不同比例和/或在至少一层中的其组合,其中任何一个或多个可以是但不限于薄膜。

[0143] 在一些非限制性实例中,可以使用多种技术选择性地施涂、沉积和/或处理包括第

一电极120的薄膜,所述技术包含但不限于蒸发(包含但不限于热蒸发和/或电子束蒸发)、光刻法、打印(包含但不限于喷墨和/或蒸气喷射打印、卷到卷打印和/或微接触转移打印)、PVD(包含但不限于溅射)、CVD(包含但不限于PECVD)、OVPD、激光退火、LITI图案化、ALD、涂覆(包含但不限于旋涂、浸涂、线涂和/或喷涂)和/或其组合。

[0144] 第二电极140

[0145] 第二电极140沉积在有机层130之上并且电耦接到电源15的端子。在一些非限制性实例中,第二电极140直接耦接到电源15的端子。在一些非限制性实例中,第二电极140通过至少一个驱动电路300耦接到电源15的端子,在一些非限制性实例中,所述驱动电路可以在衬底110的背板20中结合至少一个TFT结构200。

[0146] 在一些非限制性实例中,第二电极140可以包括阳极341和/或阴极342。在一些非限制性实例中,第二电极130是阴极342并且电耦接到电源15的负极端子。

[0147] 在一些非限制性实例中,第二电极140可以通过在有机层130(的一部分)之上沉积导电涂层930(在一些非限制性实例中,作为至少一个薄膜)来形成。在一些非限制性实例中,可以有多个第二电极140,所述第二电极以空间布置方式安置在有机层130的横向方面之上。

[0148] 在一些非限制性实例中,所述至少一个第二电极140可以包括各种材料,包含但不限于一种或多种金属材料,包含但不限于Mg、铝(Al)、钙(Ca)、锌(Zn)、银(Ag)、镉(Cd)、钡(Ba)和/或镱(Yb)和/或其组合,包含但不限于含有此类材料中任何材料的合金、一种或多种金属氧化物,包含但不限于透明导电氧化物(TCO),包含但不限于三元组合物,如但不限于氧化氟锡(FTO)、氧化铟锌(IZO)和/或铟氧化锡(ITO)和/或其组合和/或以不同比例和/或在至少一层中的其组合,其中任何一个或多个可以是但不限于薄膜。

[0149] 在一些非限制性实例中,可以使用多种技术选择性地施涂、沉积和/或处理包括第二电极140的薄膜,所述技术包含但不限于蒸发(包含但不限于热蒸发和/或电子束蒸发)、光刻法、打印(包含但不限于喷墨和/或蒸气喷射打印、卷到卷打印和/或微接触转移打印)、PVD(包含但不限于溅射)、CVD(包含但不限于PECVD)、OVPD、激光退火、LITI图案化、ALD、涂覆(包含但不限于旋涂、浸涂、线涂和/或喷涂)和/或其组合。

[0150] 驱动电路

[0151] 图3是如可由背板20中所示出的TFT结构200中的一个或多个提供的示例驱动电路的电路图。在所示出的实例中,总体上以300示出的电路用于有源矩阵OLED(AMOLED)装置100(和/或像素340(和/或其子像素2541-2543(图25A))的示例驱动电路,以用于向第一电极120和第二电极140供应电流,并且控制来自装置100(和/或像素340(和/或其子像素2541-2543)的光子发射。所示出的电路300结合多个p型顶栅薄膜TFT结构200,但电路300同样可以结合一个或多个p型底栅TFT结构200、一个或多个n型顶栅TFT结构200、一个或多个n型底栅TFT结构200、一个或多个其它TFT结构200和/或其任何组合,无论是否形成一个或多个薄膜层。在一些非限制性实例中,电路300包括开关TFT 310、驱动TFT 320和存储电容器330。

[0152] OLED显示器100的像素340(和/或其子像素)由二极管340表示。开关TFT 310的源极311耦接到数据(或者,在一些非限制性实例中,列选择)线30。开关TFT 310的栅极312耦接到栅极(或者,在一些非限制性实例中,行选择)线31。开关TFT 310的漏极313耦接到驱动

TFT 320的栅极322。

[0153] 驱动TFT 320的源极321耦接到电源15的正极(或负极)端子。电源15的(正极)端子由电源线(VDD)32表示。

[0154] 驱动TFT 320的漏极323耦接到二极管340(表示OLED显示器100的像素340(和/或其子像素2541-2543))的阳极341(在一些非限制性实例中,其可以是第一电极120),使得驱动TFT 320和二极管340(OLED显示器100的像素340(和/或其子像素2541-2543))串联耦接在电源线(VDD)32与地之间。

[0155] 二极管340(表示OLED显示器100的像素340(和/或其子像素2541-2543))的阴极342(在一些非限制性实例中,其可以是第二电极140)在电路300中表示为电阻器350。

[0156] 存储电容器330在其相应的末端处耦接到驱动TFT 320的源极321和栅极322。驱动TFT 320根据存储在存储电容器330中的电荷的电压调节流过二极管340(表示OLED显示器100的像素340(和/或其子像素2541-2543))的电流,使得二极管340(表示OLED显示器100的像素340(和/或其子像素2541-2543))输出期望的亮度。存储电容器330的电压由开关TFT 310设置,将其耦接到数据线30。

[0157] 在一些非限制性实例中,提供补偿电路370以补偿晶体管特性在制造工艺期间与差异的任何偏差和/或开关TFT 310和/或驱动TFT 320随时间的退化。

[0158] 有机层130

[0159] 在一些非限制性实例中,有机层130可以包括多个半导体层131、133、135、137、139,在一些非限制性实例中,这些层中的任何层可以安置在薄膜中、堆叠配置中,其可以包含但不限于空穴注入层(HIL)131、空穴传输层(HTL)133、EL 135、电子传输层(ETL)137和/或电子注入层(EIL)139中的任何一种或多种。在本公开中,术语“半导体层”可以与“有机层”互换使用,因为OLED装置100中的半导体层131、133、135、137、139可以在一些非限制性实例中可以包括有机半导体材料。

[0160] 在一些非限制性实例中,可以使用多种技术选择性地施涂、沉积和/或处理在构成有机层130的堆叠中包括半导体层131、133、135、137、139的薄膜,所述技术包含但不限于蒸发(包含但不限于热蒸发和/或电子束蒸发)、光刻法、打印(包含但不限于喷墨和/或蒸气喷射打印、卷到卷打印和/或微接触转移打印)、PVD(包含但不限于溅射)、CVD(包含但不限于PECVD)、OVPD、激光退火、LITI图案化、ALD、涂覆(包含但不限于旋涂、浸涂、线涂和/或喷涂)和/或其组合。

[0161] 相关领域的普通技术人员将容易理解,可以通过省略和/或组合半导体层131、133、135、137、139中的一个或多个半导体层来改变装置100的结构。

[0162] 进一步地,有机层130的半导体层131、133、135、137、139中的任何半导体层可以包括任意数量的子层。仍进一步地,此类层131、133、135、137、139和/或其子层中的任何一个可以包括各种混合物和/或组成梯度。另外,相关领域的普通技术人员应当理解,装置100可以包括含无机和/或有机金属材料的一层或多层,并且不必限于仅由有机材料构成的装置。通过非限制性实例,装置100可以包括一个或多个量子点。

[0163] 在一些非限制性实例中,HIL 131可以使用空穴注入材料形成,其可以促进通过阳极341注入空穴,在一些非限制性实例中,所述阳极可以是第一电极120。

[0164] 在一些非限制性实例中,HTL 133可以使用空穴传输材料形成,在一些非限制性实

例中,所述空穴传输材料可以展现出高空穴迁移率。

[0165] 在一些非限制性实例中,ETL 137可以使用电子传输材料形成,在一些非限制性实例中,所述空穴传输材料可以展现出高电子迁移率。

[0166] 在一些非限制性实例中,EIL 139可以使用电子注入材料形成,其可以促进通过阴极342注入电子,在一些非限制性实例中,所述阴极可以是第二电极140。

[0167] 在一些非限制性实例中,通过非限制性实例,可以通过用至少一种发射体材料掺杂主体材料来形成EL 135。在一些非限制性实例中,发射体材料可以是荧光发射体、磷光发射体、热活化延迟荧光(TADF)发射体和/或这些的多个任何组合。

[0168] 在一些非限制性实例中,装置100可以是OLED,其中有机层至少包括EL 135,以及通常插入在导电薄膜电极120、140之间的若干层有机材料。当电压通过电源15被施加到第一电极120和第二电极140时,空穴通过阳极341注入有机层130,在一些非限制性实例中,所述阳极可以是第一电极120,并且电子通过阴极342注入有机层130,在一些非限制性实例中,所述阴极可以是第二电极140。

[0169] 注入的空穴和电子趋于迁移通过各种半导体层131、133、135、137、139直到它们到达并彼此相遇。当空穴和电子非常接近时,由于库仑力(Coulomb force),它们趋于相互吸引,并且在一些实例中,它们可以组合形成称为激子的束缚态电子-空穴对。特别是如果激子在EL 135中形成,则激子可以通过辐射复合工艺衰变,其中发射光子。辐射复合工艺的类型可以取决于激子的自旋态。在一些实例中,激子可以表征为具有单重态或三重态自旋态。在一些非限制性实例中,单重态激子的辐射衰减可以导致荧光。在一些非限制性实例中,三重态激子的辐射衰减可以导致磷光。

[0170] 最近,已经提出并研究了用于OLED的其它发光机制,包括但不限于TADF。在一些非限制性实例中,TADF发射是通过三重态激子借助热能通过逆系统间交叉工艺转换为单一激子,然后单重态激子辐射衰减而发生的。

[0171] 在一些非限制性实例中,激子可以通过非辐射工艺衰变,其中没有光子被释放,特别是如果激子没有在EL 135中形成。

[0172] 在本公开中,术语OLED装置100的“内量子效率”(IQE)是指装置100中产生的通过辐射复合工艺衰减并且发射光子的所有电子-空穴对的比例。

[0173] 在本公开中,OLED装置100的术语“外量子效率”(EQE)是指递送到装置100的电荷载流子相对于装置100发射的光子数量的比例。在一些非限制性实例中,EQE为100%指示对注入装置100的每个电子发射一个光子。

[0174] 相关领域的普通技术人员应当理解,在一些非限制性实例中,装置100的EQE可以显著低于相同装置100的IQE。在一些非限制性实例中,给定装置100的EQE与IQE之间的差异可以归因于多种因素,包括但不限于由装置100的各种组件引起的光子的吸收和反射。

[0175] 在一些非限制性实例中,装置100可以是电致发光量子点装置,其中有机层130包括有源层,所述有源层包括至少一个量子点。当电源15向第一电极120和第二电极140提供电流时,光子从它们之间包括有机层130的有源层发射。

[0176] 相关领域的普通技术人员应当容易理解,装置100的结构可以通过在有机层130堆叠内的适当位置处引入一个或多个另外的层(未示出)而改变,包括但不限于空穴阻挡层(未示出)、电子阻挡层(未示出)、另外的电荷传输层(未示出)和/或另外的电荷注入层(未

示出)。

[0177] 屏障涂层1550

[0178] 在一些非限制性实例中,可以提供屏障涂层1550(图15C)以围绕和/或封装第一电极120、第二电极140和有机层130的各种半导体层和/或装置100的安置在其上的衬底110。

[0179] 在一些非限制性实例中,可以提供屏障涂层1550以抑制装置100的各个层120、130、140,包含有机层130和/或阴极342(在一些非限制性实例中,其可以是第二电极140)暴露于湿气和/或环境空气,因为这些层120、130、140可能易于氧化。

[0180] 在一些非限制性实例中,将屏障涂层1550施加到高度不均匀的表面可以增加屏障涂层1550对这种表面的不良粘附的可能性。

[0181] 在一些非限制性实例中,屏障涂层1550的缺失和/或施涂不当的屏障涂层1550可能导致和/或促成装置100的缺陷和/或部分和/或全部故障。在一些非限制性实例中,施涂不当的屏障涂层1550可能会降低屏障涂层1550对装置100的粘附。在一些非限制性实例中,屏障涂层1550的不良粘附可能增加屏障涂层1550整体或部分从装置100上剥落的可能性,尤其是如果装置100弯曲和/或挠曲。在一些非限制性实例中,施涂不当的屏障涂层1550可能允许气穴被困在屏障涂层1550与在屏障涂层1550的施涂期间施涂了屏障涂层1550的装置100的底层表面之间。

[0182] 在一些非限制性实例中,屏障涂层1550可以是薄膜封装并且可以使用多种技术选择性地施涂、沉积和/或处理,所述技术包含但不限于蒸发(包含但不限于热蒸发和/或电子束蒸发)、光刻法、打印(包含但不限于喷墨和/或蒸气喷射打印、卷到卷打印和/或微接触转移打印)、PVD(包含但不限于溅射)、CVD(包含但不限于PECVD)、OVPD、激光退火、LITI图案化、ALD、涂覆(包含但不限于旋涂、浸涂、线涂和/或喷涂)和/或其组合。

[0183] 在一些非限制性实例中,可以通过将预先形成的屏障膜层压到装置100上来提供屏障涂层1550。在一些非限制性实例中,屏障涂层1550可以包括多层涂层,所述多层涂层包括有机材料、无机材料和/或其任何组合中的至少一种。在一些非限制性实例中,屏障涂层1550可以进一步包括吸气材料和/或干燥剂。

[0184] 横向方面

[0185] 在一些非限制性实例中,包含在OLED装置100包括照明面板的情况下,装置100的整个横向方面可以对应于单个照明元件。因此,图1中所示出的基本上平面的横截面轮廓可以基本上沿着装置100的整个横向方面延伸,使得光子基本上沿着其整个横向范围从装置100发射。在一些非限制性实例中,此类单个照明元件可以由装置100的单个驱动电路300驱动。

[0186] 在一些非限制性实例中,包含在OLED装置100包括显示模块的情况下,装置100的横向方面可以细分为装置100的多个发射区域,其中在不限于图1所示出的发射区域中的每个发射区域内装置结构100的横截面方面当被激励时,导致从其发射光子。

[0187] 发射区域

[0188] 在一些非限制性实例中,装置100的各个发射区域可以横向图案布置。在一些非限制性实例中,图案可以沿着第一横向方向延伸。在一些非限制性实例中,图案还可以沿着第二横向方向延伸,在一些非限制性实例中,所述第二横向方向可以基本上垂直于第一横向方向。在一些非限制性实例中,图案可以具有此类图案的多个元素,每个元素以其一个或多

个特征为特征,包含但不限于,由其发射区域发射的光的波长、这种发射区域的形状、尺寸(沿着第一和/或第二横向方向中的一个或两个)、朝向(相对于第一和/或第二横向方向中的一个和/或两个)和/或与图案中的先前元素的间隔(相对于第一和/或第二横向方向中的一个或两个)。在一些非限制性实例中,图案可以在第一和/或第二横向方向中的一个或两个上重复。

[0189] 在一些非限制性实例中,装置100的每个单独的发射区域与装置100的背板20内的对应驱动电路300相关联并由其驱动,其中二极管340对应于相关联的发射区域的OLED结构。在一些非限制性实例中,包含但不限于,其中发射区域以在第一(行)横向方向和第二(列)横向方向两者上延伸的规则图案布置,背板20中可以有信号线30、31,所述信号线可以是栅极线(或行选择)线31,对应于在第一横向方向上延伸的发射区域的每行,以及信号线30、31,所述信号线在一些非限制性实例中可以是数据(或列选择)线30,对应于在第二横向方向上延伸的发射区域的每列。在此类非限制性配置中,行选择线31上的信号可以激励与其电耦接的开关TFT 310的相应栅极312,并且数据线30上的信号可以激励与其电耦接的开关TFT 310的相应源极,使得行选择线31/数据线30对上的信号将通过电源15的正极端子(由电源线VDD 32表示)电耦接并激励阳极341、阴极342,在一些非限制性实例中,所述阳极可以是与此对相关联的发射区域的OLED结构的第一电极120,使光子从其发射,在一些非限制性实例中,所述阴极可以是第二电极140,其电耦接到电源15的负极端子。

[0190] 在一些非限制性实例中,装置100的每个发射区域对应于单个显示像素340。在一些非限制性实例中,每个像素340发射给定波长的光。在一些非限制性实例中,波长对应于但不限于可见光谱、紫外光谱和/或红外光谱中的颜色。

[0191] 在一些非限制性实例中,装置100的每个发射区域对应于显示像素340的子像素2541-2543。在一些非限制性实例中,多个子像素2541-2543可以组合以形成或表示单个显示像素340。

[0192] 在一些非限制性实例中,单个显示像素340可以由三个子像素2541-2543表示。在一些非限制性实例中,三个子像素2541-2543可以分别表示为R(ed)子像素2541、G(reen)子像素2542和/或B(lue)子像素2543。在一些非限制性实例中,单个显示像素340可以由四个子像素2541-2543表示,其中此类子像素2541-2543中的三个子像素可以表示为R、G和B子像素2541-2543,并且第四子像素2541-2543可以表示为W(hite)子像素2541-2543。在一些非限制性实例中,由给定子像素2541-2543发射的光的发射光谱对应于通过其表示子像素2541-2543的颜色。在一些非限制性实例中,光的波长不对应于此类颜色,但是以相关领域的普通技术人员显而易见的方式执行进一步处理以将波长变换为这样对应的波长。

[0193] 由于不同颜色的子像素2541-2543的波长可能不同,因此此类子像素2541-2543的光学特性可能不同,尤其是如果对不同颜色的子像素2541-2543采用具有基本上均匀厚度分布的公共电极120、140。

[0194] 因此,由许多具有不同折射率的薄膜层和涂层产生的光学界面的存在,如在一些非限制性实例中可以用于构建包含但不限于OLED装置100的光电子装置,可以产生不同的不同颜色的子像素2541-2543的光学微腔效应。

[0195] 可能影响在装置100中观察到的微腔效应的一些因素包含但不限于总路径长度(在一些非限制性实例中,其可以对应于装置100的总厚度,从其发射的光子在输出耦接

之前将穿过所述装置),以及各种层和涂层的折射率。

[0196] 在一些非限制性实例中,跨像素340(和/或其子像素)的发射区域的横向方面410和在其中调制电极120、140的厚度可以影响可观察到的微腔效应。在一些非限制性实例中,这种影响可以归因于总光路径长度的变化。

[0197] 在一些非限制性实例中,除了总光路径长度的变化之外(在一些非限制性实例中),电极120、140的厚度的变化也可以改变穿过自身的光的折射率。在一些非限制性实例中,这可以具体是电极120、140由至少一个薄膜导电涂层930形成的情况。

[0198] 在一些非限制性实例中,装置100的光学特性,和/或在一些非限制性实例中,跨可以通过调制至少一种光学微腔效应而改变的像素340(和/或其子像素)的发射区域的横向方面410包含但不限于发射光谱、强度(包含但不限于发光强度)和/或发射光的角度分布,包含但不限于发射光的亮度和/或色移的角度依赖性。

[0199] 在一些非限制性实例中,子像素与第一组其它子像素2541-2543相关联以表示第一显示像素340并且还第二组其它子像素2541-2543相关联以表示第二显示像素340,使得第一显示像素和第二显示像素340可以具有与其相关联的相同子像素2541-2543。

[0200] 子像素2541-2543进入显示像素340的模式和/或组织继续发展。所有当前和未来的模式和/或组织都被认为落入本公开的范围。

[0201] 非发射区域

[0202] 在一些非限制性实例中,装置100的各个发射区域在至少一个横向方向上基本上被一个或多个非发射区域围绕和分隔,其中在不限于图1所示出的装置结构100的沿着横截面方面的结构和/或配置是变化的,以基本上抑制从其发射的光子。在一些非限制性实例中,非发射区域包括在横向方面基本上缺乏发射区域的那些区域。

[0203] 因此,如图4的横截面视图所示出的,有机层130的各个半导体层的横向拓扑结构可以变化以限定被至少一个非发射区域围绕(至少在一个横向方向上)的至少一个发射区域。

[0204] 在一些非限制性实例中,对应于单个显示像素340(和/或其子像素)的发射区域可以理解具有横向方面410,在至少一个横向方向上被具有横向方面420的至少一个非发射区域围绕。

[0205] 现在将描述如应用于对应于OLED显示器的单个显示像素340(和/或其子像素)的发射区域的电致发光装置100的横截面方面的实施方案的非限制性实例。虽然此类实施方案的特征被示出为特定于发射区域,但是相关领域的普通技术人员应当理解,在一些非限制性实例中,多于一个发射区域可以涵盖共同特征。

[0206] 在一些非限制性实例中,第一电极120(在一些非限制性实例中可以是阳极341)可以安置在装置100的暴露顶层之上,在一些非限制性实例中,在发射区域的横向方面410的至少一部分内。在一些非限制性实例中,至少在像素340(和/或其子像素2541-2543)的发射区域的横向方面410内,暴露顶层可以在沉积第一电极时,包括构成对应于单个显示像素340(和/或其子像素)的发射区域的驱动电路300的各种TFT结构的TFT绝缘层280。

[0207] 在一些非限制性实例中,TFT绝缘层280可以形成有穿过自身延伸的开口430以允许第一电极120电耦接到TFT电极240、270、270之一,通过图4所示出的非限制性实例,所述电极包含但不限于TFT漏电极270。

[0208] 在图4中,相关领域的普通技术人员应当理解,驱动电路300包括多个TFT结构,包括但不限于开关TFT 310、驱动TFT 320和/或存储电容器330。在图4中,出于说明的简单的目的,仅示出了一个TFT结构200,但是相关领域的普通技术人员应当理解,此类TFT结构200表示包括驱动电路300的此类多个TFT结构。

[0209] 在横截面方面,在一些非限制性实例中,每个发射区域的配置可以通过引入至少一个像素定义层(PDL) 440来定义,所述像素定义层基本上贯穿周围非发射区域的横向方面420。在一些非限制性实例中,PDL 440可以包括绝缘有机和/或无机材料。

[0210] 在一些非限制性实例中,PDL 440基本上沉积在TFT绝缘层280之上,但是如所示出的,在一些非限制性实例中,PDL 440还可以和/或替代地在沉积的第一电极120的至少一部分和/或其外边缘之上。

[0211] 在一些非限制性实例中,如图4所示出的,PDL 440的横截面厚度和/或轮廓可以通过沿着周围非发射区域的横向方面420与周围发射区域的横向方面410的边界的增加厚度的区域,将基本上谷形的配置赋予每个(子)像素的发射区域,对应于像素340(和/或其子像素)。

[0212] 在一些非限制性实例中,PDL 440的轮廓可以具有超过此类谷形配置的减小的厚度,包括但不限于远离周围非发射区域的横向方面420与被围绕的发射区域的横向方面410之间的边界,在一些非限制性实例中,基本上很好地在此类非发射区域的横向方面420内。

[0213] 在一些非限制性实例中,有机层130(和/或其一个或多个半导体层131、133、135、137、139)可以沉积在装置100的暴露表面111之上,包含像素340(和/或其子像素2541-2543)的此类发射区域的横向方面410的至少一部分。在一些非限制性实例中,至少在像素340(和/或其子像素2541-2543)的发射区域的横向方面410内,此类暴露表面111可以在沉积有机层130(和/或其半导体层131、133、135、137、139)时包括第一电极120。

[0214] 在一些非限制性实例中,有机层130(和/或其半导体层131、133、135、137、139)也可以延伸超出像素340(和/或其子像素2541-2543)的发射区域的横向方面410并且至少部分地在周围非发射区域的横向方面420内。在一些非限制性实例中,在沉积有机层130(和/或其半导体层131、133、135、137、139)时,此类周围非发射区域的此类暴露顶层可以包括PDL 440。

[0215] 在一些非限制性实例中,在一些非限制性实例中可以是阴极342的第二电极140可以安置在装置100的暴露表面111之上,包含像素340(和/或其子像素2541-2543)的发射区域的横向方面410的至少一部分。在一些非限制性实例中,至少在像素340(和/或其子像素2541-2543)的发射区域的横向方面410内,此类暴露顶层可以在沉积第二电极130时包括有机层130(和/或其半导体层131、133、135、137、139)。

[0216] 在一些非限制性实例中,第二电极140也可以延伸超出像素340(和/或其子像素2541-2543)的发射区域的横向方面410并且至少部分地在周围非发射区域的横向方面420内。在一些非限制性实例中,在沉积第二电极140时,此类周围非发射区域的此类暴露顶层可以包括PDL 440。

[0217] 在一些非限制性实例中,第二电极140可以延伸通过周围非发射区域的横向方面420的基本上全部或大部分。

[0218] 透射率

[0219] 因为OLED装置100通过第一电极120(在底部发射和/或双面发射装置的情况下)以及衬底110和/或第二电极140(在顶部发射和/或双面发射装置的情况下)中的一个或两个发射光子,所述第一电极在一些非限制性实例中可以是阳极341,所述第二电极在一些非限制性实例中可以是阴极342,可以期望使第一电极120和/或第二电极140中的一个或两个基本上是光子(或光)透射的(“透射的”),在一些非限制性实例中,至少跨装置100的发射区域的横向方面410的大部分。在本公开中,包含但不限于电极120、140的此类透射元件、形成此类元件的材料和/或其特性可以包括基本上透射的(“透明的”)和/或在一些非限制性实例中部分透射的(“半透明的”),在一些非限制性实例中在至少一个波长范围内的元件、材料和/或其特性。

[0220] 已经采用多种机制来赋予装置100透射特性,至少跨其发射区域的横向方面410的大部分。

[0221] 在一些非限制性实例中,包含但不限于在装置100是底部发射装置和/或双面发射装置的情况下,与像素340(和/或其子像素2541-2543)的发射区域相关联的驱动电路300的TFT 200可以定位于周围非发射区域的横向方面420内以避免影响衬底110在发射区域的横向方面410内的透射特性,所述TFT可以至少部分地降低周围衬底110的透射率。

[0222] 在一些非限制性实例中,在装置100是双面发射装置的情况下,关于像素340(和/或其子像素2541-2543)的发射区域的横向方面410,可以包含但不限于通过本文所公开的机制中的至少一个机制使电极120、140中的第一个是基本上透射的,关于相邻和/或邻近像素340(和/或其子像素2541-2543)的横向方面410,可以包含但不限于通过本文所公开的机制中的至少一个机制使电极120、140中的第二个是基本上透射的。因此,可以使像素340(和/或其子像素2541-2543)的第一发射区域的横向方面410基本上顶部发射而可以使相邻像素340(和/或其子像素2541-2543)的第二发射区域的横向方面410基本上底部发射,使得在交替像素340(和/或其子像素2541-2543)序列中像素340(和/或其子像素2541-2543)的基本上一半基本上顶部发射并且像素340(和/或其子像素2541-2543)的基本上一半基本上底部发射,而使每个像素340(和/或其子像素2541-2543)的仅单个电极120、140是基本上透射的。

[0223] 在一些非限制性实例中,使电极120、140(在底部发射装置和/或双面发射装置的情况下,第一电极120和/或在顶部发射装置和/或双面发射装置的情况下,第二电极140)透射的机制是形成此类具有透射材料的电极120、140。

[0224] 在一些非限制性实例中,尤其是在此类导电涂层930的情况下,高达基本上数十纳米(nm)的相对较薄层厚度可以有助于提高透射质量和有利的光学特性(包含但不限于减少微腔效应)用于OLED装置100。

[0225] 在一些非限制性实例中,为了提高透射质量而减小电极120、140的厚度可能伴随着电极120、140的薄层电阻的增加。

[0226] 在一些非限制性实例中,表面上导电材料的量的一种量度是透射率,因为在一些非限制性实例中,包含但不限于金属(包含但不限于Mg)的导电材料衰减和/或吸收光子。

[0227] 因此,在一些非限制性实例中,如果穿过自身的透射率大于90%、大于92%、大于95%和/或大于98%在一些非限制性实例中在电磁光谱的可见部分中具有类似此类材料组成和尺寸的参考材料的透射率,则可以认为材料表面基本上缺乏导电材料。

[0228] 在一些非限制性实例中,具有高薄层电阻的至少一个电极120、140的装置100在操作中当耦接到电源15时产生大的电流-电阻(IR)降。在一些非限制性实例中,可以通过增加电源15的电平(VDD)在某种程度上补偿这种IR降。然而,在一些非限制性实例中,对于至少一个像素340(和/或其子像素2541-2543),增加电源15的电平以补偿由于高薄层电阻引起的IR降可能需要增加供应给其它组件的电压电平以维持装置100的有效操作。

[0229] 在一些非限制性实例中,为了在不显著影响使电极120、140基本上透射的能力的情况下降低装置100的电源需求(通过采用TCO、薄金属膜和/或薄金属合金膜的任何组合的至少一个薄膜层),辅助电极1650(图16)和/或母线结构可以形成在装置100上以允许电流更有效地传送到装置100的各个发射区域,而同时降低透射电极120、140的薄层电阻和其相关联的IR降。

[0230] 在一些非限制性实例中,AMOLED显示装置的公共电极的薄层电阻规格可以根据许多参数而变化,所述参数包含但不限于显示装置的(面板)大小和/或跨装置(面板)的电压变化容差。在一些非限制性实例中,薄层电阻规格可以随着面板大小的增加而增加(即,规定较低的薄层电阻)。在一些非限制性实例中,薄层电阻规格可以随着电压变化容差的降低而增加。

[0231] 在一些非限制性实例中,可以使用薄层电阻规格来导出辅助电极1650的示例厚度以符合针对各种面板大小的此类规格。在一个非限制性实例中,假设所有显示面板大小的孔比率为0.64,并且计算了针对各种示例面板大小的辅助电极1650的厚度,例如下表1中0.1V和0.2V的电压容差。

[0232] 表1针对各种面板大小和电压容差的示例辅助电极厚度

面板大小(英寸)		9.7	12.9	15.4	27	65
[0233] 规定厚度(nm)	@0.1 V	132	239	335	1200	6500
	@0.2V	67	117	175	516	21000

[0234] 通过非限制性实例,对于顶部发射装置,可以使在一些非限制性实例中可以是阴极342的第二电极140是透射的。另一方面,在一些非限制性实例中,此类辅助电极1650可以不是基本上透射的,但可以电耦接到第二电极140以降低第二电极140的有效薄层电阻。

[0235] 在一些非限制性实例中,此类辅助电极1650可以在横向方面和/或横截面方面中的一个或两个中定位和/或成形,以便不干扰来自像素340(和/或其子像素)的发射区域的横向方面410的光子的发射。

[0236] 在一些非限制性实例中,制造电极120、140(在底部发射装置和/或双面发射装置的情况下,第一电极120和/或在顶部发射装置和/或双面发射装置的情况下,第二电极140)的机制是以跨其发射区域的横向方面410的至少一部分和/或在一些非限制性实例中,跨围绕它们的非发射区域的横向方面420的至少一部分的图案形成此类电极120、140。在一些非限制性实例中,可以采用此类机制以在横向方面和/或横截面方面中的一个或两个中的位置和/或形状中形成辅助电极1650,以便不干扰来自像素340(和/或其子像素)的发射区域的横向方面410的光子的发射,如上文所讨论的。

[0237] 在一些非限制性实例中,可以采用这些和/或其它机制的组合。

[0238] 另外,在一些非限制性实例中,除了使电极中的一个或多个电极,包含但不限于第一电极120、第二电极140和/或辅助电极1650,至少跨对应于装置100的像素340(和/或其子

像素2541-2543)的发射区域的横向方面410的大部分基本上是透射的,以便允许光子基本上跨其横向方面410发射,可能期望使装置100的非发射区域的横向方面420中的至少一个横向方面在底部和顶部方向上基本上是透射的,从而使装置100相对于入射在其外表面上的光子基本上是透射的,使得除了在如本文所公开的装置100内部产生的光子的发射(顶部发射、底部发射和/或双面发射)之外,这种外部入射光的大部分可以透射通过装置100。

[0239] 导电涂层930

[0240] 在一些非限制性实例中,用于将导电涂层930沉积到底层材料的暴露表面111上的导电涂层材料931(图9)可以是混合物和/或化合物。

[0241] 在一些非限制性实例中,此类混合物和/或化合物的至少一种组分未沉积在此类表面上、在沉积期间可以未沉积在此类暴露表面111上和/或可以相对于沉积在此类暴露表面111上的此类混合物和/或化合物的一定量的剩余组分以少量沉积。

[0242] 在一些非限制性实例中,此类混合物和/或化合物的此类至少一种组分可以具有相对于剩余组分的性质以选择性地基本上仅沉积剩余组分。在一些非限制性实例中,所述性质可以是蒸气压。

[0243] 在一些非限制性实例中,此类混合物和/或化合物的此类至少一种组分可以具有相对于剩余组分的较低蒸气压。

[0244] 在一些非限制性实例中,导电涂层材料931可以是铜-镁(Cu-Mg)混合物和/或化合物,其中Cu具有比Mg低的蒸气压。

[0245] 在一些非限制性实例中,用于将导电涂层930沉积到暴露表面111上的导电涂层材料931可以是基本上纯的。

[0246] 在一些非限制性实例中,用于沉积Mg的导电涂层材料931是并且在一些非限制性实例中,包括基本上纯的Mg。在一些非限制性实例中,基本上纯的Mg可以展现出与纯Mg基本上类似的性质。在一些非限制性实例中,Mg的纯度可为约95%或更高、约98%或更高、约99%或更高、约99.9%或更高和/或约99.99%或更高。

[0247] 在一些非限制性实例中,用于将导电涂层930沉积到暴露表面111上的导电涂层材料931可以包括代替Mg和/或与Mg组合的其它金属。在一些非限制性实例中,包括此类其它金属的导电涂层材料931可以包含高蒸气压材料,包含但不限于Yb、Cd、Zn和/或这些中的任何一个的任何组合。

[0248] 在一些非限制性实例中,通常用于形成透射电极120、140的材料包含TCO,包含但不限于三元组合物,如但不限于FTO、IZO和/或ITO。在一些非限制性实例中,薄膜中的导电涂层930,包含但不限于通过沉积金属(包含但不限于Ag、Al)薄层和/或通过沉积金属合金,包含但不限于镁银(Mg:Ag)合金和/或镱银(Yb:Ag)合金形成的薄膜,可以展现出透光特性。在一些非限制性实例中,合金可以包括按体积计在约1:9到约9:1之间范围内的组合物。在一些非限制性实例中,电极120、140可以由导电涂层930的任何组合的多层形成,导电涂层中的任何一层或多层可以包含TCO、薄金属膜、薄金属合金膜和/或这些中的任何一个的任何组合。

[0249] 图案化

[0250] 由于上述原因,可能期望跨像素340(和/或其子像素)的发射区域的横向方面410和/或围绕发射区域的非发射区域的横向方面420,以图案选择性地沉积在装置100的前板

10层的暴露表面111上,包含但不限于第一电极120、第二电极140和/或有机层130(和/或其半导体层)和/或辅助电极1650中的至少一个,如果有的话。在一些非限制性实例中,第一电极120、第二电极140和/或辅助电极1650可以沉积在多个导电涂层930中的至少一个导电涂层中。

[0251] 在一些非限制性实例中,此类图案化可以通过对在其中具有跨区域的孔图案的每个至少一层采用阴影掩模来实现,跨所述区域将使用多种技术选择性地沉积所述至少一层,所述技术包含但不限于蒸发(包含但不限于热蒸发和/或电子束蒸发)、光刻法、打印(包含但不限于喷墨和/或蒸气喷射打印、卷到卷打印和/或微接触转移打印)、PVD(包含但不限于溅射)、CVD(包含但不限于PECVD)、OVPD、激光退火、LITI图案化、ALD、涂覆(包含但不限于旋涂、浸涂、线涂和/或喷涂)和/或其组合。

[0252] 在一些非限制性实例中,图案化电极,包含但不限于第一电极120、第二电极140和/或辅助电极1650,可以通过采用此类掩模来产生跨对应于像素340(和/或其子像素2541-2543)的发射区域的横向方面410和/或围绕它们的非发射区域的横向方面420的特征来实现,以赋予不同的形貌,在其上沉积导电涂层930时所述形貌产生不连续性。

[0253] 图5示出了与装置100基本上类似的,但进一步包括跨非发射区域的横向方面420的多个凸起PDL 440的装置500的示例横截面视图,所述非发射区域围绕对应于像素340(和/或其子像素2541-2543)的发射区域的横向方面410。

[0254] 当导电涂层930被沉积时,在一些非限制性实例中,使用开放掩模和/或无掩模沉积工艺,导电涂层930跨对应于像素340(和/或其子像素2541-2543)的发射区域的横向方面410沉积以在其上形成(图中)第二电极140,并且还跨围绕它们的非发射区域的横向方面420沉积以在PDL 440的顶部上形成导电涂层930的区域。为了确保第二电极140的每个(区段)不电耦接到至少一个导电区域930中的任何导电区域,PDL 440的厚度大于第二电极140的厚度。在一些非限制性实例中,如图所示,PDL 440可以设置有底切轮廓以进一步降低第二电极140的任何(区段)将电耦接到至少一个导电区域930中的任何导电区域的可能性。

[0255] 在一些非限制性实例中,考虑到装置500的高度不均匀的表面形貌,在装置500之上施涂屏障涂层1650可能导致屏障涂层1650对装置500的不良粘附。

[0256] 在一些非限制性实例中,此类阴影掩模可以是FMM。

[0257] 相关领域的普通技术人员应当理解,在一些非限制性实例中,FMM可用于形成相对较小的特征,特征大小为数十微米或更小的量级。

[0258] 在一些非限制性实例中,FMM可以在阴影掩模沉积工艺期间变形,尤其是在高温下,如可以用于导电涂层930的沉积。

[0259] 在一些非限制性实例中,对FMM的机械(包含但不限于拉伸)强度和/或阴影效应的限制,尤其是在高温沉积工艺中,可能会对使用此类FMM可实现的特征的纵横比施加约束。

[0260] 在一些非限制性实例中,使用此类FMM可实现的图案的类型和数量可能受到限制。通过非限制性实例,FMM的每个部分都将得到物理支持。结果,在一些非限制性实例中,一些图案可能无法在单个处理阶段中实现,包含通过非限制性实例,其中图案指定孤立特征。

[0261] 在一些非限制性实例中,可以用于产生包含但不限于辅助电极1650和/或母线结构的重复结构的FMM,跨装置100的整个表面分布,可能需要在FMM中形成大量孔。在一些非限制性实例中,大量孔的形成可能危及FMM的结构完整性。在一些非限制性实例中,尤其是

在高温沉积工艺中,此类FMM在加工期间可能会经受显著的翘曲或变形,这可能会扭曲其中孔的形状和位置,这可能会导致选择性沉积图案发生变化,性能和/或产率下降。

[0262] 在一些非限制性实例中,此类FMM在高温沉积工艺期间可能展现出翘曲的趋势,在一些非限制性实例中,这可能会扭曲其中孔的形状和位置,这可能会导致选择性沉积图案发生变化,性能和/或产率下降。

[0263] 在一些非限制性实例中,在连续沉积中重复使用此类FMM,尤其是在高温沉积工艺中,可能会导致所沉积材料粘附到其上,这可能会混淆FMM的特征并且可能导致选择性沉积图案发生变化,性能和/或产率下降。

[0264] 在一些非限制性实例中,可以定期清洁FMM以去除此类粘附材料。在一些非限制性实例中,此类清洁程序可能是耗时和/或昂贵的。

[0265] 在一些非限制性实例中,无论任何此类清洁工艺如何,此类FMM的持续使用,尤其是在高温沉积工艺中,可能会使它们无法产生期望的图案化,在所述图案化处在复杂且昂贵的工艺中它们可能会被丢弃和/或更换。

[0266] 在一些非限制性实例中,可能期望通过相对于对应于另一种颜色的子像素2541-2543的发射区域的横向方面410改变跨对应于一种颜色的子像素2541-2543的发射区域的横向方面410的有机层(和/或其半导体层)的厚度来调整与不同颜色(和/或波长)的子像素2541-2543相关的光学微腔效应。在一些非限制性实例中,使用FMM进行图案化可能不提供在至少某些情况下和/或在一些非限制性实例中,在OLED显示器100的生产环境中要求提供此类光学微腔调谐效应的精度。

[0267] 成核抑制和/或促进材料性质

[0268] 在一些非限制性实例中,导电涂层930可以用作或作为多层导电涂层930中的至少一层以形成电极120、140和/或辅助电极1650,可以展现朝向沉积在底层暴露表面上的相对较低的亲合力,从而抑制了薄膜导电涂层930的沉积。

[0269] 材料和/或其上沉积导电涂层930的其特性的相对亲合力或其缺乏可以分别称为“成核促进”和/或“成核抑制”。

[0270] 在本公开中,“成核抑制”是指这样的涂层、材料和/或其层:其表面对导电涂层930和/或材料的沉积展现出相对较低的亲合力,使得导电涂层930在此类表面上的沉积得到抑制。

[0271] 在本公开中,“成核促进”是指这样的涂层、材料和/或其层:其表面对导电涂层930和/或材料的沉积展现出相对较高的亲合力,使得导电涂层930在此类表面上的沉积得到促进。

[0272] 这些术语中的术语“成核”是指薄膜形成工艺的成核阶段,其中气相中的分子冷凝到表面上以形成核。

[0273] 不希望受特定理论的束缚,假设此类核的形状和大小以及此类核随后生长成岛并随后生长成薄膜可能取决于许多因素,包含但不限于蒸气、表面和凝聚膜核之间的界面张力。

[0274] 在本公开中,可以以多种方式测量这种亲合力。

[0275] 表面的成核抑制和/或成核促进性质的一种量度是对于给定的导电材料(包含但不限于Mg)的表面的初始粘附概率或初始粘附系数 S_0 。在本公开中,术语“粘附概率”和“粘

附系数”可以互换使用。

[0276] 在一些非限制性实例中,粘附概率S可以通过以下给出:

$$[0277] \quad S = \frac{N_{ads}}{N_{\text{总计}}}$$

[0278] 其中 N_{ads} 是保留在暴露表面111上(即,并入膜中)的吸附单体的数量,并且 $N_{\text{总计}}$ 是表面上撞击单体的总数。粘附概率S等于1指示所有撞击表面的单体都被吸附,并且随后并入生长的膜中。粘附概率S等于0指示所有撞击表面的单体都被解吸,并且随后在表面上不形成膜。金属在各种表面上的粘附概率S可以使用各种测量粘附概率S的技术进行评价,包括但不限于如由以下描述的双石英晶体微天平(QCM)技术:Walker等人,《物理化学杂志C(J.Phys.Chem.C)》2007,111,765(2006)。

[0279] 随着岛的密度增加(例如,增加平均膜厚度),粘附概率S可能会改变。通过非限制性实例,低的初始粘附概率 S_0 可能会随着平均膜厚度的增加而增加。这可以基于没有岛的表面的区域(通过非限制性实例,裸衬底110)与具有高密度岛的区域之间的粘附概率S的差异来理解。通过非限制性实例,撞击岛表面的单体可能具有接近1的粘附概率S。

[0280] 因此,初始粘附概率 S_0 可以被指定为在任何相当大数量的临界核形成之前表面的粘附概率S。初始粘附概率 S_0 的一种量度可以涉及在材料沉积的初始阶段材料表面的粘附概率S,其中跨整个表面的所沉积材料的平均厚度等于或低于阈值。在一些非限制性实例的描述中,初始粘附概率 S_0 的阈值可以通过非限制性实例指定为1nm。平均粘附概率 $\bar{S}$ 然后通过以下给出:

$$[0281] \quad \bar{S} = S_0(1 - A_{nuc}) + S_{nuc}(A_{nuc})$$

[0282] 其中 S_{nuc} 是岛覆盖区域的粘附概率S,并且 A_{nuc} 是岛覆盖的衬底表面区域的百分比。

[0283] 图6展示了吸附到底层材料(在图中,衬底110)的暴露表面111上的吸附原子的能量分布的实例。具体地,图6展示了对应于以下的示例定性能量分布:从局部低能位点逃离的吸附原子(610);吸附原子在暴露表面111上的扩散(620);和吸附原子的解吸(630)。

[0284] 在610中,局部低能位点可以是底层材料的暴露表面111上的任何位点,在所述暴露表面上吸附原子将出于较低能量。通常,成核位点可以包括暴露表面111上的缺陷和/或异常,包含但不限于台阶边缘、化学杂质、结合位点和/或扭结。一旦吸附原子被捕获在局部低能位点处,在一些非限制性实例中,通常在表面扩散发生之前可能存在能垒。在图6中此类能垒表示为 ΔE_{611} 。在一些非限制性实例中,如果逃离局部低能位点的能垒 ΔE_{611} 足够大,所述位点可以作为成核位点。

[0285] 在620中,吸附原子可以在暴露表面111上扩散。通过非限制性实例,在局部吸收物的情况下,吸附原子趋于在表面势能的最小值附近振荡并迁移到各个相邻位点直到吸附原子被解吸和/或并入到由吸附原子簇形成的生长的膜和/或生长的岛中为止。在图6中,与吸附原子表面扩散相关的活化能表示为 $E_{s,621}$ 。

[0286] 在630中,与吸附原子从表面解吸相关的活化能表示为 $E_{des,631}$ 。相关领域的普通技术人员应当理解,任何未被解吸的吸附原子可以保留在暴露表面111上。通过非限制性实例,此类吸附原子可以在暴露表面111上扩散,作为生长的膜和/或涂层的一部分并入,和/或成为在暴露表面111上形成岛的吸附原子簇的一部分。

[0287] 基于图6所示的能量分布610、620、630,可以假设NIC 910材料展现出相对较低的解吸活化能(E_{des} 631)和/或相对较高的表面扩散活化能(E_s 631)可能特别有利于在各种应用中使用。

[0288] 表面的成核抑制和/或成核促进性质的另一种量度是给定导电材料(包括但不限于Mg)在表面上的初始沉积速率相对于同一导电材料在参考表面上的初始沉积速率,其中两个表面都经受和/或暴露于导电材料的蒸发通量。

[0289] 用于影响成核抑制和/或促进材料性质的选择性涂层

[0290] 在一些非限制性实例中,一个或多个选择性涂层710(图7)可以选择性地施涂到底层材料的暴露表面111的至少第一部701(图7)以改变在其上施涂薄膜导电涂层930而呈现的成核抑制性质(和/或相反地成核促进性质)。在一些非限制性实例中,可能存在底层材料的暴露表面111的第二部703(图7),其上未施涂此类选择性涂层710,使得其成核抑制性质(和/或相反地其成核促进性质)基本上没有改变。

[0291] 此类选择性涂层710可以是NIC 910和/或成核促进化合物和/或涂层(NPC 1020(图10))。

[0292] 相关领域的普通技术人员应当理解,在一些非限制性实例中,此类选择性涂层710的使用可以促进和/或允许导电涂层930的选择性沉积,而无需在沉积导电涂层930的阶段期间采用FMM。

[0293] 在一些非限制性实例中,导电涂层930的这种选择性沉积可以是在图案中。在一些非限制性实例中,此类图案可以促进在像素340(和/或其子像素)的一个或多个发射区域的横向方面410内和/或在可以(在一些非限制性实例中)围绕此类发射区域的一个或多个非发射区域的横向方面420内提供和/或增加装置100的顶部和/或底部中的至少一个的透射率。

[0294] 在一些非限制性实例中,可以沉积导电涂层930以形成和/或在一些非限制性实例中其层、用于装置100的导电结构,在一些非限制性实例中,所述导电结构可以是电极,包括但不限于第一电极120和/或第二电极140以充当阳极341和/或阴极342和/或辅助电极1650之一以支持其导电性。

[0295] 在一些非限制性实例中,相对于包含但不限于Mg的给定导电涂层930的NIC 910可以指具有表面的化合物和/或涂层,所述表面对于蒸气形式的导电涂层930(在实例中为Mg)展现出相对较低的初始粘附概率 S_0 ,使得导电涂层930(在实例中为Mg)在暴露表面111上的沉积得到抑制。因此,在一些非限制性实例中,NIC 910的选择性施涂可以降低呈现用于在其上沉积导电涂层930的(NIC 910的)暴露表面111的初始粘附概率 S_0 。

[0296] 在一些非限制性实例中,相对于包含但不限于Mg的给定导电涂层930的NPC 1020可以指具有暴露表面111的化合物和/或涂层,所述暴露表面对于蒸气形式的导电涂层930(在实例中为Mg)展现出相对较高的初始粘附概率 S_0 ,使得导电涂层930(在实例中为Mg)在暴露表面111上的沉积得到促进。因此,在一些非限制性实例中,NPC 1020的选择性施涂可以增加呈现用于在其上沉积导电涂层930的(NPC 1020的)暴露表面111的初始粘附概率 S_0 。

[0297] 当选择性涂层710为NIC 910时,在其上施涂了NIC 910的底层材料的暴露表面111的第一部701之后将呈现(NIC 910的)处理表面,所述处理表面的成核抑制性质已增加或可替代地,所述处理表面的成核促进性质已降低(在任一情况下,施涂于第一部701的NIC 910

的表面对于在其上沉积导电涂层930的亲合力降低)。相比之下,在其上未施涂此类NIC 910的第二部703将继续呈现(底层衬底110的)暴露表面111,所述暴露表面的成核抑制性质或可替代地,所述暴露表面的成核促进性质(在任一情况下,基本上缺乏选择性涂层710的底层衬底110的暴露表面111具有对于在其上沉积导电涂层930的亲合力)基本上未改变。

[0298] 当选择性涂层710为NPC 1020时,在其上施涂了NPC 1020的底层材料的暴露表面111的第一部701之后将呈现(NPC 1020的)处理表面,所述处理表面的成核抑制性质已降低或可替代地,所述处理表面的成核促进性质已增加(在任一情况下,施涂于第一部701的NPC 1020的表面对于在其上沉积导电涂层930的亲合力增加)。相比之下,在其上未施涂此类NPC 1020的第二部703将继续呈现(底层衬底110的)暴露表面111,所述暴露表面的成核抑制性质或可替代地,所述暴露表面的成核促进性质(在任一情况下,基本上缺乏NPC 1020的底层衬底110的暴露表面111具有对于在其上沉积导电涂层930的亲合力)基本上未改变。

[0299] 在一些非限制性实例中,NIC 910和NPC 1020两者都可以选择性地施涂于底层材料的暴露表面111的相应第一部701和NPC部1002以分别改变在其上施涂薄膜导电涂层930而呈现的成核抑制性质(和/或相反地成核促进性质)。在一些非限制性实例中,可能存在底层材料的暴露表面111的第二部703,其上未施涂选择性涂层710,使得其成核抑制性质(和/或相反地其成核促进性质)基本上没有改变。

[0300] 在一些非限制性实例中,第一部701和NPC部1002可以重叠,使得NIC 910和/或NPC 1020的第一涂层可以选择性地施涂于此类重叠区域中底层材料的暴露表面111,并且NIC 910和/或NPC 1020的第二涂层可以选择性地施涂于第一涂层的经过处理的暴露表面。在一些非限制性实例中,第一涂层是NIC 910。在一些非限制性实例中,第一涂层是NPC 1020。

[0301] 在一些非限制性实例中,已被施涂选择性涂层710的第一部701(和/或NPC部1002)可以包括去除区域,其中所施涂的选择性涂层710已被去除,以呈现用于在其上施涂薄膜导电涂层930的底层材料的未覆盖表面,使得其成核抑制性质(和/或相反地其成核促进性质)基本上未改变。

[0302] 在一些非限制性实例中,底层材料可以是选自衬底110的至少一层和/或前板10层中的至少一层,包含但不限于第一电极120、第二电极140、有机层130(和/或其半导体层中的至少一个半导体层)和/或这些中的任何一个的任何组合。

[0303] 在一些非限制性实例中,导电涂层930可以具有特定的材料性质。在一些非限制性实例中,导电涂层930可以包括Mg,无论是单独的还是以化合物和/或合金的形式。

[0304] 通过非限制性实例,由于Mg在一些有机表面上的低粘附概率S,纯和/或基本上纯的Mg可能不容易沉积到一些有机表面上。

[0305] 施涂选择性涂层

[0306] 在一些非限制性实例中,可以使用多种技术选择性地施涂、沉积和/或处理包括选择性涂层710的薄膜,所述技术包含但不限于蒸发(包含但不限于热蒸发和/或电子束蒸发)、光刻法、打印(包含但不限于喷墨和/或蒸气喷射打印、卷到卷打印和/或微接触转移打印)、PVD(包含但不限于溅射)、CVD(包含但不限于PECVD)、OVPD、激光退火、LITI图案化、ALD、涂覆(包含但不限于旋涂、浸涂、线涂和/或喷涂)和/或其组合。

[0307] 图7是展示了蒸发工艺的非限制性实例的示例示意图,所述蒸发工艺总体上以700示出,在腔室70中用于将选择性涂层710选择性地沉积到底层材料(在图中,仅出于说明的

简单性目的,衬底110)的暴露表面111的第一部701上。

[0308] 在工艺700中,一定量的选择性涂层材料711在真空下被加热以蒸发和/或升华712选择性涂层材料711。在一些非限制性实例中,选择性涂层材料711完全和/或基本上包括用于形成选择性涂层710的材料。蒸发的选择性涂层材料712分散在整个腔室70中,包含在通过箭头71指示的方向上,朝向暴露表面111。当蒸发的选择性涂层材料712入射到暴露表面111上时,即在第一部701中,选择性涂层710形成在其上。

[0309] 在一些非限制性实例中,选择性涂层材料711的沉积可以使用开放掩模和/或无掩模沉积工艺来执行,使得选择性涂层710基本上跨底层材料(在图中,衬底110)的整个暴露表面111形成以产生(选择性涂层710的)经过处理的表面。

[0310] 相关领域的普通技术人员应当理解,与FMM的特征大小相反,开放掩模的特征大小通常与正在制造的装置100的大小相当。在一些非限制性实例中,此类开放掩模可以具有通常对应于装置100的大小的孔,在一些非限制性实例中,对于微型显示器,所述大小可以对应但不限于约1英寸,对于移动显示器约4-6英寸和/或对于膝上型和/或平板显示器约8-17英寸,以便在制造期间掩蔽此类装置100的边缘。在一些非限制性实例中,开放掩模的特征大小可以为约1cm和/或更大的量级。在一些非限制性实例中,形成在开放掩模中的孔的大小在一些非限制性实例中可以被设定为涵盖多个发射区域的横向方面410,每个发射区域对应于像素340(和/或其子像素)和/或周围和/或周围和/或中间非发射区域的横向方面420。

[0311] 相关领域的普通技术人员应当理解,在一些非限制性实例中,如果需要,可以省略开放掩模的使用。在一些非限制性实例中,可以可替代地在不使用开放掩模的情况下进行本文所描述的开放掩模沉积工艺,使得整个暴露表面111可以被暴露。

[0312] 在一些非限制性实例中,如工艺700的图中所示,选择性涂层710可以通过在选择性涂层材料711与暴露表面111之间插入阴影掩模715而选择性地仅沉积到暴露表面111的一部分上(在所展示的实例中,第一部701),在一些非限制性实例中,所述阴影掩模可以是FMM。阴影掩模715具有至少一个穿过自身延伸的孔716,使得蒸发的选择性涂层材料712的一部分穿过孔716并且入射到暴露表面111上以形成选择性涂层710。在蒸发的选择性涂层材料712不穿过孔716而是入射到阴影掩模715的表面717上的情况下,其被排除在暴露表面111上以在第二部703内形成选择性涂层710。暴露表面111的第二部703因此基本上缺乏选择性涂层710。在一些非限制性实例(未示出)中,入射到阴影掩模715上的选择性涂层材料711可以沉积在其表面717上。

[0313] 因此,在完成选择性涂层710的沉积时产生图案化表面。

[0314] 在一些非限制性实例中,出于说明的简单性目的,图7中采用的选择性涂层710可以是NIC 910。在一些非限制性实例中,出于说明的简单性目的,图7中采用的选择性涂层710可以是NPC 1020。

[0315] 图8A-8D展示了开放掩模的非限制性实例。

[0316] 图8A展示了具有和/或限定在其中形成的孔810的开放掩模800的非限制性实例。在一些非限制性实例中,如所示出的,开放掩模800的孔810小于装置100的大小,使得当掩模800覆盖在装置100上时,掩模800覆盖装置100的边缘。在一些非限制性实例中,如所示出的,对应于装置100的所有和/或基本上所有像素340(和/或其子像素2541-2543)的发射区

域的横向方面410通过孔810暴露,而未暴露区域820形成在装置100的外边缘81与孔810之间。相关领域的普通技术人员应当理解,在一些非限制性实例中,装置100的电触点和/或其它组件(未示出)可以定位于此类未暴露区域820中,使得这些组件在整个开放掩模沉积工艺中基本上不受影响。

[0317] 图8B展示了具有和/或限定在其中形成的小于图8A的孔810的孔811的开放掩模801的非限制性实例,使得当掩模801覆盖在装置100上时,掩模801至少覆盖对应于至少一些像素340(和/或其子像素2541-2543)的发射区域的横向方面815。如所示出的,在一些非限制性实例中,对应于最外面像素340(和/或其子像素2541-2543)的发射区域的横向方面815定位于形成在装置100的外边缘81与孔811之间的装置100的未暴露区域813内,在开放掩模沉积工艺期间被掩蔽以抑制蒸发的选择性涂层材料712入射到未暴露区域813上。

[0318] 图8C展示了具有和/或限定在其中形成的孔812的开放掩模802的非限制性实例,其限定覆盖对应于至少一些像素340(和/或其子像素2541-2543)的发射区域的横向方面815的图案,同时暴露对应于至少一些像素340(和/或其子像素2541-2543)的发射区域的横向方面816。如所示出的,在一些非限制性实例中,定位于装置100的未暴露区域814内的对应于至少一些像素340(和/或其子像素2541-2543)的发射区域的横向方面815在开放掩模沉积工艺期间被掩蔽以抑制蒸发的选择性涂层材料712入射到未暴露区域814上。

[0319] 尽管在图8A-8C,对应于最外面像素340(和/或其子像素2541-2543)中的至少一些像素的发射区域的横向方面815已被掩蔽,如所展示的,相关领域的普通技术人员应当理解,在一些非限制性实例中,开放掩模800-802的孔可以成形为掩蔽其它发射区域的横向方面410和/或装置100的非发射区域的横向方面420。

[0320] 此外,尽管图8A-8C示出了具有单个孔810-812的开放掩模800-802,相关领域的普通技术人员应当理解,在一些非限制性实例(未示出)中,此类开放掩模800-802可以具有用于暴露装置100的底层材料的暴露表面111的多个区域的另外的孔(未示出)。

[0321] 图8D展示了具有和/或限定多个孔817a-817d的开放掩模803的非限制性实例。在一些非限制性实例中,孔817a-817d被定位成使得所述孔可以选择性地暴露装置100的某些区域821,同时掩蔽其它区域822。在一些非限制性实例中,对应于至少一些像素340(和/或其子像素2541-2543)的某些发射区域的横向方面819通过区域821中的孔817a-817d暴露,而对应于至少一个一些像素340(和/或其子像素2541-2543)的其它发射区域的横向方面818位于区域822内并且因此被掩蔽。

[0322] 图9是展示了蒸发工艺的结果的非限制性实例的示例示意图,所述蒸发工艺总体上以900示出,在腔室70中用于将导电涂层930选择性地沉积到底层材料(在图中,仅出于说明的简单性目的,衬底110)的暴露表面111的第二部703上,所述第二部基本上缺乏被选择性地沉积到第一部701上的NIC 910,包括但不限于通过图7的蒸发工艺700。在一些非限制性实例中,第二部703包括暴露表面111的位于第一部701之外的所述部分。

[0323] 一旦已经将NIC 910沉积在底层材料(在图中,衬底110)的暴露表面111的第一部701上,导电涂层930可以沉积在暴露表面111的第二部703上,所述第二部基本上缺乏NIC 910。

[0324] 在工艺900中,一定量的导电涂层材料931在真空下被加热以蒸发和/或升华932导电涂层材料931。在一些非限制性实例中,导电涂层材料931完全和/或基本上包括用于形成

导电涂层930的材料。蒸发的导电涂层材料932分散在整个腔室70中,包含在通过箭头91指示的方向上,朝向第一部701和第二部703的暴露表面111。当蒸发的导电涂层材料932入射到暴露表面111的第二部703上时,导电涂层930形成在其上。

[0325] 在一些非限制性实例中,如工艺900的图中所示,导电涂层930的沉积可以使用开放掩模和/或无掩模沉积工艺来执行,使得导电涂层930基本上跨底层材料(在图中,衬底110的)的整个暴露表面111形成以产生(导电涂层930的)经过处理的表面。

[0326] 在一些非限制性实例(未示出)中,导电涂层930可以通过在导电涂层材料931与暴露表面111之间插入阴影掩模(未示出)而选择性地仅沉积到底层材料的暴露表面111的一部分上,在一些非限制性实例中,所述阴影掩模可以是开放掩模。

[0327] 实际上,如图9所示,蒸发的导电涂层材料932入射到跨第一部701的NIC 910的暴露表面111上以及基本上缺乏NIC 910的跨第二部703的衬底110的暴露表面111上。

[0328] 由于与第二部703中衬底110的暴露表面111相比第一部701中NIC 910的暴露表面111展现出相对较低的初始粘附概率 S_0 ,导电涂层930基本上仅选择性地沉积在基本上缺乏NIC 910的第二部703中衬底110的暴露表面上。相比之下,入射到跨第一部701的NIC 910的暴露表面111上的蒸发的导电涂层材料932趋于不沉积,如所示出的(933)并且跨第一部701的NIC 910的暴露表面111基本上缺乏导电涂层930。

[0329] 在一些非限制性实例中,蒸发的导电涂层材料932在第二部703中衬底110的暴露表面111上的初始沉积速率可以是在第一部701中NIC 910的暴露表面111上的蒸发的导电涂层材料932的初始沉积速率的至少和/或大于约200倍、至少和/或大于约550倍、至少和/或大于约900倍、至少和/或大于约1,000倍、至少和/或大于约1,500倍、至少和/或大于约1,900倍和/或至少和/或大于约2,000倍。

[0330] 图10A-10B展示了蒸发工艺的非限制性实例,所述蒸发工艺总体上以1000示出,在腔室70中用于将导电涂层930选择性地沉积到底层材料(在图中,仅出于说明的简单性目的,衬底110)的暴露表面111的第二部703上,所述第二部基本上缺乏被选择性地沉积到第一部701上的NIC 910,包含但不限于通过图7的蒸发工艺700。

[0331] 图10A描述了工艺1000的阶段1001,其中一旦NIC 910已经沉积在底层材料(在图中,衬底110)的暴露表面111的第一部701上,NPC 1020可以沉积在暴露表面111的NPC部1002上。在图中,通过非限制性实例,NPC部1002完全在第一部701内延伸。因此,在图中,通过非限制性实例,第二部703包括暴露表面111的位于第一部701之外的所述部分。

[0332] 在阶段1001中,一定量的NPC材料1021在真空下被加热以蒸发和/或升华1022NPC材料1021。在一些非限制性实例中,NPC材料1021完全和/或基本上包括用于形成NPC 1020的材料。蒸发的NPC材料1022流过腔室70,包含在通过箭头101指示的方向上,朝向第一部701和NPC部1002的暴露表面111。当蒸发的NPC材料1022入射到暴露表面111的NPC部1002上时,NPC 1020形成在其上。

[0333] 在一些非限制性实例中,NPC材料1021的沉积可以使用开放掩模和/或无掩模沉积技术来执行,使得NPC 1020基本上跨底层材料(在图中,NIC 910)的整个暴露表面111形成以产生(NPC 1020的)经过处理的表面。

[0334] 在一些非限制性实例中,如阶段1001的图中所示,NPC 1020可以通过在NPC材料1021与暴露表面111之间插入阴影掩模1025而选择性地仅沉积到(在图中,NIC 910的)暴露

表面111一部分上(在所展示的实例中,NPC部1002),在一些非限制性实例中,所述阴影掩模可以是FMM。阴影掩模1025具有至少一个穿过自身延伸的孔1026,使得蒸发的NPC材料1022的一部分穿过孔1026并且入射到(在图中,通过非限制性实例,NIC 910的)暴露表面111上以形成NPC 1020。在蒸发的NPC材料1022不穿过孔1026而是入射到阴影掩模1025的表面1027上的情况下,其被排除在暴露表面111上以在NPC部1002内形成NPC 1020。暴露表面111的位于NPC部1002之外的部1003因此基本上缺乏NPC 1020。在一些非限制性实例(未示出)中,入射到阴影掩模1025上的NPC材料1021可以沉积在其表面1027上。

[0335] 尽管第一部701中NIC 910的暴露表面111对于导电涂层930展现出相对较低的初始粘附概率 S_0 ,在一些非限制性实例中,对于NPC涂层1020来说这可能不一定是这种情况,使得NPC涂层1020仍然选择性地沉积在NPC部1002中的(在图中,NIC 910的)暴露表面上。

[0336] 因此,在完成NPC 1020的沉积时产生图案化表面。

[0337] 图10B描述了工艺1000的阶段1004,其中一旦NIC 910已经沉积在底层材料(在图中,衬底110)的暴露表面111的第一部701上并且NPC 1020已经沉积在(在图中,NIC 910的)暴露表面111的NPC部1002上,导电涂层930可以沉积在NPC部1002和暴露表面111(在图中,衬底110)的第二部703上。

[0338] 在阶段1004中,一定量的导电涂层材料931在真空下被加热以蒸发和/或升华932导电涂层材料931。在一些非限制性实例中,导电涂层材料931完全和/或基本上包括用于形成导电涂层930的材料。蒸发的导电涂层材料932分散在整个腔室70中,包含在通过箭头102指示的方向上,朝向第一部701、NPC部1002和第二步703的暴露表面111。当蒸发的导电涂层材料932入射到(NPC 1020的)暴露表面111的NPC部1002和(衬底110的)暴露表面111的第二部703上时,即除了在NIC 910的暴露表面111上,在其上形成导电涂层930。

[0339] 在一些非限制性实例中,如阶段1004的图中所示,导电涂层930的沉积可以使用开放掩模和/或无掩模沉积工艺来执行,使得导电涂层930基本上跨底层材料(除了底层材料是NIC 910的情况)的整个暴露表面111形成以产生(导电涂层930的)经过处理的表面。

[0340] 在一些非限制性实例(未示出)中,导电涂层930可以通过在导电涂层材料931与暴露表面111之间插入阴影掩模(未示出)而选择性地仅沉积到底层材料的暴露表面111的一部分上,在一些非限制性实例中,所述阴影掩模可以是开放掩模。

[0341] 实际上,如图10B所示,蒸发的导电涂层材料932入射到跨位于NPC部1002之外的第一部701的NIC 910的暴露表面111上以及跨NPC部1002的NPC 1020的暴露表面111和基本上缺乏NIC 910的跨第二步703的衬底110的暴露表面111上。

[0342] 由于与第二步703中衬底110的暴露表面111相比,位于NPC部1002之外的第一部701中NIC 910的暴露表面111展现出相对较低的初始粘附概率 S_0 和/或由于与位于NPC部1002之外的第一部701中NIC 910的暴露表面111和第二步703中衬底110的暴露表面111两者相比,NPC部1002中NPC 1020的暴露表面111展现出相对较高的初始粘附概率 S_0 ,导电涂层930基本上仅选择性地沉积在NPC部1002和第二步703中的衬底110的暴露表面上,这两个部基本上缺乏NIC 910。相比之下,入射到跨位于NPC部1002之外的第一部701的NIC 910的暴露表面111上的蒸发的导电涂层材料932趋于不沉积,如所示出的(823)并且跨位于NPC部1002之外的第一部701的NIC 910的暴露表面111基本上缺乏导电涂层930。

[0343] 因此,在完成导电涂层930的沉积时产生图案化表面。

[0344] 图11A-11C展示了蒸发工艺的非限制性实例,所述蒸发工艺总体上以1100示出,在腔室70中用于将导电涂层930选择性地沉积到底层材料的暴露表面111的第二部1103(图11C)上,所述第二部基本上缺乏被选择性地沉积到第一部701上的NIC 910,包括但不限于通过图7的蒸发工艺700。

[0345] 图11A描述了工艺1100的阶段1001,其中一定量的NPC材料1021在真空下被加热以蒸发和/或升华1022NPC材料1021。在一些非限制性实例中,NPC材料1021完全和/或基本上包括用于形成NPC 1020的材料。蒸发的NPC材料1022分散在整个腔室70中,包含在通过箭头1110指示的方向上,朝向暴露表面111(在图中,衬底110)。当蒸发的NPC材料1022入射到暴露表面111上时,即在NPC部1002中,NPC 1020形成在其上。

[0346] 在一些非限制性实例中,NPC材料1021的沉积可以使用开放掩模和/或无掩模沉积工艺来执行,使得NPC 1020基本上跨底层材料(在图中,衬底110)的整个暴露表面111形成以产生(NPC 1020的)经过处理的表面。

[0347] 在一些非限制性实例中,如阶段1001的图中所示,NPC 1020可以通过在NPC材料1021与暴露表面111之间插入阴影掩模1025而选择性地仅沉积到暴露表面111的一部分上(在所展示的实例中,NPC部1002),在一些非限制性实例中,所述阴影掩模可以是FMM。阴影掩模1025具有至少一个穿过自身延伸的孔1026,使得蒸发的NPC材料1022的一部分穿过孔1026并且入射到暴露表面111上以形成NPC 1020。在蒸发的NPC材料1022不穿过孔1026而是入射到阴影掩模1025的表面1027上的情况下,其被排除在暴露表面111上以在位于NPC部1002之外的暴露表面111的部703内形成NPC 1020。因此部703基本上缺乏NPC 1020。在一些非限制性实例(未示出)中,入射到阴影掩模1025上的NPC材料1021可以沉积在其表面1027上。

[0348] 因此,在完成NPC 1020的沉积时产生图案化表面。

[0349] 图11B描述了工艺1100的阶段1102,其中一旦NPC 1020已经沉积在底层材料(在图中,衬底110)的暴露表面111的NPC部1002上,NIC 910可以沉积在暴露表面111的第一部701上。在图中,通过非限制性实例,第一部701完全在NPC部1002内延伸。因此,在图中,通过非限制性实例,第二部1103包括暴露表面111的位于第一部701之外的所述部分。

[0350] 在阶段1102中,一定量的NIC材料1111在真空下被加热以蒸发和/或升华1112NIC材料1111。在一些非限制性实例中,NIC材料1111完全和/或基本上包括用于形成NIC 910的材料。蒸发的NIC材料1112分散在整个腔室70中,包含在通过箭头1120指示的方向上,朝向第一部701、延伸到第一部701之外的NPC部1002和第二部703的暴露表面111。当蒸发的NIC材料1112入射到暴露表面111的第一部701上时,NIC 910形成在其上。

[0351] 在一些非限制性实例中,NIC材料1111的沉积可以使用开放掩模和/或无掩模沉积工艺来执行,使得NIC 910基本上跨底层材料的整个暴露表面111形成以产生(NIC 910的)经过处理的表面。

[0352] 在一些非限制性实例中,如阶段1102的图中所示,NIC 910可以通过在NIC材料1111与暴露表面111之间插入阴影掩模1115而选择性地仅沉积到(在图中,NPC 1020的)暴露表面111一部分上(在所展示的实例中,第一部701),在一些非限制性实例中,所述阴影掩模可以是FMM。阴影掩模1115具有至少一个穿过自身延伸的孔1116,使得蒸发的NIC材料1112的一部分穿过孔1116并且入射到(在图中,通过非限制性实例,NPC 1020的)暴露表面

111上以形成NIC 910。在蒸发的NIC材料1112不穿过孔1116而是入射到阴影掩模1115的表面1117上的情况下,其被排除在暴露表面111上以在第一部701之外的部1003内形成NIC 910。暴露表面111的位于第一部701之外的部1003因此基本上缺乏NIC 910。在一些非限制性实例(未示出)中,入射到阴影掩模1115上的蒸发的NIC材料1112可以沉积在其表面1117上。

[0353] 尽管NPC部1002中NPC 1020的暴露表面111对于导电涂层930展现出相对较高的初始粘附概率 S_0 ,但在一些非限制性实例中,对于NIC涂层910来说这可能不一定是这种情况。即便如此,在一些非限制性实例中,对NIC涂层910的这种亲和力可以使得NIC涂层910仍然选择性地沉积在第一部701中(在图中,NPC 1020的)暴露表面111上。

[0354] 因此,在完成NIC 910的沉积时产生图案化表面。

[0355] 图11C描述了工艺1100的阶段1104,其中一旦NIC 910已经沉积在底层材料的暴露表面111(在图中,NPC 1020)的第一部701上,导电涂层930可以沉积在(在图中,跨NPC部1002之外的部703的衬底110的和跨第一部701的NPC部1002的NPC 1020的)暴露表面111的第二部1103上。

[0356] 在阶段1104中,一定量的导电涂层材料931在真空下被加热以蒸发和/或升华932导电涂层材料931。在一些非限制性实例中,导电涂层材料931完全和/或基本上包括用于形成导电涂层930的材料。蒸发的导电涂层材料932分散在整个腔室70中,包含在通过箭头1130指示的方向上,朝向第一部701、NPC部1002和NPC部1002之外的部703的暴露表面111。当蒸发的导电涂层材料932入射到第一部701之外的(NPC 1020的)暴露表面111的NPC部1002和(衬底110的)暴露表面111的NPC部1002之外的部703上时,即在第二部1103上除了在NIC 910的暴露表面111上,在其上形成导电涂层930。

[0357] 在一些非限制性实例中,如阶段1104的图中所示,导电涂层930的沉积可以使用开放掩模和/或无掩模沉积工艺来执行,使得导电涂层930基本上跨底层材料(除了底层材料是NIC 910的情况)的整个暴露表面111形成以产生(导电涂层930的)经过处理的表面。

[0358] 在一些非限制性实例(未示出)中,导电涂层930可以通过在导电涂层材料931与暴露表面111之间插入阴影掩模(未示出)而选择性地仅沉积到底层材料的暴露表面111的一部分上,在一些非限制性实例中,所述阴影掩模可以是开放掩模。

[0359] 实际上,如图11C所示,蒸发的导电涂层材料932入射到跨位于NPC部1002之外的第一部701的NIC 910的暴露表面111上以及跨NPC部1002的NPC 1020的暴露表面111和跨位于NPC部1002之外的部703的衬底110的暴露表面111上。

[0360] 由于与位于NPC部1002之外的部703中衬底110的暴露表面111相比,第一部701中NIC 910的暴露表面111展现出相对较低的初始粘附概率 S_0 和/或由于与第一部701中NIC 910的暴露表面111和位于NPC部1002之外的部703中衬底110的暴露表面111两者相比,位于第一部701之外的NPC部1002中NPC 1020的暴露表面111展现出相对较高的初始粘附概率 S_0 ,导电涂层930基本上仅选择性地沉积在位于第一部701之外的NPC部1002和位于NPC部1002之外的部703中的衬底110的暴露表面上,这两个部基本上缺乏NIC 910。相比之下,入射到跨第一部701的NIC 910的暴露表面111上的蒸发的导电涂层材料932趋于不沉积,如所示出的(1133)并且跨第一部701的NIC 910的暴露表面111基本上缺乏导电涂层930。

[0361] 因此,在完成导电涂层930的沉积时产生图案化表面。

[0362] 在一些非限制性实例中,蒸发的导电涂层材料932在第二部703中衬底110的暴露表面111上的初始沉积速率可以是在第一部701中NIC 910的暴露表面111上的蒸发的导电涂层材料932的初始沉积速率的至少和/或大于约200倍、至少和/或大于约550倍、至少和/或大于约900倍、至少和/或大于约1,000倍、至少和/或大于约1,500倍、至少和/或大于约1,900倍和/或至少和/或大于约2,000倍。

[0363] 图12A-12C展示了打印工艺的非限制性实例,所述打印工艺总体上以1200示出,用于将选择性涂层710(在一些非限制性实例中,可以是NIC 910和/或NPC 1020)选择性地沉积在底层材料(在图中,仅出于说明的简单性目的,衬底110)的暴露表面111上。

[0364] 图12A描述了工艺1200的阶段,其中在其上具有突起1211的印模1210在突起1211的暴露表面1212上设置有选择性涂层710。相关领域的普通技术人员应当理解,选择性涂层710可以使用多种合适的机制沉积和/或施涂于突起表面1212。

[0365] 图12B描述了工艺100的阶段,其中使印模1210与暴露表面111接近1201,使得选择性涂层710与暴露表面111接触并粘附到其上。

[0366] 图12C描述了工艺1200的阶段,其中印模1210从暴露表面111移开1203,留下施涂于暴露表面111的选择性涂层710。

[0367] 图案化电极的选择性沉积

[0368] 前述可以组合以便实现至少一个导电涂层930的选择性沉积以形成图案化电极,在一些非限制性实例中,所述图案化电极可以是第二电极140(在一些非限制性实例中,其可以是阴极342)和/或辅助电极1650,而在高温导电涂层930沉积工艺内不采用FMM。在一些非限制性实例中,此类图案化可以允许和/或增强装置的透射率。

[0369] 图13以平面视图示出了示例图案化电极1300,在图中,第二电极140充当适用于电致发光装置1400(图14)中的阴极342,即,除图案化电极1300外,基本上类似于装置100。电极1300以包括单个连续结构的图案1310形成,其中具有或限定图案化的多个孔1220,其中孔1220对应于装置100的没有阴极342的区域。

[0370] 在图中,通过非限制性实例,在对应于像素340(和/或其子像素2541-2543)的发射区域的横向方面410与对应于围绕此类发射区域的像素340(和/或其子像素2541-2543)的非发射区域的横向方面420之间没有区别的情况下,图案1310跨装置100的整个横向方面安置。因此,所展示的实例可以对应于相对于入射在其外表面上的光基本上透射的装置100,使得除了如本文所公开的在装置100内部产生的光子的发射(顶部发射、底部发射和/或双面发射)之外,此类外部入射光的大部分可以透射通过装置100。

[0371] 装置100的透射率可以通过改变所采用的图案1310来调整和/或修改,包括但不限于孔1220的平均大小和/或孔1220的间距和/或密度。

[0372] 现在转到图14,示出了沿图13中的线14-14截取的装置1400的横截面视图。在图中,装置1400被示出为包括衬底110;在一些非限制性实例中可以是阳极341的第一电极120和有机层130。在一些非限制性实例中,选择性涂层710,即NPC 1020安置在有机层130的基本上所有的暴露表面111上。在一些非限制性实例中,可以省略NPC 1020。

[0373] 选择性涂层710,即NIC 910选择性地安置在基本上对应于底层材料的暴露表面111上的图案1310的图案中,如图所示出的,所述底层材料是NPC 1020,但在一些非限制性实例中(如果已省略了NPC),则可以是有机层130。

[0374] 在图中为第二电极140、在一些非限制性实例中可以为阴极342的适用于形成图案化电极1300的导电涂层930使用开放掩模和/或无掩模沉积工艺安置在底层材料的基本上所有暴露表面111上,其中的任何一种在高温导电涂层沉积工艺期间都不采用任何FMM。底层材料包括安置在图案1310中的NIC 910的区域和在图案1310中的NPC 1020(或者在一些非限制性实例中,如果已省略了NPC 1020,则是有机层130)的区域,其中尚未沉积NIC 910。在一些非限制性实例中,NIC 910的区域可以基本上对应于图案1310中所示出的孔1320,而NPC 1020(或者如果已省略了NPC 1020,则是有机层130)的区域可以基本上对应到图案1310的第二部703。

[0375] 由于安置了NIC 910的图案1310(对应于孔1320)的那些区域的成核抑制性质,安置在此类区域上的导电涂层930趋于不保留,导致导电涂层930的选择性沉积图案,其基本上对应于图案1310的第二部703,使对应于孔1320的图案1310的那些区域基本上缺乏导电涂层930。

[0376] 换句话说,将形成阴极342的导电涂层930基本上仅选择性地沉积在NPC 1020(或者在一些非限制性实例中,如果已省略了NPC 1020,则是有机层130)的那些区域上,这些区域围绕但不占据图案1310中的孔1320。

[0377] 图15A以平面视图示出了示出电极1520、1540的多个图案的示意图。

[0378] 在一些非限制性实例中,第一电极图案1520包括在第一横向方向上延伸的多个细长的、间隔开的区域。在一些非限制性实例中,第一电极图案1520可以包括多个第一电极120,在一些非限制性实例中,所述第一电极中的至少一个第一电极可以是阳极341。在一些非限制性实例中,包括第一电极图案1520的多个区域可以电耦接。

[0379] 在一些非限制性实例中,第二电极图案1540包括在第二横向方向上延伸的多个细长的、间隔开的区域。在一些非限制性实例中,第二横向方向可以基本上垂直于第一横向方向。在一些非限制性实例中,第二电极图案1540可以包括多个第二电极140,在一些非限制性实例中,所述第二电极中的至少一个第二电极可以是阴极342。在一些非限制性实例中,包括第二电极图案1540的多个区域可以电耦接。

[0380] 在一些非限制性实例中,第一电极图案1520和第二电极图案1540可以形成总体上以1500示出的装置的一部分,其可以包括多个PMOLED元件1401。

[0381] 在一些非限制性实例中,形成对应于像素340(和/或其子像素2541-2543)的发射区域的横向方面1510,其中第一电极图案1620与第二电极图案1440重叠。在一些非限制性实例中,非发射区域的横向方面1530对应于除了横向方面1610外的任何横向方面。

[0382] 在一些非限制性实例中,在一些非限制性实例中可以是电源15的正极端子的第一端子电耦接到第一电极图案1520中的至少一个第一电极图案。在一些非限制性实例中,第一端子通过至少一个驱动电路300耦接到第一电极图案1520中的至少一个第一电极图案。在一些非限制性实例中,在一些非限制性实例中可以是电源15的负极端子的第二端子电耦接到第二电极图案1540中的至少一个第二电极图案。在一些非限制性实例中,第二端子通过所述至少一个驱动电路300耦接到第二电极图案1540中的至少一个第二电极图案。

[0383] 现在转到图15B,示出了沿图15A中的线15B-15B截取的中沉积阶段1500b处的装置1500的横截面视图。在图中,阶段1500b处的装置被示出为包括衬底110。在一些非限制性实例中,选择性涂层710,即NPC 1020安置在衬底110的基本上所有的暴露表面111上。在一

些非限制性实例中,可以省略NPC 1020。

[0384] 选择性涂层710,即NIC 910选择性地安置在基本上对应于底层材料的暴露表面111上的第一电极图案1520的图案中,如图所示出的,所述底层材料是NPC 1020,但在一些非限制性实例中(如果已省略了NPC),则可以是衬底110。

[0385] 在图中为第一电极120、在一些非限制性实例中可以为阳极341的适用于形成第一电极图案1520的导电涂层930使用开放掩模和/或无掩模沉积工艺安置在底层材料的基本上所有暴露表面111上,其中的任何一种在高温导电涂层沉积工艺期间都不采用任何FMM。底层材料包括安置在第一图案1520中的NIC 910的区域和在第一图案1520中的NPC 1020(或者在一些非限制性实例中,如果已省略了NPC 1020,则是衬底110)的区域,其中尚未沉积NIC 910。在一些非限制性实例中,NPC 1020(或如果已省略了NPC 1020,则是衬底110)的区域可以基本上对应于第一图案1520的细长的、间隔开的区域,而NIC 910的区域可以基本上对应于其之间的间隙。

[0386] 由于安置了NIC 910的第一图案1520(对应于其之间的间隙)的那些区域的成核抑制性质,安置在此类区域上的导电涂层930趋于不保留,导致导电涂层930的选择性沉积图案,其基本上对应于第一图案1520的细长的、间隔开的区域,使其之间的间隙基本上缺乏导电涂层930。

[0387] 换句话说,将形成第一电极图案1520的导电涂层930基本上仅选择性地沉积在NPC 1020(或者在一些非限制性实例中,如果已省略了NPC 1020,则是衬底110)的那些区域上,这些区域限定第一图案1520的细长的、间隔开的区域。

[0388] 现在转到图15C,示出了沿图15A中的线15C-15C截取的装置1500的横截面视图。在图中,装置1500被示出为包括衬底110;如图15B所示出的沉积的第一电极图案1520(在一些非限制性实例中其可以是阳极341)和有机层130。

[0389] 在一些非限制性实例中,有机层130可以提供为跨装置1500的基本上所有横向方面的公共层。在一些非限制性实例中,有机层130可以包括任意数量的有机和/或无机材料层,包含但不限于HIL 131、HTL 133、EL 135、ETL 137和/或EIL 139。

[0390] 在一些非限制性实例中,选择性涂层710,即NPC 1020安置在有机层130的基本上所有的暴露表面111上。在一些非限制性实例中,可以省略NPC 1020。

[0391] 选择性涂层710,即NIC 910选择性地安置在基本上对应于底层材料的暴露表面111上的第二电极图案1540的图案中,如图所示出的,所述底层材料是NPC 1020,但在一些非限制性实例中(如果已省略了NPC),则可以是有机层130。

[0392] 在图中为第二电极140、在一些非限制性实例中可以为阴极342的适用于形成第二电极图案1540的导电涂层930使用开放掩模和/或无掩模沉积工艺安置在底层材料的基本上所有暴露表面111上,其中的任何一种在高温导电涂层沉积工艺期间都不采用任何FMM。底层材料包括安置在第二图案1540中的NIC 910的区域和在第二图案1540中的NPC 1020(或者在一些非限制性实例中,如果已省略了NPC 1020,则是有机层130)的区域,其中尚未沉积NIC 910。在一些非限制性实例中,NPC 1020(或如果已省略了NPC 1020,则是有机层130)的区域可以基本上对应于第二图案1540的细长的、间隔开的区域,而NIC 910的区域可以基本上对应于其之间的间隙。

[0393] 由于安置了NIC 910的第二图案1540(对应于其之间的间隙)的那些区域的成核抑

制性质,安置在此类区域上的导电涂层930趋于不保留,导致导电涂层930的选择性沉积图案,其基本上对应于第二图案1540的细长的、间隔开的区域,使其之间的间隙基本上缺乏导电涂层930。

[0394] 换句话说,将形成第二电极图案1540的导电涂层930基本上仅选择性地沉积在NPC 1020(或者在一些非限制性实例中,如果已省略了NPC 1020,则是有机层130)的那些区域上,这些区域限定第二图案1540的细长的、间隔开的区域。

[0395] 在一些非限制性实例中,NIC 910和其后施涂的用于形成第一电极图案和/或第二电极图案1540中的一个或两个的导电涂层930的厚度可以根据多种参数而变化,包括但不限于期望的施涂和期望的性能特征。在一些非限制性实例中,NIC 910的厚度可以与此后施涂的导电涂层930的厚度相当和/或显著小于其厚度。使用相对较薄的NIC 910来实现其后施涂的导电涂层的选择性图案化可能适合于提供柔性装置1500,包括但不限于PMOLED装置。在一些非限制性实例中,相对较薄的NIC 910可以提供相对较平坦的表面,在所述表面上可以施涂屏障涂层1550。在一些非限制性实例中,提供用于施涂屏障涂层1550的此类相对较平坦的表面可以增加屏障涂层1550对此类表面的粘附。

[0396] 第一电极图案1520中的至少一个第一电极图案和第二电极图案1540中的至少一个第二电极图案可以直接和/或在一些非限制性实例中通过它们相应的驱动电路300电耦接到电源15以控制来自对应于像素340(和/或其子像素2541-2543)的发射区域的横向方面1510的光子发射。

[0397] 相关领域的普通技术人员应当理解,在一些非限制性实例中,在图15A-15C中所示出的第二电极图案1540中形成第二电极140的工艺可以类似的方式用于形成用于装置1500的辅助电极1650。在一些非限制性实例中,其第二电极140可以包括公共电极,在一些非限制性实例中,所述公共电极可以是阴极342,并且辅助电极1650可以沉积在第二电极图案1540(在一些非限制性实例中,在第二电极140上方和/或在一些非限制性实例中,在第二电极下方)中,并且与其电耦接。在一些非限制性实例中,用于此类辅助电极1650的第二电极图案1540可以使得第二图案1540的细长的、间隔开的区域基本上位于围绕对应于像素340(和/或其子像素2541-2543)的发射区域的横向方面410的非发射区域的横向方面420内。在一些非限制性实例中,用于此类辅助电极1650的第二电极图案1540可以使得第二图案1540的细长的、间隔开的区域基本上位于对应于像素340(和/或其子像素2541-2543)的发射区域的横向方面410和/或围绕它们的非发射区域的横向方面420内。

[0398] 图16示出了装置1600的示例横截面视图,所述装置基本上类似于装置100,但进一步包括至少一个辅助电极1650,所述辅助电极安置在上面的图案中并与第二电极140电耦接(未示出),在一些非限制性实例中,所述第二电极可以是阴极342。

[0399] 装置1600被示出为包括衬底110;在一些非限制性实例中可以是阳极341的第一电极120和有机层130。

[0400] 在一些非限制性实例中,选择性涂层710,即NPC 1020安置在有机层130的基本上所有的暴露表面111上。在一些非限制性实例中,可以省略NPC 1020。

[0401] 在一些非限制性实例中可以是阴极342的第二电极140安置在NPC 1020(或有机层130,如果已省略了NPC 1020)的基本上所有暴露表面上。

[0402] 在一些非限制性实例中,特别是在顶部发射装置1600中,第二电极140(在一些非

限制性实例中可以是阴极342)可以通过沉积导电涂层930的相对较薄层(未示出)来形成以便通过非限制性实例减少与第二电极140的存在相关的光学干涉(包括但不限于衰减、反射和/或扩散)。在一些非限制性实例中,如别处所讨论的,在一些非限制性实例中可以是阴极342的第二电极140的减小的厚度通常可以增加第二电极140的薄层电阻,在一些非限制性实例中这可以降低装置1600的性能和/或效率。通过提供电耦接到第二电极140的辅助电极1650,在一些非限制性实例中,可以减小薄层电阻并因此减小与第二电极140相关联的IR降。

[0403] 在一些非限制性实例中,装置1600可以是底部发射和/或双面发射装置1600。在此类实例中,第二电极140可以形成相对较厚层而基本上不影响此类装置1600的光学特性。然而,即使在此类情况下,通过非限制性实例,第二电极140仍然可以形成导电涂层930的相对较薄层(未示出),使得装置1600相对于入射在其外表面上的光可以是基本上透射的,使得除了如本文所公开的在装置100内部产生的光子的发射之外,此类外部入射光的大部分可以透射通过装置100。

[0404] 选择性涂层710,即NIC 910选择性地安置在底层材料的暴露表面111上的图案中,如图所示出的,所述底层材料是NPC 1020,但在一些非限制性实例中(如果已省略了NPC),则可以是有机层130。在一些非限制性实例中,如图所示出的,NIC 910可以在图案中安置为一系列平行的行1620。

[0405] 适用于形成图案化辅助电极1650的导电涂层930使用开放掩模和/或无掩模沉积工艺安置在底层材料的基本上所有暴露表面111上,其中的任何一种在高温导电涂层沉积工艺期间都不采用任何FMM。底层材料包括安置在行1620的图案中的NIC 910的区域和NPC 1020(或者在一些非限制性实例中,如果已省略了NPC 1020,则是有机层130)的区域,其中尚未沉积NIC 910。

[0406] 由于安置了NIC 910的那些行1620的成核抑制性质,安置在此类行1620上的导电涂层930趋于不保留,导致导电涂层930的选择性沉积图案,其基本上对应于图案的第二部703,使行1620基本上缺乏导电涂层930。

[0407] 换句话说,将形成辅助电极1650的导电涂层930基本上仅选择性地沉积在NPC 1020(或者在一些非限制性实例中,如果已省略了NPC 1020,则是有机层130)的那些区域上,这些区域围绕但不占据行1620。

[0408] 在一些非限制性实例中,选择性地沉积辅助电极1650以仅覆盖装置1600的横向方面的某些行1620,而其其它区域保持未覆盖,可以控制和/或减少与辅助电极1650的存在相关的光学干扰。

[0409] 在一些非限制性实例中,辅助电极1650可以选择性地沉积在从典型的观看距离不能被肉眼容易地检测到的图案中。

[0410] 在一些非限制性实例中,辅助电极1650可以形成在除OLED装置外的装置中,包含用于降低此类装置的电极的有效电阻。

[0411] 辅助电极1650

[0412] 在高温导电涂层930沉积工艺(包括但不限于图16中所描绘的工艺)期间通过采用选择性涂层710在不采用FMM的情况下图案化包括但不限于第二电极140和/或辅助电极1650的电极的能力允许部署辅助电极1650的多种配置,在一些非限制性实例中所述选择性

涂层可以是NIC 910和/或NPC 1020。

[0413] 图17A以平面视图示出了具有多个发射区域1710a-1710j和围绕它们的至少一个非发射区域1720的电致发光装置1700的一部分。在一些非限制性实例中,装置1700可以是AMOLED装置,其中所述发射区域1710a-1710j中的每个发射区域对应于像素340和/或其子像素。

[0414] 图17B-17D结合覆盖在其上的辅助电极1650的不同配置1750b-1750d示出了对应于其相邻发射区域1710a和1710b的装置1700的一部分,以及在其之间的至少一个非发射区域1720的一部分的实例。在一些非限制性实例中,尽管没有在图17B-17D中明确说明,在一些非限制性实例中可以是公共阴极342的装置1700的第二电极140被理解为基本上覆盖至少其发射区域1710a和1710b两者以及其之间的至少一个非发射区域1720的一部分。

[0415] 在图17B中,辅助电极配置1750b安置在两个相邻发射区域1710a与1710b之间并且电耦接到第二电极140。在此实例中,辅助电极配置1750b的宽度 α 小于相邻发射区域1710a与1710b之间的间隔距离 δ 。因此,在辅助电极配置1750b的每一侧上的至少一个非发射区域1720内存在间隙。在一些非限制性实例中,此类布置可以降低辅助电极配置1750b干扰来自发射区域1710a和1710b(在一些非限制性实例中)中的至少一个发射区域的装置1700的光输出的可能性。在一些非限制性实例中,此类布置在辅助电极配置1750b相对较厚(在一些非限制性实例中,大于几百纳米和/或几微米量级的厚度)的情况下可能是合适的。在一些非限制性实例中,辅助电极配置1750b的高度(厚度)与其宽度的比率(即纵横比)可以大于约0.05,如约0.1或更大、约0.2或更大、约0.5或更大、约0.8或更大、约1或更大和/或约2或更大。通过非限制性实例,辅助电极配置1750b的高度(厚度)可以大于约50nm,如约80nm或更大、约100nm或更大、约200nm或更大、约500nm或更大、约700nm或更大、约1000nm或更大、约1500nm或更大、约1700nm或更大或约2000nm或更大。

[0416] 在图17C中,辅助电极配置1750c安置在两个相邻发射区域1710a与1710b之间并且电耦接到第二电极140。在此实例中,辅助电极配置1750c的宽度 α 与相邻发射区域1710a与1710b之间的间隔距离 δ 基本上相同。因此,在辅助电极配置1750c的任一侧上的至少一个非发射区域1720内没有间隙。在一些非限制性实例中,在高像素密度装置1700中通过非限制性实例,在相邻发射区域1710a与1710b之间的间隔距离 δ 相对较小的情况下,此类布置可能是合适的。

[0417] 在图17D中,辅助电极1750d安置在两个相邻发射区域1710a与1710b之间并且电耦接到第二电极140。在此实例中,辅助电极配置1750d的宽度 α 大于相邻发射区域1710a与1710b之间的间隔距离 δ 。因此,辅助电极配置1750d的一部分与相邻发射区域171a和/或1710b中的至少一个相邻发射区域的一部分重叠。尽管所述图示出了辅助电极配置1750d与相邻发射区域1710a和1710b中的每个相邻发射区域的重叠程度,但在一些非限制性实例中,重叠程度和/或在一些非限制性实例中,辅助电极配置1750d与相邻发射区域1710a和1710b中的至少一个相邻发射区域之间的重叠分布可以改变和/或调制。

[0418] 图18以平面视图示出了示出形成为网格的辅助电极1650的图案1850的实例的示意图,所述网格覆盖在可以对应于装置1800的像素340(和/或其子像素2541-2543)的发射区域1810的横向方面和围绕发射区域1810的非发射区域1820的横向方面之上。

[0419] 在一些非限制性实例中,辅助电极图案1850基本上仅在非发射区域1820的一些而

非全部横向方面之上延伸,以便基本上不覆盖发射区域1810的横向方面的任何横向方面。

[0420] 相关领域的普通技术人员应当理解,尽管在图中,辅助电极图案1850被示出为形成连续结构,使得其所有元件彼此物理连接和电耦接并且电耦接到至少一个电极,在一些非限制性实例中所述至少一个电极可以是第一电极120和/或第二电极140,在一些非限制性实例中,辅助电极图案1850可以被提供为辅助电极图案1850的多个分立元件,尽管所述分立元件保持彼此电耦接,但彼此不物理连接。即便如此,辅助电极图案1850的此类分立元件仍可以显著降低与它们电耦接的至少一个电极的薄层电阻,并且因此降低装置1800的薄层电阻,从而增加装置1800的效率,而基本上无需干扰其光学特性。

[0421] 在一些非限制性实例中,辅助电极1650可以用于具有像素340(和/或其子像素2541-2543)的各种布置的装置100中。在一些非限制性实例中,(子)像素布置可以是基本上菱形的。

[0422] 通过非限制性实例,图19A以平面视图示出了装置1900中的多组发射区域1941-1943,每组发射区域对应于子像素,所述子像素被包括菱形配置的PDL 440的多个非发射区域的横向方面包围。在一些非限制性实例中,所述配置由第一行和第二行的交替图案中的发射区域1941-1943和PDL 440的图案限定。

[0423] 在一些非限制性实例中,包括PDL 440的非发射区域的横向方面可以是基本上椭圆形的。在一些非限制性实例中,第一行中非发射区域的横向方面的主轴与第二行中非发射区域的横向方面的主轴对齐并且基本上垂直。在一些非限制性实例中,第一行中非发射区域的横向方面的主轴基本上平行于第一行的轴。

[0424] 在一些非限制性实例中,第一组1941对应于以第一波长发射光的子像素2541-2543,在一些非限制性实例中,第一组1941的子像素2541-2543可以对应于红色(R)子像素2541。在一些非限制性实例中,第一组1941的发射区域的横向方面可以具有基本上菱形的配置。在一些非限制性实例中,第一组1941的发射区域位于第一行的图案中,在PDL 440之前和之后。在一些非限制性实例中,第一组1941的发射区域的横向方面与包括同一行中的PDL 440的之前和之后的非发射区域的横向方面以及包括在第二行的之前和之后图案中包括PDL 440的邻近非发射区域的横向方面略微重叠。

[0425] 在一些非限制性实例中,第二组1942对应于以第二波长发射光的子像素2541-2543,在一些非限制性实例中,第二组1942的子像素2541-2543可以对应于绿色(G)子像素2542。在一些非限制性实例中,第二组1941的发射区域的横向方面可以具有基本上椭圆形的配置。在一些非限制性实例中,第二组1941的发射区域位于第二行的图案中,在PDL 440之前和之后。在一些非限制性实例中,第二组1941的发射区域的横向方面中的一些横向方面的主轴可以处于第一角度,在一些非限制性实例中,所述第一角度可以相对于第二行的轴成 45° 。在一些非限制性实例中,第二组1941的发射区域的横向方面中的其它横向方面的主轴可以处于第二角度,在一些非限制性实例中,所述第二角度可以基本上垂直于第一角度。在一些非限制性实例中,第一组1941的发射区域(其横向方面具有处于第一角度的主轴)与第一组1941的发射区域(其横向方面具有处于第二角度的主轴)交替。

[0426] 在一些非限制性实例中,第三组1943对应于以第三波长发射光的子像素2541-2543,在一些非限制性实例中,第三组1943的子像素2541-2543可以对应于蓝色(B)子像素2543。在一些非限制性实例中,第三组1943的发射区域的横向方面可以具有基本上菱形的

配置。在一些非限制性实例中,第三组1943的发射区域位于第一行的图案中,在PDL 440之前和之后。在一些非限制性实例中,第三组1943的发射区域的横向方面与包括同一行中的PDL 440的之前和之后的非发射区域的横向方面以及包括在第二行的之前和之后图案中包括PDL 440的邻近非发射区域的横向方面略微重叠。在一些非限制性实例中,第二行的图案包括与第三组1943的区域交替的第一组1941的发射区域,每个区域在PDL 440之前和之后。

[0427] 现在转到图19B,示出了沿图19A中的线19B-19B截取的装置1900的示例横截面视图。在图中,装置1900被示出为包括衬底110和第一电极120的多个元件,在一些非限制性实例中,第一电极可以是形成在其表面上的阳极341。衬底110可以包括基础衬底112(出于说明的简单性目的而未示出)和/或至少一个驱动电路300(出于说明的简单性目的而未示出),包括至少一个TFT结构200,对应于每个子像素。PDL 440形成在第一电极120的元件之间的衬底110之上,以在第一电极120的每个元件之上限定发射区域,所述发射区域由包括PDL 440的非发射区域分隔。在图中,发射区域全都对应于第二组1942。

[0428] 在一些非限制性实例中,有机层130沉积在第一电极120的每个元件上,在周围PDL 440之间。在一些非限制性实例中,有机层130可以包括多个有机和/或无机半导体层,包括但不限于HTL 131、HIL 133、EL 135、EIL 137和/或ETL 139。

[0429] 在一些非限制性实例中,第二电极140(在一些非限制性实例中可以是阴极342,并且在一些非限制性实例中是公共阴极)可以沉积在第二组1942的发射区域之上以形成其子像素2541-2543和周围PDL 440之上。

[0430] 在一些非限制性实例中,NIC 910跨子像素2541-2543的第二组1942的发射区域的横向方面选择性地沉积在第二电极140之上,以允许将导电涂层930选择性沉积在基本上缺乏NIC 910的第二电极140的多个部分之上,即跨包括PDL 440的非发射区域的横向方面。在一些非限制性实例中,导电涂层930可能趋于沿着PDL 440的基本上平坦部分积聚,因为导电涂层930可能不趋于保留在PDL 440的倾斜部分上,而是趋于下降到涂覆有NIC 910的此类倾斜部分的底部。在一些非限制性实例中,PDL 440的基本上平坦部分上的导电涂层930可以形成可以电耦接到第二电极140的至少一个辅助电极1650。

[0431] 在一些非限制性实例中,NIC 910还可以充当折射率匹配涂层。在一些非限制性实例中,NIC 910还可以充当外耦接层。

[0432] 在一些非限制性实例中,可以提供薄膜封装(TFE)层1950来封装装置1900。在一些非限制性实例中,TFE可以被认为是一种屏障涂层1550。

[0433] 现在转到图19C,示出了沿图19A中的线19C-19C截取的装置1900的示例横截面视图。在图中,装置1900被示出为包括衬底110和第一电极120的多个元件,在一些非限制性实例中,第一电极可以是形成在其表面上的阳极341。衬底110可以包括基础衬底112(出于说明的简单性目的而未示出)和/或至少一个驱动电路300(出于说明的简单性目的而未示出),包括至少一个TFT结构200,对应于每个子像素。PDL 440形成在第一电极120的元件之间的衬底110之上,以在第一电极120的每个元件之上限定发射区域,所述发射区域由包括PDL 440的非发射区域分隔。在图中,发射区域以交替方式对应于第一组1941和第三组1943。

[0434] 在一些非限制性实例中,有机层130沉积在第一电极120的每个元件上,在周围PDL 440之间。在一些非限制性实例中,有机层130可以包括多个有机和/或无机半导体层,包含

但不限于HTL 131、HIL 133、EL 135、EIL 137和/或ETL 139。

[0435] 在一些非限制性实例中,第二电极140(在一些非限制性实例中可以是阴极342,并且在一些非限制性实例中是公共阴极)可以沉积在第二组1942的发射区域之上以形成其子像素2541-2543和周围PDL 440之上。

[0436] 在一些非限制性实例中,NIC 910跨子像素2541-2543的第一组1941和子像素2541-2543的第三组的发射区域的横向方面选择性地沉积在第二电极140之上,以允许将导电涂层930选择性沉积在基本上缺乏NIC 910的第二电极140的多个部分之上,即跨包括PDL 440的非发射区域的横向方面。在一些非限制性实例中,导电涂层930可能趋于沿着PDL 440的基本上平坦部分积聚,因为导电涂层930可能不趋于保留在PDL 440的倾斜部分上,而是趋于下降到涂覆有NIC 910的此类倾斜部分的底部。在一些非限制性实例中,PDL 440的基本上平坦部分上的导电涂层930可以形成可以电耦接到第二电极140的至少一个辅助电极1650。

[0437] 在一些非限制性实例中,NIC 910还可以充当折射率匹配涂层。在一些非限制性实例中,NIC 910还可以充当外耦接层。

[0438] 在一些非限制性实例中,可以提供薄膜封装层1950来封装装置1900。

[0439] 现在转到图20,示出了装置2000,所述装置涵盖图4中以横截面视图示出的装置100,但具有本文所描述的多个另外的沉积步骤。

[0440] 在装置2000的第一部701内,基本上对应于与像素340(和/或其子像素2541-2543)相对应的发射区域的横向方面410,并且不在装置2000的第二部703内,基本上对应于围绕第一部701的非发射区域的横向方面420,装置2000示出了选择性地沉积在底层材料(在图中,为第二电极140,所述第二电极在一些非限制性实例中是阴极342)的暴露表面之上的NIC 910。

[0441] 在一些非限制性实例中,可以使用阴影掩模选择性地沉积NIC 910。

[0442] NIC 910在第一部701内提供具有相对较低的初始粘附概率 S_0 (换句话说,相对较低的解吸能)的表面,用于此后施涂的导电涂层930以形成辅助电极1650。

[0443] 在选择性沉积NIC 910之后,导电涂层930沉积在装置2000之上,但基本上仅保留在基本上缺乏NIC 910的第二部703内,以形成辅助电极1650。

[0444] 在一些非限制性实例中,可以使用开放掩模和/或无掩模沉积工艺来沉积导电涂层930。

[0445] 辅助电极1650电耦接到第二电极140以降低第二电极140的薄层电阻,包含如所示出的通过跨基本上缺乏NIC 910的第二部703位于第二电极140上方并与其物理接触。

[0446] 在一些非限制性实例中,导电涂层930可以包括与第二电极140基本上相同的材料,以确保高初始粘附概率 S_0 用于第二部703中的导电涂层930。

[0447] 在一些非限制性实例中,第二电极140可以包括基本上纯的Mg和/或Mg与另一种金属的合金,包含但不限于Ag。在一些非限制性实例中,按体积计,Mg:Ag合金组成的范围可以从约1:9到约9:1。在一些非限制性实例中,第二电极140可以包括金属氧化物,包含但不限于三元金属氧化物,如但不限于ITO和/或IZO,和/或金属和/或金属氧化物的组合。

[0448] 在一些非限制性实例中,用于形成辅助电极1650的导电涂层930可以包括基本上纯的Mg。

[0449] 现在转到图21,示出了装置2100,所述装置涵盖图4中以横截面视图示出的装置100,但具有本文所描述的多个另外的沉积步骤。

[0450] 在装置2100的第一部701内,基本上对应于与像素340(和/或其子像素2541-2543)相对应的发射区域的横向方面410的一部分,并且不在第二部703内,装置2100示出了选择性地沉积在底层材料(在图中,为第二电极140,所述第二电极在一些非限制性实例中是阴极342)的暴露表面之上的NIC 910。在图中,第一部701部分地沿着限定发射区域的PDL 440的倾斜部分的范围延伸。

[0451] 在一些非限制性实例中,可以使用阴影掩模选择性地沉积NIC 910。

[0452] NIC 910在第一部701内提供具有相对较低的初始粘附概率 S_0 (换句话说,相对较低的解吸能)的表面,用于此后施涂的导电涂层930以形成辅助电极1650。

[0453] 在选择性沉积NIC 910之后,导电涂层930沉积在装置2100之上,但基本上仅保留在基本上缺乏NIC 910的第二部703内,以形成辅助电极1650。如此,在装置2011中,辅助电极部分地跨限定发射区域的PDL 440的倾斜部分延伸。

[0454] 在一些非限制性实例中,可以使用开放掩模和/或无掩模沉积工艺来沉积导电涂层930。

[0455] 辅助电极1650电耦接到第二电极140以降低第二电极140的薄层电阻,包含如所示出的通过跨基本上缺乏NIC 910的第二部703位于第二电极140上方并与其物理接触。

[0456] 在一些非限制性实例中,可以包括第二电极140的材料对于导电涂层930可以不具有高的初始粘附概率 S_0 。

[0457] 图22展示了此类场景:其中示出了装置2200,所述装置涵盖图4中以横截面视图示出的装置100,但具有本文所描述的多个另外的沉积步骤。

[0458] 装置2200示出了沉积在底层材料(在图中,为第二电极140,所述第二电极在一些非限制性实例中可以是阴极342)的暴露表面之上的NPC 1020。

[0459] 在一些非限制性实例中,可以使用开放掩模和/或无掩模沉积工艺来沉积NPC 1020。

[0460] 此后,在装置2100的第一部701内,基本上对应于与像素340(和/或其子像素2541-2543)相对应的发射区域的横向方面410的一部分,并且不在装置2000的第二部703内,基本上对应于围绕第一部701的非发射区域的横向方面420,NIC 910选择性地沉积在底层材料(在图中,为NPC 1020)的暴露表面之上。

[0461] 在一些非限制性实例中,可以使用阴影掩模选择性地沉积NIC 910。

[0462] NIC 910在第一部701内提供具有相对较低的初始粘附概率 S_0 (换句话说,相对较低的解吸能)的表面,用于此后施涂的导电涂层930以形成辅助电极1650。

[0463] 在选择性沉积NIC 910之后,导电涂层930沉积在装置2100之上,但基本上仅保留在基本上缺乏NIC 910的第二部703内,以形成辅助电极1650。

[0464] 在一些非限制性实例中,可以使用开放掩模和/或无掩模沉积工艺来沉积导电涂层930。

[0465] 辅助电极1650电耦接到第二电极140以降低第二电极140的薄层电阻。尽管如所示出的,辅助电极1650并不位于第二电极140的上方并与第二电极物理接触,但相关领域的普通技术人员应当理解,辅助电极1650可以通过许多众所周知的机制电耦接到第二电极140。

通过非限制性实例,NIC 910和/或NPC 1020的相对较薄膜(在一些非限制性实例中,至多约50nm)的存在仍可以允许电流穿过自身,因此允许减小第二电极140的薄层电阻。

[0466] 现在转到图23,示出了装置2300,所述装置涵盖图4中以横截面视图示出的装置100,但具有本文所描述的多个另外的沉积步骤。

[0467] 装置2300示出了沉积在底层材料(在图中,为第二电极140,所述第二电极在一些非限制性实例中是阴极342)的暴露表面之上的NIC 910。

[0468] 在一些非限制性实例中,可以使用开放掩模和/或无掩模沉积工艺来沉积NIC 910。

[0469] NIC 910提供具有相对较低的初始粘附概率 S_0 (换句话说,相对较低的解吸能)的表面,用于此后施涂的导电涂层930以形成辅助电极1650。

[0470] 在沉积NIC 910之后,在装置2300的NPC部1002内,基本上对应于围绕装置2300的第二部703的非发射区域的横向方面410的一部分,基本上对应于与像素340(和/或其子像素2541-2543)相对应的横向方面410,NPC 1020选择性地沉积在底层材料(在图中,为NIC 910)的暴露表面之上。

[0471] 在一些非限制性实例中,可以使用阴影掩模选择性地沉积NPC 1020。

[0472] NPC 1020在第一部701内提供具有相对较高的初始粘附概率 S_0 (换句话说,相对较高的解吸能)的表面,用于此后施涂的导电涂层930以形成辅助电极1650。

[0473] 在选择性沉积NPC 1020之后,导电涂层930沉积在装置2000之上,但基本上仅保留在NPC部1002内,其中NIC 910已经与NPC 1020重叠,以形成辅助电极1650。

[0474] 在一些非限制性实例中,可以使用开放掩模和/或无掩模沉积工艺来沉积导电涂层930。

[0475] 辅助电极1650电耦接到第二电极140以降低第二电极140的薄层电阻。尽管如所示出的,辅助电极1650并不位于第二电极140的上方并与第二电极物理接触,但相关领域的普通技术人员应当理解,辅助电极1650可以通过许多众所周知的机制电耦接到第二电极140。通过非限制性实例,NIC 910和/或NPC 1020的相对较薄膜(在一些非限制性实例中,至多约100nm)的存在仍可以允许电流穿过自身,因此允许第二电极140的薄层电阻。

[0476] 去除选择性涂层

[0477] 在一些非限制性实例中,可以在沉积导电涂层930之后去除NIC 910,使得由NIC 910覆盖的底层材料的先前暴露表面111的至少一部分可以再次暴露。在一些非限制性实例中,可以通过蚀刻和/或溶解NIC 910和/或通过采用基本上不影响或腐蚀导电涂层930的等离子体和/或溶剂处理技术来选择性地去除NIC 910。

[0478] 现在转到图24A,示出了在沉积阶段2400a处的装置2400的示例横截面视图,其中成核抑制涂层910已经被选择性地沉积在底层材料的暴露表面111上。在图中,底层材料可以是衬底110。

[0479] 在图24B中,示出在沉积阶段2400b处的装置2400,其中导电涂层930被施涂在底层材料的暴露表面111上,即,在阶段2400a期间已沉积NIC 910的NIC 910的暴露表面以及在阶段2400a期间未沉积NIC 910的衬底110的暴露表面111上。

[0480] 在图24C中,示出在沉积阶段2400c处的装置2400,其中NIC 910已从衬底110的暴露表面111去除,使得在阶段2400b期间沉积的导电涂层930保留在衬底110上并且在阶段

2400a期间已经在其上沉积NIC 910的衬底110的区域现在被暴露或未被覆盖。

[0481] 在一些非限制性实例中,阶段2400c中NIC 910的去除可以通过将装置2400暴露于与NIC 910反应和/或蚀刻掉其而不显著影响导电涂层930的溶剂和/或等离子体来实现。

[0482] 透明OLED

[0483] 现在转到图25A,示出了总体上以2500示出的透光(透明)装置的示例平面视图。在一些非限制性实例中,装置2500是具有多个像素区域2510和多个透光区域2520的AMOLED装置。在一些非限制性实例中,至少一个辅助电极1650可以沉积在像素区域2510和/或透光区域2520之间的底层材料的暴露表面111上。

[0484] 在一些非限制性实例中,每个像素区域2510可以包括多个发射区域,每个发射区域对应于子像素2541-2543。在一些非限制性实例中,子像素2541-2543可以分别对应于R(ed)子像素2541、G(green)子像素和/或B(blue)子像素2543。

[0485] 在一些非限制性实例中,每个透光区域2520基本上是透光的(透明的)并且允许光穿过其整个横截面方面。

[0486] 现在转到图25B,示出了沿图25A中的线25B-25B截取的装置2500的示例横截面视图。在图中,装置2500被示出为包括衬底110、TFT绝缘层280和形成在TFT绝缘层280的表面上的第一电极120,在一些非限制性实例中所述第一电极可以是阳极341。衬底110可以包括基础衬底112(出于说明的简单性目的而未示出)和/或至少一个驱动电路300(出于说明的简单性目的而未示出),包括至少一个TFT结构200,对应于每个子像素2541-2543并且基本上定位于其下方且电耦接到第一电极120。PDL 440形成在衬底110之上,以在与其对应的第一电极120之上限定也对应于每个子像素2541-2543的发射区域。PDL 440覆盖第一电极120的边缘。

[0487] 在一些非限制性实例中,至少一个有机层130沉积在第一电极120的暴露区域和周围PDL 440的多个部分之上。在一些非限制性实例中,有机层130可以包括多个有机和/或无机半导体层,包括但不限于HTL 131、HIL 133、EL 135、EIL 137和/或ETL 139。

[0488] 在一些非限制性实例中,第二电极140(在一些非限制性实例中可以是阴极342)可以沉积在有机层130之上,包含像素区域2510之上以形成其子像素2541以及透光区域2520中周围PDL 440之上。

[0489] 在一些非限制性实例中,NIC 910选择性地沉积在装置2500的多个部分之上,包括像素区域2510和透光区域2520两者但不包括对应于辅助电极1650的第二电极140的区域。

[0490] 在一些非限制性实例中,装置2500的整个表面然后暴露于一定蒸气通量的导电涂层930,在一些非限制性实例中所述蒸气通量可以是Mg。导电涂层930选择性地沉积在第二电极140的基本上缺乏NIC 910的多个部分之上以形成辅助电极1650,所述辅助电极电耦接到第二电极140的未涂覆部分并且在一些非限制性实例中与第二电极的未涂覆部分物理接触。

[0491] 同时,装置2500的透光区域1520基本上保持缺乏可以显著影响光穿过所述区域透射的任何材料。具体地,如图所示出的,TFT结构200、第一电极120定位于其对应的子像素2541下方的横截面方面中,并且与辅助电极1650一起位于透光区域1520之外。因此,这些组件不会衰减或阻碍光透射通过透光区域1520。在一些非限制性实例中,此类布置允许观看者从典型的观看距离观看装置2500以透视装置2500(在一些非限制性实例中,当所有像素

340(和/或其子像素2541-2543)不发射时),从而形成透明的AMOLED显示器2500。

[0492] 尽管图中未示出,但在一些非限制性实例中,装置2500可以进一步包括安置在辅助电极1650与第二电极140之间的NPC。在一些非限制性实例中,NPC也可以安置在NIC 910与第二电极140之间。

[0493] 相关领域的普通技术人员应当理解,在一些非限制性实例中,各种其它层和/或涂层,包含但不限于形成有机层130和/或第二电极140的那些,可以覆盖透光区域2520的一部分,特别是如果此类层和/或涂层基本上是透明的。在一些非限制性实例中,PDL 440可以具有减小的厚度,包含但不限于,通过在其中形成孔,在一些非限制性实例中,所述孔与针对发射区域限定的孔并无不同,以进一步促进通过透光区域2520的光透射。

[0494] 相关领域的普通技术人员应当理解,在一些非限制性实例中,可以采用不同于图25A和25B中所示出的布置的像素340(和/或子像素2541-2543)布置。

[0495] 相关领域的普通技术人员应当理解,在一些非限制性实例中,可以采用不同于图25A和25B中所示出的布置的辅助电极1650的布置。通过非限制性实例,辅助电极1650可以安置在像素区域2510与透光区域2520之间。通过非限制性实例,辅助电极1650可以安置在像素区域2510内的子像素2541-2543之间。

[0496] 现在转到图26A,示出了总体上以2600示出的透光(透明)装置的示例平面视图。在一些非限制性实例中,装置2600是具有多个像素区域2510和多个透光区域2520的AMOLED装置。装置2600与装置2500的不同之处在于在像素区域2510和/或透光区域2520之间没有辅助电极。

[0497] 在一些非限制性实例中,每个像素区域2510可以包括多个发射区域,每个发射区域对应于子像素2541-2543。在一些非限制性实例中,子像素2541-2543可以分别对应于R(ed)子像素2541、G(reen)子像素和/或B(lue)子像素2543。

[0498] 在一些非限制性实例中,每个透光区域2520基本上是透光的(透明的)并且允许光穿过其整个横截面方面。

[0499] 现在转到图26B,示出了沿图26A中的线26B-26B截取的装置2600的示例横截面视图。在图中,装置2600被示出为包括衬底110、TFT绝缘层280和形成在TFT绝缘层280的表面上的第一电极120,在一些非限制性实例中所述第一电极可以是阳极341。衬底110可以包括基础衬底112(出于说明的简单性目的而未示出)和/或至少一个驱动电路300(出于说明的简单性目的而未示出),包括至少一个TFT结构200,对应于每个子像素2541-2543并且基本上定位于其下方且电耦接到第一电极120。PDL 440形成在衬底110之上,以在与其对应的第一电极120之上限定也对应于每个子像素2541-2543的发射区域。PDL 440覆盖第一电极120的边缘。

[0500] 在一些非限制性实例中,至少一个有机层130沉积在第一电极120的暴露区域和周围PDL 440的多个部分之上。在一些非限制性实例中,有机层130可以包括多个有机和/或无机半导体层,包含但不限于HTL 131、HIL 133、EL 135、EIL 137和/或ETL 139。

[0501] 在一些非限制性实例中,第一导电涂层930a可以沉积在有机层130之上,包含像素区域2510之上以形成其子像素2541以及透光区域2520中周围PDL 440之上。在一些非限制性实例中,第一导电涂层930a的厚度可以是相对较薄的,使得跨透光区域2520的第一导电涂层930a的存在基本上不衰减光穿过自身的透射。在一些非限制性实例中,可以使用开放

掩模和/或无掩模沉积工艺来沉积第一导电涂层930a。

[0502] 在一些非限制性实例中,NIC 910选择性地沉积在装置2600的多个部分之上,包括透光区域2520。

[0503] 在一些非限制性实例中,装置2600的整个表面然后暴露于一定蒸气通量的导电涂层930,以选择性地将第二导电涂层930b沉积在第一导电涂层930a的基本上缺乏NIC 910的多个部分(在一些实例中,像素区域2510)之上,使得第二导电涂层930b电耦接到第一导电涂层930a的未涂覆部分并且在一些非限制性实例中与第一导电涂层的未涂覆部分物理接触,以形成第二电极140,在一些非限制性实例中所述第二电极可以是阴极342,在一些非限制性实例中所述蒸气通量可以是Mg。

[0504] 在一些非限制性实例中,第一导电涂层930a的厚度可以小于第二导电涂层930b的厚度。以此方式,在透光区域2520中可以保持相对较高的透光率,只有第一导电涂层930a在所述透光区域之上延伸。在一些非限制性实例中,第一导电涂层930a的厚度可以小于约30nm、小于约25nm、小于约20nm、小于约15nm、小于约10nm、小于约8nm和/或小于约5nm。在一些非限制性实例中,第二导电涂层930b的厚度可以小于约30nm、小于约25nm、小于约20nm、小于约15nm、小于约10nm和/或小于约8nm。

[0505] 因此,在一些非限制性实例中,第二电极140的厚度可以小于约40nm和/或在一些非限制性实例中,介于约5nm与30nm之间、介于约10nm与约25nm之间和/或介于约15nm与约25nm之间。

[0506] 在一些非限制性实例中,第一导电涂层930a的厚度可以大于第二导电涂层930b的厚度。在一些非限制性实例中,第一导电涂层930a的厚度和第二导电涂层930b的厚度可以基本上相同。

[0507] 在一些非限制性实例中,用于形成第一导电涂层930a的至少一种材料可以与用于形成第二导电涂层930b的至少一种材料基本上相同。在一些非限制性实例中,此类至少一种材料可以基本上如本文关于第一电极120、第二电极140、辅助电极1650和/或其导电涂层930所描述的。

[0508] 在一些非限制性实例中,装置2600的透光区域1520基本上保持缺乏可以显著影响光穿过所述区域透射的任何材料。具体地,如图所示出的,TFT结构200、第一电极120定位于其对应的子像素2541下方的横截面方面中,并且在透光区域1520之外。因此,这些组件不会衰减或阻碍光透射通过透光区域1520。在一些非限制性实例中,此类布置允许观看者从典型的观看距离观看装置2600以透视装置2500(在一些非限制性实例中,当所有像素340(和/或其子像素2541-2543)不发射时),从而形成透明的AMOLED显示器2600。

[0509] 尽管图中未示出,但在一些非限制性实例中,装置2600可以进一步包括安置在第二导电涂层930b与第一导电涂层930a之间的NPC。在一些非限制性实例中,NPC也可以安置在NIC 910与第一导电涂层930a之间。

[0510] 在一些非限制性实例中,NIC 910可以与有机层130中的至少一个有机层同时形成。通过非限制性实例,用于形成NIC 910的至少一种材料也可以用于形成有机层130中的至少一个有机层。在此类非限制性实例中,可以减少用于制造装置2600的阶段数。

[0511] 相关领域的普通技术人员应当理解,在一些非限制性实例中,各种其它层和/或涂层,包含但不限于形成有机层130和/或第一导电涂层930a的那些,可以覆盖透光区域2520

的一部分,特别是如果此类层和/或涂层基本上是透明的。在一些非限制性实例中,PDL 440可以具有减小的厚度,包含但不限于,通过在其中形成孔,在一些非限制性实例中,所述孔与针对发射区域限定的孔并无不同,以进一步促进通过透光区域2520的光透射。

[0512] 相关领域的普通技术人员应当理解,在一些非限制性实例中,可以采用不同于图26A和26B中所示出的布置的像素340(和/或子像素2541-2543)布置。

[0513] 现在转到图26C,示出了沿图26A中的相同线26B-26B截取的装置2600的不同实例(示出为装置2610)的示例横截面视图。在图中,装置2610被示出为包括衬底110、TFT绝缘层280和形成在TFT绝缘层280的表面上的第一电极120,在一些非限制性实例中所述第一电极可以是阳极341。衬底110可以包括基础衬底112(出于说明的简单性目的而未示出)和/或至少一个驱动电路300(出于说明的简单性目的而未示出),包括至少一个TFT结构200,对应于每个子像素2541-2543并且基本上定位于其下方且电耦接到第一电极120。PDL 440形成在衬底110之上,以在与其对应的第一电极120之上限定也对应于每个子像素2541-2543的发射区域。PDL 440覆盖第一电极120的边缘。

[0514] 在一些非限制性实例中,至少一个有机层130沉积在第一电极120的暴露区域和周围PDL 440的多个部分之上。在一些非限制性实例中,有机层130可以包括多个有机和/或无机半导体层,包含但不限于HTL 131、HIL 133、EL 135、EIL 137和/或ETL 139。

[0515] 在一些非限制性实例中,NIC 910选择性地沉积在装置2600的多个部分之上,包括透光区域2520。

[0516] 在一些非限制性实例中,导电涂层930可以沉积在有机层130之上,包含像素区域2510之上以形成其子像素2541但不在透光区域2520中周围PDL 440之上。在一些非限制性实例中,可以使用开放掩模和/或无掩模沉积工艺来沉积第一导电涂层930a。在一些非限制性实例中,此类沉积可以通过将装置2610的整个表面暴露于一定蒸气通量的导电涂层930来实现,以选择性地使导电涂层930沉积在有机层130的基本上缺乏NIC 910的多个部分(在一些实例中,像素区域2510)之上,使得导电涂层930沉积在有机层130上以形成第二电极140,在一些非限制性实例中,所述第二电极可以是阴极342,在一些非限制性实例中,所述蒸气通量可以是Mg。

[0517] 在一些非限制性实例中,装置2610的透光区域1520基本上保持缺乏可以显著影响光穿过所述区域透射的任何材料。具体地,如图所示出的,TFT结构200、第一电极120定位于其对应的子像素2541下方的横截面方面中,并且在透光区域1520之外。因此,这些组件不会衰减或阻碍光透射通过透光区域1520。在一些非限制性实例中,此类布置允许观看者从典型的观看距离观看装置2600以透视装置2500(在一些非限制性实例中,当所有像素340(和/或其子像素2541-2543)不发射时),从而形成透明的AMOLED显示器2600。

[0518] 通过提供没有和/或基本上缺乏任何导电涂层930的透光区域2520,在一些非限制性实例中,通过与图26B的装置2600相比,在此类区域中的透光率可以通过非限制性实例有利地增强。

[0519] 尽管图中未示出,但在一些非限制性实例中,装置2600可以进一步包括安置在导电涂层930与有机层130之间的NPC。在一些非限制性实例中,NPC也可以安置在NIC 910与PDL 440之间。

[0520] 在一些非限制性实例中,NIC 910可以与有机层130中的至少一个有机层同时形

成。通过非限制性实例,用于形成NIC 910的至少一种材料也可以用于形成有机层130中的至少一个有机层。在此类非限制性实例中,可以减少用于制造装置2610的阶段数。

[0521] 相关领域的普通技术人员应当理解,在一些非限制性实例中,各种其它层和/或涂层,包含但不限于形成有机层130和/或导电涂层930的那些,可以覆盖透光区域2520的一部分,特别是如果此类层和/或涂层基本上是透明的。在一些非限制性实例中,PDL 440可以具有减小的厚度,包含但不限于,通过在其中形成孔,在一些非限制性实例中,所述孔与针对发射区域限定的孔并无不同,以进一步促进通过透光区域2520的光透射。

[0522] 相关领域的普通技术人员应当理解,在一些非限制性实例中,可以采用不同于图26A和26B中所示出的布置的像素340(和/或其子像素2541-2543)布置。

[0523] 在发射区域之上选择性地沉积导电涂层

[0524] 如上文所讨论的,跨像素340(和/或其子像素2541-2543)的发射区域的横向方面410和在其中调制电极120、140、1650的厚度可以影响可观察到的微腔效应。在一些非限制性实例中,通过在对应于像素区域2510中不同子像素2541-2543的发射区域的横向方面410中施涂如NIC 910和/或NPC 1020等至少一个选择性涂层710而选择性沉积至少一个导电涂层930可以允许控制和/或调制每个发射区域中的光学微腔效应以优化基于子像素的期望光学微腔效应,包含但不限于发射光谱、发光强度和/或发射光的亮度和/或色移的角度依赖性。

[0525] 可以通过彼此独立地调制安置在子像素2541-2543的每个发射区域中的如NIC 910和/或NPC 1020等选择性涂层710的厚度来控制此类作用。通过非限制性实例,安置在蓝色子像素2543之上的NIC 910的厚度可以小于安置在绿色子像素2542之上的NIC 910的厚度,并且安置在绿色子像素2542之上的NIC的厚度可以小于安置在红色子像素2541之上的NIC 910的厚度。

[0526] 在一些非限制性实例中,可以通过独立地不仅调制可以是NIC 910和/或NPC 1020的选择性涂层710的厚度,而且调制施涂在子像素2541-2543的每个发射区域的部分中的导电涂层930来更大程度地控制此类作用。

[0527] 此类机制在图27A-27D的示意图中展示。这些图展示了制造总体上以2700示出的装置的各个阶段。

[0528] 图27A示出了制造装置2700的阶段2710。在阶段2710中,提供了衬底110。衬底110包括第一发射区域2711和第二发射区域2712。在一些非限制性实例中,第一发射区域2711和/或第二发射区域2712可以被至少一个非发射区域2720a-2720c围绕和/或间隔开。在一些非限制性实例中,第一发射区域2711和/或第二发射区域2712可以各自对应于像素340(和/或其子像素2541-2543)。

[0529] 图27B示出了制造装置2700的阶段2720。在阶段2720中,第一导电涂层2731沉积在底层材料(在此情况下,衬底110)的暴露表面111上。第一导电涂层2731跨第一发射区域2711和第二发射区域2712沉积。在一些非限制性实例中,第一导电涂层2731跨非发射区域2720a-2720c中的至少一个非发射区域沉积。

[0530] 在一些非限制性实例中,可以使用开放掩模和/或无掩模沉积工艺来沉积第一导电涂层2731。

[0531] 图27C示出了制造装置2700的阶段2730。在阶段2730中,NIC 910选择性地沉积在

第一导电涂层2731的一部分之上。如图所示出的,在一些非限制性实例中,NIC 910跨第一发射区域2711沉积,而在一些非限制性实例中,跨第二发射区域2712/或在一些非限制性实例中,非发射区域2720a-2720c中的至少一个非发射区域基本上缺乏NIC 910。

[0532] 图27D示出了制造装置2700的阶段2740。在阶段2740中,第二导电涂层2732可以跨装置2700的基本上缺乏NIC 910的那些部分沉积。在一些非限制性实例中,第二导电涂层2732可以跨第二发射区域2712和/或在一些非限制性实例中,非发射区域2720a-2720c中的至少一个非发射区域沉积。

[0533] 相关领域的普通技术人员应当理解图27D所示出的并且结合图7、9、10A-10B和/或11A-11C中的任何一个或多个图详细描述蒸发工艺(出于说明的简单性,尽管未示出)可以同样地应用于图27A-27C中所描述的之前阶段中的任何一个或多个阶段。

[0534] 相关领域的普通技术人员应当理解,在一些非限制性实例中,装置2700的制造可以涵盖出于说明的简单性而未示出的另外的阶段。此类另外的阶段可以包含但不限于沉积一个或多个NIC 910、沉积一个或多个NPC 1020、沉积一个或多个另外的导电涂层930、沉积外耦接涂层和/或封装装置2700。

[0535] 相关领域的普通技术人员应当理解,尽管已经结合第一发射区域2711和第二发射区域2712描述和展示了装置2700的制造,但在一些非限制性实例中,由此推导出的原理可以同样应用于制造具有两个以上发射区域的装置。

[0536] 在一些非限制性实例中,此类原理可以应用于沉积对应于子像素2541-2543的发射区域的不同厚度的导电涂层,在一些非限制性实例中,所述子像素在OLED显示装置具有不同的发射光谱。在一些非限制性实例中,第一发射区域2711可以对应于被配置成发射具有第一波长和/或发射光谱的光的子像素2541-2543和/或在一些非限制性实例中,第二发射区域2712可以对应于被配置成发射具有第二波长和/或发射光谱的光的子像素2541-2543。在一些非限制性实例中,装置2700可以包括第三发射区域2813(图28A),所述第三发射区域可以对应于被配置成发射具有第三波长和/或发射光谱的光的子像素2541-2543。

[0537] 在一些非限制性实例中,第一波长可以小于、大于和/或等于第二波长和/或第三波长中的至少一个。在一些非限制性实例中,第二波长可以小于、大于和/或等于第一波长和/或第三波长中的至少一个。在一些非限制性实例中,第三波长可以小于、大于和/或等于第一波长和/或第二波长中的至少一个。

[0538] 在一些非限制性实例中,装置2700还可以包括至少一个另外的发射区域(未示出),在一些非限制性实例中,所述发射区域可以被配置成发射具有与第一发射区域2711、第二发射区域2712和/或第三发射区域2813中的至少一个基本上相同的波长和/或发射光谱的光。

[0539] 在一些非限制性实例中,可以使用阴影掩模选择性地沉积NIC 910,所述阴影掩模还可以用于沉积第一发射区域2711的至少一个有机层130。在一些非限制性实例中,阴影掩模的此类共享使用可以允许以成本有效的方式针对每个子像素2541-2542调整光学微腔效应。

[0540] 使用此类机制来创建具有给定像素340的子像素2541-2543的装置2800,其中调制的微腔效应描述于图28A-28D中。

[0541] 在图28A中,装置2800的制造的阶段2810被示出为包括衬底110、TFT绝缘层280和

形成在TFT绝缘层280的表面的多个第一电极120a-120c,在一些非限制性实例中所述第一电极中任何第一电极可以是阳极341。

[0542] 衬底110可以包括基础衬底112(出于说明的简单性目的而未示出)和/或至少一个驱动电路300(出于说明的简单性目的而未示出),包括对应于发射区域2711-2713的至少一个TFT结构200a-200c,每个发射区域具有对应的子像素2541-2543,并且基本上定位于其下方且电耦接到其相关联第一电极120a-120c。PDL 440a-440d形成在衬底110之上,以限定发射区域2711-2713。PDL 440a-440d覆盖它们相应的第一电极120a-120c的边缘。

[0543] 在一些非限制性实例中,至少一个有机层130a-130c沉积在其相应的第一电极120a-120c的暴露区域和周围PDL 440a-440d的多个部分之上。在一些非限制性实例中,有机层130a-130c可以包括多个有机和/或无机半导体层,包括但不限于HTL 131、HIL 133、EL 135、EIL 137和/或ETL 139。

[0544] 在一些非限制性实例中,第一导电涂层2731可以沉积在有机层130a-130c之上。在一些非限制性实例中,可以使用开放掩模和/或无掩模沉积工艺来沉积第一导电涂层2731。在一些非限制性实例中,此类沉积可以通过将装置2800的整个暴露表面111暴露于一定蒸气通量的第一导电涂层2731来实现,以在有机层130a-130c之上沉积第一导电涂层2731以形成第二电极140a的第一层(未示出),其在一些非限制性实例中所述第二电极可以是阴极342和/或在一些非限制性实例中至少对于第一发射区域2711是公共电极,在一些非限制性实例中,所述蒸气通量可以是Mg。此类公共电极在第一发射区域2711中具有第一厚度 t_{c1} 。第一厚度 t_{c1} 可以对应于第一导电涂层2731的厚度。

[0545] 在一些非限制性实例中,第一NIC 910a选择性地沉积在装置2810的多个部分之上,包括第一发射区域2711。

[0546] 在一些非限制性实例中,第二导电涂层2732可以沉积在装置2800之上。在一些非限制性实例中,可以使用开放掩模和/或无掩模沉积工艺来沉积第二导电涂层2732。在一些非限制性实例中,此类沉积可以通过将装置2810的整个暴露表面111暴露于一定蒸气通量的第二导电涂层2732来实现,以在基本上缺乏第一NIC 910a的第一导电涂层2731(在一些实例中,第二和第三发射区域2712、2713和/或至少PDL 440a-440d所在的非发射区域的多个部分)之上沉积第二导电涂层2732,使得第二导电涂层2732沉积在第一导电涂层2731的基本上缺乏第一NIC 910a的部分上以形成第二电极140b的第二层(未示出),在一些非限制性实例中所述第二电极可以是阴极342和/或在一些非限制性实例中至少对于第二发射区域2712是公共电极,在一些非限制性实例中,所述蒸气通量可以是Mg。此类公共电极在第二发射区域2712中具有第二厚度 t_{c2} 。第二厚度 t_{c2} 可以对应于第一导电涂层2731和第二导电涂层2732的组合厚度并且在一些非限制性实例中可以大于第一厚度 t_{c1} 。

[0547] 在图28B中,示出了装置2800的制造阶段2820。

[0548] 在一些非限制性实例中,第二NIC 910b选择性地沉积在装置2800的多个部分之上,包括第二发射区域2712。

[0549] 在一些非限制性实例中,第三导电涂层2733可以沉积在装置2800之上。在一些非限制性实例中,可以使用开放掩模和/或无掩模沉积工艺来沉积第三导电涂层2733。在一些非限制性实例中,此类沉积可以通过将装置2800的整个暴露表面111暴露于一定蒸气通量的第三导电涂层2733来实现,以在基本上缺乏第一NIC 910a或第二NIC 910b的第二导电涂

层2731(在一些实例中,第三发射区域2713和/或至少PDL 440a-440d所在的非发射区域的多个部分)之上沉积第三导电涂层2733,使得第三导电涂层2733沉积在第二导电涂层2732的基本上缺乏第二NIC 910b的部分上以形成第二电极140c的第三层(未示出),在一些非限制性实例中所述第二电极可以是阴极342和/或在一些非限制性实例中至少对于第三发射区域2713是公共电极,在一些非限制性实例中,所述蒸气通量可以是Mg。此类公共电极在第三发射区域2713中具有第三厚度 t_{c3} 。第三厚度 t_{c3} 可以对应于第一导电涂层2731、第二导电涂层2732和第三导电涂层2733的组合厚度并且在一些非限制性实例中可以大于第一厚度 t_{c1} 和第二厚度 t_{c2} 中的一个或两个。

[0550] 在图28C中,示出了装置2800的制造阶段2830。

[0551] 在一些非限制性实例中,第三NIC 910c选择性地沉积在装置2800的多个部分之上,包括第三发射区域2712。

[0552] 在图28D中,示出了装置2800的制造阶段2840。

[0553] 在一些非限制性实例中,至少一个辅助电极1650安置在装置2800的其相邻发射区域2711-2713之间的非发射区域中,并且在一些非限制性实例中,安置在PDL 440a-440d之上。在一些非限制性实例中,可以使用开放掩模和/或无掩模沉积工艺来沉积用于沉积至少一个辅助电极1650的导电涂层930。在一些非限制性实例中,此类沉积可以通过将装置2800的整个暴露表面111暴露于一定蒸气通量的导电涂层930来实现,以在基本上缺乏第一NIC 910a、第二NIC 910b和/或第三NIC的第一导电涂层2731、第二导电涂层2732和第三导电涂层2733的暴露部分之上沉积导电涂层930,使得导电涂层930沉积在第一导电涂层2731、第二导电涂层2732和/或第三导电涂层2733的基本上缺乏第一NIC 910a、第二NIC 910b和/或第三NIC 910c中的任何一个的暴露部分上以形成至少一个辅助电极1650,在一些非限制性实例中,所述蒸气通量可以是Mg。至少一个辅助电极1650中的每个辅助电极电耦接到第二电极140a-140c中的相应一个第二电极。在一些非限制性实例中,至少一个辅助电极1650中的每个辅助电极与此类第二电极140a-140c物理接触。

[0554] 在一些非限制性实例中,第一发射区域2711、第二发射区域2712和第三发射区域2713可以基本上缺乏用于形成至少一个辅助电极1650的材料。

[0555] 在一些非限制性实例中,第一导电涂层2731、第二导电涂层2732和/或第三导电涂层2733中的至少一个可以在电磁光谱的可见光波长范围的至少一部分中是透光的和/或基本上透明的。因此,如果第二导电涂层2732和/或第三导电涂层2731(和/或任何另外的导电涂层)安置在第一导电涂层2731的顶部上以形成多涂层电极120、140、1650,此类电极120、140、1650在电磁光谱的可见光波长范围的至少一部分中也可以是透光的和/或基本上透明的。在一些非限制性实例中,第一导电涂层2731、第二导电涂层2732、第三导电涂层、任何另外的导电涂层和/或多涂层电极120、140、1650中的任何一个或多个的透光率可以在电磁光谱的可见光波长范围的至少一部分中大于约30%、大于约40%、大于约45%、大于约50%、大于约60%、大于约70%、大于约75%和/或大于约80%。

[0556] 在一些非限制性实例中,可以将第一导电涂层2731、第二导电涂层2732和/或第三导电涂层2733的厚度做得相对较薄,以维持相对较高的透光率。在一些非限制性实例中,第一导电涂层2731的厚度可以是约5到30nm、约8到25nm和/或约10到20nm。在一些非限制性实例中,第二导电涂层2732的厚度可以是约1到25nm、约1到20nm、约1到15nm、约1到10nm和/或

约3到6nm。在一些非限制性实例中,第三导电涂层2733的厚度可以是约1到25nm、约1到20nm、约1到15nm、约1到10nm和/或约3到6nm。在一些非限制性实例中,由第一导电涂层2731、第二导电涂层2732、第三导电涂层2733和/或任何另外的导电涂层的组合形成的多层涂层电极的厚度可以是约6到35nm、约10到30nm、约10到25nm和/或约12到18nm。

[0557] 在一些非限制性实例中,至少一个辅助电极1650的厚度可以大于第一导电涂层2731、第二导电涂层2732、第三导电涂层2733和/或公共电极的厚度。在一些非限制性实例中,至少一个辅助电极1650的厚度可大于约50nm、大于约80nm、大于约100nm、大于约150nm、大于约200nm、大于约300nm、大于约400nm、大于约500nm、大于约700nm、大于约800nm、大于约1 μ m、大于约1.2 μ m、大于约1.5 μ m、大于约2 μ m、大于约2.5 μ m和/或大于约3 μ m。

[0558] 在一些非限制性实例中,至少一个辅助电极1650可以是基本上非透明和/或不透明的。然而,在一些非限制性实例中,由于至少一个辅助电极1650可以设置在装置2800的非发射区域中,所以至少一个辅助电极1650可能不会引起或促成显著的光学干涉。在一些非限制性实例中,至少一个辅助电极1650的透光率可以在电磁光谱的可见波长范围的至少一部分中可以小于约50%、小于约70%、小于约80%、小于约85%、小于约90%和/或小于约95%。

[0559] 在一些非限制性实例中,至少一个辅助电极1375可以吸收电磁光谱的可见波长范围的至少一部分中的光。

[0560] 在一些非限制性实例中,分别安置在第一发射区域2711、第二发射区域2712和/或第三发射区域2713中的第一NIC 910a、第二NIC 910b和/或第三NIC 910c的厚度可以根据由每个发射区域2711-2713发射的光的颜色和/或发射光谱而变化。如图28C-28D所示出的,第一NIC 910a可以具有第一NIC厚度 t_{n1} ,第二NIC 910b可以具有第二NIC厚度 t_{n2} 和/或第三NIC 910c可以具有第三NIC厚度 t_{n3} 。在一些非限制性实例中,第一NIC厚度 t_{n1} 、第二NIC厚度 t_{n2} 和/或第三NIC厚度 t_{n3} 可以彼此基本上相同。在一些非限制性实例中,第一NIC厚度 t_{n1} 、第二NIC厚度 t_{n2} 和/或第三NIC厚度 t_{n3} 可以彼此不同。

[0561] 在一些非限制性实例中,装置2800还可以包括任何数量的发射区域2711-2713、像素340和/或其子像素2541-2543。在一些非限制性实例中,装置可以包括多个像素340,其中每个像素340包括2个、3个或更多个子像素2541-2543。

[0562] 相关领域的普通技术人员应当理解,像素340(和/或其子像素2541-2543)的具体布置可以根据装置设计而变化。在一些非限制性实例中,子像素2541-2543可以根据已知的布置方案来布置,包括但不限于RGB并排、菱形和/或PenTile®。

[0563] 用于将电极电耦接到辅助电极的导电涂层

[0564] 转到图29,示出了示例光电子装置2900的横截面视图。装置2900在横向方面包括发射区域2910和邻近的非发射区域2920。

[0565] 在一些非限制性实例中,发射区域2910对应于装置2900的子像素2541-2543。发射区域2910具有衬底110、第一电极120(在一些非限制性实例中可以是阳极341)、第二电极140(在一些非限制性实例中可以是阴极342)和布置在其之间的至少一个半导体或有机层130。

[0566] 第一电极120安置在衬底110的表面上。衬底110包括电耦接到第一电极120的TFT结构200。第一电极120的边缘和/或周界通常被至少一个PDL 440覆盖。

[0567] 非发射区域2920具有辅助电极2960,并且非发射区域2920的第一部分具有图案化结构2960,所述图案化结构被布置成投影并重叠在辅助电极2950的横向方面之上。图案化结构2960横向延伸以提供阴影区域2965。通过非限制性实例,图案化结构2960可以在辅助电极2950处和/或附近至少一侧凹陷,以提供阴影区域2965。如所示出的,在一些非限制性实例中,阴影区域2965可以对应于与图案化结构2960的横向投影重叠的PDL 440的表面上的区域。非发射区域2920进一步包括安置在阴影区域2965中的导电涂层2930。导电涂层2930将辅助电极2950与第二电极140电耦接。

[0568] NIC 910安置在第二电极140的表面之上的发射区域2910中。在一些非限制性实例中,图案化结构2960的表面涂覆有来自导电涂层930的沉积的残余导电涂层2940以形成第二电极140。在一些非限制性实例中,残余导电涂层2940的表面涂覆有来自NIC 910的沉积的残余NIC 2941。

[0569] 然而,由于图案化结构2960在阴影区域2965之上的横向投影,阴影区域2965基本上缺乏NIC 910。因此,当在沉积NIC 910之后在装置2900上沉积导电涂层2930时,导电涂层2930沉积在和/或迁移到阴影区域以将辅助电极2950耦接到第二电极140。

[0570] 相关领域的普通技术人员应当理解,图29中示出了非限制性实例并且各种修改可能是显而易见的。通过非限制性实例,图案化结构2960可以沿着其侧边中的至少两个提供阴影区域2965。在一些非限制性实例中,可以省略图案化结构2960并且辅助电极2950可以包含限定阴影区域2965的凹陷部分。在一些非限制性实例中,辅助电极2950和导电涂层2930可以直接安置在衬底110的表面上,而不是PDL 440。

[0571] 光学涂层的选择性沉积

[0572] 在一些非限制性实例中,在一些非限制性实例中可以是光电子装置的装置(未示出)包括衬底110、NIC 910和光学涂层。NIC 910覆盖衬底110的第一横向部分。光学涂层覆盖衬底的第二横向部分。NIC 910的至少一部分基本上缺乏光学涂层。

[0573] 在一些非限制性实例中,光学涂层可以用于调制由装置透射、发射和/或吸收的光的光学性质,包含但不限于离激元模式。通过非限制性实例,光学涂层可以用作滤光器、折射率匹配涂层、光学外耦接涂层、散射层、衍射光栅和/或其一部分。

[0574] 在一些非限制性实例中,光学涂层可以用于通过但不限于调整总光路长度和/或其折射率来调制装置中的至少一种光学微腔效应。通过调制至少一种光学微腔效应,包含但不限于输出光,包含但不限于亮度和/或其色移的角度依赖性,可以影响装置的至少一种光学性质。在一些非限制性实例中,光学涂层可以是非电气组件,即,光学涂层可以不被配置成在正常装置操作期间传导和/或传输电流。

[0575] 在一些非限制性实例中,光学涂层可以由用作导电涂层930的任何材料和/或采用如本文所描述的沉积导电涂层930的任何机制形成。

[0576] NIC和导电涂层的边缘效应

[0577] 图30A-I描述了NIC 910在具有导电涂层930的沉积界面处的各种潜在行为。

[0578] 转到图30A,示出了在NIC沉积边界处的装置3000的一部分的第一实例。装置3000包括具有表面3001的衬底110。NIC 910沉积在表面3001的第一区域3010之上。导电涂层930沉积在表面3001的第二区域3020之上。如所示出的,通过非限制性实例,第一区域3010和第二区域3020是表面3001的不同且非重叠的区域。

[0579] 导电涂层930包括第一部分3021和剩余部分3022。如所示出的,通过非限制性实例,导电涂层930的第一部分3021基本上覆盖第二区域3020并且导电涂层930的第二部分3022部分地投影和/或重叠在NIC 910的第一部分之上。

[0580] 在一些非限制性实例中,NIC 910形成为使得其表面3011展现出相对于用于形成导电涂层930的材料的相对较低的亲和力或初始粘附可能性 S_0 ,在导电涂层930的投影和/或重叠的第二部分3022与NIC 910的表面3011之间形成间隙3024。因此,第二部分3022不与NIC直接物理接触,而是在横截面方面通过间隙3029与其间隔开。在一些非限制性实例中,导电涂层930的第一部分3021可以在第一区域3010与第二区域3020之间的界面和/或边界处与NIC直接物理接触。

[0581] 在一些非限制性实例中,导电涂层930的投影和/或重叠的第二部分3022可以以与导电涂层930的厚度 t_1 相当的程度在NIC 910之上横向延伸。通过非限制性实例,如所示出的,第二部分3022的宽度 w_2 可以与厚度 t_1 相当。在一些非限制性实例中,比率 $w_2:t_1$ 可以在约1:1到约1:3、约1:1到约1:1.5和/或约1:1到约1:2的范围内。尽管在一些非限制性实例中,跨导电涂层930的厚度 t_1 可以相对较均匀,但在一些非限制性实例中,第二部分3022投影和/或与NIC 910重叠的程度(即 w_2)可以跨表面3001的不同部分改变到一定程度。

[0582] 现在转到图30B,导电涂层930被示出为包含安置在第二部分3022与NIC 910之间的第三部3023。如所示出的,导电涂层930的第二部分3022在导电涂层930的第三部3023之上横向延伸并与其间隔开,并且第三部3023可以与NIC 910的表面3011直接物理接触。导电涂层930的第三部3023的厚度 t_3 可以小于并且在一些非限制性实例中,显著小于其第一部分3021的厚度 t_1 。在一些非限制性实例中,第三部3023的宽度 w_3 可以大于第二部分3022的宽度 w_2 。在一些非限制性实例中,第三部3023可以横向延伸以与第二部分3022相比,与NIC 910的重叠程度更大。在一些非限制性实例中,比率 $w_3:t_1$ 可以在约1:2到约3:1和/或约1:1.2到约2.5:1的范围内。尽管在一些非限制性实例中,跨导电涂层930的厚度 t_1 可以相对较均匀,但在一些非限制性实例中,第三部3023投影和/或与NIC 910重叠的程度(即 w_3)可以跨表面3001的不同部分改变到一定程度。

[0583] 第三部3023的厚度 t_3 可以不大于和/或小于第一部分3021的厚度 t_1 的约5%。通过非限制性实例, t_3 可以不大于和/或小于 t_1 的约4%、不大于和/或小于约3%、不大于和/或小于约2%不大于和/或小于约1%和/或不大于和/或小于约0.5%。代替和/或除了形成薄膜的第三部3023外,导电涂层930的材料可以在NIC 910的一部分上形成为岛和/或不连接的簇。通过非限制性实例,此类岛和/或不连接的簇可以包括彼此物理分离的特征,使得岛和/或簇不形成连续层。

[0584] 现在转到图30C,NPC 1020安置在衬底110与导电涂层930之间。NPC 1010安置在导电涂层930的第一部分3021与衬底110的第二区域3020之间。NPC 1020被示出为安置在第二区域3020上而不是第一区域3010上,其中已经沉积了NIC 910。NPC 1020可以形成为使得在NPC 1020与导电涂层930之间的界面和/或边界处,NPC 1020的表面对于导电涂层930的材料展现出相对较高的亲和力或初始概率 S_0 。因此,NPC 1020的存在可以促进沉积期间导电涂层930的形成和/或生长。

[0585] 现在转到图30D,NPC 1020安置在衬底110的第一区域3010和第二区域3020两者上,并且NIC 910覆盖安置在第一区域3010上的NPC 1020的一部分。NPC 1020的另一部分基

本上缺乏NIC 910并且导电涂层930覆盖NPC 1020的此部分。

[0586] 现在转到图30E,导电涂层930被示出为在衬底110的第三区域3030中部分地重叠NIC 910的一部分。在一些非限制性实例中,除了第一部分3021和第二部分3022外,导电涂层930进一步包含第四部3024。如所示出的,导电涂层930的第四部3024安置在导电涂层930的第一部分3021与第二部分3022之间,并且第四部3024可以与NIC 910的表面3011直接物理接触。在一些非限制性实例中,第三区域3030中的重叠可以是由于导电涂层930在开放掩模和/或无掩模沉积工艺期间的横向生长而形成的。在一些非限制性实例中,尽管NIC 910的表面3011对于导电涂层930的材料可以展现出相对较低的初始粘附概率 S_0 ,并且因此材料使表面3011成核的概率低,但随着导电涂层930的厚度增加,导电涂层930也可以横向生长并且可以覆盖NIC 910的分配,如所示出的。

[0587] 现在转到图30F,衬底110的第一区域3010涂覆有NIC 910,并且与其相邻的第二区域3020涂覆有导电涂层930。在一些非限制性实例中,已经观察到,进行导电涂层930的开放掩模和/或无掩模沉积可能产生在导电涂层930与NIC 910之间的界面处和/或附近展现锥形横截面轮廓的导电涂层930。

[0588] 在一些非限制性实例中,界面处和/或附近的导电涂层930的厚度可以小于导电涂层930的平均厚度。尽管在一些非限制性实例中此类锥形轮廓被示出为弯曲和/或拱形的,但所述轮廓在一些非限制性实例中可以是基本上线性和/或非线性的。通过非限制性实例,导电涂层930的厚度可以在接近界面的区域中以不限于基本上线性、指数、二次方的方式减小。

[0589] 已经观察到,导电涂层930在导电涂层930与NIC 910之间的界面处和/或附近的接触角 θ_c 可以根据如相对亲和力和/或初始粘附概率 S_0 等NIC 910的性质而变化。进一步假设,在一些非限制性实例中核的接触角可能决定通过沉积形成的导电涂层930的薄膜接触角。参考图30F,通过非限制性实例,接触角 θ_c 可以通过测量在导电涂层930与NIC 910之间的界面处或附近的导电涂层930的切线的斜率来确定。在导电涂层930的横截面锥形轮廓基本上是线性的一些非限制性实例中,接触角 θ_c 可以通过在界面处和/或附近测量导电涂层930的斜率来确定。如相关领域的普通技术人员应当理解的,接触角 θ_c 通常可以相对于底层表面的角度来测量。在本公开中,出于说明的简单性目的,涂层被示出为沉积在平坦表面上。然而,相关领域的普通技术人员应当理解,此类涂层可以沉积在非平坦表面上。

[0590] 在一些非限制性实例中,导电涂层930的接触角可以大于约90°。现在参考图30G,通过非限制性实例,导电涂层930被示出为包含延伸经过NIC 910与导电涂层930之间的界面的一部分,并且通过间隙3028与NIC间隔开。在此类非限制性情况下,接触角 θ_c 在一些非限制性实例中可以大于约90°。

[0591] 在一些非限制性实例中,形成展现相对较高接触角 θ_c 的导电涂层930可能是有利的。通过非限制性实例,接触角 θ_c 可以大于约10°、大于约15°、大于约20°、大于约25°、大于约30°、大于约35°、大于约40°、大于约50°、大于约70°、大于约70°、大于约75°和/或大于约80°。通过非限制性实例,具有相对较高接触角 θ_c 的导电涂层930可以允许创建精细图案化的特征,同时保持相对较高的纵横比。通过非限制性实例,可能期望形成展现大于约90°的接触角 θ_c 的导电涂层930。通过非限制性实例,接触角 θ_c 可以大于约90°、大于约95°、大于约100°、大于约105°、大于约110°、大于约120°、大于约130°、大于约135°、大于约140°、大于约

145°、大于约150°和/或大于约170°。

[0592] 现在转到图30H-30I,导电涂层930部分地与衬底100的第三区域3033中的NIC 910的一部分重叠,所述一部分安置在其第一区域3010与第二区域3020之间。如所示出的,部分地与NIC 910的一部分重叠的导电涂层930的一部分可以与其表面3011直接物理接触。在一些非限制性实例中,第三区域3030中的重叠可以是由于导电涂层930在开放掩模和/或无掩模沉积工艺期间的横向生长而形成的。在一些非限制性实例中,尽管NIC 910的表面3011对于导电涂层930的材料可以展现出相对较低的亲合力或初始粘附概率 S_0 ,并且因此材料使表面3011成核的概率低,但随着导电涂层930的厚度增加,导电涂层930也可以横向生长并且可以覆盖NIC 910的一部分。

[0593] 在图30H-30I的情况下,导电涂层930的接触角 θ_c 可以在导电涂层与NIC 910之间的界面附近的其边缘处测量,如所示出的。在图30I中,接触角 θ_c 可以大于约90°,这在一些非限制性实例中可以导致导电涂层930的一部分与NIC 910间隔开间隙3028。

[0594] NPC 1020

[0595] 在一些非限制性实例中,用于形成NPC 1020的合适材料可以包含那些展现出或表征为具有以下的材料:对导电涂层930的材料的初始粘附概率 S_0 为至少约0.6(或70%)、至少约0.7、至少约0.75、至少约0.8、至少约0.9、至少约0.93、至少约0.95、至少约0.98和/或至少约0.99。

[0596] 基于发现和实验观察,假设包含但不限于富勒烯、金属(包含但不限于Ag和/或Yb)和/或金属氧化物(包含但不限于ITO和/或IZO)的成核促进材料,如本文进一步讨论的,可以充当沉积导电涂层930的成核位点,包含但不限于Mg。

[0597] 在本公开中,术语“富勒烯”通常可以指包含碳分子的材料。富勒烯分子的非限制性实例包含碳笼分子,所述碳笼分子包含但不限于包含形成封闭壳的多个碳原子的三维骨架,并且其形状可以是但不限于球形和/或半球形。在一些非限制性实例中,富勒烯分子可以被称为 C_n ,其中n是与富勒烯分子的碳骨架中所包含的碳原子数相对应的整数。富勒烯分子的非限制性实例包含 C_n ,其中n在50到250的范围内,如但不限于 C_{70} 、 C_{70} 、 C_{72} 、 C_{74} 、 C_{76} 、 C_{78} 、 C_{80} 、 C_{82} 和 C_{84} 。富勒烯分子的另外的非限制性实例包含管状和/或圆柱形的碳分子,包含但不限于单壁碳纳米管和/或多壁碳纳米管。

[0598] 通过非限制性实例,在其中使用但不限于富勒烯处理表面上的蒸发工艺沉积Mg的情况下,在一些非限制性实例中,富勒烯分子可以充当可以促进用于Mg沉积的稳定核的形成的成核位点。

[0599] 在一些非限制性实例中,可以在经处理的表面上提供少于单层的NPC 1020(包含但不限于富勒烯)以充当用于Mg沉积的成核位点。

[0600] 在一些非限制性实例中,通过在表面上沉积若干个单层的NPC 1020来处理表面可以导致更多数量的成核位点,因此,更高的初始粘附概率 S_0 。

[0601] 相关领域的普通技术人员应当理解,沉积在表面上的材料(包含但不限于富勒烯)的量可以多于或少于一个单层。通过非限制性实例,可以通过沉积0.1个单层、1个单层、10个单层或更多的成核促进材料和/或成核抑制材料来处理此类表面。

[0602] 在一些非限制性实例中,沉积在底层材料的暴露表面上的NPC 1020的厚度可以在约1nm与和约5nm之间和/或在约1nm与约3nm之间。

[0603] 虽然本公开讨论薄膜形成,参考至少一层和/或涂层,就气相沉积而言,相关领域的普通技术人员将理解,在一些非限制性实例中,电致发光装置100的各种组件可以使用多种技术沉积,包括但不限于蒸发(包括但不限于热蒸发和/或电子束蒸发)、光刻法、打印(包括但不限于喷墨和/或蒸气喷射打印、卷到卷打印和/或微接触转移打印)、PVD(包括但不限于溅射)、CVD(包括但不限于等离子增强CVD(PECVD))、OVPD、激光退火、LITI图案化、ALD、涂覆(包括但不限于旋涂、浸涂、线涂和/或喷涂)和/或其组合。此类工艺可以与阴影掩模结合使用以获得各种图案。

[0604] NIC 910

[0605] 不希望受特定理论的束缚,假设在衬底110的暴露表面111与NIC 910之间的界面处和/或附近的薄膜成核和生长期间,由于NIC 910对薄膜的固体表面进行“去湿”,因此观察到薄膜边缘与衬底110之间相对较高的接触角 θ_c 。此类去润性质可以由衬底110、薄膜、蒸气712与NIC 910层之间的表面能的最小化来驱动。因此,可以假设NIC 910的存在和其性质在一些非限制性实例中可能对导电涂层930的边缘的核形成和生长模式的具有影响。

[0606] 不希望受特定理论的束缚,假设在一些非限制性实例中,导电涂层930的接触角 θ_c 可以至少部分地基于与导电涂层930形成于其上的区域相邻安置的NIC 910的性质(包括但不限于初始粘附概率 S_0)来确定。因此,允许选择性沉积展现出相对较高的接触角 θ_c 的导电涂层930的NIC 910材料可以提供一些益处。

[0607] 不希望受特定理论的束缚,假设在一些非限制性实例中,成核和生长期间存在的各种界面张力之间的关系可以根据毛细管理论中的杨氏等式(Young's equation)决定:

$$[0608] \quad \gamma_{sv} = \gamma_{fs} + \gamma_{vf} \cos \theta$$

[0609] 其中 γ_{sv} 对应于衬底110与蒸气712之间的界面张力, γ_{fs} 对应于薄膜与衬底110之间的界面张力, γ_{vf} 对应于蒸气712与膜之间的界面张力,并且 θ 是膜核接触角。图31展示了在此等式中表示的各种参数之间的关系。

[0610] 基于杨氏等式,可以得出,对于岛生长,膜核接触角 θ 大于0,因此 $\theta_{sv} < \theta_{fs} + \theta_{vf}$ 。

[0611] 对于层生长,其中沉积膜“润湿”衬底110,核接触角 $\theta=0$,因此 $\theta_{sv} = \theta_{fs} + \theta_{vf}$ 。

[0612] 对于斯特兰斯基-克拉斯坦诺夫(S-K)生长,其中相对于蒸气712与膜之间的界面张力,单位面积的膜过度生长的应变能大, $\theta_{sv} > \theta_{fs} + \theta_{vf}$ 。

[0613] 可以假设在NIC 910与衬底110的暴露表面之间的界面处的导电涂层930的成核和生长模式可以遵循岛生长模型,其中 $\theta > 0$ 。特别是在NIC 910对用于形成导电涂层930的材料展现出相对较低的亲合力和/或较低的初始粘附概率 S_0 (即去湿)的情况下,导致导电涂层930的薄膜接触角相对较高。相反,当在不使用NIC 910的情况下通过非限制性实例,通过采用阴影掩模选择性地导电涂层930沉积在表面上时,导电涂层930的成核和生长模式可能不同。特别是,已经观察到,至少在一些非限制性实例中,使用阴影掩模图案化工艺形成的导电涂层930可以展现出小于约 10° 的相对较低的薄膜接触角。

[0614] 相关领域的普通技术人员应当理解,尽管未明确展示,但用于形成NIC 910的材料711还可以在某种程度上存在于导电涂层930与底层表面(包括但不限于NPC 1020层和/或衬底110的表面)之间的界面处。此类材料可以由于阴影效应而被沉积,其中沉积的图案与掩模的图案不相同,并且在一些非限制性实例中可能导致一些蒸发的材料712沉积在目标表面111的被掩蔽部分上。通过非限制性实例,此类材料712可以形成为岛和/或不连接的

簇,和/或形成厚度可以显著小于NIC 910的平均厚度的薄膜。

[0615] 在一些非限制性实例中,可以期望解吸活化能(E_{des} 631)小于约2倍的热能($k_B T$)、小于约1.5倍的热能($k_B T$)、小于约1.3倍的热能($k_B T$)、小于约1.2倍的热能($k_B T$)、小于热能($k_B Y$)、小于约0.8倍的热能($k_B T$)和/或小于约0.5倍的热能($k_B T$)。在一些非限制性实例中,可以期望表面扩散活化能(E_s 621)大于热能($k_B T$)、大于约1.5倍的热能($k_B T$)、大于约1.8倍的热能($k_B T$)、大于约2倍的热能($k_B T$)、大于约3倍的热能($k_B T$)、大于约5倍的热能($k_B T$)、大于约7倍的热能($k_B T$)和/或大于约10倍的热能($k_B T$)。

[0616] 在一些非限制性实例中,用于形成NIC 910的合适材料可以包含那些展现出和/或表征为具有以下的材料:对导电涂层930的材料的初始粘附概率 S_0 不大于和/或小于约0.1(或10%)和/或不大于和/或小于约0.05、不大于和/或小于0.03、不大于和/或小于0.02、不大于和/或小于0.01、不大于和/或小于约0.08、不大于和/或小于约0.005、不大于和/或小于约0.003、不大于和/或小于约0.001、不大于和/或小于约0.0008、不大于和/或小于约0.0005和/或不大于和/或小于约0.0001。

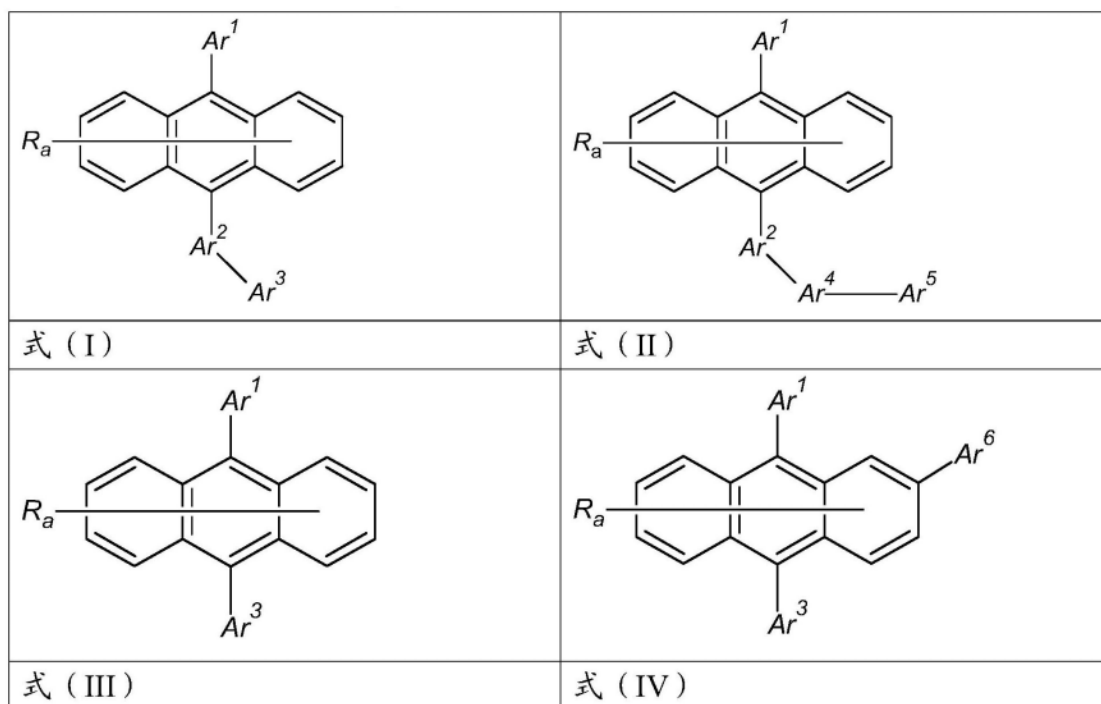
[0617] 在一些非限制性实例中,用于形成NIC 910的合适材料可以包含如小分子有机材料和/或有机聚合物等有机材料。合适的有机材料的非限制性实例包含但不限于多环芳族化合物,所述多环芳族化合物包含但不限于有机分子,所述有机分子包含但不限于任选地一个或多个杂原子,所述杂原子包含但不限于氮(N)、硫(S)、氧(O)、磷(P)和/或铝(Al)。在一些非限制性实例中,多环芳族化合物可以包含但不限于有机分子,每个有机分子包含核部分和至少一个键合到核部分的末端部分。末端部分的非限制性数目可以是1个或更多个、2个或更多个、3个或更多个和/或4个或更多个。在不限制上述一般性的情况下,在2个或更多个末端部分的情况下,末端部分可以相同和/或不同,和/或末端部分的子集可以相同但与至少一个剩余末端部分不同。

[0618] 用于形成NIC 910的合适材料包含那些展现出和/或表征为具有以下的材料:对导电涂层的材料的初始粘附概率 S_0 不大于和/或小于约0.1(或10%)和/或不大于和/或小于约0.05,并且更具体地不大于和/或小于约0.03、不大于和/或小于约0.02、不大于和/或小于约0.01、不大于和/或小于约0.08、不大于和/或小于约0.005、不大于和/或小于约0.003、不大于和/或小于约0.001、不大于和/或小于约0.0008、不大于和/或小于约0.0005和/或不大于和/或小于约0.0001。用于形成成核促进涂层的合适材料包含那些展现出和/或表征为具有以下的材料:对导电涂层的材料的初始粘附概率 S_0 为至少约0.6(或60%)、至少约0.7、至少约0.75、至少约0.8、至少约0.9、至少约0.93、至少约0.95、至少约0.98和/或至少约0.99。

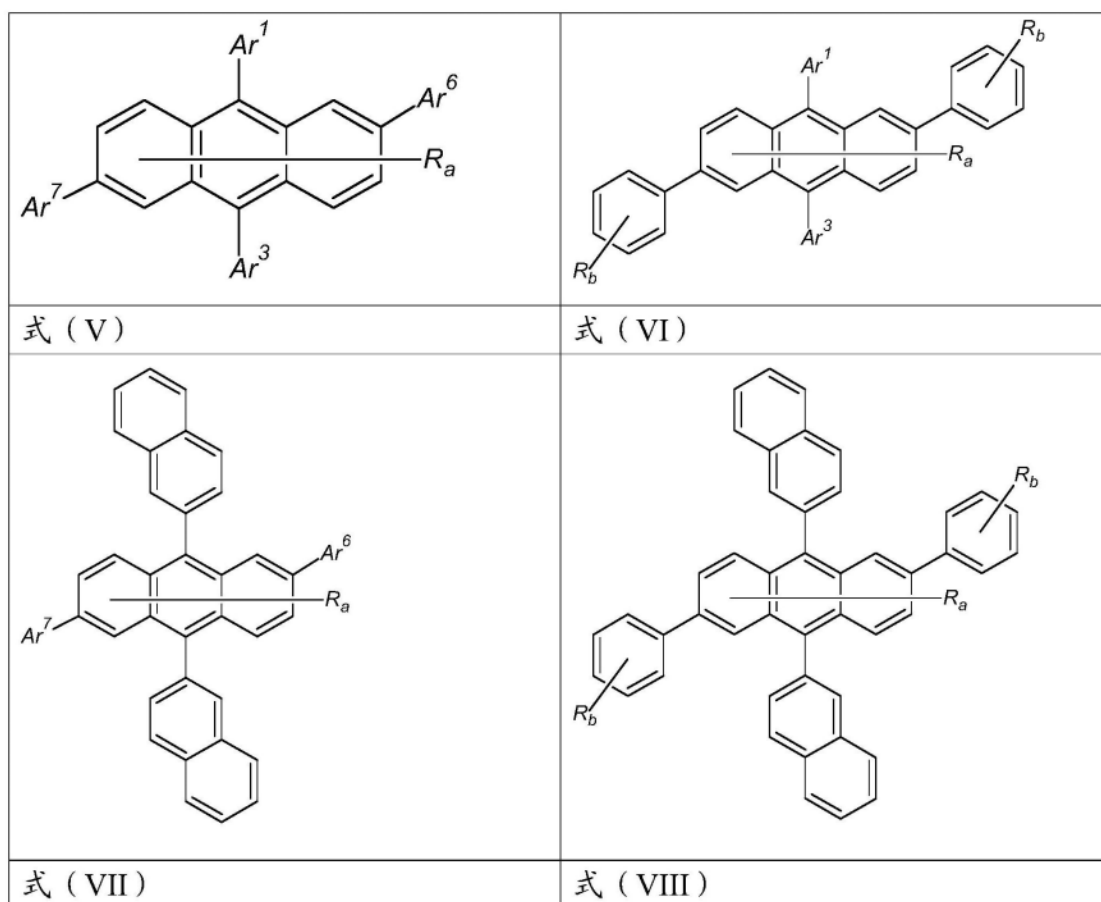
[0619] 合适的成核抑制材料包含有机材料,如小分子有机材料和有机聚合物。

[0620] 在一些非限制性实例中,NIC 910包括式(I)、(II)、(III)、(IV)、(V)、(VI)、(VII)或(VIII)的化合物。

[0621]



[0622]



[0623] 在式(I)、(II)、(III)、(IV)、(V)和(VI)中,Ar¹表示具有6个到50个碳原子的经取代的或未经取代的芳基;具有6个到60个碳原子的经取代的或未经取代的亚芳基;具有4个到50个碳原子的经取代的或未经取代的杂芳基;和/或具有5个到60个碳原子的经取代的或未经取代的亚杂芳基。Ar¹的实例包含但不限于以下:1-萘基;2-萘基;1-菲基;2-菲基;10-

菲基;9-菲基;1-蒎基;2-蒎基;3-蒎基;9-蒎基;苯并蒎基(包含5-、6-、7-、8-和9-苯并蒎基);茛基(包含1-、2-和4-茛基);吡啶;喹啉;异喹啉;吡嗪;喹喔啉;吡啶;嘧啶;喹唑啉;哒嗪;噌啉和酞嗪。在一些非限制性实例中,Ar¹表示具有6-50个碳原子和/或4-50个碳原子的经取代的或未经取代的芳基。在一些非限制性实例中,Ar¹表示具有6-50个碳原子和/或4-50个碳原子的经取代的或未经取代的亚芳基。

[0624] 在式(I)、(II)、(III)、(IV)、(V)、(VI)、(VII)、(VIII)中,R_a和R_b各自表示任选的存在一个或多个取代基,所述一个或多个取代基独立地选自:D(氘代)、F、Cl、包含C₁-C₆烷基在内的烷基、环烷基、甲硅烷基、氟烷基、芳基烷基、芳基、卤代芳基、杂芳基、烷氧基、卤代烷氧基、氟烷氧基、氟芳基、三氟芳基和其任何两个和/或多个的组合。在一些非限制性实例中,所述一个和/或多个取代基独立地选自:甲基、甲氧基、乙基、叔丁基、氟甲基、二氟甲基、三氟甲基、氟烷氧基、二氟甲氧基、三氟甲氧基、氟乙基、多氟乙基、4-氟苯基、3,4,5-三氟苯基和4-(三氟甲氧基)苯基。应当理解,在本文所描述的一些非限制性实例中,每个R_a和/或R_b可以表示任选的存在一个、两个、三个、四个、五个和/或更多个取代基,这些取代基可以在每种情况下彼此独立地选择。

[0625] 在一些非限制性实例中,R_b含有至少一个氟原子。通过非限制性实例,R_b可以选自:F、氟烷基、氟烷氧基、氟芳基和三氟芳基。

[0626] 在式(I)和(II)中,Ar²表示具有6个到50个碳原子的经取代的或未经取代的亚芳基和/或具有4个到50个碳原子的经取代的或未经取代的亚杂芳基。Ar²的实例包含但不限于以下:亚苯基;亚萘基;亚蒎基;亚菲基;亚苯并蒎基;以及亚茛基。

[0627] 在式(I)、(III)、(IV)、(V)和(VI)中,Ar³表示具有6个到50个碳原子的经取代的或未经取代的芳基;具有6个到60个碳原子的经取代的或未经取代的亚芳基;具有4个到50个碳原子的经取代的或未经取代的杂芳基;和/或具有5个到60个碳原子的经取代的或未经取代的亚杂芳基。Ar³的实例包含但不限于以下:1-萘基;2-萘基;1-菲基;2-菲基;10-菲基;9-菲基;1-蒎基;2-蒎基;3-蒎基;9-蒎基;苯并蒎基(包含5-、6-、7-、8-和9-苯并蒎基);茛基(包含1-、2-和4-茛基);吡啶;喹啉;异喹啉;吡嗪;喹喔啉;吡啶;嘧啶;喹唑啉;哒嗪;噌啉和酞嗪。在一些非限制性实例中,Ar³表示具有6-50个碳原子和/或4-50个碳原子的经取代的或未经取代的芳基。在一些非限制性实例中,Ar³表示具有6-50个碳原子和/或4-50个碳原子的经取代的或未经取代的亚芳基。

[0628] 在式(II)中,Ar⁴表示具有6个到50个碳原子的经取代的或未经取代的亚芳基和/或具有4个到50个碳原子的经取代的或未经取代的亚杂芳基。Ar⁴的实例包含但不限于以下:亚苯基;亚萘基;亚蒎基;亚菲基;亚苯并蒎基;亚茛基。在一些非限制性实例中,Ar⁴是苯并咪唑。

[0629] 在式(II)中,Ar⁵表示具有6个到50个碳原子的经取代的或未经取代的芳基;具有6个到60个碳原子的或未经取代的亚芳基;具有4个到50个碳原子的或未经取代的杂芳基;和/或具有5个到60个碳原子的或未经取代的亚杂芳基。Ar⁵的实例包含但不限于以下:苯基;1-萘基;2-萘基;1-菲基;2-菲基;10-菲基;9-菲基;1-蒎基;2-蒎基;3-蒎基;9-蒎基;苯并蒎基(包含5-、6-、7-、8-和9-苯并蒎基);以及茛基(包含1-、2-和4-茛基)。

[0630] 在式(IV)和(V)中,Ar⁶和Ar⁷各自单独地表示具有6个到50个碳原子的或未经取代的芳基;具有6个到50个碳原子的或未经取代的卤代芳基、可以具有取代基的具有6个到60

个碳原子的亚芳基；和/或具有5个到60个碳原子的或未经取代的杂芳基。 Ar^6 和 Ar^7 的实例包括但不限于以下：苯基；1-萘基；2-萘基；1-菲基；2-菲基；10-菲基；9-菲基；1-蒽基；2-蒽基；3-蒽基；9-蒽基；苯并蒽基（包含5-、6-、7-、8-和9-苯并蒽基）；茈基（包含1-、2-和4-茈基）；4-氟苯基、3,4,5-三氟苯基、4-（三氟甲氧基）苯基。

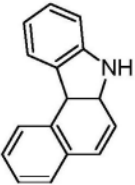
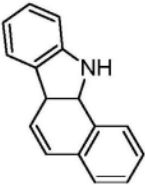
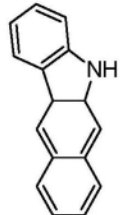
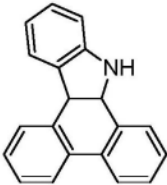
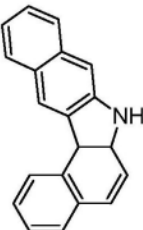
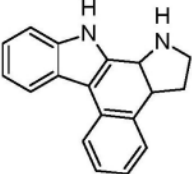
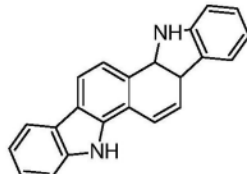
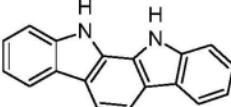
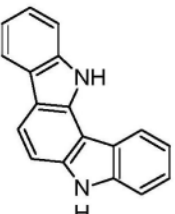
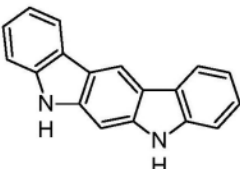
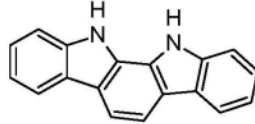
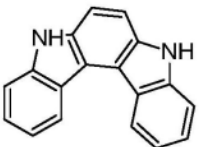
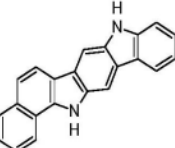
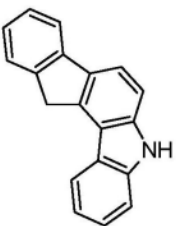
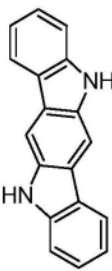
[0631] 在一些非限制性实例中，在式(III)、(IV)、(V)和/或(VI)的化合物中， Ar^1 表示具有6个到50个碳原子的或未经取代的芳基，并且 Ar^3 表示具有4个到50个碳原子的或未经取代的杂芳基。在一些非限制性实例中，在式(III)、(IV)、(V)和/或(VI)的化合物中， R_a 表示具有4个到50个碳原子的或未经取代的杂芳基。在一些非限制性实例中，在式(IV)和/或(V)的化合物中， Ar^6 表示具有4个到50个碳原子的或未经取代的杂芳基。

[0632] 在一些非限制性实例中，对应于 Ar^1 、 Ar^2 、 Ar^3 、 Ar^4 、 Ar^5 、 Ar^6 和 Ar^7 中的每一个的基团可以被一个和/或多个取代基(R_c)取代。在一些非限制性实例中，所述一个和/或多个取代基(R_c)单独地选自：D(氘代)、F、Cl、包含 C_1 - C_6 烷基在内的烷基、环烷基、甲硅烷基、氟烷基、芳基烷基、芳基、卤代芳基、杂芳基、烷氧基、氟烷氧基、氟芳基、三氟芳基和其任何两个和/或多个的组合。在一些非限制性实例中，所述一个和/或多个取代基(R_c)独立地选自：甲基、甲氧基、乙基、叔丁基、氟甲基、二氟甲基、三氟甲基、氟烷氧基、二氟甲氧基、三氟甲氧基、氟乙基、多氟乙基、4-氟苯基、3,4,5-三氟苯基和4-（三氟甲氧基）苯基。

[0633] 在一些非限制性实例中，在式(V)和/或(VI)的化合物中， Ar^1 和 Ar^3 各自单独地表示2-萘基。在一些非限制性实例中， Ar^6 和 Ar^7 中的至少一个是3,4,5-三氟苯基。

[0634] 在一些非限制性实例中， R_a 、 R_b 和 R_c 可以各自表示两个和/或更多个取代基。在一些非限制性实例中，此类取代基中的两个和/或更多个此类取代基可以耦合形成芳环和/或杂芳环。在一些非限制性实例中，耦合杂芳环含有至少一个杂原子。在一些非限制性实例中，耦合芳环和/或杂芳环未被取代或被一个和/或多个另外的取代基取代。此类耦合杂芳环的非限制性实例包括但不限于由下文展示的式S1到S15组成的组。

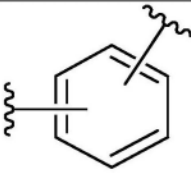
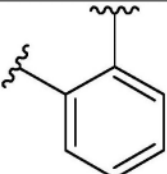
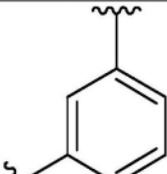
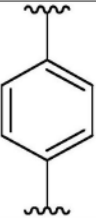
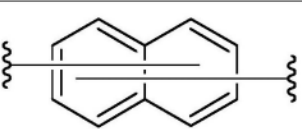
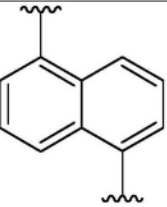
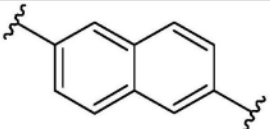
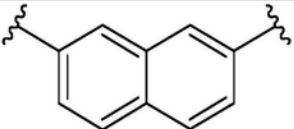
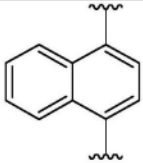
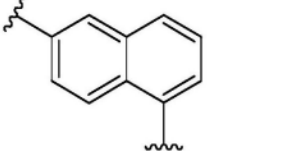
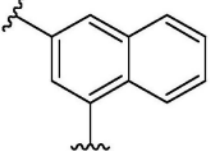
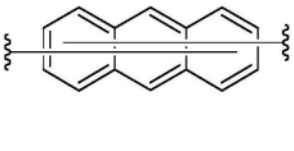
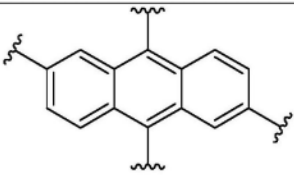
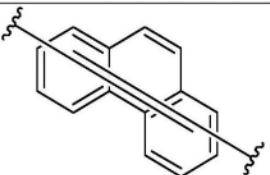
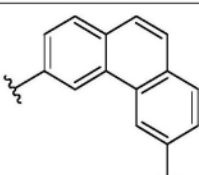
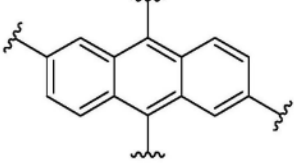
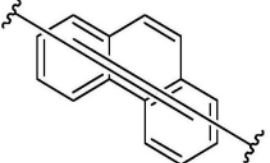
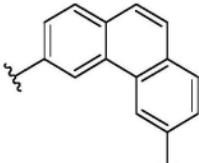
[0635]

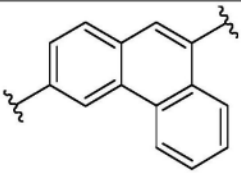
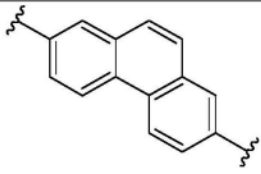
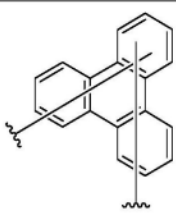
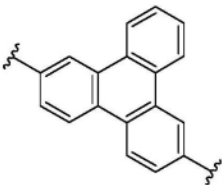
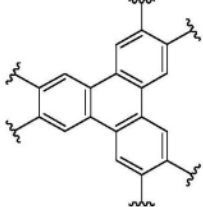
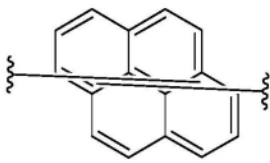
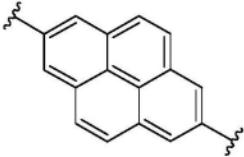
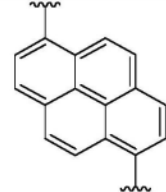
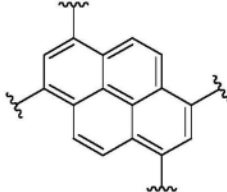
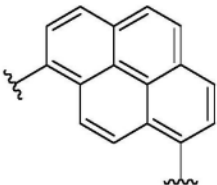
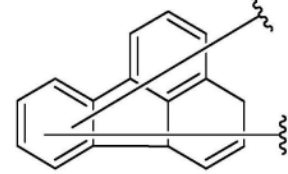
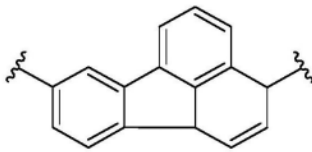
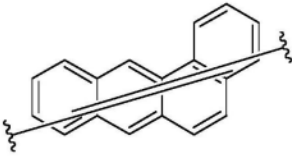
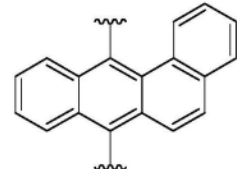
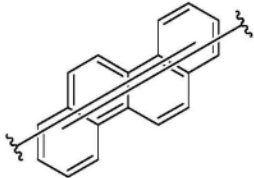
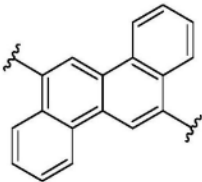
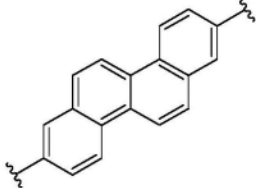
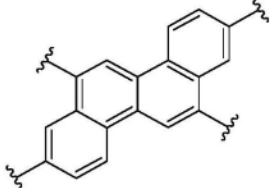
			
S1	S2	S3	S4
			
S5	S6	S7	S8
			
S9	S10	S11	S12
			
S13	S14	S15	

[0636] 相关领域的普通技术人员应当理解,上述耦合杂芳环S1到S15中的任何耦合杂芳环可以以各种构型和/或位置连接到分子的一部分。

[0637] 在一些非限制性实例中,本文所指的亚芳基选自由下文展示的式(A-0)到(R-0)组成的组。

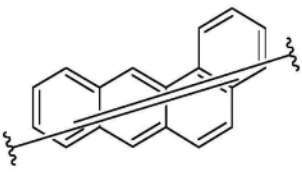
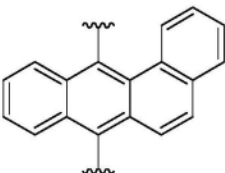
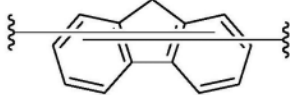
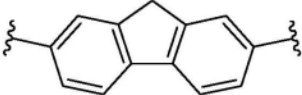
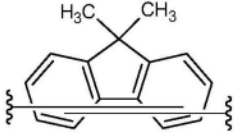
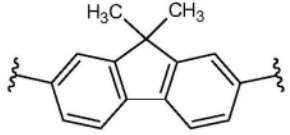
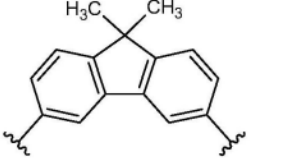
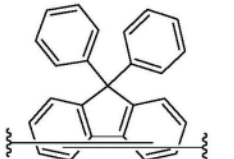
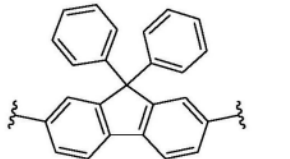
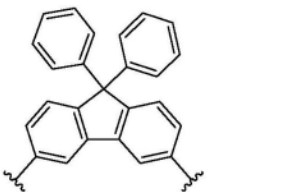
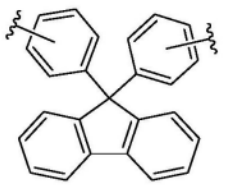
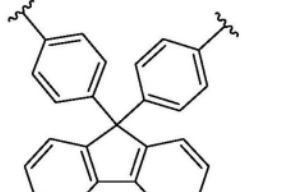
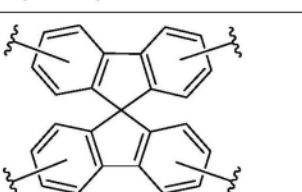
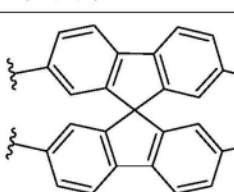
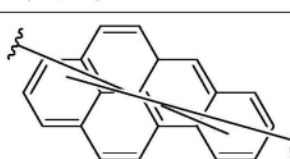
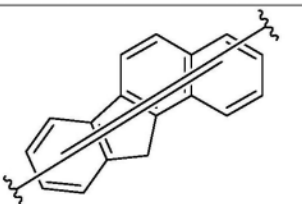
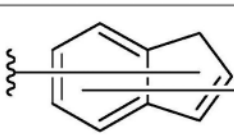
[0638]

		
(A-0)	(A-1)	(A-2)
		
(A-3)	(B-0)	(B-1)
		
(B-2)	(B-3)	(B-4)
		
(B-5)	(B-6)	(C-0)
		
(C-1)	(C-2)	(C-3)
		
(C-4)	(D-1)	(D-2)

		
(D-3)	(D-4)	(E-0)
		
(E-1)	(E-2)	(F-0)
		
(F-1)	(F-2)	(F-3)
		
(F-4)	(G-0)	(G-1)
		
(H-0)	(H-1)	(I-0)
		
(I-1)	(I-2)	(I-3)

[0639]

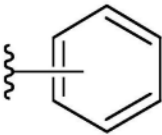
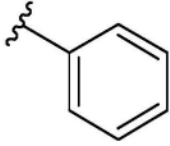
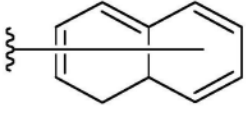
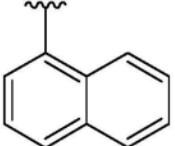
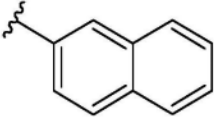
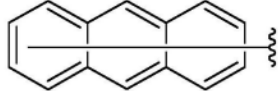
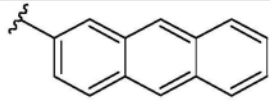
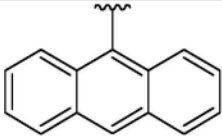
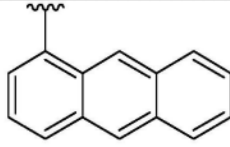
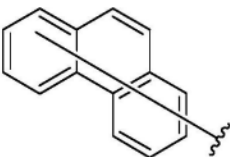
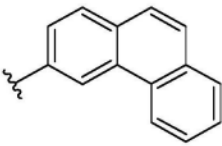
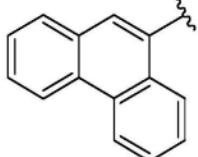
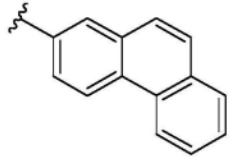
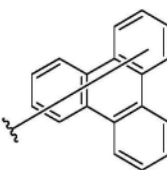
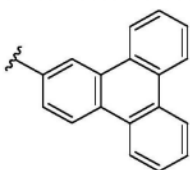
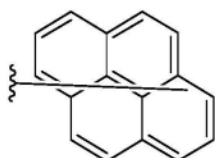
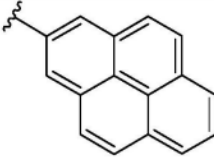
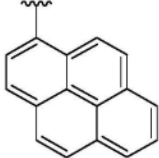
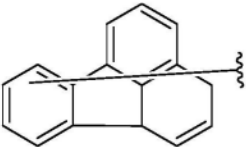
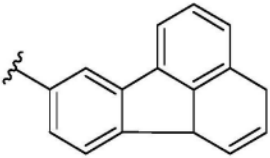
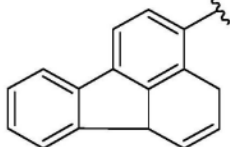
[0640]

		
(J-0)	(J-1)	(K-0)
		
(K-1)	(L-0)	(L-1)
		
(L-2)	(M-0)	(M-1)
		
(M-2)	(N-0)	(N-1)
		
(O-0)	(O-1)	(P-0)
		
(Q-0)	(R-0)	

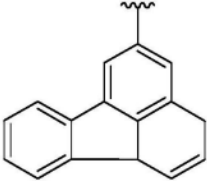
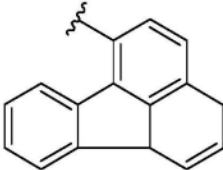
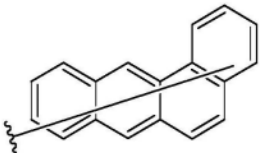
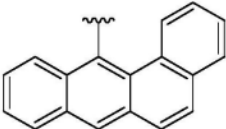
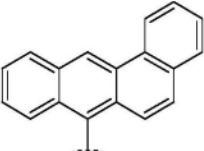
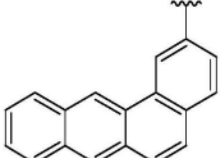
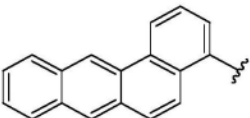
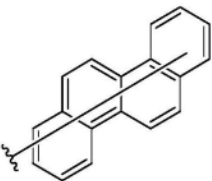
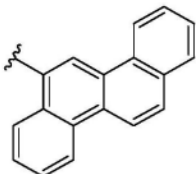
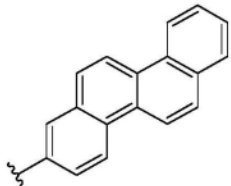
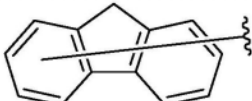
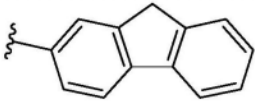
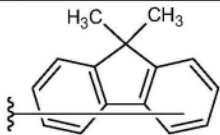
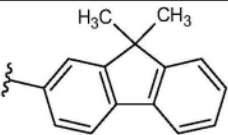
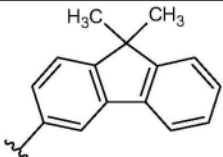
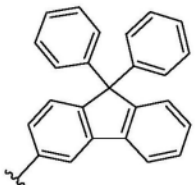
[0641] 在一些非限制性实例中,选自式(A-0)到(R-0)的亚芳基中的任何亚芳基可以任选地被一个和/或多个取代基取代。此类取代基的非限制性实例包含但不限于本文关于 R_a 、 R_b 和 R_c 描述的那些取代基。

[0642] 在一些非限制性实例中,芳基选自由下文展示的式(AX-0)到(RX-0)组成的组。

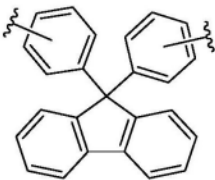
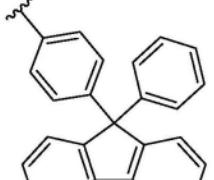
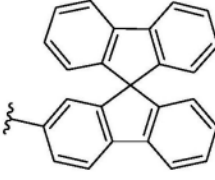
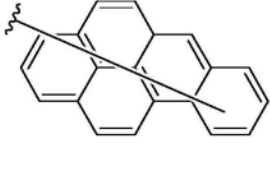
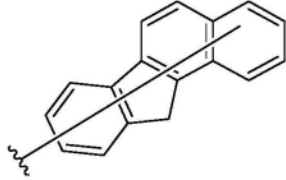
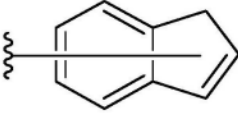
[0643]

		
(AX-0)	(AX-1)	(BX-0)
		
(BX-1)	(BX-2)	(CX-0)
		
(CX-1)	(CX-2)	(CX-3)
		
(DX-0)	(DX-1)	(DX-2)
		
(DX-3)	(EX-0)	(EX-1)
		
(FX-0)	(FX-1)	(FX-2)
		

[0644]

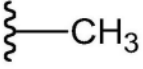
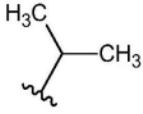
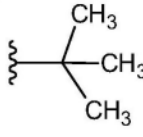
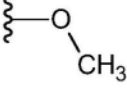
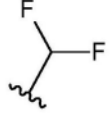
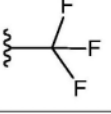
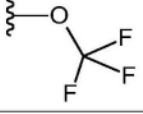
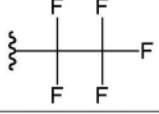
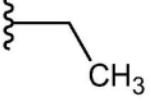
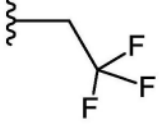
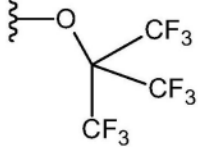
(GX-0)	(GX-1)	(GX-2)
		
(GX-3)	(GX-4)	(HX-0)
		
(HX-1)	(HX-2)	(HX-3)
		
(HX-4)	(IX-0)	(IX-1)
		
(IX-2)	(KX-0)	(KX-1)
		
(LX-0)	(LX-1)	(LX-2)
		
(MX-0)	(MX-1)	(MX-2)

[0645]

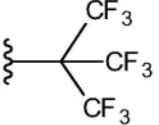
		
(NX-0)	(NX-1)	(OX-0)
		
(OX-1)	(PX-0)	(QX-0)
		
(RX-0)		

[0646] 在一些非限制性实例中,取代基 R_a 、 R_b 和/或 R_c 独立地选自由下文展示的式(AZ-1)到(AZ-13)组成的组。

[0647]

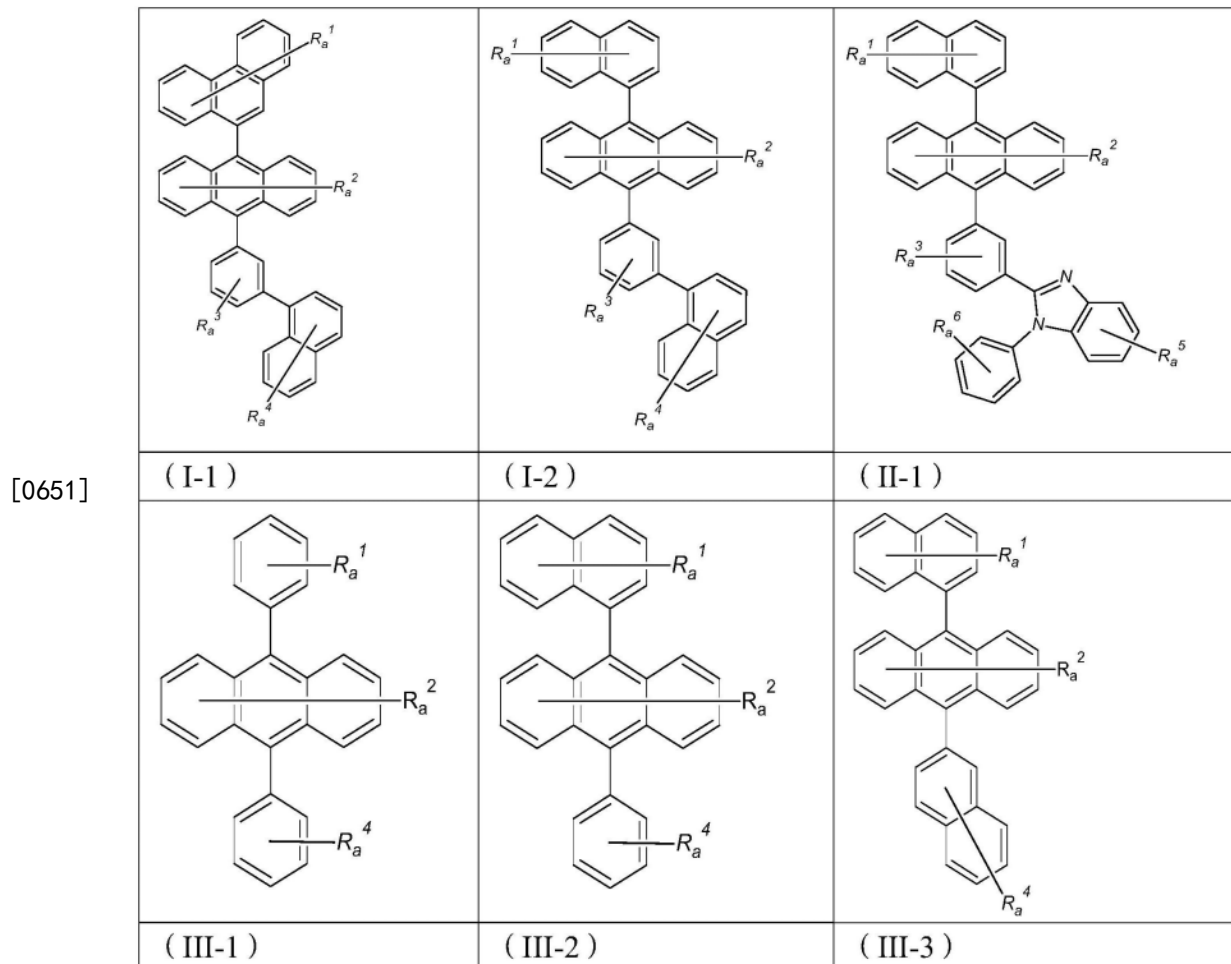
		
(AZ-1)	(AZ-2)	(AZ-3)
		
(AZ-4)	(AZ-5)	(AZ-6)
		
(AZ-7)	(AZ-8)	(AZ-9)
		
(AZ-10)	(AZ-11)	(AZ-12)

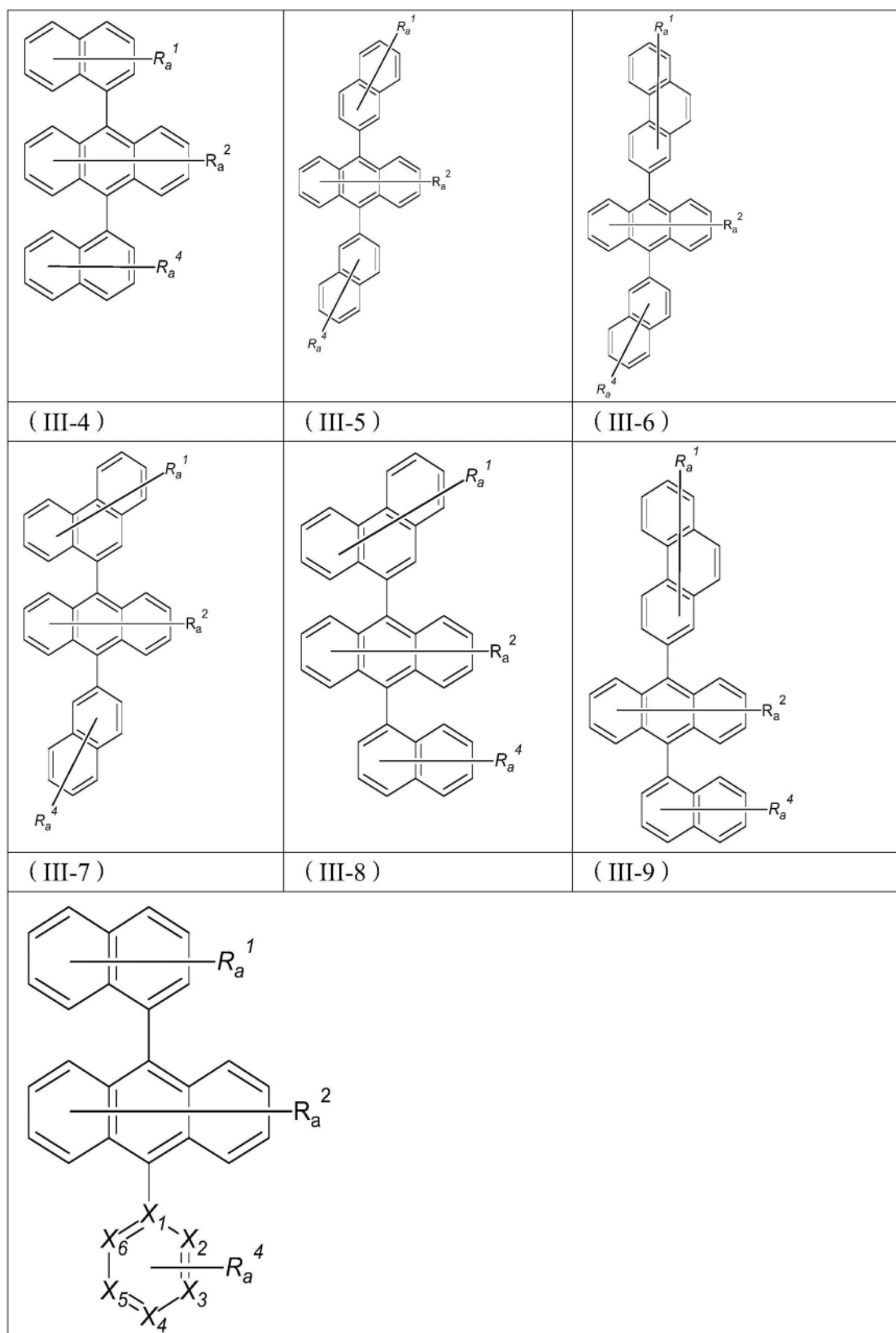
[0648]

		
(AZ-13)		

[0649] 在一些非限制性实例中,取代基 R_a 、 R_b 和/或 R_c 独立地选自由式(AZ-5)、(AZ-6)、(AZ-7)、(AZ-8)、(AZ-9)、(AZ-11)、(AZ-12)和/或(AZ-13)组成的组。

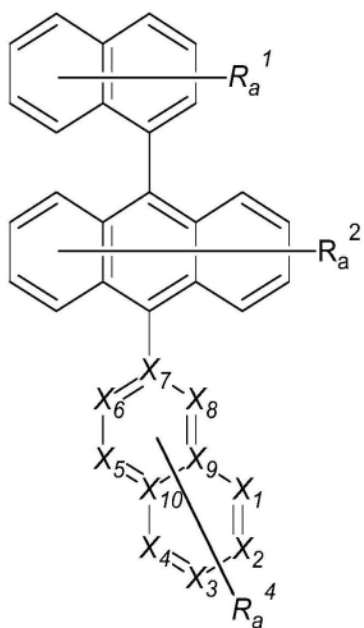
[0650] 在一些非限制性实例中,NIC 910包括式(I-1)、(I-2)、(II-1)、(III-1)、(III-2)、(III-3)、(III-4)、(III-5)、(III-6)、(III-7)、(III-8)、(III-9)、(III-10)、(III-11)、(IV-1)、(IV-2)和/或(VIII-1)的化合物。





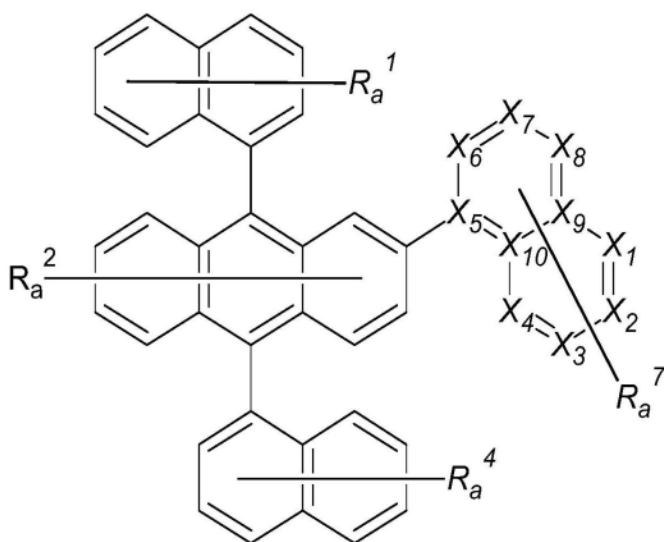
[0652]

(III-10)

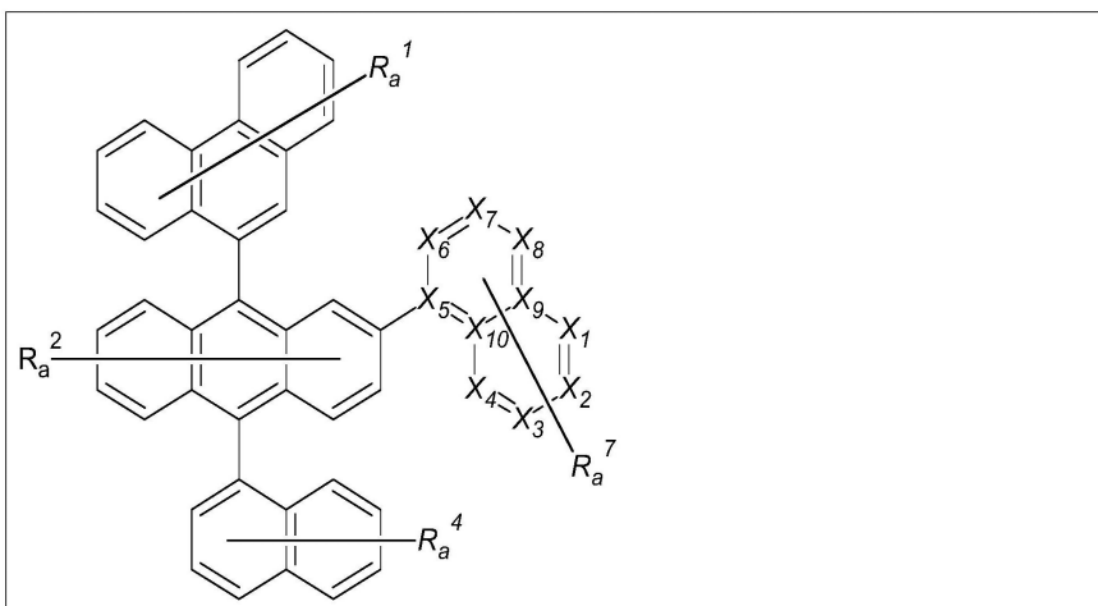


[0653]

(III-11)

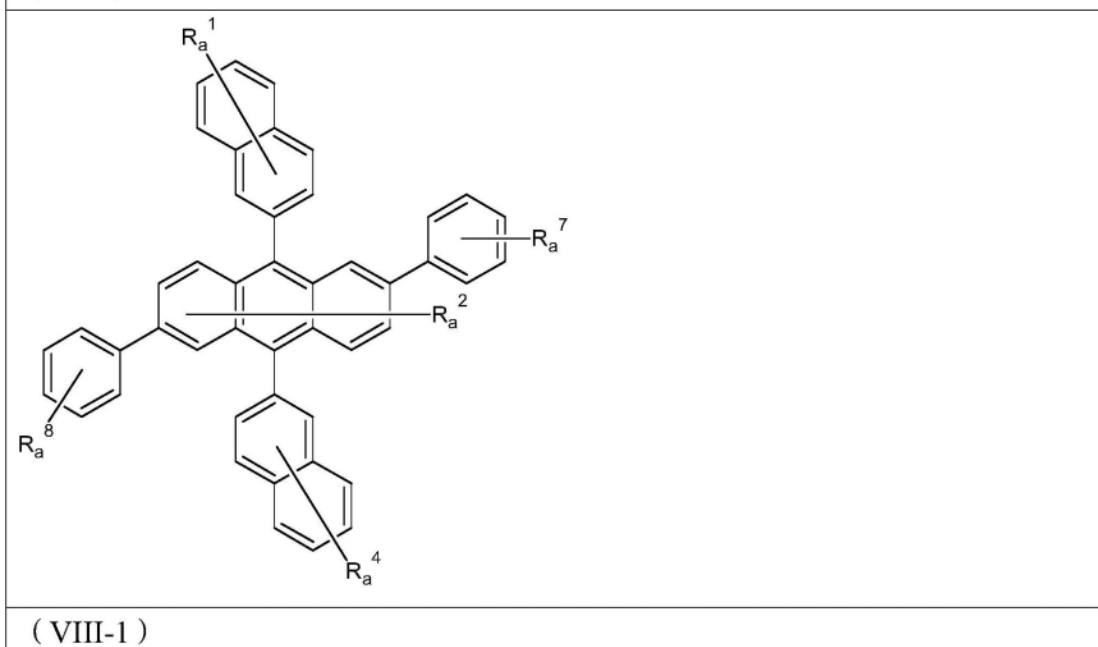


(IV-1)



(IV-2)

[0654]



(VIII-1)

[0655] R_a^1 、 R_a^2 、 R_a^3 、 R_a^4 、 R_a^5 、 R_a^6 、 R_a^7 和 R_a^8 各自表示任选的存在一个和/或多个取代基,所述一个和/或多个取代基独立地选自:D(氘代)、F、Cl、包含 C_1 - C_6 烷基在内的烷基、环烷基、甲基硅烷基、氟烷基、芳基烷基、芳基、杂芳基、烷氧基、氟烷氧基和其任何两个和/或多个的组合。在一些非限制性实例中,所述一个和/或多个取代基独立地选自:甲基、甲氧基、乙基、叔丁基、氟、氟甲基、二氟甲基、三氟甲基、三氟甲氧基、氟乙基、多氟乙基;1-萘基;2-萘基;1-菲基;2-菲基;10-菲基;9-菲基;1-蒎基;2-蒎基;3-蒎基;9-蒎基;苯并蒎基(包含5-、6-、7-、8-和9-苯并蒎基);苊基(包含1-、2-和4-苊基);吡啶;喹啉;异喹啉、吡嗪;喹喔啉;吡啶;喹啉;喹啉;吡嗪;噻吩和呋喃。

[0656] 在一些非限制性实例中, R_a^1 、 R_a^2 、 R_a^3 、 R_a^4 、 R_a^5 、 R_a^6 、 R_a^7 和 R_a^8 各自独立地选自上文所描述的式(AZ-1)到(AZ-12)。在一些非限制性实例中, R_a^1 、 R_a^2 、 R_a^3 、 R_a^4 、 R_a^5 、 R_a^6 、 R_a^7 和 R_a^8 各自独立地选自由以下组成的组:式(AZ-5)、(AZ-6)、(AZ-7)、(AZ-8)、(AZ-9)、(AZ-11)、

(AZ-12) 和/或 (AZ-13)。

[0657] 在一些非限制性实例中, Ra^1 、 Ra^2 、 Ra^3 、 Ra^4 、 Ra^5 、 Ra^6 、 Ra^7 和 Ra^8 各自独立地选自: D(氘代)、F、Cl、叔丁基、三氟甲基和三氟甲氧基。

[0658] 在一些非限制性实例中, Ra^1 和 Ra^4 在每种情况下为芳基, 并且 Ra^2 为杂芳基。

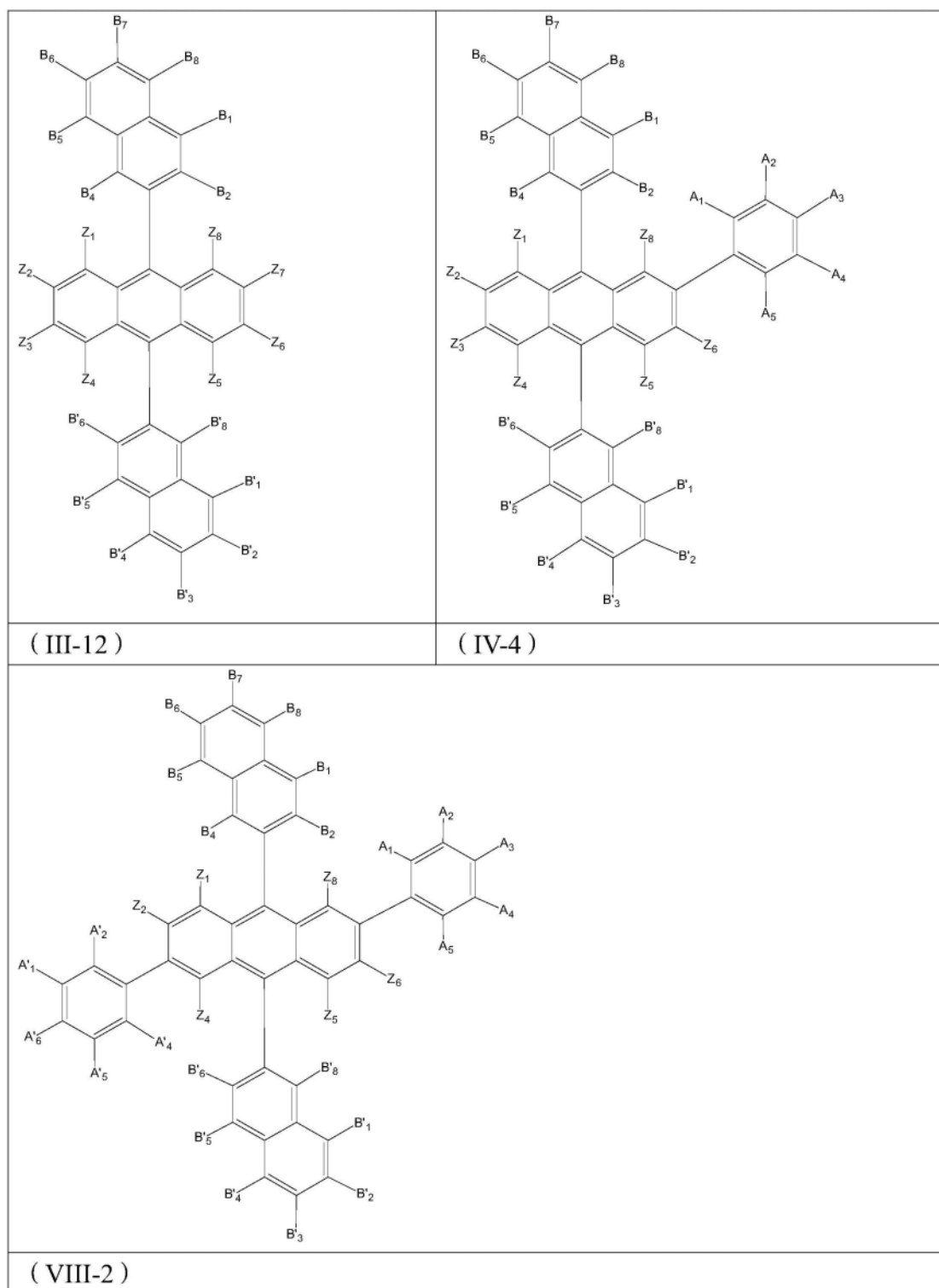
[0659] 参考式 (III-10), X_1 、 X_2 、 X_3 、 X_4 、 X_5 和 X_6 各自独立地为碳和/或氮。在一些非限制性实例中, X_1 、 X_2 、 X_3 、 X_4 、 X_5 和 X_6 中的至少一个为氮, 并且其余为碳。在一些非限制性实例中, X_1 、 X_2 、 X_3 、 X_4 、 X_5 和 X_6 中的至少两个为氮, 并且其余为碳。

[0660] 参考式 (III-11)、(IV-1) 和 (IV-2), X_1 、 X_2 、 X_3 、 X_4 、 X_5 、 X_6 、 X_7 、 X_8 、 X_9 和 X_{10} 各自独立地为碳和/或氮。在一些非限制性实例中, X_1 、 X_2 、 X_3 、 X_4 、 X_5 、 X_6 、 X_7 、 X_8 、 X_9 和 X_{10} 中的至少一个为氮, 并且其余为碳。在一些另外的非限制性实例中, X_1 、 X_2 、 X_3 、 X_4 、 X_5 、 X_6 、 X_7 、 X_8 、 X_9 和 X_{10} 中的至少两个为氮, 并且其余为碳。

[0661] 参考式 (III-11), 在一些非限制性实例中, X_1 、 X_2 、 X_3 、 X_4 、 X_5 和 X_6 中的至少一个为氮, 并且其余为碳。在一些非限制性实例中, X_5 为氮, 并且 X_1 、 X_2 、 X_3 、 X_4 、 X_6 、 X_7 、 X_8 、 X_9 和 X_{10} 为碳。

[0662] 参考式 (IV-1) 和 (IV-2), X_1 、 X_2 、 X_3 、 X_4 、 X_5 、 X_6 、 X_7 、 X_8 中的至少一个为氮, 并且其余为碳。在一些非限制性实例中, X_1 、 X_4 、 X_5 、 X_6 和 X_8 中的至少一个为氮, 并且其余为碳。

[0663] 在一些非限制性实例中, NIC 910 包括式 III-12、IV-4 和 VIII-2 的化合物。



[0665] 在式III-12中, B_1 、 B_2 、 B_4 、 B_5 、 B_6 、 B_7 、 B_8 、 Z_1 、 Z_2 、 Z_3 、 Z_4 、 Z_5 、 Z_6 、 Z_7 、 Z_8 、 B'_1 、 B'_2 、 B'_3 、 B'_4 、 B'_5 、 B'_6 和 B'_8 各自表示任选的存在一个和/或多个取代基,所述一个和/或多个取代基独立地选自:D(氘代)、F、Cl、包含 C_1 - C_6 烷基在内的烷基、环烷基、甲硅烷基、氟烷基、芳基烷基、卤代芳基、杂芳基、烷氧基、卤代烷氧基、氟芳基和三氟芳基和其任何两个和/或多个的组合。在一些非限制性实例中,所述一个和/或多个取代基独立地选自:甲基、甲氧基、乙基、叔丁基、氟甲基、二氟甲基、三氟甲基、氟烷氧基、二氟甲氧基、三氟甲氧基、氟乙基、多氟乙基、4-氟苯基、3,4,5-三氟苯基和4-(三氟甲氧基)苯基。

- [0666] 在一些非限制性实例中, Z_2 、 Z_3 、 Z_6 和 Z_7 中的至少一个是3,4,5-三氟苯基。
- [0667] 在一些非限制性实例中, Z_2 和 Z_6 中的至少一个是3,4,5-三氟苯基。
- [0668] 在非限制性实例中, Z_3 和 Z_7 中的至少一个是3,4,5-三氟苯基。
- [0669] 在式IV-4中, B_1 、 B_2 、 B_4 、 B_5 、 B_6 、 B_7 、 B_8 、 Z_1 、 Z_2 、 Z_3 、 Z_4 、 Z_5 、 Z_6 、 Z_8 、 B'_1 、 B'_2 、 B'_3 、 B'_4 、 B'_5 、 B'_6 、 B'_8 、 A_1 、 A_2 、 A_3 、 A_4 和 A_5 各自表示任选的存在一个和/或多个取代基,所述一个和/或多个取代基独立地选自:D(氘代)、F、Cl、包含 C_1 - C_6 烷基在内的烷基、环烷基、甲硅烷基、氟烷基、芳基烷基、卤代芳基、杂芳基、烷氧基、卤代烷氧基、氟芳基和三氟芳基和其任何两个和/或多个的组合。
- [0670] 在一些非限制性实例中,所述一个和/或多个取代基独立地选自:甲基、甲氧基、乙基、叔丁基、氟甲基、二氟甲基、三氟甲基、氟烷氧基、二氟甲氧基、三氟甲氧基、氟乙基、多氟乙基、4-氟苯基、3,4,5-三氟苯基和4-(三氟甲氧基)苯基。
- [0671] 在一些非限制性实例中, A_1 、 A_2 、 A_3 、 A_4 和 A_5 中的至少一个是氟。
- [0672] 在一些非限制性实例中, A_1 、 A_2 、 A_3 、 A_4 和 A_5 中的两个和/或更多个、三个和/或更多个、四个和/或更多个是氟。在一些非限制性实例中, A_1 、 A_2 、 A_3 、 A_4 和 A_5 中的每一个是氟。
- [0673] 在式VIII-2中, B_1 、 B_2 、 B_4 、 B_5 、 B_6 、 B_7 、 B_8 、 Z_1 、 Z_2 、 Z_3 、 Z_4 、 Z_5 、 Z_6 、 Z_8 、 B'_1 、 B'_2 、 B'_3 、 B'_4 、 B'_5 、 B'_6 、 B'_8 、 A_1 、 A_2 、 A_3 、 A_4 、 A_5 、 A'_1 、 A'_2 、 A'_4 、 A'_5 和 A'_6 各自表示任选的存在一个和/或多个取代基,所述一个和/或多个取代基独立地选自:D(氘代)、F、Cl、包含 C_1 - C_6 烷基在内的烷基、环烷基、甲硅烷基、氟烷基、芳基烷基、卤代芳基、杂芳基、烷氧基、卤代烷氧基、氟芳基和三氟芳基和其任何两个和/或多个的组合。在一些非限制性实例中,所述一个和/或多个取代基独立地选自:甲基、甲氧基、乙基、叔丁基、氟甲基、二氟甲基、三氟甲基、氟烷氧基、二氟甲氧基、三氟甲氧基、氟乙基、多氟乙基、4-氟苯基、3,4,5-三氟苯基和4-(三氟甲氧基)苯基。
- [0674] 在一些非限制性实例中, A_1 、 A_2 、 A_3 、 A_4 、 A_5 、 A'_1 、 A'_2 、 A'_4 、 A'_5 和 A'_6 中的至少一个是和/或含有F(氟)、三氟甲氧基或二氟甲氧基。
- [0675] 在一些非限制性实例中, A_1 、 A_2 、 A_3 、 A_4 、 A_5 、 A'_1 、 A'_2 、 A'_4 、 A'_5 和 A'_6 中的至少一个是氟。
- [0676] 在一些非限制性实例中, A_1 、 A_2 、 A_3 、 A_4 、 A_5 中的至少一个是氟,并且 A'_1 、 A'_2 、 A'_4 、 A'_5 和 A'_6 中的至少一个是氟。
- [0677] 在一些非限制性实例中, A_1 、 A_2 、 A_3 、 A_4 、 A_5 中的两个和/或更多个、三个和/或更多个和/或四个和/或更多个是氟,并且 A'_1 、 A'_2 、 A'_4 、 A'_5 和 A'_6 中的两个和/或更多个、三个和/或更多个和/或四个和/或更多个是氟。
- [0678] 在一些非限制性实例中, A_1 、 A_2 、 A_3 、 A_4 、 A_5 、 A'_1 、 A'_2 、 A'_4 、 A'_5 和 A'_6 中的每一个是氟。
- [0679] 在一些非限制性实例中, A_2 、 A_3 、 A_4 、 A'_1 、 A'_5 和 A'_6 中的每一个是氟。
- [0680] 在一些非限制性实例中, A_1 、 A_2 、 A_3 、 A_4 、 A_5 、 A'_1 、 A'_2 、 A'_4 、 A'_5 和 A'_6 中的至少一个是三氟甲氧基。
- [0681] 在一些非限制性实例中, A_1 、 A_2 、 A_3 、 A_4 和 A_5 中的至少一个是三氟甲氧基,并且 A'_1 、 A'_2 、 A'_4 、 A'_5 和 A'_6 中的至少一个是三氟甲氧基。
- [0682] 在一些非限制性实例中, A_1 、 A_2 、 A_3 、 A_4 、 A_5 中的两个和/或更多个和/或三个和/或更多个是三氟甲氧基,并且 A'_1 、 A'_2 、 A'_4 、 A'_5 和 A'_6 中的两个和/或更多个和/或三个和/或更多个是三氟甲氧基。

[0683] 在一些非限制性实例中, A_2 、 A_3 、 A_4 、 A'_1 、 A'_5 和 A'_6 中的每一个是三氟甲氧基。

[0684] 在一些非限制性实例中, A_1 、 A_2 、 A_3 、 A_4 、 A_5 、 A'_1 、 A'_2 、 A'_4 、 A'_5 和 A'_6 中的至少一个是二氟甲氧基。

[0685] 在一些非限制性实例中, A_1 、 A_2 、 A_3 、 A_4 和 A_5 中的至少一个是二氟甲氧基, 并且 A'_1 、 A'_2 、 A'_4 、 A'_5 和 A'_6 中的至少一个是二氟甲氧基。

[0686] 在一些非限制性实例中, A_1 、 A_2 、 A_3 、 A_4 和 A_5 中的两个或更多个和/或三个或更多个是二氟甲氧基, 并且 A'_1 、 A'_2 、 A'_4 、 A'_5 和 A'_6 中的两个或更多个和/或三个或更多个是二氟甲氧基。

[0687] 在一些非限制性实例中, A_2 、 A_3 、 A_4 、 A'_1 、 A'_5 和 A'_6 中的每一个是二氟甲氧基。

[0688] 尽管通过交替的单键和双键说明了各种芳族基团中共轭键的存在, 但应当理解, 仅出于说明的目的本文提供了此类表示, 并且不旨在将芳族基团的连接布置限制为所展示的具体布置。此外, 应当理解, 在其中芳族结构包含一个或多个杂原子的一些非限制性实例中, 可以相应地重新配置各种芳族结构中单键和双键的表示。

[0689] 现在将参考以下实例来说明和描述一些非限制性实例的方面, 这些实例不旨在以任何方式限制本公开的范围。

[0690] 实例

[0691] 使用下文所描述的一般合成程序合成以下化合物。

化合物 1	化合物 2	化合物 3
化合物 4	化合物 5	

[0693] 一般合成程序。以下试剂在500mL反应容器中混合: 溴化试剂; 四(三苯基膦)钯(0) ($\text{Pd}(\text{PPh}_3)_4$)、碳酸钾 (K_2CO_3); 以及硼酸试剂。将含有混合物的反应容器放置在加热板罩上,

并且使用磁力搅拌器搅拌。反应容器也连接至水冷凝器。在圆底烧瓶中分别制备含有体积比为9:1的n-甲基-2-吡咯烷酮(NMP):水的充分搅拌的300ml溶剂混合物。将含有溶剂混合物的烧瓶密封并用N₂脱气至少30分钟,然后使用套管将溶剂混合物从圆底烧瓶转移至反应容器而不暴露于空气。一旦转移所有溶剂混合物后,用氮气吹扫反应容器,并且加热到90℃的温度同时在约1200RPM下搅拌,并在氮气环境下反应至少12小时。一旦确定反应完成,将混合物冷却到室温,然后转移到3500mL锥形烧瓶中。将3200mL水缓慢添加到烧瓶中,同时轻轻搅拌混合物。一旦混合物分成两相,使用布氏漏斗(Buchner funnel)过滤沉淀物并使其干燥。然后将产物在150-200mTorr的减压下使用梯度升华并使用CO₂作为载气进一步纯化。

[0694] 化合物1的合成:9-(3-(萘-1-基)苯基)-10-(菲-9-基)蒽。使用上文所描述的一般合成程序,使用以下试剂合成化合物1:9-溴-10-(菲-10-基)蒽(1.50g);3-萘-1-基)苯基硼酸(1.12g);Pd(PPh₃)₄(0.226g);以及K₂CO₃(0.96g)。升华后的产率确定为54.7mol%。

[0695] 化合物2的合成:9-(萘-1-基)-10-(3-(萘-1-基)苯基)蒽。使用上文所描述的一般合成程序,使用以下试剂合成化合物2:9-溴-10-(萘-1-基)蒽(1.50g);3-萘-1-基)苯基硼酸(1.25g);Pd(PPh₃)₄(0.226g);以及K₂CO₃(1.07g)。升华后的产率确定为50.6mol%。

[0696] 化合物3的合成:2-(3-(10-(萘-1-基)蒽-9-基)苯基)-1-苯基-1H-苯并[d]咪唑。使用上文所描述的一般合成程序,使用以下试剂合成化合物3:9-溴-10-(萘-1-基)蒽(1.50g);3-(1-苯基-1H-苯并[d]咪唑-2-基)苯基硼酸(1.60g);Pd(PPh₃)₄(0.226g);以及K₂CO₃(1.08g)。升华后的产率确定为55.3mol%。

[0697] 化合物4的合成:3-(10-(萘-1-基)蒽-9-基)喹啉。使用上文所描述的一般合成程序,使用以下试剂合成化合物4:9-溴-10-(萘-1-基)蒽;(Pd(PPh₃)₄;K₂CO₃;以及3-喹啉硼酸。

[0698] 化合物5的合成:9,10-二(萘-2-基)-2,6-双(3,4,5-三氟苯基)蒽。使用上文所描述的一般合成程序,使用以下试剂合成化合物5:2,6-二溴-9,10-二(萘-2-基)蒽;Pd(PPh₃)₄;K₂CO₃;以及3,4,5-三氟苯基硼酸。

[0699] 实例1:化合物1-5的评价。为了表征使用各种材料形成NIC 910的作用,使用化合物1到5中的每一种化合物制备一系列样品以形成NIC 910。

[0700] 如本文实例中所使用的,提及材料的层厚度是指沉积在目标表面(在选择性沉积的情况下和/或表面的目标区域和/或其部分)上的材料的量,其对应于用具有所提及的层厚度的材料的均匀厚层覆盖目标表面的材料的量。通过实例,沉积10nm的层厚度指示沉积在表面上的材料的量对应于形成10nm厚的均匀厚度的材料层的材料的量。应当理解,通过非限制性实例,由于分子和/或原子可能的堆叠和/或聚集,所沉积材料的实际厚度可以是不均匀的。通过非限制性实例,沉积10nm的层厚度可以产生实际厚度大于10nm的所沉积材料的一些部分,和/或实际厚度小于10nm的所沉积材料的其它部分。沉积在表面上的材料的特定层厚度可以对应于整个表面上的所沉积材料的平均厚度。

[0701] 通过在玻璃衬底上方沉积具有约50nm厚度的NIC 910来制造一系列样品。然后使NIC 910的表面经受Mg的开放掩模沉积。使每个样品经受平均蒸发速率为约50 Å/s的Mg蒸气通量。在进行Mg涂层的沉积时,使用约100秒的沉积时间以获得约500nm的Mg的参考层厚度。

[0702] 一旦样品被制成,就进行光学透射测量以确定沉积在NIC 910表面上的Mg的相对

量。应当理解,通过非限制性实例,具有小于几nm的厚度的相对较薄的Mg涂层基本上是透明的。然而,随着Mg涂层的厚度增加,透光率降低。因此,各种NIC 910材料的相对性能可以通过测量穿过样品的透光率来评估,这与从Mg沉积工艺沉积在其上的Mg涂层的量和/或厚度直接相关。考虑到由玻璃衬底和NIC 910的存在引起的任何光损失和/或吸收,发现使用化合物1、2、3、4和5制备的样品跨电磁光谱的可见部分都展现出相对较高的透射率,大于约90%。高的光学透射率可以直接归因于在NIC 910的表面上存在相对较少量的Mg涂层(如果有的话),以吸收透射通过样品的光。因此,这些NIC 910材料通常对Mg展现出相对较低的亲合力/或初始粘附概率 S_0 ,因此在某些应用中可能对实现Mg涂层的选择性沉积和图案化特别有用。

[0703] 如在本文所描述的此实例和其它实例中所使用的,参考层厚度是指在展现出高初始粘附概率 S_0 的参考表面(例如,初始粘附概率 S_0 约为和/或接近1.0的表面)上沉积的Mg的层厚度。具体地,对于这些实例,参考表面是位于沉积室内的石英晶体的表面,用于监测沉积速率和参考层厚度。换句话说,参考层厚度并不表示沉积在目标表面(即,NIC 910的表面)上的Mg的实际厚度。相反,参考层厚度是指在使目标表面和参考表面(即石英晶体的表面)在相同的沉积期经受相同的Mg蒸气通量时,在参考表面上沉积的Mg的层厚度。如将理解的那样,在目标表面和参考表面在沉积期间没有同时受到相同的蒸气通量的情况下,可以使用适当的工具系数来确定和监测参考厚度。

[0704] 在不希望受特定理论束缚的情况下,基于上文讨论的成核和生长理论,假设通过沉积如化合物1等材料形成的表面通常展现出对吸附的Mg吸附原子的解吸能(E_{des})相对较低,对Mg吸附原子扩散的活化能(E_s)高和/或两者兼而有之。以此方式,即使当Mg的蒸气撞击速率($\dot{R}$)增加时,根据下文等式确定的临界成核速率($\dot{N}_i$)仍然相对较低,从而基本上抑制了Mg的沉积。

$$[0705] \quad \dot{N}_i = \dot{R} a_0^2 n_0 \left(\frac{\dot{R}}{v n_0} \right)^i \exp \left(\frac{(i+1)E_{des} - E_s + E_i}{kT} \right)$$

[0706] 假定当蒸气撞击速率(即,蒸发速率)增加时,衬底的温度可以升高。通过非限制性实例,当增加蒸发速率时,蒸发源通常在较高的温度下操作。因此,在较高的蒸发速率下,衬底可以经受较高水平的热辐射,这可以加热衬底。可能导致衬底温度升高的其它因素包含:由入射在衬底表面上的更多蒸发分子的能量转移而引起的衬底加热,以及衬底表面上分子的冷凝和/或去升华速率增加,在所述过程中释放能量并引起加热。

[0707] 为了进一步明确,术语“选择性”当在NIC 910的上下文中使用时,通常将被理解是指NIC 910在经受用于形成导电涂层的材料的蒸气通量时,抑制和/或防止其上的导电涂层沉积的程度。通过非限制性实例,与具有相对较低选择性的NIC 910相比,对Mg展现出相对较高选择性的NIC 910通常会更好地抑制和/或防止Mg涂层沉积在其上。通常,已经观察到展现出相对较高选择性的NIC 910还展现出相对较低的初始粘附概率 S_0 ,并且展现出相对较低选择性的NIC 910还展现出相对较高的初始粘附概率 S_0 。

[0708] 实例4.进行了一系列动力学蒙特卡罗(KMC)计算,以模拟金属吸附原子在展现出各种活化能的表面上的沉积。具体地,通过使具有与解吸(E_{des})、扩散(E_s)、解离(E_i)和与表面反应(E_b)相关的不同活化能水平的表面以恒定的单体通量速率经受蒸发的蒸气通量进

行计算,以模拟如Mg吸附原子等金属吸附原子在此类表面上的沉积。图32是当前实例所考虑的各种“事件”的示意性展示。在图32中,展示了气相中的原子3201入射到表面3200上。一旦原子3201被吸附到表面3200上,它就变成了吸附原子3203。吸附原子3203可以经历各种事件,所述事件包含:(i)解吸,解吸后产生解吸原子3211;(ii)扩散,所述扩散产生在表面3200上扩散的吸附原子3213;(iii)成核,其中临界数目的吸附原子3215聚集形成核;以及(iv)与表面反应,其中吸附原子3217反应并连接到表面3200。

[0709] 依据尝试频率(ω)、相应事件的活化能(E)、玻尔兹曼常数(k_B)和系统的温度(T),根据下文提供的等式计算出发生解吸、扩散和/或解离的速率(R):

$$[0710] \quad R = \omega \exp\left(\frac{-E}{k_B T}\right)$$

[0711] 出于上述计算的目的, i ,临界簇尺寸(即形成稳定核的临界吸附原子数)选择为2。吸附原子-吸附原子相互作用的扩散活化能被选择为大于约0.6eV,吸附原子-吸附原子相互作用的解吸活化能被选择为大于约1.5eV,并且吸附原子-吸附原子相互作用的解吸活化能被选择大于表面-吸附原子相互作用的解吸活化能的约1.25倍。上述值和条件是基于报告的Mg-Mg相互作用的值选择的。出于模拟的目的,使用了300K的温度(T)。使用如钨-钨等其它金属吸附原子-金属吸附原子活化相互作用的报告值重复计算。上述参考值已经通过非限制性实例在Neugbauer, C.A., 1964,《薄膜物理学(Physics of Thin Films)》,2,1,《金属薄膜中的结构失调现象(Structural Disorder Phenomena in Thin Metal Films)》中得到了报告。

[0712] 基于模拟的结果,通过根据下文提供的等式计算在模拟期间保留在表面上的吸附单体数(N_{ads})占撞击表面的单体总数($N_{总计}$)的分数来确定累积粘附概率:

$$[0713] \quad S = \frac{N_{ads}}{N_{总计}}$$

[0714] 在大于约8分钟的沉积时间段内,使用对应于约2 Å/s的蒸气通量速率进行模拟以模拟沉积,所述时间段对应于沉积参考厚度大于约96nm的膜的时间段。

[0715] 对于典型的表面,解吸活化能(E_{des})通常大于和/或等于扩散活化能(E_s)。基于模拟,现在已经发现,至少在一些情况下,在解吸活化能(E_{des})与扩散活化能(E_s)之间展现出相对较小的差的表面可能在充当NIC 910的表面方面特别有用。在一些非限制性实例中,解吸活化能大于和/或等于表面的扩散活化能,并且小于和/或等于约1.1倍、小于和/或等于约1.3倍、小于和/或等于约1.5倍、小于和/或等于约1.6倍、小于和/或等于约1.75倍、小于和/或等于约1.8倍、小于和/或等于约1.9倍、小于和/或等于约2倍和/或小于和/或等于约2.5倍表面的扩散活化能。在一些非限制性实例中,解吸活化能与扩散活化能之间的差(例如,以绝对值计)小于约和/或等于约0.5eV、小于和/或等于约0.4eV、小于约和/或等于约0.35eV,并且在一些非限制性实例中小于和/或等于约0.3eV,和/或小于和/或等于约0.2eV。在一些非限制性实例中,解吸活化能与扩散活化能之间的差在约0.05eV与约0.4eV之间、在约0.1eV与约0.3eV之间和/或在约0.1eV与约0.2eV之间。

[0716] 现在还已经发现,至少在一些情况下,在解吸活化能(E_{des})与解离活化能(E_i)之间展现出相对较小的差的表面可能在充当NIC 910的表面方面特别有用。在一些非限制性实

例中,解吸活化能(E_{des})小于和/或等于解吸活化能(E_i)的乘数。在一些非限制性实例中,解吸活化能小于和/或等于约1.5倍、小于和/或等于约2倍、小于和/或等于约2.5倍、小于和/或等于约2.8倍、小于和/或等于约3倍、小于和/或等于约3.2倍、小于和/或等于约3.5倍、小于和/或等于约4倍和/或小于和/或等于约5倍表面的解离活化能。

[0717] 现在还已经发现,至少在一些情况下,在扩散活化能(E_s)与解离活化能(E_i)之间展现出相对较小的差的表面可能在充当NIC 910的表面方面特别有用。在一些非限制性实例中,扩散活化能(E_s)小于和/或等于解吸活化能(E_i)的乘数。在一些非限制性实例中,扩散活化能小于和/或等于约2倍、小于和/或等于约2.5倍、小于和/或等于约2.8倍、小于和/或等于约3倍、小于和/或等于约3.2倍、小于和/或等于约3.5倍、小于和/或等于约4倍和/或小于和/或等于约5倍表面的解离活化能。

[0718] 在一些非限制性实例中,NIC 910表面的解吸活化能(E_{des})、扩散活化能(E_s)与解离活化能(E_i)之间的关系可以表示如下:

$$[0719] \quad E_{des} \leq \alpha * E_s \leq \beta * E_i$$

[0720] 其中 α 可以是选自约1.1与约2.5之间的范围的任何数字,并且 β 可以是选自约2与约5之间的范围的任何数字。在一些非限制性实例中, α 可以是选自约1.5与约2之间的范围的任何数字,并且 β 可以是选自约2.5与约3.5之间的范围的任何数字。在另一个非限制性实例中,将 α 选择为约1.75,并且将 β 选择为约3。

[0721] 现在已经发现,至少在某些情况下,具有以下关系的表面对于Mg蒸气可以展现出小于约0.1的累积粘附概率:

$$[0722] \quad E_{des} \leq 1.75 * E_s \leq 3 * E_i$$

[0723] 因此,在一些非限制性实例中,具有上述活化能关系的表面对于用作NIC 910的表面可能是特别有利的。

[0724] 现在还已经发现,除了上述活化能关系外,在扩散活化能与解离活化能之间展现出小于和/或等于约0.3eV的相对较小的差的表面在某些应用中可能特别有用,其中期望累积粘附概率小于约0.1。扩散活化能(E_s)与解离活化能(E_i)之间的能量差(ΔE_{s-i})可以根据以下等式来计算:

$$[0725] \quad \Delta E_{s-i} = E_s - E_i$$

[0726] 通过非限制性实例,现在已经发现,至少在某些情况下,其中扩散活化能与解离活化能之间的能量差小于和/或等于约0.25eV的表面展现出Mg蒸气的小于和/或等于约0.07的累积粘附概率。在其它实例中, ΔE_{s-i} 小于和/或等于约0.2eV导致累积粘附概率小于和/或等于约0.05, ΔE_{s-i} 小于和/或等于约0.1eV导致累积粘附概率小于和/或等于约0.04,并且 ΔE_{s-i} 小于和/或等于约0.05eV导致累积粘附概率小于和/或等于约0.025。

[0727] 因此,在一些非限制性实例中,表面的特征在于:在以下不等式关系中, α 是选自约1.1与约2.5之间的范围和/或在一些非限制性实例中,约1.5与约2之间的范围,如通过非限制性实例约1.75的任何数字,并且 β 是选自约2与约5之间的范围和/或在一些非限制性实例中,约2.5与约3.5之间的范围,如通过非限制性实例约3的任何数字:

$$[0728] \quad E_{des} \leq \alpha * E_s \leq \beta * E_i$$

[0729] 并且其中在以下等式中,根据以下等式计算的 ΔE_{s-i} 小于和/或等于约0.3eV、小于和/或等于约0.25eV、小于和/或等于约0.2eV、小于和/或等于约0.15eV、小于和/或等于约

0.1eV和/或小于和/或等于约0.05eV:

$$[0730] \quad \Delta E_{s-i} = E_s - E_i$$

[0731] 还分析了计算结果,以确定模拟的初始粘附概率 S_0 ,在本实例中,初始粘附概率被指定为Mg在沉积到表面上得到平均厚度为约1nm的Mg涂层时在此类表面上的粘附概率。基于对结果的分析,现在已经发现,至少在某些情况下,其中解吸活化能(E_{des})小于扩散活化能(E_s)的约2倍,并且扩散活化能(E_s)小于解离活化能(E_i)的约3倍的表面通常展现出小于约0.1的相对较低的初始粘附概率 S_0 。

[0732] 在不希望受任何特定理论束缚的情况下,假设各种事件的活化能以及如上文所描述的这些能量之间的各自关系通常将适用于吸附原子与表面反应的活化能(E_b)大于解吸活化能(E_{des})的表面。对于其中吸附原子与表面反应的活化能(E_b)小于解吸活化能(E_{des})的表面,假设吸附原子在这种表面上的初始粘附概率 S_0 通常将大于约0.1。

[0733] 相关领域的普通技术人员应当理解,上文所描述的各种活化能被视为以如电子伏特(eV)等任何能量单位测量的非负值。在这种情况下,与上文讨论的活化能有关的各种不等式和等式通常可以适用。

[0734] 尽管上面已经讨论了各种活化能的模拟值,但是应了解,这些活化能也可以使用各种技术通过实验测量和/或推导。可以用于此目的的技术和仪器的实例包含但不限于热解吸光谱、场离子显微镜(FIM)、扫描隧道显微镜(STM)、透射电子显微镜(TEM)和中子活化示踪剂扫描(NATS)。

[0735] 通常,如果指定了表面和吸附原子的一般组成和结构(例如,通过实验测量和分析),则可以通过进行量子化学模拟来推导本文所描述的各种活化能。对于模拟,可以使用如通过非限制性实例单能点、过渡态、能量表面扫描和局部/全局能量最小值等方法的量子化学模拟。如通过非限制性实例密度泛函理论(DFT)、Hartree-Fock(HF)、自洽场(SCF)和完全配置相互作用(FCI)等各种理论可以与此类模拟方法结合使用。如将理解的那样,可以通过检查初始状态、过渡状态和最终状态的相对能量来模拟各种事件,例如扩散、解吸和成核。通过非限制性实例,过渡状态和初始状态之间的相对能量差通常可以提供与各种事件相关的活化能的相对较准确的估计。

[0736] 在根据马库什(Markush)组描述本公开的特征和/或方面的情况下,相关领域的普通技术人员应当理解,本公开因此也根据此类马库什组的成员的子组的任何单独成员进行描述。

[0737] 术语

[0738] 单数形式的引用包含复数形式,反之亦然,除非另有说明。

[0739] 如本文所使用的,如“第一”和“第二”等关系术语以及如“a”、“b”等编号装置可以单独用于将一个实体和/或元件与另一实体和/或元件区分,而不必要求和/或暗示此类实体和/或元件之间的任何物理和/或逻辑关系和/或顺序。

[0740] 术语“包含”和“包括”被广泛地以开放式方式使用,因此应解释为“包含但不限于”。术语“实例”和“示例性”仅用于识别实例以用于说明目的,并且不应将本发明的范围解释为将本发明的范围限制为所述实例。特别地,术语“示例性”不应被解释为表示和/或赋予其所使用的表达任何赞美、有益和/或其它品质,无论是在设计、性能和/或以其它方式。

[0741] 任何形式的术语“耦接”和“连通”旨在意指通过某个接口、装置、中间组件和/或连

接的直接连接和/或间接连接,无论是光学、电气、机械、化学和/或以其它方式。

[0742] 术语“在……上”和/或“在……之上”当用于指相对于另一组件的第一组件和/或“覆盖”和/或“覆盖”另一组件时可以涵盖第一组件直接在(包含但不限于与其物理接触)其它组件上的情况,以及一个或多个中间组件定位于第一组件与其它组件之间的情况。

[0743] 除非另有说明,否则如“向上”、“向下”、“左”和“右”等方向术语用于指所参考的附图中的方向。类似地,如“向内”和“向外”等词用于分别指朝向和远离装置、区域和/或体积和/或其指定部分的几何中心的方向。此外,本文所描述的所有尺寸仅旨在作为说明某些非限制性实例的目的的实例,并且不旨在将本公开的范围限制为任何可能偏离此类尺寸的非限制性实例指定的。

[0744] 如本文所使用的,术语“基本上”、“基本”、“大约”和/或“约”用于表示和解释小的变化。当结合事件和/或情形使用时,此类术语可以指事件和/或情形精确地发生的实例以及事件和/或情形接近发生的实例。通过非限制性实例,当与数值结合使用时,此类术语可以指小于和/或等于所述数值的 $\pm 10\%$ 的变化范围,如小于和/或等于 $\pm 5\%$ 、小于和/或等于 $\pm 4\%$ 、小于和/或等于 $\pm 3\%$ 、小于和/或等于 $\pm 2\%$ 、小于和/或等于 $\pm 1\%$ 、小于和/或等于 $\pm 0.5\%$ 、小于和/或等于 $\pm 0.1\%$ 和/或小于等于 $\pm 0.05\%$ 。

[0745] 如本文所使用的,短语“基本上由……组成”将被理解为包含具体叙述的那些元件以及不会实质性影响所描述技术的基本和新颖特征的任何另外的元件,而在不使用任何修饰符的情况下短语“由……组成”不包含任何未具体叙述的元件。

[0746] 如相关领域普通技术人员将理解的,出于任何和所有目的,特别是在提供书面描述方面,本文所公开的所有范围还涵盖任何和所有可能的子范围和/或其子范围的组合。任何列举的范围都可以很容易地被识别为充分描述和/或能够将相同的范围至少分解成其相等的部分,包含但不限于一半、三分之一、四分之一、五分之一、十分之一等。作为非限制性实例,本文中所讨论的每个范围可以容易地分解为下三分之一、中三分之一和/或上三分之一等。

[0747] 相关领域的普通技术人员还应当理解,如“至多”、“至少”、“大于”、“小于”等所有语言和/或术语可以包含和/或指所叙述的范围并且还可以指可以随后分解成如本文所讨论的子范围的范围。

[0748] 如相关领域的普通技术人员应当理解的,范围包含所叙述范围的每个单独成员。

[0749] 概述

[0750] 摘要的目的是使相关专利局和/或一般公众,以及特别是不熟悉专利和/或法律术语和/或用语的本领域普通技术人员能够通过粗略检查快速确定技术公开的性质。摘要既不旨在限定本公开的范围,也不旨在以任何方式限制本公开的范围。

[0751] 上文已经讨论了当前公开的实例的结构、制造和使用。所讨论的具体实例仅是为实现和使用本文所公开的概念的具体方式的说明,并且不限制本公开的范围。相反,本文阐述的一般原理被认为仅是对本公开范围的说明。

[0752] 应当理解,由权利要求而不是由所提供的实施方案细节描述,并且可以通过改变、省略、添加和/或替换和/或在不存在任何元件和/或替代物和/或等效功能元件(无论是否在本文中具体公开)的限制的情况下修改的本公开对于相关领域的普通技术人员来说将是显而易见的,可以对本文所公开的实例进行,并且可以提供许多适用的可以体现在各种特

定上下文中的发明概念,而不会偏离本公开。

[0753] 特别地,在上文所描述的实例中的一个或多个实例中描述和展示的特征、技术、系统、子系统和方法,无论是否被描述和展示为离散的和/或分开的,在不脱离本公开的范围的情况下都可以组合和/或集成到另一个系统中,以创建包含上文可能未明确描述的特征的组合和/或子组合的替代实例,和/或某些特征可能被省略,和/或未实施。适用于此类组合和子组合的特征对于本领域技术人员在总体上审阅本发明申请时将容易地显而易见。改变、替换和变更的其它实例是可容易确定的,并且可以在不脱离本文公开的精神和范围的情况下做出。

[0754] 本文中叙述本公开的原理、方面和实施例以及其实例的所有陈述旨在涵盖其结构等效物和功能等效物两者并且涵盖并包含所有合适的技术变化。另外,此类等效物旨在包含当前已知的等效物以及将来开发的等效物两者,即,所开发的执行相同功能的任何元件,而不考虑结构。

[0755] 因此,说明书和其中公开的实例仅被视为说明性的,本公开的真实范围由以下编号的权利要求公开。

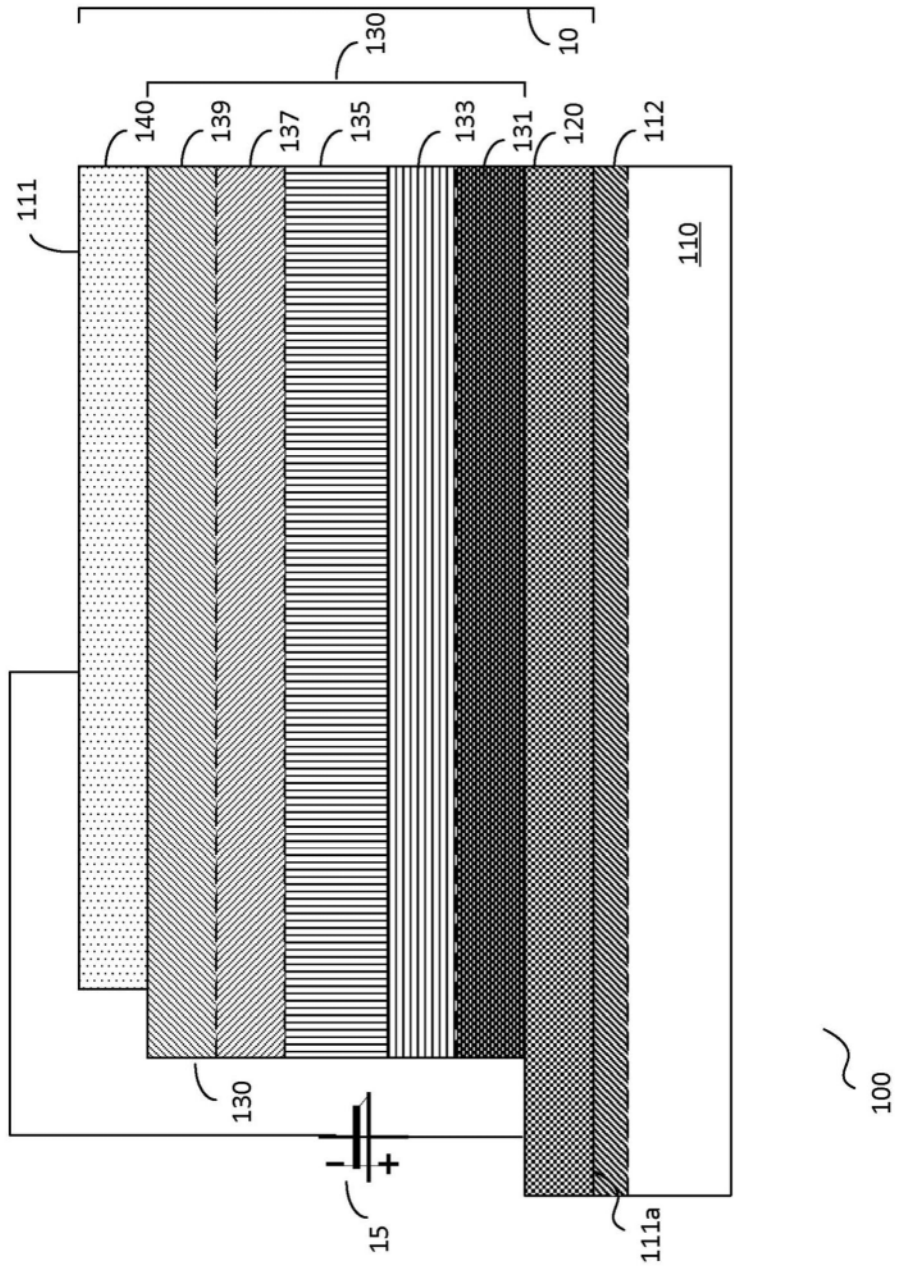


图1

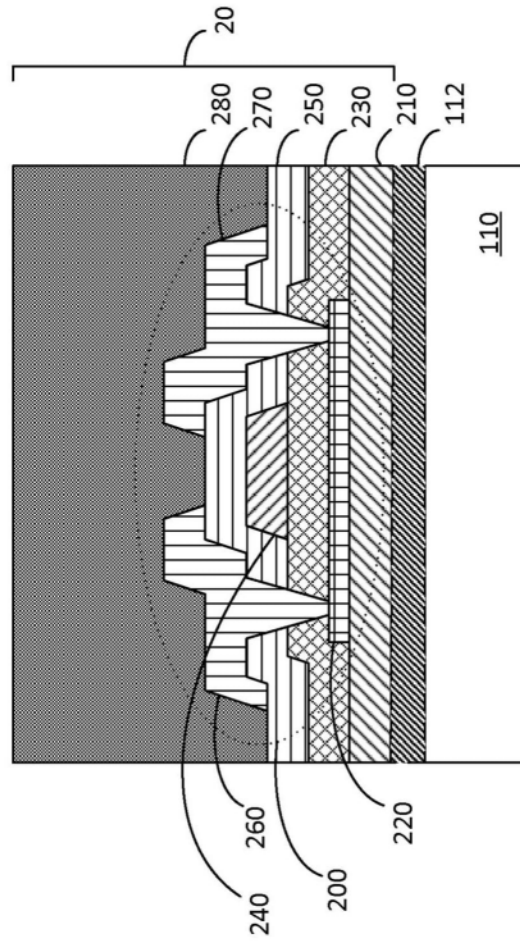


图2

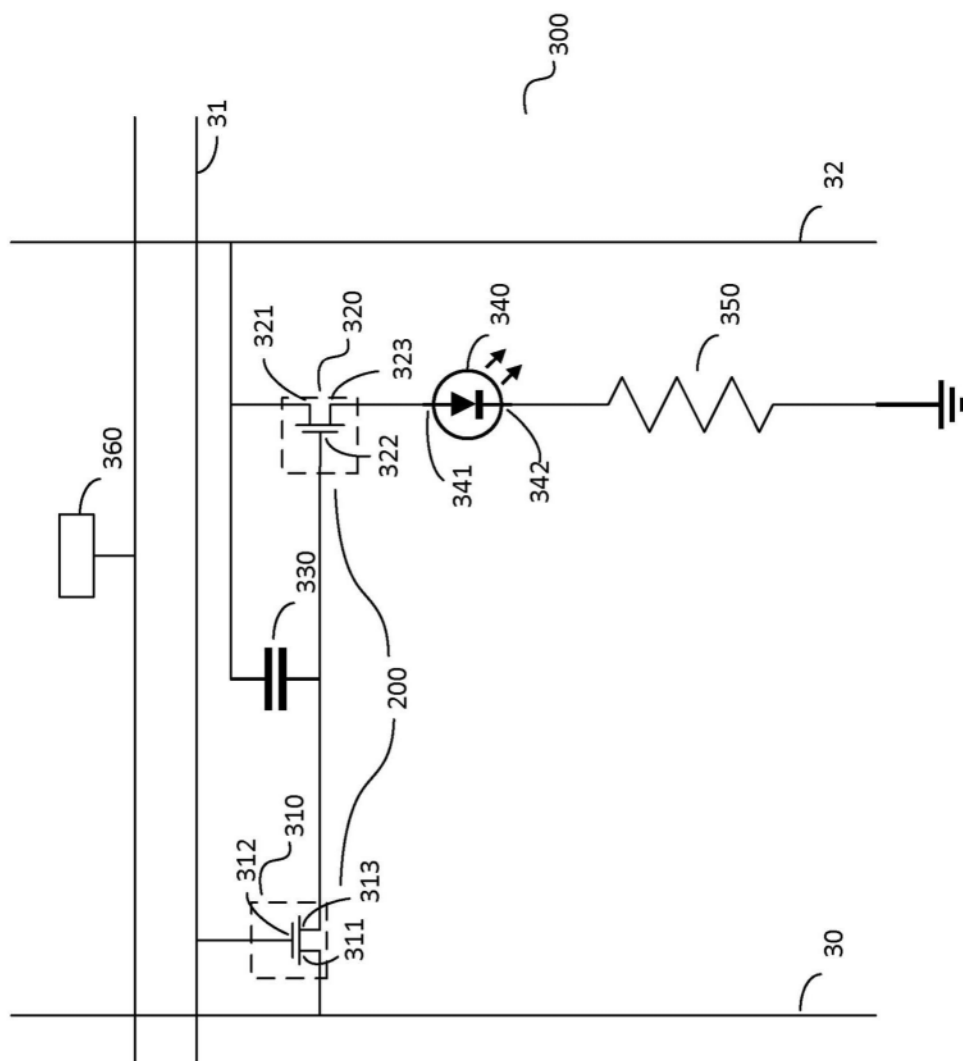


图3

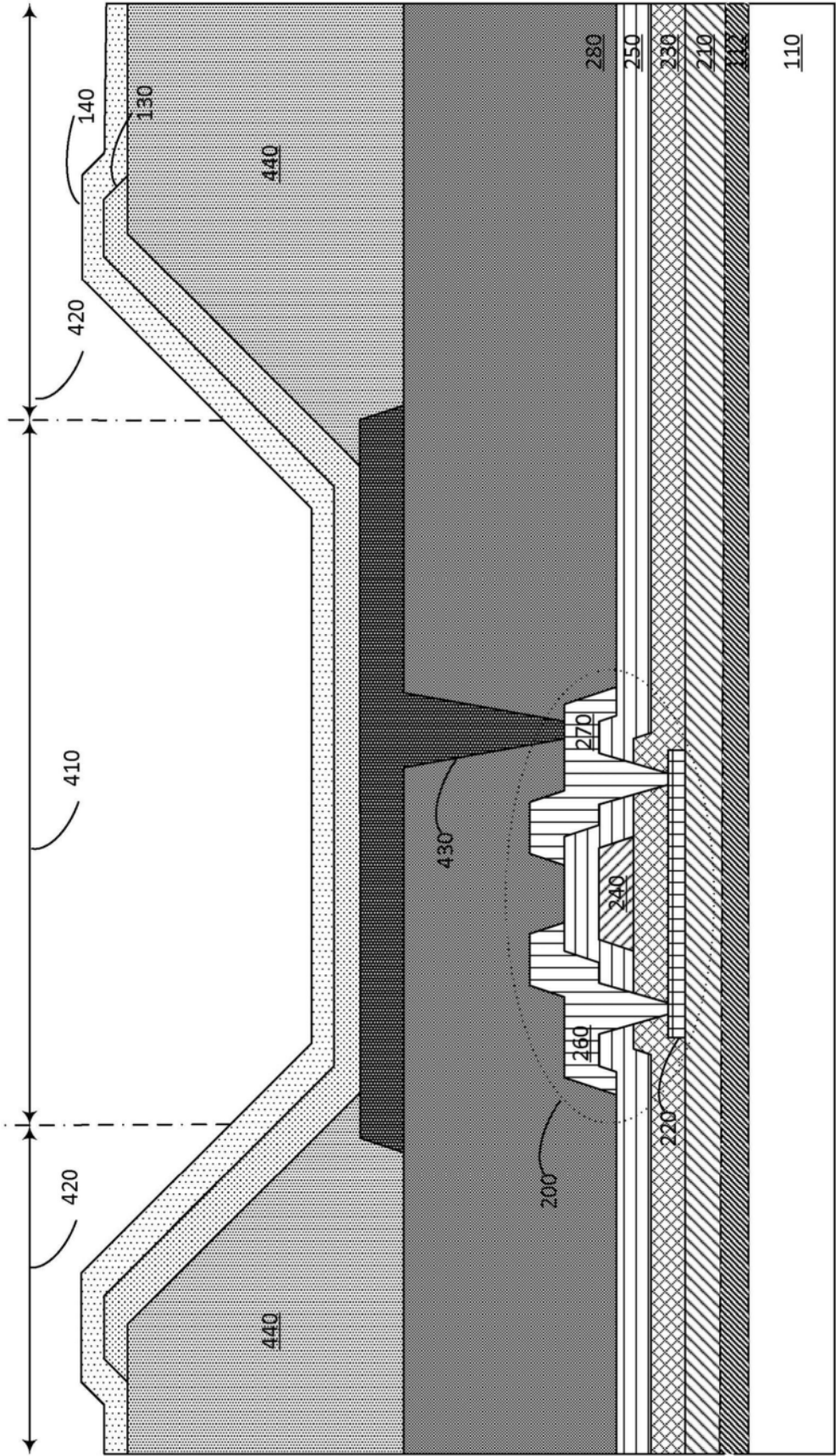


图4

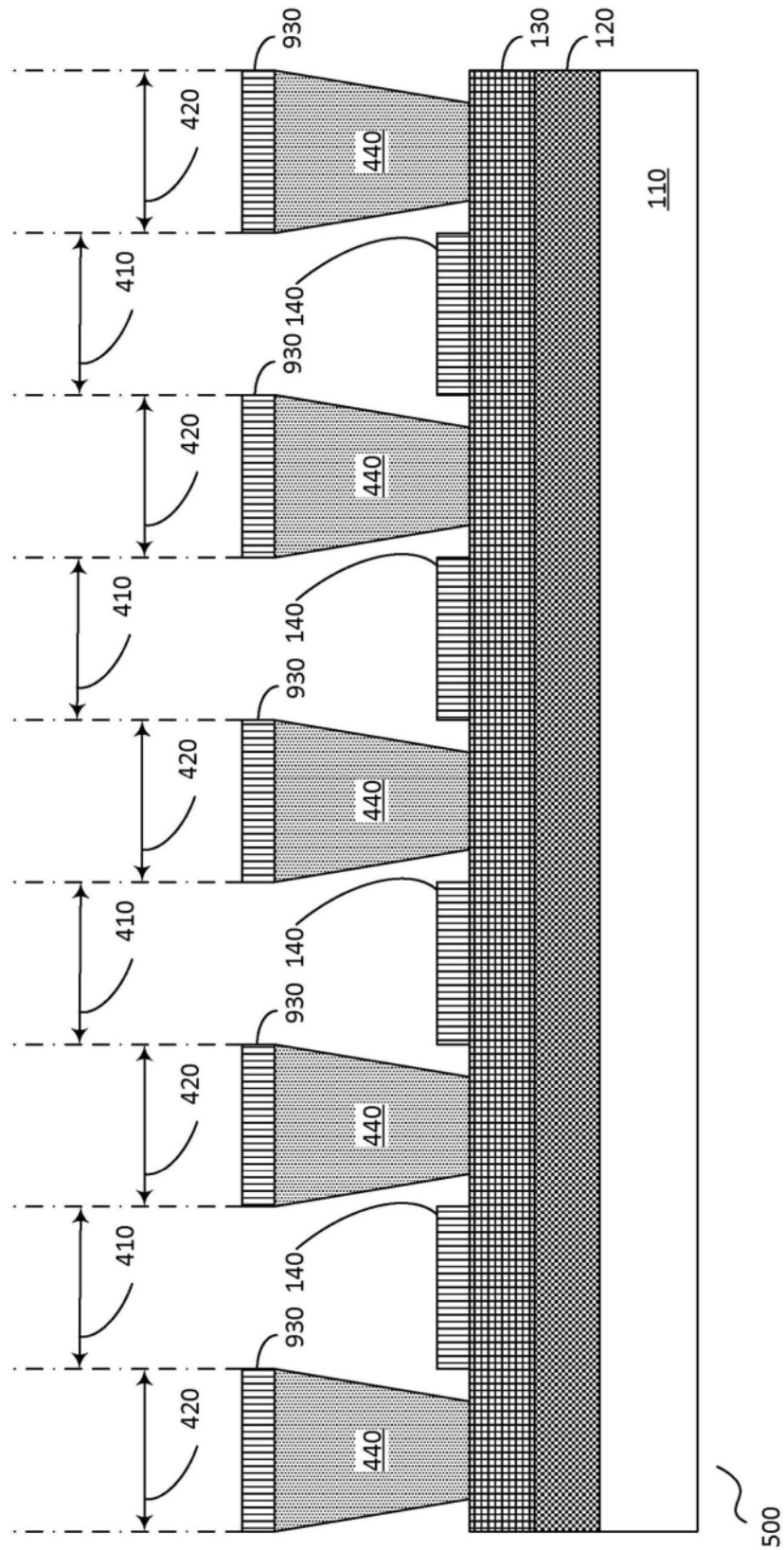


图5

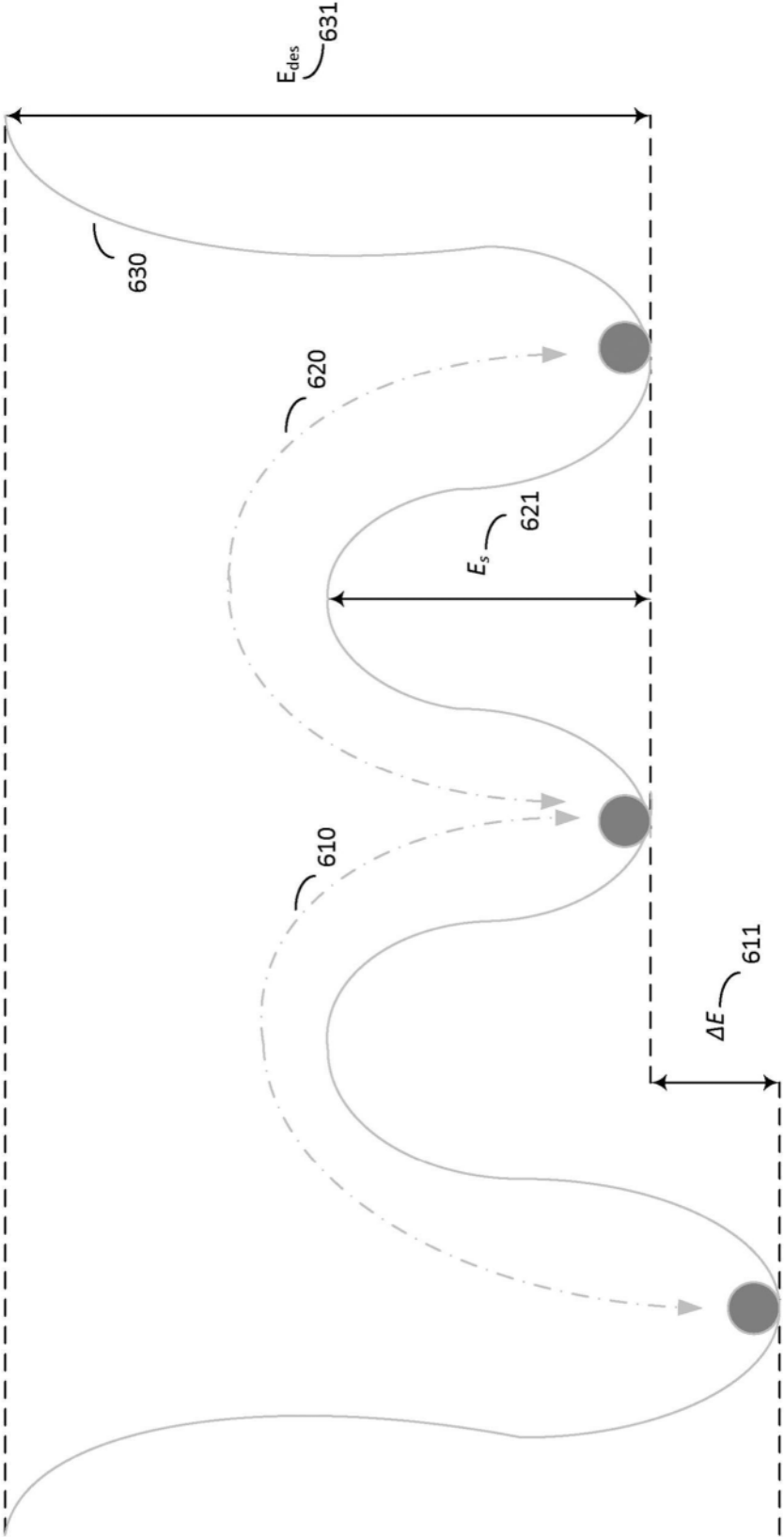


图6

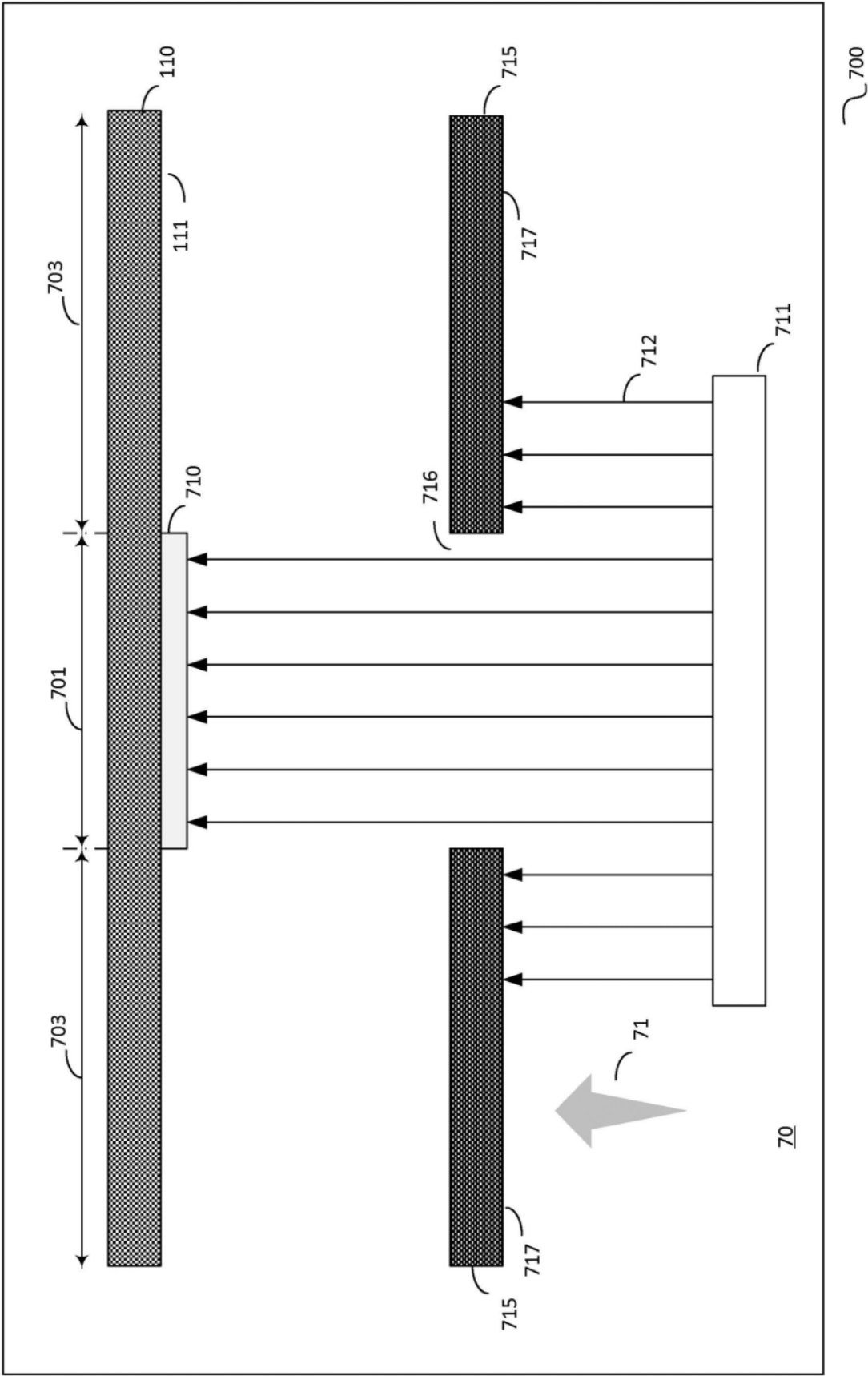


图7

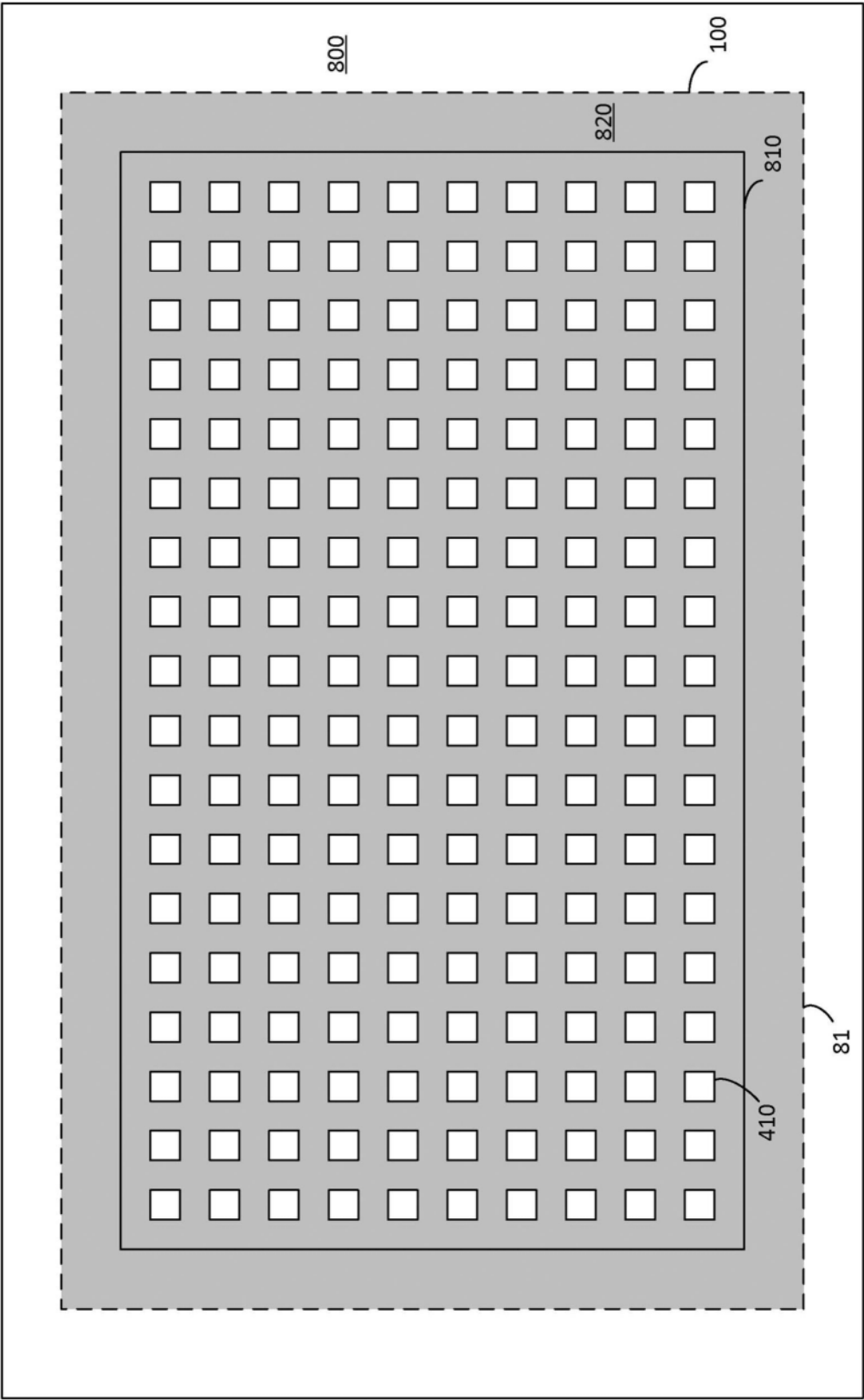


图8A

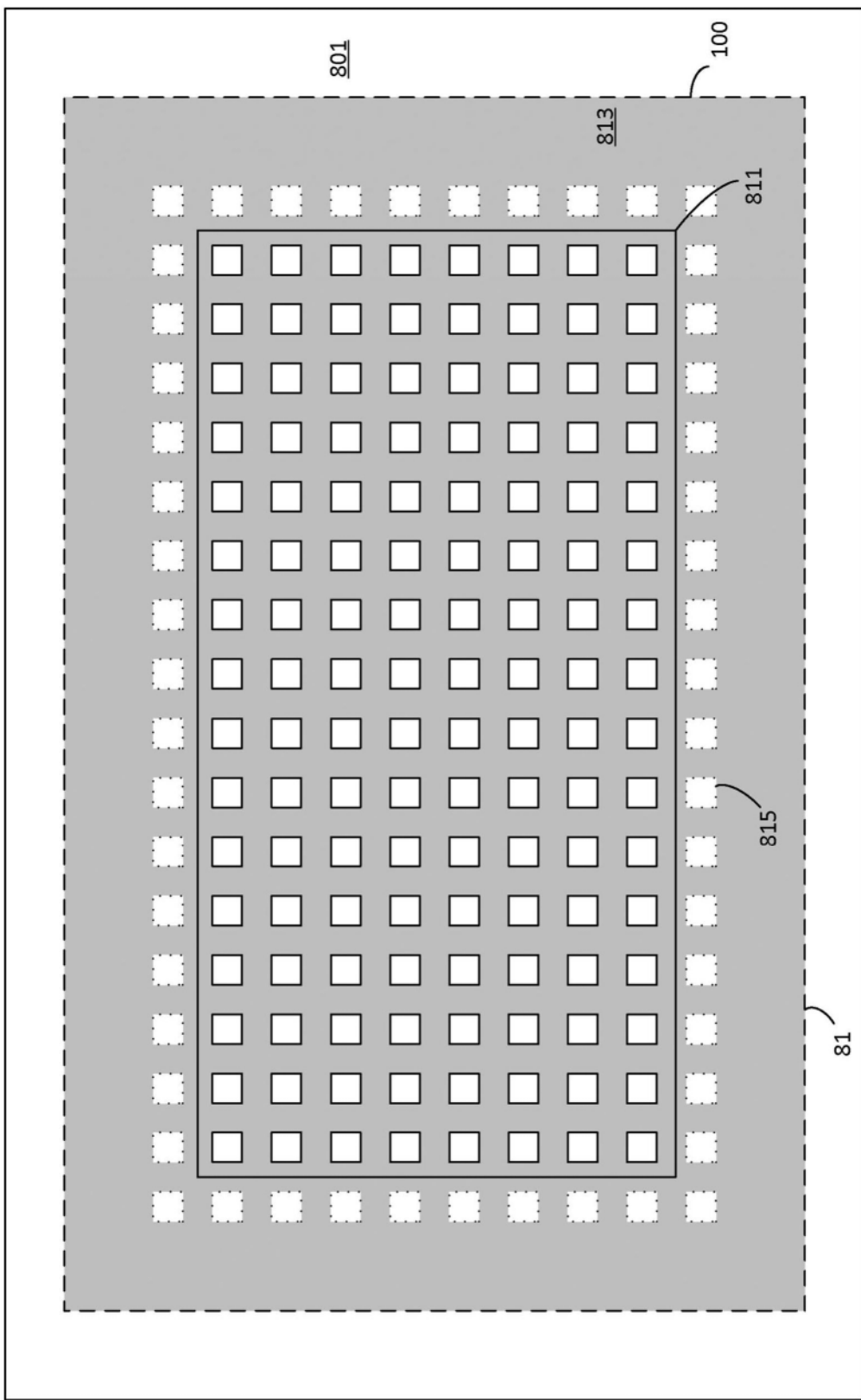


图8B

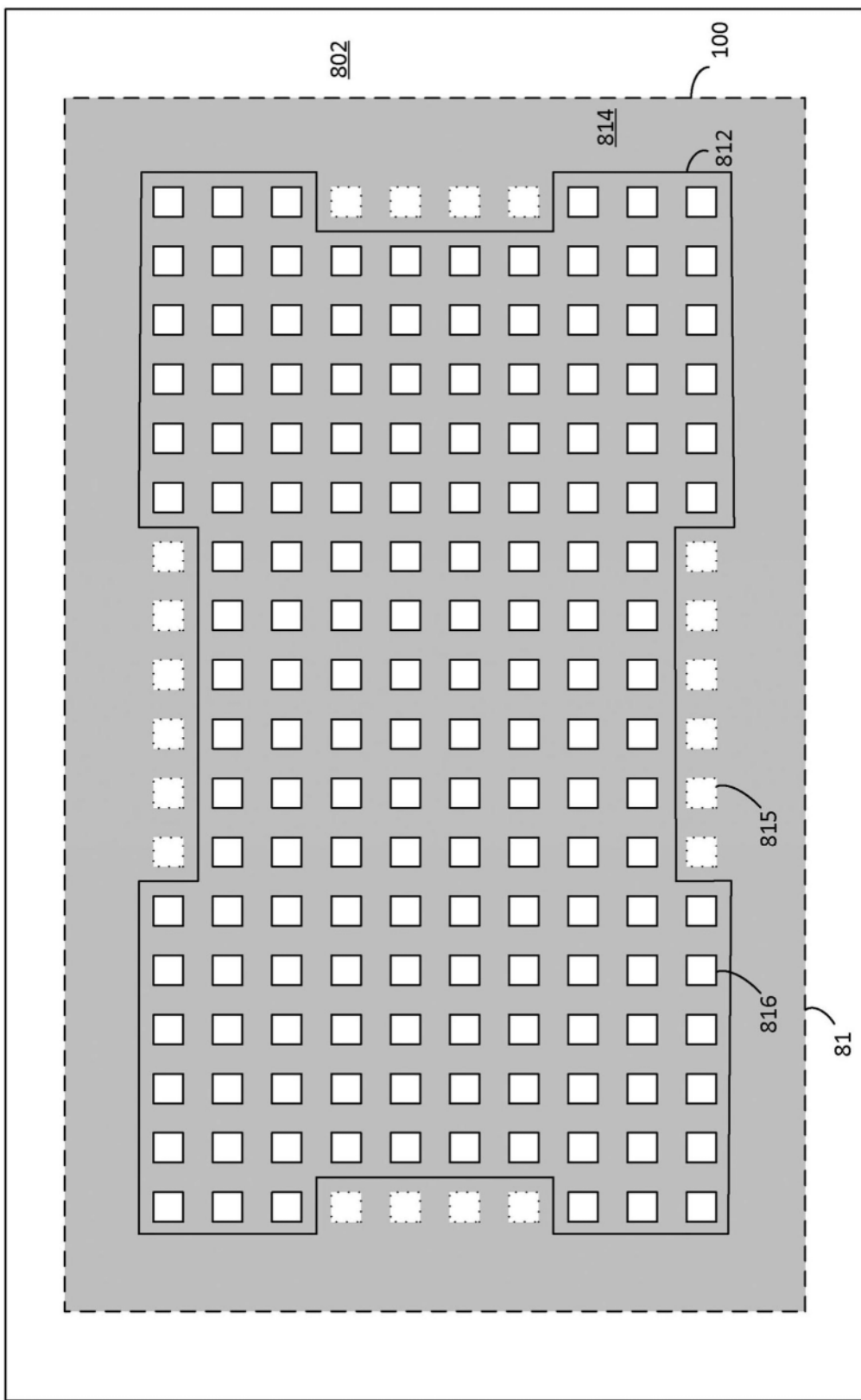


图8C

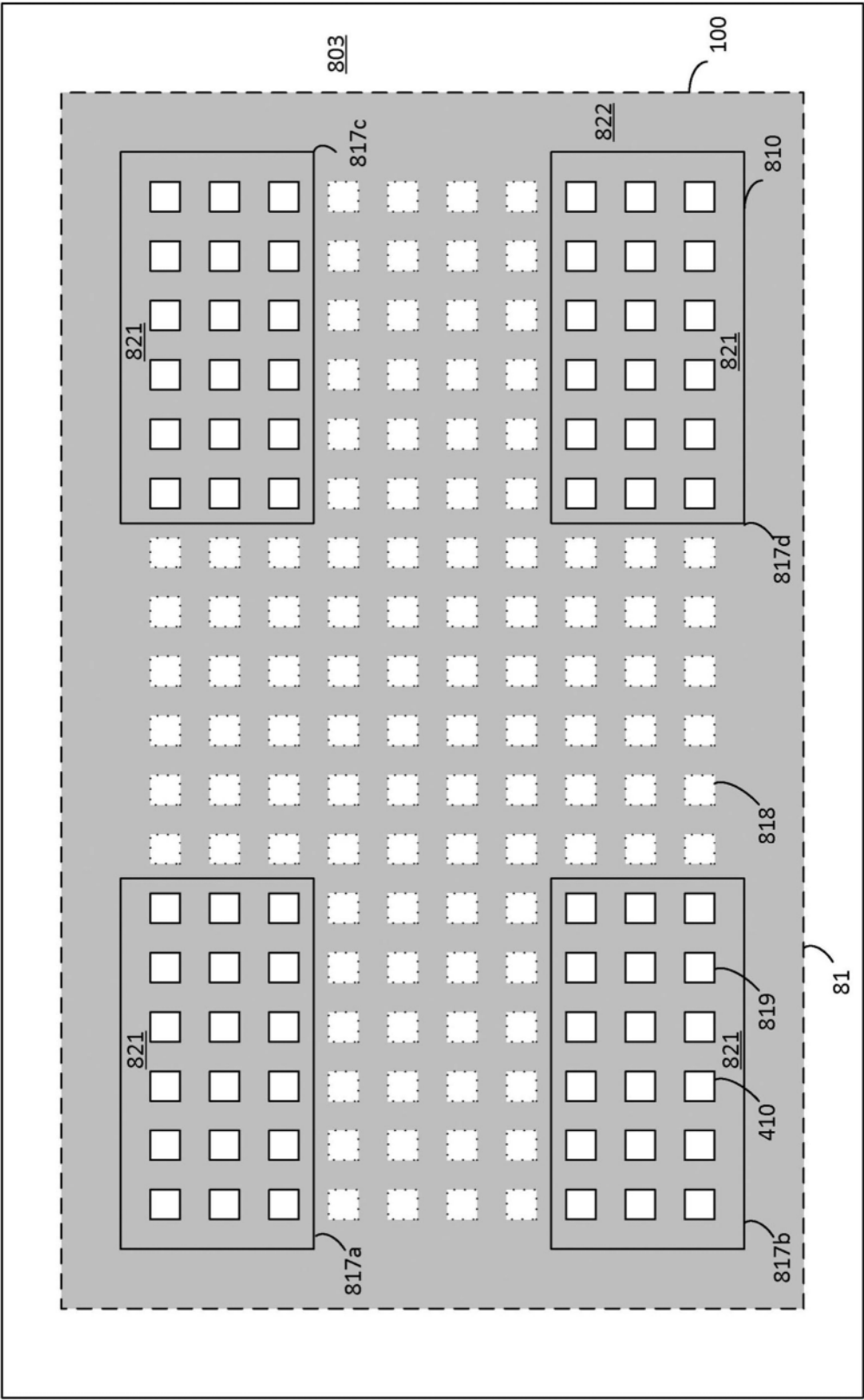


图8D

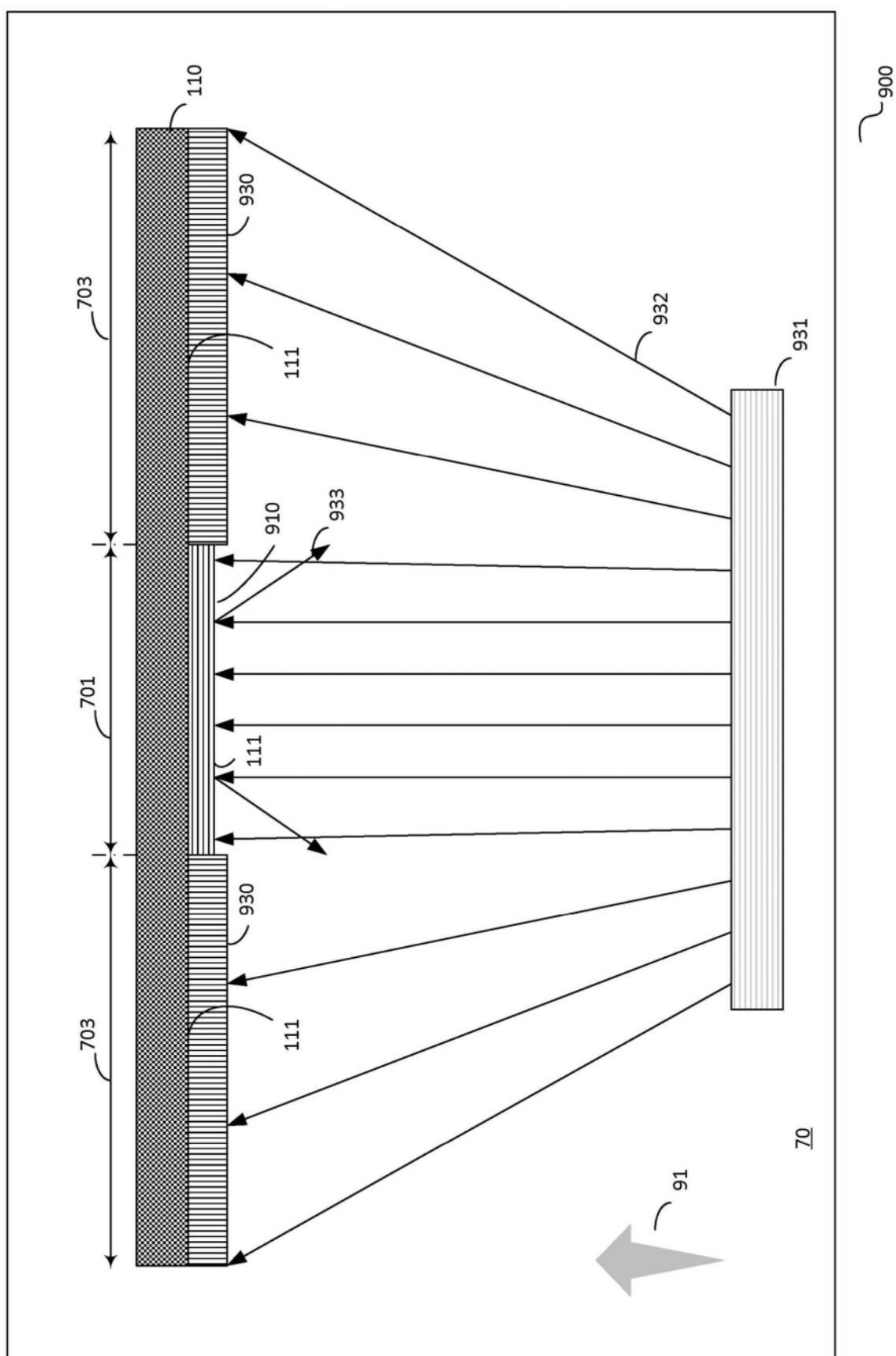


图9

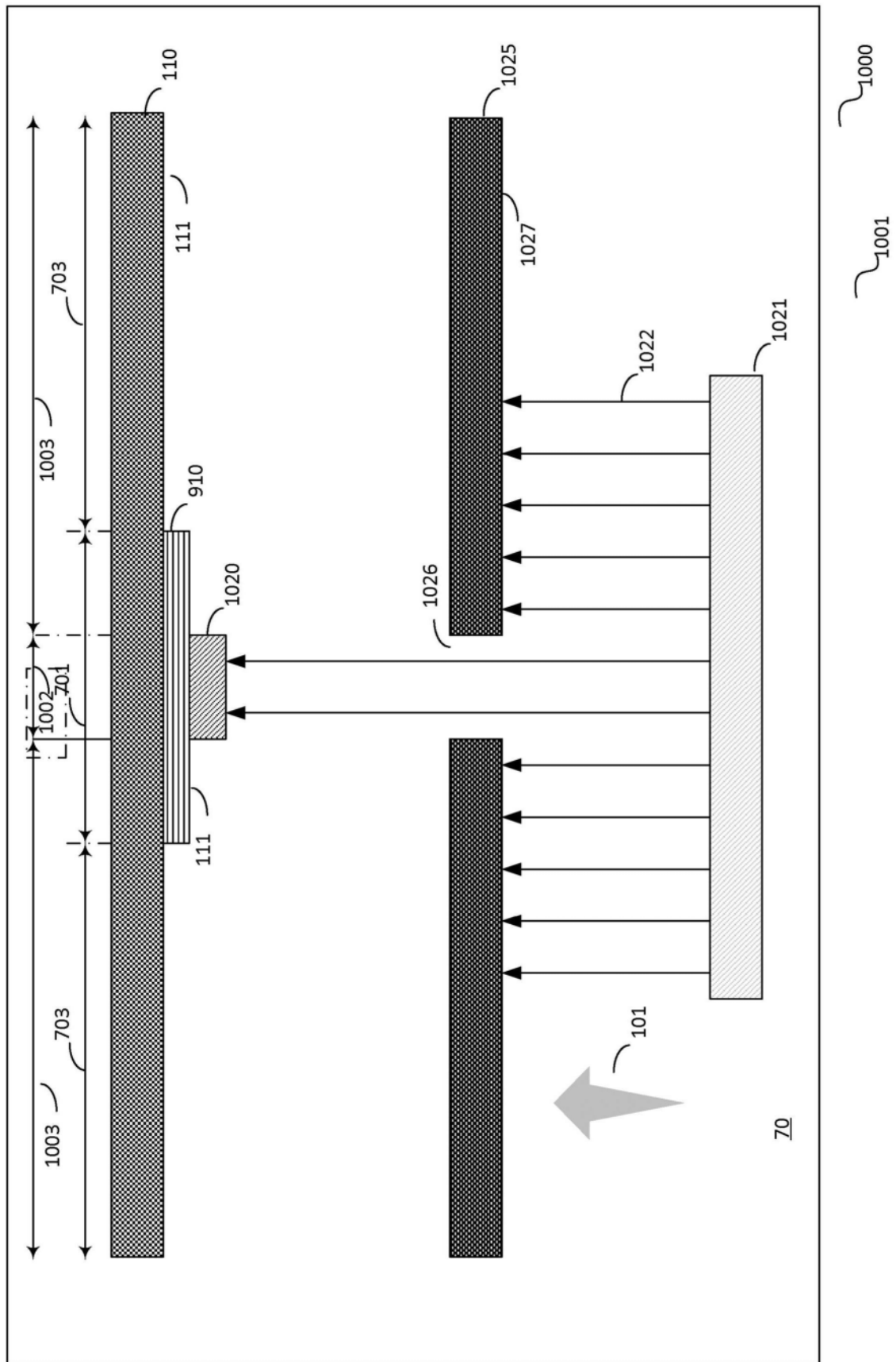
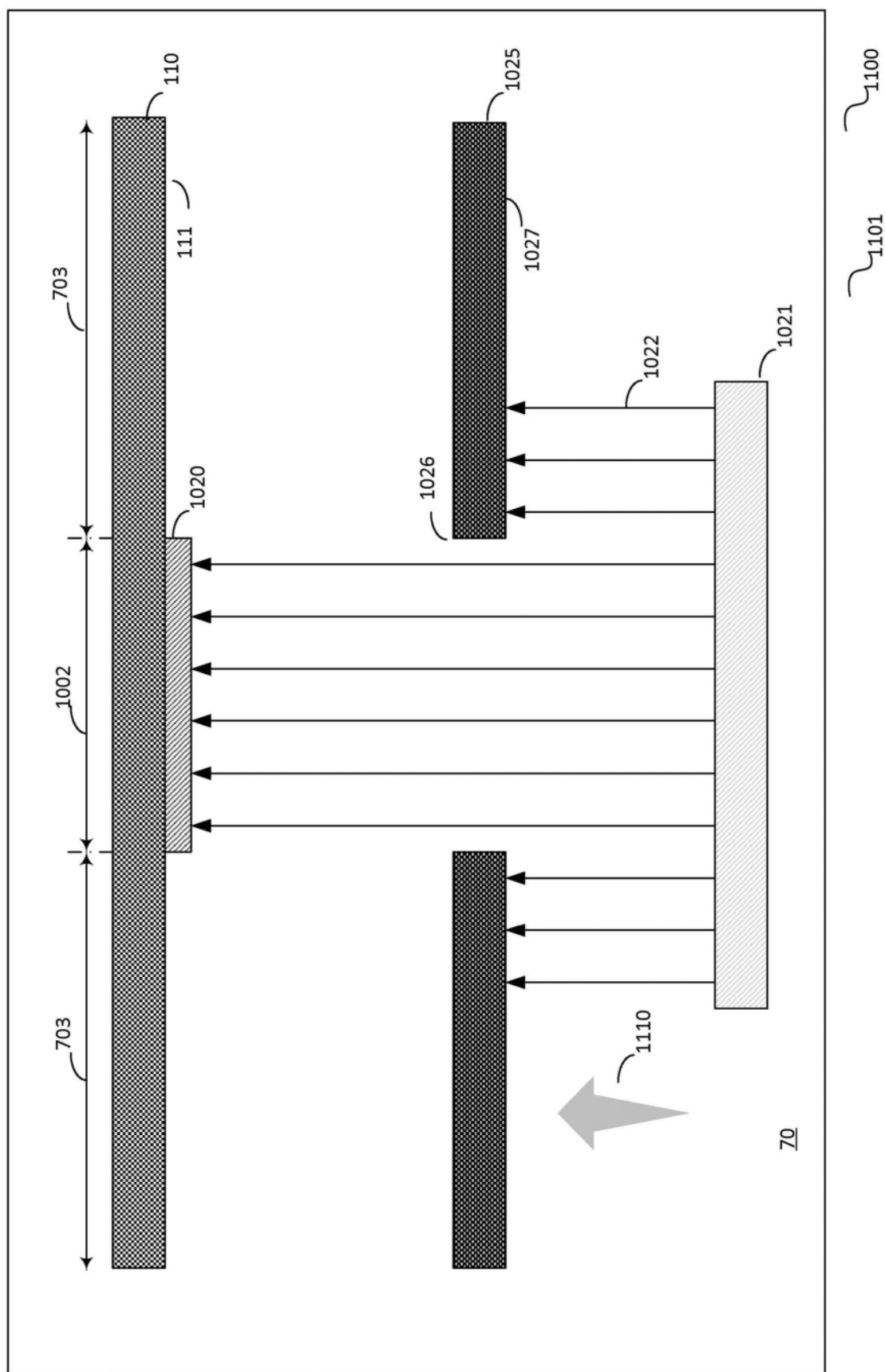


图10A



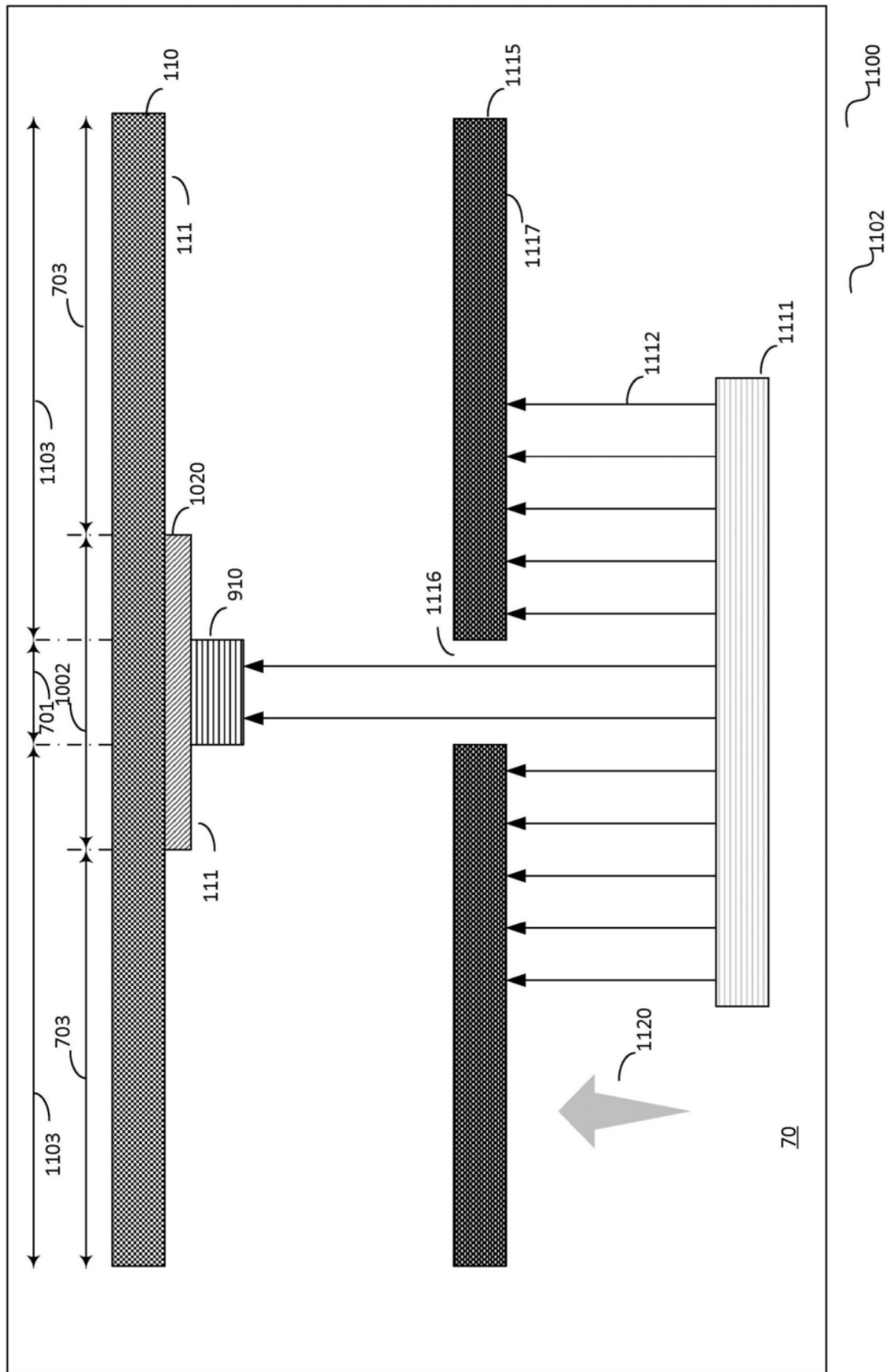


图11B

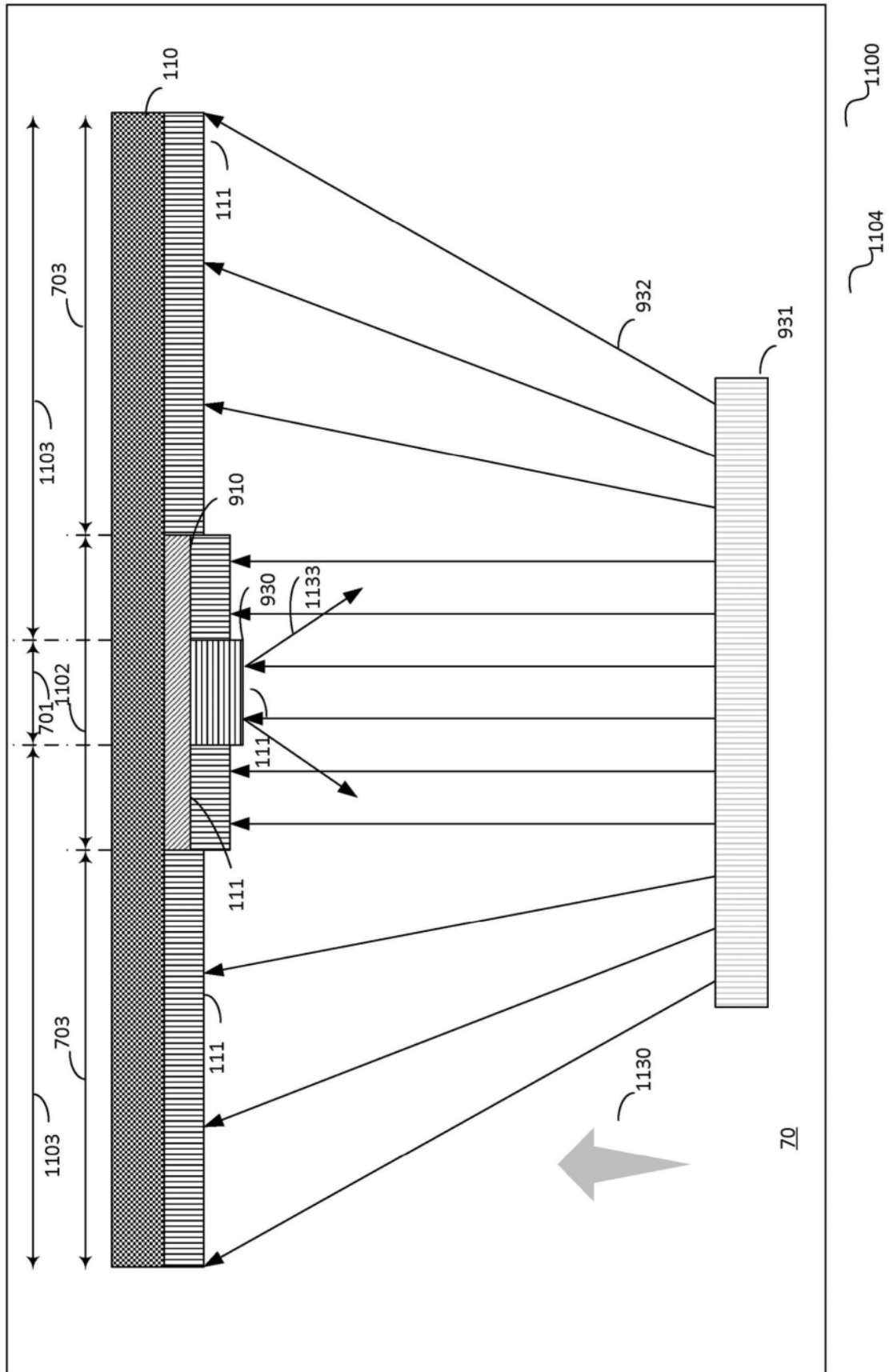


图11C

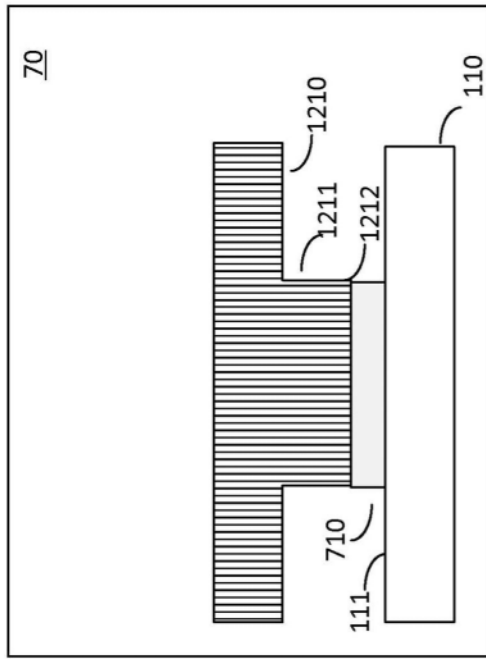


图12B

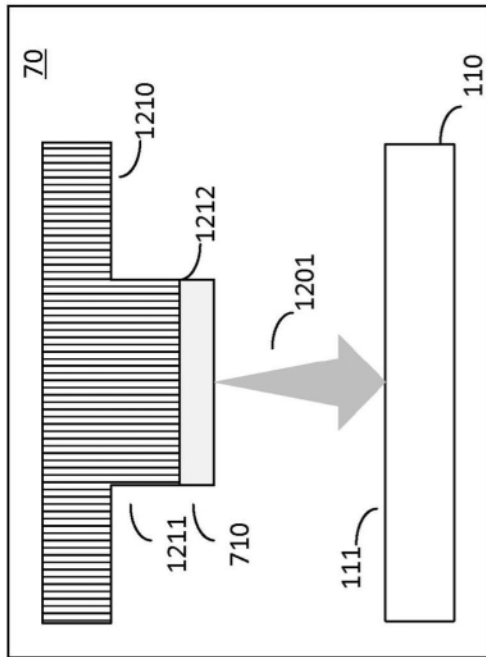


图12A

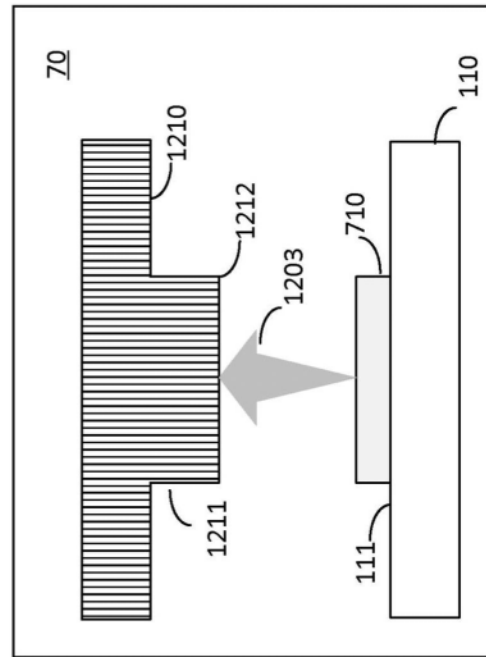
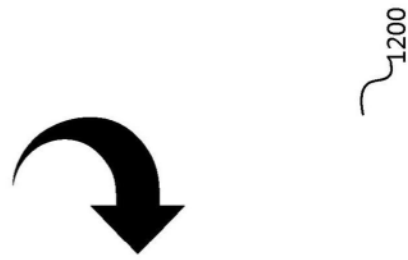


图12C



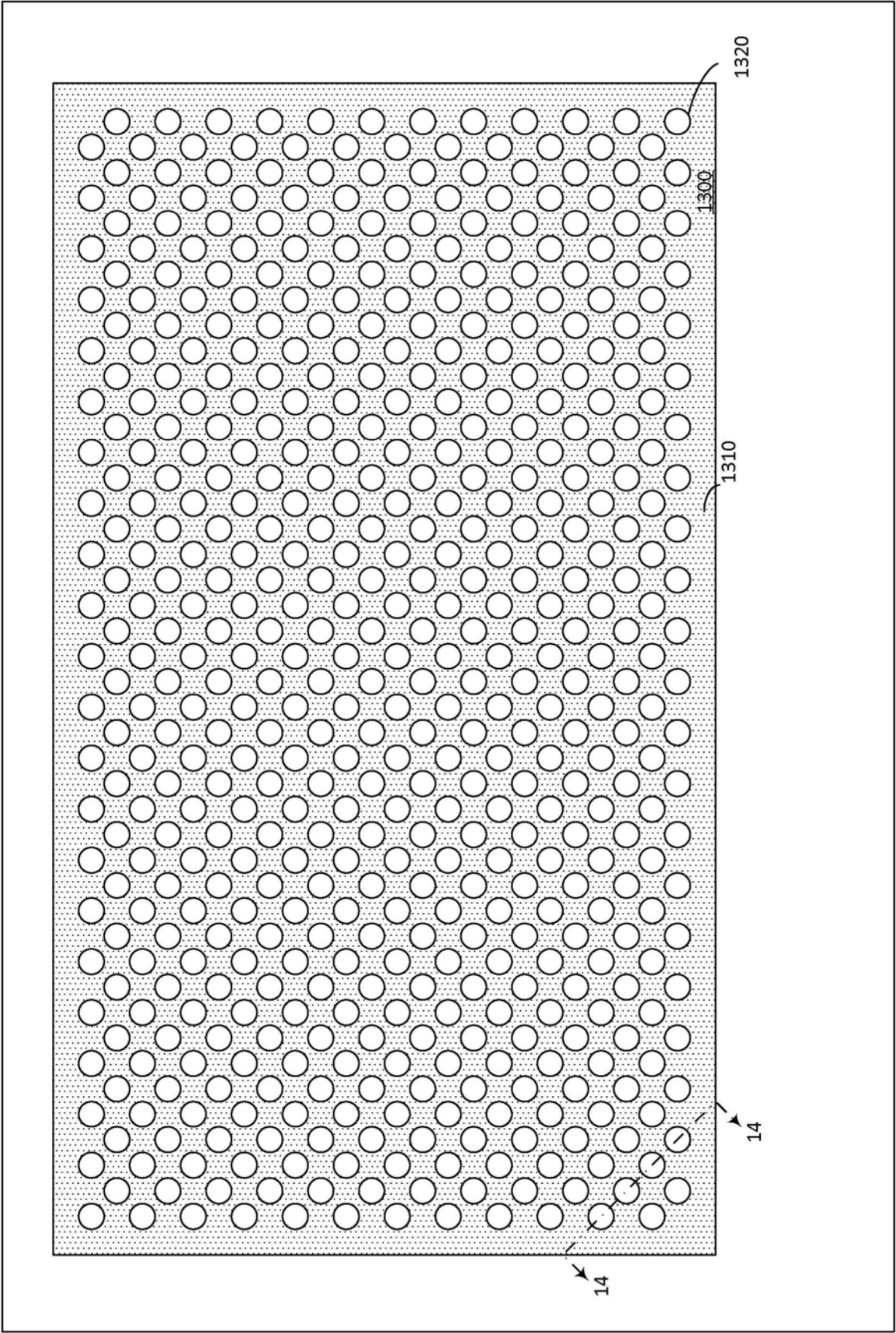


图13

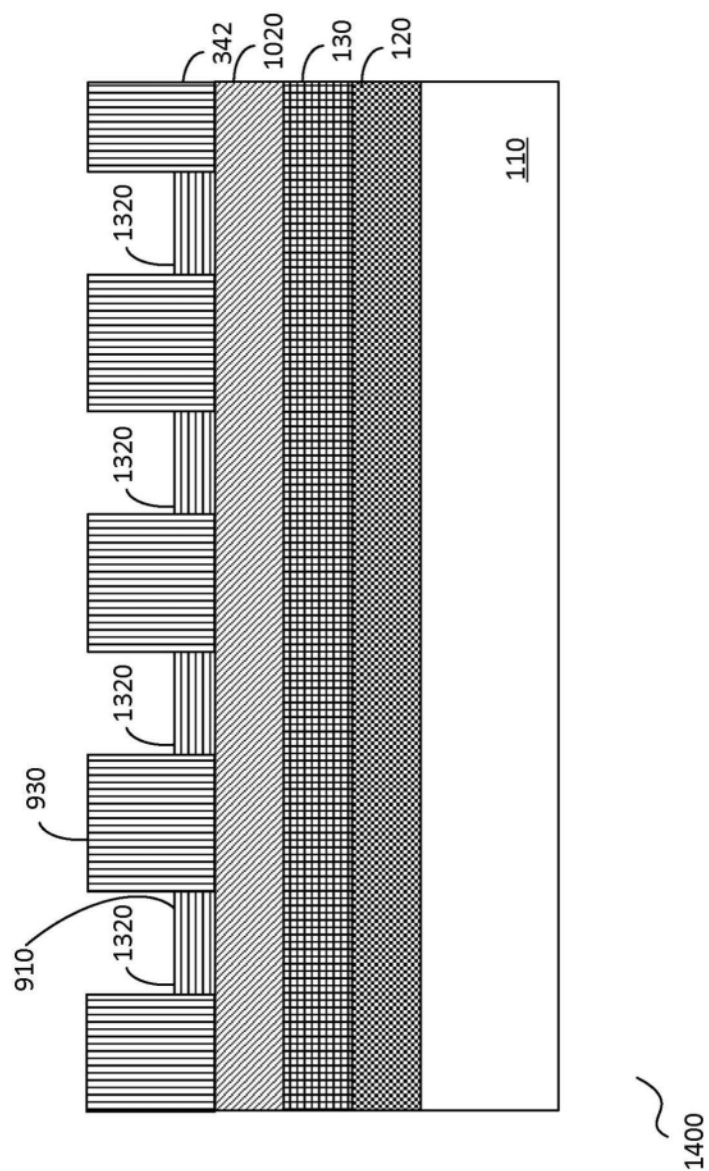


图14

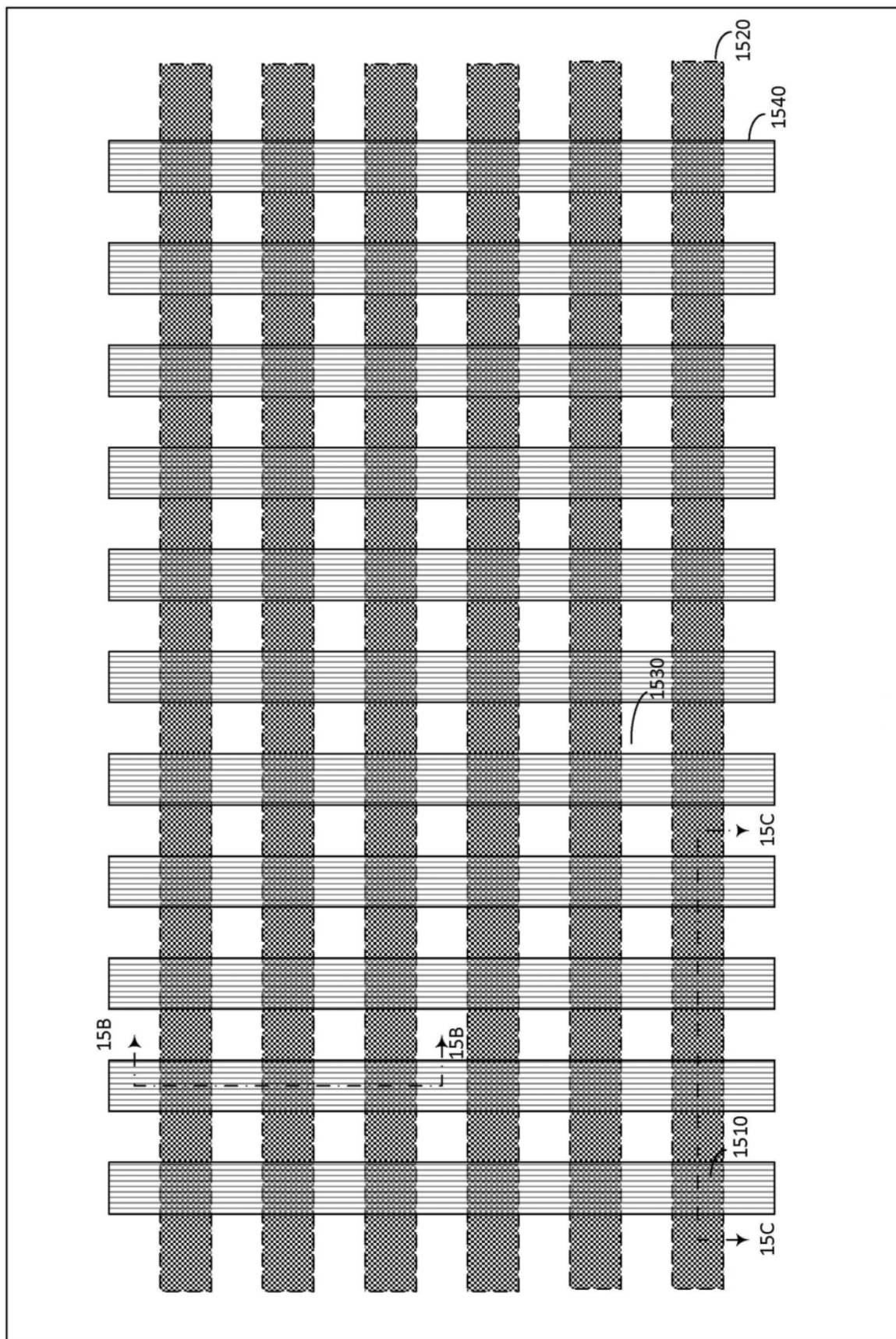


图15A

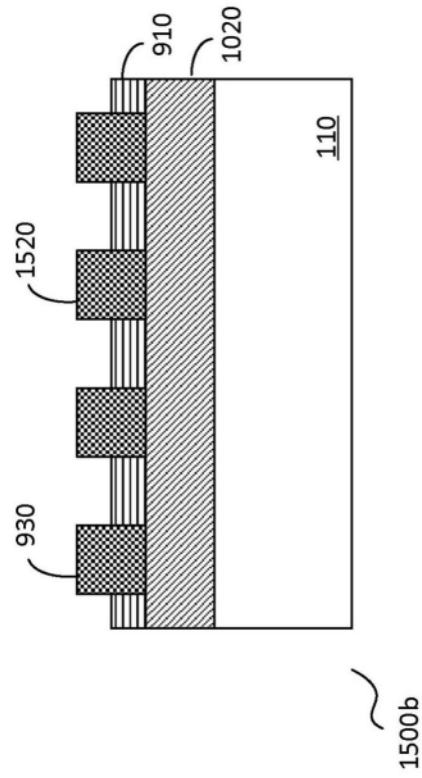


图15B

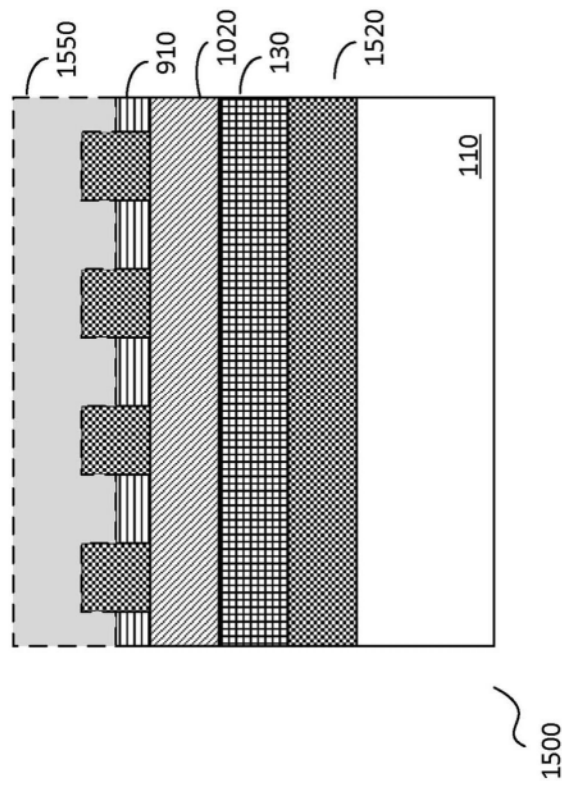


图15C

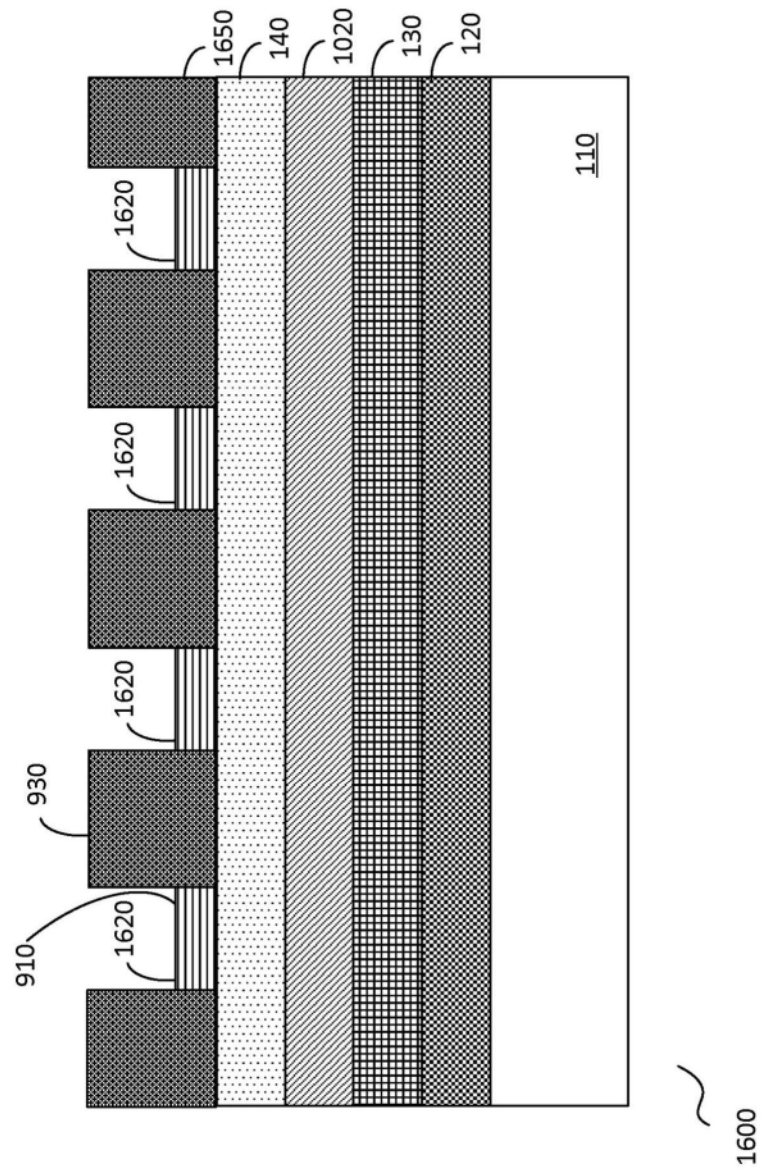


图16

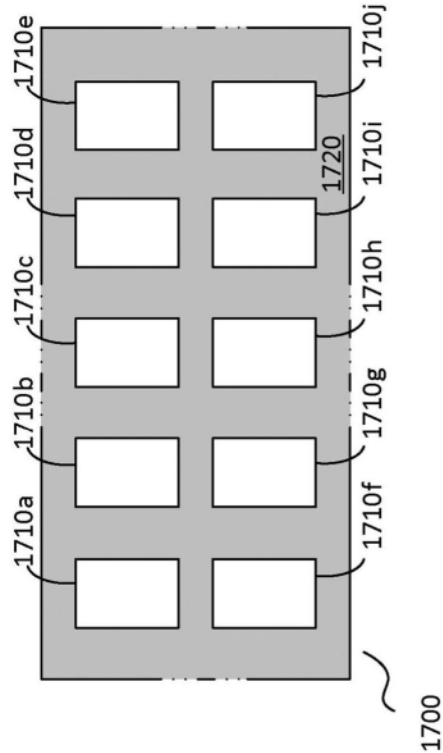


图17A

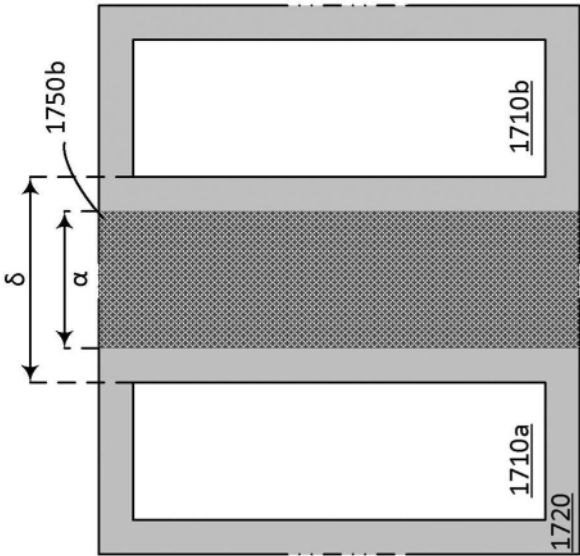


图17B

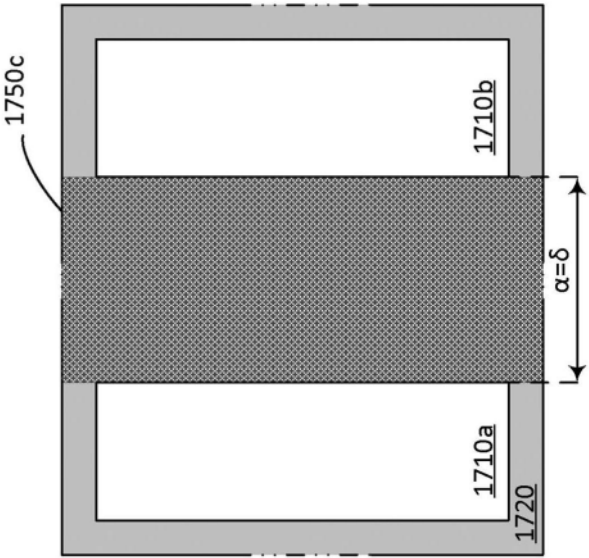


图17C

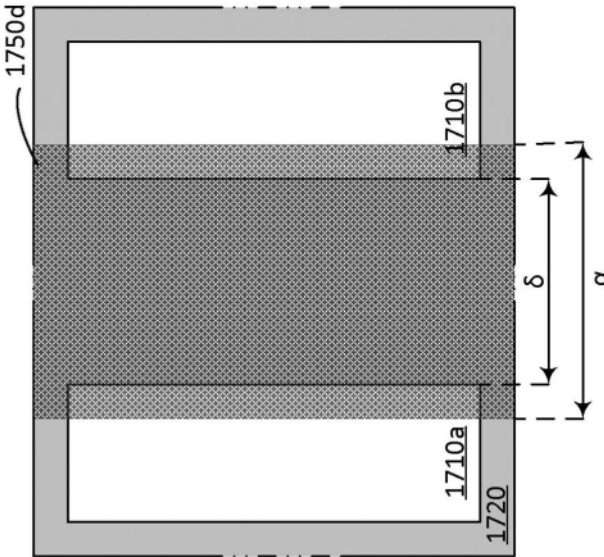


图17D

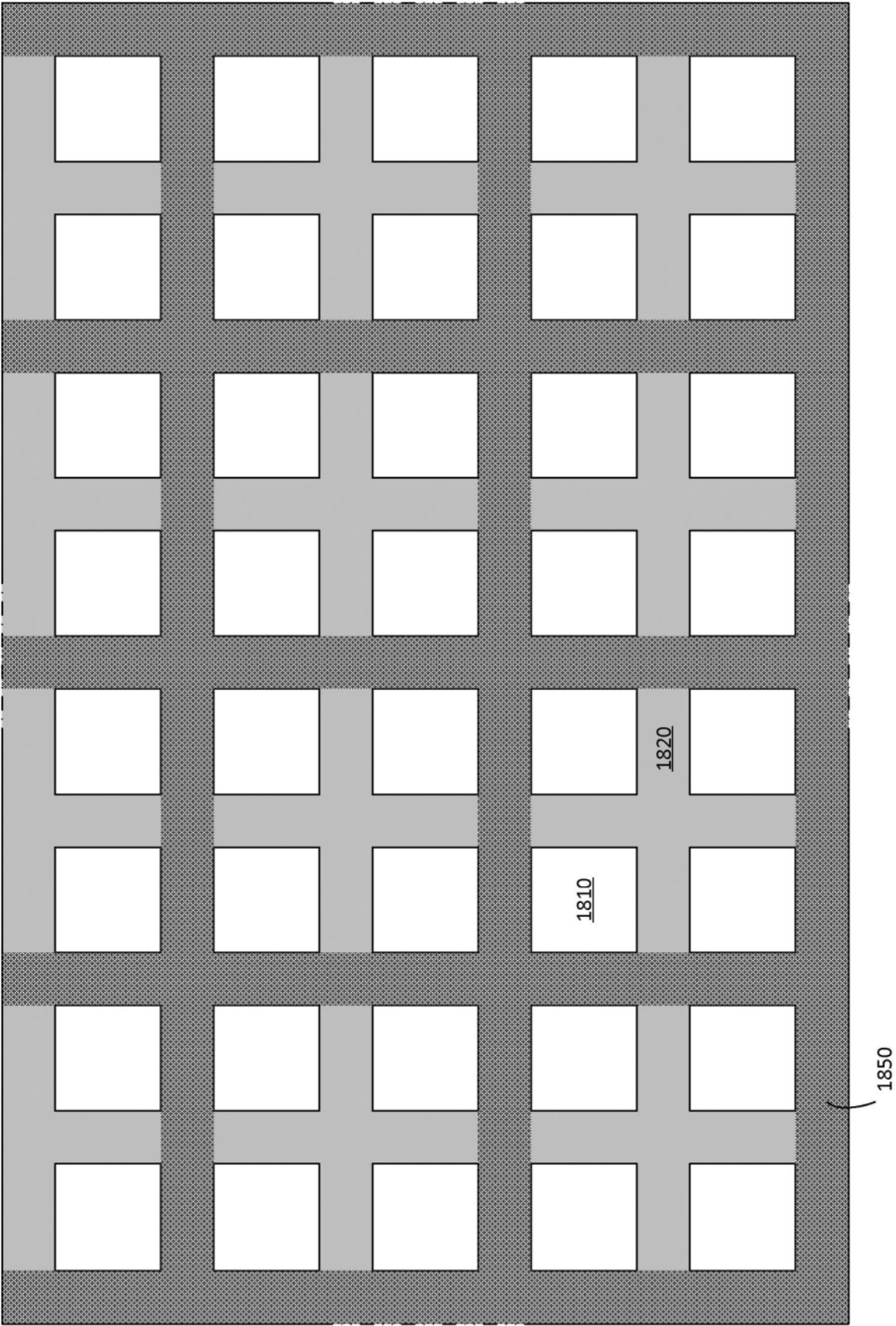


图18

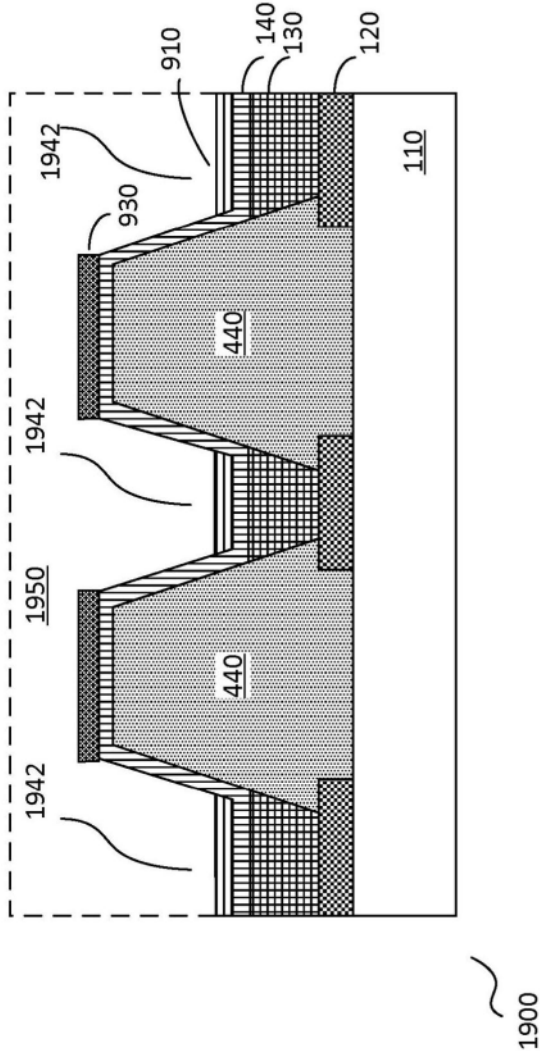


图19B

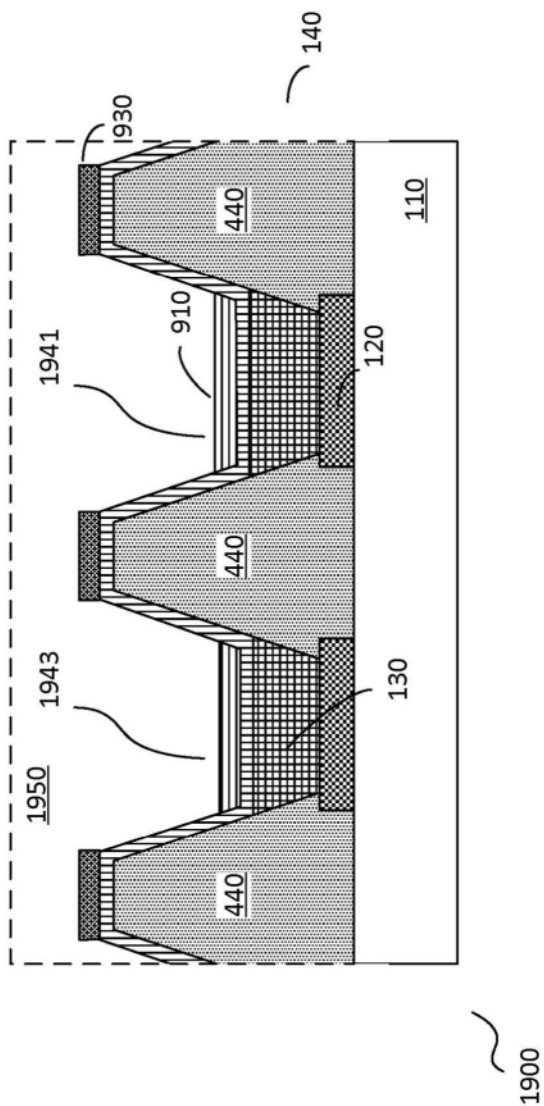


图19C

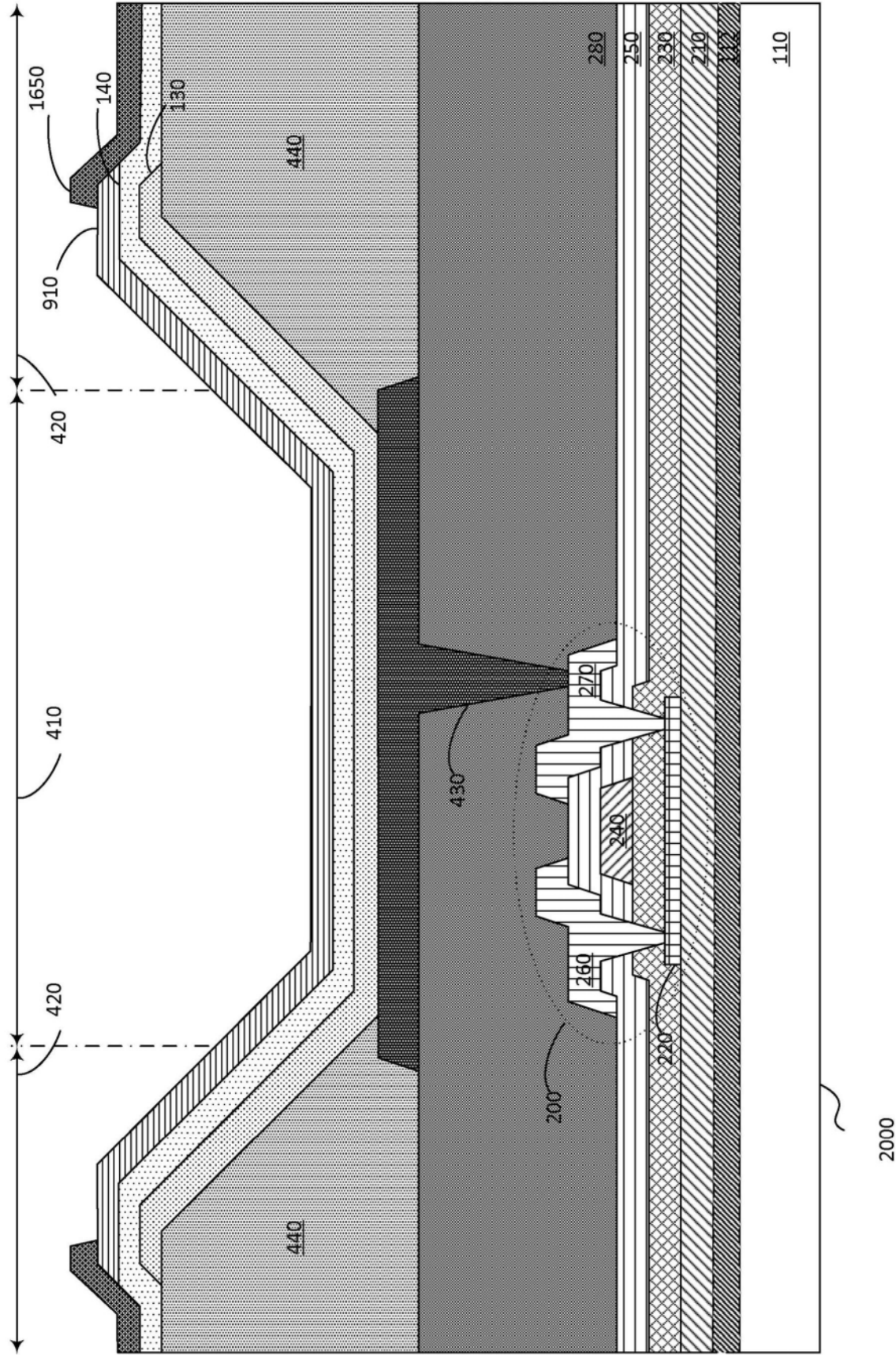


图20

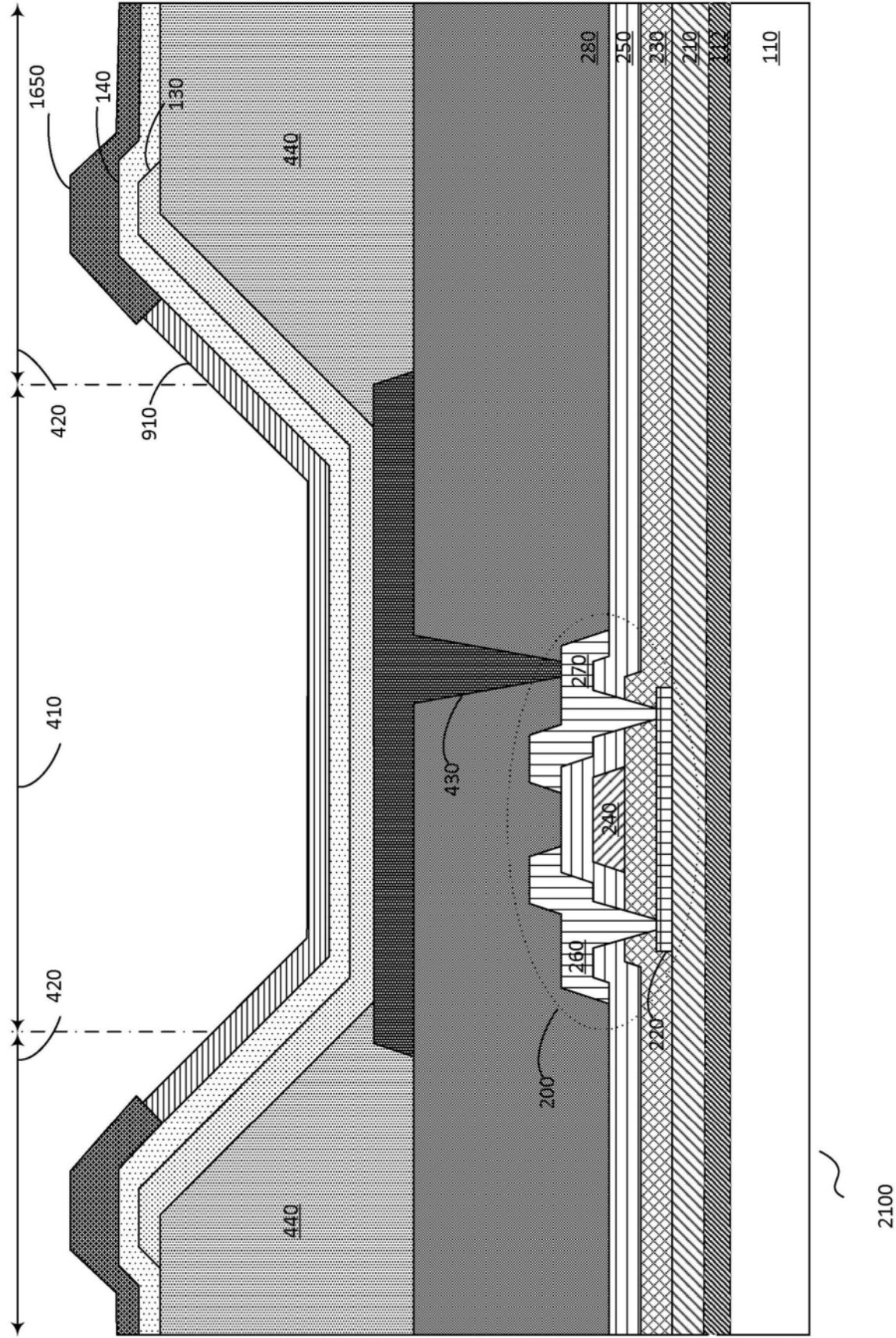


图21

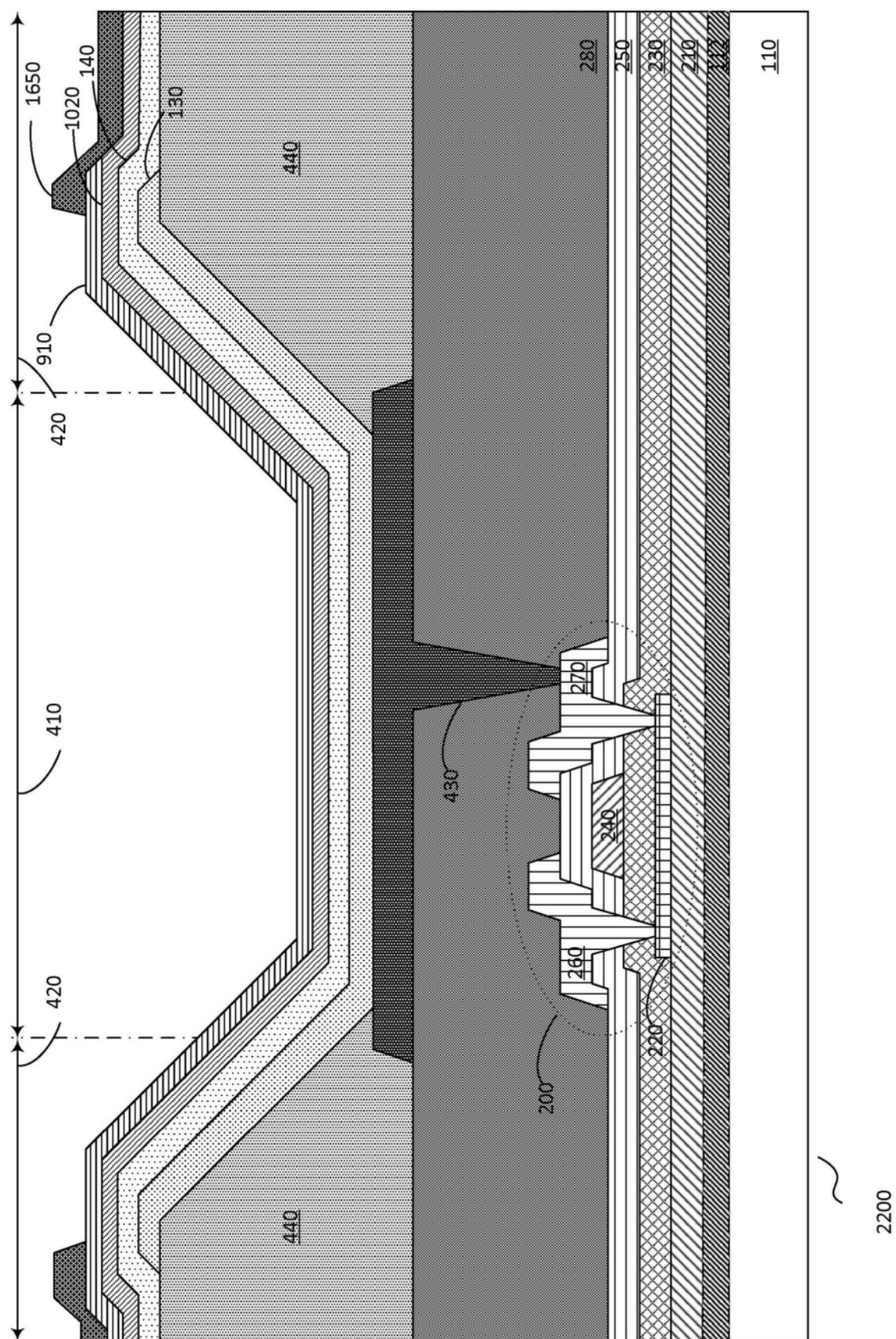


图22

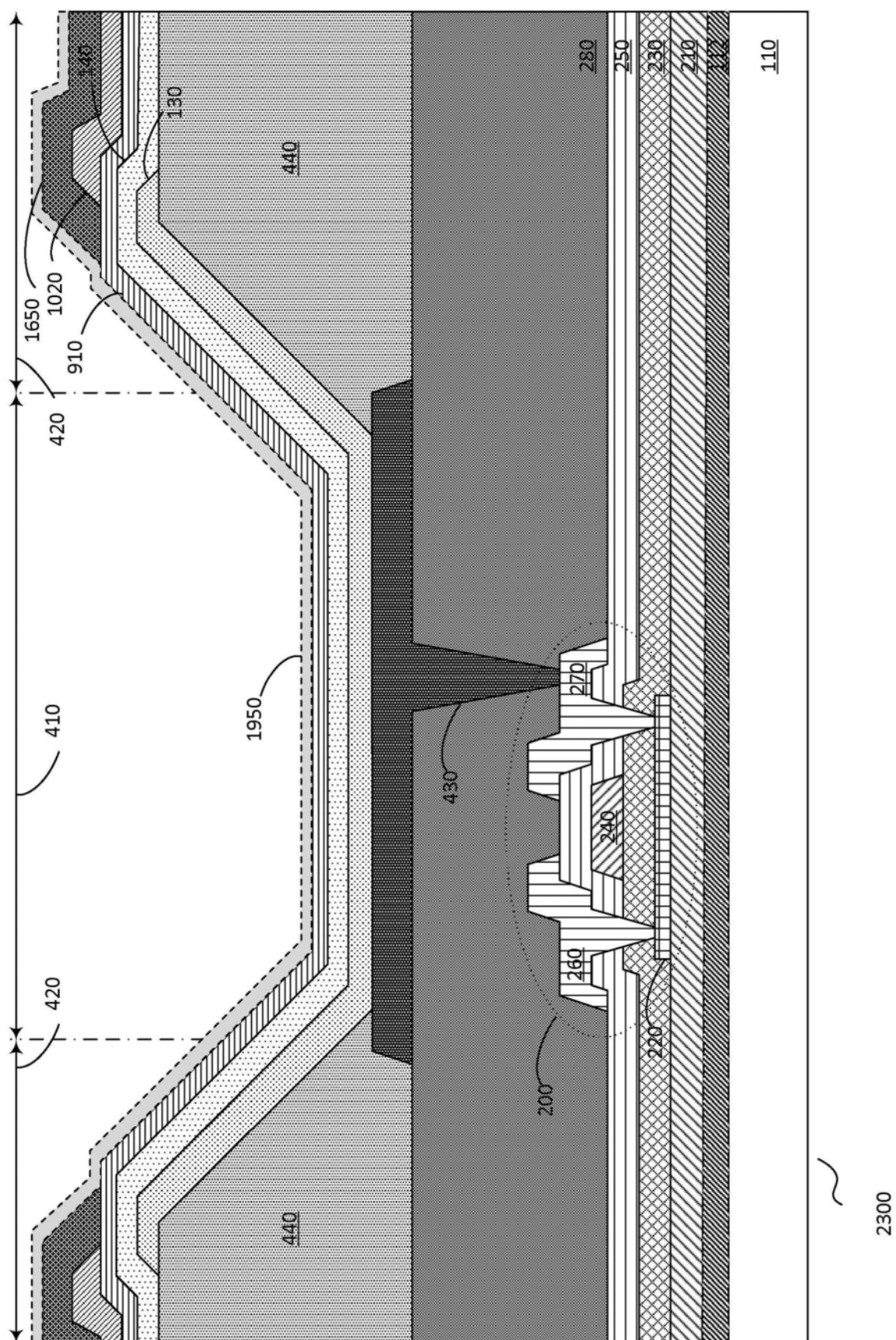


图23

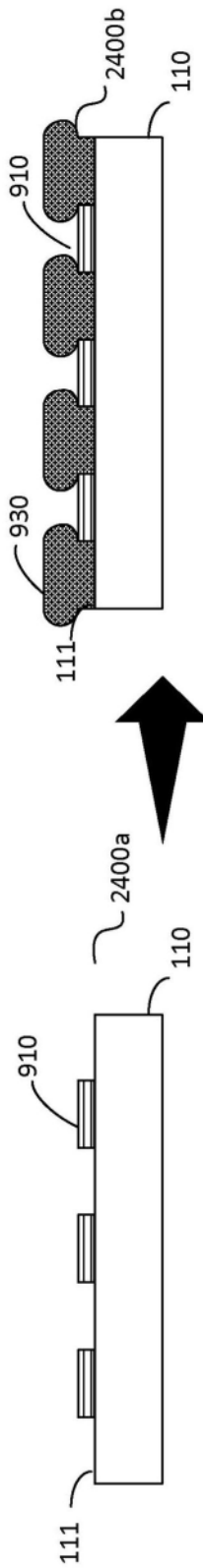


图24A

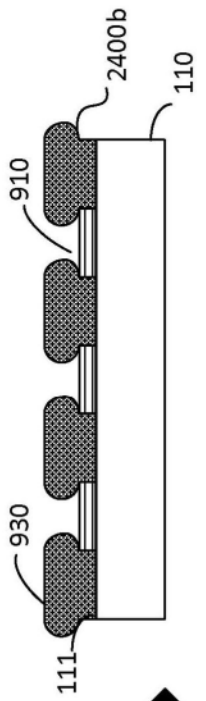


图24B

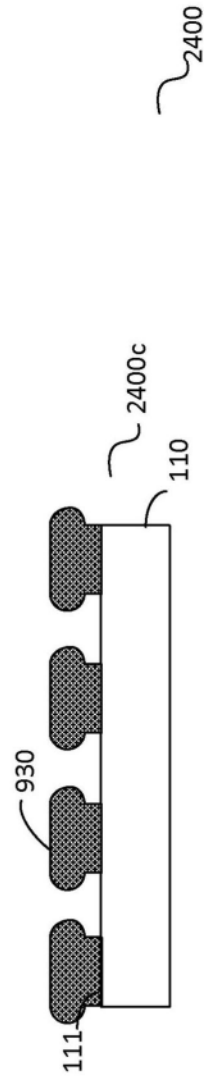


图24C

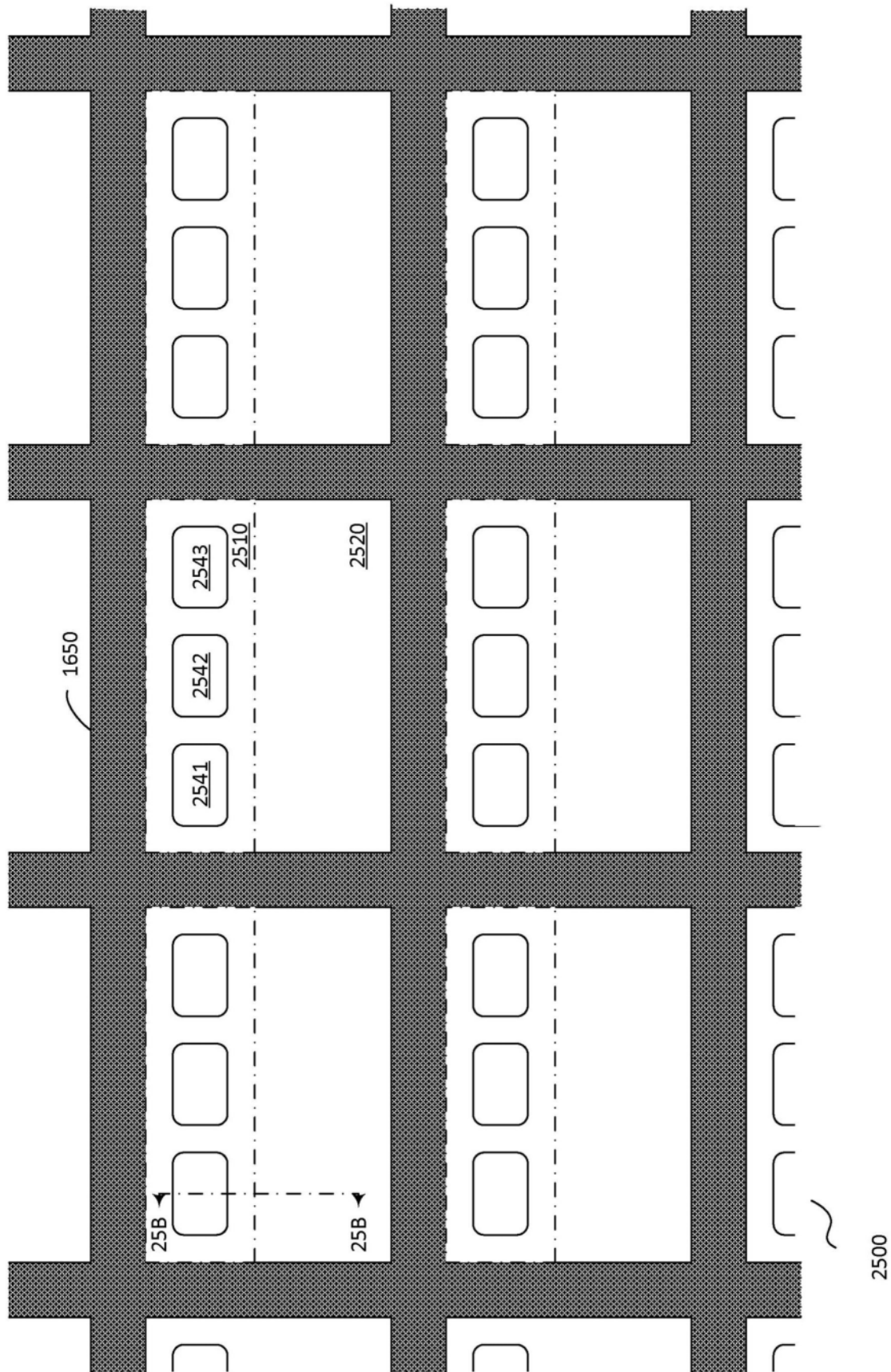


图25A

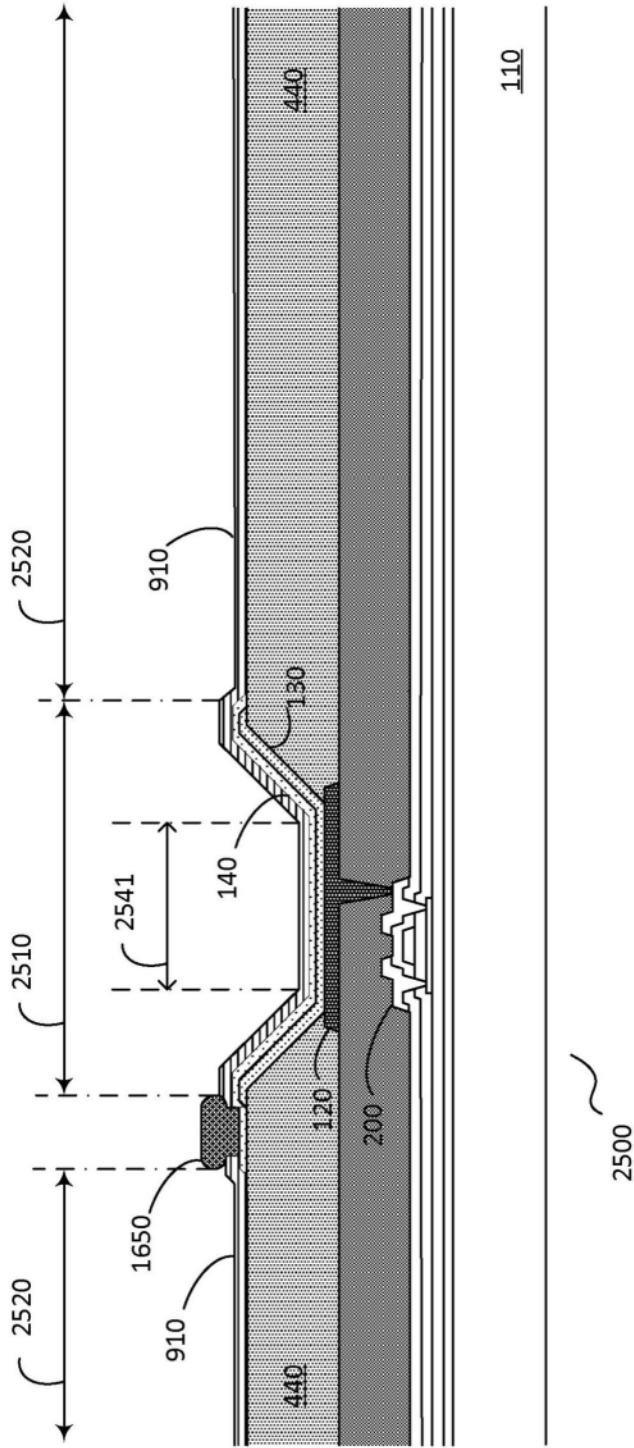


图25B

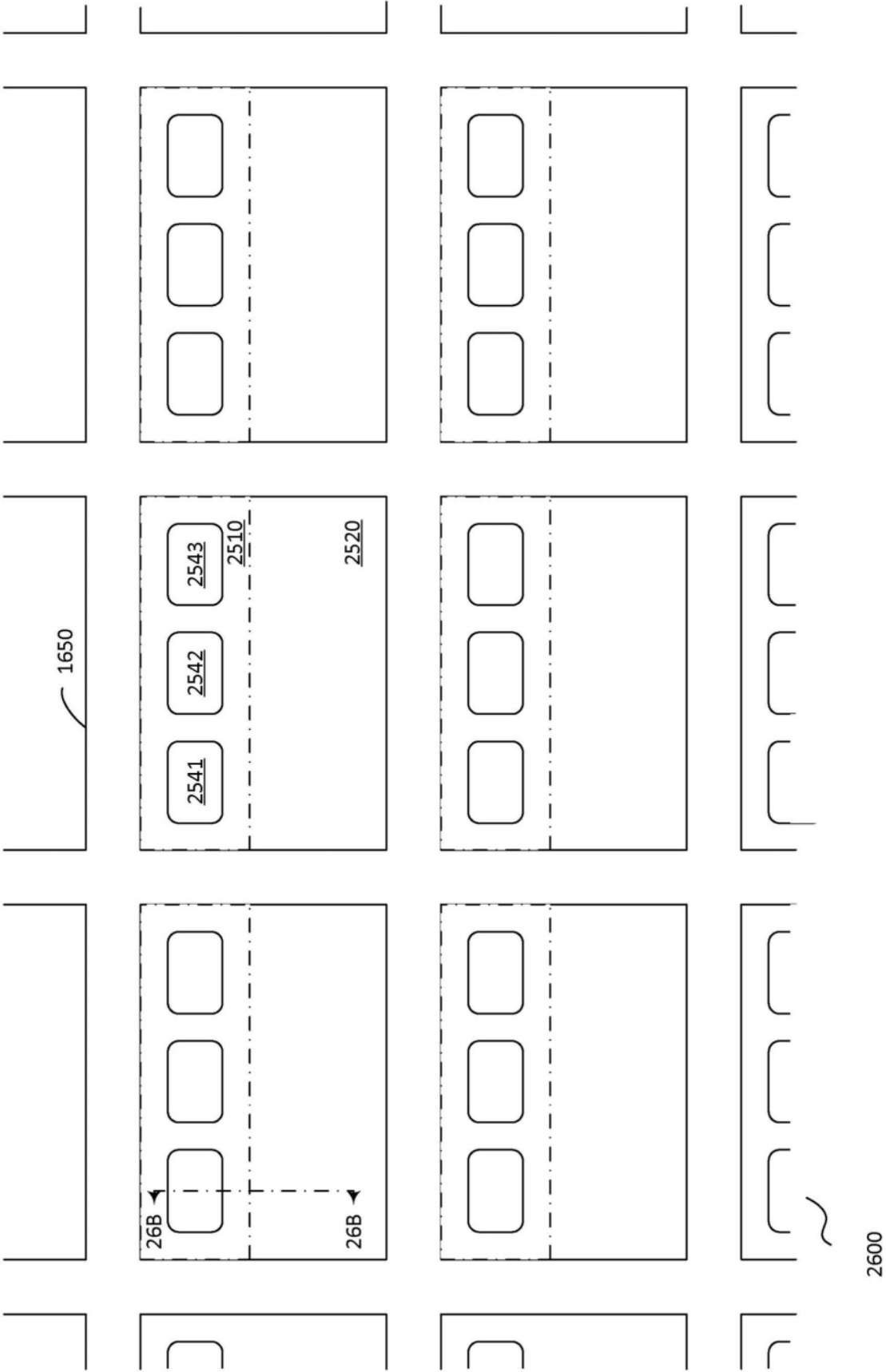


图26A

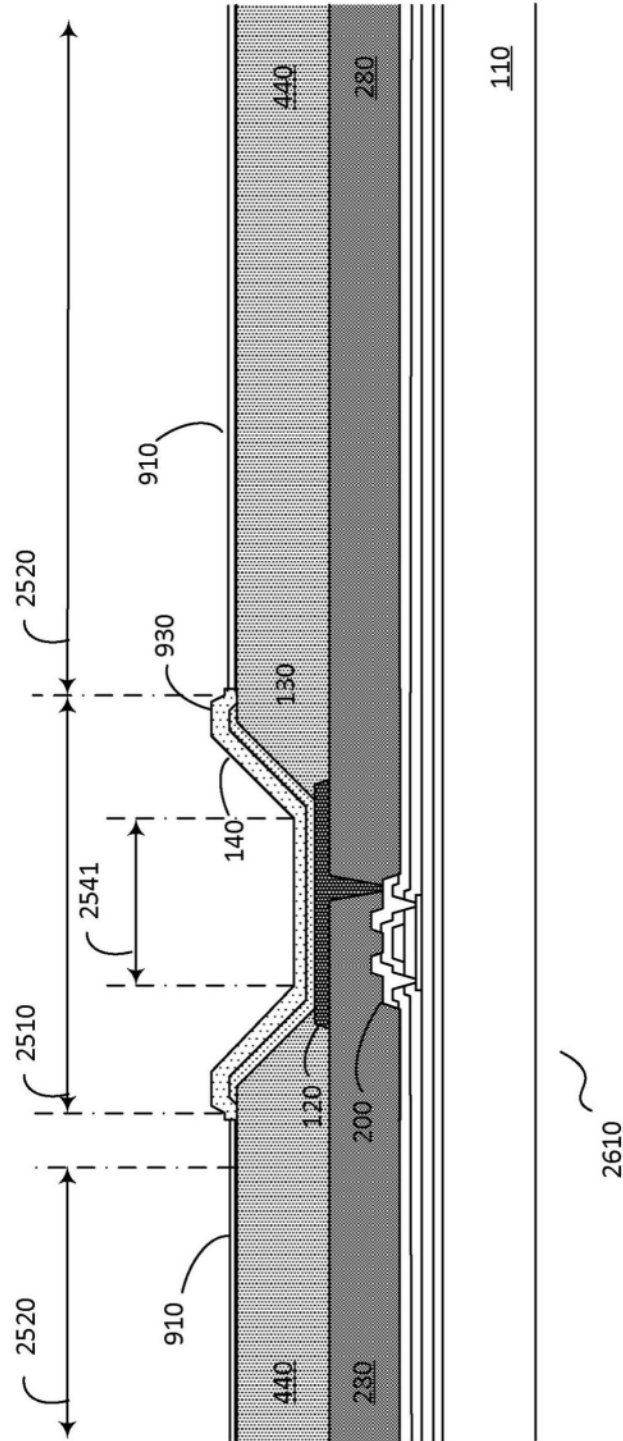


图26C

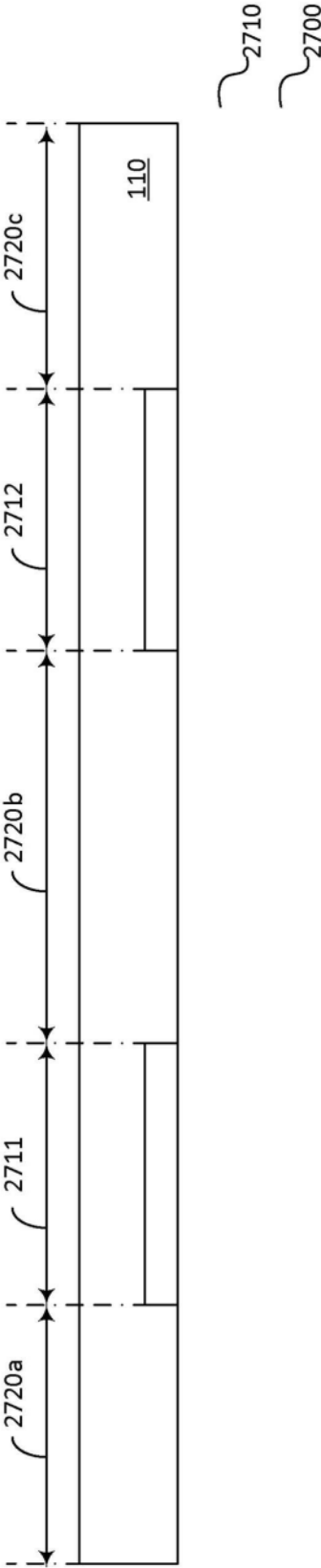


图27A

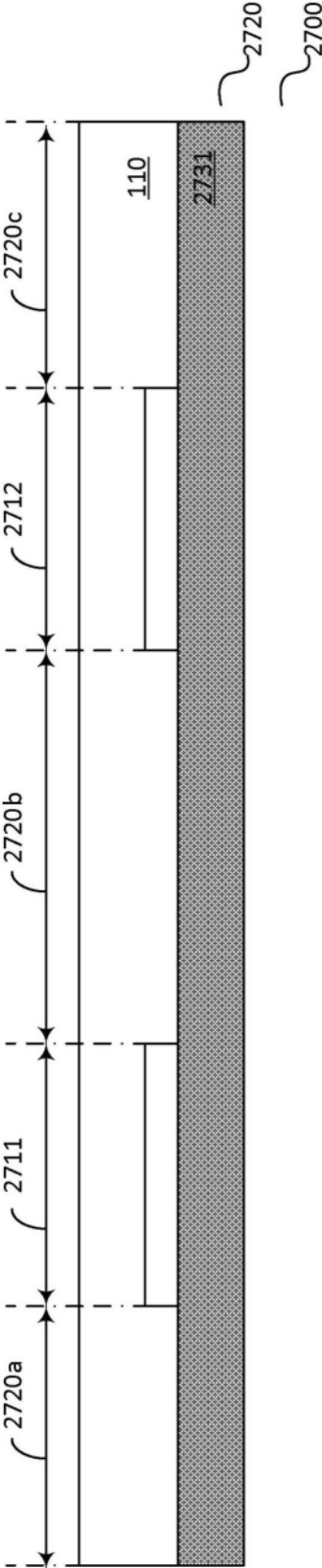


图27B

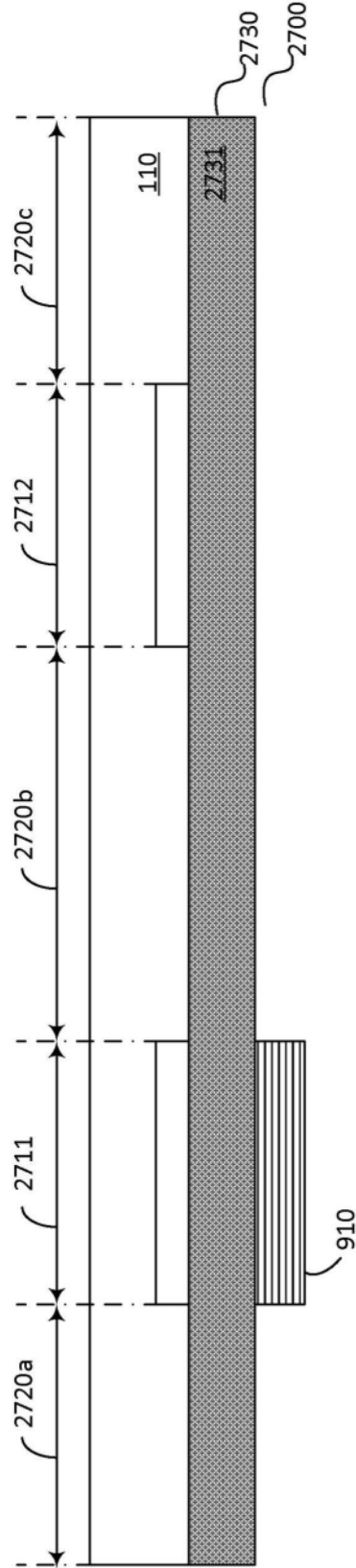


图27C

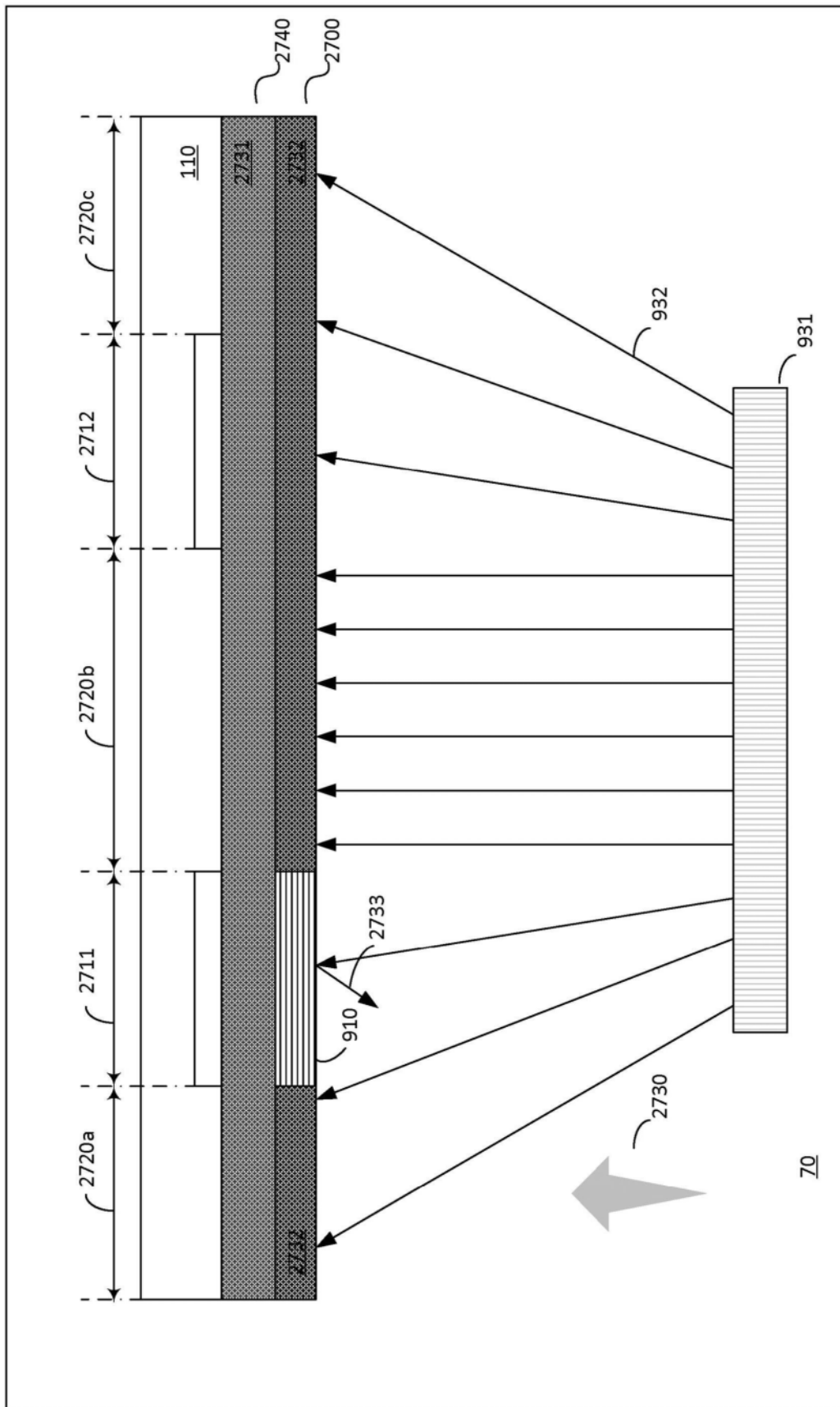


图27D

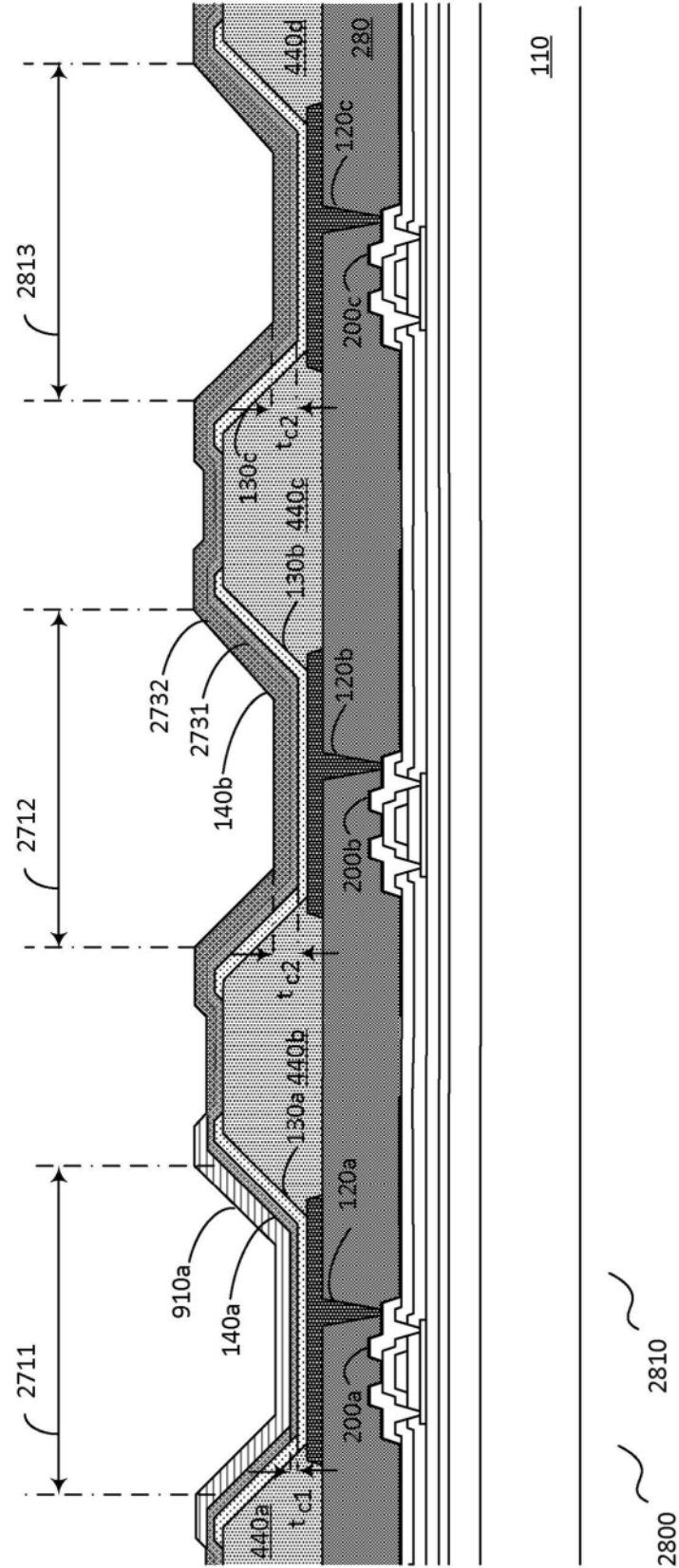


图28A

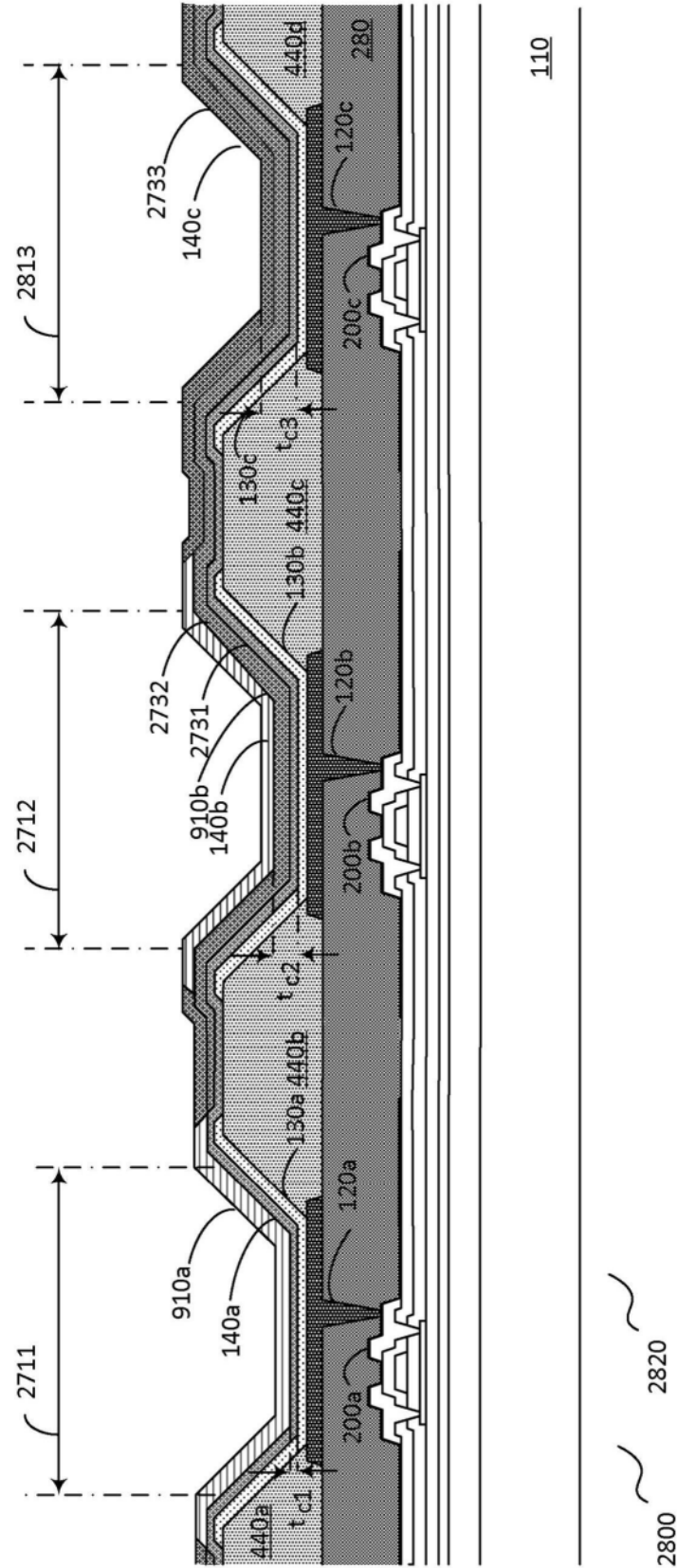


图28B

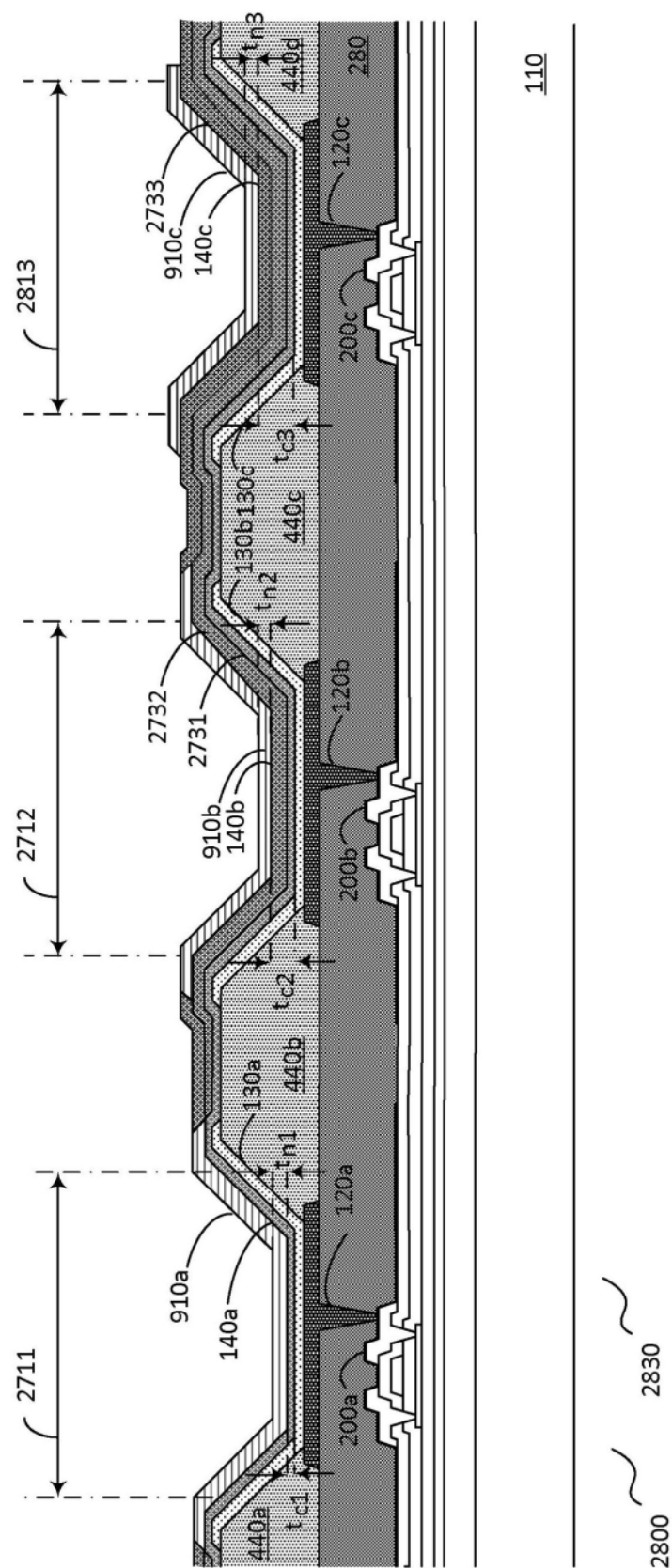


图28C

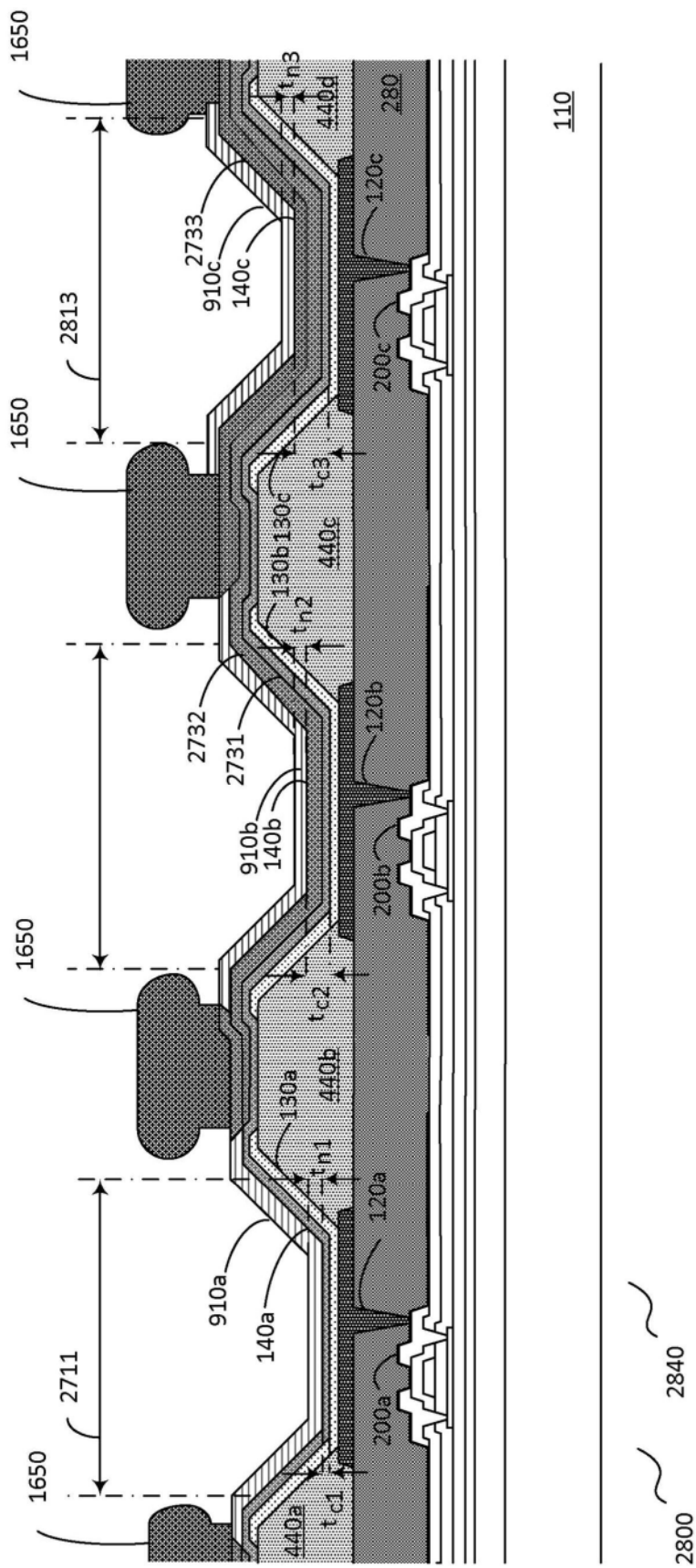


图28D

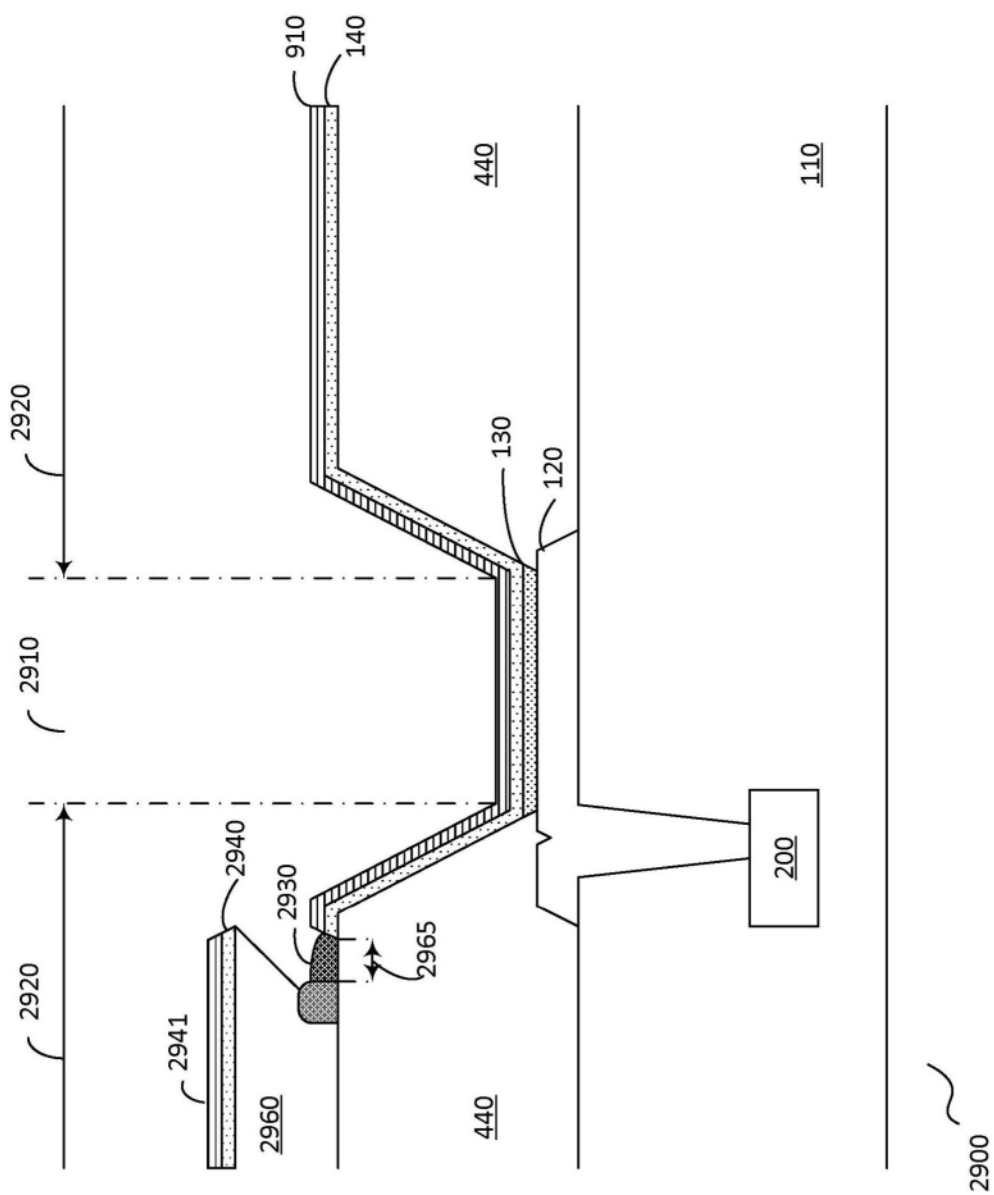


图29

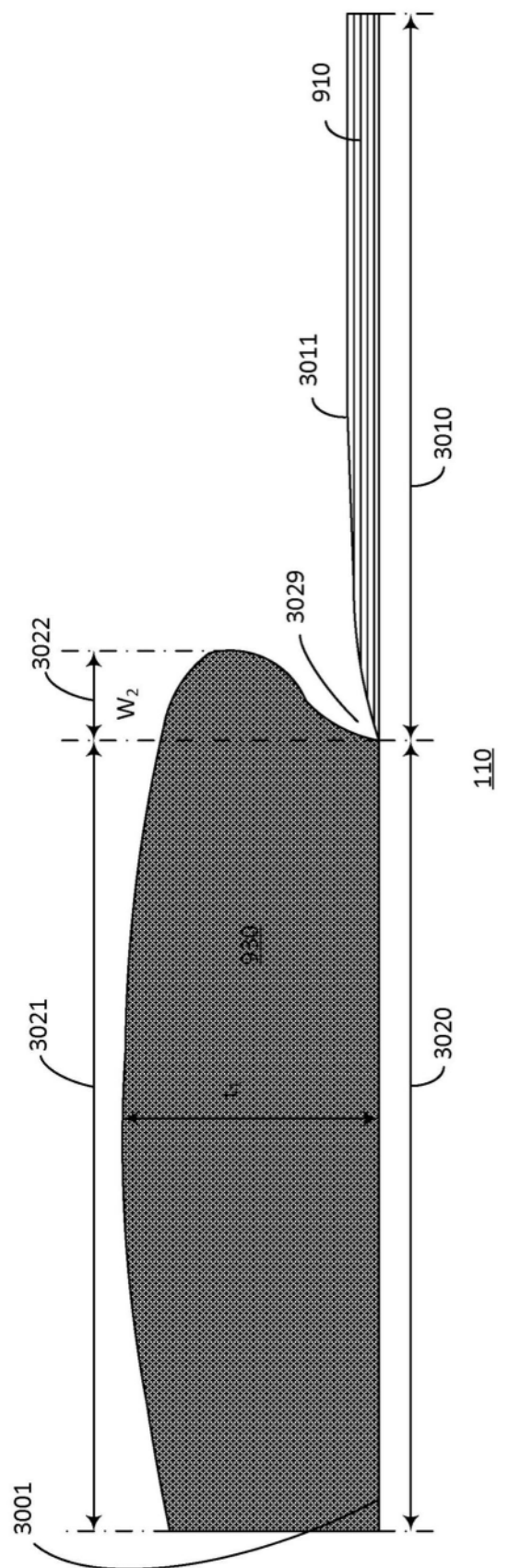


图30A

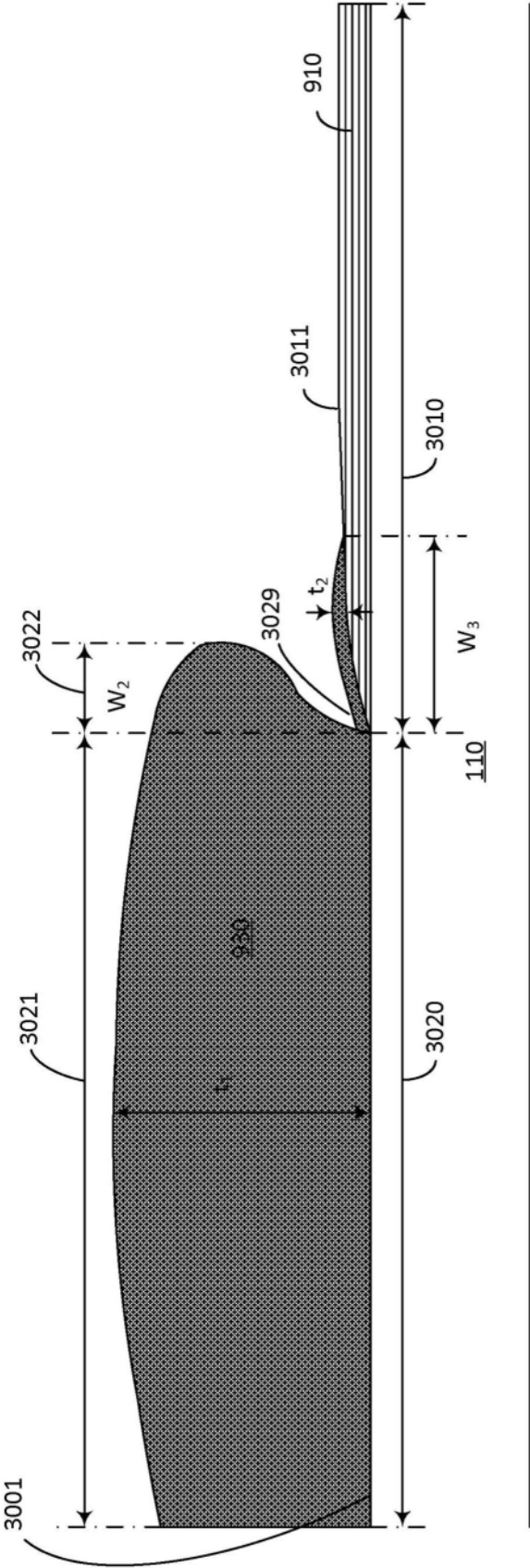


图30B

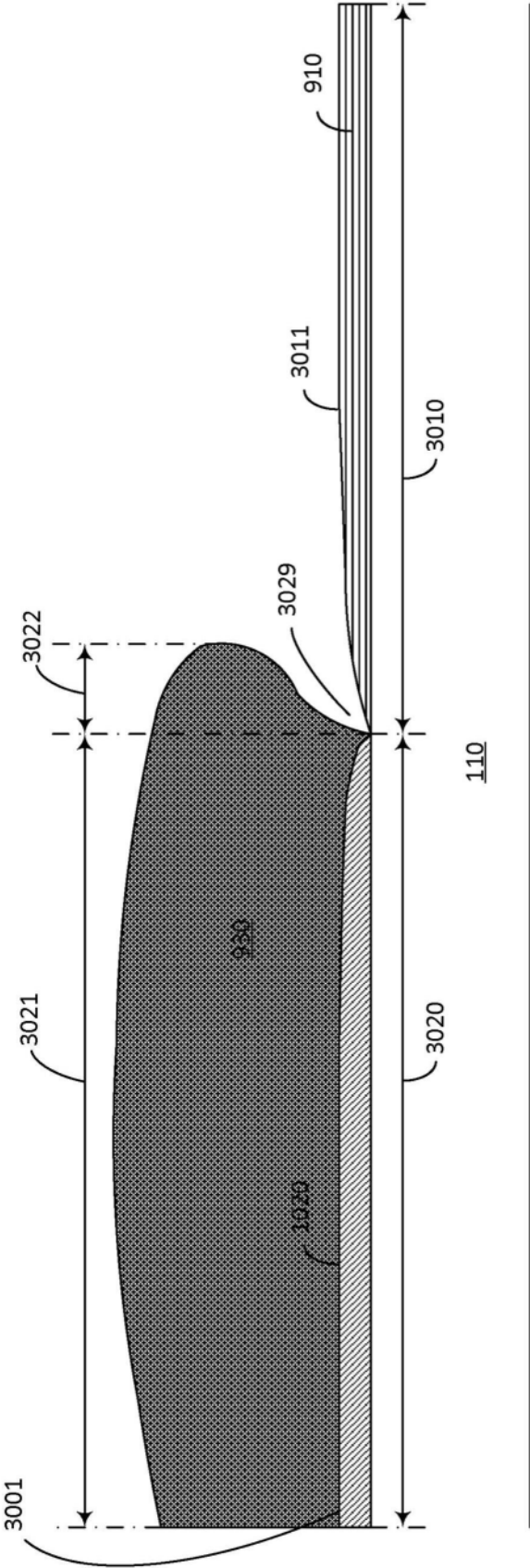


图30C

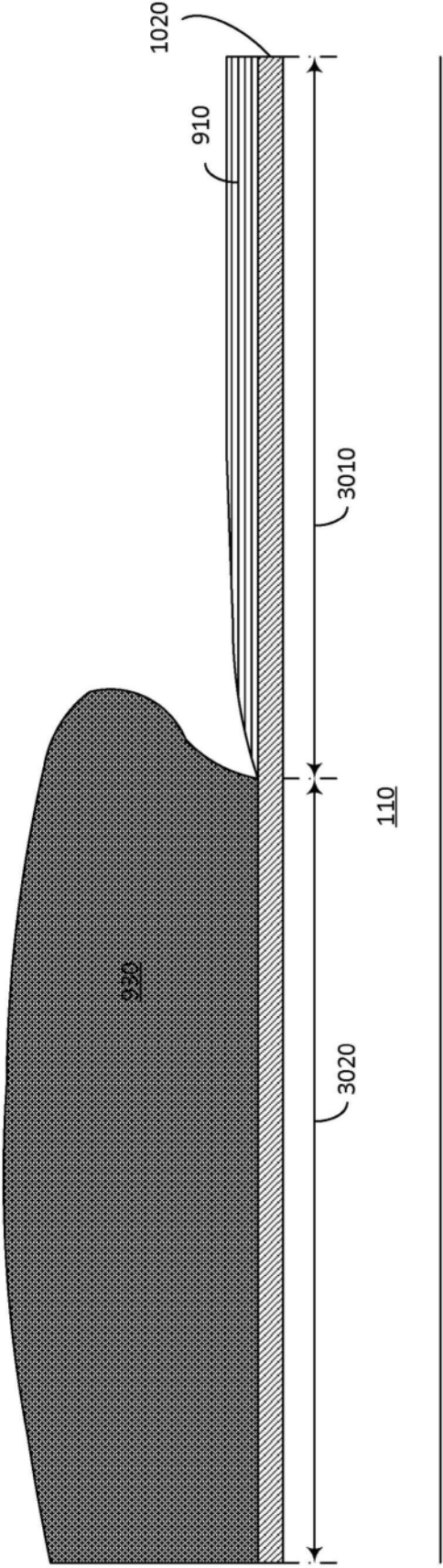


图30D

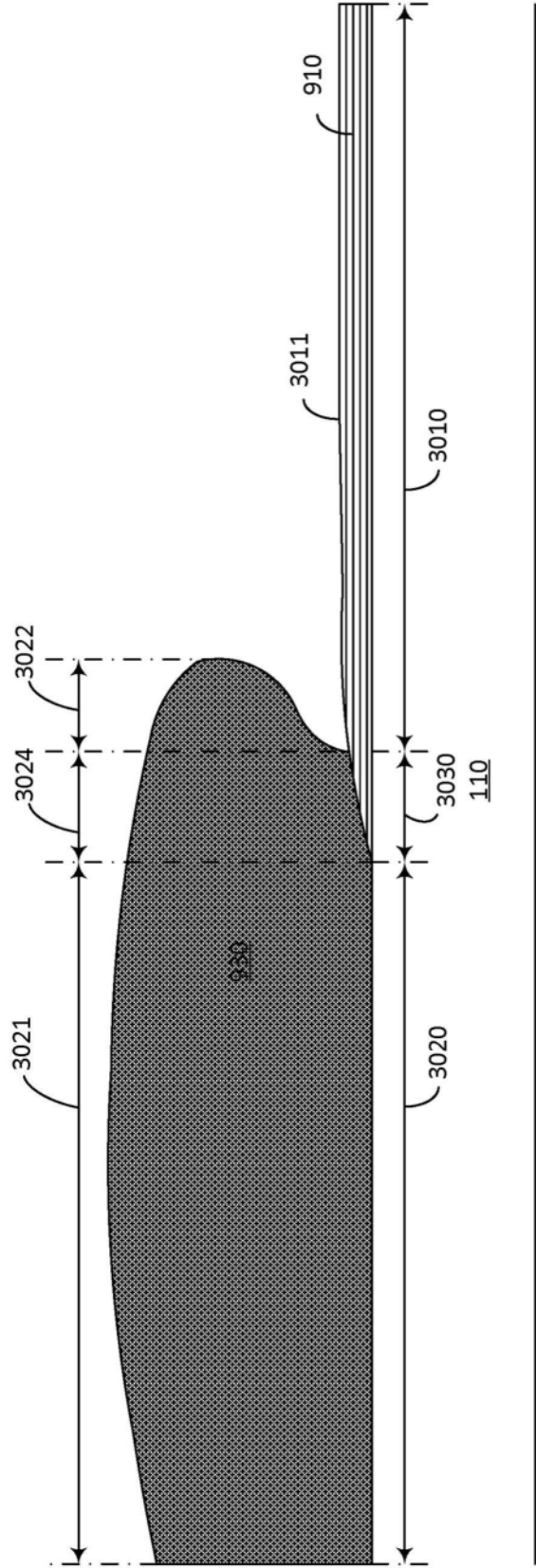


图30E

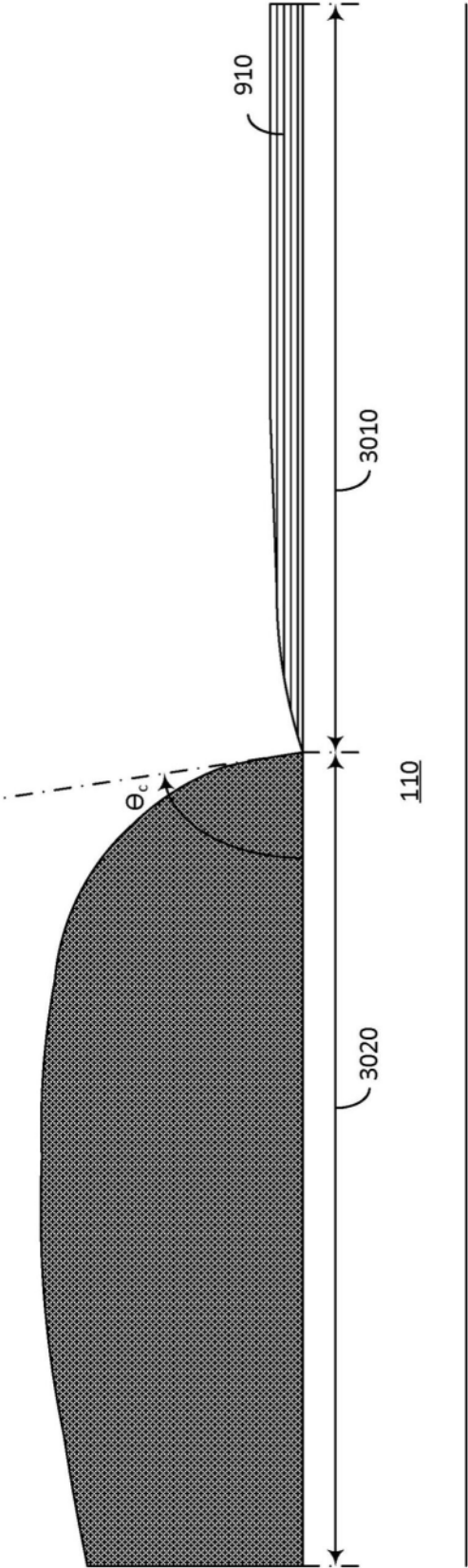


图30F

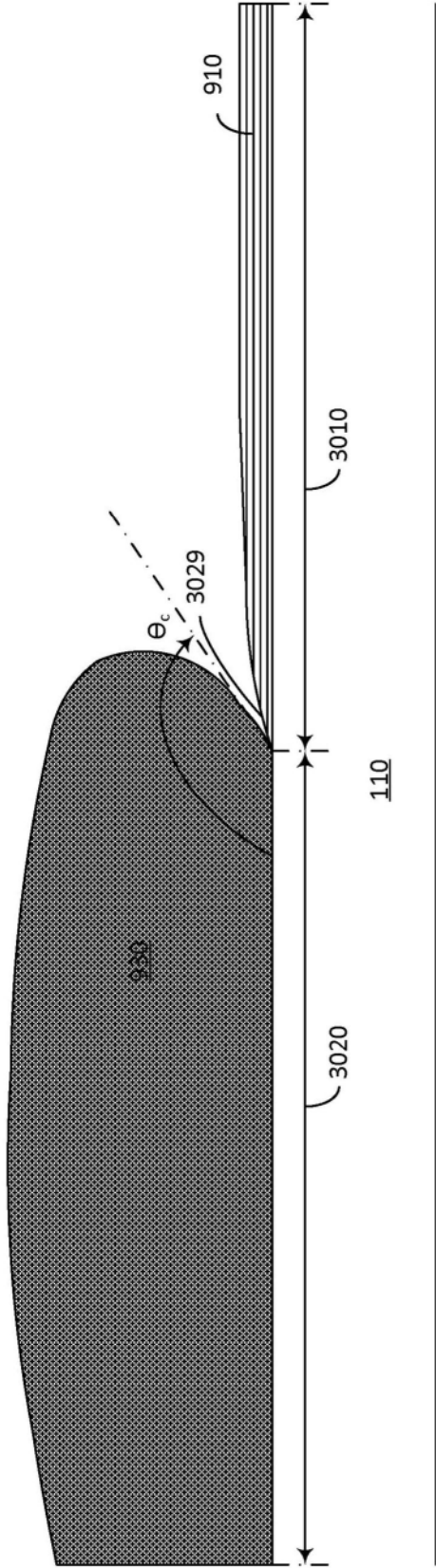


图30G

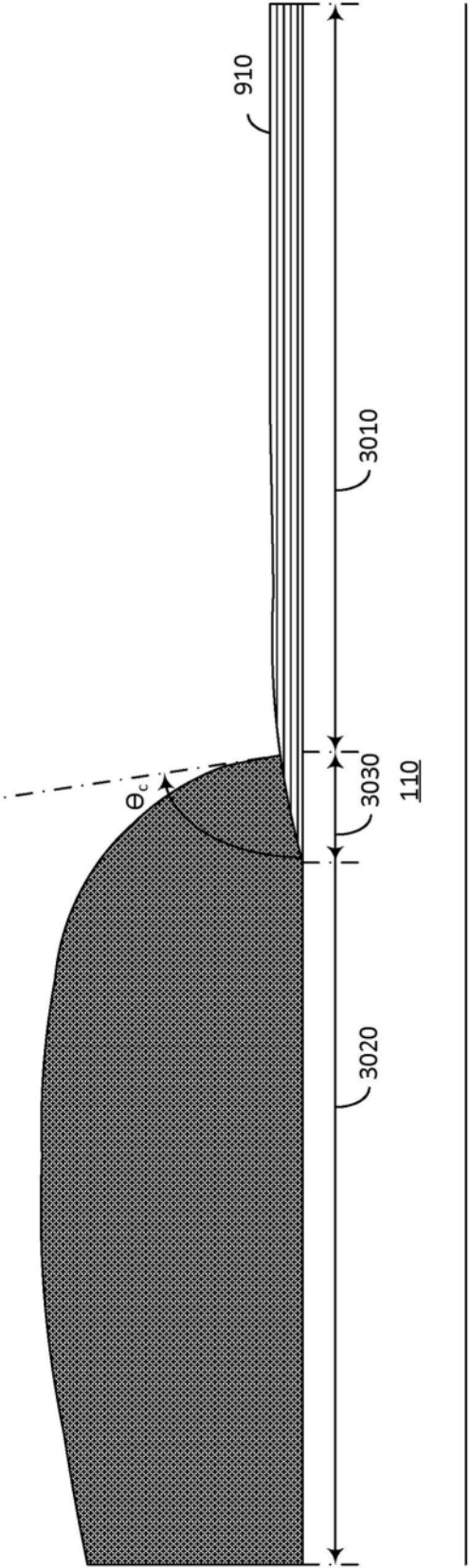


图30H

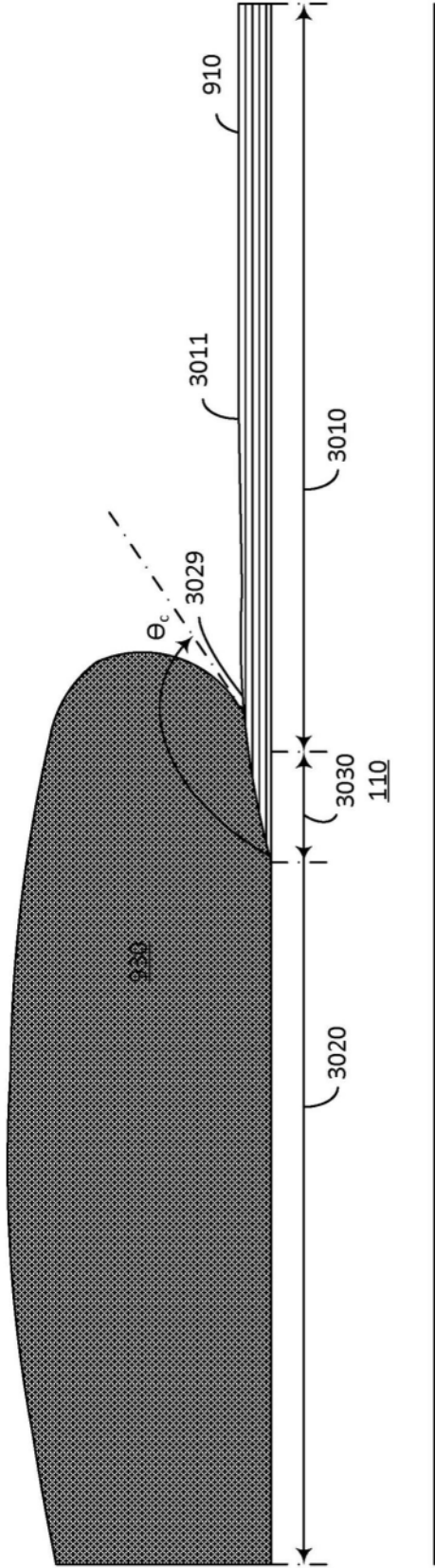


图30I

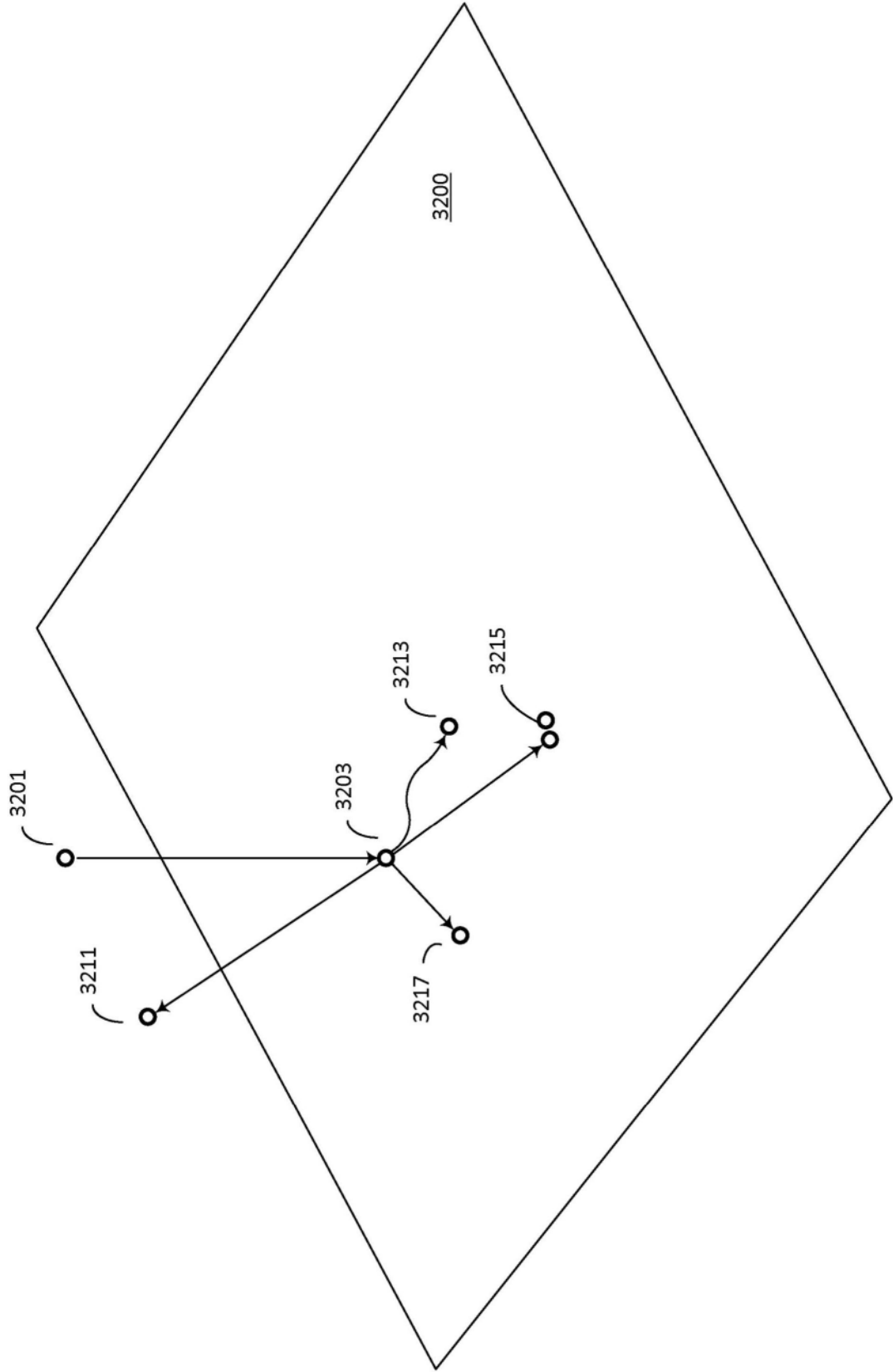


图32