



(12) 发明专利
(全文更正)

(10) 授权公告号 CN 104220909 B9

(45) 授权公告日 2018. 02. 23

(48) 更正文献出版日 2018. 04. 10

(21) 申请号 201380017331. X

(51) Int. Cl.

(22) 申请日 2013. 04. 04

G02B 6/10(2006. 01)

G02B 6/02(2006. 01)

(30) 优先权数据

13/439, 557 2012. 04. 04 US

(56) 对比文件

US 3932823 A, 1976. 01. 13,

US 5559480 A, 1996. 09. 24,

CN 102074515 A, 2011. 05. 25,

US 6175287 B1, 2001. 01. 16,

US 2009/0057872 A1, 2009. 03. 05,

(85) PCT国际申请进入国家阶段日

2014. 09. 28

(86) PCT国际申请的申请数据

PCT/US2013/035273 2013. 04. 04

(87) PCT国际申请的公布数据

W02013/152191 EN 2013. 10. 10

审查员 王灿

(73) 专利权人 德克萨斯仪器股份有限公司

地址 美国德克萨斯州

(72) 发明人 J·A·赫尔嵩末 R·F·佩恩

M·科尔斯 B·S·哈伦 H·阿里

(74) 专利代理机构 北京纪凯知识产权代理有限公司

公司 11245

代理人 赵蓉民

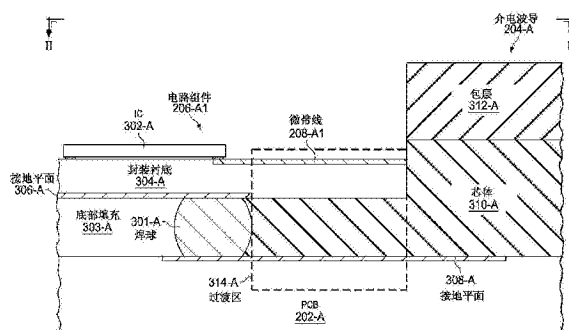
权利要求书 3 页 说明书 9 页 附图 10 页

(54) 发明名称

使用介电波导的芯片间通信

(57) 摘要

本申请提供了一种设备。存在具有封装衬底 (304-A) 和集成电路 (IC) (302-A) 的电路组件 (206-A1)。封装衬底具有微带线 (208-A1), 而 IC 固定到封装衬底并且电耦合到微带线。电路板 (202-A) 也固定到封装衬底。介电波导 (204-A) 固定到电路板。介电波导具有介电芯体 (310-A), 该介电芯体 (310-A) 延伸到位于介电波导和微带线之间的过渡区 (314-A) 中, 并且微带线被配置成与介电波导形成通信链路。



1. 一种使用介电波导的芯片间通信设备,其包括:

电路板,其具有第一侧、第二侧和第一接地平面,其中所述第一接地平面形成在所述电路板的所述第一侧上;

封装衬底,其固定到所述电路板的所述第一侧上,其中所述封装衬底包括:

第二接地平面,其电耦合到所述第一接地平面;

微带线,其与所述第一接地平面和所述第二接地平面平行,其中所述微带线具有:

第一部分,其覆盖所述第二接地平面的至少一部分并且与所述第二接地平面分开第一距离,其中所述微带线的第一部分被设定大小以具有阻抗从而传播有波长的辐射;以及

第二部分,其覆盖所述第一接地平面的至少一部分并且与所述第一接地平面分开第二距离,其中所述第二距离大于所述第一距离,并且其中所述微带线的第二部分被设定大小以具有阻抗从而传播有所述波长的所述辐射,并且其中所述微带线的第二部分位于过渡区内;

集成电路即 IC,其固定到所述封装衬底上并且电耦合到所述微带线的第一部分;以及

介电波导,其固定到所述电路板上,其中所述介电波导包括覆盖所述第一接地平面的至少一部分并且延伸到所述过渡区中的芯体。

2. 根据权利要求 1 所述的芯片间通信设备,其中所述波长小于或等于 1mm。

3. 根据权利要求 2 所述的芯片间通信设备,其中所述介电波导进一步包括包层,并且其中所述芯体具有第一介电常数,并且其中所述包层具有第二介电常数,并且其中所述第一介电常数大于所述第二介电常数。

4. 根据权利要求 3 所述的芯片间通信设备,其中所述封装衬底具有第一侧和第二侧,并且其中所述微带线形成在所述封装衬底的第一侧上,并且其中所述 IC 固定到所述封装衬底的第一侧上,并且其中所述第二接地平面形成在所述封装衬底的第二侧上。

5. 根据权利要求 4 所述的芯片间通信设备,其中至少一个焊球固定到所述第一接地平面和所述第二接地平面上。

6. 根据权利要求 5 所述的芯片间通信设备,其中所述阻抗是 50Ω 。

7. 根据权利要求 6 所述的芯片间通信设备,其中所述微带线的第一部分是矩形的,并且其中所述微带线的第二部分是矩形的。

8. 一种使用介电波导的芯片间通信设备,其包括:

电路板,其具有第一侧、第二侧和多个电路板接地平面,其中每个电路板接地平面形成在所述电路板的第一侧上;

多个封装衬底,其中每个封装衬底固定到所述电路板的第一侧,并且其中每个封装衬底与所述电路板接地平面中的至少一个并置排列,其中每个封装衬底包括:

封装衬底接地平面,其电耦合到其电路板接地平面;

微带线,其平行于其封装衬底接地平面和其电路板接地平面,其中所述微带线具有:

第一部分,其覆盖其封装衬底接地平面的至少一部分并且与其封装衬底接地平面分开第一距离,其中所述微带线的第一部分被设定大小以具有阻抗从而传播有波长的辐射;以及

第二部分,其覆盖其电路板接地平面的至少一部分并且与其电路板接地平面分开第二距离,其中所述第二距离大于所述第一距离,并且其中所述微带线的第二部分被设定大小

以具有阻抗从而传播有所述波长的所述辐射,并且其中所述微带线的第二部分位于过渡区内;

多个 IC,其中每个 IC 固定到所述封装衬底中的至少一个上并且电耦合到其微带线的第一部分;以及

介电波导网络,其固定到所述电路板,其中来自所述介电波导网络的芯体覆盖每个电路板接地平面的至少一部分并且延伸到其过渡区中。

9. 根据权利要求 8 所述的芯片间通信设备,其中所述波长小于或等于 1mm。

10. 根据权利要求 9 所述的芯片间通信设备,其中所述介电波导网络进一步包括具有包层的多个介电波导,并且其中所述芯体具有第一介电常数,并且其中所述包层具有第二介电常数,并且其中所述第一介电常数大于所述第二介电常数。

11. 根据权利要求 10 所述的芯片间通信设备,其中每个封装衬底具有第一侧和第二侧,并且其中所述微带线形成在所述封装衬底的第一侧上,并且其中所述 IC 固定到所述封装衬底的第一侧上,并且其中所述封装衬底接地平面形成在所述封装衬底的第二侧上。

12. 根据权利要求 11 所述的芯片间通信设备,其中至少一个焊球固定到所述电路板接地平面上并且固定到每个封装衬底的所述封装衬底接地平面上。

13. 根据权利要求 12 所述的芯片间通信设备,其中所述阻抗是 $50\ \Omega$ 。

14. 根据权利要求 13 所述的芯片间通信设备,其中所述微带线的第一部分是矩形,并且其中所述微带线的第二部分是矩形。

15. 一种使用介电波导的芯片间通信设备,其包括:

电路板,其具有第一侧、第二侧、第一接地平面和第二接地平面,其中所述第一和第二接地平面形成在所述电路板的第一侧上,并且其中所述第一接地平面和所述第二接地平面彼此分离;

第一封装衬底,其固定到所述电路板的第一侧上,其中所述第一封装衬底包括:

第三接地平面,其电耦合到所述第一接地平面;

第一微带线,其平行于所述第一接地平面和所述第三接地平面,其中所述第一微带线具有:

第一部分,其覆盖所述第三接地平面的至少一部分,并且与所述第三接地平面分开第一距离,其中所述第一微带线的第一部分被设定大小以具有阻抗从而传播有波长的辐射;以及

第二部分,其覆盖所述第一接地平面的至少一部分,并且与所述第一接地平面分开第二距离,其中所述第二距离大于所述第一距离,

并且其中所述第一微带线的第二部分被设定大小以具有阻抗从而传播有所述波长的所述辐射,并且其中所述第一微带线的第二部分位于第一过渡区内;

第一 IC,其固定到所述第一封装衬底上并且电耦合到所述第一微带线的第一部分;

第二封装衬底,其固定到所述电路板的第一侧上,其中所述第二封装衬底包括:

第四接地平面,其电耦合到所述第二接地平面;

第二微带线,其平行于所述第二接地平面和所述第四接地平面,其中所述第二微带线具有:

第一部分,其覆盖所述第四接地平面的至少一部分并且与所述第四接地平面分开第三

距离,其中所述第二微带线的第一部分被设定大小以具有阻抗从而传播有所述波长的所述辐射;以及

第二部分,其覆盖所述第二接地平面的至少一部分并且与所述第二接地平面分开第四距离,其中所述第四距离大于所述第三距离,并且其中所述第二微带线的第二部分被设定大小以具有阻抗从而传播有所述波长的所述辐射,并且其中所述第二微带线的第二部分位于第二过渡区内;

第二 IC,其固定到所述第二封装衬底上并且电耦合到所述第二微带线的第一部分;以及

介电波导,其具有:

具有第一端和第二端的芯体,其中所述芯体固定到所述电路板上并且覆盖所述第一接地平面和所述第二接地平面的至少一部分,并且其中所述芯体的第一端延伸到所述第一过渡区中,并且其中所述芯体的第二端延伸到所述第二过渡区中,并且其中所述芯体具有第一介电常数;以及

包层,其固定到所述芯体上,其中所述包层具有第二介电常数,并且其中所述第一介电常数大于所述第二介电常数。

16. 根据权利要求 15 所述的芯片间通信设备,其中所述波长小于或等于 1mm。

17. 根据权利要求 16 所述的芯片间通信设备,其中所述第一和第二封装衬底中的每一个具有第一侧和第二侧,并且其中所述第一微带线和所述第二微带线分别形成在所述第一封装衬底和所述第二封装衬底的第一侧上,并且其中所述第一 IC 和所述第二 IC 分别固定到所述第一封装衬底和所述第二封装衬底的第一侧上,并且其中所述第二接地平面形成在所述第一封装衬底和所述第二封装衬底的第二侧上。

18. 根据权利要求 17 所述的芯片间通信设备,其中至少一个焊球固定到所述第一接地平面和所述第三接地平面上,并且至少一个焊球固定到所述第二接地平面和所述第四接地平面上。

19. 根据权利要求 18 所述的芯片间通信设备,其中所述阻抗是 $50\ \Omega$ 。

20. 根据权利要求 19 所述的芯片间通信设备,其中所述第一微带线和所述第二微带线中的每一个的第一部分是矩形,并且其中所述第一微带线和所述第二微带线中的每一个的第二部分是矩形。

使用介电波导的芯片间通信

技术领域

[0001] 本申请总体涉及芯片到芯片通信,并且更特别地涉及使用介电波导的芯片到芯片通信。

背景技术

[0002] 最广泛使用的互连系统(其被大多数电子装置所采用)采用集成到印刷电路板(PCB)或背板中的金属迹线。对于该类型的系统,集成电路(IC)固定到PCB上,以便电耦合到一条或多条迹线,从而允许芯片间或芯片到芯片的通信。关于这种布置的问题是已达到数据速率或数据传输的物理极限,因此,若干不同类型的通信链路已经或正在开发:光学链路和无线链路。这些开发技术中的每一种采用传输介质的用途,即用于光学链路的光纤和用于无线链路的金属波导。

[0003] 转到图1和图2,可以看出使用无线链路或光学链路的互连系统100的示例。在该示例中,传输介质104(其为金属波导或光纤)集成到PCB102中。IC106-1和106-2固定到PCB102上并且邻近传输介质104的每个相应端定位。然后理论上收发器108-1和108-2(其对于光学链路是光学收发器,并且对于无线链路是射频(RF)收发器)可以允许在IC106-1和106-2之间的芯片间通信。然而在实践中该芯片间通信不是简单的任务。例如假设系统100采用光纤链路,则光学收发器108-1和108-2将具有片上发光二极管(LED)和/或光电二极管(对于现有的工艺技术是困难的),该光电二极管具有光轴。通常,LED(用于传输)是具有特定波长或频率的激光二极管,并且传输介质104(用于该示例的光纤)被设定大小以适应从LED发射的光的波长。通常,传输介质104(用于该示例的光纤)是用于改进带宽的单模光纤,其具有与从LED发射的光的波长相关的直径。例如,对于近红外光(即,波长在约 $0.7\mu\text{m}$ 和约 $3\mu\text{m}$ 之间),单模光纤一般将具有在约 $8\mu\text{m}$ 和约 $10\mu\text{m}$ 之间的直径。因此,在传输介质104(用于该示例的光纤)的光轴和LED(或光电二极管)的光轴之间的错位(即使几微米)可能导致低劣互连或没有互连。因此,精密加工或其它更奇特的微观光学结构一般将是必要的。这对于金属波导同样适用;即精密加工对于正确对准一般将是必要的。用于亚毫米波的金属波导同样是相当有损耗的,基本上限制了波导能够进行工作的距离。

[0004] 因此,存在对改进的互连系统的需求。

[0005] 在美国专利US5,754,948;美国专利US7,768,457;美国专利US7,379,713;美国专利US7,330,702;美国专利US6,967,347;以及美国专利授权前公开US2009/0009408中描述了常规系统的一些其它示例。

发明内容

[0006] 示例实施例提供了一种设备。该设备包括:具有第一侧、第二侧和第一接地平面的电路板,其中第一接地平面形成在电路板的第一侧上;固定到电路板的第一侧上的封装衬底,其中封装衬底包括:电耦合到第一接地平面的第二接地平面;与第一和第二接地平

面基本平行的微带线,其中微带线具有:第一部分,其覆盖第二接地平面的至少一部分并且与第二接地平面分开第一距离,其中微带线的第一部分被设定大小以具有阻抗从而传播有波长的辐射;以及第二部分,其覆盖第一接地平面的至少一部分并且与第一接地平面分开第二距离,其中第二距离大于第一距离,并且其中微带线的第二部分被设定大小以具有阻抗从而传播有所述波长的辐射,并且其中微带线的第二部分定位在过渡区内;集成电路(IC),其固定到封装衬底上并且电耦合到微带线的第一部分;以及固定到电路板上的介电波导,其中介电波导包括覆盖第一接地平面的至少一部分并且延伸到过渡区中的芯体。

[0007] 在具体实施方式中,所述波长可小于或等于约 1mm。介电波导可进一步包括包层,并且其中芯体具有第一介电常数,其中包层具有第二介电常数,并且其中第一介电常数大于第二介电常数。封装衬底可以具有第一侧和第二侧,微带线可以形成在封装衬底的第一侧上,IC 可以固定到封装衬底的第一侧上,并且第一接地平面可以形成在封装衬底的第二侧上。一个或多个焊球可以固定到第一和第二接地平面。阻抗可以是大约 $50\ \Omega$ 。进一步地,微带线的第一部分可以一般是具有约 $25\ \mu\text{m}$ 宽度的矩形,并且微带线的第二部分可以一般是具有约 $50\ \mu\text{m}$ 宽度的矩形。

[0008] 在另一方面中,所述实施例包括:具有第一侧、第二侧和多个电路板接地平面的电路板,其中每个电路板接地平面形成在电路板的第一侧上;多个封装衬底,其中每个封装衬底固定到电路板的第一侧上,并且其中每个封装衬底与电路板接地平面中的至少一个并置排列,其中每个封装衬底包括:电耦合到其电路板接地平面的封装衬底接地平面;基本平行于其封装衬底接地平面和其电路板接地平面的微带线,其中微带线具有:第一部分,其覆盖其封装衬底接地平面的至少一部分并且与其封装衬底接地平面分开第一距离,其中微带线的第一部分被设定大小以具有阻抗从而传播有波长的辐射;以及第二部分,其覆盖其电路板接地平面的至少一部分并且与其电路板接地平面分开第二距离,其中第二距离大于第一距离,并且其中微带线的第二部分被设定大小以具有阻抗从而传播有所述波长的所述辐射,并且其中微带线的第二部分定位在过渡区内;多个 IC,其中每个 IC 固定到封装衬底中的至少一个上并且电耦合到其微带线的第一部分;以及固定到电路板上的介电波导网络,其中来自介电波导网络的芯体覆盖每个电路板接地平面的至少一部分并且延伸到其过渡区中。

[0009] 在具体实施方式中,介电波导网络可以进一步是具有包层的多个介电波导,芯体可以具有第一介电常数,包层可以具有第二介电常数,并且第一介电常数可以大于第二介电常数。每个封装衬底可以具有第一侧和第二侧,微带线可以形成在封装衬底的第一侧上,IC 可以固定到封装衬底的第一侧上,并且封装衬底接地平面可以形成在封装衬底的第二侧上。一个或多个焊球可以固定到电路板接地平面上并且固定到每个封装衬底的封装衬底接地平面上。

[0010] 在另一方面中,实施例是一种设备,其包括:具有第一侧、第二侧、第一接地平面和第二接地平面的电路板,其中第一和第二接地平面形成在电路板的第一侧上,并且其中第一和第二接地平面彼此分离;固定到电路板的第一侧上的第一封装衬底,其中第一封装衬底包括:电耦合到第一接地平面的第三接地平面;基本平行于第一和第三接地平面的第一微带线,其中第一微带线具有:第一部分,其覆盖第三接地平面的至少一部分并且与第三接地平面分开第一距离,其中第一微带线的第一部分被设定大小以具有阻抗从而传播有波长

的辐射；以及第二部分，其覆盖第一接地平面的至少一部分并且与第一接地平面分开第二距离，其中第二距离大于第一距离，并且其中第一微带线的第二部分被设定大小以具有阻抗从而传播有所述波长的所述辐射；并且其中第一微带线的第二部分定位在第一过渡区内；第一 IC，其固定到封装衬底上并且电耦合到第一微带线的第一部分；固定到电路板的第一侧上的第二封装衬底，其中第二封装衬底包括：电耦合到第二接地平面的第四接地平面；基本平行于第二和第四接地平面的第二微带线，其中第二微带线具有：第一部分，其覆盖第四接地平面的至少一部分并且与第四接地平面分开第三距离，其中第二微带线的第一部分被设定大小以具有阻抗从而传播有所述波长的所述辐射；以及第二部分，其覆盖第二接地平面的至少一部分并且与第二接地平面分开第四距离，其中第四距离大于第三距离，并且其中第二微带线的第二部分被设定大小以具有阻抗从而传播有所述波长的所述辐射，并且其中第二微带线的第二部分定位在第二过渡区内；第二 IC，其固定到封装衬底上并且电耦合到第二微带线的第一部分；以及介电波导，其具有：具有第一端和第二端的芯体，其中芯体固定到电路板上并且覆盖第一和第二接地平面的至少一部分，并且其中芯体的第一端延伸到第一过渡区中，并且其中芯体的第二端延伸到第二过渡区中，并且其中芯体具有第一介电常数；以及固定到芯体上的包层，其中包层具有第二介电常数，并且其中第一介电常数大于第二介电常数。

[0011] 在具体实施方式中，第一和第二封装衬底中的每一个具有第一侧和第二侧，其微带线可以形成在封装衬底的第一侧上，IC 可以固定到封装衬底的第一侧上，并且其第一接地平面可以形成在封装衬底的第二侧上。一个或多个焊球可以固定到第一和第三接地平面，并且一个或多个焊球可以固定到第二和第四接地平面。第一和第二微带线中的每一个的第一部分一般可以是矩形，并且第一和第二微带线中的每一个的第二部分一般可以是矩形。

[0012] 在另一方面中，该设备包括：具有第一侧、第二侧和第一接地平面的电路板；形成在电路板的第一侧中的沟道，其中第一接地平面位于至少一部分沟道的下面；固定到电路板的第一侧上的封装衬底，其中封装衬底包括：电耦合到第一接地平面的第二接地平面；基本平行于第一和第二接地平面的微带线，其中微带线具有：第一部分，其覆盖第二接地平面的至少一部分并且与第二接地平面分开第一距离，其中微带线的第一部分被设定大小以具有阻抗从而传播有波长的辐射；以及第二部分，其覆盖第一接地平面的至少一部分并且与第一接地平面分开第二距离，其中第二距离大于第一距离，并且其中微带线的第二部分被设定大小以具有阻抗从而传播有所述波长的所述辐射，并且其中微带线的第二部分定位在过渡区内；集成电路 (IC)，其固定到封装衬底并且电耦合到微带线的第一部分；以及介电芯体，其覆盖第一接地平面的至少一部分，并且延伸到过渡区中，并且固定在沟道中。

[0013] 在具体实施方式中，该设备可进一步包括包层。芯体可以具有第一介电常数，包层可以具有第二介电常数，并且第一介电常数可以大于第二介电常数。电路板可以进一步包括从第一接地平面延伸到电路板的第一侧的通孔，并且一个或多个焊球可以固定到第二接地平面和通孔。微带线的第一部分一般可以是矩形。

[0014] 在另一方面中，该设备包括：具有第一侧、第二侧和多个电路板接地平面的电路板；形成在电路板的第一侧中的沟道网络，其中每个电路板接地平面位于至少一部分沟道网络的下面；多个封装衬底，其中每个封装衬底固定到电路板的第一侧上，并且其中每个封

装衬底与至少一个电路板接地平面并置排列,其中每个封装衬底包括:电耦合到其电路板接地平面的封装衬底接地平面;基本平行于其封装衬底接地平面和其电路板接地平面的微带线,其中微带线具有:第一部分,其覆盖其封装衬底接地平面的至少一部分并且与其封装衬底接地平面分开第一距离,其中微带线的第一部分被设定大小以具有阻抗从而传播有波长的辐射;以及第二部分,其覆盖其电路板接地平面的至少一部分并且与其电路板接地平面分开第二距离,其中第二距离大于第一距离,并且其中微带线的第二部分被设定大小以具有阻抗从而传播有所述波长的所述辐射,并且其中微带线的第二部分定位在过渡区内;多个 IC,其中每个 IC 固定到封装衬底中的至少一个上并且电耦合到其微带线的第一部分;以及介电芯体网络,其固定在沟道网络中并且具有多个端部,其中来自介电波导网络的每个端部覆盖至少一个电路板接地平面的至少一部分,并且延伸到其过渡区中。

[0015] 在具体实施方式中,介电波导网络可以进一步包括具有包层的多个介电波导。芯体可以具有第一介电常数,包层可以具有第二介电常数,并且第一介电常数可以大于第二介电常数。电路板可以进一步包括多个通孔,其中每个通孔在电路板的第一侧和至少一个电路板接地平面之间延伸,并且其中至少一个焊球固定到至少一个通孔和至少一个封装衬底接地平面上。

[0016] 在另一方面中,该设备包括:电路板,其具有第一侧、第二侧、第一接地平面和第二接地平面;形成在电路板的第一侧中并且具有第一端和第二端的沟道,其中沟道的第一端覆盖第一接地平面的至少一部分,并且其中沟道的第二端覆盖第二接地平面的至少一部分;固定到电路板的第一侧上的第一封装衬底,其中第一封装衬底包括:电耦合到第一接地平面的第三接地平面;基本平行于第一和第三接地平面的第一微带线,其中第一微带线具有:第一部分,其覆盖第三接地平面的至少一部分并且与第三接地平面分开第一距离,其中第一微带线的第一部分被设定大小以具有阻抗从而传播有波长的辐射;以及第二部分,其覆盖第一接地平面的至少一部分并且与第一接地平面分开第二距离,其中第二距离大于第一距离,并且其中第一微带线的第二部分被设定大小以具有阻抗从而传播有所述波长的所述辐射,并且其中第一微带线的第二部分定位在第一过渡区内;第一 IC,其固定到封装衬底上并且电耦合到第一微带线的第一部分;固定到电路板的第一侧上的第二封装衬底,其中第二封装衬底包括:电耦合到第二接地平面的第四接地平面;基本平行于第二和第四接地平面的第二微带线,其中第二微带线具有:第一部分,其覆盖第四接地平面的至少一部分并且与第四接地平面分开第三距离,其中第二微带线的第一部分被设定大小以具有传播有所述波长的所述辐射;以及第二部分,其覆盖第二接地平面的至少一部分并且与第二接地平面分开第四距离,其中第四距离大于第三距离,并且其中第二微带线的第二部分被设定大小以具有传播有所述波长的所述辐射,并且其中第二微带线的第二部分定位在第二过渡区内;第二 IC,其固定到封装衬底上并且电耦合到第二微带线的第一部分;以及具有第一端和第二端的介电芯体,其中芯体固定到沟道中,并且其中介电芯体的第一端覆盖第一接地平面的至少一部分,并且其中介电芯体的第二端覆盖第二接地平面的至少一部分,并且其中芯体的第一端延伸到第一过渡区中,并且其中芯体的第二端延伸到第二过渡区中,并且其中介电芯体具有比电路板的介电常数更大的介电常数。

[0017] 在另一方面中,该设备包括:具有第一侧、第二侧、第一接地平面和第一微带线的电路板,其中第一微带线一般平行于第一接地平面;形成在电路板的第一侧中的沟道,其中

第一接地平面位于至少一部分沟道的下面；固定到电路板的第一侧上的封装衬底，其中封装衬底包括：电耦合到第一接地平面的第二接地平面；基本平行于第一和第二接地平面的第二微带线，其中第二微带线具有：第一部分，其覆盖第二接地平面的至少一部分并且与第二接地平面分开第一距离，其中第二微带线的第一部分被设定大小以具有阻抗从而传播有波长的辐射；以及第二部分，其覆盖第一接地平面的至少一部分并且与第一接地平面分开第二距离，其中第二距离大于第一距离，并且其中第二微带线的第二部分被设定大小以具有阻抗从而传播有所述波长的所述辐射，并且其中微带线的第二部分定位在过渡区内，并且其中第二微带线的第二部分电耦合到第一微带线；集成电路（IC），其固定到封装衬底上并且电耦合到第二微带线的第一部分；金属波导，其固定在沟道中、定位在过渡区中并且电耦合到第一微带线；以及介电芯体，其覆盖第一接地平面的至少一部分、延伸到金属波导中并且固定在沟道中。

[0018] 在具体实施方式中，封装衬底可以具有第一侧和第二侧，其中第二微带线形成在封装衬底的第一侧上，其中 IC 固定到封装衬底的第一侧上，其中第一接地平面形成在封装衬底的第二侧上，并且其中封装衬底进一步包括从第二微带线的第二部分延伸到封装衬底的第二侧的通孔，并且其中至少一个焊球固定到通孔和第一微带线。通孔可以进一步包括第一通孔，电路板可以进一步包括从第一接地平面延伸到电路板的第一侧的第二通孔，并且一个或多个焊球可以固定到第二接地平面和第二通孔。金属波导可以进一步包括：与第一微带线共面并且电耦合到第一微带线的第一板；与第一板共面并且电耦合到第一板的第二板；以及在第二板和第一接地平面之间延伸的多个波导通孔。

[0019] 在另一方面中，该设备包括：具有第一侧、第二侧、多个电路板接地平面和多个电路板微带线的电路板；形成在电路板的第一侧中的沟道网络，其中每个电路板接地平面位于至少一部分沟道网络的下面；多个封装衬底，其中每个封装衬底固定到电路板的第一侧，并且其中每个封装衬底与至少一个电路板接地平面和至少一个电路板微带线并置排列，其中每个封装衬底包括：电耦合到其电路板接地平面的封装衬底接地平面；基本平行于其封装衬底接地平面和其电路板接地平面的封装衬底微带线，其中封装衬底微带线具有：第一部分，其覆盖其封装衬底接地平面的至少一部分并且与其封装衬底接地平面分开第一距离，其中封装衬底微带线的第一部分被设定大小以具有阻抗从而传播有波长的辐射；以及第二部分，其覆盖其电路板接地平面的至少一部分并且与其电路板接地平面分开第二距离，其中第二距离大于第一距离，并且其中封装衬底微带线的第二部分被设定大小以具有传播有所述波长的所述辐射，并且其中封装衬底微带线的第二部分定位在过渡区内；多个 IC，其中每个 IC 固定到封装衬底中的至少一个上并且电耦合到其微带线的第一部分；多个金属波导，其中每个金属波导固定在沟道网络中、定位在至少一个封装衬底的过渡区中，并且电耦合到至少一个电路板微带线；以及介电芯体网络，其固定在沟道网络中并且具有多个端部，其中来自介电波导网络的每个端部覆盖至少一个电路板接地平面的至少一部分，并且延伸到其金属波导中。

[0020] 在具体实施方式中，介电波导网络可以进一步包括具有包层的多个介电波导，芯体可以具有第一介电常数，包层可以具有第二介电常数，并且第一介电常数可以大于第二介电常数。每个封装衬底可以具有第一侧和第二侧，微带线可以形成在封装衬底的第一侧上，IC 可以固定到封装衬底的第一侧上，封装衬底接地平面可以形成在封装衬底的第二侧

上,每个封装衬底可以进一步包括从其封装衬底微带线的第二部分延伸到其封装衬底的第二侧的封装衬底通孔,并且一个或多个焊球可以固定到封装衬底通孔和其电路板微带线上。

[0021] 在另一方面中,该设备包括:电路板,其具有第一侧、第二侧、第一接地平面、第二接地平面、第一微带线和第二微带线,其中第一和第二微带线形成在电路板的第一侧上,并且其中第一微带线与第一接地平面并置排列并且一般与第一接地平面平行,并且其中第二微带线与第二接地平面并置排列并且一般与第二接地平面平行;形成在电路板的第一侧中并且具有第一端和第二端的沟道,其中沟道的第一端覆盖至少一部分第一接地平面,并且其中沟道的第二端覆盖至少一部分第二接地平面;固定到电路板的第一侧上的第一封装衬底,其中第一封装衬底包括:电耦合到第一接地平面的第三接地平面;基本平行于第一和第三接地平面的第三微带线,其中第三微带线具有:第一部分,其覆盖第三接地平面的至少一部分并且与第三接地平面分开第一距离,其中第三微带线的第一部分被设定大小以具有阻抗从而传播有波长的辐射;以及第二部分,其覆盖第一接地平面的至少一部分并且与第一接地平面分开第二距离,其中第二距离大于第一距离,并且其中第三微带线的第二部分被设定大小以具有阻抗从而传播有所述波长的所述辐射;并且其中第三微带线的第二部分定位在第一过渡区内;第一 IC,其固定到封装衬底上并且电耦合到第三微带线的第一部分;固定到电路板的第一侧的第二封装衬底,其中第二封装衬底包括:电耦合到第二接地平面的第四接地平面;基本平行于第二和第四接地平面的第四微带线,其中第四微带线具有:第一部分,其覆盖第四接地平面的至少一部分并且与第四接地平面分开第三距离,其中第四微带线的第一部分被设定大小以具有阻抗从而传播有所述波长的所述辐射;以及第二部分,其覆盖第二接地平面的至少一部分并且与第二接地平面分开第四距离,其中第四距离大于第三距离,并且其中第四微带线的第二部分被设定大小以具有阻抗从而传播有所述波长的所述辐射,并且其中第二微带线的第二部分定位在第二过渡区内;第二 IC,其固定到封装衬底上并且电耦合到第四微带线的第一部分;第一金属波导,其固定在沟道中、定位在第一过渡区中并且电耦合到第一微带线;第二金属波导,其固定在沟道中、定位在第二过渡区中并且电耦合到第二微带线;具有第一端和第二端的介电芯体,其中芯体固定到沟道中,并且其中介电芯体的第一端覆盖第一接地平面的至少一部分,并且其中介电芯体的第二端覆盖第二接地平面的至少一部分,并且其中芯体的第一端延伸到第一金属波导中,并且其中芯体的第二端延伸到第二金属波导中,并且其中介电芯体具有比电路板的介电常数更大的介电常数。

[0022] 在具体实施方式中,封装衬底可以具有第一侧和第二侧,微带线可以形成在封装衬底的第一侧上,IC可以固定到封装衬底的第一侧上,第一接地平面可以形成在封装衬底的第二侧上,第一封装衬底可以进一步包括从第三衬底微带线的第二部分延伸到第一封装衬底的第二侧的第一通孔,一个或多个焊球可以固定到第一通孔和第一微带线,第二封装衬底可以进一步包括从第四衬底微带线的第二部分延伸到第二封装衬底的第二侧的第二通孔,并且一个或多个焊球可以固定到第二通孔和第二微带线。此外,第一和第二金属波导中的每一个可以进一步包括:与其微带线共面并且电耦合到其微带线的第一板;与第一板共面并且电耦合到第一板的第二板;以及在第二板和其电路板接地平面之间延伸的多个波导通孔。

附图说明

- [0023] 图 1 是常规互连系统的示例的图示。
- [0024] 图 2 是沿着剖面线 I-I 的图 1 的互连系统的剖面图。
- [0025] 图 3 是根据本发明的互连系统的示例的图示。
- [0026] 图 4 和图 6 分别是沿着剖面线 II-II 和 III-III 的图 3 的互连系统的示例剖面图。
- [0027] 图 5 是示出用于图 3 和图 4 的微带线的示例布置的立体图。
- [0028] 图 7 是根据本发明的互连系统的示例的图示。
- [0029] 图 8 是沿着剖面线 IV-IV 的图 7 的互连系统的示例剖面图。
- [0030] 图 9 是根据本发明的互连系统的示例的图示。
- [0031] 图 10 是沿着剖面线 VI-VI 的图 9 的互连系统的示例剖面图。
- [0032] 图 11 是分别沿着剖面线 V-V 和 VII-VII 的图 7 和图 9 的互连系统的示例剖面图。
- [0033] 图 12 是图 10 和图 11 的金属波导的立体图。

具体实施方式

[0034] 转到图 3-6,可以看出根据本发明的互连系统 200-A 的示例。在该示例系统 200-A 中,电路组件 206-A1 和 206-A2 能够通过被固定(即,胶合)到 PCB 202-A 的介电波导 204-A 而彼此通信。电路组件 206-1 和 206-2 可以由 IC 302-A 形成,IC 302-A 通过球栅阵列(BGA)或焊球(其以虚线示出)固定到封装衬底 304-A(其可以例如是 PCB)。封装衬底 304-A 然后可以用 BGA 或焊球(即,焊球 301-A)固定到 PCB 202-A,从而允许 IC 302-A 电耦合到至少一个焊球。底部填充层 303-A 也可以被包含在封装衬底 304-A 与 PCB 202-A 之间,以便为电路组件 206-1 和 206-2 提供额外的机械支撑。封装衬底 304-A 和 PCB 202-A 可以分开例如约 0.25mm。介电波导系统的其它示例可以在 2010 年 9 月 21 日提交的题为“HIGH SPEED DIGITAL INTERCONNECT AND METHOD”的共同待决的美国专利申请序列号 12/887,270 以及 2010 年 9 月 21 日提交的题为“CHIP TO DIELECTRIC WAVEGUIDE INTERFACE FOR SUB-MILLIMETER WAVE COMMUNICATIONS LINK”的共同待决的美国专利申请序列号 12/887,323 中找到。每个共同待决的申请都通过引用合并于此以用于所有的目的。

[0035] 为了提供芯片间链路,封装衬底 304-A 和 PCB 202-A 包括天线系统。用于该示例(其示出电路组件 206-A1)的天线系统一般包括微带线(其是与封装衬底 304-A 集成在一起的导电层)、接地平面 306-A(其是与封装衬底 304-A 集成在一起的导电层)以及接地平面 308-A(其是与封装衬底 308-A 集成在一起的导电层)。如图所示并且例如,接地平面 308-A 通过焊球 301-A(其可以允许接地平面 306-A 和 308-A 电耦合到一起)耦合到接地平面 306-A。如在该示例中所示,介电波导 204-A 固定到与电路组件 206-A1 和 206-A2 相同的侧面或表面,并且延伸到过渡区 314-A 中,其中芯体 310-A 的一部分定位在接地平面 308-A 和一部分微带线 208-A1 之间。通常,微带线 208-A1(其通过封装衬底 304-A 电耦合到 IC 302-A)被设定大小以便传输亚毫米(即,波长在约 0.5mm 和约 1mm 之间或小于约 1mm)或太赫兹辐射(即,在约 100GHz 和约 1THz 之间)。对于该示例,微带线 208-1 具有两个部分,其边界在过渡区 314-A 处,以允许 RF 信号或无线信号被传输给介电波导 204-A。微带线 208-A1 的一个部分(其示为从 IC 302-A 延伸到过渡区 314-A)一般平行于接地平

面 306-A1,从而允许电场在微带线 208-A1 和封装衬底 304-A 中的接地平面 306-A1 之间延伸。因为在微带线 208-A1 和接地平面 306-A1 之间存在相对短的距离,所以微带线 208-A1 的该部分可以较窄以实现期望的阻抗(即,约 $50\ \Omega$)。在过渡区处,在微带线 208-A1 与其接地平面(其为接地平面 308-A)之间的分离中存在步进增加。由于这种增加,所以该部分微带线 208-A1 更宽,从而具有匹配的阻抗(即,约 $50\ \Omega$)。然后这可以允许 RF 信号从电路组件 206-A1 和 206-A2 直接传播。虽然在过渡区 314-A 处的边界是陡峭的,但是大多数问题(即,反射)可以通过在 IC 302-A 内使用信号处理(即,预失真)来补偿或过滤。

[0036] 微带线 208-A1 也可以具有其它形状。在图 5 中,可以看出微带线 208-A1 的示例配置。对于该配置,微带线 208-A1 具有两个部分 209 和 211。如图所示,部分 209 可以用作电耦合到 IC 302-A 的馈电线,而部分 211 从部分 209 的宽度变宽。该变宽可借助于锥形/逐渐变细(taper)来实现,但是如图所示,电耦合到部分 209 的部分 211 的端部变圆。

[0037] 为了进一步改进效率,介电波导 204-A 和 PCB 202-A 可以被适当配置。通常并且如在该示例中所示,芯体 310-A(其可以例如由 Rogers 公司的聚酰胺、聚脂、R03006™或 R03010™形成,并且可以例如具有约 0.5mm 的高度)用基本上围绕芯体 310-A 其余部分的包层 312-A 固定到 PCB 202-A(其可以例如由 Rogers 公司的 R03003™形成)。包层 312-A 和 PCB 202-A 两者具有比芯体 310-A 更低的介电常数,并且包层 312-A 可以具有与 PCB 202-A 相同或类似的介电常数。这允许电场被约束在芯体 310-A 内。此外,介电波导 204-A 可以被设定大小以适应从天线系统发射的辐射的波长(即,亚毫米波长)。

[0038] 可替代地,如图 7-12 所示,介电波导 312-B、C 可以与 PCB 202-B、C 集成在一起。对于这些示例,沟道可以被排布在 PCB 202-B、C 中,并且介电波导 204-B、C 可以在沟道中被固定到 PCB 202-B、C 上。如图所示并且与芯体 310-A 类似,芯体 310-B、C 延伸到过渡区 314-B、C。PCB 202-B、C 也可以用作包层 312-B、C,如图 11 的示例所示,但是可替代地,包层材料可以被包括在沟道中。此外,在 PCB 202-B、C 上方延伸的包层 312-B、C 的部分(其以虚线示出)可以被省略。固定到沟道的芯体 310-B、C 的端部也可以逐渐变细(例如,如图 8 所示)或“变成方形”(例如,如图 10 所示)。当逐渐变细时,阶梯可以例如以大约 5 密耳在深度上递增。

[0039] 在图 7 和图 8 中,可以看出用于天线系统和过渡区 314-B 的一个示例配置(系统 200-B)。用于电路组件 206-B1 的天线系统(例如)一般由微带线 208-B1(其定位在封装衬底 304-B 中并且电耦合到 IC 302-B)和接地平面 306-B(其定位在封装衬底 304-B 内并且一般与微带线 208-B1 的一部分平行并且分离)组成。例如,微带线 208-B1 的一部分(其被显示为从 IC 302-B 延伸到与过渡区 314-B 的边界)和接地平面 306-B 可以分开约 0.2mm。接地平面 308-B(其如图所示并且例如定位在 PCB 202-B 中)与过渡区 314-B 内的微带线 208-B1 的部分平行并且分离。微带线 208-B1 与接地平面 308-B 之间分开的距离也可以例如为约 1mm 的距离。通过具有这种配置,微带线 208-B1 的宽度以及微带线 208-B1 与接地平面 308-B 之间的距离可以被设定大小以提供期望的阻抗(即,约 $50\ \Omega$)。通常,对于该示例,微带线 208-B1 的一些部分一般是矩形,其中在过渡区中的部分更宽。例如,宽度可以具有实现约 $50\ \Omega$ 的期望阻抗的宽度。如该示例所示,还存在从接地平面 308-B 的一侧延伸的通孔 316,从而允许接地平面 308-B 电耦合到接地平面 306-B(即,通过焊球 301-B)。

[0040] 在图 9 和图 10 中,可以看出用于天线系统和过渡区 314-C 的另一个示例配置(系

统 200-C)。用于电路组件 206-C1 的天线系统(例如)一般由微带线 208-C1(其定位在封装衬底 304-C 中并且电耦合到 IC 302-B)、微带线 320-1(其定位在 PCB 202-C 中)、接地平面 306-C(其定位在封装衬底 304-C 内并且其一般与微带线 208-C1 的一部分平行)和通孔 318(其在封装衬底 304-C 的一侧与微带线 208-C1 之间延伸,并且其允许微带线 208-C1 通过焊球 301-C”电耦合到微带线 320-1)组成。例如,微带线 208-C1 的部分(其被显示为从 IC 302-C 延伸到与过渡区 314-C 的边界)和接地平面 306-C 可以分开约 0.2mm。接地平面 308-B(其如图所示并且例如定位在 PCB 202-B 中)与过渡区 314-C 内的微带线 208-C1 的部分平行并且分离。微带线 208-B1 与接地平面 308-B 之间分开的距离也可以例如为约 1mm 的距离。通过具有这种配置,微带线 208-C1 的宽度以及微带线 208-B1 与接地平面 306-C 之间的距离可以被设定大小以提供期望的阻抗(即,约 50Ω)。通常,对于该示例,微带线 208-C1 的一个部分(其被显示为从 IC 302-C 延伸到过渡区 314-C)具有被设定大小以提供期望阻抗(即,约 50Ω)的宽度(即,约 $25\mu\text{m}$),并且另一个部分(其被显示为从过渡区 314-C 的边界延伸到封装衬底 304-C 的边缘)被设定大小以允许过渡到微带线 320-1(其也被设定大小以承载该辐射)与接地平面 308-B 之间的区域。通常,被显示为从 IC 302-C 延伸到过渡区 314-C 的微带线 208-C1 的部分一般比被显示为从过渡区 314-C 边界延伸到封装衬底 304-C 边缘的微带线 208-C1 的部分更宽。如该示例所示,还存在从接地平面 308-C 电耦合到接地平面 306-C(即,通过焊球 301-C’)。

[0041] 作为过渡区 314-C 的一部分,还存在金属波导 322,其中介电波导 204-C 的芯体 310-C 在该金属波导 322 中延伸,并且金属波导 322 的示例在图 12 中示出。为了实现与(系统 200-B 中任一个的)介电波导 204-C 的期望耦合,金属波导 322 可以由板件 402 和 404、接地平面 308-C 与通孔 408 形成。如该示例所示,板件 404(其例如可由铜形成,并且其电耦合到微带线 320-1)包括狭窄部分和锥形部分,并且一般与板件 402(例如其可由铜形成)平行。板件 404 的狭窄部分的宽度被选择以实现期望的阻抗(即,以便匹配来自系统 200-C 的天线系统的阻抗)。板件 402 也可以与板件 404 大致共面并且电耦合到板件 404。此外,通孔 408 在该示例中被显示为在板件 402 与接地平面 308-C 之间延伸,以便板件 402 和 404 与接地平面 308-C 电耦合到一起。通孔 408 也分隔开以使得介电波导 204-C 可以延伸到金属波导 322 中。此外,介电波导 204-C 的端部的形状可能影响过渡区 314-C 的属性,并且在该示例中介电波导的端部(其延伸到金属波导 322 中)逐渐变细。然而其它形状也是可能的。

[0042] 本领域技术人员将认识到在所要求保护的发明范围内,可以做出许多修改,而且许多其它实施例是可能的。

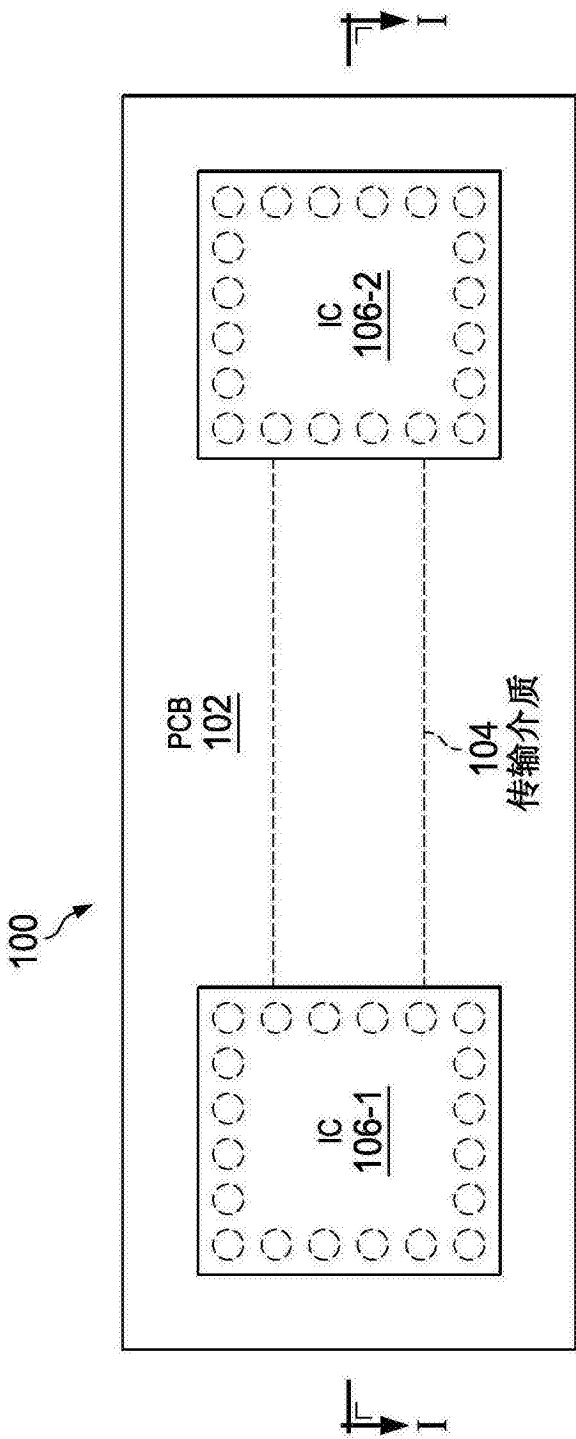


图 1

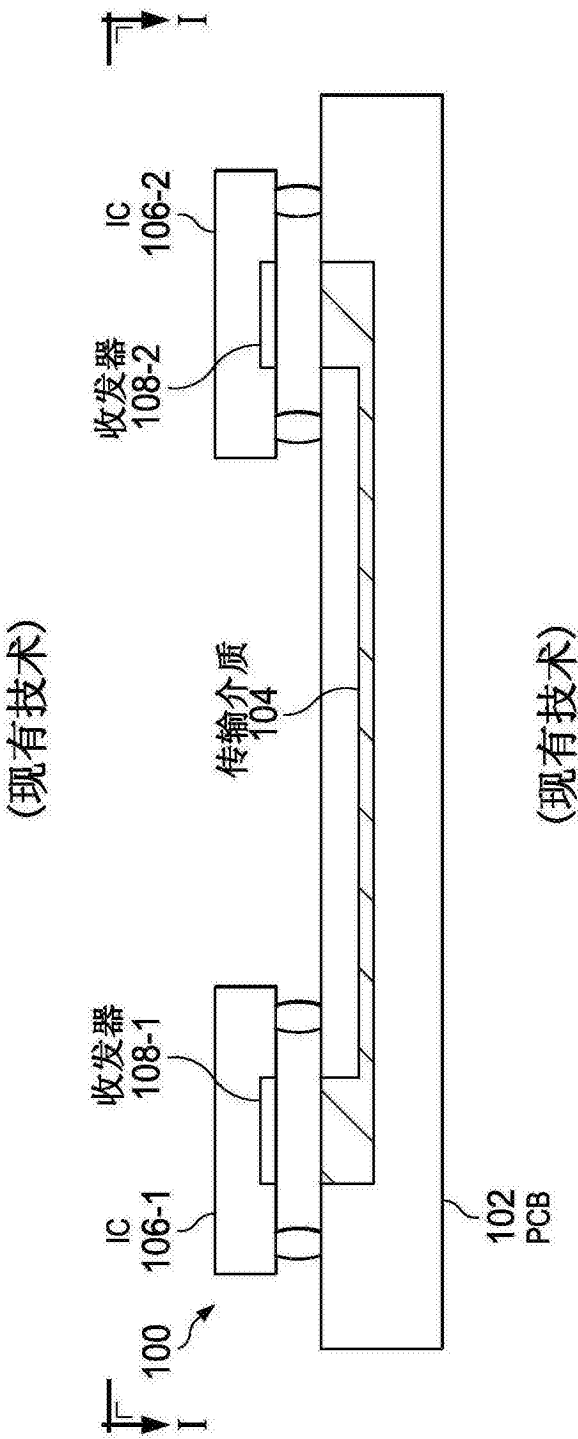


图 2

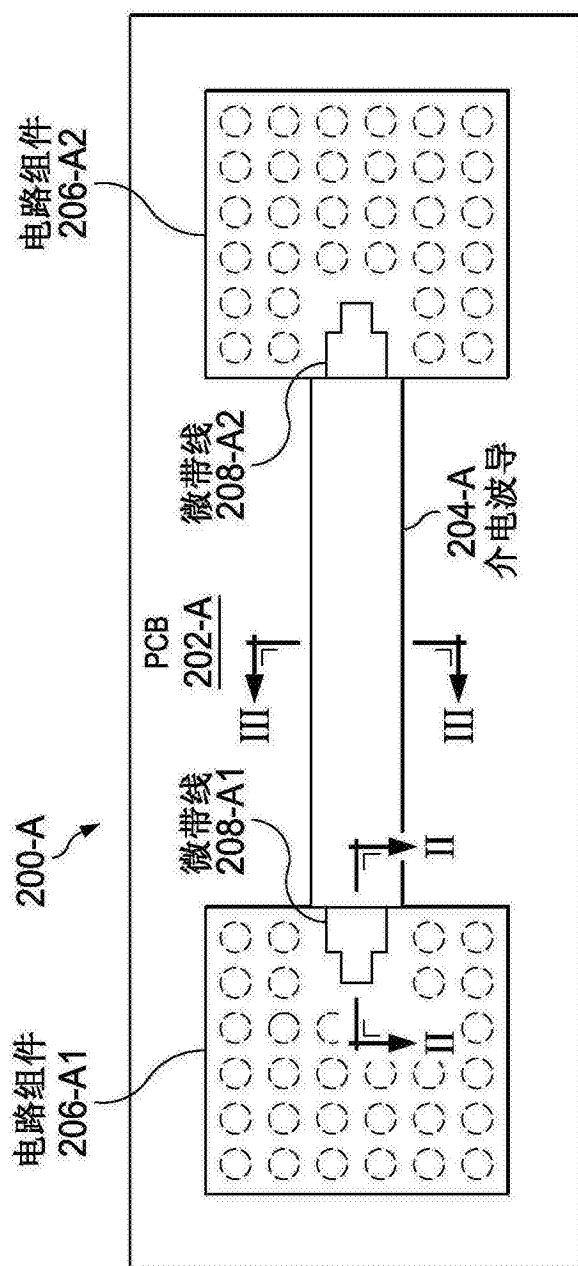


图 3

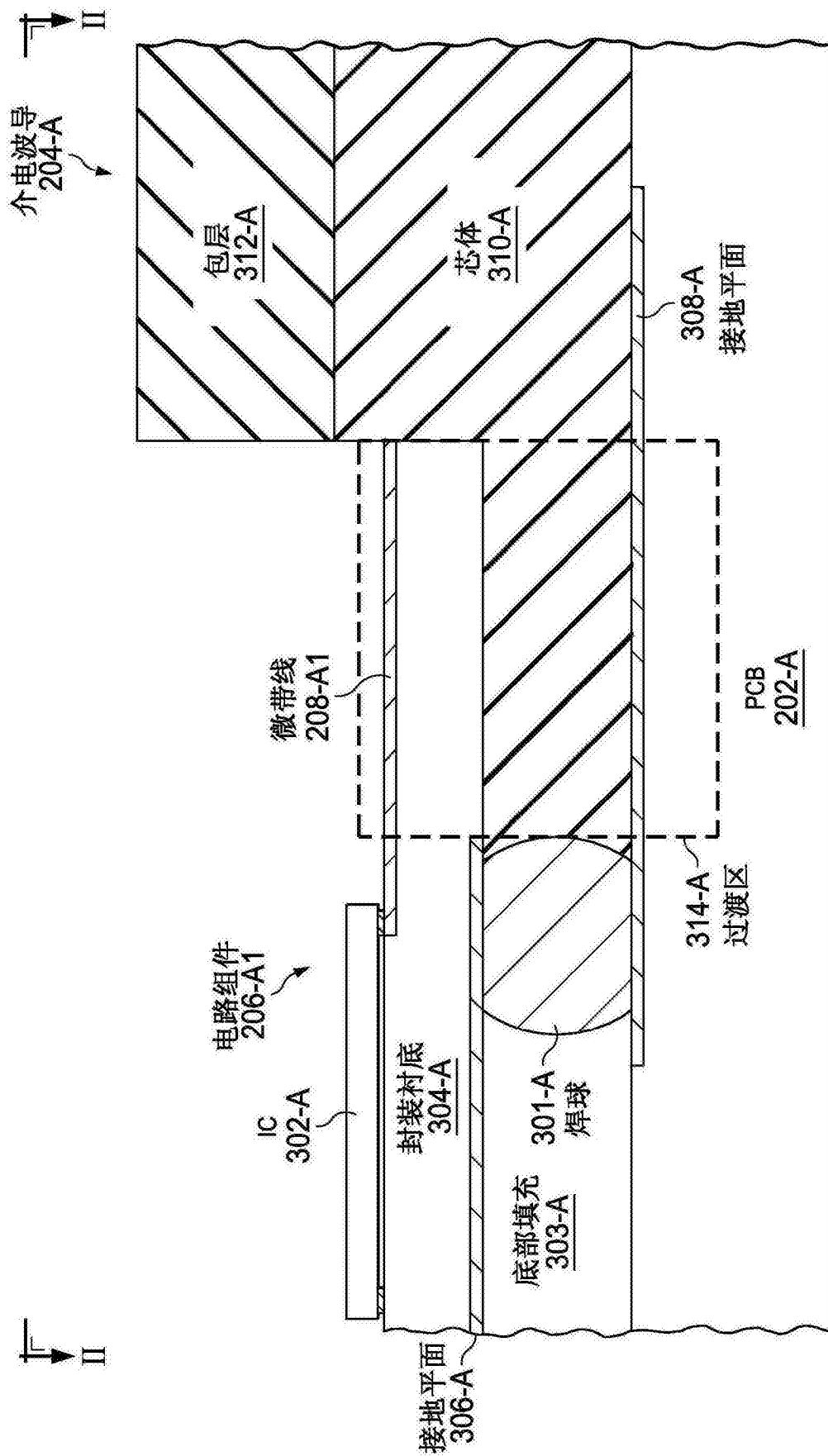


图 4

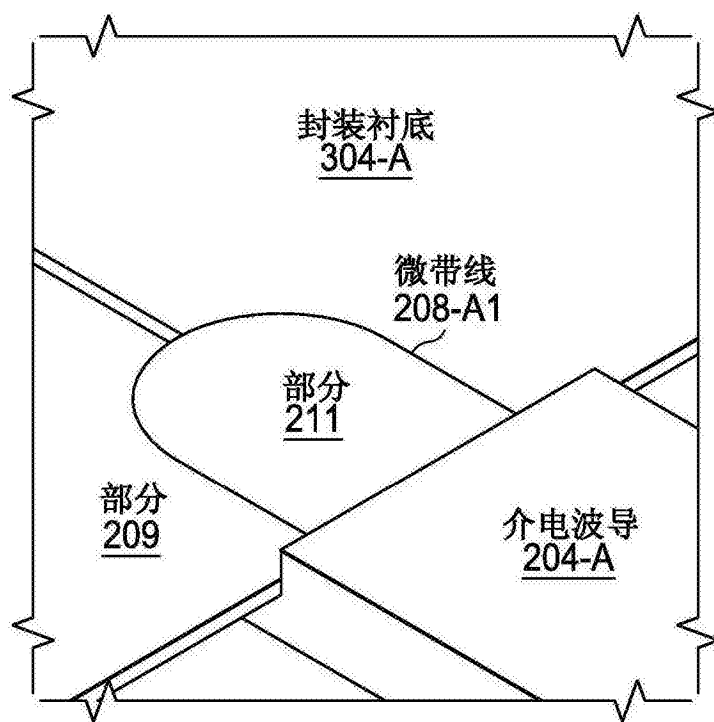


图 5

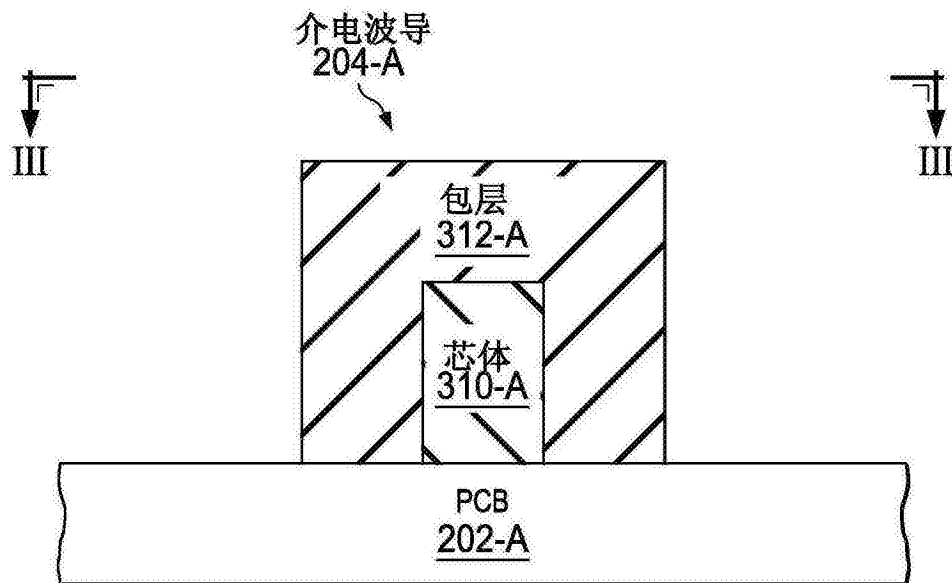


图 6

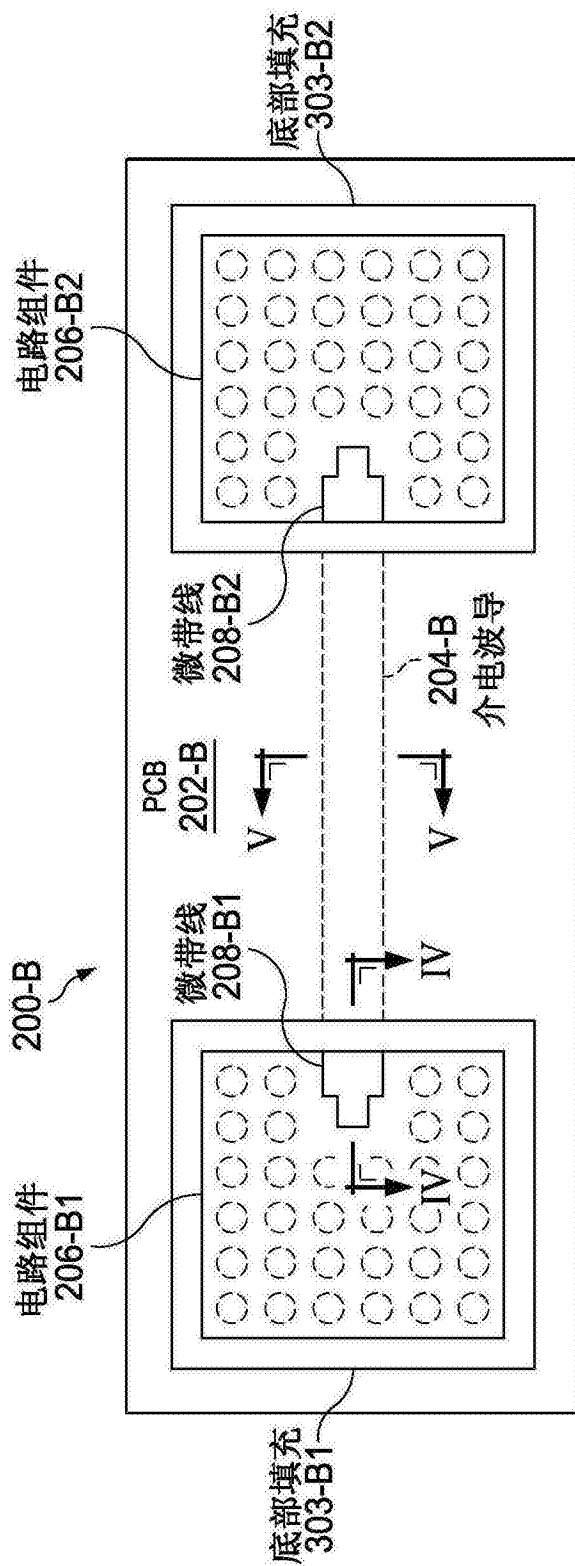


图 7

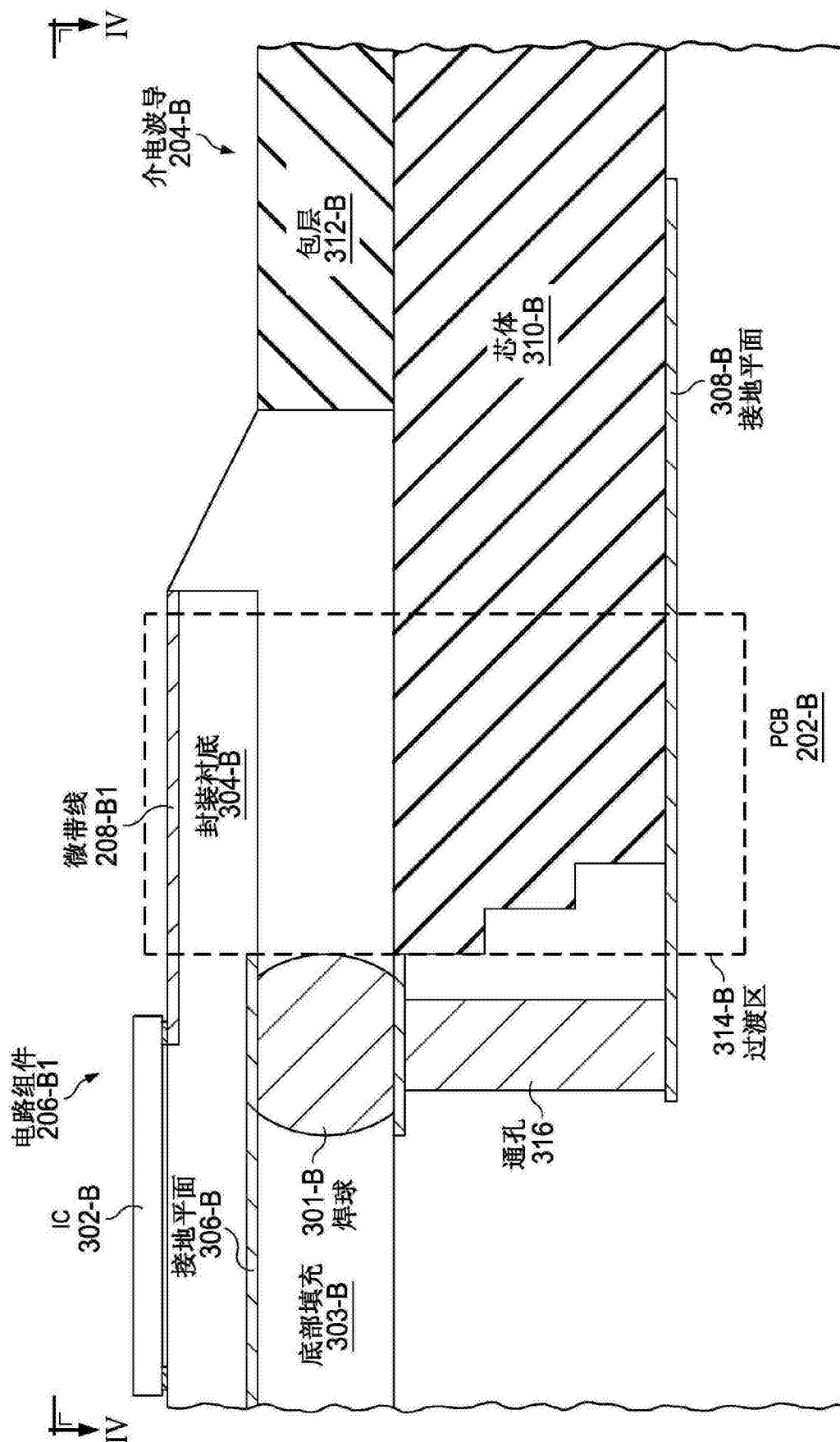


图 8

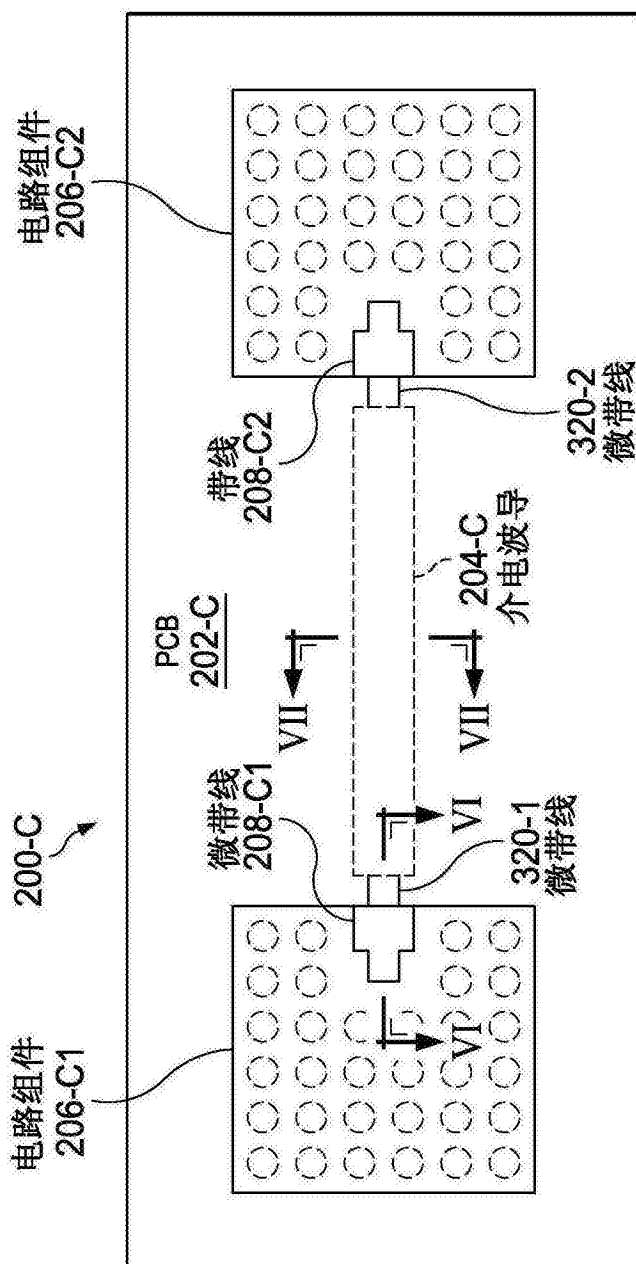


图 9

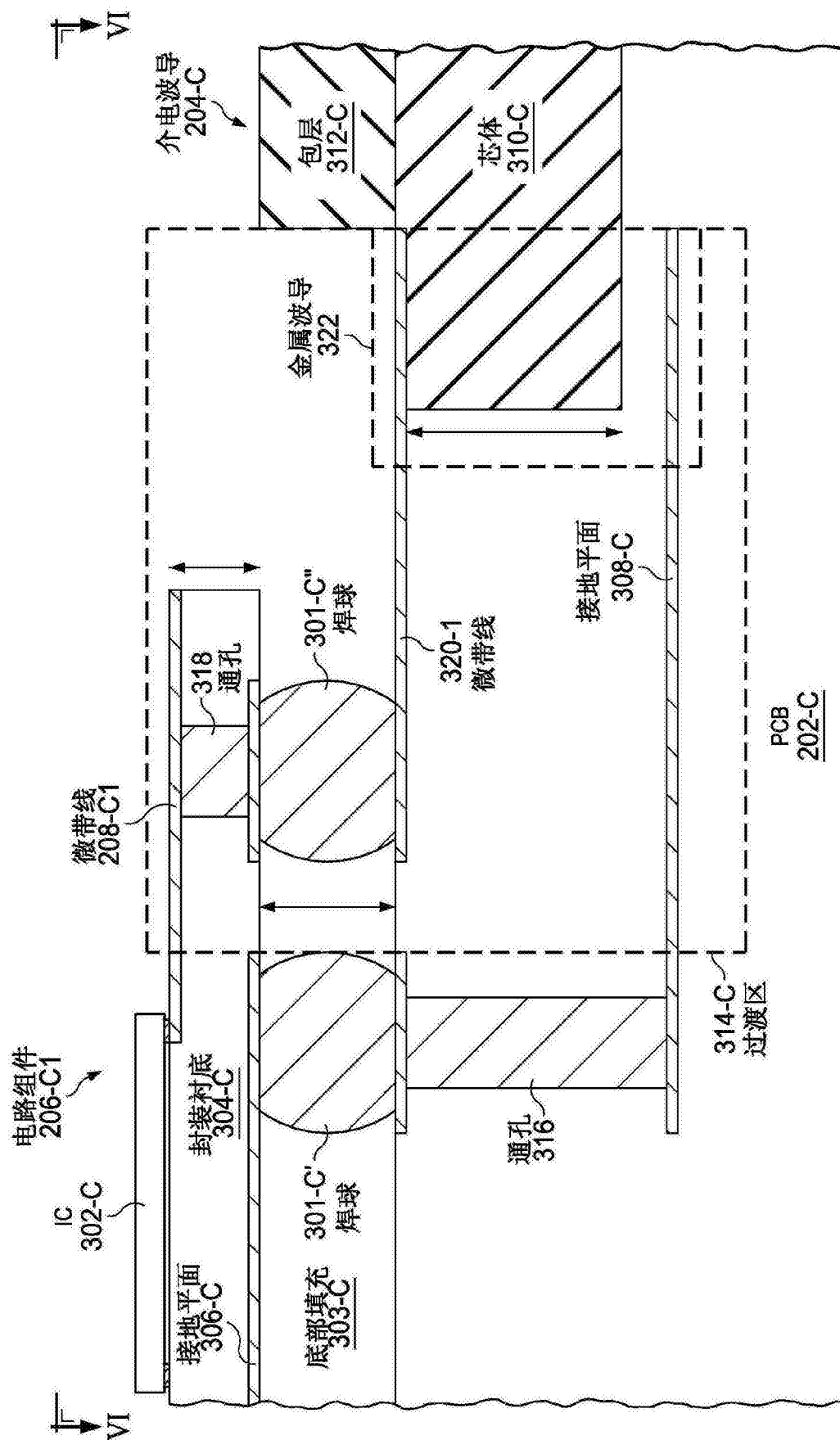


图 10

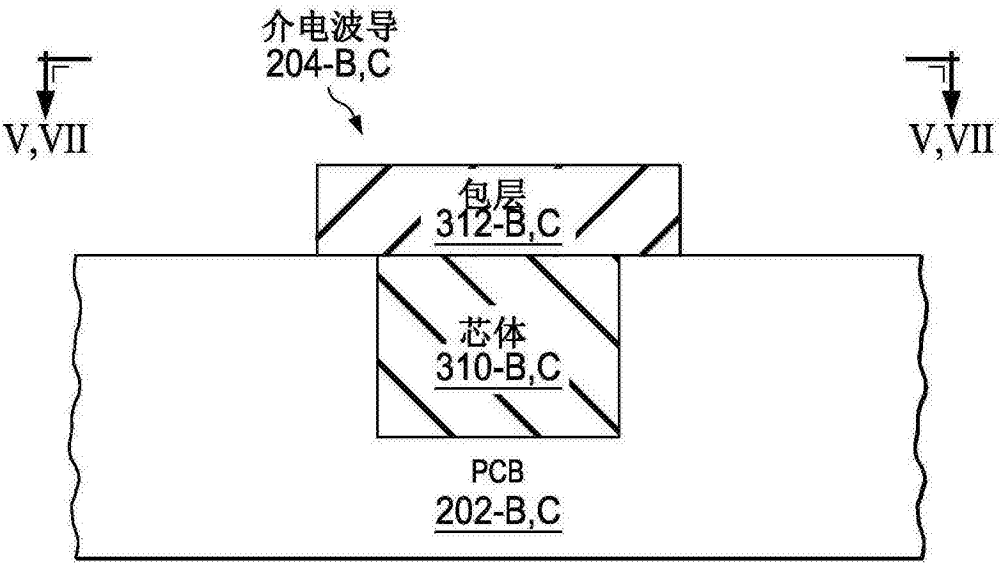


图 11

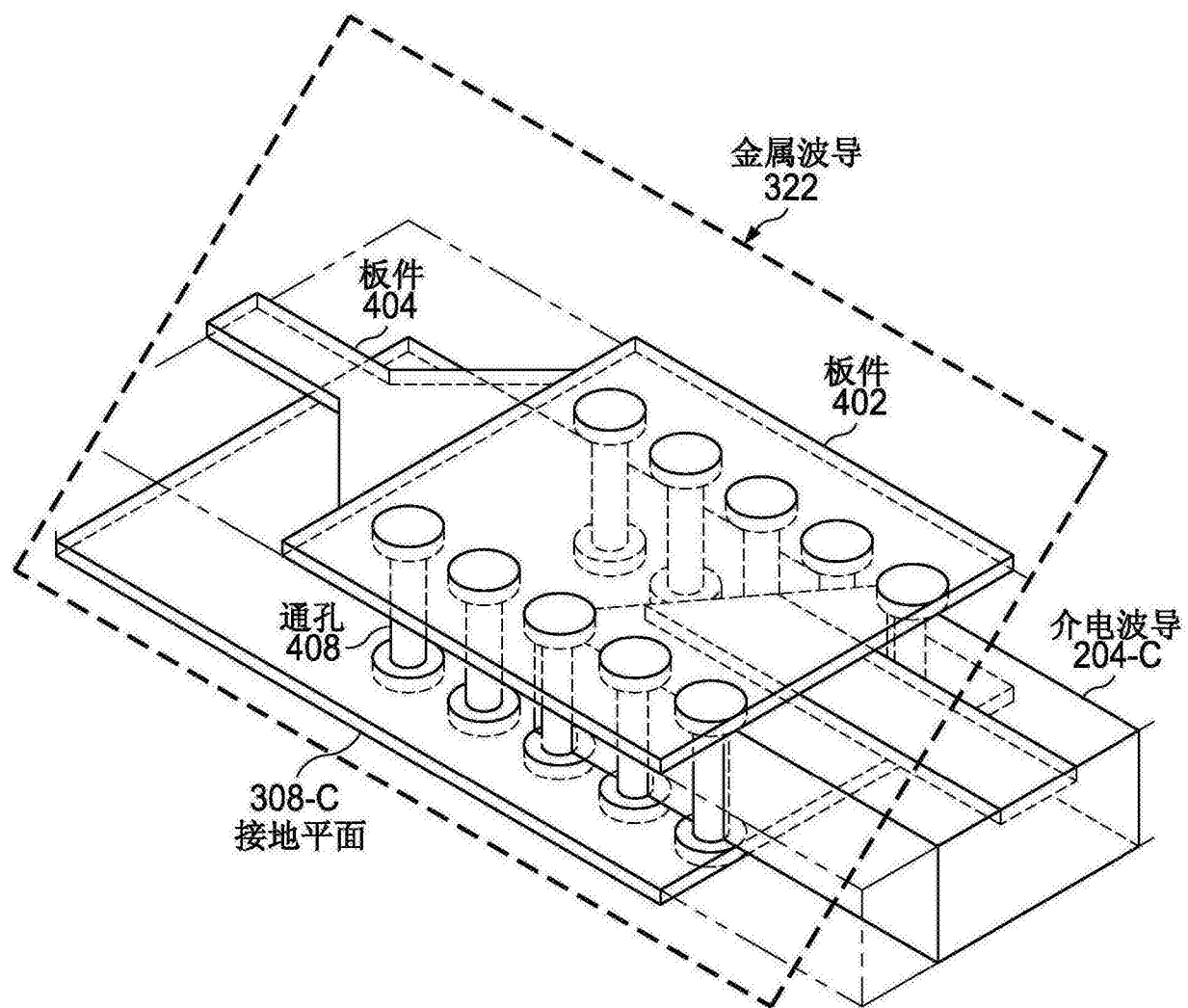


图 12