

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年10月6日(06.10.2022)



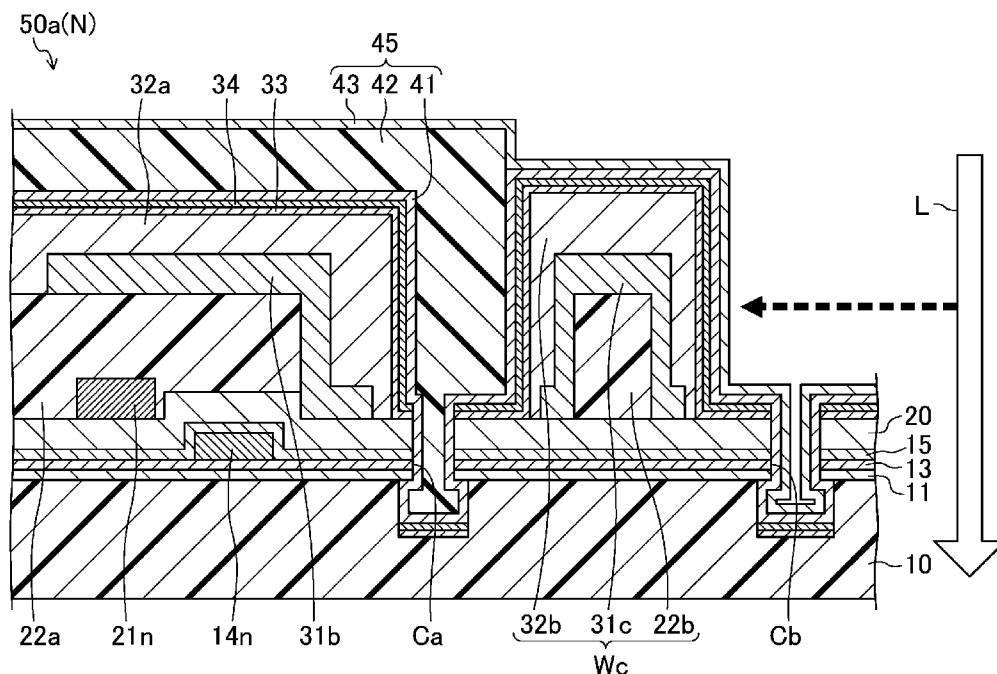
(10) 国際公開番号

WO 2022/208742 A1

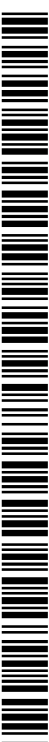
- (51) 国際特許分類:
G09F 9/30 (2006.01)
- (21) 国際出願番号: PCT/JP2021/013874
- (22) 国際出願日: 2021年3月31日(31.03.2021)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: シャープディスプレイテクノロジー株式会社(SHARP DISPLAY TECHNOLOGY CORPORATION) [JP/JP]; 〒5190198 三重県亀山市白木町幸川4 6 4 番 Mic (JP).
- (72) 発明者: 岡部 達(OKABE Tohru), 岡崎 庄治(OKAZAKI Shoji), 齋田 信介(SAIDA Shinsuke), 市川 伸治(ICHIKAWA Shinji).
- (74) 代理人: 弁理士法人前田特許事務所(MAEDA & PARTNERS); 〒5300004 大阪府大阪市北区堂島浜1丁目2番1号 新ダイビル23階 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,

(54) Title: DISPLAY DEVICE

(54) 発明の名称: 表示装置



(57) Abstract: This display device comprises: a resin substrate layer (10); a thin film transistor layer provided on the resin substrate layer (10), and formed by stacking a gate insulating film (13), interlayer insulation films (15, 20), and a planarization film (22a) in order; and a light-emitting element layer provided on the thin film transistor layer, and formed by stacking a plurality of first electrodes, a common edge cover (32a), a plurality of light-emitting functional layers (33) and a common second electrode (34) in order so as to correspond to a plurality of sub-pixels constituting a display region.



WO 2022/208742 A1

NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 一 国際調査報告 (条約第21条(3))

A through-hole is provided in an island-shaped non-display region (N) within the display region, and in the non-display region (N), a first light-blocking film (31b) is provided at a peripheral edge of the planarization film 22a so as to cover a side wall of the peripheral edge.

(57) 要約 : 樹脂基板層 (10) と、樹脂基板層 (10) 上に設けられ、ゲート絶縁膜 (13)、層間絶縁膜 (15, 20) 及び平坦化膜 (22a) が順に積層された薄膜トランジスタ層と、薄膜トランジスタ層上に設けられ、表示領域を構成する複数のサブ画素に対応して複数の第1電極、共通のエッジカバー (32a)、複数の発光機能層 (33) 及び共通の第2電極 (34) が順に積層された発光素子層とを備え、表示領域の内部の島状の非表示領域 (N) に貫通孔が設けられ、非表示領域 (N) において、平坦化膜 22aの周縁部には、その周縁部の側壁を覆うように第1遮光膜 (31b) が設けられている。

明 細 書

発明の名称：表示装置

技術分野

[0001] 本発明は、表示装置に関するものである。

背景技術

[0002] 近年、液晶表示装置に代わる表示装置として、有機エレクトロルミネッセンス (electroluminescence、以下、E Lとも称する) 素子を用いた自発光型の有機E L表示装置が注目されている。ここで、有機E L素子は、例えば、薄膜トランジスタ (thin film transistor、以下「T F T」とも称する) が配列されたT F T層の平坦化膜上に設けられた第1電極と、第1電極上に設けられた有機E L層と、その有機E L層上に設けられた第2電極とを備えている。この有機E L表示装置では、画像表示を行う表示領域の内部に、例えば、カメラや指紋センサー等の電子部品を設置するために、島状の非表示領域を設け、その非表示領域に厚さ方向に貫通する貫通孔を設ける構造が提案されている (例えば、特許文献1参照)。

先行技術文献

特許文献

[0003] 特許文献1：特開2019-35950号公報

発明の概要

発明が解決しようとする課題

[0004] ところで、表示領域の内部の非表示領域に貫通孔が設けられた有機E L表示装置では、貫通孔の周端縁が表示領域まで近いので、貫通孔及び (透明な) 平坦化膜を介して外部からの光が表示領域に入射し易い構造になっている。ここで、表示領域を構成する各サブ画素には、有機E L素子を駆動するためのT F Tが設けられているので、T F Tに光が入射することにより、T F Tの特性が低下するおそれがある。なお、近年、ポリシリコンを用いたT F Tと、酸化物半導体を用いたT F Tとが各サブ画素に設けられたハイブリッ

ド構造を有する有機EL表示装置が提案されているものの、酸化物半導体を用いたTFETは、ポリシリコンを用いたTFETよりも光に弱いという性質を有している。

[0005] 本発明は、かかる点に鑑みてなされたものであり、その目的とするところは、表示領域の内部の非表示領域に設けられた貫通孔から入射する光に起因するTFET特性の低下を抑制することにある。

課題を解決するための手段

[0006] 上記目的を達成するために、本発明に係る表示装置は、樹脂基板層と、上記樹脂基板層上に設けられ、無機絶縁膜からなる層間絶縁膜、及び有機絶縁膜からなる平坦化膜が順に積層された薄膜トランジスタ層と、上記薄膜トランジスタ層上に設けられ、表示領域を構成する複数のサブ画素に対応して複数の第1電極、共通のエッジカバー、複数の発光機能層及び共通の第2電極が順に積層された発光素子層とを備え、上記薄膜トランジスタ層は、上記平坦化膜の上記樹脂基板層側で上記サブ画素毎に設けられた薄膜トランジスタを備え、上記表示領域の内部に島状の非表示領域が設けられ、上記非表示領域に上記樹脂基板層の厚さ方向に貫通する貫通孔が設けられた表示装置であって、上記非表示領域において、上記平坦化膜の周縁部には、該周縁部の側壁を覆うように第1遮光膜が設けられていることを特徴とする。

発明の効果

[0007] 本発明によれば、表示領域の内部の非表示領域に設けられた貫通孔から入射する光に起因するTFET特性の低下を抑制することができる。

図面の簡単な説明

[0008] [図1]図1は、本発明の第1の実施形態に係る有機EL表示装置の概略構成を示す平面図である。

[図2]図2は、本発明の第1の実施形態に係る有機EL表示装置の表示領域の平面図である。

[図3]図3は、本発明の第1の実施形態に係る有機EL表示装置の表示領域の断面図である。

[図4]図4は、本発明の第1の実施形態に係る有機EL表示装置の画素回路を示す等価回路図である。

[図5]図5は、本発明の第1の実施形態に係る有機EL表示装置を構成する有機EL層を示す断面図である。

[図6]図6は、本発明の第1の実施形態に係る有機EL表示装置の非表示領域の平面図である。

[図7]図7は、図6中のVII-VII線に沿った有機EL表示装置の非表示領域の断面図である。

[図8]図8は、本発明の第1の実施形態に係る有機EL表示装置の変形例における非表示領域の断面図であり、図7に相当する図である。

[図9]図9は、本発明の第2の実施形態に係る有機EL表示装置の非表示領域の断面図であり、図7に相当する図である。

[図10]図10は、本発明の第3の実施形態に係る有機EL表示装置の表示領域の断面図であり、図3に相当する図である。

[図11]図11は、本発明の第3の実施形態に係る有機EL表示装置の非表示領域の断面図であり、図7に相当する図である。

発明を実施するための形態

[0009] 以下、本発明の実施形態を図面に基づいて詳細に説明する。なお、本発明は、以下の各実施形態に限定されるものではない。

[0010] 《第1の実施形態》

図1～図8は、本発明に係る表示装置の第1の実施形態を示している。なお、以下の各実施形態では、発光素子層を備えた表示装置として、有機EL素子層を備えた有機EL表示装置を例示する。ここで、図1は、本実施形態の有機EL表示装置50aの概略構成を示す平面図である。また、図2及び図3は、有機EL表示装置50aの表示領域Dの平面図及び断面図である。また、図4は、有機EL表示装置50aの画素回路を示す等価回路図である。また、図5は、有機EL表示装置50aを構成する有機EL層33を示す断面図である。また、図6は、有機EL表示装置50aの非表示領域Nの平

面図である。また、図7は、図6中のVII-VII線に沿った有機EL表示装置50aの非表示領域Nの断面図である。また、図8は、有機EL表示装置50aの変形例の有機EL表示装置50aaにおける非表示領域Nの断面図であり、図7に相当する図である。

[0011] 有機EL表示装置50aは、図1に示すように、例えば、矩形状に設けられた画像表示を行う表示領域Dと、表示領域Dの周囲に枠状に設けられた額縁領域Fとを備えている。なお、本実施形態では、矩形状の表示領域Dを例示したが、この矩形状には、例えば、辺が円弧状になった形状、角部が円弧状になった形状、辺の一部に切り欠きがある形状等の略矩形状も含まれている。

[0012] 表示領域Dには、図2に示すように、複数のサブ画素Pがマトリクス状に配列されている。また、表示領域Dでは、図2に示すように、例えば、赤色の表示を行うための赤色発光領域E_rを有するサブ画素P、緑色の表示を行うための緑色発光領域E_gを有するサブ画素P、及び青色の表示を行うための青色発光領域E_bを有するサブ画素Pが互いに隣り合うように設けられている。なお、表示領域Dでは、例えば、赤色発光領域E_r、緑色発光領域E_g及び青色発光領域E_bを有する隣り合う3つのサブ画素Pにより、1つの画素が構成されている。また、表示領域Dの内部には、図1に示すように、島状の非表示領域Nが設けられている。ここで、非表示領域Nには、図1に示すように、例えば、カメラ、指紋センサー、顔認証センサー等の電子部品60を裏面側に設置するために、後述する樹脂基板層10の厚さ方向に貫通する貫通孔Hが設けられている。

[0013] 額縁領域Fの図1中下端部には、端子部Tが一方向（図中のX方向）に延びるように設けられている。また、額縁領域Fにおいて、図1に示すように、表示領域D及び端子部Tの間には、図中のX方向を折り曲げの軸として、例えば、180°に（U字状に）折り曲げ可能な折り曲げ部Bが一方向（図中のX方向）に延びるように設けられている。また、額縁領域Fにおいて、後述する平坦化膜22aには、図1に示すように、平面視で略C状のトレン

チGが平坦化膜22aを貫通するように設けられている。ここで、トレンチGは、図1に示すように、平面視で端子部T側が開口するように略C字状に設けられている。

[0014] また、有機EL表示装置50aは、図3に示すように、樹脂基板層10と、樹脂基板層10上に設けられたTFT層30aと、TFT層30a上に発光素子層として設けられた有機EL素子層40と、有機EL素子層40を覆うように設けられた封止膜45とを備えている。

[0015] 樹脂基板層10は、例えば、ポリイミド樹脂等により構成されている。ここで、樹脂基板層10のTFT層30a側の表面には、図6に示すように、貫通孔Hを囲むように同心状に第1凹部Ca及び複数の第2凹部Cbが環状に設けられている。なお、第1凹部Ca及び各第2凹部Cbは、図7に示すように、樹脂基板層10の上層部に到達するように開口に向かって幅狭になる逆テーパ状に設けられている。

[0016] TFT層30aは、図3に示すように、樹脂基板層10上に設けられたベースコート膜11と、ベースコート膜11上に各サブ画素Pに設けられた初期化TFT9a（図4参照）、補償用TFT9b（図4参照）、書込用TFT9c（図4参照）、駆動用TFT9d、電源供給用TFT9e（図4参照）、発光制御用TFT9f、陽極放電用TFT9g及びキャパシタ9hと、各TFT9a～9g及びキャパシタ9h上に設けられた平坦化膜22aとを備えている。ここで、TFT層30aには、図2に示すように、図中のX方向に互いに平行に延びるように複数のゲート線14gが設けられている。また、TFT層30aには、図2に示すように、図中のX方向に互いに平行に延びるように複数の発光制御線14eが設けられている。また、TFT層30aには、図2に示すように、図中のX方向に互いに平行に延びるように複数の第2初期化電源線19iが設けられている。なお、各発光制御線14eは、図2に示すように、各ゲート線14g及び各第2初期化電源線19iと隣り合うように設けられている。また、TFT層30aには、図2に示すように、図中のY方向に互いに平行に延びるように複数のソース線21hが設

けられている。また、TFT層30aには、図2に示すように、図中のY方向に互いに平行に延びるように複数の電源線21iが設けられている。なお、各電源線21iは、図2に示すように、各ソース線21hと隣り合うように設けられている。

[0017] 書込用TFT9c、駆動用TFT9d、電源供給用TFT9e及び発光制御用TFT9fは、例えば、LTPS (low temperature polysilicon) 等のポリシリコンにより形成された第1半導体層を有する第1TFTとして設けられ、ゲート電極、第1端子電極及び第2端子電極を備えている。また、初期化TFT9a、補償用TFT9b及び陽極放電用TFT9gは、例えば、In-Ga-Zn-O系等の酸化物半導体により形成された第2半導体層を有する第2TFTとして設けられ、ゲート電極、第3端子電極及び第4端子電極を備えている。ここで、In-Ga-Zn-O系の酸化物半導体は、In (インジウム)、Ga (ガリウム)、Zn (亜鉛) の三元系酸化物であって、In、Ga及びZnの割合 (組成比) は特に限定されない。また、In-Ga-Zn-O系の半導体は、アモルファスでもよいし、結晶質でもよい。なお、結晶質In-Ga-Zn-O系の半導体としては、c軸が層面に概ね垂直に配向した結晶質In-Ga-Zn-O系の半導体が好ましい。また、In-Ga-Zn-O系の半導体の代わりに、他の酸化物半導体を含んでもよい。他の酸化物半導体としては、例えば、In-Sn-Zn-O系半導体 (例えば、 $In_2O_3-SnO_2-ZnO$; $InSnZnO$) を含んでもよい。ここで、In-Sn-Zn-O系半導体は、In (インジウム)、Sn (スズ) 及びZn (亜鉛) の三元系酸化物である。また、他の酸化物半導体としては、In-Al-Zn-O系半導体、In-Al-Sn-Zn-O系半導体、Zn-O系半導体、In-Zn-O系半導体、Zn-Ti-O系半導体、Cd-Ge-O系半導体、Cd-Pb-O系半導体、CdO (酸化カドミウム)、Mg-Zn-O系半導体、In-Ga-Sn-O系半導体、In-Ga-O系半導体、Zr-In-Zn-O系半導体、Hf-In-Zn-O系半導体、Al-Ga-Zn-O系半導体、Ga-Zn-O系半導体

、 $In-Ga-Zn-Sn-O$ 系半導体、 $InGaO_3 (ZnO)_5$ 、酸化マグネシウム亜鉛 ($Mg_x Zn_{1-x}O$)、酸化カドミウム亜鉛 ($Cd_x Zn_{1-x}O$) 等を含んでいてもよい。なお、 $Zn-O$ 系半導体としては、1族元素、13族元素、14族元素、15族元素、17族元素等のうち1種又は複数種の不純物元素が添加された ZnO の非晶質（アモルファス）状態のもの、多結晶状態のもの、非晶質状態と多結晶状態が混在する微結晶状態のもの、又は何も不純物元素が添加されていないものを用いることができる。

[0018] 初期化TFT9aは、図4に示すように、各サブ画素Pにおいて、そのゲート電極が前段（ $n-1$ 段）のゲート線14g（ $n-1$ ）に電氣的に接続され、その第3端子電極が後述するキャパシタ9hの下部導電層16c及び駆動用TFT9dのゲート電極に電氣的に接続され、その第4端子電極が電源線21iに電氣的に接続されている。なお、図4の等価回路図では、第1TFT（書込用TFT9c、駆動用TFT9d、電源供給用TFT9e及び発光制御用TFT9f）の第1端子電極及び第2端子電極を丸数字の1及び2で示し、第2TFT（初期化TFT9a、補償用TFT9b及び陽極放電用TFT9g）の第3端子電極及び第4端子電極を丸数字の3及び4で示している。また、図4の等価回路図では、 n 行 m 列目のサブ画素Pの画素回路を示しているが、（ $n-1$ ）行 m 列目のサブ画素Pの画素回路の一部も含んでいる。また、図4の等価回路図では、高電源電圧 $ELVDD$ を供給する電源線21iが第1初期化電源線を兼ねているが、電源線21i及び第1初期化電源線は、別々に設けられていてもよい。また、第2初期化電源線20iには、低電源電圧 $ELVSS$ と同じ電圧を入力するが、これに限定されることなく、低電源電圧 $ELVSS$ と異なる電圧で有機EL素子35が消灯するような電圧を入力してもよい。

[0019] 補償用TFT9bは、図4に示すように、各サブ画素Pにおいて、そのゲート電極が自段（ n 段）のゲート線14g（ n ）に電氣的に接続され、その第3端子電極が駆動用TFT9dのゲート電極に電氣的に接続され、その第4端子電極が駆動用TFT9dの第1端子電極に電氣的に接続されている。

[0020] 書込用TFT9cは、図4に示すように、各サブ画素Pにおいて、そのゲート電極が自段（n段）のゲート線14g（n）に電氣的に接続され、その第1端子電極が対応するソース線21hに電氣的に接続され、その第2端子電極が駆動用TFT9dの第2端子電極に電氣的に接続されている。

[0021] 駆動用TFT9dは、図4に示すように、各サブ画素Pにおいて、そのゲート電極14b（図3参照）が初期化用TFT9a及び補償用TFT9bの各第3端子電極に電氣的に接続され、その第1端子電極21e（図3参照）が補償用TFT9bの第4端子電極及び電源供給用TFT9eの各第2端子電極に電氣的に接続され、その第2端子電極21g（図3参照）が書込用TFT9cの第2端子電極及び発光制御用TFT9fの第1端子電極に電氣的に接続されている。ここで、駆動用TFT9dは、有機EL素子35の電流を制御するように構成されている。また、駆動用TFT9d、図3に示すように、ベースコート膜11上に設けられた第1半導体層12bと、第1半導体層12b上に設けられた第1ゲート絶縁膜13と、第1ゲート絶縁膜13上に設けられたゲート電極14bと、ゲート電極14bを覆うように設けられた第1層間絶縁膜15及び第2層間絶縁膜20と、第2層間絶縁膜20上に互いに離間するように設けられた第1端子電極21e及び第2端子電極21gとを備えている。ここで、第1半導体層12bは、互いに離間するように設けられた第1導体領域及び第2導体領域と、第1導体領域及び第2導体領域の間に規定されたチャネル領域とを備えている。そして、第1端子電極21e及び第2端子電極21gは、図3に示すように、第1ゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜20の積層膜に形成された2つのコンタクトホールを介して第1半導体層12bの第1導体領域及び第2導体領域に電氣的にそれぞれ接続されている。

[0022] 電源供給用TFT9eは、図4に示すように、各サブ画素Pにおいて、そのゲート電極が自段（n段）の発光制御線14eに電氣的に接続され、その第1端子電極が電源線21iに電氣的に接続され、その第2端子電極が駆動用TFT9dの第1端子電極に電氣的に接続されている。

[0023] 発光制御用TFT9fは、図4に示すように、各サブ画素Pにおいて、そのゲート電極14a（図3参照）が自段（n段）の発光制御線14eに電氣的に接続され、その第1端子電極21a（図3参照）が駆動用TFT9dの第2端子電極に電氣的に接続され、その第2端子電極21c（図3参照）が後述する有機EL素子35の第1電極31aに電氣的に接続されている。また、発光制御用TFT9fは、図3に示すように、ベースコート膜11上に設けられた第1半導体層12aと、第1半導体層12a上に設けられた第1ゲート絶縁膜13と、第1ゲート絶縁膜13上に設けられたゲート電極14aと、ゲート電極14aを覆うように設けられた第1層間絶縁膜15及び第2層間絶縁膜20と、第2層間絶縁膜20上に互いに離間するように設けられた第1端子電極21a及び第2端子電極21b（21c）とを備えている。ここで、第1半導体層12aは、互いに離間するように設けられた第1導体領域及び第2導体領域と、第1導体領域及び第2導体領域の間に規定されたチャネル領域とを備えている。そして、第1端子電極21a及び第2端子電極21bは、図3に示すように、第1ゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜20の積層膜に形成された2つのコンタクトホールを介して第1半導体層12aの第1導体領域及び第2導体領域に電氣的にそれぞれ接続されている。また、第2端子電極21cは、図3に示すように、第1ゲート絶縁膜13及び第1層間絶縁膜15の積層膜に形成されたコンタクトホール、中継電極16a、第2層間絶縁膜20に形成されたコンタクトホールを介して第1半導体層12aの第2導体領域に電氣的に接続されている。

[0024] 陽極放電用TFT9gは、図4に示すように、各サブ画素Pにおいて、そのゲート電極19a（図3参照）が自段（n段）のゲート線14g（n）に電氣的に接続され、その第3端子電極21c（図3参照）が有機EL素子35の第1電極31aに電氣的に接続され、その第4端子電極21d（図3参照）が第2初期化電源線19iに電氣的に接続されている。なお、陽極放電用TFT9gの第3端子電極21cは、発光制御用TFT9fの第2端子電

極 2 1 c と共用化されている。また、陽極放電用 T F T 9 g は、図 3 に示すように、第 1 層間絶縁膜 1 5 上に設けられた第 2 半導体層 1 7 a と、第 2 半導体層 1 7 a 上に設けられた第 2 ゲート絶縁膜 1 8 a と、第 2 ゲート絶縁膜 1 8 a 上に設けられたゲート電極 1 9 a と、ゲート電極 1 9 a を覆うように設けられた第 2 層間絶縁膜 2 0 と、第 2 層間絶縁膜 2 0 上に互いに離間するように設けられた第 3 端子電極 2 1 c 及び第 4 端子電極 2 1 d とを備えている。ここで、第 2 半導体層 1 7 a は、図 3 に示すように、互いに離間するように設けられた第 3 導体領域及び第 4 導体領域と、第 3 導体領域及び第 4 導体領域の間に設けられたチャネル領域とを備えている。そして、第 3 端子電極 2 1 c は、図 3 に示すように、第 2 層間絶縁膜 2 0 に形成されたコンタクトホール及び中継電極 1 6 a を介して第 2 半導体層 1 7 a の第 3 導体領域に電氣的に接続されている。また、第 4 端子電極 2 1 d は、図 3 に示すように、第 2 層間絶縁膜 2 0 に形成されたコンタクトホール及び中継電極 1 6 b を介して第 2 半導体層 1 7 a の第 4 導体領域に電氣的に接続されている。

[0025] なお、本実施形態では、ポリシリコンにより形成された第 1 半導体層を有する第 1 T F T として、書込用 T F T 9 c、駆動用 T F T 9 d、電源供給用 T F T 9 e 及び発光制御用 T F T 9 f が設けられ、酸化物半導体により形成された第 2 半導体層を有する第 2 T F T として、初期化 T F T 9 a、補償用 T F T 9 b 及び陽極放電用 T F T 9 g が設けられた画素回路を例示したが、画素回路の全ての T F T、すなわち、初期化 T F T 9 a、補償用 T F T 9 b、書込用 T F T 9 c、駆動用 T F T 9 d、電源供給用 T F T 9 e、発光制御用 T F T 9 f 及び陽極放電用 T F T 9 g を酸化物半導体により形成された半導体層を有する T F T で構成してもよい。

[0026] キャパシタ 9 h は、図 4 に示すように、各サブ画素 P において、その下部導電層 1 6 c (図 3 参照) が駆動用 T F T 9 d のゲート電極 1 4 b (図 3 参照)、初期化用 T F T 9 a 及び補償用 T F T 9 b の各第 3 端子電極に電氣的に接続され、その上部導電層 1 9 b (図 3 参照) が陽極放電用 T F T 9 g の第 3 端子電極、発光制御用 T F T 9 f の第 2 端子電極及び有機 E L 素子 3 5

の第1電極31aに電氣的に接続されている。また、キャパシタ9hは、図3に示すように、中継電極16a及び16bと同一材料により同一層に形成された下部導電層16cと、下部導電層16c上に設けられた第2ゲート絶縁膜18bと、第2ゲート絶縁膜18b上に設けられ、ゲート電極19aと同一材料により同一層に形成された上部導電層19bとを備えている。

[0027] 平坦化膜22aは、表示領域Dにおいて、平坦な表面を有し、例えば、ポリイミド樹脂、アクリル樹脂等の有機樹脂材料、又はポリシロキサン系のSOG (spin on glass) 材料等の有機絶縁膜により構成されている。

[0028] 有機EL素子層40は、複数のサブ画素Pに対応して順に設けられた複数の第1電極31a、共通のエッジカバー32a、複数の有機EL層33、共通の第2電極34を備えている。ここで、各サブ画素Pにおいて、第1電極31a、有機EL層33及び第2電極34は、有機EL素子35 (図4参照) を構成している。

[0029] 第1電極31aは、平坦化膜22aに形成されたコンタクトホールを介して、各サブ画素Pの発光制御用TF T9fの第2端子電極21cに電氣的に接続されている。また、第1電極31aは、有機EL層33にホール(正孔)を注入する機能を有している。また、第1電極31aは、有機EL層33への正孔注入効率を向上させるために、仕事関数の大きな材料で形成するのがより好ましい。ここで、第1電極31aを構成する材料としては、例えば、銀(Ag)、アルミニウム(Al)、バナジウム(V)、コバルト(Co)、ニッケル(Ni)、タングステン(W)、金(Au)、チタン(Ti)、ルテニウム(Ru)、マンガン(Mn)、インジウム(In)、イッテルビウム(Yb)、フッ化リチウム(LiF)、白金(Pt)、パラジウム(Pd)、モリブデン(Mo)、イリジウム(Ir)、スズ(Sn)等の金属材料が挙げられる。また、第1電極31aを構成する材料は、例えば、アスタチン(At) / 酸化アスタチン(AtO₂)等の合金であっても構わない。さらに、第1電極31aを構成する材料は、例えば、酸化スズ(SnO)、酸化亜鉛(ZnO)、インジウムスズ酸化物(ITO)、インジウム亜鉛酸

化物（IZO）のような導電性酸化物等であってもよい。また、第1電極31aは、上記材料からなる層を複数積層して形成されていてもよい。なお、仕事関数の大きな化合物材料としては、例えば、インジウムスズ酸化物（ITO）やインジウム亜鉛酸化物（IZO）等が挙げられる。また、第1電極31aの膜厚は、例えば、160nm程度であり、150nm以上300nm以下であることが好ましい。

[0030] エッジカバー32aは、全てのサブ画素Pに共通して格子状に設けられ、例えば、ポリイミド樹脂、アクリル樹脂等の有機樹脂材料、又はポリシロキサン系のSOG材料等により構成されている。

[0031] 有機EL層33は、発光機能層として設けられ、図5に示すように、第1電極31a上に順に積層された正孔注入層1、正孔輸送層2、発光層3、電子輸送層4及び電子注入層5を備えている。

[0032] 正孔注入層1は、陽極バッファ層とも呼ばれ、第1電極31aと有機EL層33とのエネルギーレベルを近づけ、第1電極31aから有機EL層33への正孔注入効率を改善する機能を有している。ここで、正孔注入層1を構成する材料としては、例えば、トリアゾール誘導体、オキサジアゾール誘導体、イミダゾール誘導体、ポリアリーールアルカン誘導体、ピラゾリン誘導体、フェニレンジアミン誘導体、オキサゾール誘導体、スチリルアントラセン誘導体、フルオレノン誘導体、ヒドラゾン誘導体、スチルベン誘導体等が挙げられる。

[0033] 正孔輸送層2は、第1電極31aから有機EL層33への正孔の輸送効率を向上させる機能を有している。ここで、正孔輸送層2を構成する材料としては、例えば、ポルフィリン誘導体、芳香族第三級アミン化合物、スチリルアミン誘導体、ポリビニルカルバゾール、ポリ-p-フェニレンビニレン、ポリシラン、トリアゾール誘導体、オキサジアゾール誘導体、イミダゾール誘導体、ポリアリーールアルカン誘導体、ピラゾリン誘導体、ピラズロン誘導体、フェニレンジアミン誘導体、アリーールアミン誘導体、アミン置換カルコン誘導体、オキサゾール誘導体、スチリルアントラセン誘導体、フルオレノ

ン誘導体、ヒドラゾン誘導体、スチルベン誘導体、水素化アモルファスシリコン、水素化アモルファス炭化シリコン、硫化亜鉛、セレン化亜鉛等が挙げられる。

[0034] 発光層 3 は、第 1 電極 3 1 a 及び第 2 電極 3 4 による電圧印加の際に、第 1 電極 3 1 a 及び第 2 電極 3 4 から正孔及び電子がそれぞれ注入されると共に、正孔及び電子が再結合する領域である。ここで、発光層 3 は、発光効率が高い材料により形成されている。そして、発光層 3 を構成する材料としては、例えば、金属オキシノイド化合物 [8-ヒドロキシキノリン金属錯体]、ナフタレン誘導体、アントラセン誘導体、ジフェニルエチレン誘導体、ビニルアセトン誘導体、トリフェニルアミン誘導体、ブタジエン誘導体、クマリン誘導体、ベンズオキサゾール誘導体、オキサジアゾール誘導体、オキサゾール誘導体、ベンズイミダゾール誘導体、チアジアゾール誘導体、ベンゾチアゾール誘導体、スチリル誘導体、スチリルアミン誘導体、ビススチリルベンゼン誘導体、トリススチリルベンゼン誘導体、ペリレン誘導体、ペリノン誘導体、アミノピレン誘導体、ピリジン誘導体、ローダミン誘導体、アクイジン誘導体、フェノキサゾン、キナクリドン誘導体、ルブレン、ポリ-p-フェニレンビニレン、ポリシラン等が挙げられる。

[0035] 電子輸送層 4 は、電子を発光層 3 まで効率良く移動させる機能を有している。ここで、電子輸送層 4 を構成する材料としては、例えば、有機化合物として、オキサジアゾール誘導体、トリアゾール誘導体、ベンゾキノン誘導体、ナフトキノン誘導体、アントラキノン誘導体、テトラシアノアントラキノジメタン誘導体、ジフェノキノン誘導体、フルオレノン誘導体、シロール誘導体、金属オキシノイド化合物等が挙げられる。

[0036] 電子注入層 5 は、第 2 電極 3 4 と有機 EL 層 3 3 とのエネルギーレベルを近づけ、第 2 電極 3 4 から有機 EL 層 3 3 へ電子が注入される効率を向上させる機能を有し、この機能により、有機 EL 素子 3 5 の駆動電圧を下げることができる。なお、電子注入層 5 は、陰極バッファ層とも呼ばれる。ここで、電子注入層 5 を構成する材料としては、例えば、フッ化リチウム (LiF

）、フッ化マグネシウム (MgF_2)、フッ化カルシウム (CaF_2)、フッ化ストロンチウム (SrF_2)、フッ化バリウム (BaF_2) のような無機アルカリ化合物、酸化アルミニウム (Al_2O_3)、酸化ストロンチウム (SrO) 等が挙げられる。

[0037] 第2電極34は、図3に示すように、各有機EL層33及びエッジカバー32aを覆うように全てのサブ画素Pに共通して設けられている。また、第2電極34は、有機EL層33に電子を注入する機能を有している。また、第2電極34は、有機EL層33への電子注入効率を向上させるために、仕事関数の小さな材料で構成するのがより好ましい。ここで、第2電極34を構成する材料としては、例えば、銀 (Ag)、アルミニウム (Al)、バナジウム (V)、カルシウム (Ca)、チタン (Ti)、イットリウム (Y)、ナトリウム (Na)、マンガン (Mn)、インジウム (In)、マグネシウム (Mg)、リチウム (Li)、イッテルビウム (Yb)、フッ化リチウム (LiF) 等が挙げられる。また、第2電極34は、例えば、マグネシウム (Mg) / 銅 (Cu)、マグネシウム (Mg) / 銀 (Ag)、ナトリウム (Na) / カリウム (K)、アスタチン (At) / 酸化アスタチン (AtO_2)、リチウム (Li) / アルミニウム (Al)、リチウム (Li) / カルシウム (Ca) / アルミニウム (Al)、フッ化リチウム (LiF) / カルシウム (Ca) / アルミニウム (Al) 等の合金により形成されていてもよい。また、第2電極34は、例えば、酸化スズ (SnO)、酸化亜鉛 (ZnO)、インジウムスズ酸化物 (ITO)、インジウム亜鉛酸化物 (IZO) 等の導電性酸化物により形成されていてもよい。また、第2電極34は、上記材料からなる層を複数積層して形成されていてもよい。なお、仕事関数が小さい材料としては、例えば、マグネシウム (Mg)、リチウム (Li)、フッ化リチウム (LiF)、マグネシウム (Mg) / 銅 (Cu)、マグネシウム (Mg) / 銀 (Ag)、ナトリウム (Na) / カリウム (K)、リチウム (Li) / アルミニウム (Al)、リチウム (Li) / カルシウム (Ca) / アルミニウム (Al)、フッ化リチウム (LiF) / カルシウム (Ca)

／アルミニウム（A1）等が挙げられる。

[0038] 封止膜45は、図3及び図7に示すように、第2電極34を覆うように設けられ、第2電極34上に順に積層された第1無機封止膜41、有機封止膜42及び第2無機封止膜43を備え、有機EL素子35の有機EL層33を水分や酸素等から保護する機能を有している。ここで、第1無機封止膜41及び第2無機封止膜43は、例えば、窒化シリコン膜、酸化シリコン膜、酸窒化シリコン膜等の無機絶縁膜により構成されている。また、有機封止膜42は、例えば、アクリル樹脂、エポキシ樹脂、シリコーン樹脂、ポリ尿素樹脂、パリレン樹脂、ポリアミド樹脂、ポリアミド樹脂等の有機樹脂材料により構成されている。

[0039] また、有機EL表示装置50aは、図1に示すように、額縁領域Fにおいて、表示領域Dを囲むようにトレンチGの外側に枠状に設けられた第1外側堰き止め壁Waと、第1外側堰き止め壁Waの周囲に枠状に設けられた第2外側堰き止め壁Wbとを備えている。ここで、第1外側堰き止め壁Wa及び第2外側堰き止め壁Wbは、例えば、平坦化膜22aと同一材料により同一層に形成された下側樹脂層と、その下側樹脂層上に設けられ、エッジカバー32aと同一材料により同一層に形成された上側樹脂層とをそれぞれ備えている。なお、第1堰き止め壁Waは、封止膜45の有機封止膜42の外周端部に重なるように設けられ、有機封止膜42となるインクの拡がりを抑制するように構成されている。

[0040] また、有機EL表示装置50aは、図1に示すように、額縁領域Fにおいて、トレンチGの内側に枠状に設けられてトレンチGの開口した部分の両端部が端子部Tに延びる第1額縁配線21jを備えている。ここで、第1額縁配線21jは、額縁領域Fの表示領域D側で電源線21iに接続され、端子部Tで高電源電圧（ELVDD）が入力されるように構成されている。

[0041] また、有機EL表示装置50aは、図1に示すように、額縁領域Fにおいて、トレンチGの外側に略C状に設けられて両端部が端子部Tに延びる第2額縁配線21kを備えている。ここで、第2額縁配線21kは、額縁領域F

の表示領域D側で第2電極34に電氣的に接続され、端子部Tで低電源電圧(ELVSS)が入力されるように構成されている。

[0042] また、有機EL表示装置50aは、図7に示すように、非表示領域Nにおいて、平坦化膜22aの周端部の側壁を覆うように環状に設けられた第1遮光膜31bを備えている。ここで、第1遮光膜31bは、第1電極31aと同一材料により同一層に形成され、図7に示すように、エッジカバー32aに覆われている。また、第1遮光膜31bの樹脂基板層10側には、図7に示すように、貫通孔Hを迂回する複数の第1迂回配線14n及び複数の第2迂回配線21nが設けられている。なお、第1迂回配線14n及び第2迂回配線21nは、貫通孔Hに対応する部分に延びる表示用配線(ゲート線14g、発光制御線14e、第2初期化電源線19i、ソース線21h、電源線21i等)に電氣的に接続されている。

[0043] また、有機EL表示装置50aは、図6及び図7に示すように、非表示領域Nにおいて、貫通孔Hを囲んで、有機封止膜42の内周端部に重なるように環状に設けられた内側堰き止め壁Wcを備えている。ここで、内側堰き止め壁Wcは、図7に示すように、平坦化膜22aと同一材料により同一層に形成された第1樹脂層22bと、第1樹脂層22bを覆うように設けられた第2遮光膜31cと、第2遮光膜31cを覆うように設けられ、エッジカバー32aと同一材料により同一層に形成された第2樹脂層32bとを備えている。

[0044] また、有機EL表示装置50aは、図6及び図7に示すように、非表示領域Nにおいて、内側堰き止め壁Wcの外側で貫通孔Hを囲むように同心状に環状に設けられた第1凹部Caを備えている。ここで、第1凹部Caは、図7に示すように、第1遮光膜31b及び第2遮光膜31cの間において、樹脂基板層10の上層部に到達するように、ベースコート膜11、第1ゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜20が庇状に突出して、開口(図中上側)に向かって幅狭になる逆テーパ状に設けられている。なお、有機EL層33及び第2電極34は、第1凹部Ca及び後述する第2

凹部C bにより、表示領域D側と貫通孔H側とにそれぞれ分離して切り離されて形成されている。

[0045] また、有機EL表示装置50 aは、図6及び図7に示すように、非表示領域Nにおいて、内側堰き止め壁W cの内側で貫通孔Hを囲むように同心状に環状に設けられた複数の第2凹部C bを備えている。ここで、第2凹部C bは、図7に示すように、第2遮光膜31 c及び貫通孔H（図6参照）の間において、樹脂基板層10の上層部に到達するように、ベースコート膜11、第1ゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜20が庇状に突出して、開口（図中上側）に向かって幅狭になる逆テーパ状に設けられている。

[0046] 上記構成の有機EL表示装置50 aでは、各サブ画素Pにおいて、まず、発光制御線14 eが選択されて非活性状態とされると、有機EL素子35が非発光状態となる。その非発光状態で、前段のゲート線14 g (n-1) が選択され、そのゲート線14 g (n-1) を介してゲート信号が初期化用TFT 9 aに入力されることにより、初期化用TFT 9 aがオン状態となり、電源線21 iの高電源電圧ELVDDがキャパシタ9 hに印加されると共に、駆動用TFT 9 dがオン状態となる。これにより、キャパシタ9 hの電荷が放電されて、駆動用TFT 9 dのゲート電極にかかる電圧が初期化される。次に、自段のゲート線14 (n) が選択されて活性状態とされることにより、補償用TFT 9 b及び書込用TFT 9 cがオン状態となり、対応するソース線21 hを介して伝達されるソース信号に対応する所定の電圧がダイオード接続状態の駆動用TFT 9 dを介してキャパシタ9 hに書き込まれると共に、陽極放電用TFT 9 gがオン状態となり、第2初期化電源線19 iを介して初期化信号が有機EL素子35の第1電極31 aに印加されて第1電極31 aに蓄積した電荷がリセットされる。その後、発光制御線14 eが選択されて、電源供給用TFT 9 e及び発光制御用TFT 9 fがオン状態となり、駆動用TFT 9 dのゲート電極にかかる電圧に応じた駆動電流が電源線21 iから有機EL素子35に供給される。このようにして、有機EL表示

装置50aでは、各サブ画素Pにおいて、有機EL素子35が駆動電流に応じた輝度で発光して、画像表示が行われる。また、有機EL表示装置50aは、非表示領域Nにおいて、第1遮光膜31b及び第2遮光膜31cが貫通孔Hを囲むように設けられているので、貫通孔Hから入射する外部からの光Lが第1遮光膜31b及び第2遮光膜31cで遮断され、図7に示すように、外部からの光Lが表示領域Dに入射し難い構造になっている。

[0047] なお、本実施形態では、平坦化膜22aの周端部に第1遮光膜31bが設けられた有機EL表示装置50aを例示したが、平坦化膜22aの周端部に内側第1遮光膜31ba及び外側第1遮光膜31bbが設けられた有機EL表示装置50aaであってもよい。具体的に有機EL表示装置50aaでは、非表示領域Nにおいて、図8に示すように、平坦化膜22aに平坦化膜22aを貫通すると共に貫通孔Hを囲むように内側トレンチGiが形成され、平坦化膜22aの周縁部の側壁を覆うように内側第1遮光膜31baが設けられ、内側トレンチGiを覆うように外側第1遮光膜31bbが設けられている。この有機EL表示装置50aaによれば、平坦化膜22aに内側トレンチGiが形成されているので、貫通孔Hから入射する外部からの光Lがいわゆる入射し難い構造を取ることができると共に、平坦化膜22aを介する表示領域Dへの水分の侵入が抑制され、有機EL素子35の有機EL層33の劣化を抑制することができる。

[0048] 次に、本実施形態の有機EL表示装置50aの製造方法について説明する。ここで、本実施形態の有機EL表示装置50aの製造方法は、TFT層形成工程、有機EL素子層形成工程、封止膜形成工程及び貫通孔形成工程を備える。

[0049] <TFT層形成工程>

まず、例えば、ガラス基板上に形成した樹脂基板層10上に、例えば、プラズマCVD (Chemical Vapor Deposition) 法により、酸化シリコン膜 (厚さ250nm程度) 及び窒化シリコン膜 (厚さ100nm程度) を順に成膜することにより、ベースコート膜11を形成する。

- [0050] 続いて、ベースコート膜11が形成された基板表面に、プラズマCVD法により、例えば、アモルファスシリコン膜（厚さ50nm程度）を成膜し、そのアモルファスシリコン膜をレーザーアニール等により結晶化してポリシリコン膜を形成した後に、そのポリシリコン膜をパターニングして、第1半導体層12a等を形成する。
- [0051] さらに、第1半導体層12aが形成された基板表面に、例えば、プラズマCVD法により、酸化シリコン膜（100nm程度）を成膜して第1ゲート絶縁膜13を形成した後に、例えば、スパッタリング法により、モリブデン膜（厚さ100nm程度）等の金属膜を成膜した後に、その金属膜をパターニングして、ゲート電極14a等を形成する。
- [0052] その後、ゲート電極14a等が形成された基板表面に、例えば、プラズマCVD法により、酸化シリコン膜（100nm程度）を成膜して第1層間絶縁膜15を形成した後に、例えば、スパッタリング法により、モリブデン膜（厚さ100nm程度）等の金属膜を成膜した後に、その金属膜をパターニングして、中継電極16a等を形成する。
- [0053] 続いて、中継電極16a等が形成された基板表面に、例えば、スパッタリング法により、 InGaZnO_4 等の半導体膜（厚さ30nm程度）を成膜してアニール処理した後に、その半導体膜をパターニングして、第2半導体層17aを形成する。
- [0054] さらに、第2半導体層17aが形成された基板表面に、例えば、プラズマCVD法により、酸化シリコン膜（厚さ300nm程度）を成膜した後に、スパッタリング法により、モリブデン膜（厚さ100nm程度）等の金属膜を成膜し、それらの積層膜をパターニングすることにより、第2ゲート絶縁膜18a及びゲート電極19a等を形成する。
- [0055] その後、第2ゲート絶縁膜18a及びゲート電極19a等が形成された基板表面に、例えば、プラズマCVD法により、酸化シリコン膜（150nm程度）を成膜することにより、第2層間絶縁膜20を形成する。
- [0056] 続いて、第1ゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜

20に適宜コンタクトホールを形成した後に、例えば、スパッタリング法により、チタン膜（厚さ50nm程度）、アルミニウム膜（厚さ400nm程度）及びチタン膜（厚さ50nm程度）等を順に成膜して金属積層膜を形成した後に、その金属積層膜をパターニングして、第1端子電極21a及び第2端子電極21b等を形成する。

[0057] さらに、第1端子電極21a及び第2端子電極21b等が形成された基板表面に、例えば、スリットコート法等により、ポリイミド系の感光性樹脂膜（厚さ2 μ m程度）を塗布した後に、その塗布膜に対して、プリベーク、露光、現像及びポストベークを行うことにより、平坦化膜22aを形成する。

[0058] 以上のようにして、TF T層30aを形成することができる。

[0059] <有機EL素子層形成工程>

上記TF T層形成工程で形成されたTF T層30aの平坦化膜24上に、周知の方法を用いて、第1電極31a、エッジカバー32a、有機EL層33（正孔注入層1、正孔輸送層2、発光層3、電子輸送層4、電子注入層5）及び第2電極34を形成して、有機EL素子層40を形成する。ここで、有機EL層33を形成する前には、非表示領域Nにおいて、所定形状のレジストパターンを形成し、そのレジストパターンから露出するベースコート膜11、第1ゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜20の積層無機絶縁膜をエッチングした後に、その積層無機絶縁膜から露出する樹脂基板層10をアッシングすることにより、第1凹部Ca及び第2凹部Cbを形成する。

[0060] <封止膜形成工程>

上記有機EL素子層形成工程で形成された有機EL素子層40上に、周知の方法を用いて、封止膜45（第1無機封止膜41、有機封止膜42、第2無機封止膜43）を形成する。その後、封止膜45が形成された基板表面に保護シート（不図示）を貼付した後に、樹脂基板層10のガラス基板側からレーザー光を照射することにより、樹脂基板層10の下面からガラス基板を剥離させ、さらに、ガラス基板を剥離させた樹脂基板層10の下面に保護シ

ート（不図示）を貼付する。

[0061] <貫通孔形成工程>

上記封止膜形成工程でガラス基板を剥離させた樹脂基板層10の非表示領域Nにおいて、例えば、レーザー光を環状に走査しながら照射することにより、貫通孔Hを形成する。その後、貫通孔Hが形成された有機EL表示装置50aを、例えば、筐体の内部に固定する際に、貫通孔Hの裏面側にカメラや指紋センサー等の電子部品60が配置するように、電子部品60を設置する。

[0062] 以上のようにして、本実施形態の有機EL表示装置50aを製造することができる。

[0063] 以上説明したように、本実施形態の有機EL表示装置50aによれば、非表示領域Nにおいて、貫通孔Hを囲むと共に平坦化膜22aの周端部の側壁を覆うように第1遮光膜31bが設けられているので、貫通孔Hから入射する外部からの光Lを第1遮光膜31bで遮断することができる。これにより、外部からの光Lが表示領域Dに入射し難くなるので、表示領域Dの各サブ画素Pに設けられたTF T 9 a～9 gに外部からの光Lが到達し難くすることができる。したがって、表示領域Dの内部の非表示領域Nに設けられた貫通孔Hから入射する光Lに起因するTF T特性の低下を抑制することができる。なお、表示領域Dの各サブ画素Pに設けられたTF T 9 a～9 gは、ポリシリコンを用いた第1TF T（書込用TF T 9 c、駆動用TF T 9 d、電源供給用TF T 9 e、発光制御用TF T 9 f）の他に、酸化物半導体を用いて光に弱いという性質の第2TF T（初期化TF T 9 a、補償用TF T 9 b、陽極放電用TF T 9 g）を備えているので、貫通孔Hから入射する光Lに起因するTF T特性の低下を特に抑制することができる。

[0064] また、本実施形態の有機EL表示装置50aによれば、非表示領域Nにおいて、貫通孔Hを囲むと共に第1樹脂層22bを覆うように第2遮光膜31cが設けられているので、貫通孔Hから入射する外部からの光Lを第2遮光膜31cで遮断することができる。これにより、外部からの光Lが表示領域

Dに入射し難くなるので、表示領域Dの各サブ画素Pに設けられたTF T 9 a～9 gに外部からの光Lが到達し難くすることができる。したがって、表示領域Dの内部の非表示領域Nに設けられた貫通孔Hから入射する光Lに起因するTF T特性の低下をいっそう抑制することができる。

[0065] また、本実施形態の有機EL表示装置50 aによれば、第1遮光膜31 b及び第2遮光膜31 cがエッジカバー32 a及び第2樹脂層32 bに覆われているので、第1遮光膜31 b及び第2遮光膜31 cの特性劣化を抑制することができる。

[0066] 《第2の実施形態》

図9は、本発明に係る表示装置の第2の実施形態を示している。ここで、図9は、本実施形態の有機EL表示装置50 bの非表示領域Nの断面図であり、上記第1の実施形態で説明した図7に相当する図である。なお、以下の各実施形態において、図1～図8と同じ部分については同じ符号を付して、その詳細な説明を省略する。

[0067] 上記第1の実施形態では、非表示領域Nにおいて、ベースコート膜11の周端面が第1ゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜20の周端面と面一に形成された有機EL表示装置50 aを例示したが、本実施形態では、非表示領域Nにおいて、ベースコート膜11の周端面が第1ゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜20の周端面よりも突出して形成された有機EL表示装置50 bを例示する。

[0068] 有機EL表示装置50 bは、上記第1の実施形態の有機EL表示装置50 aと同様に、島状の非表示領域Nが内部に設けられた表示領域Dと、表示領域Dの周囲に設けられた額縁領域Fとを備えている。

[0069] また、有機EL表示装置50 bは、上記第1の実施形態の有機EL表示装置50 aと同様に、樹脂基板層10と、樹脂基板層10上に設けられたTF T層30 aと、TF T層30 a上に設けられた有機EL素子層40と、有機EL素子層40を覆うように設けられた封止膜45とを備えている。ここで、有機EL表示装置50 bにおける表示領域D及び額縁領域Fの構成は、上

記第 1 の実施形態の有機 EL 表示装置 50 a における表示領域 D 及び額縁領域 F の構成と実質的に同じになっている。

[0070] また、有機 EL 表示装置 50 b は、上記第 1 の実施形態の有機 EL 表示装置 50 a と同様に、図 9 に示すように、非表示領域 N において、平坦化膜 22 a の周端部の側壁を覆うように環状に設けられた第 1 遮光膜 31 b を備えている。ここで、第 1 遮光膜 31 b は、図 9 に示すように、第 1 ゲート絶縁膜 13、第 1 層間絶縁膜 15 及び第 2 層間絶縁膜 20 の周縁部の側壁を覆うように設けられている。

[0071] また、有機 EL 表示装置 50 b は、上記第 1 の実施形態の有機 EL 表示装置 50 a と同様に、図 9 に示すように、非表示領域 N において、貫通孔 H を囲んで、有機封止膜 42 の内周端部に重なるように環状に設けられた内側堰き止め壁 Wc を備えている。ここで、内側堰き止め壁 Wc は、図 9 に示すように、平坦化膜 22 a と同一材料により同一層に形成された第 1 樹脂層 22 b と、第 1 樹脂層 22 b を覆うように設けられた第 2 遮光膜 31 c と、第 2 遮光膜 31 c を覆うように設けられ、エッジカバー 32 a と同一材料により同一層に形成された第 2 樹脂層 32 b とを備えている。また、内側堰き止め壁 Wc の樹脂基板層 10 側には、図 9 に示すように、ベース無機層 M が設けられている。なお、ベース無機層 M は、図 9 に示すように、ベースコート膜 11 上に順に積層され、第 1 ゲート絶縁膜 13 と同一材料により同一層に形成されたベース無機下層 13 a と、第 1 層間絶縁膜 15 と同一材料により同一層に形成されたベース無機中層 15 a と、第 2 層間絶縁膜 20 と同一材料により同一層に形成されたベース無機上層 20 a とを備えている。さらに、第 2 遮光膜 31 c は、図 9 に示すように、ベース無機層 M における貫通孔 H 側（図中右側）及び表示領域 D 側（図中左側）の周縁部の側壁を覆うように設けられている。

[0072] また、有機 EL 表示装置 50 b は、上記第 1 の実施形態の有機 EL 表示装置 50 a と同様に、非表示領域 N において、内側堰き止め壁 Wc の外側で貫通孔 H を囲むように同心状に環状に設けられた第 1 凹部 Ca を備えている。

ここで、第1凹部C aは、図9に示すように、第1遮光膜3 1 b及び第2遮光膜3 1 cの間において、樹脂基板層1 0の上層部に到達するように、ベースコート膜1 1が庇状に突出して、開口（図中上側）に向かって幅狭になる逆テーパ状に設けられている。

[0073] また、有機EL表示装置5 0 bは、上記第1の実施形態の有機EL表示装置5 0 aと同様に、非表示領域Nにおいて、内側堰き止め壁W cの内側で貫通孔Hを囲むように同心状に環状に設けられた複数の第2凹部C bを備えている。ここで、第2凹部C bは、図9に示すように、第2遮光膜3 1 c及び貫通孔H（図6参照）の間において、樹脂基板層1 0の上層部に到達するように、ベースコート膜1 1が庇状に突出して、開口（図中上側）に向かって幅狭になる逆テーパ状に設けられている。

[0074] 上記構成の有機EL表示装置5 0 bでは、上記第1の実施形態の有機EL表示装置5 0 aと同様に、各サブ画素Pにおいて、有機EL素子3 5が駆動電流に応じた輝度で発光して、画像表示が行われる。また、有機EL表示装置5 0 bは、非表示領域Nにおいて、第1遮光膜3 1 b及び第2遮光膜3 1 cが貫通孔Hを囲むように設けられているので、貫通孔Hから入射する外部からの光Lが第1遮光膜3 1 b及び第2遮光膜3 1 cで遮断され、図9に示すように、外部からの光Lが表示領域Dに入射し難い構造になっている。

[0075] 本実施形態の有機EL表示装置5 0 bは、上記第1の実施形態の有機EL表示装置5 0 aの製造方法におけるTF T層形成工程において、第1ゲート絶縁膜1 3、第1層間絶縁膜1 5及び第2層間絶縁膜2 0にコンタクトホールを形成する際に、非表示領域Nの第1ゲート絶縁膜1 3、第1層間絶縁膜1 5及び第2層間絶縁膜2 0も部分的にエッチングすることにより製造することができる。

[0076] 以上説明したように、本実施形態の有機EL表示装置5 0 bによれば、非表示領域Nにおいて、貫通孔Hを囲むと共に平坦化膜2 2 aの周端部の側壁を覆うように第1遮光膜3 1 bが設けられているので、貫通孔Hから入射する外部からの光Lを第1遮光膜3 1 bで遮断することができる。これにより

、外部からの光Lが表示領域Dに入射し難くなるので、表示領域Dの各サブ画素Pに設けられたTF T 9 a～9 gに外部からの光Lが到達し難くすることができる。したがって、表示領域Dの内部の非表示領域Nに設けられた貫通孔Hから入射する光Lに起因するTF T特性の低下を抑制することができる。

[0077] また、本実施形態の有機EL表示装置50bによれば、非表示領域Nにおいて、貫通孔Hを囲むと共に第1樹脂層22bを覆うように第2遮光膜31cが設けられているので、貫通孔Hから入射する外部からの光Lを第2遮光膜31cで遮断することができる。これにより、外部からの光Lが表示領域Dに入射し難くなるので、表示領域Dの各サブ画素Pに設けられたTF T 9 a～9 gに外部からの光Lが到達し難くすることができる。したがって、表示領域Dの内部の非表示領域Nに設けられた貫通孔Hから入射する光Lに起因するTF T特性の低下をいっそう抑制することができる。

[0078] また、本実施形態の有機EL表示装置50bによれば、第1遮光膜31b及び第2遮光膜31cがエッジカバー32a及び第2樹脂層32bに覆われているので、第1遮光膜31b及び第2遮光膜31cの特性劣化を抑制することができる。

[0079] また、本実施形態の有機EL表示装置50bによれば、第1遮光膜31bが第1ゲート絶縁膜13、第1層間絶縁膜15及び第2層間絶縁膜20の周縁部の側壁を覆うように段状に設けられているので、第1遮光膜31bによる横方向の遮光効果を向上させることができる。

[0080] また、本実施形態の有機EL表示装置50bによれば、第2遮光膜31cがベース無機層Mにおける貫通孔H側及び表示領域D側の周縁部の側壁を覆うように段状に設けられているので、第2遮光膜31cによる横方向の遮光効果を向上させることができる。

[0081] 《第3の実施形態》

図10及び図11は、本発明に係る表示装置の第2の実施形態を示している。ここで、図10は、本実施形態の有機EL表示装置50cの表示領域D

の断面図であり、上記第1の実施形態で説明した図3に相当する図である。また、図11は、有機EL表示装置50cの非表示領域Nの断面図であり、上記第1の実施形態で説明した図7に相当する図である。

[0082] 上記第1の実施形態では、第1遮光膜31b及び第2遮光膜31cが有機EL素子層40の第1電極31aと同一材料により同一層に形成された有機EL表示装置50aを例示したが、本実施形態では、第1遮光膜23b及び第2遮光膜23cがTFT層30cの中継配線層23aと同一材料により同一層に形成された有機EL表示装置50cを例示する。

[0083] 有機EL表示装置50cは、上記第1の実施形態の有機EL表示装置50aと同様に、島状の非表示領域Nが内部に設けられた表示領域Dと、表示領域Dの周囲に設けられた額縁領域Fとを備えている。

[0084] また、有機EL表示装置50cは、図10に示すように、樹脂基板層10と、樹脂基板層10上に設けられたTFT層30cと、TFT層30c上に設けられた有機EL素子層40と、有機EL素子層40を覆うように設けられた封止膜45とを備えている。

[0085] TFT層30cは、図10に示すように、樹脂基板層10上に設けられたベースコート膜11と、ベースコート膜11上に各サブ画素Pに設けられた初期化TFT9a（図4参照）、補償用TFT9b（図4参照）、書込用TFT9c（図4参照）、駆動用TFT9d、電源供給用TFT9e（図4参照）、発光制御用TFT9f、陽極放電用TFT9g及びキャパシタ9hと、各TFT9a～9g及びキャパシタ9h上に設けられた第1平坦化膜22aと、第1平坦化膜22a上に設けられた中継配線層23aと、中継配線層23a上に設けられた第2平坦化膜24とを備えている。ここで、中継配線層23aは、図11に示すように、発光制御用TFT9fの第2端子電極21cと、有機EL素子35の第1電極31aとを電氣的に接続するように構成されている。また、第2平坦化膜24は、表示領域Dにおいて、平坦な表面を有し、例えば、ポリイミド樹脂、アクリル樹脂等の有機樹脂材料、又はポリシロキサン系のSOG材料等の有機絶縁膜により構成されている。また

、TFT層30cには、上記第1の実施形態のTFT層30aと同様に、複数のゲート線14g、複数の発光制御線14e、複数の第2初期化電源線19i、複数のソース線21h及び複数の電源線21iが設けられている。

[0086] また、有機EL表示装置50cにおける額縁領域Fの構成は、上記第1の実施形態の有機EL表示装置50aにおける額縁領域Fの構成と実質的に同じになっている。

[0087] また、有機EL表示装置50cは、図11に示すように、非表示領域Nにおいて、平坦化膜22aの周端部の側壁を覆うように環状に設けられた第1遮光膜23bを備えている。ここで、第1遮光膜23bは、中継配線層23aと同一材料により同一層に形成されている。

[0088] また、有機EL表示装置50cは、上記第1の実施形態の有機EL表示装置50aと同様に、図11に示すように、非表示領域Nにおいて、貫通孔Hを囲んで、有機封止膜42の内周端部に重なるように環状に設けられた内側堰き止め壁Wcを備えている。ここで、内側堰き止め壁Wcは、図11に示すように、平坦化膜22aと同一材料により同一層に形成された第1樹脂層22bと、第1樹脂層22bを覆うように設けられ、中継配線層23aと同一材料により同一層に形成された第2遮光膜23cと、第2遮光膜23cを覆うように設けられ、エッジカバー32aと同一材料により同一層に形成された第2樹脂層32bとを備えている。

[0089] また、有機EL表示装置50cは、上記第1の実施形態の有機EL表示装置50aと同様に、図11に示すように、非表示領域Nにおいて、内側堰き止め壁Wcの外側で貫通孔Hを囲むように同心状に環状に設けられた第1凹部Caを備えている。

[0090] また、有機EL表示装置50cは、上記第1の実施形態の有機EL表示装置50aと同様に、図11に示すように、非表示領域Nにおいて、内側堰き止め壁Wcの内側で貫通孔Hを囲むように同心状に環状に設けられた複数の第2凹部Cbを備えている。

[0091] 上記構成の有機EL表示装置50cでは、上記第1の実施形態の有機EL

表示装置50aと同様に、各サブ画素Pにおいて、有機EL素子35が駆動電流に応じた輝度で発光して、画像表示が行われる。また、有機EL表示装置50cは、非表示領域Nにおいて、第1遮光膜23b及び第2遮光膜23cが貫通孔Hを囲むように設けられているので、貫通孔Hから入射する外部からの光Lが第1遮光膜23b及び第2遮光膜23cで遮断され、図11に示すように、外部からの光Lが表示領域Dに入射し難い構造になっている。

[0092] 本実施形態の有機EL表示装置50cは、上記第1の実施形態の有機EL表示装置50aの製造方法におけるTFT層形成工程において、(第1)平坦化膜22aを形成した後に、第1平坦化膜22aが形成された基板表面に、例えば、スパッタリング法により、チタン膜、アルミニウム膜及びチタン膜等を順に成膜して金属積層膜を形成した後に、その金属積層膜をパターンニングして、中継配線層23a等を形成し、中継配線層23a等が形成された基板表面に、例えば、スリットコート法等により、ポリイミド系の感光性樹脂膜を塗布した後に、その塗布膜に対して、プリベーク、露光、現像及びポストベークを行うことにより、第2平坦化膜24を形成することにより製造することができる。

[0093] 以上説明したように、本実施形態の有機EL表示装置50cによれば、非表示領域Nにおいて、貫通孔Hを囲むと共に平坦化膜22aの周端部の側壁を覆うように第1遮光膜23bが設けられているので、貫通孔Hから入射する外部からの光Lを第1遮光膜23bで遮断することができる。これにより、外部からの光Lが表示領域Dに入射し難くなるので、表示領域Dの各サブ画素Pに設けられたTFT9a~9gに外部からの光Lが到達し難くすることができる。したがって、表示領域Dの内部の非表示領域Nに設けられた貫通孔Hから入射する光Lに起因するTFT特性の低下を抑制することができる。

[0094] また、本実施形態の有機EL表示装置50cによれば、非表示領域Nにおいて、貫通孔Hを囲むと共に第1樹脂層22bを覆うように第2遮光膜23cが設けられているので、貫通孔Hから入射する外部からの光Lを第2遮光

膜23cで遮断することができる。これにより、外部からの光Lが表示領域Dに入射し難くなるので、表示領域Dの各サブ画素Pに設けられたTF T 9 a~9gに外部からの光Lが到達し難くすることができる。したがって、表示領域Dの内部の非表示領域Nに設けられた貫通孔Hから入射する光Lに起因するTF T特性の低下をいっそう抑制することができる。

[0095] また、本実施形態の有機EL表示装置50cによれば、第1遮光膜23b及び第2遮光膜23cが第2平坦化膜24及び第2樹脂層32bに覆われているので、第1遮光膜23b及び第2遮光膜23cの特性劣化を抑制することができる。

[0096] また、本実施形態の有機EL表示装置50cによれば、第1遮光膜23b及び第2遮光膜23cが第1電極31aよりも厚いので、上記第1の実施形態の有機EL表示装置50aの第1遮光膜31b及び第2遮光膜31cよりも遮光効果を向上させることができる。なお、本実施形態の有機EL表示装置50cの第1遮光膜23b及び第2遮光膜23cの上に、上記第1の実施形態の有機EL表示装置50aの第1遮光膜31b及び第2遮光膜31cをそれぞれ重ねて配置させて、遮光効果をいっそう向上させてもよい。

[0097] 《その他の実施形態》

また、上記各実施形態では、有機EL表示装置50a、50b及び50cを例示したが、本発明は、各実施形態の有機EL表示装置50a、50b及び50cの構成要素を組み合わせた構成であってもよい。

[0098] 上記各実施形態では、正孔注入層、正孔輸送層、発光層、電子輸送層及び電子注入層の5層積層構造の有機EL層を例示したが、有機EL層は、例えば、正孔注入層兼正孔輸送層、発光層、及び電子輸送層兼電子注入層の3層積層構造であってもよい。

[0099] また、上記各実施形態では、第1電極を陽極とし、第2電極を陰極とした有機EL表示装置を例示したが、本発明は、有機EL層の積層構造を反転させ、第1電極を陰極とし、第2電極を陽極とした有機EL表示装置にも適用することができる。

[0100] また、上記各実施形態では、表示装置として有機EL表示装置を例に挙げて説明したが、本発明は、電流によって駆動される複数の発光素子を備えた表示装置に適用することができ、例えば、量子ドット含有層を用いた発光素子であるQLED (Quantum-dot light emitting diode) を備えた表示装置に適用することができる。

産業上の利用可能性

[0101] 以上説明したように、本発明は、フレキシブルな表示装置について有用である。

符号の説明

[0102] C a	第1凹部
C b	第2凹部
D	表示領域
G i	内側トレンチ
H	貫通孔
M	ベース無機層
N	非表示領域
P	サブ画素
W a	第1外側堰き止め壁
W b	第2外側堰き止め壁
W c	内側堰き止め壁
9 a	初期化TFT (第2薄膜トランジスタ)
9 b	補償用TFT (第2薄膜トランジスタ)
9 c	書込用TFT (第1薄膜トランジスタ)
9 d	駆動用TFT (第1薄膜トランジスタ)
9 e	電源供給用TFT (第1薄膜トランジスタ)
9 f	発光制御用TFT (第1薄膜トランジスタ)
9 g	陽極放電用TFT (第2薄膜トランジスタ)
10	樹脂基板層

- 1 3 第1ゲート絶縁膜
- 1 5 第1層間絶縁膜
- 2 0 第2層間絶縁膜
- 2 2 a (第1)平坦化膜
- 2 2 b 第1樹脂層
- 2 3 a 中継配線層
- 3 0 a, 3 0 c TFT層(薄膜トランジスタ層)
- 3 1 a 第1電極
- 3 1 b 第1遮光膜
- 3 1 b a 内側第1遮光膜
- 3 1 b b 外側第1遮光膜
- 3 1 c 第2遮光膜
- 3 2 a エッジカバー
- 3 2 b 第2樹脂層
- 3 3 有機EL層(有機エレクトロルミネッセンス層、発光機能層)
- 3 5 有機EL素子層(発光素子層)
- 4 1 第1無機封止膜
- 4 2 有機封止膜
- 4 3 第2無機封止膜
- 4 5 封止膜
- 5 0 a, 5 0 a a, 5 0 b, 5 0 c 有機EL表示装置
- 6 0 電子部品

請求の範囲

[請求項1]

樹脂基板層と、

上記樹脂基板層上に設けられ、無機絶縁膜からなるゲート絶縁膜及び層間絶縁膜、並びに有機絶縁膜からなる平坦化膜が順に積層された薄膜トランジスタ層と、

上記薄膜トランジスタ層上に設けられ、表示領域を構成する複数のサブ画素に対応して複数の第1電極、共通のエッジカバー、複数の発光機能層及び共通の第2電極が順に積層された発光素子層とを備え、

上記薄膜トランジスタ層は、上記平坦化膜の上記樹脂基板層側で上記サブ画素毎に設けられた薄膜トランジスタを備え、

上記表示領域の内部に島状の非表示領域が設けられ、

上記非表示領域に上記樹脂基板層の厚さ方向に貫通する貫通孔が設けられた表示装置であって、

上記非表示領域において、上記平坦化膜の周縁部には、該周縁部の側壁を覆うように第1遮光膜が設けられていることを特徴とする表示装置。

[請求項2]

請求項1に記載された表示装置において、

上記第1遮光膜は、上記エッジカバーに覆われていることを特徴とする表示装置。

[請求項3]

請求項1又は2に記載された表示装置において、

上記第1遮光膜は、上記ゲート絶縁膜及び上記層間絶縁膜の周縁部の側壁を覆うように設けられていることを特徴とする表示装置。

[請求項4]

請求項1～3の何れか1つに記載された表示装置において、

上記第1遮光膜は、上記各第1電極と同一材料により同一層に構成されていることを特徴とする表示装置。

[請求項5]

請求項1～3の何れか1つに記載された表示装置において、

上記薄膜トランジスタ層は、上記平坦化膜の上記発光素子層側に配線層を備え、

上記第1遮光膜は、上記配線層と同一材料により同一層に構成されていることを特徴とする表示装置。

[請求項6]

請求項1～4の何れか1つに記載された表示装置において、

上記発光素子層を覆うように設けられ、第1無機封止膜、有機封止膜及び第2無機封止膜が順に積層された封止膜と、

上記表示領域の周囲の額縁領域において、該表示領域を囲むように設けられ、上記有機封止膜の外周端部に重なる外側堰き止め壁と、

上記非表示領域において、上記貫通孔を囲むように設けられ、上記有機封止膜の内周端部に重なる内側堰き止め壁とを備え、

上記内側堰き止め壁は、上記平坦化膜と同一材料により同一層に構成された第1樹脂層を備え、

上記第1樹脂層上には、該第1樹脂層を覆うように第2遮光膜が設けられていることを特徴とする表示装置。

[請求項7]

請求項6に記載された表示装置において、

上記第2遮光膜は、上記エッジカバーと同一材料により同一層に構成された第2樹脂層に覆われていることを特徴とする表示装置。

[請求項8]

請求項6又は7に記載された表示装置において、

上記第1樹脂層の上記樹脂基板層側には、上記ゲート絶縁膜及び層間絶縁膜と同一材料により同一層に構成されたベース無機層が設けられ、

上記第2遮光膜は、上記ベース無機層における上記貫通孔側及び上記表示領域側の周縁部の側壁を覆うように設けられていることを特徴とする表示装置。

[請求項9]

請求項6～8の何れか1つに記載された表示装置において、

上記第2遮光膜は、上記各第1電極と同一材料により同一層に構成されていることを特徴とする表示装置。

[請求項10]

請求項6～8の何れか1つに記載された表示装置において、

上記薄膜トランジスタ層は、上記平坦化膜の上記発光素子層側に配

線層を備え、

上記第2遮光膜は、上記配線層と同一材料により同一層に構成されていることを特徴とする表示装置。

[請求項11]

請求項6～10の何れか1つに記載された表示装置において、

上記第1遮光膜及び上記第2遮光膜の間には、上記貫通孔を囲み、上記樹脂基板層の上層部に到達するように第1凹部が開口に向かって幅狭になる逆テーパ状に設けられていることを特徴とする表示装置。

[請求項12]

請求項6～11の何れか1つに記載された表示装置において、

上記第2遮光膜及び上記貫通孔の間には、該貫通孔を囲み、上記樹脂基板層の上層部に到達するように第2凹部が開口に向かって幅狭になる逆テーパ状に設けられていることを特徴とする表示装置。

[請求項13]

請求項1～12の何れか1つに記載された表示装置において、

上記薄膜トランジスタは、ポリシリコンにより形成された第1半導体層を有する第1薄膜トランジスタと、酸化物半導体により形成された第2半導体層を有する第2薄膜トランジスタとを備えていることを特徴とする表示装置。

[請求項14]

請求項1～12の何れか1つに記載された表示装置において、

上記薄膜トランジスタは、酸化物半導体により形成された半導体層を有する薄膜トランジスタにより構成されていることを特徴とする表示装置。

[請求項15]

請求項1～14の何れか1つに記載された表示装置において、

上記各第1電極の膜厚は、150nm以上であることを特徴とする表示装置。

[請求項16]

請求項1～15の何れか1つに記載された表示装置において、

上記非表示領域において、上記平坦化膜には、該平坦化膜を貫通すると共に上記貫通孔を囲むように内側トレンチが形成され、

上記第1遮光膜は、上記平坦化膜の周縁部の側壁を覆うように設け

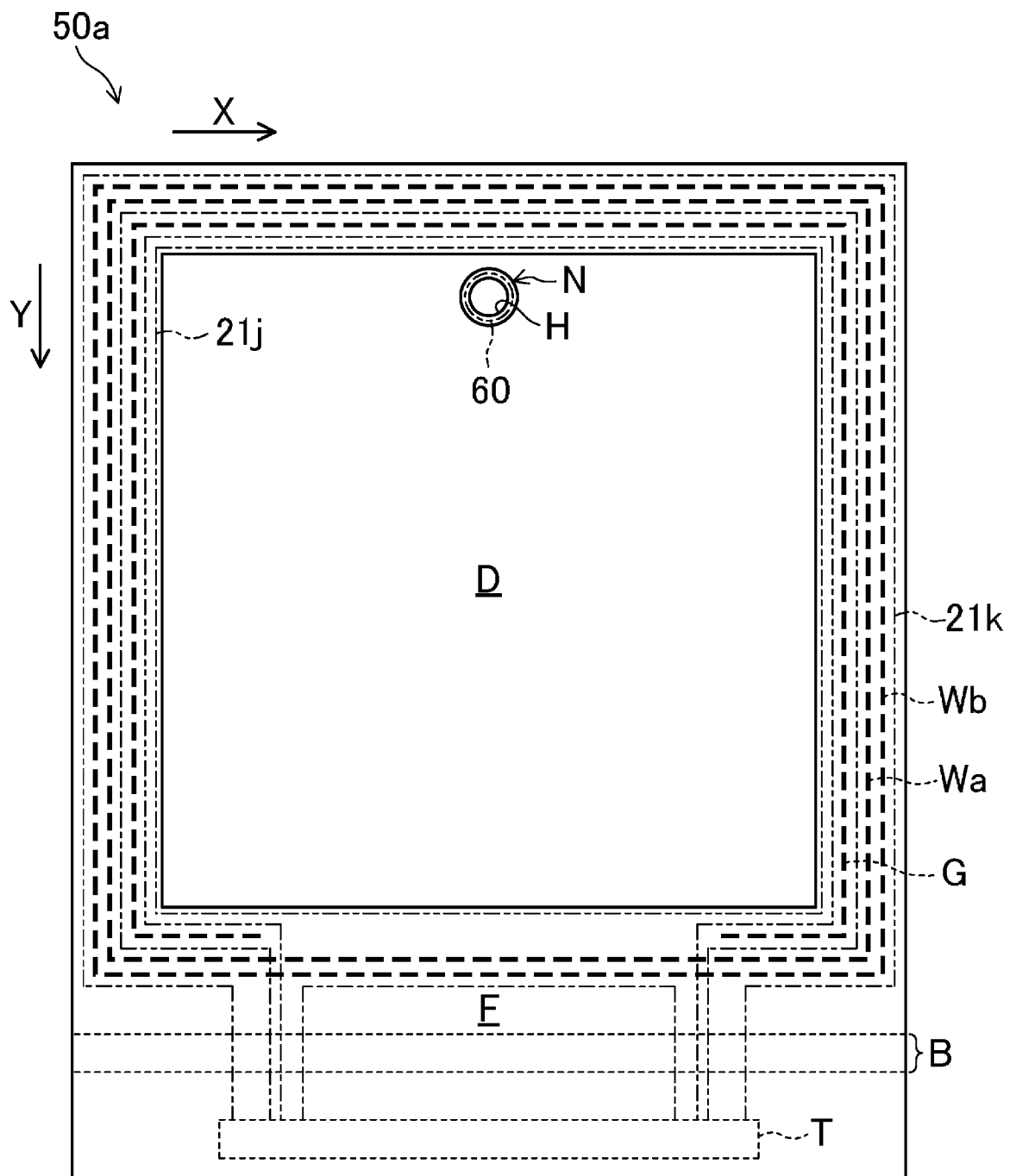
られた内側第1遮光膜と、上記内側トレンチを覆うように設けられた外側第1遮光膜とを備えていることを特徴とする表示装置。

[請求項17] 請求項1～16の何れか1つに記載された表示装置において、
上記貫通孔には、電子部品が設置されていることを特徴とする表示装置。

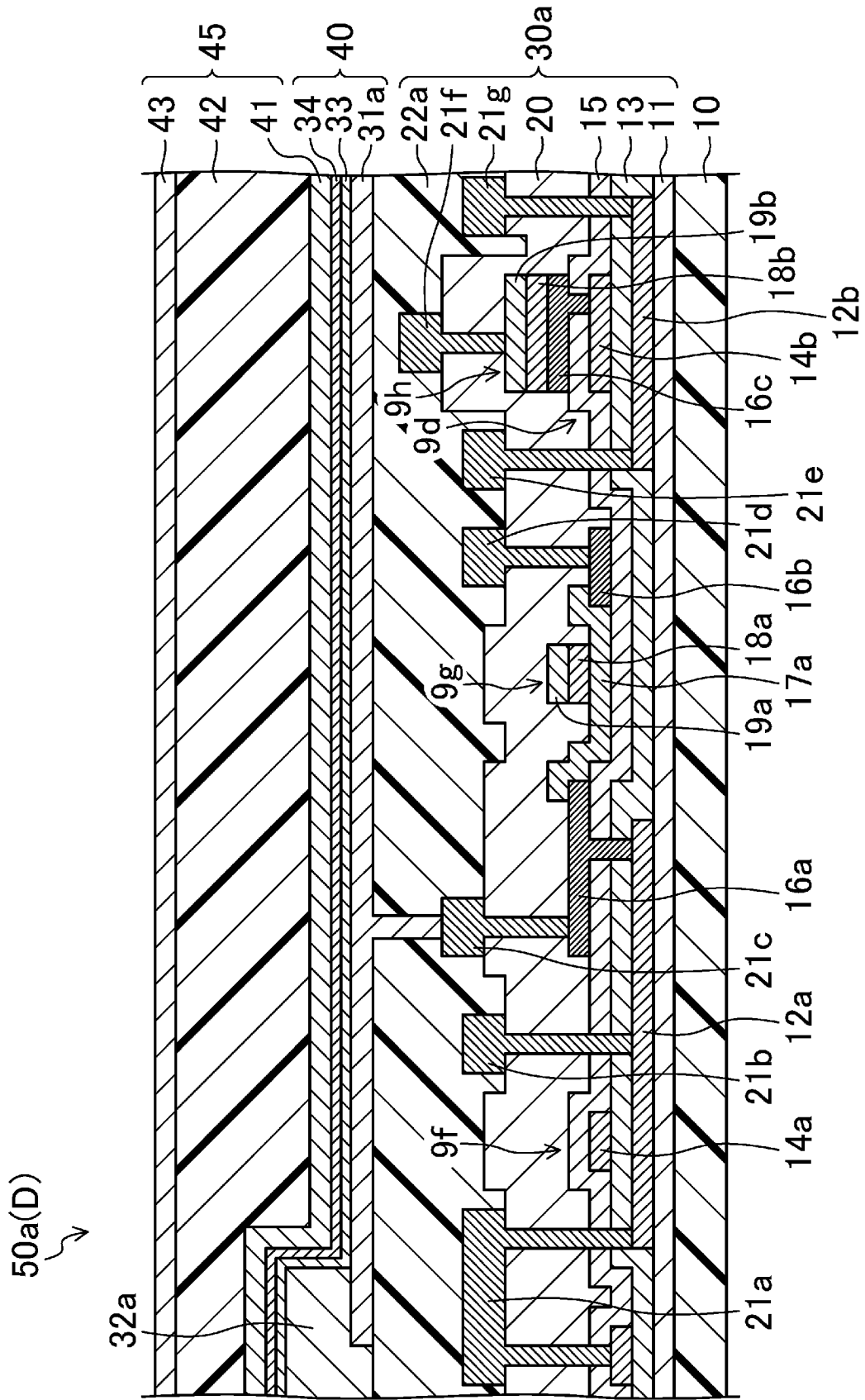
[請求項18] 請求項17に記載された表示装置において、
上記電子部品は、カメラ又は指紋センサーであることを特徴とする表示装置。

[請求項19] 請求項1～18の何れか1つに記載された表示装置において、
上記各発光機能層は、有機エレクトロルミネッセンス層であることを特徴とする表示装置。

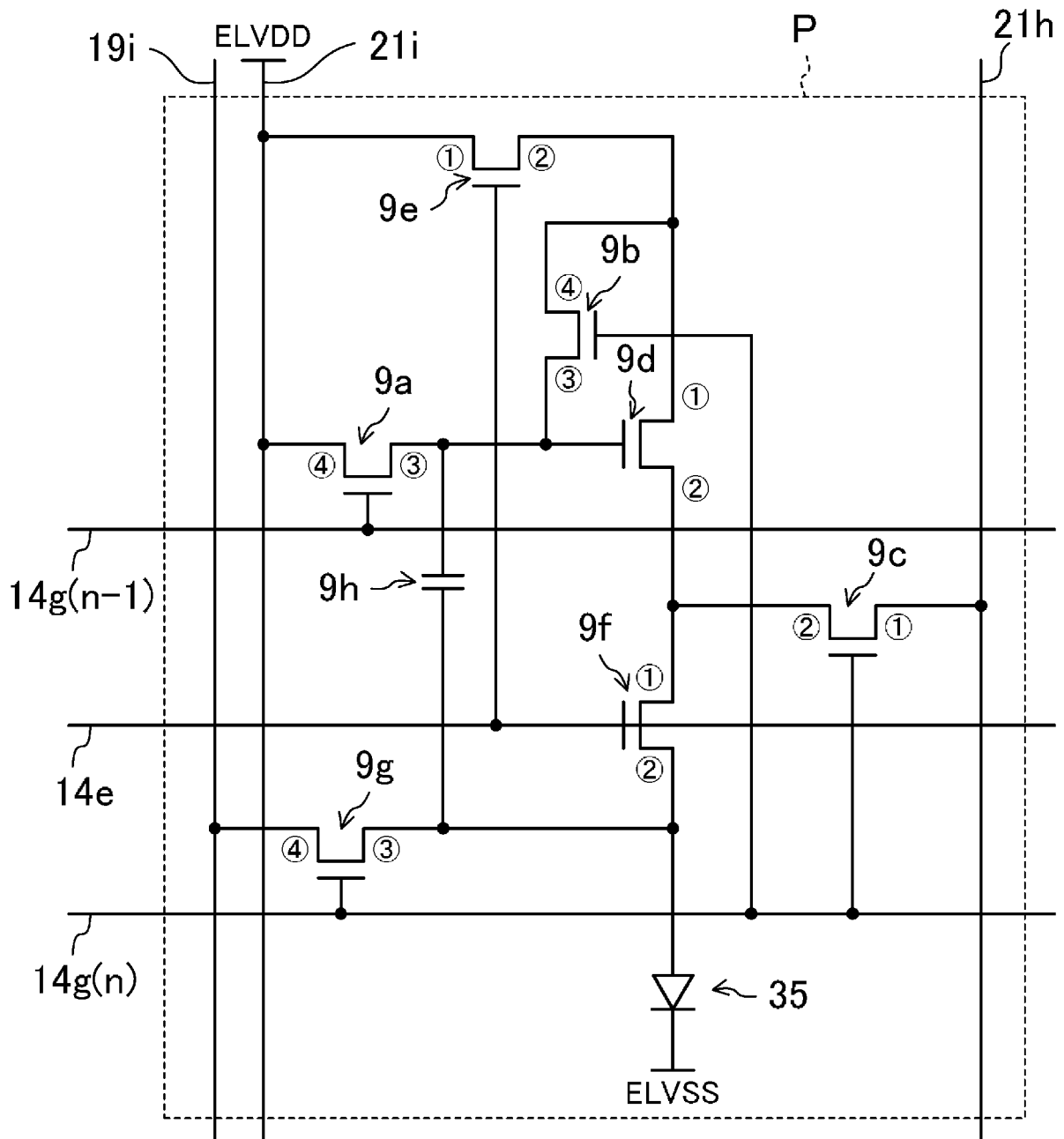
[図1]



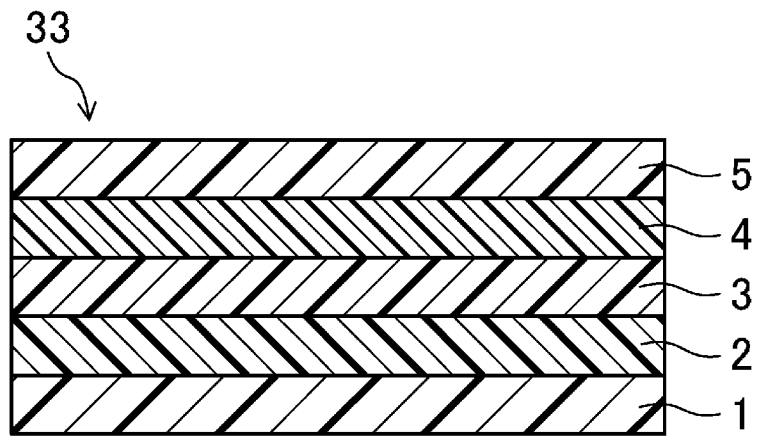
[図3]



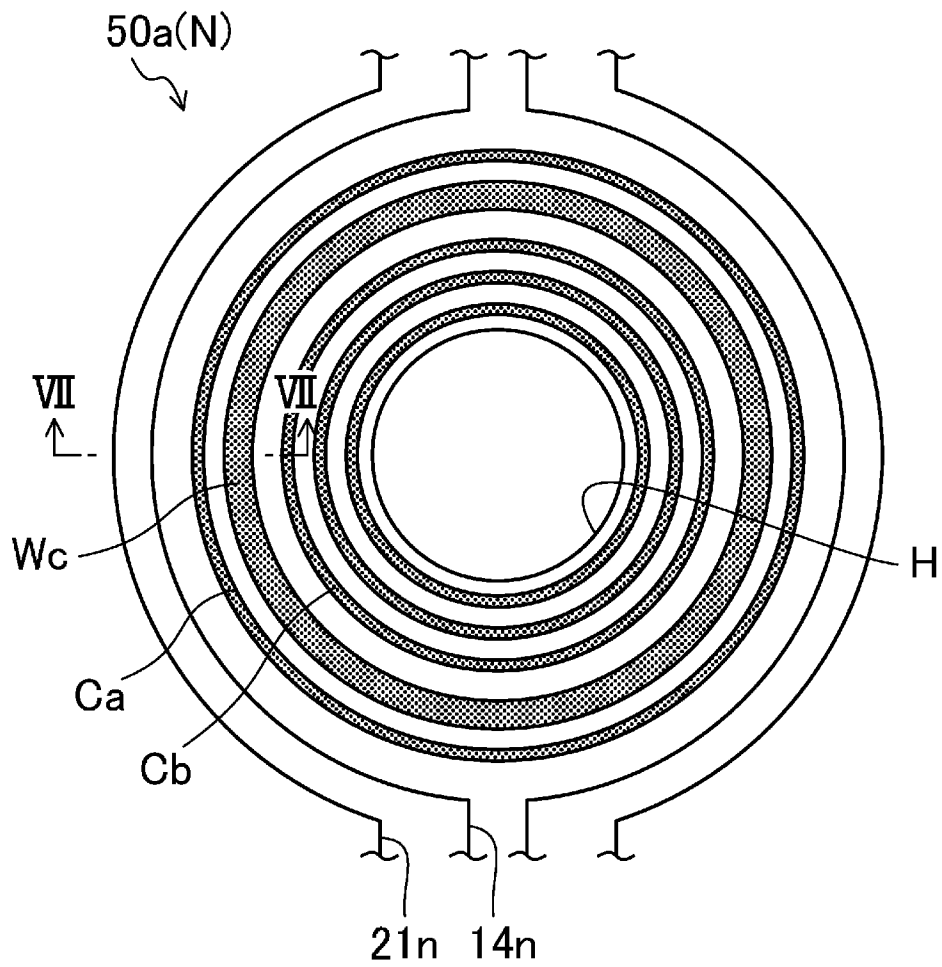
[図4]



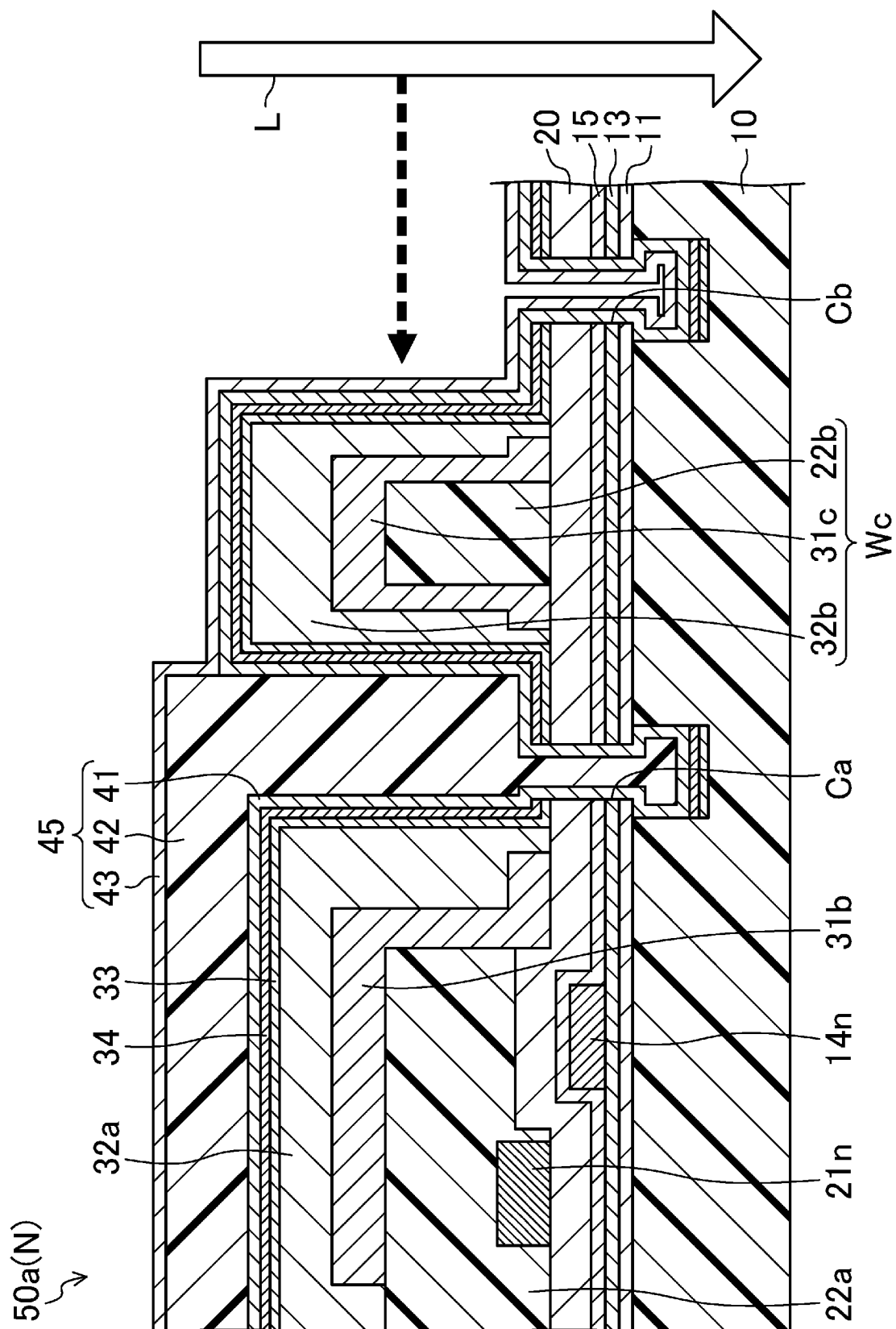
[図5]



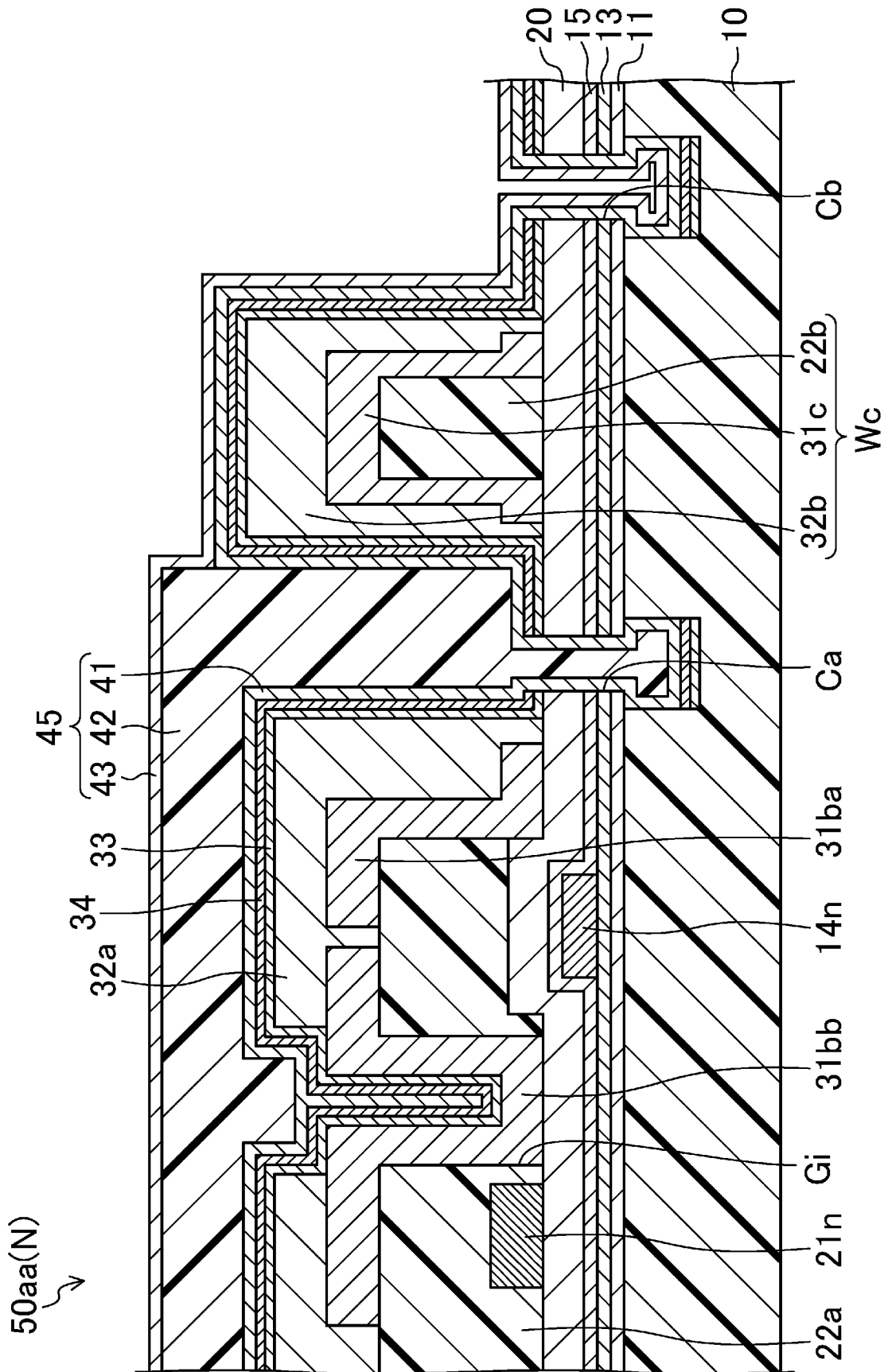
[図6]



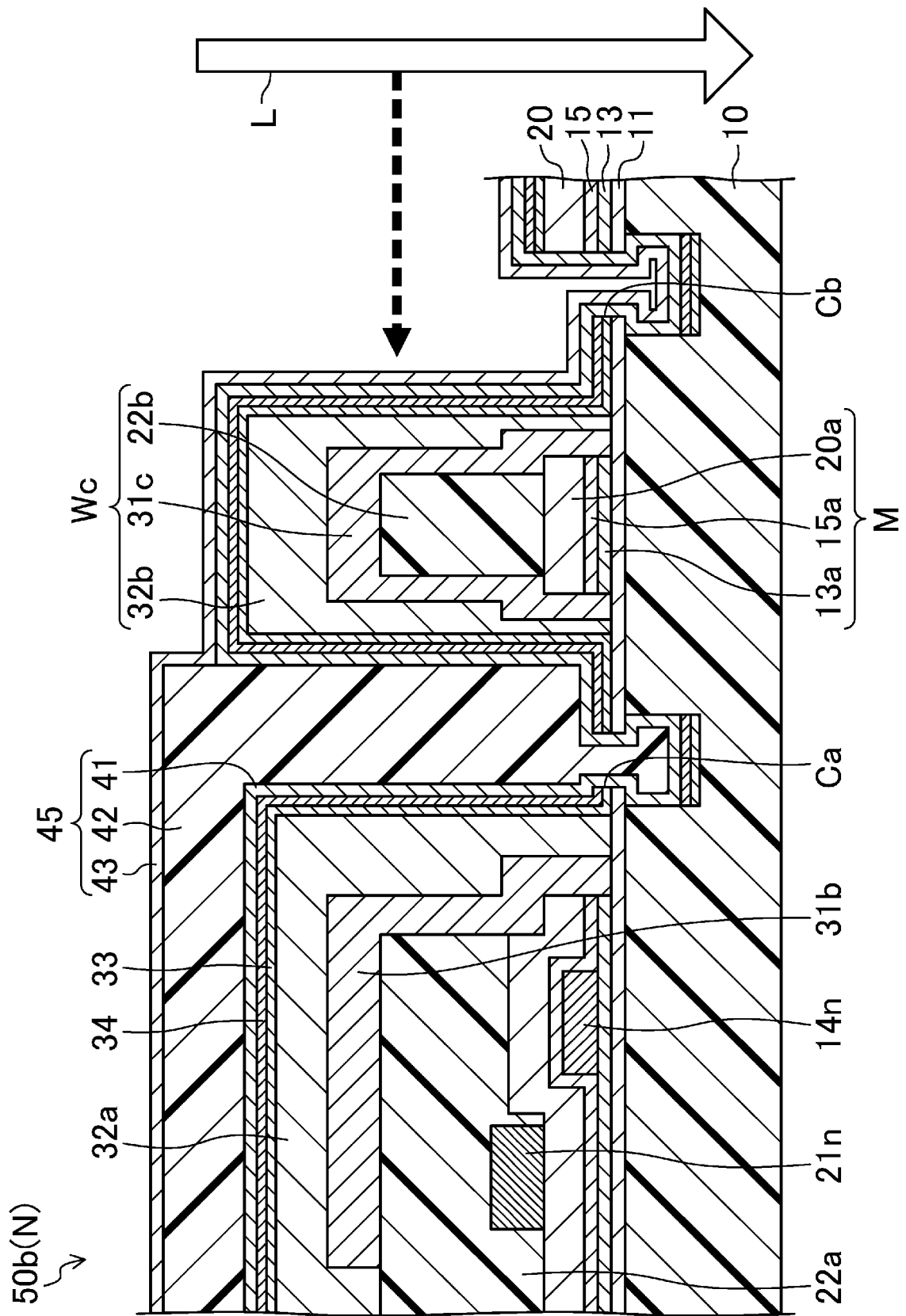
[図7]



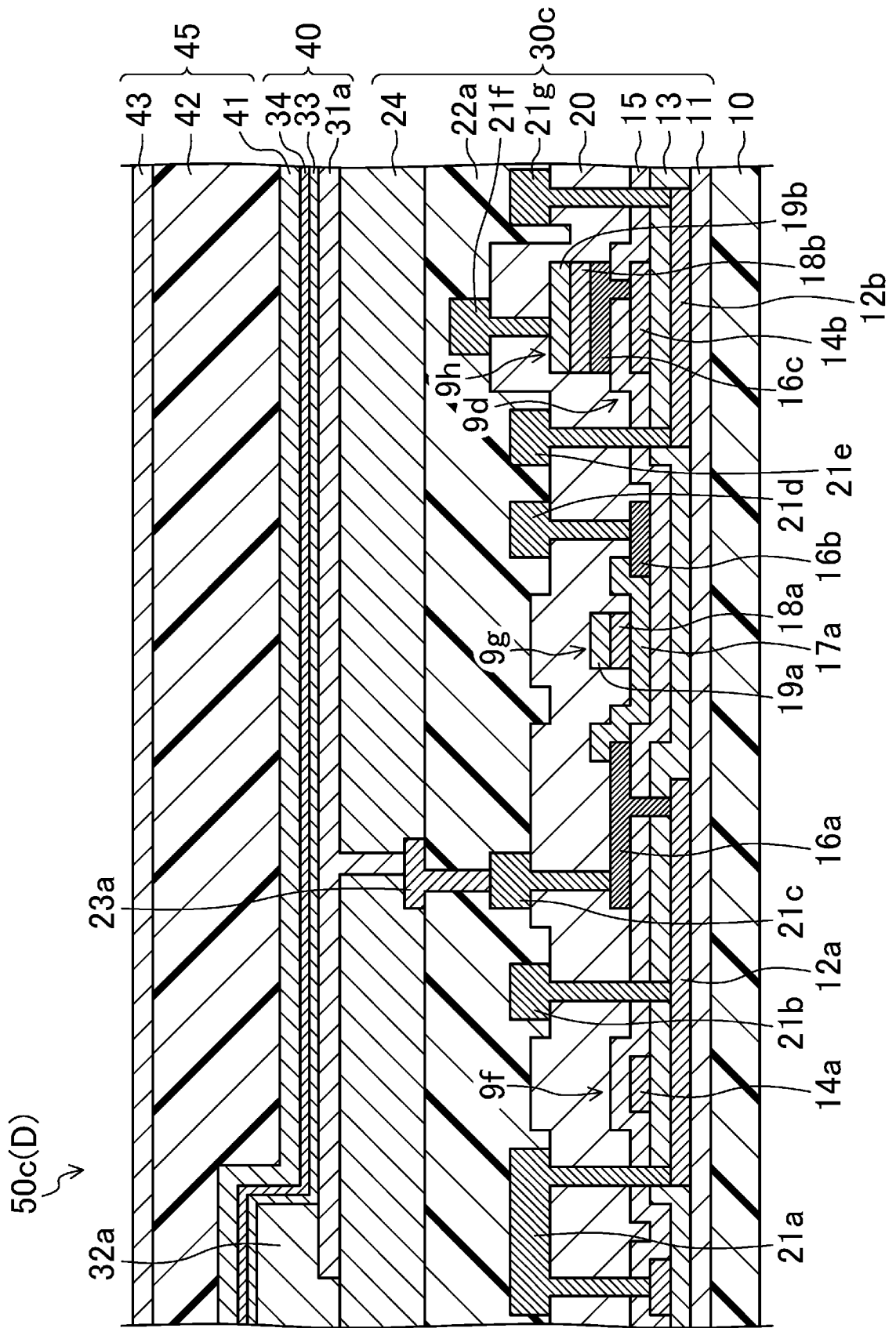
[図8]



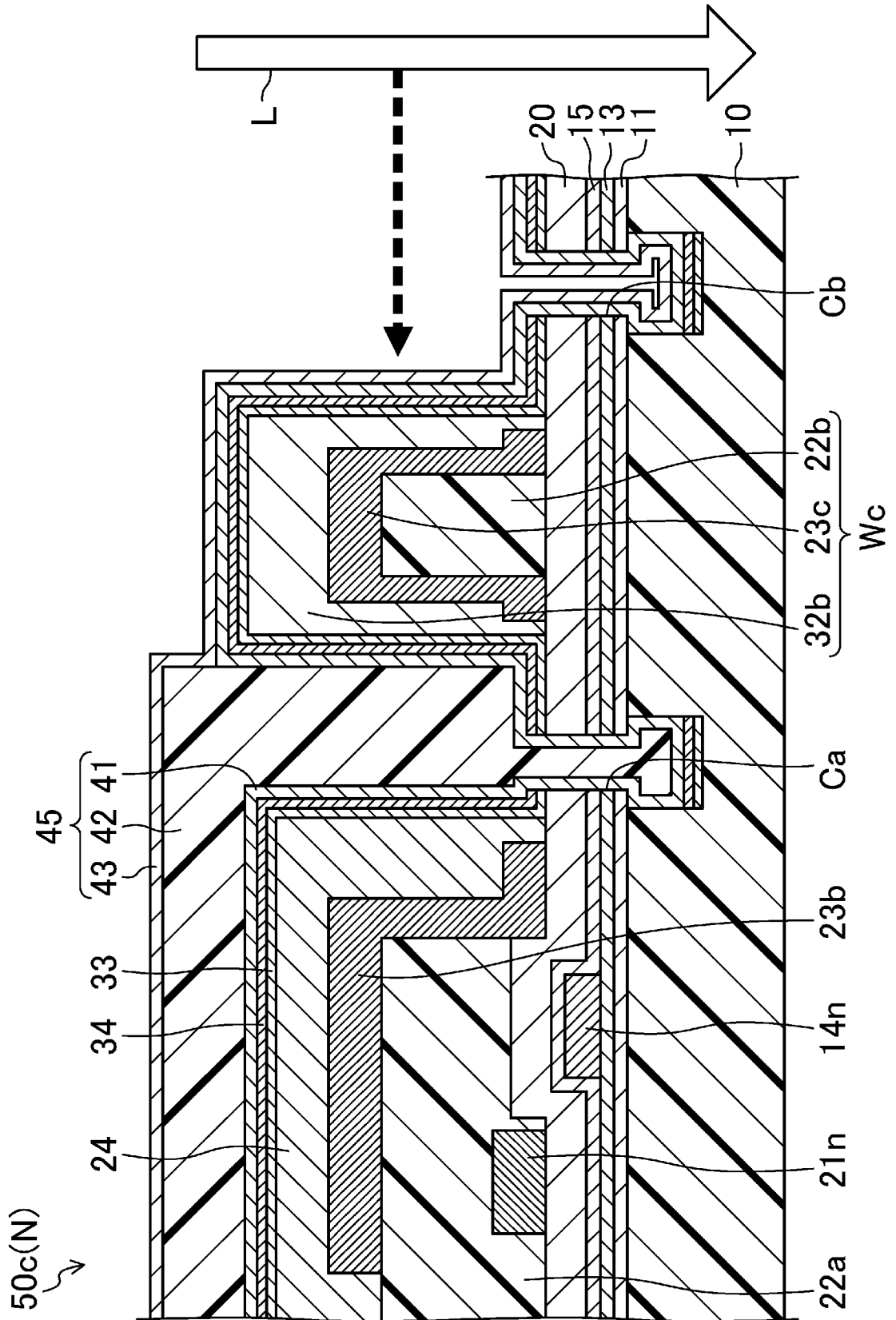
[図9]



[図10]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2021/013874

A. CLASSIFICATION OF SUBJECT MATTER
G09F 9/30(2006.01)i
FI: G09F9/30 308Z; G09F9/30 365; G09F9/30 349C; G09F9/30 330
 According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
 Minimum documentation searched (classification system followed by classification symbols)
G09F9/00-9/46; H01L51/50; H01L27/32; H05B33/00-33/28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2021
Registered utility model specifications of Japan	1996-2021
Published registered utility model applications of Japan	1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	CN 111384141 A (BOE TECHNOLOGY GROUP CO LTD) 07 July 2020 (2020-07-07) paragraphs [0043]-[0092]	1, 3, 15, 19 13-15, 17-18 2, 4-12, 16
Y	JP 2020-205402 A (JAPAN DISPLAY INC) 24 December 2020 (2020-12-24) paragraphs [0029]-[0031]	13-15, 17-18
Y	WO 2020/235686 A1 (JAPAN DISPLAY INC) 26 November 2020 (2020-11-26) paragraphs [0009]-[0016]	17-18
A	JP 2019-75229 A (JAPAN DISPLAY INC) 16 May 2019 (2019-05-16) entire text	1-19
A	WO 2018/216545 A1 (SHARP KK) 29 November 2018 (2018-11-29) entire text	1-19
A	US 2020/0212147 A1 (LG DISPLAY CO., LTD.) 02 July 2020 (2020-07-02) entire text	1-19

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 26 May 2021 (26.05.2021)	Date of mailing of the international search report 08 June 2021 (08.06.2021)
--	--

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.
--	---

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2021/013874

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 111384141 A	07 Jul. 2020	(Family: none)	
JP 2020-205402 A	24 Dec. 2020	(Family: none)	
WO 2020/235686 A1	26 Nov. 2020	(Family: none)	
JP 2019-75229 A	16 May 2019	US 2020/0235194 A1	
		WO 2019/073678 A1	
		CN 111133836 A	
WO 2018/216545 A1	29 Nov. 2018	US 2020/0236259 A1	
		CN 110709916 A	
US 2020/0212147 A1	02 Jul. 2020	KR 10-2020-0082496 A	
		CN 111384106 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） G09F 9/30(2006.01)i FI: G09F9/30 308Z; G09F9/30 365; G09F9/30 349C; G09F9/30 330		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） G09F9/00-9/46; H01L51/50; H01L27/32; H05B33/00-33/28 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2021年 日本国実用新案登録公報 1996-2021年 日本国登録実用新案公報 1994-2021年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	CN 111384141 A (京東方科技集団股ふん有限公司) 07.07.2020 (2020-07-07) 段落0043-0092	1, 3, 15, 19
Y		13-15, 17-18
A		2, 4-12, 16
Y	JP 2020-205402 A (株式会社ジャパンディスプレイ) 24.12.2020 (2020-12-24) 段落0029-0031	13-15, 17-18
Y	WO 2020/235686 A1 (株式会社ジャパンディスプレイ) 26.11.2020 (2020-11-26) 段落0009-0016	17-18
A	JP 2019-75229 A (株式会社ジャパンディスプレイ) 16.05.2019 (2019-05-16) 全文	1-19
A	WO 2018/216545 A1 (シャープ株式会社) 29.11.2018 (2018-11-29) 全文	1-19
A	US 2020/0212147 A1 (LG DISPLAY CO., LTD.) 02.07.2020 (2020-07-02) 全文	1-19
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	26.05.2021	国際調査報告の発送日 08.06.2021
名称及びあて先 日本国特許庁 (ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 中村 直行 21 9214 電話番号 03-3581-1101 内線 3272	

国際調査報告
 パテントファミリーに関する情報

国際出願番号
 PCT/JP2021/013874

引用文献	公表日	パテントファミリー文献	公表日
CN 111384141 A	07.07.2020	(ファミリーなし)	
JP 2020-205402 A	24.12.2020	(ファミリーなし)	
WO 2020/235686 A1	26.11.2020	(ファミリーなし)	
JP 2019-75229 A	16.05.2019	US 2020/0235194 A1	
		WO 2019/073678 A1	
		CN 111133836 A	
WO 2018/216545 A1	29.11.2018	US 2020/0236259 A1	
		CN 110709916 A	
US 2020/0212147 A1	02.07.2020	KR 10-2020-0082496 A	
		CN 111384106 A	