

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-198144

(P2010-198144A)

(43) 公開日 平成22年9月9日(2010.9.9)

(51) Int.Cl.
G06T 15/30 (2006.01)F I
G O 6 T 15/30テーマコード (参考)
5 B 0 8 0

審査請求 未請求 請求項の数 5 O L (全 32 頁)

(21) 出願番号 特願2009-40011 (P2009-40011)
(22) 出願日 平成21年2月23日 (2009.2.23)(71) 出願人 308014341
富士通セミコンダクター株式会社
神奈川県横浜市港北区新横浜二丁目10番
23
(74) 代理人 100074099
弁理士 大菅 義之
(74) 代理人 100133570
弁理士 ▲徳▼永 民雄
(72) 発明者 西河 幸治
神奈川県横浜市港北区新横浜二丁目100
番45号 富士通マイクロソリューション
ズ株式会社社内

最終頁に続く

(54) 【発明の名称】 画像描画装置

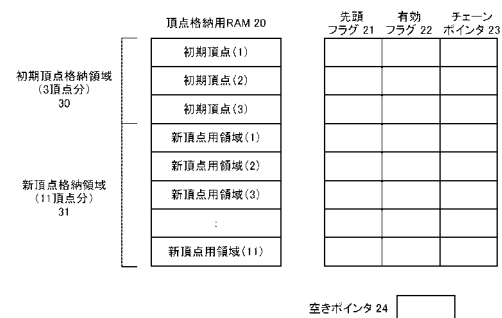
(57) 【要約】

【課題】メモリ容量を削減し、処理時間を向上させることのできる頂点管理方式を適用した画像描画装置を提供する。

【解決手段】頂点情報を格納するメモリを頂点格納用RAM1個とする。頂点格納用RAMは、クリッピング前の初期頂点を格納する領域と、クリッピングによって生じた頂点を格納する新頂点格納領域とからなる。各頂点情報に対応して、その頂点が基準の頂点か否かを示す先頭フラグと、その頂点が有効な頂点か否かを示す有効フラグと、頂点のつながりを示すチェーンポインタとを設ける。また、新頂点が発生した場合の格納領域のアドレスを示す空きポインタを設ける。

【選択図】図6

本発明の実施形態を示す図



【特許請求の範囲】**【請求項 1】**

3次元図形をクリッピング処理を行う画像描画装置において、

該3次元図形の頂点、及び、該クリッピング処理によって発生あるいは消滅する頂点の情報を格納する第1の格納手段と、

該第1の格納手段の格納領域のそれぞれに対応して、頂点の有効・無効を示す有効フラグと、頂点のつながりであるチェーンを構成する頂点のうち、次に読み出す頂点情報の該第1の格納手段の格納アドレスを示すチェーンポイントと、該チェーンを構成する最初の頂点であるか否かを示す先頭フラグと、該クリッピング処理により新たに発生する新頂点を書き込む該第1の格納手段の格納アドレスを示す空きポイントとを格納する第2の格納手段と、

10

該クリッピング処理により頂点が発生した場合に、該空きポイントの示す格納アドレスに該発生した頂点の情報を書き込み、対応する該有効フラグを有効と設定すると共に、該先頭フラグ、該チェーンポイント、該空きポイントを更新し、該クリッピング処理により頂点が消滅した場合には、該消滅した頂点に対応する該有効フラグを無効に設定すると共に、該先頭フラグ、該チェーンポイントを更新する管理手段と、
を備えることを特徴とする画像描画装置。

【請求項 2】

前記空きポイントの示す格納アドレスは、前記第1の格納手段の格納領域において、頂点情報が格納されておらず、かつ、対応する有効フラグが無効となっている一番小さいアドレス値とすることを特徴とする請求項1に記載の画像描画装置。

20

【請求項 3】

前記クリッピング処理によって発生・消滅する頂点及び該クリッピング処理によって変化しない頂点によって構成される図形は、前記有効フラグが有効となっている頂点のチェーン構成により表現されることを特徴とする請求項1に記載の画像描画装置。

【請求項 4】

3次元図形を描画するに当たりクリッピング処理を行う、該3次元図形の頂点、及び、該クリッピング処理によって発生あるいは消滅する頂点の情報を格納する第1の格納手段と、
該第1の格納手段の格納領域のそれぞれに対応して、頂点の有効・無効を示す有効フラグと、頂点のつながりであるチェーンを構成する頂点のうち、次に読み出す頂点情報の該第1の格納手段の格納アドレスを示すチェーンポイントと、該チェーンを構成する最初の頂点であるか否かを示す先頭フラグと、該クリッピング処理により新たに発生する新頂点を書き込む該第1の格納手段の格納アドレスを示す空きポイントとを格納する第2の格納手段とを備える画像描画装置における頂点管理方法であって、

30

該クリッピング処理により頂点が発生した場合に、該空きポイントの示す格納アドレスに該発生した頂点の情報を書き込み、対応する該有効フラグを有効と設定すると共に、該先頭フラグ、該チェーンポイント、該空きポイントを更新し、該クリッピング処理により頂点が消滅した場合には、該消滅した頂点に対応する該有効フラグを無効に設定すると共に、該先頭フラグ、該チェーンポイントを更新する

ことを特徴とする頂点管理方法。

40

【請求項 5】

コンピュータに、

3次元図形の頂点、及び、クリッピング処理によって発生あるいは消滅する頂点の情報を格納する第1の格納手段と、

該第1の格納手段の格納領域のそれぞれに対応して、頂点の有効・無効を示す有効フラグと、頂点のつながりであるチェーンを構成する頂点のうち、次に読み出す頂点情報の該第1の格納手段の格納アドレスを示すチェーンポイントと、該チェーンを構成する最初の頂点であるか否かを示す先頭フラグと、該クリッピング処理により新たに発生する新頂点を書き込む該第1の格納手段の格納アドレスを示す空きポイントとを格納する第2の格納手段と、

50

該クリッピング処理により頂点が発生した場合に、該空きポインタの示す格納アドレスに該発生した頂点の情報を書き込み、対応する該有効フラグを有効と設定すると共に、該先頭フラグ、該チェーンポインタ、該空きポインタを更新し、該クリッピング処理により頂点が消滅した場合には、該消滅した頂点に対応する該有効フラグを無効に設定すると共に、該先頭フラグ、該チェーンポインタを更新する管理手段と、
からなる構成を実現させるプログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、画像描画装置に関する。

10

【背景技術】

【0002】

一連の描画アルゴリズムの中に、ViewVolumeClip処理(以下、VCLiP処理)がある。これは、いわば3次元のクリッピング処理であり、Xmin, Xmax, Ymin, Ymax, Zmin, Zmax, Wminの7つの面に対して行われる。Xminは、描画範囲のX軸方向の最小値であり、Xmaxは、X軸方向の最大値である。Yminは、描画範囲のY軸方向の最小値であり、Ymaxは、Y軸方向の最大値である。Zminは、描画範囲のZ軸方向の最小値であり、Zmaxは、Z軸方向の最大値である。Wminは、描画範囲の覗き込むカメラの位置から描画される空間の先端までの距離を示し、常に正の値である。

【0003】

20

また、一つの図形に対してVCLiPを行う場合、ある面に対して図形を形成する全ての辺をクリッピングし、ある面での一通りのクリッピングが終了したならば、次の面で全辺をクリッピング処理するという手順を繰り返す。

【0004】

このVCLiP処理の過程において、新たな頂点が生成されたり、今まであった頂点が消滅したりする。三角形に対してVCLiPが発生した場合、VCLiP処理後の図形の多くは多角形となるが、三角形が図形の基本処理単位であるためこの多角形を三角形に区切る必要がある。この時、基準となる頂点を常に共有する形で三角形を描画していく「TriangleFan」を形成するように頂点読み出しの順序を決定する。具体的には、ある頂点を基準に多角形を構成する頂点を時計回り(或いは、その逆)の順番で読み出すことになる。有効頂点を順序どおり読み出すためには、頂点管理が必要となる。

30

【0005】

従来の技術では、この頂点管理方法にダブルバッファ方式を用いていた。

図1にVCLiP処理の概要を示す。

図1において、カメラ10から3次元図形を見た画面を得る場合、3次元図形を投影面であるWindow11に投影して表示する。ViewVolume12は、投影面に図形が描かれる範囲を示す。ViewVolumeClipは、ViewVolume12からはみ出た部分を削除する処理である。今、X軸が横軸で、Y軸が縦軸で、Z軸が奥行きとなっている。したがって、ViewVolume12は、上下、左右、前後の所定の場所で削除された形になっている。Wminは、図1には、描かれていないが、カメラ10のレンズ部分から前方の、どの位置に投影面が見えるかを表すものである。通常は、Wminは、1.0の値を取る。Wminの値が大きくなると、Window11に投影される図形は小さくなり(遠くに見える)、Wminの値が小さくなると、Window11に投影される図形は大きくなる(近くに見える)。このようにして規定されたViewVolume12に含まれる図形のみをWindow11に投影して、描画する。

40

【0006】

図2にTriangleFanのイメージを示す。

TriangleFanでは、多角形を三角形に分割する際、1つの頂点をすべての三角形が共有するように分割する。図2においては、頂点V0が共有される頂点である。この頂点V0から時計周りに生成された頂点を順番付ける。図2の場合、頂点の順番は、V0->V1->V2->V3->V4->V5である。そして、頂点V0と、この順番で示される連続した2頂点とで三角形を構成す

50

る。

【 0 0 0 7 】

図 3 にViewVolumeClip処理手順のイメージを示す。

図 3 では、XminとXmaxでViewVolumeClip処理を行う場合を示している。三角形V0-V1-V2をクリッピングする場合を説明する。まず、Xminでクリッピングを行う。頂点の順番は、V0から時計回りに順番が付けられる。これに従い、辺の順番も、辺V0-V1が1番目で、辺V1-V2が2番目で、辺V2-V0が3番目である。この順番に、各辺がXmin面と交差するか否かを判断する。図 2 (a) では、辺V0-V1が点A1でXmin面と交差し、辺V1-V2が点A2でXmin面と交差している。このクリッピングにより、三角形V0-V1-V2は、四角形V0-A1-A2-V2となる。頂点の順番は、やはりV0から時計回りに与える。今の場合、頂点の順番は、V0->A1->A2->V2である。 10

【 0 0 0 8 】

次に、図 3 (b) に示されるように、Xmax面でクリッピング処理を行う。クリッピング処理の順番は、辺V0-A1とXmax面、辺A1-A2とXmax面、辺A2-V2とXmax面、辺V2-V0とXmax面となる。この結果、辺A2-V2が点A3でXmax面と交差し、辺V2-V0が点A4でXmax面と交差している。頂点の順番は、時計回りに、V0->A1->A2->A3->A4である。

【 0 0 0 9 】

図 4 に三角形におけるViewVolumeClip処理イメージを示す。

図 4 (a) の三角形をXmin面でクリッピングするとする。図 4 (a) の三角形の頂点の順番は、時計回りにV0->V1->V2である。図 4 (b) に示されるように、辺V0-V1と辺V1-V2がXmin面と交差して、新たに点A1,A2が生成されている。辺の処理の順番は、図 3 で説明したとおりである。したがって、頂点の順番は、V0->A1->A2->V2である。次に、この頂点の順番に従って、頂点V0を共有するように、三角形を構成する。これをTriangleFanを形成するという。すると、三角形V0-A1-A2と三角形V0-A2-V2が形成される。 20

【 0 0 1 0 】

図 5 に従来技術(ダブルバッファ方式)の処理イメージを示す。

図 5 においては、仮に、バッファは、10頂点分の頂点データを格納できるとしている。バッファは、BUF_1とBUF_2の2つを設けるダブルバッファ方式である。図 5 (a) の初期状態では、BUF_1にV0,V1,V2の3つの頂点情報が格納されている。図 4 (b) のように、クリッピング処理により、新たに頂点A1,A2が生成されたとする。図 5 (b) のように、まず、V0はそのままなので、BUF_1からBUF_2に頂点V0の情報を転写する。次に、頂点V1が削除されて、頂点A1と頂点A2が発生したので、頂点V1の情報を転写する代わりに、頂点A1,A2の情報をBUF_2に追加する。次に、頂点V2は、そのままなので、頂点A2の情報の次に、頂点V2の情報を転写する。このように、1面のクリッピング処理中に、他方のバッファに頂点情報の追加、転写を行う。そして、各面のクリッピング処理ごとにバッファを切り替えながら、以上のような処理を繰り返す。このような処理により、すべてのクリッピングが終わると、最終的な図形の頂点が時計回りの方向の順番に、バッファの上から配列されるようになる。 30

【 0 0 1 1 】

特許文献 1 には、3次元モデルデータのクリッピング処理を高速且つ低コストで行う技術が開示されている。 40

特許文献 2 には、無効なパケットを即座に破棄するネットワーク装置が開示されている。

【 0 0 1 2 】

特許文献 3 には、3次元クリップの判定処理を高速に行う技術が開示されている。

【 先行技術文献 】

【 特許文献 】

【 0 0 1 3 】

【 特許文献 1 】 特開 2 0 0 4 - 1 0 2 8 4 1 号 公 報

【 特許文献 2 】 特開平 1 0 - 3 2 2 3 4 7 号 公 報

【特許文献3】特開2001-243494号公報

【発明の概要】

【発明が解決しようとする課題】

【0014】

従来のダブルバッファ方式では、処理は比較的簡単で済む反面、メモリを2面持つ必要があるために、メモリ容量が余計に多く必要となる。また、メモリ間でのデータの受け渡しが頻繁に行われるために、処理時間が余計にかかってしまう。

【0015】

本発明の課題は、メモリ容量を削減し、処理時間を向上させることのできる頂点管理方式を適用した画像描画装置を提供することである。

【課題を解決するための手段】

【0016】

本発明の一側面における画像描画装置は、3次元図形をクリッピング処理を行う画像描画装置において、該3次元図形の頂点、及び、該クリッピング処理によって発生あるいは消滅する頂点の情報を格納する第1の格納手段と、該第1の格納手段の格納領域のそれぞれに対応して、頂点の有効・無効を示す有効フラグと、頂点のつながりであるチェーンを構成する頂点のうち、次に読み出す頂点情報の該第1の格納手段の格納アドレスを示すチェーンポインタと、該チェーンを構成する最初の頂点であるか否かを示す先頭フラグと、該クリッピング処理により新たに発生する新頂点を書き込む該第1の格納手段の格納アドレスを示す空きポインタとを格納する第2の格納手段と、該クリッピング処理により頂点が発生した場合に、該空きポインタの示す格納アドレスに該発生した頂点の情報を書き込み、対応する該有効フラグを有効と設定すると共に、該先頭フラグ、該チェーンポインタ、該空きポインタを更新し、該クリッピング処理により頂点が消滅した場合には、該消滅した頂点に対応する該有効フラグを無効に設定すると共に、該先頭フラグ、該チェーンポインタを更新する管理手段とを備える。

【発明の効果】

【0017】

本発明によれば、メモリ容量を削減し、処理時間を向上させることのできる頂点管理方式を適用した画像描画装置を提供することができる。

【図面の簡単な説明】

【0018】

【図1】VCLIP処理の概要を示す図である。

【図2】TriangleFanのイメージを示す図である。

【図3】ViewVolumeClip処理手順のイメージを示す図である。

【図4】三角形におけるViewVolumeClip処理イメージを示す図である。

【図5】従来技術(ダブルバッファ方式)の処理イメージを示す図である。

【図6】本発明の実施形態を示す図である。

【図7】三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その1)である。

【図8】三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その2)である。

【図9】三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その3)である。

【図10】三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その4)である。

【図11】三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その5)である。

【図12】三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その6)である。

【図13】三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する

10

20

30

40

50

際のアルゴリズムを説明する図（その 7）である。

【図 1 4】三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図（その 8）である。

【図 1 5】三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図（その 9）である。

【図 1 6】三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図（その 1 0）である。

【図 1 7】三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図（その 1 1）である。

【図 1 8】三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図（その 1 2）である。

【図 1 9】三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図（その 1 3）である。

【図 2 0】直線の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図（その 1）である。

【図 2 1】直線の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図（その 2）である。

【図 2 2】直線の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図（その 3）である。

【図 2 3】直線の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図（その 4）である。

【図 2 4】直線の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図（その 5）である。

【図 2 5】直線の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図（その 6）である。

【図 2 6】直線の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図（その 7）である。

【図 2 7】直線の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図（その 8）である。

【図 2 8】直線の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図（その 9）である。

【図 2 9】直線の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図（その 1 0）である。

【図 3 0】直線の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図（その 1 1）である。

【図 3 1】直線の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図（その 1 2）である。

【図 3 2】本発明の実施形態の画像描画装置のブロック構成図である。

【発明を実施するための形態】

【0 0 1 9】

本発明の実施形態においては、シングルバッファを用いて、有効な頂点データを順次チェーンでつないでいくことで頂点管理を行うようにする。

図 6 に本発明の実施形態を示す。

【0 0 2 0】

図 6 の実施形態においては、頂点（頂点の座標値）を格納するための頂点格納用 RAM 2 0、頂点の有効・無効を示す有効フラグ 2 2、チェーン構成の先頭を示す先頭フラグ 2 1、チェーンのつながり先を示す（次に読み出す有効頂点のポインタを示す）チェーンポインタ 2 3、VCLIP 処理により生成された新頂点を格納する場所を示す空きポインタ 2 4 により構成する。

【0 0 2 1】

10

20

30

40

50

有効フラグ 2 2、先頭フラグ 2 1、チェーンポインタ 2 3 に関しては、頂点格納用 RAM 2 0 に格納できる頂点分を必要とし、空きポインタ 2 4 は全体で 1 つ必要とする。また、頂点格納用 RAM 2 0 は、元の図形を形成する頂点を格納する初期頂点格納領域 3 0、VCLiP 処理により生成された新頂点を格納する新頂点格納領域 3 1 とに分かれる。

【 0 0 2 2 】

チェーンポインタ 2 3 は、頂点格納用 RAM 2 0 の領域分、空きポインタ 2 4 は新頂点格納領域 3 1 の領域分のアドレス管理ができればよい。最後の頂点のチェーンポインタは、チェーンポインタで表すことの出来る最大値、すなわち、フルマークを設定するようにする。

【 0 0 2 3 】

VCLiP 処理により新たに頂点が生成された場合、その新頂点は空きポインタ 2 4 が示すアドレスに書き込みを行う。また、VCLiP 処理により頂点が消滅した場合は、消滅した頂点の有効フラグ 2 2 を有効を示す「 1 」から無効を示す「 0 」に設定することにより、その領域の頂点を無効とし、空き領域の一つとして管理する。

【 0 0 2 4 】

1 回の VCLiP 処理 (図形を形成する 1 辺を 1 つの面でクリップする) にて、新頂点の発生、または既存頂点の消滅、或いはその両方が発生した場合には、有効頂点のチェーン構成の更新を行う。新頂点の発生、既存頂点の消滅が発生しなかった場合には有効頂点のチェーン構成の更新は行わない。

【 0 0 2 5 】

以上の処理を 1 回の VCLiP 処理毎に行い、全ての VCLiP 処理が終了するまでこの処理を繰り返す。

先頭フラグは、TriangleFan を構成する場合に、すべての三角形に共通となる頂点を示すフラグである。この頂点は、最初に読み出される。最初に読み出す頂点には、先頭フラグに「 1 」を立て、その他は、「 0 」としておく。

【 0 0 2 6 】

上記の処理を繰り返すことで、全ての VCLiP 処理が終了した時に有効フラグ 2 2、先頭フラグ 2 1 が立っているアドレスの頂点が、チェーンを構成する最初の頂点となり、その頂点からチェーンポインタ 2 3 を順次たどっていくことで、多角形を構成する頂点を時計回りの順番で読み出せるようになる。

【 0 0 2 7 】

図 7 ~ 図 1 9 は、三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図である。

図 7 は、図 8 ~ 図 1 9 の説明に用いる三角形を説明する図である。図形を形成する頂点の順番は、時計回りとし、辺を構成する最初の頂点を P0、後の頂点を P1 とする。したがって、図 7 の場合、頂点の順番は、V0->V1->V2 である。辺 V0-V1 の場合、V0 が P0 で、V1 が P1 である。辺 V1-V2 の場合、V1 が P0 で、V2 が P1 である。辺 V2-V0 の場合、V2 が P0 で、V0 が P1 である。

【 0 0 2 8 】

クリップ処理の判定基準は以下の通りである。クリップ位置が最小値側の場合、クリップ枠 > 座標値が成り立つ場合、その座標値の点は枠外であるとし、クリップ枠 座標値が成り立つ場合、その座標値の点は枠内であるとする。クリップ位置が最大値の場合、クリップ枠 < 座標値が成り立つ場合、その座標値の点は枠外であるとし、クリップ枠 座標値が成り立つ場合、その座標値の点は枠内であるとする。

【 0 0 2 9 】

以下のフローの説明においては、先頭ポインタを FST、有効フラグを EN、チェーンポインタを NEXT、空きポインタを EMP と名づける。

図 8 のフローにおいて、ステップ S10 において、2 頂点 (P0、P1) の枠内、枠外判定を行う。これは、上記で説明した判定基準で行う。P0、P1 は、頂点を時計回りに順序付けた場合に、当該辺を示す場合の最初の点が P0 であり、後の点が P1 である。ステップ S11 におい

10

20

30

40

50

て、P0とP1が共に枠内か否かを判断する。ステップS11の判断がYesの場合には、ステップS14に進む。ステップS14においては、全クリッピング処理が終わったか否かを判断する。ステップS14の判断がYesの場合には、処理を終了する。ステップS14の判断がNoの場合には、ステップS15において、クリップポイントの更新を行う。クリップポイントの更新とは、例えば、Xminでクリップ処理をしていたなら、次のXmaxでのクリップ処理を始めるために設定するという意味である。クリッピング処理を行う面の順番は、従来技術で説明した通りである。クリップポイントの更新を行ったら、ステップS10に戻る。

【0030】

ステップS11の判断がNoの場合には、ステップS12において、P0が枠内で、P1が枠外か否かを判断する。ステップS11の判断がYesの場合には、図9のフローに進む。ステップS11の判断がNoの場合には、ステップS13において、P0が枠外で、P1が枠内であるか否かを判断する。ステップS13の判断がYesの場合には、図10のフローに進む。ステップS13の判断がNoの場合には、図11のフローに進む。

【0031】

図12及び図13は、P0,P1共に枠内である場合の処理の様子を示した図である。図12では、頂点格納用RAMは、アドレス00～130までの格納領域が格納され、初期頂点格納領域に、V0～V2の頂点情報が格納されている。V0～V2は、有効な頂点であるので、有効フラグENに「1」が設定されている。頂点V0には、先頭ポインタFSTに「1」が設定され、基準の頂点であることが示されている。頂点V0のチェーンポインタNEXTには、アドレス「10」が設定されている。これは、頂点V1の格納領域のアドレスである。頂点V1のチェーンポインタNEXTには、アドレス「20」が設定されている。これは、頂点V2の格納領域のアドレスである。頂点V2のチェーンポインタNEXTには、この頂点が最後の頂点であることを示すフルマーク（FF）が設定されている。また、空きポインタEMPには、新頂点格納領域の最初のアドレス「30」が格納されている。

【0032】

今、辺V0-V1を処理しているとし、図13のように、Xminより座標値の大きい部分に、V0,V1がある場合は、何も処理をしない。

図9のフローは、P0が枠内、P1が枠外の場合の処理のフローである。すなわち、辺P0-P1がクリップ枠と交差し、新頂点が発生する場合である。ステップS20において、EMP（空きポインタ）に指定されたアドレスに新頂点Axを書き込み、有効フラグENを「1」に設定する。ステップS21において、空きポインタEMP指定のアドレスのチェーンポインタNEXTに、P0のチェーンポインタP0.NEXTを代入する。これにより、EMPで指定されたアドレスに格納された新頂点AxのチェーンポインタNEXTに、P0が持っていたチェーンポインタが代入されることになる。ステップS22において、P0のチェーンポインタP0.NEXTに、空きポインタEMPを代入する。これにより、P0から、新たに生成された新頂点Axへのポインタが設定される。そして、ステップS23において、空きポインタEMPの値を新頂点格納領域内の有効フラグENが「0」となっている一番小さいアドレスの値に変更して、図8のステップS14に戻る。

【0033】

図14及び図15は、P0が枠内で、P1が枠外である場合の処理の様子を示した図である。図14は、図12と同様で、初期状態を示している。図15では、P0をV0、P1をV1として、V0とV1の間にXminが来ている。この場合、図15の（1）のように、空きポインタEMPで示されるアドレスに新頂点A1を格納すると共に、対応する有効フラグを「1」に設定する。そして、（2）に示されるように、V0のチェーンポインタNEXTの「10」を新頂点A1のチェーンポインタNEXTに設定する。次に、（3）に示されるように、頂点V0のチェーンポインタNEXTに空きポインタEMPの「30」を設定する。そして、（4）に示されるように、空きポインタEMPに、新頂点格納領域の次のアドレス「40」が設定される。

【0034】

図10のフローは、P0が枠外、P1が枠内の場合のフローである。この場合も、P0とP1の間に、新頂点が発生する場合である。図9とは、頂点のうち、どちらが枠内で、どちらが

10

20

30

40

50

枠外かが入れ替わった場合である。ステップS25において、空きポイントEMP指定のアドレスに新頂点Axを書き込む。そして、頂点Axの有効フラグENを「1」に設定する。ステップS26において、空きポイントEMP指定のアドレス、すなわち、頂点Axの先頭フラグFSTと、チェーンポイントNEXTに、P0の先頭ポイントP0.FSTとP0のチェーンポイントP0.NEXTの値を代入する。ステップS27において、P0の有効フラグENを「0」（無効）に設定する。ステップS28において、P0のFSTが「0」か否かを判断する。これは、P0が基準の頂点であったか否かを判断するものである。ステップS28の判断がNoの場合には、すなわち、頂点P0が基準の頂点であった場合には、P0の先頭フラグP0.FSTを「0」とする。すなわち、P0は枠外で、削除されてしまうので、新頂点を基準の頂点とし、P0の先頭フラグを「0」にするものである。ステップS28の判断がYesの場合には、ステップS30において、P0を指しているチェーンポイントNEXTを空きポイントEMPの値に変更する。すなわち、P0を指しているチェーンポイントを新頂点を指し示すように付け替える。そして、ステップS31において、空きポイントEMPの値を、新頂点格納領域内の有効フラグENが「0」となっている一番小さなアドレス値に変更し、図8のステップS14に戻る。

10

20

30

40

50

【0035】

図16及び図17は、P0が枠外で、P1が枠内の場合の処理の様子を説明する図である。図16は、図12と同様で、処理の前の初期状態を示している。図17に示されるように、P0をV0、P1をV1として、V0が枠外になる場合である。(1)に示されるように、空きポイントEMPのアドレス「30」に新頂点A1を格納し、有効フラグENを1に設定する。次に、(2)に示されるように、V0の先頭フラグFSTとチェーンポイントNEXTの値を、A1の先頭フラグFSTとチェーンポイントNEXTに代入する。次に、(3)に示されるように、V0の有効フラグENを無効「0」にする。次に、(4)に示されるように、V0の先頭フラグFSTを「0」にする。そして、(5)に示されるように、空きポイントEMPの値を新頂点格納領域の次の空きアドレスの値に書き換える。

【0036】

図11は、P0,P1共に枠外である場合のフローである。ステップS35において、P0の有効フラグENを「0」にする。ステップS36において、P0のチェーンフラグNEXTが最大値（フルマーク）になっているか否かを判断する。ステップS36の判断がYesの場合には、ステップS39において、P0を指しているチェーンポイントNEXTを最大値（フルマーク）に変更し、ステップS40に進む。すなわち、削除されるP0が最後の頂点だったので、その手前の頂点を最後の頂点に設定しなおすものである。ステップS40では、P0の先頭フラグFSTが「0」か否かを判断する。ステップS40の判断がYesの場合には、そのまま、図8のステップS14に戻る。ステップS40の判断がNoの場合には、ステップS41に進む。ステップS36の判断がNoの場合には、ステップS37において、P0の先頭フラグFSTが「0」か否かを判断する。ステップS37の判断がYesの場合には、ステップS38において、P0を指しているチェーンポイントNEXTにP0のチェーンポイントP0.NEXTを代入して、図8のステップS14に戻る。これは、P0が削除されるので、P0を飛ばして、次の頂点にチェーンをつなげる意味である。ステップS37の判断がNoの場合には、ステップS41に進む。

【0037】

ステップS41では、P0のチェーンポイントが指しているアドレスの先頭フラグFSTに、P0の先頭フラグP0.FSTを代入する。これは、P0の先頭か否かのステータスを次の頂点に引き継ぐ意味である。ステップS42において、P0の先頭フラグP0.FSTを「0」とし、図8のステップS14に戻る。

【0038】

図18及び図19は、P0,P1共に枠外の場合の処理の様子を説明する図である。図18は、図12と同様で、処理の前の初期状態を示している。ここでは、V0がP0で、V1がP1である。図19に示すように、V0,V1共に枠外である。(1)に示されるように、V0の有効フラグENを「0」にする。次に、(2)に示されるように、V0のチェーンポイントが示すアドレス「10」の頂点V1の先頭フラグFSTに、V0のFSTを代入する。そして、(3)に示されるように、V0のFSTを「0」にする。

【 0 0 3 9 】

ここで、枠外なのは、V0,V1両方であるが、処理されているのは、V0のみである。これは、上記フローにおいて、辺V1-V2を処理するとき、V1が処理されるので、問題は生じないからである。

【 0 0 4 0 】

図 2 0 ~ 図 3 1 は、直線の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図である。

図 2 1 ~ 図 3 1 では、図 2 0 に示されるような直線を用いて処理を説明する。図 2 0 の直線においては、頂点の順番は、V0->V1であり、辺V0-V1において、V0がP0であり、V1がP1である。また、先頭フラグは、FSTとし、有効フラグは、ENとし、チェーンポインタはNEXTとし、空きポインタは、EMPとする。

【 0 0 4 1 】

クリップの枠内、枠外判定は、以下のようにする。クリップの位置が最小値側の場合には、クリップ枠 > 座標値が成り立つ座標の点については、枠外と判定し、クリップ枠 座標値が成り立つ座標の点については、枠内と判定する。また、クリップ位置が最大値側の場合には、クリップ枠 < 座標値が成り立つ座標の点については、枠外と判定し、クリップ枠 座標値が成り立つ座標の点については、枠内と判定する。

【 0 0 4 2 】

図 2 1 は、クリッピング処理の主フローである。ステップS50において、2頂点 (P0,P1) の枠内、枠外判定を行う。ステップS51において、P0,P1共に枠内であるか否かを判断する。ステップS51の判断がYesの場合には、ステップS55において、全クリッピング処理が終了したか否かを判断する。ステップS55の判断がYesの場合には、処理を終了する。ステップS55の判断がNoの場合には、ステップS56に進み、クリップポイントの更新をする。クリップポイントの更新は、図 8 で説明したとおりである。クリップポイントの更新が終わると、ステップS50に戻る。

【 0 0 4 3 】

ステップS51の判断がNoの場合には、ステップS52において、P0が枠内でP1が枠外か否かを判断する。ステップS52の判断がYesの場合には、図 2 2 のフローに進む。ステップS52の判断がNoの場合には、ステップS53において、P0が枠外で、P1が枠内か否かを判断する。ステップS53の判断がYesの場合には、図 2 3 のフローに進む。ステップS53の判断がNoの場合には、ステップS54において、P0、P1両方の有効フラグENを「 0 」とする。これは、ステップS53の判断がNoの場合には、P0,P1共に、枠外であることを意味するからである。ステップS54の次は、ステップS55に進む。

【 0 0 4 4 】

図 2 4 及び図 2 5 は、P0,P1共に、枠内である場合の処理の様子を説明する図である。図 2 4 は、処理前の初期状態を示す。図 2 4 においては、P0がV0で、P1がV1である。頂点格納用RAMの初期頂点格納領域には、V0とV1のデータが格納されている。アドレス「 0 0 」には、V0が格納される。先頭フラグFSTは、V0が先頭の頂点であるので、「 1 」に設定されている。V0は、有効な頂点であるので、有効フラグENが「 1 」に設定され、チェーンポインタNEXTには、次の頂点V1が格納されているアドレス「 1 0 」が設定されている。また、空きポインタには、新頂点格納領域の最初のアドレス「 3 0 」が格納されている。アドレス「 1 0 」の頂点V1の先頭フラグFSTは、V1が最初の頂点ではないので、「 0 」に設定されている。V1の有効フラグENは、V1が有効な頂点であるので、「 1 」に設定されている。そして、V1のチェーンポインタNEXTは、V1が最後の頂点であるので、フルマーク (FF) に設定されている。

【 0 0 4 5 】

P0,P1共に枠内の場合には、何も処理を行わないので、図 2 5 においては、図 2 4 と比較して何も変化は無い。

次に、P0が枠内、P1が枠外の場合を説明する。この場合には、図 2 2 のフローにしたがって処理を行う。

10

20

30

40

50

【 0 0 4 6 】

図 2 2 において、ステップS60では、空きポインタEMP指定のアドレスに新頂点Axを書き込み、新頂点Axの有効フラグENを「 1 」に設定する。ステップS61において、空きポインタEMP指定の新頂点Axの先頭フラグ、チェーンポインタNEXTに、P1の先頭ポインタFSTとP1のチェーンポインタNEXTを代入する。これは、P1が削除されるので、新頂点AxをP1の代わりとするためである。ステップS62において、P1の有効フラグENを「 0 」とする。ステップS63において、P0のチェーンポインタNEXTに、空きポインタEMPの値、すなわち、新頂点Axが格納されているアドレスの値を代入する。ステップS64において、空きポインタEMPの値を、新頂点格納領域内の有効フラグENが「 0 」となっている一番小さいアドレス値に変更して、図 2 1 のステップS55に戻る。

10

【 0 0 4 7 】

図 2 6 及び図 2 7 は、P0が枠内、P1が枠外の場合の処理の様子を説明する図である。図 2 6 は、処理前の初期状態で、図 2 4 と同様である。図 2 7 では、Xmin面がV0とV1の間にあり、V1が削除され、新頂点A1が生成されている。まず、(1)にあるように、空きポインタEMPの示すアドレス「 3 0 」に頂点A1を格納し、有効フラグENを「 1 」に設定する。次に、(2)に示されるように、V1の先頭フラグFSTとチェーンポインタNEXTをA1の先頭フラグFSTとチェーンポインタNEXTに代入する。ここでは、A1の先頭フラグFSTに「 0 」が、チェーンポインタNEXTに「 FF 」が代入されている。次に、(3)に示されるように、V1の有効フラグENを「 0 」に設定する。そして、(4)に示されるように、V0のチェーンポインタに、空きポインタEMPの値を代入する。最後に、(5)に示されるように、空きポインタEMPの値を、新頂点格納領域の、有効フラグENが「 0 」となっているアドレスのうち、一番小さいアドレス値「 4 0 」に書き換える。

20

【 0 0 4 8 】

次に、P0が枠外で、P1が枠内の場合について説明する。この場合には、図 2 3 のフローを実行する。

図 2 3 において、ステップS65では、空きポインタEMP指定のアドレスに新頂点Axを書き込み、有効フラグENを「 1 」に設定する。ステップS66において、空きポインタEMP指定のアドレス、すなわち、新頂点Axのアドレスの先頭フラグFSTとチェーンポインタNEXTに、P0の先頭フラグFSTとP0のチェーンポインタNEXTを代入する。これは、P0が削除されてしまうので、新頂点AxにP0の代わりをさせることを意味する。ステップS67において、空きポインタEMP指定以外のアドレスの先頭フラグFSTをすべて「 0 」とする。今の場合、P0が先頭の頂点であるので、他の頂点データの先頭フラグを「 0 」にする意味である。ステップS68において、P0の有効フラグENを「 0 」とする。ステップS69において、空きポインタEMPの値を新頂点格納領域の有効フラグENが「 0 」となっているアドレスのうち、一番小さいアドレス値に変更して、図 2 1 のステップS55に戻る。

30

【 0 0 4 9 】

図 2 8 及び図 2 9 は、P0が枠外で、P1が枠内である場合の処理の様子を説明する図である。図 2 8 は、処理前の初期状態を示し、図 2 4 と同様である。

図 2 9 に示されるように、(1)では、空きポインタEMPの示すアドレスに、新頂点A1を格納し、対応する有効フラグENを「 1 」にする。次に、(2)では、空きポインタEMPが指定するアドレス、すなわち、新頂点A1が格納されているアドレスの先頭フラグFSTとチェーンポインタNEXTに、V0の先頭ポインタFSTとチェーンポインタNEXTを代入する。次に、(3)では、空きポインタEMP指定のアドレス、すなわち、新頂点A1のアドレスに対応する先頭フラグFST以外の先頭フラグFSTを全部「 0 」に設定する。次に、(4)に示されるように、V0の有効フラグENを「 0 」に設定し、(5)において、空きポインタEMPの値を、新頂点格納領域の、有効フラグENが「 0 」となっているアドレスのうち、もっとも小さいアドレスに書き換える。

40

【 0 0 5 0 】

図 3 0 及び図 3 1 は、P0,P1共に枠外にある場合の処理の様子を示す図である。図 3 0 は、処理前の初期状態で、図 2 4 と同様である。図 3 1 に示されるように、この場合には

50

、単純に、頂点V0とV1の有効フラグENを「0」に設定するのみである。

【0051】

以上の実施形態では、1面でのクリッピング処理を例に挙げているが、複数面のクリッピング処理が発生しても、このアルゴリズムに従って処理を行うことで、有効な頂点データに対してチェーン構成を構築することが出来る。

【0052】

ViewVolumeClip処理において、有効な頂点データに対してチェーン構成を構築することで、シングルバッファでの新頂点管理が可能となり、処理速度向上、面積削減効果が大いに期待できる。

【0053】

図32は、本発明の実施形態の画像描画装置のブロック構成図である。

画像描画装置45は、頂点処理部46、図形処理部47、及び、描画処理部48からなる。頂点処理部46は、更に、頂点入力処理部49、ViewVolumeClip処理部50、及び、透視変換部51からなる。図形処理部47は、Triangle Setup部と、Line Setup部からなる。画像描画装置45に頂点情報が入力されると、頂点入力処理部49が、頂点を順序づけて、ViewVolumeClip処理部50に渡す。ViewVolumeClip処理部50は、頂点情報にクリッピング処理を施す。クリッピング処理が施された後、頂点情報は、透視変換部51に送られる。透視変換部51では、3次元図形の重なり具合を調べ、後ろ側にある図形は、前の図形に隠されて見えなくなるように、図形データを処理する。図形処理部47では、Triangle Setup部において、三角形の辺の傾きなどの情報の取得など、三角形を図形的に解析する。Line Setup部では、直線の傾きなどの情報の取得など、直線を図形的に解析する。図形処理部47の出力は、描画処理部48に渡され、図形の描画が行われ、描画データは、外部メモリに送られる。

【0054】

ViewVolumeClip処理部50では、頂点情報が入力されると、VCLIP判定部57において、頂点がクリップ枠の枠内か、枠外かが判定される。新頂点算出部52では、クリッピングによって発生する新頂点の情報を演算する。演算された新頂点は、新頂点管理部55において、管理される。前述の実施形態のチェーンポインタの更新等は、新頂点管理部55によって行われる。頂点格納メモリ56は、図6の頂点格納用RAM20に対応する。先頭フラグ、有効フラグ、チェーンポインタ、及び、空きポインタは、管理用レジスタ54に格納される。新頂点算出部52で算出された新頂点は、新頂点管理部55を通して頂点格納メモリ56に格納され、全てのクリッピング処理が終了した時点で、基準頂点から順番に頂点転送部53に送られ、ここから、頂点出力として、外部に送出される。

【0055】

上記実施形態のほかに、以下の付記を開示する。

(付記1)

3次元図形を描画するに当たりクリッピング処理を行う画像描画装置において、

該3次元図形の頂点、及び、該クリッピング処理によって発生あるいは消滅する頂点の情報を格納する第1の格納手段と、

該第1の格納手段の格納領域のそれぞれに対応して、頂点の有効・無効を示す有効フラグと、頂点のつながりであるチェーンを構成する頂点のうち、次に読み出す頂点情報の該第1の格納手段の格納アドレスを示すチェーンポインタと、該チェーンを構成する最初の頂点であるか否かを示す先頭フラグと、該クリッピング処理により新たに発生する新頂点を書き込む該第1の格納手段の格納アドレスを示す空きポインタとを格納する第2の格納手段と、

該クリッピング処理により頂点が発生した場合に、該空きポインタの示す格納アドレスに該発生した頂点の情報を書き込み、対応する該有効フラグを有効と設定すると共に、該先頭フラグ、該チェーンポインタ、該空きポインタを更新し、該クリッピング処理により頂点が消滅した場合には、該消滅した頂点に対応する該有効フラグを無効に設定すると共に、該先頭フラグ、該チェーンポインタを更新する管理手段と、
を備えることを特徴とする画像描画装置。

(付記 2)

前記空きポイントの示す格納アドレスは、前記第 1 の格納手段の格納領域において、頂点情報が格納されておらず、かつ、対応する有効フラグが無効となっている一番小さいアドレス値とすることを特徴とする付記 1 に記載の画像描画装置。

(付記 3)

前記クリッピング処理によって発生・消滅する頂点及び該クリッピング処理によって変化しない頂点によって構成される図形は、前記有効フラグが有効となっている頂点のチェーン構成により表現されることを特徴とする付記 1 に記載の画像描画装置。

(付記 4)

前記チェーンを構成する最初の頂点が、前記クリッピング処理によって消滅し、新頂点が発生した場合には、前記先頭フラグに、該新頂点が該チェーンを構成する最初の頂点である旨の設定を行うことを特徴とする付記 1 に記載の画像描画装置。

10

(付記 5)

前記チェーンを構成する頂点のうち、最後の頂点に対応するチェーンポイントの示すアドレス値は、該チェーンポイントが表現可能な最大値であることを特徴とする付記 1 に記載の画像描画装置。

(付記 6)

前記クリッピング処理により、前記チェーンの後ろの頂点が消滅し、新頂点が発生した場合には、該チェーンの前の頂点に対応するチェーンポイントの示す格納アドレスを、該新頂点の格納アドレスに書き換えることを特徴とする付記 1 に記載の画像描画装置。

20

(付記 7)

前記クリッピング処理により、前記チェーンの前の頂点が消滅し、新頂点が発生した場合には、該新頂点に対応するチェーンポイントの示す格納アドレスを、該消滅した頂点のチェーンポイントの格納アドレスとすることを特徴とする付記 1 に記載の画像描画装置。

(付記 8)

3次元図形を描画するに当たりクリッピング処理を行う、該3次元図形の頂点、及び、該クリッピング処理によって発生あるいは消滅する頂点の情報を格納する第1の格納手段と、該第1の格納手段の格納領域のそれぞれに対応して、頂点の有効・無効を示す有効フラグと、頂点のつながりであるチェーンを構成する頂点のうち、次に読み出す頂点情報の該第1の格納手段の格納アドレスを示すチェーンポイントと、該チェーンを構成する最初の頂点であるか否かを示す先頭フラグと、該クリッピング処理により新たに発生する新頂点を書き込む該第1の格納手段の格納アドレスを示す空きポイントとを格納する第2の格納手段とを備える画像描画装置における頂点管理方法であって、

30

該クリッピング処理により頂点が発生した場合に、該空きポイントの示す格納アドレスに該発生した頂点の情報を書き込み、対応する該有効フラグを有効と設定すると共に、該先頭フラグ、該チェーンポイント、該空きポイントを更新し、該クリッピング処理により頂点が消滅した場合には、該消滅した頂点に対応する該有効フラグを無効に設定すると共に、該先頭フラグ、該チェーンポイントを更新することを特徴とする頂点管理方法。

40

(付記 9)

コンピュータに、

3次元図形を描画するに当たりクリッピング処理を行う画像描画装置において、

該3次元図形の頂点、及び、該クリッピング処理によって発生あるいは消滅する頂点の情報を格納する第1の格納手段と、

該第1の格納手段の格納領域のそれぞれに対応して、頂点の有効・無効を示す有効フラグと、頂点のつながりであるチェーンを構成する頂点のうち、次に読み出す頂点情報の該第1の格納手段の格納アドレスを示すチェーンポイントと、該チェーンを構成する最初の頂点であるか否かを示す先頭フラグと、該クリッピング処理により新たに発生する新頂点を書き込む該第1の格納手段の格納アドレスを示す空きポイントとを格納する第2の格納手段と、

50

該クリッピング処理により頂点が発生した場合に、該空きポインタの示す格納アドレスに該発生した頂点の情報を書き込み、対応する該有効フラグを有効と設定すると共に、該先頭フラグ、該チェーンポインタ、該空きポインタを更新し、該クリッピング処理により頂点が消滅した場合には、該消滅した頂点に対応する該有効フラグを無効に設定すると共に、該先頭フラグ、該チェーンポインタを更新する管理手段と、からなる構成を実現させるプログラム。

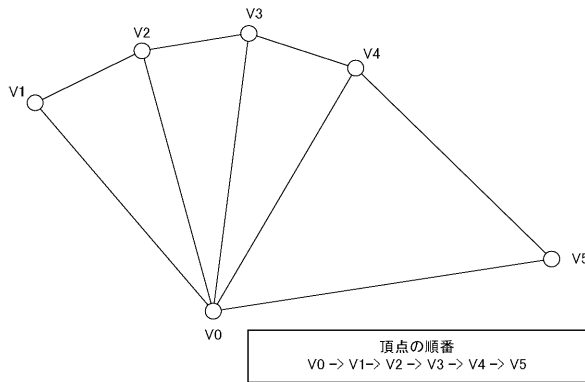
【符号の説明】

【 0 0 5 6 】

1 0	カメラ	
1 1	Window	10
1 2	ViewVolume	
2 0	頂点格納用RAM	
2 1	先頭フラグ	
2 2	有効フラグ	
2 3	チェーンポインタ	
3 0	初期頂点格納領域	
3 1	新頂点格納領域	
4 5	画像描画装置	
4 6	頂点処理部	
4 7	図形処理部	20
4 8	描画処理部	
4 9	頂点入力処理部	
5 0	ViewVolumeClip処理部	
5 1	透視変換部	
5 2	新頂点算出部	
5 3	頂点転送部	
5 4	管理用レジスタ	
5 5	新頂点管理部	
5 6	頂点格納メモリ	
5 7	VCLIP判定部	30

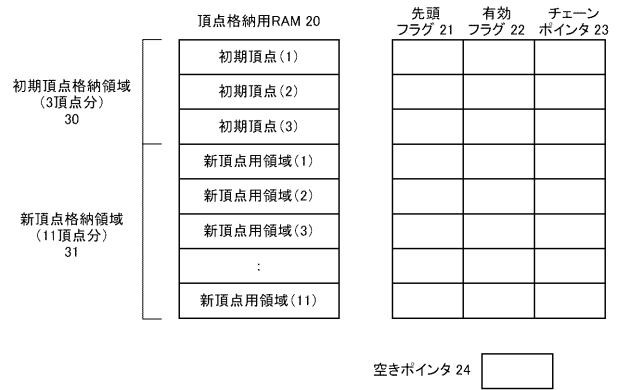
【図 2】

TriangleFanのイメージを示す図



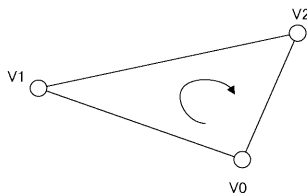
【図 6】

本発明の実施形態を示す図



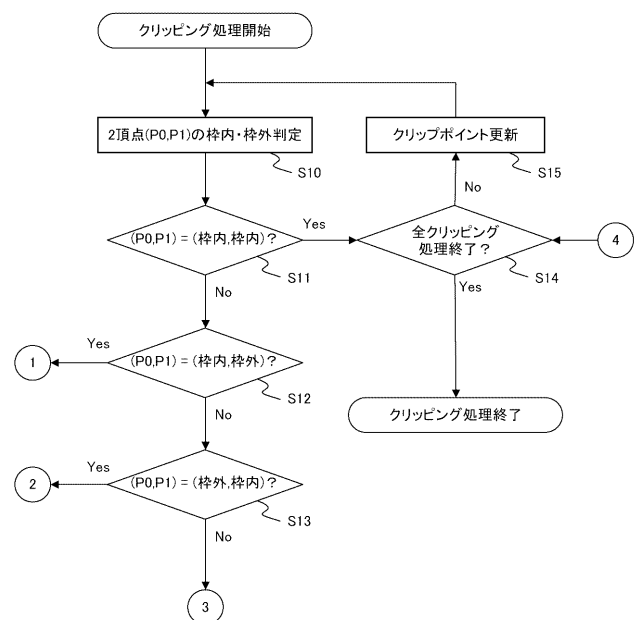
【図 7】

三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その1)



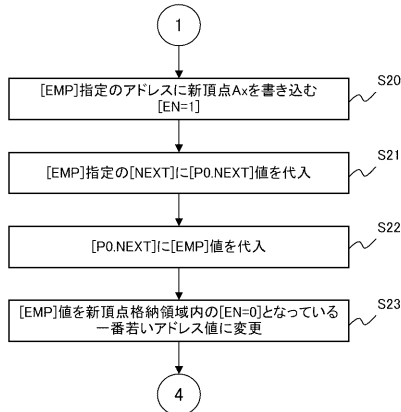
【図 8】

三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その2)



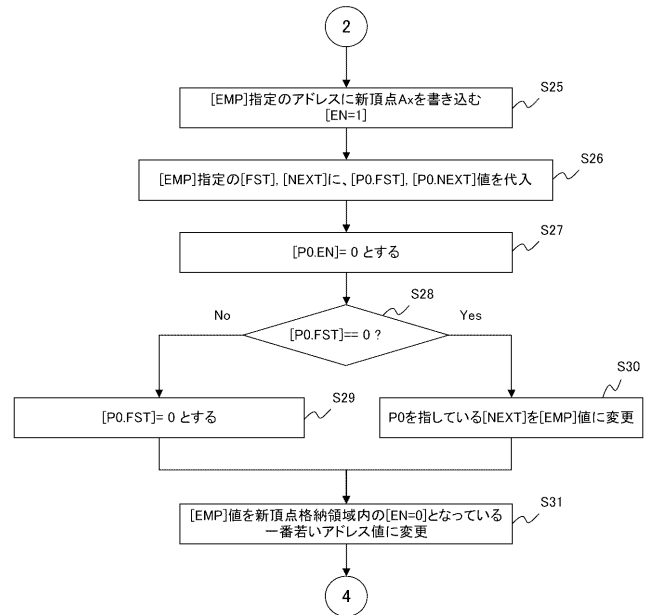
【図 9】

三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その3)



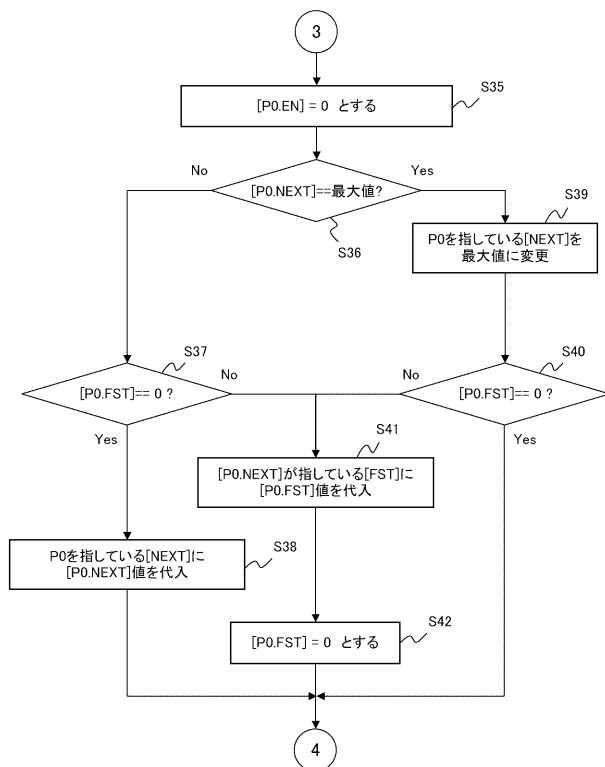
【図 10】

三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その4)



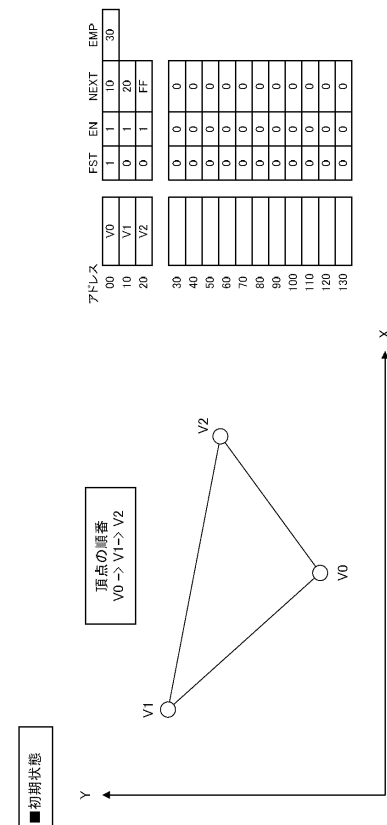
【図 11】

三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その5)



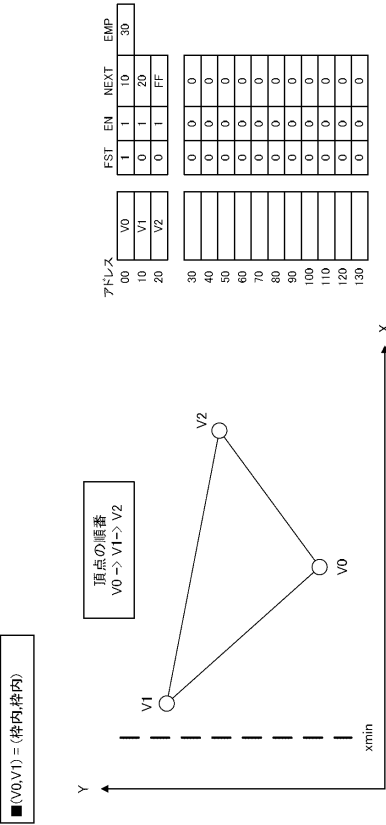
【図 12】

三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その6)



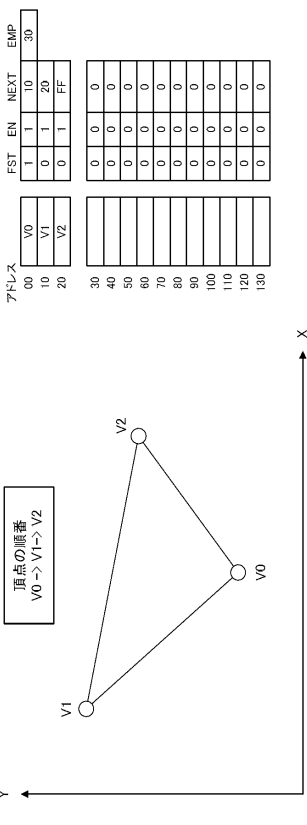
【 図 1 3 】

三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その7)



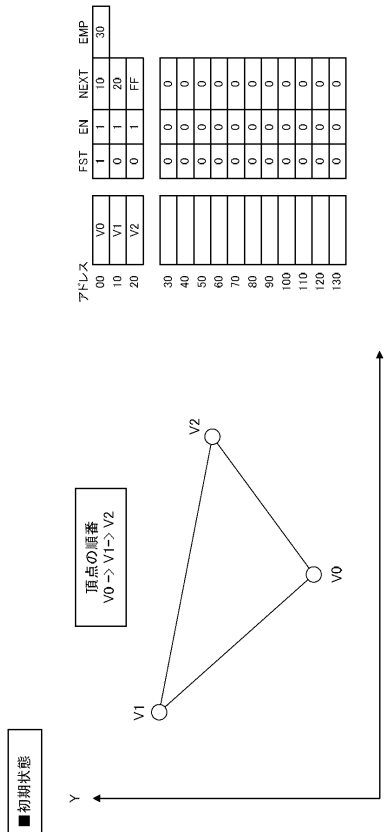
【 図 1 4 】

三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その8)



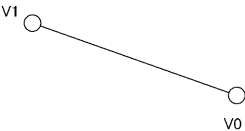
【 図 1 8 】

三角形の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その12)



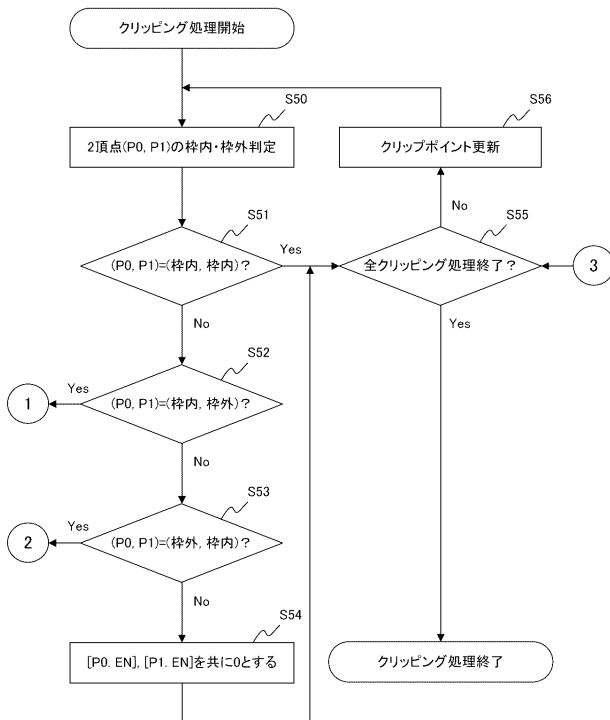
【 図 2 0 】

直線の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その1)



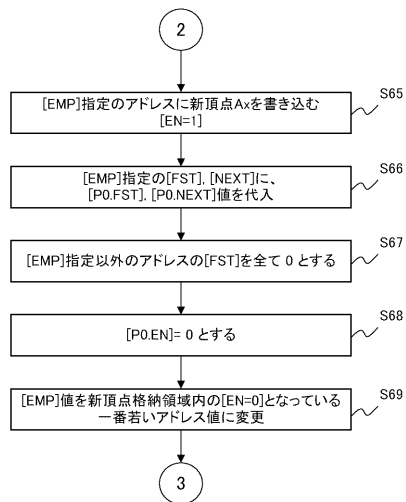
【図 2 1】

直線の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その2)



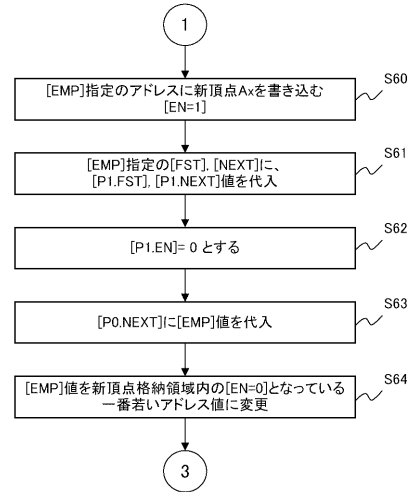
【図 2 3】

直線の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その4)



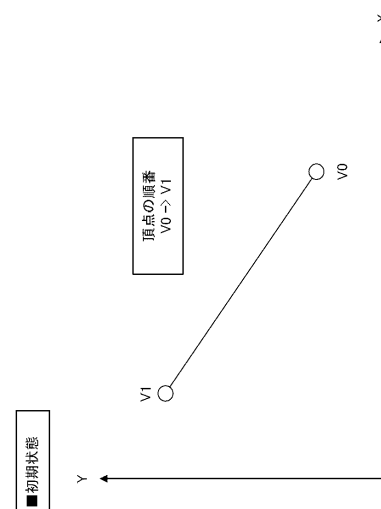
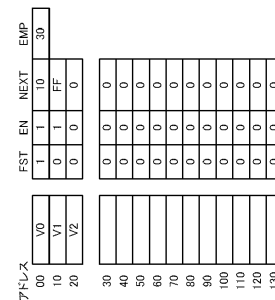
【図 2 2】

直線の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その3)



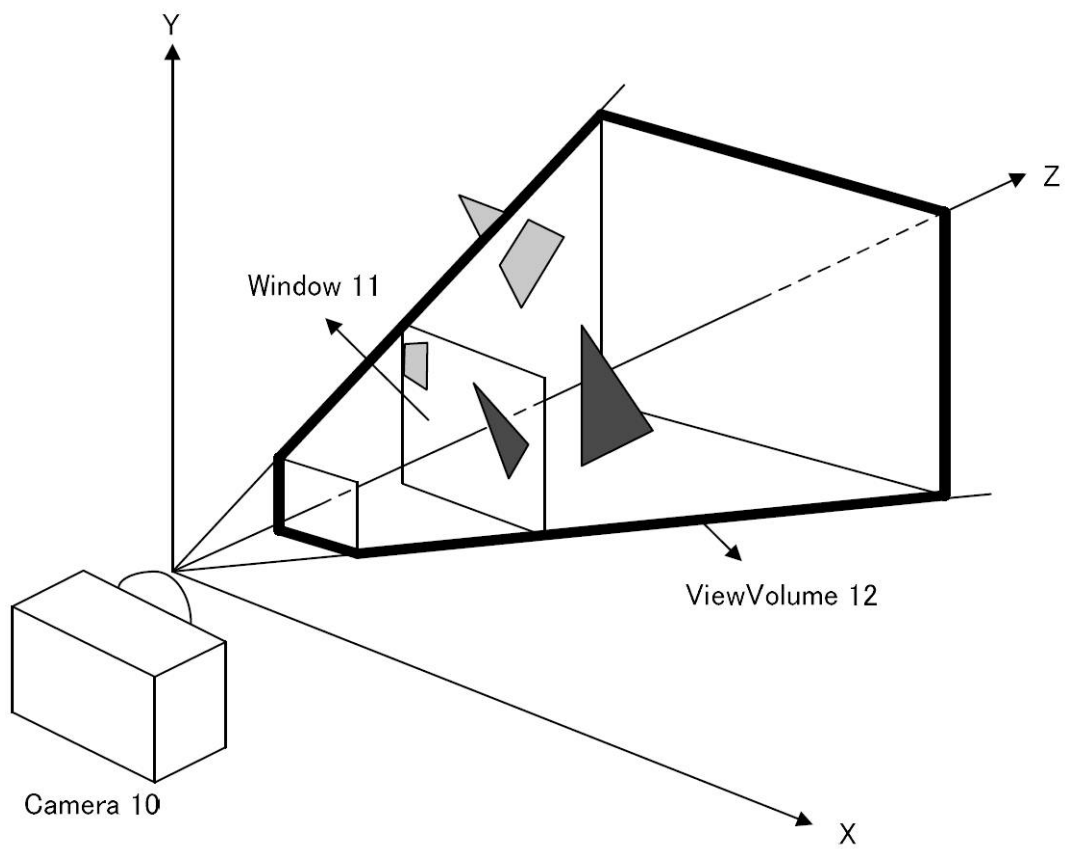
【図 2 4】

直線の場合を例に取った、本実施形態の有効頂点のチェーン構成を構築する際のアルゴリズムを説明する図(その5)



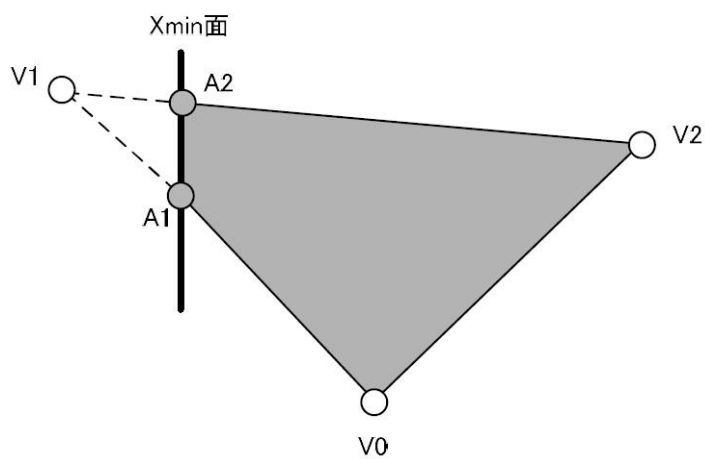
【 図 1 】

VCLiP処理の概要を示す図



【 図 3 】

ViewVolumeClip処理手順のイメージを示す図



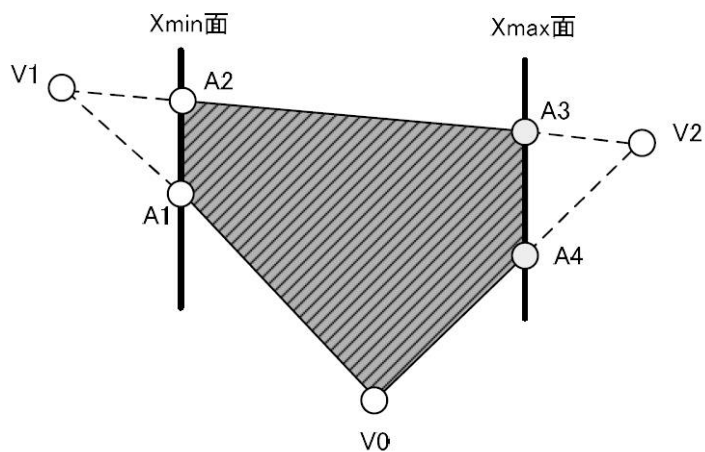
(a)

CLIP処理の手順

- (1) 辺 V_0-V_1 vs X_{min} 面
- (2) 辺 V_1-V_2 vs X_{min} 面
- (3) 辺 V_2-V_0 vs X_{min} 面

頂点の順番

$V_0 \rightarrow A_1 \rightarrow A_2 \rightarrow V_2$



(b)

CLIP処理の手順

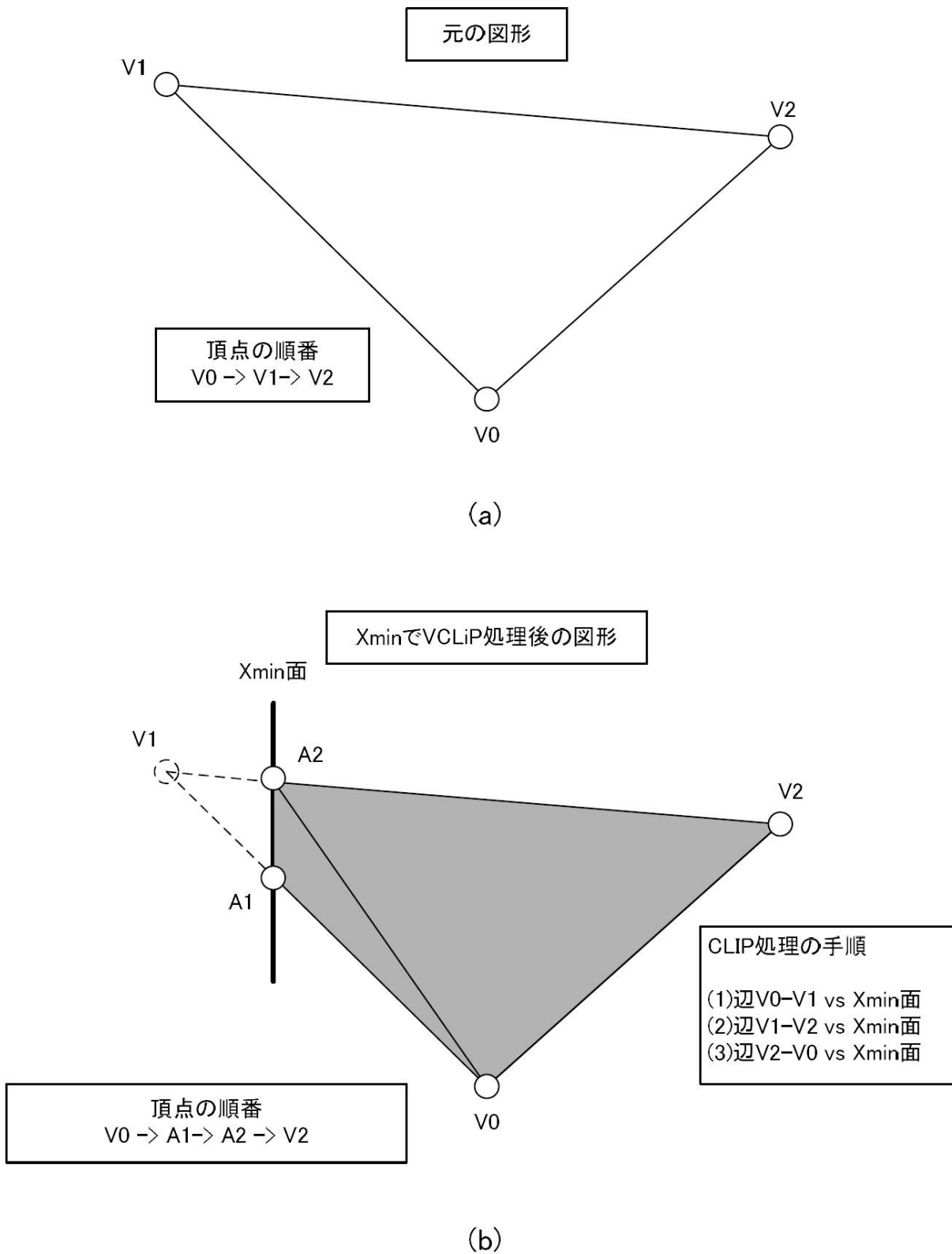
- (1) 辺 V_0-A_1 vs X_{max} 面
- (2) 辺 A_1-A_2 vs X_{max} 面
- (3) 辺 A_2-V_2 vs X_{max} 面
- (4) 辺 V_2-V_0 vs X_{max} 面

頂点の順番

$V_0 \rightarrow A_1 \rightarrow A_2 \rightarrow A_3 \rightarrow A_4$

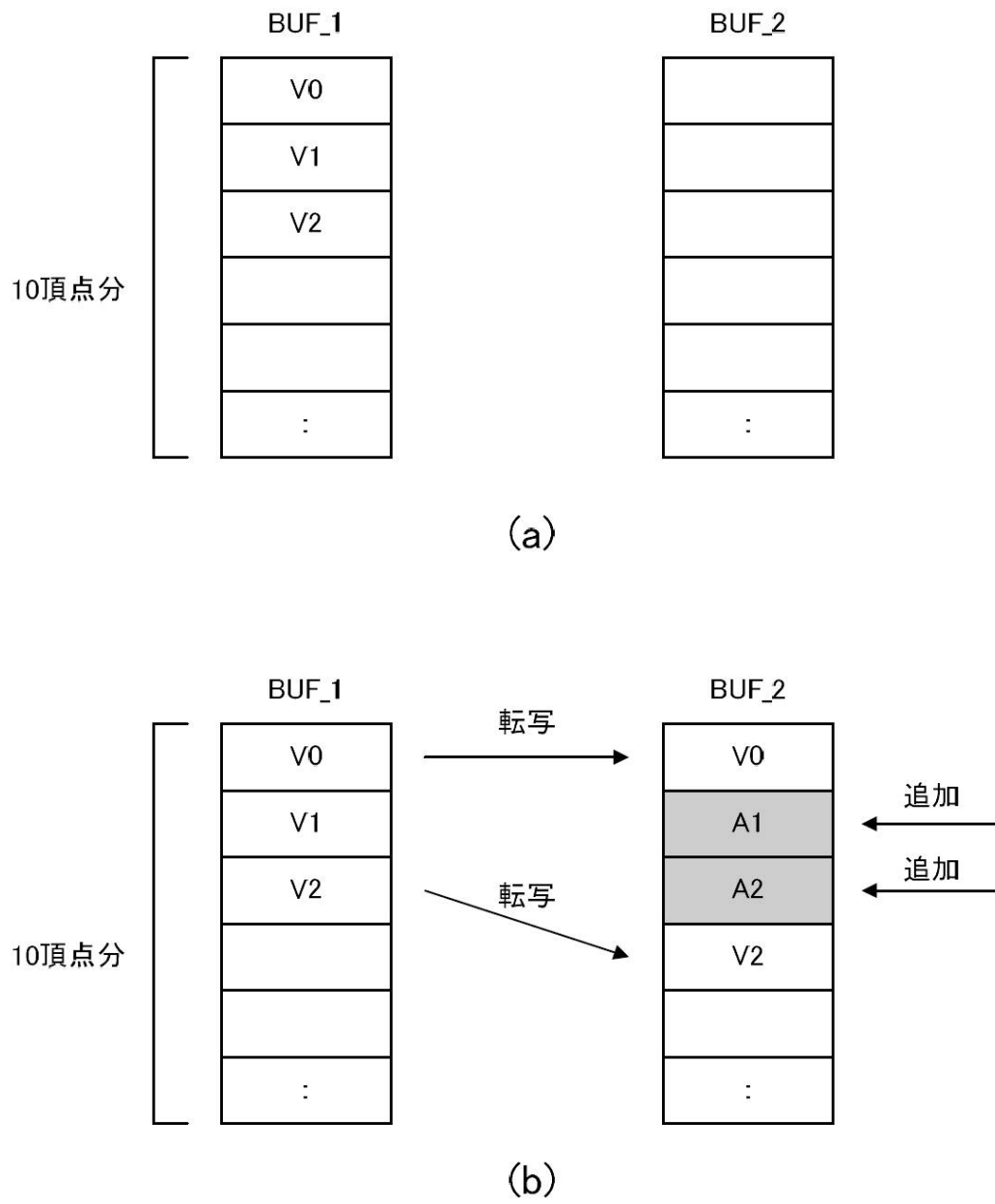
【 図 4 】

三角形におけるViewVolumeClip処理イメージを示す図



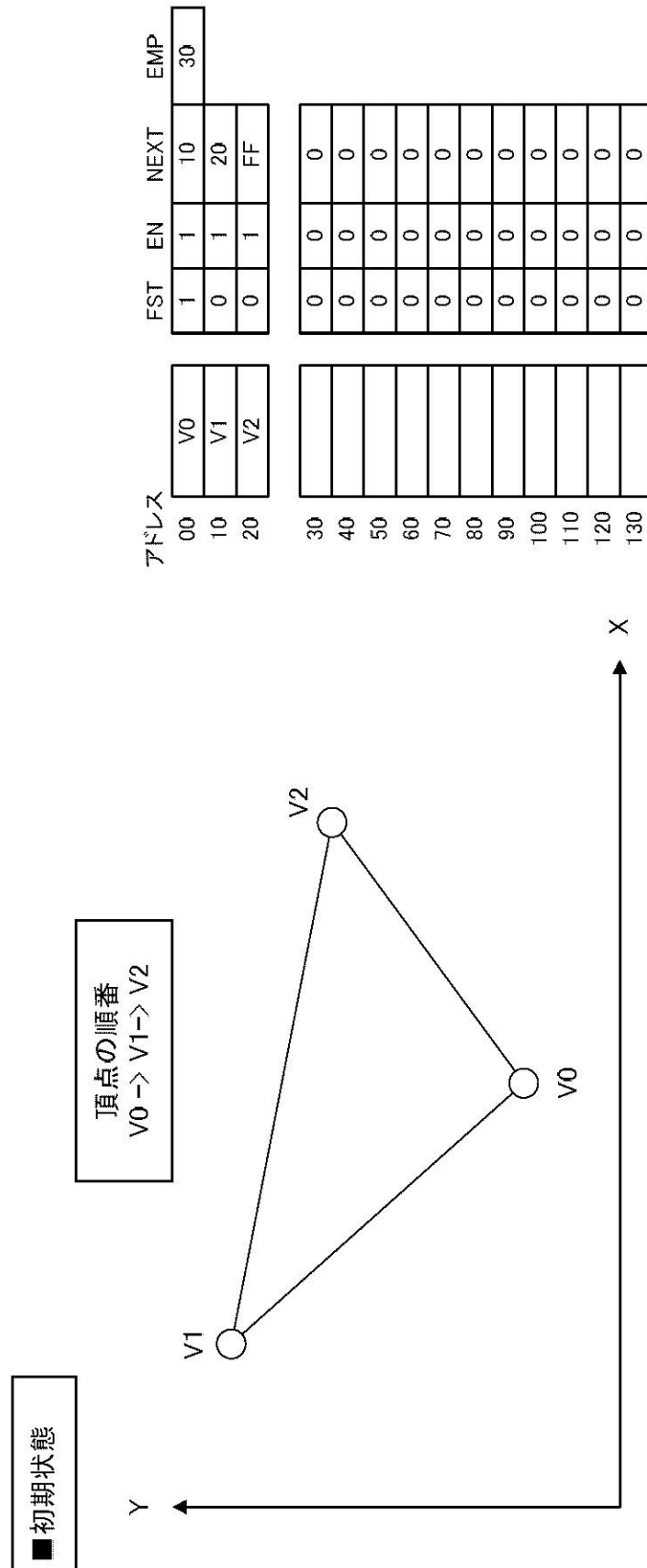
【 図 5 】

従来技術(ダブルバッファ方式)の処理イメージを示す図



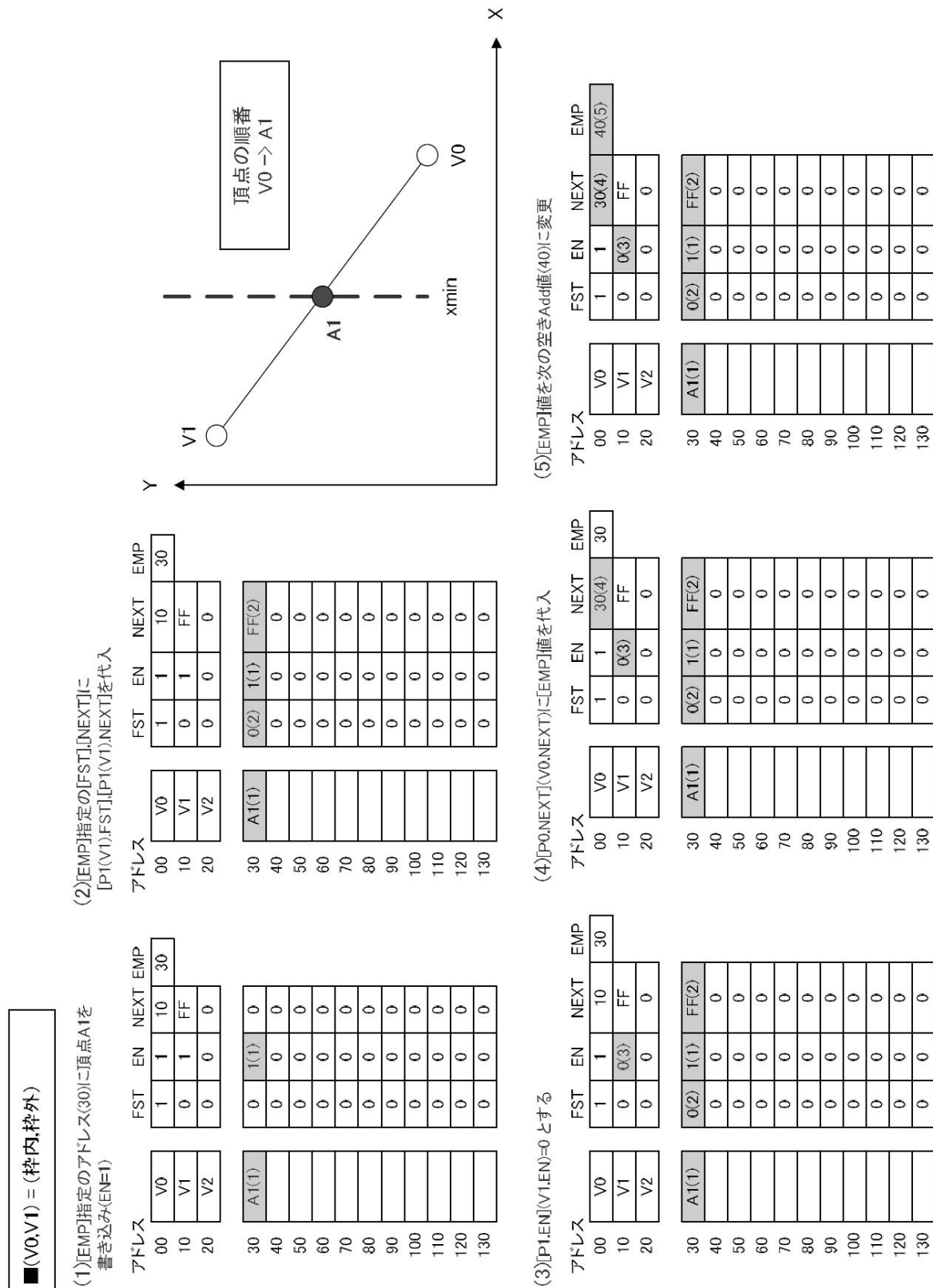
【図 16】

三角形の場合を例にとった、本実施形態の有効頂点の
チェーン構成を構築する際のアルゴリズムを説明する図(その10)



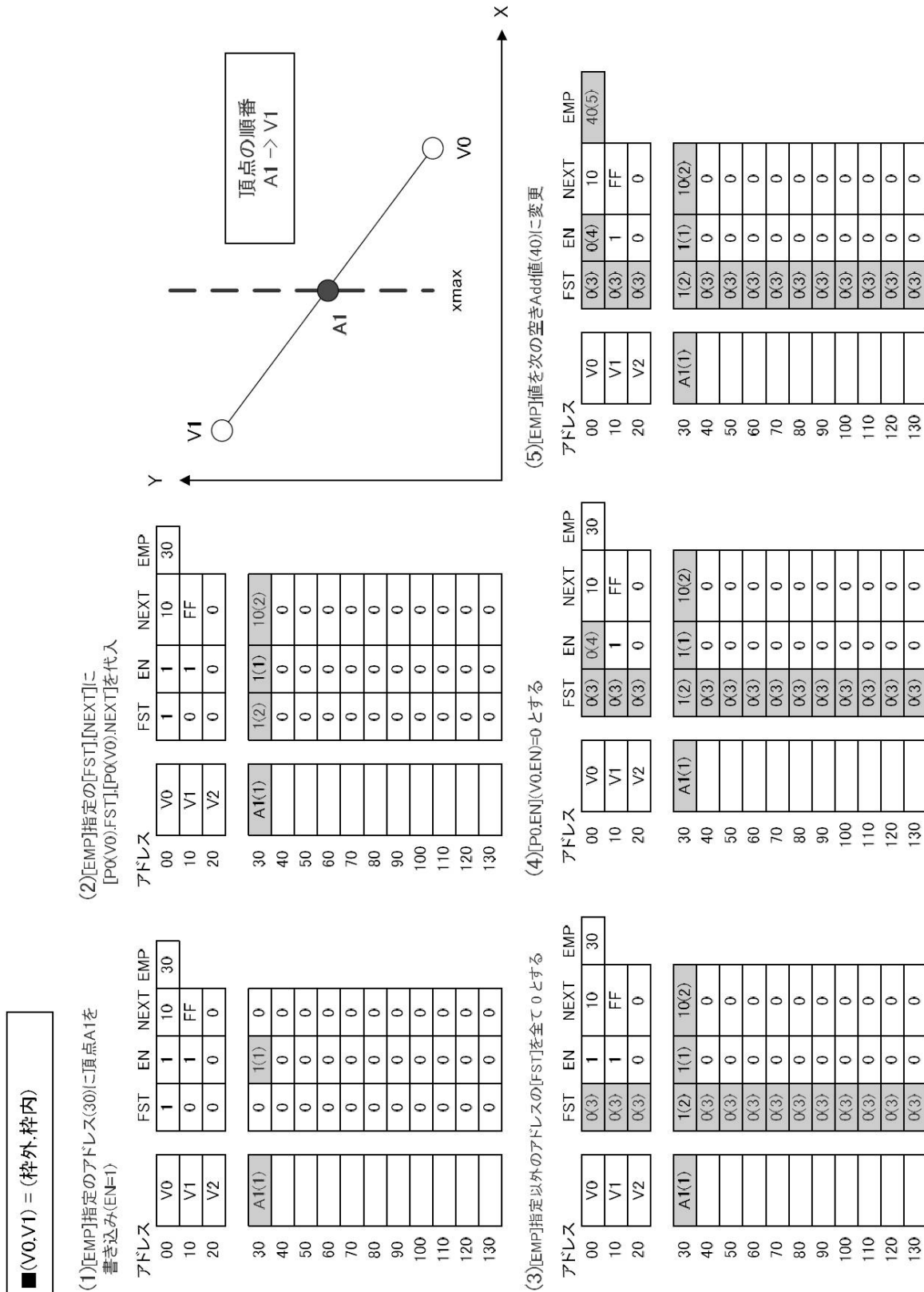
【図 27】

直線の場合を例に取った、本実施形態の有効頂点の
チェーン構成を構築する際のアルゴリズムを説明する図(その8)



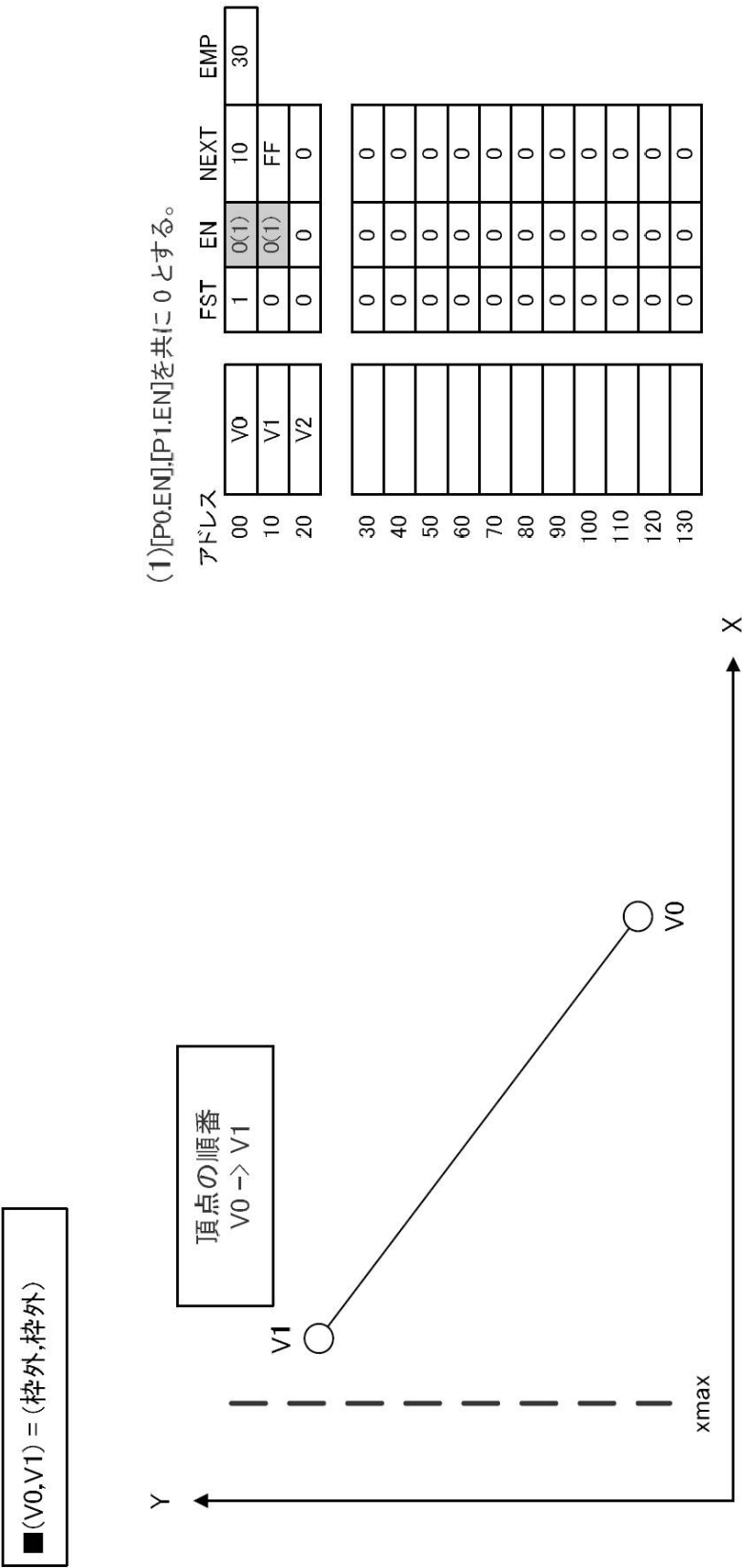
【図 29】

直線の場合を例に取った、本実施形態の有効頂点の
チェーン構成を構築する際のアルゴリズムを説明する図(その10)



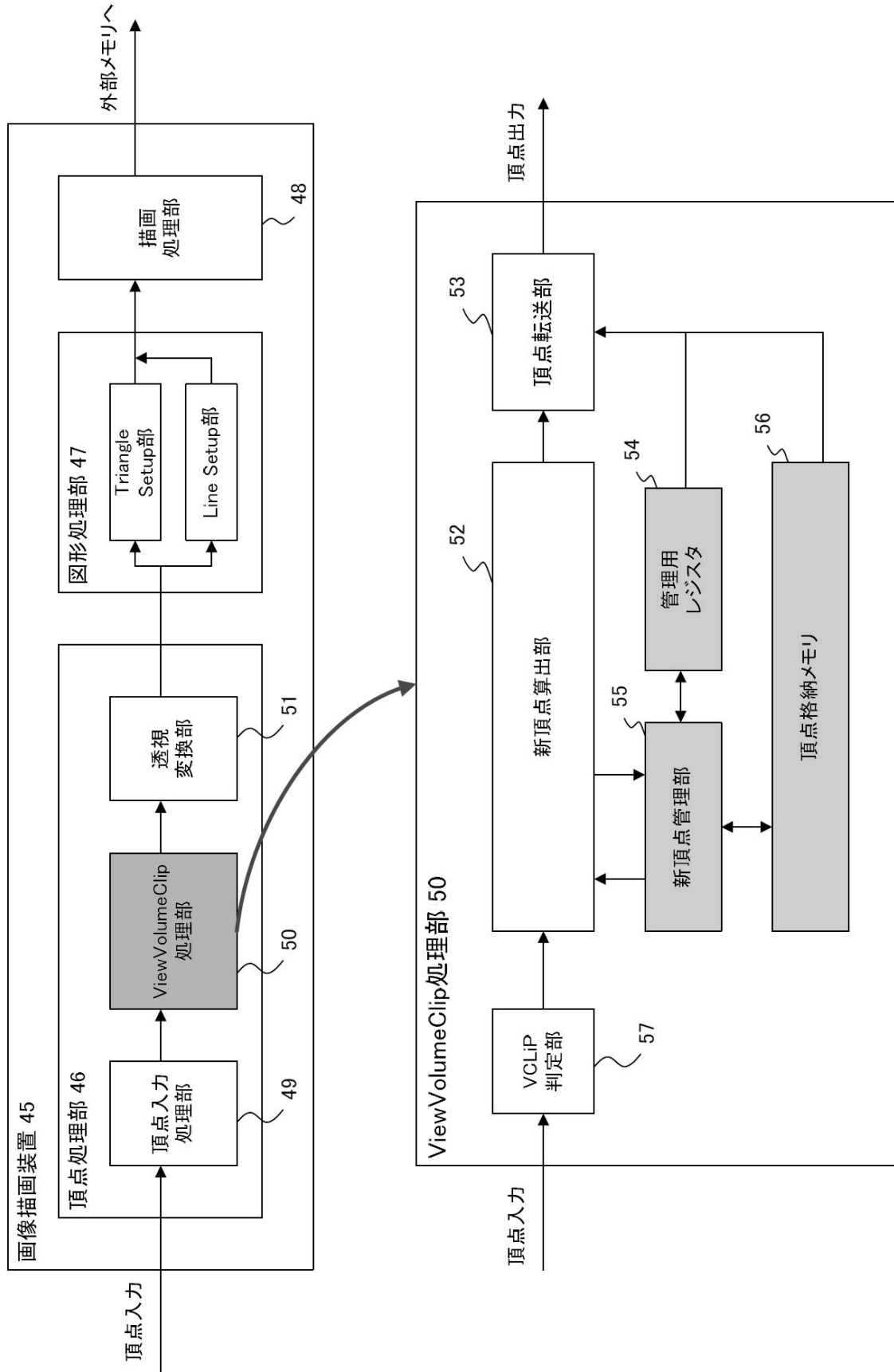
【図 3 1】

直線の場合を例に取った、本実施形態の有効頂点の
チェーン構成を構築する際のアルゴリズムを説明する図(その12)



【図 3 2】

本発明の実施形態の画像描画装置のブロック構成図



フロントページの続き

- (72)発明者 安達 誠
神奈川県横浜市港北区新横浜二丁目 1 0 0 番 4 5 号 富士通マイクロソリューションズ株式会社内
- (72)発明者 中村 雅之
神奈川県横浜市港北区新横浜二丁目 1 0 0 番 4 5 号 富士通マイクロソリューションズ株式会社内
- (72)発明者 間宮 元信
神奈川県横浜市港北区新横浜二丁目 1 0 0 番 4 5 号 富士通マイクロソリューションズ株式会社内
- (72)発明者 川原 明宏
神奈川県横浜市港北区新横浜二丁目 1 0 0 番 4 5 号 富士通マイクロソリューションズ株式会社内
- F ターム(参考) 5B080 AA14 BA03 CA01 FA00 GA00