(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[6]
G10H 1/36

(45) 공고일자 1999년06월15일
(11) 등록번호 10-0192198
(24) 등록일자 1999년01월28일

(21) 출원번호 10-1994-0031038
(22) 출원일자 1994년11월24일
(65) 공개번호 특1995-0015195
(43) 공개일자 1995년06월16일
(30) 우선권주장 93-323328 1993년11월30일 일본(JP)

(73) 특허권자 산요 덴키 가부시키가이샤 다카노 야스아키
일본 오사카후 모리구치시 게이한 혼도리 2쵸메 5반 5고
(72) 발명자 요시다 아끼라
일본국 군마껭 오라궁 오이즈미마찌 센고꾸 3-25-1 오또네 도미또리 1-405
사이또 히로유끼
일본국 군마껭 니따궁 가미에다 니따마찌 452-1
(74) 대리인 구영창, 장수길

심사관 : 이수희

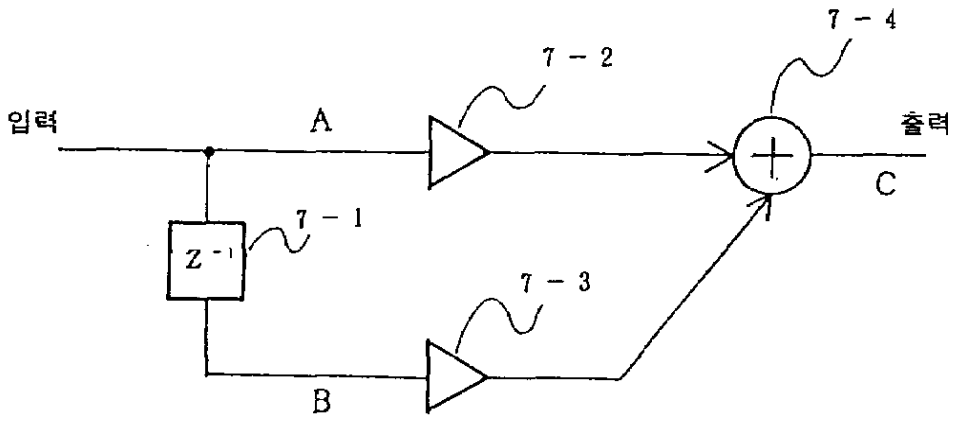
(54) 디지탈 음정 변환에서의 불연속점의 개선 처리 방법 및 그 장치

요약

음정 변환시에, 작은 불연속점 처리에서는 불연속의 정도를 한층 개선함과 동시에 처리의 간소화를 할 수 있고, 큰 불연속점 처리에서는 중첩시의 상호 상쇄를 방지하여 음질의 향상을 도모할 수 있다.

작은 불연속점 처리에서는 1차의 FIR 필터를 이용하여 현재 입력 중인 데이터와 1 샘플링 주기전의 데이터를 평활 처리하고, 작은 불연속점이 발생하는 기간내에, 1 샘플링 주기전의 데이터를 평활 처리하고, 작은 불연속점이 발생하는 기간내에, 1 샘플링 주기전(키 업시) 도는 동일하게 후(키 다운시)의 데이터에 서서히 접근시킴에 의해 불연속의 정도를 작게 하고, 큰 불연속점 처리에서는 크로스 페이드시의 가중 계수의 변화를 직선적으로 하지 않고, 2개의 직선(절선)으로 하여 위에 철의 형태를 취함으로써 중첩시에 서로 상쇄되는 것이 방지되어 음질이 개선된다.

대표도



명세서

[발명의 명칭]

디지털 음정 변환에서의 불연속점의 개선 처리 방법 및 그 장치

[도면의 간단한 설명]

제1도는 본 발명의 작은 불연속점의 음질 개선 처리를 행하는 장치의 회로도.

제2도는 본 발명의 작은 불연속점의 키 다운시의 음질 개선 처리의 원리도.

제3도는 본 발명의 작은 불연속점의 키 업시의 음질 개선 처리의 원리도.

제4도는 본 발명의 큰 불연속점의 음질 개선 처리(크로스 페이드)의 원리도.

제5도는 본 발명의 큰 불연속점의 음질 개선 처리(크로스 페이드)후의 신호출력 파형도.

제6도는 본 발명의 작은 불연속점의 음질 개선 처리 및 큰 불연속점의 음질개선 처리의 동작 플로우 차트.

제7도는 본 발명의 작은 불연속점의 음질 개선 처리 및 큰 불연속점의 음질개선 처리를 행하는 시스템 구성도.

제8도는 음정 변환에서의 음정 다운시의 현상 개략도.

제9도는 음정 변환에서의 음정 업시의 현상 개략도.

제10도는 음정 변환(음정 다운 및 음정 업)에서의 불연속점 발생의 개략도.

제11도는 종래의 큰 불연속점의 보정 처리 방법(크로스 페이드)을 나타내는 개념도.

제12도는 종래의 큰 불연속점의 보정 처리(크로스 페이드) 후의 신호출력 파형도.

* 도면의 주요부분에 대한 부호의 설명

1 : 음성 신호 입력부 2 : 대역 제한 필터

3 : 키 변환 데이터 입력부 4 : 키 변환도 검출부

5 : 어드레스 발생부(콘트롤러) 6 : 외부 메모리

7 : FIR 필터 7-1 : 지연 회로

7-2 : 승산기 7-3 : 승산기

7-4 : 가산기 8 : FIR 필터

8-1 : 지연 회로 8-2 : 승산기

8-3 : 승산기 8-4 : 가산기

9 : 조작 B 가중 계수(평활) 계산기 10 : 크로스 페이드(중첩) 처리부

10-2 : 승산기 10-3 : 가산기

11 : 조작 A 가중 계수(크로스 페이드) 계산기

12 : 평활 필터 13 : DSP(디지탈 신호 데이터 처리부)

[발명의 상세한 설명]

본 발명은 가라오케 장치, 전자 악기 등의 반주 장치에서, 음정 변환시에 발생하는 음성 신호의 불연속점을 개선 처리하는 방법 및 그 장치에 관한 것이다.

가라오케 장치, 전자 악기 등에는 가수 또는 주 연주자의 음정에 맞추어 반주 장치측에는 1 옥타브 업 또는 1 옥타브 다운의 음정 변환을 행하는 기능이 설치되어 있다.

음정 변환이란 입력 신호 Si의 주파수 Fi에 대한 출력 신호 So의 주파수 Fo를 변환하는 것이다. 이것을 행하기 위해 외부 메모리를 사용한다. 즉, 입력된 신호를 1 샘플링 주기(1/Fs)마다 외부 메모리에 격납해 둔다. 음정 변환 출력으로서는 입력된 신호가 아니고, 메모리로부터 판독된 신호를 사용한다. 메모리로부터 데이터를 판독할 때에, 음정 변환도에 의해 결정되는 '임의의 비율'마다 판독하여 어드레스를 2번 읽던가(키 다운) 뛰어 읽던가(키 업) 함으로써 음정을 변화시킨다. 그러나, 이런 식으로 하면 음정과 함께 곡의 템포까지 변화해 버린다. 그래서, 일정 간격(이후 세그먼트라고 부른다)마다 추출(키 다운) 또는 보간(키 업)을 행함으로써 곡의 템포의 변화를 방지하고 있다. 그 모양을 모델화하여 제8도 및 제9도에 도시한다. 이것은 Garvey에 의해 개발된 커트 스플라이스 처리법이라고 불리우는 것이다.

상기의 음정 변환의 방법에는 다음 2개의 음질을 열화시키는 요인이 있다.

① 음정 변환시에 행해지는 어드레스 2번 읽기/뛰어 읽기시에, 1 샘플링 주기(1/Fs)분의 데이터의 불연속(이후, 작은 불연속이라 부른다)이 발생하여, 이 시점에서 음질을 열화시킨다.

② 세그먼트마다 행하는 추출/보간시에, 수 10㎳분의 데이터의 불연속(이후, 큰 불연속이라 부른다)이 발생하여 이 시점에서 음질을 열화시킨다.

상기 작은 불연속점의 음질 개선 처리의 방법으로서는, 종래는 작은 불연속점의 음질을 개선하기 위해 로우 패스 필터에 의해 작은 불연속점에서의 급격한 변화를 평활화하는 방법, 작은 불연속점이 다른 위치가 되도록 2개의 데이터를 판독하여 그 평균값을 취함으로써 평활화하는 방법 등이 취해지고 있었으나, 상기 종래의 방법에서는 불연속점의 충분한 보정이 행해지지 않고 또, 양호한 보정을 행하기 위해서는 디지털 필터(로우 패스 필터)의 커트 오프 주파수를 내리지 않으면 안되어 고역이 레벨 다운하는 문제가 있었다. 또, 2개의 데이터를 판독하면 프로그램 용량이 증대해 버리는 등의 문제점이 있었다.

이어서, 상기 큰 불연속점의 음질 개선 처리의 방법을 나타낸다.

먼저, 음정 다운 및 음정 업의 원리를 제8도 및 제9도에 나타낸다.

음정 다운의 원리는 제8도에 도시하는 바와 같이 단위 시간 L의 길이의 신호를 $L+L_1$의 길이로, 음정 업의 원리는 제9도에 도시하는 바와 같이 $L+L_2$의 길이의 신호를 L의 길이로 하는 것이다. 음정 다운 또는 업하

는 원 신호를 각각 L, L+L_2라는 식의 적당한 시간 간격으로 구분하여, 개개로 음정 변환한 신호를 제10도에 도시하는 바와 같이 연결함으로써 전체의 음정 변환 신호를 만든다. 그런데, 단순히 음정 변환한 신호의 시간 길이는 원 신호의 시간 길이와 다르다. 그래서, 전체의 음정 변환 후의 신호의 시간 길이를 원 신호의 시간 길이와 동일하게 하기 위하여, 음정 다운의 경우, 단위 시간 L마다 음정 다운 후 L_1(BDn)의 길이 분의 변환후 신호를 추출하고, 음정 업의 경우, L_2(Dn)의 길이분, 원 신호를 보간시켜 단위의 음정 변환을 행하여 서로 연결시킴으로써 전체적인 음정 변환을 행하고 있다. 그 결과, 제10도에 화살표로 표시한 부분 즉, 각 시간 L의 종료점으로부터 다음 시간 L의 개시점에서 신호의 불연속점이 발생한다. 이 불연속점에서의 음질의 열화를 억제하기 위해 제11도에 도시하는 바와 같이 동일한 원 신호로부터 불연속이 발생하는 타이밍이 다른 2종류의 변환 신호 ADn, A'D_n을 만들고, 각각의 불연속이 발생하는 시점에서 불연속이 발생한 신호를 서서히 크게, 불연속이 발생하지 않은 신호를 서서히 작게 하면서 중첩시키는 방법을 취하고 있다. 이것이 크로스 페이드라고 하는 방법이다.

크로스 페이드라고 하는 것은 상술한 바와 같이 단위 시간 L마다 큰 불연속점이 발생하는 음정 변환후의 데이터를 그 불연속점이 다른 위치(1/2L만큼 위상이 어긋난 위치)가 되도록 하여 2개를 만들고, 한쪽이 큰 불연속을 일으킨 시점에서 그 신호의 진폭을 페이드 인하고, 그 시점에서는 연속한 다른쪽 신호의 진폭을 페이드 아웃하면서 부가하는 것이다. 이 페이드 인/페이드 아웃을 반복함으로써 연속적으로 불연속점에서 발생하는 잡음을 두드러지지 않게 억제하여 자연적인 음정 변환을 행할 수 있다.

종래의 기술에서는 이 크로스 페이드를 행할 때의 각각의 신호에 대한 가중을 제11도에 도시하는 바와 같이 직선적으로 변화시키면서 그 신호를 중첩시키고 있었다.

그 결과, 제12도에 도시하는 바와 같이 중첩 신호 X와 중첩 신호 Y를 중첩시키면 중첩 처리 후의 신호 Z는 부분적으로 신호의 상쇄가 있어 그 부분의 신호 출력이 제로(0)가 되어 음질이 열화했다.

작은 불연속점의 음질의 개선 처리 방법에서는 종래의 로우 패스 필터에 의해 작은 불연속점에서의 급격한 변화를 평활화하는 방법에서는 불연속점의 충분한 보정이 행해지지 않고, 또 보다 양호한 보정을 행하기 위해서는 디지탈 필터(로우 패스 필터)의 커트 오프 주파수를 내리지 않으면 안되어 고역이 레벨 다운하는 문제가 있고, 또 동일하게 작은 불연속점이 다른 위치가 되도록 2개의 데이터를 판독하여 그 평균값을 취함으로써 평활화하는 방법에서는 2개의 데이터를 판독하면 프로그램 용량이 증대해 버리는 등의 문제점이 있었다. 그래서, 불연속의 정도를 보다 한층 개선함과 동시에 그 처리를 간소화하는 것이다.

큰 불연속점의 음질의 개선 처리 방법에서는, 종래의 가중을 직선적으로 변화시키면서 2신호를 중첩하는 크로스 페이드에 의한 방법에서는, 음정의 변화량을 크게 취해 가면 음질의 열화가 현저한, 즉 크로스 페이드로 중첩시킨 2개의 신호가 역상인 경우 제12도에 도시한 바와 같이 출력이 상쇄되어 버려 그 부분에서 신호 출력이 제로(0)로 되어 버리는 문제가 있어 이것을 개선하는 것이다.

본 발명에서는 상기 작은 불연속점의 개선 처리 방법으로서 1차의 FIR 필터를 이용하여 현재 입력 중인 데이터에 계수 a를 승산한 것과, 1 샘플링 주기 전의 데이터에 계수 b를 승산한 것을 가산한 평활화 처리에 의해 보정 처리를 행하고, 또 상기 큰 불연속점의 개선 처리 방법으로서는 크로스 페이드(2신호의 중첩)시의 가중계수의 변화 방법을 직선적으로 변화시키는 것이 아니고, 2개의 직선(절선)으로 변화시켜 위에 철(凸)의 형태로 하여 보정 처리를 행한다.

보다 구체적으로는, 크로스 페이드(2신호의 중첩)에 의해 큰 불연속점의 개선 처리를 행하는 경우, 2신호의 각각의 변환 신호의 불연속의 발생을 검지하고, 한쪽의 변환 신호에 불연속이 발생한 시점에서 불연속이 발생한 쪽의 변환 신호의 승산 계수 Ci의 증가량 △Ci를 불연속이 발생하지 않은 신호의 승산 계수 Cd의 감소량 △Cd보다도 크게 하고, 상기 승산 계수의 크기가 역전한 시점에서 상기 △Ci와 △Cd의 값을 교환하여 상기와 역의 관계로 한다.

작은 불연속점의 처리에 있어서는, 1차의 FIR 필터를 사용하여 현재 입력 중인 데이터와 1 샘플링 주기 전의 데이터를 평활화함에 의해 보정 처리를 행하기 때문에 그 처리 능력이 향상함과 동시에 음정 변환량이 조정 계수를 사용하고, 이것을 임의로 변경할 수 있으므로, 처리를 간이화할 수 있다. 그리고, 큰 불연속점의 처리에 있어서는 상기 본 발명에 의한 크로스 페이드 처리시의 가중 계수의 변화 방법을 직선적으로 변화시키지 않고, 2개의 직선(절선)으로 변화시킨 위에 철(凸)의 형태로 하여 보정 처리를 행함으로써 종래의 중첩시의 상호 상쇄를 감소시켜 변화량이 큰 음정 변환시에도 양호한 음질을 얻을 수 있다.

본 발명의 실시예를 도면을 이용하여 이하와 같이 설명한다.

본 발명의 제1의 실시예인 작은 불연속점의 음질 개선의 처리 방법에 대하여 설명한다.

종래, 작은 불연속점의 음질 개선 방법으로서 2 데이터의 평균을 사용하고 있었으나, 본 발명은 이것보다도 큰 효과를 얻는 방법으로, 1차의 FIR 필터를 이용하여 현재 입력 중인 데이터에 계수 a을 승산한 것과, 1 샘플링 주기(1/Fs) 전의 데이터에 계수 b를 승산한 것을 가산한 평활화에 의해 보정 처리를 행한 것이며, 그 원리를 제1도를 이용하여 설명한다.

제1도에서, 참조 번호(7-1)는 1 샘플링 주기(1/Fs)분의 지연 시간 to를 갖는 지연 회로, 참조 번호(7-2)는 계수 a을 승산하는 승산 회로, 참조 번호(7-3)는 계수 b를 승산하는 승산 회로, 참조 번호(7-7)는 상기 승산 회로(2) 및 (3)의 출력을 가산하는 가산 회로를 나타낸다.

점 A에서 현재의 입력 신호 I^2가 점 B에서 상기 지연 회로(7-1)를 통한 1 샘플링 주기(1/Fs) 전의 입력 신호 I^1가 입력되어 각각 승산 회로(7-2) 및 (7-3)에 의해 계수 a 및 b가 승산되고, 이들 승산 회로(7-2) 및 (7-3)로부터의 출력은 가산 회로(7-4)에서 가산되어 출력 신호로서 출력된다.

먼저, 키 다운인 경우의 동작을 제2도에 의해 설명한다.

키 다운인 경우, 음정 변환도에 의해 결정되는 일정 시간마다 외부 메모리로부터의 판독 어드레스를 2번 읽는다[어드레스의 갱신을 행하지 않고, 그 1 샘플링 주기(1/Fs) 전과 동일한 어드레스로부터 데이터를

판독한다]. 즉, 일정 시간마다 판독하는 데이터를 현재보다도 1 샘플링 주기(1/Fs)분 전의 값으로 한다. 이 작은 불연속점에서 키 다운된 데이터를 한번에 변화시키지 않고, 작은 불연속이 발생하는 주기 내에서 상기 필터의 구성 요소인 승산기의 승산 계수 a, b 및 음정 변환 계수 K를, a+b=1, a+a-K 및 b=b+K 라고 하는 일정한 관계를 유지하면서 음정 변환 계수 K의 값 정도씩 서서히 1 샘플링 주기(1/Fs)분 전의 데이터에 접근해 가면 불연속점에서의 데이터의 불연속량이 작게 억제된다. 서서히 1 샘플링 주기(1/Fs)분 전의 데이터에 접근시키기 위해서는 제1도에 도시하는 1차의 FIR 필터를 사용한다. 1 샘플링 주기(1/Fs)마다 음정 변환 계수 K를 감산하는 불연속 검출 카운터 : NCC(초기값=1)를 준비하고, 통상은 a로서 NCC의 값을 사용하고, 상기 NCC의 값이 감소하여 그 값이 제로(0)이하가 되었을 때에 작은 불연속점(동일 데이터의 보간)을 발생시켜 NCC에 수치 1을 가산한다. NCC가 제로(0)이하가 되었을 때는 a의 값을 0.5로 한다.

이어서, 음정 변환 계수 K가 0.2인 경우의 불연속점 보정 처리의 구체예를 표 1에 나타낸다.

[표 1]

Fs.	T_1	T_2	T_3	T_4	T_5	T_6	T_7	T_8
NCC의 값	0.8	0.6	0.4	0.2	1(0)	0.8	0.6	0.4
	↓	↓	↓	↓	↓	↓	↓	↓
a의 값	0.8	0.6	0.4	0.2	0.5	0.8	0.6	0.4
b의 값	0.2	0.4	0.6	0.8	0.5	0.2	0.4	0.6

이어서, 키 업인 경우의 동작을 제3도에 의해 설명한다.

키 업인 경우는 키 다운인 경우와는 역으로, 작은 불연속이 발생할 때마다 키 업된 데이터를 한번에 변화시키지 않고, 작은 불연속이 발생하는 주기 내에서 상기 필터의 구성 요소인 승산기의 승산 계수 a, b 및 음정 변환 계수 K를 a+b=1, a=a+K 및 b=b-K 라고 하는 일정한 관계를 유지하면서, 1 샘플링 주기(1/Fs)분 후의, 즉 '현재'에 가까운 데이터에 음정 변환 계수 K의 값만큼씩 서서히 접근시켜 감으로써, 불연속점에서의 데이터의 불연속량이 작게 억제된다. 이 키-업시의 작은 불연속점에서 발생하는 판독 데이터의 불연속에 기인하는 음질 열화의 개선도, 원리는 키 다운인 경우와 동일하며 제1도에 도시하는 1차의 FIR 필터를 사용한다.

이 경우는 키 다운인 경우와는 반대로 NCC의 값(초기값=0)을 1 샘플링 주기(1/Fs)마다 음정 변환 계수 K 만큼씩 증가시키고, NCC의 값이 1 이상이 되었을 때, 작은 불연속점(데이타의 뛰어 읽기)으로서 검출하고, 데이터의 추출을 행하여 NCC의 값으로부터 수치 1을 감산한다. 상기 키 다운인 경우와 동일하게, 통상시에는 계수 a의 값으로서 NCC의 값을 그대로 사용하고, NCC의 값이 1 이상이 되었을 때에 계수 a의 값을 0.5로 한다.

이어서, 음정 변환 계수 K가 0.2인 경우의 불연속점 보정 처리의 구체예를 표 2에 표시한다.

[표 2]

Fs.	T_1	T_2	T_3	T_4	T_5	T_6	T_7	T_8
NCC의 값	0.2	0.4	0.6	0.8	1(0)	0.2	0.4	0.6
	↓	↓	↓	↓	↓	↓	↓	↓
a의 값	0.2	0.4	0.6	0.8	0.5	0.2	0.4	0.6
b의 값	0.8	0.6	0.4	0.2	0.5	0.8	0.6	0.4

이어서, 본 발명의 제2실시예인 큰 불연속점의 음질 개선의 처리 방법에 대하여 설명한다.

본 발명에서는 크로스 페이드시의 가중 계수의 변화 방법을 종래와 같이 직선적으로 변화시키지 않고, 제4도와 같은 2개의 직선(절선) A, B로 변화시킨다. 이것을 상세하게 설명하면, ① 먼저, 크로스 페이드(2신호의 중첩)는 각각의 신호에 임의의 계수를 곱하여, 그 결과를 가산하는 방법을 취하고, ② 각각의 변환 신호에 불연속이 발생한 사실을 검지하며, ③ 한쪽의 변환 신호에 불연속이 발생한 시점에서 불연속이 발생한 쪽의 변환 신호의 승산 계수(Ci라고 한다)를 샘플링 주기(1/Fs)마다 제로(0)로부터 일정량(△Ci라 한다) 증가시켜, 불연속이 발생하지 않은 쪽의 변환 신호의 승산 계수(Cd라고 한다)를 샘플링 주기(1/Fs)마다 1로부터 일정량(△Cd라고 한다) 감소시킨다. 이때, 상기 증가량 △Ci을 감소량 △Cd보다도 크게 함으로써 제4도에 도시하는 바와 같이 위에 철(凸)의 크로스 페이드의 형태를 실현할 수 있다. ④ 상기 ③의 처리를 행하여 가면 임의의 시점에서 승산 계수 Ci와 Cd의 크기가 역전한다. 이것을 검지하여, 그 이후는, 상기 △Ci와 △Cd의 값을 교환하여 샘플링 주기(1/Fs)마다 Ci를 증가시키고, Cd를 감소시킨다. 이것에 의해 제4도와 같은 절선 지점으로부터 좌우 대칭인 크로스 페이드의 형태를 실현할 수 있다.

상기 승산 계수 Ci, Cd, △Ci 및 △Cd의 관계를 수식으로 표현하면 이하와 같다.

제4도에서의 절선의 전반의 구간(구간T)에서는, Ci=Ci+△Ci 및 Cd=Cd-△Cd.

동일하게 후반의 구간(구간 T)에서는, Ci=Ci+△Cd 및 Cd=Cd-△Ci

⑤ 상기 ④의 처리를 행하여 가면, 승산 계수 Ci의 값은 1이상으로 승산 계수 Cd의 값은 제로(0)이하가 된다. 그 시점에서 각각의 승산 계수는 1, 0로 고정하고, 다음의 불연속이 발생하는 것을 기다린다. ⑥ 불연속이 발생하면, 상기 ②의 처리로 복귀한다. 이 경우, 불연속이 발생한 변환 신호와 발생하지 않은 변환 신호는 전회와 반대로 되지만, 반드시 불연속이 발생한 쪽의 승산 계수를 Ci로 하여 증가시키고, 발생하지 않은 쪽의 승산 계수를 Cd로 하여 감한다. 이후, 상기 ②~⑥의 처리를 반복한다.

음정 변환 음의 음질은 △Ci, △Cd의 값을 음정 변환도에 따라 최적값으로 선택하고 크로스 페이드의 형태를 미소하게 조정함으로써 크게 향상하는 것을 알았다. 크로스 페이드를 불연속이 발생하는 주기 1배의 시간을 걸어 천천히 행하고, 승산 계수 Ci와 Cd가 역전하는(동일하게 되는) 때의 값이 약 0.7(Ci와 Cd의 비가 약 7 대 3)이 되도록 상기 △Ci, △Cd의 값을 조정하면 음질이 최량으로 된다.

즉, 제5도에 도시하는 바와 같이, 중첩 신호 X와 중첩 신호 Y를 크로스 페이드(중첩)한 후의 신호 Z는, 상기 신호 X와 신호 Y가 동상인 경우는 가중치가 부가되고 있기 때문에 원래의 진폭 레벨보다도 증가하지만, 역상인 경우에는 종래와 같은 상호 상쇄가 없게 되어 음질이 향상된다.

본 발명에서는 크로스 페이드 형태를 디지탈 신호 데이터 처리부 DSP의 프로그램 처리량을 보다 간소화한다고 하는 관계로부터 2개의 절선에 의한 위에 철(凸)의 형태로 했다. 음정 변환 후의 음성 신호의 음질을 더욱 향상시키기 위해서는 크로스 페이드의 형태를 사인파인 ¼ 주기의 형태에 근접시킴으로써 이것을 달성할 수 있다.

이어서, 음정 변환시에 작은 불연속점 및 큰 불연속점의 개선 처리를 행하는 장치의 동작을 제7도의 각 구성 요소를 바꾸어 제6도의 플로우 차트에 의해 설명한다.

디지탈 음성 신호를 입력하고(S), 상기 디지탈 음성 신호를 대역 제한 처리한 후(S), 상기 입력 순서로 순차 외부 메모리(6)의 연속한 어드레스에 기입한다(S, S). 그리고 키 업 또는 키 다운의 키 변환 지정 데이터를 입력하고(S), 상기 키 변환 지정 데이터에 기초하여 키 변환도 데이터를 검출하고(S), 이 키 변환도 데이터를 기초하여 어드레스 발생기(콘트롤러)(5)에서는 키 다운, 키 업 및 그들의 정도에 따른 판독 어드레스 X 및 Y가 계산되고(S, S) 상기 외부 메모리(6)의 어드레스 X 및 Y로부터 데이터 RD 및 R'D의 판독(S, S)이 행해진다. 상기 S 및 S은 크로스 페이드(중첩) 처리하는 한쪽의 신호열 AD에 대한 것이고, 상기 S 및 S은 동일하게 크로스 페이드(중첩) 처리하는 다른쪽의 신호열 A'D에 대한 것이다. 상기 키 변환도 검출부(4)로부터의 키 변환도 데이터에 기초하여 조작 B 가중 계수 계산기(9)에서는 평활 처리를 위한 가중 계수를 계산하고(S), 상기 외부 메모리(6)로부터 판독된 상기 신호열 AD 및 신호열 A'D의 데이터는 상기 계산된 가중 계수를 이용하여 FIR 필터(7) 및 (8)로 평활 처리되어(S, S) 작은 불연속점의 개선이 행해진다. 상기 키 변환도 검출 수단으로부터의 키 변환도 데이터에 기초하여 조작 A 가중 계수 계산기(11)에서는 크로스 페이드(중첩) 처리를 위한 가중 계수를 계산하고(S), 상기 평활 처리된 신호열 AD 및 신호열 A'D의 데이터는 이 가중 계수를 이용하여 크로스 페이드(중첩) 처리되어(S), 큰 불연속점의 개선이 행해진다. 더욱이, 상기 크로스 페이드(중첩) 처리된 데이터를 평활 필터(12)에 의해 평활 처리함으로써(S), 음질을 한층 향상시킬 수 있다.

이후, 외부 메모리로부터 데이터 RD 및 R'D의 판독을 행한 후, 상술한 바와 동일한 처리를 행하고, 더욱이 순차 후속의 데이터에 대해서도 동일한 처리를 행한다.

이어서, 음정 변환시에 작은 불연속점 및 큰 불연속점의 개선 처리를 행하는 장치의 구체적인 구성예를 제7도에 도시한다.

또한, 참조 번호(1)는 음성 신호 입력부, 참조 번호(2)는 대역 제한 필터, 참조 번호(3)는 키 변환 데이터 입력부, 참조 번호(4)는 키 변환도 검출부, 참조 번호(5)는 어드레스 발생기(콘트롤러), 참조 번호(6)는 외부 메모리(6), 참조 번호(7)는 FIR 필터, 참조 번호(7-1)는 지연 회로, 참조 번호(7-2)는 승산기, 참조 번호(7-3)는 승산기, 참조 번호(7-4)는 가산기, 참조 번호(8)는 FIR 필터, 참조 번호(8-1)는 지연 회로, 참조 번호(8-2)는 승산기, 참조 번호(8-3)는 승산기, 참조 번호(8-4)는 가산기, 참조 번호(9)는 조작 B 가중 계수(평활) 계산기, 참조 번호(10)는 크로스 페이드(중첩) 처리부, 참조 번호(10-1)는 승산기, 참조 번호(10-2)는 승산기, 참조 번호(10-3)는 가산기, 참조 번호(11)는 조작 A 가중 계수(크로스 페이드) 계산기, 참조 번호(12)는 평활 필터를 각각 나타내고, 참조 번호(13, 일점 쇄선으로 둘러싸인 부분)은 디지탈 신호 데이터 처리부로, 이것에 속하는 구성 요소인 상기 4~12의 전체를 LSI 등에 의해 달성할 수가 있으나, 각각 개별의 회로에 의해 행할 수도 있다.

음성 입력 신호(1 : A/D 변환된)는 대역 제한 필터(2)를 통해 입력되고, 입력된 순서대로 어드레스 발생기(5)에 의해 발생된 외부 메모리(6)의 어드레스에 순차 기입된다. 한편, 키 업 도는 키 다운의 지정이 소정의 키(도시 생략)에 의해 발생되어 키 업 또는 키 다운인 키 변환 데이터가 키 변환 데이터 입력부

(3)로부터 입력되고, 상기 입력된 키 변환 데이터에 기초하여 키 변환도 검출부(4)에서 상기 작은 불연속점의 검출 및 큰 불연속점의 검출이 행해진다. 더욱이, 큰 불연속점은 상기와 같이 세그먼트마다 정기적으로 발생하므로, 각 세그먼트의 경계에서 큰 불연속점의 검출 신호를 발생한다. 작은 불연속점의 검출은 키 업 또는 키 다운과 같은 키 변환의 발생을 음정 변환도 검출부(4)가 검출하여 작은 불연속점의 검출 신호를 발생한다.

상기 외부 메모리(6)에 기억된 음성 데이터는 큰 불연속점의 개선을 행하는 크로스 페이드(중첩) 처리를 행하기 위해 AD과 A'D이라고 하는 2개의 불연속점을 발생하는 타이밍이 다른 신호(열)이 필요하기 때문에, 그 때문에 외부 메모리(6)로부터 AD과 A'n이라는 2개의 신호가 판독되고, 데이터 AD 및 A'D은 FIR 필터(7) 및 (8)로 송출된다. 키 변환도 검출부(4)로부터의 작은 불연속점의 검출 신호에 의해 조작 B 가중 계수(평활)계산기(9)는 승산 계수 a 및 b를 작성하고, FIR 필터(7) 및 (8)의 승산기(7-2), (7-3), (8-2) 및 (8-3)에 공급한다. FIR 필터(7) 및 (8)은 상기 승산 계수 a 및 b에 기초하여 평활 처리를 행한 후, 이들의 데이터는 크로스 페이드 처리부(10)로 송출된다. 그리고, 키 변환도 검출부(4)로부터의 큰 불연속점의 검출 신호에 의해 조작 A 가중 계수(크로스 페이드) 처리부(11)에서 가중 계수(승산 계수 Ci, Cd)가 작성되고, 이것이 크로스 페이드 처리부(10)의 승산기(10-1) 및 (10-2)에 제공되고, 크로스 페이드 처리부(10)에서 크로스 페이드 처리가 행해져 큰 불연속점은 개선된다.

이와 같이 작은 불연속점의 개선 처리 및 큰 불연속점의 개선 처리가 이루어진 음성 신호 데이터는 그대로 출력해도 좋지만, 더욱 평활한 양질의 음성 신호로 하기 위해 평활 필터(12)를 통해 출력한다.

작은 불연속점의 처리에 있어서는, 로우 패스 필터없이 음질 개선할 수 있고, 키 변환시의 작은 불연속점에서 한번에 1 샘플링 주기(1/Fs)분의 데이터를 변화시키지 않고, 서서히 1 샘플링 주기(1/Fs) 전의 데이터에 접근해가므로 불연속점에서의 데이터의 불연속의 정도가 개선되고, 상기 서서히 접근해 갈 때에 음정 변환량(음정 변환도 계수 K)을 이용하기 위해 상기 불연속점의 개선을 위한 데이터 처리가 간소화된다.

큰 불연속점의 처리에 있어서는, 종래의 중첩 때의 서로 상쇄를 감소하고 변화량이 큰 음정 변환시에도 양호한 음질을 얻을 수 있다.

(57) 청구의 범위

청구항 1

디지탈 음정 변환시의 작은 불연속점의 개선 처리 방법으로서 1차의 FIR 필터를 이용하여, 현재 입력 중인 데이터와 1 샘플링 주기 전의 데이터를 평활 처리함에 의해 보정 처리를 행하는 방법에 있어서, 현재의 입력 신호를 승산 계수 a인 승산기에 의해 승산한 결과와, 1 샘플링 주기전의 입력 신호를 지연 회로를 통하여 승산 계수 b인 승산기에 의해 승산한 결과를 가산 회로로 가산함으로써 평활 처리를 행하고, 키 다운인 경우에는 작은 불연속점이 발생할 때마다 키 다운된 데이터를 급격히 변화시키지 않고, 작은 불연속이 발생하는 주기 내에서 1 샘플링 주기분 전의 데이터에 서서히 접근해 감으로써 불연속점에서의 데이터의 불연속량을 작게 억제하며, 키 업인 경우에는 작은 불연속이 발생할 때마다 키 업된 데이터를 급격히 변화시키지 않고, 작은 불연속점이 발생하는 기간 내에서 1 샘플링 주기분 후의, 즉 현재의 입력 중인 데이터에 음정 변환 계수 K의 값만큼씩 서서히 접근해 감으로써 불연속점에서의 데이터의 불연속량을 작게 억제하도록 한 것을 특징으로 하는 디지탈 음정 변환에서의 불연속점의 개선 처리 방법.

청구항 2

제1항에 있어서, 작은 불연속점의 개선 처리 방법으로서 1차의 FIR 필터를 이용하여, 현재 입력 중인 데이터와 1 샘플링 주기 전의 데이터를 평활 처리함으로써 보정 처리를 행하는 방법에 있어서, 현재의 입력 신호를 승산 계수 a인 승산기에 의해 승산한 결과와, 1 샘플링 주기전의 입력 신호를 지연 회로를 통하여 승산 계수 b인 승산기에 의해 승산한 결과를 가산 회로로 가산함으로써 평활 처리를 행하고, 키 다운인 경우에는, 계수 a, b의 관계는 a+b=1이고, a를 1부터 음정 변환량씩 감소시켜 0 이하로 된 시점에서 작은 불연속점 처리(동일 데이터의 보간)를 행하여 a를 0.5로 하고, 키 업인 경우에는, 계수 a, b의 관계는 a+b=1이며, a를 0에서부터 음정 변환량씩 증가시켜 1 이상이 된 시점에서 작은 불연속점 처리(데이타의 뛰어 읽기)를 행하고, a를 0.5로 하는 것을 특징으로 하는 디지탈 음정 변환에서의 불연속점의 개선 처리 방법.

청구항 3

제1항에 있어서, 상기 평활 처리에 의한 보정 처리 방법이, 키 다운인 경우에는 작은 불연속점에서, 키 다운된 데이터를 한꺼번에 변화시키지 않고, 작은 불연속점이 발생하는 기간 내에서 상기 필터의 구성 요소인 승산기의 승산 계수 a, b 및 음정 변환 계수 K를, a+b=1, a=a-K 및 b=b+K라고 하는 일정한 관계를 유지하면서, 음정 변환 계수 K의 값만큼씩 1 샘플링 주기분 전의 데이터에 서서히 접근해감으로써 불연속점에서의 데이터의 불연속량을 작게 억제하고, 키 업인 경우에는, 작은 불연속이 발생할 때마다 키업된 데이터를 한꺼번에 변화시키지 않고, 작은 불연속점이 발생하는 기간 내에서 상기 필터의 구성 요소인 승산기의 승산 계수 a, b 및 음정 변환 계수 K를 a+b=1, a=a+K 및 b=b-K이라고 하는 일정한 관계를 유지하면서, 1 샘플링 주기분 후의, 즉 현재 입력 중인 데이터에 음정 변환 계수 K의 값만큼씩 서서히 접근해감으로써, 불연속점에서의 데이터의 불연속량을 작게 억제하도록 한 것을 특징으로 하는 디지탈 음정 변환에서의 불연속점의 개선 처리 방법.

청구항 4

디지탈 음정 변환시의 큰 불연속점의 개선 처리 방법에 있어서, 크로스 페이드시의 가중 계수의 변화 방법을 직선적으로 변화시키지 않고, 2개의 직선(절선)으로 변화시켜 위에 철(凸)의 크로스 페이드의 형태로 하는 것을 특징으로 하는 디지탈 음정 변환에서의 불연속점의 개선 처리 방법.

청구항 5

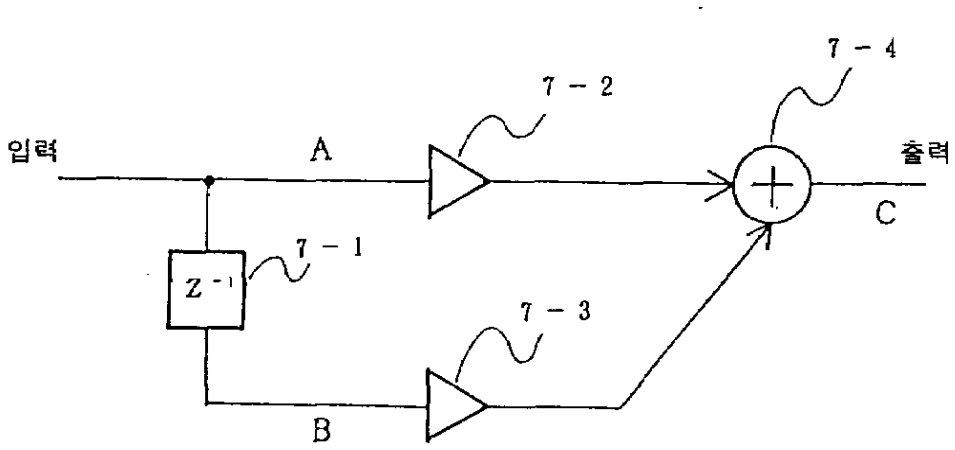
제4항에 있어서, 상기 크로스 페이드시의 가중 계수의 변화 방법이, 크로스 페이드(중첩)하는 2 신호의 각각의 변환 신호의 불연속의 발생을 검지하여, 한쪽의 변환 신호에 불연속이 발생한 시점으로부터 불연속이 발생한 쪽의 변환 신호의 승산계수 Ci의 증가량 △Ci를 불연속이 발생하지 않은 신호의 승산 계수 Cd의 감소량 △Cd보다도 크게 하고, 상기 승산 계수의 크기가 역전한 시점에서 상기 △Ci와 △Cd의 값을 바꾸어 상기와 역의 관계로 하여, 상기 승산 계수 Ci, Cd, △Ci 및 △Cd의 관계가 절선의 전반의 급구배(急勾配)의 직선의 구간에서는, Ci=Ci+△Ci 및 Cd=Cd-△Cd, 동일하게 후반의 완만한 구배의 직선 구간에서는, Ci=Ci+△Cd 및 Cd=Cd-△Ci인 것을 특징으로 하는 디지탈 음정 변환에서의 불연속점의 개선 처리 방법.

청구항 6

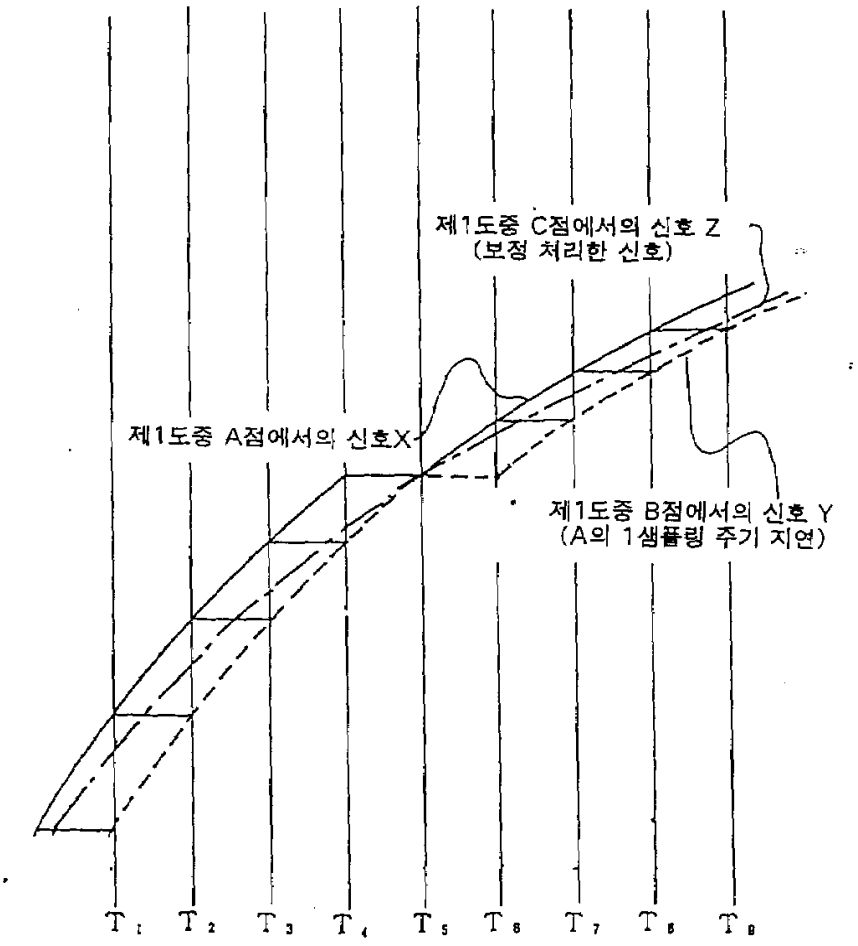
디지탈 음정 변환에서의 불연속점의 처리 장치에 있어서, 음성 신호 입력 수단과, 키 업 또는 키 다운의 키 변환 데이터를 입력하는 키 변환 데이터 입력 수단과, 상기 키 변환 데이터 입력 수단으로부터의 키 변환 데이터에 기초하여 키 변환도 데이터를 검출하는 키 변환도 검출 수단과, 상기 디지탈 음성 신호를 그 입력 순서대로 순차 연속한 어드레스에 기입하여, 어드레스 발생 수단으로부터 발생되는 어드레스로부터 크로스 페이드(중첩) 처리를 행하기 위한 2개의 상기 디지탈 음성 신호를 판독하는 기억 수단과, 상기 키 변환도 검출 수단으로부터의 키 변환도 데이터에 따라, 키 다운인 경우에는 변환 정도에 따라 동일한 어드레스를 연속하여 발생하고, 또 키 업인 경우에는 변환 정도에 따라 본래 판독할 어드레스의 다음의 어드레스를 발생하는 어드레스 발생 수단과, 상기 기억 수단으로부터 판독된 상기 2개의 신호 중 한쪽의 신호를 입력하여 평활 처리하는 제1의 평활 처리 수단과, 상기 기억 수단으로부터 판독된 상기 2개의 신호 중 다른쪽의 신호를 입력하여 평활 처리하는 제2의 평활 처리 수단과, 상기 키 변환도 검출 수단으로부터의 키 변환도 데이터에 기초하여 평활 처리를 위한 가중 계수를 계산하여, 이것을 상기 제1 및 제2의 평활 처리 수단에 제공하는 제1의 가중 계수 계산 수단과, 상기 제1 및 제2의 평활 처리 수단으로부터의 데이터를 크로스 페이드(중첩) 처리하는 크로스 페이드 처리 수단과, 상기 키 변환도 검출 수단으로부터의 키 변환도 데이터에 기초하여 크로스 페이드(중첩) 처리를 하기 위한 가중 계수를 계산하여 상기 크로스 페이드 처리 수단에 제공하는 제2의 가중 계수 계산 수단을 구비하는 것을 특징으로 하는 불연속점의 처리 장치.

도면

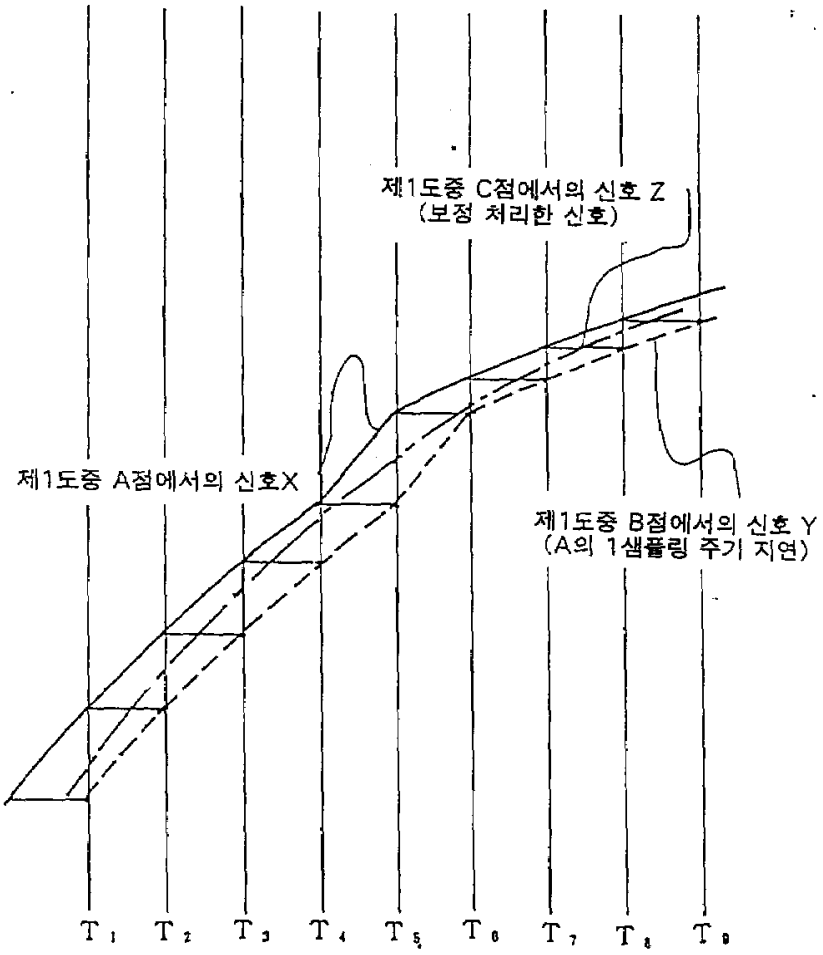
도면1



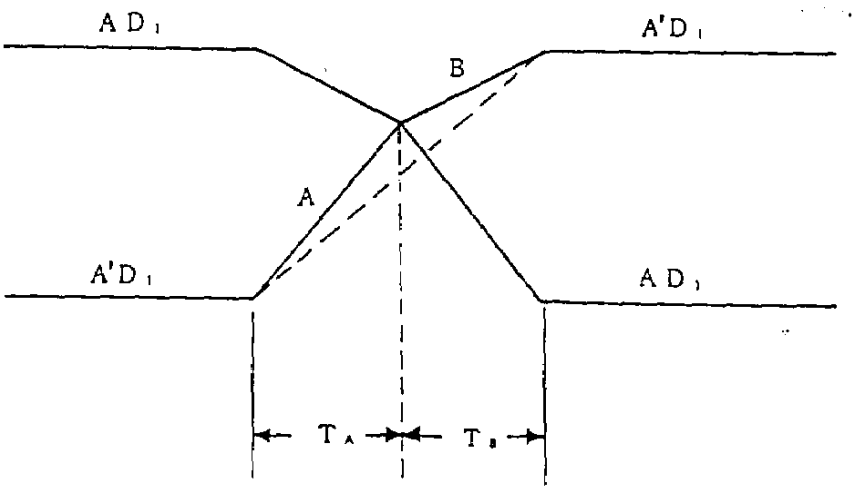
도면2


제1도중 C점에서의 신호 Z
(보정 처리한 신호)
제1도중 A점에서의 신호X
제1도중 B점에서의 신호 Y
(A의 1샘플링 주기 지연)
T1 T2 T3 T4 T5 T6 T7 T8 T9

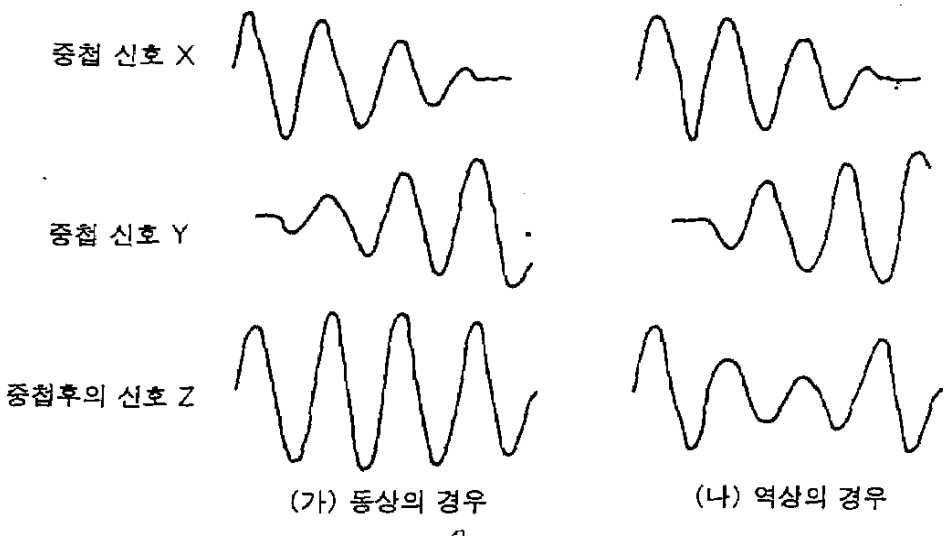
도면3


제1도중 C점에서의 신호 Z
(보정 처리한 신호)
제1도중 A점에서의 신호X
제1도중 B점에서의 신호 Y
(A의 1샘플링 주기 지연)
T1 T2 T3 T4 T5 T6 T7 T8 T9

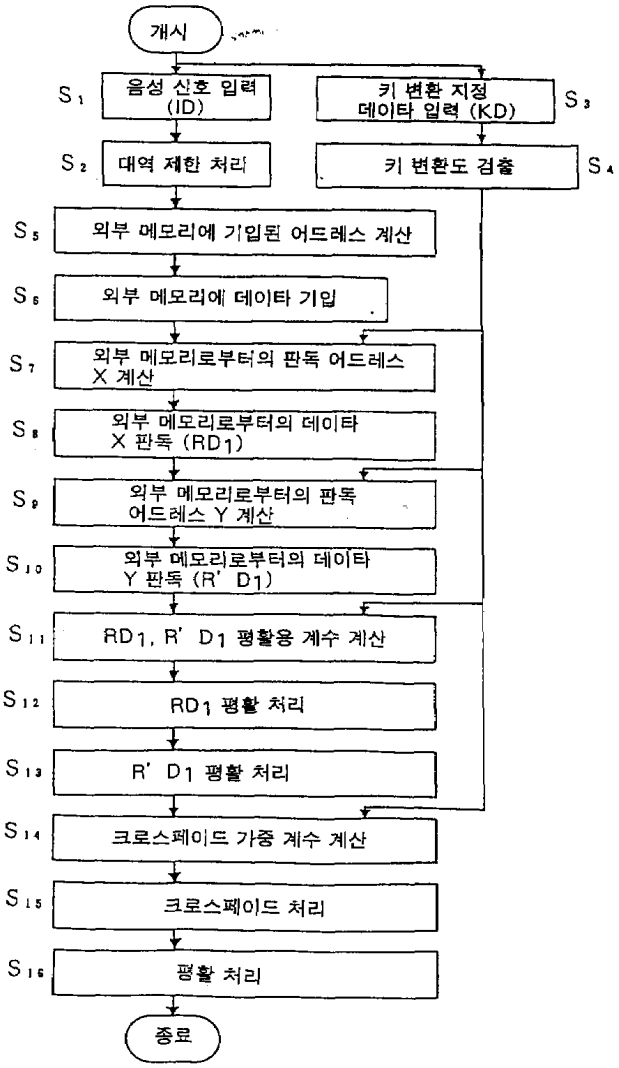
도면4


AD1
A'D1
B
A
A'D1
AD1
TA
TB

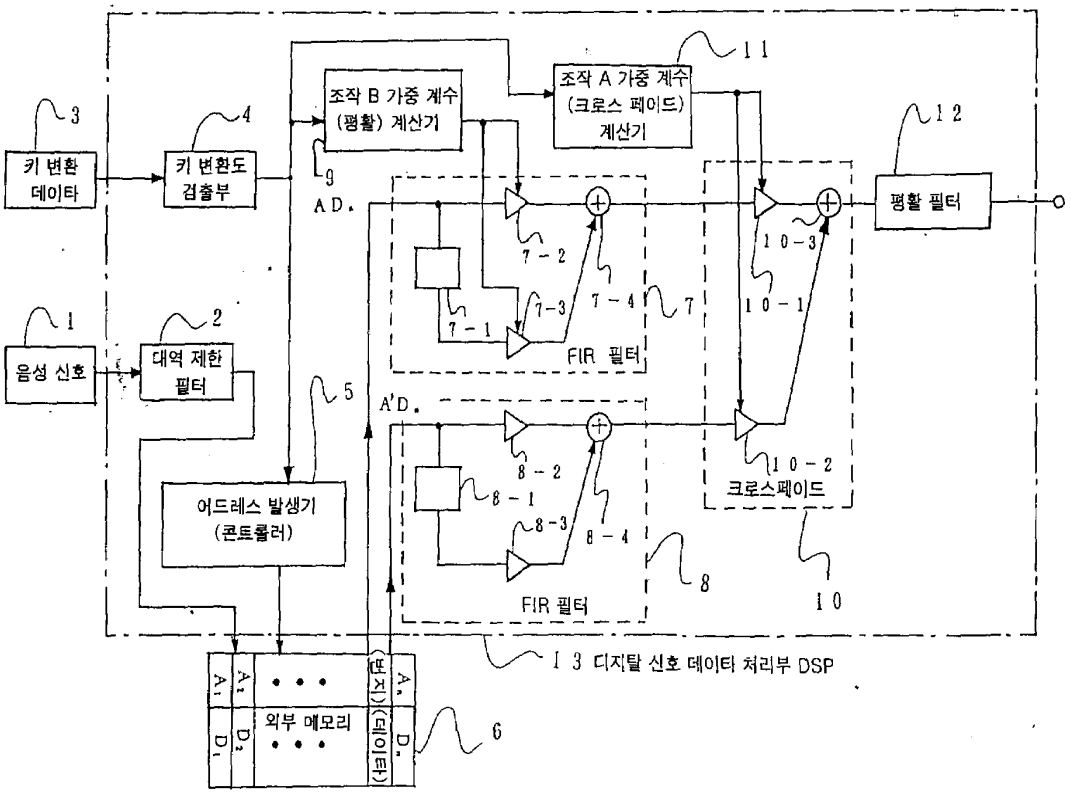
도면5


중첩 신호 X
중첩 신호 Y
중첩후의 신호 Z
(가) 동상의 경우
(나) 역상의 경우

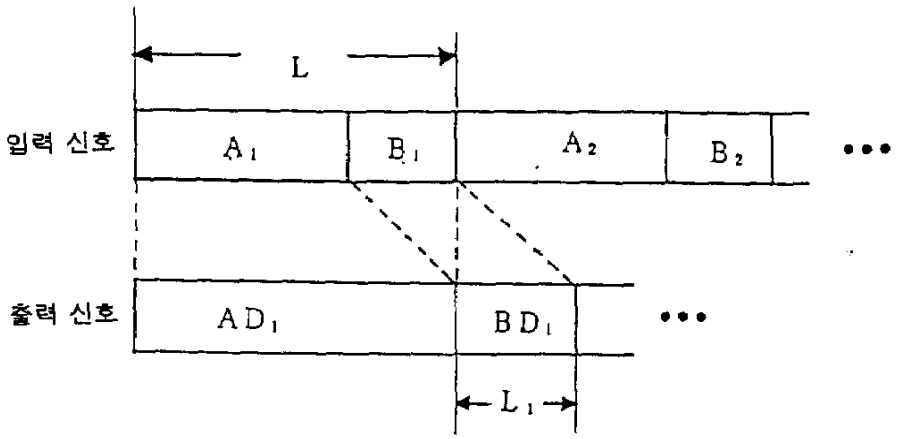
도면6


개시
S1
음성 신호 입력 (ID)
키 변환 지정 데이타 입력 (KD)
S3
S2
대역 제한 처리
키 변환도 검출
S4
S5
외부 메모리에 기입된 어드레스 계산
S6
외부 메모리에 데이타 기입
S7
외부 메모리로부터의 판독 어드레스 X 계산
S8
외부 메모리로부터의 데이타 X 판독 (RD1)
S9
외부 메모리로부터의 판독 어드레스 Y 계산
S10
외부 메모리로부터의 데이타 Y 판독 (R' D1)
S11
RD1, R' D1 평활용 계수 계산
S12
RD1 평활 처리
S13
R' D1 평활 처리
S14
크로스페이드 가중 계수 계산
S15
크로스페이드 처리
S16
평활 처리
종료

도면7

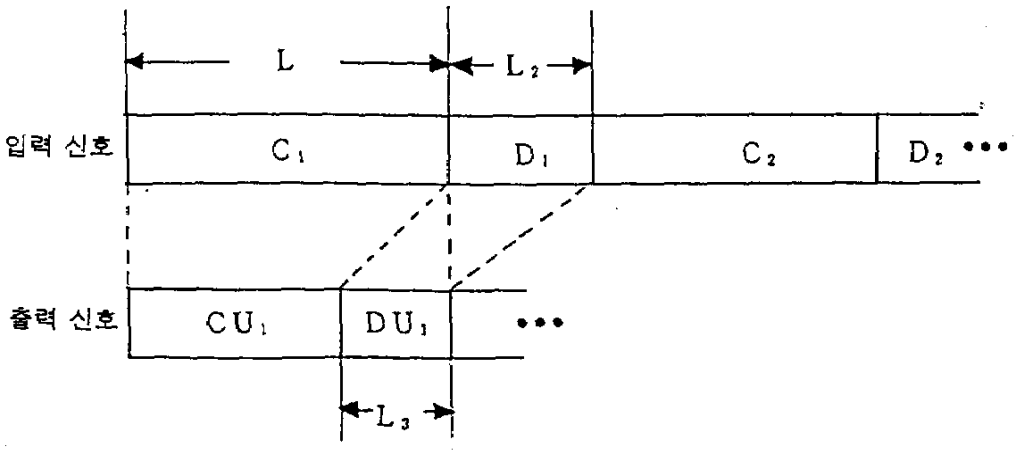


도면8



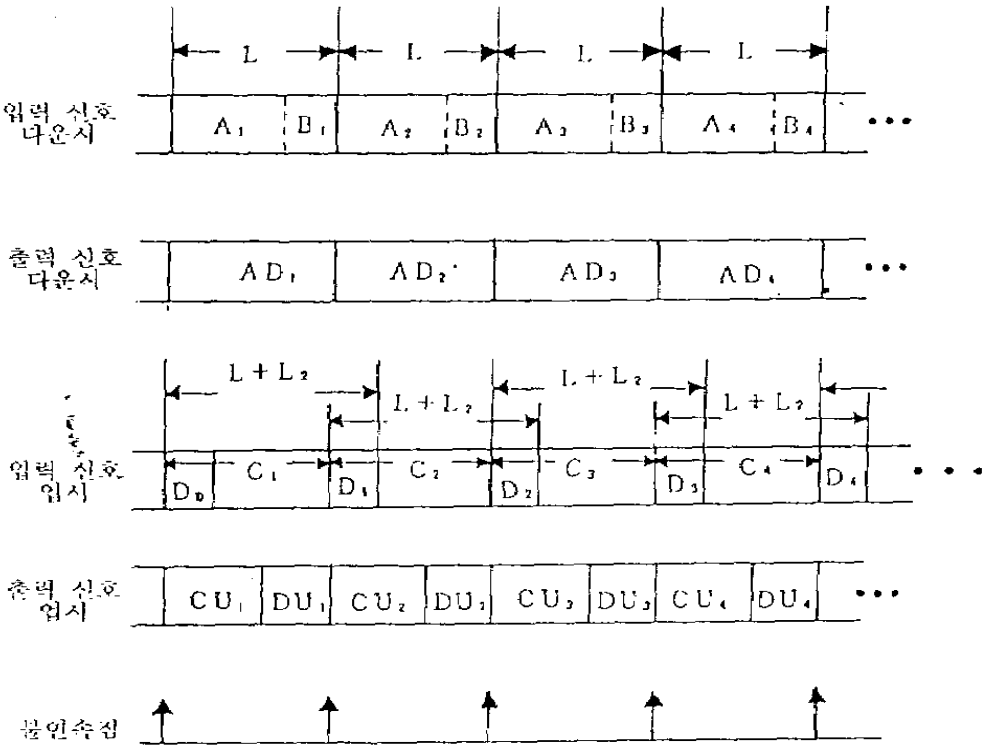
음정 변환 원리(음정 다운의 경우)

도면9



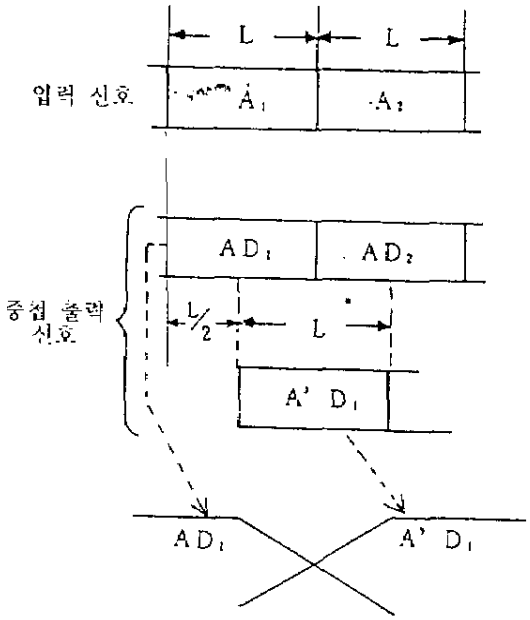
음정 변환 원리 (음정업의 경우)

도면10

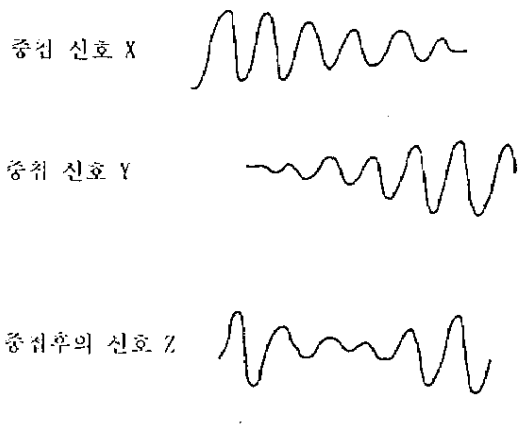


음정 변환시의 큰 불연속점 발생 개소

도면11


L
L
입력 신호
A1
A2
AD1
AD2
중첩 출력 신호
L/2
L
A' D1
AD1
A' D1

도면12


중첩 신호 X
중첩 신호 Y
중첩후의 신호 Z