

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2003年11月27日 (27.11.2003)

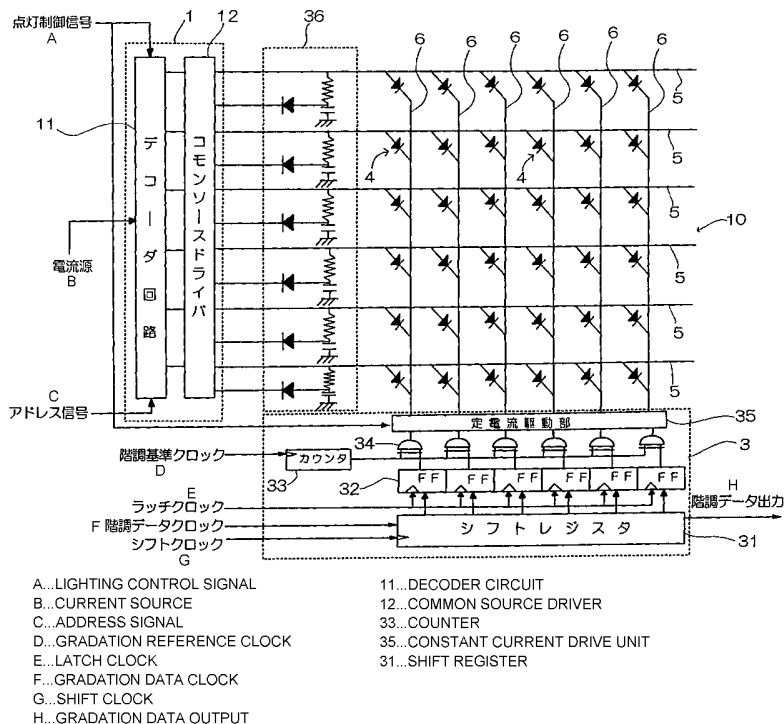
PCT

(10) 国際公開番号
WO 03/098587 A1

- (51) 国際特許分類7: G09G 3/32
 - (21) 国際出願番号: PCT/JP03/06169
 - (22) 国際出願日: 2003年5月16日 (16.05.2003)
 - (25) 国際出願の言語: 日本語
 - (26) 国際公開の言語: 日本語
 - (30) 優先権データ:
特願2002-142432 2002年5月17日 (17.05.2002) JP
特願2003-107044 2003年4月10日 (10.04.2003) JP
 - (71) 出願人: 日亜化学工業株式会社 (NICHIA CORPORATION) [JP/JP]; 〒774-8601 徳島県 阿南市 上中町岡 491番地100 Tokushima (JP).
 - (72) 発明者: 桜木 晴海 (SAKURAGI, Harumi); 〒774-8601 徳島県 阿南市 上中町岡 491番地100 日亜化学工業株式会社内 Tokushima (JP).
 - (74) 代理人: 豊栖 康司, 外 (TOYOSU, Yasushi et al.); 〒770-0871 徳島県 徳島市 金沢 1丁目5番9号 Tokushima (JP).
 - (81) 指定国 (国内): CN, KR.
 - (84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).
- 添付公開書類:
— 国際調査報告書
- 2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: CHARGE/DISCHARGE CONTROL CIRCUIT, LIGHT EMITTING DEVICE, AND DRIVE METHOD THEREOF

(54) 発明の名称: 充放電制御回路、発光装置及びその駆動方法



(57) Abstract: A charge/discharge control circuit includes a driven element having a drive state and a non-drive state, a charge element whose one end is grounded, and a drive circuit connected to the drive element for controlling the drive state and the non-drive state. This circuit further includes a charge route connected to the driven element for charging residual

[続葉有]



WO 03/098587 A1



charge generated in the driven element and/or a wire connected to the driven element to the charge element in the non-drive state and a discharge route connected to the charge element for discharging residual charge from the charge element to the ground terminal in the drive state. This eliminates generation of erroneous lighting by residual charge, thereby realizing charge/discharge control circuit capable of realizing a display device having a high display quality.

(57) 要約: 充放電制御回路は、駆動状態と非駆動状態を持つ被駆動素子と、一端を接地した充電用素子と、被駆動素子に接続されて駆動状態と非駆動状態を制御する駆動回路を備える。この回路はさらに、被駆動素子に接続され、被駆動素子及び/又は被駆動素子に接続される配線に発生する残留電荷を、非駆動状態において充電用素子に充電する充電経路と、充電用素子に接続され、残留電荷を駆動状態において充電用素子から接地端に放電する放電経路を有する。これによって残留電荷による誤点灯が発生せず、表示品質の高い表示装置等を実現可能な充放電制御回路等が実現される。

明 細 書

充放電制御回路、発光装置及びその駆動方法

5 技術分野

本発明は、例えば複数の発光素子や液晶などの被駆動素子を配列してなる表示部を備えた発光装置において充放電を制御する充放電制御回路、発光装置及びその駆動方法に関する。

10 背景技術

今日、1000mcd以上の高輝度の発光ダイオードがRGBそれぞれ開発され、大型のLEDディスプレイが作製されるようになった。このLEDディスプレイは軽量、薄型化が可能で且つ消費電力が低いこと等の特徴を有し、屋外でも使用可能な大型ディスプレイとして需要が急激に増加している。

15 実際には、大型のLEDディスプレイは、設置場所に合わせて複数のLEDユニットを組み合わせるにより構成されており、そのLEDユニットは、基板上にRGBの発光ダイオードがドットマトリクス状に配置されて構成される。

また、LEDディスプレイには各発光ダイオードを個々に駆動することができる駆動回路が設けられている。具体的には、LEDディスプレイにおいて、各LED
20 ユニットに対してそれぞれ表示データを転送する各LED制御装置が接続され、それらが複数個接続されて1つの大型ディスプレイを構成している。LEDディスプレイが大型になれば、使用されるLEDユニットが増え、大きいものでは例えば、縦300×横400の合計12万のLEDユニットが使用される。

また、LEDディスプレイにおいて駆動方式としてはダイナミック駆動方式が用
25 いられ、具体的には以下のように接続されて駆動される。

例えば、 $m \times n$ ドットマトリクスで構成されたLEDユニットの場合、各行に位置する各発光ダイオード(LED)のアノード端子が1つのコモンソースラインに共通に接続され、各列に位置する各発光ダイオード(LED)のカソード端子が1つの電流ラインに共通に接続される。

そして、 m 行のコモンソースラインを所定の周期で順次ONすることにより、表示させる。尚、 m 行のコモンソースラインの切り換えは、例えば、アドレス信号に基いてデコーダ回路を介して行われる。

以上発光ダイオードを用いた従来のLED表示装置について説明したが、エレクトロルミネッセンス表示装置、フィールドエミッションタイプ表示装置(FED)、液晶などにおいても同様の駆動回路(方法)で駆動することができる。

しかしながら、従来のLED表示装置等の表示装置では、選択されたコモンソースラインに接続された発光ダイオード(発光素子)を点灯させているときに、選択されていない非点灯状態にあるコモンソースラインに接続された発光ダイオード

(発光素子)に電荷が残留し、そのコモンソースラインが選択された時に、非選択時に残留した電荷による余分な電流が生じるという問題点があった。このような余分な電流の発生により、発光しないように制御している発光ダイオードが微小に発光する誤点灯が生じたり、表示画像において十分なコントラストを得ることができないなど、表示品質を低下させる原因となっていた。そこで、図3に示されるように、抵抗(R_1)のみを使用した回路37を駆動回路に設けて、非選択状態にあるコモンソースラインに接続された発光ダイオードのアノード端子側に残留した電荷を接地端から放電させる方法が行われている。しかしながら、このような回路37を使用すると、上記発光ダイオードの整流機能が十分でない場合には、非選択状態にある他のコモンソースラインに対して余分な電流が図3中に矢印で示される経路に沿って生じる。従って、発光しないように制御している発光ダイオードが微小に発光する誤点灯は上記回路を設けることによって防止されず、残留電荷等による余分な電流の発生は、依然として表示品質を低下させる原因となっている。また、このような残留電荷は発光素子のみならず駆動状態や非駆動状態で被駆動される寄生容量を有するような被駆動素子においても発生するものであり、例えば液晶表示装置などの電圧制御素子においても問題となっていた。加えて、このような残留電荷は素子本体に発生するのみならず、素子に接続された配線等にも浮遊容量として発生・残存するものであるので、特に大型の表示装置など配線が長く、また配線が多くなると残留電荷も増える傾向にありこれらの残留電荷による誤点灯や誤表示、誤駆動が問題となる。

そこで、本発明は上記残留電荷による影響を小さくでき、表示品質の高いLED表示装置や液晶表示器、EL表示器等の発光装置やCCDなどの受光装置を実現可能な充放電制御回路、発光装置及びその駆動方法を提供することを目的とする。

5 発明の開示

請求項1に記載の発明は、駆動状態と非駆動状態を持つ被駆動素子と、一端を接地した充電用素子と、被駆動素子に接続されて駆動状態と非駆動状態を制御する駆動回路を備える充放電制御回路であって、被駆動素子に接続され、被駆動素子及び
10 /又は被駆動素子に接続される配線に発生する残留電荷を、非駆動状態において充電用素子に充電する充電経路と、充電用素子に接続され、残留電荷を駆動状態において充電用素子から接地端に放電する放電経路を有する充放電制御回路である。

請求項2に記載の発明は、被駆動素子は、複数の被駆動素子がm行n列のマトリクス状に配列されてなり、その各列に配置された各被駆動素子の一方の端子をそれぞれ、各列ごとに設けられた第一ラインに接続し、かつ各行に配置された各被駆動
15 素子の他方の端子をそれぞれ、各行ごとに設けられた第二ラインに接続しており、第一ラインと第二ラインの少なくとも一方を通電制御する充放電制御回路である。

請求項3に記載の発明は、充電経路および放電経路は、充電用素子を介して一端を接地している充放電制御回路である。

請求項4に記載の発明は、充電経路は、負荷を備えている充放電制御回路であ
20 る。

請求項5に記載の発明は、放電経路は、整流器を備える充放電制御回路である。

請求項6に記載の発明は、被駆動素子に接続され、被駆動素子及び/又は被駆動素子に接続される配線に発生する残留電荷を、非駆動状態において充電用素子に充電する充電経路は、被駆動素子のアノード端子側に接続された充放電制御回路であ
25 る。

請求項7に記載の発明は、整流器の一端は、充電用素子に接続され、他端は接地側に接続されている充放電制御回路である。

請求項8に記載の発明は、被駆動素子は、寄生容量を有する半導体素子である充放電制御回路である。

請求項 9 に記載の発明は、充電用素子は、コンデンサである充放電制御回路である。

請求項 10 に記載の発明は、前記負荷は、抵抗器である充放電制御回路である。

請求項 11 に記載の発明は、整流器は、ダイオードである充放電制御回路である。

請求項 12 に記載の発明は、被駆動素子は、半導体発光素子である充放電制御回路である。

請求項 13 に記載の発明は、被駆動素子は、発光ダイオードである充放電制御回路である。

請求項 14 に記載の発明は、被駆動素子は発光素子であり、充放電制御回路は発光素子の誤点灯を防止する誤点灯防止回路を構成する充放電制御回路である。

請求項 15 に記載の発明は、充電経路と放電経路が同じ経路であり、充電用素子に充電した残留電荷が、被駆動素子の駆動状態における駆動電流として放電される充放電制御回路である。

請求項 16 に記載の発明は、駆動状態と非駆動状態を持つ被駆動素子と、一端を接地した充電用素子と、被駆動素子に接続されて駆動状態と非駆動状態を制御する駆動回路を備える発光装置であって、被駆動素子に接続され、被駆動素子及び／又は被駆動素子に接続される配線に発生する残留電荷を、非駆動状態において充電用素子に充電する充電経路と、充電用素子に接続され、残留電荷を駆動状態において充電用素子から接地端に放電する放電経路を有する発光装置である。

請求項 17 に記載の発明は、被駆動素子は、複数の被駆動素子が m 行 n 列のマトリクス状に配列されてなり、その各列に配置された各被駆動素子の一方の端子をそれぞれ、各列ごとに設けられた第一ラインに接続し、かつ各行に配置された各被駆動素子の他方の端子をそれぞれ、各行ごとに設けられた第二ラインに接続しており、第一ラインと第二ラインの少なくとも一方を通電制御する発光装置である。

請求項 18 に記載の発明は、充電経路および放電経路は、充電用素子を介して一端を接地している発光装置である。

請求項 19 に記載の発明は、充電経路は、負荷を備えている発光装置である。

請求項 20 に記載の発明は、放電経路は、整流器を備える発光装置である。

請求項 2 1 に記載の発明は、被駆動素子に接続され、被駆動素子及び／又は被駆動素子に接続される配線に発生する残留電荷を、非駆動状態において充電用素子に充電する充電経路は、被駆動素子のアノード端子側に接続された発光装置である。

請求項 2 2 に記載の発明は、整流器の一端は、充電用素子に接続され、他端は接地側に接続されている発光装置である。

請求項 2 3 に記載の発明は、被駆動素子は、寄生容量を有する半導体素子である発光装置である。

請求項 2 4 に記載の発明は、充電用素子は、コンデンサである発光装置である。

請求項 2 5 に記載の発明は、負荷は、抵抗器である発光装置である。

請求項 2 6 に記載の発明は、整流器は、ダイオードである発光装置である。

請求項 2 7 に記載の発明は、被駆動素子は、半導体発光素子である発光装置である。

請求項 2 8 に記載の発明は、被駆動素子は、発光ダイオードである発光装置である。

請求項 2 9 に記載の発明は、被駆動素子は発光素子であり、発光装置は発光素子の誤点灯を防止する誤点灯防止回路を構成する発光装置である。

請求項 3 0 に記載の発明は、充電経路と放電経路が同じ経路であり、充電用素子に充電した残留電荷が、被駆動素子の駆動状態における駆動電流として放電される発光装置である。

また以上の目的を達成するために、本発明の請求項 3 1 に係る発光装置は、複数の発光素子をm行n列のマトリクス状に配列し、その各列に配置された各発光素子のカソード端子をそれぞれ、各列ごとに設けられた電流ラインに接続しかつ各行に配置された各発光素子のアノード端子をそれぞれ各行ごとに設けられたコモンソースラインに接続してなる表示部を備えた発光装置において、前記発光装置は、前記電流ラインに接続された複数の発光素子と、入力される点灯制御信号によって駆動状態と非駆動状態が制御され、その各駆動状態において入力される表示データに基いて前記各コモンソースラインを通電制御する駆動回路とを有し、該駆動回路は、前記各発光素子のアノード端子および前記駆動回路に接続し前記駆動状態から前記非駆動状態に移行する際に前記発光素子のアノード端子側

に発生する残留電荷を前記非駆動状態において充電用素子に充電する充電経路と、該充電経路に接続し前記残留電荷を前記駆動状態において前記充電用素子から接地端に放電する放電経路とを有する誤点灯防止回路を備えることを特徴とする発光装置である。

5 このように構成すると、上記駆動状態において発光素子又はその周辺に蓄積された不要な残留電荷は、上記非駆動状態において充電用素子に充電され、上記駆動状態において上記放電経路を介して放電されることによって、所定の発光素子を点灯させる駆動状態において、残留電荷による影響を実質的になくすことができ、表示品質の高い発光装置を提供することができる。

10 また、本発明に係る請求項 3 2 記載の発明は、前記放電経路は、前記充電経路に接続し前記駆動回路を経由して前記接地端に至る経路である請求項 3 1 に記載の発光装置である。

15 このように構成すると、所定の発光素子を点灯させる駆動状態において、残留電荷による影響を実質的になくすことができ、表示品質の高い発光装置を提供することができる。

20 また、本発明に係る請求項 3 3 記載の発明は、前記駆動回路はさらに、前記共通ソースラインにそれぞれ対応して接続された m 個の切り換え回路を備え、前記駆動状態において入力されるアドレス信号で指定された共通ソースラインを電流源と接続する電流源切り換え回路と、順次入力される前記表示データの n 個の階調データをそれぞれ記憶する記憶回路を備え、前記駆動状態において、各記憶回路に記憶された階調データに応じた階調幅で対応する電流ラインを通電状態とする定電流制御回路部とを備えた請求項 3 1 乃至 3 2 に記載の発光装置である。

25 このように構成すると、所定の発光素子を点灯させる駆動状態において、残留電荷による影響を実質的になくすことができ、表示品質の高い発光装置を提供することができる。

 また、本発明に係る請求項 3 4 記載の発明は、前記充電経路は、一端が前記各発光素子のアノード端子側に接続し他端が接地された充電用素子を含む経路である請求項 3 1 乃至 3 3 に記載の発光装置である。

このように構成すると、所定の発光素子を点灯させる駆動状態において、残留電荷による影響を実質的になくすことができ、表示品質の高い発光装置を容易に提供することができる。

5 また、本発明に係る請求項 3 5 記載の発明は、前記放電経路は、アノード端子が前記充電経路に接続しカソード端子が接地端方向に接続する整流器を含む経路である請求項 3 1 乃至 3 4 に記載の発光装置である。

このように整流器を含む放電経路を形成することにより、上記残留電荷を確実に放電させることができ、残留電荷による影響を実質的になくすことにより、表示品質の高い発光装置を容易に提供することができる。

10 また、本発明に係る請求項 3 6 記載の発明は、前記充電経路は、少なくとも一つの抵抗器を備える経路である請求項 3 1 乃至 3 5 に記載の発光装置である。

このように構成すると、上記残留電荷を確実に放電させることができ、残留電荷による影響を実質的になくすことにより、表示品質の高い発光装置を容易に提供することができる。

15 また、本発明に係る請求項 3 7 記載の発明は、前記発光素子は、発光ダイオードである請求項 3 1 乃至 3 6 に記載の発光装置である。

このように構成すると、所定の発光素子を点灯させる駆動状態において、残留電荷による影響を実質的になくすことができ、表示品質の高い発光装置を容易に提供することができる。

20 また、本発明に係る請求項 3 8 記載の発明は、前記充電用素子は、コンデンサである請求項 3 1 乃至 3 7 に記載の発光装置である。

このように構成すると、所定の発光素子を点灯させる駆動状態において、残留電荷による影響を実質的になくすことができ、表示品質の高い発光装置を容易に提供することができる。

25 また、本発明に係る請求項 3 9 記載の発明は、前記整流器は、ダイオードである請求項 3 1 乃至 3 8 に記載の発光装置である。

このように構成すると、所定の発光素子を点灯させる駆動状態において、残留電荷による影響を実質的になくすことができ、表示品質の高い発光装置を容易に提供することができる。

また、本発明に係る請求項40記載の発明は、前記発光装置は、LEDディスプレイである請求項31乃至39に記載の発光装置である。

このように構成すると、所定の発光素子を点灯させる駆動状態において、残留電荷による影響を実質的になくすことができ、表示品質の高いLED表示装置を容易に提供することができる。

また、本発明に係る請求項41記載の発明は、複数の発光素子をm行n列のマトリクス状に配列し、その各列に配置された各発光素子のカソード端子をそれぞれ、各列ごとに設けられた電流ラインに接続しかつ各行に配置された各発光素子のアノード端子をそれぞれ各行ごとに設けられた共通ソースラインに接続してなる表示部を備え、前記電流ラインに接続された複数の発光素子と、入力される点灯制御信号によって駆動状態と非駆動状態が制御され、その各駆動状態において入力される表示データに基づいて前記各共通ソースラインを通電制御する駆動回路とを有する発光装置の駆動方法であって、点灯状態と非点灯状態を制御する点灯制御信号によって、駆動状態と非駆動状態を制御することと、前記駆動状態において入力される表示データに基づいて前記各共通ソースラインの一端及び前記各電流ラインの一端を通電制御することと、前記各発光素子のアノード端子および前記駆動回路に接続した充電経路によって、前記駆動状態から前記非駆動状態に移行する際に前記発光素子のアノード端子側に発生する残留電荷を前記非駆動状態において充電用素子に充電することと、前記充電経路に接続し接地端に至る放電経路によって、前記残留電荷を前記駆動状態において前記充電用素子から放電することを含むことを特徴とする発光装置の駆動方法である。

このような駆動方法とすることにより、上記駆動状態において発光素子又はその周辺に蓄積された不要な残留電荷は、上記非駆動状態において充電用素子に充電され、上記駆動状態において上記放電経路を介して放電されることによって、所定の発光素子を点灯させる駆動状態において、残留電荷による影響を実質的になくすことができ、表示品質の高い発光装置として使用することができる。

このように構成すると、上記駆動状態において発光素子や駆動素子又はその周辺や接続された配線などに蓄積された残留電荷は、上記非駆動状態において充電経路を介して充電用素子に充電され、上記駆動状態において上記放電経路を介して放電

されることによって、所定の発光素子や駆動素子を点灯又は駆動させる駆動状態において、残留電荷による影響を実質的になくすことができ、表示品質の高い表示装置を実現可能な充放電制御回路、発光装置及びその駆動方法を提供することができる。

- 5 さらには、所定の発光素子や駆動素子、電荷素子を点灯や駆動させる駆動状態において、残留電荷による影響を実質的になくすことができ、表示品質の高い表示装置を実現可能な充放電制御回路、発光装置及びその駆動方法を提供することができる。

- 10 また、整流器を含む放電経路を形成することにより、上記残留電荷を確実に放電させることができ、残留電荷による影響を実質的になくすことにより、表示品質の高い表示装置を実現可能な充放電制御回路、発光装置及びその駆動方法を提供することができる。

- 15 さらにはこのような充放電制御回路を設けることにより、上記駆動状態において発光素子や駆動素子、電荷素子又はその周辺の配線などに蓄積された不要な残留電荷は、上記非駆動状態において充電用素子に充電され、上記駆動状態において上記放電経路を介して放電されることによって、所定の発光素子や駆動素子や電荷素子を点灯や駆動させる駆動状態において、残留電荷による影響を実質的になくすことができ、表示品質の高い表示装置を実現可能な充放電制御回路、発光装置及びその駆動方法として使用することができる。

- 20 (駆動状態と非駆動状態)

- 25 典型的には、被駆動素子が電流駆動素子であれば所望の電流を流すことで駆動状態とすることができ、被駆動素子が電圧駆動素子であれば所望の電圧を印加することにより駆動状態とすることが可能である。また、反転素子や反転回路等を設ける場合には上記駆動、非駆動状態における電流・電圧印加状態は逆転させることができるし、被駆動素子の特性によっても種類の電流・電圧印加状態の設定が可能であるし、電流や電圧以外の例えば電界や磁界等による制御を受ける素子に対しても駆動状態と非駆動状態が存在する。ここでいう駆動状態と非駆動状態とは、少なくとも2つ以上の異なる状態として認識または観察・評価できるようなことを指すものであり、駆動状態の駆動レベルや非駆動状態の非駆動レベルをそれぞれ2段階以上

有するような状態も含めるものである。

(被駆動素子)

本明細書において被駆動素子とは、駆動制御信号等に基づいて駆動されるような素子や装置を指す。典型的にはキャパシタンス成分を備える素子であり、半導体発
5 光ダイオードや液晶、EL、レーザダイオード、CCD、フォトダイオード、フォ
トトランジスタ、半導体メモリ、CPU、各種センサー、各種電子デバイス、半導
体素子、ダイオードやサイリスタなどの整流素子、や発光素子、受光素子などであ
るが、ダイオード、バイポーラ、FET、HEMT等各種トランジスタ、コンデン
10 サ等、寄生容量を含む何らかの電気容量を備える素子に適用可能であり被駆動素子
自体の発光・非発光を問うものではない。また、被駆動素子が制御駆動される因子
は電圧や電流、電界、磁界、圧力、音波、電磁波、電波、光波など様々なものがあ
るが本件発明の実施に際しては何ら限定されるものではない。また、ここでいう被
15 駆動素子とは、必ずしも単体の素子のみを指すものではなく、複数の素子を有する
装置、例えば複数のLEDを1画素として駆動するような一画素や画素群、半導体
レーザダイオードアレイなどの一アレイやアレイ群でも良く、この意味において駆
動されるべき一単位とでもいうべきものである。

(一端を接地した充電用素子)

本明細書において充電用素子とは、典型的にはコンデンサであるが、量の多少を
問わず電荷を一時蓄え保持し、かつ所定の時期に蓄え保持した電荷を放出できる素
20 子や装置であれば種類を問わず本明細書による充電用素子とすることが可能であ
る。また放出する電荷は充電用素子に一時蓄え保持した電荷のすべてを放出する必
要性は必ずしも要求されない。さらには充電する残留電荷は、被駆動素子やその周
辺及び接続される配線等に残留する電荷であるが、そのすべてを充電するものでな
くても残留電荷の一部を充電しておく場合でも良い。一端を接地したとは、典型的
25 には充電用素子の一端の電位が実質的にグランド電位になるように充電用素子を電
氣的に接続することを意味しているのであり、この意味において電氣的に接続され
ている限り回路の具体的構成は問うものではなく、常時接地されている必要はな
く、回路駆動に応じて適直接地できるような回路構成（例えばスイッチ回路により
5 Vの所定電位とグランドアースの切り替え可能回路な構成など）としても良い。

なお、本明細書にいう充電用素子への充放電制御駆動が実施でき差し支えない範囲で、適宜充電用素子の一端とグラウンド間に電気素子等が存在し、充電用素子の一端にバイアスがある状態としても本発明の実施に際しなら差し支えない。

(接続)

5 本明細書において「接続」とは、典型的には電氣的に接続することを意味するものであり、必ずしも物理的な接続のみを意味しているものではない。なお、最近O E I C (オプトエレクトロニクスインテグレートドサーキット) など電気光素子を用いたデータやエネルギーの送受信が実現されているが、このような電気や光をはじめとする電磁気、圧力、音波、電波、熱などを媒体とする信号データの送受信
10 や各種エネルギーの送受信が可能のように「接続」された状態も本明細書に言う接続であるとするものであり、直接接続、間接接続は問わない。さらには、常時接続されている必要はなく、スイッチ回路や切り替え回路にて駆動回路の駆動状況に応じて必要時のみ (例えば電荷、電気、電流が通る時のみ) 接続されるように構成しても良い。

15 (被駆動素子に接続される配線に発生する残留電荷)

残留電荷は典型的には寄生容量成分を内在するような電荷素子に発生するものであるが、寄生容量成分を内在しないような被駆動素子においても該素子に接続される配線等や周辺に浮遊容量という形で存在し発生する。こういった残留電荷は、配線長さが長くなり、配線数が増加するほど増える傾向にあり、したがってこれらの
20 残留電荷による誤点灯や誤駆動や誤表示、誤作動も増えることになる。本発明においてはこのような被駆動素子への接続配線に発生する残留電荷をも含めて除去することができるものであり上記問題を解決できるものである。さらに、使用する被駆動素子によってはその被駆動素子の動作に最適な駆動初期動作電圧や駆動初期動作電流等との関係で、駆動開始時の最適残留電荷量は異なるものであるが、残留電荷
25 を除去する際にはこのような上記動作駆動に最適な所望の電荷量になるまで除去し
かつ、誤作動や誤駆動、誤発光等が実用上問題の無いレベルになるまで低減できる程度に残留電荷が除去できていれば十分なものであり、必ずしもすべての残留電荷を除去する必要はない。典型例として図2に示す実施の形態に記載の発光ダイオードの場合においては、残留電荷は限りなく零になる程度まですべて除去できること

が望ましいものである。どの程度の残留電荷が除去できるかは、適宜所望の負荷や充電用素子、さらには整流器等を調節することなどにより設計、調整することができるものである。また、本明細書に言う残留電荷は被駆動素子との関係で正負いずれの残留電荷に対しても対応できることはいうまでもないし、充放電制御回路のバイアスを適宜設定することにより残留電荷の除去のみならず、駆動時と逆の電荷が残存するように構成することも可能である。例えば、被駆動素子が整流作用を有する整流素子（典型的にはダイオードでありさらには発光ダイオード）からなる場合には、本件発明の充放電制御回路により被駆動素子の駆動時と逆バイアス電荷を残留電荷として残存させるように設定し、電流検出手段を付加することにより、駆動しながら整流素子のリーク電流（漏れ電流）を検出・確認・検査するように構成することもできる。

（充電経路）

本明細書において充電経路とは、充電用素子に電荷を蓄積するための経路である。被駆動素子やその周辺、被駆動素子に接続された配線から充電用素子まで電荷の一部又は全部が移動できるように接続されていれば良く、常時電流が流れるように短絡されているような状態で無くても良い。充電経路は被駆動素子の電荷が充電用素子に移動しやすいように、充電時の被駆動素子の抵抗に対し、小さい抵抗を有する構成とすると望ましく、さらには1 k Ω 程度の抵抗を有するように構成するとより好ましい。

（接地端）

本明細書において接地端とは、電氣的にグラウンドに通じる端子という意味である。接地までの配線の長短や、間に入るデバイス等すなわち直接接地や間接接地は問わない。

（放電経路）

本明細書において放電経路とは、充電用素子から電荷を放出するための経路である。充電用素子からグラウンド又は所望の放電個所まで充電用素子に蓄積された電荷の一部又は全部が移動できるように接続されていれば良く、常時電流が流れるように短絡されているような状態で無くても良い。放電のタイミングを制御するためのトランジスタ等スイッチ回路や整流器を有する構成とすることもできる。放電先

はグラウンドへのアース放電以外にも、被駆動素子へ駆動電流の一部又は全部として活用するような放電とすることも可能であり、この場合には残留電荷を廃棄することなく有効に駆動電流として再利用することができるので、省エネルギーでありエコリサイクル回路を実現することができる。

5 (充放電制御回路)

本明細書において充放電制御回路とは、被駆動素子やその周辺、及び被駆動素子に接続される配線などに発生する残留電荷を除去、又は低減、又は適宜制御するために設けられる回路であり、典型的には、被駆動素子の駆動、非駆動を制御する駆動回路を備え、充電用素子や、充電用素子に充電するための充電経路、放電経路を
10 そなえる。典型的には上記充電用素子がコンデンサであり、好ましくは抵抗や整流器を備えるものである。さらにはまた、充放電を制御するためにトランジスタ、スイッチ回路などを適宜設けることもできる。

(m行n列のマトリクス状に配列)

本明細書においてm行n列のマトリクス状という場合、mとnはそれぞれ0以上の整数である。例えば、1行だけ又は1列だけのドットライン状の配列でも良い
15 し、1行1列すなわち被駆動素子が1個だけから構成される配列もこれに含まれる。マトリックスとは上述のようなものであり、全体の形状を表現する言葉ではないものであり、方形の網目状である必要は必ずしも必要でないので、フレキシブルに柔軟に形状変化が可能のような配置でも良いものである。接続された接続形態が
20 マトリックス状の接続であれば実際の形状、形態は問わない。ただし、実際の形状も含めてマトリックス状であれば充放電制御回路の配線が簡便にできるのでより好ましい。

(各列ごとに設けられた第一ライン)

第1ラインはコモンライン、電流駆動ライン、電圧駆動ライン、コモンソースライン等とすることができる。
25

(各行ごとに設けられた第二ライン)

第2ラインはコモンライン、電流駆動ライン、電圧駆動ライン、コモンソースライン等とすることができる。

(通電制御)

電流制御、電圧制御、誘導電流制御、誘導電圧制御などなど、電流を伴うすなわち電子や電荷の移動を伴う制御であれば電流の多少を問わず本明細書に言う通電制御という。

(寄生容量を有する半導体素子)

- 5 本明細書において寄生容量を有する半導体素子とは、典型的には、発光ダイオード、トランジスタ、フォトダイオード、フォトトランジスタ、CCD、メモリ、液晶、EL（エレクトロルミネッセンス）などの発光、受光、表示制御用素子である。しかし寄生容量を有するものであれば半導体素子単体でなくとも、例えば複数の半導体素子を有する半導体装置や半導体素子と周辺回路（典型的にはICなど）
- 10 なども含めた半導体装置なども本明細書に言う半導体素子とするものである。すなわちここでいう素子とは、単一のデバイスのみ指すのではなく、一単位という意味合いのものであり半導体からなるデバイス群の一単位という意味合いに用いるものである。

(前記充電経路と前記放電経路が同じ経路)

- 15 充電経路と放電経路が同じとは、典型的には電氣的通路として同一であるという意味であり、両経路は電流方向は逆向きになるものである。両経路にトランジスタ等の電子機能素子を設けることもでき、この場合にはトランジスタ等電子機能素子内部の電流経路までが同一であることまでは必ずしも必要ではない。

(駆動状態における駆動電流として放電)

- 20 放電される電荷が駆動電流の一部又は全部として用いられることをいうものである。グラウンドにアースする放電では放電された残留電荷は、廃棄されることになるが、駆動電流として用いると残留電荷を再利用できることになるので、省エネにもなり好ましい。

- 25 図面の簡単な説明

図1は、本発明に係る実施の形態における表示装置の構成を概念的に示す概念図である。

図2は、本発明に係る誤点灯防止回路の具体例を示す回路図である。

図3は、本発明に係る誤点灯防止回路との比較のために示す回路図である。

図 4 は、本発明に係る誤点灯防止回路と比較のための実験結果を示す図である。

図 5 は、本発明に係る誤点灯防止回路の有効性を確認するための実験結果を示す図である。

図 6 は、本発明に係る表示装置の制御を行う際のタイミングチャートである。

5 図 7 は、本発明の第 2 の駆動方法の第 1 ステップの説明図である。

図 8 は、本発明の第 2 の駆動方法の第 2 ステップの説明図である。

図 9 は、本発明の第 2 の駆動方法の第 3 ステップの説明図である。

図 10 は、本発明の第 2 の駆動方法の第 4 ステップの説明図である。

図 11 は、本発明の実施態様に関わる説明図である。

10 図 12 は、疑似点灯防止回路の実施態様 3 に関わる説明図である。

図 13 は、疑似点灯防止回路の実施態様 4 に関わる説明図である。

図 14 は、疑似点灯防止回路の実施態様 5 に関わる説明図である。

図 15 は、疑似点灯防止回路の実施態様 6 に関わる説明図である。

図 16 は、疑似点灯防止回路の実施態様 7 に関わる説明図である。

15 図 17 は、疑似点灯防止回路の実施態様 8 に関わる説明図である。

発明を実施するための最良の形態

以下、図面を参照して本発明に係る実施の形態について説明する。ただし、以下に示す実施の形態は、本発明の技術思想を具体化するための充放電制御回路、発光装置及びその駆動方法を例示するものであって、本発明は充放電制御回路、発光装置及びその駆動方法を以下に限定するものではない。

20 図 1 は本発明に係る実施の形態における発光装置の構成の概略を示す概念図である。本実施の形態の発光装置は、図 1 の概念図に示すように、

(1) 複数の発光素子 4 が m 行 n 列のマトリクス状に配列され、各列の発光素子 4 のカソード端子がそれぞれ電流ライン 6 に接続されかつ各行の発光素子 4 のアノード端子がそれぞれコモンソースライン 5 に接続されることにより構成された表示部と、

(2) コモンソースライン 5 にそれぞれ対応して接続された m 個のスイッチ回路を備え、入力される点灯制御信号によって指定された点灯期間においてアドレス信号

で指定されたコモンソースラインを電流源と接続することにより該コモンソースラインに接続された発光素子4に電流を供給する電流源切り換え回路1と、

(3) 順次入力されるn個の階調データをそれぞれ記憶する記憶回路を備え、入力される点灯制御信号によって指定された点灯期間において、各記憶回路に記憶された階調データに応じた階調幅で対応する電流ラインを駆動状態とする定電流制御回路部3と、

(4) さらに、上記電流源切り換え回路1は、コモンソースラインのON/OFFを制御するコモンソースドライバ12の駆動回路と、各発光素子のアノード端子および上記駆動回路の一端に接続する充電経路と、該充電経路に接続し上記駆動回路を經由して接地端に至る放電経路とを有する誤点灯防止回路を備える。ここで上記充電経路とは、コモンソースラインが非通電状態にあるとき各発光素子近傍における残留電荷が充電用素子に流れ込む際に通過する経路であり、また上記放電経路とは、コモンソースラインが通電状態にあるとき上記充電用素子に充電された電荷が接地端にて放電される際に通過する経路である。

以上のように構成した実施の形態の発光装置において、電流源切り換え回路1と定電流制御回路部3の切り換えはいずれも点灯制御信号によって行い、点灯制御信号が点灯期間を示す場合には電流源切り換え回路1と定電流制御回路部3とを駆動状態とする。そして、この駆動状態の時に、電流源切り換え回路1において入力されるアドレス信号で指定されたコモンソースラインを電流源と接続し、定電流制御回路部3において、各記憶回路に記憶された階調データに基づいて該階調データに応じた階調幅で対応する電流ラインを駆動状態とすることにより、アドレス信号により指定されたコモンソースラインに接続された各発光素子に対応する階調データに応じた階調幅で点灯させる。また、非駆動状態の時には、電流源切り換え回路1を非駆動とする。このようにすると、点灯制御信号が非点灯期間を示す場合に各発光素子又はその周辺に残留している電荷が、充電経路を通過して充電用素子に充電され、点灯制御信号が点灯期間を示す場合に充電用素子に充電されている電荷が放電経路を通過して接地端から放電されるため、各発光素子又はその周辺には電荷がほとんど残留していない状態となる。

以下、順次点灯期間と非点灯期間が繰り返され、各点灯期間において順次各行に

配列された発光素子が点灯される。

以上のように構成することにより、点灯期間において発光素子又はその周辺に蓄積された電荷が、次の非点灯期間で放電されるので、点灯期間においては常に各発光素子及びその周辺に不用な電荷が蓄積されていない状態で点灯制御することができる。

これにより、本実施の形態の発光装置では、残留電荷による影響を受けることなく点灯制御できるので、発光状態において十分なコントラストを得ることができ、品質の高い表示が可能となる。

(本実施の形態の具体的な構成例)

以下、図1を参照して本実施の形態に係るLED表示装置の具体的な構成を説明する。

本具体例では、図1に示すように、電流源切り換え回路1はデコーダ回路11とコモンソースドライバ12とからなり、デコーダ回路11は点灯制御信号がLOWレベルの時にアドレス信号に従って指定されたコモンソースライン5と電流源を接続するように、コモンソースドライバ12のON/OFF制御をする。本具体例では、図2に示すように、電界効果型トランジスタ(FET=Field Effect Transistor)、該FETのON/OFFを制御するためのスイッチング素子、および複数の抵抗を含む駆動回路をコモンソースドライバ12内に設けることができる。ここで、スイッチング素子の一端は、接地され、別の一端は抵抗を介してFETのゲート端子に接続されている。また、FETのドレイン端子は電源と接続され、ソース端子は各発光素子のアノード端子と接続されている。さらに、本具体例では、FETのソース端子側あるいは各発光素子のアノード端子側が抵抗を介して充電用素子に接続されることにより充電経路が形成され、該充電用素子の一端は接地されている。またさらに、本具体例では、接地されていない方の充電用素子の一端は整流器を介してFETのゲート端子側に接続されることにより放電経路が形成されている。

尚、電流源切り換え回路1において、点灯制御信号がHIGHレベルの時には、デコーダ回路11は全てのコモンソースラインと電流源とを切り離すようにコモンソースドライバ12を制御する。

このように構成された電流源切り換え回路1により、LED表示部10のコモンソースライン5は、点灯制御信号がLOWレベルの時にアドレス信号により指定されたコモンソースライン5のみが電流源と接続される。

また、定電流制御回路部3は、シフトレジスタ31と記憶回路32とカウンタ33とデータ比較器34と定電流駆動部35とによって構成する。

以上のように構成した定電流制御回路部3は、シフトレジスタ31によってシフトクロックに同期して階調データをn回シフトして、ラッチクロックに応答してn本の電流ラインの各ラインに対応する階調データをそれぞれ記憶回路32に入力して記憶させる。そして、点灯制御信号がLOWレベルの間において、階調基準クロックを計数クロックとして、カウンタ33で計数した値と階調データとをデータ比較器34で比較して定電流駆動部35に入力し、定電流駆動部35により階調データ値に対応した駆動パルス幅の間、一定の電流が各電流ラインに流れるように制御する。

以上のようにして、電流源切り換え回路1と定電流制御回路部3とによって、点灯制御信号がLOWレベルの間においてLED表示階調制御を行う。尚、点灯制御信号がHIGHレベルの間は、LED表示部10は、電流源切り換え回路1及び定電流制御回路部3とは接続されていない状態である。

以上のように構成された図1のLED表示装置は、点灯制御信号がLOWレベルの時に、LED表示部10が定電流駆動されることによって所定の発光ダイオードが点灯され、点灯制御信号がHIGHレベルの時にはLED表示部10の定電流駆動が停止される。

以上の実施の形態においては、発光ダイオードを発光素子として用いたLED表示装置について説明したが、本発明はこれに限られるものではなく、本実施の形態の駆動回路及び駆動方法は、エレクトロルミネッセンス表示装置、フィールドエミッションタイプ表示装置(FED)等の他の発光素子を用いた表示装置においても同様に適用することができる。

以下、図面を参照して本発明に係る実施態様について説明する。

(実施態様1)

図1は本発明に係る実施態様におけるLED表示装置の構成の概略を示す概念図

である。ここで、本発明による誤点灯防止回路 3 6 は、各コモンソースラインごとに設けられている。本実施態様における L E D 表示装置は、複数の発光ダイオード 4 が m 行 n 列のマトリクス状に配列され、各列の発光ダイオード 4 のカソード端子がそれぞれ電流ライン 6 に接続されかつ各行の発光ダイオード 4 のアノード端子がそれぞれコモンソースライン 5 に接続されることにより構成された L E D 表示部と、コモンソースライン 5 にそれぞれ対応して接続された m 個のスイッチ回路を備え、入力される点灯制御信号によって指定された点灯期間においてアドレス信号で指定されたコモンソースラインを電流源と接続することにより該コモンソースラインに接続された発光ダイオード 4 に電流を供給する電流源切り換え回路 1 と、順次入力される n 個の階調データをそれぞれ記憶する記憶回路を備え、入力される点灯制御信号によって指定された点灯期間において、各記憶回路に記憶された階調データに応じた階調幅で対応する電流ラインを駆動状態とする定電流制御回路部 3 とを含む。

さらに図 2 は、本実施態様におけるコモンソースドライバの駆動回路および誤点灯防止回路 3 6 の回路図を示す。なお、本発明における誤点灯防止回路 3 6 の部分は、図 2 において破線で囲まれた範囲である。本実施態様では、F E T、該 F E T の O N / O F F を制御するためのトランジスタ、複数の抵抗を含む駆動回路を各コモンソースラインごとにコモンソースドライバ 1 2 内に設けることができ、さらに上記各駆動回路に対して誤点灯防止回路 3 6 がそれぞれ設けられる。そこで、簡単のために本実施態様についての説明では、F E T (以下「Q 1」あるいは「Q 2」と呼ぶ)、該 F E T の O N / O F F を制御するためのトランジスタ (以下「Q 3」と呼ぶ)、および複数の抵抗を含む駆動回路、並びに誤点灯防止回路 3 6 を、任意のコモンソースライン (以下「コモンソースライン 1」と呼ぶ) と別のコモンソースライン (以下「コモンソースライン 2」と呼ぶ) とに設けた場合について説明する。

コモンソースライン 1 を通電制御する駆動回路において、Q 3 のエミッタ端子は接地され、コレクタ端子は抵抗 R 3 (抵抗値 $22\ \Omega$) を介して Q 1 のゲート端子に接続され、ベース端子はデコーダ回路に接続されている。また、Q 1 のドレイン端子は電源 (5 V) と接続され、ソース端子は、コモンソースライン 1 に対して n 個

設けられる発光ダイオードのうち任意の発光ダイオード（以下「L 1」と呼ぶ）のアノード端子と接続されている。さらに、誤点灯防止回路として本実施態様では、Q 1のソース端子側および各発光ダイオードのアノード端子側が抵抗R 1を介してコンデンサ（以下「C 1」と呼ぶ）の一端に接続されることにより充電経路が形成され、C 1の他端は接地されている。またさらに、接地されていない方のC 1の一端は、ダイオード（以下「D 1」と呼ぶ）を介してQ 1のゲート端子およびQ 3のコレクタ端子に接続されることにより、充電経路から接地端に至る放電経路が形成されている。ここで、充電経路の途中に設置される抵抗R 1は、コモンソースライン1が選択され通電状態にある場合に、電荷がC 1に一定量以上流れ込むのを防止し、さらにはQ 1のゲート電圧が上昇することによるQ 1の発振等の誤作動を防止するために、抵抗値を調節されて設けられている。

ここでR 1の抵抗値は、小さすぎると発光ダイオードL 1の駆動時に廃棄される電流が増加（Q 1→R 1→D 1→Q 3→グランドアース）し、点灯に寄与しない余計な電流が発生することになるので、消費電力が増大し発光装置のエネルギー効率が悪化するので好ましくない。一方、R 1の抵抗値が大きすぎる（～2 k Ω以上）と、発光ダイオードL 1の残留電荷がコンデンサC 1に充電する際の抵抗となり充電が阻害される傾向が強くなるので好ましくない。最適値は発光ダイオードの順方向導通前の抵抗値などによって決定できるものであるが、1 k Ω前後が非常に好ましい動作をする（誤点灯が防止できる）ことが判明した。

また、放電経路の途中に設置されるダイオードD 1は、Q 1が駆動状態から非駆動状態に移行する際に、即ちQ 3が非駆動状態となった際に電源（5 V）側からR 2を通過してC 1へ電流が流れ込むのを防ぐために設けられている。

コモンソースライン2を通電制御する駆動回路において、コモンソースライン1に対して設けられたものと同様の駆動回路および誤点灯防止回路3 6が設けられる。ここで、Q 2のソース端子は、コモンソースライン2に対してn個設けられる発光ダイオードのうち任意の発光ダイオード（以下「L 2」と呼ぶ）のアノード端子と接続されている。さらに、L 1およびL 2は共に、定電流制御回路部3内のドライバICの一端に接続され、該ドライバICの他端は接地されている。

また、充放電用コンデンサC 1の最適値を決めるに際しては、C 1の容量が大き

すぎると、発光ダイオードL1の残留電荷はコンデンサC1に充電し易くなり蓄積できる残留電荷量も増えるものの、発光ダイオードL1の逆方向リーク電流がある場合にQ2→L2→L1→R1→C1なる電流経路が多量に発生し、発光ダイオードL2の誤点灯が生じる傾向が強くなるので好ましくない。また、充放電用コンデンサC1の容量が小さすぎると発光ダイオードL1に発生する残留電荷を十分にコンデンサC1に蓄えることができず、したがって残留電荷の除去が不十分となり多大の残留電荷が残留することにより発光ダイオードL1が誤点灯する場合があるので好ましくない。本発明の典型的実施態様としては、コンデンサC1の容量は0.01 μ F程度の容量が上記観点から最適値であると判明した。

10 図6は、本発明の誤点灯防止回路を使用してLED表示装置を点灯制御する際のタイミングチャートを示す。以下順を追って、L1の周辺に残留電荷を蓄積させることなく各コモンソースラインを点灯制御する方法について説明する。

①Q1は、PチャンネルのFETであり、ゲート端子側の電位がLOW(0V)のとき通電状態、ゲート端子側の電位がHIGH(5V)のとき非通電状態となる素子である。コモンソースライン1が選択された状態、即ちQ1が通電状態のときQ1のゲート電位はLOWだからC1(容量0.01 μ F)の電荷はD1を含む放電経路を通り、接地されているQ3のエミッタ端子側から放電される。

②コモンソースライン1に代わってコモンソースライン2が選択された状態、即ちQ1のゲート端子側の電位がHIGHになるとQ1は非通電状態となり、誤点灯の原因となるL1周辺の残留電荷は抵抗R1を含む充電経路を通り、C1に充電される。なお、放電経路にD1が設けられていない場合、Q1が非駆動状態のときQ1のゲート端子側の電位がHIGHだから、C1は、電源(5V)からR2を通りC1に流れ込む電流により充電されてしまい充電経路から流れ込む電流によりそれ以上充電されることはない。しかし、本実施態様のように放電経路にD1が設けられていることにより、放電経路からの電流によりC1を充電させることなく充電経路から残留電荷のみをC1に充電させることが可能である。

ここで、図3に比較例として示す回路37を設けた場合、コモンソースライン2に代わって他のコモンソースライン(コモンソースライン1を除く)を選択したとき、L1の整流機能が失われていると、L2からL1まで電流が流れることにより

本来非点灯状態であるべきはずのL 2は点灯してしまうが、本発明による誤点灯防止回路を設けた場合、残留電荷がC 1に充電され、充電後はそれ以上電荷がほとんど流れ込まない。すなわち、本発明に係る誤点灯防止回路を設けた表示装置を形成すると、L 2を点灯させたくないときに、L 2を流れる電荷を最小限に抑えることにより、誤点灯による表示品質の低下を防ぐことが可能である。

③Q 1が通電状態となるとゲート端子側の電位はLOWだから再びC 1に蓄積された電荷は放電される。

以上、①から③の状態が繰り返し生じることによって、表示装置全体の誤点灯を防止できることが観察された。

また、L 1のアノード端子側の電圧を測定し、本発明による誤点灯防止回路3 6が有効に働いているかどうかを確認した。図5 (c)は誤点灯防止回路が存在しない場合のL 1のアノード端子側電圧の経時変化であり、また図5 (d)は本発明による誤点灯防止回路を使用した場合のL 1のアノード端子側電圧の経時変化を示す図である。誤点灯防止回路が存在しない場合、図5 (c)に示されるようにQ 1が非通電状態となった瞬間、残留電荷はL 1を通過するため、L 1のアノード端子側電圧はQ 1が駆動状態となる直前の電圧レベルまで徐々に降下している。一方、本発明による誤点灯防止回路を使用した場合、図5 (d)に示されるようにQ 1が非通電状態となった瞬間、残留電荷は直ちにコンデンサに充電されるため、L 1のアノード端子側電圧はQ 1が駆動状態となる直前の電圧レベルまで瞬時に降下している。このことは、誤点灯防止回路が存在しない場合、Q 1を非通電状態としたときL 1のアノード端子側に余分な電流が発生するが、誤点灯防止回路が存在する場合、Q 1を非通電状態としたときL 1のアノード端子側にほとんど電流が発生しないことを示す。従って、本発明による誤点灯防止回路により上記余分な電流による誤点灯が防止されることが確認された。

図3に比較例として示した回路3 7を駆動回路に設けた場合について、同様にL 1のアノード端子側の電圧を測定した。図4 (a)は回路3 7が存在しない場合のL 1のアノード端子側電圧の経時変化であり、また図4 (b)は回路3 7を設けた場合のL 1のアノード端子側電圧の経時変化を示す図である。回路3 7が存在しない場合、図4 (a)に示されるようにQ 1が非通電状態となった瞬間、残留電荷は

L 1 を通過するため、L 1 のアノード端子側電圧はQ 1 が駆動状態となる直前の電圧レベルまで徐々に降下している。回路 3 7 を設けた場合、図 4 (b) に示されるようにQ 1 が非通電状態となった瞬間、L 1 のアノード端子側の電圧が 0 V まで降下し、L 1 の整流機能が失われている場合にはL 1 に逆電流が流れ、L 2 の誤点灯が発生する。ところが、コンデンサを含む本発明による誤点灯防止回路 3 6 では、
5 図 5 (d) に示されるようにL 1 のアノード端子側の電圧は、0 V まで降下することなくある平衡状態で一定となるため、逆電流がそれ以上流れ込まずL 2 の誤点灯が発生しない。

また、整流機能が失われたLEDをL 1 に対して平行に接続したが、ほとんど誤
10 点灯は起こらなかった。

(比較例 1)

図 3 は、本発明の誤点灯防止回路との比較のために形成された回路図である。なお、本図において破線で囲まれた範囲が、本発明との比較のために形成された回路 3 7 の部分である。図 3 に示されるように、発光素子のアノード端子およびQ 1
15 (Q 2) のソース端子に対して抵抗のみから構成される回路 3 7 を形成する。ここで、抵抗の一端は発光素子のアノード端子およびQ 1 (Q 2) のソース端子に接続し、他端は接地されている。本比較例による回路構成では、L 1 の整流機能が失われている場合にL 1 に逆電流が流れ、表示装置全体に渡って誤点灯が確認された。

(実施態様 2)

20 以下、本発明の第二の実施態様について図面を参照して説明する。図 7 ~ 図 1 0 に、本発明に係る第 2 の駆動方法を示す。この第 2 の駆動方法は、走査が次のコモンスイッチラインへ移る際に、電流ラインを残留電荷除去をするようにした場合の例である。

図 7 ~ 図 1 0 において、A₁ ~ A₂₅₆ は電流ライン、B₁ ~ B₆₄ はコモンスイッチライン、E_{1,1} ~ E_{256,64} は各交点位置につながれた電荷素子、4 1 はコモンスイッチライン
25 走査回路、4 2 は電流ラインドライブ回路、4 3 は陽極充放電制御回路、4 4 は駆動制御回路である。

コモンスイッチライン走査回路 4 1 は、各コモンスイッチラインB₁ ~ B₆₄ を順次に走査するための走査スイッチ 4 5₁ ~ 4 5₆₄ を備えている。各走査スイッチ 4 5₁ ~

4 5₆₄の一方の端子は電源電圧からなる逆バイアス電圧V_{cc}（例えば、10V）に接続されているとともに、他方の端子はアース電位（0V）にそれぞれ接続されている。

5 電流ラインドライブ回路42は、駆動源たる電流源42₁～42₂₅₆と、各電流ラインA₁～A₂₅₆を選択するためのドライブスイッチ46₁～46₂₅₆とを備えており、任意のドライブスイッチをオンすることにより、当該電流ラインに対してドライブ用の電流源42₁～42₂₅₆を接続する。

10 また、本発明に関わる陽極充放電制御回路43は、電流ラインA₁～A₂₅₆、及び各交点位置につながれた電荷素子E_{1,1}～E_{256,64}の残留電荷を除去するための充放電用コンデンサ、ダイオードを備えている。

なお、これらの走査スイッチ45₁～45₆₄、ドライブスイッチ46₁～46₂₅₆のオン・オフおよび陽極充放電制御回路43の充放電制御は、駆動制御回路44によって制御される。

15 次に、前記図7～図10を参照して、第2の駆動方法による駆動動作について説明する。なお、以下に述べる動作は、コモンスイッチラインB₁を走査して電荷素子E_{1,1}とE_{2,1}を駆動した後、コモンスイッチラインB₂に走査を移して電荷素子E_{2,2}とE_{3,2}を駆動する場合を例に採って説明する。また、説明を分かり易くするために、駆動している電荷素子についてはダイオード記号で示し、駆動していない電荷素子についてはコンデンサ記号で示した。また、コモンスイッチラインB₁～B₆₄に印加する逆バイアス電圧V_{cc}は、装置の電源電圧と同じ10Vとした。

20 まず、図7では、走査スイッチ45₁が0V側に切り換えられ、コモンスイッチラインB₁が走査されている。他のコモンスイッチラインB₂～B₆₄には、走査スイッチ45₂～45₆₄により逆バイアス電圧10Vが印加されている。さらに、電流ラインA₁とA₂には、ドライブスイッチ46₁と46₂によって電流源42₁、42₂が接続されている。また、他の電流ラインA₃～A₂₅₆には、陽極充放電制御回路43によって残留電荷が除去されている。

したがって、図7の場合、電荷素子E_{1,1}とE_{2,1}のみが順方向にバイアスされ、電流源42₁と42₂から矢印のように駆動電流が流れ込み、電荷素子E_{1,1}とE_{2,1}のみが駆動している。この図7の状態では、コンデンサにハッチングして示した電荷素子

は、それぞれ図のような極性の向きに充電された状態となっている。この図7の駆動状態から図10の電荷素子 $E_{2,2}$ と $E_{3,2}$ が駆動する状態に走査を移行する際に、以下のような残留電荷充放電による残留電荷の除去が行なわれる。

すなわち、走査が図7のコモンスイッチライン B_1 から図10のコモンスイッチライン B_2 に移行する前に、まず、図8に示すように、陽極充放電制御回路43により電流ライン $A_1 \sim A_{256}$ の残留電荷を除去する。これにより電流ラインの、各電荷素子に充電されていた電荷は図中の矢印で示すようなルートを通して充放電し、電荷素子の残留電荷が除去される。

前記のようにして、すべての電荷素子の残留電荷を除去し、図9に示すように、コモンスイッチライン B_2 に対応する走査スイッチ 45_2 のみを0V側に切り換え、コモンスイッチライン B_2 の走査を行なう。また、ドライブスイッチ 46_2 と 46_3 のみを電流源 42_2 と 42_3 側に切り換えるとともに、陽極充放電制御回路 43_1 、 $43_4 \sim 43_{256}$ を充放電することにより、電流ライン A_1 、 $A_4 \sim A_{256}$ の残留電荷を除去する。

上記スイッチの切り換えによってコモンスイッチライン B_2 の走査が行なわれると、前述したようにすべての電荷素子の残留電荷は除去されているので、次に駆動させるべき電荷素子 $E_{2,2}$ と $E_{3,2}$ には、図9中に矢印で示したような複数のルートで充電電流が流れ込み、それぞれの電荷素子の寄生容量 C が充電される。

すなわち、電荷素子 $E_{2,2}$ には、電流源 $42_2 \rightarrow$ ドライブスイッチ $46_2 \rightarrow$ 電流ライン $A_2 \rightarrow$ 電荷素子 $E_{2,2} \rightarrow$ 走査スイッチ 45_2 のルートで充電電流が流れ込むとともに、走査スイッチ $45_1 \rightarrow$ コモンスイッチライン $B_1 \rightarrow$ 電荷素子 $E_{2,1} \rightarrow$ 電荷素子 $E_{2,2} \rightarrow$ 走査スイッチ 45_2 のルート、走査スイッチ $45_3 \rightarrow$ コモンスイッチライン $B_3 \rightarrow$ 電荷素子 $E_{2,3} \rightarrow$ 電荷素子 $E_{2,2} \rightarrow$ 走査スイッチ 45_2 のルート、 \dots 、走査スイッチ $45_{64} \rightarrow$ コモンスイッチライン $B_{64} \rightarrow$ 電荷素子 $E_{2,64} \rightarrow$ 電荷素子 $E_{2,2} \rightarrow$ 走査スイッチ 45_2 のルートからも充電電流が流れ込み、電荷素子 $E_{2,2}$ はこれら複数の充電電流によって充電されて駆動し、図10に示す定常状態に移行する。

また、電荷素子 $E_{3,2}$ には、電流源 $42_3 \rightarrow$ ドライブスイッチ $46_3 \rightarrow$ 電流ライン $A_3 \rightarrow$ 電荷素子 $E_{3,2} \rightarrow$ 走査スイッチ 45_2 の通常のルートで充電電流が流れ込むとともに、走査スイッチ $45_1 \rightarrow$ コモンスイッチライン $B_1 \rightarrow$ 電荷素子 $E_{3,1} \rightarrow$ 電荷素子 $E_{3,2} \rightarrow$ 走査

スイッチ 4 5₂のルート、走査スイッチ 4 5₃→コモンスイッチライン B₃→電荷素子 E_{3,3}→電荷素子 E_{3,2}→走査スイッチ 4 5₂のルート、・・・、走査スイッチ 4 5₆₄→コモンスイッチライン B₆₄→電荷素子 E_{3,64}→電荷素子 E_{3,2}→走査スイッチ 4 5₂のルートからも充電電流が流れ込み、電荷素子 E_{3,2}はこれら複数の充電電流によって充電されて駆動し、図 10 に示す定常状態に移行する。

以上述べたように、第2の駆動方法は、次の走査に移行する前に、電流ラインの残留電荷を除去し、一旦、残留電荷を除去するようにしたので、次の走査線に切り換えられた際に、切り換えられた走査線上の電荷素子を速やかに駆動させることができる。

なお、前記駆動させるべき電荷素子 E_{2,2}、E_{3,2}以外の他の電荷素子についても、図 9 中に矢印で示したようなルートでそれぞれ充電が行なわれるが、これらの充電方向は逆バイアス方向であるので、電荷素子 E_{2,2}、E_{3,2}以外の他の電荷素子が誤駆動するおそれはない。

前記図 7～図 10 の例では、駆動源として電流源 4 2₁～4 2₂₅₆を用いた場合を示したが、電圧源を用いても同様に実現することができる。本実施態様では、マトリックス状の電荷素子を1モジュールとして駆動したものであるが、マトリックスでなくてもドットライン状の電荷素子が、一列に並んだ構造に対しても1モジュール又はラインとして適用できるものである。この場合には、図 11 に示すように各電流ライン A₁～A₂₅₆が1本ずつ独立した形態として1モジュールとして駆動するものであり、また電流ライン A₁～A₂₅₆のうち複数本ごとにまとめて1モジュールとして駆動するような実施形態や列方向に複数本つなげた実施形態としても実現することもできる。この場合には、コモンスイッチラインにはひとつの電荷素子が対応しているため、リーク等があってもコモンスイッチラインを通じての他の電荷素子への電流供給が発生し難くなるので、この場合においても誤点灯を確実に防止できるために非常に好ましい。要するに電流ラインの本数とコモンスイッチラインの本数ならびに電流ラインとコモンスイッチラインの各交点位置に配置される各電荷素子の配線数や個数についてはそれらに依存することなく無関係に本発明が実施できるものであり、本実施態様に限定されるものでは決してない。つまり各電荷素子1個ごとに充放電制御回路を設けることもできるものである。また、各電荷素子 E_{1,1}～E

256, 64についても様々な電子機能素子例えば、整流素子や発光素子、受光素子、さらにはダイオードやバイポーラ、FET、HEMTなどの各種トランジスタ、あるいは液晶、コンデンサなど寄生容量を有する何らかの電気容量を備える素子やモジュールに対して発明の実施をできるものであり、1つのモジュールで異なる素子を
5 組み合わせて用いても良いので、本発明の技術範囲に対して本実施態様に一切限定されるものではない。

ところで、前述した図9を参照すれば明らかなように、本発明の駆動方法による
ときは、次の走査に移った際、次に駆動させるべき電荷素子 $E_{2,2}$ と $E_{3,2}$ は、電流源 4
 2_2 、 $4 2_3$ だけから充電されるだけでなく、逆バイアス電圧を与えられたコモンスイ
10 ッチライン B_1 、 $B_3 \sim B_{64}$ から電流ライン A_2 、 A_3 に接続された他の電荷素子を通じて
も充電される。

このため、電流ラインに接続された電荷素子の数が多い場合には、この他の電荷
素子を介した充電電流だけでも電荷素子 $E_{2,2}$ と $E_{3,2}$ は微小ではあるが駆動する
ことができる。したがって、このような場合には、他の電荷素子を介した充電電流
15 による駆動継続時間よりも短い周期でコモンスイッチラインを走査すれば、陽極ド
ライブ回路2の電流源 $4 2_1 \sim 4 2_{256}$ を不要とすることもできる。

さらに、前記例は、陰極走査・陽極ドライブ方式の場合を例にとって説明した
が、陽極走査・陰極ドライブ方式でも同様に実施できることは当然である。

以上説明したように、走査位置を次の走査線に切り換えることにより、駆動させ
20 るべき電荷素子の寄生容量をドライブ線を介して駆動源で充電するとともに、駆動
されない他の電荷素子の寄生容量を通じて走査線の逆バイアス電圧によっても充電
するようにしたので、駆動させるべき電荷素子の両端電圧を駆動可能な電位まで立
ち上がらせることができ、電荷素子を速やかに駆動させることができる。また、他
の電荷素子を介した充電も利用しているため、個々の駆動源の容量を小さくするこ
25 ともでき、駆動装置を小型化することも可能である。

さらに、ドライブ線側の駆動源をすべて省略しながら高速に駆動できるようにし
たので、駆動装置をさらに簡潔かつ小型化することも可能である。

また、 $B_1 \sim B_{64}$ コモンスイッチライン（走査線）を制御するコモンスイッチライ
ン走査回路41は、各走査スイッチ $4 5_1 \sim 4 5_{64}$ の一方の端子が電源電圧からなる

逆バイアス電圧 V_{cc} （例えば、10V）に接続される例を示したが、さらに小さい逆バイアス電圧 V_{cc} （例えば1Vなど）としても良く、さらにはバイアス無しのオープンにしても良い。オープンにした場合には、各電荷素子にリークが生じた場合においても他の電荷素子が誤駆動するような電流経路が形成され難いのでより好ましい。

また、電流源42はこの実施態様ではアノード側に設置したがカソード側に設けた回路とすることもできる。また電流源の代わりに電圧源で駆動する回路や素子を用いることも可能である。

（実施態様3）

10 ついで、本発明充放電防止回路にかかわる誤点灯防止回路の第4の実施態様について図12に基づいて説明する。

図12においてスイッチ（SW2）はスイッチ（SW1）と同期して動作し、スイッチ（SW1）が電源（5V）に接続されるとき、スイッチ（SW2）は開放され、スイッチ（SW1）が接地に接続されるとき、スイッチ（SW2）は接地に接続されるように設定されている。また、スイッチ（SW1）が接地に接続されたとき、トランジスタ（Q1）はONし、発光ダイオード（L1）はドライバICの駆動状態に応じて点灯する。このとき、スイッチ（SW2）は接地に接続され、コンデンサ（C1）に蓄えられていた残留電荷はスイッチ（SW2）を通り放電される。

20 スwitch（SW1）が電源（5V）に接続されたとき、トランジスタ（Q1）はOFFし発光ダイオード（L1）はドライバICの駆動状態に関わらず非駆動状態となる。トランジスタ（Q1）がOFFすると同時に、スイッチ（SW2）は開放され、発光ダイオード（L1）に蓄えられた不要な残留電荷は抵抗（R1）を通りコンデンサ（C1）に充電されるので、発光ダイオード（L1）の残留電荷による発光ダイオード（L1）の誤点灯を速やかに防ぐことができる。

25 発光ダイオード（L1）が、例えば逆バイアスリーク電流を生じるような整流機能を失った素子である場合、トランジスタ（Q1）がOFFし、トランジスタ（Q2）がONしたとき、 $Q2 \rightarrow L2 \rightarrow L1$ （リーク） $\rightarrow R1 \rightarrow C1 \rightarrow SW2 \rightarrow$ 接地の電流経路ができるが、コンデンサ（C1）は発光ダイオード（L1）の残留電荷で

充電されているため、この経路ではそれ以上電流が流れず、発光ダイオード（L 2）の誤点灯は起こらない。

本件発明のすべての実施の形態および実施態様においてもトランジスタ（Q 1、Q 2、・・・Q n）はpチャネルMOSFETによる例を示しているが、典型的例示でありスイッチ機能を有する素子や回路であれば代替可能であるので、これに限定されることはない。

また、実施態様 3 では専用の放電経路を設けたことに特徴がありこの放電回路には他の電子機能素子が設けられていないのでコンデンサ（C 1）から速やかに放電可能であり、放電によりコンデンサ（C 1）の残留電荷を常に実質零レベルにすることが可能である。さらには、本実施態様ではスイッチ 1 とスイッチ 2 は同期して作動させたが、必ずしも同期していなくてもダイオードの点灯・非点灯に応じて充電・放電できるよう適宜動作設定させれば良く、特に放電タイミングはダイオードの駆動点灯期間中であれば任意の時間帯に放電すればよい。

（実施態様 4）

続いて本発明の充放電防止回路に関わる誤点灯防止回路の実施態様 4 について、図 1 3 に基づき説明する。本実施態様の擬似（誤）点灯防止回路は、実施態様用 3 に示す擬似（誤）点灯防止回路のスイッチ（SW 2）を無くし、ダイオード（D 1）を通じてコンデンサ（C 1）とスイッチ（SW 1）を接続することにより、スイッチ（SW 1）の制御のみで、実施態様 3 に示す擬似（誤）点灯防止回路の動作を実現するものであり、図 1 3 は図 2 の回路構成をシンプルに再構成したものであるが、以下に簡単にその動作を説明する。

第一にスイッチ（SW 1）が接地に接続されたとき、トランジスタ（Q 1）はONし、発光ダイオード（L 1）はドライバICの駆動状態に応じて点灯する。このとき、コンデンサ（C 1）に蓄えられていた電荷はC 1 → D 1 → SW 1 → 接地の放電経路が形成されこの放電経路で放電される。

次にスイッチ（SW 1）が電源（5 V）に接続されたとき、トランジスタ（Q 1）はOFFし発光ダイオード（L 1）はドライバICの駆動状態に関わらず非駆動状態となる。トランジスタ（Q 1）がOFFすると同時に、発光ダイオード（L 1）に蓄えられた不要な残留電荷は抵抗（R 1）を通りコンデンサ（C 1）に充電され

るので、発光ダイオード（L 1）のアノード側の残留電荷による発光ダイオード（L 1）の誤点灯を防ぐことができる。またダイオード（D 1）の整流機能により、コンデンサ（C 1）は発光ダイオード（L 1）の残留電荷によってのみ充電される。

5 仮に、発光ダイオード（L 1）が逆バイアス電圧によりリーク電流が発生するような整流機能を失った素子である場合、トランジスタ（Q 1）がOFFし、トランジスタ（Q 2）がONしたとき、 $Q 2 \rightarrow L 2 \rightarrow L 1 \rightarrow R 1 \rightarrow C 1$ の電流経路ができるが、コンデンサ（C 1）は発光ダイオード（L 1）の残留電荷のみ充電されるような容量に適宜設定されているので、発光ダイオード（L 2）の誤点灯は起こらない。ここで、万一コンデンサ（C 1）の容量が発光ダイオード（L 1）の残留電荷に比して相当大きな容量を有する場合には、上記電流経路での電流が多量に流れることにより、発光ダイオード（L 2）の誤点灯が発生することになる。本実施態様の場合には、コンデンサ（C 1）は $0.01 \mu F$ 程度が発光ダイオード（L 1）との関係において最も適切な動作をし、確実に誤点灯を防止できる値であることが判明した。

10 15 20 なお、この駆動に関わるタイミングチャートは図6記載のチャートにて駆動することが可能である。この場合においてもLED（L 1）に仮に何らかのリーク電流があったとしても、LED（L 2）からLED（L 1）をリークする電流経路が形成されないので、LED（L 2）の誤点灯を効果的に低減させることが可能となる。

この実施態様においては、コンデンサ（C 1）からの放電経路をトランジスタ（Q 1）の制御回路にかかる配線の一部を兼用しているので、配線が少なく済み配線容量低減を実現するとともに、スイッチ数を低減しているので制御も簡便でありコストダウンに貢献することができる。

25 (実施態様5)

次に、本発明の疑似点灯防止回路（誤点灯防止回路）に関わる第6の実施態様について、図14に基づき説明する。実施態様5は、コンデンサ（C 1）に蓄えられた残留電荷をグラウンドアースに放電せずに充電経路と同じ放電経路を通じて発光ダイオードの駆動電流として活用する場合の例である。スイッチ（SW 2）はスイ

ッチ (SW1) と同期して動作し、スイッチ (SW1) が接地に接続されるときスイッチ (SW2) は電源 (5 V) に接続され、スイッチ (SW1) が電源 (5 V) に接続されるときは SW2 は接地側 (グラウンド側) に接続される。

5 ここでまず、スイッチ (SW1) が接地に接続されたとき、トランジスタ (Q1) は ON し、発光ダイオード (L1) は定電流ドライバ IC の制御により点灯する。このとき、スイッチ (SW2) は電源 (5 V) に接続され、コンデンサ (C1) に蓄えられた電荷は抵抗 (R1) を通り、発光ダイオード (L1) に向かって放電される。

10 次に、スイッチ (SW1) が電源 (5 V) に接続されたとき、トランジスタ (Q1) は OFF するのでドライバ IC の状態に関わらず発光ダイオード (L1) は非点灯状態となる。このとき、スイッチ (SW2) は接地に接続され、コンデンサ (C1) の一端が接地 (グラウンド) に接続されるため、発光ダイオード (L1) のアノード側に蓄えられた不要な残留電荷はコンデンサ (C1) に充電される。

15 仮に、発光ダイオード (L1) が整流機能を失った素子である場合、トランジスタ (Q1) が OFF し、トランジスタ (Q2) が ON したとき、 $Q2 \rightarrow L2 \rightarrow L1 \rightarrow R1 \rightarrow C1 \rightarrow$ 接地の電流経路ができるが、コンデンサ (C1) は発光ダイオード (L1) の残留電荷で充電されているため、この経路ではそれ以上電流が流れず、発光ダイオード (L2) の誤点灯は起こらない。ここで、万が一コンデンサ (C1) の容量が発光ダイオード (L1) の残留電荷に比して相当大きな容量を有する場合
20 には、上記電流経路での電流が多量に流れることにより、発光ダイオード (L2) の誤点灯が発生することになる。本実施態様の場合には、コンデンサ (C1) は $0.01 \mu\text{F}$ 程度が発光ダイオード (L1) との関係において最も適切な動作をし、確実に誤点灯を防止できる値であることが判明した。

25 本実施態様に関わる回路では、抵抗 (R1) は短絡しても良い。また、スイッチ (SW2) が接続される電源 (この場合は 5 V) も、スイッチ (SW1) が接続される電源 (5 V) と同じ電圧でなくても良く、コンデンサ (C1) の放電を速やかに放電経路を通じて発光ダイオードのアノード側に放出できる電圧値に適宜設定すると良い。

 この実施態様 5 においては、充電経路と放電経路が同一であるので (ただし電流

の向きは逆向き)、配線数と配線長さを少なく短くすることができ軽量化、コストダウン、高速駆動化にも適する。さらには、コンデンサ(C1)に蓄えられた残留電荷が接地側へのグラウンドアースにより廃棄されず駆動電流(の全部又は一部)として再利用できるので、電気使用量の節約となり、低電力・低電流駆動が実現され非常に好ましい。

(実施態様6)

本発明の疑似点灯防止回路に関わる第7の実施態様について、図15に基づいて説明する。本実施態様6は、実施態様5に記載の疑似点灯防止回路(図14参照)のスイッチ(SW2)を設ける代わりに、スイッチ(SW1)とコンデンサ(C1)の間に反転回路を設けることにより、スイッチ(SW1)の制御のみで、実施態様5の疑似点灯防止回路の動作と同じ動作を実現することができる。

まず、スイッチ(SW1)が接地に接続されたとき、トランジスタ(Q1)はONし、発光ダイオード(L1)は定電流ドライバICの制御により点灯する。このとき、コンデンサ(C1)の一端は反転回路により電源(5V)に接続され、コンデンサ(C1)に蓄えられた電荷は抵抗(R1)を通り、発光ダイオード(L1)に向かって放電され、この放電電流は駆動電流の一部又は全部として発光に寄与する。

スイッチ(SW1)が電源(5V)に接続されたとき、Q1はOFFする。このとき、反転回路によりC1の一端が接地に接続されるため、発光ダイオード(L1)のアノード側に蓄えられた不要な残留電荷はコンデンサ(C1)に充電される。

仮に、発光ダイオード(L1)が整流機能を失った素子である場合、トランジスタ(Q1)がOFFし、トランジスタ(Q2)がONしたとき、 $Q2 \rightarrow L2 \rightarrow L1 \rightarrow R1 \rightarrow C1 \rightarrow$ 接地の電流経路ができるが、コンデンサ(C1)は発光ダイオード(L1)の残留電荷で充電されているため、この経路ではそれ以上電流が流れず、発光ダイオード(L2)の誤点灯は起こらない。

ここで、万一コンデンサ(C1)の容量が発光ダイオード(L1)の残留電荷に比して相当大きな容量を有する場合には、上記電流経路での電流が多量に流れることにより、発光ダイオード(L2)の誤点灯が発生することになる。本実施態様の場合には、コンデンサ(C1)は $0.01 \mu F$ 程度が発光ダイオード(L1)との

関係において最も適切な動作をし、確実に誤点灯を防止できる値であることが判明した。

本実施態様に関わる回路では、抵抗 (R 1) は短絡しても良い。この実施態様 6 においては、充電経路と放電経路が同一であるので (ただし電流の向きは逆向き)、配線数と配線長さを少なく短くすることができ軽量化、コストダウン、高速駆動化にも適する。さらには、コンデンサ (C 1) に蓄えられた残留電荷が接地側へのグラウンドアースにより廃棄されず駆動電流 (の全部又は一部) として再利用できるので、電気使用量の節約となり、低電力・低電流駆動が実現され非常に好ましい。

(実施態様 7)

本発明の誤点灯防止回路に関わる第 8 の実施態様を図 16 に基づいて説明する。本実施態様 7 に関わる擬似点灯防止回路 (誤点灯防止回路) は、実施態様 4 の擬似点灯防止回路の充電経路である発光ダイオード (L 1) とコンデンサ (C 1) の間にトランジスタ (Q 3) を加え抵抗 (R 1) を放電経路中に配置替えし、トランジスタ (Q 3) のスイッチングにより発光ダイオード (L 1) の残留電荷をコンデンサ (C 1) に、実施態様 4 よりも高速に充電することが可能であり抵抗成分による発熱や電力消費が低減されるので、この意味において省エネである (抵抗 (R 1) が存在しないため)。

まず、スイッチ (SW 1) が接地側にグラウンドアース接続されたとき、トランジスタ (Q 1) は ON し、発光ダイオード (L 1) は定電流ドライバ IC の駆動状態に応じて点灯する。このとき、コンデンサ (C 1) に蓄えられていた電荷は C 1 → R 1 → D 1 → SW 1 → 接地の経路で放電される。このとき、トランジスタ (Q 3) は OFF であるため、トランジスタ (Q 3) を通ってコンデンサ (C 1) に電流が流れることはない。

次に、スイッチ (SW 1) が電源 (5 V) に接続されたとき、トランジスタ (Q 1) は OFF し発光ダイオード (L 1) は定電流駆動ドライバ IC の駆動状態に関わらず非駆動状態となる。トランジスタ (Q 1) が OFF すると同時に、トランジスタ (Q 3) が ON し、L 1 に蓄えられた不要な残留電荷はトランジスタ (Q 3) を通りコンデンサ (C 1) に充電されるので、発光ダイオード (L 1) の残留電荷

によるL 1の誤点灯を防ぐことができる。ダイオード(D 1)の整流機能とトランジスタ(Q 3)のスイッチ作用により、コンデンサ(C 1)は発光ダイオード(L 1)の残留電荷のみで充電されることになる。

5 仮に、発光ダイオード(L 1)が逆バイアスによりリーク電流が発生するような整流機能を失った素子である場合、トランジスタ(Q 1)がOFFし、トランジスタ(Q 2)がONしたとき、 $Q 2 \rightarrow L 2 \rightarrow L 1 \rightarrow Q 3 \rightarrow C 1 \rightarrow$ 接地の電流経路ができるが、コンデンサ(C 1)は発光ダイオード(L 1)の残留電荷で充電されているため、この経路ではそれ以上電流が流れず、発光ダイオード(L 2)の誤点灯は起
10 こらない。ここで、万一コンデンサ(C 1)の容量が発光ダイオード(L 1)の残留電荷に比して相当大きな容量を有する場合には、上記電流経路での電流が多量に流れることにより、発光ダイオード(L 2)の誤点灯が発生することになる。本実施態様の場合には、コンデンサ(C 1)は $0.01 \mu F$ 程度が発光ダイオード(L 1)との関係において最も適切な動作をし、確実に誤点灯を防止できる値であることが判明した。

15 この回路で、抵抗(R 1)は、トランジスタ(Q 1)の発振動作を防止するために設けるものである。

(実施態様8)

次に本発明の擬似点灯防止回路に関わる第9の実施態様について、図17に基づいて説明する。実施態様8は実施態様6の擬似点灯防止回路のトランジスタ(Q
20 1)、トランジスタ(Q 2)をバイポーラトランジスタに変更し、反転回路なしで発光ダイオード(L 1)の残留電荷を取り除く動作を実現した例である。

まず、スイッチ(SW1)が電源(5V)側に接続されたとき、トランジスタ(Q 1)はONし、発光ダイオード(L 1)は定電流ドライバICの制御により点灯する。このとき、コンデンサ(C 1)の一端はスイッチ(SW1)を介して電源(5
25 V)に接続され、コンデンサ(C 1)に蓄えられた電荷は抵抗(R 1)を通り、発光ダイオード(L 1)に向かって駆動電流の一部又は全部として放電される。

次に、スイッチ(SW1)が接地側にグラウンドアース接続されたとき、トランジスタ(Q 1)はOFFする。このとき、スイッチ(SW1)を介してコンデンサ(C 1)の一端が接地側にグラウンドアース接続されるため、発光ダイオード(L

1) のアノード側に蓄えられた不要な残留電荷はコンデンサ (C 1) に充電される。

仮に、発光ダイオード (L 1) が整流機能を失った素子である場合、トランジスタ (Q 1) がOFFし、トランジスタ (Q 2) がONしたとき、Q 2 → L 2 → L 1 → R 1 → C 1 → 接地の電流経路ができるが、コンデンサ (C 1) は発光ダイオード (L 1) の残留電荷で充電されているため、この経路ではそれ以上電流が流れず、発光ダイオード (L 2) の誤点灯は起こらない。ここで、万一コンデンサ (C 1) の容量が発光ダイオード (L 1) の残留電荷に比して相当大きな容量を有する場合には、上記電流経路での電流が多量に流れることにより、発光ダイオード (L 2) の誤点灯が発生することになる。本実施態様の場合には、コンデンサ (C 1) は 0. 0 1 μ F 程度が発光ダイオード (L 1) との関係において最も適切な動作をし、確実に誤点灯を防止できる値であることが判明した。

また、この回路では、抵抗 (R 1) は短絡しても良い。本実施態様においてはさらに、簡便な回路構成とすることができるので、配線数の低減や配線長の低減、さらには軽量化などの点で有利なので、特に大型のLED表示装置に用いる場合や配線スペースの省スペース化が要求される場合には有効である。

以上、詳細に説明したように、本発明の充放電制御回路、発光装置及びその駆動方法は、駆動状態において発光素子や駆動素子又はその周辺や接続された配線などに蓄積された残留電荷を、駆動状態において放電経路を介して放電されることによって、所定の発光素子や駆動素子を点灯又は駆動させる駆動状態において、残留電荷による影響を実質的になくすことができ、表示品質の高い発光装置や表示装置、電荷素子駆動装置といった充放電制御回路、発光装置及びその駆動方法を提供することができる。

25 産業上の利用可能性

以上のように、本発明に係る充放電制御回路、発光装置及びその駆動方法は、LEDやLD等の発光素子を用いた表示装置、エレクトロルミネッセンス表示装置、フィールドエミッションタイプ表示装置、液晶表示器等の発光装置や、CCD、光センサー等の受光素子、あるいはトランジスタ、パワーデバイス等の電子デ

バイスやこれらを用いたフルカラーディスプレイや信号表示機、イメージスキャナ、光ディスク用光源等大容量の情報を記憶するDVD等のメディアや通信用の光源、印刷機器、照明用光源等において、好適に利用できる。

請 求 の 範 囲

1. 駆動状態と非駆動状態を持つ被駆動素子と、一端を接地した充電用素子と、前記被駆動素子に接続されて駆動状態と非駆動状態を制御する駆動回路を備える充放電制御回路であって、

前記被駆動素子に接続され、前記被駆動素子及び／又は該被駆動素子に接続される配線に発生する残留電荷を、前記非駆動状態において前記充電用素子に充電する充電経路と、前記充電用素子に接続され、前記残留電荷を前記駆動状態において該充電用素子から接地端に放電する放電経路を有することを特徴とする充放電制御回路。

2. 前記被駆動素子は、複数の被駆動素子が m 行 n 列のマトリクス状に配列されており、その各列に配置された各被駆動素子の一方の端子をそれぞれ、各列ごとに設けられた第一ラインに接続し、かつ各行に配置された各被駆動素子の他方の端子をそれぞれ、各行ごとに設けられた第二ラインに接続しており、前記第一ラインと第二ラインの少なくとも一方を通電制御する請求項1に記載の充放電制御回路。

3. 前記充電経路および前記放電経路は、前記充電用素子を介して一端を接地している請求項1または請求項2に記載の充放電制御回路。

4. 前記充電経路は、負荷を備えている請求項1乃至請求項3に記載の充放電制御回路。

5. 前記放電経路は、整流器を備える請求項1乃至請求項4に記載の充放電制御回路。

6. 前記被駆動素子に接続され、前記被駆動素子及び／又は該被駆動素子に接続される配線に発生する残留電荷を、前記非駆動状態において前記充電用素子に充電する充電経路は、前記被駆動素子のアノード端子側に接続された請求項1乃至請求項5に記載の充放電制御回路。

7. 前記整流器の一端は、前記充電用素子に接続され、他端は接地側に接続されている請求項5に記載の充放電制御回路。

8. 前記被駆動素子は、寄生容量を有する半導体素子である請求項1乃至請求項7に記載の充放電制御回路。

9. 前記充電用素子は、コンデンサである請求項1乃至請求項8に記載の充放電制御回路。

10. 前記負荷は、抵抗器である請求項4乃至請求項9に記載の充放電制御回路。

11. 前記整流器は、ダイオードである請求項5に記載の充放電制御回路。

5 12. 前記被駆動素子は、半導体発光素子である請求項1乃至請求項11に記載の充放電制御回路。

13. 前記被駆動素子は、発光ダイオードである請求項1乃至請求項12に記載の充放電制御回路。

10 14. 前記被駆動素子は発光素子であり、前記充放電制御回路は前記発光素子の誤点灯を防止する誤点灯防止回路を構成する請求項1乃至請求項11に記載の充放電制御回路。

15 15. 前記充電経路と前記放電経路が同じ経路であり、前記充電用素子に充電した残留電荷が、前記被駆動素子の駆動状態における駆動電流として放電される請求項1乃至請求項14に記載の充放電制御回路。

16. 駆動状態と非駆動状態を持つ被駆動素子と、一端を接地した充電用素子と、前記被駆動素子に接続されて駆動状態と非駆動状態を制御する駆動回路を備える発光装置であって、

前記被駆動素子に接続され、前記被駆動素子及び／又は該被駆動素子に接続される配線に発生する残留電荷を、前記非駆動状態において前記充電用素子に充電する充電経路と、前記充電用素子に接続され、前記残留電荷を前記駆動状態において該充電用素子から接地端に放電する放電経路を有することを特徴とする発光装置。

25 17. 前記発光装置は、複数の被駆動素子が m 行 n 列のマトリクス状に配列されており、その各列に配置された各被駆動素子の一方の端子をそれぞれ、各列ごとに設けられた第一ラインに接続し、かつ各行に配置された各被駆動素子の他方の端子をそれぞれ、各行ごとに設けられた第二ラインに接続しており、前記第一ラインと第二ラインの少なくとも一方を通電制御する請求項16に記載の発光装置。

18. 前記充電経路および前記放電経路は、前記充電用素子を介して一端を接地している請求項16または請求項17に記載の発光装置。

19. 前記充電経路は、負荷を備えている請求項16乃至請求項18に記載の発光装

置。

20. 前記放電経路は、整流器を備える請求項16乃至請求項19に記載の発光装置。

21. 前記被駆動素子に接続され、前記被駆動素子及び／又は該被駆動素子に接続される配線に発生する残留電荷を、前記非駆動状態において前記充電用素子に充電する充電経路は、前記被駆動素子のアノード端子側に接続された請求項16乃至請求項20に記載の発光装置。

22. 前記整流器の一端は、前記充電用素子に接続され、他端は接地側に接続されている請求項20に記載の発光装置。

23. 前記被駆動素子は、寄生容量を有する半導体素子である請求項16乃至請求項22に記載の発光装置。

24. 前記充電用素子は、コンデンサである請求項16乃至請求項23に記載の発光装置。

25. 前記負荷は、抵抗器である請求項19乃至請求項24に記載の発光装置。

26. 前記整流器は、ダイオードである請求項20に記載の発光装置。

27. 前記被駆動素子は、半導体発光素子である請求項16乃至請求項26に記載の発光装置。

28. 前記被駆動素子は、発光ダイオードである請求項16乃至請求項27に記載の発光装置。

29. 前記被駆動素子は発光素子であり、前記発光装置は前記発光素子の誤点灯を防止する誤点灯防止回路を構成する請求項16乃至請求項26に記載の発光装置。

30. 前記充電経路と前記放電経路が同じ経路であり、前記充電用素子に充電した残留電荷が、前記被駆動素子の駆動状態における駆動電流として放電される請求項16乃至請求項29に記載の発光装置。

31. 複数の発光素子をm行n列のマトリクス状に配列し、その各列に配置された各発光素子のカソード端子をそれぞれ、各列ごとに設けられた電流ラインに接続しかつ各行に配置された各発光素子のアノード端子をそれぞれ各行ごとに設けられたコモンソースラインに接続してなる表示部を備えた発光装置において、

前記発光装置は、前記電流ラインに接続された複数の発光素子と、入力される

点灯制御信号によって駆動状態と非駆動状態が制御され、その各駆動状態において入力される表示データに基いて前記各コモンソースラインを通電制御する駆動回路とを有し、

該駆動回路は、前記各発光素子のアノード端子および前記駆動回路に接続し前記駆動状態から前記非駆動状態に移行する際に前記発光素子のアノード端子側に発生する残留電荷を前記非駆動状態において充電用素子に充電する充電経路と、該充電経路に接続し前記残留電荷を前記駆動状態において前記充電用素子から接地端に放電する放電経路とを有する誤点灯防止回路を備えることを特徴とする発光装置。

3 2. 前記放電経路は、前記充電経路に接続し前記駆動回路を經由して前記接地端に至る経路である請求項 3 1 に記載の発光装置。

3 3. 前記駆動回路はさらに、

前記コモンソースラインにそれぞれ対応して接続されたm個の切り換え回路を備え、前記駆動状態において入力されるアドレス信号で指定されたコモンソースラインを電流源と接続する電流源切り換え回路と、

順次入力される前記表示データのn個の階調データをそれぞれ記憶する記憶回路を備え、前記駆動状態において、各記憶回路に記憶された階調データに応じた階調幅で対応する電流ラインを通電状態とする定電流制御回路部とを備えた請求項 3 1 乃至 3 2 に記載の発光装置。

3 4. 前記充電経路は、一端が前記各発光素子のアノード端子側に接続し他端が接地された充電用素子を含む経路である請求項 3 1 乃至 3 3 に記載の発光装置。

3 5. 前記放電経路は、アノード端子が前記充電経路に接続しカソード端子が接地端方向に接続する整流器を含む経路である請求項 3 1 乃至 3 4 に記載の発光装置。

3 6. 前記充電経路は、少なくとも一つの抵抗器を備える経路である請求項 3 1 乃至 3 5 に記載の発光装置。

3 7. 前記発光素子は、発光ダイオードである請求項 3 1 乃至 3 6 に記載の発光装置。

3 8. 前記充電用素子は、コンデンサである請求項 3 1 乃至 3 7 に記載の発光装

置。

39. 前記整流器は、ダイオードである請求項31乃至38に記載の発光装置。

40. 前記発光装置は、LEDディスプレイである請求項31乃至39に記載の発光装置。

5 41. 複数の発光素子をm行n列のマトリクス状に配列し、その各列に配置された各発光素子のカソード端子をそれぞれ、各列ごとに設けられた電流ラインに接続しかつ各行に配置された各発光素子のアノード端子をそれぞれ各行ごとに設けられた共通ソースラインに接続してなる表示部を備え、前記電流ラインに接続された複数の発光素子と、入力される点灯制御信号によって駆動状態と非駆動状態が制御され、その各駆動状態において入力される表示データに基いて前記各共通ソースラインを通電制御する駆動回路とを有する発光装置の駆動方法であつて、

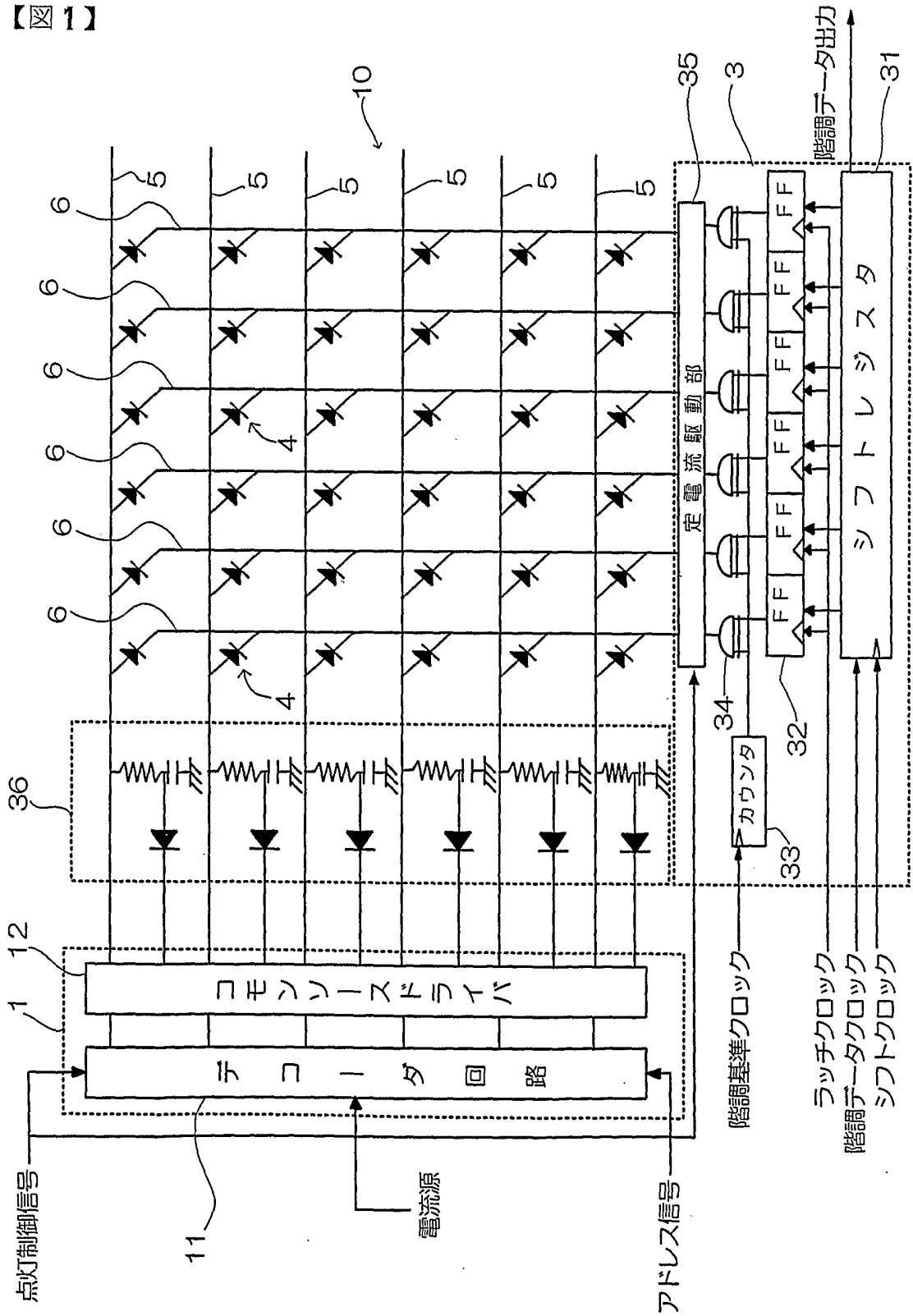
点灯状態と非点灯状態を制御する点灯制御信号によって、駆動状態と非駆動状態を制御することと、

15 前記駆動状態において入力される表示データに基いて前記各共通ソースラインの一端及び前記各電流ラインの一端を通電制御することと、

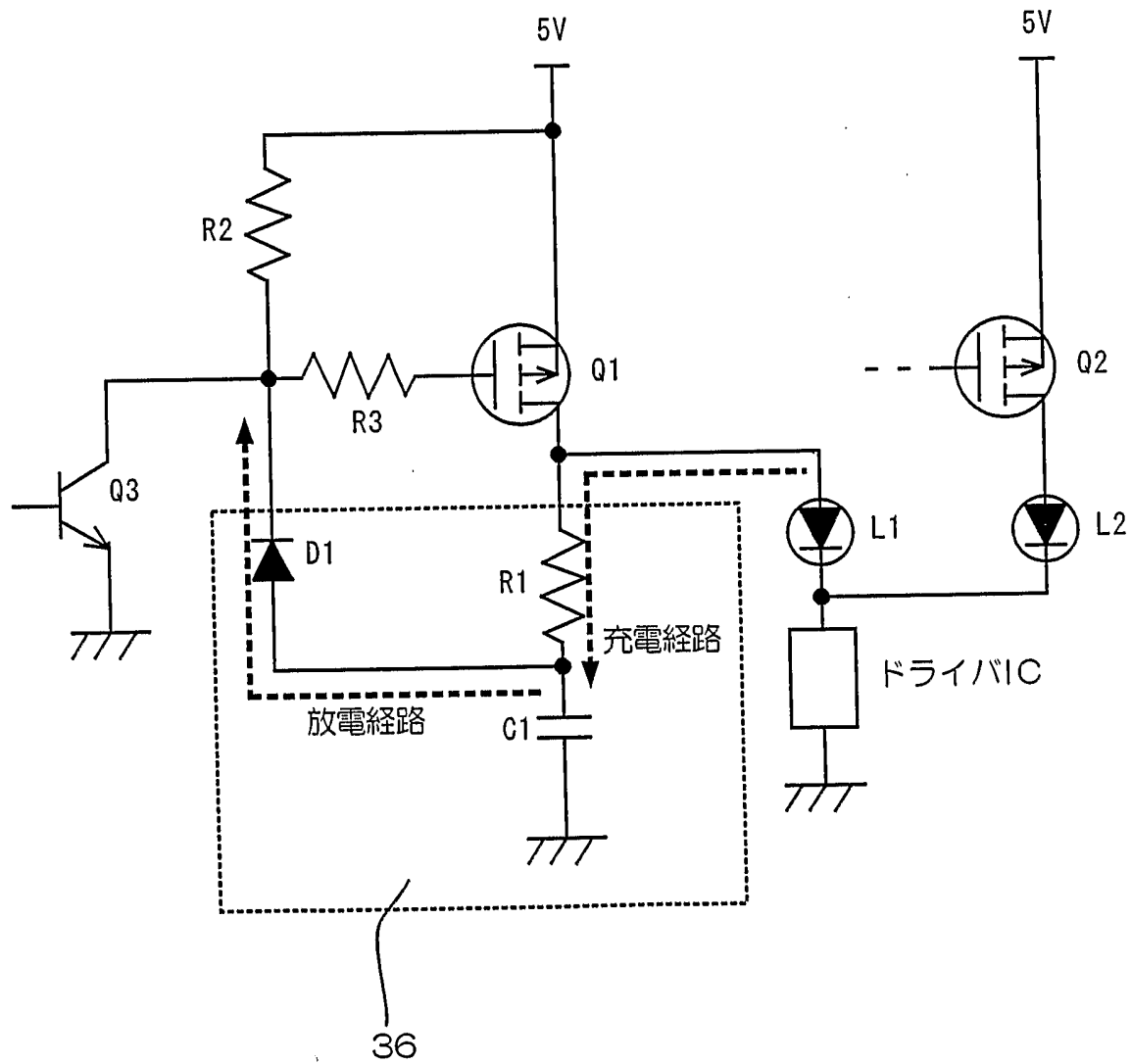
前記各発光素子のアノード端子および前記駆動回路に接続した充電経路によって、前記駆動状態から前記非駆動状態に移行する際に前記発光素子のアノード端子側に発生する残留電荷を前記非駆動状態において充電用素子に充電することと、

20 前記充電経路に接続し接地端に至る放電経路によって、前記残留電荷を前記駆動状態において前記充電用素子から放電することを含むことを特徴とする発光装置の駆動方法。

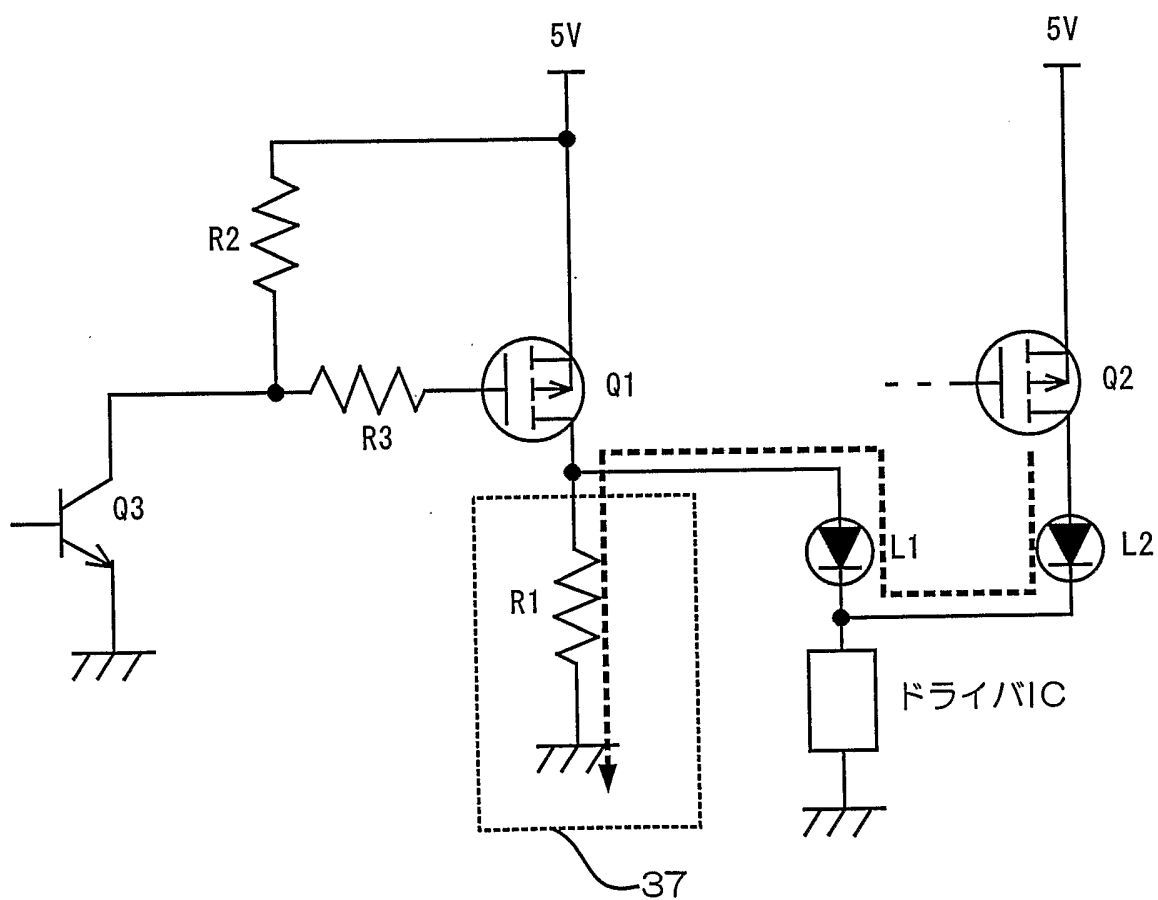
【図1】



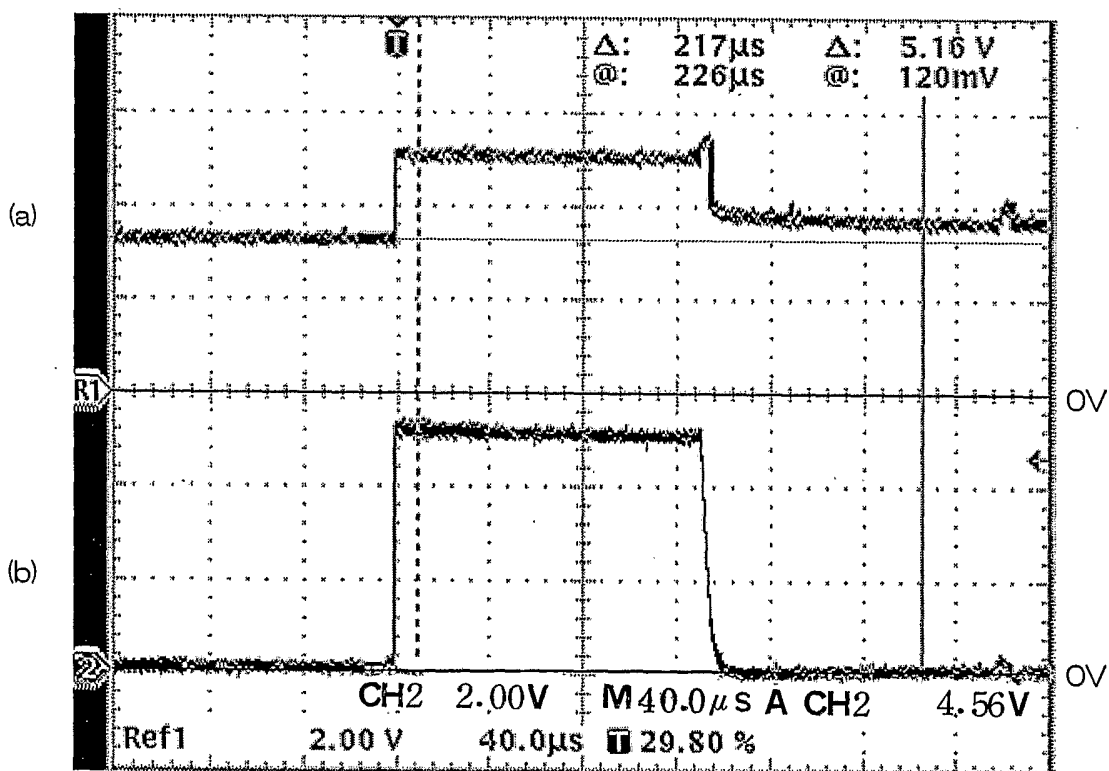
【図2】



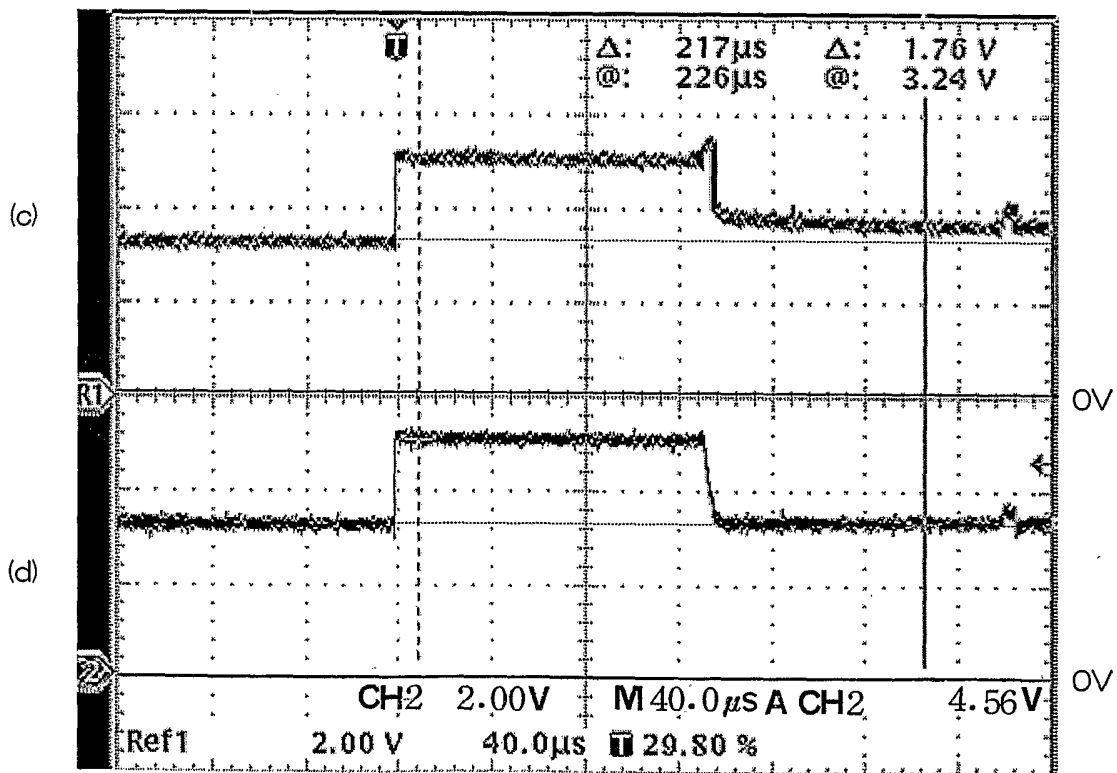
【図3】



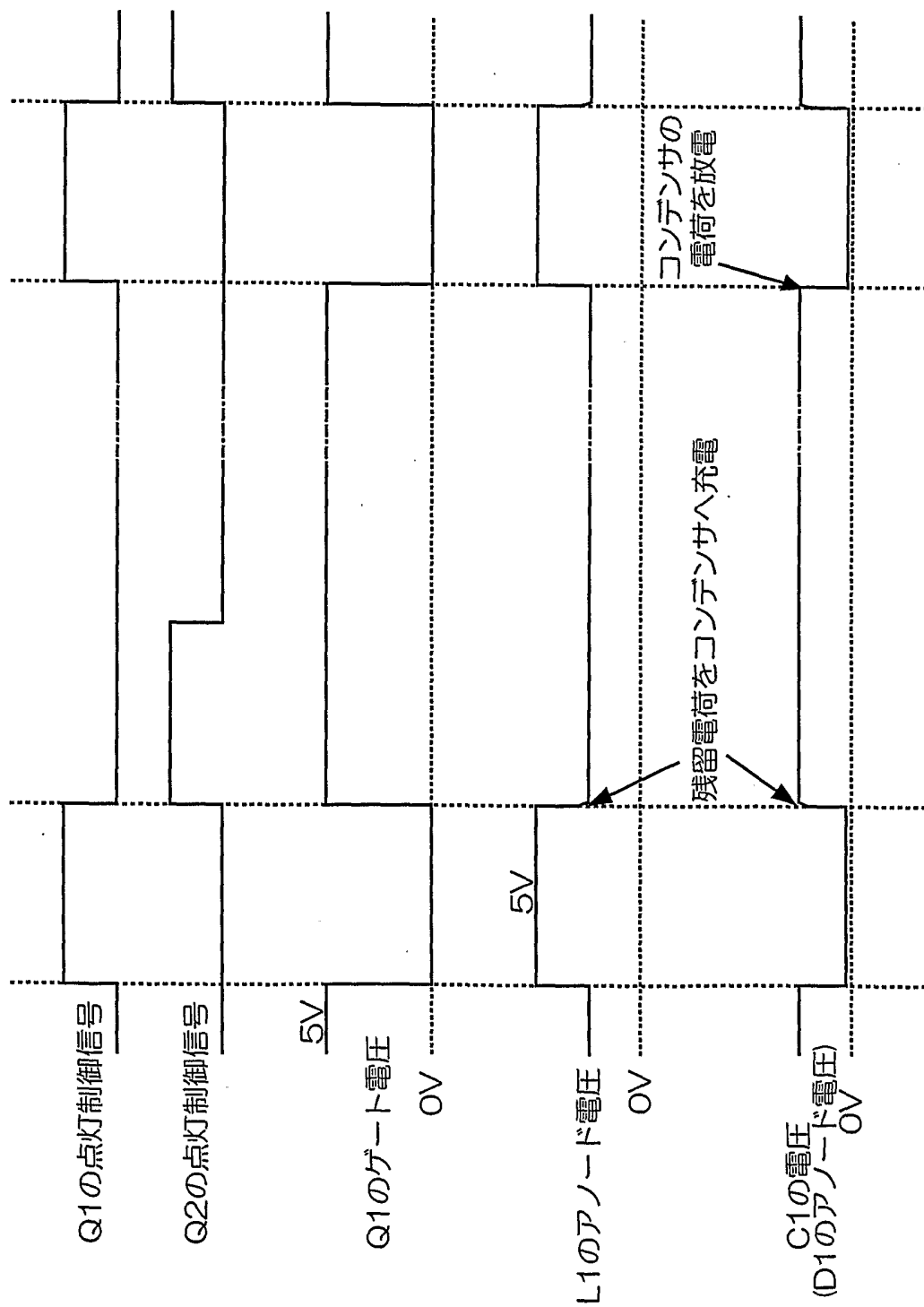
【図 4】



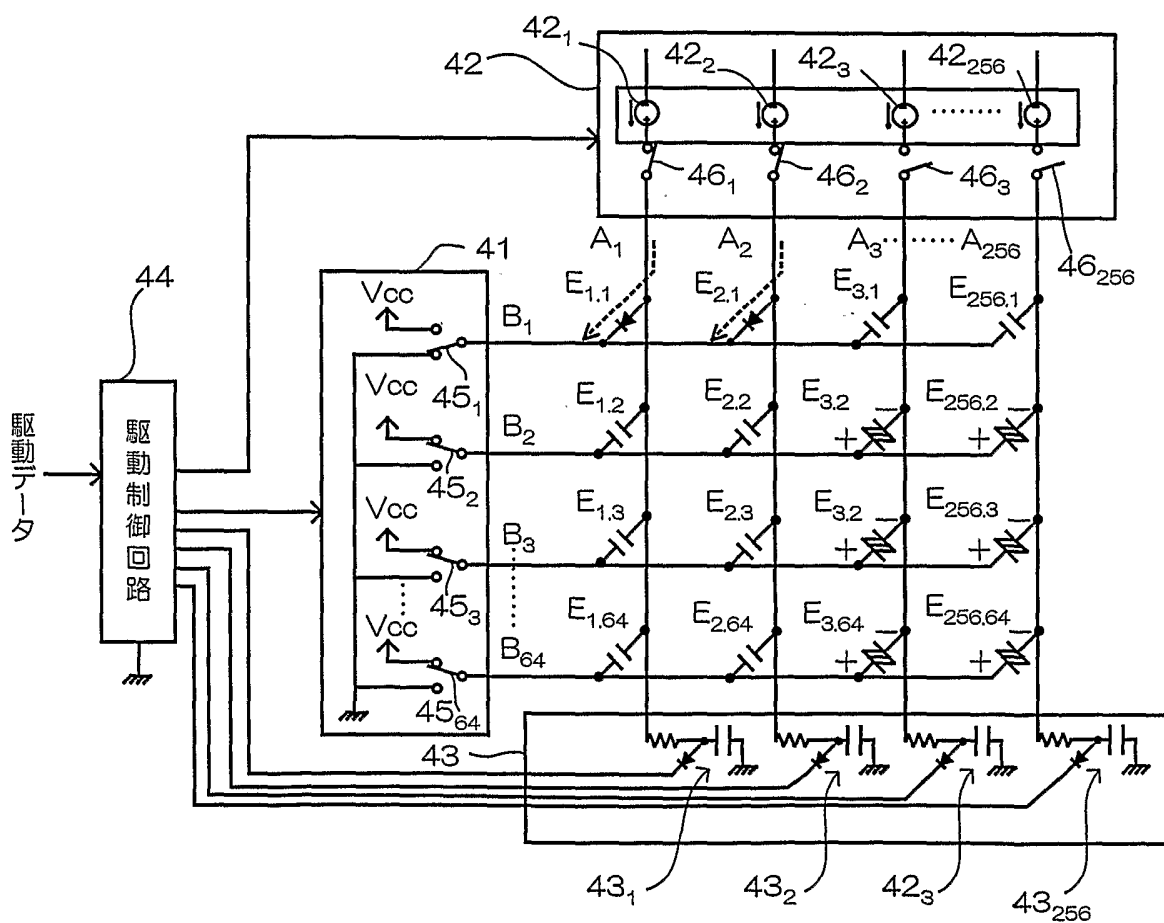
【図5】



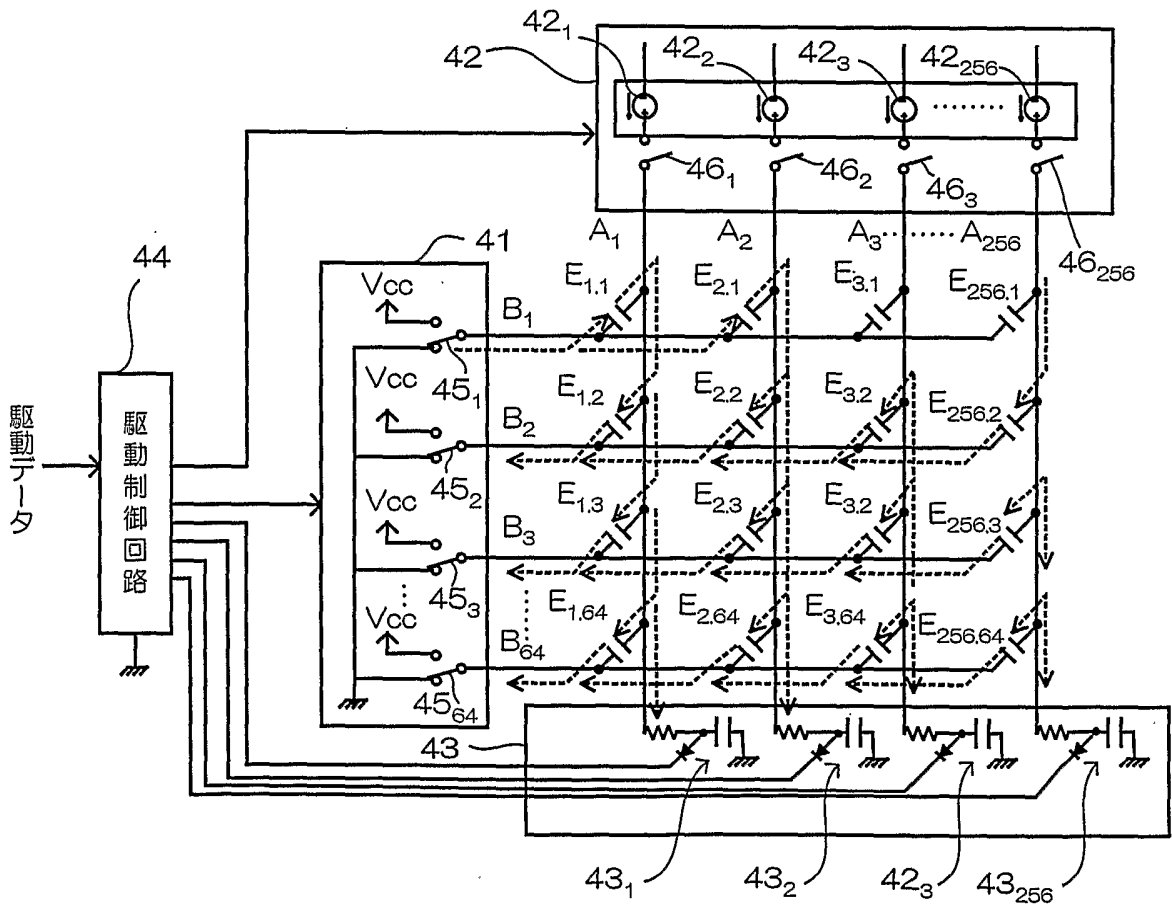
【図6】



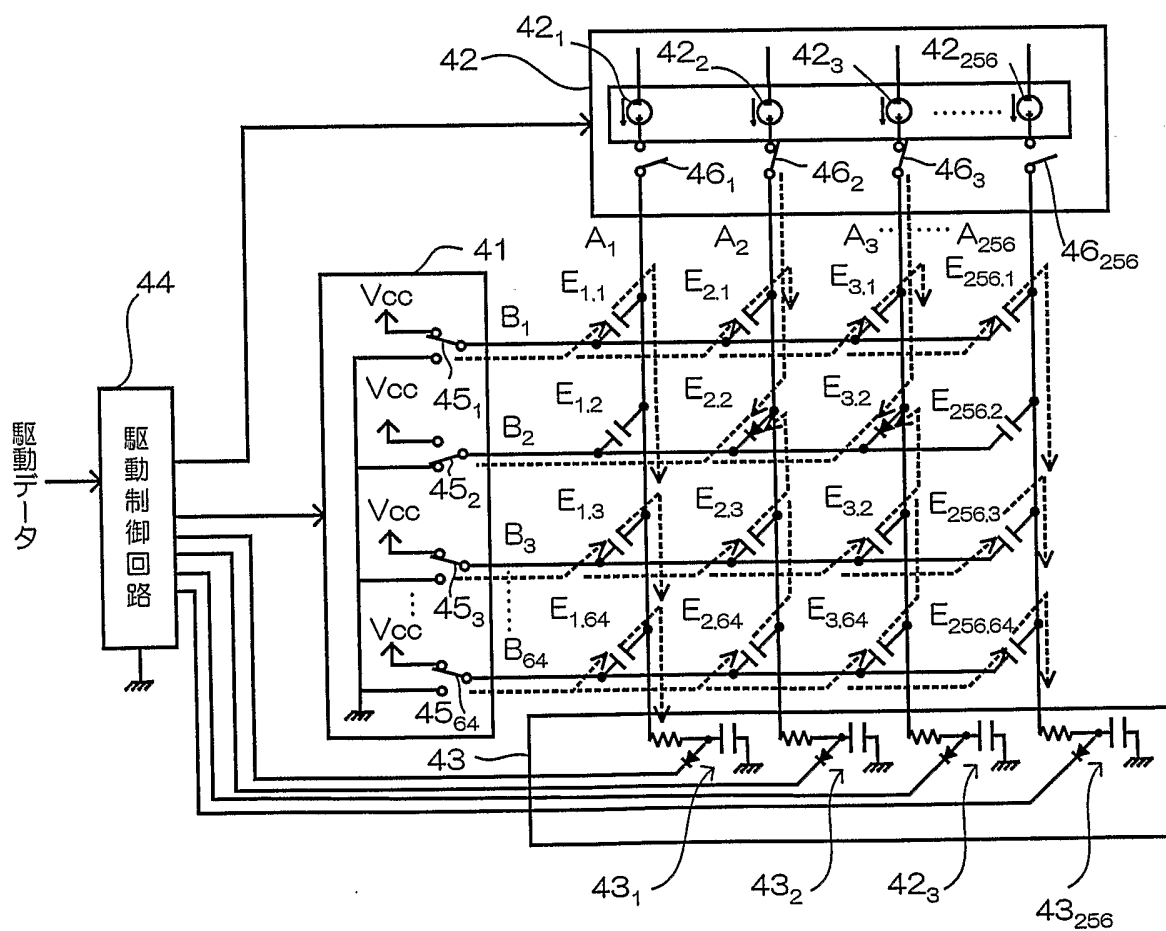
【図7】



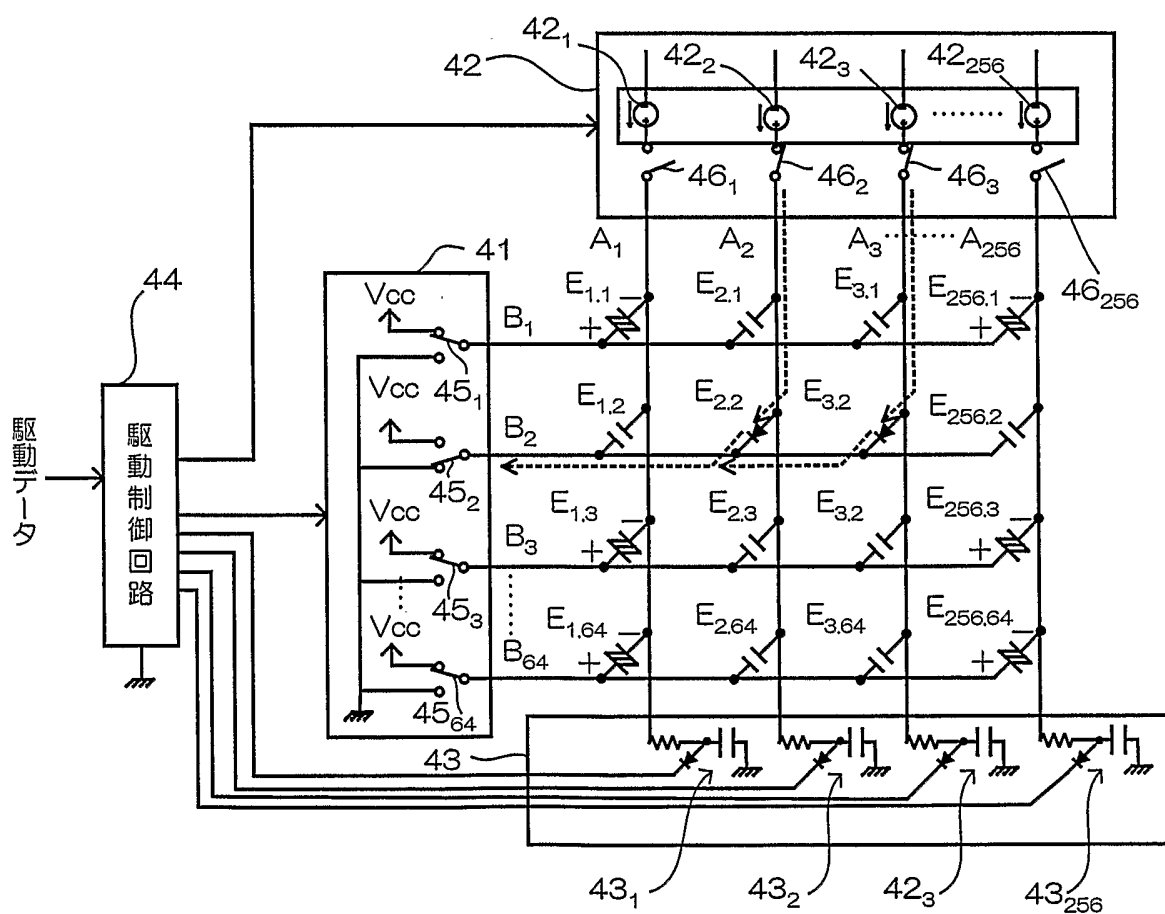
【図8】



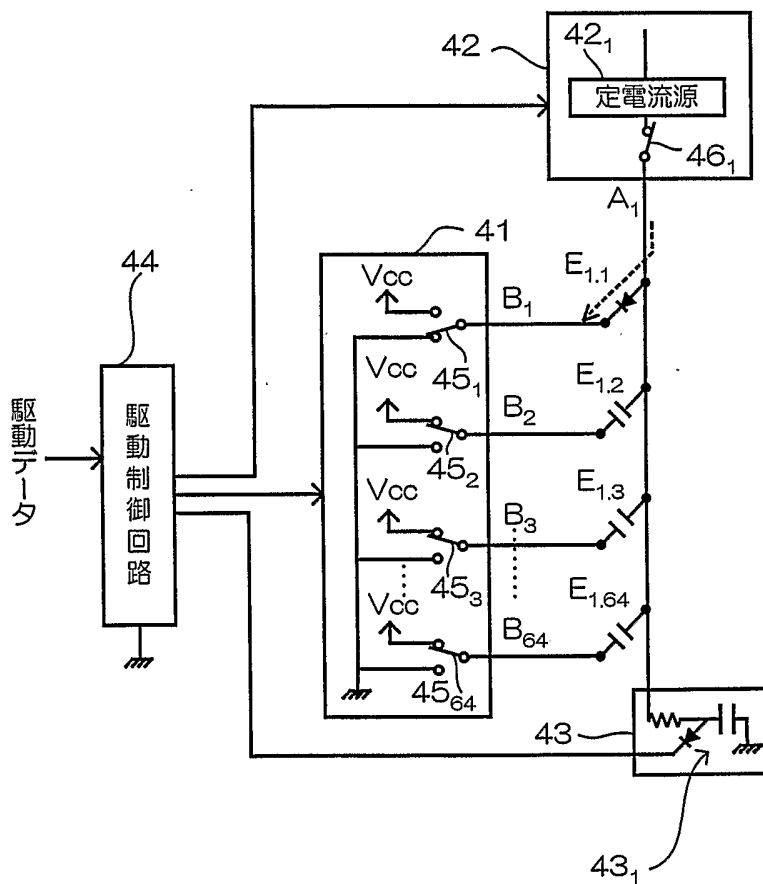
【図9】



【図10】

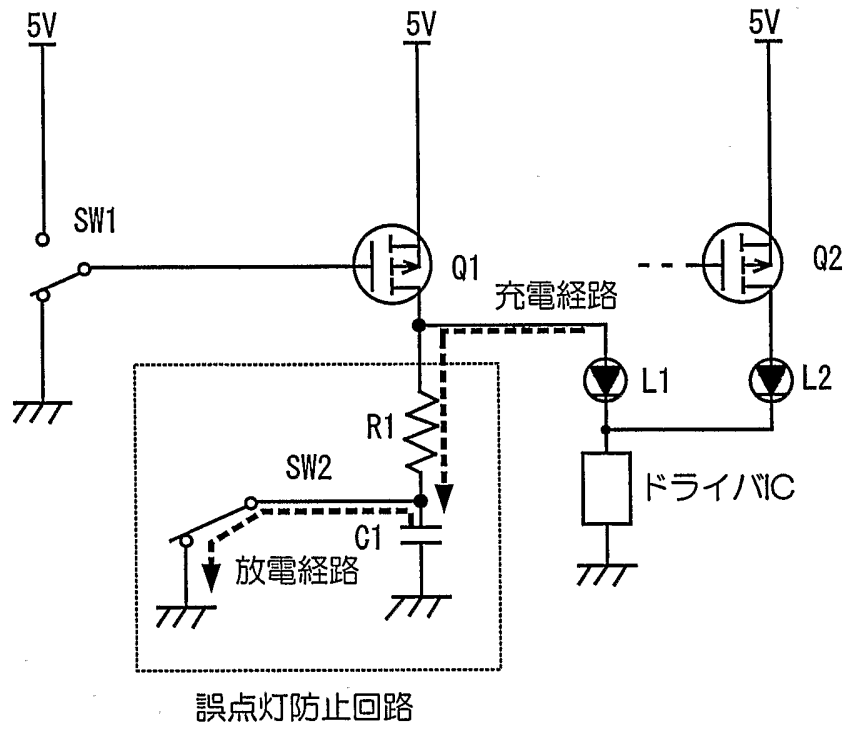


【図11】

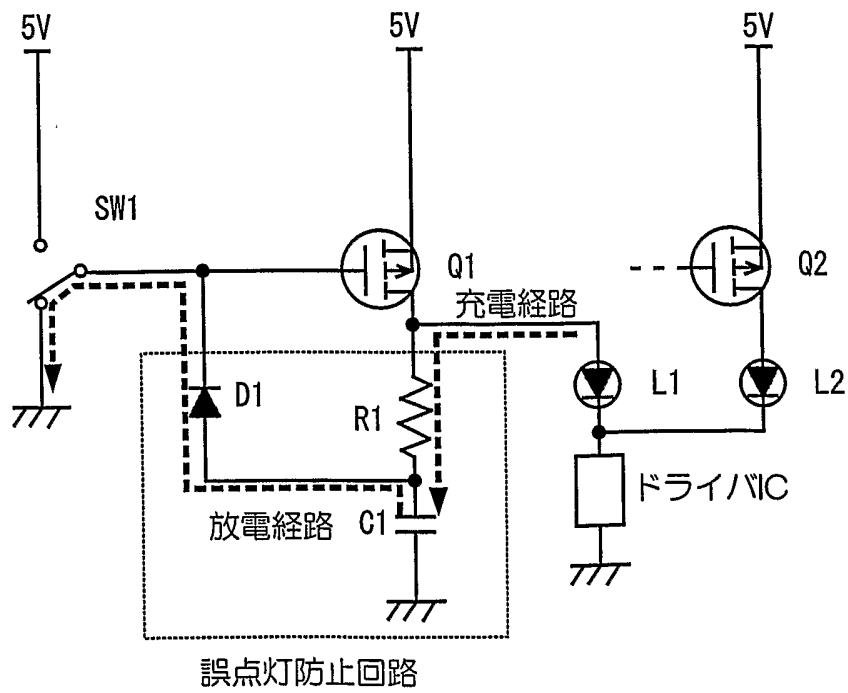


【図12】

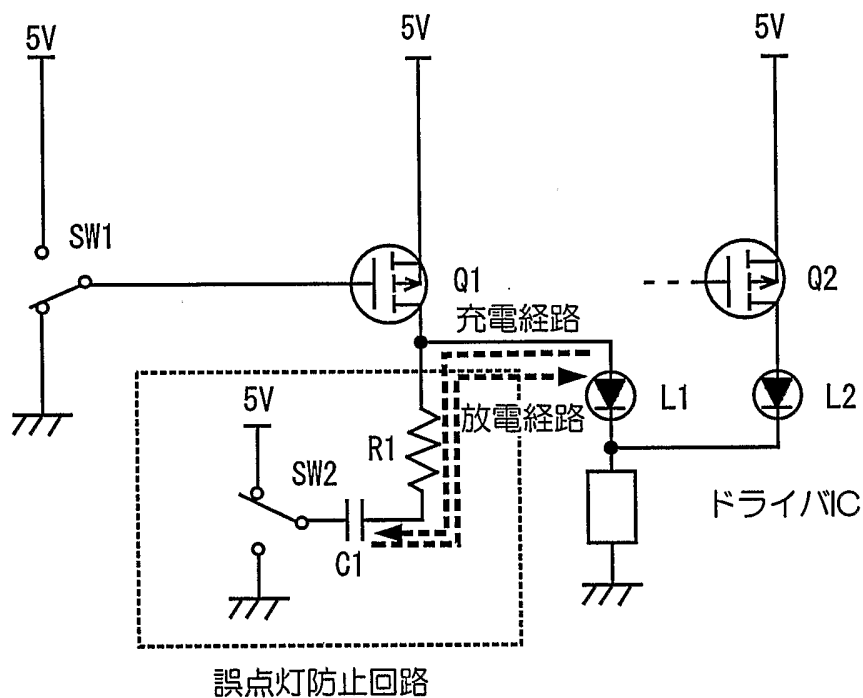
12 / 14



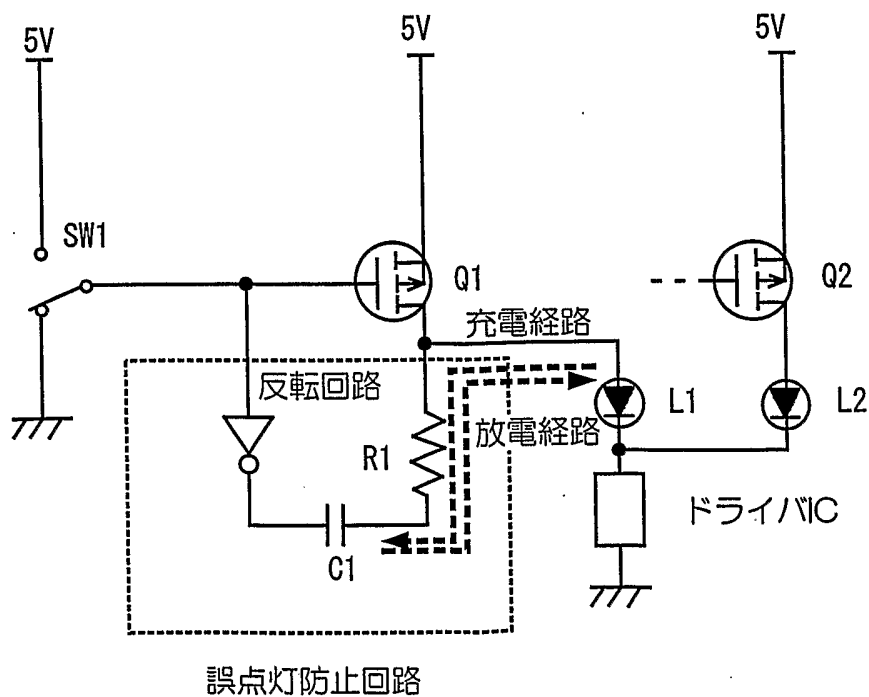
【図13】



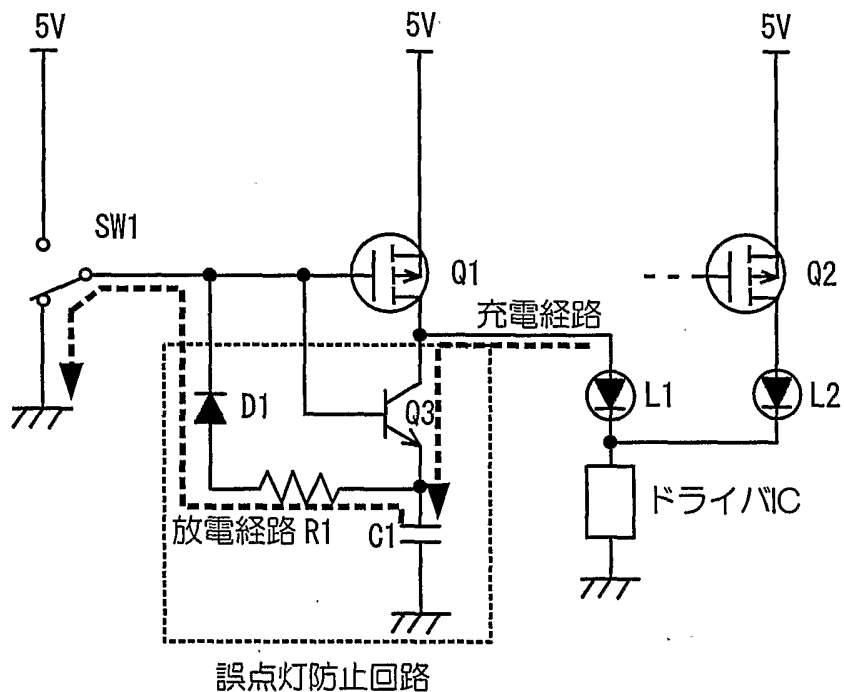
【図14】



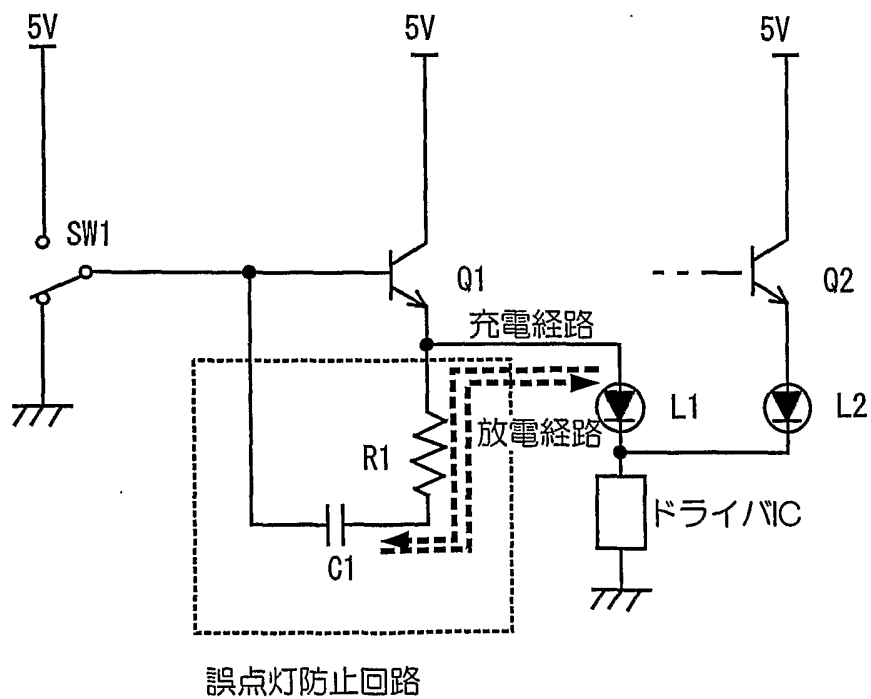
【図15】



【図16】



【図17】



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP03/06169

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ G09G3/32

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ G09G3/20-3/36

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Toroku Jitsuyo Shinan Koho	1994-2003
Kokai Jitsuyo Shinan Koho	1971-2003	Jitsuyo Shinan Toroku Koho	1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 1067505 A2 (NICHIA CORP.), 10 January, 2001 (10.01.01), Full text; all drawings & JP 2001-75519 A & CN 1282065 A	1-41
A	EP 1091340 A2 (NEC CORP.), 11 April, 2001 (11.04.01), Full text; all drawings & JP 2001-109428 A & US 6369516 B1	1-41
A	US 6229267 B1 (PIONEER CORP.), 08 May, 2001 (08.05.01), Full text; all drawings & JP 2000-105564 A	1-41

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 17 June, 2003 (17.06.03)	Date of mailing of the international search report 01 July, 2003 (01.07.03)
---	--

Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
--	--------------------

Facsimile No.	Telephone No.
---------------	---------------

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/06169

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 6369515 B1 (PIONEER CORP.), 09 April, 2002 (09.04.02), Full text; all drawings & JP 2000-98974 A	1-41
A	US 5838289 A (NIPPONDENSO CO., LTD.), 23 April, 1996 (23.04.96), Full text; all drawings & JP 8-106982 A	1-41
A	WO 00/60567 A1 (SUN MICROSYSTEMS, INC.), 12 October, 2000 (12.10.00), Full text; all drawings & JP 2002-541520 A & EP 1169695 A & AU 4186100 A	1-41

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ G09G3/32

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ G09G3/20-3/36

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2003年
日本国登録実用新案公報	1994-2003年
日本国実用新案登録公報	1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	EP 1067505 A2 (NICHIA CORP.) 2001.01.10、全文全図 & JP 2001-75519 A & CN 1282065 A	1-41
A	EP 1091340 A2 (NEC CORP.) 2001.04.11、全文全図 & JP 2001-109428 A & US 6369516 B1	1-41
A	US 6229267 B1 (PIONEER CORP.) 2001.05.08、全文全図 & JP 2000-105564 A	1-41

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願


の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日
17.06.03

国際調査報告の発送日
01.07.03

国際調査機関の名称及びあて先
 日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
 鈴野 幹夫 
 2G 8621
 電話番号 03-3581-1101 内線 6489

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	US 6369515 B1 (PIONEER CORP.) 2002.04.09、全文全図 & JP 2000-98974 A	1-41
A	US 5838289 A (NIPPONDENSO CO., LTD.) 1996.04.23、全文全図 & JP 8-106982 A	1-41
A	WO 00/60567 A1 (SUN MICROSYSTEMS, INC.) 2000.10.12、全文全図 & JP 2002-541520 A & EP 1169695 A & AU 4186100 A	1-41