

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】令和 2 年 9 月 24 日 (2020.9.24)

【公表番号】特表 2019-534550 (P2019-534550A)

【公表日】令和 1 年 11 月 28 日 (2019.11.28)

【年通号数】公開・登録公報 2019-048

【出願番号】特願 2019-513837 (P2019-513837)

【国際特許分類】

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/78 (2006.01)

H 0 1 L 27/088 (2006.01)

【F I】

H 0 1 L 29/78 3 0 1 R

H 0 1 L 29/78 3 0 1 Y

H 0 1 L 27/088 3 3 1 A

【手続補正書】

【提出日】令和 2 年 8 月 12 日 (2020.8.12)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

フィン形電界効果トランジスタ (F i n F e t) を形成するための方法であって、
 基板上にシャロートレンチアイソレーション (S T I) 層を形成するステップと、
 前記 S T I 層上に第 1 および第 2 のダミーゲートを形成するステップと、
 前記 S T I 層上に、ゲートカット領域に対応しており前記第 1 および第 2 のダミーゲートを分離する層間絶縁膜 (I L D) 層を形成するステップと、
 前記第 1 および第 2 のダミーゲート上ならびに前記 I L D 層上に第 1 のマスクを形成するステップであって、前記第 1 のマスクが、アイソレーションカット領域に対応しており、且つ前記第 1 および第 2 のダミーゲートならびに前記 I L D 層を露出させるトレンチを有しており、前記アイソレーションカット領域がアイソレーションカットマスクの領域であり、前記ゲートカット領域が前記アイソレーションカット領域と交差する、ステップと、
 前記第 1 のマスク上および前記トレンチによって露出された前記 I L D 層上に第 2 のマスクを形成するステップと、
 前記第 1 および第 2 のダミーゲートを除去するステップと、
 前記 I L D 層が前記 S T I 層上に残るように、前記第 1 および第 2 のマスクを除去するステップと、
 前記除去された第 1 および第 2 のダミーゲートによって残された領域を充填するステップと
 を含む、方法。

【請求項 2】

前記ゲートカット領域および前記アイソレーションカット領域が、実質的に互いに垂直である、請求項 1 に記載の方法。

【請求項 3】

前記第 1 および第 2 のマスクが、異なるエッチング選択性を有している、請求項 1 に記

載の方法。

【請求項 4】

前記第 1 のマスクを形成するステップが、

前記第 1 および第 2 のダミーゲート上ならびに前記 I L D 層上に第 1 のマスクを堆積するステップと、

前記第 1 のマスク上に第 1 のフォトレジストを堆積するステップであって、前記第 1 のフォトレジストが、前記アイソレーションカット領域に対応する開口を有しており、前記開口が前記第 1 のマスクの一部分を露出させている、ステップと、

前記トレンチを形成するために前記第 1 のマスクの前記露出された部分をエッチングするステップと、

前記第 1 のフォトレジストを除去するステップと

を含む、請求項 1 に記載の方法。

【請求項 5】

前記第 1 および前記第 2 のダミーゲートを除去するステップが、

前記ゲートカット領域の外側の前記第 2 のマスクの一部分が露出されるように、前記第 2 のマスク上に、前記ゲートカット領域に対応する第 2 のフォトレジストを堆積するステップと、

前記ゲートカット領域の外側の前記第 1 および第 2 のダミーゲートを露出させるために、前記第 2 のマスクの前記露出された部分を除去するステップと、

前記第 2 のフォトレジストを除去するステップと、

前記ゲートカット領域に対応する前記 I L D 層がそのまま残るように、前記第 1 および第 2 のダミーゲートを除去するステップと

を含む、請求項 1 に記載の方法。

【請求項 6】

前記第 1 のマスクがハードマスクである、請求項 1 に記載の方法。

【請求項 7】

前記第 2 のマスクがソフトマスクである、請求項 1 に記載の方法。

【請求項 8】

前記除去された第 1 および第 2 のダミーゲートによって残された前記領域を充填するステップが、前記領域を S i N および／または S i O で充填するステップを含む、請求項 1 に記載の方法。

【請求項 9】

フィン形電界効果トランジスタ (F i n F E T) を形成するための方法であって、

基板上にシャロートレンチアイソレーション (S T I) 層を形成するステップと、

前記 S T I 層上に第 1 および第 2 のダミーゲートを形成するステップと、

前記 S T I 層上に、ゲートカット領域に対応しており、且つ前記第 1 および第 2 のダミーゲートを分離する層間絶縁膜 (I L D) 層を形成するステップと、

前記第 1 および第 2 のダミーゲート上ならびに前記 I L D 層上に第 1 のマスクを形成するステップと、

前記ゲートカット領域の外側の前記第 1 のマスクの一部分が露出されるように、前記第 1 のマスク上に、前記ゲートカット領域に対応する第 2 のマスクを形成するステップと、

前記ゲートカット領域に対応する前記第 1 のマスクの一部分が前記 I L D 層上に残るように、前記第 1 のマスクの前記露出された部分および前記第 2 のマスクを除去するステップと、

前記第 1 および第 2 のダミーゲートを除去するステップと、

前記 I L D 層が前記 S T I 層上に残るように、前記第 1 のマスクを除去するステップと、

、

前記除去された第 1 および第 2 のダミーゲートによって残された領域を充填するステップと

を含む、方法。

【請求項 10】

前記第 1 のマスク上に前記第 2 のマスクを形成するステップが、
前記第 1 のマスク上に前記第 2 のマスクを堆積するステップと、
前記ゲートカット領域外の前記第 2 のマスクの一部が露出されるように、前記第 2 のマスクの上に、前記ゲートカット領域に対応する第 1 のフォトレジストを堆積するステップと、
前記ゲートカット領域の外側の前記第 1 のマスクの一部を露出させるために、前記第 2 のマスクの前記露出された部分を除去するステップと、
前記第 1 のフォトレジストを除去するステップと
を含む、請求項 9 に記載の方法。

【請求項 11】

前記第 1 のマスクの前記露出された部分および前記第 2 のマスクを除去するステップが、
前記第 2 のマスク上に第 2 のフォトレジストを堆積するステップであって、前記第 2 のフォトレジストが、前記ゲートカット領域に対応しており、前記ゲートカット領域とアイソレーションカット領域との交差部に対応する前記第 2 のマスクの一部を露出させる開口を有している、ステップと、
前記第 2 のマスクの下の前記ゲートカット領域に対応する前記第 1 のマスクの一部が残し、前記第 1 のマスクの下の前記 I L D 層もまた残るように、前記第 1 のマスクの前記露出された部分を選択的に除去するステップと、
前記第 2 のフォトレジストを除去するステップと、
前記ゲートカット領域に対応する前記第 1 のマスクが露出されるように、前記第 2 のマスクを除去するステップと
を含む、請求項 9 に記載の方法。

【請求項 12】

前記ゲートカット領域および前記アイソレーションカット領域が、実質的に互いに垂直である、請求項 11 に記載の方法。

【請求項 13】

前記第 1 および第 2 のマスクが、異なるエッチング選択性を有している、請求項 9 に記載の方法。

【請求項 14】

前記第 1 のマスクが、S i N および S i O₂ のうちの一方であり、前記第 2 のマスクが、S i N および S i O₂ のうちの他方である、請求項 9 に記載の方法。

【請求項 15】

前記除去された第 1 および第 2 のダミーゲートによって残された前記領域を充填するステップが、前記領域を S i N および／または S i O で充填するステップを含む、請求項 9 に記載の方法。