



(12) 发明专利

(10) 授权公告号 CN 102741915 B

(45) 授权公告日 2015. 12. 16

(21) 申请号 201180009087. 3

G02F 1/1368(2006. 01)

(22) 申请日 2011. 01. 19

G09G 3/20(2006. 01)

(30) 优先权数据

2010-029446 2010. 02. 12 JP

(85) PCT国际申请进入国家阶段日

2012. 08. 10

(86) PCT国际申请的申请数据

PCT/JP2011/051375 2011. 01. 19

(87) PCT国际申请的公布数据

W02011/099359 EN 2011. 08. 18

(73) 专利权人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

(72) 发明人 山崎舜平 小山润

(74) 专利代理机构 中国专利代理(香港)有限公

司 72001

代理人 叶晓勇 朱海煜

(51) Int. Cl.

G09G 3/36(2006. 01)

G02F 1/133(2006. 01)

(56) 对比文件

CN 1220098 C, 2005. 09. 21,

JP 特开 2010-16163 A, 2010. 01. 21,

CN 1685393 A, 2005. 10. 19,

US 2009/0166616 A1, 2009. 07. 02,

JP 特开平 9-243996 A, 1997. 09. 19,

US 2004/0113879 A1, 2004. 06. 17,

审查员 王雪梅

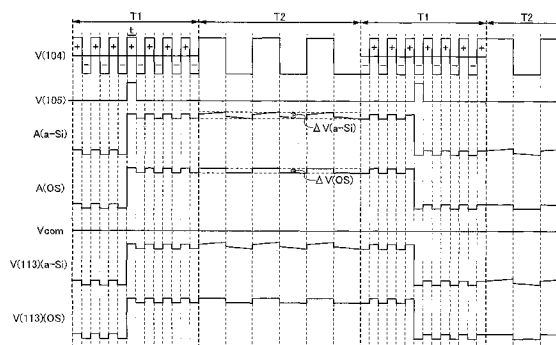
权利要求书2页 说明书18页 附图23页

(54) 发明名称

显示装置及驱动方法

(57) 摘要

本发明的目的在于降低显示装置的耗电量并抑制显示质量的劣化。作为设置于各像素中的晶体管,使用具有氧化物半导体层的晶体管。另外,通过将该氧化物半导体层高纯度化,可以降低该晶体管的截止电流。由此,可以抑制由该晶体管的截止电流引起的数据信号的值的变动。也就是说,可以抑制当降低对设置有该晶体管的像素写入数据信号的频率时(停止期间延长时)的显示劣化(变化)。并且,可以抑制当降低停止期间中对信号线提供的交流驱动信号的频率时产生的显示中的闪烁。



1. 一种显示装置,包括:

信号线,数据信号在扫描期间中提供到所述信号线,而具有比所述数据信号更低的频率的交流驱动信号在紧接所述扫描期间的且比所述扫描期间更长的停止期间中提供到所述信号线;

扫描线,选择信号在包括于所述扫描期间中的一个水平扫描期间中提供到所述扫描线,而非选择信号在除所述一个水平扫描期间之外的期间中提供到所述扫描线;以及

晶体管,包括氧化物半导体层,且栅极电连接到所述扫描线而源极和漏极中的一个电连接到所述信号线,

其中所述晶体管每单位沟道宽度、即 $1\mu\text{m}$ 的截止电流为 $1\times 10^{-18}\text{A}/\mu\text{m}$ 以下。

2. 根据权利要求 1 所述的显示装置,其中所述氧化物半导体层的载流子密度低于 $1\times 10^{11}/\text{cm}^3$ 。

3. 根据权利要求 1 所述的显示装置,还包括:

信号线驱动电路,配置成控制所述信号线的电位;以及

控制器,配置成对所述信号线驱动电路选择性地输出所述数据信号或所述驱动信号,其中所述控制器包括:

配置成生成所述数据信号的数据信号生成电路;

配置成生成所述驱动信号的驱动信号生成电路;以及

开关,配置成在所述扫描期间中选择所述数据信号而在所述停止期间中选择所述驱动信号作为所述控制器的输出信号。

4. 根据权利要求 3 所述的显示装置,

其中所述控制器包括:

基准时钟信号生成电路,配置成生成其频率与所述数据信号频率相同的第一时钟信号;

分频电路,通过对所述第一时钟信号进行分频来生成其频率与所述驱动信号频率相同的第二时钟信号;以及

时钟信号选择开关,配置成在所述扫描期间中选择所述第一时钟信号而在所述停止期间中选择所述第二时钟信号作为所述信号线驱动电路中使用的时钟信号。

5. 根据权利要求 1 所述的显示装置,其中所述驱动信号的电压变动在所述数据信号的电压变动范围内。

6. 根据权利要求 1 所述的显示装置,还包括:

电容器,一个端子电连接到所述晶体管的所述源极和所述漏极中的另一个,而另一个端子电连接到公共电位线;以及

液晶元件,一个端子电连接到所述晶体管的所述源极和所述漏极中的另一个以及所述电容器的所述一个端子,而另一个端子电连接到所述公共电位线,

其中所述公共电位线的电位在所述扫描期间中成为具有与所述数据信号相反的极性的、用于所述公共电位线的驱动信号,而在所述停止期间中成为具有固定电位的信号。

7. 根据权利要求 1 所述的显示装置,还包括:

电容器,一个端子电连接到所述晶体管的所述源极和所述漏极中的另一个,而另一个端子电连接到被提供有公共电位线的电位的布线;以及

液晶元件,一个端子电连接到所述晶体管的所述源极和所述漏极中的另一个及所述电容器的所述一个端子,而另一个端子电连接到被提供有所述公共电位线的电位的所述布线,

其中所述公共电位线的电位在所述扫描期间中成为具有与所述数据信号相反的极性的、用于所述公共电位线的第一驱动信号,而在所述停止期间中成为具有与所述驱动信号相同的极性的、用于所述公共电位线的第二驱动信号。

8. 根据权利要求 7 所述的显示装置,其中所述驱动信号与用于所述公共电位线的所述第二驱动信号是同一信号。

9. 一种显示装置的驱动方法,包括如下步骤:

在扫描期间中对信号线提供数据信号;以及

在停止期间中对所述信号线提供交流驱动信号,

其中所述显示装置包括所述信号线以及晶体管,所述晶体管包括氧化物半导体层,且源极和漏极中的一个电连接到所述信号线,

所述停止期间紧接所述扫描期间,

所述停止期间长于所述扫描期间,

所述交流驱动信号的频率低于所述数据信号的频率,并且

其中所述晶体管每单位沟道宽度、即 $1\mu\text{m}$ 的截止电流为 $1\times 10^{-18}\text{A}/\mu\text{m}$ 以下。

10. 根据权利要求 9 所述的显示装置的驱动方法,还包括如下步骤:

在包含于所述扫描期间中的一个水平扫描期间中对扫描线提供选择信号;以及

在除所述一个水平扫描期间之外的期间中对所述扫描线提供非选择信号。

11. 根据权利要求 9 所述的显示装置的驱动方法,其中所述交流驱动信号的电压变动在所述数据信号的电压变动范围内。

12. 根据权利要求 9 所述的显示装置的驱动方法,还包括如下步骤:

在所述扫描期间中对公共电位线提供具有与所述数据信号相反的极性的公共电位;以及

在所述停止期间中对所述公共电位线提供具有固定电位的信号,

其中所述公共电位线电连接到液晶元件的一个端子及电容器的一个端子,并且

所述液晶元件的另一个端子及所述电容器的另一个端子电连接到所述源极和所述漏极中的另一个。

13. 根据权利要求 9 所述的显示装置的驱动方法,还包括如下步骤:

在所述扫描期间中对公共电位线提供具有与所述数据信号相反的极性的第一公共电位;以及

在所述停止期间中对所述公共电位线提供具有与所述驱动信号相同的极性的第二公共电位,

其中所述公共电位线电连接到液晶元件的一个端子及电容器的一个端子,并且

所述液晶元件的另一个端子及所述电容器的另一个端子电连接到所述源极和所述漏极中的另一个。

显示装置及驱动方法

技术领域

[0001] 本发明涉及显示装置。尤其是涉及有源矩阵型显示装置。

背景技术

[0002] 具有以矩阵状布置的多个像素的有源矩阵型显示装置已得到广泛使用。一般来说,该像素包括晶体管、与该晶体管的栅极电连接的扫描线以及与该晶体管的源极和漏极中的一个电连接的信号线。通过控制扫描线的电位使晶体管成为导通状态,并且以使信号线的电位成为对该像素的数据信号的方式进行控制。由此,可以对所希望的像素提供所希望的数据信号。该显示装置通过依次对各像素进行这样的操作来显示图像。目前,通常显示装置的显示每 1 秒被重写 60 次(60Hz)。也就是说,大约每 0.0167 秒一次地输入(重写)数据信号。

[0003] 近年来,对地球环境的关心不断提高,且低耗电量型显示装置的开发备受瞩目。例如,专利文献 1 公开了一种通过降低显示装置的显示的重写频率来降低耗电量的技术。下面对专利文献 1 所公开的显示装置的具体结构进行描述。

[0004] 在专利文献 1 所公开的显示装置中,设置有扫描一个画面的扫描期间以及紧接着该扫描期间且比该扫描期间更长的停止期间。并且,在专利文献 1 中公开了一种以下的技术:在该停止期间中,将扫描线的电位固定为非选择信号并对于信号线的电位,(1) 设定为固定电位,(2) 设定为固定电位然后使其达到浮动状态,或者(3) 用作数据信号的频率以下的交流驱动信号等。由此,降低根据停止期间的信号线的电位变动的耗电量。并且,当在停止期间中将信号线的电位设定为数据信号的频率以下的交流驱动信号时((3) 的情况),可以使由信号线与像素电极间的电容耦合引起的该像素电极的电位变动在扫描期间与停止期间基本保持一定。

[0005] [专利文献 1] 日本专利申请公开 2002-182619 号公报。

[0006] 当在停止期间中对信号线提供数据信号的频率以下的交流驱动信号时((3) 的情况),较长的停止期间以及较低的驱动信号频率在降低耗电量方面是有效的。但是,根据该停止期间的长度以及该驱动信号的频率,显示质量可能与设置于各像素的晶体管的截止电流的值成比例地劣化。

[0007] 首先,较长的停止期间意味着在每个像素中保持数据信号的同时,长时期地将设置在该像素中的晶体管保持为截止。由此,数据信号的值根据该晶体管的截止电流而发生变动,使各像素的显示质量有可能劣化(变化)。

[0008] 并且,如上所述该驱动信号为交流信号。所以,信号线的电位有可能成为以下状态,即:在相当于该驱动信号的特定的半周期的期间中成为比特定像素所具有的数据信号高的电位,并且在相当于紧接上述半周期的半周期的期间中成为比特定像素所具有的数据信号低电位。此时,利用设置在该像素中的晶体管中产生的截止电流,在相当于前半周期的期间中像素电极的电位上升 ΔV_1 ,而在相当于后半周期的期间中像素电极的电位下降 ΔV_2 。这里, ΔV_1 及 ΔV_2 的值与该半周期的长度成比例。也就是说,驱动信号的频率降低

代表着像素所保持的信号的值增大。所以,数据信号的值根据该晶体管的截止电流而发生变动,由此各像素的显示中有可能产生闪烁。

发明内容

[0009] 鉴于上述问题,本发明的一个实施例的目的在于,降低显示装置的耗电量并抑制显示质量的劣化。

[0010] 通过将具有氧化物半导体层的晶体管用作设置在各像素中的晶体管,可以达到上述目的。注意,该氧化物半导体层是通过彻底地去除成为电子给体(施主)的杂质(氢或水等)而被高纯度化的氧化物半导体层。被高纯度化的氧化物半导体层具有极少的源于氢或氧缺陷等的载流子(接近零),且载流子密度低于 $1 \times 10^{12}/\text{cm}^3$,优选为低于 $1 \times 10^{11}/\text{cm}^3$ 。也就是说,氧化物半导体层中的源于氢或氧缺陷等的载流子的密度尽可能地接近零。因为氧化物半导体层中包括极少的源于氢或氧缺陷等的载流子,由此在晶体管被截止时晶体管的截止电流量可以较小。

[0011] 即,本发明的一个实施例是一种显示装置,包括:信号线,在扫描一个画面的扫描期间中被提供数据信号,而在紧接于所述扫描期间的、比所述扫描期间更长的停止期间中,被提供具有比所述数据信号更低的频率的交流驱动信号;扫描线,在所述扫描期间所包含的一个水平扫描期间中被提供选择信号,而在所述一个水平扫描期间之外的期间中被提供非选择信号;以及设置有晶体管的像素,该晶体管的栅极电连接到扫描线,以及源极和漏极中的一个电连接到信号线,且包括氧化物半导体层。

[0012] 在根据本发明的一个实施例的显示装置中,作为设置在各像素中的晶体管,使用具有氧化物半导体层的晶体管。另外,将该氧化物半导体层高纯度化时,可以降低该晶体管的截止电流。由此,可以抑制由该晶体管的截止电流引起的数据信号的值变动。也就是说,可以抑制当降低对包括该晶体管的像素写入的数据信号的频率时(停止期间较长时)的显示劣化(变化)。并且,可以抑制当降低交流驱动信号的频率时的显示闪烁。

附图说明

[0013] 图 1A~图 1C 是:图 1A 是示出显示装置的结构图,图 1B 是像素的电路图,图 1C 是示出设置在像素的晶体管的一个例子的截面图;

[0014] 图 2 示出显示装置的操作;

[0015] 图 3 示出显示装置的操作;

[0016] 图 4 示出显示装置的操作;

[0017] 图 5A 至图 5C 各示出设置在显示装置的像素中的晶体管的一个例子;

[0018] 图 6 示出显示装置的结构;

[0019] 图 7A 至图 7D 示出晶体管;

[0020] 图 8A 至图 8F 各示出电子设备;

[0021] 图 9 是示出晶体管的特性的图;

[0022] 图 10 是晶体管的特性评价用电路图;

[0023] 图 11 是晶体管的特性评价用时序图;

[0024] 图 12 是示出晶体管的特性的图;

[0025] 图 13 是示出晶体管的特性的图；

[0026] 图 14 是示出晶体管的特性的图。

[0027] 本发明的选择图是图 2。

具体实施方式

[0028] 下面,关于本发明的实施例将参照附图给予详细说明。但是,本发明不局限于以下说明,本领域技术人员可以很容易地理解,本发明在不脱离其精神及其范围的条件下,可进行各种改变和修改。因此,本发明不应该限定于以下的实施例模式和实施例的描述。

[0029] (有源矩阵型显示装置的一个例子)

[0030] 首先,对有源矩阵型显示装置的一个例子进行说明。具体地,参照图 1A 至图 1C、图 2、图 3、图 4、图 5 至图 5C、图 6 对如下有源矩阵型液晶显示装置的一个例子进行说明,该有源矩阵型液晶显示装置具有扫描一个画面的扫描期间,以及紧接于该扫描期间的、比该扫描期间长的停止期间。具体地,该扫描期间是对所有布置为矩阵状的多个像素进行一次数据信号输入的期间,而该停止期间是对所有布置为矩阵状的多个像素不进行数据信号输入的期间。

[0031] 图 1A 是示出有源矩阵型显示装置的结构例的图。图 1A 所示的显示装置包括像素部分 101,信号线驱动电路 102,扫描线驱动电路 103,以彼此平行或大致平行的方式布置且其电位由信号线驱动电路 102 控制的多个信号线 104,以及以彼此平行或大致平行的方式布置且其电位由扫描线驱动电路 103 控制的多个扫描线 105。并且,像素部分 101 包括多个像素 107。另外,多个像素 107 以矩阵状布置。另外,多个信号线 104 各电连接到以矩阵状布置的多个像素的任一列中的像素,多个扫描线 105 各电连接到以矩阵状布置的多个像素的任一行中的多个像素。此外,从外部向信号线驱动电路 102 及扫描线驱动电路 103 输入信号(诸如数据信号(Data)、时钟信号(CK)、起动信号(SP))及驱动用电源(诸如高电源电位(V_{dd})、低电源电位(V_{ss}))。

[0032] 图 1B 是示出图 1A 所示的显示装置所具有的像素 107 的电路图的一个例子的图。图 1B 所示的像素 107 包括:晶体管 111,其栅极电连接到扫描线 105,而源极和漏极中的一个电连接到信号线 104;电容器 112,其一个端子电连接到晶体管 111 的源极和漏极中的另一个,而另一个端子电连接到提供公共电位(V_{com})的布线(也称为公共电位线);以及液晶元件 113,其一个端子电连接到晶体管 111 的源极和漏极中的另一个及电容器 112 的一个端子,而另一个端子电连接到公共电位线。另外,晶体管 111 是 n 沟道型晶体管。另外,将晶体管 111 的源极和漏极的另一个、电容器 112 的一个端子及液晶元件 113 的一个端子电连接的节点称为节点 A。

[0033] 图 1 是示出设置在图 1B 中的像素 107 中的晶体管 111 的具体结构的一个例子。图 1C 所示的晶体管 111 包括设置在具有绝缘表面的衬底 120 上的栅极层 121、设置在栅极层 121 上的栅极绝缘层 122、设置在栅极绝缘层 122 上的氧化物半导体层 123 以及设置在氧化物半导体层 123 上的源极层 124a 及漏极层 124b。另外,在图 1C 所示的晶体管 111 中,形成有覆盖晶体管 111 并接触于氧化物半导体层 123 的绝缘层 125 以及设置在绝缘层 125 上的保护绝缘层 126。

[0034] 如上所述,图 1C 所示的晶体管 111 具有氧化物半导体层 123 作为半导体

层。作为用于氧化物半导体层 123 的氧化物半导体可以使用：作为四元金属氧化物的 In-Sn-Ga-Zn-O 类氧化物半导体层；作为三元金属氧化物的 In-Ga-Zn-O 类氧化物半导体层、In-Sn-Zn-O 类氧化物半导体层、In-Al-Zn-O 类氧化物半导体层、Sn-Ga-Zn-O 类氧化物半导体层、Al-Ga-Zn-O 类氧化物半导体层、Sn-Al-Zn-O 类氧化物半导体层；作为二元金属氧化物的 In-Zn-O 类氧化物半导体层、In-Ga-O 类氧化物半导体层、Sn-Zn-O 类氧化物半导体层、Al-Zn-O 类氧化物半导体层、Zn-Mg-O 类氧化物半导体层、Sn-Mg-O 类氧化物半导体层或 In-Mg-O 类氧化物半导体层；或作为单元金属氧化物的 In-O 类氧化物半导体层、Sn-O 类氧化物半导体层或 Zn-O 类氧化物半导体层。此外，还可以使上述氧化物半导体含有 SiO₂。这里，例如，In-Ga-Zn-O 类氧化物半导体是指至少含有 In、Ga、Zn 的氧化物，且对其组成比没有特别的限制。另外，In-Ga-Zn-O 类氧化物半导体也可以含有除 In、Ga 及 Zn 之外的元素。

[0035] 另外，对于氧化物半导体层 123，可以使用由化学式 $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$) 表示的薄膜。在此，M 表示选自 Ga、Al、Mn 及 Co 中的一种或多种金属元素。例如，M 可以是 Ga、Ga 和 Al、Ga 和 Mn 或 Ga 和 Co 等。

[0036] 上述氧化物半导体是被高纯度化且被如下地制成电学上 i 型(本征)的氧化物半导体：有意地去除作为电特性变动的因素的诸如氢、水分、羟基或氢化物(也称为氢化合物)的杂质。因此，可以抑制包括该氧化物半导体作为半导体层的晶体管的电特性变动。

[0037] 所以，优选氧化物半导体中包含尽可能少的氢。另外，被高纯度化的氧化物半导体层中具有极少的源于氢或氧缺陷等的载流子(接近零)且载流子密度低于 $1 \times 10^{12}/\text{cm}^3$ ，优选为低于 $1 \times 10^{11}/\text{cm}^3$ 。也就是说，使氧化物半导体层中源于氢或氧缺陷等的载流子的密度尽可能地接近零。因为氧化物半导体层具有极少的源于氢或氧缺陷等的载流子，所以晶体管的截止电流值较小。截止电流值越小越好。包括上述氧化物半导体作为半导体层的晶体管的每微米沟道宽度(1 μm)的电流值为 100zA/ μm (zeptoampere) 以下，优选为 10zA/ μm 以下，更优选为 1zA/ μm 以下。并且，由于没有 pn 结及热载流子降级，所以晶体管的电特性不受其不利影响。

[0038] 将通过如上所述地彻底去除包含于氧化物半导体层中的氢而被高纯度化的氧化物半导体用于晶体管的沟道形成区，由此可以获得具有极小的截止电流值的晶体管。即，在晶体管的非导电状态下，可以将氧化物半导体层当作绝缘体来进行电路设计。另一方面，当晶体管在导电状态时，预期氧化物半导体层的电流供给能力比使用非晶硅形成的半导体层的电流供给能力更高。

[0039] 对于能够用作具有绝缘表面的衬底 120 的衬底的没有具体限制。例如，可以使用由钡硼硅酸盐玻璃、铝硼硅酸盐玻璃等制成的玻璃衬底。

[0040] 在晶体管 111 中，可以将成为基底膜的绝缘膜设置在衬底 120 与栅极层 121 之间。基底膜具有防止杂质元素从衬底扩散的作用，并且可以使用氮化硅膜、氧化硅膜、氮氧化硅膜或氧氮化硅膜中的一种或多种形成具有单层结构或叠层结构。

[0041] 作为栅极层 121，可以使用诸如钼、钛、铬、钽、钨、铝、铜、钽或钨的金属材料或包括任意这些材料为主要成分的合金材料的单层或叠层来形成。

[0042] 栅极绝缘层 122 可以通过等离子体 CVD 法、溅射法等形成具有氧化硅层、氮化硅层、氧氮化硅层、氮氧化硅层、氧化铝层、氮化铝层、氧氮化铝层、氮氧化铝层或氧化铅层

的单层或叠层。例如,通过等离子体 CVD 法,形成厚度为 50nm 以上 200nm 以下的氮化硅层(SiN_y ($y > 0$))作为第一栅极绝缘层,并且可形成厚度为 5nm 以上 300nm 以下的氧化硅层(SiO_x ($x > 0$))作为第一栅极绝缘层上的第二栅极绝缘层。

[0043] 作为用作源极层 124a 及漏极层 124b 的导电膜,例如可以使用选自 Al、Cr、Cu、Ta、Ti、Mo 和 W 中的元素、包括任意这些元素作为成分的合金、包括任意这些元素的组合的合金膜等来形成。另外,还可以采用其中在 Al、Cu 等的金属层之上和 / 或之下层叠 Ti、Mo、W 等的高熔点金属层的结构。另外,也可以通过使用添加有防止在 Al 膜中产生小丘或晶须的元素(Si、Nd、Sc 等)的 Al 材料,来提高耐热性。

[0044] 另外,可以使用导电金属氧化物形成用作源极层 124a 及漏极层 124b(包括使用与源极层 124a 及漏极层 124b 相同层形成的布线层)的导电膜。作为导电金属氧化物可以使用氧化铟(In_2O_3)、氧化锡(SnO_2)、氧化锌(ZnO)、氧化铟氧化锡合金(In_2O_3 - SnO_2 , 简称为 ITO)、氧化铟氧化锌合金(In_2O_3 - ZnO)或其中包含氧化硅任意这些金属氧化物材料。

[0045] 作为绝缘层 125,典型地可以使用诸如氧化硅膜、氮化硅膜、氧化铝膜或氮化铝膜的无机绝缘膜。

[0046] 作为保护绝缘层 126,可以使用诸如氮化硅膜、氮化铝膜、氮氧化硅膜或氮氧化铝膜的无机绝缘膜。

[0047] 另外,为了减少由晶体管引起的表面凹凸,可以在保护绝缘层 126 上形成平坦化绝缘膜。作为平坦化绝缘膜可以使用诸如聚酰亚胺、丙烯酸树脂、苯并环丁烯树脂的有机材料。除了这样的有机材料之外,还可以使用低介电常数材料(low-k 材料)等。另外,也可以通过层叠多个由这些材料形成的绝缘膜来形成平坦化绝缘膜。

[0048] (晶体管的截止电流)

[0049] 下面,对通过测量包括高纯度化的氧化物半导体层的晶体管的截止电流而得的结果进行说明。

[0050] 首先,考虑到包括高纯度化的氧化物半导体层的晶体管的截止电流极小,准备沟道宽度 W 为 1 μm 的足够大的晶体管,并进行截止电流的测量。图 9 示出对沟道宽度 W 为 1 μm 的晶体管的截止电流进行测量而得的结果。在图 9 中,横轴示出栅极电压 V_g ,纵轴示出漏极电流 I_D 。当漏极电压 V_D 为 +1V 或 +10V,且栅极电压 V_g 为 -5V 至 -20V 的范围内时,发现晶体管的截止电流为作为检测极限的 $1 \times 10^{-12}\text{A}$ 以下。另外,可知晶体管的截止电流(这里,每单位沟道宽度(1 μm))为 $1\text{aA}/\mu\text{m}$ ($1 \times 10^{-18}\text{A}/\mu\text{m}$) 以下。

[0051] 接着,对通过包括高纯度化氧化物半导体层的晶体管的截止电流进行测量而得的结果进行说明。如上所述,已知包括高纯度化的氧化物半导体层的晶体管的截止电流为作为测量仪器的检测极限的 $1 \times 10^{-12}\text{A}$ 以下。在此,对通过利用特性评价用元件测量更为准确的截止电流(上述测量中的测量仪器的检测极限以下的值)而得的结果进行说明。

[0052] 首先,参照图 10 对在电流测量方法中使用的特性评价用元件进行说明。

[0053] 在图 10 所示的特性评价用元件中,三个测量系统 800 并联连接。测量系统 800 包括电容器 802、晶体管 804、晶体管 805、晶体管 806、及晶体管 808。使用包括高纯度化的氧化物半导体层的晶体管作为晶体管 804 及晶体管 808。

[0054] 在测量系统 800 中,晶体管 804 的源极端子和漏极端子中的一个、电容器 802 的端子的一个及晶体管 805 的源极端子和漏极端子中的一个连接到电源(提供 V_2)。另外,晶体

管 804 的源极端子和漏极端子中的另一个、晶体管 808 的源极端子和漏极端子中的一个、电容器 802 的端子的另一个以及晶体管 805 的栅极端子相互连接。此外,晶体管 808 的源极端子和漏极端子中的另一个、晶体管 806 的源极端子和漏极端子中的一个及晶体管 806 的栅极端子连接到电源(提供 V_1)。另外,晶体管 805 的源极端子和漏极端子中的另一个与晶体管 806 的源极端子和漏极端子中的另一个连接到输出端子。

[0055] 另外,对晶体管 804 的栅极端子提供用于控制晶体管 804 的导通状态及截止状态的电位 $V_{\text{ext_b2}}$,并对晶体管 808 的栅极端子提供用于控制晶体管 808 的导通状态及截止状态的电位 $V_{\text{ext_b1}}$ 。此外,从输出端子输出电位 V_{out} 。

[0056] 接着,对使用上述特性评价用元件的电流测量方法进行说明。

[0057] 首先,对其中为了测量截止电流而施加电位差的初始化期间进行简要说明。在初始化期间中,对晶体管 808 的栅极端子输入使晶体管 808 成为导通状态的电位 $V_{\text{ext_b1}}$,并对作为连接到晶体管 804 的源极端子及漏极端子的另一个的节点的节点 A(也就是说,连接到晶体管 808 的源极端子及漏极端子的一个、电容器 802 的端子的另一个及晶体管 805 的栅极端子的节点)提供电位 V_1 。这里,电位 V_1 例如为高电位。使晶体管 804 处于截止状态。

[0058] 然后,对晶体管 808 的栅极端子输入使晶体管 808 成为截止状态的电位 $V_{\text{ext_b1}}$,以使晶体管 808 成为截止状态。在使晶体管 808 变为截止状态之后将电位 V_1 设定为低电位。也使晶体管 804 处于截止状态。另外,将电位 V_2 为与 V_1 相同的电位。由此,初始化期间完成。在初始化期间完成的状态下,节点 A 与晶体管 804 的源极端子及漏极端子的一个之间产生电位差,并且节点 A 与晶体管 808 的源极端子及漏极端子的另一个之间也产生电位差。因此,晶体管 804 及晶体管 808 中有极少的电荷流过。也就是说,截止电流流动。

[0059] 接着,对截止电流的测量期间进行简要说明。在测量期间中,将晶体管 804 的源极端子及漏极端子的一个的电位(也就是 V_2)以及晶体管 808 的源极端子及漏极端子的另一个的电位(也就是 V_1)设定为低并固定。另一方面,在测量期间中不固定节点 A 的电位(节点 A 处于浮动状态)。由此,在晶体管 804 及晶体管 808 中流过电荷,且随时间的推移节点 A 所保持的电荷量也发生变化。节点 A 的电位根据节点 A 所存储的电荷量的变化而变化。也就是说,输出端子的输出电位 V_{out} 也发生变化。

[0060] 使用图 11 示出施加上述电位差的初始化期间中的电位以及紧接的测量期间中的电位之间的关系的详细情况(时序图)。

[0061] 在初始化期间中,首先,将电位 $V_{\text{ext_b2}}$ 设定为使晶体管 804 成为导通状态的电位(高电位)。由此,节点 A 的电位成为 V_2 ,即低电位(V_{ss})。注意,不一定要对节点 A 提供低电位(V_{ss})。然后,将电位 $V_{\text{ext_b2}}$ 设定为使晶体管 804 成为截止状态的电位(低电位),以使晶体管 804 成为截止状态。并且,接着将电位 $V_{\text{ext_b1}}$ 设定为使晶体管 808 成为导通状态的电位(高电位)。由此,节点 A 的电位成为 V_1 ,即高电位(V_{DD})。然后,将 $V_{\text{ext_b1}}$ 设定为使晶体管 808 成为截止状态的电位。由此,节点 A 达到浮动状态,且初始化期间完成。

[0062] 在其后的测量期间中,将电位 V_1 及电位 V_2 个别地设定为使电荷流入节点 A 或能够使电荷从节点 A 流出的电位。这里,将电位 V_1 及电位 V_2 为低电位(V_{ss})。但是,在测量输出电位 V_{out} 的时序中,需要操作输出电路,所以有时暂时将 V_1 设定为高电位(V_{DD})。另外,将 V_1 为高电位(V_{DD})的期间设定为较短,使得不影响测量。

[0063] 当如上所述地施加电位差并开始测量期间时,随时间的推移节点 A 所存储的电荷

量发生变化,这改变节点 A 的电位。这意味着晶体管 805 的栅极端子的电位发生变化,且因此随时间的推移输出端子的输出电位 V_{out} 的电位也发生变化。

[0064] 下面,对基于获得的输出电位 V_{out} 算出截止电流的方法进行说明。

[0065] 在算出截止电流之前,先获得节点 A 的电位 V_A 与输出电位 V_{out} 之间的关系。由此,可以使用输出电位 V_{out} 来获得节点 A 的电位 V_A 。根据上述关系,节点 A 的电位 V_A 可通过如下算式表达为输出电位 V_{out} 的函数。

[0066] [算式 1]

[0067]

$$V_A = F(V_{out})$$

[0068] 另外,节点 A 的电荷 Q_A 可使用节点 A 的电位 V_A 、与节点 A 连接的电容 C_A 及常数 (const) 由下面的算式表达。这里,与节点 A 连接的电容 C_A 是电容器 802 的电容与其它电容之和。

[0069] [算式 2]

[0070]

$$Q_A = C_A V_A + \text{const}$$

[0071] 由于节点 A 的电流 I_A 是通过对流入节点 A 的电荷(或从节点 A 流出的电荷)关于时间进行微分而得,所以节点 A 的电流 I_A 可以使用下面的算式表达。

[0072] [算式 3]

[0073]

$$I_A = \frac{\Delta Q_A}{\Delta t} = \frac{C_A \cdot \Delta F(V_{out})}{\Delta t}$$

[0074] 如此,可以根据与节点 A 连接的电容 C_A 与输出端子的输出电位 V_{out} 来获得节点 A 的电流 I_A 。

[0075] 通过上述方法,可以测量在截止状态时晶体管的源极与漏极之间流过的截止电流。

[0076] 这里,使用高纯度化的氧化物半导体形成晶体管 804 及晶体管 808,其具有 $10 \mu\text{m}$ 的沟道长度 L 、 $50 \mu\text{m}$ 的沟道宽度 W 。另外,在并联布置的各测量系统 800 中,分别将电容器 802 的电容值设定为 100fF 、 1pF 和 3pF 。

[0077] 另外,在本示例的测量中, V_{DD} 为 5V 且 V_{SS} 为 0V 。另外,在测量期间中,基本上将电位 V_1 设定为 V_{SS} ,并每 10sec 至 300sec 仅在 100msec 的期间中设定为 V_{DD} ,并进行电位 V_{out} 的测量。另外,用来计算元件中流过的电流 I 的 Δt 为大约 30000sec 。

[0078] 图 12 示出上述电流测量的经过时间 Time 与输出电位 V_{out} 之间的关系。根据图 12,电位随着时间的推移而变化。

[0079] 图 13 示出根据上述电流测量算出的室温 (25°C) 下的截止电流。另外,图 13 示出晶体管 804 或晶体管 808 的源极-漏极电压 V 与截止电流 I 之间的关系。根据图 13,在源极-漏极电压为 4V 的条件下,截止电流大约为 $40\text{zA}/\mu\text{m}$ 。另外,在源极-漏极电压为 3.1V 的条件下,截止电流为 $10\text{zA}/\mu\text{m}$ 以下。另外, 1zA 表示 10^{-21}A 。

[0080] 进一步,图 14 示出根据上述电流测量算出的、 85°C 温度环境下的截止电流。图 14 示出在 85°C 的温度环境下的源极-漏极电压 V 与截止电流 I 的关系。根据图 14,在源极-漏

极电压为 3.1V 的条件下,截止电流为 $100\text{zA}/\mu\text{m}$ 以下。

[0081] 根据本示例,确认具有被高纯度化的氧化物半导体层的晶体管的截止电流可充分地小。

[0082] (有源矩阵型显示装置的操作的一个例子)

[0083] 接着,参照图 2 对上述显示装置的操作的一个例子进行说明。另外,在图 2 中示意性地示出图 1B 所示的信号线 104 的电位($V(104)$)、扫描线 105 的电位($V(105)$)、当晶体管 111 包括氧化物半导体层时的节点 A 的电位($A(OS)$)、公共电位(V_{com})及晶体管 111 包括氧化物半导体层时施加在液晶元件 113 上的电压($V(113)(OS)$)。并且,在图 2 中为了进行比较,示意性地示出当晶体管 111 为具有非晶硅层的晶体管时的节点 A 的电位($A(a-Si)$)及晶体管 111 为具有非晶硅层的晶体管时施加到液晶元件 113 的电压($V(113)(a-Si)$)。

[0084] 信号线 104 在扫描期间($T1$)被提供数据信号,而在停止期间($T2$)被提供交流驱动信号。另外,该数据信号是每个水平扫描期间(t :一个栅极选择期间)极性反转的信号。即,本说明书所公开的显示装置是进行栅极线反转驱动的显示装置。另外,该数据信号为模拟信号。另外,该驱动信号是每隔长于至少一个水平扫描期间的期间反转极性的交流信号。注意,该驱动信号为二进制信号。另外,可以将该驱动信号的电压变动设定为数据信号的电压变动范围内。

[0085] 扫描线 105 在扫描期间($T1$)所包含的一个特定水平扫描期间被提供高电平电位(选择信号),而在除期间 $T1$ 以外的期间扫描线 105 被提供低电平电位(非选择信号)。即,像素 107 所具有的晶体管 111 在该一个特定水平扫描期间成为导通状态,而在其它的期间成为截止状态。

[0086] 在节点 A 中,在该一个水平扫描期间中通过晶体管 111 从信号线 104 提供数据信号,而在其它期间中不提供信号。即,在该一个水平扫描期间以外的期间中,节点 A 成为浮动状态。由此,在该一个水平扫描期间之外的期间中,节点 A 的电位根据信号线 104 与节点 A 之间的电容耦合而变动。另外,起因于电容耦合的节点 A 的电位的变动,并不十分依赖于晶体管 111 是具有非晶硅层的晶体管还是具有氧化物半导体层的晶体管。

[0087] 但是,根据晶体管 111 是具有非晶硅层的晶体管还是具有氧化物半导体层的晶体管,停止期间中的节点 A 的电位的变动量不同。具体而言,作为停止期间($T2$)中的节点 A 的电位的变动量,具有氧化物半导体层的晶体管比具有非晶硅层的晶体管更小($\Delta V(a-Si) > \Delta V(OS)$)。这是由于具有氧化物半导体层的晶体管的截止电流小于具有非晶硅层的晶体管的截止电流。

[0088] 另外,这里,对公共电位(V_{com})施加固定电位。可对该固定电位施加接地电位、0V 等。

[0089] 液晶元件 113 被施加对应于节点 A 的电位与公共电位(V_{com})之间的电位差的电压。因此,施加在液晶元件 113 上的电压的变化与节点 A 的电位的变化相同。

[0090] 像素 107 中的显示由施加到液晶元件 113 的电压决定。在上述显示装置中,该电压根据信号线 104 与节点 A 之间的电容耦合及晶体管 111 产生的截止电流等而变动。由此,严格地说,像素 107 中的实际的显示与根据一个水平扫描期间中被输入到像素 107 的数据信号而形成的显示不同。下面对其具体例子进行说明。例如,在扫描期间中每秒对像素 107 输入 60 次(约 16.7ms 一次)数据信号。此时,一个水平期间比 16.7ms 短几个量级。这里,

为了方便起见将该一个水平扫描期间设定为 $16.7\ \mu\text{s}$ (例如, 当矩阵状布置的多个像素的行数为 1000 行时, 该一个水平扫描期间约为 $16.7\ \mu\text{s}$)。此时, 由于在该一个水平扫描期间以外的期间中信号线 104 也对与像素 107 同行设置的像素提供数据信号, 所以信号线 104 的电位在该一个水平扫描期间以外的期间也发生变动。由此, 严格地说, 节点 A 的电位也根据信号线 104 与节点 A 之间的电容耦合而变动, 像素 107 中的 16.7ms 间的实际的显示与根据一个水平扫描期间 ($16.7\ \mu\text{s}$) 中由信号线 104 提供的数据信号的显示不同。

[0091] 并且, 本说明书中所公开的显示装置包括停止期间。例如, 在停止期间中信号线 104 的电位成为固定电位或成为浮动状态时, 上述电容耦合不影响施加到液晶元件 113 的电压的变动。此时, 扫描期间中的像素 107 的显示与停止期间中的像素 107 的显示不同。与此相反, 在本说明书所公开的显示装置中, 在停止期间中对信号线 104 提供交流驱动信号。为此, 施加到液晶元件 113 的电压的变动受到与扫描期间相同程度的电容耦合的影响。由此, 可以使在停止期间的像素 107 的显示与在扫描期间的显示相同。

[0092] 另外, 在本说明书中所公开的显示装置中, 使用具有氧化物半导体层的晶体管作为设置在像素 107 中的晶体管 111。由此, 可以降低影响施加到液晶元件 113 的电压的、晶体管 111 的截止电流。从而, 可以延长像素 107 中的信号的保持期间。即, 可以延长停止期间。并且, 可以降低在停止期间中施加到液晶元件 113 的电压的振幅。由此, 可以降低像素 107 中的显示的闪烁的产生。具体地, 该效果在交流驱动信号的频率被降低时比较显著。

[0093] 如上所述, 本说明书中所公开的显示装置是这样的一种显示装置, 其即使在停止期间被延长或者在停止期间中提供到信号线 104 的交流驱动信号的频率被降低的情况下, 通过使用具有氧化物半导体层的晶体管作为晶体管 111, 也可以保持显示质量。即, 本说明书中所公开的显示装置是能够降低耗电量并抑制显示质量劣化的显示装置。

[0094] (有源矩阵型显示装置的变形例)

[0095] 上述显示装置仅是本发明的一个实施例, 本发明还包括在某些方面与以上显示装置不同的显示装置。

[0096] 例如, 上述显示装置具有其中对公共电位线提供固定电位的结构, 但是显示装置可以具有对公共电位线提供交流驱动信号 (用于公共电位线的第一驱动信号) 的结构 (所谓公共反相驱动) (参照图 3)。由此, 能够使数据信号的电压振幅减半。此时, 公共电位线的电位在扫描期间成为具有与数据信号相反极性的二进制信号, 而在停止期间成为具有固定电位的信号。

[0097] 并且, 在停止期间中, 也可对公共电位线提供交流驱动信号 (用于公共电位线的第二驱动信号) (参照图 4)。此时, 公共电位线的电位在扫描期间中成为与数据信号具有相反极性的二进制信号 (用于公共电位线的第一驱动信号), 而在停止期间中成为与对信号线 104 提供的交流驱动信号具有相同极性的二进制信号 (用于公共电位线的第二驱动信号)。另外, 在停止期间中, 可以将对公共电位线提供的交流驱动信号 (用于公共电位线的第二驱动信号) 的电压变动设定为对公共电位线提供的交流驱动信号 (用于公共电位线的第一驱动信号) 的电压变动范围内。另外, 在停止期间中, 对公共电位线提供的交流驱动信号 (用于公共电位线的第二驱动信号) 与停止期间中对信号线 104 提供的交流驱动信号可为同一信号。

[0098] 另外, 在上述显示装置中, 示出在停止期间中提供到信号线 104 的交流驱动信号

为二进制信号的结构,但是可采用该驱动信号可包括多值信号的结构。

[0099] 另外,在上述显示装置中,示出电容器 112 的另一个端子及液晶元件 113 的另一个端子分别电连接到被提供有同一公共电位(V_{com})的布线的结构,但是也可以采用这样的结构,其中对电连接到电容器 112 的另一个端子及液晶元件 113 的另一个端子的各布线提供的公共电位可以不同。即,可以采用这样的结构,其中电容器 112 的另一个端子电连接到提供有第一公共电位的布线,而液晶元件 113 的另一个端子电连接到提供有与第一公共电位不同的第二公共电位的布线。

[0100] 另外,在上述显示装置中,虽然示出被称为沟道蚀刻型的底栅结构之一作为晶体管 111(参照图 1C),但是晶体管 111 的结构不局限于此。例如,还可以采用图 5A 至图 5C 所示的晶体管。

[0101] 图 5A 所示的晶体管 510 是被称为沟道保护型(也称为沟道停止型)的一种底栅结构。

[0102] 晶体管 510 在具有绝缘表面的衬底 120 上包括栅极层 121、栅极绝缘层 122、氧化物半导体层 123、覆盖氧化物半导体层 123 的沟道形成区的用作沟道保护层的绝缘层 511、源极层 124a 及漏极层 124b。另外,形成保护绝缘层 126 以覆盖源极层 124a、漏极层 124b 及绝缘层 511。

[0103] 图 5B 所示的晶体管 520 是底栅型晶体管。晶体管 520 在具有绝缘表面的衬底 120 上包括栅极层 121、栅极绝缘层 122、源极层 124a、漏极层 124b 及氧化物半导体层 123。另外,设置有覆盖源极层 124a 及漏极层 124b 并接触于氧化物半导体层 123 的绝缘层 125。在绝缘层 125 上还设置有保护绝缘层 126。

[0104] 在晶体管 520 中,以接触于衬底 120 及栅极层 121 的方式设置有栅极绝缘层 122,在栅极绝缘层 122 上与其接触地设置有源极层 124a 及漏极层 124b。并且,在栅极绝缘层 122、源极层 124a 及漏极层 124b 上设置有氧化物半导体层 123。

[0105] 图 5C 所示的晶体管 530 是顶栅型晶体管之一。晶体管 530 在具有绝缘表面的衬底 120 上包括绝缘层 531、氧化物半导体层 123、源极层 124a、漏极层 124b、栅极绝缘层 122 及栅极层 121。设置布线层 532a、布线层 532b 以分别接触于源极层 124a、漏极层 124b 并与其电连接。

[0106] 另外,作为绝缘层 511、531,典型地可以使用诸如氧化硅膜、氧氮化硅膜、氧化铝膜或氧氮化铝膜的无机绝缘膜。作为用于布线层 532a、布线层 532b 的导电膜,可以使用选自 Al、Cr、Cu、Ta、Ti、Mo 和 W 中的元素、包括任意这些元素作为成分的合金、包括任意这些元素的组合的合金膜等。此外,还可以采用在 Al、Cu 等的金属层的之上和 / 或之下层叠 Ti、Mo、W 等的高熔点金属层的结构。另外,也可以通过使用添加有防止在 Al 膜中产生小丘或晶须的元素(Si、Nd、Sc 等)的 Al 材料,来提高耐热性。

[0107] (对有源矩阵型显示装置提供的信号的具体例)

[0108] 下面,参照图 6 对具有如下结构的具体例进行说明:其中,在扫描期间对信号线提供数据信号,并在停止期间提供交流驱动信号。

[0109] 图 6 所示的显示装置具有控制器 600。控制器 600 包括:生成数据信号的数据信号生成电路 601、生成交流驱动信号的驱动信号生成电路 602、在扫描期间生成信号线驱动电路 102 内使用的时钟信号的基准时钟信号生成电路 603、输出对由基准时钟信号生成电

路 603 输入的时钟信号进行了分频而生成的信号的分频电路 604。另外,分频电路 604 的输出信号成为停止期间中信号线驱动电路 102 内使用的时钟信号。该数据信号与该时钟信号被控制为使得其频率大体彼此相同。同样地该驱动信号与该分频了的信号也被控制为使得其频率大体彼此相同。

[0110] 并且,图 6 所示的显示装置包括开关 605 及开关 606。其中开关 605 选择对信号线驱动电路 102 输出数据信号生成电路 601 的输出信号或驱动信号生成电路 602 的输出信号;开关 606 选择对信号线驱动电路 102 输出基准时钟信号生成电路 603 的输出信号或分频电路 604 的输出信号。具体而言,开关 605 在扫描期间选择数据信号生成电路 601 的输出信号(数据信号),而在停止期间选择驱动信号生成电路 602 的输出信号(驱动信号)。另外,开关 606 在扫描期间选择基准时钟信号生成电路 603 的输出信号,而在停止期间选择分频电路 604 的输出信号。

[0111] 通过设置具有这样的结构和操作的控制器 600,可以操作上述显示装置。

[0112] (晶体管的制造方法的具体例)

[0113] 下面,参照图 7A 至图 7D 对能够用作晶体管 111 的晶体管的具体例进行说明。

[0114] 图 7A 至图 7D 示出晶体管 111 的具体结构及制造工序的例子。另外,图 7D 所示的晶体管 410 具有被称为沟道蚀刻型的底栅结构。另外,虽然图 7D 示出单栅晶体管,但是根据需要,也可以形成具有多个沟道形成区的多栅结构的晶体管。

[0115] 下面,参照图 7A 至图 7D 对在衬底 400 上制造晶体管 410 的工序进行说明。

[0116] 首先,在具有绝缘表面的衬底 400 上形成导电膜,并且在其上进行第一光刻步骤,从而形成栅极层 411。另外,该工序中使用的抗蚀剂掩模可以利用喷墨法来形成。在利用喷墨法形成抗蚀剂掩模时不使用光掩模,所以可以降低制造成本。

[0117] 尽管对可用于具有绝缘表面的衬底 400 的衬底没有特别限制,但必要的是该衬底至少具有足以承受之后进行的热处理的耐热性。例如可以使用由硼硅酸钡玻璃或硼硅酸铝玻璃等制成的玻璃衬底。另外,在使用玻璃衬底且后面进行的热处理的温度较高时,优选使用应变点为 730℃ 以上的玻璃衬底。

[0118] 另外,可以在衬底 400 和栅极层 411 之间设置成为基底层绝缘层。基底层具有防止杂质元素从衬底 400 扩散的功能,并可以用使用选自氮化硅膜、氧化硅膜、氮氧化硅膜和氧氮化硅膜中的一种或多种的单层结构或叠层结构来形成。

[0119] 另外,作为栅极层 411 可使用诸如钼、钛、铬、钽、钨、铝、铜、钽或铪等的金属材料或包含任意这些金属材料作为其主要成分的合金材料形成为具有单层或叠层。

[0120] 例如,作为栅极层 411 的双层结构,例如,优选以下结构:在铝层上层叠钼层的结构;在铜层上层叠钼层的结构;在铜层上层叠氮化钛层或氮化钽层的结构;或者层叠氮化钛层和钼层的结构。作为三层结构,优选采用钨层或氮化钨层、铝和硅的合金层或铝和钛的合金层及氮化钛层或钛层的三层结构。

[0121] 接着,在栅极层 411 上形成栅极绝缘层 402。

[0122] 栅极绝缘层 402 可以通过等离子体 CVD 法或溅射法等并使用氧化硅层、氮化硅层、氧氮化硅层、氮氧化硅层或氧化铝层的一种或多种形成为具有单层或叠层结构。例如,可以使用包括硅烷(SiH_4)、氧及氮的沉积气体并通过等离子体 CVD 法形成氧氮化硅层。此外,作为栅极绝缘层 402 可以使用诸如氧化铪(HfO_x)或氧化钽(TaO_x)的高 k 材料。将栅极绝缘

层 402 的厚度形成为 100nm 以上且 500nm 以下,当采用叠层形成栅极绝缘层 402 时,例如层叠厚度为 50nm 以上且 200nm 以下的第一栅极绝缘层,以及厚度为 5nm 以上且 300nm 以下的第二栅极绝缘层。

[0123] 这里,作为栅极绝缘层 402 通过等离子体 CVD 法形成厚度为 100nm 以下的氧氮化硅层。

[0124] 在此,作为栅极绝缘层 402,可以使用高密度等离子体装置形成氧氮化硅层。这里高密度等离子体装置指的是可实现 $1 \times 10^{11}/\text{cm}^3$ 以上的等离子体密度的装置。例如,通过施加 3kW 至 6kW 的微波功率来产生等离子体来形成绝缘层。

[0125] 在反应室中,作为源气体引入硅烷气体(SiH_4)、一氧化二氮(N_2O)及稀有气体,在 10Pa 至 30Pa 的压力下产生高密度等离子体,并在诸如玻璃衬底的具有绝缘表面的衬底上形成绝缘层。然后,停止硅烷(SiH_4)的供给,并可以在不暴露于空气的条件下引入一氧化二氮(N_2O)和稀有气体对绝缘膜表面进行等离子体处理。在形成绝缘层之后进行通过至少引入一氧化二氮(N_2O)和稀有气体来对绝缘层表面进行的等离子体处理。通过上述工序程序形成的绝缘层的厚度薄,并且是即使其厚度例如小于 100nm 也可以确保其可靠性的绝缘层。

[0126] 当形成栅极绝缘层 402 时,引入到室中的硅烷(SiH_4)和一氧化二氮(N_2O)的流量比在 1:10 至 1:200 的范围内。此外,作为引入到室中的稀有气体,可以使用氦、氩、氦、氩等。尤其优选使用廉价的氩。

[0127] 另外,由于利用高密度等离子体装置形成的绝缘层可以具有均匀的厚度,所以绝缘层具有优越的阶梯覆盖性。另外,利用高密度等离子体装置,可以精确地控制薄绝缘膜的厚度。

[0128] 利用上述工序程序形成的绝缘层与使用现有的平行板等离子体 CVD 装置形成的绝缘层大不相同。当对使用相同的蚀刻剂的蚀刻速度彼此进行比较时,利用上述工序程序形成的绝缘层的蚀刻速度比利用现有的平行板等离子体 CVD 装置形成的绝缘膜的蚀刻速度慢 10% 以上或 20% 以上。因此可以说利用高密度等离子体装置形成的绝缘层是致密的膜。

[0129] 另外,由于通过后面的步骤被 i 型化或实质上被 i 型化的氧化物半导体(被高纯度化的氧化物半导体)对界面状态或界面电荷非常敏感,所以其与栅极绝缘层之间的界面十分重要。因此,接触于被高纯度化的氧化物半导体的栅极绝缘层需要具有高质量。由此,优选采用使用微波(2.45GHz)的高密度等离子体 CVD 装置,因为可以形成绝缘耐压高的致密且高质量的绝缘膜。通过使被高纯度化的氧化物半导体与高质量的栅极绝缘层彼此密切接触,可以降低界面状态密度并获得有利的界面特性。重要的是:除了作为栅极绝缘层的膜质量良好,还能够降低与氧化物半导体之间的界面状态密度并形成良好的界面。

[0130] 接着,在栅极绝缘层 402 上形成厚度为 2nm 以上且 200nm 以下的氧化物半导体膜 430。另外,优选的是,在利用溅射法形成氧化物半导体膜 430 之前,进行引入氩气体来产生等离子体的反溅射,以去除附着到栅极绝缘层 402 表面的粉状物质(也称为微粒、尘屑)。反溅射是指使用 RF 电源在氩气氛中对衬底一侧施加电压来在衬底附近生成等离子体以进行表面改性的方法。另外,也可以使用氮气氛、氦气氛、氧气氛等代替氩气氛。

[0131] 氧化物半导体膜 430 使用 In-Ga-Zn-O 类氧化物半导体膜、In-Sn-O 类氧化物半导体膜、In-Sn-Zn-O 类氧化物半导体膜、In-Al-Zn-O 类氧化物半导体膜、Sn-Ga-Zn-O 类氧化

物半导体膜、Al-Ga-Zn-O 类氧化物半导体膜、Sn-Al-Zn-O 类氧化物半导体膜、In-Zn-O 类氧化物半导体膜、In-Ga-O 类氧化物半导体膜、Sn-Zn-O 类氧化物半导体膜、Al-Zn-O 类氧化物半导体膜、In-O 类氧化物半导体膜、Sn-O 类氧化物半导体膜、Zn-O 类氧化物半导体膜。在本实施例中,作为氧化物半导体膜 430 使用 In-Ga-Zn-O 类金属氧化物靶材并利用溅射法来形成。图 7A 示出这个阶段的截面图。此外,可以在稀有气体(典型的是氩)气氛下、氧气气氛下或稀有气体(典型的是氩)及氧的混合气氛下利用溅射法形成氧化物半导体膜 430。另外,当使用溅射法时,优选使用含有 2wt% 以上且 10wt% 以下的 SiO_2 的靶材来进行沉积,且使氧化物半导体膜 430 含有阻碍晶化的 SiO_x ($x>0$),以防止在后面的步骤中进行用于脱水或脱氢的热处理时的晶化。

[0132] 这里,使用包含 In、Ga 及 Zn 的金属氧化物靶材($\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}=1:1:1[\text{mol}]$ 、 $\text{In}:\text{Ga}:\text{Zn}=1:1:0.5[\text{atom}]$)进行膜沉积。沉积条件设置如下:衬底和靶材之间的距离是 100mm;压力是 0.2Pa;直流(DC)电源是 0.5kW;且气氛是氩及氧的混合气氛(氩:氧=30sccm:20sccm,且氧流率为 40%)。此外,优选使用脉冲直流(DC)电源,因为可以减少沉积时产生的粉状物质,且可使厚度分布变均匀。将 In-Ga-Zn-O 类膜的厚度形成为 5nm 以上 200nm 以下。在本实施例中,作为氧化物半导体膜,使用 In-Ga-Zn-O 类金属氧化物靶材并利用溅射法形成厚度为 20nm 的 In-Ga-Zn-O 类膜。或者,作为含有 In、Ga 及 Zn 的金属氧化物靶材,可以使用具有如下组成比的金属氧化物靶材: $\text{In}:\text{Ga}:\text{Zn}=1:1:1[\text{atom}]$ 或 $\text{In}:\text{Ga}:\text{Zn}=1:1:2[\text{atom}]$ 。

[0133] 在溅射法的示例包括:使用高频电源作为溅射电源的 RF 溅射法,DC 溅射法,以及以脉冲方式施加偏压的脉冲 DC 溅射法。RF 溅射法主要用于形成绝缘膜的情况,而 DC 溅射法主要用于形成金属膜的情况。

[0134] 此外,还有可以设置材料不同的多个靶材的多源溅射装置。利用该多源溅射装置,可以在同一室中层叠形成不同材料的膜,或可以在同一室中通过同时放电而形成多种材料的膜。

[0135] 此外,存在室内设置有磁铁系统并用于磁控管溅射的溅射装置;以及用于利用不使用辉光放电而使用微波来产生的等离子体的 ECR 溅射的溅射装置。

[0136] 另外,作为使用溅射法的沉积方法,存在反应溅射法,其在沉积时使靶材物质与溅射气体成分彼此产生化学反应而形成其化合物薄膜;以及在沉积时对衬底也施加电压的偏压溅射。

[0137] 接着,在第二光刻步骤中将氧化物半导体膜 430 加工为岛状氧化物半导体层。另外,该工序中使用的抗蚀剂掩模可以利用喷墨法形成。利用喷墨法形成抗蚀剂掩模时不使用光掩模,因此可以降低制造成本。

[0138] 接着,对氧化物半导体层进行脱水或脱氢。用于进行脱水或脱氢的第一热处理的温度为 400°C 以上 750°C 以下,优选为 400°C 以上且低于衬底的应变点。这里,将衬底放入作为热处理装置的一种的电炉中,在氮气氛下以 450°C 对氧化物半导体层进行 1 小时的热处理之后,使氧化物半导体层不暴露于空气,以防止水、氢进入到氧化物半导体层,由此得到氧化物半导体层 431(参照图 7B)。

[0139] 注意,热处理装置不局限于电炉而可以是具备利用来自诸如电阻加热元件的加热元件的热传导或热辐射对被处理对象进行加热的装置。例如,可以使用诸如 GRTA (Gas

Rapid Thermal Anneal :气体快速热退火) 装置或 LRTA (Lamp Rapid Thermal Anneal :灯快速热退火) 装置等的 RTA (Rapid Thermal Anneal :快速热退火) 装置。LRTA 装置是通过从诸如卤素灯、金属卤化物灯、氙弧灯、碳弧灯、高压钠灯或者高压汞灯的灯发射的光(电磁波)的辐射来加热被处理对象的装置。GRTA 装置是使用高温气体进行热处理的装置。作为气体,使用不通过热处理与被处理对象产生反应的惰性气体,诸如氮或诸如氩的稀有气体。

[0140] 例如,作为第一热处理可以进行 GRTA,其中将衬底移动到加热到高达 650℃至 700℃的高温的惰性气体中,进行几分钟的加热,然后将衬底从加热到高温的惰性气体中取出。通过使用 GRTA 可以实现在短时间内的高温热处理。

[0141] 另外,在第一热处理中,优选氮或诸如氦、氖、氩的稀有气体的气氛中不含有水、氢等。另外,优选将引入热处理装置中的氮或诸如氦、氖、氩的稀有气体的纯度设定为 6N (99.9999%) 以上,优选设定为 7N (99.99999%) 以上(即,将杂质浓度为 1ppm 以下,优选为 0.1ppm 以下)。

[0142] 另外,氧化物半导体层的第一热处理可以在被加工为岛状氧化物半导体层之前对氧化物半导体膜 430 进行。此时,在进行第一热处理之后,从加热装置中取出衬底,并随后进行第二光刻步骤。

[0143] 用于对氧化物半导体层进行脱水、脱氢的热处理,可以在任意以下的定时进行:形成氧化物半导体层之后;在氧化物半导体层上形成了源极层及漏极层之后;以及在源极层及漏极层上形成了保护绝缘膜之后。

[0144] 另外,在栅极绝缘层 402 中形成开口部时,形成开口部的步骤也可以在对氧化物半导体膜 430 进行脱水或脱氢处理之前或者之后进行。

[0145] 另外,氧化物半导体膜 430 的蚀刻不限于湿法蚀刻,也可以采用干法蚀刻。

[0146] 作为用于干法蚀刻的蚀刻气体,优选采用含有氯的气体(氯类气体,例如氯(Cl_2)、三氯化硼(BCl_3)、四氯化硅(SiCl_4) 或四氯化碳(CCl_4))。

[0147] 另外,可以使用含有氟的气体(氟类气体,例如四氟化碳(CF_4)、六氟化硫(SF_6)、三氟化氮(NF_3) 或三氟甲烷(CHF_3))、溴化氢(HBr)、氧(O_2) 或添加了诸如氦(He) 或氩(Ar) 的稀有气体的任意这些气体等。

[0148] 作为干法蚀刻,可以使用平行板型 RIE (Reactive Ion Etching :反应离子蚀刻) 法或 ICP (Inductively Coupled Plasma :感应耦合等离子体) 蚀刻法。适当地调节蚀刻条件(施加到线圈形电极的电力量、施加到衬底一侧的电极的电力量、衬底一侧的电极温度等),以将膜蚀刻成所希望形状。

[0149] 作为用于湿法蚀刻的蚀刻剂,可以使用将磷酸、醋酸以及硝酸混合的溶液等。此外,也可以使用 IT0-07N (日本关东化学公司制造)。

[0150] 另外,通过清洗去除湿法蚀刻后的蚀刻剂以及被蚀刻掉的材料。也可以对该包含蚀刻剂和被蚀刻掉的材料废液进行提纯,而对材料进行再利用。通过从该蚀刻后的废液中收集包含在氧化物半导体层中的钢等的材料并对其进行再利用,可以有效地利用资源并实现低成本化。

[0151] 根据材料而适当地调节蚀刻条件(诸如蚀刻剂、蚀刻时间和温度),以使材料蚀刻成所希望形状。

[0152] 接着,在栅极绝缘层 402 及氧化物半导体层 431 上形成金属导电膜。可使用溅射

法或真空蒸发法形成金属导电膜。作为金属导电膜的材料,可以举出选自铝(Al)、铬(Cr)、铜(Cu)、钽(Ta)、钛(Ti)、钼(Mo)和钨(W)中的元素,包含任意这些元素为成分的合金或包含任意这些元素的组合的合金等。此外,可以使用选自锰(Mn)、镁(Mg)、锆(Zr)、铍(Be)和钇(Y)中的任一种或多种材料。另外,金属导电膜既可以具有单层结构或具有两层以上的叠层结构。例如,可以举出以下结构:含有硅的铝膜的单层结构、铜膜或以铜为主要成分的膜的单层结构、铝膜上层叠钛膜的双层结构、氮化钽膜或氮化铜膜上形成铜膜的双层结构以及钛膜上层叠铝膜并在该铝膜上层叠另一钛膜的三层结构等。另外,也可以使用:包含铝(Al)与选自钛(Ti)、钽(Ta)、钨(W)、钼(Mo)、铬(Cr)、钕(Nd)和钪(Sc)中的一种或多种元素的膜、合金膜或氮化膜。

[0153] 当在形成金属导电膜之后进行热处理时,优选金属导电膜具有足以耐受该热处理的耐热性。

[0154] 利用第三光刻步骤在金属导电膜上形成抗蚀剂掩模,并进行选择性的蚀刻来形成源极层 415a 及漏极层 415b。然后去除抗蚀剂掩模(参照图 7C)。

[0155] 另外,以氧化物半导体层 431 不由于金属导电膜的蚀刻而被去除的方式适当地调节材料及蚀刻条件。

[0156] 这里,将钛膜用作金属导电膜,将 In-Ga-Zn-O 类氧化物用作氧化物半导体层 431,并且将过氧化氢氨混合物(氨、水和过氧化氢溶液的混合溶液)用作蚀刻剂。

[0157] 注意,在第三光刻步骤中,氧化物半导体层 431 仅被部分蚀刻,由此有时形成具有槽部(凹部)的氧化物半导体层。另外,该工序中使用的抗蚀剂掩模可以利用喷墨法来形成。利用喷墨法形成抗蚀剂掩模时不使用光掩模,因此可以降低制造成本。

[0158] 此外,为了减少用于光刻步骤的光掩模数及降低光刻步骤数,可以使用作为使透过光具有多种强度的曝光掩模的多色调掩模进行蚀刻步骤。由于使用多色调掩模形成的抗蚀剂掩模具有多种厚度,且可通过进行灰化进一步改变形状,因此抗蚀剂掩模可以用于多个蚀刻步骤中以提供不同图案。由此,可以使用一个多色调掩模形成对应于至少两种以上的不同图案的抗蚀剂掩模。由此,可以减少曝光掩模数且还可以缩减对应的光刻步骤数,所以可以实现工序的简化。

[0159] 接着,进行使用诸如一氧化二氮(N_2O)、氮(N_2)或氩(Ar)的气体的等离子体处理。通过该等离子体处理去除附着在露出的氧化物半导体层的表面上的吸附水等。另外,也可以使用氧和氩的混合气体进行等离子体处理。

[0160] 在进行等离子体处理后,以不接触于大气的方式形成与氧化物半导体层的一部分接触的、成为保护绝缘膜的氧化物绝缘层 416。

[0161] 作为厚度至少为 1nm 的氧化物绝缘层 416,可适当地使用如溅射法等不会使水、氢等的杂质混入到氧化物绝缘层 416 的方法形成。当氧化物绝缘层 416 中含有氢时,导致氢进入氧化物半导体层从而有可能导致氧化物半导体层 431 的背沟道具有低电阻(成为 N 型)并因此可能形成寄生沟道。因此,为了将氧化物绝缘层 416 形成为尽量少地含有氢,采用其中不使用氢的沉积方法是十分重要的。

[0162] 这里,利用溅射法沉积用作氧化物绝缘层 416 的厚度为 200nm 的氧化硅膜。将沉积时的衬底温度可以为室温以上且 300℃ 以下,且在本实施例中为 100℃。可以在稀有气体(典型的是氩)气氛下、氧气气氛下或稀有气体(典型的是氩)和氧的混合气氛下,通过溅射法形

成氧化硅膜。另外,作为靶材,可以使用氧化硅靶材或硅靶材。例如,可以在氧及氮气氛下使用硅靶材并利用溅射法来形成氧化硅膜。

[0163] 接着,在惰性气体气氛下或在氧气体气氛下进行第二热处理(优选在 200℃以上且 400℃以下,例如 250℃以上且 350℃以下)。例如,在氮气氛下以 250℃进行 1 小时的第二热处理。当进行第二热处理时,氧化物半导体层的一部分(沟道形成区)与氧化物绝缘层 416 接触的状态受到加热。由此,氧化物半导体层的一部分(沟道形成区)被提供氧。

[0164] 通过上述步骤,在对氧化物半导体层进行了用于脱水或脱氢的热处理之后,选择性地使氧化物半导体层的一部分(沟道形成区)成为氧过剩状态。由此,与栅极层 411 重叠的沟道形成区 413 成为 I 型,并以自对准方式形成与源极层 415a 重叠的源极区 414a 以及与漏极层 415b 重叠的漏极区 414b。通过上述工序形成晶体管 410。

[0165] 在 85℃、 $2 \times 10^6 \text{V/cm}$ 且时间为 12 小时的栅极偏压-热应力测试(BT 测试)中,当氧化物半导体中有杂质(氢等)时,杂质和氧化物半导体的主要成分之间的键被强电场(B:偏压)和高温(T:温度)切断,从而生成的悬空键导致阈值电压(V_{th})的漂移。另一方面,通过尽量地去除氧化物半导体中的杂质(尤其是氢或水),并使用上述高密度等离子体 CVD 装置,可得到致密且高质量的绝缘膜,该绝缘膜具有高耐压以及绝缘膜与氧化物半导体层之间的良好界面特性;由此可以得到甚至在 BT 测试中也稳定的晶体管。

[0166] 并且还可以在空气中以 100℃以上且 200℃以下进行 1 小时以上 30 小时以下的热处理。在本实施例中,以 150℃进行 10 小时的热处理。该热处理可以以固定的加热温度进行。备选地,可以反复多次地进行以下的加热温度的变化:加热温度从室温升高到 100℃以上 200℃以下,并随后降低至室温。另外,该热处理还可以在形成氧化物绝缘膜之前在降低的压力下进行。在降低的压力下可以缩短热处理时间。通过该热处理,可以使氢从氧化物半导体层进入到氧化物绝缘层中。

[0167] 另外,通过在与漏极层 415b 重叠的氧化物半导体层的一部分中形成漏极区 414b,可以提高晶体管的可靠性。具体而言,通过形成漏极区 414b,可以得到导电性从漏极层 415b 通过漏极区 414b 至沟道形成区 413 变化的结构。

[0168] 另外,当氧化物半导体层的厚度较薄为 15nm 以下时,氧化物半导体层中的源极区或漏极区形成在整个厚度方向上。当氧化物半导体层的厚度为 30nm 以上 50nm 以下时,在氧化物半导体层的一部分中,即与源极层或漏极层接触的氧化物半导体层中的区域及其附近被低电阻化而形成源极区或漏极区,同时可以使氧化物半导体层的接近栅极绝缘层的区域成为 I 型。

[0169] 还可以在氧化物绝缘层 416 上形成保护绝缘层。例如,通过 RF 溅射法形成氮化硅膜。由于 RF 溅射法具有高量产性,所以优选用作保护绝缘层的沉积方法。保护绝缘层使用诸如不包含水分、氢离子或 OH 的杂质并阻挡这些杂质从外部侵入的无机绝缘膜;例如使用氮化硅膜、氮化铝膜、氮氧化硅膜、氧氮化铝膜等。在本实施例中,作为保护绝缘层,使用氮化硅膜形成保护绝缘层 403 (参照图 7D)。

[0170] (安装有有源矩阵型显示装置的各种电子设备)

[0171] 下面,参照图 8A 至 8F 对安装有本说明书中公开的显示装置的电子设备的例子进行说明。

[0172] 图 8A 示出膝上型计算机,其由主体 2201、框体 2202、显示部分 2203 和键盘 2204

等构成。

[0173] 图 8B 示出个人数字助理(PDA),包括设置有显示部分 2213、外部接口 2215 及操作按钮 2214 等的主体 2211。另外,作为附属部件,有操作用指示笔 2212。

[0174] 图 8C 示出电子书阅读器 2220 作为电子纸的一个例子。电子书阅读器 2220 包括两个框体:框体 2221 及框体 2223。框体 2221 及框体 2223 由轴部 2237 彼此联接为一体,并且可以以该轴部 2237 为轴进行开闭动作。通过这种结构,电子书阅读器 2220 可以像纸质书籍一样使用。

[0175] 框体 2221 中结合有显示部分 2225,并且框体 2223 结合有显示部分 2227。显示部分 2225 及显示部分 2227 可以显示 1 幅图像或不同图像。在显示部显示彼此不同的图像的结构中,例如可以在右显示部分(图 8C 中的显示部分 2225)中显示文本,而在左显示部分(图 8C 中的显示部分 2227)中显示图像。

[0176] 此外,在图 8C 中,框体 2221 具备操作部分等。例如,框体 2221 具备电源 2231、操作键 2233 以及扬声器 2235 等。利用操作键 2233 可以翻页。另外,还可以在设置有显示部分的框体的表面上设置键盘、定位装置等。另外,也可以在框体的背面或侧面具备外部连接用端子(耳机端子、USB 端子或可与诸如 AC 适配器及 USB 电缆的各种电缆连接的端子等)、记录介质插入部分等。此外,电子书阅读器 2220 可以具有电子词典的功能。

[0177] 此外,电子书阅读器 2220 可配置成以无线的方式收发信息。还可以无线通信的方式,可从电子书服务器购买和下载所希望的书籍数据等。

[0178] 另外,电子纸可以应用于各种领域的设备,只要其显示信息。例如,除了电子书阅读器之外,还可以将其用于海报、诸如火车的交通工具中的广告、诸如信用卡的各种卡片中的显示等。

[0179] 图 8D 示出移动电话。该移动电话包括两个框体:框体 2240 及框体 2241。框体 2241 包括显示面板 2242、扬声器 2243、麦克风 2244、定位装置 2246、摄像机镜头 2247 以及外部连接端子 2248 等。另外,框体 2240 具备对该移动电话进行充电的太阳能电池 2249、外部存储器插槽 2250 等。另外,天线内置于框体 2241 内部。

[0180] 显示面板 2242 具有触摸屏功能,图 8D 使用虚线示出作为图像被显示出来的多个操作键 2245。另外,该移动电话安装有用来将太阳能电池 2249 输出的电压升压到各电路所需要的电压的升压电路。另外,除了上述结构以外,移动电话可以包括非接触 IC 芯片、小型记录装置等。

[0181] 显示面板 2242 的显示取向根据使用模式适当地改变。另外,由于在显示面板 2242 的同一个面上备有摄像机镜头 2247,所以可以进行可视电话。扬声器 2243 及麦克风 2244 可以用于可视电话、录音、播放声音等,以及语音呼叫。再者,处于如图 8D 所示的展开状态的框体 2240 和框体 2241 可以滑动从而一个可以重叠于另一个之上,这使得移动电话适于被携带。

[0182] 外部连接端子 2248 能够与 AC 适配器或诸如 USB 线缆的各种线缆连接,这使得能够对移动电话充电或移动电话间的数据通信等。另外,将记录介质插入到外部存储器插槽 2250 中,可以存储和移动大量的数据。另外,除了上述功能之外,还可以具有红外通信功能、电视接收功能等。

[0183] 图 8E 示出数码相机。该数码相机包括主体 2261、显示部分(A)2267、取景器 2263、

操作开关 2264、显示部分(B) 2265 及电池 2266 等。

[0184] 图 8F 示出电视机 2270。电视机 2270 包括结合于框体 2271 中的显示部分 2273。利用显示部分 2273 可以显示图像。此外,框体 2271 由支架 2275 支撑。

[0185] 可以通过利用框体 2271 的操作开关或单独的遥控器 2280 进行电视机 2270 的操作。通过利用遥控器 2280 的操作键 2279,可以控制频道及音量,从而可以控制在显示部分 2273 上显示的图像。此外,遥控器 2280 可具有其中显示从该遥控器 2280 输出的信息的显示部分 2277。

[0186] 另外,电视机 2270 优选设置有接收器、调制解调器等。通过接收器可接收一般电视广播。此外,当电视机通过调制解调器连接到有线或无线的通信网络时,可以执行单向(从发送器到接收器)或双向(在发送器与接收器之间或者在接收器之间)的数据通信。

[0187] 本申请基于 2010 年 2 月 12 日向日本专利局提交的日本专利申请序列号 2010-029446,通过引用将其全部内容并入本文。

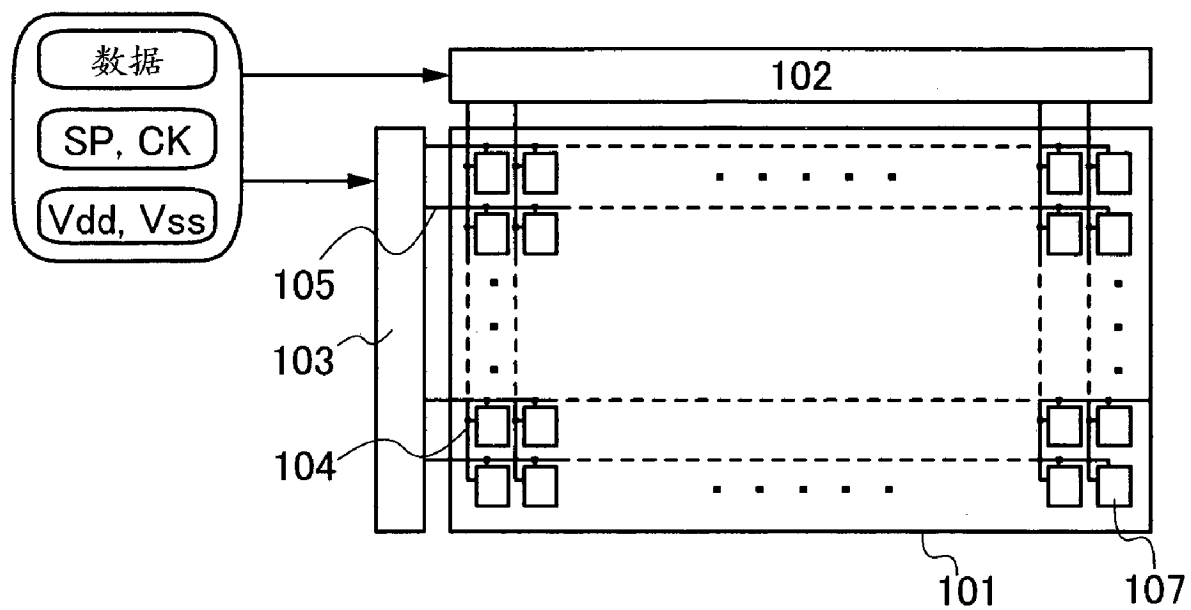


图 1A

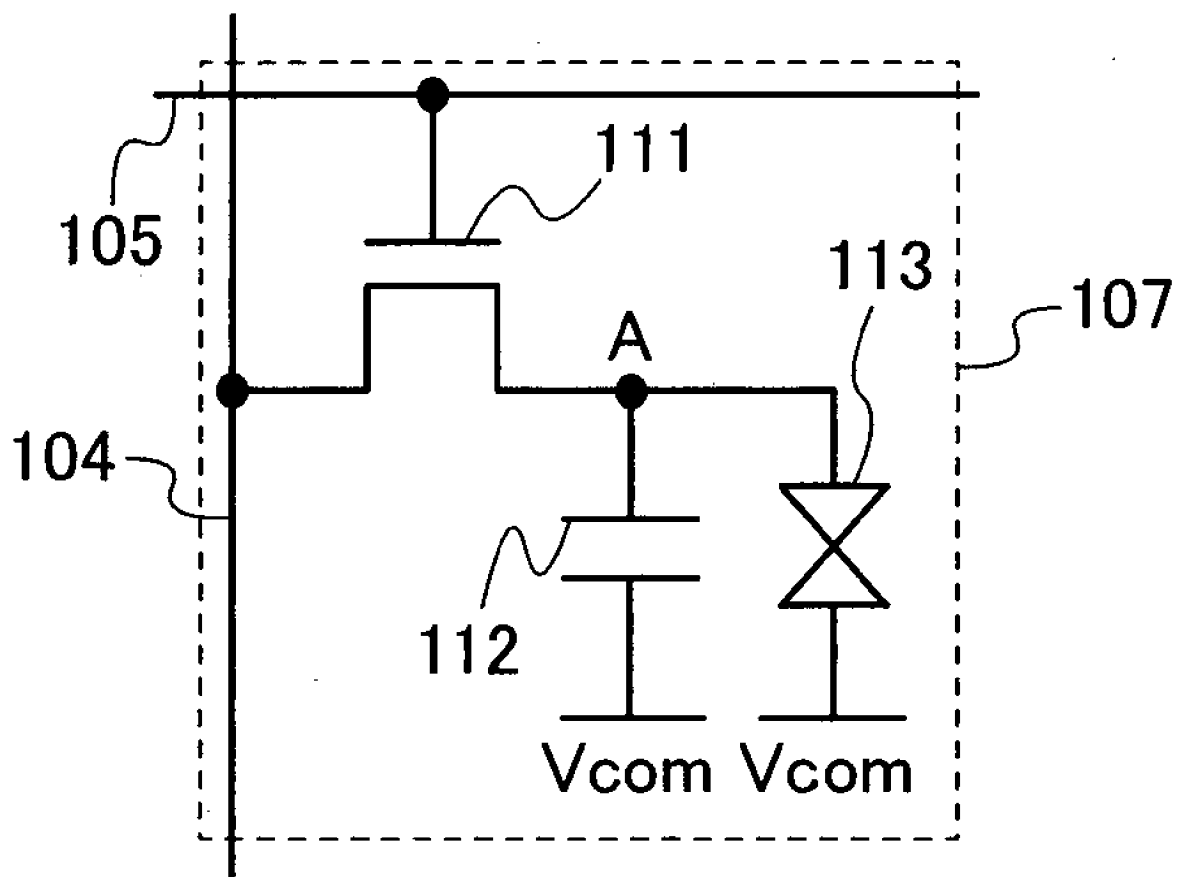


图 1B

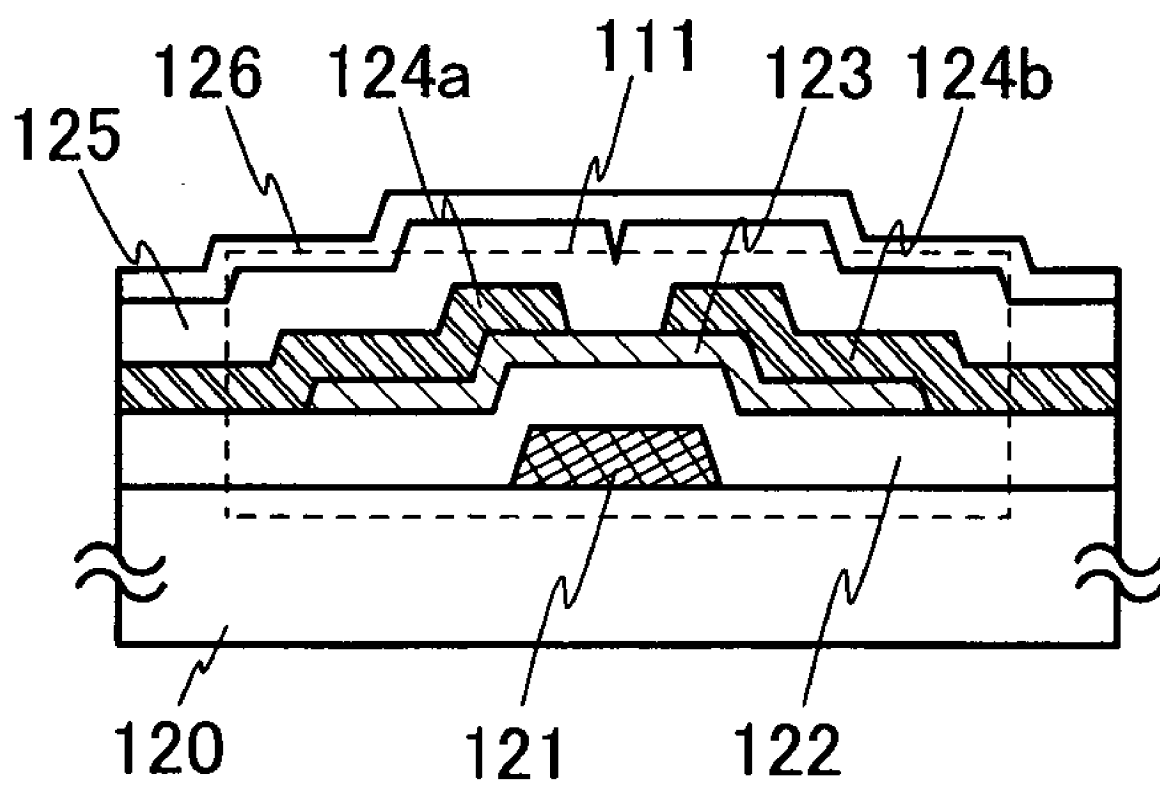


图 1C

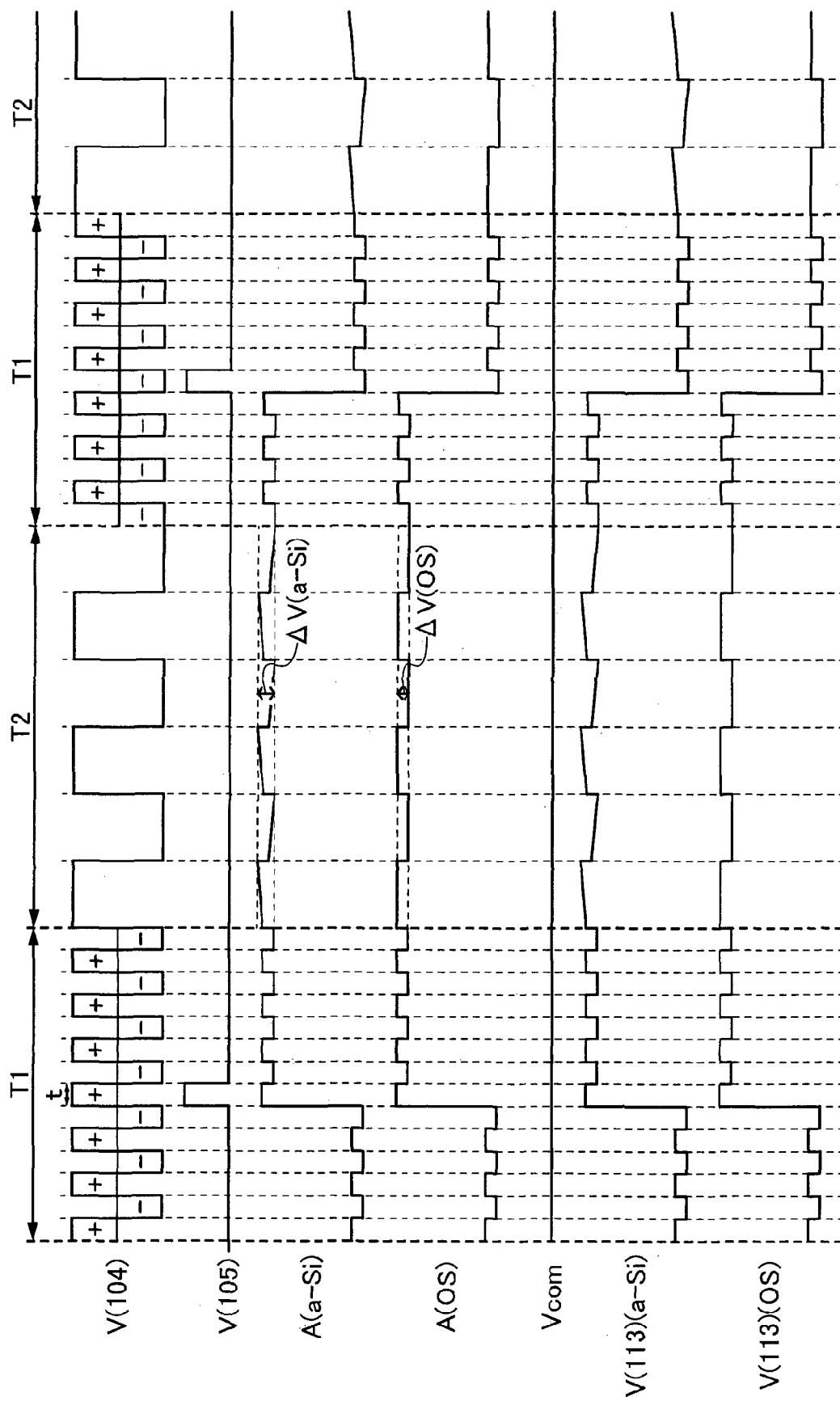


图 2

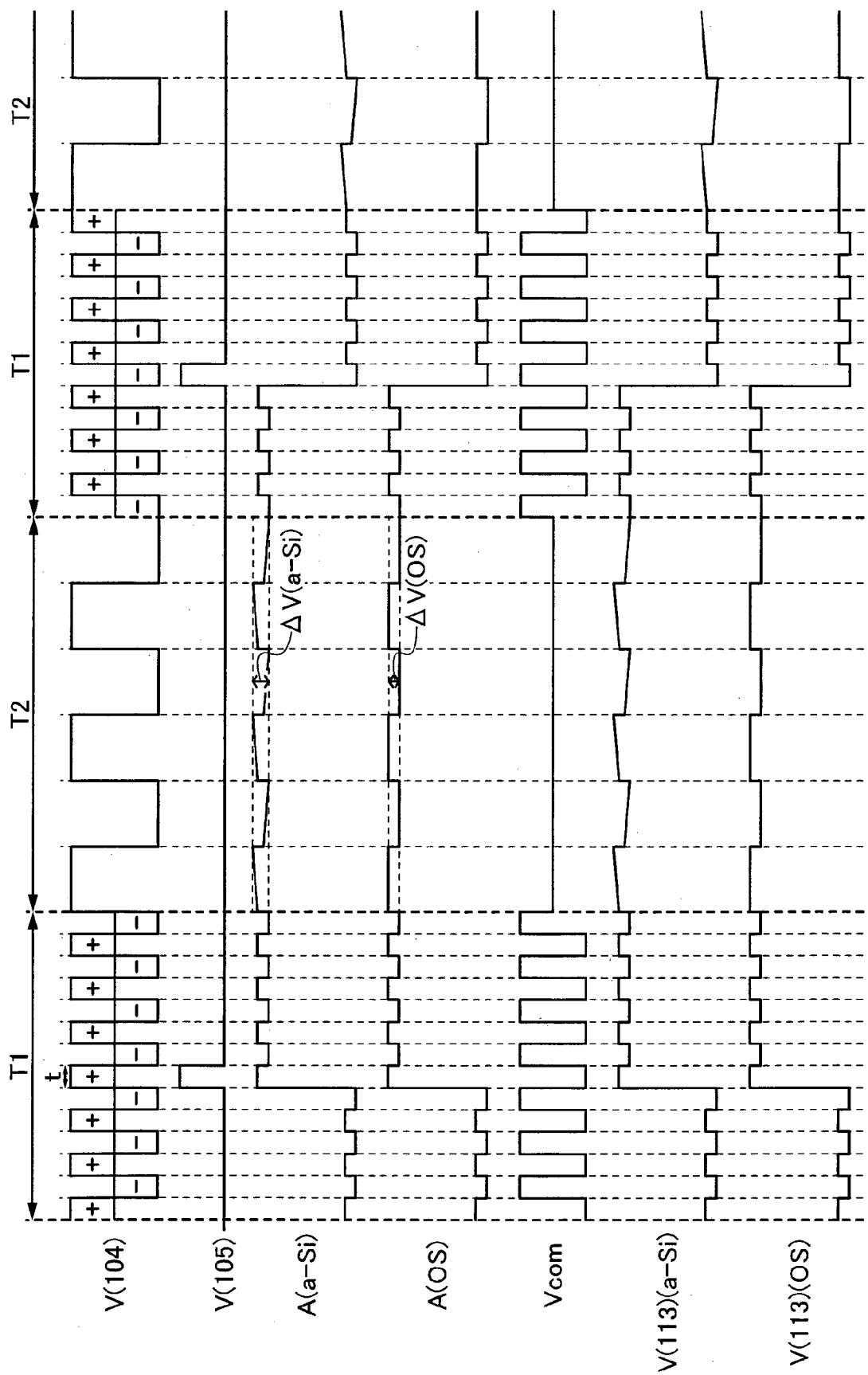


图 3

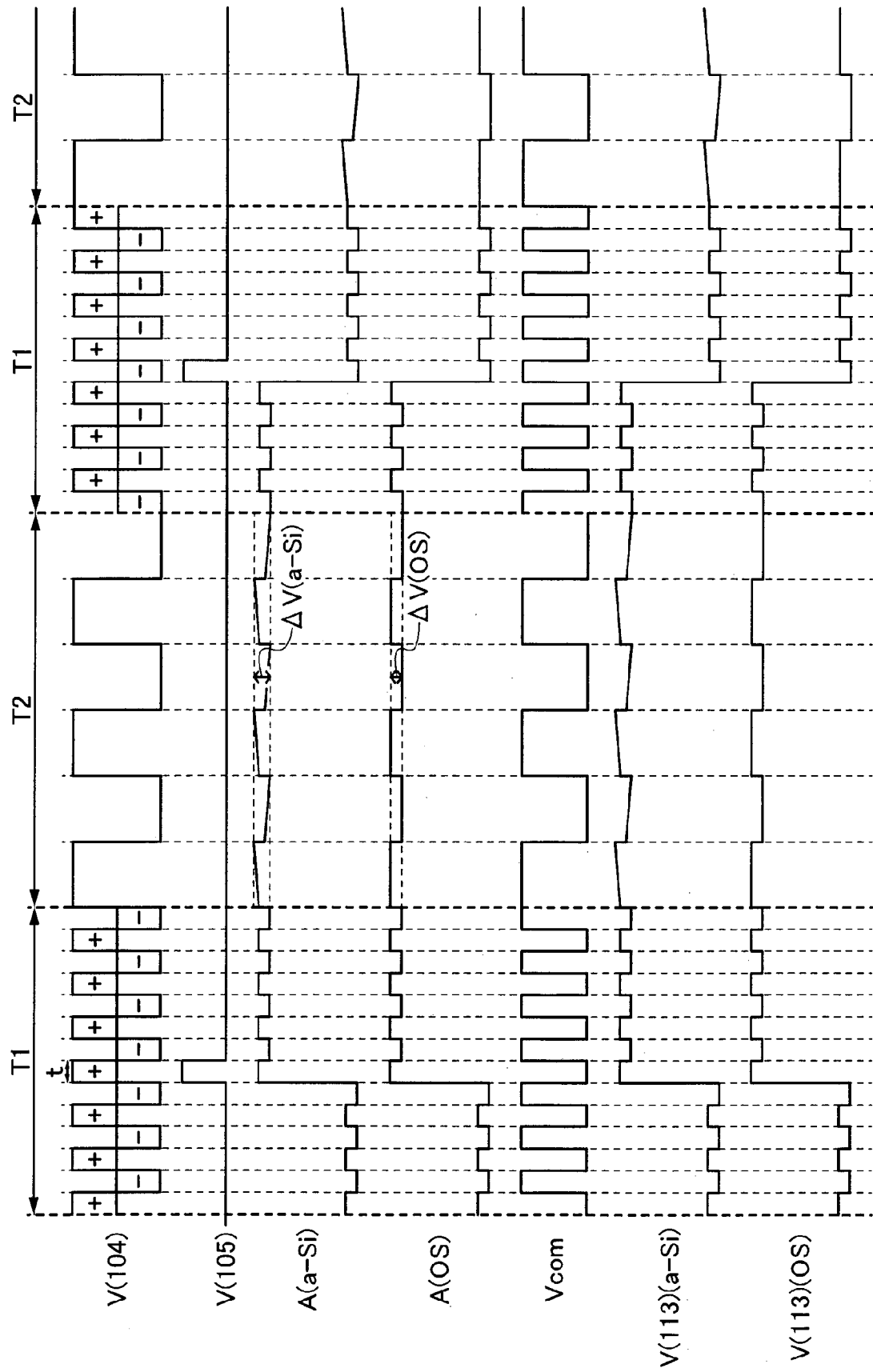


图 4

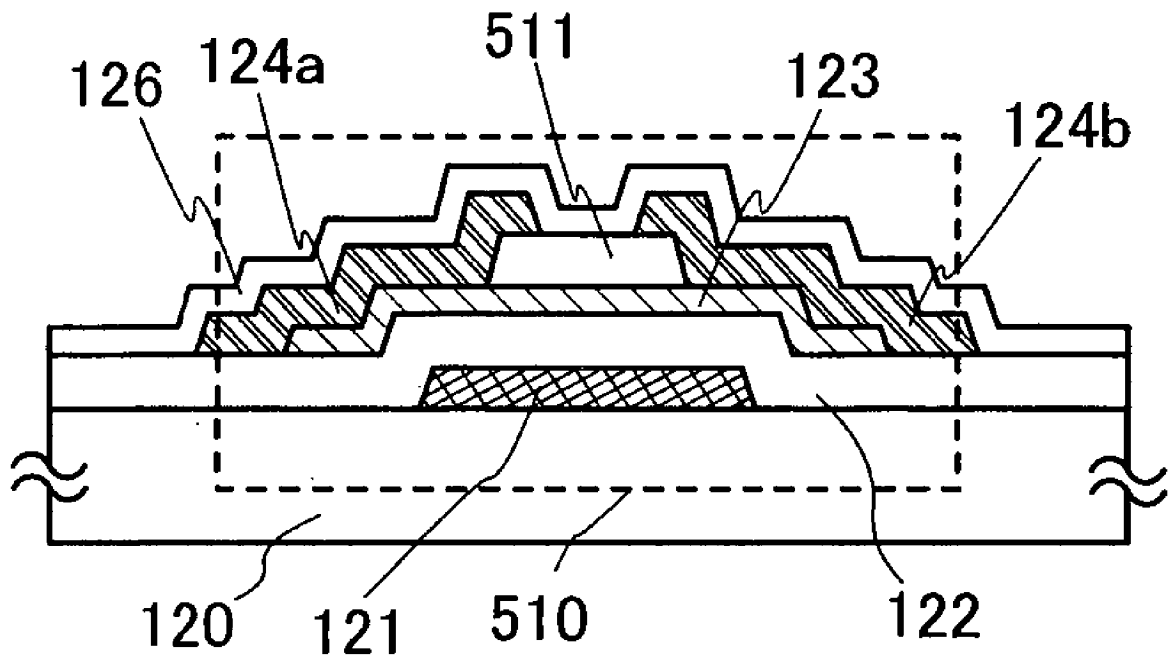


图 5A

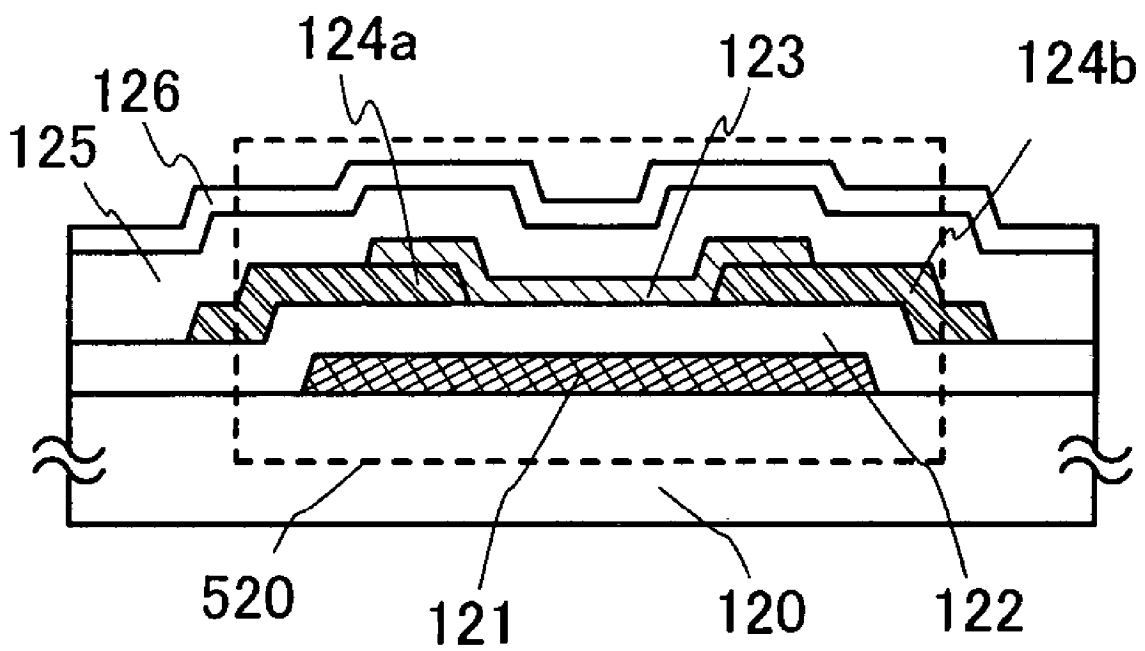


图 5B

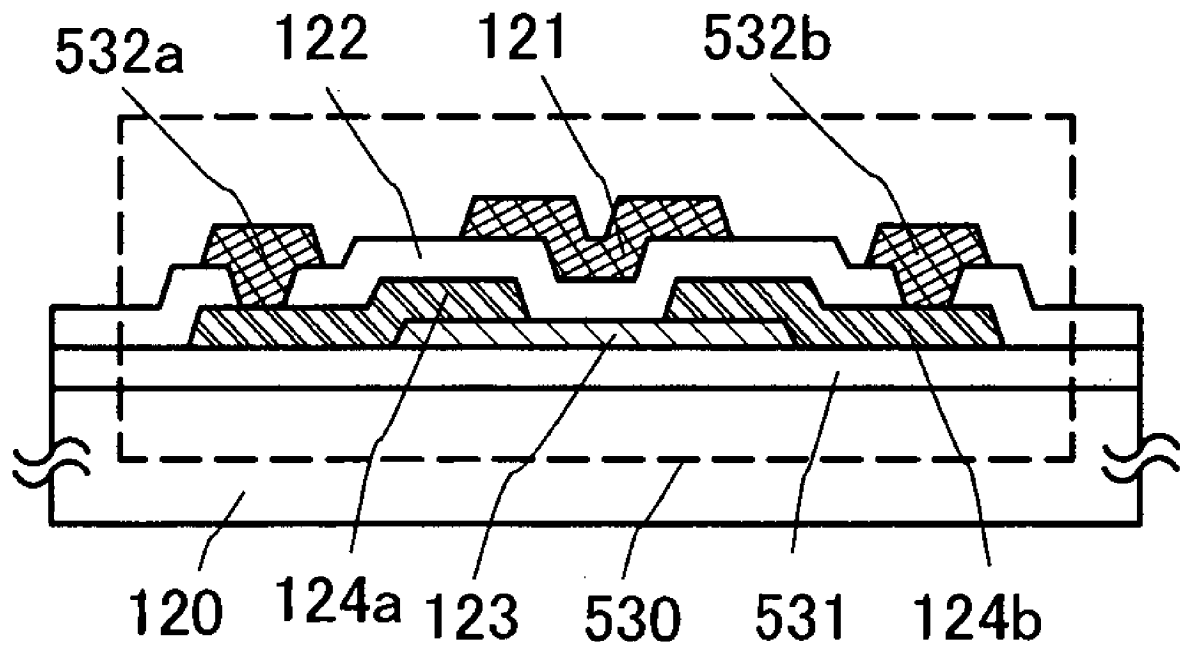


图 5C

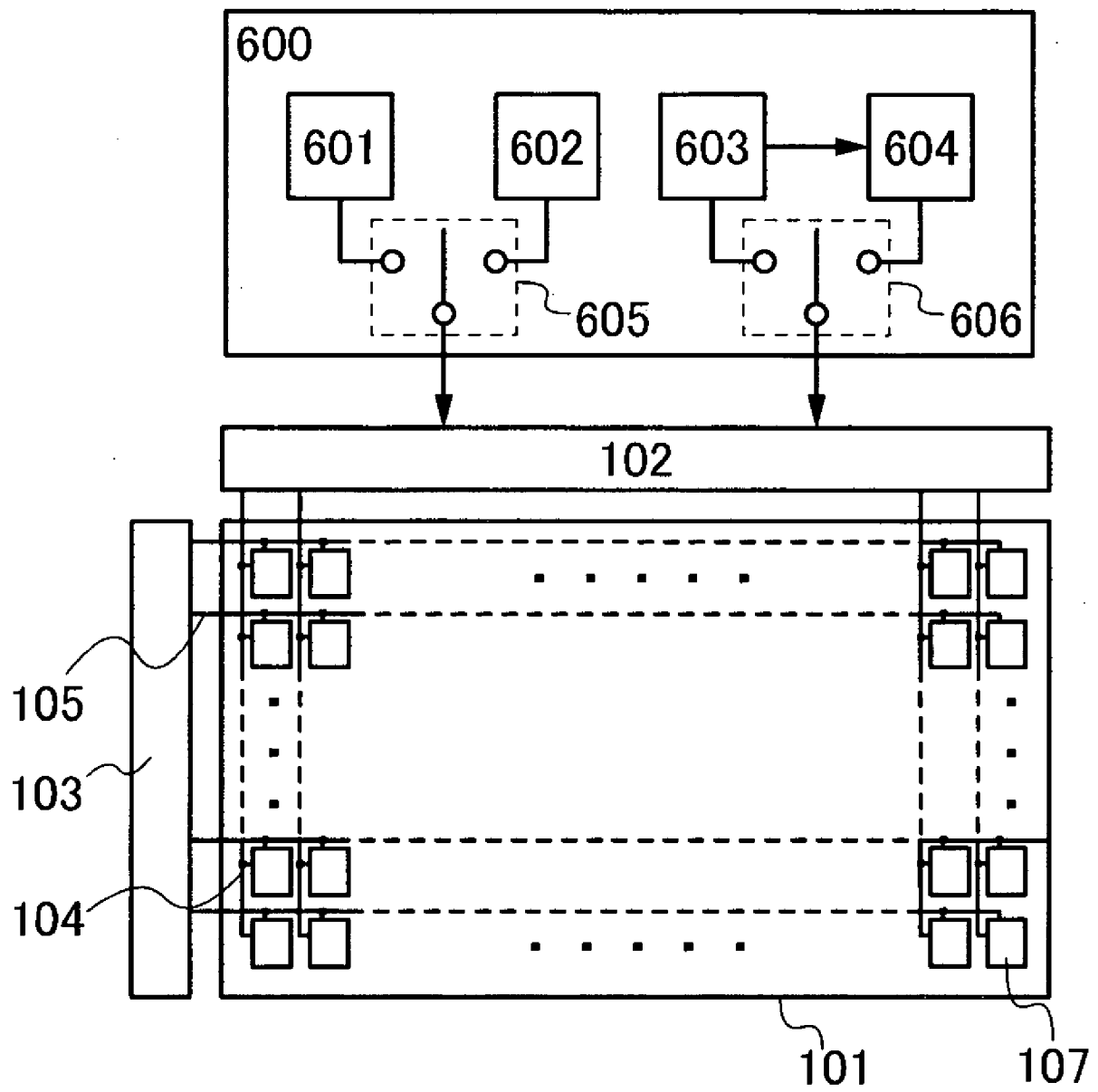


图 6

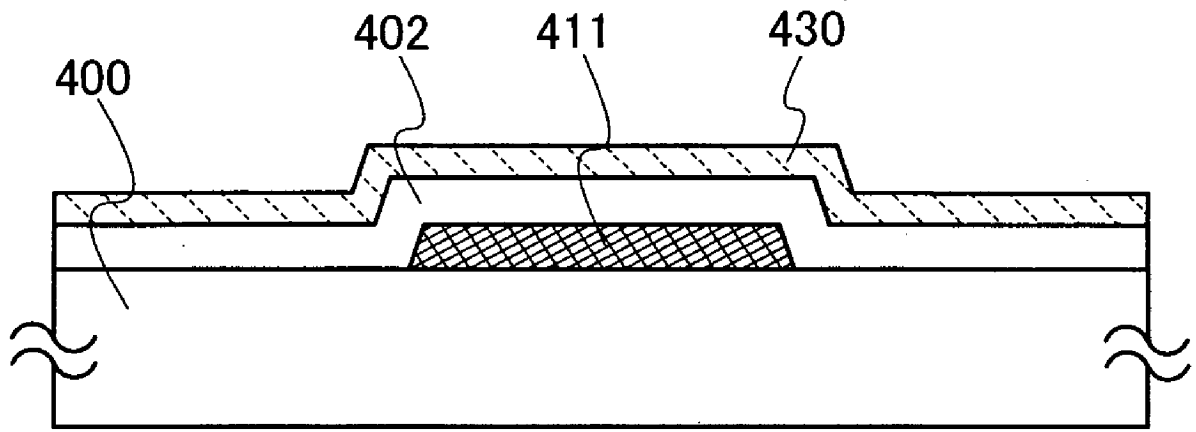


图 7A

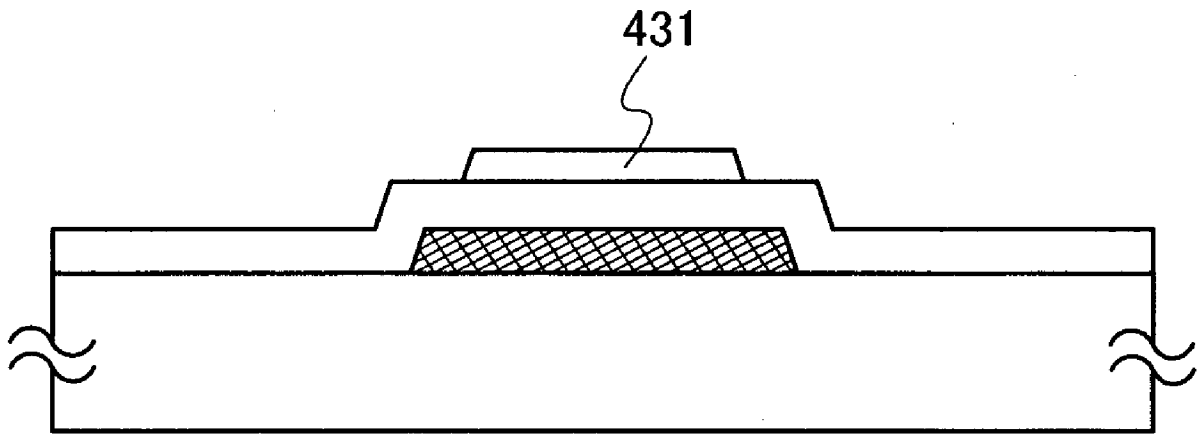


图 7B

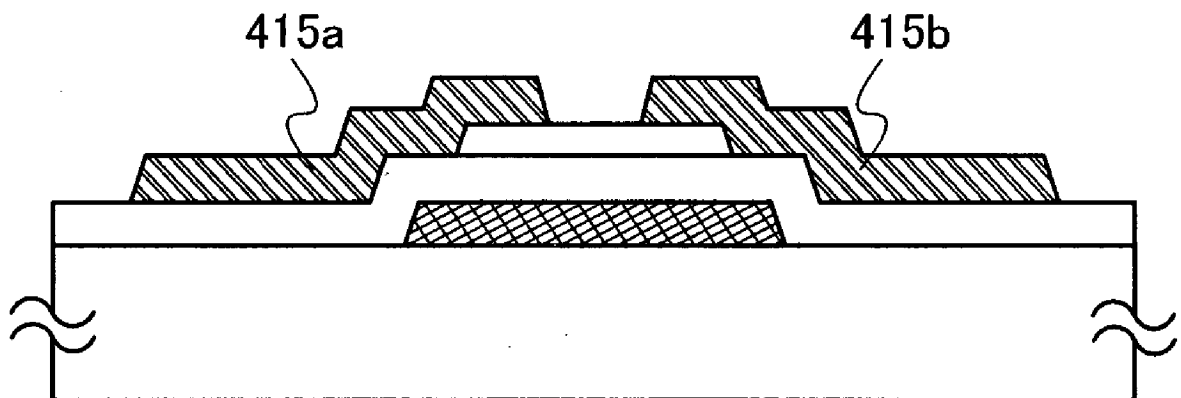


图 7C

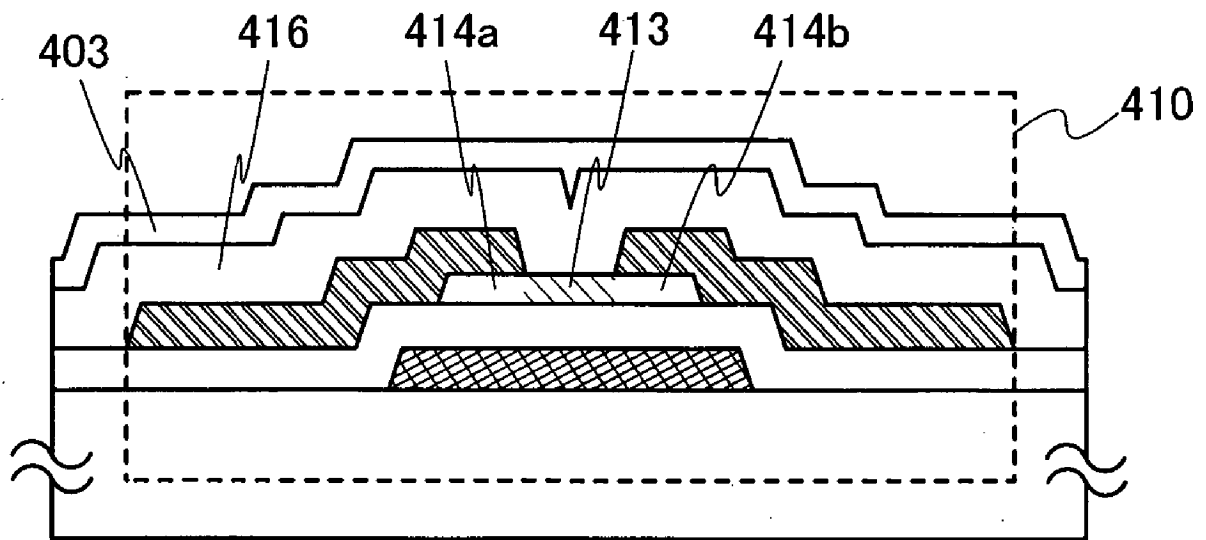


图 7D

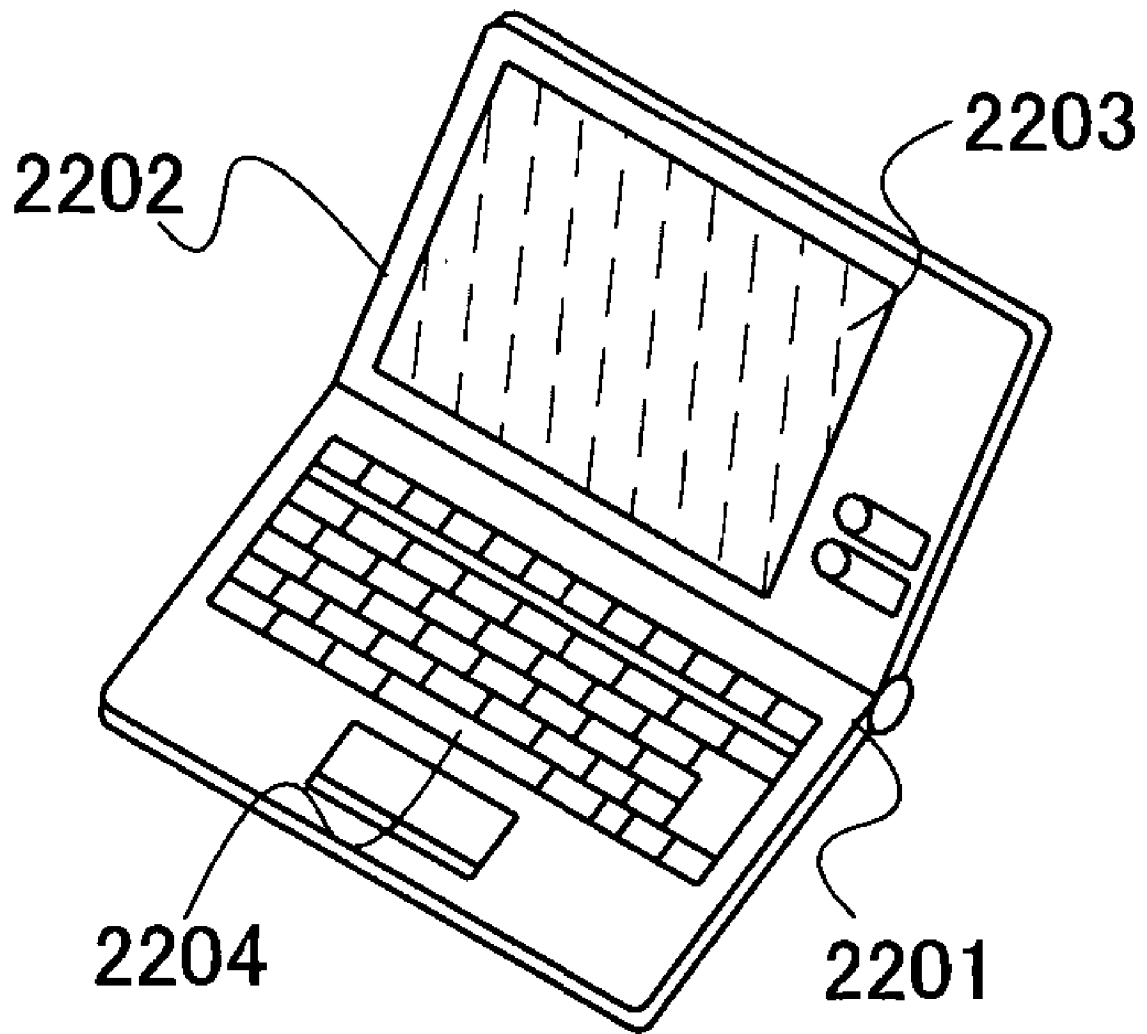


图 8A

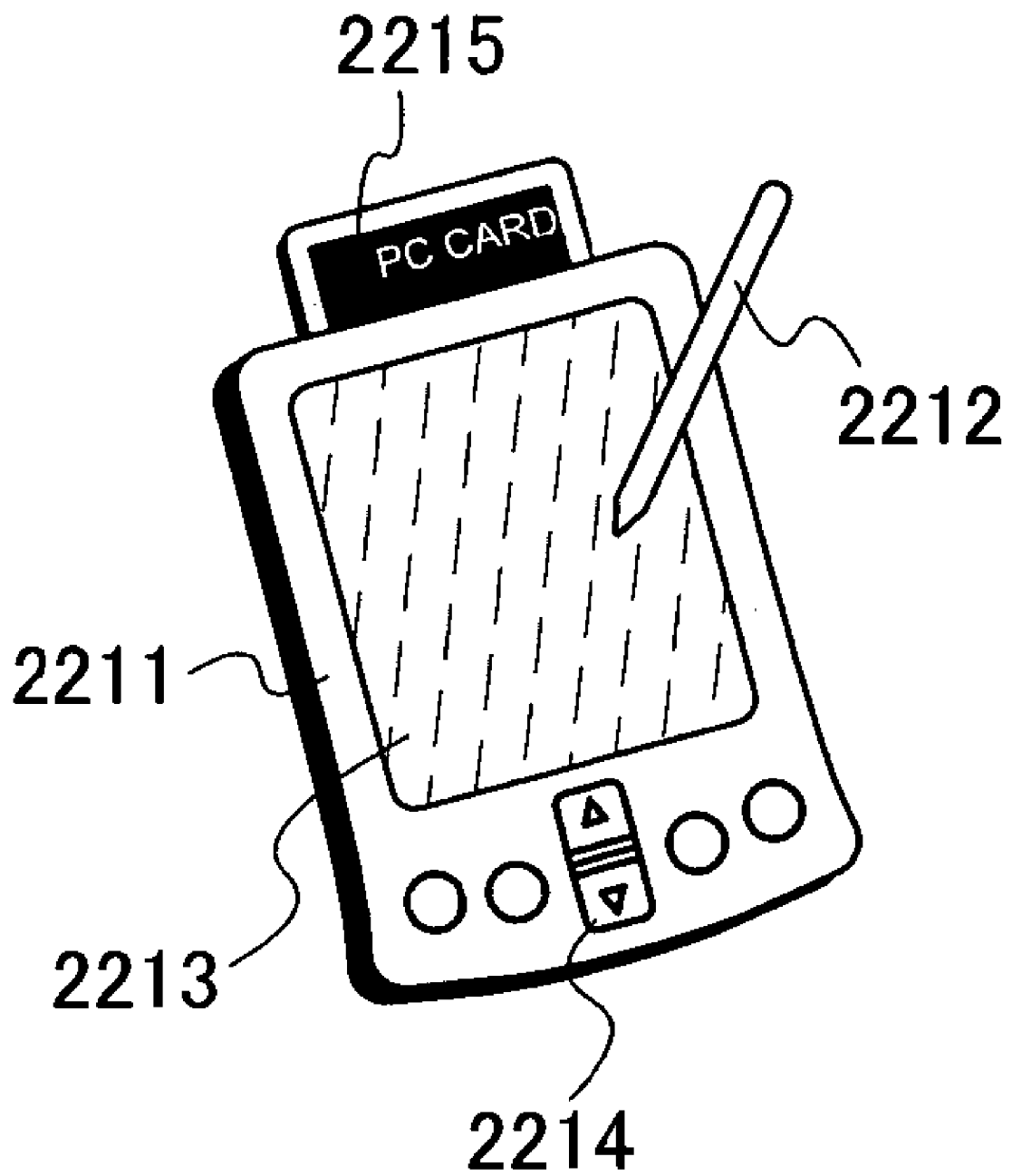


图 8B

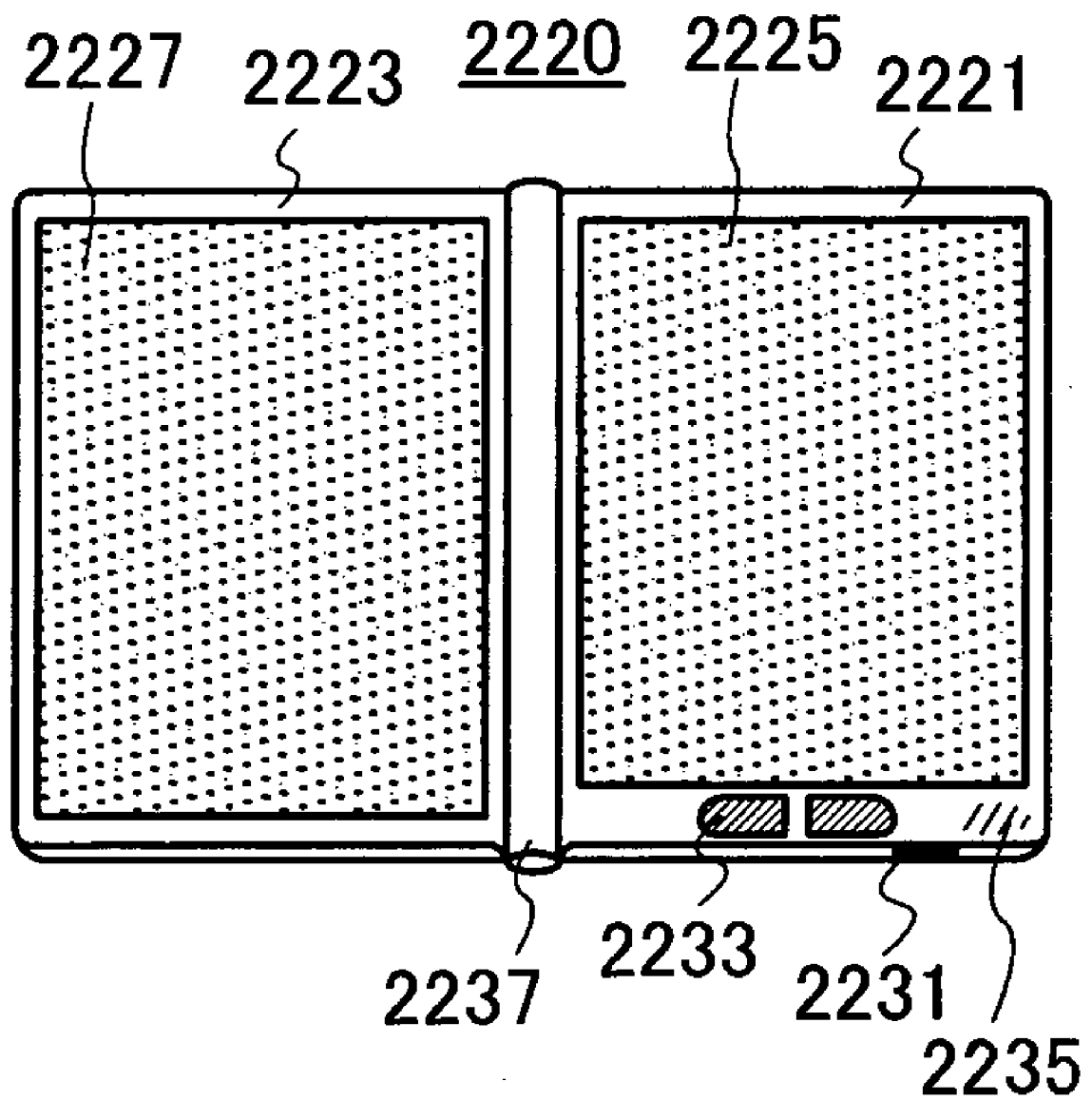


图 8C

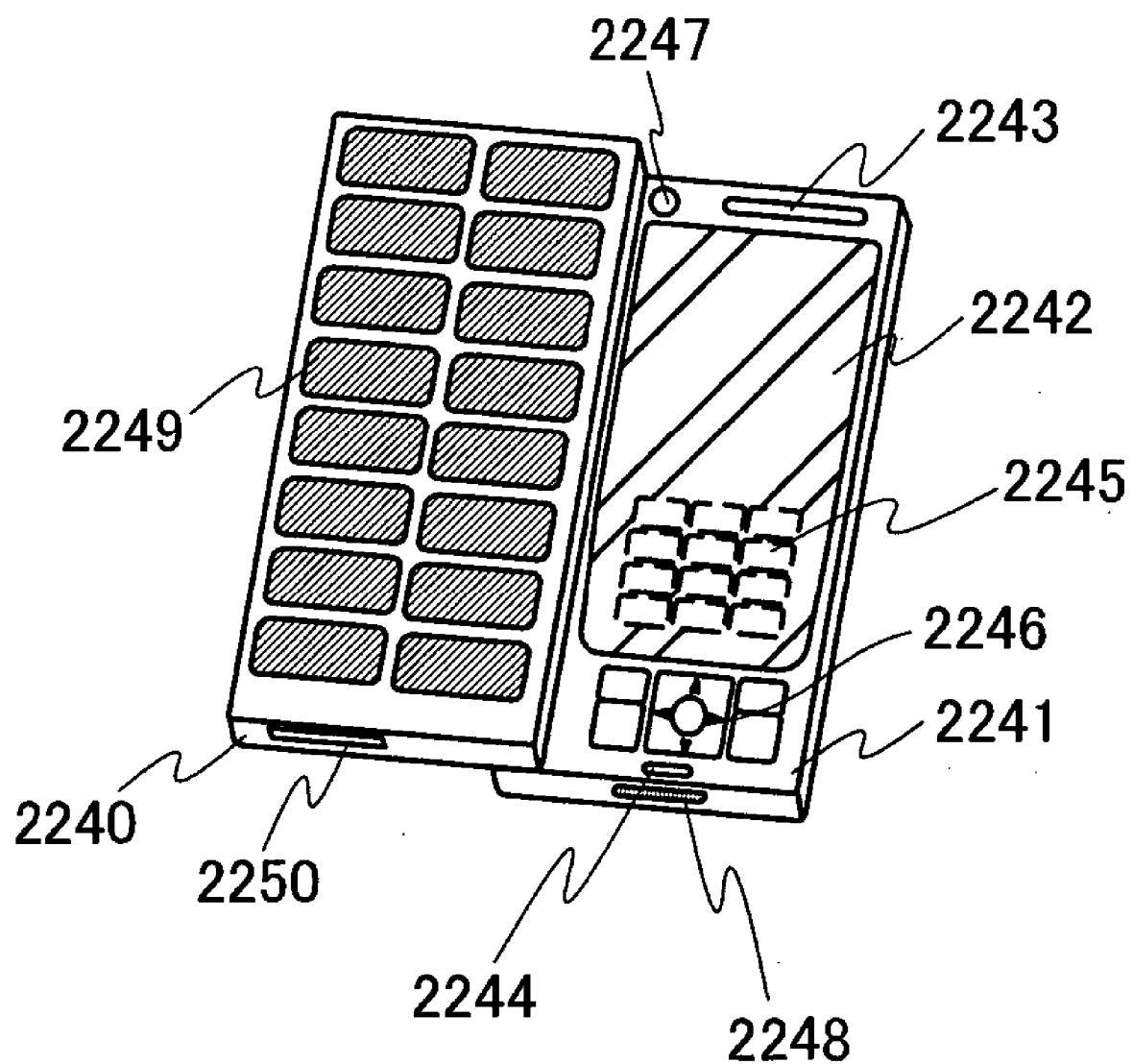


图 8D

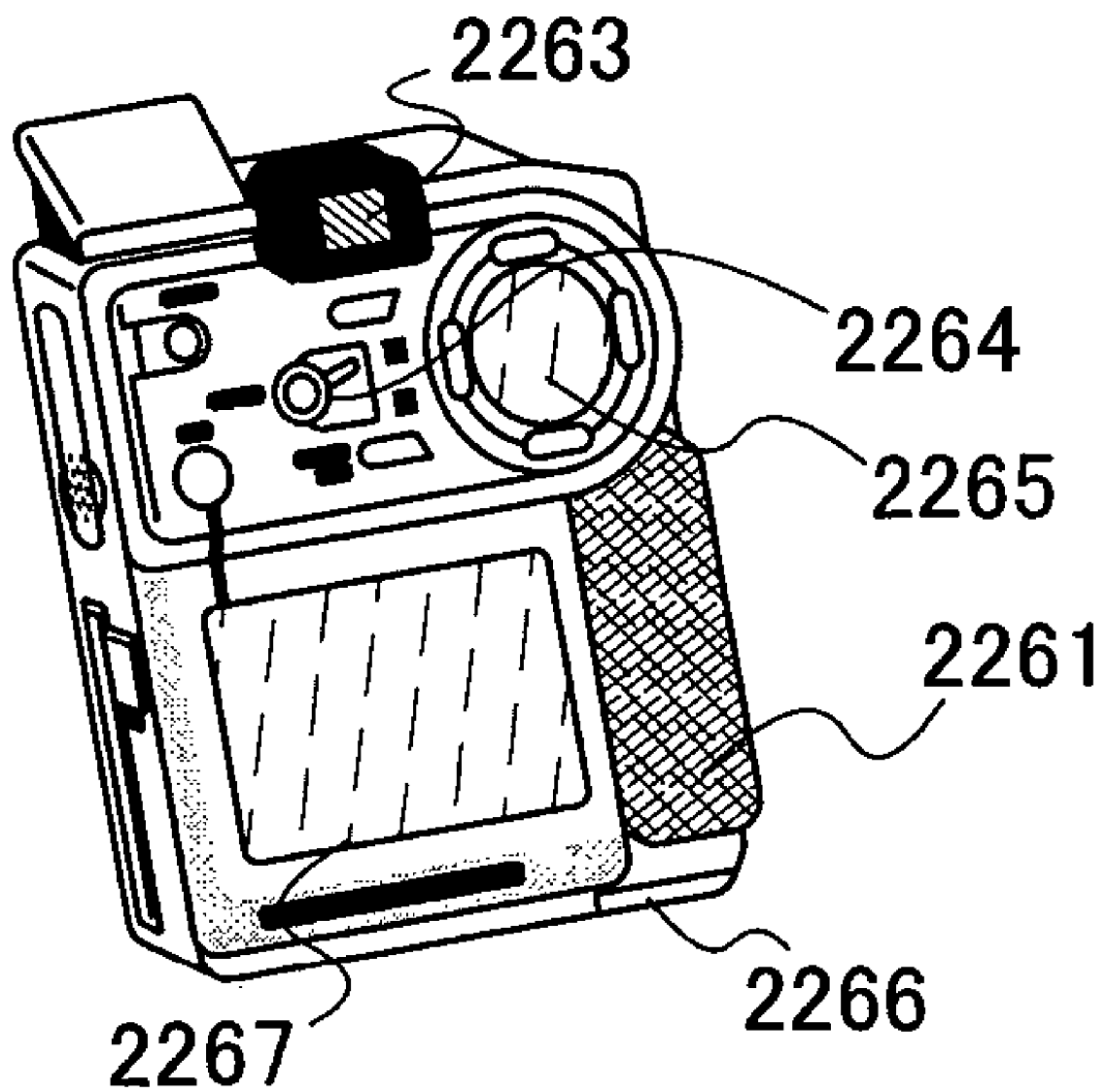


图 8E

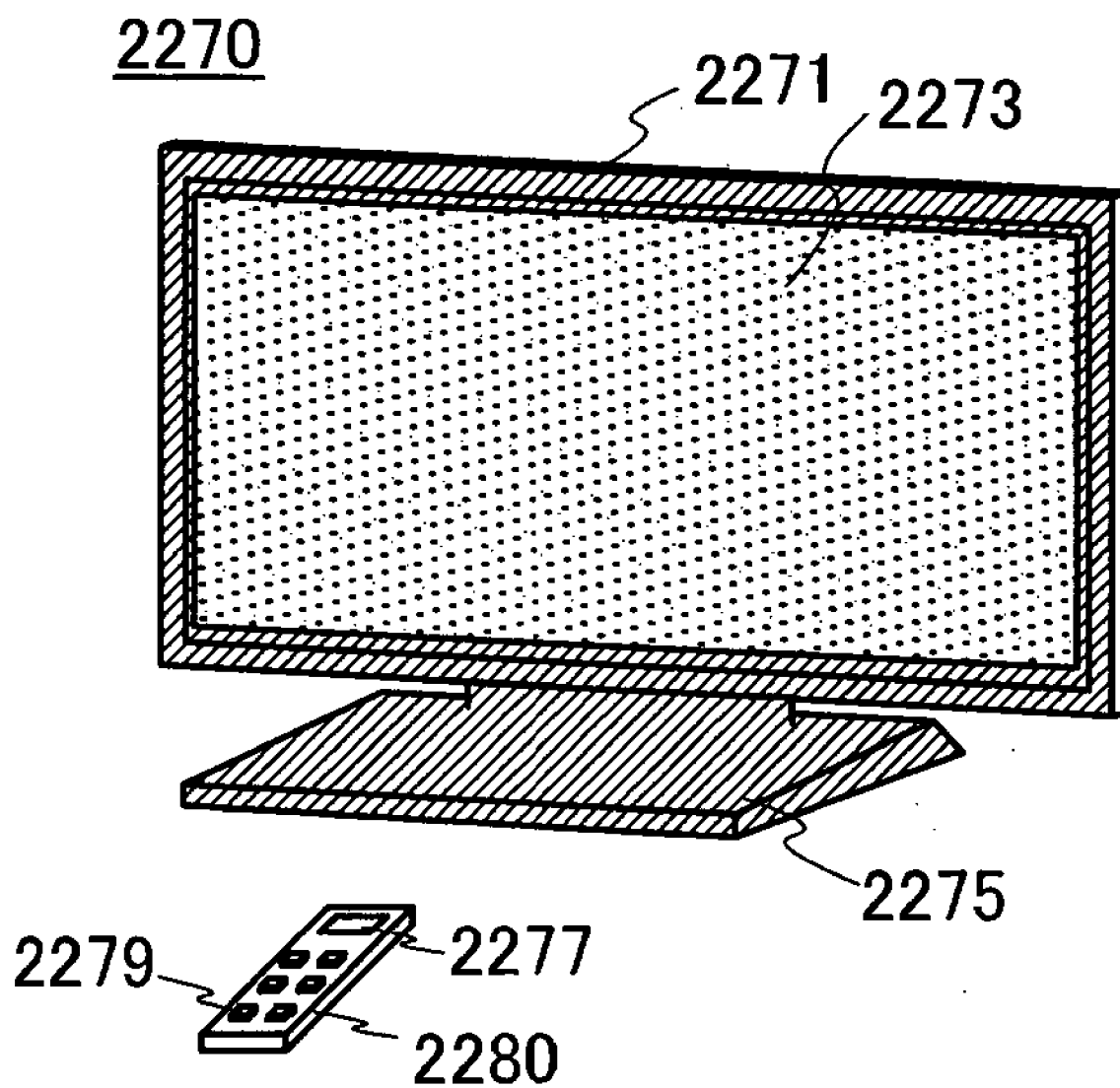


图 8F

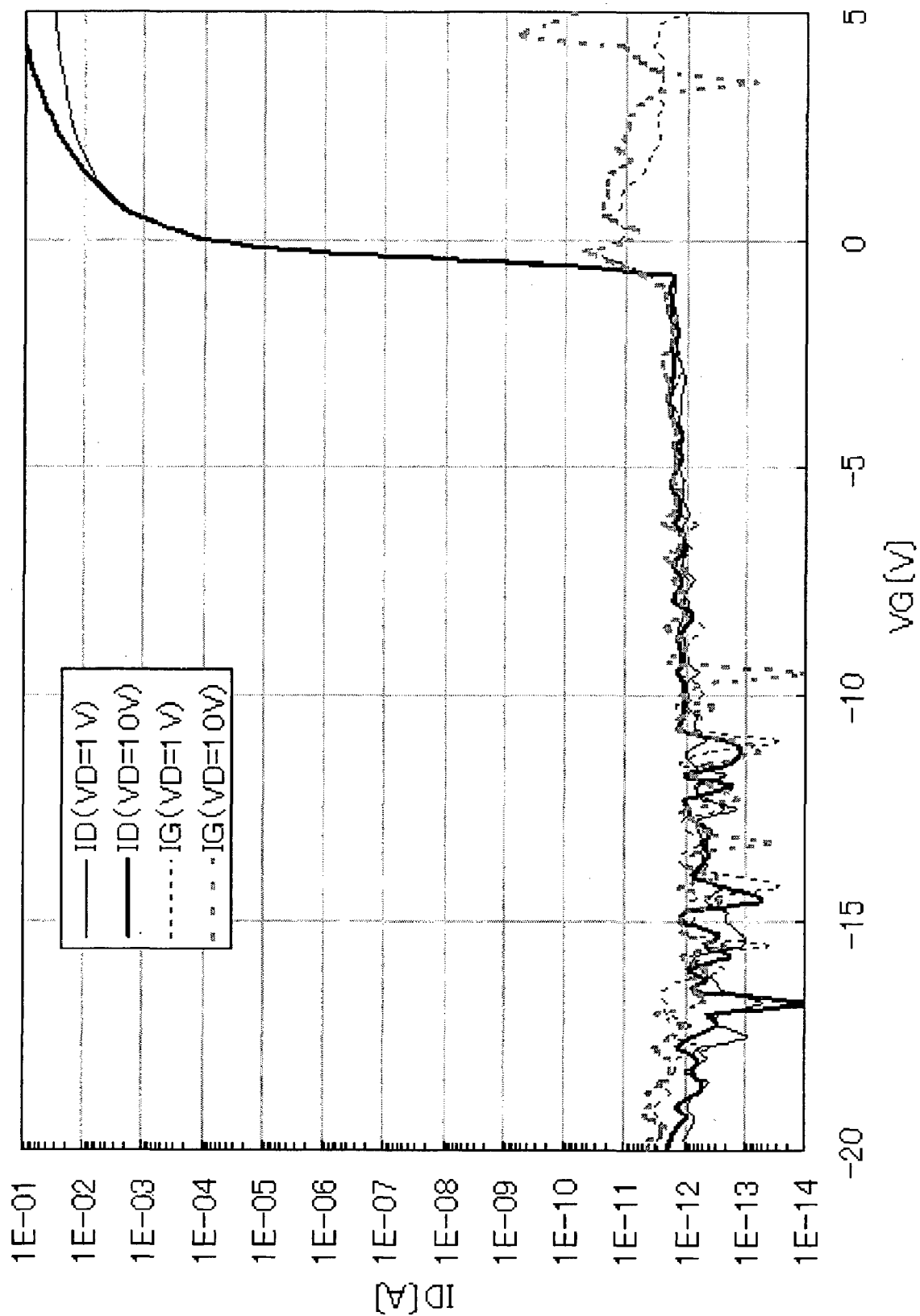
L/W=10.0/1000000 μm TFT 的 VD-IG 特性

图 9

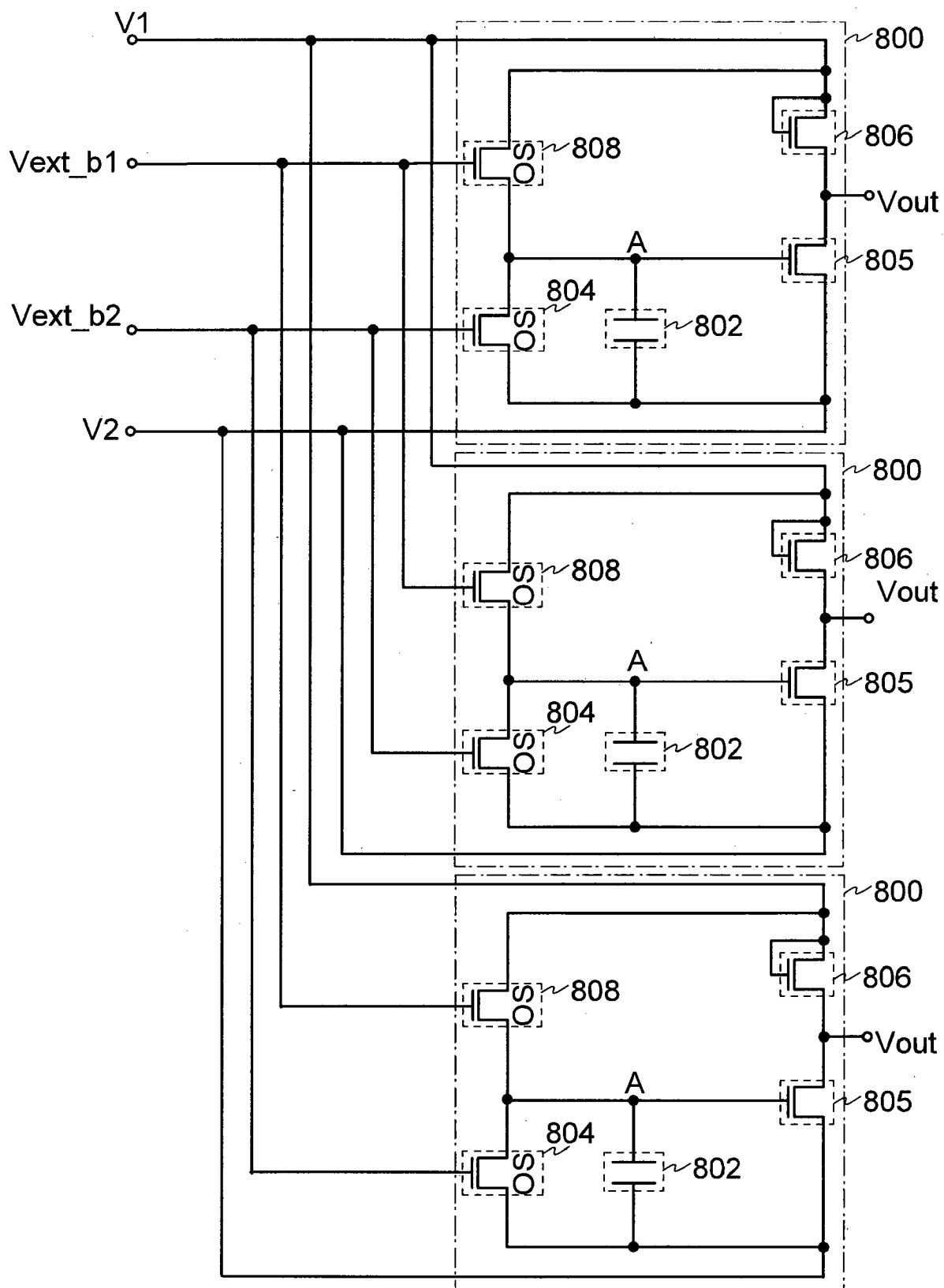


图 10

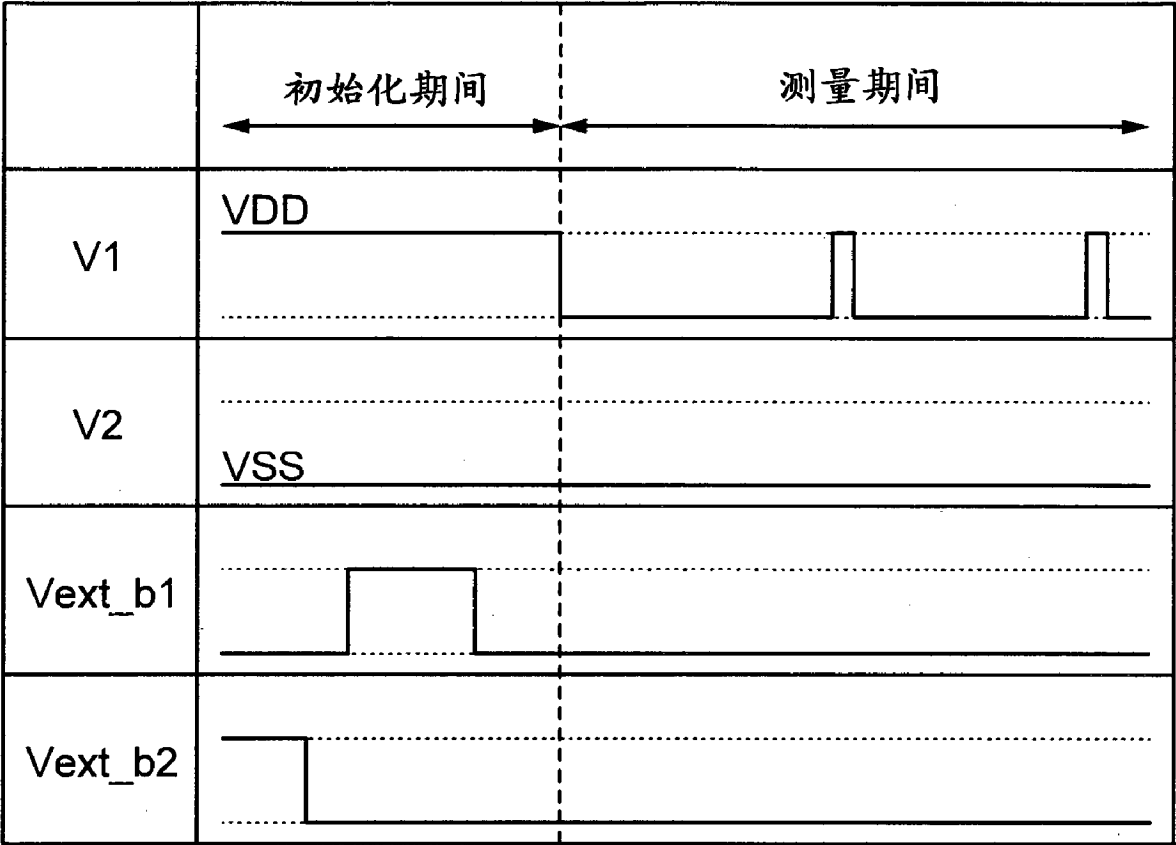


图 11

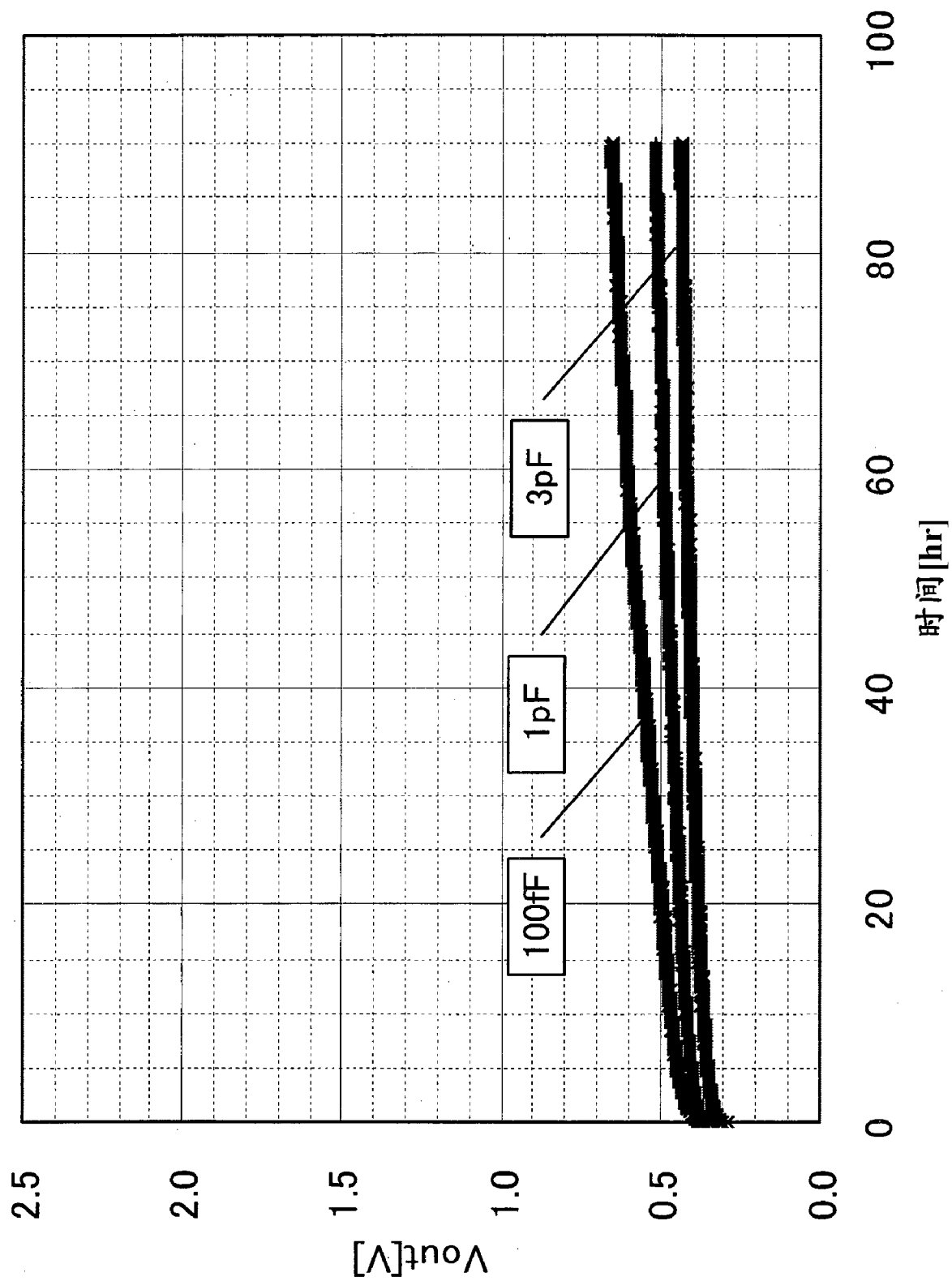


图 12

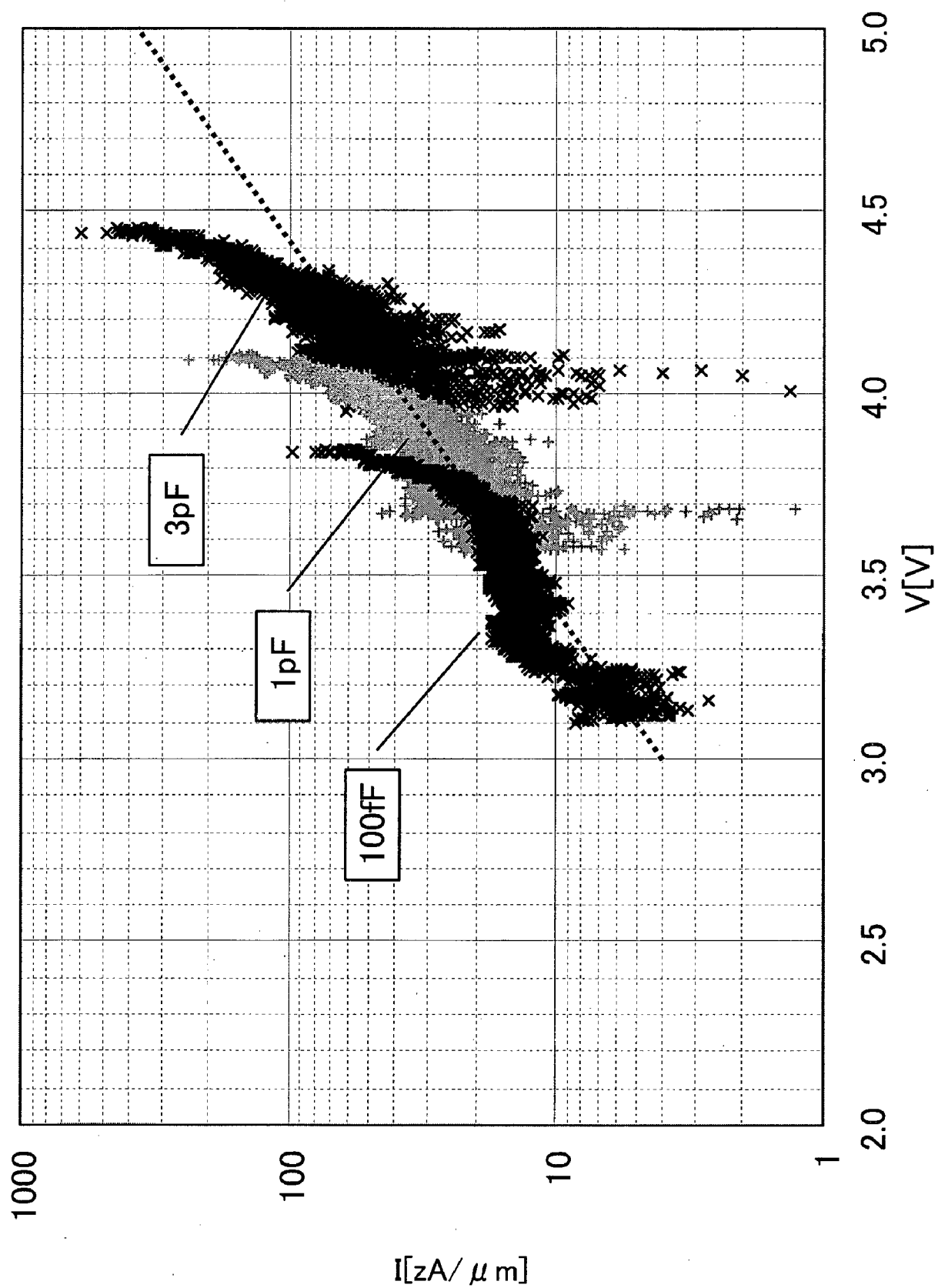


图 13

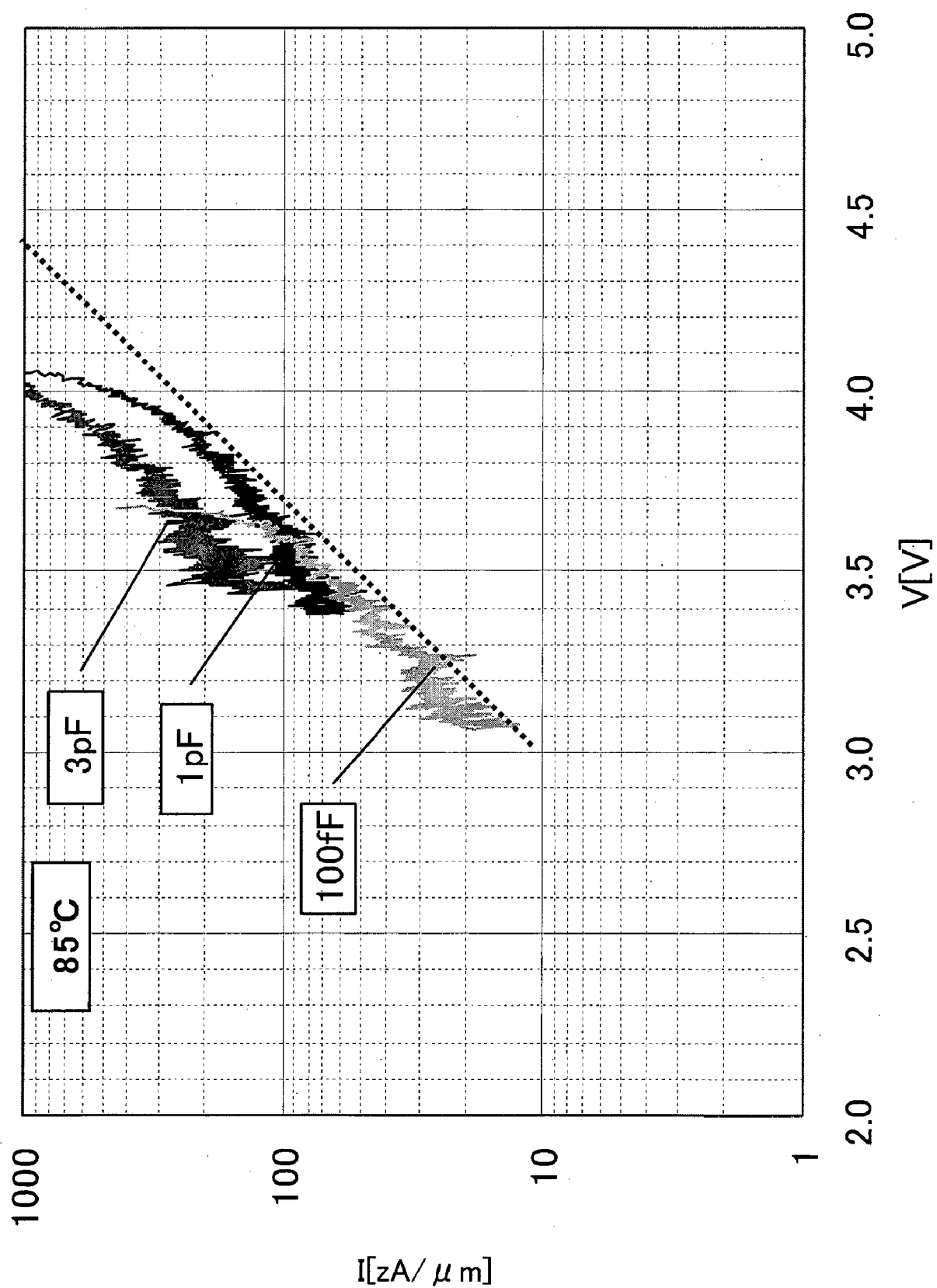


图 14

标号说明

101: 像素部分, 102: 信号线驱动电路, 103: 扫描线驱动电路, 104: 信号线, 105: 扫描线, 107: 像素, 111: 晶体管, 112: 电容器, 113: 液晶元件, 120: 衬底, 121: 栅极层, 122: 栅极绝缘层, 123: 氧化物半导体层, 124a: 源极层, 124b: 漏极层, 125: 绝缘层, 126: 保护绝缘层, 400: 衬底, 402: 栅极绝缘层, 403: 保护绝缘层, 410: 晶体管, 411: 栅极层, 413: 沟道形成区, 414a: 源极区, 414b: 漏极区, 415a: 源极层, 415b: 漏极层, 416: 氧化物绝缘层, 430: 氧化物半导体膜, 431: 氧化物半导体层, 510: 晶体管, 511: 绝缘层, 520: 晶体管, 530: 晶体管, 531: 绝缘层, 532a: 布线层, 532b: 布线层, 600: 控制器, 601: 数据信号生成电路, 602: 驱动信号生成电路, 603: 基准时钟信号生成电路, 604: 分频电路, 605: 开关, 606: 开关, 800: 测量系统, 802: 电容器, 804: 晶体管, 805: 晶体管, 806: 晶体管, 808: 晶体管, 2201: 主体, 2202: 框体, 2203: 显示部分, 2204: 键盘, 2211: 主体, 2212: 指示笔, 2213: 显示部分, 2214: 操作按钮, 2215: 外部接口, 2220: 电子书阅读器, 2221: 框体, 2223: 框体, 2225: 显示部分, 2227: 显示部分, 2231: 电源, 2233: 操作键, 2235: 扬声器, 2237: 轴部, 2240: 框体, 2241: 框体, 2242: 显示面板, 2243: 扬声器, 2244: 麦克风, 2245: 操作键, 2246: 定位装置, 2247: 摄像机镜头, 2248: 外部连接端子, 2249: 太阳能电池, 2250: 外部存储器插槽, 2261: 主体, 2263: 取景器, 2264: 操作开关, 2265: 显示部分(B), 2266: 电池, 2267: 显示部分(A), 2270: 电视机, 2271: 框体, 2273: 显示部分, 2275: 支架, 2277: 显示部分, 2279: 操作键, 2280: 遥控器。