

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

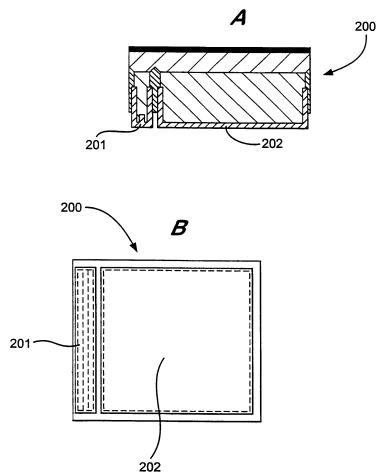
(51) Int. Cl. <i>H01G 9/012 (2006.01)</i>		(45) 공고일자 2006년10월17일	
		(11) 등록번호 10-0634570	
		(24) 등록일자 2006년10월09일	
(21) 출원번호	10-2002-7000276	(65) 공개번호	10-2002-0038678
(22) 출원일자	2002년01월08일	(43) 공개일자	2002년05월23일
번역문 제출일자	2002년01월08일		
(86) 국제출원번호	PCT/GB2000/002630	(87) 국제공개번호	WO 2001/08178
국제출원일자	2000년07월07일	국제공개일자	2001년02월01일
(81) 지정국	국내특허 : 알바니아, 아르메니아, 오스트리아, 오스트레일리아, 아제르바이잔, 보스니아 헤르체고비나, 바베이도스, 불가리아, 브라질, 벨라루스, 캐나다, 스위스, 중국, 쿠바, 체코, 독일, 덴마크, 에스토니아, 스페인, 핀란드, 영국, 헝가리, 이스라엘, 아이슬란드, 일본, 캐냐, 키르키즈스탄, 북한, 대한민국, 카자흐스탄, 세인트루시아, 스리랑카, 리베이라, 레소토, 리투아니아, 룩셈부르크, 라트비아, 몰도바, 마다가스카르, 마케도니아공화국, 몽고, 말라위, 멕시코, 노르웨이, 뉴질랜드, 슬로베니아, 슬로바키아, 타지키스탄, 투르크맨, 터키, 트리니다드토바고, 우크라이나, 우간다, 미국, 우즈베키스탄, 베트남, 폴란드, 포르투칼, 루마니아, 러시아, 수단, 스웨덴, 싱가포르, 아랍에미리트, 안티구와바부다, 코스타리카, 도미니카, 알제리, 모로코, 탄자니아, 남아프리카, 그루지야, 모잠비크, 짐바브웨, 세르비아 앤 몬테네그로, 그라나다, 가나, 크로아티아, 인도네시아, 시에라리온, 인도, 감비아, AP ARIPO특허 : 캐냐, 레소토, 말라위, 수단, 스와질랜드, 우간다, 시에라리온, 가나, 감비아, 짐바브웨, 탄자니아, 모잠비크, EA 유라시아특허 : 아르메니아, 아제르바이잔, 벨라루스, 키르키즈스탄, 카자흐스탄, 몰도바, 러시아, 타지키스탄, 투르크맨, EP 유럽특허 : 오스트리아, 벨기에, 스위스, 독일, 덴마크, 스페인, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투칼, 스웨덴, 핀란드, 사이프러스, OA OAPI특허 : 부르키나파소, 베닌, 중앙아프리카, 콩고, 코트디브와르, 카메룬, 가봉, 기니, 말리, 모리타니, 니제르, 세네갈, 차드, 토고, 기니 비사우,		
(30) 우선권주장	9916047.5 9926894.8	1999년07월08일 1999년11월12일	영국(GB) 영국(GB)
(73) 특허권자	에이브이엑스 리미티드 영국 데본 티큐4 7이알 페인튼 롱 로드 탄탈룸 디비전		
(72) 발명자	현팅تون데이비드 영국데본티큐139큐티보비트레이시보비트레이시파크39		
(74) 대리인	박장원		
심사관 : 신창우			

(54) 고상 캐패시터 및 그 제조 방법

요약

본 발명은 고상 캐패시터들의 분야에 관한 것으로서, 특히 분말 형성 판작용 물질, 전형적으로 탄탈이 고상 캐패시터의 고도로 다공성의 애노드 본체 부분을 형성하는 형태의 캐패시터들에 관한 것이다. 본 발명의 제 1 양상에 따르면, 고상 캐패시터들의 제조 방법이 제공되는바, 이 방법은 도전성 기판을 제공하는 단계와; 상기 기판의 표면에 적용되는 다공성의 도전성 물질의 예비 형성층을 제공하는 단계와; 상기 예비 형성층의 구성에 의해 복수의 직립 다공성 애노드 본체들 및 위크 본체들을 형성하는 단계와, 여기서 상기 각 본체는 상기 기판에 전기적으로 연결되며; 상기 다공성 애노드 본체들에 의해 제공되는 노출된 표면 영역에 전기 절연층을 형성하는 단계와; 상기 애노드 본체들 상의 상기 절연층 상에 도전층을 형성하여, 용량성 본체를 형성하는 단계와; 상기 기판을 캐패시터 유닛들로 분할하는 단계와, 여기서 상기 각 캐패시터 유닛은 다공성의 용량성 본체 및 위크 본체를 구비하는 기반의 일부를 포함하고; 그리고 각 유닛에 대해, 상기 용량성 본체 상의 상기 도전층과 전기적으로 컨택하는 캐소드 단자를 제공하는 단계; 및 상기 기판 부분과 전기적으로 컨택하는 애노드 단자를 제공하는 단계를 포함하며, 상기 캐소드 단자는 상기 기판 부분에서 말단에 위치하는 상기 용량성 본체의 표면에 형성되고, 상기 애노드 단자는 상기 위크 본체의 말단 표면에 형성되며, 상기 애노드 단자는 상기 캐소드 단자와 인접하게 그리고 동일 평면에 있고, 상기 도전성 위크 본체는 상기 기판 부분과 애노드 단자 간에 전기적인 컨택을 제공하여, 상기 캐패시터들이 공통 표면에 상기 애노드 단자와 상기 캐소드 단자를 갖게 되는 것을 특징으로 한다. 공통 표면에 애노드 및 캐소드 연결부들을 갖는 캐패시터를 형성함으로써, 캐패시터의 풋프린트가 최소화되어, 회로 기판으로의 연결을 용이하게 한다.

대표도



색인어

고상 캐패시터, 회로 기판, 다공성 본체들, 탄탈 기판, 도전성 위크

명세서

기술분야

본 발명은 고상 캐패시터 분야에 관한 것으로서, 특히 분말로부터 형성된 판작용 금속(powder-formed valve action metal), 즉 분말 형성 판작용 금속이 캐패시터의 고도로 다공성인 애노드 본체(body) 부분을 형성하고, 전기 절연성 유전층이 애노드 본체의 다공성 구조를 통해 형성되며, 그리고 도전성 캐소드층이 유전층 상에 형성된 다음 캐소드 단자에 전기적으로 연결되고, 상기 애노드 본체는 애노드 단자에 전기적으로 연결되는 형태의 캐패시터에 관한 것이다.

배경기술

미국 특허 제5,357,399호(솔즈베리)는 탄탈 기판에 소결된 다공성 탄탈층으로부터 이러한 다수의 캐패시터들을 동시에 제조하는 방법을 개시한다. 상기 층을 기계 가공(machining)하여 각 캐패시터의 애노드 본체 부분들을 형성한다. 이후, 처리된 애노드 본체의 상부 단부들에 상부판(기판 뚜껑)을 결합한다. 이러한 상부판은, 기판/애노드 본체/판의 샌드위치의 기계 가공 이후 각 캐패시터의 캐소드 단자가 되는 뚜껑을 형성한다. PCT/GB99/03566호는 상기 솔즈베리 방법의 변형된 형태를 개시하는바, 여기에서는 각 캐패시터의 캐소드 단자로서의 기판 뚜껑의 필요성을 없앰으로써, 제조되는 캐패시터들의 용량 효율성을 최적화하여, 고유의 용량을 증가시킨다.

미국 특허 제4,164,005호는 애노드 단자 및 캐소드 단자가 공통 표면에 있는 고상 캐패시터의 제조 방법을 개시한다.

상기 방법들은 매우 작지만 상당히 용량 효율적인 캐패시터들을 제조할 수 있게 한다. 하지만, 전자 회로 기판의 설계에서는, 구성 요소들의 소형화 및 이러한 기판들의 어셈블리의 용이함이 끊임없이 요구되고 있기 때문에, 캐패시터의 용량 효율성의 개선 및 이에 따른 회로 기판 상에서의 구성 요소들의 윈도우(또는 풋프린트(footprint))의 감소가 끊임없이 요구되고 있다.

발명의 상세한 설명

본 발명은 개선된 캐패시터들 및 이러한 캐패시터들의 제조 방법을 제공한다.

본 발명의 제 1 양상에 따르면, 청구범위 제 1 항의 특징에 의해 정의되는 고상 캐패시터의 제조 방법이 제공된다.

작제

애노드 및 캐소드 연결부(connection)들을 공통 표면에 형성함으로써, 캐패시터의 풋프린트를 최소화하여, 회로 기판과의 연결을 용이하게 한다.

애노드 본체들과 나란히(alongside), 기판의 표면에 다수의 직립(upstanding) 도전성 위크(conducting wick) 본체들을 형성하는 공정에 따라서 도전성 위크가 형성되고, 기판의 분할에 의해 다공성의 용량성 본체 및 위크 본체를 모두 구비하는 기판의 일부로부터 이루어지는 캐패시터 유닛들을 제조하는바, 여기서 애노드 단자는 기판의 일부분에서 말단(distal)(가장 먼곳)에 위치하는 위크 본체의 표면에 형성된다.

바람직한 실시예에서, 애노드 본체들은 기판의 표면에 적용되는 다공성 도전성 물질로 된 예비 형성층(pre-form layer)의 구성에 의해 형성된다. 위크 본체는 예비 형성층의 구성에 의해 형성될 수 있는 다공성 도전체인 것이 편리하다.

본원을 읽는 사람에게 있어서 이러한 "구성"은 필요한 본체들을 형성할 수 있는 모든 정형 또는 형성 방법으로서 이해하도록 의도된다. 전형적인 예들로는, 예를 들어 톱 또는 커팅 훈에 의한 절단 및 기계 가공이 있다. 하지만, 작업자는 레이저 절단, 워터 절단, 에칭 또는 다른 기존의 방법을 이용하여 본체의 형상을 형성하고 싶어 할 수도 있다.

위크 본체들은 애노드 본체들과 함께 절연 및 도전성 층들을 구비할 수 있다. 이 경우, 절연층을 통한 전기적인 연결은, 적용된 층들을 이후 제거함으로써 제공된다. 이러한 제거는 아래의 도전성 위크 물질이 노출되기만 하면, 기계 가공, 절단, 그라인딩(grinding), 에칭 등에 의해 이루어질 수 있다.

본 발명의 일 실시예에서, 기판의 분할은 바람직하게는 위크 본체들을 통과하는 평면을 통해 기계 가공 또는 절단함으로써, 애노드 단자 컨택이 형성될 수 있는 코팅되지 않은 위크 물질을 노출시킨다. 이러한 방식으로, 절연층들을 제거하기 위해서는 어떠한 별개의 절단 공정 또는 기계 가공도 필요없으며, 이는 기판 분할 공정에 포함된다.

다른 실시예에서, 절연층 및 도전층의 제거는 기판에서 말단에 위치하는 각 위크의 표면에서 수행됨으로써, 애노드 단자 컨택이 형성될 수 있는 코팅되지 않은 위크 물질을 노출시킨다. 이는 애노드 본체의 상부 표면과 인접하고 동일 평면 상에 있는 표면을 노출시킴으로써, 단자들과의 컨택을 단순화하는 장점을 갖는다.

도전성 물질 브리지가 애노드 단자와 노출된 비코팅된 위크 물질을 전기적으로 연결할 수 있다. 전형적으로, 브리지 물질은 응고되어 고체 코팅을 형성하는 도전성 페이스트(예를 들어, 은 페이스트)로서 적용된다. 컨택을 강화하기 위해, 탄소층이 첫 번째로 적용될 수 있다.

본 발명의 다른 양상에 따르면, 청구범위 제 6 항의 특징에 의해 정의되는 고상 캐패시터가 제공된다.

삭제

특정 실시예들에서, 각 캐페시터에는, 캐소드 단자와 인접하고 동일 평면에 있는 다수의 애노드 단자들이 있고, 각 애노드 단자는 관련된 위크에 의해 기판에 전기적으로 연결된다. 각 위크들은 애노드 본체와 동일한 다공성의 도전성 물질로부터 형성될 수 있다.

본 발명의 다른 양상에 따르면, 상기 설명된 방법을 포함하는 다수의 고상 캐페시터들을 제조하는 방법이 제공되는바, 이 방법은 기판 상에 다수의 애노드 및 위크 본체들을 형성하고, 기판을 분할하여 다수의 개별적인 캐페시터 유닛들을 제공한다.

단자들이 동일 평면에 있기 때문에, 캐페시터는 평탄한 표면에 있으며, 캐소드 단자 및 애노드 단자가 이 평탄한 표면에 접촉하고 있다. 이에 의해, 캐페시터는 회로 기판 상에 배치하고 이에 부착하는 데에 매우 적합하다.

판작용 금속 분말과 결합제/윤활제의 미가공(green)의 미소결 혼합물을 기판에 놓음(laying)으로써, 기판에 예비 형성이 이루어질 수 있다. 이후, 미가공의 혼합물을 소결하여, 분말을 고체의 고도로 다공성의 예비 형성층에 융합시킬 수 있다. 결합제/윤활제는 소결하는 동안 연소되어 없어진다.

예비 형성층을 기계 가공하여 애노드 본체들 및 위크 본체들을 형성할 수 있다. 전형적으로, 세로 방향 및 횡 방향의 그라인딩 절단을 이용하여, 이 그라인딩 절단의 경로에 대응하는 "스트리츠(streets)"에 의해 분리될 수 있는 직선의 애노드 및 위크 본체들의 어레이를 기판 상에 제조한다. 물론, 필요에 따라, 종래의 기계 가공 기술들에 의해 보다 복잡한 형상들을 제조할 수 있다.

위크 및 애노드 본체들 모두가 절연층 및 도전성 캐소드층으로 코팅된다면, 공정이 용이해진다. 변형적인 방법으로서, 애노드 본체들의 코팅을 막기 위해 위크 본체들을 마스크하는 방법이 있긴 하지만, 이는 다소 어렵고 복잡한 공정이다.

절연층은 필요한 두께 및 완전성(integrity)을 갖는 산화물을 점차적으로 형성하기 위해, 예를 들어 종래의 양극화 기술들에 의해 얻을 수 있었던 판작용 물질의 산화물 유전층이 될 수 있다. 판작용층이 탄탈인 일 예에서는, 본체에 탄탈 펜토사이드(pentoxide)를 형성한다.

도전층은 애노드 및 위크 본체들을 전구체 용액, 예를 들어 망간 질산염(manganese nitrate) 용액에 딥핑(dipping)함으로써 적용될 수 있다. 본체들 상에 형성된 망간 질산염층을 가열하여, 질산염을 망간 다이옥사이드로 산화시킨다. 최적의 캐소드층을 형성하기 위해서는 딥핑 단계들을 연속적으로 수행할 필요가 있다. 도전층 또는 "캐소드"층을 형성하게 되면, 용량성 본체로의 애노드 본체의 형성이 완료된다.

애노드 본체들 및 위크 본체들 모두에 절연층 및 캐소드층이 적용될 필요가 있는 경우, 최종 캐페시터들에서의 단락을 막기 위해서는, 애노드 본체들 상의 캐소드층 물질을 위크 본체들 상의 것으로부터 전기적으로 절연시킬 필요가 있다. 이는 애노드 본체와 위크 본체를 브리지하는 모든 캐소드층 물질의 제거를 필요로 할 수 있다. 전형적으로, 이는 도전층을 통한, 그리고 또한 필연적으로는 절연층을 통한 그라인딩 절단에 의해 달성될 수 있다. 이 경우, 캐소드층의 제거에 의해 드러난 어떠한 노출면에는 대체적인 전기 절연층을 형성할 수 있다. 이러한 공정은 재형성(reformation)으로서 알려져 있다. 이 경우에서 또한, 이는 재 양극화(re-anodization) 공정에 의해 실시될 수 있다.

각 애노드 본체들 및 위크 본체들의 도전층들을 서로 절연시키고, 애노드 단자들에 접촉하거나 또는 이 애노드 단자들을 형성하는 위크 본체들의 부분들로부터 도전층 및 절연층 물질을 제거하여, 판작용 기판 물질과의 전기적인 연결을 형성할 필요가 있다. 이러한 층들의 제거는 기계 가공, 예를 들어 그라인딩에 의해 실시될 수 있다. 일 예에서는, 각 위크 본체의 상부 표면을 따라 그라인딩 절단을 실시함으로써, 판작용 물질을 노출시킨다. 이후, 상부 표면에서 단자 형성 공정(termination process)을 수행하여 애노드 단자를 형성한다. 전형적으로, 이는 도전성 탄소 페이스트의 제 1 층을 도포한 다음, 이를 경화시킬 것을 필요로 한다. 다음으로, 도전성 은 페이스트의 제 2 층을 도포한 다음 경화시킨다. 마지막으로, 솔더링을 용이하게 하는 3중 합금(tri-alloy)층 등을 적용하여, 우수한 솔더링 접촉이 형성될 수 있게 한다. 또한, 용량성 본체의 상부 표면에서도 유사한 단자 형성 공정을 수행하는바, 여기에서는 상부 표면의 도전성 캐소드층 상에 탄소 및 은 층들을 형성한 다음, 3중 합금층을 선택적으로 적용한다. 이러한 도전층들은, 예를 들어 솔더링에 의해 전기 또는 전자 회로에 대한 전기적인 연결을 위한 단자를 제공한다.

분할되지 않은 기판에서, 애노드 본체들과 캐소드 본체들 간의 공간에는, 예를 들어 응고되어 본체들의 보호 캡슐층(encapsulation)을 형성하는 액체 플라스틱 수지와 같은 절연 물질을 채울 수 있다. 물론, 필요에 따라, 마스킹을 이용하여, 수지는 용량성 본체 및 위크 본체의 윗면을 노출된 채로 두어야 한다. 그렇지 않으면, 수지층을 제거하여 이러한 면을 노출시킬 필요가 있다.

다음으로 수행해야 하는 단계는 벌크 기판으로부터 각 캐패시터 유닛을 분리하는 것이다. 이는 기계 가공, 예를 들어 그라인딩 절단에 의해 달성할 수 있다. 필요한 경우, 캐패시터들을 손상시키지 않으면서 절단하는 데에 필요한 구조적인 강성을 제공하기 위해, 기판에 강성의 뒷받침대(backing support)를 제공할 수 있다.

본 발명의 다른 양상에서, 기판의 분할은 1개 이상의 위크 본체들과 교차하는 평면 또는 경로를 따라 절단함으로써, 위크에 적용된 도전층 물질 및 절연층 물질을 절단 또는 제거하여, 코팅되지 않은 위크 본체의 절단된 표면을 노출시킨다. 바람직하게는, 위크 본체들은 기판 상에 로우(row)로 배열될 수 있고, 분할은 1개 이상의 로우를 따라 절단하는 것을 포함한다.

절단면은 분할되는 캐패시터 유닛의 관련된 애노드 본체로부터 말단에 위치하는 위크 본체 표면 영역과 교차하는 것이 바람직하다.

절단은 기판의 평면에 수직 또는 거의 수직인 평면 또는 평면들을 통해 실행하는 것이 바람직하다. 절단은 그라인딩을 포함하지만, 위터 절단 또는 다른 절단 방법들도 포함할 수 있다.

단자 형성 공정에 의해 위크 본체의 노출된 절단면에 단자를 제공할 수 있는바, 상기 단자 형성 공정은 상기 면을 도전성 페이스트로 액상 코팅하는 단계 및 이 코팅을 응고가능하게 하는 단계를 포함한다. 이 단자 형성 공정은 응고된 코팅을 전기 도금하여 각 본체 또는 본체들 상에 금속 물질층을 형성하는 단계를 더 포함한다.

바람직하게는, 분할 이전에, 애노드와 위크 본체들 간에 침투하는 보호용 절연 물질로 기판을 코팅한다. 상기 분할 공정은 보호용 물질을 따라 절단을 실시함으로써, 각 애노드 및 각 캐소드 부분의 캐소드 본체 주위에 보호용 물질의 측벽을 남기는 단계를 포함한다. 이 벽은 상기 절단과 교차하는 애노드 본체들의 측면 영역에는 존재하지 않는다.

보호용 물질은, 액체로서 침투된 다음 응고될 수 있는 수지 물질이 될 수 있다.

금속판의 단자층을, 예를 들어 전착에 의해 적용할 수 있다. 전형적으로, 니켈 및 주석/납 또는 금층이 적용되는바, 이들은 전기적인 연결을 위한 솔더링 적합 표면을 제공한다.

이제, 첨부 도면을 참조하여 설명되는 하기의 상세한 설명으로부터 본 발명을 예시적으로 설명한다.

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따라 공정 처리될 일부 기판의 평면도이다.

도 2는 도 1에 도시된 기판 부분의 작은 영역의 투시도이다.

도 3A, 3B, 4A 및 4B는 본 발명에 따라 제조된 미완성 캐패시터 및 완성 캐패시터를 도시한다.

도 5A, 5B, 5C 및 5D는 각각 본 발명의 일 실시예에 따라 제조된 완성 캐패시터의 하부도, 상부도, 측면도 및 단면도를 도시한다.

도 6A, 6B, 6C 및 6D는 각각 본 발명의 다른 실시예에 따라 제조된 완성 캐패시터의 하부도, 상부도, 측면도 및 단면도를 도시한다.

도 7 내지 13은 본 발명에 따른 공정을 개략적으로 도시한 것이며, 도 14 및 도 15는 본 발명의 방법에 의해 제조된 개별적인 캐패시터들을 도시한 것으로서, 보다 상세히 설명하면 다음과 같다.

도 7A는 애노드 본체 및 캐소드 본체가 형성되어 있는 탄탈 기판의 평면도이고, 도 7B는 동일 기판의 측면도이다.

도 8A 및 8B는 애노드 본체로부터의 캐소드 본체의 분리를 도시한다.

도 9A 및 9B는 애노드 본체들을 통한 애노드 단자 연결부들의 형성을 도시한다.

도 10A 및 10B는 단자 형성 공정을 도시한다.

도 11A 및 11B는 캡슐화 공정을 도시한다.

도 12A 및 12B는 단자 형성 공정의 마지막 단계를 도시한다.

도 13은 개별적인 캐페시터들을 분리하기 위한 절단 공정을 도시한다.

도 14A 및 14B는 본 발명의 방법에 의해 제조된 캐페시터의 제 1 예를 도시한다.

도 15A 및 15B는 본 발명의 방법에 의해 제조된 캐페시터의 제 2 예를 도시한다.

삭제

실시예

본 발명에 따른 방법의 제 1 실시예

도 1은, 예를 들어 0.25mm 두께의 탄탈 웨이퍼(10)의 고체 기판을 도시한다. 이 기판의 상부 표면(9)은 탄탈 입자들(미도시)의 분산에 의해 덮여진다. 이 입자들은 소결에 의해 탄탈 웨이퍼에 융합됨으로써, 씨드층(미도시)을 형성한다. 이후, 씨드층 상에 탄탈 분말과 결합제/윤활제의 전형적인 혼합물을 꽉 누른다. 이러한 씨드층은 기계적인 키잉(keying)을 제공하며, 미가공의 (비소결) 분말과 기판 간의 결합을 강화한다. 그런 다음, 미가공 분말 혼합물을 소결하여, 융합된 탄탈 분말 입자들의 서로 결합된 고도로 다공성인 매트릭스(matrix)를 형성한다. 소결 공정 동안, 결합제는 연소되어 없어진다. 이에 의해, 고체 웨이퍼에는 균일한 다공성 탄탈층이 남겨진다.

다공성층 혼합물을 기계 가공하여, 로우들(11) 및 칼럼들(12)의 직교 채널 패턴을 형성한다. 도시한 바와 같이, 로우들을 밀접한 평행 쌍들(13,14)에 기계 가공하여, 기판 상에 대개 정사각형(15) 및 직사각형(16) 본체들의 어레이를 형성한다. 정사각형 본체들(15)은 최종 캐페시터들에서 용량성 본체들을 형성하기 때문에, 이후 용량성 본체들이라 칭한다. 직사각형 본체들(16)은 애노드 단자 위크들을 형성한다.

이후, 기판 및 그 직립 본체들(15,16)의 어레이에 통상적인 양극화 처리를 실시하여, 기판의 탄탈 상에 그리고 분말 형성 본체들의 다공성 네트워크를 통해 얇은 탄탈 펜트옥사이드의 유전층을 형성한다. 유전층의 필요한 깊이 및 완전성을 얻기 위해, 양극화를 몇차례 반복할 수 있다. 유전층은 최종 디바이스들에서 정전 용량을 제공하기 위한 전기적인 절연층을 형성한다.

다음으로, 기판(10) 및 본체들(15, 16)을 망간 질산염의 캐소드층 형성 용액으로 코팅한다. 이 용액이 다공성 네트워크 내로 침입함으로써, 유전층 상에 망간 질산염층을 형성한다. 이 망간 질산염을 자신을 산화시키는 산소를 포함하는 분위기에서 가열하여, 망간 다이옥사이드를 형성한다. 필요한 도전성을 얻기 위해, 코팅 및 가열 공정을 반복할 수 있다. 이러한 망간 다이옥사이드층은 도전성이고, 최종 캐페시터들에서 캐소드 단자와 전기적으로 컨택할 수 있게 하는 층을 제공한다.

여기서, 최종 캐페시터들에서 캐페시터 유닛의 쌍들이 단락되지 않도록, 코팅된 용량성 본체들(15)과 위크 본체들(16)은 서로 분리되어야 한다. 위크 본체들은 정교한 그라인딩 절단에 의해 용량성 본체들로부터 분리된다. 이러한 절단은 로우들(13)을 따라 실시되어, 도 1의 라인들(20)로 표시된 홈(groove)들을 형성한다. 이러한 절단들은 아래에 있는 기판 내로 침범(impinge)함으로써, 망간 옥사이드 캐소드층 및 탄탈 펜트옥사이드 유전층 모두를 통과한다. 일단 위크 본체와 용량성 본체가 분리되면, 분리용 홈 절단들의 노출된 탄탈 상에 보호용 탄탈 펜트옥사이드층을 형성하기 위해, 양극화 공정을 반복한다.

이러한 본체들의 상부 단부들에 탄소 및 은 페이스트의 각 층들(미도시)을 도포하여, 각 측벽들을 아래로 2/3 연장시킨다. 이 층은 최종 캐페시터들의 단자들을 형성하기 위한 우수한 전기적인 컨택을 제공한다.

로우들 및 칼럼들 내에 에폭시 수지액이 침투되어, 기판 상의 본체들 간의 공간을 차지한다. 이 수지를 본체들의 상부 단부들의 아래로 제한하기 위해, 본체들의 상부 단부들에 뚜껑(미도시)을 배치한다. 수지는 응고될 수 있고, 뚜껑층은 제거된다.

이제, 기판을 분할하여 다수의 개별적인 캐패시터 유닛들을 제공한다. 이러한 분할은 정교한 그라인딩 훈을 이용하여 실시한다. 각 칼럼의 절단은, 기판에 의해 점유되는 평면에 직각인 평면을 통해, 각 칼럼(12)의 중앙선을 따라 이루어진다.

각 로우의 절단은, 로우(14)의 측방과 어긋난 상태로, 직사각형 본체들에 평행한 방향을 따라 행해지게 되어, 그 로우를 따라 있는 위크 본체들(16)의 각 측벽을 침입하게 된다. 도 1에서 각 로우 절단의 경로는 점선(C)으로 도시된다. 이러한 절단이 위크의 측벽을 침범하기 때문에, 망간 옥사이드 및 유전층이 그라인딩되어 본체의 금속 다공성 매트릭스를 노출시킨다.

도 2는 절단 공정을 보다 상세히 도시하는바, 이는 2개의 캐패시터 유닛들(30 및 31)을 도시한다. 칼럼은 이미 절단되었다. 2개의 다이싱 훈들(32, 33)은 절단 경로(C)를 따라 이동하여, 각 위크 본체(16)의 외측벽을 거의 침입하는 것으로 도시된다. 일단 절단이 완료되면, 다수의 미완성 캐패시터 유닛들이 남겨지게 되는바, 이중 하나(34)를 도 3에 도시하였다. 도 3A는 미완성 캐패시터의 상부도로서, 캐패시터의 다이싱된 기판 부분(35)을 단순히 나타낸다. 도 3B는 라인(AA')을 따라 본 측단면도이다. 노출된 위크 측벽 표면(36)이 도면의 좌측에 있다. 용량성 본체는 수지 물질(37)의 슬리브(sleeve)에 의해 둘러싸여진다. 각 본체는 은 및 탄소 페이스트층들(38)과 함께 도시된다. 노출된 표면(36)을 액상 은 페이스트에 덤핑하여, 도 4A 및 4B에 도시한 바와 같이, 캐패시터의 표면 및 국부 영역을 단부 캡(39)으로 코팅한다. 노출된 탄탈 금속 상의 코팅에 의해, 상당히 우수한 컨택이 형성되는바, 이는 바람직하게는 기판과 겹치게 되어 기판과의 직접 컨택을 제공한다. 또한, 기판층과의 직접적인 전기 컨택이 형성되기 때문에, 캐패시터의 벌크 내의 캐소드 본체의 금속 매트릭스와의 전기 컨택을 강화한다.

캐패시터를 완성시키기 위해, 각각의 애노드 단자(위크) 및 캐소드 단자(용량성 본체)의 노출된 표면들(39, 38)에 금속판층을 적용할 수 있다. 이는, 전착 및 스퍼터 코팅과 같은 알려진 방법들에 의해 적용될 수 있다. 바람직한 구성에서는, 니켈층을 적용한 다음, 주석-납층을 적용한다. 금속판층은 구성 요소를 프린트 회로 기판에 솔더링 할 수 있게 하는 솔더링 적합 표면을 제공한다. 도 5는 최종 캐패시터를 도시한다.

도 6은 본 발명에 따른 대안적인 캐패시터(100)를 도시한다. 기판의 각 캐패시터 부분은 2개의 위크 본체들(101, 102)로 형성된다. 이들 둘 사이에는, 캐패시터 본체(103)가 있다. 유념할 사항으로서, 이러한 공정에 대한 대안은 보다 두꺼운 위크 본체들을 형성하는 것을 수반할 것이다. 다이싱 절단은 각 본체가 둘로 분할되도록 각 위크 본체의 중앙선을 따른 방향으로 이루어진다. 절반은 한 캐패시터 유닛의 제 1 위크 본체가 되고, 나머지 절반은 다른 캐패시터 유닛의 제 1 위크 본체가 된다. 이와 유사하게, 각 캐패시터 유닛의 반대 단부들에서 제 2 위크 본체들을 형성한다.

작제

본 발명에 따른 방법의 제 2 실시예

예를 들어 0.25mm 두께의 탄탈 웨이퍼의 고체 기판을 제공한다. 이 기판의 한 표면은 탄탈 입자들의 분산에 의해 덮여진다. 이 입자들은 소결에 의해 탄탈판에 융합되어 씨드층을 형성한다. 이후, 씨드층 상에 전형적인 탄탈 분말과 결합제/윤활제의 혼합물을 꽉 누른다. 이러한 씨드층은 기계적인 키잉을 제공하며, 미가공의 (비소결) 분말과 기판 간의 결합을 강화한다. 그런 다음, 미가공 분말 혼합물을 소결하여, 융합된 탄탈 분말 입자들의 서로 결합된 고도로 다공성의 매트릭스를 형성한다. 소결 공정 동안, 결합제는 연소되어 없어진다. 이에 의해, 탄탈 기판에 융합된 소결된 탄탈의 예비 형성층을 남긴다.

도 7A 및 7B는 예비 형성층에 대해 적용되는 다른 기계 가공 방법을 도시한다. 명확성을 위해, 단일 캐패시터의 공정 만을 도시한다. 실제로는, 탄탈 기판 상에서 다수의 캐패시터들을 동시에 처리한다. 다공성 예비 형성층(112)은 기판(110)의 표면(111)에 융합된다. 이후, 다공성층을 기계 가공하여, 이 다공성층 내에 다수의 수직 슬롯들(114) 및 수평 슬롯들(115)을 형성한다. 이러한 슬롯들은 기판 베이스에 직립하는 정사각형 평면 용량성 본체들(116으로서 단지 1개 만을 도시하였다)의 네트워크를 정의한다. 슬롯들은 또한 랜드(land)들의 각 측면을 따라 4개의 길다란 직사각형 평면 위크 본체들(117)도 형성한다. 용량성 본체들의 각 코너에는, 정사각형 평면 위크 피쳐(feature)(118)가 형성된다.

이후, 기판 및 그의 직립 본체들의 네트워크에 대해 일반적인 양극화 처리를 수행하여, 기판의 탄탈 상에 그리고 분말 형성층의 다공성 네트워크를 통해 얇은 탄탈 펜트옥사이드의 유전층을 형성한다. 유전층의 필요한 깊이 및 완전성을 얻기 위해, 양극화를 몇 차례 반복할 수 있다. 유전층은 최종 디바이스들에서 정전 용량을 제공하기 위한 전기 절연층을 형성한다.

다음으로, 예를 들어 딥핑을 반복함으로써, 다공성 층을 망간 질산염의 음극층 형성 용액으로 코팅한다. 이 용액이 다공성 네트워크 새로 들어가서, 유전층 상에 망간 질산염층을 형성한다. 망간 질산염을 자신을 산화시키는 산소 함유 분위기에서 가열하여, 망간 다이옥사이드를 형성한다. 필요한 층을 형성하기 위해, 코팅 및 가열 공정을 반복할 수 있다. 망간 다이옥사이드층은 도전성이며, 캐소드 단자와의 전기적 연결을 위한 캐소드층을 제공한다.

이제, 코팅된 용량성 본체들(116)과 위크 본체들(117, 118)을 서로 분리해야 한다. 정교한 그라인딩 절단에 의해 위크 본체들을 캐소드 피쳐들로부터 분리한다. 절단들은 수평 및 수직 슬롯들(114, 115)을 따라 실시되어, 수직 분리 절단부(208) 및 수평 분리 절단부(209)를 형성한다. 도 8B에 도시한 바와 같이, 이러한 절단들은 아래의 기판을 침입함으로써, 망간 옥사이드 캐소드층 및 탄탈 펜트옥사이드 유전층을 통과한다. 일단 각 위크 및 용량성 본체들이 분리되면, 양극화 공정을 반복하여 분리 절단들의 노출된 탄탈 상에 보호용 탄탈 펜트옥사이드층을 형성한다.

이후, 도 9A 및 9B에 도시한 바와 같이, 위크 본체들(117, 118)의 말단에 위치하는 상부 단부들내로 및 이들을 따라 수평 및 수직 절단이 이루어진다. 이러한 절단들은 직사각형 위크 피쳐들(117)의 상부 단부에 길다란 슬롯들(122)을 형성하고, 정사각형 위크 피쳐들(118)의 상부 단부에 교차 슬롯들(123)을 형성한다. 이러한 슬롯들은 망간 옥사이드 캐소드층과, 애노드 본체들 상에 형성된 유전층 모두를 통해 절단됨으로써, 위크 본체들의 다공성 금속 내부로의 전기 연결을 가능하게 한다.

다음 단계의 공정은 각 캐패시터의 단자들의 형성(즉, 단자 형성 공정)에 관한 것이다. 첫 번째로, 각 용량성 본체와 위크 본체의 단부 영역들(141) 및 상부측 영역들(142) 상에 도전성 탄소 페이스트층(미도시)을 증착한다. 이 탄소층은 경화에 의해 단단해질 수 있다. 두 번째로, 탄소층 상에 도전성 은 페이스트층(143)을 증착하는바, 이 자체를 경화시킬 수 있다.

기판(110)의 상부의 자유 표면(207)에 도전성 도금을 선택적으로 실시하여, 기판의 자유 표면에 대체적인 애노드 단자를 제공한다. 도전층을 스퍼터링된 3중-금속 시스템으로 하여, 회로에 대한 솔더링 연결을 도울 수 있다.

도 11A 및 11B는 캡슐화 공정을 도시한다. 용량성 본체(116)와 위크 본체 간의 슬롯들(114, 115)에 전기적 절연성 수지(55)를 채운다. 먼저, 애노드 본체와 캐소드 본체의 은도금한 단부 영역들에 제거가능한 마스킹층(미도시)을 적용하여, 수지에 의한 원치 않는 오염으로부터 이들을 보호한다. 슬롯들 내에 액체 수지(155)를 주입하여, 애노드 피쳐 및 캐소드 피쳐의 측면들을 캡슐화한다. 수지는 응고시킬 수 있다. 마스킹층을 제거하여, 각각의 애노드 피쳐 및 캐소드 피쳐의 은도금된 상부 단부들을 노출시킨다. 유동화된 베드 분말 충전(fluidized bed powder filling), 플립 칩 언더필 수지 기술(flip chip underfill resin technology) 및 슬롯내로의 단순한 액체 수지 분산을 포함하는 다른 캡슐화 기술들을 이용할 수 있다. 이러한 각 기술은 당업자의 일반적인 지식 내에 있다.

도 12A 및 12B에 도시한 바와 같이, 전기 회로와의 전기적인 연결 또는 회로 기판으로의 부착을 용이하게 하기 위해, 은 도금한 노출 표면에 대해 추가적인 공정들을 수행한다. 구체적으로, 애노드 본체들 및 캐소드 본체들의 노출된 표면에 은 범프들(156)의 어레이를 적용한다. 이러한 응기(raise)된 범프 피쳐들은, 캐패시터가 접적되는 전자 또는 전기 회로와의 전기적인 연결을 형성하기 위해 솔더와 쉽게 융합될 수 있는 컨택 포인트들을 제공한다.

도 13은 캐패시터의 측단면도로서, 별크 기판의 분할에 의한 개별적인 캐패시터의 분리를 나타낸다. 기판(110)은 적절한 접착제에 의해 유리판(160)에 부착되거나, 변형적으로는 UV 제거가능한 접착 테이프(161)에 의해 장착된다. 케팅 훈들(162 및 163)을 이용하여, 개별적인 캐패시터들을 분리하는 수지 채널들을 절단한다. 기판 및 어떠한 접착 테이프를 통해, 그리고 필요한 경우 유리판(160) 새로 절단을 계속함으로써, 깨끗한 절단을 보장한다. 수평 절단과 수직 절단을 결합하여, 각 개별적인 캐패시터(어레이로부터 단지 1개의 캐패시터 만을 도시한다)를 분리하는 절단들의 격자를 생성한다. 캐패시터들은, 접착제에 의한 장착의 경우에는 접착제의 열화에 의해, 또는 판을 UV 광에 노출시킴으로써, 유리판으로부터 떨어질 수 있다. UV 광은 테이프 상의 접착층을 열화시키기 때문에, 캐패시터들이 뒷받침 테이프로부터 떼어질 수 있다.

도 14A, 14B, 15A 및 15B는 각각 상기 방법들을 대체로 따른 방법에 의해 제조된 캐패시터들에 대한 변형적인 구성들의 예들을 도시한다.

삭제

삭제

예 1

도 14A 및 14B는 2개의 길다란 직사각형 평면 애노드 단자들(191)을 갖는 캐패시터(190)를 도시한다. 중앙 캐소드 단자 패드(192)가 있다. 단자들에는 은 페이스트의 전기 연결 범프가 없다. 이러한 구성은, 상기 방법과 비교하여, 초기의 기계 가공 동안 기판 상의 다공성 예비 형성층에 적용되는 그라인딩 절단들의 수를 줄임으로써 생성된다.

예 2

도 15A 및 15B는 1개의 길다란 애노드 단자(201)와 1개의 중앙 정사각형 평면 캐소드 단자 패드(202)를 갖는 캐패시터(200)를 도시한다. 이 경우 또한, 이러한 구성은 상기 예 1과 비교하여, 초기의 기계 가공 동안 기판 상의 다공성 예비 형성층에 대해 수행되는 그라인딩 절단들의 수를 줄임으로써 쉽게 얻어진다. 이러한 특정한 캐패시터는 선택적인 은 컨택 범프들을 갖지 않으며 도시된다.

본 발명의 방법들에 의해 제조되는 캐패시터들에 대한 전형적인 제조 사양들은 변하지만, 예를 들어 상기 방법은 0.25mm의 탄탈 기판과, 0.25g KTA 탄탈 분말의 씨드층과, 0.95mm의 예비 형성 압착 높이와, S700 탄탈 분말과, 5.5g/cc의 압착 밀도와, 그리고 4:1의 형성비를 이용하여, $10 \times 10 \times 1\text{mm}$ 의 치수를 갖는 로우 프로파일 캐패시터들을 제조하는 데에 이용될 수 있다. 전형적인 전기적인 사양들은 10V 정격의 캐패시터들에 대해 470 마이크로 페러드이며, L_i 은 약 5 마이크로 암페어이다.

(57) 청구의 범위

청구항 1.

도전성 기판을 제공하는 단계와; 상기 기판의 표면에 적용되는 다공성의 도전성 물질의 예비 형성층을 제공하는 단계와; 상기 예비 형성층의 구성에 의해 복수의 직립 다공성 애노드 본체들 및 위크 본체들을 형성하는 단계와, 여기서 상기 각 본체는 상기 기판에 전기적으로 연결되며; 상기 다공성 애노드 본체들에 의해 제공되는 노출된 표면 영역에 전기 절연층을 형성하는 단계와; 상기 애노드 본체들 상의 상기 절연층 상에 도전층을 형성함으로써, 용량성 본체를 형성하는 단계와; 상기 기판을 캐패시터 유닛들로 분할하는 단계와, 여기서 상기 각 캐패시터 유닛은 다공성의 용량성 본체 및 위크 본체를 구비하는 기반의 일부를 포함하고; 그리고 각 유닛에 대해, 상기 용량성 본체 상의 상기 도전층과 전기적으로 컨택하는 캐소드 단자를 제공하는 단계와; 그리고 상기 기판 부분과 전기적으로 컨택하는 애노드 단자를 제공하는 단계를 포함하는 고상 캐패시터의 제조 방법에 있어서,

상기 캐소드 단자는 상기 기판 부분에서 말단에 위치하는 상기 용량성 본체의 표면에 형성되고, 상기 애노드 단자는 상기 위크 본체의 말단 표면에 형성되며, 상기 애노드 단자는 상기 캐소드 단자와 인접하게 그리고 동일 평면에 있고, 상기 도전성 위크 본체는 상기 기판 부분과 애노드 단자 간에 전기적인 컨택을 제공하여, 상기 캐패시터들이 공통 표면에 상기 애노드 단자와 상기 캐소드 단자를 갖게 되는 것을 특징으로 하는 고상 캐패시터의 제조 방법.

청구항 2.

제 1 항에 있어서,

상기 애노드 본체들과 함께, 상기 위크 본체들에는 상기 절연층 및 상기 도전층이 제공될 수 있으며, 상기 절연층을 통한 전기적인 연결은 상기 적용된 층들을 이후 제거함으로써 제공되는 것을 특징으로 하는 고상 캐패시터의 제조 방법.

청구항 3.

제 2 항에 있어서,

상기 기판을 분할하는 단계는 상기 위크 본체들을 통과하는 평면을 통해 기계 가공 또는 절단을 수행하여, 애노드 단자 컨택이 형성될 수 있는 코팅되지 않은 위크 물질을 노출시키는 단계를 포함하는 것을 특징으로 하는 고상 캐패시터의 제조 방법.

청구항 4.

제 2 항에 있어서,

상기 층들의 제거는 상기 기판에서 말단에 위치하는 각 위크의 표면에서 수행되어, 애노드 단자 컨택이 형성될 수 있는 코팅되지 않은 위크 물질을 노출시키는 것을 특징으로 하는 고상 캐패시터의 제조 방법.

청구항 5.

제 3 항 또는 제 4 항에 있어서,

도전성 물질 브리지가 상기 애노드 단자와 상기 노출된 코팅되지 않은 위크 물질을 전기적으로 연결하는 것을 특징으로 하는 고상 캐패시터의 제조 방법.

청구항 6.

기판 부분(35)과 용량성 본체(15, 103)를 포함하며, 여기서 상기 본체는 상기 기판 부분에 전기적으로 연결된 다공성 애노드 본체와, 상기 애노드 본체의 표면 영역에 형성된 전기 절연층과, 그리고 상기 절연층 상에 형성된 도전층(38)을 포함하고 그리고 상기 기판 부분에서 말단에 위치하는 용량성 본체의 표면이 캐소드 단자를 구비하는 고상 캐패시터에 있어서,

상기 애노드 단자는 상기 캐소드 단자와 인접하게 그리고 동일 평면에 제공되고, 도전성 위크(16, 101, 102)가 상기 기판 부분과 상기 애노드 단자 간의 전기적인 컨택을 제공함으로써, 공통 표면에 애노드 단자 및 캐소드 단자를 갖는 캐패시터를 제공하며, 그리고 상기 위크는 상기 애노드 본체와 동일한 다공성의 도전성 물질로부터 형성되는 것을 특징으로 하는 고상 캐패시터.

청구항 7.

제 6 항에 있어서,

상기 캐소드 단자(183, 192)와 인접하고 동일 평면에 있는 복수의 애노드 단자들(181, 182, 191)이 있고, 상기 각 애노드 단자는 관련된 위크에 의해 상기 기판에 전기적으로 연결되는 것을 특징으로 하는 고상 캐패시터.

청구항 8.

제 1 항에 있어서,

복수의 애노드 단자들을 캐소드 단자와 인접하게 동일 평면에 형성하며, 상기 각 애노드 단자를 관련된 위크에 의해 상기 기판에 전기적으로 연결하는 것을 특징으로 하는 고상 캐패시터의 제조 방법.

청구항 9.

삭제

청구항 10.

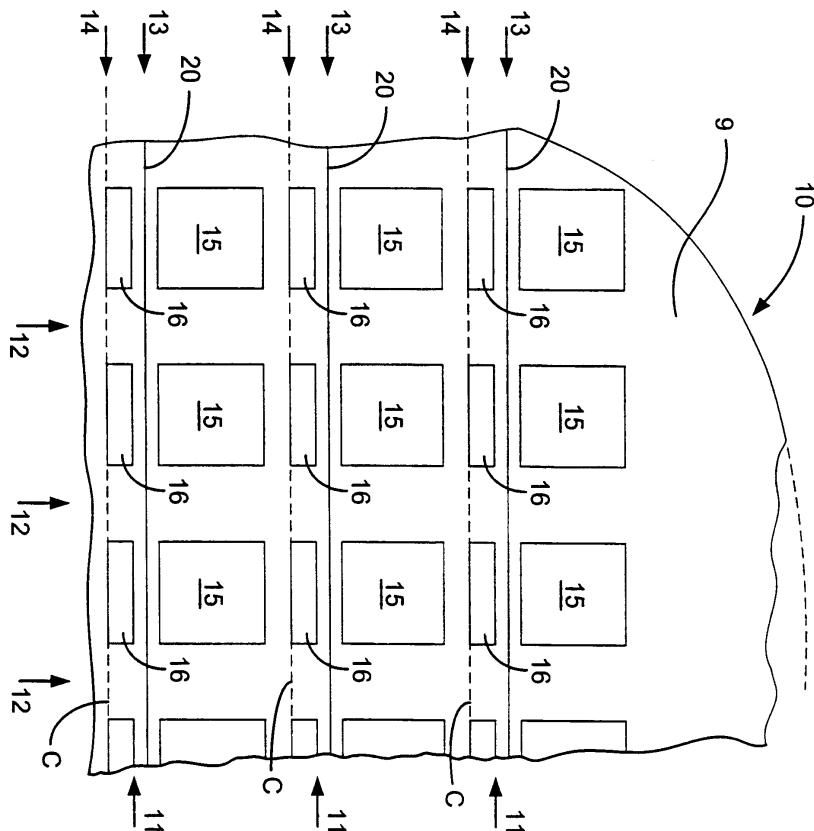
삭제

청구항 11.
삭제

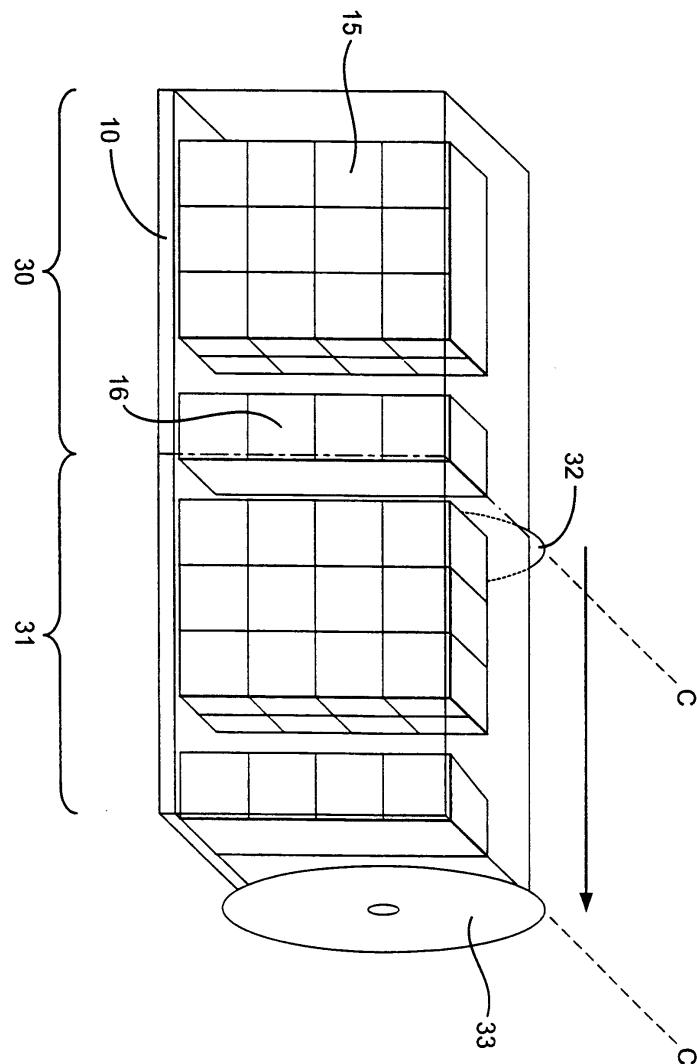
청구항 12.
삭제

도면

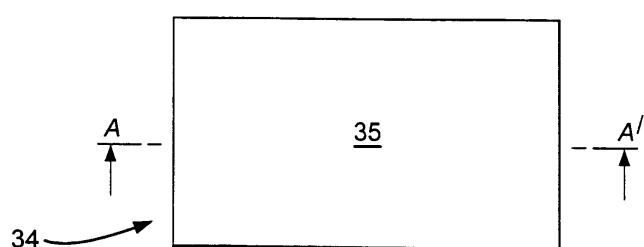
도면1



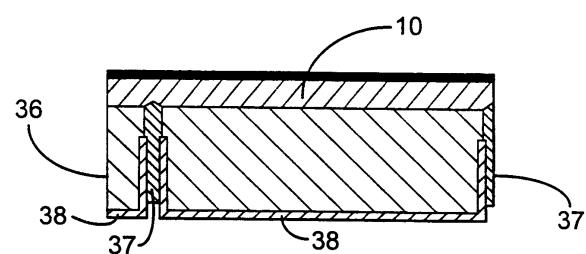
도면2



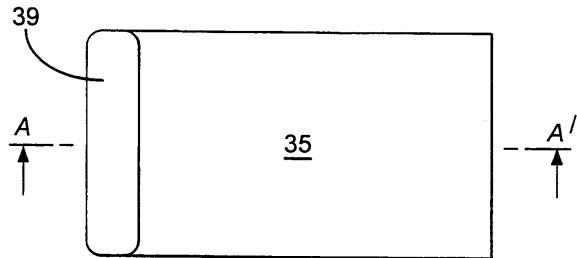
도면3a



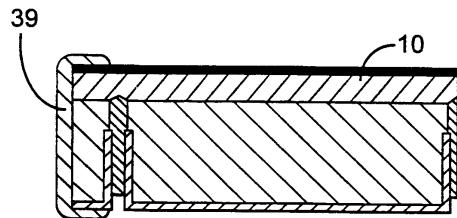
도면3b



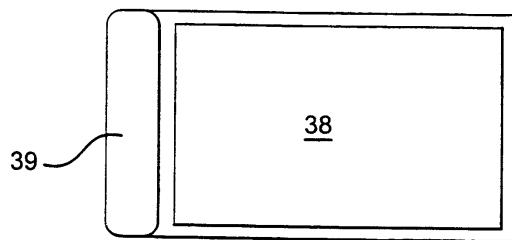
도면4a



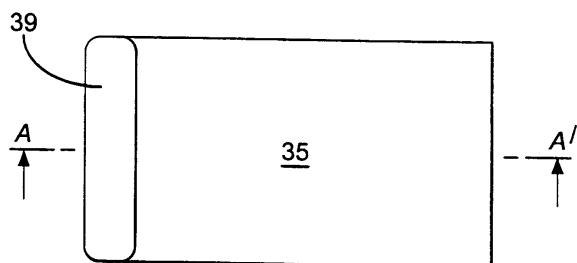
도면4b



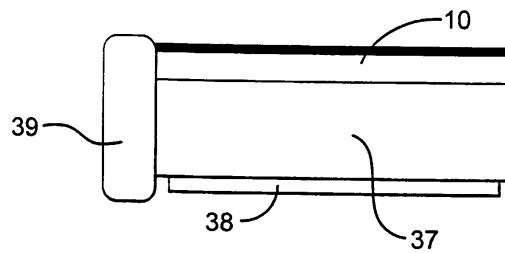
도면5a



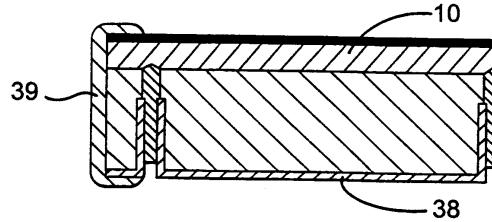
도면5b



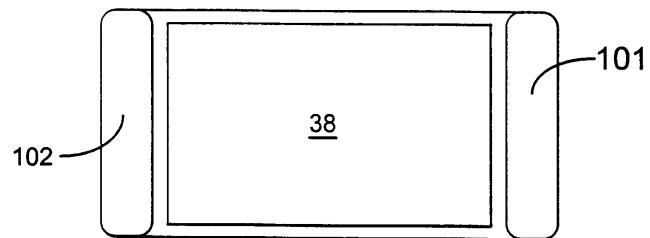
도면5c



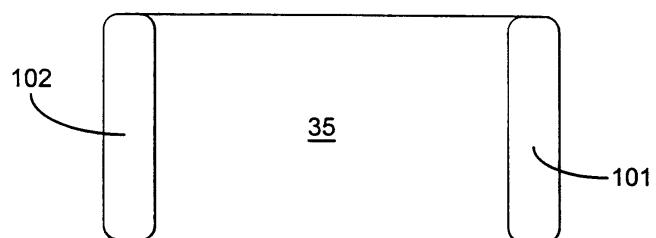
도면5d



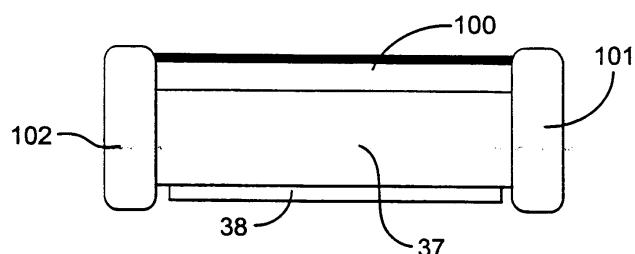
도면6a



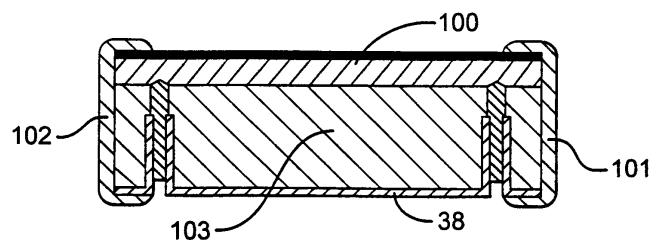
도면6b



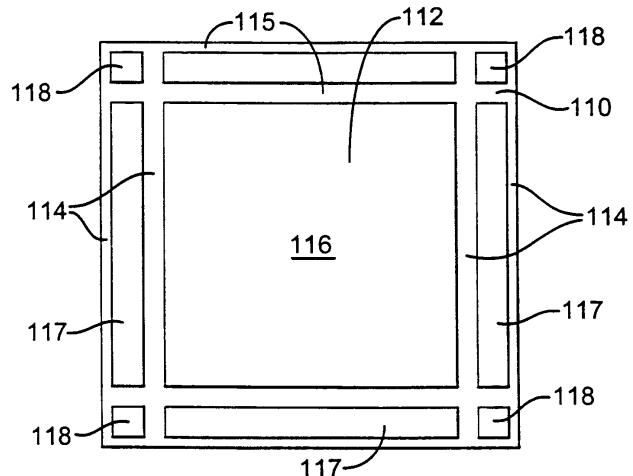
도면6c



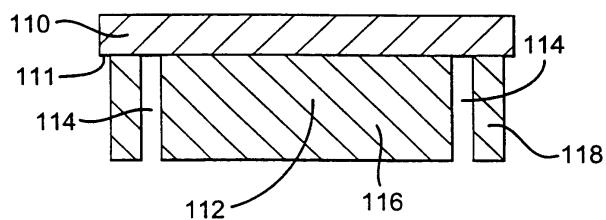
도면6d



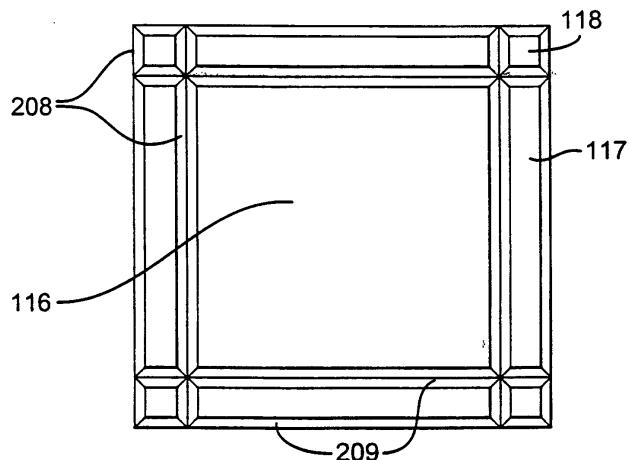
도면7a



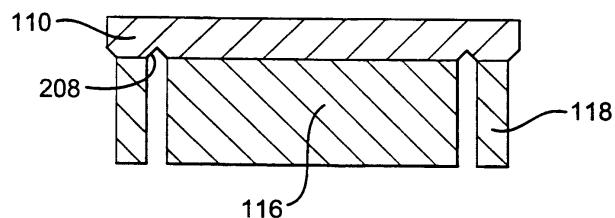
도면7b



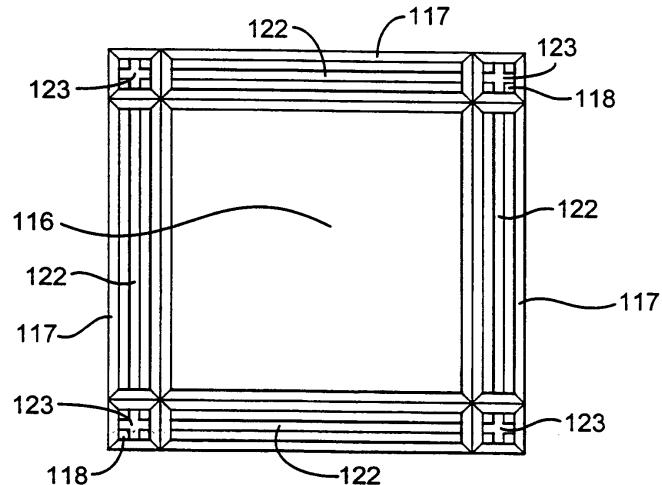
도면8a



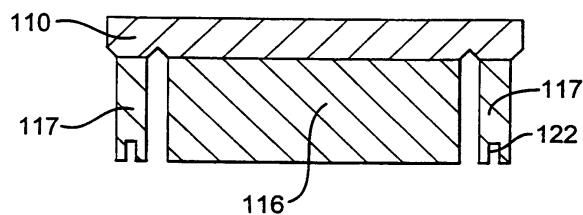
도면8b



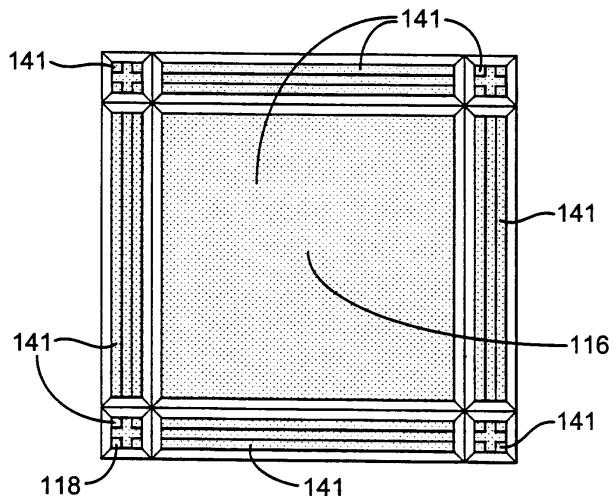
도면9a



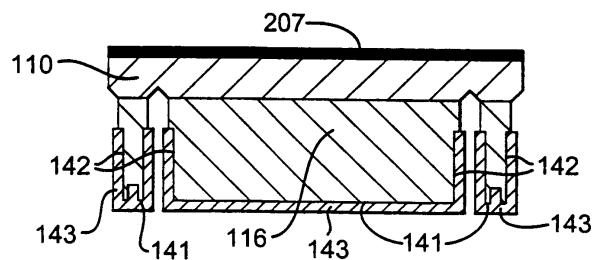
도면9b



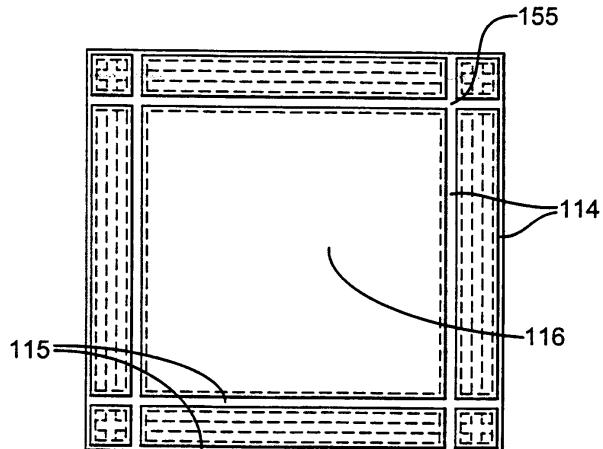
도면10a



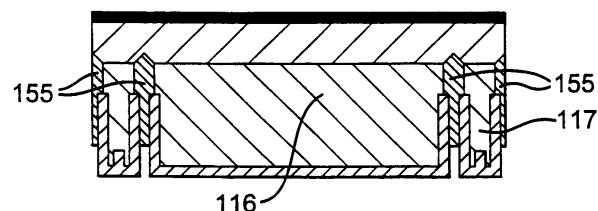
도면10b



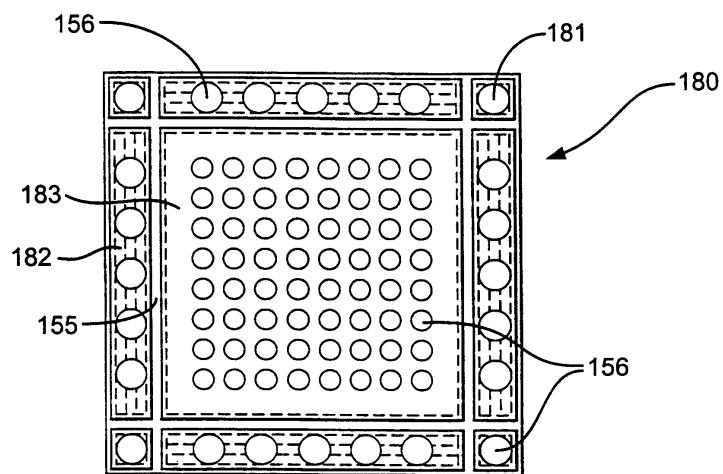
도면11a



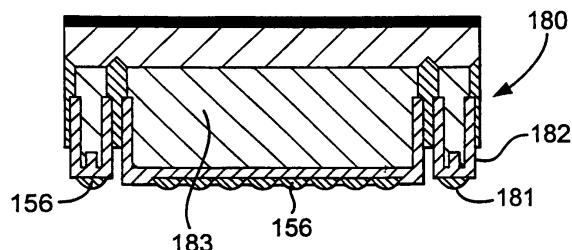
도면11b



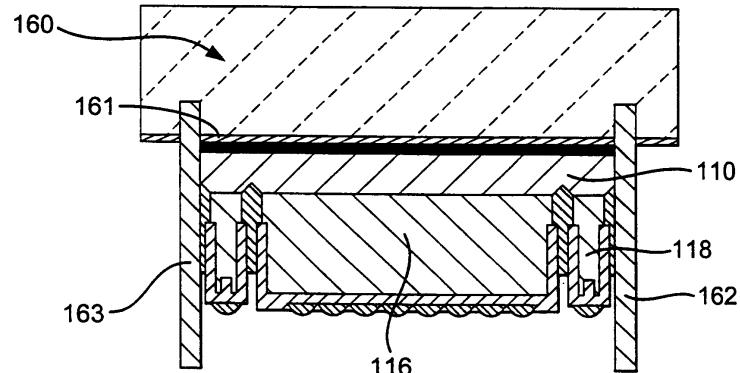
도면12a



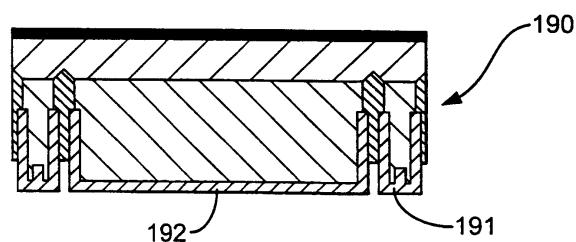
도면12b



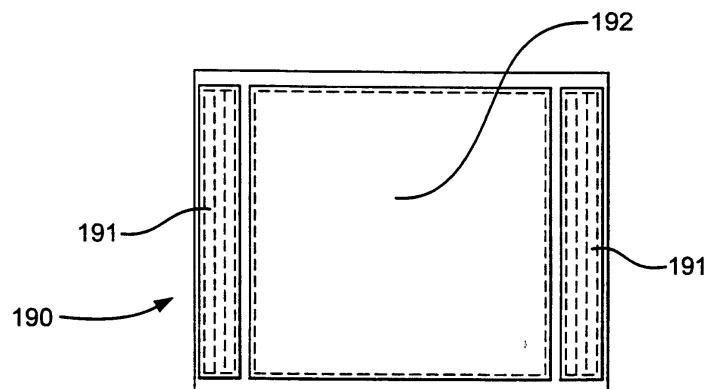
도면13



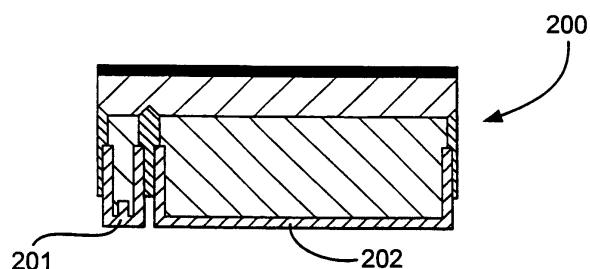
도면14a



도면14b



도면15a



도면15b

