(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 102129837 A
(43)申请公布日 2011.07.20

(21)申请号 201110008976.X

(22)申请日 2011.01.06

(30)优先权数据
2010-006990 2010.01.15 JP

(71)申请人 索尼公司
地址 日本东京

(72)发明人 三并徹雄 内野胜秀

(74)专利代理机构 北京信慧永光知识产权代理有限责任公司 11290
代理人 陈桂香 武玉琴

(51)Int.Cl.
G09G 3/32(2006.01)

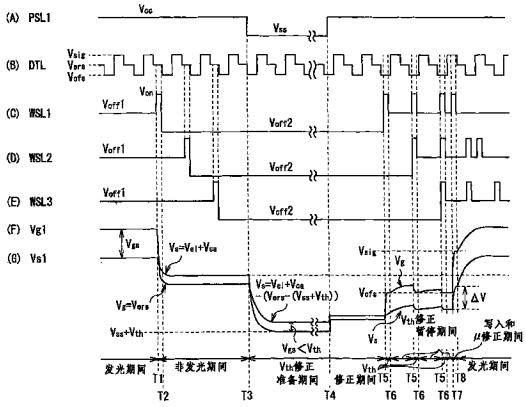
权利要求书 1 页 说明书 10 页 附图 15 页

(54)发明名称

显示装置、用于驱动显示装置的方法以及电子设备

(57)摘要

本发明公开了一种显示装置、用于驱动显示装置的方法以及电子设备。所述显示装置包括显示部和驱动部，所述显示部包括按行布置的多条扫描线和多条电源线、按列布置的多条信号线、以及按矩阵形式布置的多个像素；并且所述驱动部用于驱动各所述像素。所述电源线被分别配置给以多个像素行作为一个单元而得到的多个单元中的每一者，并且所述驱动部使所述单元内的各扫描线的扫描方向在奇数场中与在偶数场中是反转的。本发明的显示装置、用于驱动该显示装置的方法以及包含该显示装置的电子设备可以防止在单元扫描中在相邻单元之间产生条纹状图形。



CN 102129837 A

1. 一种显示装置，其包括显示部和驱动部，

所述显示部包括按行布置的多条扫描线和多条电源线、按列布置的多条信号线、以及按矩阵形式布置的多个像素；且

所述驱动部用于驱动各所述像素，

其中，所述电源线被分别配置给以多个像素行作为一个单元而得到的多个单元中的每一者，并且

所述驱动部使所述单元内的各扫描线的扫描方向在奇数场中与在偶数场中是反转的。

2. 根据权利要求 1 所述的显示装置，其中，所述驱动部还将所述多个单元分为奇数单元和偶数单元，并且使所述奇数单元内的各扫描线的扫描方向与所述偶数单元内的各扫描线的扫描方向相反。

3. 一种用于驱动显示装置的方法，所述显示装置设有显示部，所述显示部包括按行布置的多条扫描线和多条电源线、按列布置的多条信号线、以及按矩阵形式布置的多个像素，

所述电源线被分别配置给以多个像素行作为一个单元而得到的多个单元中的每一者，

其中，使所述单元内的各扫描线的扫描方向在奇数场中与在偶数场中是反转的。

4. 一种电子设备，其包括显示装置，所述显示装置包括显示部和驱动部，

所述显示部包括按行布置的多条扫描线和多条电源线、按列布置的多条信号线、以及按矩阵形式布置的多个像素；且

所述驱动部用于驱动各所述像素，

其中，所述电源线被分别配置给以多个像素行作为一个单元而得到的多个单元中的每一者，并且

所述驱动部使所述单元内的各扫描线的扫描方向在奇数场中与在偶数场中是反转的。

显示装置、用于驱动显示装置的方法以及电子设备

[0001] 相关申请的交叉参考

[0002] 本申请包含与2010年1月15日向日本专利局提交的日本优先权专利申请JP 2010-006990所公开的内容相关的主题，在此将该项日本优先权申请的全部内容以引用的方式并入本文。

技术领域

[0003] 本发明涉及一种通过使用为每个像素配置的发光元件来显示图像的显示装置，以及用于驱动该显示装置的方法。另外，本发明还涉及包括该显示装置的电子设备。

背景技术

[0004] 近年来，在用于图像显示的显示装置领域中，已经研发出并正在商业化地应用如下的显示装置：该显示装置使用电流驱动型光学元件作为像素的发光元件，这种光学元件的亮度会根据流入该光学元件中的电流值而变化（例如，使用有机电致发光(Electro Luminescence，EL)元件的显示装置）。与液晶元件等不同的是，有机EL元件是自发光元件。于是，使用有机EL元件的显示装置（有机EL显示装置）不需要光源（背光源），并且因此与需要光源的液晶显示装置相比，具有图像可视度高、耗能低且响应速度快的优点。

[0005] 与液晶显示装置中一样，有机EL显示装置的驱动方法包括简单（无源）矩阵驱动法和有源矩阵驱动法。简单矩阵驱动法具有能够使装置结构简化的优点，但是其问题在于很难实现高清晰度的大型化显示器。因此，目前正在积极地发展有源矩阵驱动法。在有源矩阵驱动法中，是通过驱动晶体管来控制流入至为每个像素配置的发光元件中的电流。

[0006] 一般情况下，驱动晶体管的阈值电压V_{th}或迁移率μ可能会随时间而变化，或者由于制造过程中的差异因而阈值电压V_{th}或迁移率μ对于各像素来说可能是不同的。当阈值电压V_{th}或迁移率μ对于各像素来说彼此不同时，流入驱动晶体管中的电流值会随着各像素而变化，并且因此即使向各驱动晶体管的栅极施加相同的电压，各像素的有机EL元件的亮度仍会不同，从而导致了屏幕均匀性的降低。所以，曾经研发了这样一种显示装置：该显示装置具有对阈值电压V_{th}的差异或迁移率μ的差异进行修正的功能（例如，见日本专利申请公开公报特开第2008-083272号）。

[0007] 在有源矩阵显示装置中，用于驱动信号线的信号线驱动电路、用于依次选择像素的写入线驱动电路、以及用于向各像素提供电源的电源线驱动电路任意一者都基本上由移位寄存器（未图示）构成，并且在与各像素列或各像素行对应的各级处都设有信号输出部（未图示）。因此，当像素列的数量和像素行的数量增加时，信号线的数量和栅极线的数量也相应地增加，并且移位寄存器的输出级的数量也相应地增加，从而导致了显示装置的周边电路的尺寸增大。

[0008] 因此，为了减小周边电路的尺寸，以前所采用的策略是共用移位寄存器的输出级。例如，日本专利申请公开公报特开第2006-251322号提出了由多个像素共用一条信号线的方法。按照这种方法，信号线驱动电路内的移位寄存器的每个输出级可以被多个像素列所

共用，因此可以相应地减小电路规模、电路面积以及电路成本。

[0009] 日本专利申请公开公报特开第 2006-251322 号揭露了信号线驱动电路内的移位寄存器的输出级被多个像素列所共用。为了提高显示装置的性价比，甚至在写入线驱动电路或电源线驱动电路内，对移位寄存器的输出级进行共用也是很重要的。特别地，在电源线驱动电路内，由于信号输出部需要具有很大的尺寸以使电流供给能力稳定化，因而电源线驱动电路内的移位寄存器的每个输出级被多个像素行共用以便减少信号输出部的数量，并且因此可以有效地减小显示装置的成本及尺寸。

[0010] 图 17 示出了一种显示装置的示意性结构，该显示装置中电源线驱动电路内的每个信号输出部被多个像素行所共用。在图 17 的显示装置 100 中，各电源线 PSL(PSL1、PSL2、……）分别连接至电源线驱动电路 140 内的各信号输出部，并且多个像素行（在图 17 中为三行）中的像素 111 连接至这些电源线 PSL(PSL1、PSL2、……）中的对应一者。各信号线 DTL(DTL1、DTL2、……）分别连接至信号线驱动电路 120 内的各信号输出部，并且每一行内有一个像素 111 单独连接至这些信号线 DTL(DTL1、DTL2、……）中的对应一者。各写入线 WSL(WSL1、WSL2、……）分别连接至写入线驱动电路 130 内的各信号输出部，并且每一列内有一个像素 111 单独连接至这些写入线 WSL(WSL1、WSL2、……）中的对应一者。

[0011] 图 18 示出了图 17 的显示装置 100 中的各种波形的示例。图 18 示出了将两种电压（V_{cc} 和 V_{ss}）施加于电源线 PSL 并且将两种电压（V_{on} 和 V_{off}）施加于写入线 WSL1 至 WSL6 的情况。从图 18 可知，在将多个像素行（在图 18 中为三行）作为一个单元的前提下，在显示装置 100 中进行这样的单元扫描：从每条电源线 PSL(PSL1、PSL2、……）将 V_{cc} 或 V_{ss} 按照共同时序施加至各单元内的像素 111。

[0012] 如图 18 所示，从时刻 T_1（此时电源线 PSL 的电压从 V_{ss} 上升至 V_{cc}）到时刻 T_2（此时阈值修正开始）的时间（等待时间）对于同一单元内的各条线而言是不同的。例如，当同一单元有 30 条线时，第 1 条线与第 30 条线之间的等待时间差异为 29H。由于在等待时间的期间内在像素电路中发生电流泄漏，因而驱动晶体管的源极电压随着等待时间的增加而上升。于是，在同一单元内，最后那条线中的像素 111 的栅极源极间电压变得比第 1 条线中的像素 111 的栅极源极间电压小。因此，当同一单元内的线的数量过大时，在从时刻 T_1 至时刻 T_2 的期间内，最后那条线的亮度与第 1 条线的亮度相比是减小了，从而导致了在相邻单元之间产生条纹状图形。

[0013] 另外，如图 18 所示，从时刻 T_3（此时非发光操作开始）到时刻 T_4（此时电源线 PSL 的电压从 V_{cc} 下降至 V_{ss}）的时间（等待时间）对于同一单元内的各条线而言是不同的。例如，当同一单元有 30 条线时，第 1 条线与第 30 条线之间的等待时间差异为 29H。在等待时间的期间内源极电压逐渐降低，该降低由于有机 EL 元件 111R 等的电容因而是缓慢地进行的，所以在从时刻 T_3 至时刻 T_4 的期间内有微弱的电流在像素电路内流动。因此，当同一单元内的线的数量过大时，在从时刻 T_3 至时刻 T_4 的期间内，第 1 条线的亮度与最后那条线的亮度相比是增大了，从而导致了在相邻单元之间产生条纹状图形。

[0014] 可见，相关技术存在这样的问题：由于各条线的等待时间的差异，因而在相邻单元之间会产生条纹状图形。

发明内容

[0015] 鉴于以上原因，本发明期望提供一种在单元扫描中能够防止产生条纹状图形的显示装置，本发明还期望提供用于驱动这种显示装置的方法以及设有这种显示装置的电子设备。

[0016] 本发明实施例的显示装置设有显示部并且还设有驱动部，所述显示部包括按行布置的多条扫描线和多条电源线、按列布置的多条信号线、以及按矩阵形式布置的多个像素，并且所述驱动部用于驱动各所述像素。所述电源线被分别配置给以多个像素行作为一个单元而得到的多个单元中的每一者。所述驱动部使所述单元内的各扫描线的扫描方向在奇数场中与在偶数场中是反转的。

[0017] 本发明实施例的电子设备包括上述显示装置。

[0018] 本发明实施例的用于驱动显示装置的方法应用于如下显示装置：该显示装置设有显示部并且设有驱动部；所述显示部包括按行布置的多条扫描线和多条电源线、按列布置的多条信号线、以及按矩阵形式布置的多个像素；所述驱动部用于驱动各所述像素；并且所述电源线被分别配置给以多个像素行作为一个单元而得到的多个单元中的每一者。本发明的方法中要执行如下步骤：在具有上述结构的显示装置中，使所述单元内的各扫描线的扫描方向在奇数场中与在偶数场中是反转的。

[0019] 在本发明实施例的显示装置、用于驱动显示装置的方法以及电子设备中，让单元内的各扫描线的扫描方向在奇数场中与在偶数场中是反转的。因此，奇数场中的灰度等级与偶数场中的灰度等级彼此抵消，从而得到了列方向上的均匀亮度分布。

[0020] 根据本发明实施例的显示装置、用于驱动显示装置的方法以及电子设备，由于奇数场中的灰度等级与偶数场中的灰度等级彼此抵消，从而得到了列方向上的均匀亮度分布，因此，在单元扫描中能够防止在相邻单元之间出现条纹状图形。

[0021] 本发明的其他和更多的目的、特征和优点将从下面的说明中得到更加充分的显现。

附图说明

[0022] 图 1 是示出了本发明实施例的显示装置的示例的框图。

[0023] 图 2 是示出了图 1 中的像素的内部结构示例的电路图。

[0024] 图 3 是图示了图 1 的显示装置中的单元扫描情况的概念图。

[0025] 图 4 是图示了图 1 的显示装置的操作示例的波形图。

[0026] 图 5 是图示了一个显示像素的操作的一个示例的波形图。

[0027] 图 6 是图示了图 1 的显示装置的操作的另一示例的波形图。

[0028] 图 7A 至图 7C 是图示了在奇数场和偶数场每一者内的灰度等级（亮度分布）的示例的示意图。

[0029] 图 8 是图示了图 1 的显示装置的操作的又一示例的波形图。

[0030] 图 9 是图示了图 1 的显示装置的操作的再一示例的波形图。

[0031] 图 10A 至图 10C 是图示了在奇数场和偶数场每一者内的灰度等级（亮度分布）的另一示例的示意图。

[0032] 图 11 是示出了包括本发明实施例显示装置的模块的示意性结构的平面图。

[0033] 图 12 是示出了本发明实施例显示装置的应用例 1 的外观的立体图。

[0034] 图 13A 和 13B 都是应用例 2 的外观立体图，其中图 13A 示出了从正面侧观看的应用例 2 的外观，图 13B 示出了从背面侧观看的应用例 2 的外观。

[0035] 图 14 是示出了应用例 3 的外观的立体图。

[0036] 图 15 是示出了应用例 4 的外观的立体图。

[0037] 图 16A 至图 16G 是应用例 5 的视图，其中图 16A 是应用例 5 处于打开状态的正视图，图 16B 是应用例 5 处于打开状态的侧视图，图 16C 是应用例 5 处于闭合状态的正视图，图 16D 是应用例 5 处于闭合状态的左视图，图 16E 是应用例 5 处于闭合状态的右视图，图 16F 是应用例 5 处于闭合状态的俯视图，图 16G 是应用例 5 处于闭合状态的仰视图。

[0038] 图 17 是示出了相关技术的显示装置的示例的框图。

[0039] 图 18 是图示了图 17 的显示装置的操作示例的波形图。

[0040] 图 19 是图示了图 17 的显示装置中的电流泄漏的电路图。

具体实施方式

[0041] 下面将参照附图对本发明的优选实施例进行详细说明。说明将按照如下顺序进行。

[0042] 1. 实施例（图 1 至图 7C）

[0043] 2. 变形例（图 8 至图 10C）

[0044] 3. 模块及应用例（图 11 至图 16G）

[0045] 4. 相关技术的示例（图 17 至图 19）

[0046] 实施例

[0047] 图 1 示出了本发明实施例的显示装置 1 的整体结构示例。显示装置 1 设有例如显示面板 10（显示部）和驱动电路 20（驱动部）。

[0048] 显示面板 10

[0049] 显示面板 10 设有显示区域 10A，该显示区域 10A 中以二维形式布置有发光颜色彼此不同的三种有机 EL 元件 11R、11G 和 11B（发光元件）。显示区域 10A 是通过使用从有机 EL 元件 11R、11G 和 11B 发出的光来显示视频图像的区域。有机 EL 元件 11R 发红光，有机 EL 元件 11G 发绿光，有机 EL 元件 11B 发蓝光。下文中，在适当的时候会使用术语“有机 EL 元件 11”作为有机 EL 元件 11R、11G 和 11B 的总称。

[0050] 显示区域 10A

[0051] 图 2 示出了显示区域 10A 中的电路结构的示例。在显示区域 10A 中，以二维形式布置有多个与有机 EL 元件 11 一一配合的像素电路 12。在本实施例中，有机 EL 元件 11 与像素电路 12 一一配合从而构成一个像素 13。具体地，如图 1 所示，有机 EL 元件 11R 与像素电路 12 配合从而构成一个像素 13R（红色像素），有机 EL 元件 11G 与像素电路 12 配合从而以构成一个像素 13G（绿色像素），有机 EL 元件 11B 与像素电路 12 配合从而构成一个像素 13B（蓝色像素）。另外，相互邻近的三个像素 13R、13G 和 13B 构成一个显示像素 14。

[0052] 各像素电路 12 例如包括用于控制流入至有机 EL 元件 11 中的电流的驱动晶体管 Tr_1（第一晶体管）、用于将信号线 DTL 的电压写入至驱动晶体管 Tr_1 中的写晶体管 Tr_2（第二晶体管）、以及电容 C_s，也就是说，该像素电路具有 2Tr1C 的电路结构。驱动晶体管 Tr_1 和写晶体管 Tr_2 例如均由 n 沟道 MOS 型薄膜晶体管（TFT）形成。驱动晶体管 Tr_1 或写晶体管

Tr_2 也可以是例如 p 沟道 MOS 型 TFT。

[0053] 在显示区域 10A 中，按行布置有多条写入线 WSL（扫描线），并且按列布置有多条信号线 DTL。另外，在显示区域 10A 中，沿着写入线 WSL 按行布置有多条电源线 PSL（其是被供给有电源电压的构件）。有机 EL 元件 11 被分别设置在信号线 DTL 与扫描线 WSL 的交点的附近处。各信号线 DTL 与稍后将要说明的信号线驱动电路 23 的输出端（未图示）相连接并且与写晶体管 Tr_2 的漏极电极和源极电极（未图示）中的一者相连接。各扫描线 WSL 与稍后将要说明的写入线驱动电路 24 的输出端（未图示）相连接并且与写晶体管 Tr_2 的栅极电极（未图示）相连接。各电源线 PSL 与稍后将要说明的电源线驱动电路 25 的输出端（未图示）相连接并且与驱动晶体管 Tr_1 的漏极电极和源极电极（未图示）中的一者相连接。写晶体管 Tr_2 的漏极电极和源极电极（未图示）中的另一者（其未与信号线 DTL 相连接）与驱动晶体管 Tr_1 的栅极电极（未图示）以及电容 C_s 的一端相连接。驱动晶体管 Tr_1 的漏极电极和源极电极（未图示）中的另一者（其未与电源线 PSL 相连接）以及电容 C_s 的另一端与有机 EL 元件 11 的阳极电极（未图示）相连接。有机 EL 元件 11 的阴极电极（未图示）与例如地线 GND 相连接。

[0054] 如图 1 至图 3 所示，在以多个像素行作为一个单元 U 的前提下，为各个单元 U 分别设有电源线 PSL。虽然图 3 图示了设有 5 个单元 U 的情况，但是单元的数量并不限于 5。在图 3 中，5 个单元 U 所附的后缀数字是在电源线驱动电路 25 的扫描方向上逐一递增的。因此，单元 U1 对应于该扫描方向上的最初单元，而单元 U5 对应于该扫描方向上的最后单元。

[0055] 驱动电路 20

[0056] 接下来，参照图 1 对驱动电路 20 中的电路进行说明。驱动电路 20 设有时序发生电路 21、视频信号处理电路 22、信号线驱动电路 23、写入线驱动电路 24 以及电源线驱动电路 25。

[0057] 时序发生电路 21 控制视频信号处理电路 22、信号线驱动电路 23、写入线驱动电路 24 和电源线驱动电路 25 从而使得这些电路互相协作地进行工作。例如，时序发生电路 21 响应于（同步于）从外部接收到的同步信号 20B 而将控制信号 21A 输出至上述各电路。

[0058] 视频信号处理电路 22 对从外部接收到的视频信号 20A 进行预定修正，并将修正后的视频信号 22A 输出至信号线驱动电路 23。这样的预定修正例如包括伽玛修正 (gamma correction) 和过驱动修正 (overdrivecorrection)。

[0059] 信号线驱动电路 23 响应于（同步于）控制信号 21A 的输入而把从视频信号处理电路 22 接收到的视频信号 22A（信号电压 V_{sig}）施加至各信号线 DTL，以便执行将视频信号写入作为选择对象的像素 13 中的操作。写入就意味着将预定的电压施加至驱动晶体管 Tr_1 的栅极。

[0060] 信号线驱动电路 23 由例如移位寄存器（未图示）构成，在其与像素 13 的各列对应的各级处设有信号输出部（未图示）。信号线驱动电路 23 可以响应于（同步于）控制信号 21A 的输入而将三种电压（V_{sig}、V_{ofs} 和 V_{ers}）输出至各信号线 DTL。具体地，信号线驱动电路 23 通过与各像素 13 连接的信号线 DTL 依次将三种电压（V_{sig}、V_{ofs} 和 V_{ers}）提供给由写入线驱动电路 24 选择的像素 13。

[0061] 这里，V_{sig} 具有对应于视频信号 22A 的电压值。V_{sig} 的最小电压具有低于 V_{ofs} 的值，而 V_{sig} 的最大电压具有高于 V_{ofs} 的值。V_{ofs} 是与视频信号 22A 无关的非灰度信号，并且具有

低于 V_{ers} 的电压值（固定值）。V_{ers} 的电压值（固定值）低于有机 EL 元件 11 的阈值电压 V_{el}。

[0062] 写入线驱动电路 24 由例如移位寄存器（未图示）构成，在其与像素 13 的各行对应的各级处设有信号输出部（未图示）。写入线驱动电路 24 可以响应于（同步于）控制信号 21A 的输入而将三种电压（V_{on}、V_{off1} 和 V_{off2}）输出至各写入线 WSL。具体地，写入线驱动电路 24 通过与各像素 13 连接的写入线 WSL 将三种电压（V_{on}、V_{off1} 和 V_{off2}）提供给作为驱动对象的像素 13，从而对写晶体管 Tr_2 进行控制。

[0063] 这里，电压 V_{on} 的值高于写晶体管 Tr_2 的 ON（导通）电压的值。V_{on} 是当进行稍后将要说明的非发光操作或阈值修正时从写入线驱动电路 24 输出的电压。V_{off1} 和 V_{off2} 的值均低于写晶体管 Tr_2 的 ON 电压的值。V_{off2} 的值低于 V_{off1} 的值。

[0064] 电源线驱动电路 25 由例如移位寄存器（未图示）构成，与各单元（U1 至 U5）相对应地，在数量上与各单元（U1 至 U5）中所含行数相等的各级处都设有信号输出部（未图示）。换句话说，在本实施例中，对于各个单元（U1 至 U5）而言，电源线驱动电路 25 中的移位寄存器的每个输出级是共用的，也就是，采用了单元扫描。因此，电源线驱动电路 25 中的信号输出部的数量小于在为与各像素行对应的各级都设置有信号输出部的情况下的数量。

[0065] 电源线驱动电路 25 可以响应于（同步于）控制信号 21A 的输入而输出两种电压（V_{ss} 和 V_{cc}）。具体地，电源线驱动电路 25 通过与各像素 13 连接的电源线 PSL 将两种电压（V_{ss} 和 V_{cc}）提供给作为驱动对象的像素 13，从而控制有机 EL 元件 11 的发光操作和非发光操作。

[0066] 这里，V_{ss} 的值低于作为有机 EL 元件 11 的阈值电压 V_{el} 与有机 EL 元件 11 的阴极电压 V_{ca} 之和的电压值 $V_{el}+V_{ca}$。V_{cc} 的值等于或高于该电压值 $V_{el}+V_{ca}$。

[0067] 接着，将会对本实施例的显示装置 1 的操作（从发光停止到发光开始的操作）的示例进行说明。在本实施例中，显示装置具有对驱动晶体管 Tr_1 的阈值电压 V_{th} 差异或迁移率 μ 差异进行修正的功能，从而使得即使阈值电压 V_{th} 或迁移率 μ 随时间而变化时，有机 EL 元件 11 的亮度也不会受到这种变化的影响，并且因此保持恒定。

[0068] 图 4 示出了显示装置 1 中的各种波形的示例。图 4 示出了将两种电压（V_{ss} 和 V_{cc}）施加至电源线 PSL，并且将三种电压（V_{on}、V_{off1} 和 V_{off2}）施加至写入线 WSL1 至 WSL6 的情况。从图 1 至图 4 可以得知，在显示装置 1 中，从电源线 PSL（PSL1、PSL2、……）将 V_{ss} 和 V_{cc} 以共同时序施加给每个单元（U1 至 U5）内的像素 13。

[0069] 图 5 示出了施加给显示装置 1 的一个单元 U 的电压波形的示例。具体地，图 5 示出了将两种电压（V_{ss} 和 V_{cc}）施加至电源线 PSL，将三种电压（V_{sig}、V_{ers} 和 V_{ofs}）施加至信号线 DTL，并且将三种电压（V_{on}、V_{off1} 和 V_{off2}）施加至写入线 WSL 的情况。另外，图 5 示出了驱动晶体管 Tr_1 的栅极电压 V_g 及源极电压 V_s 根据施加至电源线 PSL1、信号线 DTL 和写入线 WSL1 的电压而每时每刻变化的情况。

[0070] 非发光期间

[0071] 首先，使有机 EL 元件 11 的发光停止。具体地，当电源线 PSL 的电压为 V_{cc} 并且信号线 DTL 的电压为 V_{ers} 时，写入线驱动电路 24 将写入线 WSL 的电压从 V_{off1} 上升至 $V_{on}(T_1)$ 从而使得驱动晶体管 Tr_1 的栅极连接至信号线 DTL。因此，驱动晶体管 Tr_1 的栅极电压 V_g 开始降低，并且驱动晶体管 Tr_1 的源极电压 V_s 通过与电容 C_s 的耦合也开始降低。然后，当栅极电

压 V_g 达到 V_{ers} 而源极电压 V_s 达到 $V_{el}+V_{ca}$（V_{ca} 是有机 EL 元件 11 的阴极电压）并且有机 EL 元件 11 的发光因此而停止时，写入线驱动电路 24 将写入线 WSL 的电压从 V_{on} 降低至 V_{off2}，使得驱动晶体管 Tr_1 的栅极变得处于浮置（T_2）。

[0072] 阈值修正准备期间

[0073] 接着，进行阈值修正的准备。具体地，当写入线 WSL 的电压为 V_{off2} 时，电源线驱动电路 25 将电源线 PSL 的电压从 V_{cc} 降低至 V_{ss}（T_3）。因此，驱动晶体管 Tr_1 的电源线 PSL 侧变为源极，从而电流 I_d 在驱动晶体管 Tr_1 的漏极与源极间流动，并且当栅极电压 V_g 达到 $V_{ss}+V_{th}$ 时，电流 I_d 停止流动。此时，源极电压 V_s 为 $V_{el}+V_{ca}-(V_{ers}-(V_{ss}+V_{th}))$，并且电位差 V_{gs} 低于 V_{th}。

[0074] 然后，电源线驱动电路 25 将电源线 PSL 的电压从 V_{ss} 上升至 V_{cc}（T_4）。因此，电流 I_d 在驱动晶体管 Tr_1 的漏极与源极间流动，并且由于驱动晶体管 Tr_1 的栅极漏极间寄生电容与电容 C_s 之间的电容耦合，因而栅极电压 V_g 和源极电压 V_s 上升。此时，电位差 V_{gs} 依然低于 V_{th}。

[0075] 第一次阈值修正期间

[0076] 紧接着，进行阈值修正。具体地，当电源线 PSL 的电压为 Vcc 并且信号线 DTL 的电压为 V_{ofs}（具有固定峰值的阈值修正信号）时，写入线驱动电路 24 将写入线 WSL 的电压从 V_{off2} 上升至 V_{on}，使得向各写入线 WSL 施加选择脉冲（T_5）。因此，电流 I_d 在驱动晶体管 Tr_1 的漏极与源极间流动，并且由于驱动晶体管 Tr_1 的栅极漏极间寄生电容与电容 C_s 之间的电容耦合，因而栅极电压 V_g 和源极电压 V_s 上升。由于电容 C_s 相对于有机 EL 元件 11 的元件电容而言是非常小的，并且源极电压 V_s 的上升量相对于栅极电压 V_g 的上升量来说是充分小的，因此电位差 V_{gs} 变大。当电位差 V_{gs} 变得大于 V_{th} 时，写入线驱动电路 24 将写入线 WSL 的电压从 V_{on} 降低至 V_{off1}（T_6）。因此，驱动晶体管 Tr1 的栅极变得处于浮置，并且阈值修正因此暂停。

[0077] 第一次阈值修正暂停期间

[0078] 在该阈值修正暂停期间中，例如，在与经过了先前的阈值修正的行（像素）不同的行（像素）中进行信号线 DTL 的电压采样。此时，在经过了先前的阈值修正的行（像素）中源极电压 V_s 低于 $V_{ofs}-V_{th}$。于是，即使在该阈值修正暂停期间内，在经过了先前的阈值修正的行（像素）中，电流 I_d 在驱动晶体管 Tr_1 的漏极与源极间流动，并且因此源极电压 V_s 也会上升，且栅极电压 V_g 通过与电容 C_s 的耦合也上升。

[0079] 第二次阈值修正期间

[0080] 当上述阈值修正暂停期间已经结束时，再次进行阈值修正。具体地，当信号线 DTL 的电压为 V_{ofs} 并且因此使得阈值修正能够进行时，写入线驱动电路 24 将写入线 WSL 的电压从 V_{off1} 上升至 V_{on}（T_5），使得驱动晶体管 Tr_1 的栅极连接至信号线 DTL。此时，当源极电压 V_s 低于 $V_{ofs}-V_{th}$（阈值修正尚未完成）时，电流 I_d 在驱动晶体管 Tr_1 的漏极与源极间流动直到驱动晶体管 Tr_1 截止（直到电位差 V_{gs} 达到 V_{th}）为止。然后，写入线驱动电路 24 将写入线 WSL 的电压从 V_{on} 降低至 V_{off1}，并且随后信号线驱动电路 23 将信号线 DTL 的电压从 V_{ofs} 改变成 V_{sig}（T_6）。因此，由于驱动晶体管 Tr_1 的栅极变得处于浮置，因此无论信号线 DTL 的电压的大小如何，电位差 V_{gs} 可以保持不变。

[0081] 在阈值修正期间中，当电容 C_s 被充电至 V_{th} 并且电位差 V_{gs} 达到 V_{th} 时，阈值修正就结束。当电位差 V_{gs} 在该期间内未达到 V_{th} 时，重复进行阈值修正和阈值修正暂停直到电位

差 V_{gs} 达到 V_{th} 为止。

[0082] 写入和 μ 修正期间

[0083] 当阈值修正暂停期间已经结束时，进行写入和 μ 修正。具体地，当信号线 DTL 的电压为 V_{sig} 时，写入线驱动电路 24 将写入线 WSL 的电压从 V_{off1} 上升至 V_{on}(T_7)，使得驱动晶体管 Tr_1 的栅极连接至信号线 DTL。因此，驱动晶体管 Tr_1 的栅极电压变为 V_{sig}。在此阶段，有机 EL 元件 11 的阳极电压依然低于有机 EL 元件 11 的阈值电压 Vel，并且因此有机 EL 元件 11 截止。所以电流 I_d 流入有机 EL 元件 11 的元件电容，从而对该元件电容充电，导致了源极电压 V_s 上升 ΔV，并且最终电位差 V_{gs} 变为 $V_{sig}+V_{th}-\Delta V$。通过这样的方式，同时进行了写入和 μ 修正。

[0084] 发光

[0085] 最后，写入线驱动电路 24 将写入线 WSL 的电压从 V_{on} 降低至 V_{off1}(T_8)。因此，驱动晶体管 Tr_1 的栅极变得处于浮置，从而电流 I_d 在驱动晶体管 Tr_1 的漏极与源极间流动并且因此源极电压 V_s 上升。结果，有机 EL 元件 11 以所需的亮度发光。

[0086] 场反转驱动

[0087] 写入线驱动电路 24 执行这样的场反转驱动：其中，单元 U 中的各扫描线 WSL 的扫描方向对于奇数场与偶数场二者来说是反转的。写入线驱动电路 24 在奇数场中以与单元 U 的扫描方向（电源线驱动电路 25 的扫描方向）相同的方向对各扫描线进行扫描（例如如图 4 中的 (B) 至 (D) 所示），而在偶数场中以与单元 U 的扫描方向（电源线驱动电路 25 的扫描方向）相反的方向对各扫描线进行扫描（例如，如图 6 中的 (B) 至 (D) 所示）。

[0088] 在本实施例的显示装置 1 中，对各像素 13 的像素电路 12 进行 ON/OFF（导通 / 断开）控制并且因此以上述方式将驱动电流注入各像素 13 的有机 EL 元件 11 中，于是使得空穴和电子再结合从而导致发光，并且该光被提取至外部。结果，在显示面板 10 的显示区域 10A 中显示出图像。

[0089] 在图 17 所示相关技术的显示装置 100 内的单元扫描中，例如，如图 18 所示，从时刻 T_1（此时电源线 PSL 的电压从 V_{ss} 上升至 V_{cc}）至时刻 T_2（此时阈值修正开始）的时间（等待时间）对于同一单元内的各条线而言是不同的。例如，当同一单元有 30 条线时，第 1 条线与第 30 条线之间的等待时间差异为 29H。例如如图 19 所示，由于在等待时间的期间内会产生经过驱动晶体管 Tr_1 的漏电流 I_{Dr} 以及经过有机 EL 元件 11 的漏电流 I_{EL}，因此驱动晶体管 Tr_1 的源极电压 V_s 随着等待时间的增加而上升。因此，在同一单元内，最后那条线中的像素 111 的栅极源极间电压（电位差 V_{gs}）变得比第 1 条线中的像素 111 的栅极源极间电压（电位差 V_{gs}）小。因此，当同一单元内的线的数量过大时，在从时刻 T_1 至时刻 T_2 的期间内，最后那条线的亮度比第 1 条线的亮度是减小了，从而导致了在相邻单元之间产生条纹状图形。

[0090] 另外，如图 18 所示，从时刻 T_3（此时非发光操作开始）到时刻 T_4（此时电源线 PSL 的电压从 V_{cc} 下降至 V_{ss}）的时间（等待时间）对于同一单元内的各条线而言是不同的。例如，当同一单元有 30 条线时，第 1 条线与第 30 条线之间的等待时间差异为 29H。在等待时间的期间内，源极电压 V_s 逐渐降低，该降低由于有机 EL 元件 111R 等的电容因而是缓慢进行的，所以在从时刻 T_3 至时刻 T_4 的期间内有微弱的电流在像素电路 112 内流动。因此，当同一单元内的线的数量过大时，在从时刻 T_3 至时刻 T_4 的期间内，第 1 条线的亮度比最后那

条线的亮度是增大了，从而导致了在相邻单元之间产生条纹状图形。

[0091] 于是，以前的方法存在这样的问题：由于各条线的等待时间差异，因此在相邻单元之间会产生条纹状图形。

[0092] 在本发明实施例的显示装置 1 中，进行的是让单元 U 中的各写入线 WSL 的扫描方向在奇数场与偶数场二者间反转的场反转驱动。因此，在奇数场中，例如如图 7A 所示，在一个单元内将灰度等级设定为使得亮度在初始阶段中最高并且在后面的阶段中逐渐降低。另一方面，在偶数场中，例如如图 7B 所示，在一个单元内将灰度等级设定为使得亮度在初始阶段中最低并且在后面的阶段中逐渐增大。因此，光在奇数场与偶数场二者中交替发出，并且因此奇数场中的灰度等级与偶数场中的灰度等级彼此抵消，从而得到了例如如图 7C 所示的在列方向上的均匀亮度分布。这样，在单元扫描中可以防止产生条纹状图形。

[0093] 变形例

[0094] 虽然在本实施例中进行的是将单元 U 中的各写入线 WSL 的扫描方向在奇数场与偶数场二者间反转的场反转驱动，但也可以进行这样的单元反转驱动：各单元还被分为奇数单元和偶数单元，并且使奇数单元 U 中的各写入线 WSL 的扫描方向与偶数单元 U 中的各写入线 WSL 的扫描方向相反。例如，如图 8 所示，写入线驱动电路 24 在奇数场中在奇数单元内以与单元 U 的扫描方向（电源线驱动电路 25 的扫描方向）相同的方向对各扫描线进行扫描，而在奇数场中在偶数单元内以与单元 U 的扫描方向（电源线驱动电路 25 的扫描方向）相反的方向对各扫描线进行扫描。此外，例如，如图 9 所示，写入线驱动电路 24 在偶数场中在奇数单元内以与单元 U 的扫描方向（电源线驱动电路 25 的扫描方向）相反的方向对各扫描线进行扫描，而在偶数场中在偶数单元内以与单元 U 的扫描方向（电源线驱动电路 25 的扫描方向）相同的方向对各扫描线进行扫描。

[0095] 因此，例如如图 10A 和图 10B 所示，在奇数场与偶数场二者中得到了相反的灰度等级。这样，光在奇数场与偶数场中交替发出，并且因此奇数场内的灰度等级与偶数场内的灰度等级彼此抵消，从而得到了例如如图 10C 所示的在列方向上的均匀亮度分布。于是，在单元扫描中能够防止产生条纹状图形。

[0096] 模块及应用例

[0097] 下面，对在实施例和变形例中所说明的显示装置 1 的应用例进行说明。实施例等中的显示装置 1 可以被应用于基于从外部输入的视频信号或者在内部生成的视频信号来显示静止或视频图像的任意领域中的电子设备的显示装置，上述电子设备包括电视机、数码相机、笔记本电脑、例如手机等移动终端、以及摄像机。

[0098] 模块

[0099] 实施例等中的显示装置 1 可以以例如图 11 中所示的模块形式而被安装在例如稍后说明的应用例 1 至应用例 5 等各种电子设备中。在该模块中，例如，在基板 2 的一侧设有从用于封装显示区域 10A 的部件（未图示）露出的区域 210，并且在该露出的区域 210 中通过延长驱动电路 20 的布线而形成有外部连接端子（未图示）。这些外部连接端子可以与用于信号输入或输出的柔性印刷电路 (Flexible Printed Circuit，FPC)220 相连接。

[0100] 应用例 1

[0101] 图 12 示出了使用了实施例等中的显示装置 1 的电视机的外观。该电视机设有例如包括前面板 310 和滤光玻璃 320 的图像显示屏 300，并且图像显示屏 300 是由实施例等中

的显示装置 1 构成。

[0102] 应用例 2

[0103] 图 13A 和图 13B 示出了使用了实施例等中的显示装置 1 的数码相机的外观。该数码相机设有例如用于闪光的发光部 410、显示器 420、菜单切换键 430 以及快门按钮 440，并且显示器 420 是由实施例等中的显示装置 1 构成。

[0104] 应用例 3

[0105] 图 14 示出了使用了实施例等中的显示装置 1 的笔记本电脑的外观。该笔记本电脑设有例如机体 510、用于字符等的输入操作的键盘 520 以及用于显示图像的显示器 530，并且显示器 530 是由实施例等中的显示装置 1 构成。

[0106] 应用例 4

[0107] 图 15 示出了使用了实施例等中的显示装置 1 的摄像机的外观。该摄像机设有例如机体 610、位于机体 610 的前侧表面上的目标拍摄用镜头 620、拍摄开始 / 停止切换键 630 以及显示器 640。显示器 640 是由实施例等中的显示装置 1 构成。

[0108] 应用例 5

[0109] 图 16A 至 16G 示出了使用了实施例等中的显示装置 1 的手机的外观。例如，该手机是通过使用铰链 730 将上壳体 710 与下壳体 720 连接起来而组成的，并且设有显示器 740、副显示器 750、图片灯 760 以及照相机 770。显示器 740 或副显示器 750 是由实施例等中的显示装置 1 构成。

[0110] 虽然前文中通过实施例和应用例对本发明进行了说明，但本发明不限于上述实施例等，并且可以进行各种修改和改变。

[0111] 例如，虽然实施例等已经说明了显示装置 1 为有源矩阵显示装置的情况，但用于有源矩阵驱动的像素电路 12 的结构不限于在上述实施例等中所说明的那些结构，而是当需要的时候可以往像素电路 12 中加入电容元件或晶体管。在此种情况下，根据像素电路 12 中的变化，除了设有信号线驱动电路 23、写入线驱动电路 24 以及电源线驱动电路 25 之外，还可以添加必要的驱动电路。

[0112] 另外，虽然在实施例等中采用了时序发生电路 21 来控制信号线驱动电路 23、写入线驱动电路 24 以及电源线驱动电路 25 每一者的驱动，但也可以采用其他的电路来控制上述这些电路的驱动。此外，信号线驱动电路 23、写入线驱动电路 24 和电源线驱动电路 25 可以通过硬件（电路）或软件（程序）来予以控制。

[0113] 另外，虽然在实施例等中像素电路 12 具有 2Tr1C 的电路结构，但电路 12 也可以具有 2Tr1C 之外的任何其他电路结构，只要该电路结构包含与有机 EL 元件 11 串联连接的双栅极晶体管即可。

[0114] 另外，虽然在实施例等中所举例说明的是驱动晶体管 Tr_1 和写晶体管 Tr_2 由 n 沟道 MOS 型薄膜晶体管 (TFT) 形成的情况，但上述两个晶体管也可以由 p 沟道晶体管（例如，p 沟道 MOS 型 TFT）形成。在此种情况下，优选地，驱动晶体管 Tr_1 的源极和漏极中未与电源线 PSL 相连接的那一者以及电容 C_s 的另一端连接至有机 EL 元件 11 的阴极，而有机 EL 元件 11 的阳极连接于 GND。

[0115] 本领域的技术人员应当理解，依据设计要求和其他因素，可以在本发明所附的权利要求或其等同物的范围内进行各种修改、组合、次组合及改变。

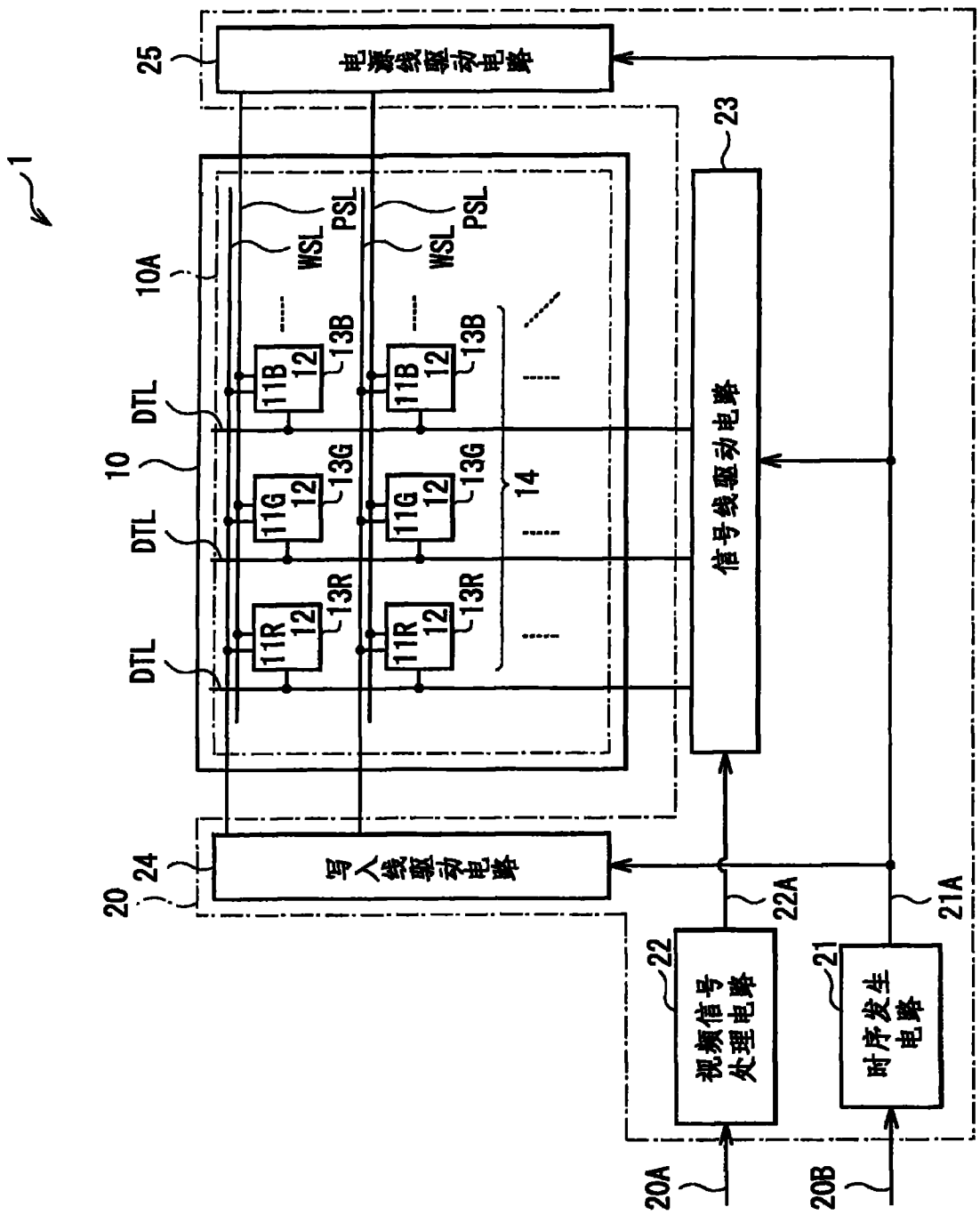

1
25
电源线驱动电路
23
信号线驱动电路
10A
WSL
PSL
WSL
PSL
10
DTL
DTL
DTL
11B
12
13B
11G
13G
11R
13R
14
20
24
写入线驱动电路
22A
21A
22
视频信号处理电路
21
时序发生电路
20A
20B

图 1

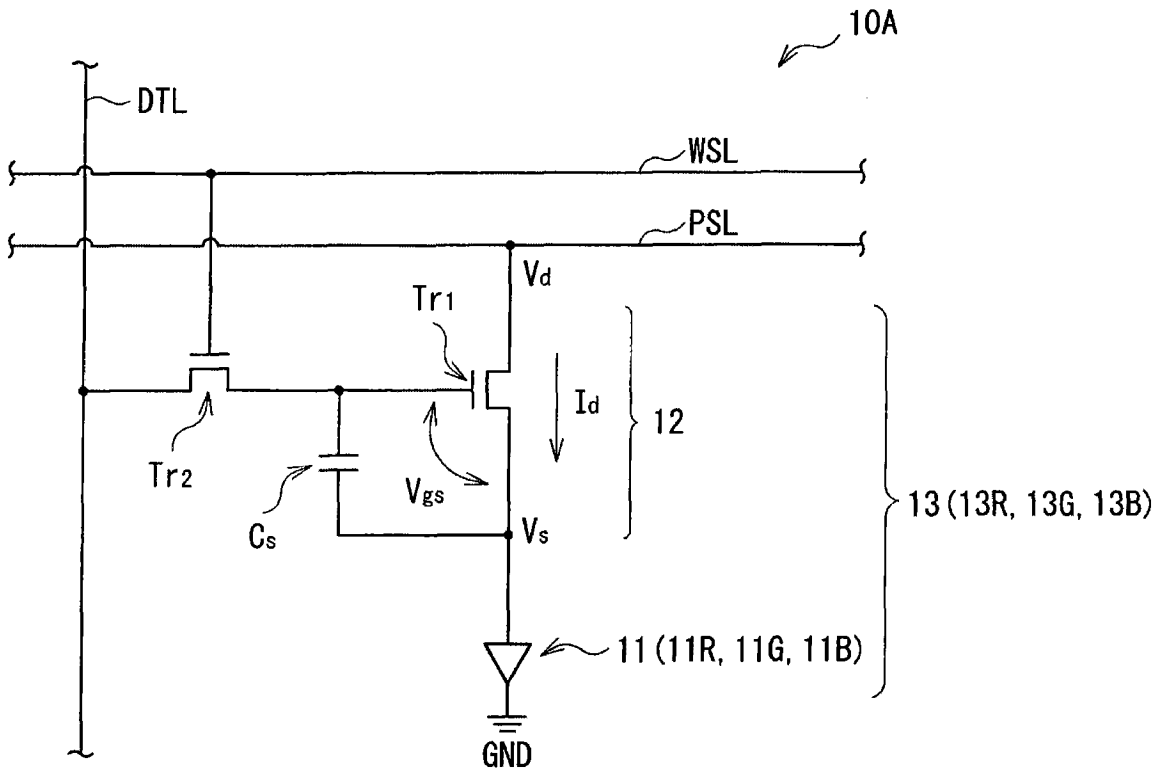

10A
DTL
WSL
PSL
Vd
Tr1
Id
12
Tr2
Cs
Vgs
Vs
13 (13R, 13G, 13B)
11 (11R, 11G, 11B)
GND

图 2

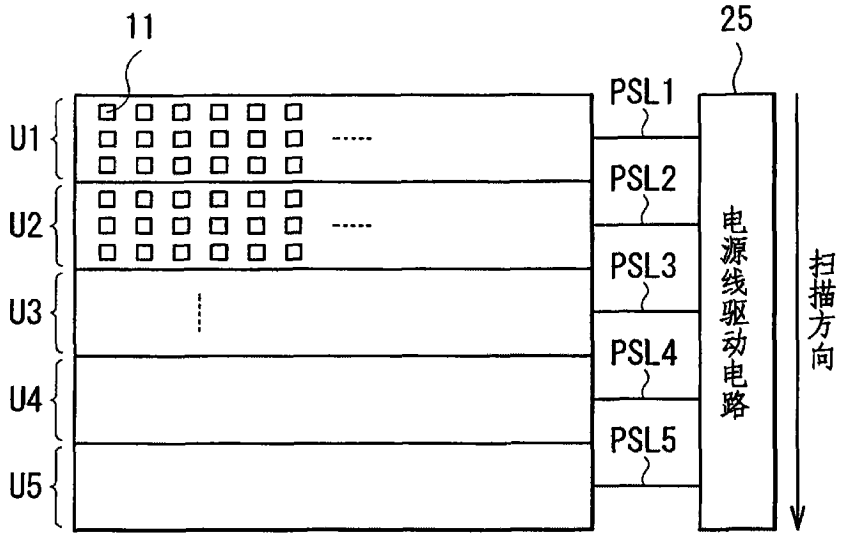

11
25
PSL1
PSL2
PSL3
PSL4
PSL5
U1
U2
U3
U4
U5
电源线驱动电路
扫描方向

图 3

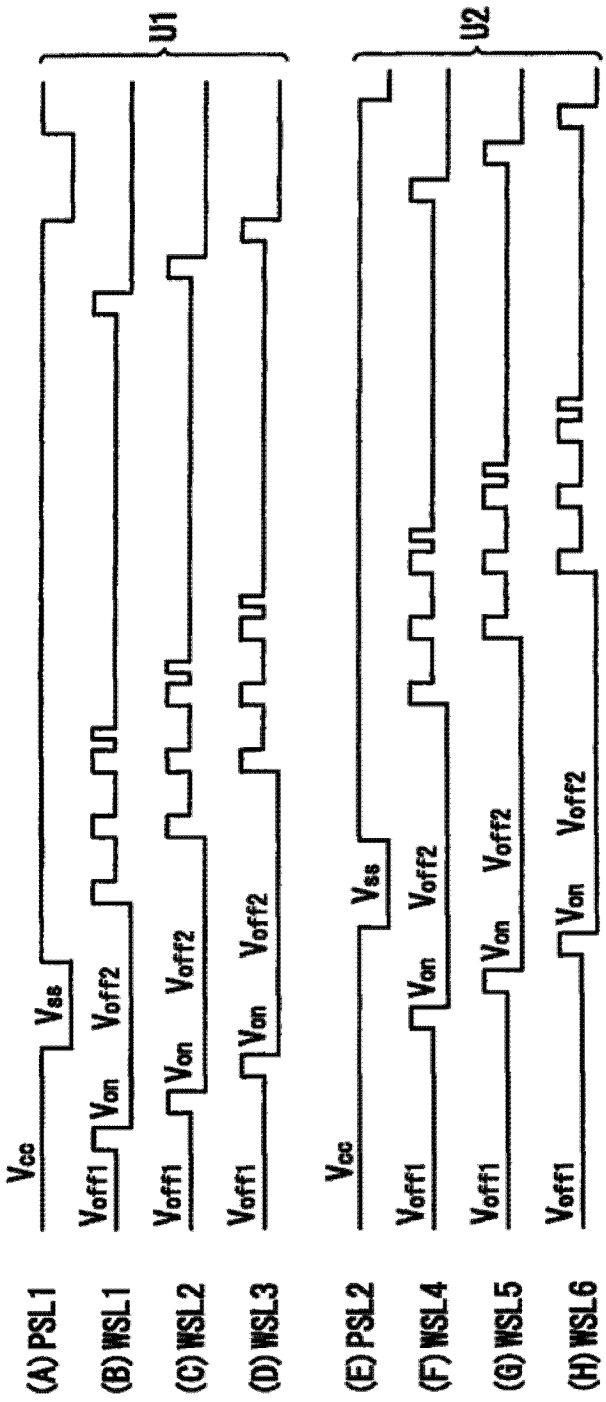

U1
U2
Vcc
Vss
Voff1
Von
Voff2
(A) PSL1
(B) WSL1
(C) WSL2
(D) WSL3
(E) PSL2
(F) WSL4
(G) WSL5
(H) WSL6

图 4

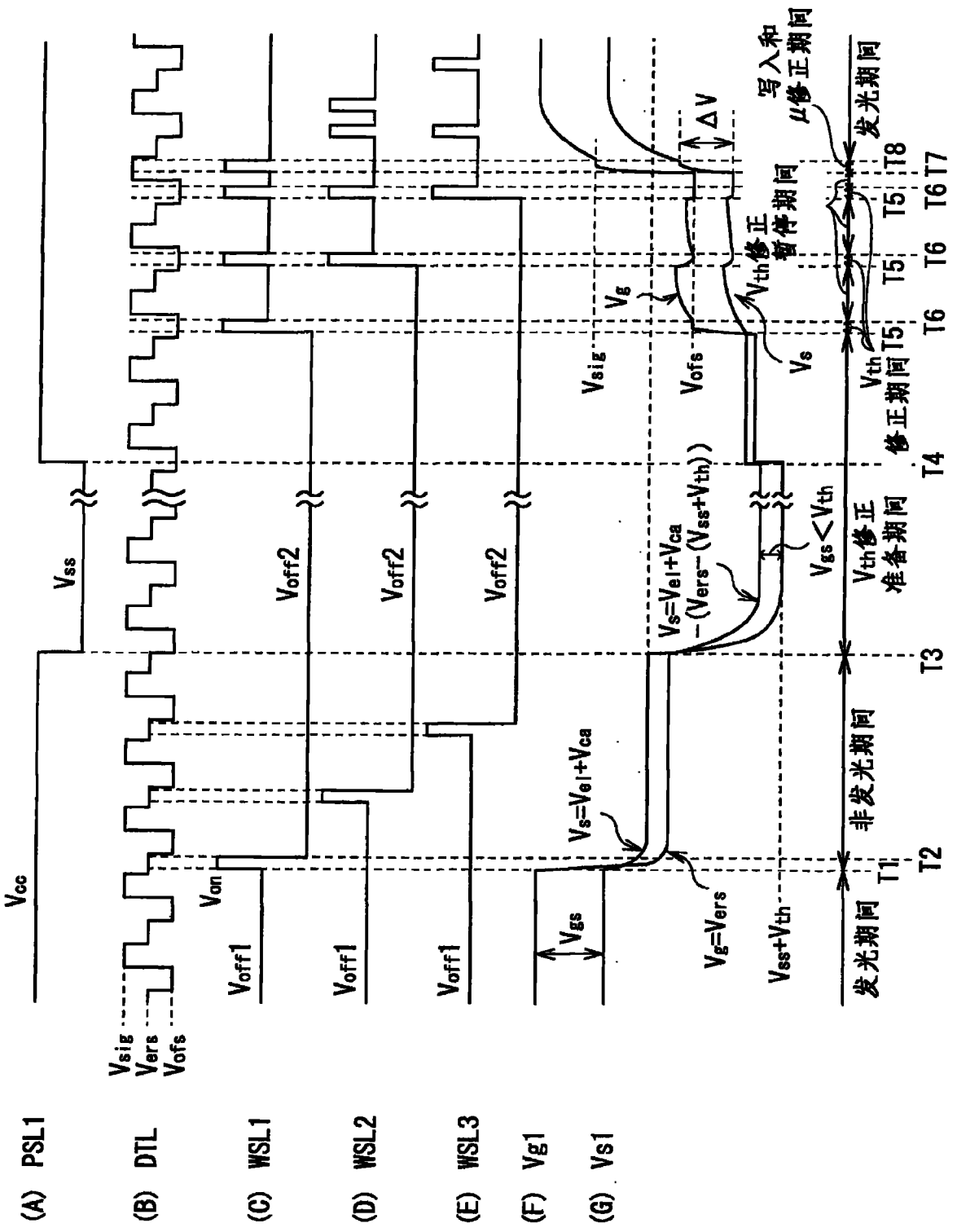

(A) PSL1
(B) DTL
(C) WSL1
(D) WSL2
(E) WSL3
(F) Vg1
(G) Vs1
Vcc
Vss
Vsig
Vers
Vofs
Von
Voff1
Voff2
Vgs
Vs=Vel+Vca
Vg=Vers
Vss+Vth
Vs=Vel+Vca-(Vers-(Vss+Vth))
Vsig
Vofs
Vg
ΔV
Vth修正暂停期间
写入和μ修正期间
Vs
Vgs<Vth
Vth修正准备期间
Vth修正期间
发光期间
非发光期间
发光期间
T1
T2
T3
T4
T5
T6
T5
T6
T5
T6
T7
T8

图 5

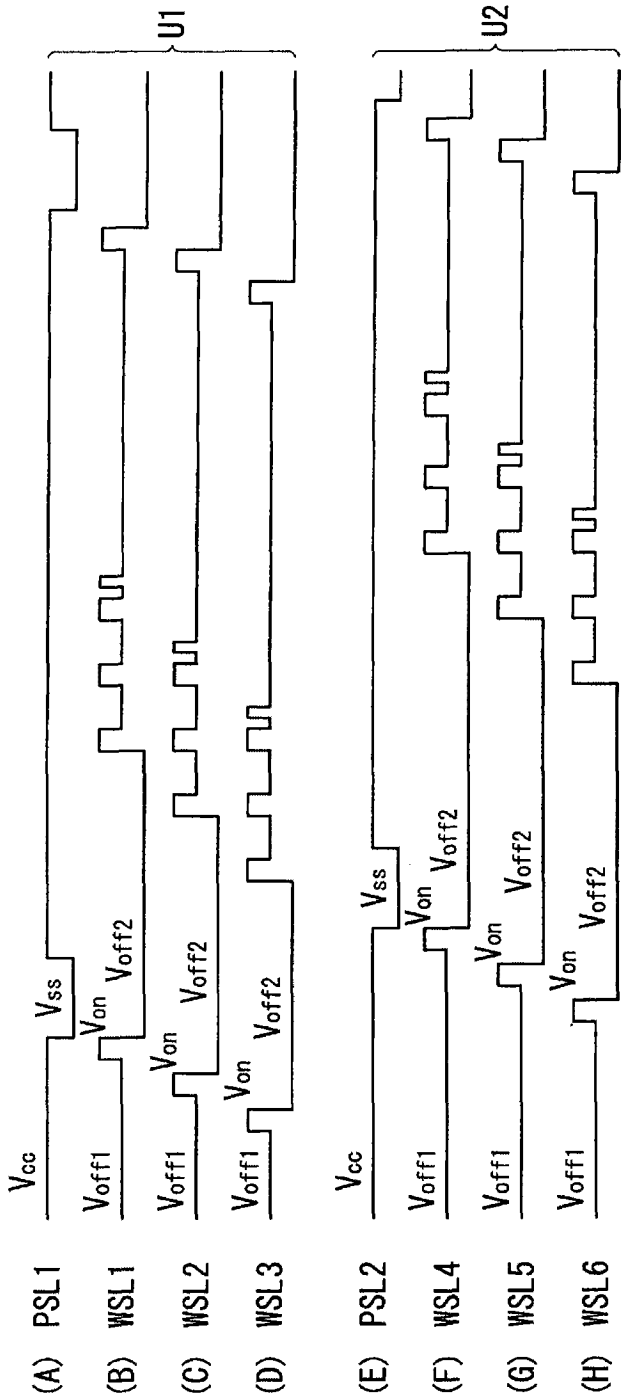

U1
U2
(A) PSL1
(B) WSL1
(C) WSL2
(D) WSL3
(E) PSL2
(F) WSL4
(G) WSL5
(H) WSL6
Vcc
Vss
Voff1
Von
Voff2

图 6

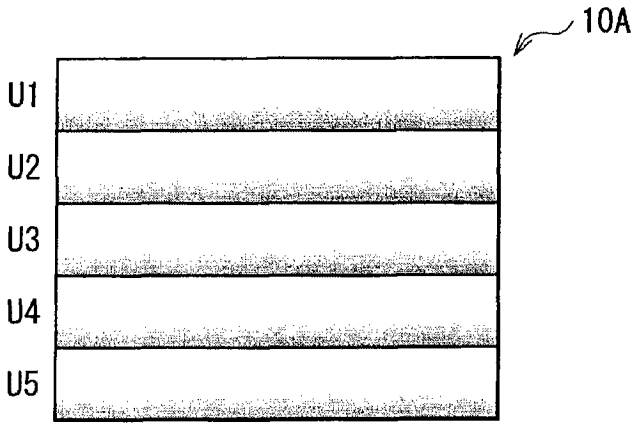


图 7A

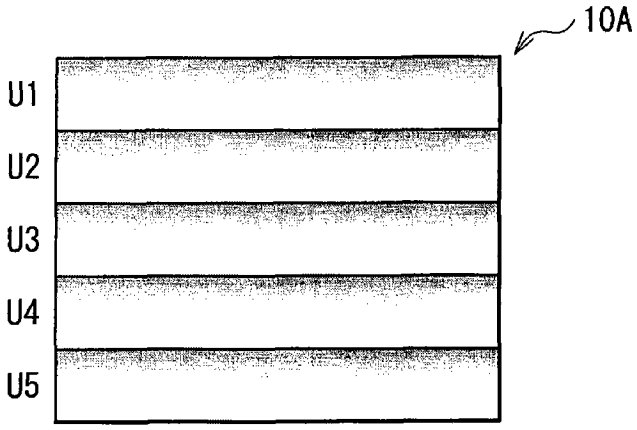


图 7B

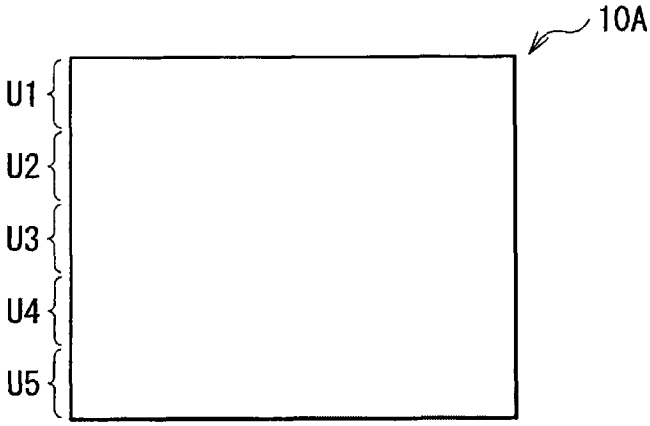


图 7C

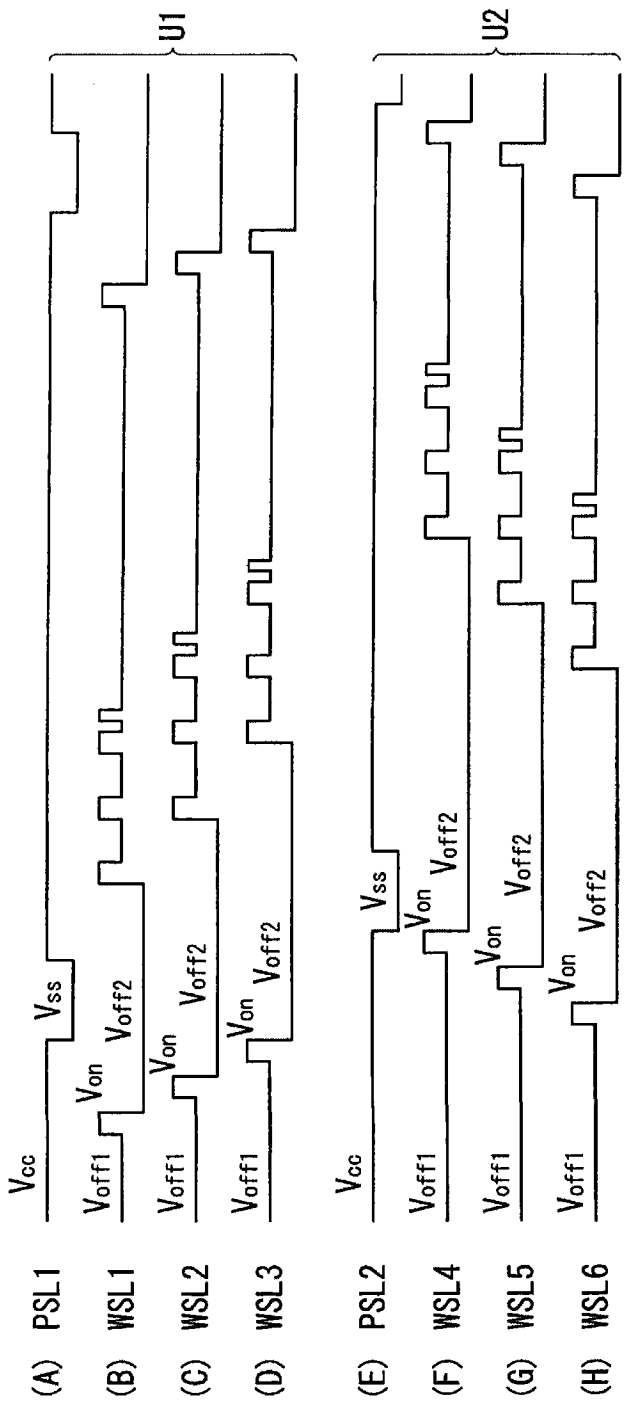

U1
U2
Vcc
Vss
Voff1
Von
Voff2
(A) PSL1
(B) WSL1
(C) WSL2
(D) WSL3
(E) PSL2
(F) WSL4
(G) WSL5
(H) WSL6

图 8

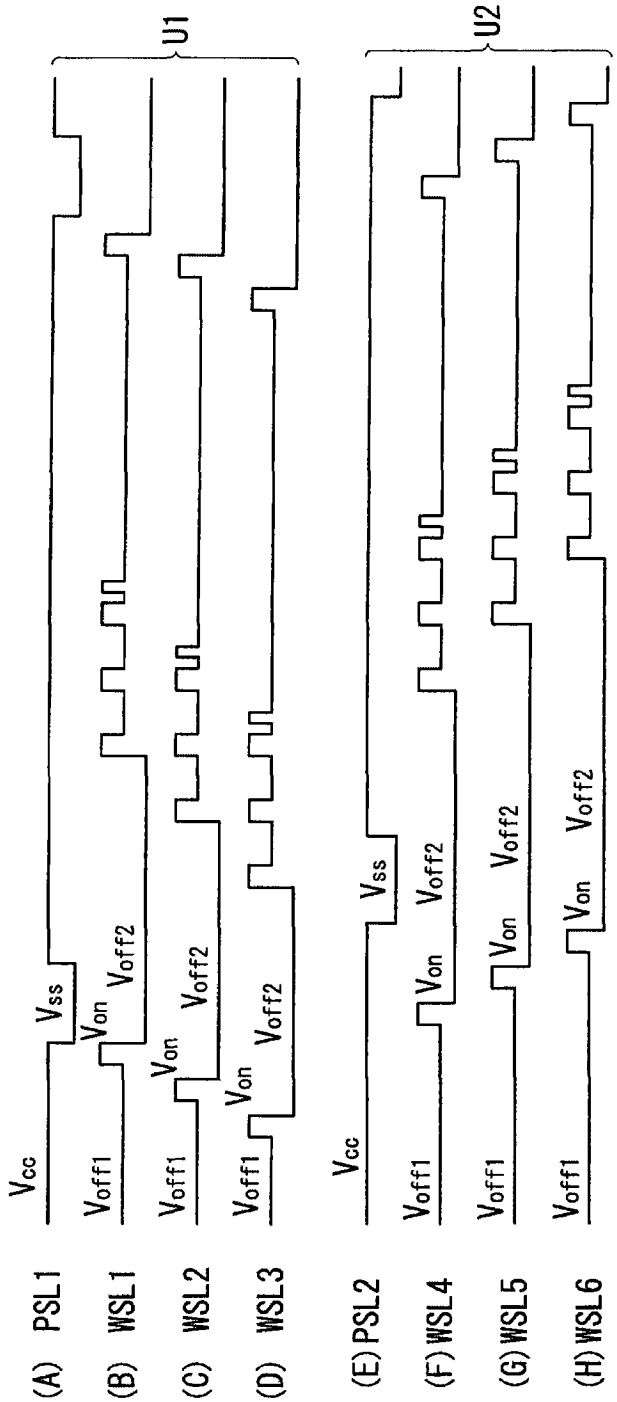

U1
U2
Vcc
Vss
Von
Voff1
Voff2
(A) PSL1
(B) WSL1
(C) WSL2
(D) WSL3
(E) PSL2
(F) WSL4
(G) WSL5
(H) WSL6

图 9

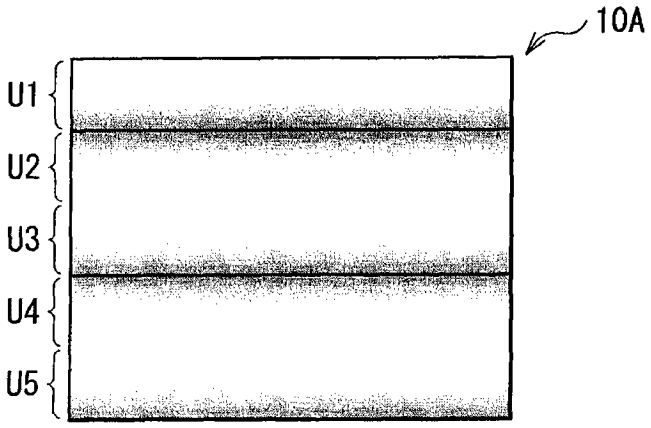


图 10A

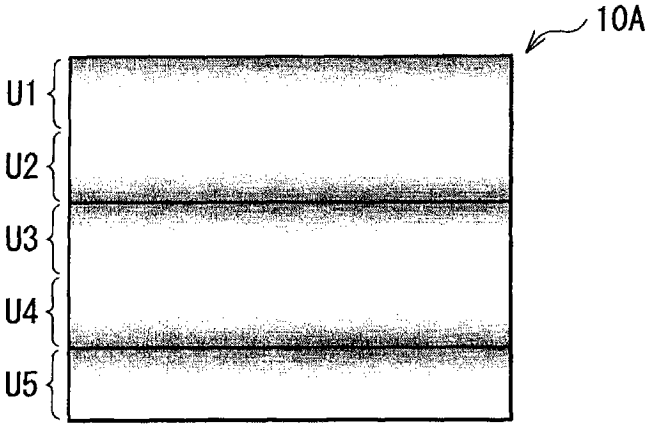


图 10B

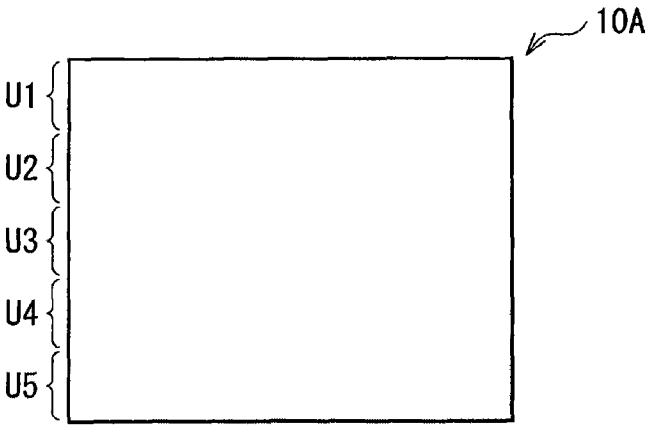


图 10C

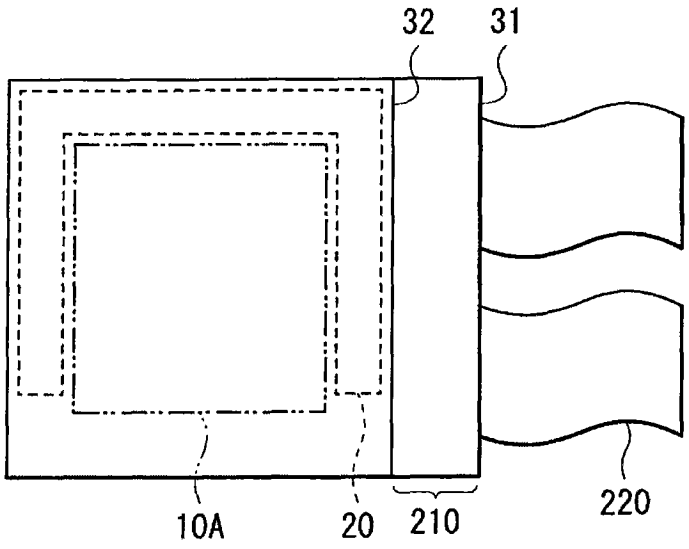


图 11

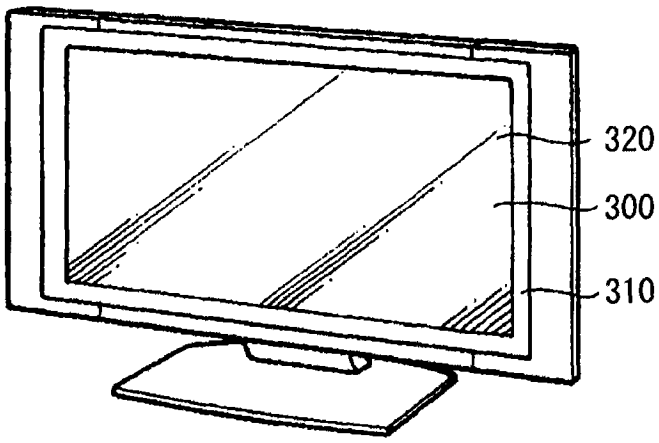


图 12

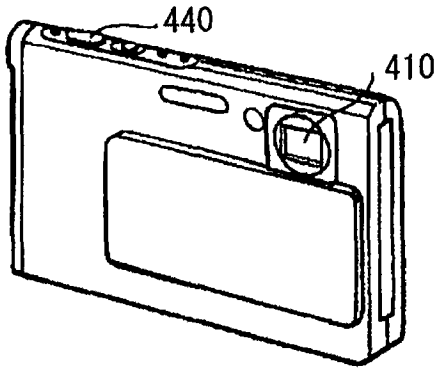


图 13A

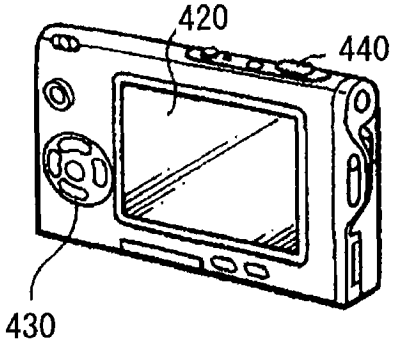


图 13B

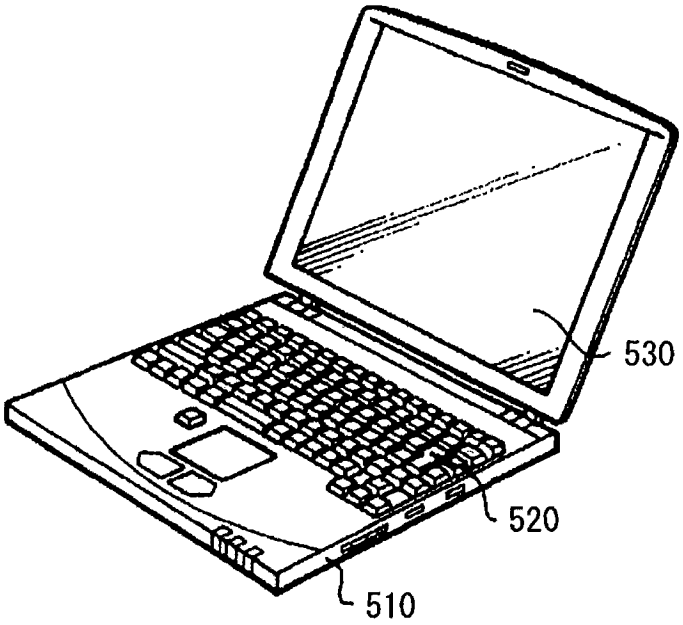


图 14

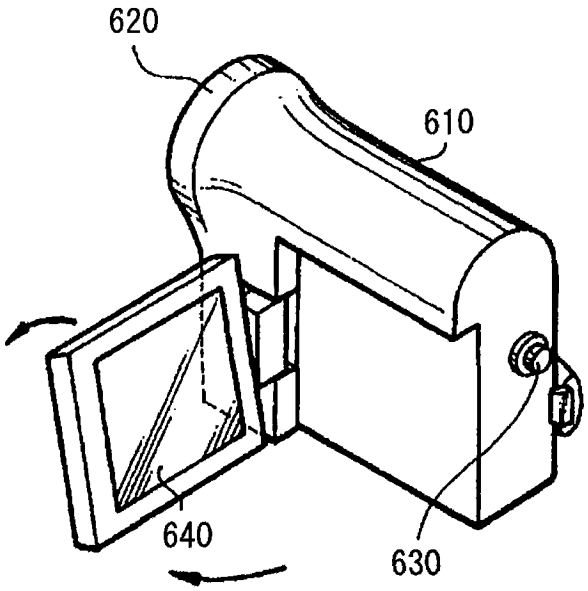


图 15

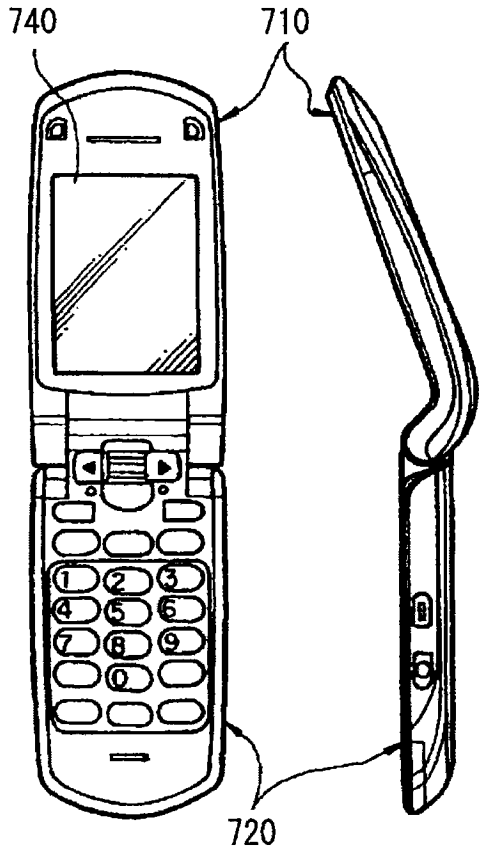


图16A 图16B

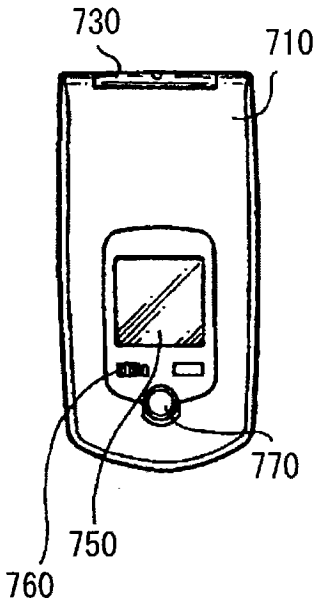


图 16C

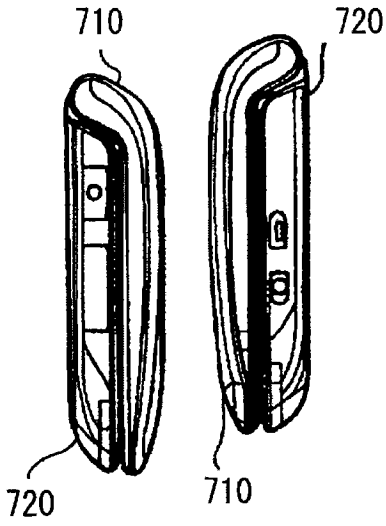


图 16D 图 16E

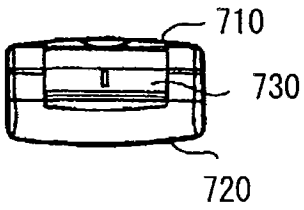


图 16F

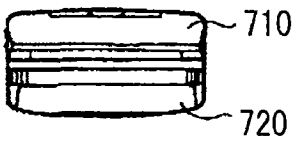


图 16G

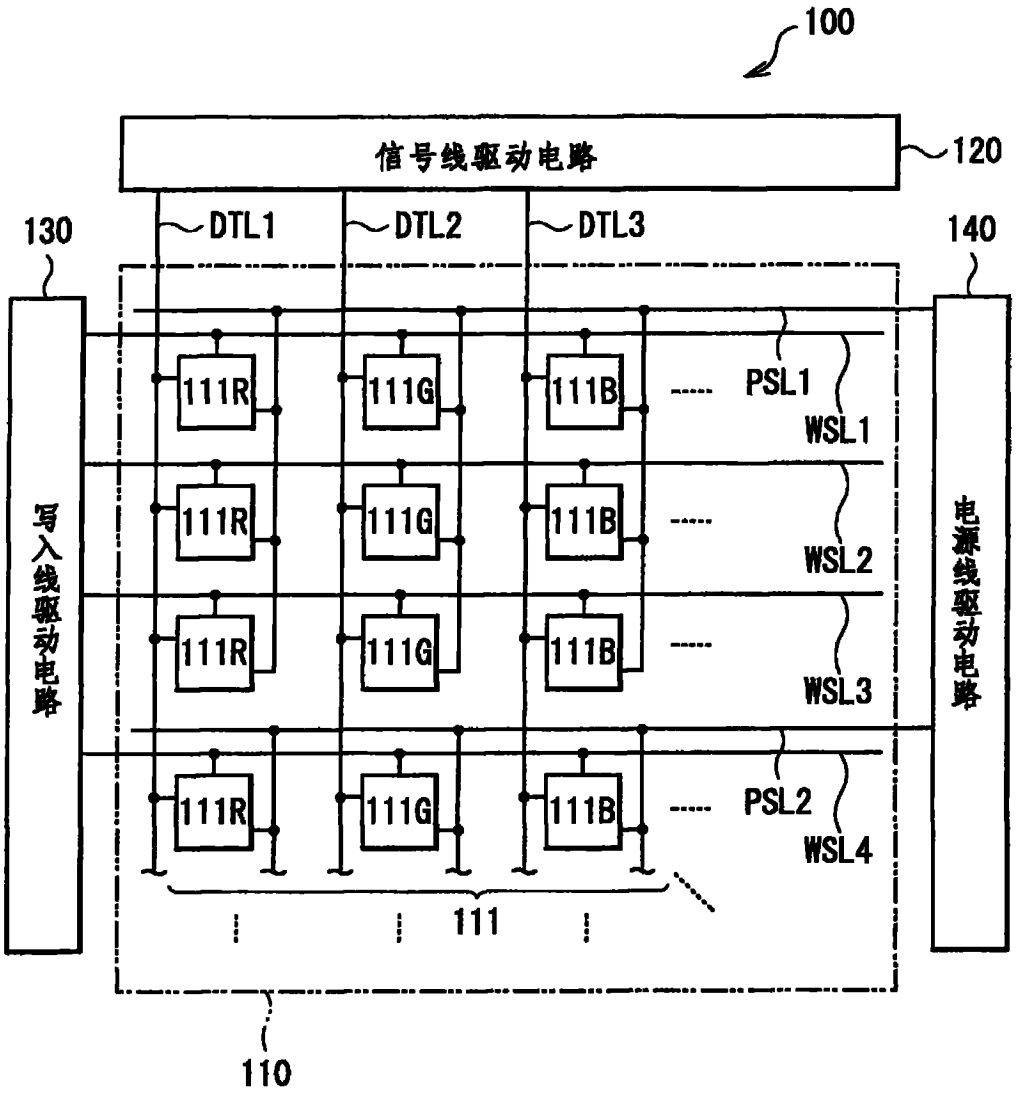

100
信号线驱动电路
120
130
DTL1
DTL2
DTL3
140
111R
111G
111B
PSL1
WSL1
WSL2
WSL3
PSL2
WSL4
写入线驱动电路
电源线驱动电路
111
110

图 17

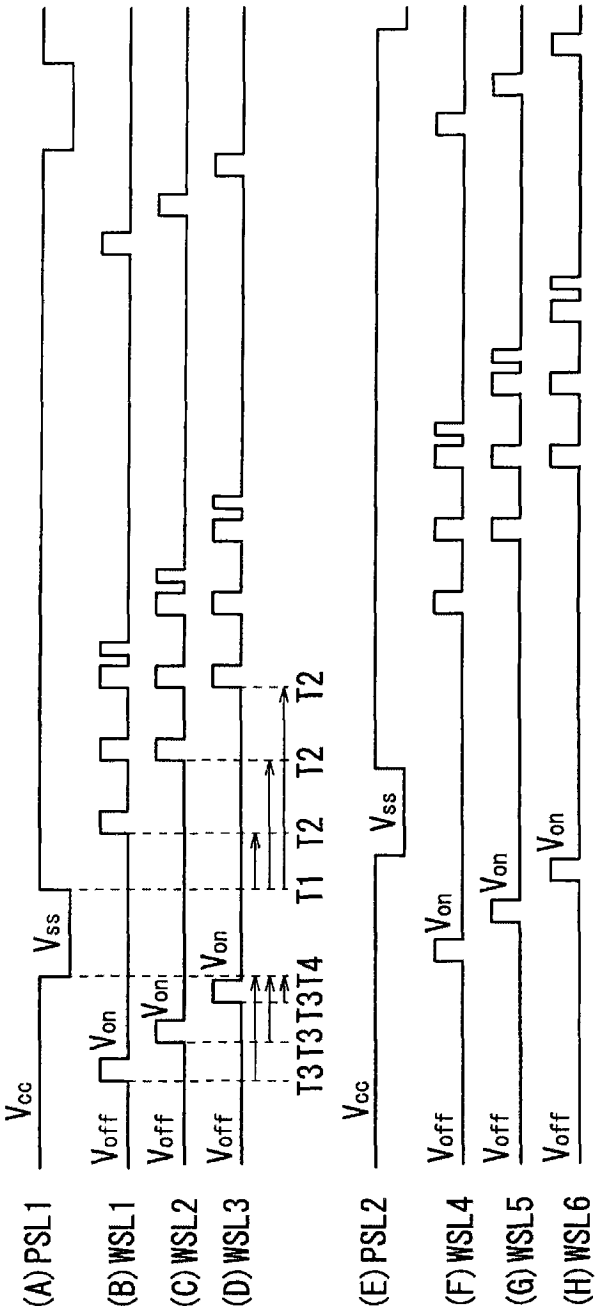

(A) PSL1
(B) WSL1
(C) WSL2
(D) WSL3
(E) PSL2
(F) WSL4
(G) WSL5
(H) WSL6
Vcc
Vss
Voff
Von
T3 T3 T3 T4
T1 T2 T2 T2

图 18

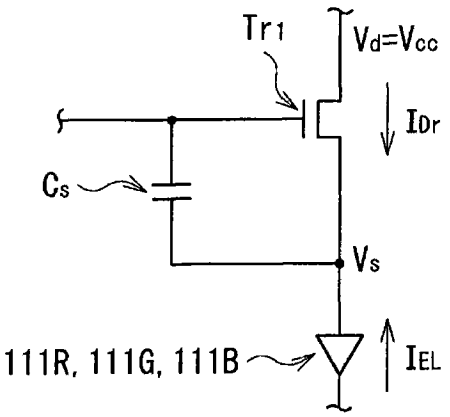


图 19