

K AUTORSKÉMU OSVĚDČENÍ

(11)

(B1)



ÚŘAD PRO VYNÁLEZY
A OBJEVY

(61)

(23) Výstavní priorita
(22) Přihlášeno 28 04 84
(21) PV 3215-84

(51) Int. Cl.

H 04 B 1/10

(40) Zveřejněno 17 07 86

(45) Vydáno 01 08 88

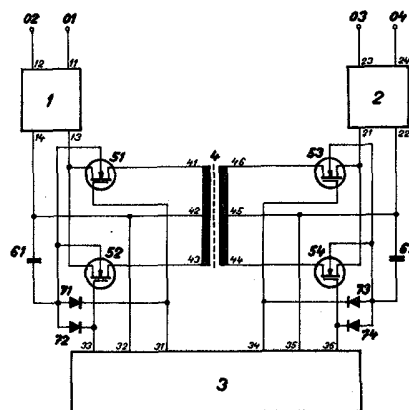
(75)
Autor vynálezu

ŠPIDLEN VÍTĚZSLAV,
ČERNÝ KAREL, PRAHA

(54)

Zapojení analogového izolačního převodníku

Řešení se týká regulátoru zapojení analogového izolačního převodníku. Upravený signál ze vstupního bloku se střídavě spíná dvojicí polem řízených tranzistorů do jednotlivých polovin primárního vinutí oddělovacího transformátoru. Transformátory jsou řízeny napětovými obdélníkovými signály z řídicího bloku v protifázi. Druhá dvojice tranzistorů spíná indukované napětí na sekundárním vinutí oddělovacího transformátoru a je řízena obdobně jako první dvojice galvanicky oddělenými řídicími signály řídicího bloku. Současně jsou sepnuty vždy dva tranzistory, každý z jedné dvojice tak, aby na jejich kolektorech bylo stejné napětí. Na spojených emitorech výstupní dvojice tranzistorů je demodulovaný galvanicky oddělený signál, který se ve výstupním bloku filtruje a upravuje na normalizovanou úroveň. Zapojení se využije v měřicí technice v prostředí s vyšší úrovní rušení.



Vynález se týká analogového izolačního převodníku pro galvanické oddělování analogových signálů.

Pro zpracování vstupních a výstupních analogových signálů v elektronických přístrojích, zvláště v automatizační technice, je často potřebné použít galvanického oddělení signálu.

Jsou známé izolační převodníky analogového signálu s indukční vazbou, ve kterých se pro modulaci používají bipolární tranzistory. Tyto izolační převodníky zpracovávají většinou signál jedné polarit. Pro zpracování signálu obou polarit se obvykle používají dva samostatné převodníky. Aby se dosáhla přijatelná nelinearita, je nutné používat vybírané součástky. Jiná možnost je inverzně zapojit bipolární tranzistory. Nevýhodou tohoto zapojení je, že vyžaduje větší příkon řídicích obvodů. Společnou nevýhodou uvedených převodníků je, že mají určitou, pro některé aplikace nezanedbatelnou, teplotní závislost. Obvykle pracují s poměrně nízkým modulačním kmitočtem, z čehož plyne i delší časová konstanta.

Tyto nedostatky odstraňuje zapojení analogového izolačního převodníku podle vynálezu. Zapojení využívá k převodu napětí amplitudového modulátoru a řízeného usměrňovače. Podstata vynálezu spočívá v tom, že první výstup vstupního bloku je spojen s emitorem druhého pólém řízeného tranzistoru a s emitorem prvního pólém řízeného tranzistoru. První řídicí elektroda prvního pólém řízeného tranzistoru je spojena s katodou druhé usměrňovací diody a s prvním řídicím výstupem řídicího bloku. První společný výstup řídicího bloku je spojen se druhým výstupem vstupního bloku, s jedním pólém prvního filtračního kondenzátoru a se společným primárním vývodem oddělovacího transformátoru. První primární vývod oddělovacího transformátoru je spojen s kolektorem prvního pólém řízeného tranzistoru, jehož

druhá řídící elektroda je spojena se druhým pólem prvního filtračního kondenzátoru, s anodou druhé usměrňovací diody a s anodou první usměrňovací diody. Katoda první usměrňovací diody je spojena se druhým řídícím výstupem řídícího bloku a s první řídící elektrodou druhého polem řízeného tranzistoru. Jeho kolektor je spojen se druhým primárním vývodem oddělovacího transformátoru. První sekundární vývod oddělovacího transformátoru je spojen s kolektorem čtvrtého polem řízeného tranzistoru, jehož první řídící elektroda je spojena s katodou čtvrté usměrňovací diody a se čtvrtým řídícím výstupem řídícího bloku. Jeho druhý společný výstup je spojen se druhým vstupem výstupního bloku, se společným sekundárním vývodem oddělovacího transformátoru a s jedním pólem druhého filtračního kondenzátoru. Druhý pól druhého filtračního kondenzátoru je spojen se druhou řídící elektrodou třetího polem řízeného tranzistoru, s anodou třetí usměrňovací diody, s anodou čtvrté usměrňovací diody a se druhou řídící elektrodou čtvrtého polem řízeného tranzistoru. Jeho emitor je spojen s prvním vstupem výstupního bloku a s emitorem třetího polem řízeného tranzistoru, jehož kolektor je spojen se druhým sekundárním vývodem oddělovacího transformátoru. První řídící elektroda třetího polem řízeného tranzistoru je spojena s katodou třetí usměrňovací diody a se třetím řídícím výstupem řídícího bloku.

Výhodou tohoto zapojení je, že nevyžaduje výběr součástek modulačního a demodulačního obvodu. Je to umožněno tím, že úbytek napětí na spínači v sepnutém stavu činí jen řádově promile pracovního napětí a veškeré změny tohoto úbytku napětí, způsobené např. rozdíly v parametrech jednotlivých tranzistorů nebo jejich teplotními změnami, jsou potom jen řádu desetin promile. Úbytek napětí na spínačích v tomto zapojení je závislý na velikosti vstupního a výstupního napětí lineárně od nuly. Dále je

zapojení plně symetrické pro obě polaritty vstupního napětí. Obojí se velmi příznivě projevuje na velmi malé nelinearitě přenosu, v běžných zapojeních nedosažitelné. Velmi malá nelinearita je zachována i při vstupních napětích řádově jednotek procent vstupního rozsahu. Zapojení vykazuje nízkou teplotní závislost a krátkou časovou konstantu při malém zvlnění výstupního napětí. Příkon řídicích obvodů je prakticky zanedbatelný.

Příklad uspořádání podle vynálezu je schematicky znázorněn na připojeném výkresu.

Vstupní blok 1, který je vytvořen operačním zesilovačem, slouží ke zvýšení vstupního odporu a přizpůsobuje vstupní signál pro zpracování v oddělovacím transformátoru 4. Výstupní blok 2 je vytvořen operačním zesilovačem a slouží k filtraci galvanicky odděleného napětí a upravuje úroveň výstupního signálu na normalizovanou hodnotu. Řídicí blok 3 je tranzistorový dvojčinný měnič s transformátorem na feritovém jádře. Zajišťuje galvanicky oddělené řízení dvojic tranzistorů 51, 52 a 53, 54. Vytváří též galvanicky oddělené napájecí napětí pro vstupní blok 1 nebo výstupní blok 2. Oddělovací transformátor 4 je vytvořen na feritovém jádře a slouží ke galvanickému oddělení modulovaného signálu. Všechny polem řízené tranzistory 51 až 54 jsou stejné s kanálem typu N.

V zapojení lze použít i tranzistory opačné vodivosti, tj. s kanálem typu P. V tom případě však je nutné přepólovat všechny diody 71-4.

Analogový izolační převodník je zapojen následovně. První výstup 13 vstupního bloku 1 je spojen s emitorem druhého polem řízeného tranzistoru 52 a s emitorem prvního polem řízeného tranzistoru 51. První řídicí elektroda prvního polem řízeného tranzistoru 51 je spojena s katodou druhé usměrňovací diody 72 a s prvním řídicím výstupem 31 řídicího bloku 3. První společný výstup 32 řídicího bloku 3

je spojen se druhým výstupem 14 vstupního bloku 1, s jedním pólem prvního filtračního kondenzátoru 61 a se společným primárním vývodem 42 oddělovacího transformátoru 4. První primární vývod 41 oddělovacího transformátoru 4 je spojen s kolektorem prvního polem řízeného tranzistoru 51, jehož druhá řídící elektroda je spojena se druhým pólem prvního filtračního kondenzátoru 61, s anodou druhé usměrňovací diody 72 a s anodou první usměrňovací diody 71. Katoda první usměrňovací diody 71 je spojena se druhým řídícím výstupem 33 řídícího bloku 3, a s první řídící elektrodou druhého polem řízeného tranzistoru 52. Jeho kolektor je spojen se druhým primárním vývodem 43 oddělovacího transformátoru 4. První sekundární vývod 44 oddělovacího transformátoru 4 je spojen s kolektorem čtvrtého polem řízeného tranzistoru 54, jehož první řídící elektroda je spojena s katodou čtvrté usměrňovací diody 74 a se čtvrtým řídícím výstupem 34 řídícího bloku 3. Jeho druhý společný výstup 35 je spojen se druhým vstupem 22 výstupního bloku 2, se společným sekundárním vývodem 45 oddělovacího transformátoru 4 a s jedním pólem druhého filtračního kondenzátoru 62. Druhý pól druhého filtračního kondenzátoru 62 je spojen se druhou řídící elektrodou třetího polem řízeného tranzistoru 53, s anodou třetí usměrňovací diody 73, s anodou čtvrté usměrňovací diody 74 a se druhou řídící elektrodou čtvrtého polem řízeného tranzistoru 54. Emitor čtvrtého polem řízeného tranzistoru 54 je spojen s prvním vstupem 21 výstupního bloku 2, a s emitorem třetího polem řízeného tranzistoru 53, jehož kolektor je spojen se druhým sekundárním vývodem 46 oddělovacího transformátoru 4. První řídící elektroda třetího polem řízeného tranzistoru 53 je spojena s katodou třetí usměrňovací diody 73 a se třetím řídícím výstupem 36 řídícího bloku 3.

Zapojení pracuje takto. Vstupní analogový signál se převede jedním pólem na první vstupní svorku 01 zapojení, odkud přechází na první vstup 11 vstupního bloku 1, a druhým pólem na druhou vstupní svorku 02 zapojení, odkud přechází na druhý vstup 12 vstupního bloku 1, přičemž nezáleží na polaritě vstupního signálu. Ve vstupním bloku 1 se signál upraví na úroveň vhodnou k dalšímu zpracování. Upravený signál vychází jedním pólem na první výstup 13 vstupního bloku 1 a druhým pólem na druhý výstup 14 vstupního bloku 1. Z prvního výstupu 13 vstupního bloku 1 se signál přivádí na spojené emitory prvního polem řízeného tranzistoru 51 a druhého polem řízeného tranzistoru 52. Spínání prvního polem řízeného tranzistoru 51 se řídí obdélníkovým napětovým signálem, který se přivádí z prvního řídicího výstupu 31 řídicího bloku 3 na první řídicí elektrodu prvního polem řízeného tranzistoru 51. Spínání druhého polem řízeného tranzistoru 52 se řídí obdélníkovým napětovým signálem, který se přivádí ze druhého řídicího výstupu 33 řídicího bloku 3 na první řídicí elektrodu druhého polem řízeného tranzistoru 52. Oba řídicí signály na prvním řídicím výstupu 31 řídicího bloku 3 a druhém řídicím výstupu 33 řídicího bloku 3 jsou symetrické a vzájemně v protifázi. Řídicí signál z prvního řídicího výstupu 31 řídicího bloku 3 se usměrňuje první usměrňovací diodou 71. Řídicí signál ze druhého řídicího výstupu 33 řídicího bloku 3 se usměrňuje druhou usměrňovací diodou 72. Stejnosměrný signál vzniklý usměrněním řídicích signálů se vede na jeden vývod prvního filtračního kondenzátoru 61. Jeho druhý vývod tvoří společný vstupní potenciál spolu s druhým výstupem 14 vstupního bloku 2, prvním společným výstupem 32 řídicího bloku 3 a společným primárním vývodem transformátoru 4. Stejnosměrný řídicí signál se filtruje prvním filtračním kondenzátorem 61 a přivádí se na spojené druhé řídicí elektrody prvního polem řízeného

tranzistoru 51 a druhého palem řízeného tranzistoru 52. Tímto se umožní zpracování signálů obou polarit. Při přítomnosti aktivní půlperiody řídicího signálu na první řídicí elektrodě prvního palem řízeného tranzistoru 51 se první palem řízený tranzistor 51 otevře a protéká proud z prvního výstupu 13 vstupního bloku 1 přes emitor a kolektor prvního palem řízeného tranzistoru 51 do prvního primárního vývodu 41 transformátoru 4 a dále přes společný primární vývod 42 transformátoru 4 do druhého výstupu 14 vstupního bloku 1. Při přítomnosti aktivní půlperiody řídicího signálu na první řídicí elektrodě druhého palem řízeného tranzistoru 52 se druhý palem řízený tranzistor 52 otevře a protéká proud z prvního výstupu 13 vstupního bloku 1 přes emitor a kolektor druhého palem řízeného tranzistoru 52 do druhého primárního vývodu 43 transformátoru 4 a dále přes společný primární vývod 42 transformátoru 4 do druhého výstupu 14 vstupního bloku 1. Proud protéká střídavě primárním vinutím transformátoru 4 a indukuje se napětí v sekundárním vinutí transformátoru 4 tak, že polarita indukovaného napětí na prvním sekundárním vývodu 44 transformátoru 4 proti společnému sekundárnímu vývodu 45 transformátoru 4 je ve stejném okamžiku stejná jako na prvním primárním vývodu 41 transformátoru 4. Polarita indukovaného napětí na druhém sekundárním vývodu 46 transformátoru 4 proti společnému sekundárnímu vývodu 45 transformátoru 4 je ve stejném okamžiku stejná jako na druhém primárním vývodu 43 transformátoru 4. Spínání třetího palem řízeného tranzistoru 53 se řídí obdélníkovým napěťovým signálem, který se přivádí ze třetího řídicího výstupu 34 řídicího bloku 3 na první řídicí elektrodu třetího palem řízeného tranzistoru 53. Spínání čtvrtého palem řízeného tranzistoru 54 se řídí obdélníkovým napěťovým signálem, který se přivádí ze čtvrtého řídicího výstupu 36 řídicího bloku 3 na první

řídící elektrodu čtvrtého palem řízeného tranzistoru 54. Oba řídící signály na třetím řídícím výstupu 34 řídícího bloku 3 a čtvrtém řídícím výstupu 36 řídícího bloku 3 jsou symetrické a vzájemně v protifázi. Dvojice řídících signálů na třetím řídícím výstupu 34 řídícího bloku 3 a čtvrtém řídícím výstupu 36 řídícího bloku 3 a jejich společný potenciál na druhém společném výstupu 35 řídícího bloku 3 jsou galvanicky odděleny od dvojice řídících signálů na prvním řídícím výstupu 31 řídícího bloku 3 a druhém řídícím výstupu 33 řídícího bloku 3 a od jejich společného potenciálu na prvním společném výstupu 32 řídícího bloku 3. Obě dvojice řídících signálů pracují na stejné frekvenci. Ve fázi jsou řídící signál na prvním řídícím výstupu 31 řídícího bloku 3 se signálem na třetím řídícím výstupu 34 řídícího bloku 3 a řídící signál na druhém řídícím výstupu 33 řídícího bloku 3 se signálem na čtvrtém řídícím výstupu 36 řídícího bloku 3.

Řídící signál ze třetího řídícího výstupu 34 řídícího bloku 3 se usměrňuje třetí usměrňovací diodou 73. Řídící signál ze čtvrtého řídícího výstupu 36 řídícího bloku 3 se usměrňuje čtvrtou usměrňovací diodou 74. Stejnoseměrný signál vzniklý usměrněním řídících signálů se přivádí na jeden vývod druhého filtračního kondenzátoru 62. Jeho druhý vývod vytváří společný výstupní potenciál spolu se druhým vstupem 22 výstupního bloku 2, se druhým společným výstupem 35 řídícího bloku 3 a se společným sekundárním vývodem 45 transformátoru 4. Stejnoseměrný řídící signál se filtruje druhým filtračním kondenzátorem 62 a přivádí se na spojené druhé řídící elektrody třetího palem řízeného tranzistoru 53 a čtvrtého palem řízeného tranzistoru 54. Tímto je umožněno zpracování signálů obou polarit.

Při přítomnosti aktivní půlperiody řídícího signálu na první řídící elektrodě třetího palem řízeného tranzistoru 53 se třetí palem řízený tranzistor 53 otevře a protéká proud vyvolaný indukovaným napětím na druhém sekundárním

vývodu 46 transformátoru 4 přes kolektor a emitor třetího polem řízeného tranzistoru 53 do prvního vstupu 21 výstupního bloku 2 a dále přes druhý vstup 22 výstupního bloku 2 do společného sekundárního vývodu 45 transformátoru 4. Při přítomnosti aktivní půlperiody řídicího signálu na první řídicí elektrodě čtvrtého polem řízeného tranzistoru 54 se čtvrtý polem řízený tranzistor 54 otevře a protéká proud vyvolaný indukovaným napětím na prvním sekundárním vývodu 44 transformátoru 4 přes kolektor a emitor čtvrtého polem řízeného tranzistoru 54 do prvního vstupu 21 výstupního bloku 2 a dále přes druhý vstup 22 výstupního bloku 2 do společného sekundárního vývodu 45 transformátoru 4. Proud, který protéká třetím polem řízeným tranzistorem 53 a čtvrtým polem řízeným tranzistorem 54 v sepnutém stavu, vyvolá na nich úbytek napětí opačné polaroty, než je současně na druhém polem řízeném tranzistoru 52 nebo prvním polem řízeném tranzistoru 51 v sepnutém stavu. Tímto se kompenzuje nesymetrie, kterou způsobuje rozdílný úbytek napětí na polem řízených tranzistorech v sepnutém stavu při rozdílných polaritách spínaného napětí. Na spojených emitorech třetího polem řízeného tranzistoru 53 a čtvrtého polem řízeného tranzistoru 54 se objeví demodulovaný galvanicky oddělený signál, který se vede do prvního vstupu 21 výstupního bloku 2. Ve výstupním bloku 2 se tento signál filtruje a upravuje na normalizovanou úroveň a vychází jedním pólem na první výstup 23 výstupního bloku 2, odkud přechází na první výstupní svorku 03 zapojení a druhým pólem na druhý výstup 24 výstupního bloku 2, odkud přechází na druhou výstupní svorku 04 zapojení.

Vynálezu se využije v měřicí a regulační technice pro galvanické oddělení analogových signálů.

PŘEDMĚT VYNÁLEZU

248 665

Zapojení analogového izolačního převodníku, využívající k převodu napětí amplitudovaného modulátoru a řízeného usměrňovače, vyznačující se tím, že první výstup /13/ vstupního bloku /1/ je spojen s emitorem druhého polem řízeného tranzistoru /52/ a s emitorem prvního polem řízeného tranzistoru /51/, jehož první řídící elektroda je spojena s katodou druhé usměrňovací diody /72/, a s prvním řídícím výstupem /31/ řídícího bloku /3/, jehož první společný výstup /32/ je spojen se druhým výstupem /14/ vstupního bloku /1/, s jedním pólem prvního filtračního kondenzátoru /61/ a se společným primárním vývodem /42/ oddělovacího transformátoru /4/, jehož první primární vývod /41/ je spojen s kolektorem prvního polem řízeného tranzistoru /51/, jehož druhá řídící elektroda je spojena se druhým pólem prvního filtračního kondenzátoru /61/, s anodou druhé usměrňovací diody /72/ a s anodou první usměrňovací diody /71/, jejíž katoda je spojena se druhým řídícím výstupem /33/ řídícího bloku /3/, a s první řídící elektrodou druhého polem řízeného tranzistoru /52/, jehož kolektor je spojen se druhým primárním vývodem /43/ oddělovacího transformátoru /4/, jehož první sekundární vývod /44/ je spojen s kolektorem čtvrtého polem řízeného tranzistoru /54/, jehož první řídící elektroda je spojena s katodou čtvrté usměrňovací diody /74/ a se čtvrtým řídícím výstupem /36/ řídícího bloku /3/, jehož druhý společný výstup /35/ je spojen se druhým vstupem /22/ výstupního bloku /2/, se společným sekundárním vývodem /45/ oddělovacího transformátoru /4/ a s jedním pólem druhého filtračního kondenzátoru /62/, jehož druhý pól je spojen se druhou řídící elektrodou třetího polem řízeného tranzistoru /53/, s anodou třetí usměrňovací diody /73/, s anodou čtvrté usměrňovací diody /74/ a se druhou řídící elektrodou čtvrtého polem řízeného tranzistoru /54/, jehož emitor je spojen s prvním vstupem /21/ výstupního bloku /2/, a s emitorem

třetího plem řízeného tranzistoru (53), jehož kolektor je spojen se druhým sekundárním vývodem (46) oddělovacího transformátoru (4), a první řídící elektroda třetího plem řízeného tranzistoru (53) je spojena s katodou třetí usměrňovací diody (73) a se třetím řídícím výstupem (34) řídícího bloku (3).

1 výkres

