



(12)发明专利

(10)授权公告号 CN 105373679 B

(45)授权公告日 2018. 11. 02

(21)申请号 201510916745.7

(22)申请日 2015.12.10

(65)同一申请的已公布的文献号
申请公布号 CN 105373679 A

(43)申请公布日 2016.03.02

(73)专利权人 杭州电子科技大学
地址 310018 浙江省杭州市下沙高教园区2号大街

(72)发明人 王光义 臧寿池 王晋

(74)专利代理机构 杭州君度专利代理事务所
(特殊普通合伙) 33240
代理人 杜军

(51)Int.Cl.
G06F 17/50(2006.01)

(56)对比文件

CN 205247389 U, 2016.05.18,
CN 103219983 A, 2013.07.24,
CN 103326704 A, 2013.09.25,
US 2015/0123703 A1, 2015.05.07,
袁方等.一种忆感器模型及其振荡器的动力学特性研究.《物理学报》.2015, 201504-1-201504-13.

审查员 许哲

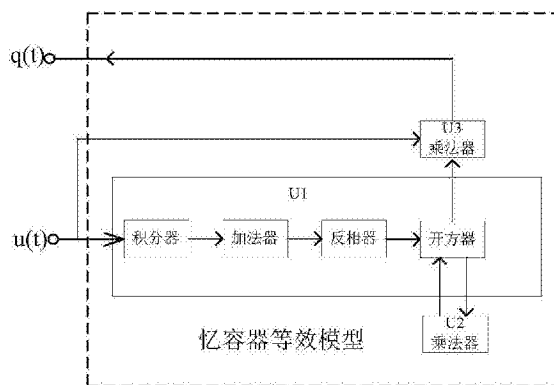
权利要求书1页 说明书3页 附图1页

(54)发明名称

一种实现忆容器电容特性的模拟电路

(57)摘要

本发明公开了一种实现忆容器电容特性的模拟电路,该电路包括集成运算放大器U1、第二乘法器U2和第三乘法器U3,集成运算放大器U1实现积分运算产生磁通,再通过加法运算实现加法电路,再通过反相比例运算实现信号的反相,最后再和第二乘法器U2构成开方电路实现信号的开方,乘法器U3用于实现信号的相乘,将集成运算放大器U1的输入信号和开方后的信号进行相乘,最终得到电荷量。该模拟电路只含1个集成运放和2个乘法器,结构简单。



1. 一种实现忆容器电容特性的模拟电路,包括集成运算放大器U1、第二乘法器U2和第三乘法器U3,其特征在于:集成运算放大器U1实现积分运算产生磁通,再通过加法运算实现加法电路,再通过反比例运算实现信号的反相,最后再和第二乘法器U2构成开方电路实现信号的开方,乘法器U3用于实现信号的相乘,将集成运算放大器U1的输入信号和开方后的信号进行相乘,最终得到电荷量;

所述的集成运算放大器U1采用LF347N;集成运算放大器U1的第1引脚与第十电阻R10的一端、第一电容C1的一端、第二电阻R2的一端连接,第2引脚与第一电阻R1的一端、第十电阻R10的另一端、第一电容C1的另一端连接,第6引脚与第三电阻R3的一端、第四电阻R4的一端、第二电阻R2的另一端连接,第7引脚与第三电阻R3的一端、第五电阻R5的一端连接,第8引脚与第六电阻R6的一端、第七电阻R7的一端连接,第9引脚与第五电阻R5的另一端、第六电阻R6的另一端连接,第13引脚与第七电阻R7的一端、第八电阻R8的一端连接,第14引脚与第一二极管D1的正极连接,第3、5、10、12引脚接地,第4引脚接电源VCC,第11引脚接电源VEE,第四电阻R4的另一端-5V电源;

第二乘法器U2采用AD633JN;第二乘法器U2的1脚与第二乘法器U2的3脚、第一二极管D1的负极、第三乘法器U3的3脚连接,2脚与第二乘法器U2的4脚、第二乘法器U2的6脚连接并接地,5脚接电源VEE,7脚与第八电阻R8的另一端连接,8脚接电源VCC;

第三乘法器U3采用AD633JN;第三乘法器U3的与第一电阻R1的另一端连接并接正弦电压源,2脚与第三乘法器U3的4脚、第三乘法器U3的6脚连接并接地,5脚接电源VEE,7脚接测试端,8脚接电源VCC。

一种实现忆容器电容特性的模拟电路

技术领域

[0001] 本发明属于电路设计技术领域,涉及一种忆容器数学模型及其等效模拟电路,具体涉及一种实现符合忆容器电压-电荷(伏-库)关系的模拟等效电路。

背景技术

[0002] 2008年美国HP实验室采用TiO₂材料,使用纳米技术实现了具有记忆性能的电阻元件,称之为忆阻器。2009年扩展了记忆元件的概念,在忆阻器的基础上提出了忆容器的概念,即具有记忆特性的电容器。此类器件和忆阻器一样无需电源即可存储信息,可应用于非易失性存储器以及对学习、适应和自发行为的仿真。

[0003] 目前,对忆阻器已经有大量的研究,而对忆容器的研究还很少,主要原因是忆容器的数学模型还不够完善,物理可实现的实际忆容器尚未出现。因此,设计实现忆容器的等效模型对忆容器研究具有重要应用。目前,虽已报道了少量的忆容器电路模型,但这些数学模型和电路模型对应的是忆容器电容C的倒数,即C⁻¹。这与一般电容器的电容参数不对应,也给忆容器的理论和应用研究带来不便。因此,本发明提出了一种可用电容参数C描述的忆容器数学模型,并设计实现了该模型的等效电路,该等效电路可作为忆容器的一种仿真器,替代尚未实现的忆容器,在理论和应用研究中模拟实际忆容器器件的伏-库特性。

发明内容

[0004] 针对现有技术存在的上述不足,本发明提供了一种实现忆容器特性的模拟电路,用以模拟忆容器的伏库特性,替代实际忆容器进行实验和应用及研究。

[0005] 本发明解决技术问题所采取的技术方案如下:一种实现忆容器电容特性的模拟电路,包括集成运算放大器U1、第二乘法器U2和第三乘法器U3,集成运算放大器U1实现积分运算产生磁通,再通过加法运算实现加法电路,再通过反比例运算实现信号的反相,最后再和第二乘法器U2构成开方电路实现信号的开方,乘法器U3用于实现信号的相乘,将集成运算放大器U1的输入信号和开方后的信号进行相乘,最终得到电荷量。

[0006] 进一步优选的,集成运算放大器U1采用LF347N;集成运算放大器U1的第1引脚与第十电阻R10的一端、第一电容C1的一端、第二电阻R2的一端连接,第2引脚与第一电阻R1的一端、第十电阻R10的另一端、第一电容C1的另一端连接,第6引脚与第三电阻R3的一端、第四电阻R4的一端、第二电阻R2的另一端连接,第7引脚与第三电阻R3的一端、第五电阻R5的一端连接,第8引脚与第六电阻R6的一端、第七电阻R7的一端连接,第9引脚与第五电阻R5的另一端、第六电阻R的另一端连接,第13引脚与第七电阻R7的一端、第八电阻R8的一端连接,第14引脚与第一二极管D1的正极连接,第3、5、10、12引脚接地,第4引脚接电源VCC,第11引脚接电源VEE,第四电阻R4的另一端-5V电源;

[0007] 第二乘法器U2采用AD633JN;第二乘法器U2的1脚与第二乘法器U2的3脚、第一二极管D1的负极、第三乘法器U3的3脚连接,2脚与第二乘法器U2的4脚、第二乘法器U2的6脚连接并接地,5脚接电源VEE,7脚与第八电阻R8的另一端连接,8脚接电源VCC;

[0008] 第三乘法器U3采用AD633JN;第三乘法器U3的与第一电阻R1的另一端连接并接正弦电压源,2脚与第三乘法器U3的4脚、第三乘法器U3的6脚连接并接地,5脚接电源VEE,7脚接测试端,8脚接电源VCC;

[0009] 本发明设计了一种能够实现忆容器伏库特性的模拟等效电路,该模拟电路只含1个集成运放和2个乘法器,结构简单,本发明利用集成运算电路实现忆容器特性中的相应运算,其中,集成运算放大器U1主要用以实现电压的积分运算、电压加法运算、反相放大和电压的开方运算,模拟乘法器U2用以和集成运算放大器U1组成开方电路,模拟乘法器U3用以实现开方后的电压积分和电压的乘积。

附图说明

[0010] 图1是本发明的电路结构框图。

[0011] 图2是本发明实现忆容器特性的模拟电路原理图。

具体实施方式

[0012] 下面结合附图对本发明优选实施例作详细说明。

[0013] 本发明的理论出发点是忆容器伏库特性的一般表达式:

$$[0014] \quad q(t) = \sqrt{a + b\phi u(t)} = \sqrt{a + b \int_{-\infty}^t u(\tau) d\tau} u(t)$$

[0015] 如图1所示,本实例忆容器模拟等效电路包括集成运算放大器U1、乘法器U2和乘法器U3,集成运算放大器U1用于积分运算、求和运算、反相运算和开方运算;集成运算放大器U1与乘法器U2、乘法器U3相连,乘法器U2和集成运算放大器U1组合实现开方运算,乘法器U3实现信号的相乘。集成运算放大器采用LF347N,乘法器U2和乘法器U3采用AD633JN。LF347N、AD633JN为现有技术。

[0016] 如图2所示,忆容器的电压u在测试端A通过第一电阻R1接入集成运算放大器U1的引脚2,即积分器的输入端,忆容器的电荷量q的测试端B接乘法器U3的引脚W,即乘法器的输出端。

[0017] 集成运算放大器U1内有4个运算放大器,其中第1、2、3引脚对应的运算放大器与外围第一电阻R1、第十电阻R10和第一电容C1构成积分电路,来获得忆容器的磁通量 ϕ ,设输入的电压为 u_A ,则U1引脚1的电压 u_1 为:

$$[0018] \quad u_1 = -\frac{1}{R_1 C_1} \int u_A = -\phi$$

[0019] 集成运算放大器U1的第5、6、7引脚对应的运算放大器,与外围第二电阻R2、第三电阻R3、第四电阻R4构成反相求和电路,用以 u_1 和外围电压 u_2 的求和,即U1引脚7的电压 u_3 为:

$$[0020] \quad u_3 = -\frac{R_3}{R_2} u_1 - \frac{R_3}{R_4} u_2 = \frac{R_3}{R_2} \phi + \frac{R_3}{R_4} (-u_2)$$

[0021] 集成运算放大器U1的第8、9、10引脚与外围第五电阻R5和第六电阻R6构成反相放大器,用以实现负的电压 u_3 ,并放大,即U1引脚8的电压 u_4 为:

$$[0022] \quad u_4 = -\frac{R_6}{R_5}u_3 = -\frac{R_6}{R_5}\left(\frac{R_3}{R_2}\varphi + \frac{R_3}{R_4}(-u_2)\right) = -\frac{R_6R_3}{R_5R_2}\varphi - \frac{R_6R_3}{R_5R_4}(-u_2)$$

[0023] 第二乘法器U2的型号为AD633JN,集成运算放大器U1的第12、13、14引脚与外围第七电阻R7、第八电阻R8相连,并和乘法器U2、二极管1N4009组合用以实现开方电路,即乘法器U2的X1引脚电压 u_5 为:

$$[0024] \quad u_5 = \sqrt{-\frac{10R_8}{R_7}u_4} = \sqrt{-\frac{10R_8}{R_7}\left(-\frac{R_6R_3}{R_5R_2}\varphi - \frac{R_6R_3}{R_5R_4}(-u_2)\right)} = \sqrt{\frac{10R_8R_6R_3}{R_7R_5R_2}\varphi + \frac{10R_8R_6R_3}{R_7R_5R_4}(-u_2)}$$

[0025] 第三乘法器U3的型号为AD633JN,X1引脚与乘法器U2X引脚相连,Y1引脚与测试端A相连,用以实现正弦电压与开方电路输出电压 u_5 相乘,即乘法器W引脚的电压 u_6 为:

$$[0026] \quad u_6 = \frac{u_5u_A}{10} = \sqrt{\frac{R_8R_6R_3}{10R_7R_5R_2}\varphi + \frac{R_8R_6R_3}{10R_7R_5R_4}(-u_2)}u_A$$

[0027] u_A 即为忆容器的输入电压 u ,可将上式化简为:

$$[0028] \quad q(t) = \left\{ \sqrt{\frac{R_8R_6R_3}{10R_7R_5R_2}\varphi + \frac{R_8R_6R_3}{10R_7R_5R_4}(-u_2)} \right\} u(t)$$

[0029] 忆容器模拟等效电路的伏库特性,与忆容器数学模型比较可知:

$$[0030] \quad a = \frac{R_8R_6R_3}{10R_7R_5R_4}(-u_2), \quad b = \frac{R_8R_6R_3}{10R_7R_5R_2}。$$

[0031] 集成运算放大器U1采用LF347N;集成运算放大器U1的第1引脚与第十电阻R10的一端、第一电容C1的一端、第二电阻R2的一端连接,第2引脚与第一电阻R1的一端、第十电阻R10的另一端、第一电容C1的另一端连接,第6引脚与第三电阻R3的一端、第四电阻R4的一端、第二电阻R2的另一端连接,第7引脚与第三电阻R3的一端、第五电阻R5的一端连接,第8引脚与第六电阻R6的一端、第七电阻R7的一端连接,第9引脚与第五电阻R5的另一端、第六电阻R的另一端连接,第13引脚与第七电阻R7的一端、第八电阻R8的一端连接,第14引脚与第一二极管D1的正极连接,第3、5、10、12引脚接地,第4引脚接电源VCC,第11引脚接电源VEE,第四电阻R4的另一端-5V电源;

[0032] 第二乘法器U2采用AD633JN;第二乘法器U2的1脚与第二乘法器U2的3脚、第一二极管D1的负极、第三乘法器U3的3脚连接,2脚与第二乘法器U2的4脚、第二乘法器U2的6脚连接并接地,5脚接电源VEE,7脚与第八电阻R8的另一端连接,8脚接电源VCC;

[0033] 第三乘法器U3采用AD633JN;第三乘法器U3的与第一电阻R1的另一端连接并接正弦电压源,2脚与第三乘法器U3的4脚、第三乘法器U3的6脚连接并接地,5脚接电源VEE,7脚接测试端,8脚接电源VCC;

[0034] 本领域的普通技术人员应当认识到,以上实施例仅是用来验证本发明,而非作为对本发明的限定,只要是在本发明的范围内,对以上实施例的变化、变形都将落在本发明的保护范围内。

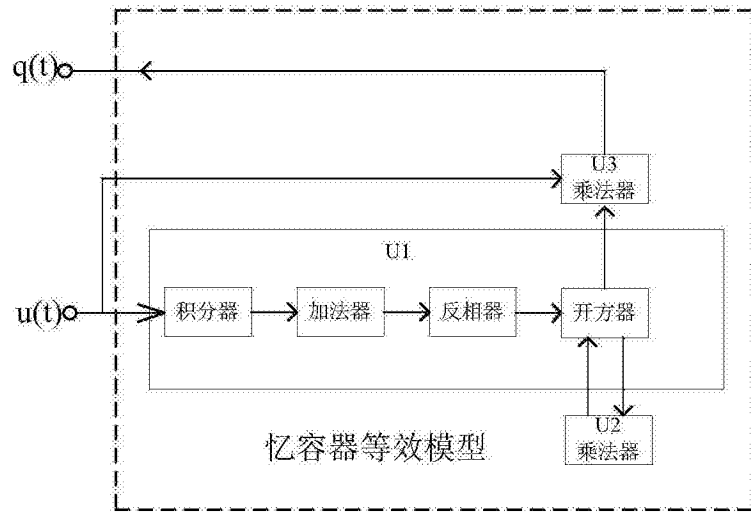


图1

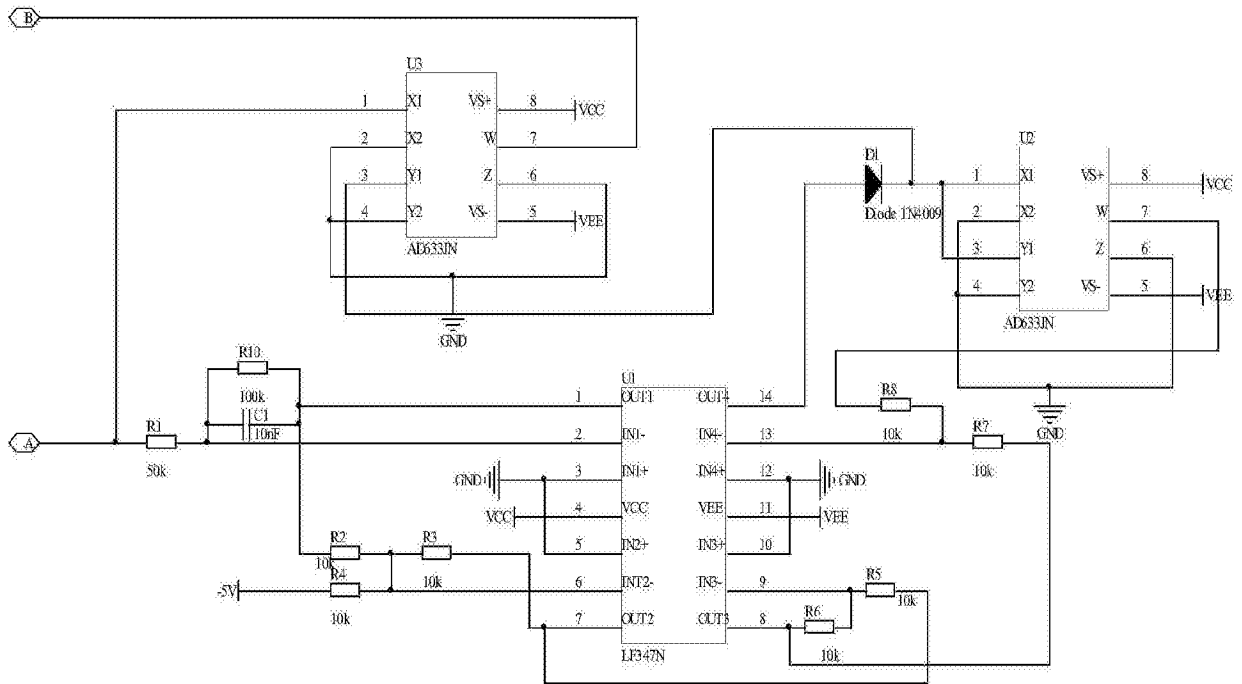


图2