



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2014년06월02일

(11) 등록번호 10-1402815

(24) 등록일자 2014년05월27일

(51) 국제특허분류(Int. Cl.)

G09G 3/30 (2006.01) G09G 3/32 (2006.01)

G09G 3/20 (2006.01) H05B 33/12 (2006.01)

(21) 출원번호 10-2007-0073957

(22) 출원일자 2007년07월24일

심사청구일자 2012년07월20일

(65) 공개번호 10-2008-0011065

(43) 공개일자 2008년01월31일

(30) 우선권주장

JP-P-2006-00204057 2006년07월27일 일본(JP)

(56) 선행기술조사문현

JP2004295131 A

JP2005004173 A

JP2003271095 A

US20050269959 A1

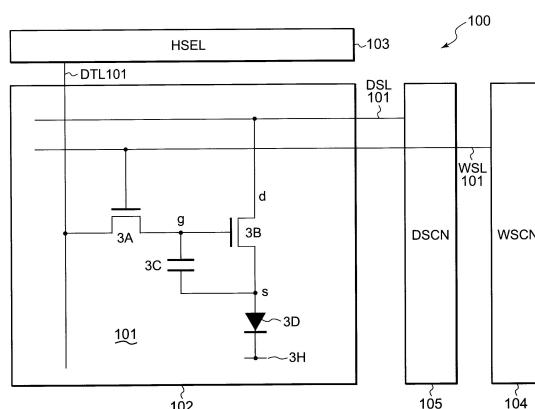
전체 청구항 수 : 총 5 항

(54) 발명의 명칭 표시 장치, 그 구동 방법 및 전자 장치

심사관 : 조기덕

(57) 요 약

화소 회로의 간소화에 의해 디스플레이의 고정세화(高精細化; high precision)를 가능하게 하고, 또한 트랜지스터의 이동도 편차(variation; 변동) 보정 기능을 가지는 표시 장치를 제공한다. 샘플링용 트랜지스터(3A)는, 주사선 WSL101로부터 공급된 제어 신호에 따라 도통하고, 신호선 DTL101로부터 공급된 신호 전위를 샘플링해서 보존유지 커패시터(3C)에 보존유지(保持; hold)한다. 구동용 트랜지스터(3B)는, 전원선 DSL101로부터 전류의 공급을 받고 보존유지 커패시터(3C)에 보존유지된 신호 전위에 따라 구동 전류를 발광 소자(3D)에 흐르게 한다. 스캐너(104)는, 신호선 DTL101이 신호 전위에 있는 시간대(時間帶)에 샘플링용 트랜지스터(3A)를 도통 상태로 하기 위해서, 이 시간대보다도 펄스폭이 짧은 제어 신호를 주사선 WSL101에 출력하고, 이것에 의해 보존유지 커패시터(3C)에 신호 전위를 보존유지할 때 구동용 트랜지스터(3B)의 이동도에 대한 보정을 신호 전위에 가한다.

대 표 도 - 도3b

특허청구의 범위

청구항 1

화소 어레이부와 이것을 구동하는 구동부로 이루어지는 표시장치로서,

상기 화소 어레이부는, 행모양(行狀; row)의 주사선과 열모양(列狀; column)의 신호선, 양자가 교차하는 부분에 배치된 행렬모양(matrix shape)의 화소와, 화소의 각 행에 대응해서 배치된 전원선을 구비하고,

상기 구동부는, 각 주사선에 순차 제어 신호를 공급해서 화소를 행단위로 선순차(線順次) 주사하는 주(主)스캐너와, 그 선순차 주사에 동기해서 각 전원선에 제1 전위와 제2 전위 사이에서 전환되는 전원 전압을 공급하는 전원 스캐너와, 그 선순차 주사에 동기해서, 열모양의 신호선에 영상 신호로 되는 신호 전위와 기준 전위를 공급하는 신호 셀렉터를 구비하고,

상기 화소는, 발광 소자와, 샘플링용 트랜지스터와, 구동용 트랜지스터와, 보존유지 커패시터(保持容量; holding capacitor)를 포함하고,

상기 샘플링용 트랜지스터는, 그의 게이트가 그 주사선에 접속되고, 그의 소스 및 드레인의 한쪽이 그 신호선에 접속되고, 다른쪽이 그 구동용 트랜지스터의 게이트에 접속되고,

상기 구동용 트랜지스터는, 그의 소스 및 드레인의 한쪽이 그 발광 소자에 접속되고, 다른쪽이 그 전원선에 접속되고,

상기 보존유지 커패시터는, 그 구동용 트랜지스터의 소스와 게이트 사이에 접속되어 있고,

상기 샘플링용 트랜지스터는, 그 주사선으로부터 공급된 제어 신호에 따라 도통하고, 그 신호선으로부터 공급된 신호 전위를 샘플링해서 그 보존유지 커패시터에 보존유지하고,

상기 구동용 트랜지스터는, 제1 전위에 있는 그 전원선으로부터 전류의 공급을 받고 그 보존유지된 신호 전위에 따라 구동 전류를 그 발광 소자에 흐르게 하고,

상기 주스캐너는, 그 신호선이 신호 전위에 있는 시간대(時間帶)에 그 샘플링용 트랜지스터를 도통 상태로 하기 위해서, 그 시간대보다도 펄스폭이 짧은 그 제어 신호를 그 주사선에 출력하고, 이것에 의해 상기 보존유지 커패시터에 신호 전위를 보존유지할 때 그 구동용 트랜지스터의 이동도(移動度)에 대한 보정을 신호 전위에 가하는, 표시 장치.

청구항 2

제 1항에 있어서, 상기 주스캐너는, 그 보존유지 커패시터에 신호 전위가 보존유지된 시점에서, 그 샘플링용 트랜지스터를 비도통 상태로 해서 그 구동용 트랜지스터의 게이트를 그 신호선으로부터 전기적으로 분리하고, 이것에 의해 그 구동용 트랜지스터의 소스 전위의 변동에 게이트 전위가 연동하며 게이트와 소스 사이의 전압을 일정하게 유지하는, 표시 장치.

청구항 3

제 1항에 있어서, 전원 스캐너는, 상기 샘플링용 트랜지스터가 상기 신호 전위를 샘플링하기 전의 제1 시간대에서, 그 전원선을 제1 전위에서 제2 전위로 전환하고,

상기 주스캐너는, 상기 샘플링용 트랜지스터가 상기 신호 전위를 샘플링하기 전의 제2 시간대에서 그 샘플링용 트랜지스터를 도통시켜서 상기 신호선으로부터 상기 기준 전위를 상기 구동용 트랜지스터의 게이트에 인가함과 동시에 상기 구동용 트랜지스터의 소스를 상기 제2 전위로 세트하고, 제1 시간대는 제2 시간대 앞(前)에 오며,

상기 전원 스캐너는, 그 제2 시간대 후의 제3 시간대에서, 그 전원선을 제2 전위에서 제1 전위로 전환하고, 상기 구동용 트랜지스터의 임계전압(threshold voltage)에 상당하는 전압을 그 보존유지 커패시터에 보존유지해 두는, 표시 장치.

청구항 4

화소 어레이부와 이것을 구동하는 구동부로 이루어지고,

상기 화소 어레이부는, 행모양의 주사선과 열모양의 신호선, 양자가 교차하는 부분에 배치된 행렬모양의

화소와, 화소의 각 행에 대응해서 배치된 전원선을 구비하고,

상기 구동부는, 각 주사선에 순차 제어 신호를 공급해서 화소를 행단위로 선순차 주사하는 주스캐너와, 그 선순차 주사에 동기해서 각 전원선에 제1 전위와 제2 전위 사이에서 전환되는 전원 전압을 공급하는 전원 스캐너와, 그 선순차 주사에 동기해서 열모양의 신호선에 영상 신호로 되는 신호 전위와 기준 전위를 공급하는 신호 셀렉터를 구비하고,

상기 화소는, 발광 소자와, 샘플링용 트랜지스터와, 구동용 트랜지스터와, 보존유지 커패시터를 포함하고,

상기 샘플링용 트랜지스터는, 그의 게이트가 그 주사선에 접속되고, 그의 소스 및 드레인의 한쪽이 그 신호선에 접속되고, 다른쪽이 그 구동용 트랜지스터의 게이트에 접속되고,

상기 구동용 트랜지스터는, 그의 소스 및 드레인의 한쪽이 그 발광 소자에 접속되고, 다른쪽이 그 전원선에 접속되고,

상기 보존유지 커패시터는, 그 구동용 트랜지스터의 소스와 게이트 사이에 접속되어 있는 표시 장치의 구동 방법으로서,

상기 샘플링용 트랜지스터가, 그 주사선으로부터 공급된 제어 신호에 따라 도통하고, 그 신호선으로부터 공급된 신호 전위를 샘플링해서 그 보존유지 커패시터에 보존유지하는 단계와,

상기 구동용 트랜지스터가, 제1 전위에 있는 그 전원선으로부터 전류의 공급을 받고 그 보존유지된 신호 전위에 따라 구동 전류를 그 발광 소자에 흐르게 하는 단계와,

상기 주스캐너가, 그 신호선이 신호 전위에 있는 시간대에 그 샘플링용 트랜지스터를 도통 상태로 하기 위해서, 그 시간대보다도 펄스폭이 짧은 그 제어 신호를 그 주사선에 출력하고, 이것에 의해 상기 보존유지 커패시터에 신호 전위를 보존유지할 때 그 구동용 트랜지스터의 이동도에 대한 보정을 신호 전위에 가하는 단계를 포함하는, 표시 장치의 구동 방법.

청구항 5

제 1항에 따른 표시 장치를 구비한 전자 장치.

명세서

발명의 상세한 설명

기술 분야

[0001]

본 발명은 발광 소자를 화소에 이용한 액티브 매트릭스형 표시 장치 및 그 구동 방법에 관한 것이다. 본 발명은 또한 이러한 유형의 디스플레이 디바이스가 조립되는 전자 장치에 관한 것이다.

배경 기술

[0002]

발광 소자로서 유기 EL 디바이스를 이용한 평면 자발광형(平面自發光型) 표시 장치의 개발이 요즈음(최근에) 활발히 이루어지고 있다. 유기 EL 디바이스는 유기 박막에 전계를 인가하면 발광하는 현상을 이용한 디바이스이다. 유기 EL 디바이스는 인가 전압이 10V 이하로 구동하기 때문에 저소비 전력이다. 또, 유기 EL 디바이스는 스스로 빛을 발하는 자발광 소자이기 때문에, 조명 부재를 필요로 하지 않고 경량화 및 박형화가 용이하다. 또, 유기 EL 디바이스의 응답 속도는 수 μ s 정도로 매우 고속이므로, 동화상(動畫; moving image) 표시시의 잔상(殘像; afterimage)이 발생하지 않는다.

[0003]

유기 EL 디바이스를 화소에 이용한 평면 자발광형 표시 장치 중에서도, 특히 구동 소자로서 박막 트랜지스터를 각 화소에 접속 형성한 액티브 매트릭스형 표시 장치의 개발이 활발하다. 액티브 매트릭스형 평면 자발광 표시 장치는, 예를 들면 이하의 특허 문헌 1 내지 5에 기재되어 있다.

[0004]

[특허 문헌 1] 일본 특개(特開) 제2003-255856호 공보

[0005]

[특허 문헌 2] 일본 특개 제2003-271095호 공보

[0006]

[특허 문헌 3] 일본 특개 제2004-133240호 공보

[0007] [특허 문헌 4] 일본 특개 제2004-029791호 공보

[0008] [특허 문헌 5] 일본 특개 제2004-093682호 공보

발명의 내용

해결 하고자하는 과제

[0009] 그렇지만, 종래의 액티브 매트릭스형 평면 자발광 표시 장치는, 프로세스 변동(變動; variation)에 의해 발광 소자를 구동하는 트랜지스터의 임계전압이나 이동도에 편차(variation; 변동)가 생겨 버린다. 또, 유기 EL 디바이스의 특성이 경시적(經時的)으로 변동한다. 이와 같은 구동용 트랜지스터의 특성 편차나 유기 EL 디바이스의 특성 변동은, 발광 휘도에 영향을 주어 버린다. 표시 장치의 화면 전체에 걸쳐서 발광 휘도를 균일하게 제어하기 위해서, 각 화소 회로내에서 상술한 트랜지스터나 유기 EL 디바이스의 특성 변동을 보정할 필요가 있다. 종래부터 이러한 보정 기능을 화소마다 갖춘 표시 장치가 제안되고 있다. 그렇지만, 종래의 보정 기능을 갖춘 화소 회로는, 보정용 전위를 공급하는 배선과, 스위칭용 트랜지스터와, 스위칭용 펄스가 필요하여, 화소 회로의 구성이 복잡하다. 화소 회로의 구성요소가 많기 때문에, 디스플레이의 고정세화(高精細化; high precision)의 방해로 되고 있었다.

과제 해결수단

[0010] 상술한 종래기술의 과제를 감안해서, 본 발명은 화소 회로의 간소화에 의해 디스플레이의 고정세화를 가능하게 한 표시 장치 및 그 구동 방법을 제공하는 것을 일반적인 목적으로 한다. 특히, 배선 용량이나 배선 저항에 기인하는 제어 펄스나 영상 신호의 전파 지연 또는 과형 열화(劣化; deterioration)에 관계없이, 영상 신호의 샘플링 동작이나 보정 기능을 확실하게 행할 수 있는 표시 장치 및 그 구동 방법을 제공하는 것을 목적으로 한다. 이러한 목적을 달성하기 위해서, 이하의 수단을 강구했다. 즉, 본 발명에 따른 표시 장치는, 기본적으로, 화소 어레이부와 이것을 구동하는 구동부로 이루어진다. 상기 화소 어레이부는, 행모양(行狀; row)의 주사선과, 열모양(列狀; column)의 신호선과, 양자가 교차하는 부분에 배치된 행렬모양(matrix shape)의 화소와, 화소의 각 행에 대응해서 배치된 전원선을 구비하고 있다. 상기 구동부는, 각 주사선에 순차 제어 신호를 공급해서 화소를 행단위로 선순차(線順次) 주사하는 주(主)스캐너와, 그 선순차 주사에 맞추어(동기해서) 각 전원선에 제1 전위와 제2 전위 사이에서 전환되는 전원 전압을 공급하는 전원 스캐너와, 그 선순차 주사에 맞추어 열모양의 신호선에 영상 신호로 되는 신호 전위와 기준 전위를 공급하는 신호 셀렉터를 구비하고 있다. 상기 화소는, 발광 소자와, 샘플링용 트랜지스터와, 구동용 트랜지스터와, 보존유지 커패시터(保持容量; holding capacitor)을 포함한다. 상기 샘플링용 트랜지스터는, 그의 게이트가 그 주사선에 접속되고, 그의 소스 및 드레인의 한쪽이 그 신호선에 접속되고, 다른쪽이 그 구동용 트랜지스터의 게이트에 접속되고, 상기 구동용 트랜지스터는, 그의 소스 및 드레인의 한쪽이 그 발광 소자에 접속되고, 다른쪽이 그 전원선에 접속되고, 상기 보존유지 커패시터는, 그 구동용 트랜지스터의 소스와 게이트 사이에 접속되어 있다. 상기 샘플링용 트랜지스터는, 그 주사선으로부터 공급된 제어 신호에 따라 도통하고, 그 신호선으로부터 공급된 신호 전위를 샘플링해서 그 보존유지 커패시터에 보존유지한다. 상기 구동용 트랜지스터는, 제1 전위에 있는 그 전원선으로부터 전류의 공급을 받고 그 보존유지된 신호 전위에 따라 구동 전류를 그 발광 소자에 흐르게 한다. 상기 주스캐너는, 그 신호선이 신호 전위에 있는 시간대에 그 샘플링용 트랜지스터를 도통 상태로 하기 위해서, 그 시간대보다도 펄스폭이 짧은 그 제어 신호를 그 주사선에 출력하고, 이것에 의해 상기 보존유지 커패시터에 신호 전위를 보존유지할 때 그 구동용 트랜지스터의 이동도에 대한 보정을 신호 전위에 가하는(실행하는) 것을 특징으로 한다.

[0011] 바람직하게는 상기 주스캐너는, 그 보존유지 커패시터에 신호 전위가 보존유지된 시점에서, 그 샘플링용 트랜지스터를 비도통 상태로 해서 그 구동용 트랜지스터의 게이트를 그 신호선으로부터 전기적으로 절단(분리)하고, 이것에 의해 그 구동용 트랜지스터의 소스 전위의 변동에 게이트 전위가 연동해서 게이트와 소스간의 전압을 일정하게 유지한다. 또, 상기 전원 스캐너는, 그 샘플링용 트랜지스터가 신호 전위를 샘플링하기 전에, 제1 시간대에서 그 전원선을 제1 전위에서 제2 전위로 전환하고, 상기 주스캐너는 마찬가지로, 그 샘플링용 트랜지스터가 신호 전위를 샘플링하기 전에, 제2 시간대에서 그 샘플링용 트랜지스터를 도통시켜서 그 신호선으로부터 기준 전위를 그 구동용 트랜지스터의 게이트에 인가함과 동시에 그 구동용 트랜지스터의 소스를 제2 전위에 세트하고, 상기 전원 스캐너는, 그 제2 시간대후의 제3 시간대에서, 그 전원선을 제2 전위에서 제1 전위로 전환하고, 그 구동용 트랜지스터의 임계전압에 상당하는 전압을 그 보존유지 커패시터에 보존유지해 둔다.

효과

[0012]

본 발명에 따르면, 유기 EL 디바이스 등의 발광 소자를 화소에 이용한 액티브 매트릭스형 표시 장치에 있어서, 각 화소가 구동용 트랜지스터의 이동도 보정 기능을 갖추고 있고, 바람직하게는 구동용 트랜지스터의 임계전압 보정 기능이나 유기 EL 디바이스의 시간 경과 변동 보정 기능(부트스트랩 동작)도 갖추고 있어, 고품위의 화질을 얻을 수가 있다. 종래, 이와 같은 보정 기능을 갖춘 화소 회로는 구성 소자수가 많기 때문에 레이아웃 면적 이 커지고, 디스플레이의 고정세화에는 적합하지 않았지만, 본 발명에서는 전원 전압을 스위칭(전환)하는 것에 의해 구성 소자수와 배선수를 삭감하여, 화소의 레이아웃 면적을 작게 하는 것이 가능하다. 이것에 의해, 고품 위이고 또한 고정세한 플랫 디스플레이를 제공하는 것이 가능하게 된다.

[0013]

특히, 본 발명에서는 신호선이 신호 전위에 있는 시간대에 샘플링 트랜지스터를 도통 상태로 하기 위해서, 이 시간대보다도 펄스폭이 짧은 제어 신호를 주사선에 출력하고, 이것에 의해 보존유지 커패시터에 신호 전위를 보존유지할 때 구동용 트랜지스터의 이동도에 대한 보정을 신호 전위에 가하고(실행하고) 있다. 바꾸어 말하면, 샘플링용 트랜지스터를 도통 상태로 두기 위한 제어 신호 펄스는 반드시 영상 신호선이 신호 전위에 있는 시간 대에 들어가도록 하고 있다. 이러한 구성에 의해, 배선 용량이나 배선 저항의 영향으로 제어 신호 펄스나 영상 신호 파형에 전파 지연 또는 파형 열화가 생기더라도, 항상 영상 신호를 보존유지 커패시터에 보존유지하기 위한 샘플링 동작이나 이것에 맞춘(동기시킨) 구동용 트랜지스터의 이동도 보정 동작을 행하는 것이 가능하게 된다. 제어 신호 펄스가 화소 어레이로 구성되는 화면내에서 변동하더라도, 샘플링되는 신호 전위에는 편차가 생기지 않고 휘도 불균일(輝度斑; irregular luminance; 불규칙한 휘도)이 발생할 우려가 없다. 이것에 의해, 양호한 화질의 표시 장치를 얻을 수가 있다.

발명의 실시를 위한 구체적인 내용

[0014]

이하, 도면을 참조하여 본 발명의 실시형태를 상세하게 설명한다. 우선 최초로, 본 발명의 이해를 용이하게 하 고 또한 배경을 분명히 하기 위해서, 도 1을 참조하여 표시 장치의 일반적인 구성을 간결하게 설명한다. 도 1은, 일반적인 표시 장치의 1화소분을 도시하는 모식적인 회로도이다. 도면에 도시하는 바와 같이, 이 화소 회로는, 직교 배열한 주사선(1E)과 신호선(1F)의 교차부에, 샘플링용 트랜지스터(1A)가 배치되어 있다. 이 샘플링 용 트랜지스터(1A)는 N형이며, 그의 게이트가 주사선(1E)에 접속되고, 드레인은 신호선(1F)에 접속되어 있다. 이 샘플링용 트랜지스터(1A)의 소스에는 보존유지 커패시터(1C)의 한쪽 전극과, 구동용 트랜지스터(1B)의 게이트가 접속되어 있다. 구동용 트랜지스터(1B)는 N형이며, 그의 드레인에는 전원 공급선(1G)이 접속되고, 그의 소스에는 발광 소자(1D)의 애노드가 접속되어 있다. 보존유지 커패시터(1C)의 다른쪽의 전극과 발광 소자(1D)의 캐소드는, 접지 배선(1H)에 접속되어 있다.

[0015]

도 2는, 도 1에 도시한 화소 회로의 동작 설명에 제공되는 타이밍 차트이다. 이 타이밍차트는, 신호선(1F)으로 부터 공급되는 영상 신호의 전위(영상 신호선전위)를 샘플링하고, 유기 EL 디바이스 등으로 이루어지는 발광 소자(1D)를 발광 상태로 하는 동작을 도시하고 있다. 주사선(1E)의 전위(주사선 전위)가 고레벨로 천이함으로써, 샘플링용 트랜지스터(1A)는 온 상태로 되고, 영상 신호선 전위를 보존유지 커패시터(1C)에 충전한다. 이것에 의해, 구동용 트랜지스터(1B)의 게이트 전위(Vg)는 상승을 개시하고, 드레인 전류를 흐르게 하기 시작한다. 그 때문에, 발광 소자(1D)의 애노드 전위는 상승하고 발광을 개시한다. 그 후, 주사선 전위가 저레벨로 천이하면 보존유지 커패시터(1C)에 영상 신호선 전위가 보존유지되고, 구동용 트랜지스터(1B)의 게이트 전위가 일정하게 되어, 발광 휘도가 다음 프레임까지 일정하게 유지된다.

[0016]

그렇지만, 구동용 트랜지스터(1B)의 제조 프로세스의 편차(변동)에 의해, 각 화소에 임계전압이나 이동도 등의 특성 변동이 있다. 이 특성 변동에 의해, 구동용 트랜지스터(1B)에 동일한 게이트 전위를 인가해도, 화소마다 드레인 전류(구동 전류)가 변동해서, 발광도의 편차로 되어 나타난다. 또, 유기 EL 디바이스 등으로 이루어지는 발광 소자(1D) 특성의 시간 경과 변동에 의해, 발광 소자(1D)의 애노드 전위가 변동한다. 애노드 전위의 변동은 구동용 트랜지스터(1B)의 게이트-소스간 전압의 변동으로 되어 나타나며, 드레인 전류(구동 전류)의 변동을 일으킨다. 이와 같은 여러 가지 원인에 의한 구동 전류의 변동은 화소마다의 발광 휘도의 편차로 되어 나타나고, 화질의 열화가 발생한다.

[0017]

도 3a는, 본 발명에 따른 표시 장치의 전체 구성을 도시하는 블록도이다. 도면에 도시하는 바와 같이, 이 표시 장치(100)는, 화소 어레이부(102)와, 이것을 구동하는 구동부(103, 104, 105)로 이루어진다. 화소 어레이부(102)는, 행모양의 주사선 WSL101~WSL10m과, 열모양의 신호선 DTL101~DTL10n과, 양자가 교차하는 부분에 배치된 행렬모양의 화소(PXLC)(101)와, 각 화소(101)의 각 행에 대응해서 배치된 전원선 DSL101~DSL10m을 구비하고 있다. 구동부(103, 104, 105)는, 각 주사선 WSL101~WSL10m에 순차 제어 신호를 공급해서 화소(101)를 행단위로 선순차 주사하는 주스캐너(라이트 스캐너 WSCN)(104)와, 이 선순차 주사에 맞추어(동기해서) 각 전원선 DSL101

~DSL10m에 제1 전위와 제2 전위 사이에서 전환하는 전원 전압을 공급하는 전원 스캐너(DSCN)(105)와, 이 선순차 주사에 맞추어 열모양의 신호선 DTL101~DTL10n에 영상 신호로 되는 신호 전위와 기준 전위를 공급하는 신호 셀렉터(수평 셀렉터 HSEL)(103)를 구비하고 있다.

[0018] 도 3b는, 도 3a에 도시한 표시 장치(100)에 포함되는 화소(101)의 구체적인 구성 및 결선 관계를 도시하는 회로도이다. 도면에 도시하는 바와 같이, 이 화소(101)는, 유기 EL 디바이스 등으로 대표되는 발광 소자(3D)와, 샘플링용 트랜지스터(3A)와, 구동용 트랜지스터(3B)와, 보존유지 커패시터(3C)를 포함한다. 샘플링용 트랜지스터(3A)는, 그의 게이트가 대응 주사선 WSL101에 접속되고, 그의 소스 및 드레인의 한쪽이 대응하는 신호선 DTL101에 접속되고, 다른쪽이 구동용 트랜지스터(3B)의 게이트 g에 접속된다. 구동용 트랜지스터(3B)는, 그의 소스 s 및 드레인 d의 한쪽이 발광 소자(3D)에 접속되고, 다른쪽이 대응 전원선 DSL101에 접속되어 있다. 본 실시형태에서는, 구동용 트랜지스터(3B)의 드레인 d가 전원선 DSL101에 접속되는 반면, 소스 s가 발광 소자(3D)의 애노드에 접속되어 있다. 발광 소자(3D)의 캐소드는 접지 배선(3H)에 접속되어 있다. 또한, 이 접지 배선(3H)은 모든 화소(101)에 대해서 공통으로 배선되어 있다. 보존유지 커패시터(3C)는, 구동용 트랜지스터(3B)의 소스 s와 게이트 g 사이에 접속되어 있다.

[0019] 이러한 구성에 있어서, 샘플링용 트랜지스터(3A)는, 주사선 WSL101로부터 공급된 제어 신호에 따라 도통하고, 신호선 DTL101로부터 공급된 신호 전위를 샘플링해서 보존유지 커패시터(3C)에 보존유지한다. 구동용 트랜지스터(3B)는, 제1 전위에 있는 전원선 DSL101로부터 전류의 공급을 받고 보존유지 커패시터(3C)에 보존유지된 신호 전위에 따라 구동 전류를 발광 소자(3D)에 흐르게 한다. 주스캐너(WSCN)(104)는, 신호선 DTL101이 신호 전위에 있는 시간대에 샘플링용 트랜지스터(3A)를 도통 상태로 하기 위해서, 이 시간대 및 펄스폭이 짧은 제어 신호를 주사선 WSL101에 출력하고, 이것에 의해 보존유지 커패시터(3C)에 신호 전위를 보존유지할 때 구동용 트랜지스터(3B)의 이동도 μ 에 대한 보정을 신호 전위에 가한다.

[0020] 도 3b에 도시한 화소 회로(101)는 상술한 이동도 보정 기능에 부가해서, 임계전압 보정 기능도 갖추고 있다. 즉, 전원 스캐너(DSCN)(105)는, 샘플링용 트랜지스터(3A)가 신호 전위를 샘플링하기 전에, 제1 시간대에서 전원선 DSL101을 제1 전위에서 제2 전위로 전환한다. 또, 주스캐너(WSCN)(104)는 마찬가지로, 샘플링용 트랜지스터(3A)가 신호 전위를 샘플링하기 전에, 제2 시간대에서 샘플링용 트랜지스터(3A)를 도통시켜서 신호선 DTL101로부터 기준 전위를 구동용 트랜지스터(3B)의 게이트 g에 인가함과 동시에 구동용 트랜지스터(3B)의 소스 s를 제2 전위로 세트한다. 통상 상술한 제1 시간대는 제2 시간대 앞(前)에 오지만, 경우에 따라서는 제1 시간대와 제2 시간대를 거꾸로(역으로) 해도 좋다. 전원 스캐너(DSCN)(105)는, 제2 시간대후의 제3 시간대에서, 전원선 DSL101을 제2 전위에서 제1 전위로 전환하여, 구동용 트랜지스터(3B)의 임계전압 Vth에 상당하는 전압을 보존유지 커패시터(3C)에 보존유지해 둔다. 이러한 임계전압 보정 기능에 의해, 이 표시 장치(100)는 화소마다 변동하는(편차가 생기는) 구동용 트랜지스터(3B)의 임계전압의 영향을 캔슬할(없앨, 소거할) 수가 있다.

[0021] 도 3b에 도시한 화소 회로(101)는 또, 부트스트랩 기능도 갖추고 있다. 즉, 주스캐너(WSCN)(104)는, 보존유지 커패시터(3C)에 신호 전위가 보존유지된 단계에서 주사선 WSL101에 대한 제어 신호의 인가를 해제하고, 샘플링용 트랜지스터(3A)를 비도통 상태로 해서 구동용 트랜지스터(3B)의 게이트 g를 신호선 DTL101로부터 전기적으로 절단(분리)하며, 이것에 의해 구동용 트랜지스터(3B)의 소스 전위(Vs)의 변동에 게이트 전위(Vg)가 연동해서 게이트 g와 소스 s 사이의 전압 Vgs를 일정하게 유지할 수가 있다.

[0022] 도 4a는, 도 3b에 도시한 화소(101)의 동작 설명에 제공되는 타이밍차트이다. 시간축을 공통으로 해서, 주사선 (WSL101)의 전위 변화, 전원선(DSL101)의 전위 변화 및 신호선(DTL101)의 전위 변화를 도시하고 있다. 또, 이들 전위 변화와 병행해서(함께), 구동용 트랜지스터(3B)의 게이트 전위(Vg) 및 소스 전위(Vs)의 변화도 도시되어 있다.

[0023] 이 타이밍차트는, 화소(101)의 동작의 천이에 맞추어(대응해서) 기간을 (B)~(I)와 같이 편의적으로 구획짓고 있다. 발광 기간(B)에서는 발광 소자(3D)가 발광 상태에 있다. 그 후, 선순차 주사의 새로운 필드로 들어간다. 우선 최초의 기간(C)에서, 전원 공급선을 저전위로 전환한다. 다음 기간(D)로 진행해서, 구동용 트랜지스터의 게이트 전위 Vg 및 소스 전위 Vs를 초기화한다. 이 임계값 보정 준비 기간(C) 및 (D)에서 구동용 트랜지스터(3B)의 게이트 전위 Vg 및 소스 전위 Vs를 리셋함으로써, 임계전압 보정 동작의 준비가 완료된다. 계속해서, 임계값 보정 기간(E)에 실제로 임계전압 보정 동작이 행해지고, 구동용 트랜지스터(3B)의 게이트 g와 소스 s 사이에 임계전압 Vth에 상당하는 전압이 보존유지된다. 실제로는, Vth에 상당하는 전압이, 구동용 트랜지스터(3B)의 게이트 g와 소스 s 사이에 접속된 보존유지 커패시터(3C)에 기입(書入)되게 된다.

[0024] 그 후, 이동도 보정을 위한 준비 기간(F) 및 (G)를 거쳐서, 샘플링 기간/이동도 보정 기간(H)로 진행된다. 여기

서, 영상 신호의 신호 전위 V_{in} 이 V_{th} 에 더해지는 형태로 보존유지 커패시터(3C)에 기입됨과 동시에, 이동도 보정용 전압 ΔV 가 보존유지 커패시터(3C)에 보존유지된 전압으로부터 차감된다. 이 샘플링 기간/이동도 보정 기간(H)에서는, 신호선 DTL101이 신호 전위 V_{in} 에 있는 시간대에 샘플링용 트랜지스터(3A)를 도통 상태로 하기 위해서, 이 시간대보다도 펄스폭이 짧은 제어 신호를 주사선 WSL101에 출력하고, 이것에 의해 보존유지 커패시터(3C)에 신호 전위 V_{in} 을 보존유지할 때 구동용 트랜지스터(3B)의 이동도 μ 에 대한 보정을 신호 전위 V_{in} 에 가하고 있다.

[0025] 그 후, 발광기간(I)로 진행해서, 신호 전압 V_{in} 에 따른 휘도로 발광 소자가 발광한다. 이때, 신호 전압 V_{in} 은 임계전압 V_{th} 에 상당하는 전압과 이동도 보정용 전압 ΔV 에 의해 조정되고 있기 때문에, 발광 소자(3D)의 발광 휘도는 구동용 트랜지스터(3B)의 임계전압 V_{th} 나 이동도 μ 의 편차의 영향을 받는 일은 없다. 또한, 발광 기간(I)의 최초에서 부트스트랩 동작이 행해지며, 구동용 트랜지스터(3B)의 게이트-소스간 전압 $V_{gs}=V_{in}+V_{th}-\Delta V$ 를 일정하게 유지한 채, 구동용 트랜지스터(3B)의 게이트 전위 V_g 및 소스 전위 V_s 가 상승한다.

[0026] 계속해서, 도 4b~도 4i를 참조하여, 도 3b에 도시한 화소(101)의 동작을 상세하게 설명한다. 또한, 도 4b~도 4i의 도면 번호는, 도 4a에 도시한 타이밍차트의 각 기간(B)~(I)에 각각 대응하고 있다. 이해를 용이하게 하기 위해서, 도 4b~도 4i는, 설명의 편의상, 발광 소자(3D)의 용량 성분을 커패시터 소자(3I)로서 도시하고 있다. 우선, 도 4b에 도시하는 바와 같이 발광 기간(B)에서는, 전원 공급선 DSL101이 고전위 V_{cc_H} (제1 전위)에 있고, 구동용 트랜지스터(3B)가 구동 전류 I_{ds} 를 발광 소자(3D)에 공급하고 있다. 도면에 도시하는 바와 같이, 구동 전류 I_{ds} 는 고전위 V_{cc_H} 에 있는 전원 공급선 DSL101로부터 구동용 트랜지스터(3B)를 거쳐서 발광 소자(3D)를 통과하여(지나서), 공통 접지 배선(3H)에 흘러들어가고 있다.

[0027] 계속해서, 기간(C)에 접어들면(들어가면), 도 4c에 도시하는 바와 같이, 전원 공급선 DSL101을 고전위 V_{cc_H} 에서 저전위 V_{cc_L} 로 전환한다. 이것에 의해, 전원 공급선 DSL101은 V_{cc_L} 까지 방전되고, 또 구동용 트랜지스터(3B)의 소스 전위 V_s 는 V_{cc_L} 에 가까운 전위까지 천이한다. 전원 공급선 DSL101의 배선 용량이 큰 경우는 비교적 빠른 시간대에서 전원 공급선 DSL101을 고전위 V_{cc_H} 에서 저전위 V_{cc_L} 로 전환하면 좋다. 이 기간(C)을 충분히 확보함으로써, 배선 용량이나 그 밖의 화소 기생 용량의 영향을 받지 않도록 해 둔다.

[0028] 다음에, 기간(D)로 진행하면, 도 4d에 도시하는 바와 같이, 주사선 WSL101을 저레벨에서 고레벨로 전환함으로써, 샘플링용 트랜지스터(3A)가 도통 상태로 된다. 이때, 영상 신호선 DTL101은 기준 전위 V_o 에 있다. 따라서, 구동용 트랜지스터(3B)의 게이트 전위 V_g 는 도통한 샘플링용 트랜지스터(3A)를 통해서 영상 신호선 DTL101의 기준 전위 V_o 로 된다. 이것과 동시에, 구동용 트랜지스터(3B)의 소스 전위 V_s 는 즉석에서 저전위 V_{cc_L} 에 고정된다. 이상에 의해, 구동용 트랜지스터(3B)의 소스 전위 V_s 가 영상 신호선 DTL의 기준 전위 V_o 보다도 충분히 낮은 전위 V_{cc_L} 로 초기화(리셋)된다. 구체적으로는, 구동용 트랜지스터(3B)의 게이트-소스간 전압 V_{gs} (게이트 전위 V_g 와 소스 전위 V_s 의 차(差))가 구동용 트랜지스터(3B)의 임계전압 V_{th} 보다도 커지도록, 전원 공급선 DSL101의 저전위 V_{cc_L} (제2 전위)를 설정한다.

[0029] 다음에, 임계값 보정 기간(E)으로 진행하면, 도 4e에 도시하는 바와 같이, 전원 공급선 DSL101이 저전위 V_{cc_L} 에서 고전위 V_{cc_H} 로 천이하고, 구동용 트랜지스터(3B)의 소스 전위 V_s 가 상승을 개시한다. 결국은, 구동용 트랜지스터(3B)의 게이트-소스간 전압 V_{gs} 가 임계전압 V_{th} 로 된 시점(곳)에서 전류가 컷오프한다. 이와 같이 해서 구동용 트랜지스터(3B)의 임계전압 V_{th} 에 상당하는 전압이 보존유지 커패시터(3C)에 기입된다. 이것이 임계전압 보정 동작이다. 이때, 전류가 오로지 보존유지 커패시터(3C)측에 흐르고, 발광 소자(3D)측에는 흐르지 않도록 하기 위해서, 발광 소자(3D)가 컷오프로 되도록 공통 접지 배선(3H)의 전위를 설정해 둔다.

[0030] 기간(F)로 진행하면, 도 4f에 도시하는 바와 같이, 주사선 WSL101이 저전위 측으로 천이하고, 샘플링용 트랜지스터(3A)가 일단 오프 상태로 된다. 이때, 구동용 트랜지스터(3B)의 게이트 g 는 플로팅으로 되지만, 게이트-소스간 전압 V_{gs} 는 구동용 트랜지스터(3B)의 임계전압 V_{th} 와 동일하기 때문에 컷오프 상태이며, 드레인 전류 I_{ds} 는 흐르지 않는다.

[0031] 계속해서, 기간(G)로 진행하면, 도 4g에 도시하는 바와 같이, 영상 신호선 DTL101의 전위가 기준 전위 V_o 에서 샘플링 전위(신호 전위) V_{in} 으로 천이한다. 이것에 의해, 다음의 샘플링 동작 및 이동도 보정 동작의 준비가 완료된다.

[0032] 샘플링 기간/이동도 보정 기간(H)로 접어들면(들어가면), 도 4h에 도시하는 바와 같이, 주사선 WSL101이 고전위 측으로 천이해서 샘플링용 트랜지스터(3A)가 온 상태로 된다. 따라서, 구동용 트랜지스터(3B)의 게이트 전위 V_g 는 신호 전위 V_{in} 으로 된다. 여기서, 발광 소자(3D)는 처음에 컷오프 상태(하이 임피던스 상태)에 있기 때문에,

구동용 트랜지스터(3B)의 드레인/소스간 전류 Ids 는 발광 소자 커패시터(3I)에 흘러들어가고(유입되고), 충전을 개시한다. 따라서, 구동용 트랜지스터(3B)의 소스 전위 Vs 는 상승을 개시하고, 결국은 구동용 트랜지스터(3B)의 게이트-소스간 전압 Vgs 는 $Vin+Vth-\Delta V$ 로 된다. 이와 같이 해서, 신호 전위 Vin 의 샘플링과 보정량 ΔV 의 조정이 동시에 행해진다. Vin 이 높을수록 Ids 는 커지고, ΔV 의 절대값도 커진다. 따라서, 발광 휘도 레벨에 따른 이동도 보정이 행해진다. Vin 을 일정하게 한 경우, 구동용 트랜지스터(3B)의 이동도 μ 가 클수록 ΔV 의 절대값이 커진다. 바꾸어 말하면, 이동도 μ 가 클수록 부귀환량 ΔV 가 커지므로, 화소마다의 이동도 μ 의 편차를 없앨 수가 있다.

[0033] 마지막으로, 발광 기간(I)로 되면, 도 4i에 도시하는 바와 같이, 주사선 WSL101이 저전위 측으로 천이하고, 샘플링용 트랜지스터(3A)는 오프 상태로 된다. 이것에 의해, 구동용 트랜지스터(3B)의 게이트 g 는 신호선 DTL101로부터 분리된다. 동시에, 드레인 전류 Ids 가 발광 소자(3D)를 흐르기 시작한다. 이것에 의해, 발광 소자(3D)의 애노드 전위는 구동 전류 Ids 에 따라 Vel 상승한다. 발광 소자(3D)의 애노드 전위의 상승은, 즉 구동용 트랜지스터(3B)의 소스 전위 Vs 의 상승과 다름없다. 구동용 트랜지스터(3B)의 소스 전위 Vs 가 상승하면, 보존유지 커패시터(3C)의 부트스트랩 동작에 의해, 구동용 트랜지스터(3B)의 게이트 전위 Vg 도 연동해서 상승한다. 게이트 전위 Vg 의 상승량 Vel 은 소스 전위 Vs 의 상승량 Vel 과 동일하게 된다. 따라서, 발광 기간중 구동용 트랜지스터(3B)의 게이트-소스간 전압 Vgs 는 $Vin+Vth-\Delta V$ 로 일정하게 보존유지된다.

[0034] 도 5a와 도 5b는, 샘플링 기간/이동도 보정 기간(H)에 있어서의, 주사선 전위 파형 및 영상 신호선 전위 파형을 도시하는 모식도이다. 도 5a의 파형은 도 3a에 도시한 라이트 스캐너(104)로부터 면 측(원방측)에서 관측되는 파형을 나타내고 있고, 도 5b의 파형은 거꾸로 라이트 스캐너(104)에 가까운 쪽(근방측)에서 관측되는 파형을 나타내고 있다. 원방 측에서는 주사선 전위(즉, 제어 신호 펄스)의 파형이 배선 용량이나 배선 저항의 영향으로 크게 완만하게 되고 열화되어 있다. 이것에 대해, 근방 측에서는, 제어 신호 펄스는 주사선의 배선 용량이나 배선 저항의 영향을 그다지 받지 않기 때문에, 파형은 열화되어 있지 않다. 한편, 영상 신호선 전위에 대해서는 원방측 및 근방측 모두 신호원(信號源)인 수평 셀렉터(103)로부터 동일한 거리이므로, 파형에는 차가 없다.

[0035] 여기서, 이동도 보정 시간은, 영상 신호선 전위가 신호 전위에 있는 시간폭과 제어 신호 펄스의 양자가 겹친(중첩된) 범위에서 정해진다. 특히, 본 발명은 영상 신호선이 신호 전위에 있는 시간폭 내에 들어가도록 제어 신호 펄스폭 t 를 다소 가늘게(좁게) 결정하고 있기 때문에, 결과적으로 이동도 보정 시간 $t1$ 은 제어 신호 펄스폭 t 로 결정된다. 정확하게는, 제어 신호 펄스가 상승해서 샘플링용 트랜지스터가 온하고 나서, 마찬가지로 제어 신호 펄스가 하강해서 샘플링용 트랜지스터가 오프할 때까지의 시간으로 된다. 도면에 도시하는 바와 같이, 온 시간대는 샘플링용 트랜지스터(3A)의 소스 전위(즉, 영상 신호선 전위)에 대해서 마찬가지로 샘플링용 트랜지스터(3A)의 게이트 전위(즉, 주사선 전위)가 샘플링용 트랜지스터의 임계전압 $Vth(3A)$ 을 넘었을 때로 된다. 거꾸로, 샘플링용 트랜지스터의 오프 시간대는, 그의 게이트 전위가 소스 전위에 비해 정확히 $Vth(3A)$ 를 밀돌았을 때로 된다. 따라서, 이동도 보정 시간은 도시하는 바와 같이, 파형이 크게 완만하게 되는 원방측에서 $t1$ 로 되는 반면, 파형이 그다지 완만하게 되지 않는 근방측에서는 $t2$ 로 된다. 여기서, 파형이 크게 완만하게 되어 열화하는 원방측에서는, 근방측에 비해 샘플링용 트랜지스터의 온 시간대가 후방으로 시프트하지만, 오프 시간대도 후방으로 시프트한다. 따라서, 양자의 차로 정해지는 이동도 보정 시간 $t1$ 은 결국에는 근방측의 이동도 보정 시간 $t2$ 와 그다지 변함없게 된다.

[0036] 또, 샘플링용 트랜지스터(3A)에 의해서 최종적으로 샘플링되는 신호 전위(샘플링 전위)는, 정확히 샘플링용 트랜지스터(3A)가 오프로 되었을 때의 영상 신호선 전위로 주어진다. 도 5a와 도 5b로부터 알 수 있는 바와 같이, 근방측 및 원방측 모두 샘플링 전위 $V1, V2$ 는 신호 전위 Vin 으로 되어 차는 없다. 이와 같이, 본 발명에서는 원방측과 근방측에서 샘플링되는 영상 신호 전위 $V1, V2$ 는 거의 차는 없다. 또, 이동도 보정 시간 $t1, t2$ 에 대해서도 거의 차는 무시할 수 있을 정도이다. 이것에 의해, 본 발명에 따른 표시 장치는 화면의 좌우에 휘도차가 나타나는 일이 없으며, 셰이딩(shading)은 억제되어 양호한 화질의 표시 장치를 얻을 수가 있다.

[0037] 도 6a와 도 6b는, 마찬가지로 샘플링 기간/이동도 보정 기간(H)에 관측되는 주사선 전위 파형 및 영상 신호선 전위 파형을 도시하고 있다. 단, 도 6a에 도시된 파형은 수평 셀렉터(103)로부터 면 측의 화면 하측에서 관측되는 파형을 도시하고 있고, 도 6b에 도시된 파형은 마찬가지로 수평 셀렉터(103)에 가까운 화면측에서 관측되는 파형을 나타내고 있다. 제어 신호 펄스의 파형(주사선 전위 파형)은 화면의 상하에서 같은 위치를 취하고 있기 때문에 차는 없다. 한편, 영상 신호선 전위는 화면 상측에 비해서 화면 하측이 배선 용량이나 배선 저항의 영향으로 인해 지연되고 있다. 그렇지만, 영상 신호선에 나타나는 신호 전위 파형이 지연되더라도, 제어 신호 펄스가 영상 신호선이 신호 전위에 있는 시간폭에 들어가 있는 한, 샘플링 전위나 이동도 보정 시간에는 거의 차는 없다. 도 6a와 도 6b로부터 알 수 있는 바와 같이, 화면 하측과 상측에서, 샘플링되는 영상 신호 전위 $V1,$

V_2 는 거의 똑같다. 또, 이동도 보정 시간 t_1 및 t_2 도 거의 같아지게 된다. 이것에 의해, 화면의 상측과 하측 사이의 휘도차는 억제되어 양호한 화질의 표시 장치를 얻을 수가 있다.

[0038] 도 7a는 도 3b에 도시한 표시 장치의 구동 방법의 참고예를 도시하고 있으며, 이해를 용이하게 하기 위해서, 도 4a의 타이밍 차트와 같은 포맷을 채용하고 있다. 다른 점은 샘플링 기간/이동도 보정 기간의 제어 방식이다. 도 7a에 도시하는 바와 같이, 이 참고예에서는, 샘플링 기간/이동도 보정 기간(F)은, 영상 신호선이 기준 전위 V_o 에서 신호 전위 V_{in} 으로 상승한 시점부터, 주사선이 고전위에서 저전위로 하강하는 시점까지로 하고 있다.

[0039] 도 7a에 도시한 참고예의 동작 방법을, 더욱더 도 7b~도 7g를 참조하여 설명한다. 먼저, 도 7b에 도시하는 바와 같이, 발광 기간(B)에서는, 전원 공급선 DSL101이 고전위 V_{cc_H} (제1 전위)에 있고, 구동용 트랜지스터(3B)가 구동 전류 I_{ds} 를 발광 소자(3D)에 공급하고 있다. 도면에 도시하는 바와 같이, 구동 전류 I_{ds} 는 고전위 V_{cc_H} 에 있는 전원 공급선 DSL101로부터 구동용 트랜지스터(3B)를 거쳐서 발광 소자(3D)를 통과하여, 공통 접지 배선(3H)에 흘러들어가고(유입되고) 있다.

[0040] 계속해서, 기간(C)에 접어들면(들어가면), 도 7c에 도시하는 바와 같이, 전원 공급선 DSL101을 고전위 V_{cc_H} 에서 저전위 V_{cc_L} 로 전환한다. 이것에 의해, 전원 공급선 DSL101은 V_{cc_L} 까지 방전되며, 또 구동용 트랜지스터(3B)의 소스 전위 V_s 는 V_{cc_L} 에 가까운 전위까지 천이한다. 전원 공급선 DSL101의 배선 용량이 큰 경우는, 비교적 빠른 시간대에서 전원 공급선 DSL101을 고전위 V_{cc_H} 에서 저전위 V_{cc_L} 로 전환하면 좋다. 이 기간(C)을 충분히 확보함으로써, 배선 용량이나 그 밖의 화소 기생 용량의 영향을 받지 않도록 해 둔다.

[0041] 다음에, 기간(D)로 진행하면, 도 7d에 도시하는 바와 같이, 주사선 WSL101을 저레벨에서 고레벨로 전환하는 것에 의해, 샘플링용 트랜지스터(3A)가 도통 상태로 된다. 이때, 영상 신호선 DTL101은 기준 전위 V_o 에 있다. 따라서, 구동용 트랜지스터(3B)의 게이트 전위 V_g 는 도통한 샘플링용 트랜지스터(3A)를 통해서 영상 신호선 DTL101의 기준 전위 V_o 로 된다. 이것과 동시에, 구동용 트랜지스터(3B)의 소스 전위 V_s 는 즉석에서 저전위 V_{cc_L} 로 고정된다. 이상에 의해, 구동용 트랜지스터(3B)의 소스 전위 V_s 가 영상 신호선 DTL의 기준 전위 V_o 보다도 충분히 낮은 전위 V_{cc_L} 로 초기화(리셋)된다. 구체적으로는, 구동용 트랜지스터(3B)의 게이트-소스간 전압 V_{gs} (게이트 전위 V_g 와 소스 전위 V_s 의 차)가 구동용 트랜지스터(3B)의 임계전압 V_{th} 보다도 커지도록, 전원 공급선 DSL101의 저전위 V_{cc_L} (제2 전위)를 설정한다.

[0042] 다음에, 임계값 보정 기간(E)으로 진행하면, 도 7e에 도시하는 바와 같이, 전원 공급선 DSL101의 전위가 저전위 V_{cc_L} 에서 고전위 V_{cc_H} 로 천이하고, 구동용 트랜지스터(3B)의 소스 전위 V_s 가 상승을 개시한다. 결국은, 구동용 트랜지스터(3B)의 게이트-소스간 전압 V_{gs} 가 임계전압 V_{th} 로 된 시점에서 전류가 컷오프한다. 이와 같이 해서, 구동용 트랜지스터(3B)의 임계전압 V_{th} 에 상당하는 전압이 보존유지 커페시터(3C)에 기입된다. 이것이 임계전압 보정 동작이다. 이때, 전류가 오로지 보존유지 커페시터(3C) 측에 흐르고, 발광 소자(3D) 측에는 흐르지 않도록 하기 위해서, 발광 소자(3D)가 컷오프로 되도록 공통 접지 배선(3H)의 전위를 설정해 둔다.

[0043] 다음에, 샘플링 기간/이동도 보정 기간(F)으로 진행하면, 도 7f에 도시하는 바와 같이, 제1 시간대에서 영상 신호선 DTL101의 전위가 기준 전위 V_o 에서 신호 전위 V_{in} 으로 천이하고, 구동용 트랜지스터(3B)의 게이트 전위 V_g 는 V_{in} 으로 된다. 이 때, 발광 소자(3D)는 처음에 컷오프 상태(하이 임피던스 상태)에 있기 때문에, 구동용 트랜지스터(3B)의 드레인 전류 I_{ds} 는 발광 소자의 커페시터(3I)에 흘러들어간다. 이것에 의해, 발광 소자의 커페시터(3I)는 충전을 개시한다. 따라서, 구동용 트랜지스터(3B)의 소스 전위 V_s 는 상승을 개시하고, 제2 시간대에서 구동용 트랜지스터(3B)의 게이트-소스간 전압 V_{gs} 는 $V_{in}+V_{th}-\Delta V$ 로 된다. 이와 같이 해서, 신호 전위 V_{in} 의 샘플링과 보정량 ΔV 의 조정이 행해진다. V_{in} 이 높을수록 I_{ds} 는 커지고, ΔV 의 절대값도 커진다. 따라서, 발광 휘도 레벨에 따른 이동도 보정을 행할 수 있다. 또, V_{in} 을 일정하게 한 경우, 구동용 트랜지스터(3B)의 이동도 μ 가 클수록 ΔV 의 절대값도 커진다. 바꾸어 말하면, 이동도 μ 가 클수록 부귀환량 ΔV 가 커지므로, 화소마다의 이동도 μ 의 편차를 없애는 것이 가능하다.

[0044] 마지막으로, 발광 기간(G)으로 되면, 도 7g에 도시하는 바와 같이, 주사선 WSL101이 저전위측으로 천이하고, 샘플링용 트랜지스터(3A)는 오프 상태로 된다. 이것에 의해, 구동용 트랜지스터(3B)의 게이트 g 는 신호선 DTL101로부터 절단(분리)된다. 동시에, 드레인 전류 I_{ds} 가 발광 소자(3D)를 흐르기 시작한다. 이것에 의해, 발광 소자(3D)의 애노드 전위는 구동 전류 I_{ds} 에 따라 V_{el} 상승한다. 발광 소자(3D)의 애노드 전위의 상승은, 즉 구동용 트랜지스터(3B)의 소스 전위 V_s 의 상승과 다름없다. 구동용 트랜지스터(3B)의 소스 전위 V_s 가 상승하면, 보존유지 커페시터(3C)의 부트스트랩 동작에 의해, 구동용 트랜지스터(3B)의 게이트 전위 V_g 도 연동해서 상승한다. 게이트 전위 V_g 의 상승량 V_{el} 은 소스 전위 V_s 의 상승량 V_{el} 과 동일하게 된다. 따라서, 발광 기간중 구동용 트랜지스터(3B)의 게이트-소스간 전압 V_{gs} 는 $V_{in}+V_{th}-\Delta V$ 로 일정하게 보존유지된다.

[0045]

도 8a와 도 8b는, 도 7a에 도시한 참고예이며, 샘플링 기간/이동도 보정 기간(F)에 관측되는 주사선 전위 파형 및 영상 신호선 전위 파형을 도시하고 있다. 이해를 용이하게 하기 위해서, 도 5에 도시한 표기와 동일한 포맷을 채용하고 있다. 도 8a에 도시된 파형은 화면의 라이트 스캐너(104)로부터 원방측에서 관측되는 파형을 도시하고 있고, 또 8b에 도시된 파형은 화면의 라이트 스캐너(104)에 근방측에서 관측되는 파형을 도시하고 있다. 도면에 도시하는 바와 같이, 근방측에서는 배선 저항과 배선 용량이 작기 때문에, 주사선 전위(제어 신호 펄스)는 열화하지 않는다. 이것에 대해, 원방측은 배선 저항과 배선 용량이 크기 때문에, 주사선 전위(제어 신호 펄스)는 크게 완만하게 되고 열화된다. 한편, 영상 신호 전위는 공급원인 수평 셀렉터(103)로부터 동일한 거리를 취하고 있기 때문에, 펄스의 열화의 차는 적다. 화면의 근방측과 원방측에서 주사선 전위의 파형 열화가 다르기 때문에, 근방측과 원방측에서 샘플링되는 영상 신호 전위 V1, V2에 차가 생기고 있다. 또, 이동도 보정 시간에 대해서도, 원방측과 근방측에서 t1과 t2와 같이 차가 생기고 있다. 화면의 원방측에서는 제어선 펄스의 파형 열화가 심하기 때문에, 샘플링 전위 V1은 커지고 이동도 보정 시간 t1도 길어지는 경향으로 된다. 이것에 대해, 화면의 근방측에서는 제어 신호 펄스의 파형 열화가 거의 없기 때문에, 샘플링 전위 V2 및 이동도 보정 시간 t2 모두 설계값에 가까운 값으로 된다. 이와 같이, 화면의 라이트 스캐너에 가까운 측과 면 측(즉, 화면의 좌우)에서 샘플링 전위나 이동도 보정 시간이 다르면, 화면의 좌우에 휘도차가 생기고, 세이딩으로서 시각적으로 인지(視認; visually recognized)된다.

[0046]

마지막으로, 도 9~도 11c를 참조하여 임계전압 보정 동작, 이동도 보정 동작 및 부트스트랩 동작에 대해서 더 옥히 설명한다. 도 9는, 구동용 트랜지스터의 전류 전압 특성을 도시하는 그래프이다. 특히, 구동용 트랜지스터가 포화 영역에서 동작하고 있을 때의 드레인-소스간 전류 Ids 는, $Ids = (1/2) \cdot \mu \cdot (W/L) \cdot Cox \cdot (Vgs - Vth)^2$ 으로 나타낸다. 여기서, μ 는 이동도를 나타내고, W 는 게이트폭을 나타내고, L 은 게이트 길이를 나타내며, Cox 는 단위 면적당의 게이트 산화막 용량을 나타낸다. 이 트랜지스터 특성식으로부터 분명한 바와 같이, 임계전압 Vth 가 변동하면, Vgs 가 일정하더라도 드레인-소스간 전류 Ids 가 변동한다. 여기서, 본 발명에 따른 화소는, 전술한 바와 같이 발광시의 게이트-소스간 전압 Vgs 가 $Vin + Vth - \Delta V$ 로 나타내지기 때문에, 이것을 전술한 트랜지스터 특성식에 대입하면, 드레인-소스간 전류 Ids 는, $Ids = (1/2) \cdot \mu \cdot (W/L) \cdot Cox \cdot (Vin - \Delta V)^2$ 으로 나타내어지게 되며, 임계전압 Vth 에 의존하지 않는다. 결과로서, 임계전압 Vth 가 제조 프로세스에 의해 변동하더라도, 드레인-소스간 전류 Ids 는 변동하지 않고, 유기 EL 디바이스의 발광 휘도도 변동하지 않는다.

[0047]

아무런 대책을 취하지 않으면, 도 9에 도시하는 바와 같이, 임계전압이 Vth 일 때 Vgs 에 대응하는 구동 전류가 Ids 로 되는 데 대해, 임계전압 Vth' 일 때 동일한 게이트 전압 Vgs 에 대응하는 구동 전류 Ids' 는 Ids 로 다르게 되어 버린다.

[0048]

도 10a는 도 9와 마찬가지로, 구동용 트랜지스터의 전류 전압 특성을 도시하는 그래프이다. 이동도 μ 와 μ' 가 다른 2개의 구동용 트랜지스터에 대해서, 각각 특성 커브를 예시하고 있다. 그래프로부터 분명한 바와 같이, 이동도 μ 와 μ' 가 다르면, 일정한 Vgs 이더라도 드레인-소스간 전류가 Ids 와 Ids' 와 같이 되어, 변동해 버린다.

[0049]

도 10b는, 영상 신호 전위의 샘플링시 및 이동도 보정시에 있어서의 화소의 동작을 설명하는 것이며, 이해를 용이하게 하기 위해서 발광 소자(3D)의 기생 커패시터(3I)도 도시하고 있다. 영상 신호 전위의 샘플링시, 샘플링 용 트랜지스터(3A)는 온 상태이기 때문에, 구동용 트랜지스터(3B)의 게이트 전위 Vg 는 영상 신호 전위 Vin 으로 되고, 구동용 트랜지스터(3B)의 게이트-소스간 전압 Vgs 는 $Vin + Vth$ 로 된다. 이때, 구동용 트랜지스터(3B)는 온 상태로 되고, 또 발광 소자(3D)는 컷오프 상태이기 때문에, 드레인-소스간 전류 Ids 가 발광 소자 커패시터(3I)에 흘러들어간다. 드레인-소스간 전류 Ids 가 발광 소자 커패시터(3I)에 흘러들어가면, 발광 소자 커패시터(3I)는 충전을 개시하고, 발광 소자(3D)의 애노드 전위(따라서, 구동용 트랜지스터(3B)의 소스 전위 Vs)가 상승을 개시한다. 구동용 트랜지스터(3B)의 소스 전위 Vs 가 ΔV 만큼 상승하면, 구동용 트랜지스터(3B)의 게이트-소스간 전압 Vgs 는 ΔV 만큼 감소한다. 이것이 부귀환에 의한 이동도 보정 동작이다. 게이트-소스간 전압 Vgs 의 감소량 ΔV 는, $\Delta V = Ids \cdot Cel / t$ 로 결정되고, ΔV 가 이동도 보정을 위한 파라미터로 된다. 여기서, Cel 은 발광 소자 커패시터(3I)의 용량값을 나타내고, t 는 이동도 보정 기간을 나타낸다.

[0050]

도 10c는, 이동도 보정시에 있어서의 구동용 트랜지스터(3B)의 동작점을 설명하는 그래프이다. 제조 프로세스에 있어서의 이동도 μ , μ' 의 불균일에 대해서, 상술한 이동도 보정을 가하는 것에 의해서, 최적의 보정 파라미터 ΔV 및 $\Delta V'$ 가 결정되고, 구동용 트랜지스터(3B)의 드레인-소스간 전류 Ids 및 Ids' 가 결정된다. 만일, 이동도 보정을 가하지 않으면, 게이트-소스간 전압 Vgs 에 대해서, 이동도 μ 와 μ' 가 다르면, 이것에 따라 드레인-소스간 전류도 Ids_0 와 Ids'_0 로 다르게 되어 버린다. 이것에 대처하기 위해서, 이동도 μ 및 μ' 에 대해서 각각 적절한 보정 ΔV 및 $\Delta V'$ 를 가하는 것에 의해, 드레인-소스간 전류가 Ids 및 Ids' 로 되고, 동일 레벨로

된다. 도 10c의 그래프로부터 분명한 바와 같이, 이동도 μ 가 높을 때 보정량 ΔV 가 커지는 반면, 이동도 μ' 가 작을 때 보정량 $\Delta V'$ 도 작아지도록, 부귀환을 실행하고 있다.

[0051] 도 11a는, 유기 EL 디바이스로 구성되는 발광 소자(3D)의 전류-전압 특성을 도시하는 그래프이다. 발광 소자(3D)에 전류 I_{el} 이 흐를 때, 애노드-캐소드간 전압 V_{el} 은 일의적으로(uniquely) 결정된다. 도 4i에 도시한 바와 같이, 발광 기간중 주사선 WSL101이 저전위 측으로 천이하고, 샘플링용 트랜지스터(3A)가 오프 상태로 되면, 발광 소자(3D)의 애노드는 구동용 트랜지스터(3B)의 드레인-소스간 전류 I_{ds} 로 결정되는 애노드-캐소드간 전압 V_{el} 분만큼 상승한다.

[0052] 도 11b는, 발광 소자(3D)의 애노드 전위 상승시에 있어서의 구동용 트랜지스터(3B)의 게이트 전위 V_g 와 소스 전위 V_s 의 전위 변동을 도시하는 그래프이다. 발광 소자(3D)의 애노드 상승 전압이 V_{el} 일 때, 구동용 트랜지스터(3B)의 소스도 V_{el} 만큼 상승하고, 보존유지 커패시터(3C)의 부트스트랩 동작에 의해 구동용 트랜지스터(3B)의 게이트도 V_{el} 분만큼 상승한다. 이 때문에, 부트스트랩 전에 보존유지된 구동용 트랜지스터(3B)의 게이트-소스간 전압 $V_{gs}=V_{in}+V_{th}-\Delta V$ 는, 부트스트랩 후에도 그대로 보존유지된다. 발광 소자(3D)의 시간 경과에 따른 열화(경시적인 열화)에 의해서 그의 애노드 전위가 변동해도, 구동용 트랜지스터(3B)의 게이트-소스간 전압은 항상 $V_{in}+V_{th}-\Delta V$ 로 일정하게 보존유지된다.

[0053] 도 11c는, 도 3b에서 설명한 본 발명의 화소 구성에, 기생 커패시터(7A 및 7B)를 부가한 회로도이다. 이 기생 커패시터(7A 및 7B)는 구동용 트랜지스터(3B)의 게이트 g 의 기생 커패시터이다. 전술한 부트스트랩 동작 능력은 보존유지 커패시터의 용량값을 C_s , 기생 커패시터(7A, 7B)의 용량값을 각각 C_w , C_p 로 한 경우에, $C_s/(C_s+C_w+C_p)$ 로 나타내어지고, 이것이 1에 가까울수록 부트스트랩 동작 능력이 높다. 다시 말해, 발광 소자(3D)의 시간 경과에 따른 열화에 대한 보정 능력이 높다는 것을 나타내고 있다. 본 발명에서는 구동용 트랜지스터(3B)의 게이트 g 에 접속하는 소자수를 최소한에 그치게 하고 있으며, C_p 를 거의 무시할 수 있다. 따라서, 부트스트랩 동작 능력은 $C_s/(C_s+C_w)$ 로 나타내어지며, 한없이 1에 가깝게 되며, 발광 소자(3D)의 시간 경과에 따른 열화에 대한 보정 능력이 높다는 것을 나타내고 있다.

[0054] 도 12는, 본 발명에 따른 표시 장치의 다른 실시형태를 도시하는 개략 회로도이다. 이해를 용이하게 하기 위해서, 도 3에 도시한 상기 실시형태와 대응하는 부분에는 대응하는 참조 번호를 붙이고 있다. 다른 점은, 도 3b에 도시한 실시형태가 N채널형 트랜지스터를 이용해서 화소 회로를 구성하고 있는 데 대해, 도 12의 실시형태는 P 채널형 트랜지스터를 이용해서 화소 회로를 구성하고 있는 것이다. 도 3b에 도시한 화소 회로와 완전히 마찬가지로, 도 12의 화소 회로도는 임계전압 보정 동작, 이동도 보정 동작 및 부트스트랩 동작을 행할 수가 있다.

[0055] 본 발명의 일 실시형태의 표시 장치는 도 13에 도시된 바와 같은 박막 디바이스 구조를 가진다. 도 13은 절연 기판 위에 형성된 화소의 구조를 도시하는 개략 단면도이다. 도시된 바와 같이, 화소는 복수의 박막 트랜지스터 {도 13에서, 하나의 TFT가 예시적으로 도시되어 있다}, 보존유지(holding) 커패시터와 같은 커패시터 부분 및 유기 EL 소자와 같은 발광 부분을 포함하는 트랜지스터 부분으로 이루어진다. 트랜지스터 부분과 커패시터 부분은 TFT 공정에 의해 기판 위에 형성되고, 유기 EL 소자와 같은 발광 부분이 그 위에 적층된다. 접착제에 의해 그 위에 투명한 대향 기판(opposing substrate)이 접착되어 평판 패널을 형성한다.

[0056] 본 발명의 일 실시형태의 표시 장치는 도 14에 도시된 바와 같은 평판 모듈형을 포함한다. 예를 들면, 화소 어레이 부분(화소 행렬 부분)이 절연 기판 위에 행렬 모양으로 유기 EL 소자, 박막 트랜지스터 및 박막 커패시터로 이루어진 화소들을 접착함으로써 형성되고, 유리 등으로 만들어진 대향 기판이 화소 어레이 부분의 주변 영역 위에 접착제를 코팅함으로써, 화소 어레이 부분(화소 행렬 부분)에 접착되어 디스플레이 모듈이 얻어진다. 필요하다면, 컬러 필터, 보호 필름, 광 차단 필름이 투명한 대향 기판 위에 배치될 수 있다. 연성 인쇄 회로(FPC: Flexible Print Circuit)가 외부와 화소 어레이 부분 사이에서 신호 등을 전달하기 위해 커넥터로서 디스플레이 모듈 위에 배치될 수 있다.

[0057] 전술한 본 발명의 일 실시형태의 표시 장치는 평판 패널 모양을 가지므로, 디지털 카메라, 노트형 개인용 컴퓨터, 이동 전화기, 비디오 카메라 등을 포함하는 전자 장치에서 생성되거나 입력된 비디오 신호 입력의 이미지 또는 사진을 표시하는 것과 같이 다양한 분야에서의 전자 장치의 표시에 적용 가능하다. 이러한 유형의 표시를 채택하는 전자 장치의 예가 기술된다.

[0058] 도 15는 본 발명의 일 실시형태를 채택한 텔레비전 세트를 도시한다. 이 텔레비전 세트는 전면 패널(12), 필터 유리(13) 등으로 이루어진 비디오 디스플레이 스크린(11)을 포함하고, 비디오 디스플레이 스크린(11)과 같은 본 발명의 디스플레이 표시 장치를 사용함으로써 제작된다.

[0059] 도 16은 본 발명의 일 실시형태를 채택하는 디지털 카메라를 도시한다. 상단부는 하나의 정면 보기(front view)이고, 하단부는 후면 보기(rear view)이다. 이 디지털 카메라는 테이킹 렌즈(taking lens), 후레시(flash) 발광 부분(15), 디스플레이 부분(16), 제어 스위치, 메뉴 스위치, 셔터(19) 등을 포함하고, 디스플레이 부분(16)과 같은 본 발명의 표시 장치를 사용함으로써 제작된다.

[0060] 도 17은 본 발명의 일 실시형태를 채택하는 노트형 개인용 컴퓨터를 도시한다. 몸체(20)는 문자 등이 입력될 때 동작하는 키보드(21)를 포함하고, 몸체 커버는 이미지를 디스플레이하기 위한 디스플레이 부분(22)을 포함한다. 이러한 노트형 개인용 컴퓨터는 디스플레이 부분(22)과 같은 본 발명의 표시 장치를 사용함으로써 제작된다.

[0061] 도 18은 본 발명의 일 실시형태를 채택하는 모바일 단말기 장치를 도시한다. 좌측은 개방된 상태를 보여주고, 우측은 폐쇄된 상태를 보여준다. 이러한 모바일 단말기 장치는, 상단 하우징(24), 결합 부분(한지)(25), 디스플레이(26), 서브-디스플레이(27), 화면 광(28), 카메라(29) 등을 포함하며, 디스플레이(26)와 서브-디스플레이(27)와 같은 본 발명의 일 실시형태의 디스플레이 디바이스를 사용하여 제작된다.

[0062] 도 19은 본 발명의 일 실시형태를 채택하는 비디오 카메라를 도시한다. 이 비디오 카메라는 몸체(30), 앞쪽(front side)에 배치된 피사체 테이킹 렌즈(object taking lens)(34), 사진 찍기 시작/정지 스위치(35), 모니터(36) 등을 포함하고, 모니터(36)와 같은 본 발명의 일 실시형태의 표시 장치를 사용하여 제작된다.

[0063] 당업자라면, 다양한 변형, 조합, 서브-조합(sub-combinations) 및 변경이 첨부된 청구항의 보호 범위 내에 있거나, 또는 이들의 등가물인 한에 있어서는, 디자인 요구 및 다른 요인에 따라 발생할 수 있음을 이해해야 할 것이다.

[0064] 본 출원은 일본 특허청에 출원된 일본 특허 출원 번호 2006-204057호(2006.7.27)의 우선권의 향유를 청구하며, 이 출원 전체 내용이 본 출원에 참조에 의해 병합되었다.

도면의 간단한 설명

[0065] 도 1은 일반적인 화소 구성을 도시하는 회로도.

[0066] 도 2는 도 1에 도시한 화소 회로의 동작 설명에 제공되는 타이밍 차트.

[0067] 도 3a는 본 발명의 일 실시형태에 따른 표시 장치의 전체 구성을 도시하는 블록도.

[0068] 도 3b는 본 발명의 일 실시형태에 따른 표시 장치의 회로도.

[0069] 도 4a는 도 3b에 도시한 실시형태의 동작 설명에 제공되는 타이밍차트.

[0070] 도 4b는 마찬가지로 동작 설명에 제공되는 회로도.

[0071] 도 4c는 마찬가지로 동작 설명에 제공되는 회로도.

[0072] 도 4d는 마찬가지로 동작 설명에 제공되는 회로도.

[0073] 도 4e는 마찬가지로 동작 설명에 제공되는 회로도.

[0074] 도 4f는 마찬가지로 동작 설명에 제공되는 회로도.

[0075] 도 4g는 마찬가지로 동작 설명에 제공되는 회로도.

[0076] 도 4h는 마찬가지로 동작 설명에 제공되는 회로도.

[0077] 도 4i는 마찬가지로 동작 설명에 제공되는 회로도.

[0078] 도 5a와 도 5b는 마찬가지로 동작 설명에 제공되는 과정도.

[0079] 도 6a와 도 6b는 마찬가지로 동작 설명에 제공되는 과정도.

[0080] 도 7a는 표시 장치의 구동 방법의 참고예를 도시하는 타이밍차트.

[0081] 도 7b는 참고예의 동작 설명에 제공되는 회로도.

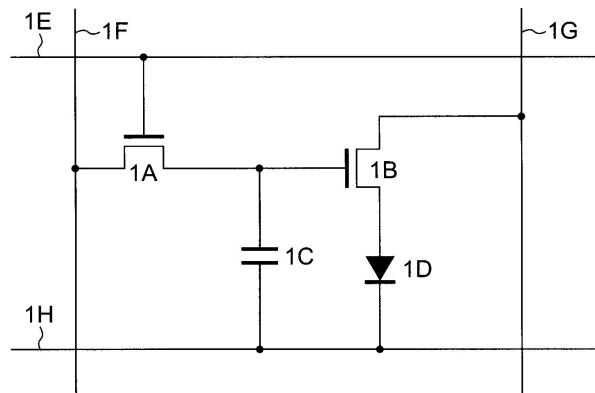
[0082] 도 7c는 마찬가지로 참고예의 동작 설명에 제공되는 회로도.

[0083] 도 7d는 마찬가지로 참고예의 동작 설명에 제공되는 회로도.

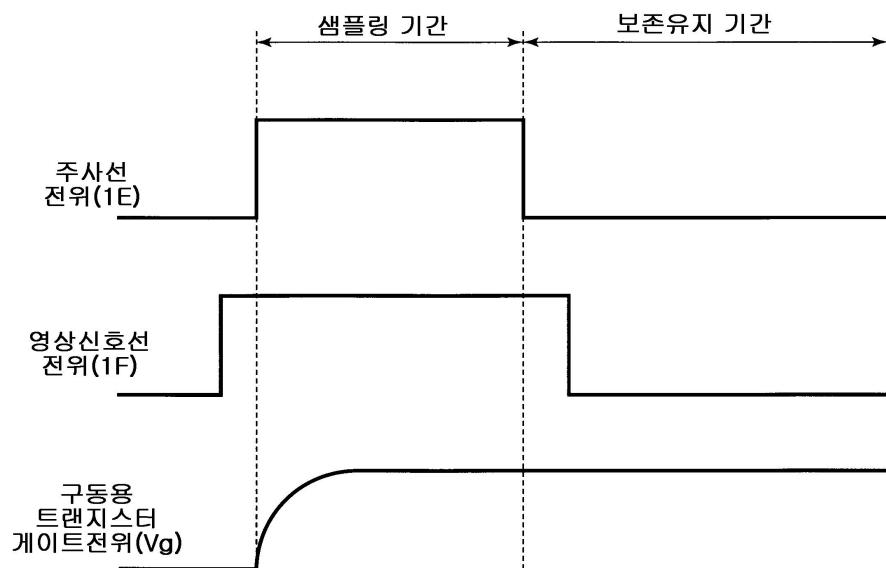
- [0084] 도 7e는 마찬가지로 참고예의 동작 설명에 제공되는 회로도.
- [0085] 도 7f는 마찬가지로 참고예의 동작 설명에 제공되는 회로도.
- [0086] 도 7g는 마찬가지로 참고예의 동작 설명에 제공되는 회로도.
- [0087] 도 8a와 도 8b는 마찬가지로 참고예의 동작 설명에 제공되는 과정도.
- [0088] 도 9는 구동용 트랜지스터의 전류-전압 특성을 도시하는 그래프.
- [0089] 도 10a는 마찬가지로 구동용 트랜지스터의 전류-전압 특성을 도시하는 그래프.
- [0090] 도 10b는 본 발명에 따른 표시 장치의 동작 설명에 제공되는 회로도.
- [0091] 도 10c는 마찬가지로 동작 설명에 제공되는 과정도.
- [0092] 도 11a는 발광 소자의 전류-전압 특성을 도시하는 그래프.
- [0093] 도 11b는 구동용 트랜지스터의 부트스트랩 동작을 설명하는 과정도.
- [0094] 도 11c는 본 발명에 따른 표시 장치의 동작 설명에 제공되는 회로도.
- [0095] 도 12는 본 발명에 또 다른 실시형태에 따른 표시 장치의 회로도.
- [0096] 도 13은 본 발명의 일 실시형태의 표시 장치의 구조를 도시하는 단면도.
- [0097] 도 14는 본 발명의 일 실시형태의 표시 장치의 모듈 구조를 도시하는 평면도.
- [0098] 도 15는 본 발명의 일 실시형태의 표시 장치를 구비한 텔레비전 세트의 사시도.
- [0099] 도 16은 본 발명의 일 실시형태의 표시 장치를 구비한 디지털 스틸(still) 카메라의 사시도.
- [0100] 도 17은 본 발명의 일 실시형태의 표시 장치를 구비한 노트형 개인용 컴퓨터의 사시도.
- [0101] 도 18은 본 발명의 일 실시형태의 표시 장치를 구비한 휴대 가능한 단말 장치를 도시하는 개략도.
- [0102] 도 19는 본 발명의 일 실시형태의 표시 장치를 구비한 비디오 카메라의 사시도.
- [0103] ※ 도면의 주요 부분에 대한 부호의 설명 ※
- | | |
|-----------------------|---------------|
| [0104] 100: 표시 장치 | 101: 화소 |
| [0105] 102: 화소 어레이부 | 103: 수평 셀렉터 |
| [0106] 104: 라이트 스캐너 | 105: 전원 스캐너 |
| [0107] 3A: 샘플링용 트랜지스터 | 3B: 구동용 트랜지스터 |
| [0108] 3C: 보존유지 커패시터 | 3D: 발광 소자 |

도면

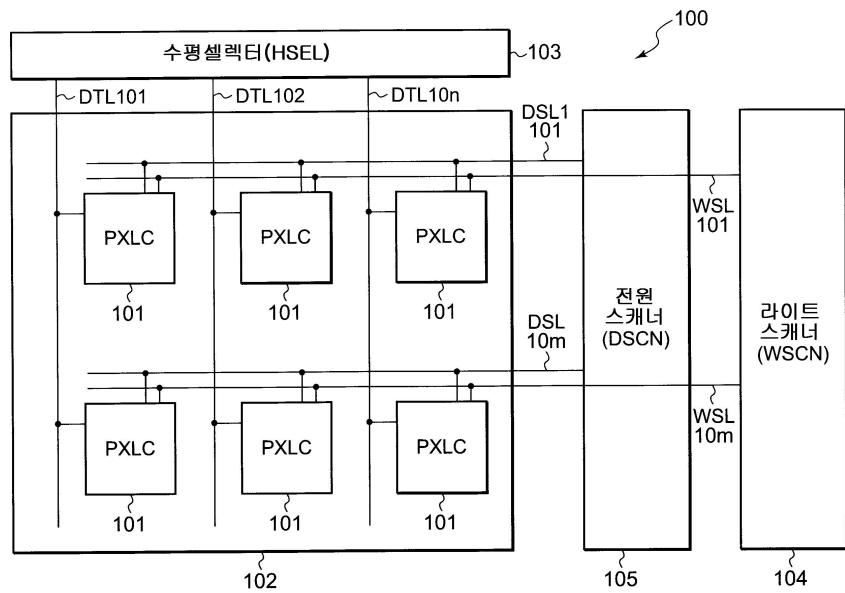
도면1



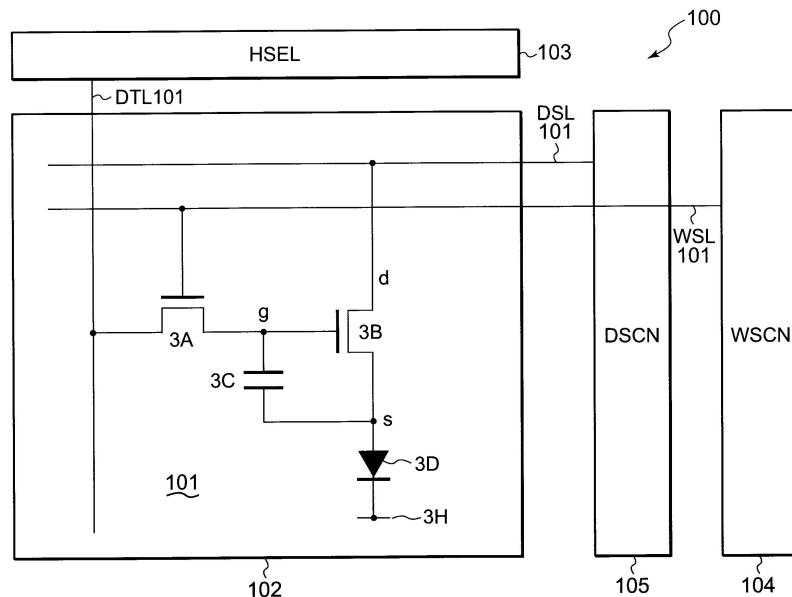
도면2



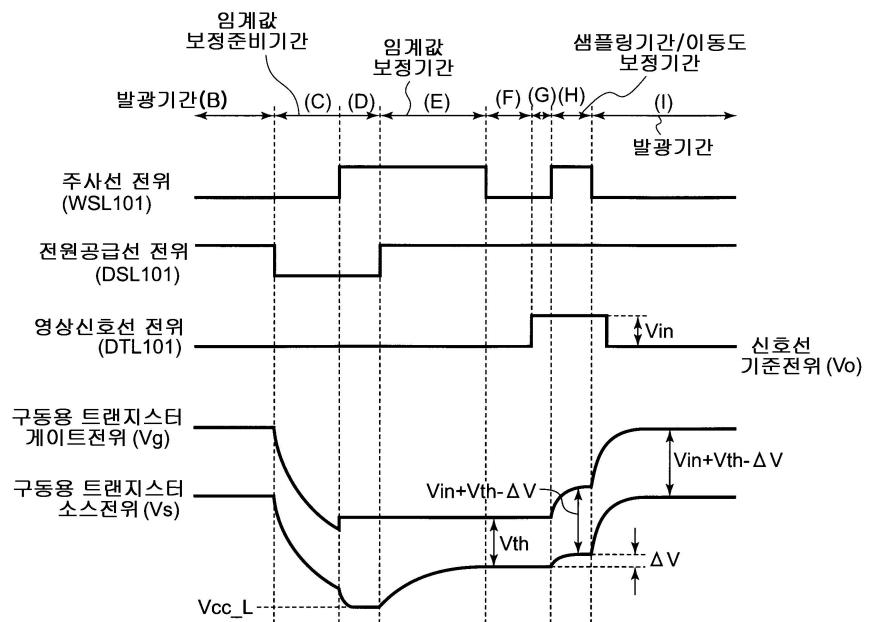
도면3a



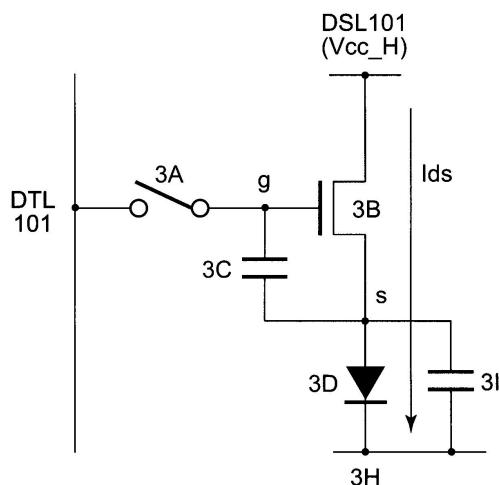
도면3b



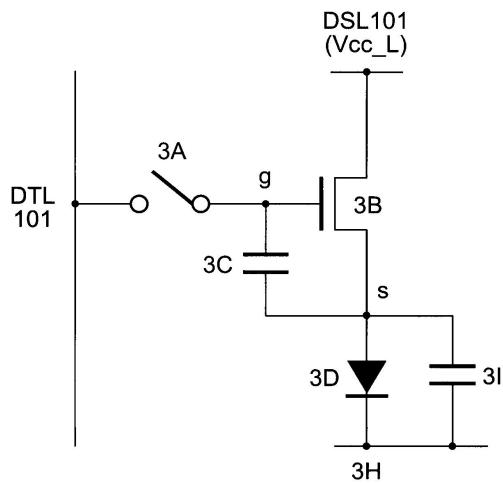
도면4a



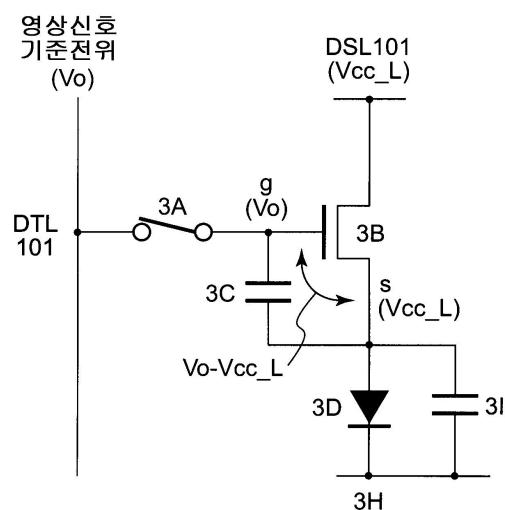
도면4b



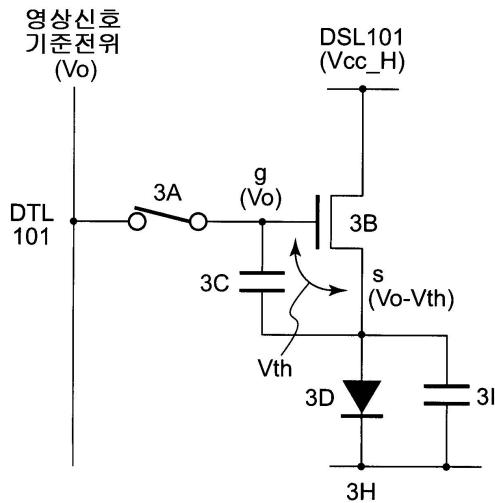
도면4c



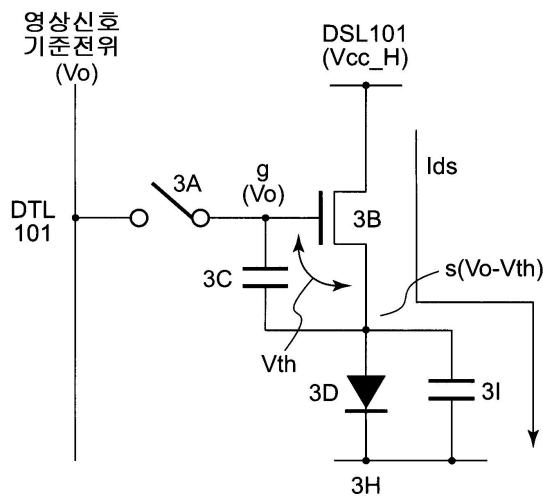
도면4d



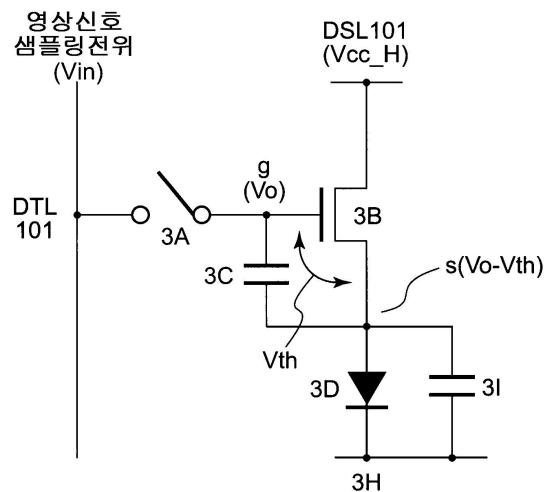
도면4e



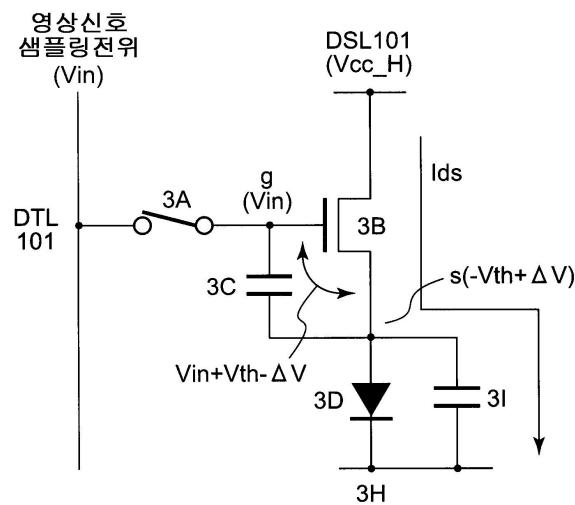
도면4f



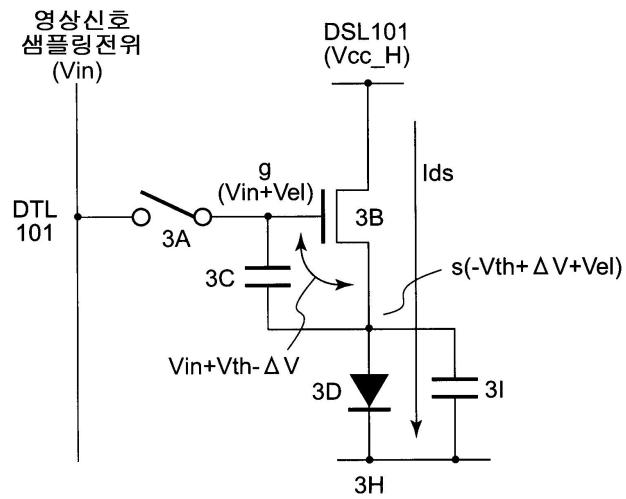
도면4g



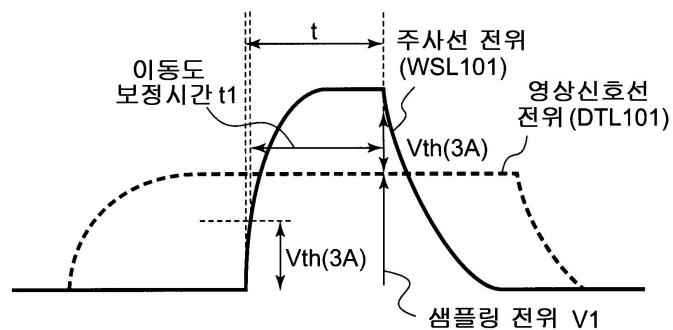
도면4h



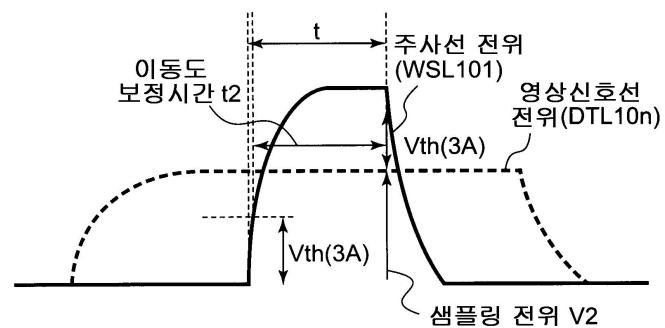
도면4i



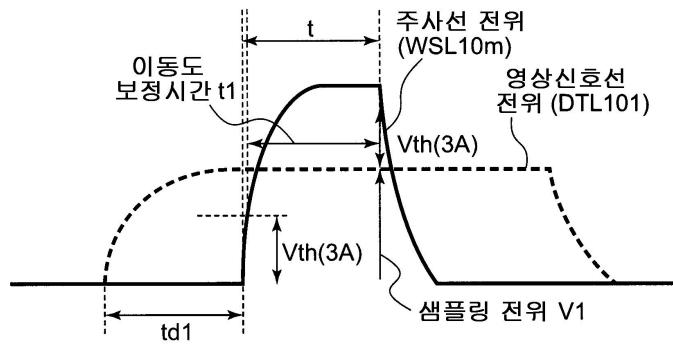
도면5a



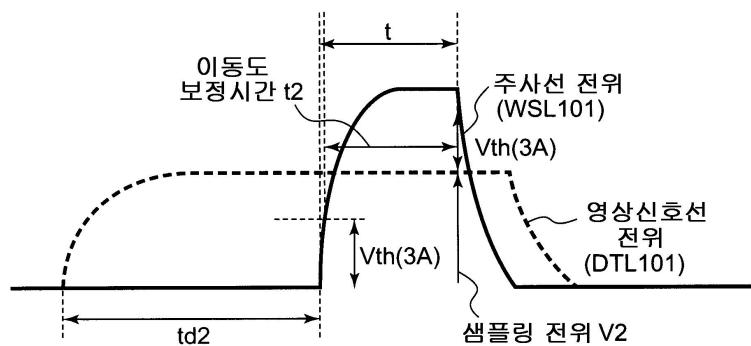
도면5b



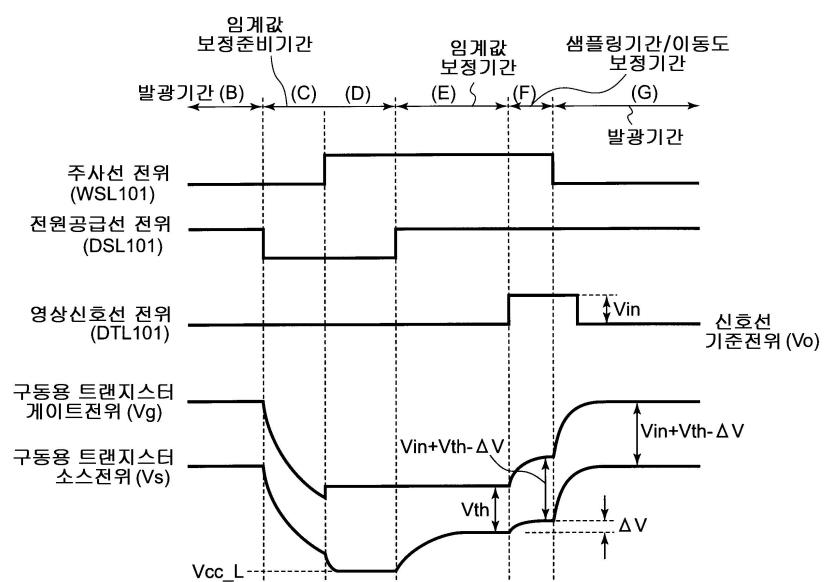
도면6a



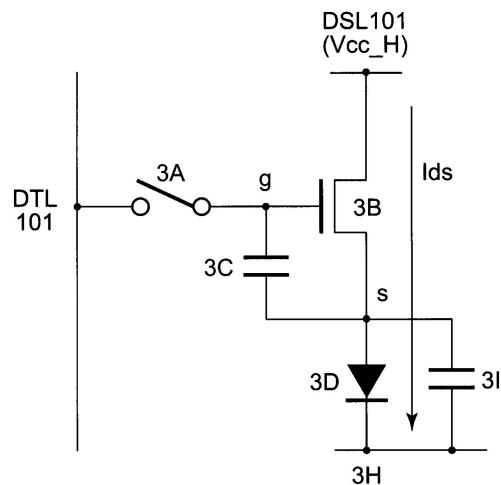
도면6b



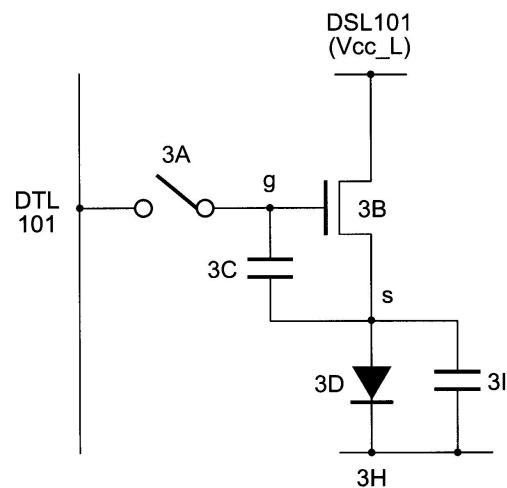
도면7a



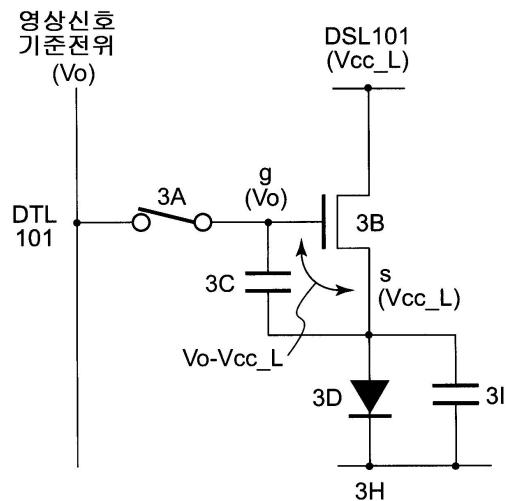
도면7b



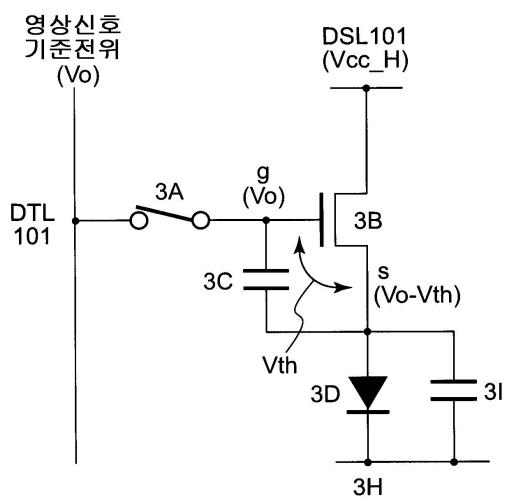
도면7c



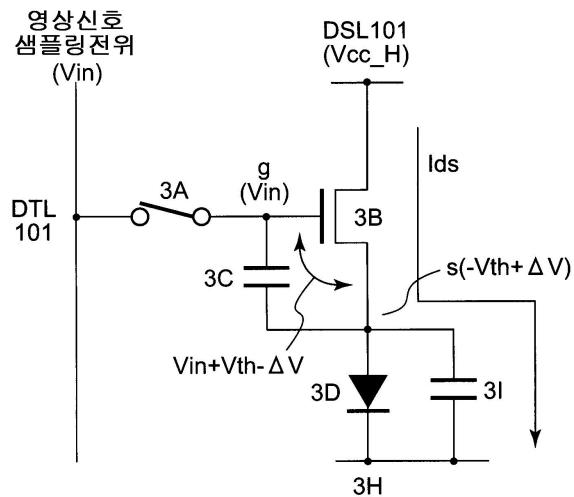
도면7d



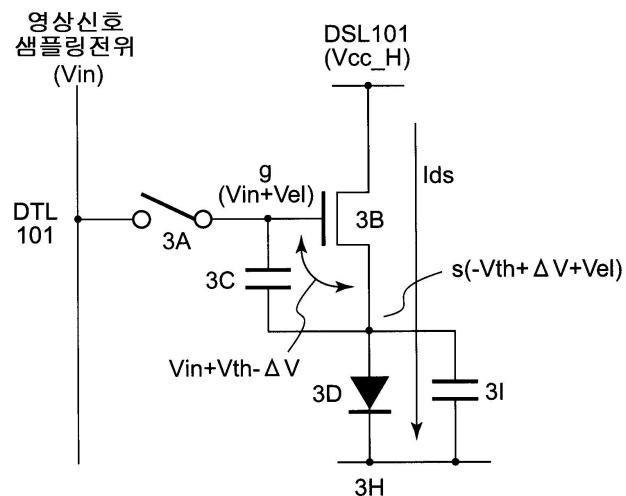
도면7e



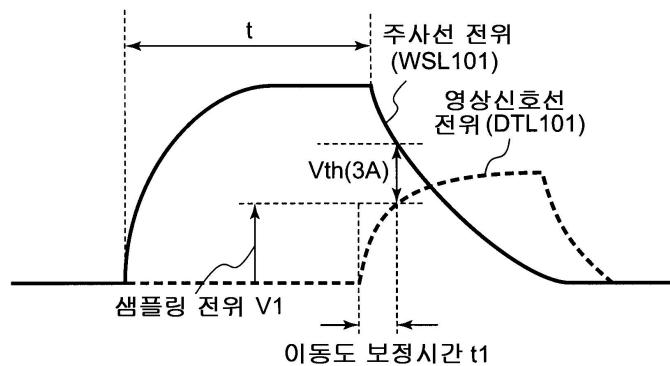
도면7f



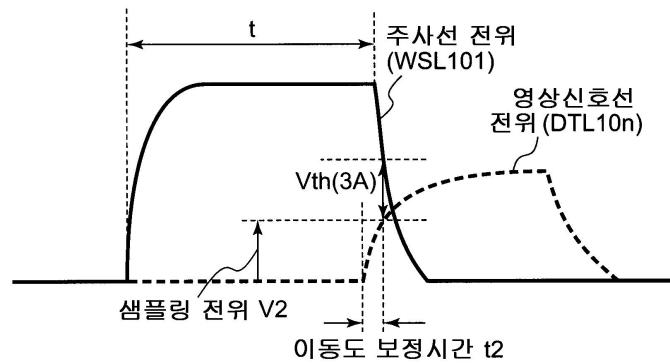
도면7g



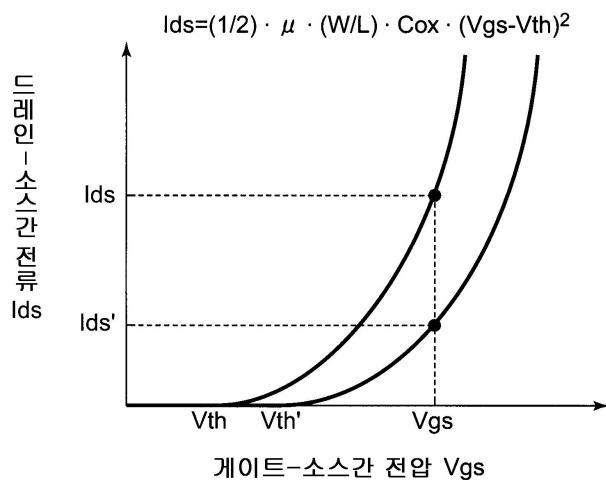
도면8a



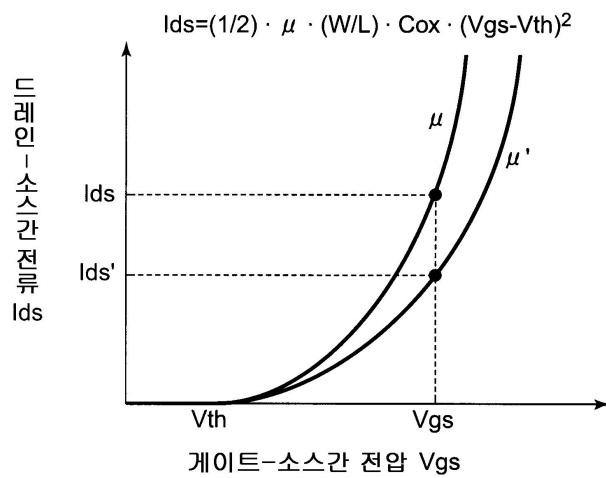
도면8b



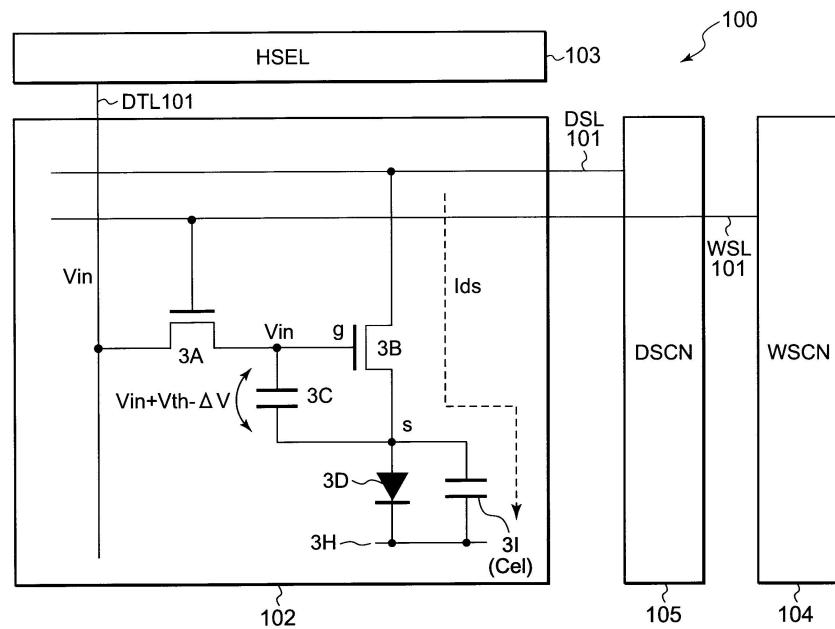
도면9



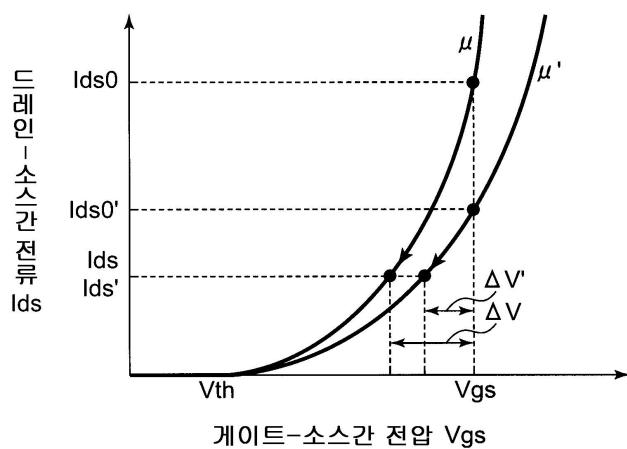
도면10a



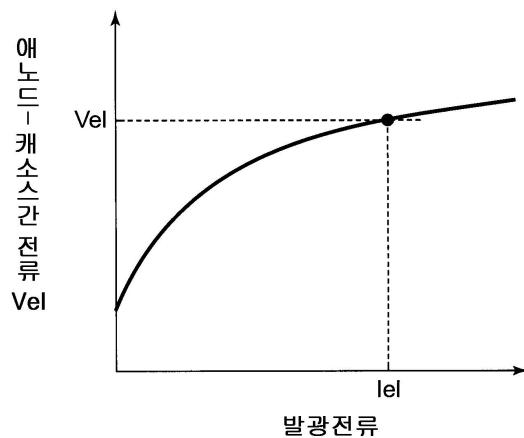
도면10b



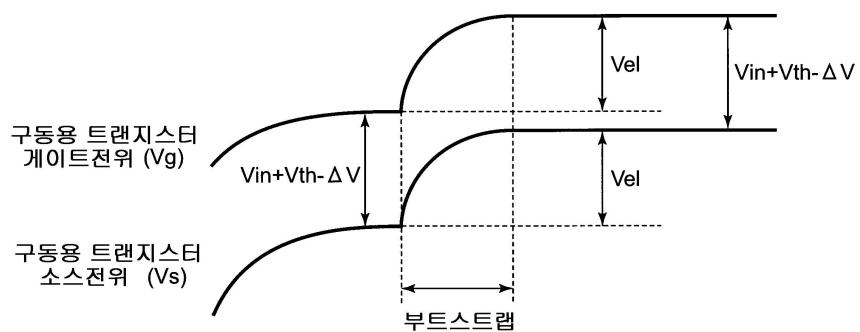
도면10c



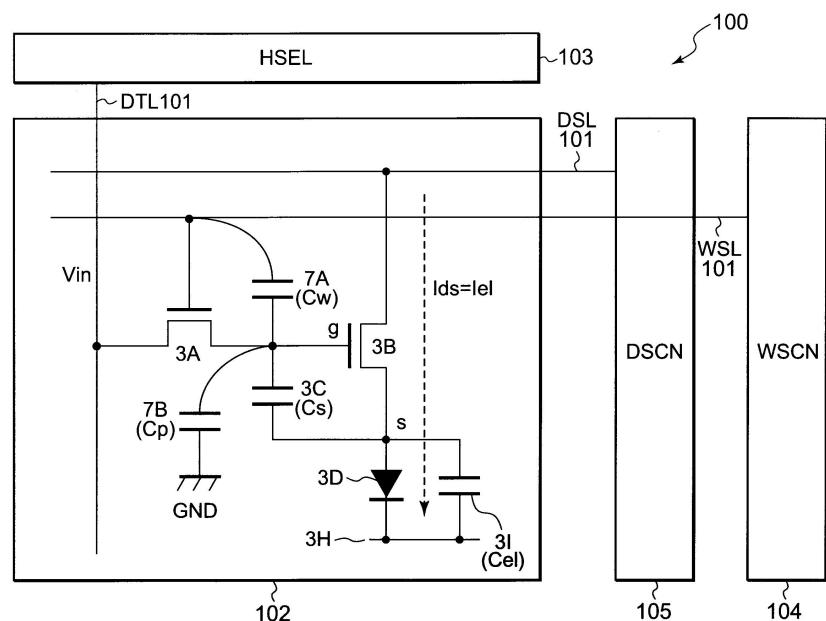
도면11a



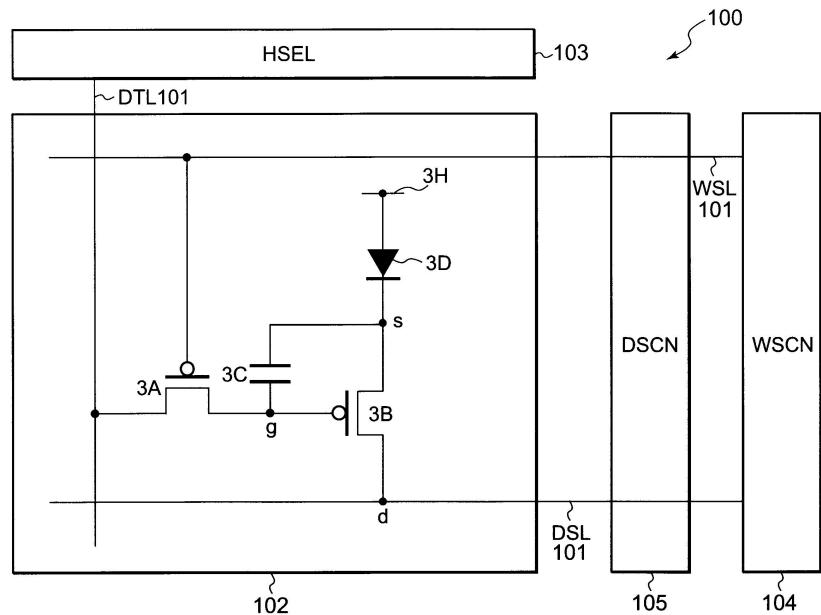
도면 11b



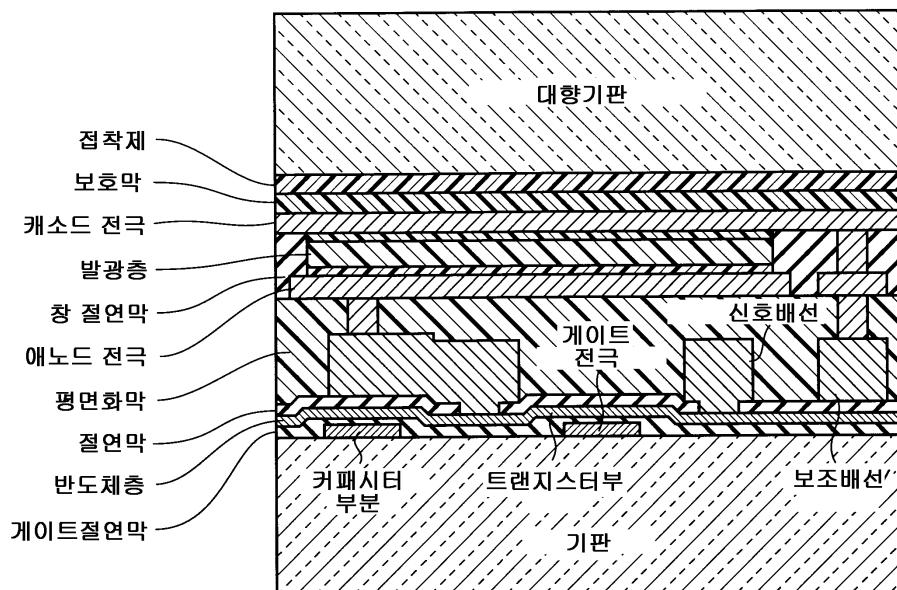
도면11c



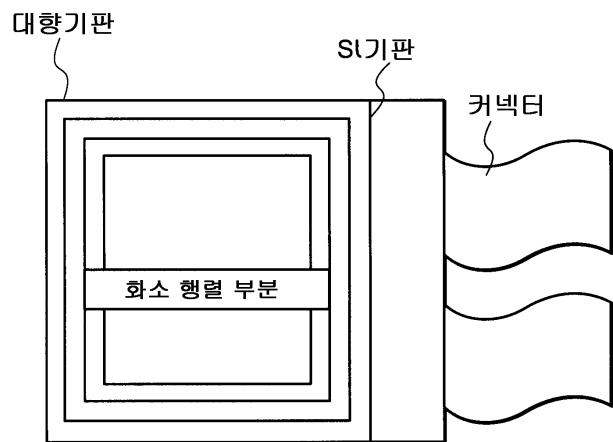
도면12



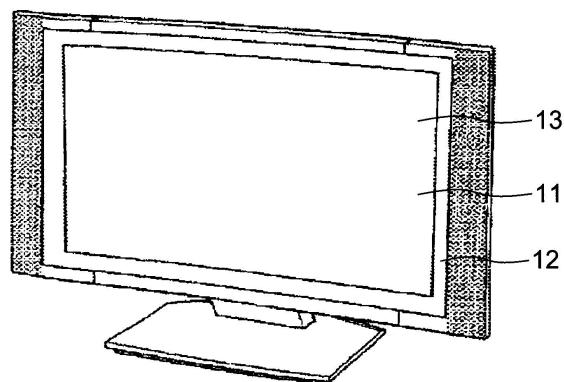
도면13



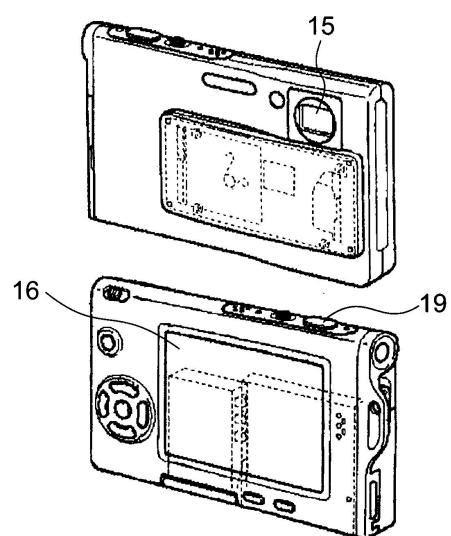
도면14



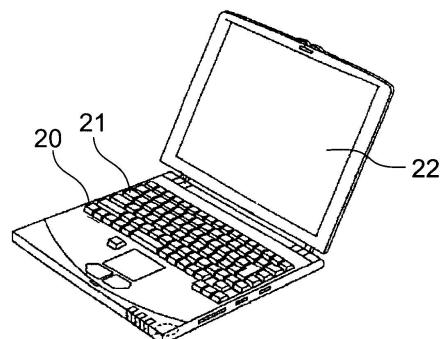
도면15



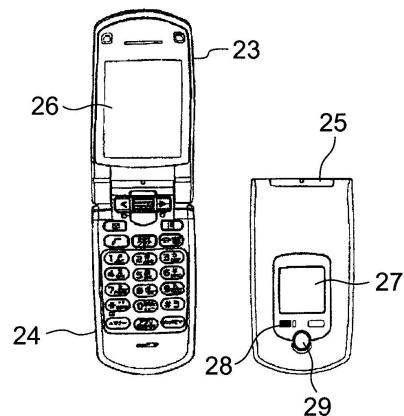
도면16



도면17



도면18



도면19

