

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 17 年 10 月 27 日 (2005.10.27)

【公開番号】特開 2004-134568 (P2004-134568A)
 【公開日】平成 16 年 4 月 30 日 (2004.4.30)
 【年通号数】公開・登録公報 2004-017
 【出願番号】特願 2002-297365 (P2002-297365)
 【国際特許分類第 7 版】

H 0 1 L 21/8234

H 0 1 L 27/088

H 0 1 L 29/78

【F I】

H 0 1 L 27/08 1 0 2 C

H 0 1 L 29/78 3 0 1 G

【手続補正書】

【提出日】平成 17 年 7 月 7 日 (2005.7.7)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

半導体基板上に第 1 の絶縁膜を形成する工程と、
 前記半導体基板上の低耐圧 MOS が形成される第 1 の領域の第 1 の絶縁膜および前記半導体基板上の高耐圧 MOS が形成される第 2 の領域のゲート電極となる部分と該ゲート電極となる部分の近傍を除く前記第 1 の絶縁膜をウェットエッチングで除去する工程と、
 前記第 1 の絶縁膜より薄い第 2 の絶縁膜を形成する工程と、
 前記低耐圧 MOS が形成される第 1 の領域上と前記高耐圧 MOS が形成される第 2 の領域上にゲート電極を同時形成する工程とからなる半導体装置の製造方法において、
 前記ゲート電極となる部分の近傍は、ゲート電極の端からの距離が 0 . 3 μ m 以上 1 . 5 μ m 以下の範囲であることを特徴とする半導体装置の製造方法。

【請求項 2】

前記第 1 の絶縁膜形成の前に高耐圧 MOS の低濃度ソースおよびドレインとなる拡散層を前記第 2 の領域中に形成することを特徴とする請求項 1 記載の半導体装置の製造方法。