

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6201465号
(P6201465)

(45) 発行日 平成29年9月27日 (2017.9.27)

(24) 登録日 平成29年9月8日 (2017.9.8)

(51) Int. Cl.

F I

G 0 9 G 3/3233 (2016.01)

G 0 9 G 3/20 (2006.01)

H 0 1 L 51/50 (2006.01)

G 0 9 G 3/3233

G 0 9 G 3/20 6 1 1 H

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/20 6 4 1 D

G 0 9 G 3/20 6 4 2 A

請求項の数 19 (全 23 頁) 最終頁に続く

(21) 出願番号 特願2013-142831 (P2013-142831)
 (22) 出願日 平成25年7月8日 (2013.7.8)
 (65) 公開番号 特開2015-14763 (P2015-14763A)
 (43) 公開日 平成27年1月22日 (2015.1.22)
 審査請求日 平成28年2月12日 (2016.2.12)

(73) 特許権者 000002185
 ソニー株式会社
 東京都港区港南1丁目7番1号
 (74) 代理人 100094363
 弁理士 山本 孝久
 (74) 代理人 100118290
 弁理士 吉井 正明
 (72) 発明者 小野山 有亮
 東京都港区港南1丁目7番1号 ソニー株
 式会社内
 (72) 発明者 山下 淳一
 東京都港区港南1丁目7番1号 ソニー株
 式会社内

最終頁に続く

(54) 【発明の名称】 表示装置、表示装置の駆動方法、及び、電子機器

(57) 【特許請求の範囲】

【請求項 1】

発光部を駆動する P チャンネル型の駆動トランジスタ、信号線と駆動トランジスタのゲート電極との間に接続され、信号線を通して供給される信号電圧を書き込むサンプリングトランジスタ、電源電圧のノードと駆動トランジスタのソース電極との間に接続され、発光部の発光 / 非発光を制御する発光制御トランジスタ、駆動トランジスタのゲート電極とソース電極との間に接続され、駆動トランジスタの閾値電圧に相当する電圧を保持する保持容量、及び、駆動トランジスタのソース電極と固定電位のノードとの間に接続された補助容量を含む画素回路が配置されて成る画素アレイ部と、

閾値補正の際に、駆動トランジスタのソース電極に第 1 の電圧を、ゲート電極に第 1 の電圧との差が駆動トランジスタの閾値電圧よりも小さい第 2 の電圧をそれぞれ書き込み、しかる後、駆動トランジスタのソース電極をフローティングにした状態でゲート電極に対して閾値補正に用いる基準電圧を書き込む駆動を行う駆動部と、
 を備え、

第 2 の電圧は、信号線に書き込まれ、サンプリングトランジスタによってサンプリングされる電圧であり、

駆動部は、信号線に対して第 2 の電圧を書き込むのに先立って、第 2 の電圧と信号電圧との間の中間電圧を書き込む表示装置。

【請求項 2】

第 1 の電圧は、画素の電源電圧である請求項 1 に記載の表示装置。

10

20

【請求項 3】

駆動部は、発光制御トランジスタを導通状態にすることによって駆動トランジスタのソース電極に電源電圧を書き込み、発光制御トランジスタを非導通状態にすることによって駆動トランジスタのソース電極をフローティングの状態にする請求項 2 に記載の表示装置。

【請求項 4】

第 2 の電圧は、画素の電源電圧と同じである請求項 1 から請求項 3 のいずれか 1 項に記載の表示装置。

【請求項 5】

第 2 の電圧は、画素の電源電圧と異なる電圧である請求項 1 から請求項 3 のいずれか 1 項に記載の表示装置。

10

【請求項 6】

駆動部は、信号線を通して与えられる第 2 の電圧を、サンプリングトランジスタのサンプリングによって書き込む請求項 1 から請求項 5 のいずれか 1 項に記載の表示装置。

【請求項 7】

駆動部は、信号線を通して与えられる基準電圧を、サンプリングトランジスタのサンプリングによって書き込む請求項 1 から請求項 5 のいずれか 1 項に記載の表示装置。

【請求項 8】

駆動部は、基準電圧を書き込んだときの保持容量及び補助容量による容量カップリングによって駆動トランジスタのソース電位を上げる請求項 1 から請求項 7 のいずれか 1 項に記載の表示装置。

20

【請求項 9】

駆動部は、基準電圧を書き込んだときの保持容量及び補助容量による容量カップリングによって駆動トランジスタのゲート - ソース間電圧を拡大する請求項 1 から請求項 7 のいずれか 1 項に記載の表示装置。

【請求項 10】

保持容量の容量値は、補助容量の容量値以上である請求項 1 から請求項 9 のいずれか 1 項に記載の表示装置。

【請求項 11】

画素回路の動作点として、最大かかる電圧が（電源電圧 - 信号電圧）である請求項 1 から請求項 10 のいずれか 1 項に記載の表示装置。

30

【請求項 12】

保持容量は、高誘電率材料から成る請求項 11 に記載の表示装置。

【請求項 13】

補助容量は、高誘電率材料から成る請求項 11 に記載の表示装置。

【請求項 14】

中間電圧は、基準電圧である請求項 1 から請求項 13 のいずれか 1 項に記載の表示装置。

【請求項 15】

発光部は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子から構成されている請求項 1 から請求項 14 のいずれか 1 項に記載の表示装置。

40

【請求項 16】

電流駆動型の電気光学素子は、有機エレクトロルミネッセンス素子である請求項 15 に記載の表示装置。

【請求項 17】

サンプリングトランジスタ及び発光制御トランジスタは、Pチャネル型のトランジスタから成る請求項 1 から請求項 16 のいずれか 1 項に記載の表示装置。

【請求項 18】

発光部を駆動するPチャネル型の駆動トランジスタ、信号線と駆動トランジスタのゲート電極との間に接続され、信号線を通して供給される信号電圧を書き込むサンプリングト

50

ランジスタ、電源電圧のノードと駆動トランジスタのソース電極との間に接続され、発光部の発光／非発光を制御する発光制御トランジスタ、駆動トランジスタのゲート電極とソース電極との間に接続され、駆動トランジスタの閾値電圧に相当する電圧を保持する保持容量、及び、駆動トランジスタのソース電極と固定電位のノードとの間に接続された補助容量を含む画素回路が配置されて成る表示装置の駆動に当たって、

閾値補正の際に、

駆動トランジスタのソース電極に第１の電圧を、ゲート電極に第１の電圧との差が駆動トランジスタの閾値電圧よりも小さい第２の電圧をそれぞれ書き込み、

次いで、駆動トランジスタのソース電極をフローティングにし、

しかる後、駆動トランジスタのゲート電極に対して閾値補正に用いる基準電圧を書き込み、

第２の電圧は、信号線に書き込まれ、サンプリングトランジスタによってサンプリングされる電圧であり、

信号線に対して第２の電圧を書き込むのに先立って、第２の電圧と信号電圧との間の中間電圧を書き込む表示装置の駆動方法。

【請求項１９】

発光部を駆動するＰチャネル型の駆動トランジスタ、信号線と駆動トランジスタのゲート電極との間に接続され、信号線を通して供給される信号電圧を書き込むサンプリングトランジスタ、電源電圧のノードと駆動トランジスタのソース電極との間に接続され、発光部の発光／非発光を制御する発光制御トランジスタ、駆動トランジスタのゲート電極とソース電極との間に接続され、駆動トランジスタの閾値電圧に相当する電圧を保持する保持容量、及び、駆動トランジスタのソース電極と固定電位のノードとの間に接続された補助容量を含む画素回路が配置されて成る画素アレイ部と、

閾値補正の際に、駆動トランジスタのソース電極に第１の電圧を、ゲート電極に第１の電圧との差が駆動トランジスタの閾値電圧よりも小さい第２の電圧をそれぞれ書き込み、しかる後、駆動トランジスタのソース電極をフローティングにした状態でゲート電極に対して閾値補正に用いる基準電圧を書き込む駆動を行う駆動部と、
を備え、

第２の電圧は、信号線に書き込まれ、サンプリングトランジスタによってサンプリングされる電圧であり、

駆動部は、信号線に対して第２の電圧を書き込むのに先立って、第２の電圧と信号電圧との間の中間電圧を書き込む表示装置を有する電子機器。

【発明の詳細な説明】

【技術分野】

【０００１】

本開示は、表示装置、表示装置の駆動方法、及び、電子機器に関し、特に、発光部を含む画素が行列状(マトリクス状)に配置されて成る平面型(フラットパネル型)の表示装置、当該表示装置の駆動方法、及び、当該表示装置を有する電子機器に関する。

【背景技術】

【０００２】

平面型の表示装置の一つとして、発光部(発光素子)に流れる電流値に応じて発光輝度に変化する、所謂、電流駆動型の電気光学素子を画素の発光部として用いる表示装置がある。電流駆動型の電気光学素子としては、例えば、有機材料のエレクトロルミネッセンス(Electro Luminescence: EL)を利用し、有機薄膜に電界をかけると発光する現象を用いた有機EL素子が知られている。

【０００３】

この有機EL表示装置に代表される平面型の表示装置には、発光部を駆動する駆動トランジスタとして、Ｐチャネル型のトランジスタを用いるとともに、当該駆動トランジスタの閾値電圧や移動度のばらつきを補正する機能を有するものがある。この画素回路は、駆動トランジスタの他に、サンプリングトランジスタ、スイッチングトランジスタ、保持容

10

20

30

40

50

量、及び、補助容量を有する構成となっている（例えば、特許文献 1 参照）。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2008 - 287141 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

上記の従来例に係る表示装置では、閾値電圧の補正準備期間（閾値補正準備期間）中に発光部に僅かな貫通電流が流れることになるため、非発光期間であるにも拘わらず、信号電圧の階調に依らず毎フレーム、一定輝度で発光部が発光してしまう。結果的に、表示パネルのコントラストの低下という問題を引き起こす。

10

【0006】

本開示は、非発光期間で発光部に流れる貫通電流を抑制し、コントラストの低下という問題を解消することが可能な表示装置、当該表示装置の駆動方法、及び、当該表示装置を有する電子機器を提供することを目的とする。

【課題を解決するための手段】

【0007】

上記の目的を達成するための本開示の表示装置は、

発光部を駆動する P チャンネル型の駆動トランジスタ、信号電圧を書き込むサンプリングトランジスタ、発光部の発光 / 非発光を制御する発光制御トランジスタ、駆動トランジスタのゲート電極とソース電極との間に接続された保持容量、及び、駆動トランジスタのソース電極に接続された補助容量を含む画素回路が配置されて成る画素アレイ部と、

20

閾値補正の際に、駆動トランジスタのソース電極に第 1 の電圧を、ゲート電極に第 1 の電圧との差が駆動トランジスタの閾値電圧よりも小さい第 2 の電圧をそれぞれ書き込み、しかる後、駆動トランジスタのソース電極をフローティングにした状態でゲート電極に対して閾値補正に用いる基準電圧を書き込む駆動を行う駆動部と、を備える。

【0008】

上記の目的を達成するための本開示の表示装置の駆動方法は、

30

発光部を駆動する P チャンネル型の駆動トランジスタ、信号電圧を書き込むサンプリングトランジスタ、発光部の発光 / 非発光を制御する発光制御トランジスタ、駆動トランジスタのゲート電極とソース電極との間に接続された保持容量、及び、駆動トランジスタのソース電極に接続された補助容量を含む画素回路が配置されて成る表示装置の駆動に当たって、

閾値補正の際に、

駆動トランジスタのソース電極に第 1 の電圧を、ゲート電極に第 1 の電圧との差が駆動トランジスタの閾値電圧よりも小さい第 2 の電圧をそれぞれ書き込み、

次いで、駆動トランジスタのソース電極をフローティングにし、

しかる後、駆動トランジスタのゲート電極に対して閾値補正に用いる基準電圧を書き込む。

40

【0009】

上記の目的を達成するための本開示の電子機器は、

発光部を駆動する P チャンネル型の駆動トランジスタ、信号電圧を書き込むサンプリングトランジスタ、発光部の発光 / 非発光を制御する発光制御トランジスタ、駆動トランジスタのゲート電極とソース電極との間に接続された保持容量、及び、駆動トランジスタのソース電極に接続された補助容量を含む画素回路が配置されて成る画素アレイ部と、

閾値補正の際に、駆動トランジスタのソース電極に第 1 の電圧を、ゲート電極に第 1 の電圧との差が駆動トランジスタの閾値電圧よりも小さい第 2 の電圧をそれぞれ書き込み、しかる後、駆動トランジスタのソース電極をフローティングにした状態でゲート電極に対

50

して閾値補正に用いる基準電圧を書き込む駆動を行う駆動部と、
を備える表示装置を有する。

【 0 0 1 0 】

上記の構成の表示装置、その駆動方法、あるいは、電子機器において、駆動トランジスタのソース電極に第 1 の電圧を、ゲート電極に第 2 の電圧にそれぞれ書き込むことで、駆動トランジスタのゲート - ソース間電圧は、駆動トランジスタの閾値電圧よりも小さくなる。これにより、駆動トランジスタが非導通状態となるため、発光部の電流の供給が行われず、発光部は消光状態となる。その後、ソース電極がフローティングの状態にある駆動トランジスタのゲート電極に対して閾値補正のための基準電圧を書き込む。このとき、保持容量及び補助容量による容量カップリングによって、駆動トランジスタのソース電位がゲート電位に追従して下降するため、駆動トランジスタのゲート - ソース間電圧が閾値電圧以上に拡大する。これにより、駆動トランジスタのゲート電位を初期化するための基準電圧の書込みと同時に、保持容量及び補助容量による容量カップリングによって駆動トランジスタのゲート - ソース間電圧が閾値電圧以上に設定される。従って、貫通電流が流れる閾値補正準備期間を設けなくて済むため、非発光期間での発光部への貫通電流を抑制できる。

10

【発明の効果】

【 0 0 1 1 】

本開示によれば、非発光期間での発光部への貫通電流を抑制できるため、コントラストの低下という問題を解消することができる。

20

尚、ここに記載された効果に必ずしも限定されるものではなく、本明細書中に記載されたいずれかの効果であってもよい。また、本明細書に記載された効果はあくまで例示であって、これに限定されるものではなく、また付加的な効果があってもよい。

【図面の簡単な説明】

【 0 0 1 2 】

【図 1】図 1 は、本開示の前提となるアクティブマトリクス型表示装置の基本的な構成の概略を示すシステム構成図である。

【図 2】図 2 は、本開示の前提となるアクティブマトリクス型表示装置における画素（画素回路）の回路例を示す回路図である。

【図 3】図 3 は、本開示の前提となるアクティブマトリクス型表示装置の回路動作を説明するためのタイミング波形図である。

30

【図 4】図 4 は、本開示の実施形態に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。

【図 5】図 5 は、本開示の実施形態に係るアクティブマトリクス型表示装置の回路動作を説明するためのタイミング波形図である。

【図 6】図 6 A は、回路動作を説明する動作説明図（その 1）であり、図 6 B は、回路動作を説明する動作説明図（その 2）である。

【図 7】図 7 A は、回路動作を説明する動作説明図（その 3）であり、図 7 B は、回路動作を説明する動作説明図（その 4）である。

【図 8】図 8 A は、回路動作を説明する動作説明図（その 5）であり、図 8 B は、回路動作を説明する動作説明図（その 6）である。

40

【図 9】図 9 は、映像信号の信号電圧 V_{sig} から直接参照電圧 V_{ref} を切り替える場合の不具合についての説明図である。

【図 10】図 10 は、本開示の実施形態の変形例に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。

【図 11】図 11 は、本開示の実施形態の変形例に係るアクティブマトリクス型表示装置の回路動作を説明するためのタイミング波形図である。

【発明を実施するための形態】

【 0 0 1 3 】

以下、本開示の技術を実施するための形態（以下、「実施形態」と記述する）について

50

図面を用いて詳細に説明する。本開示は実施形態に限定されるものではなく、実施形態における種々の数値などは例示である。以下の説明において、同一要素又は同一機能を有する要素には同一符号を用いることとし、重複する説明は省略する。尚、説明は以下の順序で行う。

- 1．本開示の表示装置、表示装置の駆動方法、及び、電子機器、全般に関する説明
- 2．本開示の前提となるアクティブマトリクス型表示装置
 - 2 - 1．システム構成
 - 2 - 2．画素回路
 - 2 - 3．基本的な回路動作
 - 2 - 4．閾値補正準備期間での不具合について

10

- 3．実施形態の説明
- 4．変形例
- 5．電子機器

【0014】

< 本開示の表示装置、表示装置の駆動方法、及び、電子機器、全般に関する説明 >

本開示の表示装置、表示装置の駆動方法、及び、電子機器にあつては、発光部を駆動する駆動トランジスタとして、Pチャネル型のトランジスタを用いる構成を採っている。駆動トランジスタとして、Nチャネル型のトランジスタではなく、Pチャネル型のトランジスタを用いるのは次の理由による。

【0015】

20

トランジスタをガラス基板のような絶縁体上ではなく、シリコンのような半導体上に形成する場合を想定すると、トランジスタは、ソース/ゲート/ドレインの3端子ではなく、ソース/ゲート/ドレイン/バックゲート(ベース)の4端子となる。そして、駆動トランジスタとしてNチャネル型のトランジスタを用いた場合、バックゲート(基板)電位が0Vとなり、駆動トランジスタの閾値電圧の画素毎のばらつきを補正する動作などに悪影響を及ぼすことになる。

【0016】

また、トランジスタの特性ばらつきは、LDD(Lightly Doped Drain)領域を持つNチャネル型のトランジスタに比べて、LDD領域を持たないPチャネル型のトランジスタの方が小さく、画素の微細化、ひいては、表示装置の高精細化を図る上で有利である。このような理由などから、シリコンのような半導体上への形成を想定した場合、駆動トランジスタとして、Nチャネル型のトランジスタではなく、Pチャネル型のトランジスタを用いるのが好ましい。

30

【0017】

本開示の表示装置は、Pチャネル型の駆動トランジスタの他に、サンプリングトランジスタ、発光制御トランジスタ、保持容量、及び、補助容量を有する画素回路が配置されて成る平面型(フラットパネル型)の表示装置である。平面型表示装置としては、有機EL表示装置、液晶表示装置、プラズマ表示装置などを例示することができる。これらの表示装置のうち、有機EL表示装置は、有機材料のエレクトロルミネッセンスを利用し、有機薄膜に電界をかけると発光する現象を用いた有機エレクトロルミネッセンス素子(以下、「有機EL素子」と記述する)を画素の発光素子(電気光学素子)として用いている。

40

【0018】

画素の発光部として有機EL素子を用いる有機EL表示装置は次のような特長を持っている。すなわち、有機EL素子が10V以下の印加電圧で駆動できるために、有機EL表示装置は低消費電力である。有機EL素子が自発光型の素子であるために、有機EL表示装置は、同じ平面型の表示装置である液晶表示装置に比べて、画像の視認性が高く、しかも、バックライト等の照明部材を必要としないために軽量化及び薄型化が容易である。更に、有機EL素子の応答速度が数マイクロ秒程度と非常に高速であるために、有機EL表示装置は動画表示時の残像が発生しない。

【0019】

50

発光部を構成する有機EL素子は、自発光型の素子であるとともに、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子である。電流駆動型の電気光学素子としては、有機EL素子の他に、無機EL素子、LED素子、半導体レーザー素子などを例示することができる。

【0020】

有機EL表示装置等の平面型の表示装置は、表示部を備える各種の電子機器において、その表示部（表示装置）として用いることができる。各種の電子機器としては、ヘッドマウントディスプレイ、デジタルカメラ、ビデオカメラ、ゲーム機、ノート型パーソナルコンピュータ、電子書籍等の携帯情報機器、PDA（Personal Digital Assistant）や携帯電話機等の携帯通信機器などを例示することができる。

10

【0021】

本開示の表示装置、表示装置の駆動方法、及び、電子機器にあっては、第1の電圧について、画素の電源電圧である構成とすることができる。このとき、発光制御トランジスタについて、電源電圧のノードと駆動トランジスタのソース電極との間に接続する構成とすることができる。そして、発光制御トランジスタを導通状態にすることによって駆動トランジスタのソース電極に電源電圧を書き込むことができ、また、発光制御トランジスタを非導通状態にすることによって駆動トランジスタのソース電極をフローティングの状態にすることができる。

【0022】

上述した好ましい構成を含む本開示の表示装置、表示装置の駆動方法、及び、電子機器にあっては、第2の電圧について、画素の電源電圧と同じ電圧である構成とすることができる。あるいは又、第2の電圧について、画素の電源電圧と異なる電圧である構成とすることができる。

20

【0023】

また、上述した好ましい構成を含む本開示の表示装置、表示装置の駆動方法、及び、電子機器にあっては、サンプリングトランジスタについて、信号線と駆動トランジスタのゲート電極との間に接続された構成とすることができる。このとき、第2の電圧について、サンプリングトランジスタのサンプリングによって書き込む構成とすることができる。あるいは又、基準電圧について、サンプリングトランジスタのサンプリングによって書き込む構成とすることができる。

30

【0024】

また、上述した好ましい構成を含む本開示の表示装置、表示装置の駆動方法、及び、電子機器にあっては、基準電圧を書き込んだときの保持容量及び補助容量による容量カップリングによって駆動トランジスタのソース電位を上げる構成とすることができる。あるいは又、基準電圧を書き込んだときの保持容量及び補助容量による容量カップリングによって駆動トランジスタのゲート-ソース間電圧を拡大する構成とすることができる。

【0025】

また、上述した好ましい構成を含む本開示の表示装置、表示装置の駆動方法、及び、電子機器にあっては、保持容量の容量値については任意に設定可能であるが、好ましくは、補助容量の容量値以上に設定するのがよい。

40

【0026】

また、上述した好ましい構成を含む本開示の表示装置、表示装置の駆動方法、及び、電子機器にあっては、画素回路の動作点として、最大かかる電圧が（電源電圧-信号電圧）である構成とすることができる。このとき、保持容量及び補助容量に対して、高誘電率材料を適用する構成とすることができる。

【0027】

また、上述した好ましい構成を含む本開示の表示装置、表示装置の駆動方法、及び、電子機器にあっては、第2の電圧について、信号線に書き込む構成とし、サンプリングトランジスタによってサンプリングされる構成とすることができる。このとき、信号線に対して第2の電圧を書き込むのに先立って、第2の電圧と信号電圧との間の中間電圧を書き込

50

む構成とすることができる。

【0028】

また、上述した好ましい構成を含む本開示の表示装置、表示装置の駆動方法、及び、電子機器にあっては、サンプリングトランジスタ及び発光制御トランジスタについて、駆動トランジスタと同じPチャネル型のトランジスタから成る構成とすることができる。

【0029】

<本開示の前提となるアクティブマトリクス型表示装置>

[システム構成]

図1は、本開示の前提となるアクティブマトリクス型表示装置の基本的な構成の概略を示すシステム構成図である。本開示の前提となるアクティブマトリクス型表示装置は、特許文献1に記載の従来例に係るアクティブマトリクス型表示装置でもある。

10

【0030】

アクティブマトリクス型表示装置は、電気光学素子に流れる電流を、当該電気光学素子と同じ画素回路内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタによって制御する表示装置である。絶縁ゲート型電界効果トランジスタとしては、典型的には、TFT (Thin Film Transistor; 薄膜トランジスタ) を例示することができる。

【0031】

ここでは、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子の一例である有機EL素子を、画素回路の発光部(発光素子)として用いるアクティブマトリクス型有機EL表示装置の場合を例に挙げて説明するものとする。以下では、「画素回路」を単に「画素」と記述する場合もある。

20

【0032】

図1に示すように、本開示の前提となる有機EL表示装置100は、有機EL素子を含む複数の画素20が行列状に2次元配置されて成る画素アレイ部30と、当該画素アレイ部30の周辺に配置される駆動部とを有する構成となっている。駆動部は、例えば、画素アレイ部30と同じ表示パネル70上に搭載された書込み走査部40、駆動走査部50、及び、信号出力部60等から成り、画素アレイ部30の各画素20を駆動する。尚、書込み走査部40、駆動走査部50、及び、信号出力部60のいくつか、あるいは全部を表示パネル70外に設ける構成を採ることも可能である。

【0033】

ここで、有機EL表示装置100がカラー表示対応の表示装置の場合は、カラー画像を形成する単位となる1つの画素(単位画素/ピクセル)は複数の副画素(サブピクセル)から構成される。このとき、副画素の各々が図1の画素20に相当することになる。より具体的には、カラー表示対応の表示装置では、1つの画素は、例えば、赤色(Red; R)光を発光する副画素、緑色(Green; G)光を発光する副画素、青色(Blue; B)光を発光する副画素の3つの副画素から構成される。

30

【0034】

但し、1つの画素としては、RGBの3原色の副画素の組み合わせに限られるものではなく、3原色の副画素に更に1色あるいは複数色の副画素を加えて1つの画素を構成することも可能である。より具体的には、例えば、輝度向上のために白色(White; W)光を発光する副画素を加えて1つの画素を構成したり、色再現範囲を拡大するために補色光を発光する少なくとも1つの副画素を加えて1つの画素を構成したりすることも可能である。

40

【0035】

画素アレイ部30には、m行n列の画素20の配列に対して、行方向(画素行の画素の配列方向/水平方向)に沿って走査線31(31₁~31_m)と駆動線32(32₁~32_m)とが画素行毎に配線されている。更に、m行n列の画素20の配列に対して、列方向(画素列の画素の配列方向/垂直方向)に沿って信号線33(33₁~33_n)が画素列毎に配線されている。

【0036】

50

走査線 $3\ 1_1 \sim 3\ 1_m$ は、書込み走査部 40 の対応する行の出力端にそれぞれ接続されている。駆動線 $3\ 2_1 \sim 3\ 2_m$ は、駆動走査部 50 の対応する行の出力端にそれぞれ接続されている。信号線 $3\ 3_1 \sim 3\ 3_n$ は、信号出力部 60 の対応する列の出力端にそれぞれ接続されている。

【0037】

書込み走査部 40 は、シフトレジスタ回路等によって構成されている。この書込み走査部 40 は、画素アレイ部 30 の各画素 20 への映像信号の信号電圧の書込みに際し、走査線 $3\ 1\ (3\ 1_1 \sim 3\ 1_m)$ に対して書込み走査信号 $WS\ (WS_1 \sim WS_m)$ を順次供給する。これにより、画素アレイ部 30 の各画素 20 を行単位で順番に走査する、所謂、線順次走査が行われる。

10

【0038】

駆動走査部 50 は、書込み走査部 40 と同様に、シフトレジスタ回路等によって構成されている。この駆動走査部 50 は、書込み走査部 40 による線順次走査に同期して、駆動線 $3\ 2\ (3\ 2_1 \sim 3\ 2_m)$ に対して発光制御信号 $DS\ (DS_1 \sim DS_m)$ を供給することによって画素 20 の発光 / 非発光 (消光) の制御を行う。

【0039】

信号出力部 60 は、信号供給源 (図示せず) から供給される輝度情報に応じた映像信号の信号電圧 (以下、単に「信号電圧」と記述する場合もある) V_{sig} と基準電圧 V_{ofs} とを選択的に出力する。ここで、基準電圧 V_{ofs} は、映像信号の信号電圧 V_{sig} の基準となる電圧 (例えば、映像信号の黒レベルに相当する電圧) であり、後述する閾値補正に用いられる。

20

【0040】

信号出力部 60 から択一的に出力される信号電圧 V_{sig} / 基準電圧 V_{ofs} は、信号線 $3\ 3\ (3\ 3_1 \sim 3\ 3_n)$ を介して画素アレイ部 30 の各画素 20 に対して、書込み走査部 40 による走査によって選択された画素行の単位で書き込まれる。すなわち、信号出力部 60 は、信号電圧 V_{sig} を行 (ライン) 単位で書き込む線順次書込みの駆動形態を採っている。

【0041】

[画素回路]

図 2 は、本開示の前提となるアクティブマトリクス型表示装置、即ち、従来例に係るアクティブマトリクス型表示装置における画素 (画素回路) の回路例を示す回路図である。画素 20 の発光部は、有機 EL 素子 21 から成る。有機 EL 素子 21 は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子の一例である。

30

【0042】

図 2 に示すように、画素 20 は、有機 EL 素子 21 と、有機 EL 素子 21 に電流を流すことによって当該有機 EL 素子 21 を駆動する駆動回路とによって構成されている。有機 EL 素子 21 は、全ての画素 20 に対して共通に配線された共通電源線 34 にカソード電極が接続されている。

【0043】

有機 EL 素子 21 を駆動する駆動回路は、駆動トランジスタ 22、サンプリングトランジスタ 23、発光制御トランジスタ 24、保持容量 25、及び、補助容量 26 を有する構成となっている。尚、ガラス基板のような絶縁体上ではなく、シリコンのような半導体上に形成することを想定し、駆動トランジスタ 22 として、Pチャネル型のトランジスタを用いる構成を採っている。

40

【0044】

また、本例では、サンプリングトランジスタ 23 及び発光制御トランジスタ 24 についても、駆動トランジスタ 22 と同様に、Pチャネル型のトランジスタを用いる構成を採っている。従って、駆動トランジスタ 22、サンプリングトランジスタ 23、及び、発光制御トランジスタ 24 は、ソース / ゲート / ドレインの 3 端子ではなく、ソース / ゲート / ドレイン / バックゲートの 4 端子となっている。バックゲートには電源電圧 V_{dd} が印加される。

50

【 0 0 4 5 】

但し、サンプリングトランジスタ 2 3 及び発光制御トランジスタ 2 4 については、スイッチ素子として機能するスイッチングトランジスタであることから、Pチャネル型のトランジスタに限られるものではない。従って、サンプリングトランジスタ 2 3 及び発光制御トランジスタ 2 4 は、Nチャネル型のトランジスタでも、Pチャネル型とNチャネル型が混在した構成のものでよい。

【 0 0 4 6 】

上記の構成の画素 2 0 において、サンプリングトランジスタ 2 3 は、信号出力部 6 0 から信号線 3 3 を通して供給される信号電圧 V_{sig} をサンプリングすることによって保持容量 2 5 に書き込む。発光制御トランジスタ 2 4 は、電源電圧 V_{dd} のノードと駆動トランジスタ 2 2 のソース電極との間に接続され、発光制御信号 D S による駆動の下に、有機 E L 素子 2 1 の発光 / 非発光を制御する。

10

【 0 0 4 7 】

保持容量 2 5 は、駆動トランジスタ 2 2 のゲート電極とソース電極との間に接続されている。この保持容量 2 5 は、サンプリングトランジスタ 2 3 によるサンプリングによって書き込まれた信号電圧 V_{sig} を保持する。駆動トランジスタ 2 2 は、保持容量 2 5 の保持電圧に応じた駆動電流を有機 E L 素子 2 1 に流すことによって有機 E L 素子 2 1 を駆動する。

【 0 0 4 8 】

補助容量 2 6 は、駆動トランジスタ 2 2 のソース電極と、固定電位のノード、例えば、電源電圧 V_{dd} のノードとの間に接続されている。この補助容量 2 6 は、信号電圧 V_{sig} を書き込んだときに駆動トランジスタ 2 2 のソース電位が変動するのを抑制するとともに、駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} を駆動トランジスタ 2 2 の閾値電圧 V_{th} にする作用を為す。

20

【 0 0 4 9 】

[基本的な回路動作]

続いて、上記構成の本開示の前提となるアクティブマトリクス型有機 E L 表示装置 1 0 0 の基本的な回路動作について、図 3 のタイミング波形図を用いて説明する。

【 0 0 5 0 】

図 3 のタイミング波形図には、信号線 3 3 の電位 V_{ofs} / V_{sig} 、発光制御信号 D S、書き込み走査信号 W S、駆動トランジスタ 2 2 のソース電位 V_s 、ゲート電位 V_g 、及び、有機 E L 素子 2 1 のアノード電位 V_{ano} のそれぞれの変化の様子を示している。図 3 のタイミング波形図では、ゲート電位 V_g の波形については一点鎖線で図示している。

30

【 0 0 5 1 】

尚、サンプリングトランジスタ 2 3 及び発光制御トランジスタ 2 4 が Pチャネル型であるため、書き込み走査信号 W S 及び発光制御信号 D S の低電位の状態がアクティブ状態となり、高電位の状態が非アクティブ状態となる。そして、サンプリングトランジスタ 2 3 及び発光制御トランジスタ 2 4 は、書き込み走査信号 W S 及び発光制御信号 D S のアクティブ状態で導通状態となり、非アクティブ状態で非導通状態となる。

【 0 0 5 2 】

時刻 t_g で、発光制御信号 D S が非アクティブ状態となり、発光制御トランジスタ 2 4 が非導通状態となることで、保持容量 2 5 に保持されていた電荷が駆動トランジスタ 2 2 を通して放電される。そして、駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} が、当該駆動トランジスタ 2 2 の閾値電圧 V_{th} 以下になると、駆動トランジスタ 2 2 がカットオフする。

40

【 0 0 5 3 】

駆動トランジスタ 2 2 がカットオフすると、有機 E L 素子 2 1 への電流供給の経路が遮断されるため、有機 E L 素子 2 1 のアノード電位 V_{ano} が徐々に低下する。やがて、有機 E L 素子 2 1 のアノード電位 V_{ano} が、有機 E L 素子 2 1 の閾値電圧 V_{thel} 以下になると、有機 E L 素子 2 1 が完全に消光状態となる。その後、時刻 t_1 で、発光制御信号 D S が

50

アクティブ状態となり、発光制御トランジスタ 24 が導通状態となることで、次の 1 H 期間（H は 1 水平期間）に入る。これにより、 $t_8 - t_1$ の期間が消光期間となる。

【 0 0 5 4 】

発光制御トランジスタ 24 が導通状態となることで、駆動トランジスタ 22 のソース電極には電源電圧 V_{dd} が書き込まれる。そして、駆動トランジスタ 22 のソース電位 V_s の上昇に連動して、ゲート電位 V_g も上昇する。その後時刻 t_2 で、書込み走査信号 WS がアクティブ状態となることで、サンプリングトランジスタ 23 が導通状態になり、信号線 33 の電位をサンプリングする。このとき、信号線 33 には、基準電圧 V_{ofs} が供給された状態にある。従って、サンプリングトランジスタ 23 によるサンプリングによって、駆動トランジスタ 22 のゲート電極に基準電圧 V_{ofs} が書き込まれる。これにより、保持容量 25 には、 $(V_{dd} - V_{ofs})$ の電圧が保持される。

10

【 0 0 5 5 】

ここで、後述する閾値補正動作（閾値補正処理）を行うには、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} を、当該駆動トランジスタ 22 の閾値電圧 V_{th} を超える電圧に設定しておく必要がある。そのため、 $|V_{gs}| = |V_{dd} - V_{ofs}| > |V_{th}|$ となる関係に各電圧値が設定されることになる。

【 0 0 5 6 】

このように、駆動トランジスタ 22 のゲート電位 V_g を基準電圧 V_{ofs} に設定する初期化動作が、次の閾値補正動作を行う前の準備（閾値補正準備）の動作である。従って、基準電圧 V_{ofs} が、駆動トランジスタ 22 のゲート電位 V_g の初期化電圧ということになる。

20

【 0 0 5 7 】

次に、時刻 t_3 で、発光制御信号 DS が非アクティブ状態になり、発光制御トランジスタ 24 が非導通状態になると、駆動トランジスタ 22 のソース電位 V_s がフローティングとなる。そして、駆動トランジスタ 22 のゲート電位 V_g が基準電圧 V_{ofs} に保たれた状態で閾値補正動作が開始される。すなわち、駆動トランジスタ 22 のゲート電位 V_g から閾値電圧 V_{th} を減じた電位 $(V_{ofs} - V_{th})$ に向けて、駆動トランジスタ 22 のソース電位 V_s が下降（低下）を開始する。

【 0 0 5 8 】

このように、駆動トランジスタ 22 のゲート電位 V_g の初期化電圧 V_{ofs} を基準とし、当該初期化電圧 V_{ofs} から閾値電圧 V_{th} を減じた電位 $(V_{ofs} - V_{th})$ に向けて駆動トランジスタ 22 のソース電位 V_s を変化させる動作が閾値補正動作となる。この閾値補正動作が進むと、やがて、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} が、駆動トランジスタ 22 の閾値電圧 V_{th} に収束する。この閾値電圧 V_{th} に相当する電圧は保持容量 25 に保持される。このとき、駆動トランジスタ 22 のソース電位 V_s は、 $V_s = V_{ofs} - V_{th}$ となる。

30

【 0 0 5 9 】

そして、時刻 t_4 で、書込み走査信号 WS が非アクティブ状態になり、サンプリングトランジスタ 23 が非導通状態になると、閾値補正期間が終了する。その後、信号出力部 60 から信号線 33 に映像信号の信号電圧 V_{sig} が出力され、信号線 33 の電位が基準電圧 V_{ofs} から信号電圧 V_{sig} に切り替わる。

40

【 0 0 6 0 】

次に、時刻 t_5 で、書込み走査信号 WS がアクティブ状態となることで、サンプリングトランジスタ 23 が導通状態になり、信号電圧 V_{sig} をサンプリングして画素 20 内に書き込む。このサンプリングトランジスタ 23 による信号電圧 V_{sig} の書込み動作により、駆動トランジスタ 22 のゲート電位 V_g が信号電圧 V_{sig} になる。

【 0 0 6 1 】

この映像信号の信号電圧 V_{sig} の書込みの際に、駆動トランジスタ 22 のソース電極と電源電圧 V_{dd} のノードとの間に接続されている補助容量 26 は、駆動トランジスタ 22 のソース電位 V_s が変動するのを抑える作用を為す。そして、映像信号の信号電圧 V_{sig} による駆動トランジスタ 22 の駆動の際に、当該駆動トランジスタ 22 の閾値電圧 V_{th} が保持

50

容量 25 に保持された閾値電圧 V_{th} に相当する電圧と相殺される。

【0062】

このとき、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} が、信号電圧 V_{sig} に応じて拡大するが、駆動トランジスタ 22 のソース電位 V_s は依然としてフローティングの状態にある。そのため、保持容量 25 の充電電荷は、駆動トランジスタ 22 の特性に応じて放電される。そして、このとき駆動トランジスタ 22 に流れる電流によって有機 EL 素子 21 の等価容量 C_{el} の充電が開始される。

【0063】

有機 EL 素子 21 の等価容量 C_{el} が充電されることにより、駆動トランジスタ 22 のソース電位 V_s が時間が経過するにつれて徐々に下降していく。このとき既に、駆動トランジスタ 22 の閾値電圧 V_{th} の画素毎のばらつきがキャンセルされており、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} は当該駆動トランジスタ 22 の移動度 μ に依存したものとなる。尚、駆動トランジスタ 22 の移動度 μ は、当該駆動トランジスタ 22 のチャネルを構成する半導体薄膜の移動度である。

【0064】

ここで、駆動トランジスタ 22 のソース電位 V_s の下降分は、保持容量 25 の充電電荷を放電するように作用する。換言すれば、駆動トランジスタ 22 のソース電位 V_s の下降分（変化量）は、保持容量 25 に対して負帰還がかけられたことになる。従って、駆動トランジスタ 22 のソース電位 V_s の下降分は負帰還の帰還量となる。

【0065】

このように、駆動トランジスタ 22 に流れるドレイン - ソース間電流 I_{ds} に応じた帰還量で保持容量 25 に対して負帰還をかけることにより、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} の移動度 μ に対する依存性を打ち消すことができる。この打ち消す動作（打ち消す処理）が、駆動トランジスタ 22 の移動度 μ の画素毎のばらつきを補正する移動度補正動作（移動度補正処理）である。

【0066】

より具体的には、駆動トランジスタ 22 のゲート電極に書き込まれる映像信号の信号振幅 V_{in} ($= V_{sig} - V_{ofs}$) が大きい程ドレイン - ソース間電流 I_{ds} が大きくなるため、負帰還の帰還量の絶対値も大きくなる。従って、映像信号の信号振幅 V_{in} 、即ち、発光輝度レベルに応じた移動度補正処理が行われる。また、映像信号の信号振幅 V_{in} を一定とした場合、駆動トランジスタ 22 の移動度 μ が大きいほど負帰還の帰還量の絶対値も大きくなるため、画素毎の移動度 μ のばらつきを取り除くことができる。

【0067】

時刻 t_6 で、書込み走査信号 WS が非アクティブ状態になり、サンプリングトランジスタ 23 が非導通状態になることで、信号書込み & 移動度補正期間が終了する。移動度補正を行った後、時刻 t_7 で、発光制御信号 DS がアクティブ状態になることで、発光制御トランジスタ 24 が導通状態になる。これにより、電源電圧 V_{dd} のノードから発光制御トランジスタ 24 を通して駆動トランジスタ 22 に電流が供給される。

【0068】

このとき、サンプリングトランジスタ 23 が非導通状態にあることで、駆動トランジスタ 22 のゲート電極は信号線 33 から電氣的に切り離されてフローティング状態にある。ここで、駆動トランジスタ 22 のゲート電極がフローティング状態にあるときは、駆動トランジスタ 22 のゲート - ソース間に保持容量 25 が接続されていることにより、駆動トランジスタ 22 のソース電位 V_s の変動に連動してゲート電位 V_g も変動する。

【0069】

すなわち、駆動トランジスタ 22 のソース電位 V_s 及びゲート電位 V_g は、保持容量 25 に保持されているゲート - ソース間電圧 V_{gs} を保持したまま上昇する。そして、駆動トランジスタ 22 のソース電位 V_s は、トランジスタの飽和電流に応じた有機 EL 素子 21 の発光電圧 V_{oled} まで上昇する。

【0070】

10

20

30

40

50

このように、駆動トランジスタ 22 のゲート電位 V_g がソース電位 V_s の変動に連動して変動する動作がブートストラップ動作である。換言すれば、ブートストラップ動作は、保持容量 25 に保持されたゲート - ソース間電圧 V_{gs} 、即ち、保持容量 25 の両端間電圧を保持したまま、駆動トランジスタ 22 のゲート電位 V_g 及びソース電位 V_s が変動する動作である。

【0071】

そして、駆動トランジスタ 22 のドレイン - ソース間電流 I_{ds} が有機 EL 素子 21 に流れ始めることにより、当該電流 I_{ds} に応じて有機 EL 素子 21 のアノード電位 V_{ano} が上昇する。やがて、有機 EL 素子 21 のアノード電位 V_{ano} が有機 EL 素子 21 の閾値電圧 V_{thel} を超えると、有機 EL 素子 21 に駆動電流が流れ始めるため、有機 EL 素子 21 が発光を開始する。

10

【0072】

[閾値補正準備期間での不具合について]

ここで、閾値補正準備期間から閾値補正期間（時刻 t_2 - 時刻 t_4 ）にかけての動作点に着目する。先述した動作説明から明らかなように、閾値補正動作を行うには、駆動トランジスタ 22 のゲート - ソース間電圧 V_{gs} を、当該駆動トランジスタ 22 の閾値電圧 V_{th} を超える電圧に設定しておく必要がある。

【0073】

そのために、駆動トランジスタ 22 に電流が流れ、図 3 のタイミング波形図に示すように、閾値補正準備期間から閾値補正期間の一部にかけて、一時的に、有機 EL 素子 21 のアノード電位 V_{ano} が当該有機 EL 素子 21 の閾値電圧 V_{thel} を超えてしまう。これにより、駆動トランジスタ 22 から有機 EL 素子 21 に数 mA 程度の貫通電流が流れることとなる。

20

【0074】

そのため、閾値補正準備期間（閾値補正期間の開始の一部を含む）では、非発光期間であるにも拘わらず、信号電圧 V_{sig} の階調に依らず毎フレーム、一定輝度で発光部（有機 EL 素子 21）が発光してしまう。その結果、表示パネル 70 のコントラストの低下を招くことになる。

【0075】

< 実施形態の説明 >

30

上記の不具合を解消するために、本開示の実施形態では次の構成を採る。すなわち、閾値補正の際に（閾値補正を行うに当たって）、駆動トランジスタ 22 のソース電極に第 1 の電圧を、ゲート電極に第 1 の電圧との差が閾値電圧 V_{th} よりも小さい第 2 の電圧をそれぞれ書き込む。しかる後、駆動トランジスタ 22 のソース電極をフローティングにした状態でゲート電極に基準電圧 V_{ofs} を書き込む。この動作は、書き込み走査部 40、駆動走査部 50、及び、信号出力部 60 等から成る駆動部による駆動の下に実行される。

【0076】

本実施形態にあっては、第 1 の電圧として電源電圧 V_{dd} が用いられる。但し、電源電圧 V_{dd} に限られるものではない。第 2 の電圧については、以下、参照電圧 V_{ref} と呼ぶこととする。本実施形態にあっては、参照電圧 V_{ref} として、 $V_{ref} > V_{dd} - V_{th}$ の関係を満たす電圧が用いられる。

40

【0077】

図 4 は、本開示の実施形態に係るアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。本実施形態においても、画素回路 20 の発光部（発光素子）として有機 EL 素子 21 を用いるアクティブマトリクス型有機 EL 表示装置の場合を例に挙げて説明するものとする。

【0078】

尚、本実施形態にあっては、画素回路（画素）20 の駆動（駆動方法）を特徴としている。従って、画素回路 20 については、図 2 の画素回路と同じ構成となっている。すなわ

50

ち、有機EL素子21を駆動する駆動回路は、Pチャネル型の駆動トランジスタ22を用いた3Tr（トランジスタ）の回路構成となっている。

【0079】

本実施形態に係るアクティブマトリクス型有機EL表示装置10にあっては、上記の駆動（駆動方法）を実現するために、信号出力部60は、信号線33に対して、閾値補正に用いる基準電圧 V_{ofs} 、映像信号の信号電圧 V_{sig} 、及び、参照電圧 V_{ref} を選択的に供給する構成となっている。すなわち、信号線33の電位は、 $V_{ofs}/V_{sig}/V_{ref}$ の3値を選択的にとる。

【0080】

以下に、本実施形態に係るアクティブマトリクス型有機EL表示装置10の回路動作について、図5のタイミング波形図を用いて、図6 - 図8の動作説明図を参照しつつ説明する。尚、図6 - 図8の動作説明図では、図面の簡略化のために、サンプリングトランジスタ23及び発光制御トランジスタ24について、スイッチのシンボルを用いて図示している。

10

【0081】

消光期間（ $t_8 - t_1$ ）が終了し、時刻 t_2 で、発光制御信号DSが非アクティブ状態となることで、図6Aに示すように、発光制御トランジスタ24が非導通状態となる。これにより、電源電圧 V_{dd} と駆動トランジスタ22のソース電極との間の電氣的な接続が解除されるため、駆動トランジスタ22のソース電極はフローティングの状態になる。このとき、サンプリングトランジスタ23も非導通状態にある。

20

【0082】

次に、時刻 t_3 で、書込み走査信号WSがアクティブ状態となることで、図6Bに示すように、サンプリングトランジスタ23が導通状態になり、信号線33の電位をサンプリングする。このとき、信号線33には、基準電圧 V_{ofs} が供給された状態にある。従って、サンプリングトランジスタ23によるサンプリングによって、駆動トランジスタ22のゲート電極に基準電圧 V_{ofs} が書き込まれる。

【0083】

ここで、駆動トランジスタ22のソース電極がフローティングの状態にあるため、駆動トランジスタ22のソース電位 V_s は、保持容量25及び補助容量26の容量比に応じた容量カップリングによってゲート電位 V_g に追従して下降する。このとき、保持容量25の容量値を C_s とし、補助容量26の容量値を C_{sub} とすると、駆動トランジスタ22のソース電位 V_s は、次式（1）で与えられる。

30

$$V_s = V_{dd} - \{1 - C_{sub}/(C_s + C_{sub})\} \times (V_{ofs} - V_{dd}) \quad \dots (1)$$

【0084】

従って、駆動トランジスタ22のゲート - ソース間電圧 V_{gs} は、

$$V_{gs} = \{C_{sub}/(C_s + C_{sub})\} \times (V_{ofs} - V_{dd}) \quad \dots (2)$$

となる。すなわち、保持容量25及び補助容量26の容量比に応じた容量カップリングによって、駆動トランジスタ22のゲート - ソース間電圧 V_{gs} が拡大する。基準電圧 V_{ofs} の電圧値、並びに、保持容量25及び補助容量26の容量値 C_s 、 C_{sub} については、 $V_{gs} > V_{th}$ の条件を満たすような値に設定する。これにより、駆動トランジスタ22のゲート - ソース間電圧 V_{gs} は、閾値電圧 V_{th} を超える電圧となる。

40

【0085】

閾値補正期間（ $t_3 - t_4$ ）では、図7Aに示すように、保持容量25に保持された電荷は、駆動トランジスタ22を通して放電される。そして、駆動トランジスタ22のソース電位 V_s が $V_{ofs} + V_{th}$ になると、駆動トランジスタ22が非導通状態となり、閾値補正動作が終了する。これにより、保持容量25には、駆動トランジスタ22の V_{th} に相当する電圧が保持される。

【0086】

閾値補正期間（ $t_3 - t_4$ ）が終了した後、信号線33の電位が基準電圧 V_{ofs} から映像信号の信号電圧 V_{sig} に切り替わる。その後、時刻 t_5 で、書込み走査信号WSがアクティ

50

ブ状態になることで、図 7 B に示すように、サンプリングトランジスタ 2 3 が再度導通状態になる。そして、サンプリングトランジスタ 2 3 によるサンプリングによって、駆動トランジスタ 2 2 のゲート電極に信号電圧 V_{sig} が書き込まれる。

【 0 0 8 7 】

このとき、駆動トランジスタ 2 2 のソース電極がフローティングの状態にあるため、保持容量 2 5 及び補助容量 2 6 の容量比に応じた容量カップリングによって、駆動トランジスタ 2 2 のソース電位 V_s がゲート電位 V_g に追従する。このとき、駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} は、

$$V_{gs} = \{ C_{sub} / (C_s + C_{sub}) \} \times (V_{ofs} - V_{sig}) + V_{th} \dots (3)$$

になる。

10

【 0 0 8 8 】

この信号書込み期間では、駆動トランジスタ 2 2 を介して電流が流れるため、先述したアクティブマトリクス型有機 EL 表示装置 1 0 0 の動作の場合と同様に、信号電圧 V_{sig} の書込みを行いながら移動度補正が行われる。移動度補正の際の動作については、先述した通りである。この信号書込み & 移動度補正期間 ($t_5 - t_6$) は、数 1 0 0 ナノ秒 ~ 数マイクロ秒と非常に短い時間となる。

【 0 0 8 9 】

信号書込み & 移動度補正期間 ($t_5 - t_6$) が終了した後、時刻 t_7 で、発光制御信号 DS がアクティブ状態になることで、図 8 A に示すように、発光制御トランジスタ 2 4 が導通状態になる。これにより、電源電圧 V_{dd} のノードから発光制御トランジスタ 2 4 を通して駆動トランジスタ 2 2 に電流 I_{ds} が流れる。このとき、先述したブートストラップ動作が行われる。そして、有機 EL 素子 2 1 のアノード電位 V_{ano} が有機 EL 素子 2 1 の閾値電圧 V_{thel} を超えると、有機 EL 素子 2 1 に駆動電流が流れ始めるため、有機 EL 素子 2 1 が発光を開始する。

20

【 0 0 9 0 】

このとき、駆動トランジスタ 2 2 の閾値電圧 V_{th} と移動度 μ の画素毎のばらつきの補正が行われた状態にあるため、トランジスタ特性のばらつきの無い、ユニフォーム性の高い画質を得ることができる。また、発光期間では、駆動トランジスタ 2 2 のソース電位 V_s が電源電圧 V_{dd} まで上昇し、そのゲート電位 V_g も保持容量 2 5 を介して追従し、同様に上昇する。

30

【 0 0 9 1 】

発光期間において、信号線 3 3 の電位が映像信号の信号電圧 V_{sig} から参照電圧 V_{ref} に切り替わる。そして、消光期間に入る時刻 t_8 で、書込み走査信号 WS がアクティブ状態になることで、図 8 B に示すように、サンプリングトランジスタ 2 3 が導通状態になる。そして、サンプリングトランジスタ 2 3 によるサンプリングによって参照電圧 V_{ref} が駆動トランジスタ 2 2 のゲート電極に書き込まれる。このとき、発光制御トランジスタ 2 4 が導通状態にあることで、駆動トランジスタ 2 2 のソース電極には電源電圧 V_{dd} が書き込まれている。従って、駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} は、 $V_{gs} = V_{dd} - V_{ref}$ となる。

40

【 0 0 9 2 】

ここで、参照電圧 V_{ref} を $V_{dd} - V_{ref} < V_{th}$ の関係を満たす値に設定することで、駆動トランジスタ 2 2 を非導通状態にすることが可能となる。そして、駆動トランジスタ 2 2 が非導通状態になることで、有機 EL 素子 2 1 への電流の供給が停止するため、有機 EL 素子 2 1 が消光する。

【 0 0 9 3 】

上述した一連の回路動作において、閾値補正、信号書込み & 移動度補正、発光、及び、消光の各動作は、例えば 1 水平期間 (1 H) において実行される。

【 0 0 9 4 】

尚、ここでは、閾値補正処理を 1 回だけ実行する駆動法を採る場合を例に挙げて説明したが、この駆動法は一例に過ぎず、この駆動法に限られるものではない。例えば、閾値補

50

正を移動度補正及び信号書込みと共に行う 1 H 期間に加えて、当該 1 H 期間に先行する複数の水平期間に亘って分割して閾値補正を複数回実行する、所謂、分割閾値補正を行う駆動法を採ることも可能である。

【 0 0 9 5 】

この分割閾値補正の駆動法によれば、高精細化に伴う多画素化によって 1 水平期間として割り当てられる時間が短くなったとしても、閾値補正期間として複数の水平期間に亘って十分な時間を確保することができる。従って、1 水平期間として割り当てられる時間が短くなっても、閾値補正期間として十分な時間を確保できるため、閾値補正処理を確実に実行できることになる。

【 0 0 9 6 】

以上説明した、Pチャネル型の駆動トランジスタ 2 2 を用いた 3 T r の画素回路では、駆動トランジスタ 2 2 として Nチャネル型のトランジスタを用いる場合に比べて、トランジスタのばらつきを抑制できる。そして、当該 3 T r の画素回路において、消光動作及び容量カップリングを用いた閾値補正動作を行うことで、非発光期間での有機 E L 素子 2 1 への貫通電流を抑制できるため、コントラストを維持したままユニフォーミティの高い画質を得ることができる。

【 0 0 9 7 】

より具体的には、駆動トランジスタ 2 2 のソース電極に電源電圧 V_{dd} を、ゲート電極に $V_{dd} - V_{ref} < V_{th}$ の関係を満たす参照電圧 V_{ref} をそれぞれ書き込むことで、駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} が閾値電圧 V_{th} よりも小さくなる。このとき、駆動トランジスタ 2 2 が非導通状態となり、有機 E L 素子 2 1 への電流の供給が行われないため、有機 E L 素子 2 1 は消光状態となる（消光動作）。

【 0 0 9 8 】

その後、ソース電極がフローティングの状態にある駆動トランジスタ 2 2 のゲート電極に基準電圧 V_{ofs} を書き込むことで、保持容量 2 5 及び補助容量 2 6 の容量比に応じた容量カップリングによって、駆動トランジスタ 2 2 のソース電位 V_s がゲート電位 V_g に追従して下降する。これにより、駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} が閾値電圧 V_{th} 以上に拡大する。従って、貫通電流が流れる閾値補正準備期間を設けなくて済むため、非発光期間での有機 E L 素子 2 1 への貫通電流を抑制できる。その結果、コントラストを維持したままユニフォーミティの高い画質を得ることができる。

【 0 0 9 9 】

保持容量 2 5 及び補助容量 2 6 の各容量値 C_s 、 C_{sub} については、先述した $V_{gs} > V_{th}$ の条件を満たす限りにおいて任意に設定可能である。但し、 C_s 、 C_{sub} の関係に設定することで、駆動トランジスタ 2 2 のゲート - ソース間電圧 V_{gs} を小さくできるため、駆動トランジスタ 2 2 に流れる電流を小さくすることができる。

【 0 1 0 0 】

また、本実施形態に係る画素回路では、回路動作点として、最大かかる電圧が $(V_{dd} - V_{sig})$ であり、これは例えば 4 [V] 程度の電圧であり、画素回路として非常に小さい（低い）。これにより、画素回路を構成するトランジスタの耐圧、また、容量素子に要求される耐圧に対してマージンを得ることができるため、絶縁膜の薄膜化及び保持容量 2 5 や補助容量 2 6 への高誘電率材料の適用などを容易に行うことができる。保持容量 2 5 や補助容量 2 6 を構成する高誘電率材料としては、シリコン窒化膜 (Si N)、酸化チタン (Ta O)、酸化ハフニウム (H f O) などを例示することができる。

【 0 1 0 1 】

< 変形例 >

本開示の技術は、上記の実施形態に限定されるものではなく、本開示の要旨を逸脱しない範囲内で種々の変形、改変が可能である。例えば、上記の実施形態では、画素 2 0 を構成する Pチャネル型のトランジスタをシリコンのような半導体上に形成して成る表示装置に適用した場合を例に挙げて説明したが、画素 2 0 を構成する Pチャネル型のトランジスタをガラス基板のような絶縁体上に形成して成る表示装置に対しても、本開示の技術を適

10

20

30

40

50

用することができる。

【 0 1 0 2 】

また、上記の実施形態では、基準電圧 V_{ofs} 及び参照電圧 V_{ref} を信号線 33 からサンプリ
ングトランジスタ 23 によるサンプリングによって画素回路 20 内に選択的に書き込む
としたが、これに限られるものではない。すなわち、基準電圧 V_{ofs} 及び参照電圧 V_{ref} を
それぞれ独立に書き込む専用のトランジスタを画素回路 20 内に設ける構成を採ることも
可能である。

【 0 1 0 3 】

[変形例 1]

上記の実施形態では、参照電圧 V_{ref} について、 $V_{ref} > V_{dd} - V_{th}$ の関係を満たす電圧
を用いるとしたが、当該条件を満たす限りにおいて、参照電圧 V_{ref} が画素回路 20 の電
源電圧 V_{dd} と異なる電圧であってもよいが、同じ電圧である方が好ましい。参照電圧 V_{re}
 f を電源電圧 V_{dd} と同じ電圧とすることで、参照電圧 V_{ref} を生成するために専用の電源を
設ける必要がなくなるため、システム構成の簡略化を図ることができる、というメリット
がある。

【 0 1 0 4 】

[変形例 2]

上記の実施形態では、信号線 33 に対して参照電圧 V_{ref} を書き込む際に、映像信号の
信号電圧 V_{sig} から直接参照電圧 V_{ref} に切り替える構成としたが、参照電圧 V_{ref} を書き
込むのに先立って、信号電圧 V_{sig} と参照電圧 V_{ref} との間の中間電圧 V_{mid} を書き込む構
成を採ることも可能である。

【 0 1 0 5 】

信号電圧 V_{sig} から直接参照電圧 V_{ref} に切り替える場合、信号線 33 の電位が V_{sig} から
 V_{ref} へと大きく遷移するため、図 9 に示すように、信号線 33 の電位にオーバーシュ
ートが発生する場合がある。遷移時にオーバーシュートが発生すると、有機 EL 素子 21
の発光中に非導通状態にあるサンプリングトランジスタ 23 のゲート電位 V_g 、ドレイン
電位 V_d 、ソース電位 V_s (信号線 33 の電位でもある) の電位関係が崩れてしまう。

【 0 1 0 6 】

具体的には、発光中の駆動トランジスタ 22 のゲート電位を V_A 、オーバーシュート電
位を V_{over} とすると、サンプリングトランジスタ 23 の電位関係が、 $V_g = V_{dd}$ 、 $V_d = V$
 A 、 $V_s = V_{dd} + V_{over}$ となる。そして、 $V_{gs} = V_{over} > V_{th}$ となった際に、サンプリ
ングトランジスタ 23 が一瞬導通状態になってしまう。すると、発光中にも関わらず参照
電圧 V_{ref} が駆動トランジスタ 22 のゲート電極に書き込まれることになるため、輝度が
低下し、有機 EL 素子 21 が消光してしまう懸念がある。

【 0 1 0 7 】

このような不具合を解消するために為されたのが変形例 2 である。具体的には、図 10
のシステム構成図に示すように、信号出力部 60 は、信号線 33 に対して、閾値補正に用
いる基準電圧 V_{ofs} 、映像信号の信号電圧 V_{sig} 、参照電圧 V_{ref} 、及び、信号電圧 V_{sig} と
参照電圧 V_{ref} との間の中間電圧 V_{mid} を選択的に供給する構成となっている。すなわち、
信号線 33 の電位は、 $V_{ofs} / V_{sig} / V_{ref} / V_{mid}$ の 4 値をとる。

【 0 1 0 8 】

そして、図 11 のタイミング波形図に示すように、映像信号の信号電圧 V_{sig} から直接
参照電圧 V_{ref} に切り替える際に、 $V_{sig} \quad V_{mid} \quad V_{ref}$ という具合に中間電圧 V_{mid} を経
由した切替えを行うことで、オーバーシュートの発生を抑制することができる。これによ
り、サンプリングトランジスタ 23 を使用した消光動作の不具合である輝度劣化を無くす
ことが可能となる。

【 0 1 0 9 】

また、変形例 2 を採用するに当たって、中間電圧 V_{mid} として基準電圧 V_{ofs} を利用する
ことで、中間電圧 V_{mid} を生成するために専用の電源を設ける必要がなくなるため、シス
テム構成の簡略化を図ることができる。

10

20

30

40

50

【 0 1 1 0 】

< 電子機器 >

以上説明した本開示の表示装置は、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器において、その表示部（表示装置）として用いることが可能である。

【 0 1 1 1 】

上述した実施形態の説明から明らかなように、本開示の表示装置は、非発光期間では発光部を確実に非発光の状態に制御することができるため、表示パネルの高コントラスト化を図ることができる。従って、あらゆる分野の電子機器において、その表示部として本開示の表示装置を用いることで、表示部の高コントラスト化を実現できることになる。

10

【 0 1 1 2 】

本開示の表示装置を表示部に用いる電子機器としては、テレビジョンシステムその他、例えば、ヘッドマウントディスプレイ、デジタルカメラ、ビデオカメラ、ゲーム機器、ノート型パーソナルコンピュータなどを例示することができる。また、本開示の表示装置は、電子書籍機器や電子腕時計等の携帯情報機器や、携帯電話機やPDA等の携帯通信機器などの電子機器において、その表示部として用いることもできる。

【 0 1 1 3 】

尚、本開示は以下のような構成をとることもできる。

[1] 発光部を駆動するPチャネル型の駆動トランジスタ、信号電圧を書き込むサンプリングトランジスタ、発光部の発光 / 非発光を制御する発光制御トランジスタ、駆動トランジスタのゲート電極とソース電極との間に接続された保持容量、及び、駆動トランジスタのソース電極に接続された補助容量を含む画素回路が配置されて成る画素アレイ部と、

20

閾値補正の際に、駆動トランジスタのソース電極に第1の電圧を、ゲート電極に第1の電圧との差が駆動トランジスタの閾値電圧よりも小さい第2の電圧をそれぞれ書き込み、しかる後、駆動トランジスタのソース電極をフローティングにした状態でゲート電極に対して閾値補正に用いる基準電圧を書き込む駆動を行う駆動部と、
を備える表示装置。

[2] 第1の電圧は、画素の電源電圧である上記[1]に記載の表示装置。

[3] 発光制御トランジスタは、電源電圧のノードと駆動トランジスタのソース電極との間に接続されており、

30

駆動部は、発光制御トランジスタを導通状態にすることによって駆動トランジスタのソース電極に電源電圧を書き込み、発光制御トランジスタを非導通状態にすることによって駆動トランジスタのソース電極をフローティングの状態にする上記[2]に記載の表示装置。

[4] 第2の電圧は、画素の電源電圧と同じである上記[1]から上記[3]のいずれかに記載の表示装置。

[5] 第2の電圧は、画素の電源電圧と異なる電圧である上記[1]から上記[3]のいずれかに記載の表示装置。

[6] サンプリングトランジスタは、信号線と駆動トランジスタのゲート電極との間に接続されており、

40

駆動部は、信号線を通して与えられる第2の電圧を、サンプリングトランジスタのサンプリングによって書き込む上記[1]から上記[5]のいずれかに記載の表示装置。

[7] サンプリングトランジスタは、信号線と駆動トランジスタのゲート電極との間に接続されており、

駆動部は、信号線を通して与えられる基準電圧を、サンプリングトランジスタのサンプリングによって書き込む上記[1]から上記[5]のいずれかに記載の表示装置。

[8] 駆動部は、基準電圧を書き込んだときの保持容量及び補助容量による容量カップリングによって駆動トランジスタのソース電位を上げる上記[1]から上記[7]のいずれかに記載の表示装置。

[9] 駆動部は、基準電圧を書き込んだときの保持容量及び補助容量による容量カップ

50

リングによって駆動トランジスタのゲート - ソース間電圧を拡大する上記 [1] から上記 [7] のいずれかに記載の表示装置。

[1 0] 保持容量の容量値は、補助容量の容量値以上である上記 [1] から上記 [9] のいずれかに記載の表示装置。

[1 1] 画素回路の動作点として、最大かかる電圧が (電源電圧 - 信号電圧) である上記 [1] から上記 [1 0] のいずれかに記載の表示装置。

[1 2] 保持容量は、高誘電率材料から成る上記 [1 1] に記載の表示装置。

[1 3] 補助容量は、高誘電率材料から成る上記 [1 1] に記載の表示装置。

[1 4] 第 2 の電圧は、信号線に書き込まれ、サンプリングトランジスタによってサンプリングされる電圧であり、

信号線に対して第 2 の電圧を書き込むのに先立って、第 2 の電圧と信号電圧との間の中間電圧を書き込む上記 [1] から上記 [1 3] のいずれかに記載の表示装置。

[1 5] 中間電圧は、基準電圧である上記 [1 4] に記載の表示装置。

[1 6] 発光部は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子から構成されている上記 [1] から上記 [1 5] のいずれかに記載の表示装置。

[1 7] 電流駆動型の電気光学素子は、有機エレクトロルミネッセンス素子である上記 [1 6] に記載の表示装置。

[1 8] サンプリングトランジスタ及び発光制御トランジスタは、Pチャネル型のトランジスタから成る上記 [1] から上記 [1 7] のいずれかに記載の表示装置。

[1 9] 発光部を駆動するPチャネル型の駆動トランジスタ、信号電圧を書き込むサンプリングトランジスタ、発光部の発光 / 非発光を制御する発光制御トランジスタ、駆動トランジスタのゲート電極とソース電極との間に接続された保持容量、及び、駆動トランジスタのソース電極に接続された補助容量を含む画素回路が配置されて成る表示装置の駆動に当たって、

閾値補正の際に、

駆動トランジスタのソース電極に第 1 の電圧を、ゲート電極に第 1 の電圧との差が駆動トランジスタの閾値電圧よりも小さい第 2 の電圧をそれぞれ書き込み、

次いで、駆動トランジスタのソース電極をフローティングにし、

しかる後、駆動トランジスタのゲート電極に対して閾値補正に用いる基準電圧を書き込む表示装置の駆動方法。

[2 0] 発光部を駆動するPチャネル型の駆動トランジスタ、信号電圧を書き込むサンプリングトランジスタ、発光部の発光 / 非発光を制御する発光制御トランジスタ、駆動トランジスタのゲート電極とソース電極との間に接続された保持容量、及び、駆動トランジスタのソース電極に接続された補助容量を含む画素回路が配置されて成る画素アレイ部と、

閾値補正の際に、駆動トランジスタのソース電極に第 1 の電圧を、ゲート電極に第 1 の電圧との差が駆動トランジスタの閾値電圧よりも小さい第 2 の電圧をそれぞれ書き込み、しかる後、駆動トランジスタのソース電極をフローティングにした状態でゲート電極に対して閾値補正に用いる基準電圧を書き込む駆動を行う駆動部と、
を備える表示装置を有する電子機器。

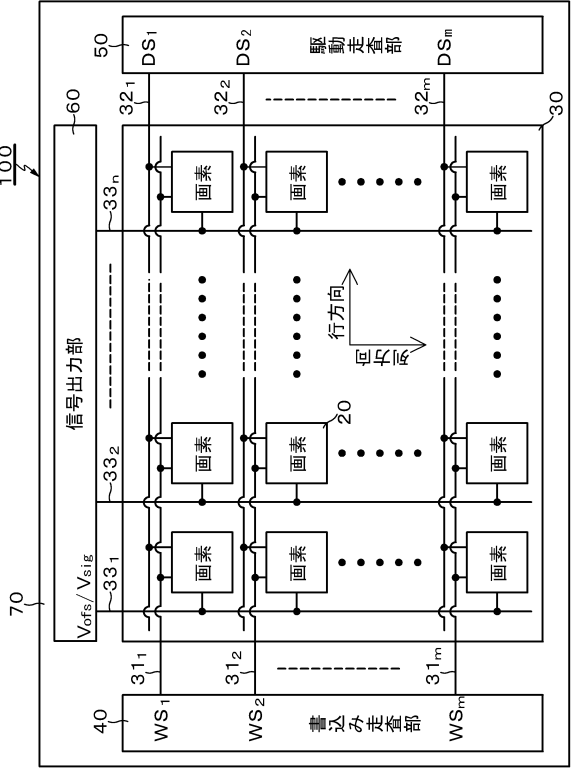
【符号の説明】

【 0 1 1 4 】

1 0 , 1 0 0 . . . 有機 E L 表示装置、2 0 . . . 画素 (画素回路) 、2 1 . . . 有機 E L 素子、2 2 . . . 駆動トランジスタ、2 3 . . . サンプリングトランジスタ、2 4 . . . 発光制御トランジスタ、2 5 . . . 保持容量、2 6 . . . 補助容量、3 0 . . . 画素アレイ部、3 1 (3 1₁ ~ 3 1_m) . . . 走査線、3 2 (3 2₁ ~ 3 2_m) . . . 駆動線、3 3 (3 3₁ ~ 3 3_n) . . . 信号線、3 4 . . . 共通電源線、4 0 . . . 書き込み走査部、5 0 . . . 駆動走査部、6 0 . . . 信号出力部、7 0 . . . 表示パネル

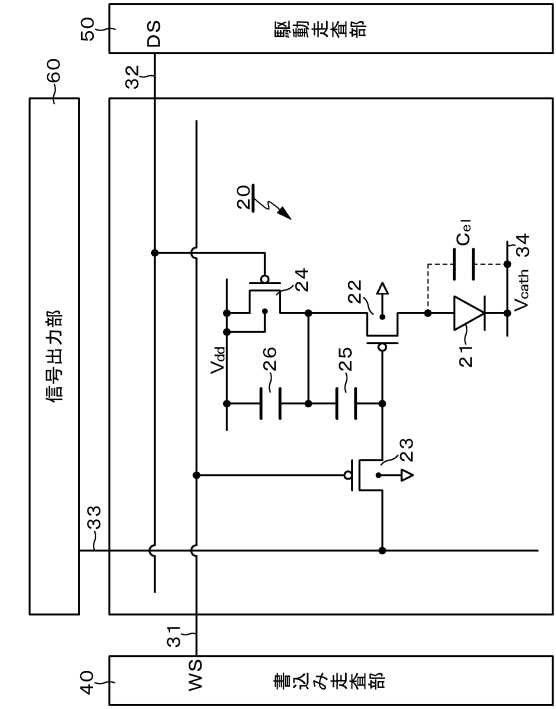
【図 1】

図 1



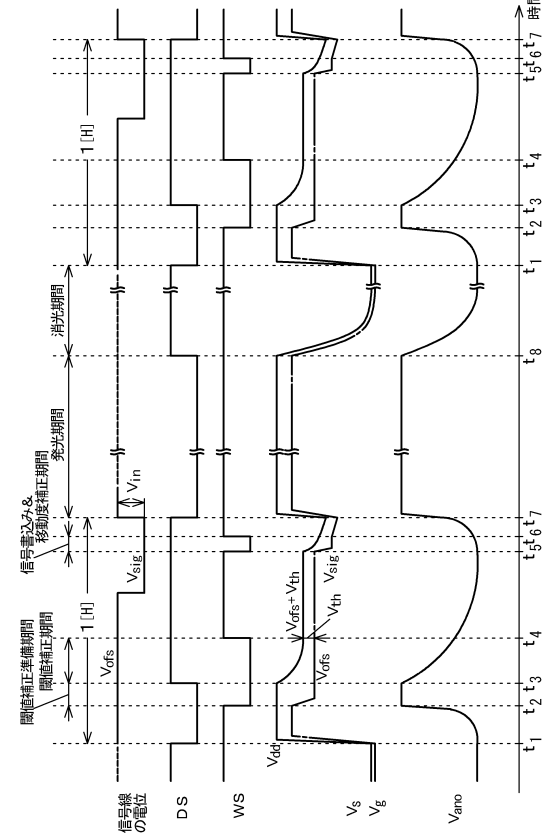
【図 2】

図 2



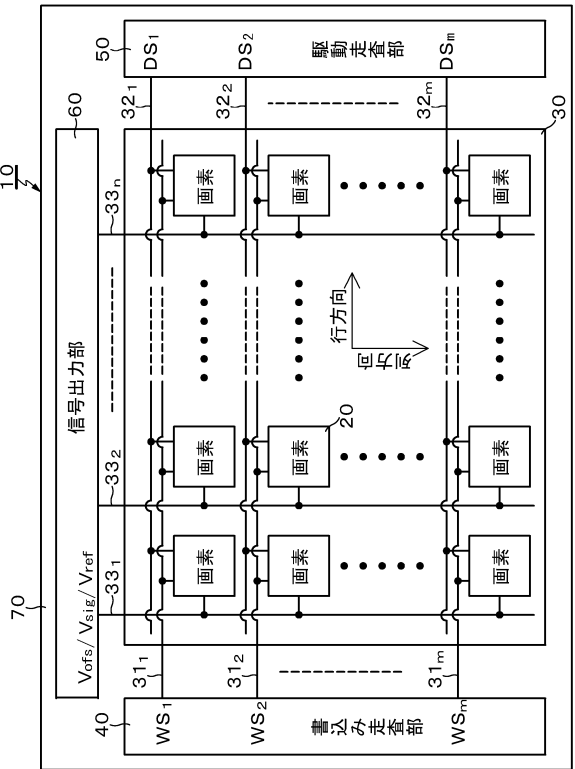
【図 3】

図 3



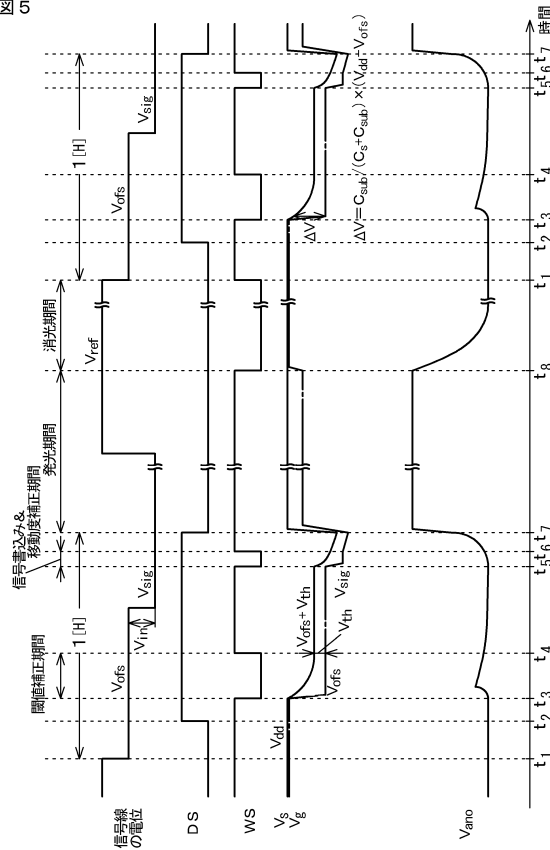
【図 4】

図 4



【図 5】

図 5



【図 6】

図 6 A

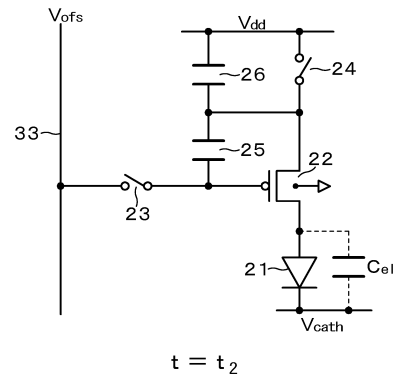
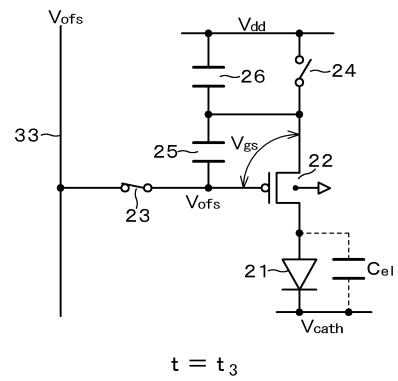


図 6 B



【図 7】

図 7 A

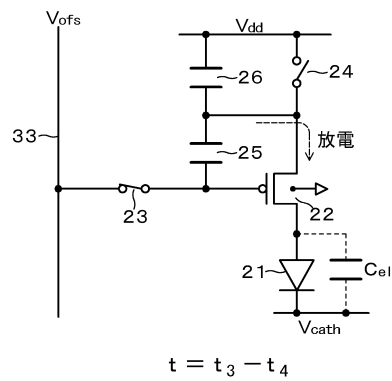
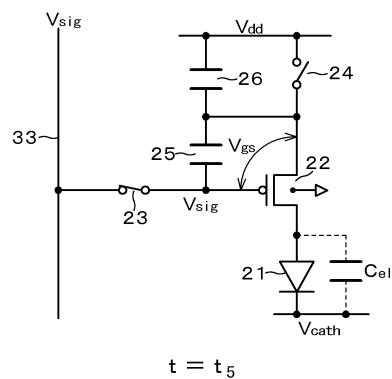


図 7 B



【図 8】

図 8 A

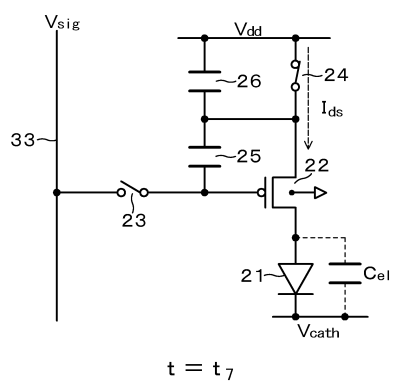
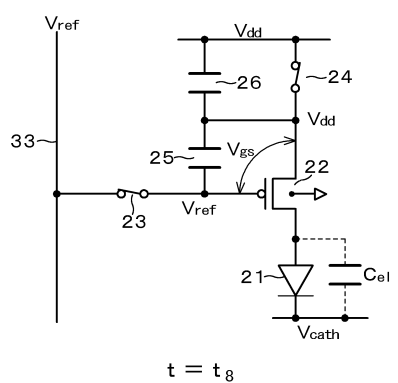


図 8 B



フロントページの続き

(51)Int.Cl. F I
H 0 5 B 33/14 A

(72)発明者 豊村 直史
東京都港区港南1丁目7番1号 ソニー株式会社内

審査官 武田 悟

(56)参考文献 国際公開第2012/032560(WO,A1)
特開2008-287141(JP,A)
特開2010-145579(JP,A)
国際公開第2014/103500(WO,A1)
米国特許出願公開第2010/0134388(US,A1)

(58)調査した分野(Int.Cl.,DB名)
G 0 9 G 3 / 0 0 - 3 / 3 8
H 0 1 L 5 1 / 5 0