



(12) 发明专利

(10) 授权公告号 CN 101454843 B

(45) 授权公告日 2013. 01. 23

(21) 申请号 200780019871. 6

(22) 申请日 2007. 05. 31

(30) 优先权数据

60/809, 485 2006. 05. 31 US

(85) PCT申请进入国家阶段日

2008. 11. 28

(86) PCT申请的申请数据

PCT/US2007/012906 2007. 05. 31

(87) PCT申请的公布数据

W02007/143074 EN 2007. 12. 13

(73) 专利权人 肯奈特公司

地址 美国马萨诸塞州

(72) 发明人 麦可·P·安东尼

(74) 专利代理机构 北京银龙知识产权代理有限公司

公司 11243

代理人 许静

(51) Int. Cl.

G11C 19/18(2006. 01)

G11C 19/28(2006. 01)

(56) 对比文件

CN 1444286 A, 2003. 09. 24, 全文.

JP 60-149165 A, 1985. 08. 06, 说明书第 1 页

右下栏 7-15 行, 第 6 页右上栏 18 行 - 第 6 页左下栏 3 行, 第 6 页右下栏 10 行、第 1, 2 图.

US 5909131 A, 1999. 06. 01, 说明书第 1 栏 9-10 行, 第 6 栏 19-23, 34-52 行, 第 7 栏 8-12 行、附图 10, 11.

CN 1269907 A, 2000. 10. 11, (参见说明书第 4 页倒数第 3 行 - 第 5 页 1 行、附图 7.

Heller 等. 《Charge Transfer Compensation Circuit》. 《Prior Art Database》. 2005, 3164-3165.

审查员 陈学元

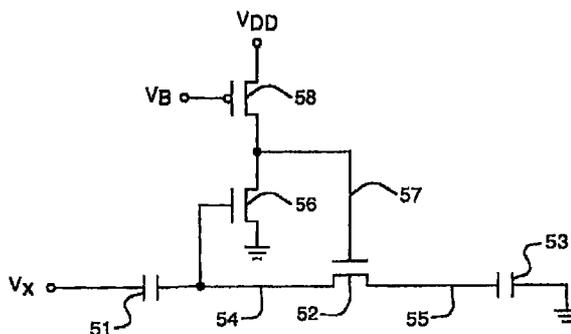
权利要求书 2 页 说明书 10 页 附图 6 页

(54) 发明名称

升压电荷转移管线

(57) 摘要

一种电荷转移电路, 例如一电荷耦合组件或是其它贮体队伍组件, 其含有一放大器用以帮助进行电荷转移。



1. 一种用于转移电荷的装置,其包括:

一输入电荷保持组件,其具有经布置为串联于且直接耦接至一第一电压输入电荷源(V_x)的一第一端子,该输入电荷保持组件用以保持一输入电荷;

一输出电荷保持组件,其具有一输入端子以及一输出端子,该输出电荷保持组件用以保持一输出电荷;

一电荷转移组件,其具有一输入端子、一输出端子、以及一栅极端子,该输入端子被耦接至该输入电荷保持组件的一第二端子,该电荷转移组件的输入端子并未被直接耦接至该输入电荷源,而该输出端子被耦接以在被施加至该栅极端子的一电荷转移控制讯号的控制下来提供电荷给该输出电荷保持组件的输入端子;以及

一放大器,其具有一被直接耦接至该输入电荷保持组件的输入端子,以及一被直接耦接至该电荷转移组件的栅极端子的输出端子,用以提供该电荷转移控制讯号的直接、正性放大。

2. 如权利要求 1 所述的装置,其中,该放大器提供在 10 到 100 之间的增益。

3. 如权利要求 1 所述的装置,其中,该放大器包括一 NFET 与 PFET,每一个均处于共源极组态之中,且它们的漏极被连接至一共同节点,该共同节点提供该放大器的输出端子。

4. 如权利要求 3 所述的装置,其中,该 PFET 的一源极端子被连接至一供应电压,该 NFET 的一源极端子被连接至一接地电压,该 PFET 的一栅极端子被连接至一偏压电压,以及该 NFET 的一栅极端子被连接至该电荷转移组件的输入端子。

5. 如权利要求 3 所述的装置,其中,一共漏极端子被连接至该电荷转移组件的栅极端子。

6. 如权利要求 3 所述的装置,其额外包括:

一源极跟随器 PFET,其被耦接在该 NFET 与该电荷转移组件的输入端子之间。

7. 如权利要求 3 所述的装置,其进一步包括一第二 NFET,其被耦接在该电荷转移组件的输入端子与该 NFET 之间。

8. 如权利要求 1 所述的装置,其额外包括:

一第一电阻性组件,其被耦接在该输入电荷保持组件与该第一电压输入电荷源之间;

一第二电阻性组件,其被耦接在该输入电荷保持组件与该电荷转移组件之间。

9. 如权利要求 1 所述的装置,其额外包括:

一电流控制 FET,其被耦接在该放大器的输出端子与一参考电压之间,以控制该电荷转移组件的导通时间与关断时间。

10. 如权利要求 9 所述的装置,其额外包括:

一功率控制 FET,其被耦接在 PFET 与电压源之间。

11. 如权利要求 1 所述的装置,其额外包括:

一第一输入电荷控制开关,其被串联耦接在该第一电压输入电荷源与输入电荷保持组件之间;以及

一第二输入电荷控制开关,其被串联耦接在该电荷转移组件的输入端子与一第二电压输入电荷源之间。

12. 如权利要求 1 所述的装置,其中,该电荷转移组件包括一形成在一基板之中的扩散区,其中,一第一控制电极形成在该基板之上并且会提供电荷转移组件输入端子。

13. 如权利要求 12 所述的装置,其额外包括一第二控制电极,其形成在该基板之上并且提供输出电荷保持端子。

14. 如权利要求 1 所述的装置,其中,该放大器包括一电流源,其被耦接至该放大器的输出端子。

15. 如权利要求 14 所述的装置,其进一步包括一电压缓冲器,其被配置成用以隔离在该电荷转移组件的输入端子与栅极端子之间的电压。

16. 如权利要求 1 所述的装置,其进一步包括一电阻性组件,其被耦接至该输入电荷保持组件的该第一端子。

17. 如权利要求 16 所述的装置,其中,该电阻性组件被配置成用以在该输入电荷保持组件与该输出电荷保持组件之间进行的电荷转移期间来降低一非线性讯号失真。

18. 如权利要求 17 所述的装置,其中,该电阻性组件被串联耦接在该输入电荷保持组件与该电荷转移组件的输入端子之间。

19. 如权利要求 17 所述的装置,其中,该电阻性组件被耦接在一输入电压与该输入电荷保持组件之间。

20. 如权利要求 17 所述的装置,其额外包括一额外的电阻性组件,其被耦接至该输入电荷保持组件的该第二端子。

21. 如权利要求 1 所述的装置,其额外包括一开关,用于响应一功率开关控制讯号来禁能电流流经该电荷转移组件与电流源中一个或多个。

22. 如权利要求 21 所述的装置,其中,该开关被配置成用于响应一开关控制讯号来禁能电流流经该电荷转移组件。

23. 如权利要求 22 所述的装置,其中,该放大器包括一被耦接至该放大器的输出端子的电流源,且其中,该开关被配置成用于响应一开关控制讯号来禁能电流流经该电流源。

24. 一种用于转移电荷的装置,其包括:

一输入电荷保持组件,其具有经布置为串联于且直接耦接至一电压输入电荷源 (V_{in}) 的一第一端子,该输入电荷保持组件用以保持一输入电荷;

一电荷耦合组件,其包括:

一第一组件,其具有一输入端子、一输出端子、以及一栅极端子,该输入端子被耦接至该输入电荷保持组件的一第二端子,且因此该输入端子并未被直接耦接至该输入电荷源,而该输出端子被耦接以在被施加至该栅极端子的一电荷转移控制讯号的控制下来提供电荷;与

一第二组件,用以保持一输出电荷,并且被耦接用以接收来自该第一组件的电荷;以及

一放大器,用以提供该电荷转移控制讯号,该放大器具有一被直接耦接至该输入电荷保持组件的输入端子,以及一被耦接至一电荷转移组件的栅极端子的输出端子,用以提供该电荷转移控制讯号的直接、正性放大。

25. 如权利要求 24 所述的装置,其进一步包括一被耦接至该输出端子的电流源。

26. 如权利要求 24 所述的装置,其进一步包括一电阻性组件,其被耦接至该输入电荷保持组件并且被配置成用以在该输入电荷保持组件与该电荷耦合组件的第二组件之间进行的电荷转移期间来降低一非线性讯号失真。

升压电荷转移管线

[0001] 本申请案主张于公元 2006 年 5 月 31 日所提申的美国临时申请案第 60/809,485 的权益,上述申请案的整个教示以引用方式纳入本文中。

背景技术

[0002] 在电荷域讯号处理电路中,其以电荷封包来代表讯号。这些电荷封包被储存,从一储存位置被转移至另一储存位置,并且会经过处理用以施行特定的讯号处理功能。电荷封包能够代表模拟的量,以库伦为单位的电荷封包大小与所代表的讯号成正比。电荷域作业(例如电荷转移)由「频率」电压来驱动,用以提供离散时间处理。因此,电荷域电路提供模拟、离散时间讯号处理功能。

[0003] 电荷域电路被做成电荷耦合组件(CCD)、被设计成金属氧化物半导体(MOS)贮体队伍组件(BBD)、以及双载子BBD。本发明主要关于MOS BBD;不过,在电荷封包产生的领域中,其亦可应用于CCD。请注意的,下文所讨论的所有电路均假设以电子作为讯号-电荷载体,并且使用N通道场效晶体管(NFET)或是N信道CCD来进行讯号-电荷处理。通过运用PFET或P信道CCD以及相反的讯号与控制电压极性,便可以电洞作为电荷载体而应用相同的电路。

[0004] 在MOS BBD中,该电荷封包被储存在电容器之中。从一储存电容器将电荷转移至下一个储存电容器透过一以共栅极组态方式来连接的FET来进行。本文将借助于图1与图2来解释于一BBD之中的电荷转移过程。这些图式省略众多实际的细节,不过却已足以显现习知BBD中的电荷转移的基本特性。

[0005] 图1所示的是用于一BBD类型电荷转移的基本电路组件。在图1中, V_x 是一被施加至电容器1的第一端子的输入电压。电容器1的第二端子以及FET2的源极端子在节点4处相连。FET2的栅极被连接至一电压 V_G ,在本讨论中假设该电压保持恒定。FET2的漏极与负载电容器3的第一端子在节点5处相连。负载电容器3的另一端子则被连接至电路共同接地。

[0006] 图2所示的是与图1的电路相关的电压波形。在电荷转移周期的起始处, V_x 位于高电压21处;节点5已经被初始化至比较高的电压23;而节点4则被初始化至一较低的电压22。对此基础解释来说,假设电压22较 $V_G - V_T$ 为正,其中 V_T 为FET2的临界电压。于此条件下,FET2被偏压在临界电压以下,所以,不会有任何大量的电流流过它。

[0007] 电荷转移是从时间 t_1 处开始,其通过朝一较为负的电位来降低 V_x 。刚开始,节点4的电位 V_4 在负向方向上跟随 V_x 。在时间 t_2 处, V_4 变成 $V_G - V_T$,用以导通FET2。所生成的流过FET2的电流限制 V_4 进一步负向的偏离。在时间 t_3 处, V_x 抵达其较低的数值24。电流继续流过FET2,进入电容器1,让节点4在正向方向上充电。当 V_4 抵达 $V_G - V_T$ 时,流经FET2的电流便会变小。 V_4 以持续缩减的速率朝 $V_G - V_T$ 处趋稳,从而会在时间 t_4 处抵达电压26。在 t_4 处, V_x 返回其原始电压。此正向转变经由电容器1耦合至节点4,从而完全关闭FET2并且结束电荷转移。

[0008] 在上面所述的事件期间,电流经由FET2从电容器3流入电容器1之中。此电流

的积分构成被转移电荷 Q_T 。 Q_T 可以用 V_x 、节点 4、与节点 5 处的电压变化以及个别电容来表示。忽略 FET 2 的组件电容,被传递至电容器 3 的电荷可以利用熟知的表示式 $Q = CV$,用跨于其上的电压变化来表示。以 C_3 来表示电容器 3 的电容且以 ΔV_5 来表示该电压变化,可获得下面公式:

$$[0009] \quad Q_T = C_3 \Delta V_5 \quad \text{公式 1}$$

[0010] 请注意,利用图中所示的波形, $\Delta V_5 = (\text{电压 25} - \text{电压 23})$ 为负的,所以 Q_T 为负的;也就是,其由电子所组成。

[0011] Q_T 亦可以用跨于电容器 1 的电压变化来表示。使用相同的符号,可获得下面公式:

$$[0012] \quad Q_T = C_1 (\Delta V_x - \Delta V_4) \quad \text{公式 2}$$

[0013] 因此,对图 2 的波形来说,出现在电荷转移的开始与结束之间的相关电压变化如下:

$$[0014] \quad \Delta V_x = (\text{电压 24} - \text{电压 21}) \quad \text{公式 3}$$

[0015] 以及

$$[0016] \quad \Delta V_4 = (\text{电压 26} - \text{电压 22}) \quad \text{公式 4}$$

[0017] 针对上面所述的条件来说,电压 22 为一恒定值(其是一初始条件)。倘若节点 4 欲完美地趋稳至其标称渐近线(asymptote) $V_G - V_T$ (其同样是一恒定值)的话,那么 ΔV_4 便会是一恒定值。于此情况中,公式 2 便可改写如下:

$$[0018] \quad Q_T = C_1 \Delta V_x + (\text{恒定值}) \quad \text{公式 5}$$

[0019] 此表示式代表完美线性的电荷转移作业的理想化结果。对节点 4 的趋稳现象并不完美的实际情况来说,公式 2 可被重新写成:

$$[0020] \quad Q_T = C_1 [\Delta V_x - (\text{电压 26})] + (\text{恒定值}) \quad \text{公式 6}$$

[0021] 从此公式中可以看出,电荷转移的任何非线性或不完全趋稳现象均可能会反应在电压 26,电荷转移结束处的节点 4 的电压。

[0022] 在所有习知的 BBD 之中均会使用到基本上和上面所述类似的电荷转移作业。实际上的细节(例如用于建立上面所述初始条件的构件、实际的频率波形、... 等)和本发明无关且将不会在本文中作进一步说明。相同的电荷转移技术亦可在众多 CCD 讯号处理电路中提供电荷封包输入。(CCD 中的后续电荷转移使用不同的原理,本文并未说明。)

[0023] 上面所述的电荷转移模型在下文的讨论中将被称为「被动式」电荷转移。此词语所指的是在该电荷转移过程期间,被施加至 FET 2 的栅极电压 V_G 是静态的,其并不会响应于被转移的电荷而主动地受控。(在实际的 BBD 中, V_G 通常会受到频率控制,而并非静态的,但并不会响应于被转移的电荷。)此被动式电荷转移过程受到两项重大误差来源的影响。

[0024] 第一项误差来源衍生自图 2 中的 t_3 至 t_4 间隔期间节点 4 的趋稳性质。如上面所述,于此时间期间,节点 4 在正向方向上充电,从而会降低 FET 2 的栅极-源极电压。此递减的栅极-源极电压造成流经该 FET 的电流下降。接着,此下降的电流便会造成节点 4 的充电速率下降。此过程在时间上是相当非线性的,并且还会以非线性的方式相依赖于被转移的电荷封包的大小。因此,图 2(以及公式 6)中的残余电压 26 便会非线性地相依赖于 Q_T ,从而会造成有整体非线性的电荷转移作业。又,对高速的电路作业来说,利用实际的电路数值让节点 4 的趋稳时间非常地长而让人无法接受。因此,被动式电荷转移既慢且又非线性;于众多的应用中,这些限制条件损及速度与精确性而让人无法接受。

[0025] 第二项误差来源肇因于 FET 漏极电压 V_5 的变化 ΔV_5 。如上面所示 (公式 1), 此变化与 Q_T 成正比。FET 呈现一回授效应, 其中, 漏极电压中的变化实际上导致临界电压 V_T 的变化。因此, V_4 朝其趋稳的「最终」电压 $V_G - V_T$ 实际上便不会是一恒定值 (如上述理想化的讨论), 而会是被转移电荷的函数。此效应等同于电压 26 相依赖于 Q_T 的大小: $|Q_T|$ 越大, 电压 26 的负值便越大。此效应使得电荷转移增益小于 100%。一般来说, 其还会包含一小额的非线性分量, 使得上面所讨论的非线性问题更形恶化。

发明内容

[0026] 本发明的实施例提供一种电荷转移电路, 其中会大幅地降低上面所述的两项误差来源的效应。和习知的 BBD 中所使用的被动式电荷转移不同的是, 本发明的电荷转移方法是所谓的「升压式」。升压电荷转移电路的效能已获得改良而远优于该被动式电路的效能, 其可施行高速、高精确性的应用。

附图说明

[0027] 如随附图式中所示, 从上文本发明示范实施例的更明确说明中便可以明白在发明内容中所述, 其中, 在所有不同的图式中, 相同的组件符号代表相同的部件。该图式并未依比例绘制, 重点仅在于图解本发明的实施例。

[0028] 图 1 所示的是一电荷转移电路的简化图式。

[0029] 图 2 所示的是与图 1 相关的电压波形。

[0030] 图 3 所示的是根据本发明观点的升压电荷转移电路。

[0031] 图 4 所示的是图 3 的电路的电压波形。

[0032] 图 5 所示的是含有一 CMOS 放大器的升压电荷转移电路。

[0033] 图 6 所示的是使用一放大器来降低米勒 (Miller) 电容的另一升压电荷转移电路。

[0034] 图 7 所示的是使用一 NFET 作为共栅极放大器的升压电荷转移电路。

[0035] 图 8 所示的是使用电阻器组件来衰减该电路响应的升压电荷转移电路。

[0036] 图 9 所示的是用以对电流的起始与结束提供更大控制的升压电荷转移电路。

[0037] 图 10 所示的是使用一 FET 来控制功率消耗的升压电荷转移电路。

[0038] 图 11 所示的是提供一电压 - 电荷取样 - 保持功能的升压电荷转移电路。

[0039] 图 12 所示的是在静态输入电压的情况中和图 11 的电路相关的电压波形。

[0040] 图 13 所示的是在时变输入电压的情况中和图 12 的电路相关的电压波形。

[0041] 图 14A 与 14B 所示的是提供输入电荷给一 CCD 的升压电荷转移电路的电路图与剖面组件结构图。

具体实施方式

[0042] 下文将说明本发明的较佳实施例。

[0043] 本发明提供一种电荷转移电路, 其中会大幅地降低上面所述的两项误差来源的效应。和习知的 BBD 中所使用的被动式电荷转移不同的是, 本发明的电荷转移方法是所谓的「升压式」。升压电荷转移电路的效能已获得改良而远优于该被动式电路的效能, 其可施行高速、高精确性的应用。借助于图 3 与 4 便能够了解此升压电荷转移技术, 此两图图解其作

业的基础特点。

[0044] 图 3 的组件和图 1 中具有类似符号的组件相同,不过,增加了放大器 36 与其参考电压 V_R ,并且省略了电压 V_G 。图 3 中的电容器 31 对应于图 1 中的电容器 1,节点 34 对应于节点 4... 等。新增的放大器 36 是本发明特有的特点;它具有中等的电压增益(通常为 10 至 100)以及非常高的速度。

[0045] 此电路的操作波形如图 4 中所示,其使用和图 2 中运用相同的命名惯例(举例来说,节点 34 的电压称为 V_{34} ... 等)。图 4 中的初始条件和图 2 中的初始条件类似。输入电压 V_X 起始于一高数值 41 处。漏极节点 35 被初始化至一高电压 43。源极节点 34 则被初始化至一较低的电压 42,其较 V_R 为正。因为 $V_{34} > V_R$,所以,放大器 36 将其输出(节点 37)驱动至一低电压 48。节点 37 也被连接至 FET 32 的栅极,以使 V_{37} 的低数值确保 FET 32 刚开始会先被关闭并且不会有任何电流流过它。

[0046] 电荷转移从时间 t_1 处开始,其通过朝一较为负的电压处来降低 V_X 。刚开始, V_{34} 在负向方向上跟随 V_X 。在时间 t_2 处, V_{34} 变成较 V_R 为负,从而会让放大器 36 将其输出节点 37 驱动至一高电压。此高电压导通 FET 32;所生成的流过 FET 32 的电流限制节点 34 的负向偏离。接着,放大器 36 通过经过 FET 32 的回授来运作,用以将 V_{34} 保持在略低于 V_R 处。此平衡持续到时间 t_3 处, V_X 在时间 t_3 处抵达其较低的数值 44。接着,流过 FET 32 的电流便会朝正向来充电节点 34 直到时间 t_4 处, V_{34} 在时间 t_4 处接近 V_R 。当其输入驱动电压 ($V_{34}-V_R$) 接近零时,放大器 36 便会朝一较低的数值 49 来驱动其输出电压 37,并且流经 FET 32 的电流快速地下降。最后,在时间 t_5 处, V_X 返回其原始数值。此正向转变经由电容器 31 耦合至节点 34,从而导致放大器 36 再度将其输出节点 37 驱动至一低电压,关闭 FET 32 并且结束电荷转移。

[0047] 和前面所述的被动式电荷转移相同,流经 FET 32 的电流通过电容器 33 来积分,从而会在节点 35 处造成电压波形 V_{35} 。此经过积分的电流构成被转移电荷 Q_T 。电容器 33 上的电荷与电压的关系就如同公式 1:

$$[0048] \quad Q_T = C_{33} \Delta V_{35} \quad \text{公式 7}$$

[0049] 不过,

$$[0050] \quad \Delta V_{35} = (\text{电压 45} - \text{电压 43})。$$

[0051] 同样地,

$$[0052] \quad Q_T = C_{31} (\Delta V_X - \Delta V_{34}) \quad \text{公式 8}$$

[0053] 类同于公式 6,

$$[0054] \quad Q_T = C_{31} [\Delta V_X - (\text{电压 46})] + (\text{恒定值}) \quad \text{公式 9}$$

[0055] V_{34} 欲趋稳的渐近线为 V_R ,其为放大器 36 的参考电压。在图 4 中, V_{34} 在电荷转移结束处(时间 t_5)的数值为电压 46。和被动式电荷转移相同,介于电压 46 与 V_R 之间的任何差异均代表被转移电荷的误差。升压电荷转移与被动式电荷转移之间的关键差异在于 V_{34} 接近 V_R 时的改良精确性与速度。

[0056] 在被动式电荷转移电路与升压电荷转移电路两者中,该 FET 的源极电压(分别为图 1 中的节点 4 及图 3 中的节点 34)在 t_3 之后通过 FET 电流而朝正向充电。如上面所述,此充电导致降低栅极-源极电压 V_{GS} 以及 FET 电流 I_D 。在图 1 的被动式电路中,栅极电压 V_G 是固定的,所以, V_{GS} 的变化速率便是 V_4 的变化速率的负值:

[0057] $dV_{GS}/dt = -dV_4/dt = -I_D/C_1$ 公式 10

[0058] 在图 3 的升压电荷转移电路中亦可套用相同的公式（分别套用至 V_{34} 与 C_{31} ）。不过，FET 32 的栅极却不会维持在一恒定的电压处，而会受到放大器 36 的输出驱动，其响应于节点 34 处的电压并且具有增益 A （如上面所述，通常是介于 10 至 100 之间）。因此 FET 32 的栅极 - 源极电压为：

[0059] $V_{GS} = V_{37} - V_{34} = A(V_{34} - V_R) - V_{34} = A[V_R - (1 + A^{-1})V_{34}]$ 公式 11

[0060] 因为 V_R 为恒定的，所以，图 3 的升压电荷转移电路的 V_{GS} 的变化速率便是：

[0061] $dV_{GS}/dt = -(A+1)dV_{34}/dt = -(A+1)I_D/C_1$ 公式 12

[0062] 比较公式 12 与公式 10 显示出，相较于被动式的情况， V_{GS} 的趋稳速率因放大器 36 的增益而提高。在 t_3 之后用于趋稳至任意给定的精确位准处所需的时间同样会缩短。相较于图 2 中的最终电压 26，最终电压 46 的非线性同样会下降约相同的倍数。

[0063] 于前面的说明内容中，为清楚起见，在基础的解释之中省略了数项重要的电路细节。在下面的段落中将会说明该些细节。

[0064] 如上所述，升压电荷转移电路中的放大器（例如图 3 中的放大器 36）的增益必须足够高，足以大幅地改良线性结果与速度。落在范围 10 至 100 之中的电压增益提供实质的好处。非常低的增益降低线性的改良效果，而较高的增益则会造成下文会作更详细说明的动态问题。电荷转移趋稳时间同样和该放大器的速度有关，即如下文所讨论的。因此，该放大器的设计受到中等增益与超高速度两项必要条件限制。下文说明符合上述限制条件的数种实用电路。

[0065] 图 5 所示的是含有一基础的 CMOS 放大器以提供必要效能的升压电荷转移电路。元素 V_x 、电容器 51 与 53、以及电荷转移 FET 52 的排列就如图 3 中所示。该放大器（图 3 中的 36）在图 5 中被设计成共源极连接的 NFET 56 与 PFET 58，其连接正供应电压 V_{DD} 与偏压电压 V_B 作为一电流源。此电路的运作方式如同配合图 3 与 4 所述。图 3 中的放大器参考电压 V_R 在图 5 中的等效电压为节点 54 处的电压，于该节点 54 处，NFET 56 的漏极电流是平衡 PFET 58 的漏极电流。此电压略高于 NFET 56 的临界电压。此类型的电路可具有落在必要范围之中的电压增益。其速度可通过缩放 FET 56 与 58 以及其操作电流来作选择：FET 越大且电流越大，则产生越高速度，上限为该特定半导体制程的特征。

[0066] 虽然适用于特定的应用，不过，图 5 的电路却具有严重的效能限制。所有的电荷转移电路均会增加该被转移电荷封包的热噪声。此附加的噪声通常称为「kTC」噪声，因为在简单的情况中，其遵守下面定律：

[0067] $Q_n = (kTC)^{1/2}$ 公式 13

[0068] 其中， Q_n 为附加的噪声，其单位为库伦； T = 绝对温度； k = 波兹曼常数；而 C 则是该电荷转移中所包含的电容器的电容。举例来说，公式 13 适用于图 1 的被动式电荷转移电路，其中，相关的 C 为电容器 1 的电容加上先前所忽略的节点 4 处的寄生电容。（于特定的情况中，图 1 的电路所附加的噪声可能略小于公式 13 所示的数额。）

[0069] 在图 5 的电路中，会造成噪声生成的总电容包含三个主要项：电容器 51 的确切数值；放大器 FET 56 的栅极 - 输入电容；以及从节点 57 至节点 54 的电容乘以该放大器的增益。后面的电容项（其乘以该放大器增益）有时候会称为（基于历史的缘故）「米勒（Miller）」电容。在图 5 中，其由 FET 56 的漏极 - 栅极电容加上 FET 52 的栅极 - 源极电容

所组成。即使 FET 52 与 56 的组件寄生电容可能会小于电容器 51 的数值,不过,因为该米勒电容是乘以该放大器增益,所以可能会在此电路中变成严重的噪声问题。

[0070] 图 6 所示的是通过降低米勒电容来改良图 5 的电路的一升压电荷转移电路。图 6 的电路中的放大器由 FET 66 与 68 所组成,它们的功能与图 5 中的 FET 56 与 58 具有相同的功能。在图 6 中新增一源极跟随器 PFET 69,其由一 PFET 电流源来供应。因为其在节点 64 与节点 70 之间提供电压缓冲作用,所以便会大幅地降低 FET 66 的漏极-栅极电容对米勒电容的贡献度。因此,在图 6 中,仅有 FET 62 的栅极-源极电容明显地提高米勒电容。结果便会相应地降低和图 5 的电路有关的 kTC 噪声生成。

[0071] 图 7 所示的是具有减少的米勒电容的另一升压电荷转移电路。此电路和图 5 的电路相同,不过,会在 FET 76 的漏极与放大器输出节点 77 之间增加 NFET79。FET 79 充当一栅极放大器,其栅极被偏压在一恒定的电压 V_{B2} 处。FET76 与 79 的共源极+共栅极合成组态便是熟知的「串迭 (cascode)」组态。在本申请案中,其效应主要是降低从 FET 76 的栅极至漏极的增益,同时维持或提高从节点 74 至节点 77 的增益。虽然并未降低 FET 76 的漏极-栅极电容,不过却已缩小其会相乘的增益,从而便会降低对 kTC 噪声生成的贡献度。已在上面略为提及但却并未详述的该升压电荷转移电路的其中一项严重问题是:目前为止所讨论的电路的动态行为可能会呈现一种不稳定性,其可能会破坏所要的线性电荷转移效果。在非常高的放大器增益中特别会产生此问题,其可能会希望降低非线性现象。

[0072] 此动态问题出现在电荷转移的早期部分期间,介于图 4 中的 t_2 与 t_4 之间。于此区域中,在图 3 中所看见的从节点 34、经由放大器 36 至节点 37、经由 FET 32 回到节点 34 所组成的封闭回路呈现一双极点(第二阶)增益特征。其中一个极点肇因于该放大器的 g_m 以及节点 37 处的电容;而另一个极点则肇因于 FET 32 的 g_m 以及电容器 1。应该明白的是,第二阶回路增益是此基础电路拓扑固有的增益。因为流经 FET 32 的电流从 t_2 之前的零处开始,上升至一尖峰值,并且然后会在 t_3 至 t_5 间隔期间衰降至一非常小的数值,所以,该电路并不具有一可于该处建立稳定条件的 DC「静态点」。当该 FET 电流降至接近 t_5 处的非常低位准处时,那么流经 FET 32 的栅极-源极电容的电流便会淹没该漏极-源极电流,且该第二极点被消除。结果,该电路的最终趋稳状态便会无条件地非常稳定。在该电荷转移的中途期间的第二阶响应可能会在节点 37 与 34 处造成「过冲现象 (overshoot)」,从而会导致 Q_1 的非线性干扰。

[0073] 如图 8 中所示的便是此问题的一种解决方式。此电路与图 3 的基础升压电荷转移电路相同,具有类似符号的组件,不过却新增了电阻器 88 与 89。当经过适当的大小设计之后,这些电阻器的总合增加一零点,其部分消除上面所述的第二极点,从而会提供一充分的阻尼总响应。倘若该组合阻值大于必要值的话,其便会降低该电荷转移作业的速度,从而会削减该升压电路的好处。利用实际的电路参数之下,存在一相当大的范围以供适当选择电阻器数值。电阻器 88 或 89 或两者组合均可用来达成所要的效应。

[0074] 在讨论图 3 至 4 中,节点 34 处的初始电压已经过选择以确保 FET 32 被关闭。因而不会有任何电流流经该 FET,直到在 t_1 之后 V_x 开始改变为止。同样地,当 V_x 返回其初始数值时电流便会结束流动。在特定的升压电荷转移应用中希望通过其它手段来控制电流的开始与结束。其中一种手段如图 9 中所示。此电路和图 3 的基础电路相同,具有类似符号的组件,不过,新增了 NFET 98,其受控于一逻辑电压讯号 VOFF。当 VOFF 为高位准时, FET

98 便导通,并且会将节点 97 驱动至接近零伏特。因此节点 94 可具有任何低至零(或甚至略低于零)的初始电压,而不会让 FET 92 导通(因为 FET 92 的 V_{GS} 的正值不大)。当 VOFF 被设为低位准时,那么 FET 98 便会关闭。于此情况中,该电路的行为便和图 3 的电路相同:每当节点 94 的电压小于 V_R 时,放大器 96 便能够将节点 97 朝正值驱动,从而会导通 FET 92 并且让电流流动。倘若 $V_{94} < V_R$ 的话,当 VOFF 变成低位准时,那么放大器 96 将会立刻将节点 97 驱动为高位准,从而开始让电流流动。同样地,不论 V_{94} 的状态为何,将 V_{OFF} 设为高位准便会终止电荷转移。下文将讨论此功能的应用。

[0075] 探讨图 5、6、以及 7 中的详细放大器电路显示出一如图 9 中所示方式来连接的 FET 亦能够使用于每一种特定的情况中,以达到针对图 9 中比较理论性的电路所述的结果。

[0076] 于众多应用中可能会希望最小化整体电路功率消耗。于一升压电荷转移电路中,电荷转移通常仅发生在一整个作业周期的一部分期间,通常是 50% 或更小部分。举例来说,在图 4 中,电流仅会在 t_1 与 t_5 之间流动。于该作业周期的其余部分期间,该放大器(或是一开关 FET,例如上面所讨论的 FET 98) 让该共栅极电荷转移 FET 保持在关闭状态中。于此状态中,该放大器并不需要响应该输入讯号(举例来说,节点 94 处的输入讯号)。因此,便可禁能作为该放大器的一部分的该一或多个电流源,从而消除功率消耗。倘若透过一讯号(例如 V_{OFF}) 来进行电流控制的话,那么便还可使用相同的讯号来控制功率消耗。

[0077] 此类电路的其中一种范例如图 10 中所示。此电路和图 5 的电路类似,不过新增了 NFET 109 与 PFET 110,两者均受控于逻辑电压讯号 V_{OFF} 。当 V_{OFF} 为高位准时,FET 109 将节点 107 保持在低电压处,禁止电流流经 FET 102。同一时间,FET 110 被关闭,所以,不会有任何电流流经电流源 FET 108;因此,因该放大器所造成的功率消耗便会消灭。当 V_{OFF} 被设为低位准时,那么 FET 110 便会导通,从而会让电流流经 FET 108;并且 FET 109 关闭,其让节点 107 上升并且导通 FET 102,从而会让讯号电荷从节点 104 流至节点 105。

[0078] 图 6 与 7 的电路可以和上面所述的修改类似的方式来作修改,用以在控制讯号 V_{OFF} 被发出期间禁能电荷转移并且消弭因它们的放大器所造成的功率消耗。

[0079] 在上面所述的所有电荷转移电路中,输入讯号 V_x 均代表一抽象电压源。另外,在电荷转移 FET 的源极处的电压,举例来说图 1 中的节点 4 则描述为「被初始化至电压 22」。针对图 3 的电路亦假设类似的抽象初始化。为达了解目前为止所讨论的电荷转移电路原理的目的,此抽象表示已经足够。不过,在升压电荷转移电路的实际应用中,则必须以真实的电路来取代这些抽象表示。图 11 中所示的便是一应用范例,其中,该抽象电压控制器已经由比较不抽象的开关来取代。在一完全开发的实用电路中,这些开关可分别被设计成 NFET、PFET、或 NFET-PFET 组合,称为「传输闸」。本文并不会讨论用于控制这些开关的电路细节。

[0080] 图 11 所示的是和图 3 的升压电荷转移电路类似的升压电荷转移电路,其具有下面三个额外组件:开关 119、120、以及 121。此外,图 3 中受到 V_x 驱动的本图中标示为节点 118。此电路提供一电压-电荷取样-保持功能,其中,被传送至电容器 113 的输出电荷封包 Q_T 是三个输入电压 V_1 、 V_2 、以及 V_3 的线性函数。此电路的其中一种作业模式借助于图 12 来说明。此作业非常类似于图 3 的电路的作业,图 3 的电路的波形如图 4 中所示。

[0081] 在图 12 中绘制着三个开关状态以及两个电压与时间的关系图。开关状态 S119、S120、以及 S121 分别代表图 11 中开关 119、120、以及 121 的状态。开关状态的高数值表示该开关为导通的,而低数值则表示关断的。节点 118 与 114 的电压绘制在所述开关状态的

下方。图中标示着六个时间 t_0 至 t_5 。时间 t_1 至 t_5 对应于图 4 中的五个时间,此再次强调图 3 与图 11 的电路的作业的类似性。开始,开关 119 与 121 导通,而开关 120 则关断。因此,节点 118 被连接至 V_2 ,其数值在图 12 中标示为 123;而节点 114 被连接至 V_3 ,其数值在图 12 中标示为 122。因此,电压 123 与 122 对应于图 4 中的初始电压 41 与 42。

[0082] 在 t_0 处,开关 121 是关断的,从而会让节点 114 留在电压 122 处(因为没有任何电流流经 FET 112)。在 t_1 处,开关 119 关断且开关 120 导通,用以将节点 118 连接至 V_1 。节点 118 以由开关 120 的导通阻值所决定的时间常数朝 V_1 进行充电,最后会抵达等于 V_1 的趋稳电压 124。 V_{118} 的波形和图 4 中的 V_x 的波形类似。同样地,如同图 4 中的 V_{34} , V_{114} 一开始会先跟随 V_{118} ,然后当电流流经 FET 112 时便会停止,并且最后会趋稳在非常接近 V_R 的电压 126 处。在 t_5 处,所有三个开关均会返回它们的原始状态,重新将节点 118 连接至 V_2 并且重新将节点 114 连接至 V_3 ,并且结束该电荷转移过程。

[0083] 依照对图 3 与 4 所进行的分析,我们可对电容器 113 所收集到的最终输出电荷 Q_T 写出一表示式。和公式 8 类同:

$$[0084] \quad Q_T = C_{111} (\Delta V_{118} - \Delta V_{114}) \quad \text{公式 14}$$

[0085] 相关的电压变化发生在该电荷转移的开始与结束之间;因此,对图 12 的波形来说:

$$[0086] \quad \Delta V_{118} = (\text{电压 } 124 - \text{电压 } 123) = (V_1 - V_2) \quad \text{公式 15}$$

[0087] 及

$$[0088] \quad \Delta V_{114} = (\text{电压 } 126 - \text{电压 } 122) \approx (V_R - V_3) \quad \text{公式 16}$$

[0089] 其中,公式 16 中的近似值忽略了电压 126 与 V_R 之间的差值。

[0090] 结合前述公式,便可以得出:

$$[0091] \quad Q_T = C_{111} [(V_1 - V_2) - (V_R - V_3)] \quad \text{公式 17}$$

[0092] 此表示式显示出,在公式 16 中的近似值内, Q_T 相依赖于四个电压 V_1 、 V_2 、 V_3 、以及 V_R 。于此分析之中已经省略和开关 121 相关联的寄生电容与电荷转移以及节点 114 处的其它寄生电容。它们的效应是增加 Q_T 表示式的偏移值,不过,结果仍会在该四个电压之中保持线性。

[0093] 图 12 中的波形是隐含根据假设公式 17 中的所有四个电压在图中所示的时间期间均是静态的。图 13 所示的是倘若 V_2 为随时间变化,而 V_1 、 V_3 、以及 V_R 保持固定时所产生的关系图。于此情况中将会看出,图 11 的电路产生一相依赖于 S_{121} 关断时的 V_2 的数值的输出电荷 Q_T 。因此,此电路便会提供一电压 - 电荷取样 - 保持功能。

[0094] 对图 13 中 $t < t_0$ 来说,开关 119 与 121 被导通。如同前面的讨论,开关 121 让节点 114 保持在电压 132(等于 V_3 的数值)处。开关 119 将节点 118 连接至该时变的电压源 V_2 ,以使节点 118 的电压追踪 V_2 (此处假设相较于 V_2 的变化速率,开关 119 与电容器 111 的时间常数够短而可被忽略)。在 t_0 处,开关 121 关断。因为节点 114 不再被连接至 V_3 ,所以,其因经由电容器 111 的耦合作用而跟随节点 118(请注意,在图 12 中,节点 118 为静态,所以, V_{114} 于此时点处并不会改变)。在忽略寄生电容之下,跨越电容器 111 的电压维持恒定并且等于其在 t_0 处的数值。明确地说,以节点 118 作为电容器 111 的正端子:

$$[0095] \quad \Delta V_{C111} = \text{电压 } 133 - \text{电压 } 132 = V_2[t_0] - V_3 \quad \text{公式 18}$$

[0096] 其中, $V_2[t_0]$ 为 V_2 在 t_0 处的数值。此条件维持到时间 t_1 处当开关 119 关断且开关

120 导通为止。接着,节点 118 便会如同在图 12 中朝电压 V_1 (电压 134) 被驱动。如同在图 12 中,节点 114 一开始会先跟随节点 118,接着当电流流经 FET 112 时便会停止,并且最后会趋稳在非常接近 V_R 的电压 136 处。如上述,在 t_5 处,该开关均会返回它们的原始状态并且停止电荷转移。节点 114 被重新连接至 V_3 并且返回其初始数值 132。节点 118 被重新连接至 V_2 并且趋稳至 V_2 的当时的电流数值 139 处

[0097] 在电荷转移结束处 (t_5),跨越电容器 111 的电压为:

$$[0098] \quad \Delta V_{C111} = \text{电压 } 134 - \text{电压 } 136 = V_1 - V_R \quad \text{公式 } 19$$

[0099] 和公式 1 的讨论相同,应该注意的是,在电荷转移期间由电容器 111 所传送的电荷的数额便是其电压变化乘以其电容。初始电压 (电荷转移之前) 由公式 18 来给定,而最终电压则由公式 19 来给定。因此:

$$[0100] \quad Q_T = C_{111} [(V_1 - V_R) - (V_2[t_0] - V_3)]$$

$$[0101] \quad = C_{111} [(V_1 - V_2[t_0]) - (V_R - V_3)] \quad \text{公式 } 20$$

[0102] 公式 20 和公式 17 完全相同,不过,公式 17 中 V_2 的静态数值已在公式 20 中以 t_0 处的取样数值来取代。这便是所要的取样 - 保持特性。

[0103] 应该注意的是,倘若 V_1 、 V_3 、以及 V_R 为如上所假设的恒定的话,那么,公式 20 的电压 - 电荷转换函数便可写成:

$$[0104] \quad Q_T = -C_{111} V_2[t_0] + (\text{constant}) \quad \text{公式 } 21$$

[0105] 倘若 V_2 为静态的话,那么便可使用此电路来产生受控于 V_2 的数值 (和 V_1 、 V_3 、以及 V_R 的数值) 的一连串均匀大小的电荷封包。倘若 V_2 为时变的话,那么其结果便是在一 (频率) 讯号 S_{121} 控制下的 V_2 的取样。如公式 21 所示,所生成的电荷封包含有经取样的电荷加上一恒定项。此恒定项可通过改变 V_1 、 V_3 、和 / 或 V_R 的数值来调整。

[0106] 在上面所讨论的所有电路中,被转移的电荷 Q_T 被一输出电容器收集,举例来说图 3 中的 C33 (电容器 33)。于升压电荷转移电路的另一应用中,亦可将被转移的电荷收集在一电荷耦合组件 (CCD) 的储存井之中。如前面的讨论,此功能可用来创造一连串恒定 (可调整) 的电荷封包,或是用来产生会与一时变电压讯号的取样成正比的一连串电荷封包。

[0107] 图 14A 所示的是一和图 3 的升压电荷转移电路类似的升压电荷转移电路,其中,该电荷转移 FET 与该输出电容器已由 CCD 组件来取代。 V_X 、电容器 141、节点 144、参考电压 V_R 、放大器 146、以及放大器输出节点 147 均与它们在图 3 中的等同者完全类同。图 14A 中新的特征是 CCD 148,其是由一被连接至节点 144 的输入端子以及三个栅极 142、143、与 145 所组成。(于一实际的施行方式中,该 CCD 通常在栅极 145 以外还会具有额外的栅极。不过,三个栅极便足以说明此电路的功能)

[0108] 图 14B 所示的是 CCD 148 的组件结构的剖面代表图。该输入端子由扩散区 149 所组成,该扩散区具有和半导体基板 150 相反的导电类型。该三个栅极 142、143、与 145 是相邻的电极,它们通过一栅极介电层而与该基板隔离,并且会通过填充着介电质的间隙而彼此隔离。图 14A 中所使用的 CCD 电路符号以逐个特征组件的方式对应于图 14B 中所示的结构。图中所示的结构通常是单层多晶硅 CCD、双层多晶硅 CCD、以及熟知且同样可适用于图 14A 的电路中的其它 CCD 结构。

[0109] 在图 14A 中,节点 144 被连接至 CCD 148 的输入端子 149。此端子的功能如同图 3 中 FET 32 的源极。CCD 148 的第一栅极 142 被连接至放大器输出节点 147。此栅极的功能

如同图 3 中 FET 32 的栅极,通过控制电流从节点 144 流入该 CCD 之中。当被驱动至一高电压处时,频率讯号 Φ_1 便会在栅极 143 的下方创造一电位井。此电位井类同图 3 中 FET 32 的漏极以及电容器 33:在栅极 142 下方流动的电流以电荷的方式聚集在栅极 143 下方的该电位井之中,就如同流经图 3 中 FET 32 的电流以电荷的方式聚集在电容器 33 之上。在电荷转移期间,频率电压 Φ_2 对栅极 145 产生偏压,用以防止电流进一步沿着该 CCD 来流动;因此,在栅极 142 下方流动的所有电流便会聚集在栅极 143 下方的该电位井之中。

[0110] 栅极 143 下方该电位井的初始条件为零电荷。除了前面所述的被转移电荷的聚集的手段不同之外,图 14A 的作业与时序均和图 4 的作业与时序相同。在该电荷转移作业的结束处(图 4 中的 t_5),该被转移电荷 Q_r 累积在栅极 143 下方,而栅极 142 被放大器 146 驱动至关断处。结果,使用熟知的 CCD 方法(其并非是本发明的一部分),通过提供正确的频率 Φ_1 与 Φ_2 便可沿着 CCD 148 来转移 Q_r 。

[0111] 上面所讨论的所有电路均是以单端组态来显示;也就是,所有的电压均称为共同参考电压(接地),且所有的电荷封包均仅能够具有一个正负号(于以电子作为电荷载体的情况中,该电荷封包必定为负;在代数中,最大的封包为零)。为抑制第二谐振失真并且基于其它理由,在实际的电路应用中通常会运用差动电路来提供用以代表具有任一正负号的变量的对称手段。上面所讨论的电荷转移电路全部可使用在使用一对电荷封包的所谓的「类差动」组态之中。于此组态中,该讯号是以该电荷封包对的两个封包成员之间的差异来表示;该电荷封包对中的每一个封包成员除了具有该讯号成分之外,还会具有一偏压模式电荷或共模电荷。此电路组态利用数对图中所示的电荷转移电路来施行,其中一个此类电路是用以处理该电荷封包对中的每一个封包成员。

[0112] 虽然本文已经参考本发明的较佳实施例来特别显示与说明过本发明,不过,熟习本技术的人士便会了解,亦可在不脱离随附权利要求书所涵盖的本发明的范畴下对本发明的形式与细节进行各种变更。

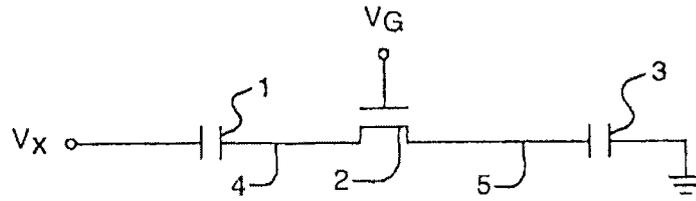


图 1

(现有技术)

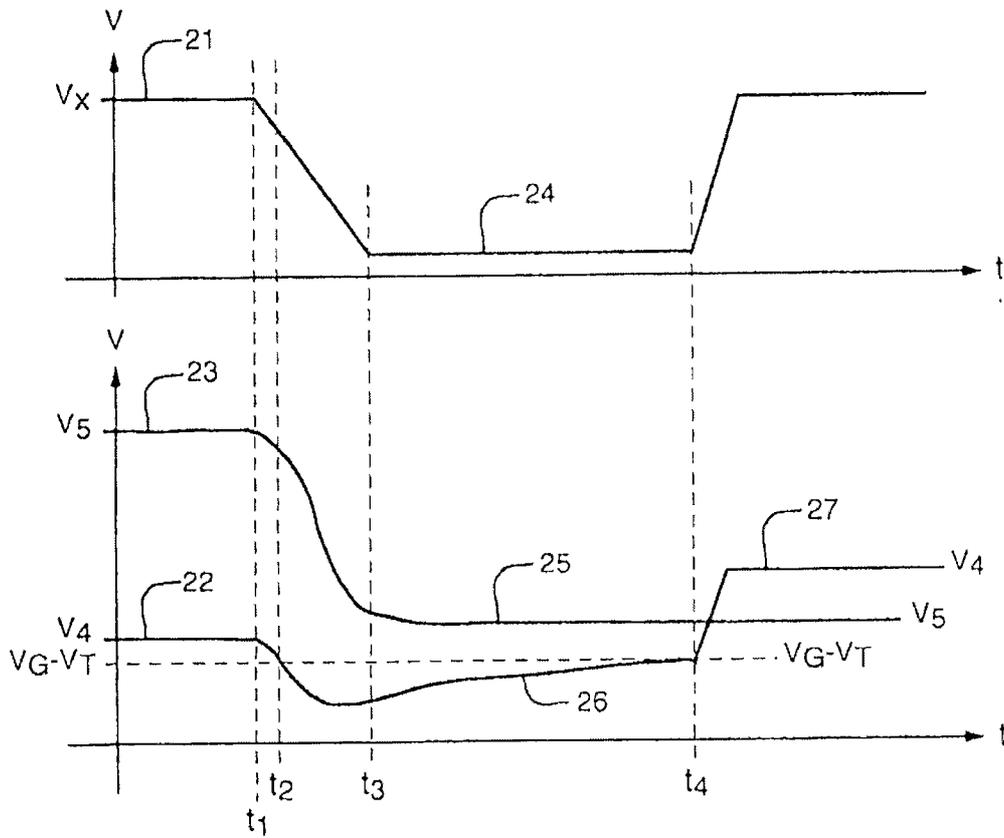


图 2

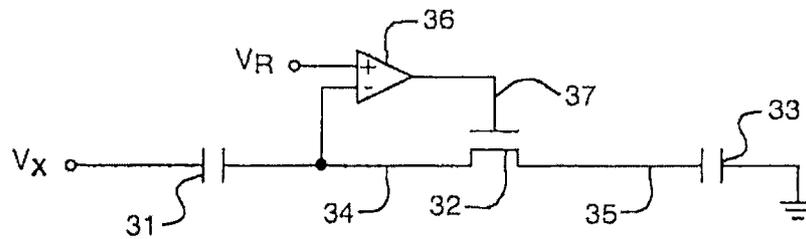


图 3

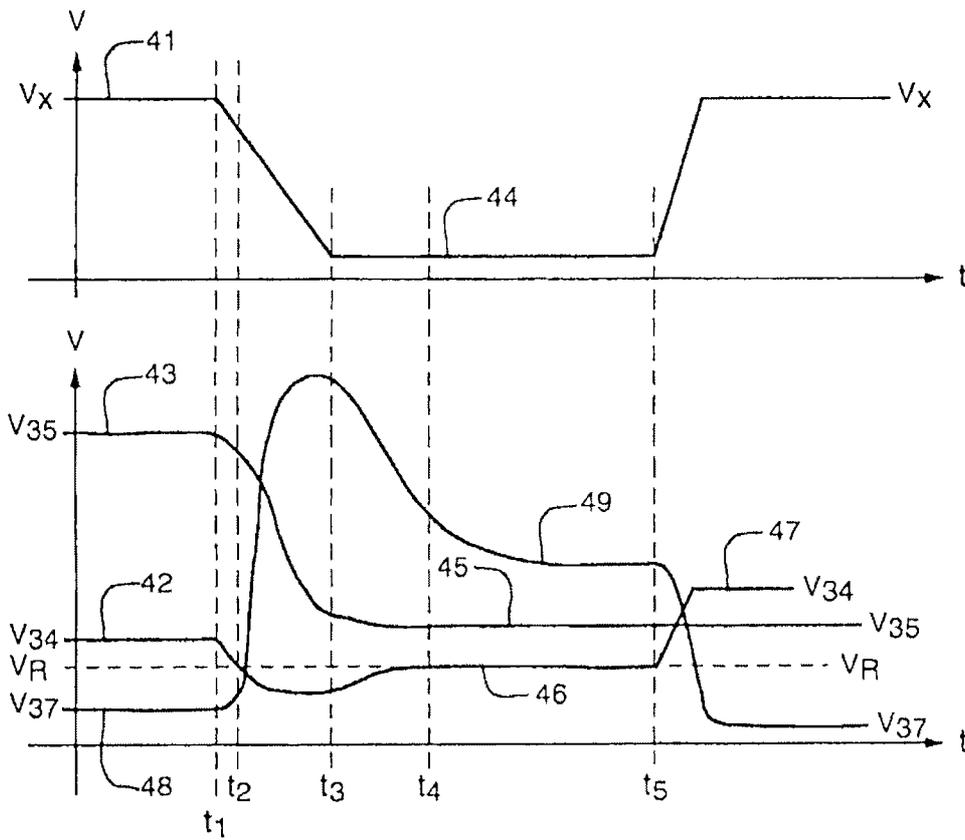


图 4

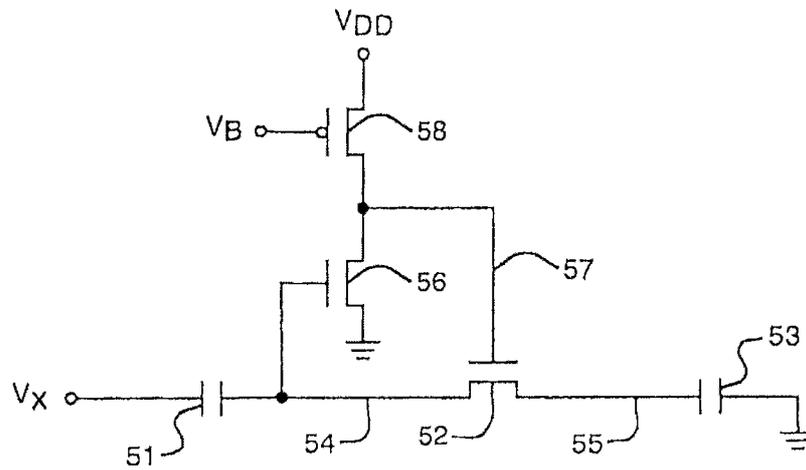


图 5

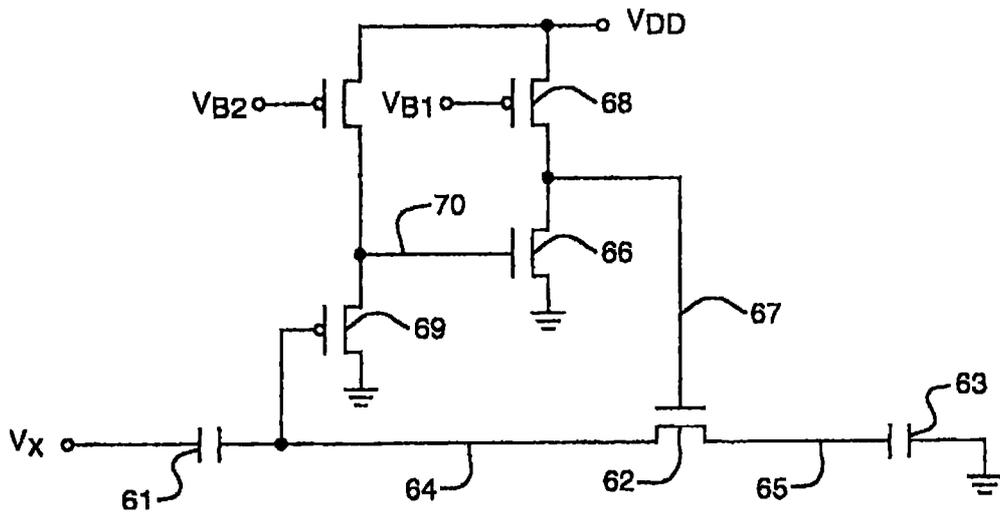


图 6

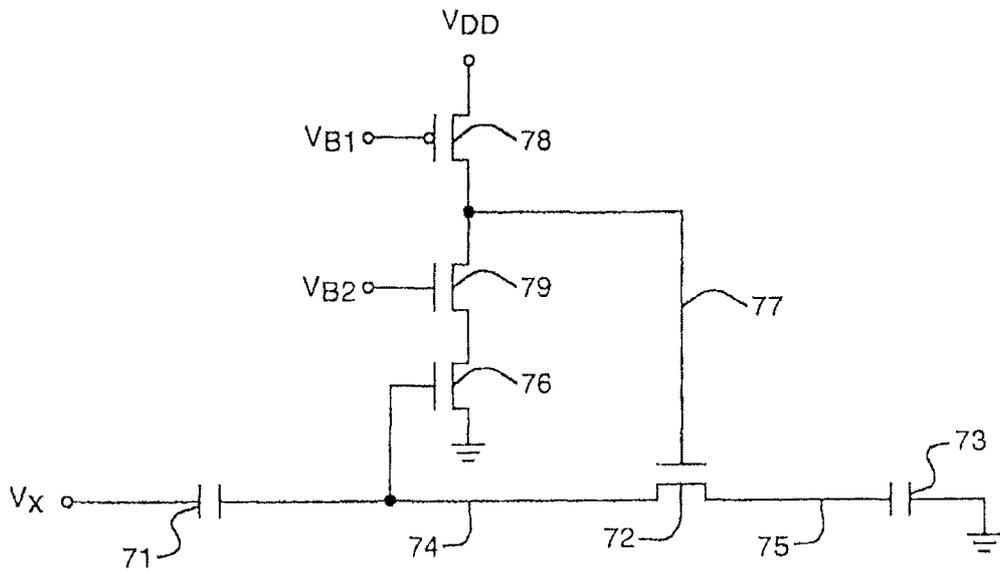


图 7

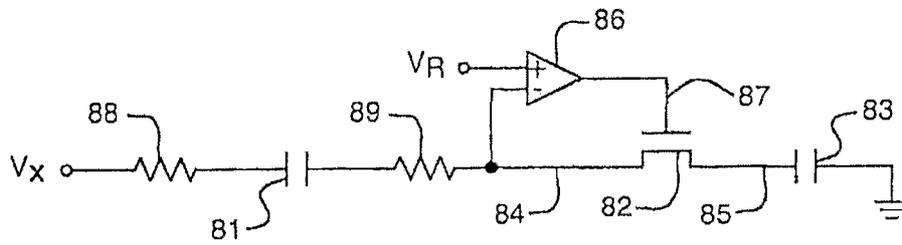


图 8

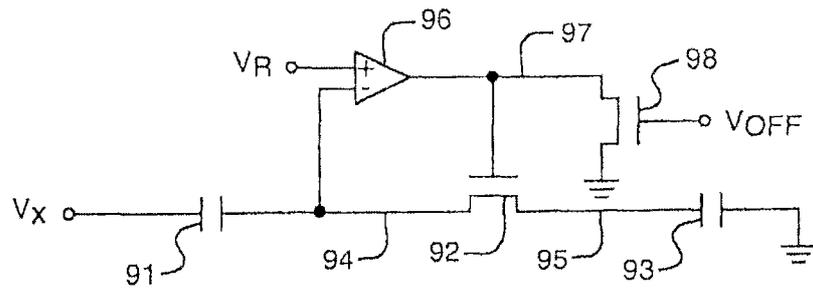


图 9

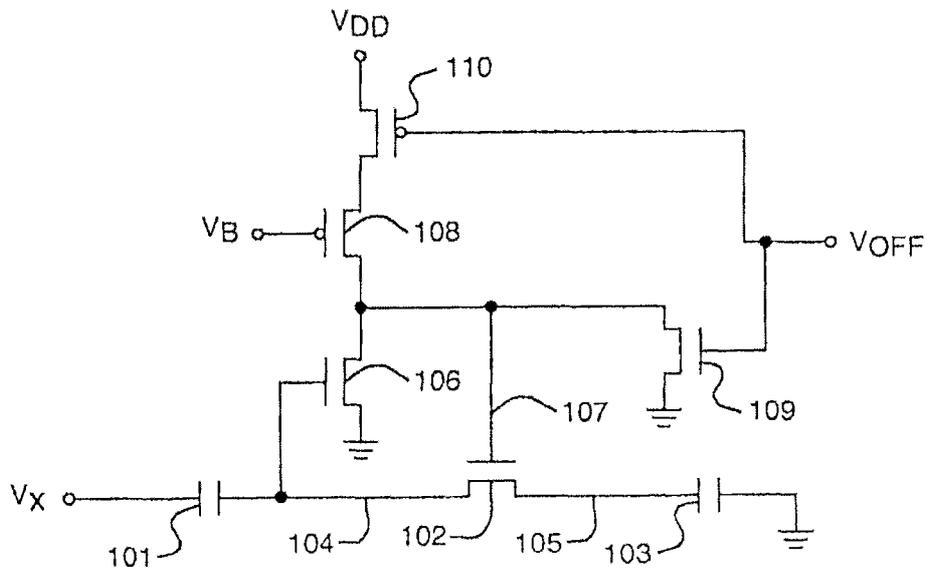


图 10

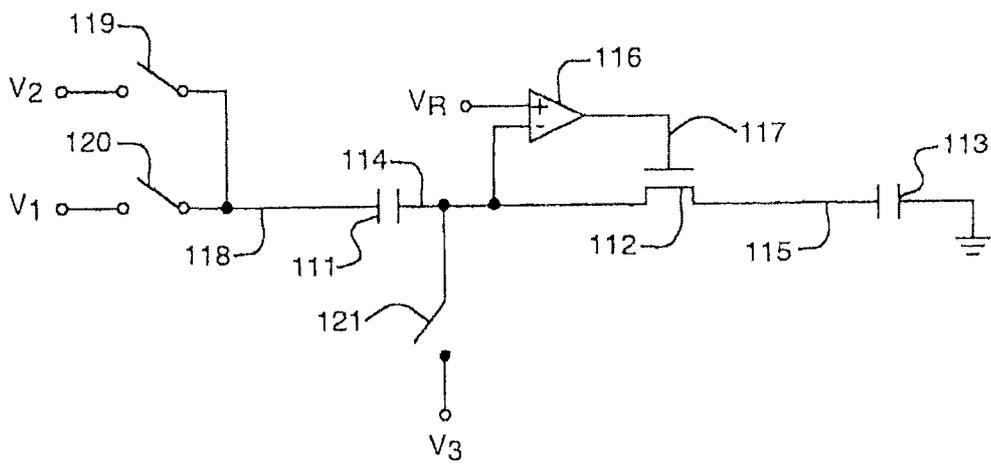


图 11

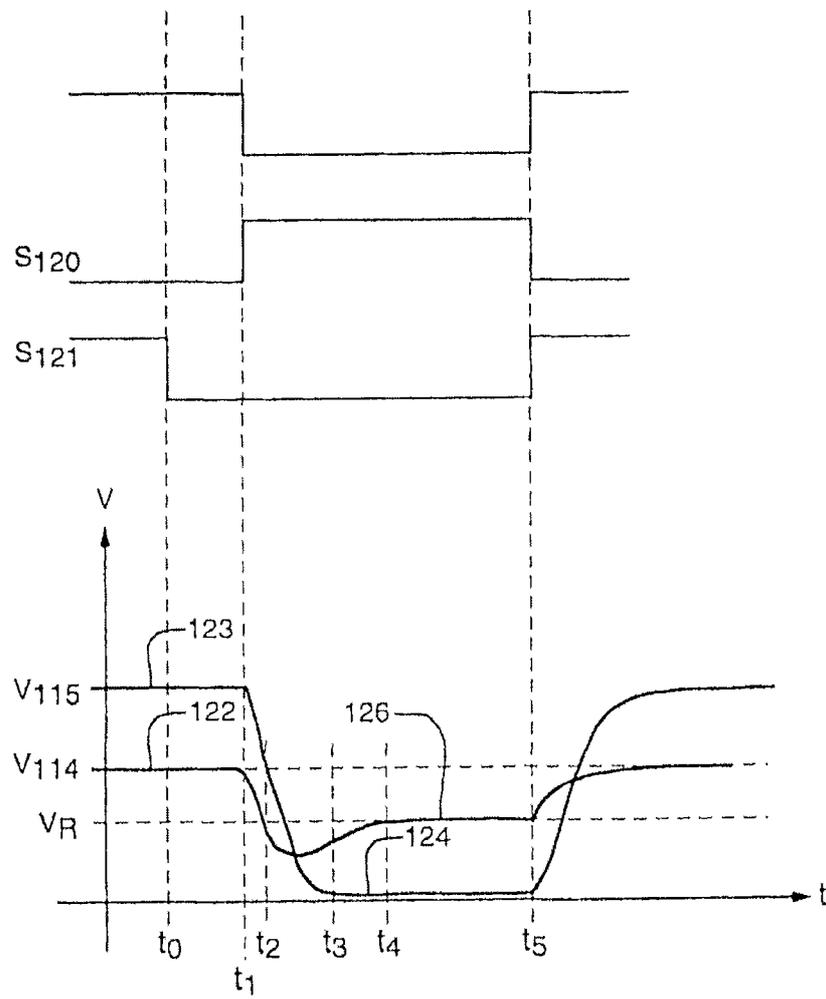


图 12

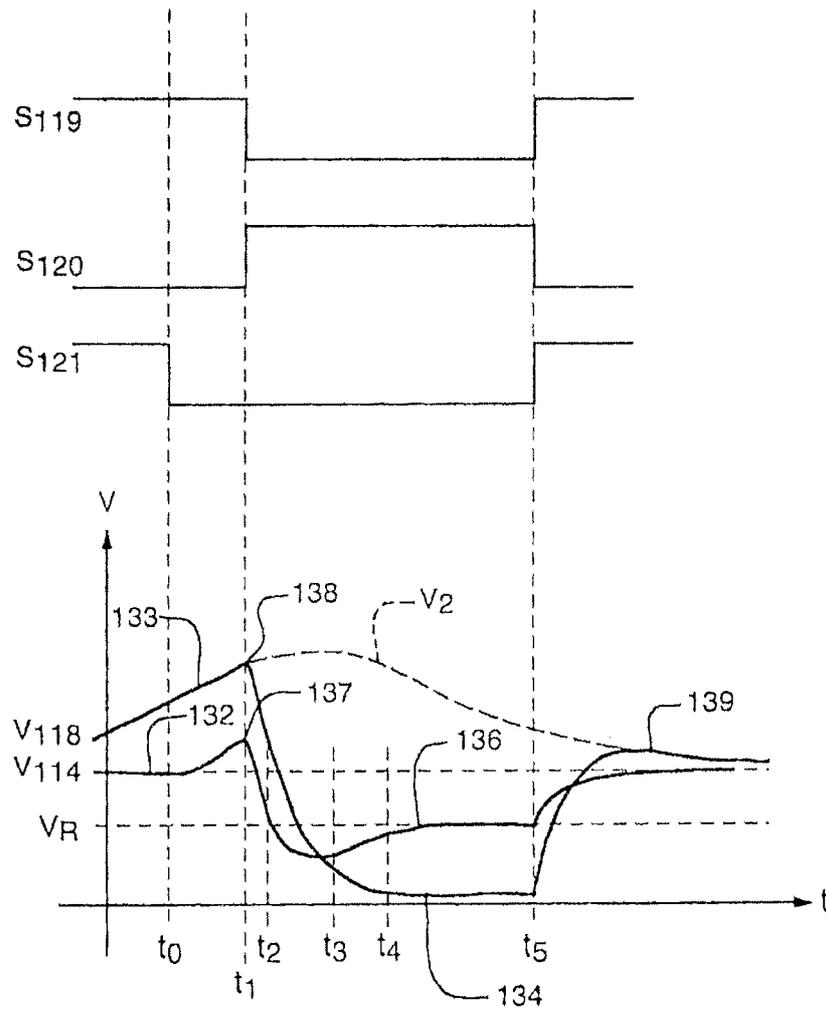


图 13

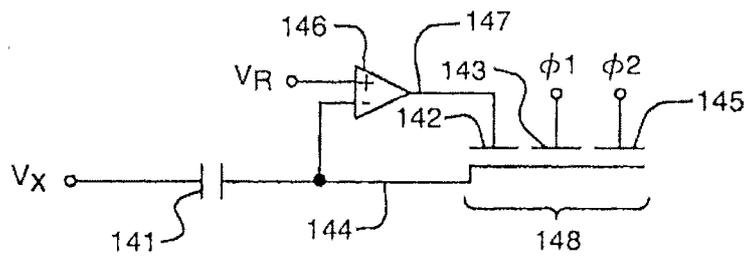


图 14A

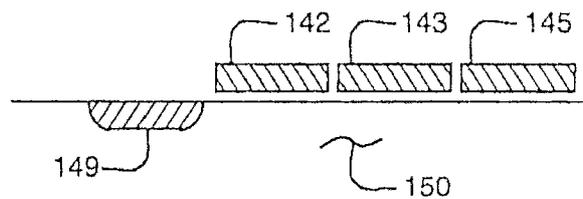


图 14B