

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-201726

(P2017-201726A)

(43) 公開日 平成29年11月9日(2017.11.9)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 23/28 (2006.01)	H O 1 L 23/28	Z
H O 1 L 23/12 (2006.01)	H O 1 L 23/12	D
	H O 1 L 23/12	Q

審査請求 有 請求項の数 6 O L (全 13 頁)

(21) 出願番号	特願2017-157093 (P2017-157093)	(71) 出願人	000006013
(22) 出願日	平成29年8月16日 (2017. 8. 16)		三菱電機株式会社
(62) 分割の表示	特願2013-202995 (P2013-202995) の分割	(74) 代理人	100088672 100088845
原出願日	平成25年9月30日 (2013. 9. 30)		弁理士 吉竹 英俊
		(74) 代理人	100088845 弁理士 有田 貴弘
		(72) 発明者	吉松 直樹 東京都千代田区丸の内二丁目7番3号 三 菱電機株式会社内
		(72) 発明者	新飼 雅芳 東京都千代田区丸の内二丁目7番3号 三 菱電機株式会社内

最終頁に続く

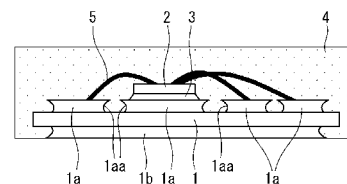
(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】本発明は半導体装置の小型化と信頼性の向上を低コストで両立させた半導体装置およびその製造方法の提供を目的とする。

【解決手段】本発明に係る半導体装置は、セラミック基板1と、セラミック基板1表面に配置された複数の回路パターン1aと、少なくとも1つの回路パターン1aの表面に配置された半導体素子2と、セラミック基板1、複数の回路パターン1aおよび半導体素子2を封止する封止樹脂4と、を備え、隣接する回路パターン1aの対向する側面にはアンダーカット部1aaが形成され、アンダーカット部1aaにおいて、回路パターン1aのセラミック基板1に接する面の端部12よりも、回路パターン1aの表面の端部11の方が当該回路パターン1aの外側に突出しており、アンダーカット部1aaにも封止樹脂4が充填されることを特徴とする。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

セラミック基板と、
前記セラミック基板表面に配置された複数の回路パターンと、
少なくとも 1 つの前記回路パターンの表面に配置された半導体素子と、
前記セラミック基板、前記複数の回路パターンおよび前記半導体素子を封止する封止樹脂と、
を備え、
隣接する前記回路パターンの対向する側面にはアンダーカット部が形成され、
前記アンダーカット部において、前記回路パターンの前記セラミック基板に接する面の端部よりも、前記回路パターンの表面の端部の方が当該回路パターンの外側に突出しており、かつ、前記回路パターンの前記セラミック基板に接する前記面と前記回路パターンの前記表面との間に凹部が設けられ、
前記アンダーカット部にも前記封止樹脂が充填されることを特徴とする、
半導体装置。

10

【請求項 2】

請求項 1 に記載の半導体装置を製造する製造方法であって、
(a) 前記セラミック基板の表面に金属膜を形成する工程と、
(b) 前記金属膜をエッチングして前記回路パターンを形成する工程と、
を備え、
前記工程 (b) において、前記回路パターンの側面をオーバーエッチングすることにより、前記アンダーカット部を形成することを特徴とする、
半導体装置の製造方法。

20

【請求項 3】

請求項 1 に記載の半導体装置を製造する製造方法であって、
(c) 金属板を打ち抜いて前記回路パターンを形成する工程と、
(d) 前記工程 (c) の後、前記回路パターンの端部をプレスすることにより前記アンダーカット部を形成する工程と、
(e) 前記工程 (d) の後、前記回路パターンを前記セラミック基板の表面に貼り付ける工程と、
を備える、
半導体装置の製造方法。

30

【請求項 4】

前記回路パターンには、当該回路パターンの外周に沿って平面視で凹凸が形成されており、当該凹凸も前記封止樹脂で封止されることを特徴とする、
請求項 1 に記載の半導体装置。

【請求項 5】

前記回路パターン表面に穴が形成されており、当該穴にも前記封止樹脂が充填されることを特徴とする、
請求項 1 又は請求項 4 に記載の半導体装置。

40

【請求項 6】

前記半導体素子はワイドバンドギャップ半導体を含むことを特徴とする、
請求項 1、請求項 4、請求項 5 のいずれかに記載の半導体装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は半導体装置およびその製造方法に関し、例えば、電気自動車や電車等のモータを制御するインバータや回生用のコンバータに使用される半導体装置およびその製造方法に関する。

【背景技術】

50

【 0 0 0 2 】

従来の半導体装置は、セラミック基板、セラミック基板上に配置された回路パターン、回路パターンに実装された半導体素子、回路パターン間および回路パターンと半導体素子とを接続するボンディングワイヤなどから構成される。半導体装置において、回路パターン間を絶縁するために、セラミック基板が剥き出しとなる絶縁部が設けられていた。セラミック基板のサイズは、回路パターンの面積および絶縁部の幅に依存していた。

【 0 0 0 3 】

セラミック基板、回路パターン、半導体素子およびボンディングワイヤは、例えばエポキシ樹脂により封止される。セラミック基板および回路パターンと、エポキシ樹脂との密着性が悪いため、セラミック基板にポリイミド系、またはポリアミドイミド系の低ヤング率の樹脂を予め塗布してから樹脂封止を行うことで、エポキシ樹脂の剥離を防止していた（例えば、特許文献 1 参照）。

10

【 先行技術文献 】

【 特許文献 】

【 0 0 0 4 】

【 特許文献 1 】 特開 2 0 0 6 - 3 2 6 1 7 号 公 報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 5 】

従来の半導体装置は以上のように構成されているので、セラミック基板を小型化するためには、回路パターンの面積を減らすか、絶縁部の幅を狭める必要があり、組立性の低下および絶縁性の低下の問題があった。

20

【 0 0 0 6 】

また、エポキシ樹脂の剥離を抑制するには、上述の低ヤング率の樹脂を塗布することが必要であり、塗布のための製造工程が増大するため、製造コストが増大する問題があった。製造コストを削減するために、低ヤング率の樹脂を塗布しなければ、エポキシ樹脂の密着性が悪化することにより剥離が発生する。エポキシ樹脂の剥離により、エポキシ樹脂で保持している構造物（例えばアルミワイヤや端子）の接合寿命低下、また、セラミック基板上の回路パターン間の絶縁性の低下などが生じる問題があった。

【 0 0 0 7 】

30

この発明は以上のような課題を解決するためになされたものであり、半導体装置の小型化と信頼性の向上を低コストで両立させた半導体装置およびその製造方法の提供を目的とする。

【 課題を解決するための手段 】

【 0 0 0 8 】

本発明に係る半導体装置は、セラミック基板と、セラミック基板表面に配置された複数の回路パターンと、少なくとも 1 つの回路パターンの表面に配置された半導体素子と、セラミック基板、複数の回路パターンおよび半導体素子を封止する封止樹脂と、を備え、隣接する回路パターンの対向する側面にはアンダーカット部が形成され、アンダーカット部において、回路パターンのセラミック基板に接する面の端部よりも、回路パターンの表面の端部の方が回路パターンの外側に突出しており、かつ、回路パターンのセラミック基板に接する面と回路パターンの表面との間に凹部が設けられ、アンダーカット部にも封止樹脂が充填されることを特徴とする。

40

【 発明の効果 】

【 0 0 0 9 】

隣接する回路パターンの対向する側面にアンダーカット部を設けることにより、回路パターンの表面の面積を縮小することなく、回路パターンの底面の面積を縮小することが可能である。よって、回路パターン表面の機能的に必要な面積を確保し、かつ、絶縁に必要な回路パターン間の間隔を確保することができる。つまり、絶縁性を低下させることなく、回路パターン間の間隔をより狭くすることが可能なため、回路パターンが形成されるセ

50

ラミック基板の面積を縮小することが可能となり、半導体装置の小型化が可能である。

【 0 0 1 0 】

また、回路パターンの側面にアンダーカット部を設けることにより、アンダーカット部にも封止樹脂が充填され、セラミック基板と封止樹脂の密着性が向上するため、封止樹脂の剥離が抑制され、半導体装置の信頼性が向上する。つまり、アンダーカット部を設けることにより、絶縁性の向上による半導体装置の小型化と、剥離の抑制による信頼性の向上の２つの効果を同時に得ることが可能である。

【図面の簡単な説明】

【 0 0 1 1 】

【図 1】実施の形態 1 に係る半導体装置の断面図である。

10

【図 2】実施の形態 1 に係る半導体装置の断面の部分拡大図である。

【図 3】実施の形態 1 に係る半導体装置の平面図である。

【図 4】実施の形態 1 に係る半導体装置の第 1 の変形例の断面図である。

【図 5】実施の形態 1 に係る半導体装置の第 2 の変形例の断面図である。

【図 6】実施の形態 1 に係る半導体装置の第 3 の変形例の断面図である。

【図 7】実施の形態 1 に係る半導体装置の第 4 の変形例の断面図である。

【図 8】実施の形態 2 に係る半導体装置の断面の部分拡大図である。

【図 9】実施の形態 3 に係る半導体装置の断面の部分拡大図である。

【図 10】前提技術に係る半導体装置の断面図である。

【発明を実施するための形態】

20

【 0 0 1 2 】

< 前提技術 >

本発明の実施の形態を説明する前に、本発明の前提となる技術について説明する。図 10 は、前提技術における半導体装置の断面図である。図 10 に示すように、前提技術における半導体装置のセラミック基板 1 の表面には複数の回路パターン 1 a が配置されている。少なくとも 1 つの回路パターン 1 a の表面には、半導体素子 2 がはんだ 3 により接合されて実装されている。半導体素子 2 の電極と他の回路パターン 1 a とは、アルミワイヤ 5 によって電氣的に接続されている。また、回路パターン 1 a は、図示しない端子とはんだや溶接により接合され外部の端子と電氣的に接続されている。セラミック基板 1 の裏面（即ち回路パターン 1 a が配置される面と反対側の面）には、裏面パターン 1 b が形成されている。なお、回路パターン 1 a の材質は、一般的にアルミニウムや銅である。

30

【 0 0 1 3 】

セラミック基板 1、回路パターン 1 a、半導体素子 2 およびアルミワイヤ 5 は封止樹脂 4 により封止されている。封止樹脂 4 とは、例えばエポキシ樹脂である。なお、裏面パターン 1 b は封止樹脂により封止されず、半導体装置下面に露出している。

【 0 0 1 4 】

以上で説明した半導体装置は、例えば電気自動車や電車等のモータを制御するインバータや回生用のコンバータとして使用される。

【 0 0 1 5 】

前提技術における半導体装置は以上のように構成されているので、セラミック基板 1 を小型化するためには、回路パターン 1 a の面積を減らすか、回路パターン 1 a 間の絶縁部の幅を狭める必要があり、組立性の悪化および絶縁性の低下の問題があった。

40

【 0 0 1 6 】

また、封止樹脂 4 と、セラミック基板 1 および回路パターン 1 a との密着性が悪いと剥離が生じる問題があった。封止樹脂 4 の剥離が生じると、封止樹脂 4 で保持している構造物（例えばアルミワイヤや端子）の接合寿命低下、また、セラミック基板 1 上の回路パターン 1 a 間の絶縁性の低下などが生じる問題があった。

【 0 0 1 7 】

< 実施の形態 1 >

< 構成 >

50

図 1 は、本実施の形態における半導体装置の断面図である。図 2 は、本実施の形態における半導体装置の断面の部分拡大図である。図 2 は、より詳しくは図 1 の断面図において回路パターン 1 a 側面の断面を拡大した図である。また、図 3 は、本実施の形態における半導体装置の平面図である。

【 0 0 1 8 】

本実施の形態の半導体装置において、セラミック基板 1 の表面には複数の回路パターン 1 a が配置されている。少なくとも 1 つの回路パターン 1 a の表面には、半導体素子 2 がはんだ 3 により接合されて実装されている。

【 0 0 1 9 】

図 1 に示すように、互いに隣接する回路パターン 1 a の対向する側面には、アンダーカット部 1 a a が形成されている。図 2 にアンダーカット部 1 a a の拡大図を示す。アンダーカット部 1 a a において、回路パターン 1 a のセラミック基板 1 に接する面の端部 1 2 よりも、回路パターン 1 a の表面の端部 1 1 の方が、回路パターン 1 a の外側に突出している。アンダーカット部 1 a a にも封止樹脂 4 が充填されている。なお、回路パターン 1 a において、他の回路パターン 1 a と対向しない側面にもアンダーカット部 1 a a を形成してもよい。

【 0 0 2 0 】

図 3 を用いて、本実施の形態における半導体装置の回路パターン 1 a の平面形状について説明する。回路パターン 1 a には、回路パターン 1 a の外周に沿って平面視で凹凸 1 a d が形成されている。凹凸 1 a d は封止樹脂 4 で封止されている。また、回路パターン 1 a 表面には穴 1 a e が形成されており、穴 1 a e にも封止樹脂 4 が充填されている。図 2 に示すように、凹凸 1 a d の側面にはアンダーカット部 1 a a が形成されている。また、穴 1 a e の側面にもアンダーカット部 1 a a を形成してもよい。

【 0 0 2 1 】

なお、本実施の形態において半導体素子 2 は、例えば炭化珪素 (S i C)、窒化ガリウム (G a N) などのワイドバンドギャップ半導体を含む絶縁ゲートバイポーラトランジスタ (I G B T) である。

【 0 0 2 2 】

< 製造方法 >

本実施の形態における半導体装置の製造方法について説明する。まず、セラミック基板 1 の表面に金属膜を形成する。金属膜は、厚さが、例えば 0 . 1 ~ 2 m m の金属箔をセラミック基板 1 の表面に貼り付けることで形成される。また、セラミック基板 1 の裏面には裏面パターン 1 b が形成される。

【 0 0 2 3 】

次に、金属膜をエッチングすることにより回路パターン 1 a を形成する。エッチングを行う際に、回路パターン 1 a の側面をオーバーエッチングすることにより、アンダーカット部 1 a a が形成される。エッチングの時間や噴射などの条件を調整することによって、回路パターン 1 a の側面が R 形状にえぐれ、回路パターン 1 a のセラミック基板 1 に接する面の端部 1 2 よりも、回路パターン 1 a の表面の端部 1 1 の方が外側に突出したアンダーカット部 1 a a を形成することが可能である。

【 0 0 2 4 】

次に、回路パターン 1 a の所定の位置に、はんだ 3 を介して半導体素子 2 が実装される。また、他の回路パターン 1 a と半導体素子 2 の電極とは、例えばワイヤボンディング法によってアルミワイヤ 5 で接続される。

【 0 0 2 5 】

さらに、セラミック基板 1、回路パターン 1 a、半導体素子 2 およびアルミワイヤ 5 は封止樹脂 4 (例えばエポキシ樹脂) により封止される。樹脂封止は、例えばトランスファーマールド法により行われる。なお、裏面パターン 1 b の表面は封止されず、半導体装置下面から露出している。以上の工程により、本実施の形態における半導体装置が製造される。

10

20

30

40

50

【0026】

<作用>

以上で述べたように、本実施の形態における半導体装置は、セラミック基板1表面に配置した回路パターン1aに、はんだ3等の口ウ材により半導体素子2を接合し、また、半導体素子2と他の回路パターン1aは、アルミワイヤにより接続される。回路パターン1aはセラミック基板上で回路配線されて、外部端子へとはんだやワイヤボンドにより電氣的に接続される。

【0027】

従って、半導体装置の小型化のためにセラミック基板1の面積を縮小するには、それぞれの回路パターン1aの機能上必要な面積および幅を確保する必要がある。そして、それぞれの回路パターン1a間には、半導体装置の動作時に数百ボルトから千ボルト以上の電位差が生じることがある。封止樹脂4とセラミック基板1との界面での放電を防止するために、回路パターン1a間には、絶縁に必要な間隔を設ける必要がある。

10

【0028】

そこで、本実施の形態では、隣接する回路パターン1aの対向する側面にアンダーカット部1aaを設ける。アンダーカット部1aaを設けることにより、回路パターン1aの表面の面積を縮小することなく、回路パターン1aの底面の面積を縮小することが可能である。つまり、回路パターン1aの底面の面積が縮小することにより、セラミック基板1の表面において、隣接する回路パターン1aの間隔が広がるため、絶縁性が向上する。よって、アンダーカット部1aaを設けない前提技術と同程度の絶縁性を想定して半導体装置を設計する場合は、前提技術と比較して、複数の回路パターン1aをより近接して配置することが可能となるため、回路パターン1aを配置するセラミック基板1の面積を縮小することが可能となる。

20

【0029】

また、一般に、半導体装置は環境温度の変化や半導体素子の発熱によって、半導体装置を構成する部品それぞれが、温度変化量と線膨張係数を掛け合わせた分だけ膨張、収縮をする。そのため、それぞれの部品の界面にはひずみが発生し、特にひずみの大きい部分や接着強度の低い部分には剥離や亀裂が生じる。エポキシ樹脂は、その製造工程において線膨張係数をコントロールすることができるが、例えば、銅(線膨張係数 16.7 ppm/)にエポキシ樹脂の線膨張係数を合わせると、エポキシ樹脂とセラミック(4~7 ppm/)との線膨張係数の差は大きくなり、その逆もある。さらに、エポキシ樹脂とセラミック、銅、アルミニウムは元々、接着性が良くないため、接着界面にポリイミド等の低ヤング率樹脂を予め塗布してから樹脂封止を行わないと、冷熱サイクルによって、界面剥離が生じ易い。

30

【0030】

そこで、本実施の形態における半導体装置では、回路パターン1aの側面にアンダーカット部1aaを設け、アンダーカット部1aaを封止樹脂4(エポキシ樹脂)で充填する。アンダーカット部1aaに封止樹脂が噛み込むことにより、セラミック基板1と封止樹脂4との剥離を防止することができる。セラミック基板1の面積に対し、封止樹脂4を噛み込ませるためのアンダーカット部1aaが多いほど、剥離防止の効果が高くなる。セラミック基板1と封止樹脂4の密着性が向上すれば、外部からの水分やイオンの浸入が抑制されるため、半導体素子2および、アルミワイヤ5の接合部の信頼性も向上するため、半導体装置の信頼性が向上する。

40

【0031】

<第1の変形例>

図4は、本実施の形態における半導体装置の第1の変形例の断面図である。本変形例は、セラミック基板1の裏面に金属ベース1cが一体接合されている。その他の構成は実施の形態1(図1)と同じため、説明を省略する。セラミック基板1の裏面には、裏面パターン1bに代えて金属ベース1cが接合されていても、前述したセラミック基板1の面積縮小および半導体装置の信頼性向上の効果を得ることが可能である。

50

【 0 0 3 2 】

< 第 2 の変形例 >

図 5 は、本実施の形態における半導体装置の第 2 の変形例の断面図である。本変形例は、セラミック基板 1 の裏面に放熱フィン 1 d が一体接合されている。その他の構成は実施の形態 1 (図 1) と同じため、説明を省略する。セラミック基板 1 の裏面には、裏面パターン 1 b に代えて放熱フィン 1 d が接合されていても、前述したセラミック基板 1 の面積縮小および半導体装置の信頼性向上の効果を得ることが可能である。

【 0 0 3 3 】

< 第 3 の変形例 >

図 6 は、本実施の形態における半導体装置の第 3 の変形例の断面図である。本変形例は、実施の形態 1 (図 1) の半導体装置において、裏面パターン 1 b をはんだ 3 を介して放熱フィン 6 に接合したものである。その他の構成は実施の形態 1 (図 1) と同じため、説明を省略する。セラミック基板 1 の裏面には、裏面パターン 1 b にさらに放熱フィン 1 d が接合されていても、前述したセラミック基板 1 の面積縮小および半導体装置の信頼性向上の効果を得ることが可能である。

10

【 0 0 3 4 】

< 第 4 の変形例 >

図 7 は、本実施の形態における半導体装置の第 4 の変形例の断面図である。本変形例は、セラミック基板 1 の裏面に放熱フィン 1 d が一体接合されている。さらに、放熱フィン 1 d の上面側にはセラミック基板 1、回路パターン 1 a、半導体素子 2 およびアルミワイヤ 5 を囲むように樹脂製のケース 7 が固定されている。

20

【 0 0 3 5 】

ケース 7 内部に封止樹脂 4 (例えばエポキシ樹脂) が注入され、硬化することで、セラミック基板 1、回路パターン 1 a、半導体素子 2 およびアルミワイヤ 5 が封止樹脂 4 により封止される。封止樹脂 4 は、回路パターン 1 a のアンダーカット部 1 a a にも充填される。

【 0 0 3 6 】

その他の構成は実施の形態 1 (図 1) と同じため、説明を省略する。半導体装置がケース 7 を備え、ケース 7 に注入された封止樹脂 4 によりケース 7 内部を封止する構成であっても、前述したセラミック基板 1 の面積縮小および半導体装置の信頼性向上の効果を得ることが可能である。

30

【 0 0 3 7 】

< 効果 >

本実施の形態における半導体装置は、セラミック基板 1 と、セラミック基板 1 表面に配置された複数の回路パターン 1 a と、少なくとも 1 つの回路パターン 1 a の表面に配置された半導体素子 2 と、セラミック基板 1、複数の回路パターン 1 a および半導体素子 2 を封止する封止樹脂 4 と、を備え、隣接する回路パターン 1 a の対向する側面にはアンダーカット部 1 a a が形成され、アンダーカット部 1 a a において、回路パターン 1 a のセラミック基板 1 に接する面の端部 1 2 よりも、回路パターン 1 a の表面の端部 1 1 の方が回路パターン 1 a の外側に突出しており、アンダーカット部 1 a a にも封止樹脂 4 が充填されることを特徴とする。

40

【 0 0 3 8 】

従って、隣接する回路パターン 1 a の対向する側面にアンダーカット部 1 a a を設けることにより、回路パターン 1 a の表面の面積を縮小することなく、回路パターン 1 a の底面の面積を縮小することが可能である。よって、回路パターン 1 a 表面の機能的に必要な面積を確保し、かつ、絶縁に必要な回路パターン 1 a 間の間隔を確保することができる。つまり、絶縁性を低下させることなく、隣接する回路パターン 1 a の間隔をより狭くすることが可能なため、回路パターン 1 a が形成されるセラミック基板 1 の面積を縮小することが可能である。セラミック基板 1 の面積縮小により、半導体装置の小型化が可能である。

50

【 0 0 3 9 】

また、回路パターン 1 a の側面にアンダーカット部 1 a a を設けることにより、アンダーカット部 1 a a に封止樹脂 4 が充填され、セラミック基板 1 と封止樹脂 4 の密着性が向上するため、封止樹脂 4 の剥離が抑制され、半導体装置の信頼性が向上する。つまり、アンダーカット部 1 a a を設けることにより、絶縁性の向上による半導体装置の小型化と、剥離の抑制による信頼性の向上の 2 つの効果を同時に得ることが可能である。

【 0 0 4 0 】

また、本実施の形態における半導体装置の製造方法は、(a) セラミック基板 1 の表面に金属膜を形成する工程と、(b) 金属膜をエッチングして回路パターン 1 a を形成する工程と、を備え、工程 (b) において、回路パターン 1 a の側面をオーバーエッチングすることにより、アンダーカット部 1 a a を形成することを特徴とする。

10

【 0 0 4 1 】

従って、本実施の形態では、エッチングにより回路パターン 1 a を形成する工程において、同時にアンダーカット部 1 a a を形成する。よって、製造工程数を増やすことなくアンダーカット部 1 a a を形成することが可能である。製造工程を増やすことなく、アンダーカット部 1 a a を設けることが可能なため、製造コストを増大させることなく、絶縁性の向上による半導体装置の小型化および剥離抑制による半導体装置の信頼性の向上の 2 つの効果を得ることが可能である。

【 0 0 4 2 】

また、本実施の形態における半導体装置において、回路パターン 1 a には、回路パターン 1 a の外周に沿って平面視で凹凸 1 a d が形成されており、当該凹凸 1 a d も封止樹脂 4 で封止されることを特徴とする。

20

【 0 0 4 3 】

従って、回路パターン 1 a の外周に沿って凹凸 1 a d を形成することによって、回路パターン 1 a が封止樹脂 4 に接触する面積が増大する。接触面積が増大することによって、回路パターン 1 a と封止樹脂 4 との密着性が向上するため、半導体装置の信頼性が向上する。

【 0 0 4 4 】

また、本実施の形態における半導体装置において、回路パターン 1 a 表面に穴 1 a e が形成されており、当該穴 1 a e にも封止樹脂 4 が充填されることを特徴とする。

30

【 0 0 4 5 】

従って、回路パターン 1 a 表面に穴 1 a e を形成することによって、回路パターン 1 a が封止樹脂 4 に接触する面積が増大する。接触面積が増大することによって、回路パターン 1 a と封止樹脂 4 との密着性が向上するため、半導体装置の信頼性が向上する。

【 0 0 4 6 】

また、本実施の形態における半導体装置において、半導体素子 2 はワイドバンドギャップ半導体を含むことを特徴とする。

【 0 0 4 7 】

従って、本実施の形態では、例えば炭化珪素 (S i C)、窒化ガリウム (G a N) などのワイドバンドギャップ半導体により半導体素子 2 を構成する。例えば S i C 半導体素子は高温下での高速なスイッチング動作が可能な大電力用途の半導体装置に適用されるため、半導体装置を大型化することなく絶縁性を保てる本発明が特に有効である。また、大電力用途の半導体装置は高温下で動作するため、封止樹脂 4 の剥離を抑制して半導体装置の信頼性を向上させた本発明が特に有効である。

40

【 0 0 4 8 】

< 実施の形態 2 >

< 構成 >

図 8 は、本実施の形態における半導体装置の断面の部分拡大図である。本実施の形態における半導体装置において、互いに隣接する回路パターン 1 a の対向する側面には、実施の形態 1 において説明したアンダーカット部 1 a a (図 2) に類似した形状のアンダーカ

50

ット部 1 a b が形成されている。図 8 にアンダーカット部 1 a a の拡大図を示す。

【 0 0 4 9 】

図 8 に示すように、アンダーカット部 1 a b において、回路パターン 1 a のセラミック基板 1 に接する面の端部 1 2 よりも、回路パターン 1 a の表面の端部 1 1 の方が外側に突出している。アンダーカット部 1 a b にも封止樹脂 4 が充填されている。実施の形態 1 におけるアンダーカット部 1 a a はエッチングにより形成された R 形状であったが、本実施の形態におけるアンダーカット部 1 a b は、プレス加工により形成されるため直線的な形状となる。その他の構成は実施の形態 1 と同じであるため、同じ部分については説明を省略する。

【 0 0 5 0 】

< 製造方法 >

本実施の形態における半導体装置の製造方法について説明する。まず、金属板をプレス加工により打ち抜いて、回路パターン 1 a を形成する。次に、回路パターン 1 a 下面（即ち、セラミック基板 1 に接する面）の端部の任意の箇所をプレスすることにより、アンダーカット部 1 a b を形成する。そして、アンダーカット部 1 a b が形成された回路パターン 1 a をセラミック基板 1 の表面に貼り付ける。

【 0 0 5 1 】

裏面パターン 1 b を形成する工程、半導体素子 2 の実装工程、アルミワイヤ 5 による配線工程、封止樹脂 4 による封止工程は実施の形態 1 と同じため説明を省略する。

【 0 0 5 2 】

< 効果 >

本実施の形態における半導体装置の製造方法は、（ c ）金属板を打ち抜いて回路パターン 1 a を形成する工程と、（ d ）工程（ c ）の後、回路パターン 1 a の端部をプレスすることによりアンダーカット部 1 a b を形成する工程と、（ e ）工程（ d ）の後、回路パターン 1 a をセラミック基板 1 の表面に貼り付ける工程と、を備える。

【 0 0 5 3 】

従って、プレスする箇所を選択することで、回路パターン 1 a の周囲の全てにアンダーカット部 1 a b を形成するのではなく、回路パターン 1 a の周囲の任意の箇所にアンダーカット部 1 a b を形成することが可能となる。よって、実施の形態 1 で述べた効果に加えて、アンダーカット部 1 a b を形成する位置の自由度が向上する。

【 0 0 5 4 】

< 実施の形態 3 >

< 構成 >

図 9 は、本実施の形態における半導体装置の断面の部分拡大図である。本実施の形態における半導体装置において、互いに隣接する回路パターン 1 a の対向する側面には、実施の形態 1 において説明したアンダーカット部 1 a a （図 2 ）に類似した形状のアンダーカット部 1 a f が形成されている。図 9 にアンダーカット部 1 a f の拡大図を示す。

【 0 0 5 5 】

図 9 に示すように、アンダーカット部 1 a f において、回路パターン 1 a のセラミック基板 1 に接する面の端部 1 2 よりも、回路パターン 1 a の表面の端部 1 1 の方が外側に突出している。アンダーカット部 1 a f にも封止樹脂 4 が充填されている。

【 0 0 5 6 】

また、回路パターン 1 a の表面には、回路パターン 1 a の表面の端部 1 1 に沿って溝 1 a c が形成されている。回路パターン 1 a の表面の端部 1 1 から溝 1 a c までの距離は、回路パターン 1 a の厚み以下である。なお、溝 1 a c にも封止樹脂 4 が充填されている。その他の構成は実施の形態 1 と同じであるため、同じ部分については説明を省略する。

【 0 0 5 7 】

< 製造方法 >

本実施の形態における半導体装置の製造方法について説明する。まず、セラミック基板 1 の表面に回路パターン 1 a を形成する。回路パターン 1 a は、エッチングにより形成し

10

20

30

40

50

てもよいし、金属板をプレス加工により打ち抜いて回路パターン 1 a を形成してセラミック基板 1 の表面に貼り付けてもよい。

【0058】

次に、回路パターン 1 a の表面の端部 1 1 に沿って、回路パターン 1 a の表面に対して圧力を加えることで溝 1 a c を形成する。ここで、圧力を加える位置は、回路パターン 1 a の表面の端部 1 1 から回路パターン 1 a の厚み以下の距離である。

【0059】

端部 1 1 から回路パターン 1 a の厚み以下の距離の位置において圧力を加えることにより、溝 1 a c が形成されるときに、回路パターン 1 a の表面の端部 1 1 が外側に押し出され、アンダーカット部 1 a f が形成される。

10

【0060】

裏面パターン 1 b を形成する工程、半導体素子 2 の実装工程、アルミワイヤ 5 による配線工程、封止樹脂 4 による封止工程は実施の形態 1 と同じため説明を省略する。なお、封止工程において、溝 1 a c にも封止樹脂 4 が充填される。

【0061】

< 効果 >

本実施の形態における半導体装置において、回路パターン 1 a の表面には、回路パターン 1 a の表面の端部 1 1 に沿って溝 1 a c が形成され、回路パターン 1 a の表面の端部 1 1 から溝 1 a c までの距離は、回路パターン 1 a の厚み以下であり、溝 1 a c にも封止樹脂 4 が充填されることを特徴とする。

20

【0062】

従って、回路パターン 1 a の側面にアンダーカット部 1 a f を設けることにより、実施の形態 1 で述べた様に、絶縁性を低下させることなく、回路パターン 1 a 間の間隔をより狭くすることが可能である。よって、回路パターン 1 a が形成されるセラミック基板 1 の面積を縮小することが可能であり、半導体装置の小型化が可能となる。

【0063】

また、回路パターン 1 a の側面にアンダーカット部 1 a f を設けることにより、アンダーカット部 1 a f に封止樹脂 4 が充填され、セラミック基板 1 と封止樹脂 4 の密着性が向上するため、封止樹脂 4 の剥離が抑制され、半導体装置の信頼性が向上する。また、本実施の形態では、回路パターン 1 a の表面に溝 1 a c が形成されるため、回路パターン 1 a が封止樹脂 4 に接触する面積が増大する。接触面積が増大することによって、回路パターン 1 a と封止樹脂 4 との密着性が向上するため、半導体装置の信頼性がより向上する。

30

【0064】

また、本実施の形態における半導体装置の製造方法は、(f) 回路パターン 1 a をセラミック基板 1 表面に形成する工程と、(g) 工程 (f) の後、回路パターン 1 a の表面の端部 1 1 に沿って回路パターン 1 a の表面に対して圧力を加えて溝 1 a c を形成する工程と、を備え、工程 (g) において、圧力を加える位置は、回路パターン 1 a の表面の端部 1 1 から回路パターン 1 a の厚み以下の距離であり、溝 1 a c が形成されるときに、回路パターン 1 a の表面の端部 1 1 が外側に押し出され、アンダーカット部 1 a f が形成されることを特徴とする。

40

【0065】

従って、溝 1 a c を形成する箇所を選択することで、回路パターン 1 a の周囲全てにアンダーカット部 1 a f を形成するのではなく、回路パターン 1 a の周囲の任意の箇所にアンダーカット部 1 a f を形成することが可能となる。さらに、アンダーカット部 1 a f を形成するために、回路パターン 1 a の表面には溝 1 a c が形成されるため、回路パターン 1 a が封止樹脂 4 に接触する面積が増大する。接触面積が増大することによって、回路パターン 1 a と封止樹脂 4 との密着性が向上するため、半導体装置の信頼性がより向上する。

【0066】

なお、本発明は、その発明の範囲内において、各実施の形態を自由に組み合わせたり、

50

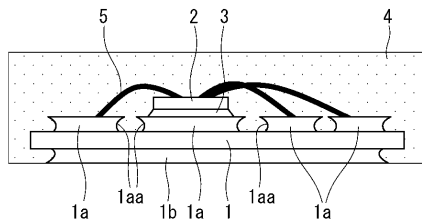
各実施の形態を適宜、変形、省略することが可能である。

【符号の説明】

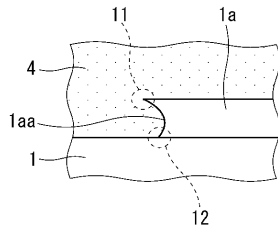
【 0 0 6 7 】

1 セラミック基板、1 a 回路パターン、1 a a , 1 a b , 1 a f アンダーカット部、1 a c 溝、1 a d 凹凸、1 a e 穴、1 b 裏面パターン、1 c 金属ベース、1 d , 6 放熱フィン、2 半導体素子、3 はんだ、4 封止樹脂、5 アルミワイヤ、7 ケース、1 1 , 1 2 端部。

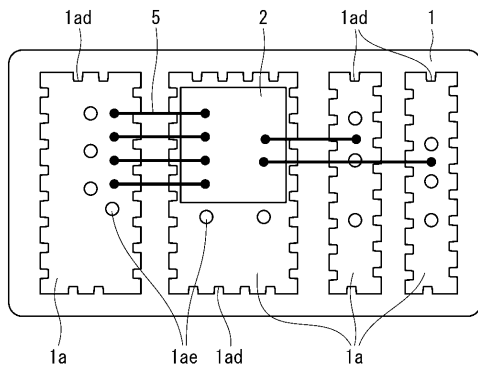
【 図 1 】



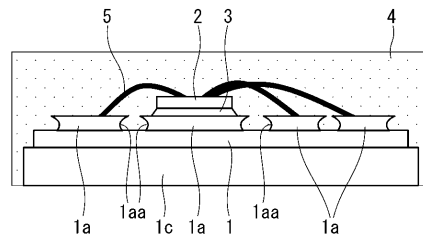
【 図 2 】



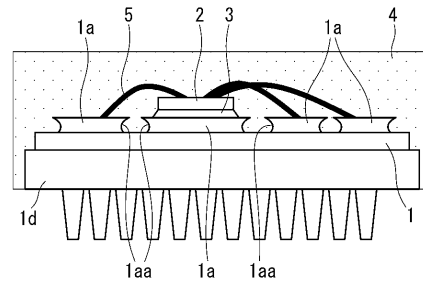
【 図 3 】



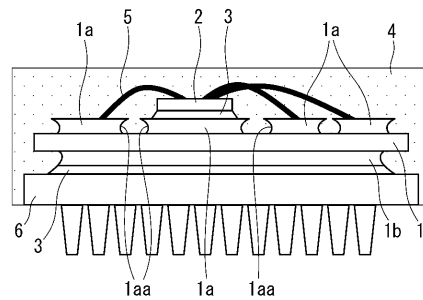
【 図 4 】



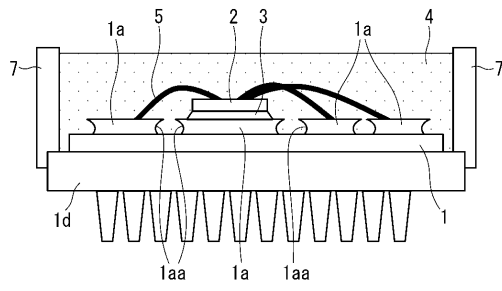
【 図 5 】



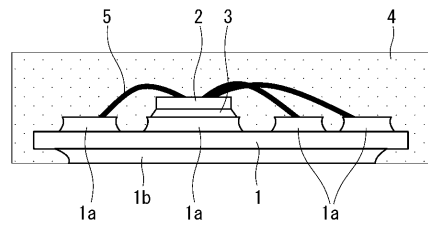
【 図 6 】



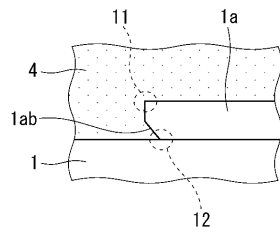
【図 7】



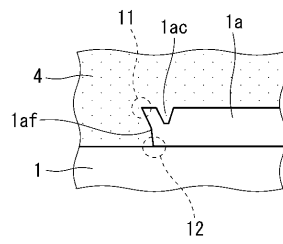
【図 10】



【図 8】



【図 9】



フロントページの続き

- (72)発明者 鹿野 武敏
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 村田 大輔
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 木本 信義
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 井本 裕児
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- (72)発明者 石原 三紀夫
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
- Fターム(参考) 4M109 AA01 BA03 DB02 DB16 EA02