



(12)

## Veröffentlichung

der internationalen Anmeldung mit der  
(87) Veröffentlichungs-Nr.: **WO 2015/097595**  
in deutscher Übersetzung (Art. III § 8 Abs. 2 IntPatÜG)  
(21) Deutsches Aktenzeichen: **11 2014 006 046.1**  
(86) PCT-Aktenzeichen: **PCT/IB2014/066992**  
(86) PCT-Anmeldetag: **17.12.2014**  
(87) PCT-Veröffentlichungstag: **02.07.2015**  
(43) Veröffentlichungstag der PCT Anmeldung  
in deutscher Übersetzung: **15.09.2016**

(51) Int Cl.: **G09G 3/30 (2006.01)**  
**G09G 3/20 (2006.01)**  
**H01L 51/50 (2006.01)**

(30) Unionspriorität:  
**2013-272532** 27.12.2013 JP  
**2013-272539** 27.12.2013 JP  
**2014-047197** 11.03.2014 JP  
**2014-047200** 11.03.2014 JP

(71) Anmelder:  
**SEMICONDUCTOR ENERGY LABORATORY CO., LTD., Atsugi-shi, Kanagawa-ken, JP**

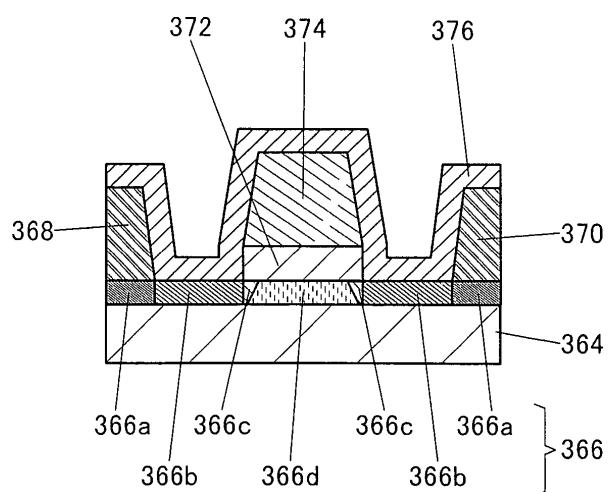
(74) Vertreter:  
**Grünecker Patent- und Rechtsanwälte PartG mbB, 80802 München, DE**

(72) Erfinder:  
**Miyake, Hiroyuki, Atsugi-shi, Kanagawa-ken, JP;**  
**Koezuka, Junichi, Atsugi-shi, Kanagawa-ken, JP;**  
**Jintyou, Masami, Atsugi-shi, Kanagawa-ken, JP;**  
**Shima, Yukinori, Atsugi-shi, Kanagawa-ken, JP;**  
**Yamazaki, Shunpei, Atsugi-shi, Kanagawa-ken, JP**

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

(54) Bezeichnung: **Licht emittierende Vorrichtung**

(57) Zusammenfassung: Eine Licht emittierende Vorrichtung wird bereitgestellt, die in der Lage ist, Schwankungen der Leuchtdichte zwischen Pixeln zu unterdrücken. Eine Licht emittierende Vorrichtung umfasst ein Pixel und erste und zweite Schaltungen. Die erste Schaltung weist eine Funktion zum Erzeugen eines Signals auf, das einen Wert des Stroms, der aus dem Pixel entnommen wird, umfasst. Die zweite Schaltung weist eine Funktion zum Korrigieren eines Bildsignals durch das Signal auf. Das Pixel umfasst mindestens ein Licht emittierendes Element und erste und zweite Transistoren. Der erste Transistor weist eine Funktion zum Steuern der Stromversorgung des Licht emittierenden Elements durch das Bildsignal auf. Der zweite Transistor weist eine Funktion zum Steuern der Stromentnahme aus dem Pixel auf. Ein Halbleiterfilm von jeweils dem ersten und zweiten Transistor umfasst einen ersten Halbleiterbereich, der sich mit einem Gate überlappt, einen zweiten Halbleiterbereich, der in Kontakt mit einer Source oder einem Drain ist, und einen dritten Halbleiterbereich zwischen den ersten und zweiten Halbleiterbereichen.



**Beschreibung****Technisches Gebiet**

**[0001]** Die vorliegende Erfindung betrifft einen Gegenstand, ein Verfahren oder ein Herstellungsverfahren. Außerdem betrifft die vorliegende Erfindung einen Prozess, eine Maschine, eine Fertigung oder eine Materialzusammensetzung. Im Besonderen betrifft eine Ausführungsform der vorliegenden Erfindung eine Halbleitervorrichtung, eine Anzeigevorrichtung, eine Licht emittierende Vorrichtung, eine Speichervorrichtung, ein Betriebsverfahren dafür oder ein Herstellungsverfahren dafür. Im Besonderen betrifft eine Ausführungsform der vorliegenden Erfindung eine Halbleitervorrichtung, eine Anzeigevorrichtung, eine Licht emittierende Vorrichtung, eine Energiespeichervorrichtung, eine Speichervorrichtung, ein Betriebsverfahren dafür oder ein Herstellungsverfahren dafür. Die vorliegende Erfindung betrifft beispielsweise eine Halbleitervorrichtung, insbesondere eine Licht emittierende Vorrichtung, bei der Transistoren in jedem Pixel bereitgestellt sind.

**[0002]** In dieser Beschreibung und dergleichen bezeichnet eine Halbleitervorrichtung im Allgemeinen eine Vorrichtung, die durch Anwendung von Halbleitereigenschaften arbeiten kann. Eine Anzeigevorrichtung, eine Licht emittierende Vorrichtung, eine elektro-optische Vorrichtung, eine Halbleiterschaltung und ein elektronisches Gerät umfassen in einigen Fällen eine Halbleitervorrichtung.

**Stand der Technik**

**[0003]** Je nach Hersteller unterscheiden sich die konkret vorgeschlagenen Strukturen für Licht emittierende Aktivmatrix-Vorrichtungen, die Licht emittierende Elemente umfassen. Im Allgemeinen sind in jedem Pixel mindestens ein Licht emittierendes Element, ein Transistor, der die Eingabe von Videosignalen in die Pixel steuert (ein Schalttransistor), und ein Transistor, der den Wert des dem Licht emittierenden Element zugeführten Stroms steuert (ein Ansteuertransistor), bereitgestellt.

**[0004]** Wenn sämtliche Transistoren in den Pixeln die gleiche Polarität aufweisen, können einige Schritte zum Herstellen der Transistoren weggelassen werden, z. B. ein Schritt zum Hinzufügen eines Verunreinigungselements, das einem Halbleiterfilm einen Leitfähigkeitstyp verleiht. Patentdokument 1 offenbart eine Anzeige mit Licht emittierendem Element, bei der sämtliche in den Pixeln enthaltenen Transistoren n-Kanal-Transistoren sind.

**[0005]** Bei einer Licht emittierenden Aktivmatrix-Vorrichtung, die Licht emittierende Elemente umfasst, ist die Wahrscheinlichkeit groß, dass Schwankungen der Schwellenspannungen der Transistoren, die

den Wert des Stroms steuern, der den Licht emittierenden Elementen entsprechend der Bildsignale zugeführt wird (derartige Transistoren werden auch als Ansteuertransistoren bezeichnet), die Leuchtdichte der Licht emittierenden Elemente beeinflussen. Um zu verhindern, dass Schwankungen der Schwellenspannung die Leuchtdichte der Licht emittierenden Elemente beeinflussen, offenbart Patentdokument 2 eine Anzeigevorrichtung, bei der die Schwellenspannung und Beweglichkeit von einer Source-Spannung eines Ansteuertransistors bestimmt wird und ein Programmdatensignal basierend auf der bestimmten Schwellenspannung und Beweglichkeit entsprechend einem Anzeigebild eingestellt wird.

[Referenz]

[Patentdokument]

**[0006]**

[Patentdokument 1] Japanische Patentoffenlegungsschrift Nr. 2003-195810

[Patentdokument 2] Japanische Patentoffenlegungsschrift Nr. 2009-265459

**Offenbarung der Erfindung**

**[0007]** Der von dem Pixel ausgegebene Wert des Stroms, der verwendet wird, um die elektrischen Eigenschaften des Ansteuertransistors zu bestimmen, liegt im Bereich von mehreren zehn Nanoampere bis mehreren hundert Nanoampere, was sehr wenig ist. Demzufolge wird es schwierig, die elektrischen Eigenschaften des Ansteuertransistors mit Genauigkeit zu bestimmen, wenn ein Sperrstrom (off-state current) durch Stromversorgungsleitungen in einer Schaltung fließt, die elektrisch mit einer Leitung verbunden ist, die als Weg für den Strom dient. In einem derartigen Fall ist es selbst dann, wenn ein in das Pixel eingegebenes Bildsignal unter Verwendung des von dem Pixel ausgegebenen Stroms korrigiert wird, schwierig, den Wert des Stroms, der dem Licht emittierenden Element zugeführt wird, derart zu korrigieren, dass der Einfluss der elektrischen Eigenschaften des Ansteuertransistors verringert wird.

**[0008]** In Anbetracht des vorstehenden technischen Gebiets ist eine Aufgabe einer Ausführungsform der vorliegenden Erfindung, eine Licht emittierende Vorrichtung bereitzustellen, die in der Lage ist, Schwankungen der Leuchtdichte zwischen Pixeln zu unterdrücken. Eine weitere Aufgabe einer Ausführungsform der vorliegenden Erfindung ist, eine neuartige Licht emittierende Vorrichtung bereitzustellen. Eine weitere Aufgabe einer Ausführungsform der vorliegenden Erfindung ist, eine neuartige Halbleitervorrichtung bereitzustellen.

**[0009]** Es sei angemerkt, dass die Beschreibung dieser Aufgaben das Vorhandensein weiterer Aufga-

ben nicht beeinträchtigt. Eine Ausführungsform der vorliegenden Erfindung erfüllt nicht notwendigerweise sämtliche der vorstehend aufgeführten Aufgaben. Weitere Aufgaben werden aus der Erläuterung der Beschreibung, der Zeichnungen, der Patentansprüche und dergleichen ersichtlich und können davon abgeleitet werden.

**[0010]** Nach einer Ausführungsform der vorliegenden Erfindung umfasst eine Licht emittierende Vorrichtung ein Pixel, eine erste Schaltung und eine zweite Schaltung. Die erste Schaltung weist eine Funktion zum Erzeugen eines Signals auf, das einen aus dem Pixel entnommenen Wert des Stroms umfasst. Die zweite Schaltung weist eine Funktion zum Korrigieren eines Bildsignals durch das Signal auf. Das Pixel umfasst mindestens ein Licht emittierendes Element, einen ersten Transistor und einen zweiten Transistor. Der erste Transistor weist eine Funktion zum Steuern der Stromversorgung des Licht emittierenden Elements durch das Bildsignal auf. Der zweite Transistor weist eine Funktion zum Steuern der Stromentnahme aus dem Pixel auf. Ein Halbleiterfilm des ersten Transistors und des zweiten Transistors umfasst jeweils einen ersten Halbleiterbereich, der sich mit einer Gate-Elektrode überlappt, einen zweiten Halbleiterbereich in Kontakt mit einer Source-Elektrode oder einer Drain-Elektrode und einen dritten Halbleiterbereich zwischen dem ersten Halbleiterbereich und dem zweiten Halbleiterbereich. Der dritte Halbleiterbereich weist vorzugsweise eine höhere Wasserstoffkonzentration auf als der erste Halbleiterbereich und der zweite Halbleiterbereich.

**[0011]** Bei der vorstehenden Ausführungsform ist der Halbleiterfilm vorzugsweise ein Oxidhalbleiter.

**[0012]** Nach einer weiteren Ausführungsform der vorliegenden Erfindung umfasst eine Licht emittierende Vorrichtung mindestens eine Leitung, einen ersten Transistor, einen zweiten Transistor, einen ersten Kondensator, einen zweiten Kondensator und ein Licht emittierendes Element. Der erste Transistor umfasst einen ersten Halbleiterfilm und eine erste Gate-Elektrode und eine zweite Gate-Elektrode, die einander überlappen, wobei der erste Halbleiterfilm dazwischen liegt. Der zweite Transistor umfasst einen zweiten Halbleiterfilm. Der erste Kondensator weist eine Funktion zum Halten einer Potentialdifferenz zwischen einer Source-Elektrode oder einer Drain-Elektrode des ersten Transistors und der ersten Gate-Elektrode auf. Der zweite Kondensator weist eine Funktion zum Halten einer Potentialdifferenz zwischen der Source-Elektrode und der Drain-Elektrode des ersten Transistors und der zweiten Gate-Elektrode auf. Der zweite Transistor weist eine Funktion zum Steuern des Leitvermögens zwischen der zweiten Gate-Elektrode und der Leitung auf. Ein Drain-Strom des ersten Transistors wird dem Licht emittierenden Element zugeführt. Der erste Halbleiterfilm

umfasst einen ersten Halbleiterbereich, der sich mit der ersten Gate-Elektrode überlappt, einen zweiten Halbleiterbereich in Kontakt mit der Source-Elektrode oder der Drain-Elektrode des ersten Transistors und einen dritten Halbleiterbereich zwischen dem ersten Halbleiterbereich und dem zweiten Halbleiterbereich. Der zweite Halbleiterfilm umfasst einen vierten Halbleiterbereich, der sich mit einer Gate-Elektrode des zweiten Transistors überlappt, einen fünften Halbleiterbereich in Kontakt mit einer Source-Elektrode oder einer Drain-Elektrode des zweiten Transistors und einen sechsten Halbleiterbereich zwischen dem vierten Halbleiterbereich und dem fünften Halbleiterbereich. Der dritte Halbleiterbereich weist vorzugsweise eine höhere Wasserstoffkonzentration auf als der erste Halbleiterbereich und der zweite Halbleiterbereich, und der sechste Halbleiterbereich weist vorzugsweise eine höhere Wasserstoffkonzentration auf als der vierte Halbleiterbereich und der fünfte Halbleiterbereich.

**[0013]** Bei der vorstehenden Ausführungsform sind der erste Halbleiterfilm und der zweite Halbleiterfilm vorzugsweise jeweils ein Oxidhalbleiter.

**[0014]** Nach einer weiteren Ausführungsform der vorliegenden Erfindung umfasst eine Licht emittierende Vorrichtung mindestens eine erste Leitung, eine zweite Leitung, einen ersten Transistor, einen zweiten Transistor, einen dritten Transistor, einen vierten Transistor, einen fünften Transistor, einen Kondensator und ein Licht emittierendes Element. Der erste Transistor weist eine Funktion zum Steuern des Leitvermögens zwischen der ersten Leitung und einer ersten Elektrode des Kondensators auf. Eine zweite Elektrode des Kondensators ist elektrisch mit einer Source-Elektrode oder einer Drain-Elektrode des fünften Transistors verbunden. Der zweite Transistor weist eine Funktion zum Steuern des Leitvermögens zwischen der zweiten Leitung und einer Gate-Elektrode des fünften Transistors auf. Der dritte Transistor weist eine Funktion zum Steuern des Leitvermögens zwischen der ersten Elektrode des Kondensators und der Gate-Elektrode des fünften Transistors auf. Der vierte Transistor weist eine Funktion zum Steuern des Leitvermögens zwischen der Source-Elektrode oder der Drain-Elektrode des fünften Transistors und einer Anode des Licht emittierenden Elements auf. Ein Halbleiterfilm des ersten Transistors, des zweiten Transistors, des dritten Transistors, des vierten Transistors und des fünften Transistors umfasst jeweils einen ersten Halbleiterbereich, der sich mit einer Gate-Elektrode überlappt, einen zweiten Halbleiterbereich in Kontakt mit einer Source-Elektrode oder einer Drain-Elektrode und einen dritten Halbleiterbereich zwischen dem ersten Halbleiterbereich und dem zweiten Halbleiterbereich. Der dritte Halbleiterbereich weist vorzugsweise eine höhere Wasserstoffkonzentration auf als der erste Halbleiterbereich und der zweite Halbleiterbereich.

**[0015]** Eine Licht emittierende Vorrichtung umfasst mindestens eine erste Leitung, eine zweite Leitung, eine dritte Leitung, einen ersten Transistor, einen zweiten Transistor, einen dritten Transistor, einen vierten Transistor, einen fünften Transistor, einen Kondensator und ein Licht emittierendes Element. Der erste Transistor weist eine Funktion zum Steuern des Leitvermögens zwischen der ersten Leitung und einer ersten Elektrode des Kondensators auf. Eine zweite Elektrode des Kondensators ist elektrisch mit einer Source-Elektrode oder einer Drain-Elektrode des fünften Transistors und einer Anode des Licht emittierenden Elements verbunden. Der zweite Transistor weist eine Funktion zum Steuern des Leitvermögens zwischen der zweiten Leitung und einer Gate-Elektrode des fünften Transistors auf. Der dritte Transistor weist eine Funktion zum Steuern des Leitvermögens zwischen der ersten Elektrode des Kondensators und der Gate-Elektrode des fünften Transistors auf. Der vierte Transistor weist eine Funktion zum Steuern des Leitvermögens zwischen der Source-Elektrode oder der Drain-Elektrode des fünften Transistors und der dritten Leitung auf. Ein Halbleiterfilm des ersten Transistors, des zweiten Transistors, des dritten Transistors, des vierten Transistors und des fünften Transistors umfasst jeweils einen ersten Halbleiterbereich, der sich mit einer Gate-Elektrode überlappt, einen zweiten Halbleiterbereich in Kontakt mit einer Source-Elektrode oder einer Drain-Elektrode und einen dritten Halbleiterbereich zwischen dem ersten Halbleiterbereich und dem zweiten Halbleiterbereich. Der dritte Halbleiterbereich weist vorzugsweise eine höhere Wasserstoffkonzentration auf als der erste Halbleiterbereich und der zweite Halbleiterbereich.

**[0016]** Bei der vorstehenden Ausführungsform ist der Halbleiterfilm vorzugsweise ein Oxidhalbleiter.

**[0017]** Bei der vorstehenden Ausführungsform enthält der Oxidhalbleiter vorzugsweise Indium, Zink und M (M ist Mg, Al, Ti, Ga, Y, Zr, La, Ce, Nd oder Hf).

**[0018]** Eine weitere Ausführungsform der vorliegenden Erfindung ist ein elektronisches Gerät, das die Licht emittierende Vorrichtung nach der vorstehenden Ausführungsform, ein Mikrofon und eine Bedienungstaste umfasst.

**[0019]** Eine Ausführungsform der vorliegenden Erfindung kann eine Licht emittierende Vorrichtung bereitstellen, die in der Lage ist, Schwankungen der Leuchtdichte zwischen Pixeln zu unterdrücken. Eine weitere Ausführungsform der vorliegenden Erfindung kann eine neuartige Licht emittierende Vorrichtung bereitstellen. Eine weitere Ausführungsform der vorliegenden Erfindung kann eine neuartige Halbleitervorrichtung bereitstellen.

**[0020]** Es sei angemerkt, dass die Beschreibung dieser Effekte das Vorhandensein weiterer Effekte nicht beeinträchtigt. Eine Ausführungsform der vorliegenden Erfindung muss nicht notwendigerweise sämtliche der vorstehend aufgeführten Effekte erzielen. Weitere Effekte werden aus der Erläuterung der Beschreibung, der Zeichnungen, der Patentansprüche und dergleichen ersichtlich und können davon abgeleitet werden.

#### Kurze Beschreibung der Zeichnungen

**[0021]** **Fig. 1** stellt eine Struktur einer Licht emittierenden Vorrichtung dar.

**[0022]** **Fig. 2** stellt eine Konfiguration eines Pixels dar.

**[0023]** **Fig. 3** ist ein Ablaufplan, der die Funktionsweise des Pixels darstellt.

**[0024]** **Fig. 4** stellt die Verbindungsbeziehung zwischen einem Pixelabschnitt und einer Abtastschaltung dar.

**[0025]** **Fig. 5** stellt eine Konfiguration eines Pixels dar.

**[0026]** **Fig. 6A** und **Fig. 6B** sind jeweils ein Ablaufplan, der die Funktionsweise des Pixels darstellt.

**[0027]** **Fig. 7** stellt eine Konfiguration eines Pixels dar.

**[0028]** **Fig. 8A** und **Fig. 8B** sind jeweils ein Ablaufplan, der die Funktionsweise des Pixels darstellt.

**[0029]** **Fig. 9** stellt eine Konfiguration eines Pixels dar.

**[0030]** **Fig. 10A** und **Fig. 10B** sind jeweils ein Ablaufplan, der die Funktionsweise des Pixels darstellt.

**[0031]** **Fig. 11** ist ein Schaltplan einer Überwachungsschaltung.

**[0032]** **Fig. 12** stellt eine Struktur einer Licht emittierenden Vorrichtung dar.

**[0033]** **Fig. 13** stellt eine Struktur eines Pixelabschnitts dar.

**[0034]** **Fig. 14A** und **Fig. 14B** stellen jeweils eine Konfiguration eines Pixels dar.

**[0035]** **Fig. 15A** und **Fig. 15B** sind jeweils ein Ablaufplan, der die Funktionsweise des Pixels darstellt.

**[0036]** **Fig. 16A** und **Fig. 16B** sind jeweils eine Draufsicht auf einen Transistor.

[0037] **Fig. 17A** und **Fig. 17B** sind jeweils eine Querschnittsansicht des Transistors.

[0038] **Fig. 18A** und **Fig. 18B** sind jeweils eine Querschnittsansicht des Transistors.

[0039] **Fig. 19A** bis **Fig. 19C** sind eine Draufsicht und Querschnittsansichten eines Transistors.

[0040] **Fig. 20A** bis **Fig. 20C** sind eine Draufsicht und Querschnittsansichten eines Transistors.

[0041] **Fig. 21A** bis **Fig. 21C** sind eine Draufsicht und Querschnittsansichten eines Transistors.

[0042] **Fig. 22A** und **Fig. 22B** zeigen jeweils ein Banddiagramm des Transistors.

[0043] **Fig. 23A** bis **Fig. 23C** sind eine Draufsicht und Querschnittsansichten eines Transistors.

[0044] **Fig. 24** ist eine Querschnittsansicht des Transistors.

[0045] **Fig. 25A** bis **Fig. 25C** sind eine Draufsicht und Querschnittsansichten eines Transistors.

[0046] **Fig. 26A** und **Fig. 26B** sind jeweils eine Querschnittsansicht eines Transistors.

[0047] **Fig. 27A** bis **Fig. 27F** sind jeweils eine Querschnittsansicht eines Transistors.

[0048] **Fig. 28A** bis **Fig. 28F** sind jeweils eine Querschnittsansicht eines Transistors.

[0049] **Fig. 29A** bis **Fig. 29E** sind jeweils eine Querschnittsansicht eines Transistors.

[0050] **Fig. 30** ist eine Draufsicht auf das Pixel.

[0051] **Fig. 31** stellt eine Querschnittsansicht einer Licht emittierenden Vorrichtung dar.

[0052] **Fig. 32** ist eine perspektivische Ansicht einer Licht emittierenden Vorrichtung.

[0053] **Fig. 33A** bis **Fig. 33F** stellen elektronische Geräte dar.

[0054] **Fig. 34** zeigt die Temperaturabhängigkeit des spezifischen Widerstandes.

[0055] **Fig. 35A** bis **Fig. 35D** sind Cs-korrigierte hochauflösende TEM-Bilder eines Querschnitts eines CAAC-OS und eine schematische Querschnittsansicht eines CAAC-OS.

[0056] **Fig. 36A** bis **Fig. 36D** sind Cs-korrigierte hochauflösende TEM-Bilder einer Ebene eines CAAC-OS.

[0057] **Fig. 37A** bis **Fig. 37C** zeigen Strukturanalysen mittels XRD eines CAAC-OS und eines einkristallinen Oxidhalbleiters.

[0058] **Fig. 38A** und **Fig. 38B** zeigen Elektronenbeugungsbilder eines CAAC-OS.

[0059] **Fig. 39** zeigt eine Veränderung von Kristallteilen eines In-Ga-Zn-Oxids infolge von Elektronenbestrahlung.

[0060] **Fig. 40A** und **Fig. 40B** sind schematische Ansichten, die Abscheidungsmodelle eines CAAC-OS und eines nc-OS zeigen.

[0061] **Fig. 41A** bis **Fig. 41C** zeigen einen InGaZnO<sub>4</sub>-Kristall und ein Pellet.

[0062] **Fig. 42A** bis **Fig. 42D** sind schematische Ansichten, die Abscheidungsmodelle eines CAAC-OS und eines nc-OS darstellen.

Beste Methode zum Durchführen der Erfindung

[0063] Ausführungsformen der vorliegenden Erfindung werden nachstehend anhand der Zeichnungen detailliert beschrieben. Es sei angemerkt, dass die vorliegende Erfindung nicht auf die nachfolgende Beschreibung beschränkt ist, und es für den Fachmann leicht ersichtlich ist, dass Modi und Details der vorliegenden Erfindung in unterschiedlicher Weise verändert werden können, ohne dabei vom Erfindungsgedanken und Schutzbereich der vorliegenden Erfindung abzuweichen. Daher sollte die vorliegende Erfindung nicht als auf die nachfolgende Beschreibung der Ausführungsformen beschränkt angesehen werden. Es sei angemerkt, dass bei den nachfolgenden Ausführungsformen gleiche Abschnitte oder Abschnitte mit ähnlichen Funktionen in unterschiedlichen Zeichnungen mit den gleichen Bezugssymbolen versehen sind und ihre Beschreibung nicht wiederholt wird.

[0064] In den Zeichnungen ist die Größe, die Schichtdicke oder der Bereich für das bessere Verständnis in einigen Fällen übertrieben dargestellt. Demzufolge sind die Ausführungsformen der vorliegenden Erfindung nicht auf derartige Größenverhältnisse beschränkt. Es sei angemerkt, dass die Zeichnungen schematische Ansichten sind, die Idealbeispiele zeigen, und Ausführungsformen der vorliegenden Erfindung sind nicht auf die Formen oder Werte, die in den Zeichnungen gezeigt werden, beschränkt. Beispielsweise kann das Folgende angegeben werden: Schwankungen der Signale, der Spannung oder

des Stroms auf Grund eines Rauschens (noise) oder eines Zeitunterschieds.

**[0065]** In dieser Beschreibung und dergleichen ist ein Transistor ein Element, das mindestens drei Anschlüsse aufweist: ein Gate, einen Drain und eine Source. Der Transistor umfasst einen Kanalbereich zwischen dem Drain (einem Drain-Anschluss, einem Drain-Bereich oder einer Drain-Elektrode) und der Source (einem Source-Anschluss, einem Source-Bereich oder einer Source-Elektrode), und Strom kann durch den Drain, den Kanalbereich und die Source fließen. Da hier jedoch die Source und der Drain des Transistors in Abhängigkeit von der Struktur, der Betriebsbedingung und dergleichen des Transistors wechseln, ist es schwer zu definieren, bei welcher Elektrode es sich um eine Source oder um einen Drain handelt. Daher werden in einigen Fällen ein Abschnitt, der als Source dient, oder ein Abschnitt, der als Drain dient, nicht als Source oder Drain bezeichnet. In diesem Fall könnte entweder die Source oder der Drain als erste Elektrode bezeichnet werden, und der andere Anschluss von der Source und dem Drain könnte als zweite Elektrode bezeichnet werden.

**[0066]** Zusätzlich bezieht sich in dieser Beschreibung ein „Knoten“ auf einen beliebigen Punkt auf einer Leitung, der bereitgestellt ist, um Elemente elektrisch zu verbinden.

**[0067]** Es sei angemerkt, dass in dieser Beschreibung Ordnungszahlen, wie z. B. „erste“, „zweite“ und „dritte“, verwendet werden, um eine Verwechslung zwischen Komponenten zu vermeiden, und demnach schränken diese die Komponenten in ihrer Anzahl nicht ein.

**[0068]** Es sei angemerkt, dass dann, wenn in dieser Beschreibung etwas mit „A und B sind miteinander verbunden“ beschrieben wird, zusätzlich zu dem Fall, in dem A und B direkt miteinander verbunden sind, der Fall mit eingeschlossen wird, in dem A und B elektrisch miteinander verbunden sind. Hier meint die Formulierung „A und B sind elektrisch verbunden“ den Fall, in dem elektrische Signale zwischen A und B gesendet und empfangen werden können, wenn ein Objekt mit einer elektrischen Funktion zwischen A und B vorhanden ist.

**[0069]** Es sei angemerkt, dass die Anordnung von Schaltungsblöcken in einer Zeichnung die Positionsbeziehung für die Beschreibung spezifiziert. Daher kann selbst dann, wenn eine Zeichnung zeigt, dass unterschiedliche Funktionen in unterschiedlichen Schaltungsblöcken erzielt werden, eine reale Schaltung oder ein realer Bereich derart konfiguriert sein, dass unterschiedliche Funktionen in dem gleichen Schaltungsblock erzielt werden. Die Funktion jedes Schaltungsblocks wird in einer Zeichnung ferner für die Beschreibung spezifiziert. Selbst wenn ein

Schaltungsblock dargestellt wird, kann demzufolge eine reale Schaltung oder ein realer Bereich derart konfiguriert sein, dass eine Verarbeitung, die als in dem einen Schaltungsblock durchgeführt dargestellt wird, in einer Vielzahl von Schaltungsblöcken durchgeführt wird.

[Ausführungsform 1]

**[0070]** Bei dieser Ausführungsform wird eine Schaltungskonfiguration einer Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung beschrieben.

<Konkretes Strukturbispiel 1 der Licht emittierenden Vorrichtung>

**[0071]** Ein Strukturbispiel für eine Licht emittierende Vorrichtung einer Ausführungsform der vorliegenden Erfindung wird beschrieben. **Fig. 1** ist ein Blockdiagramm, das beispielhaft eine Struktur einer Licht emittierenden Vorrichtung **10** einer Ausführungsform der vorliegenden Erfindung darstellt. Obwohl das Blockdiagramm Elemente zeigt, die entsprechend ihren Funktionen in unabhängige Blöcke eingeteilt sind, könnte es sich in der Praxis als schwierig erweisen, die Elemente vollständig entsprechend ihren Funktionen einzuteilen, und ein Element kann in einigen Fällen eine Vielzahl von Funktionen aufweisen.

**[0072]** Die Licht emittierende Vorrichtung **10**, die in **Fig. 1** dargestellt wird, umfasst ein Anzeigefeld **25**, das eine Vielzahl von Pixeln **11** in einem Pixelabschnitt **24** umfasst, eine Steuereinheit **26**, eine CPU **27**, eine Bildverarbeitungsschaltung **13**, einen Bildspeicher **28**, einen Speicher **29** und eine Überwachungsschaltung **12**. Außerdem umfasst die Licht emittierende Vorrichtung **10**, die in **Fig. 1** dargestellt wird, eine Treiberschaltung **30** und eine Treiberschaltung **31** in dem Anzeigefeld **25**.

**[0073]** Die CPU **27** weist eine Funktion auf, einen Befehl, der von außen eingegeben wird, oder einen Befehl, der in einem in der CPU **27** bereitgestellten Speicher gespeichert ist, zu dekodieren und den Befehl auszuführen, indem sie sämtliche Vorgänge diverser Schaltungen, die in der Licht emittierenden Vorrichtung **10** enthalten sind, steuert.

**[0074]** Die Überwachungsschaltung **12** erzeugt basierend auf dem Drain-Strom, der von dem Pixel **11** ausgegeben wird, ein Signal, das Daten über den Wert eines Drain-Stroms umfasst. Der Speicher **29** weist eine Funktion zum Speichern der Daten auf, die in dem Signal enthalten sind.

**[0075]** Der Bildspeicher **28** weist eine Funktion zum Speichern von Bilddaten **32** auf, die in die Licht emittierende Vorrichtung **10** eingegeben werden. Es sei angemerkt, dass, obwohl nur ein Bildspeicher **28** in

der Licht emittierenden Vorrichtung **10** in **Fig. 1** bereitgestellt ist, eine Vielzahl von Bildspeichern **28** in der Licht emittierenden Vorrichtung **10** bereitgestellt sein können. Beispielsweise können in dem Fall, in dem der Pixelabschnitt **24** unter Verwendung von drei Bild-Teildaten **32**, die Farbtöne, wie z. B. rot, blau oder grün, entsprechen, ein Vollfarbbild anzeigt, entsprechende Bildspeicher **28**, die den Bild-Teildaten **32** entsprechen, bereitgestellt sein.

**[0076]** Als Bildspeicher **28** kann beispielsweise eine Speicherschaltung, wie z. B. ein dynamischer RAM (DRAM) oder ein statischer RAM (SRAM), verwendet werden. Alternativ kann ein Video-RAM (VRAM) als Bildspeicher **28** verwendet werden.

**[0077]** Die Bildverarbeitungsschaltung **13** weist als Reaktion auf einen Befehl von der CPU **27** Funktionen zum Schreiben und Lesen der Bilddaten **32** in und von dem Bildspeicher **28** und eine Funktion zum Erzeugen eines Bildsignals Sig aus den Bilddaten **32** auf. Zusätzlich weist die Bildverarbeitungsschaltung **13** als Reaktion auf einen Befehl von der CPU **27** eine Funktion zum Lesen der in dem Speicher **29** gespeicherten Daten und eine Funktion zum Korrigieren des Bildsignals Sig unter Verwendung der Daten auf.

**[0078]** Die Steuereinheit **26** weist entsprechend den Spezifikationen des Anzeigefeldes **25** eine Funktion zum Verarbeiten des Bildsignals Sig auf, das die Bilddaten **32** umfasst und in die Steuereinheit **26** eingegeben wird, und dann führt sie dem Anzeigefeld **25** das verarbeitete Bildsignal Sig zu.

**[0079]** Die Treiberschaltung **31** weist eine Funktion auf, eine Vielzahl von Pixeln **11** Reihe für Reihe auszuwählen, die in dem Pixelabschnitt **24** enthalten sind. Die Treiberschaltung **30** weist eine Funktion zum Zuführen des Bildsignals Sig, das von der Steuereinheit **26** zugeführt worden ist, an die Pixel **11** in einer Reihe auf, die von der Treiberschaltung **31** ausgewählt wird.

**[0080]** Es sei angemerkt, dass die Steuereinheit **26** eine Funktion zum Zuführen verschiedener Ansteuer signale, die zum Betreiben der Treiberschaltung **30**, der Treiberschaltung **31** und dergleichen verwendet werden, an das Anzeigefeld **25** aufweist. Die Ansteuersignale umfassen ein Startimpulssignal SSP und ein Taktsignal SCK, die den Vorgang der Treiberschaltung **30** steuern, ein Latch-Signal LP, ein Startimpulssignal GSP und ein Taktsignal GCK, die den Vorgang der Treiberschaltung **31** steuern, und dergleichen.

**[0081]** Es sei angemerkt, dass die Licht emittierende Vorrichtung **10** eine Eingabevorrichtung mit einer Funktion zum Zuführen von Daten oder eines Befehls an die CPU **27**, die in der Licht emittierenden Vorrichtung **10** enthalten ist, umfassen kann. Als Einga-

bevorrichtung kann eine Tastatur, eine Zeigevorrichtung, ein Touchscreen, ein Sensor oder dergleichen verwendet werden.

**[0082]** Es sei angemerkt, dass der Pixelabschnitt **24**, die Treiberschaltung **30** und die Treiberschaltung **31** jeweils einen Oxidhalbleitertransistor umfassen können, der in einem Kanalbereich einen Oxidhalbleiter enthält. Der Oxidhalbleitertransistor weist einen sehr niedrigen Sperrstrom auf; demzufolge kann der Stromverbrauch der Licht emittierenden Vorrichtung **10** unter Verwendung des Oxidhalbleitertransistors verringert werden. Es sei angemerkt, dass Details des Oxidhalbleitertransistors bei der Ausführungsform 2 beschrieben werden.

**[0083]** Es sei angemerkt, dass sich die Schwellenspannung des Oxidhalbleitertransistors mit großer Wahrscheinlichkeit auf Grund von Verunreinigungen, wie z. B. Wasserstoff oder Feuchtigkeit, verändert; demzufolge weist die Licht emittierende Vorrichtung **10** vorzugsweise eine Funktion zum Korrigieren der Schwellenspannung des Ansteuertransistors des Pixels **11** in dem Fall auf, in dem der Ansteuertransistor einen Oxidhalbleiter enthält. Ein Beispiel für eine konkrete Struktur der Licht emittierenden Vorrichtung **10**, die die vorstehende Korrekturfunktion aufweist, wird nachfolgend beschrieben.

<Konfigurationsbeispiel 1 des Pixels>

**[0084]** **Fig. 2** stellt ein Beispiel für einen Schaltplan des Pixels **11** dar. Das Pixel **11** umfasst Transistoren **55** bis **57**, einen Kondensator **58** und ein Licht emittierendes Element **54**.

**[0085]** Das Potential einer Pixel-Elektrode des Licht emittierenden Elements **54** wird durch das in das Pixel **11** eingegebene Bildsignal Sig gesteuert. Die Leuchtdichte des Licht emittierenden Elements **54** wird durch eine Potentialdifferenz zwischen der Pixel-Elektrode und einer gemeinsamen Elektrode bestimmt. In dem Fall, in dem beispielsweise eine OLED als Licht emittierendes Element **54** verwendet wird, dient die Anode oder die Kathode als Pixel-Elektrode, und der andere Anschluss dient als gemeinsame Elektrode. **Fig. 2** stellt eine Konfiguration des Pixels **11** dar, bei der die Anode des Licht emittierenden Elements **54** als Pixel-Elektrode verwendet wird und die Kathode des Licht emittierenden Elements **54** als gemeinsame Elektrode verwendet wird.

**[0086]** Der Transistor **56** weist eine Funktion zum Steuern des Leitvermögens zwischen einer Leitung **SL** und einem Gate des Transistors **55** auf. Eine Source oder ein Drain des Transistors **55** ist elektrisch mit der Anode des Licht emittierenden Elements **54** verbunden, und der andere Anschluss von der Source und dem Drain des Transistors **55** ist elektrisch mit einer Leitung **VL** verbunden. Der Transistor

**57** weist eine Funktion zum Steuern des Leitvermögens zwischen einer Leitung ML und der Source oder dem Drain des Transistors **55** auf. Eine Elektrode eines Paares von Elektroden des Kondensators **58** ist elektrisch mit dem Gate des Transistors **55** verbunden, und die andere Elektrode ist elektrisch mit der Anode des Licht emittierenden Elements **54** verbunden.

**[0087]** Das Umschalten des Transistors **56** wird entsprechend dem Potential einer Leitung GL durchgeführt, die elektrisch mit einem Gate des Transistors **56** verbunden ist. Das Umschalten des Transistors **57** wird entsprechend dem Potential der Leitung GL durchgeführt, die elektrisch mit einem Gate des Transistors **57** verbunden ist.

**[0088]** Bei den Transistoren, die in dem Pixel **11** enthalten sind, kann ein Oxidhalbleiter oder ein amorpher, mikrokristalliner, polykristalliner oder einkristalliner Halbleiter verwendet werden. Als Material für einen derartigen Halbleiter können Silizium, Germanium und dergleichen angegeben werden. Wenn der Transistor **56** einen Oxidhalbleiter in einem Kanalbildungsbereich enthält, kann der Sperrstrom des Transistors **56** sehr niedrig sein. Des Weiteren kann im Vergleich zu dem Fall, in dem ein Transistor, der einen normalen Halbleiter, wie z. B. Silizium oder Germanium, enthält, für den Transistor **56** verwendet wird, das Ableiten elektrischer Ladungen, die in dem Gate des Transistors **55** akkumuliert sind, in effektiver Weise verhindert werden, wenn der Transistor **56**, der die vorstehend beschriebene Struktur aufweist, bei dem Pixel **11** verwendet wird.

**[0089]** Demzufolge kann beispielsweise in dem Fall, in dem Bildsignale Sig, die jeweils die gleichen Bilddaten umfassen, für einige aufeinanderfolgende Bildperioden in den Pixelabschnitt **24** geschrieben werden, wie z. B. im Falle des Anzeigens eines Standbildes, eine Anzeige eines Bildes selbst dann aufrechterhalten werden, wenn die Ansteuerfrequenz niedrig ist. Mit anderen Worten: Die Anzahl von Vorgängen zum Schreiben der Bildsignale Sig in den Pixelabschnitt **24** für einen bestimmten Zeitraum wird verringert. Beispielsweise wird ein reiner Oxidhalbleiter, in dem Verunreinigungen, wie z. B. Feuchtigkeit oder Wasserstoff, die als Elektronendonatoren (Donatoren) dienen, verringert werden und Sauerstofffehlstellen verringert werden, für einen Halbleiterfilm des Transistors **56** verwendet, wodurch das Intervall zwischen den Vorgängen zum Schreiben der Bildsignale Sig auf 10 Sekunden oder länger, bevorzugt auf 30 Sekunden oder länger, stärker bevorzugt auf eine Minute oder länger eingestellt werden kann. Mit zunehmender Länge des Intervalls zwischen den Vorgängen zum Schreiben der Bilddaten Sig, kann der Stromverbrauch weiter verringert werden.

**[0090]** Außerdem kann selbst dann, wenn der Kondensator **58** zum Halten des Potentials des Gates des Transistors **55** in dem Pixel **11** nicht bereitgestellt ist, verhindert werden, dass die Qualität eines anzuzeigenden Bildes verringert wird, da das Potential des Bildsignals Sig für einen längeren Zeitraum gehalten werden kann.

**[0091]** Es sei angemerkt, dass das Pixel **11** in **Fig. 2** bei Bedarf ferner ein weiteres Schaltelement, wie z. B. einen Transistor, eine Diode, einen Widerstand, einen Kondensator, oder eine Spule, umfassen kann.

**[0092]** In **Fig. 2** weisen die Transistoren das Gate jeweils auf mindestens einer Seite eines Halbleiterfilms auf; alternativ können die Transistoren jeweils ein Paar von Gates aufweisen, wobei ein Halbleiterfilm dazwischen bereitgestellt ist.

**[0093]** Sämtliche Transistoren in **Fig. 2** sind n-Kanal-Transistoren. Wenn die Transistoren in dem Pixel **11** den gleichen Kanaltyp aufweisen, ist es möglich, einige Schritte zum Herstellen der Transistoren wegzulassen, z. B. einen Schritt zum Hinzufügen eines Verunreinigungselementes, das dem Halbleiterfilm einen Leitfähigkeitstyp verleiht. Es sei angemerkt, dass bei der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung nicht notwendigerweise sämtliche Transistoren in dem Pixel **11** n-Kanal-Transistoren sind. In dem Fall, in dem die Kathode des Licht emittierenden Elements **54** elektrisch mit der Leitung CL verbunden ist, ist mindestens der Transistor **55** vorzugsweise ein n-Kanal-Transistor. In dem Fall, in dem die Anode des Licht emittierenden Elements **54** elektrisch mit der Leitung CL verbunden ist, ist mindestens der Transistor **55** vorzugsweise ein p-Kanal-Transistor.

**[0094]** **Fig. 2** stellt den Fall dar, in dem die Transistoren in dem Pixel **11** eine Single-Gate-Struktur aufweisen, die ein Gate und einen Kanalbildungsbereich umfasst; jedoch ist eine Ausführungsform der vorliegenden Erfindung nicht auf diese Struktur beschränkt. Beliebige oder sämtliche der Transistoren in dem Pixel **11** können eine Multi-Gate-Struktur aufweisen, die eine Vielzahl von Gates, die elektrisch miteinander verbunden sind, und eine Vielzahl von Kanalbildungsbereichen umfasst.

<Beispiel 1 für die Funktionsweise des Pixels>

**[0095]** Als Nächstes wird ein Beispiel für die Funktionsweise des Pixels **11**, das in **Fig. 2** dargestellt wird, beschrieben.

**[0096]** **Fig. 3** zeigt einen Ablaufplan eines Potentials der Leitung GL, die elektrisch mit dem Pixel **11**, das in **Fig. 2** dargestellt wird, verbunden ist, und eines Potentials des Bildsignals Sig, das an die Leitung SL angelegt wird. Es sei angemerkt, dass der Ablaufplan,

der in **Fig. 3** dargestellt wird, ein Beispiel ist, in dem sämtliche Transistoren, die in dem Pixel **11** enthalten sind, das in **Fig. 2** dargestellt wird, n-Kanal-Transistoren sind.

**[0097]** Zuerst wird in einer Periode t1 ein hohes Potential an die Leitung GL angelegt. Folglich werden der Transistor **56** und der Transistor **57** eingeschaltet. Ein Potential Vdata des Bildsignals Sig wird an die Leitung SL angelegt, und das Potential Vdata wird über den Transistor **56** an das Gate des Transistors **55** angelegt.

**[0098]** Ein Potential Vano wird an die Leitung VL angelegt, und ein Potential Vcat wird an die Leitung CL angelegt. Das Potential Vano ist vorzugsweise höher als die Summe des Potentials Vcat, der Schwellenspannung Vthe des Licht emittierenden Elements **54** und der Schwellenspannung Vth des Transistors **55**. Die vorstehende Potentialdifferenz ist zwischen der Leitung VL und der Leitung CL bereitgestellt, so dass der Wert des Drain-Stroms des Transistors **55** durch das Potential Vdata bestimmt wird. Anschließend wird der Drain-Strom dem Licht emittierenden Element **54** zugeführt, wodurch die Leuchtdichte des Licht emittierenden Elements **54** bestimmt wird.

**[0099]** In dem Fall, in dem der Transistor **55** vom n-Kanal-Typ ist, ist in der Periode t1 das Potential der Leitung ML vorzugsweise niedriger als die Summe des Potentials der Leitung CL und der Schwellenspannung Vthe des Licht emittierenden Elements **54** und ist das Potential der Leitung VL höher als die Summe des Potentials der Leitung ML und der Schwellenspannung Vth des Transistors **55**. Bei der vorstehenden Konfiguration kann selbst dann, wenn der Transistor **57** eingeschaltet ist, dafür gesorgt werden, dass der Drain-Strom des Transistors **55** vorzugsweise über die Leitung ML fließt anstatt über das Licht emittierende Element **54**.

**[0100]** Als Nächstes wird in einer Periode t2 ein niedriges Potential an die Leitung GL angelegt. Folglich werden der Transistor **56** und der Transistor **57** ausgeschaltet. Da der Transistor **56** ausgeschaltet ist, wird das Potential Vdata an dem Gate des Transistors **55** gehalten. Ein Potential Vano wird an die Leitung VL angelegt, und ein Potential Vcat wird an die Leitung CL angelegt. Demzufolge emittiert das Licht emittierende Element **54** Licht entsprechend der Leuchtdichte, die in der Periode t1 bestimmt wird.

**[0101]** Als Nächstes wird in einer Periode t3 ein hohes Potential an die Leitung GL angelegt. Folglich werden der Transistor **56** und der Transistor **57** eingeschaltet. Zudem wird ein derartiges Potential, bei dem die Gate-Spannung des Transistors **55** höher ist als seine Schwellenspannung Vth, an die Leitung SL angelegt. Das Potential Vcat wird an die Leitung CL angelegt. Somit ist das Potential der Lei-

tung ML niedriger als die Summe des Potentials der Leitung CL und der Schwellenspannung Vthe des Licht emittierenden Elements **54**, und das Potential der Leitung VL ist höher als die Summe des Potentials der Leitung ML und der Schwellenspannung Vth des Transistors **55**. Bei der vorstehenden Konfiguration kann dafür gesorgt werden, dass der Drain-Strom des Transistors **55** vorzugsweise über die Leitung ML fließt anstatt über das Licht emittierende Element **54**.

**[0102]** Anschließend wird der Drain-Strom des Transistors **55** ebenfalls über die Leitung ML der Überwachungsschaltung zugeführt. Die Überwachungsschaltung erzeugt unter Verwendung des Drain-Stroms, der durch die Leitung ML fließt, ein Signal, das Daten über den Wert des Drain-Stroms umfasst. Demzufolge kann unter Verwendung des vorstehenden Signals die Licht emittierende Vorrichtung einer Ausführungsform der vorliegenden Erfindung den Wert des Potentials Vdata des Bildsignals Sig korrigieren, das an das Pixel **11** angelegt wird.

**[0103]** Es sei angemerkt, dass bei der Licht emittierenden Vorrichtung, die das in **Fig. 2** dargestellte Pixel **11** enthält, der Vorgang in der Periode t3 nicht notwendigerweise nach dem Vorgang in der Periode t2 durchgeführt wird. Beispielsweise kann in dem Pixel **11** der Vorgang in der Periode t3 durchgeführt werden, nachdem die Vorgänge in den Perioden t1 und t2 mehrmals wiederholt worden sind. Alternativ können, nachdem der Vorgang in der Periode t3 an den Pixeln **11** in einer Zeile durchgeführt worden ist, die Licht emittierenden Elemente **54** in einen nicht Licht emittierenden Zustand versetzt werden, indem ein Bildsignal, das dem niedrigsten Graustufeniveau 0 entspricht, in die Pixel **11** in der Zeile geschrieben wird, die dem vorstehenden Vorgang unterzogen worden sind. Anschließend kann der Vorgang in der Periode t3 an Pixeln **11** in der nächsten Zeile durchgeführt werden.

<Verbindungsbeziehung zwischen dem Pixelabschnitt und der Abtastschaltung>

**[0104]** Als Nächstes wird ein Beispiel für eine Verbindungsbeziehung zwischen dem Pixelabschnitt **24**, der in **Fig. 1** dargestellt wird, und einer Abtastschaltung, die einem Teil der Treiberschaltung **30** entspricht, in **Fig. 4** dargestellt.

**[0105]** Der Pixelabschnitt **24**, der in **Fig. 4** dargestellt wird, ist mit einer Vielzahl von Pixeln **11**, einer Vielzahl von Leitungen GL (Leitungen GL1 bis GLx), einer Vielzahl von Leitungen SL (Leitungen SL1 bis SLx), einer Vielzahl von Leitungen ML (Leitungen ML1 bis Mix) und einer Vielzahl von Leitungen VL (Leitungen VL1 bis VLx) bereitgestellt. Jedes der Vielzahl von Pixeln **11** ist elektrisch mit mindestens einer der Leitungen GL, mit mindestens einer der Leitun-

gen SL, mit mindestens einer der Leitungen ML und mit mindestens einer der Leitungen VL verbunden.

**[0106]** Es sei angemerkt, dass die Art und Anzahl der Leitungen in dem Pixelabschnitt **24** durch die Konfiguration, die Anzahl und die Anordnung der Pixel **11** bestimmt werden können. Im Besonderen sind die Pixel **11** in dem Pixelabschnitt **24**, der in **Fig. 4** dargestellt wird, in einer Matrix von x Spalten und y Zeilen angeordnet, und die Leitungen GL1 bis GLy, die Leitungen SL1 bis SLx, die Leitungen ML1 bis Mix und die Leitungen VL1 bis VLx sind beispielhaft in dem Pixelabschnitt **24** bereitgestellt.

**[0107]** Der Drain-Strom, der über die Leitungen ML1 bis MLx aus dem Pixel **11** entnommen wird, wird über eine Leitung TER der Überwachungsschaltung (nicht dargestellt) zugeführt.

**[0108]** Eine Schaltung **21** weist eine Funktion zum Zuführen eines vorgegebenen Potentials an die Leitung ML entsprechend einem Potential auf, das in eine Leitung PRE eingegeben wird. Beispielsweise kann dann, wenn das Pixel **11**, das in **Fig. 2** dargestellt wird, entsprechend dem Ablaufplan, der in **Fig. 3** dargestellt wird, betrieben wird, ein Potential, das niedriger als die Summe des Potentials der Leitung CL und der Schwellenspannung Vthe des Licht emittierenden Elements **54** ist, der Leitung ML von der Schaltung **21** in der Periode t1 zugeführt werden.

**[0109]** In **Fig. 4** umfasst die Schaltung **21** einen Transistor **22**. Ein Potential, das in die Leitung PRE eingegeben wird, wird an ein Gate des Transistors **22** angelegt. Anschließend weist der Transistor **22** eine Funktion zum Steuern des Leitvermögens zwischen einer Leitung **33** und der Leitung ML entsprechend einem Potential der Leitung PRE auf, das in das Gate eingegeben wird.

**[0110]** Außerdem ist in **Fig. 4** ein Transistor **34**, der eine Funktion zum Steuern des Leitvermögens zwischen der Leitung ML und der Leitung TER entsprechend einem Potential einer Leitung MSEL aufweist, bereitgestellt.

<Konfigurationsbeispiel 2 des Pixels>

**[0111]** Das Pixel **11**, das in **Fig. 5** dargestellt wird, umfasst Transistoren **70** bis **75**, Kondensatoren **76** und **77** und ein Licht emittierendes Element **78**. Der Transistor **70** umfasst ein normales Gate (ein erstes Gate) und ein zweites Gate, das sich mit dem ersten Gate überlappt, wobei ein Halbleiterfilm dazwischen bereitgestellt ist.

**[0112]** Ein Gate des Transistors **72** ist insbesondere elektrisch mit einer Leitung GLa verbunden, eine Source oder ein Drain des Transistors **72** ist elektrisch mit einer Leitung SL verbunden, und der ande-

re Anschluss ist elektrisch mit dem ersten Gate des Transistors **70** verbunden. Ein Gate des Transistors **71** ist elektrisch mit einer Leitung GLb verbunden, eine Source oder ein Drain des Transistors **71** ist elektrisch mit einer Source oder einem Drain des Transistors **75** verbunden, und der andere Anschluss ist elektrisch mit dem ersten Gate des Transistors **70** verbunden. Eine Source oder ein Drain des Transistors **70** ist elektrisch mit der Source oder dem Drain des Transistors **75** verbunden, und der andere Anschluss ist elektrisch mit einer Leitung VL verbunden. Ein Gate des Transistors **73** ist elektrisch mit der Leitung GLb verbunden, eine Source oder ein Drain des Transistors **73** ist elektrisch mit einer Leitung BL verbunden, und der andere Anschluss ist elektrisch mit dem zweiten Gate des Transistors **70** verbunden. Ein Gate des Transistors **74** ist elektrisch mit einer Leitung GLd verbunden, eine Source oder ein Drain des Transistors **74** ist elektrisch mit einer Leitung ML verbunden, und der andere Anschluss ist elektrisch mit der Source oder dem Drain des Transistors **75** verbunden. Ein Gate des Transistors **75** ist elektrisch mit einer Leitung GLc verbunden, und der andere Anschluss von der Source und dem Drain ist elektrisch mit einer Pixel-Elektrode des Licht emittierenden Elements **78** verbunden.

**[0113]** Eine Elektrode eines Paars von Elektroden des Kondensators **76** ist elektrisch mit dem zweiten Gate des Transistors **70** verbunden, und die andere Elektrode ist elektrisch mit der Source oder dem Drain des Transistors **75** verbunden. Eine Elektrode eines Paars von Elektroden des Kondensators **77** ist elektrisch mit dem ersten Gate des Transistors **70** verbunden, und die andere Elektrode ist elektrisch mit der Source oder dem Drain des Transistors **75** verbunden. Eine gemeinsame Elektrode des Licht emittierenden Elements **78** ist elektrisch mit einer Leitung CL verbunden.

<Beispiel 2 für die Funktionsweise des Pixels>

**[0114]** Als Nächstes wird die Funktionsweise des Pixels der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung beispielhaft unter Verwendung des Pixels **11**, das in **Fig. 5** dargestellt wird, beschrieben.

**[0115]** **Fig. 6A** ist ein Ablaufplan der Potentiale, die in die Leitungen GLa bis GLd eingegeben werden, und eines Potentials eines Bildsignals Sig, das in die Leitung SL eingegeben wird. Es sei angemerkt, dass der Ablaufplan, der in **Fig. 6A** dargestellt wird, ein Beispiel ist, in dem sämtliche Transistoren, die in dem Pixel **11** enthalten sind, das in **Fig. 5** dargestellt wird, n-Kanal-Transistoren sind.

**[0116]** Als Erstes wird in einer Periode t1 ein niedriges Potential an die Leitung GLa angelegt, ein hohes Potential wird an die Leitung GLb angelegt, ein nied-

riges Potential wird an die Leitung GLc angelegt, und ein hohes Potential wird an die Leitung GLd angelegt. Das hat zur Folge, dass der Transistor **71**, der Transistor **73** und der Transistor **74** eingeschaltet werden und der Transistor **72** und der Transistor **75** ausgeschaltet werden.

**[0117]** Ein Potential Vano wird an die Leitung VL angelegt, ein Potential V0 wird an die Leitung BL angelegt, ein Potential V1 wird an die Leitung ML angelegt, und ein Potential Vcat wird an die Leitung CL angelegt, die elektrisch mit der gemeinsamen Elektrode des Licht emittierenden Elements **78** verbunden ist. Demzufolge wird das Potential V1 an das erste Gate des Transistors **70** (im Folgenden als Knoten A bezeichnet) angelegt, das Potential V0 an das zweite Gate des Transistors **70** (im Folgenden als Knoten B bezeichnet) angelegt und das Potential V1 an die Source oder den Drain des Transistors **70** (im Folgenden als Knoten C bezeichnet) angelegt.

**[0118]** Das Potential Vano ist vorzugsweise höher als die Summe des Potentials Vcat, der Schwellenspannung Vthe des Licht emittierenden Elements **78** und der Schwellenspannung Vth des Transistors **70**. Das Potential V0 ist vorzugsweise sehr viel höher als dasjenige des Knotens C, so dass sich die Schwellenspannung Vth des Transistors **70** in der negativen Richtung verschieben kann. Insbesondere wird vorzugsweise  $Vth1 < Vth0$  erfüllt, wobei  $Vth0$  die Schwellenspannung Vth des Transistors **70** kennzeichnet, wenn eine Spannung Vbg (eine Spannung, die einer Potentialdifferenz zwischen dem Knoten B und dem Knoten C entspricht) 0 V beträgt, und  $Vth1$  die Schwellenspannung Vth des Transistors **70** in der Periode t1 kennzeichnet. Der Transistor **70** mit der vorstehenden Struktur ist ein selbstleitender Transistor; demzufolge kann der Transistor **70** selbst dann, wenn die Potentialdifferenz zwischen dem Knoten A und dem Knoten C, d. h. die Gate-Spannung des Transistors **70**, 0 V beträgt, eingeschaltet werden.

**[0119]** Es sei angemerkt, dass dann, wenn der Transistor **70** ein p-Kanal-Transistor ist, das Potential V0 vorzugsweise sehr viel niedriger ist als dasjenige des Knotens C, so dass sich die Schwellenspannung Vth des Transistors **70** in der positiven Richtung verschieben kann. Der Transistor **70** mit der vorstehenden Struktur ist ein selbstleitender Transistor; demzufolge kann der Transistor **70** selbst dann, wenn die Potentialdifferenz zwischen dem Knoten A und dem Knoten C, d. h. die Gate-Spannung des Transistors **70**, 0 V beträgt, eingeschaltet werden.

**[0120]** Als Nächstes wird in einer Periode t2 ein niedriges Potential an die Leitung GLa angelegt, ein hohes Potential wird an die Leitung GLb angelegt, ein niedriges Potential wird an die Leitung GLc angelegt, und ein niedriges Potential wird an die Leitung GLd angelegt. Das hat zur Folge, dass der Transistor **71**

und der Transistor **73** eingeschaltet werden und der Transistor **72**, der Transistor **74** und der Transistor **75** ausgeschaltet werden.

**[0121]** Ein Potential Vano wird an die Leitung VL angelegt, und ein Potential V0 wird an die Leitung BL angelegt. Somit wird das Potential V0 kontinuierlich an den Knoten B angelegt, und die Schwellenspannung Vth des Transistors **70** bleibt zu Beginn der Periode t2 in einem Zustand, in dem sie sich in der negativen Richtung verschiebt, d. h. bei  $Vth1$ ; demzufolge ist der Transistor **11** eingeschaltet. In der Periode t2 wird der Stromweg zwischen der Leitung VL und der Leitung ML durch den Transistor **74** gesperrt, und demzufolge fangen die Potentiale des Knotens A und des Knotens C auf Grund des Drain-Stroms des Transistors **70** an, sich zu erhöhen. Das Potential des Knotens C erhöht sich, und das Potential Vbg, das der Potentialdifferenz zwischen dem Knoten B und dem Knoten C entspricht, wird somit verringert, so dass sich die Schwellenspannung Vth des Transistors **70** in der positiven Richtung verschiebt. Wenn sich die Schwellenspannung Vth des Transistors **70** stark an 0 V annähert, wird der Transistor **70** ausgeschaltet. Die Potentialdifferenz zwischen dem Knoten B und dem Knoten C ist  $V0 - V2$ , wenn die Schwellenspannung Vth des Transistors **70** 0 V beträgt.

**[0122]** Das heißt, dass dann, wenn die Potentialdifferenz zwischen dem Knoten B und dem Knoten C  $V0 - V2$  ist, die Schwellenspannung Vth des Transistors **70** auf 0 V korrigiert wird, so dass sich der Drain-Strom angesichts der Gate-Spannung von 0 V an 0 A annähert, so dass die Potentialdifferenz  $V0 - V2$  zwischen dem Knoten B und dem Knoten C an den Kondensator **76** angelegt wird.

**[0123]** Als Nächstes wird in einer Periode t3 ein hohes Potential an die Leitung GLa angelegt, ein niedriges Potential wird an die Leitung GLb angelegt, ein niedriges Potential wird an die Leitung GLc angelegt, und ein hohes Potential wird an die Leitung GLd angelegt. Das hat zur Folge, dass der Transistor **72** und der Transistor **74** eingeschaltet werden und der Transistor **71**, der Transistor **73** und der Transistor **75** ausgeschaltet werden.

**[0124]** Das Potential Vano, das Potential Vdata des Bildsignals Sig und das Potential V1 werden an die Leitung VL, die Leitung SL bzw. die Leitung ML angelegt. Der Knoten B ist in einem potentialfreien Zustand (floating state). Daher wird dann, wenn das Potential des Knotens C von  $V2$  auf  $V1$  geändert wird, das Potential des Knotens B durch den Kondensator **76** von  $V0$  auf  $V0 + V1 - V2$  geändert. Da der Kondensator **76** die Potentialdifferenz  $V0 - V2$  hält, wird die Schwellenspannung Vth des Transistors **70** bei 0 V aufrechterhalten. Das Potential Vdata wird an den Knoten A angelegt, und die Gate-Spannung des Transistors **70** ist demnach  $Vdata - V1$ .

**[0125]** Als Nächstes wird in einer Periode t4 ein niedriges Potential an die Leitung GLa angelegt, ein niedriges Potential wird an die Leitung GLb angelegt, ein hohes Potential wird an die Leitung GLc angelegt, und ein niedriges Potential wird an die Leitung GLd angelegt. Das hat zur Folge, dass der Transistor **75**, eingeschaltet wird und die Transistoren **71** bis **74** ausgeschaltet werden.

**[0126]** Ein Potential Vano wird an die Leitung VL angelegt, und ein Potential Vcat wird an die Leitung CL angelegt, die elektrisch mit der gemeinsamen Elektrode des Licht emittierenden Elements **78** verbunden ist. In der Periode t4 wird das Potential des Knotens C geändert, indem der Transistor **75** eingeschaltet wird. Wenn das Potential des Knotens C auf V3 geändert wird, werden die Potentiale des Knotens A und des Knotens B zu Vdata + V3 – V1 bzw.

**[0127]**  $V_0 - V_2 + V_3$ . Selbst wenn die Potentiale der Knoten A, B und C geändert werden, halten der Kondensator **76** und der Kondensator **77** die Potentialdifferenz  $V_0 - V_2$  bzw. die Potentialdifferenz Vdata – V1 aufrecht. Der Drain-Strom mit einem Wert, der der Gate-Spannung des Transistors **70** entspricht, fließt zwischen der Leitung VL und der Leitung CL. Die Leuchtdichte des Licht emittierenden Elements **78** hängt von dem Wert des Drain-Stroms ab.

**[0128]** Es sei angemerkt, dass bei der Licht emittierenden Vorrichtung, die das Pixel **11**, das in **Fig. 5** dargestellt wird, umfasst, der andere Anschluss von der Source und dem Drain des Transistors **70** elektrisch von dem zweiten Gate des Transistors **70** isoliert ist, so dass ihre Potentiale individuell gesteuert werden können. In dem Fall, in dem der Transistor **70** ein selbstleitender Transistor ist, d. h. wenn die anfängliche Schwellenspannung  $V_{th0}$  des Transistors **70** negativ ist, können demzufolge Ladungen in dem Kondensator **13** akkumuliert werden, bis das Potential der Source oder des Drains des Transistors **70** in der Periode t2 höher ist als das Potential  $V_0$  des zweiten Gates. Das hat zur Folge, dass bei der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung selbst dann, wenn der Transistor **70** selbstleitend ist, die Schwellenspannung  $V_{th}$  auf 0 V korrigiert werden kann, so dass sich der Drain-Strom angesichts einer Gate-Spannung von 0 V in der Periode t2 an 0 A annähert.

**[0129]** Indem ein Oxidhalbleiter für einen Halbleiterfilm des Transistors **70** verwendet wird, kann beispielsweise die Licht emittierende Vorrichtung, die das Pixel **11**, das in **Fig. 5** dargestellt wird, umfasst und bei der der andere Anschluss von der Source und dem Drain des Transistors **70** elektrisch von dem zweiten Gate des Transistors **70** isoliert ist, selbst dann eine Ungleichmäßigkeit in der Anzeige verringern und Bilder mit hoher Qualität anzeigen, wenn der Transistor **70** selbstleitend ist.

**[0130]** Das Vorstehende ist ein Beispiel für die Funktionsweise des Pixels **11**, das eine Schwellenspannungskorrektur (nachstehend als interne Korrektur bezeichnet) in dem Pixel **11** umfasst. Nachstehend wird eine Funktionsweise des Pixels **11** in dem Fall beschrieben, in dem Schwankungen der Leuchtdichte zwischen den Pixeln **11** auf Grund der Schwankungen der Schwellenspannungen unterdrückt werden, indem neben der internen Korrektur ein Bildsignal korrigiert wird (nachstehend als externe Korrektur bezeichnet).

**[0131]** Wenn das Pixel **11**, das in **Fig. 5** dargestellt wird, als Beispiel verwendet wird, ist **Fig. 6B** ein Ablaufplan der Potentiale, die in die Leitungen GLa bis GLd eingegeben werden, wenn sowohl die interne Korrektur als auch die externe Korrektur durchgeführt werden, und eines Potentials Vdata des Bildsignals Sig, das in die Leitung SL eingegeben wird. Es sei angemerkt, dass der Ablaufplan, der in **Fig. 6B** dargestellt wird, ein Beispiel ist, in dem sämtliche Transistoren, die in dem Pixel **11** enthalten sind, das in **Fig. 5** dargestellt wird, n-Kanal-Transistoren sind.

**[0132]** Das Pixel **11** arbeitet zuerst von der Periode t1 bis zu der Periode t4 entsprechend dem Ablaufplan, der in **Fig. 6A** dargestellt wird, und der vorstehenden Beschreibung.

**[0133]** Als Nächstes wird in einer Periode t5 ein niedriges Potential an die Leitung GLa angelegt, ein niedriges Potential wird an die Leitung GLb angelegt, ein niedriges Potential wird an die Leitung GLc angelegt, und ein hohes Potential wird an die Leitung GLd angelegt. Das hat zur Folge, dass der Transistor **74**, eingeschaltet wird und der Transistor **71**, der Transistor **72**, der Transistor **73** und der Transistor **75** ausgeschaltet werden.

**[0134]** Ein Potential Vano wird an die Leitung VL angelegt, und ein Potential V1 wird an die Leitung ML angelegt. Die Leitung ML ist elektrisch mit einer Überwachungsschaltung verbunden.

**[0135]** Durch den vorstehenden Vorgang wird der Drain-Strom des Transistors **70** ebenfalls über den Transistor **74** und die Leitung ML der Überwachungsschaltung zugeführt. Die Überwachungsschaltung erzeugt ein Signal, das Daten über den Wert des Drain-Stroms umfasst, unter Verwendung des Drain-Stroms, der durch die Leitung ML fließt. Auf diese Weise kann die Licht emittierende Vorrichtung einer Ausführungsform der vorliegenden Erfindung unter Verwendung des vorstehenden Signals den Wert des Potentials Vdata des Bildsignals Sig korrigieren, das an das Pixel angelegt wird.

**[0136]** Es sei angemerkt, dass die externe Korrektur in der Periode t5 nicht notwendigerweise nach dem Vorgang in der Periode t4 durchgeführt wird.

Beispielsweise kann bei der Licht emittierenden Vorrichtung der Vorgang in der Periode t5 durchgeführt werden, nachdem die Vorgänge in den Perioden t1 bis t4 mehrmals wiederholt worden sind. Alternativ können, nachdem der Vorgang in der Periode t5 an den Pixeln 11 in einer Zeile durchgeführt worden ist, die Licht emittierenden Elemente 78 in einen nicht Licht emittierenden Zustand versetzt werden, indem ein Bildsignal Sig, das dem niedrigsten Graustufen niveau 0 entspricht, in die Pixel 11 in der Zeile geschrieben wird, die dem vorstehenden Vorgang unterzogen worden sind. Anschließend kann der Vorgang in der Periode t5 an den Pixeln 11 in der nächsten Zeile durchgeführt werden.

**[0137]** Es sei angemerkt, dass selbst dann, wenn nur eine externe Korrektur durchgeführt wird und eine interne Korrektur nicht durchgeführt wird, nicht nur die Schwankungen der Schwellenspannung der Transistoren 70 zwischen den Pixeln 11, sondern auch Schwankungen weiterer elektrischer Eigenschaften der Transistoren 70, wie z. B. der Beweglichkeit, korrigiert werden können. Es sei angemerkt, dass in dem Fall, in dem neben einer externen Korrektur eine interne Korrektur durchgeführt wird, eine negative Verschiebung oder eine positive Verschiebung der Schwellenspannung durch die interne Korrektur korrigiert wird. Somit kann eine externe Korrektur durchgeführt werden, um Schwankungen der elektrischen Eigenschaften des Transistors 70 zu korrigieren, die sich von der Schwellenspannung unterscheiden, wie z. B. der Beweglichkeit. In dem Fall, in dem neben einer externen Korrektur eine interne Korrektur durchgeführt wird, kann demzufolge die Potentialamplitude eines korrigierten Bildsignals kleiner sein als in dem Fall, in dem nur die externe Korrektur durchgeführt wird. Dies kann eine Situation verhindern, in der die Potentialamplitude des Bildsignals so groß ist, dass es große Unterschiede des Potentials des Bildsignals zwischen unterschiedlichen Graustufen niveaus gibt und es schwierig ist, winzige Graduierungen eines Bildes mit Leuchtdichteunterschieden darzustellen. Demzufolge kann eine Verringerung der Bildqualität verhindert werden.

<Konfigurationsbeispiel 3 des Pixels>

**[0138]** Als Nächstes wird ein weiteres konkretes Konfigurationsbeispiel für das Pixel 11 beschrieben.

**[0139]** **Fig. 7** stellt ein weiteres Beispiel für den Schaltplan des Pixels 11 dar. Das Pixel 11 umfasst Transistoren 80 bis 85, ein Licht emittierendes Element 86 und einen Kondensator 87.

**[0140]** Das Potential einer Pixel-Elektrode des Licht emittierenden Elements 86 wird durch ein in das Pixel 11 eingegebenes Bildsignal Sig gesteuert. Die Leuchtdichte des Licht emittierenden Elements 86 wird durch eine Potentialdifferenz zwischen der Pi-

xel-Elektrode und einer gemeinsamen Elektrode bestimmt. In dem Fall, in dem beispielsweise eine OLED als Licht emittierendes Element 86 verwendet wird, dient die Anode oder die Kathode als Pixel-Elektrode, und der andere Anschluss dient als gemeinsame Elektrode. **Fig. 7** stellt eine Konfiguration des Pixels 11 dar, bei der die Anode des Licht emittierenden Elements 86 als Pixel-Elektrode verwendet wird und die Kathode des Licht emittierenden Elements 86 als gemeinsame Elektrode verwendet wird.

**[0141]** Der Transistor 85 weist eine Funktion zum Steuern des Leitvermögens zwischen einer Leitung 88 und einem Gate des Transistors 80 auf. Der Transistor 83 weist eine Funktion zum Steuern des Leitvermögens zwischen einer Elektrode eines Paares von Elektroden des Kondensators 87 und dem Gate des Transistors 80 auf. Der Transistor 82 weist eine Funktion zum Steuern des Leitvermögens zwischen der Leitung SL und der einen Elektrode des Paares von Elektroden des Kondensators 87 auf. Die andere Elektrode des Paares von Elektroden des Kondensators 87 ist elektrisch mit einer Source oder einem Drain des Transistors 80 verbunden. Der Transistor 84 weist eine Funktion zum Steuern des Leitvermögens zwischen der Source oder dem Drain des Transistors 80 und der Pixel-Elektrode des Licht emittierenden Elements 86 auf. Der Transistor 81 weist eine Funktion zum Steuern des Leitvermögens zwischen der Leitung ML und der Source oder dem Drain des Transistors 80 auf. Der andere Anschluss von der Source und dem Drain des Transistors 80 ist elektrisch mit der Leitung VL verbunden.

**[0142]** Das Umschalten des Transistors 82 und das Umschalten des Transistors 85 werden jeweils entsprechend dem Potential einer Leitung GLA, die elektrisch mit einem Gate des Transistors 82 verbunden ist, und dem Potential davon gesteuert, das elektrisch mit einem Gate des Transistors 85 verbunden ist. Das Umschalten des Transistors 83 und das Umschalten des Transistors 84 werden entsprechend dem Potential einer Leitung GLB, die elektrisch mit einem Gate des Transistors 83 verbunden ist, und dem Potential davon gesteuert, das elektrisch mit einem Gate des Transistors 84 verbunden ist. Das Umschalten des Transistors 81 wird entsprechend dem Potential einer Leitung GLC gesteuert, die elektrisch mit einem Gate des Transistors 81 verbunden ist.

**[0143]** Bei den Transistoren, die in dem Pixel 11 enthalten sind, kann ein Oxidhalbleiter oder ein amorpher, mikrokristalliner, polykristalliner oder einkristalliner Halbleiter verwendet werden. Als Material für einen derartigen Halbleiter können Silizium, Germanium und dergleichen angegeben werden. Wenn der Transistor 82, der Transistor 83 und der Transistor 85 Oxidhalbleiter in Kanalbildungsbereichen enthalten, können die Sperrströme des Transistors 82, des Transistors 83 und des Transistors 85 sehr niedrig

sein. Des Weiteren kann im Vergleich zu dem Fall, in dem ein Transistor, der einen normalen Halbleiter, wie z. B. Silizium oder Germanium, enthält, für den Transistor **82**, den Transistor **83** und den Transistor **85** verwendet wird, das Ableiten elektrischer Ladungen, die in dem Gate des Transistors **80** akkumuliert sind, in effektiver Weise verhindert werden, wenn der Transistor **82**, der Transistor **83** und der Transistor **85**, die jeweils die vorstehend beschriebene Struktur aufweisen, bei dem Pixel **11** verwendet werden.

**[0144]** Demzufolge kann beispielsweise in dem Fall, in dem Bildsignale Sig, die jeweils die gleichen Bilddaten aufweisen, für einige aufeinanderfolgende Bildperioden in den Pixelabschnitt geschrieben werden, wie z. B. im Falle des Anzeigens eines Standbildes, eine Anzeige eines Bildes selbst dann aufrechterhalten werden, wenn die Ansteuerfrequenz niedrig ist. Mit anderen Worten: Die Anzahl von Vorgängen zum Schreiben der Bildsignale Sig in den Pixelabschnitt für einen bestimmten Zeitraum wird verringert. Beispielsweise kann, indem ein hochreiner Oxidhalbleiter für die Halbleiterfilme des Transistors **82**, des Transistors **83** und des Transistors **85** verwendet wird, das Intervall zwischen den Vorgängen zum Schreiben der Bildsignale Sig auf 10 Sekunden oder länger, bevorzugt auf 30 Sekunden oder länger, oder stärker bevorzugt auf eine Minute oder länger eingestellt werden. Mit zunehmender Länge des Intervalls zwischen den Vorgängen zum Schreiben der Bilddaten Sig kann der Stromverbrauch weiter verringert werden.

**[0145]** Außerdem kann selbst dann, wenn der Kondensator **87** zum Halten des Potentials des Gates des Transistors **80** in dem Pixel **11** nicht bereitgestellt ist, verhindert werden, dass die Qualität eines anzuzeigenden Bildes verringert wird, da das Potential des Bildsignals Sig für einen längeren Zeitraum gehalten werden kann.

**[0146]** Es sei angemerkt, dass das Pixel **11** in **Fig. 7** bei Bedarf ferner ein weiteres Schaltelement, wie z. B. einen Transistor, eine Diode, einen Widerstand oder eine Spule, umfassen kann.

**[0147]** In **Fig. 7** weisen die Transistoren das Gate jeweils auf mindestens einer Seite eines Halbleiterfilms auf; alternativ können die Transistoren jeweils ein Paar von Gates aufweisen, wobei ein Halbleiterfilm dazwischen bereitgestellt ist.

**[0148]** Sämtliche Transistoren in **Fig. 7** sind n-Kanal-Transistoren. Wenn die Transistoren in dem Pixel **11** den gleichen Kanaltyp aufweisen, ist es möglich, einige Schritte zum Herstellen der Transistoren wegzulassen, z. B. einen Schritt zum Hinzufügen eines Verunreinigungselements, das dem Halbleiterfilm einen Leitfähigkeitsotyp verleiht. Es sei angemerkt, dass bei der Licht emittierenden Vorrichtung einer Ausfüh-

rungsform der vorliegenden Erfindung nicht notwendigerweise sämtliche Transistoren in dem Pixel **11** n-Kanal-Transistoren sind. In dem Fall, in dem die Kathode des Licht emittierenden Elements **86** elektrisch mit der Leitung CL verbunden ist, wird bevorzugt, dass wenigstens der Transistor **80** ein n-Kanal-Transistor ist. In dem Fall, in dem die Anode des Licht emittierenden Elements **86** elektrisch mit der Leitung CL verbunden ist, wird bevorzugt, dass wenigstens der Transistor **80** ein p-Kanal-Transistor ist.

**[0149]** **Fig. 7** stellt den Fall dar, in dem die Transistoren in dem Pixel **11** eine Single-Gate-Struktur aufweisen, die ein Gate und einen Kanalbildungsbereich umfasst; jedoch ist eine Ausführungsform der vorliegenden Erfindung nicht auf diese Struktur beschränkt. Beliebige oder sämtliche der Transistoren in dem Pixel **11** können eine Multi-Gate-Struktur aufweisen, die eine Vielzahl von Gates, die elektrisch miteinander verbunden sind, und eine Vielzahl von Kanalbildungsbereichen umfasst.

<Beispiel 3 für die Funktionsweise des Pixels>

**[0150]** Als Nächstes wird ein Beispiel für die Funktionsweise des Pixels **11**, das in **Fig. 7** dargestellt wird, beschrieben. **Fig. 8A** ist ein Ablaufplan der Potentiale der Leitung GLA, der Leitung GLB und der Leitung GLC, die elektrisch mit dem Pixel **11**, das in **Fig. 7** dargestellt wird, verbunden sind, und eines Potentials des Bildsignals Sig, das an die Leitung SL angelegt wird. Es sei angemerkt, dass der Ablaufplan, der in **Fig. 8A** dargestellt wird, ein Beispiel ist, in dem sämtliche Transistoren, die in dem Pixel **11** enthalten sind, das in **Fig. 7** dargestellt wird, n-Kanal-Transistoren sind.

**[0151]** Als Erstes wird in einer Periode t1 ein niedriges Potential an die Leitung GLA angelegt, ein hohes Potential wird an die Leitung GLB angelegt, und ein hohes Potential wird an die Leitung GLC angelegt. Das hat zur Folge, dass der Transistor **81**, der Transistor **83** und der Transistor **84** eingeschaltet werden und der Transistor **82** und der Transistor **85** ausgeschaltet werden. Der Transistor **81** und der Transistor **84** werden eingeschaltet, wodurch ein Potential V0, das das Potential der Leitung ML ist, an die Source oder den Drain des Transistors **80** und an die andere Elektrode des Kondensators **87** (im Folgenden als Knoten A bezeichnet) angelegt wird.

**[0152]** Ein Potential Vano wird an die Leitung VL angelegt, und ein Potential Vcat wird an eine Leitung CL angelegt. Das Potential Vano ist vorzugsweise höher als die Summe des Potentials V0 und der Schwellenspannung Vthe des Licht emittierenden Elements **86**. Das Potential V0 ist vorzugsweise niedriger als die Summe des Potentials Vcat und der Schwellenspannung Vthe des Licht emittierenden Elements **86**. Wenn das Potential V0 auf den Wert des vorstehen-

den Bereichs eingestellt ist, kann verhindert werden, dass in der Periode t1 ein Strom durch das Licht emittierende Element **86** fließt.

**[0153]** Als Nächstes wird ein niedriges Potential an die Leitung GLB angelegt, der Transistor **83** und der Transistor **84** werden dementsprechend ausgeschaltet, und der Knoten A wird auf dem Potential V0 gehalten.

**[0154]** Als Nächstes wird in einer Periode t2 ein hohes Potential an die Leitung GLA angelegt, ein niedriges Potential wird an die Leitung GLB angelegt, und ein niedriges Potential wird an die Leitung GLC angelegt. Das hat zur Folge, dass der Transistor **82** und der Transistor **85** eingeschaltet werden und der Transistor **81**, der Transistor **84** und der Transistor **85** ausgeschaltet werden.

**[0155]** Es sei angemerkt, dass beim Übergang von der Periode t1 zu der Periode t2 vorzugsweise das Potential, das an die Leitung GLA angelegt wird, von niedrig zu hoch geändert wird und dann das Potential, das an die Leitung GLC angelegt wird, von hoch zu niedrig geändert wird. Dieser Vorgang verhindert eine Veränderung des Potentials des Knotens A auf Grund der Änderung des Potentials, das an die Leitung GLA angelegt wird.

**[0156]** Ein Potential Vano wird an die Leitung VL angelegt, und ein Potential Vcat wird an die Leitung CL angelegt. Ein Potential Vdata des Bildsignals Sig wird an die Leitung SL angelegt, und ein Potential V1 wird an die Leitung **88** angelegt. Es sei angemerkt, dass das Potential V1 vorzugsweise höher als die Summe des Potentials Vcat und der Schwellenspannung Vth des Transistors **80** und niedriger als die Summe des Potentials Vano und der Schwellenspannung Vth des Transistors **80** ist.

**[0157]** Es sei angemerkt, dass selbst dann, wenn bei der Pixel-Konfiguration, die in **Fig. 7** dargestellt wird, das Potential V1 höher ist als die Summe des Potentials Vcat und der Schwellenspannung Vthe des Licht emittierenden Elements **86**, das Licht emittierende Element **86** kein Licht emittiert, solange der Transistor **84** ausgeschaltet ist. Deshalb kann der mögliche Bereich des Potentials V0 erweitert werden, und der mögliche Bereich von V1 – V0 kann vergrößert werden. Als Folge der Erhöhung des Freiheitsgrades für die Werte von V1 – V0 kann die Schwellenspannung des Transistors **80** selbst dann akkurat erhalten werden, wenn die Zeit zum Erhalten der Schwellenspannung des Transistors **80** verringert oder beschränkt wird.

**[0158]** Durch den vorstehenden Vorgang wird das Potential V1, das höher ist als die Summe des Potentials des Knotens A und der Schwellenspannung des Transistors **80**, in das Gate des Transistors **80**

(im Folgenden als Knoten B bezeichnet) eingegeben, und der Transistor **80** wird eingeschaltet. Somit wird die elektrische Ladung in dem Kondensator **87** über den Transistor **80** abgegeben, und das Potential des Knotens A, das das Potential V0 ist, beginnt anzusteigen. Das Potential des Knotens A nähert sich schließlich dem Potential V1 – Vth an, und die Gate-Spannung des Transistors **80** nähert sich der Schwellenspannung Vth des Transistors **80** an; dann wird der Transistor **80** ausgeschaltet.

**[0159]** Das Potential Vdata des Bildsignals Sig, das an die Leitung SL angelegt wird, wird über den Transistor **82** an die eine Elektrode des Paares von Elektroden des Kondensators **87** (dargestellt als Knoten C) angelegt.

**[0160]** Als Nächstes wird in einer Periode t3 ein niedriges Potential an die Leitung GLA angelegt, ein hohes Potential wird an die Leitung GIB angelegt, und ein niedriges Potential wird an die Leitung GLC angelegt. Das hat zur Folge, dass der Transistor **83** und der Transistor **84** eingeschaltet werden und der Transistor **81**, der Transistor **85** und der Transistor **82** ausgeschaltet werden.

**[0161]** Beim Übergang von der Periode t2 zu der Periode t3 wird vorzugsweise das Potential, das an die Leitung GLA angelegt wird, von hoch zu niedrig geändert und wird dann das Potential, das an die Leitung GLB angelegt wird, von niedrig zu hoch geändert. Die Schritte können eine Potentialveränderung des Knotens A auf Grund der Änderung des Potentials verhindern, das an die Leitung GLA angelegt wird.

**[0162]** Ein Potential Vano wird an die Leitung VL angelegt, und ein Potential Vcat wird an die Leitung CL angelegt.

**[0163]** Das Potential Vdata wird durch den vorstehenden Vorgang an den Knoten B angelegt; somit wird die Gate-Spannung des Transistors **80** zu Vdata – V1 + Vth. Demzufolge kann die Gate-Spannung des Transistors **80** den Wert aufweisen, zu dem die Schwellenspannung Vth addiert worden ist. Durch die Schritte können Schwankungen der Schwellenspannungen Vth des Transistors **80** verringert werden. Deshalb können Schwankungen der Werte des Stroms unterdrückt werden, der dem Licht emittierenden Element **86** zugeführt wird, wodurch die Ungleichmäßigkeit der Leuchtdichte der Licht emittierenden Vorrichtung verringert werden kann.

**[0164]** Es sei angemerkt, dass das Potential, das an die Leitung GLB angelegt wird, hier in hohem Maße verändert wird, wodurch ein Einfluss der Schwankungen der Schwellenspannungen des Transistors **84** auf den Wert des Stroms, der dem Licht emittierenden Element **86** zugeführt wird, verhindert werden kann. Mit anderen Worten: Das hohe Potential, das

an die Leitung GLB angelegt wird, ist sehr viel höher als die Schwellenspannung des Transistors **84**, und das niedrige Potential, das an die Leitung GLB angelegt wird, ist sehr viel niedriger als die Schwellenspannung des Transistors **84**; somit wird das Ein- und Ausschalten des Transistors **84** sichergestellt, und der Einfluss der Schwankungen der Schwellenspannungen des Transistors **84** auf den Wert des Stroms, der dem Licht emittierenden Element **86** zugeführt wird, kann verhindert werden.

**[0165]** Das Vorstehende ist ein Beispiel für die Funktionsweise des Pixels **11**, das eine interne Korrektur umfasst. Nachstehend wird eine Funktionsweise des Pixels **11** in dem Fall beschrieben, in dem Schwankungen der Leuchtdichte zwischen den Pixeln **11** auf Grund der Schwankungen der Schwellenspannungen neben der internen Korrektur durch eine externe Korrektur unterdrückt werden.

**[0166]** Wenn das Pixel **11**, das in **Fig. 7** dargestellt wird, als Beispiel verwendet wird, ist **Fig. 8B** ein Ablaufplan der Potentiale, die in die Leitungen GLA bis GLC eingegeben werden, wenn sowohl die interne Korrektur als auch die externe Korrektur durchgeführt werden, und eines Potentials  $V_{data}$  des Bildsignals Sig, das in die Leitung SL eingegeben wird. Es sei angemerkt, dass der Ablaufplan, der in **Fig. 8B** dargestellt wird, ein Beispiel ist, in dem sämtliche Transistoren, die in dem Pixel **11** enthalten sind, das in **Fig. 7** dargestellt wird, n-Kanal-Transistoren sind.

**[0167]** Das Pixel **11** arbeitet zuerst von der Periode  $t_1$  bis zu der Periode  $t_3$  entsprechend dem Ablaufplan, der in **Fig. 8A** dargestellt wird, und der vorstehenden Beschreibung.

**[0168]** Als Nächstes wird in einer Periode  $t_4$  ein niedriges Potential an die Leitung GLA angelegt, ein niedriges Potential wird an die Leitung GLB angelegt, und ein hohes Potential wird an die Leitung GLC angelegt. Das hat zur Folge, dass der Transistor **81** eingeschaltet wird und die Transistoren **82** bis **85** ausgeschaltet werden.

**[0169]** Außerdem wird das Potential  $V_{ano}$  an die Leitung VL angelegt, und die Leitung ML ist elektrisch mit der Überwachungsschaltung verbunden.

**[0170]** Durch den vorstehenden Vorgang fließt ein Drain-Strom  $I_d$  des Transistors **80** nicht in das Licht emittierende Element **86**, sondern in die Leitung ML über den Transistor **81**. Die Überwachungsschaltung erzeugt ein Signal, das Daten über den Wert des Drain-Stroms  $I_d$  umfasst, unter Verwendung des Drain-Stroms  $I_d$ , der durch die Leitung ML fließt. Auf diese Weise kann die Licht emittierende Vorrichtung einer Ausführungsform der vorliegenden Erfindung unter Verwendung des vorstehenden Signals den

Wert des Potentials  $V_{data}$  des Bildsignals Sig korrigieren, das dem Pixel **11** zugeführt wird.

**[0171]** Es sei angemerkt, dass bei der Licht emittierenden Vorrichtung, die das in **Fig. 7** dargestellte Pixel **11** umfasst, der Vorgang in der Periode  $t_4$  nicht notwendigerweise nach dem Vorgang in der Periode  $t_3$  durchgeführt wird. Beispielsweise kann bei der Licht emittierenden Vorrichtung der Vorgang in der Periode  $t_4$  durchgeführt werden, nachdem die Vorgänge in den Perioden  $t_1$  bis  $t_3$  mehrmals wiederholt worden sind. Alternativ können, nachdem der Vorgang in der Periode  $t_4$  an den Pixeln **11** in einer Zeile durchgeführt worden ist, die Licht emittierenden Elemente **86** in einen nicht Licht emittierenden Zustand versetzt werden, indem ein Bildsignal, das dem niedrigsten Graustufeniveau 0 entspricht, in die Pixel **11** in der Zeile geschrieben wird, die dem vorstehenden Vorgang unterzogen worden sind. Anschließend kann der Vorgang in der Periode  $t_4$  an den Pixeln **11** in der nächsten Zeile durchgeführt werden.

**[0172]** Bei der Licht emittierenden Vorrichtung, die das Pixel **11**, das in **Fig. 7** dargestellt wird, umfasst, ist der andere Anschluss von der Source und dem Drain des Transistors **80** elektrisch von dem Gate des Transistors **80** isoliert, so dass ihre Potentiale individuell gesteuert werden können. Das Potential des anderen Anschlusses von der Source und dem Drain des Transistors **80** kann demzufolge in der Periode  $t_2$  auf einen Wert eingestellt werden, der höher als die Summe des Potentials des Gates des Transistors **80** und der Schwellenspannung  $V_{th}$  ist. In dem Fall, in dem der Transistor **80** ein selbstleitender Transistor ist, d. h. wenn die Schwellenspannung  $V_{th}$  des Transistors **80** negativ ist, können demzufolge Ladungen in dem Kondensator **87** akkumuliert werden, bis das Potential der Source des Transistors **80** höher ist als das Potential  $V_1$  des Gates. Aus diesen Gründen kann bei der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung selbst dann, wenn der Transistor **80** ein selbstleitender Transistor ist, die Schwellenspannung in der Periode  $t_2$  erhalten werden; und in der Periode  $t_3$  kann die Gate-Spannung des Transistors **80** auf einen Wert eingestellt werden, der durch Addieren der Schwellenspannung  $V_{th}$  erhalten wird.

**[0173]** Daher kann bei dem Pixel **11**, das in **Fig. 7** dargestellt wird, selbst dann eine Ungleichmäßigkeit in der Anzeige verringert werden und können Bilder mit hoher Qualität angezeigt werden, wenn der Transistor **80**, der einen Halbleiterfilm umfasst, der beispielsweise einen Oxidhalbleiter enthält, zu einem selbstleitenden Transistor wird.

**[0174]** Es sei angemerkt, dass selbst dann, wenn nur eine externe Korrektur durchgeführt wird und eine interne Korrektur nicht durchgeführt wird, nicht nur die Schwankungen der Schwellenspannung der Tran-

sistoren **80** zwischen den Pixeln **11**, sondern auch Schwankungen weiterer elektrischer Eigenschaften der Transistoren **80**, wie z. B. der Beweglichkeit, korrigiert werden können. Es sei angemerkt, dass in dem Fall, in dem neben einer externen Korrektur eine interne Korrektur durchgeführt wird, eine negative Verschiebung oder eine positive Verschiebung der Schwellenspannung durch die interne Korrektur korrigiert wird. Somit kann eine externe Korrektur durchgeführt werden, um Schwankungen der elektrischen Eigenschaften des Transistors **80** zu korrigieren, die sich von der Schwellenspannung unterscheiden, wie z. B. der Beweglichkeit. In dem Fall, in dem neben einer externen Korrektur eine interne Korrektur durchgeführt wird, kann demzufolge die Potentialamplitude eines korrigierten Bildsignals kleiner sein als in dem Fall, in dem nur eine externe Korrektur durchgeführt wird. Dies kann eine Situation verhindern, in der die Potentialamplitude des Bildsignals so groß ist, dass es große Unterschiede des Potentials des Bildsignals zwischen unterschiedlichen Graustufen niveaus gibt und es schwierig ist, winzige Graduierungen eines Bildes mit Leuchtdichteunterschieden darzustellen. Demzufolge kann eine Verringerung der Bildqualität verhindert werden.

<Konfigurationsbeispiel 4 des Pixels>

**[0175]** Als Nächstes wird ein konkretes Konfigurationsbeispiel für das Pixel **11**, das sich von demjenigen in **Fig. 7** unterscheidet, beschrieben.

**[0176]** **Fig. 9** stellt ein weiteres Beispiel für den Schaltplan des Pixels **11** dar. Das Pixel **11** umfasst Transistoren **40** bis **45**, ein Licht emittierendes Element **46**, einen Kondensator **47** und einen Kondensator **48**.

**[0177]** Das Potential einer Pixel-Elektrode des Licht emittierenden Elements **46** wird durch ein in das Pixel **11** eingegebenes Bildsignal Sig gesteuert. Die Leuchtdichte des Licht emittierenden Elements **46** wird durch eine Potentialdifferenz zwischen der Pixel-Elektrode und einer gemeinsamen Elektrode bestimmt. In dem Fall, in dem beispielsweise eine OLED als Licht emittierendes Element **46** verwendet wird, dient die Anode oder die Kathode als Pixel-Elektrode und der andere Anschluss dient als gemeinsame Elektrode. **Fig. 9** stellt eine Konfiguration des Pixels **11** dar, bei der die Anode des Licht emittierenden Elements **46** als Pixel-Elektrode verwendet wird und die Kathode des Licht emittierenden Elements **46** als gemeinsame Elektrode verwendet wird.

**[0178]** Der Transistor **42** weist eine Funktion zum Steuern des Leitvermögens zwischen der Leitung **SL** und einer Elektrode eines Paars von Elektroden des Kondensators **47** auf. Die andere Elektrode des Paars von Elektroden des Kondensators **47** ist elektrisch mit einem Gate des Transistors **40** verbunden.

Der Transistor **45** weist eine Funktion zum Steuern des Leitvermögens zwischen einer Leitung **49** und dem Gate des Transistors **40** auf. Der Transistor **43** weist eine Funktion zum Steuern des Leitvermögens zwischen der einen Elektrode des Paars von Elektroden des Transistors **47** und einer Source oder einem Drain des Transistors **40** auf. Der Transistor **44** weist eine Funktion zum Steuern des Leitvermögens zwischen der Source oder dem Drain des Transistors **40** und der Anode des Licht emittierenden Elements **46** auf. Der Transistor **41** weist eine Funktion zum Steuern des Leitvermögens zwischen der Leitung **ML** und der Source oder dem Drain des Transistors **40** auf. Des Weiteren ist der andere Anschluss von der Source und dem Drain des Transistors **40** in **Fig. 9** elektrisch mit der Leitung **VL** verbunden. Eine Elektrode eines Paars von Elektroden des Kondensators **48** ist elektrisch mit der einen Elektrode des Paars von Elektroden des Kondensators **47** verbunden, und die andere Elektrode ist elektrisch mit der Source oder dem Drain des Transistors **40** verbunden.

**[0179]** Das Umschalten des Transistors **42** wird entsprechend dem Potential einer Leitung **GLC**, die elektrisch mit einem Gate des Transistors **42** verbunden ist, durchgeführt. Das Umschalten des Transistors **43** und das Umschalten des Transistors **45** werden entsprechend dem Potential einer Leitung **GLB**, die elektrisch mit einem Gate des Transistors **43** verbunden ist, und dem Potential davon gesteuert, das elektrisch mit einem Gate des Transistors **45** verbunden ist. Das Umschalten des Transistors **44** wird entsprechend dem Potential einer Leitung **GLD** gesteuert, die elektrisch mit einem Gate des Transistors **44** verbunden ist. Das Umschalten des Transistors **41** wird entsprechend dem Potential einer Leitung **GLA** gesteuert, die elektrisch mit einem Gate des Transistors **41** verbunden ist.

**[0180]** Bei den Transistoren, die in dem Pixel **11** enthalten sind, kann ein Oxidhalbleiter oder ein amorpher, mikrokristalliner, polykristalliner oder einkristalliner Halbleiter verwendet werden. Als Material für einen derartigen Halbleiter können Silizium, Germanium und dergleichen angegeben werden. Wenn der Transistor **45** einen Oxidhalbleiter in einem Kanalbildungsbereich enthält, kann der Sperrstrom des Transistors **45** sehr niedrig sein. Des Weiteren kann im Vergleich zu dem Fall, in dem ein Transistor, der einen normalen Halbleiter, wie z. B. Silizium oder Germanium, enthält, für den Transistor **45** verwendet wird, das Ableiten elektrischer Ladungen, die in dem Gate des Transistors **40** akkumuliert sind, in effektiver Weise verhindert werden, wenn der Transistor **45**, der die vorstehend beschriebene Struktur aufweist, bei dem Pixel **11** verwendet wird.

**[0181]** Demzufolge kann beispielsweise in dem Fall, in dem Bildsignale **Sig**, die jeweils die gleichen Bilddaten aufweisen, für einige aufeinanderfolgende Bild-

perioden in den Pixelabschnitt geschrieben werden, wie z. B. im Falle des Anzeigens eines Standbildes, eine Anzeige eines Bildes selbst dann aufrechterhalten werden, wenn die Ansteuerfrequenz niedrig ist. Mit anderen Worten: Die Anzahl von Vorgängen zum Schreiben der Bildsignale Sig in den Pixelabschnitt für einen bestimmten Zeitraum wird verringert. Beispielsweise kann, indem ein hochreiner Oxidhalbleiter für die Halbleiterfilme des Transistors **42** verwendet wird, das Intervall zwischen den Vorgängen zum Schreiben der Bildsignale Sig auf 10 Sekunden oder länger, bevorzugt auf 30 Sekunden oder länger, stärker bevorzugt auf eine Minute oder länger eingestellt werden. Mit zunehmender Länge des Intervalls zwischen den Vorgängen zum Schreiben der Bilddaten Sig, kann der Stromverbrauch weiter verringert werden.

**[0182]** Außerdem kann selbst dann, wenn der Kondensator **47** zum Halten des Potentials des Gates des Transistors **40** in dem Pixel **11** nicht bereitgestellt ist, verhindert werden, dass die Qualität eines anzuzeigenden Bildes verringert wird, da das Potential des Bildsignals Sig für einen längeren Zeitraum gehalten werden kann.

**[0183]** Es sei angemerkt, dass das Pixel **11** in **Fig. 9** bei Bedarf ferner ein weiteres Schaltelement, wie z. B. einen Transistor, eine Diode, einen Widerstand oder eine Spule, umfassen kann.

**[0184]** In **Fig. 9** weisen die Transistoren das Gate jeweils auf mindestens einer Seite eines Halbleiterfilms auf; alternativ können die Transistoren jeweils ein Paar von Gates aufweisen, wobei ein Halbleiterfilm dazwischen bereitgestellt ist.

**[0185]** Sämtliche Transistoren in **Fig. 9** sind n-Kanal-Transistoren. Wenn die Transistoren in dem Pixel **11** den gleichen Kanaltyp aufweisen, ist es möglich, einige Schritte zum Herstellen der Transistoren wegzulassen, z. B. einen Schritt zum Hinzufügen eines Verunreinigungselements, das dem Halbleiterfilm einen Leitfähigkeitsotyp verleiht. Es sei angemerkt, dass bei dem Licht emittierenden Element einer Ausführungsform der vorliegenden Erfindung nicht notwendigerweise sämtliche Transistoren in dem Pixel **11** n-Kanal-Transistoren sind. In dem Fall, in dem die Kathode des Licht emittierenden Elements **46** elektrisch mit einer Leitung **CL** verbunden ist, wird bevorzugt, dass wenigstens der Transistor **40** ein n-Kanal-Transistor ist. In dem Fall, in dem die Anode des Licht emittierenden Elements **46** elektrisch mit der Leitung **CL** verbunden ist, wird bevorzugt, dass wenigstens der Transistor **40** ein p-Kanal-Transistor ist.

**[0186]** **Fig. 9** stellt den Fall dar, in dem die Transistoren in dem Pixel **11** eine Single-Gate-Struktur aufweisen, die ein Gate und einen Kanalbildungsbereich umfasst; jedoch ist eine Ausführungsform der

vorliegenden Erfindung nicht auf diese Struktur beschränkt. Beliebige oder sämtliche der Transistoren in dem Pixel **11** können eine Multi-Gate-Struktur aufweisen, die eine Vielzahl von Gates, die elektrisch miteinander verbunden sind, und eine Vielzahl von Kanalbildungsbereichen umfasst.

<Beispiel 4 für die Funktionsweise des Pixels>

**[0187]** **Fig. 10A** und **Fig. 10B** sind jeweils ein Ablaufplan der Potentiale der Leitung **GLA** bis Leitung **GLD**, die elektrisch mit dem Pixel **11**, das in **Fig. 9** dargestellt wird, verbunden sind, und eines Potentials des Bildsignals **Sig**, das an die Leitung **SL** angelegt wird. Es sei angemerkt, dass die Ablaufpläne, die in **Fig. 10A** und **Fig. 10B** dargestellt werden, jeweils ein Beispiel sind, in dem sämtliche Transistoren, die in dem Pixel **11** enthalten sind, das in **Fig. 9** dargestellt wird, n-Kanal-Transistoren sind.

**[0188]** Als Erstes wird in einer Periode **t1** ein hohes Potential an die Leitung **GLA** angelegt, ein hohes Potential wird an die Leitung **GLB** angelegt, ein niedriges Potential wird an die Leitung **GLC** angelegt, und ein niedriges Potential wird an die Leitung **GLD** angelegt. Das hat zur Folge, dass der Transistor **43**, der Transistor **45** und der Transistor **41** eingeschaltet werden und der Transistor **42** und der Transistor **44** ausgeschaltet werden. Durch den vorstehenden Vorgang wird ein Potential **Vi2** der Leitung **49** an das Gate des Transistors **40** angelegt, und ein Potential **Vi1** der Leitung **ML** wird an die Source oder den Drain des Transistors **40** angelegt.

**[0189]** Es sei angemerkt, dass das Potential **Vi1** vorzugsweise niedriger als die Summe eines Potentials **Vcat** und der Schwellenspannung **Vth** des Licht emittierenden Elements **46** ist. Das Potential **Vi2** ist vorzugsweise höher als die Summe des Potentials **Vi1** und der Schwellenspannung **Vth** des Transistors **40**.

**[0190]** Die Gate-Spannung des Transistors **40** ist demzufolge **Vi2 – Vi1**, und der Transistor **40** wird eingeschaltet.

**[0191]** Das Potential **Vi1** wird an die Leitung **VL** angelegt, und das Potential **Vcat** wird an die Leitung **CL** angelegt.

**[0192]** Als Nächstes wird in einer Periode **t2** ein niedriges Potential an die Leitung **GLA** angelegt, ein hohes Potential wird an die Leitung **GLB** angelegt, ein niedriges Potential wird an die Leitung **GLC** angelegt, und ein niedriges Potential wird an die Leitung **GLD** angelegt. Das hat zur Folge, dass der Transistor **43** und der Transistor **45** eingeschaltet werden und der Transistor **42**, der Transistor **44** und der Transistor **41** ausgeschaltet werden. Durch den vorstehenden Vorgang wird das Potential **Vi2** durch das Gate des

Transistors **40** gehalten. Das Potential  $V_{i2}$  wird an die Leitung  $VL$  angelegt, und das Potential  $V_{cat}$  wird an die Leitung  $CL$  angelegt.

**[0193]** Durch den vorstehenden Vorgang wird die elektrische Ladung in dem Kondensator **47** über den eingeschalteten Transistor **40** abgegeben, und das Potential der Source oder des Drains des Transistor **40**, das das Potential  $V_{i1}$  ist, beginnt anzusteigen. Das Potential der Source oder des Drains des Transistors **40** nähert sich schließlich dem Potential  $V_{i2} - V_{th}$  an, und die Gate-Spannung des Transistors **40** nähert sich der Schwellenspannung  $V_{th}$  des Transistors **40** an; dann wird der Transistor **40** ausgeschaltet.

**[0194]** Es sei angemerkt, dass selbst dann, wenn bei der Pixel-Konfiguration, die in **Fig. 9** dargestellt wird, das Potential  $V_{i2}$  höher ist als die Summe des Potentials  $V_{cat}$  und der Schwellenspannung  $V_{th}$  des Licht emittierenden Elements **46**, das Licht emittierende Element **46** kein Licht emittiert, solange der Transistor **44** ausgeschaltet ist. Deshalb kann der mögliche Bereich des Potentials  $V_{i1}$  erweitert werden, und der mögliche Bereich von  $V_{i2} - V_{i1}$  kann vergrößert werden. Als Folge der Erhöhung des Freiheitsgrades für die Werte von  $V_{i2} - V_{i1}$  kann die Schwellenspannung des Transistors **40** selbst dann akkurat erhalten werden, wenn die Zeit zum Erhalten der Schwellenspannung des Transistors **40** verringert oder beschränkt wird.

**[0195]** Als Nächstes wird in einer Periode  $t3$  ein hohes Potential an die Leitung  $GLA$  angelegt, ein niedriges Potential wird an die Leitung  $GLB$  angelegt, ein hohes Potential wird an die Leitung  $GLC$  angelegt, und ein niedriges Potential wird an die Leitung  $GLD$  angelegt. Das hat zur Folge, dass der Transistor **42** und der Transistor **41** eingeschaltet werden und der Transistor **43**, der Transistor **44** und der Transistor **45** ausgeschaltet werden. Das Potential  $V_{data}$  des Bildsignals  $Sig$  wird an die Leitung  $SL$  angelegt und wird über den Transistor **42** an die eine Elektrode des Paares von Elektroden des Kondensators **47** angelegt.

**[0196]** Der Transistor **45** ist ausgeschaltet, und somit befindet sich das Gate des Transistors **40** in einem potentialfreien Zustand. Außerdem wird die Schwellenspannung  $V_{th}$  durch den Kondensator **47** gehalten; demzufolge wird dann, wenn das Potential  $V_{data}$  an die eine Elektrode des Paares von Elektroden des Kondensators **47** angelegt wird, das Potential des Gates des Transistors **40**, das elektrisch mit der anderen Elektrode des Paares von Elektroden des Kondensators **47** verbunden ist, entsprechend dem Prinzip der Ladungserhaltung zu  $V_{data} + V_{th}$ . Des Weiteren wird das Potential  $V_{i1}$  der Leitung  $ML$  über den Transistor **41** an die Source oder den Drain des Transistors **40** angelegt. Die Spannung  $V_{data} - V_{i1}$  wird dann an den Kondensator **48** angelegt, und die Gate-

Spannung des Transistors **40** wird zu  $V_{th} + V_{data} - V_{i1}$ .

**[0197]** Beim Übergang von der Periode  $t2$  zu der Periode  $t3$  wird vorzugsweise das Potential, das an die Leitung  $GLB$  angelegt wird, von hoch zu niedrig geändert und wird dann das Potential, das an die Leitung  $GLC$  angelegt wird, von niedrig zu hoch geändert. Die Schritte können eine Potentialveränderung des Gates des Transistors **40** auf Grund der Änderung des Potentials verhindern, das an die Leitung  $GLC$  angelegt wird.

**[0198]** Als Nächstes wird in einer Periode  $t4$  ein niedriges Potential an die Leitung  $GLA$  angelegt, ein niedriges Potential wird an die Leitung  $GLB$  angelegt, ein niedriges Potential wird an die Leitung  $GLC$  angelegt, und ein hohes Potential wird an die Leitung  $GLD$  angelegt. Das hat zur Folge, dass der Transistor **44** eingeschaltet wird und der Transistor **42**, der Transistor **43**, der Transistor **45** und der Transistor **41** ausgeschaltet werden.

**[0199]** Das Potential  $V_{i2}$  wird an die Leitung  $VL$  angelegt, und das Potential  $V_{cat}$  wird an die Leitung  $CL$  angelegt.

**[0200]** Durch den vorstehenden Vorgang werden die Schwellenspannung  $V_{th}$  und die Spannung  $V_{data} - V_{i1}$  durch den Kondensator **47** bzw. den Kondensator **48** gehalten; das Potential der Anode des Licht emittierenden Elements **46** wird zu dem Potential  $V_{el}$ ; das Potential des Gates des Transistors **40** wird zu dem Potential  $V_{data} + V_{th} + V_{el} - V_{i1}$ ; und die Gate-Spannung des Transistors **40** wird zu  $V_{data} + V_{th} - V_{i1}$ .

**[0201]** Es sei angemerkt, dass das Potenzial  $V_{el}$  eingestellt wird, wenn Strom durch den Transistor **40** in das Licht emittierende Element **46** fließt. Im Besonderen wird das Potential  $V_{el}$  auf ein Potential zwischen dem Potential  $V_{i2}$  und dem Potential  $V_{cat}$  eingestellt.

**[0202]** Demzufolge kann die Gate-Spannung des Transistors **40** den Wert aufweisen, zu dem die Schwellenspannung  $V_{th}$  addiert worden ist. Durch die Schritte können Schwankungen der Schwellenspannungen  $V_{th}$  des Transistors **40** verringert werden. Daher können Schwankungen des Werts des Stroms unterdrückt werden, der dem Licht emittierenden Element **46** zugeführt wird, wodurch die Ungleichmäßigkeit der Leuchtdichte der Licht emittierenden Vorrichtung verringert werden kann.

**[0203]** Es sei angemerkt, dass das Potential, das an die Leitung  $GLD$  angelegt wird, hier in hohem Maße verändert wird, wodurch ein Einfluss der Schwankungen der Schwellenspannungen des Transistors **44** auf den Wert des Stroms, der dem Licht emittierenden Element **46** zugeführt wird, verhindert werden kann. Mit anderen Worten: Das hohe Potential, das

an die Leitung GLD angelegt wird, ist sehr viel höher als die Schwellenspannung des Transistors **44**, und das niedrige Potential, das an die Leitung GLD angelegt wird, ist sehr viel niedriger als die Schwellenspannung des Transistors **44**; somit wird das Ein- und Ausschalten des Transistors **44** sichergestellt, und der Einfluss der Schwankungen der Schwellenspannungen des Transistors **44** auf den Wert des Stroms, der dem Licht emittierenden Element **46** zugeführt wird, kann verhindert werden.

**[0204]** Das Vorstehende ist ein Beispiel für die Funktionsweise des Pixels **11**, das eine interne Korrektur umfasst. Nachstehend wird eine Funktionsweise des Pixels **11** in dem Fall beschrieben, in dem Schwankungen der Leuchtdichte zwischen den Pixeln **11** auf Grund der Schwankungen der Schwellenspannungen neben der internen Korrektur durch eine externe Korrektur unterdrückt werden.

**[0205]** Wenn das Pixel **11**, das in **Fig. 9** dargestellt wird, als Beispiel verwendet wird, ist **Fig. 10B** ein Ablaufplan der Potentiale, die in die Leitungen GLA bis GLD eingegeben werden, wenn sowohl die interne Korrektur als auch die externe Korrektur durchgeführt werden, und eines Potentials Vdata des Bildsignals Sig, das in die Leitung SL eingegeben wird. Es sei angemerkt, dass der Ablaufplan, der in **Fig. 10B** dargestellt wird, ein Beispiel ist, in dem sämtliche Transistoren, die in dem Pixel **11** enthalten sind, das in **Fig. 9** dargestellt wird, n-Kanal-Transistoren sind.

**[0206]** Das Pixel **11** arbeitet zuerst von der Periode t1 bis zu der Periode t4 entsprechend dem Ablaufplan, der in **Fig. 10A** dargestellt wird, und der vorstehenden Beschreibung.

**[0207]** Als Nächstes wird in einer Periode t5 ein hohes Potential an die Leitung GLA angelegt, ein niedriges Potential wird an die Leitung GLB angelegt, ein niedriges Potential wird an die Leitung GLC angelegt, und ein niedriges Potential wird an die Leitung GLD angelegt. Das hat zur Folge, dass der Transistor **41** eingeschaltet wird und der Transistor **45**, der Transistor **42**, der Transistor **43** und der Transistor **44** ausgeschaltet werden.

**[0208]** Außerdem wird das Potential Vi2 an die Leitung VL angelegt, und die Leitung ML ist elektrisch mit der Überwachungsschaltung verbunden.

**[0209]** Durch den vorstehenden Vorgang fließt ein Drain-Strom Id des Transistors **40** nicht in das Licht emittierende Element **46**, sondern in die Leitung ML über den Transistor **41**. Die Überwachungsschaltung erzeugt ein Signal, das Daten über den Wert des Drain-Stroms Id umfasst, unter Verwendung des Drain-Stroms Id, der durch die Leitung ML fließt. Auf diese Weise kann die Licht emittierende Vorrichtung einer Ausführungsform der vorliegenden Erfindung

unter Verwendung des vorstehenden Signals den Wert des Potentials Vdata des Bildsignals Sig korrigieren, das dem Pixel **11** zugeführt wird.

**[0210]** Es sei angemerkt, dass bei der Licht emittierenden Vorrichtung, die das in **Fig. 9** dargestellte Pixel **11** umfasst, der Vorgang in der Periode t5 nicht notwendigerweise nach dem Vorgang in der Periode t4 durchgeführt wird. Beispielsweise kann bei der Licht emittierenden Vorrichtung der Vorgang in der Periode t5 durchgeführt werden, nachdem die Vorgänge in den Perioden t1 bis t4 mehrmals wiederholt worden sind. Alternativ können, nachdem der Vorgang in der Periode t5 an den Pixeln **11** in einer Zeile durchgeführt worden ist, die Licht emittierenden Elemente **46** in einen nicht Licht emittierenden Zustand versetzt werden, indem ein Bildsignal, das dem niedrigsten Graustufenniveau 0 entspricht, in die Pixel **11** in der Zeile geschrieben wird, die dem vorstehenden Vorgang unterzogen worden sind. Anschließend kann der Vorgang in der Periode t5 an den Pixeln **11** in der nächsten Zeile durchgeführt werden.

**[0211]** Bei der Licht emittierenden Vorrichtung, die das Pixel **11**, das in **Fig. 9** dargestellt wird, umfasst, ist der andere Anschluss von der Source und dem Drain des Transistors **40** elektrisch von dem Gate des Transistors **40** isoliert, so dass ihre Potentiale individuell gesteuert werden können. Das Potential des anderen Anschlusses von der Source und dem Drain des Transistors **40** kann demzufolge in der Periode t2 auf einen Wert eingestellt werden, der höher als die Summe des Potentials des Gates des Transistors **40** und der Schwellenspannung Vth ist. In dem Fall, in dem der Transistor **40** ein selbstleitender Transistor ist, d. h. wenn die Schwellenspannung Vth des Transistors **40** negativ ist, können demzufolge elektrische Ladungen in dem Kondensator **47** akkumuliert werden, bis das Potential der Source des Transistors **40** höher ist als das Potential des Gates. Aus diesen Gründen kann bei der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung selbst dann, wenn der Transistor **40** ein selbstleitender Transistor ist, die Schwellenspannung in der Periode t2 erhalten werden; und in der Periode t4 kann die Gate-Spannung des Transistors **40** auf einen Wert eingestellt werden, der durch Addieren der Schwellenspannung Vth erhalten wird.

**[0212]** Daher kann bei der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung selbst dann eine Ungleichmäßigkeit in der Anzeige verringert werden und können Bilder mit hoher Qualität angezeigt werden, wenn der Transistor **40**, der einen Halbleiterfilm umfasst, der beispielsweise einen Oxidhalbleiter enthält, zu einem selbstleitenden Transistor wird.

**[0213]** Es sei angemerkt, dass selbst dann, wenn nur eine externe Korrektur durchgeführt wird und eine

interne Korrektur nicht durchgeführt wird, nicht nur die Schwankungen der Schwellenspannung der Transistoren **40** zwischen den Pixeln **11**, sondern auch Schwankungen weiterer elektrischer Eigenschaften der Transistoren **40**, wie z. B. der Beweglichkeit, korrigiert werden können. Es sei angemerkt, dass in dem Fall, in dem neben einer externen Korrektur eine interne Korrektur durchgeführt wird, eine negative Verschiebung oder eine positive Verschiebung der Schwellenspannung durch die interne Korrektur korrigiert wird. Somit kann eine externe Korrektur durchgeführt werden, um Schwankungen der elektrischen Eigenschaften des Transistors **40** zu korrigieren, die sich von der Schwellenspannung unterscheiden, wie z. B. der Beweglichkeit. In dem Fall, in dem neben einer externen Korrektur eine interne Korrektur durchgeführt wird, kann demzufolge die Potentialamplitude eines korrigierten Bildsignals kleiner sein als in dem Fall, in dem nur eine externe Korrektur durchgeführt wird. Dies kann eine Situation verhindern, in der die Potentialamplitude des Bildsignals so groß ist, dass es große Unterschiede des Potentials des Bildsignals zwischen unterschiedlichen Graustufen niveaus gibt und es schwierig ist, winzige Graduierungen eines Bildes mit Leuchtdichteunterschieden darzustellen. Demzufolge kann eine Verringerung der Bildqualität verhindert werden.

<Konfigurationsbeispiel der Überwachungsschaltung>

**[0214]** Als Nächstes wird ein Konfigurationsbeispiel für die Überwachungsschaltung **12** in **Fig. 11** dargestellt. Die Überwachungsschaltung **12**, die in **Fig. 11** dargestellt wird, umfasst einen Operationsverstärker **60**, einen Kondensator **61** und einen Schalter **62**.

**[0215]** Eine Elektrode eines Paares von Elektroden des Kondensators **61** ist elektrisch mit einem invertierenden Eingabeanchluss (–) des Operationsverstärkers **60** verbunden, und die andere Elektrode des Paares von Elektroden des Kondensators **61** ist elektrisch mit einem Ausgabeanchluss des Operationsverstärkers **60** verbunden. Der Schalter **62** weist eine Funktion zum Abgeben elektrischer Ladungen auf, die in dem Kondensator **61** akkumuliert sind, und weist insbesondere eine Funktion zum Steuern des Leitvermögens zwischen dem Paar von Elektroden des Kondensators **61** auf. Ein nicht invertierender Eingabeanchluss (+) des Operationsverstärkers **60** ist elektrisch mit einer Leitung **68** verbunden, und das Potential Vano wird an die Leitung **68** angelegt.

**[0216]** Es sei angemerkt, dass in dem Fall in dem das Pixel **11**, das in **Fig. 7** dargestellt wird, entsprechend dem in **Fig. 8B** dargestellten Ablaufplan arbeitet, das Potential Vano oder das Potential V0 an die Leitung **68** angelegt wird. Außerdem wird in dem Fall, in dem das Pixel **11**, das in **Fig. 9** dargestellt wird, entsprechend dem in **Fig. 10B** dargestellten Ablauf-

plan arbeitet, das Potential Vano oder das Potential V1 an die Leitung **68** angelegt.

**[0217]** Wenn Strom aus dem Pixel **11** über die Leitung ML entnommen wird, um eine externe Korrektur durchzuführen, dient die Überwachungsschaltung **12** als Spannungsfolger, wodurch das Potential Vano an die Leitung ML angelegt wird, und dann dient die Überwachungsschaltung **12** als Integrationschaltung, wodurch der Strom, der aus dem Pixel **11** entnommen wird, in eine Spannung umgewandelt wird. Insbesondere wird durch Einschalten des Schalters **62**, das Potential Vano, das an die Leitung **68** angelegt wird, über die Überwachungsschaltung **12** an die Leitung ML angelegt, und dann wird der Schalter **62** ausgeschaltet. Wenn der Schalter **62** in einem ausgeschalteten Zustand ist und der aus dem Pixel **11** entnommene Drain-Strom der Leitung TER zugeführt wird, werden elektrische Ladungen in dem Kondensator **61** akkumuliert, so dass eine Spannung zwischen dem Paar von Elektroden des Kondensators **61** erzeugt wird. Die Spannung ist proportional zu der Gesamtmenge des Drain-Stroms, der der Leitung TER zugeführt wird; demzufolge wird ein Potential entsprechend der Gesamtmenge des Drain-Stroms in einer vorbestimmten Periode an eine Leitung OUT, die elektrisch mit dem Ausgabeanchluss des Operationsverstärkers **60** verbunden ist, angelegt.

**[0218]** Außerdem dient die Überwachungsschaltung **12** als Spannungsfolger, wenn das Potential V0 an die Leitung ML des Pixels **11** angelegt wird, um eine interne Korrektur in dem Pixel **11**, das in **Fig. 7** dargestellt wird, durchzuführen.

**[0219]** Insbesondere kann das Potential V0, das an die Leitung **68** angelegt wird, über die Überwachungsschaltung **12** an die Leitung ML angelegt werden, indem der Schalter **62** eingeschaltet wird.

**[0220]** Außerdem dient die Überwachungsschaltung **12** als Spannungsfolger, wenn das Potential Vi1 an die Leitung ML des Pixels **11** angelegt wird, um eine interne Korrektur in dem Pixel **11**, das in **Fig. 9** dargestellt wird, durchzuführen. Insbesondere kann das Potential Vi1, das an die Leitung **68** angelegt wird, über die Überwachungsschaltung **12** an die Leitung ML angelegt werden, indem der Schalter **62** eingeschaltet wird.

**[0221]** Es sei angemerkt, dass bei dem Pixel **11**, das in **Fig. 7** dargestellt wird, das Potential V0 an die Leitung ML im Falle einer internen Korrektur angelegt wird, und das Potential Vano an die Leitung ML im Falle einer externen Korrektur angelegt wird. Das Umschalten des Potentials, das an die Leitung ML angelegt wird, kann durchgeführt werden, indem das Potential, das an die Leitung **68** der Überwachungsschaltung **12** angelegt wird, zwischen dem Potential Vano und dem Potential V0 umgeschaltet wird. Au-

ßerdem wird in dem Pixel **11**, das in **Fig. 9** dargestellt wird, das Potential  $V_{i1}$  an die Leitung  $ML$  im Falle einer internen Korrektur angelegt und wird das Potential  $V_{ano}$  an die Leitung  $ML$  im Falle einer externen Korrektur angelegt. Das Umschalten des Potentials, das an die Leitung  $ML$  angelegt wird, kann durchgeführt werden, indem das Potential, das an die Leitung **68** der Überwachungsschaltung **12** angelegt wird, zwischen dem Potential  $V_{ano}$  und dem Potential  $V_{i1}$  umgeschaltet wird.

**[0222]** Außerdem kann in dem Fall, in dem die Leitung **33** elektrisch mit der Leitung  $ML$  in der Schaltung **21**, die in **Fig. 4** dargestellt wird, verbunden ist, das Potential  $V_0$  oder das Potential  $V_{i1}$  an die Leitung **33** angelegt werden. In diesem Fall kann das Potential  $V_0$  oder das Potential  $V_{i1}$  der Leitung **33** an die Leitung  $ML$  im Falle einer internen Korrektur angelegt werden, und das Potential  $V_{ano}$  kann von der Überwachungsschaltung **12** an die Leitung  $ML$  über die Leitung  $TER$  im Falle einer externen Korrektur angelegt werden. Hier kann das Potential  $V_{ano}$  an die Leitung **68** der Überwachungsschaltung **12** angelegt werden, ohne dabei zu einem anderen Potential geändert zu werden.

<Konkretes Strukturbispiel 2 der Licht emittierenden Vorrichtung>

**[0223]** Bei der Licht emittierenden Vorrichtung **10**, die in **Fig. 1** dargestellt wird, ist es möglich, ein Bild nur durch eine interne Korrektur, d. h. ohne externe Korrektur, zu korrigieren. **Fig. 12**, **Fig. 13** sowie **Fig. 14A** und **Fig. 14B** stellen Konfigurationsbeispiele für das Pixel in diesem Fall dar.

**[0224]** Beispielsweise sind in dem Fall, in dem lediglich eine interne Korrektur in der Licht emittierenden Vorrichtung **10** durchgeführt wird, die Überwachungsschaltung **12** und der Speicher **29**, die in **Fig. 1** dargestellt werden, nicht notwendig. **Fig. 12** stellt ein Beispiel eines derartigen Falls dar. Bezuglich der Komponenten in **Fig. 12** kann auf die Beschreibung der **Fig. 1** verwiesen werden.

**[0225]** Beispielsweise sind in dem Fall, in dem lediglich eine interne Korrektur in der Licht emittierenden Vorrichtung **10** durchgeführt wird, die Schaltung **21** und dergleichen, die in **Fig. 4** dargestellt werden, nicht notwendig. **Fig. 13** stellt ein Beispiel eines derartigen Falls dar. Bezuglich der Komponenten in **Fig. 13** kann auf die Beschreibung der **Fig. 4** verwiesen werden.

<Konfigurationsbeispiel 5 des Pixels>

**[0226]** **Fig. 14A** stellt ein Konfigurationsbeispiel für das Pixel **11** dar, das in der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung enthalten ist.

**[0227]** Das Pixel **11** umfasst Transistoren **90** bis **94**, einen Kondensator **95** und ein Licht emittierendes Element **96**. **Fig. 14A** stellt den Fall dar, in dem die Transistoren **90** bis **94** n-Kanal-Transistoren sind.

**[0228]** Der Transistor **91** weist eine Funktion auf, Leiten oder Nichtleiten zwischen der Leitung  $SL$  und einer Elektrode eines Paares von Elektroden des Kondensators **95** auszuwählen. Die andere Elektrode des Paares von Elektroden des Kondensators **95** ist elektrisch mit einer Source oder einem Drain des Transistors **90** verbunden. Der Transistor **92** weist eine Funktion auf, Leiten oder Nichtleiten zwischen einer Leitung  $IL$  und einem Gate des Transistors **90** auszuwählen. Der Transistor **93** weist eine Funktion auf, Leiten oder Nichtleiten zwischen einer einen Elektrode des Paares von Elektroden des Kondensators **95** und dem Gate des Transistors **90** auszuwählen. Der Transistor **94** weist eine Funktion auf, Leiten oder Nichtleiten zwischen der Source oder dem Drain des Transistors **90** und einer Anode des Licht emittierenden Elements **96** auszuwählen. Eine Kathode des Licht emittierenden Elements **96** ist elektrisch mit einer Leitung  $CL$  verbunden.

**[0229]** Des Weiteren ist in **Fig. 14A** der andere Anschluss von der Source und dem Drain des Transistors **90** elektrisch mit einer Leitung  $VL$  verbunden.

**[0230]** Auswählen von Leiten oder Nichtleiten des Transistors **91** wird durch das Potential einer Leitung  $GLa$ , die elektrisch mit einem Gate des Transistors **91** verbunden ist, bestimmt. Auswählen von Leiten oder Nichtleiten des Transistors **92** wird durch das Potential einer Leitung  $GLa$ , die elektrisch mit einem Gate des Transistors **92** verbunden ist, bestimmt. Auswählen von Leiten oder Nichtleiten des Transistors **93** wird durch das Potential einer Leitung  $GLb$ , die elektrisch mit einem Gate des Transistors **93** verbunden ist, bestimmt. Auswählen von Leiten oder Nichtleiten des Transistors **94** wird durch das Potential einer Leitung  $GLc$ , die elektrisch mit einem Gate des Transistors **94** verbunden ist, bestimmt.

**[0231]** Als Nächstes stellt **Fig. 14B** ein weiteres Konfigurationsbeispiel für das Pixel **11**, das in der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung enthalten ist, dar.

**[0232]** Das Pixel **11** umfasst Transistoren **90** bis **93**, einen Transistor **94**, den Kondensator **95** und ein Licht emittierendes Element **96**. **Fig. 14B** stellt den Fall dar, in dem die Transistoren **90** bis **94** n-Kanal-Transistoren sind.

**[0233]** Der Transistor **91** weist eine Funktion auf, Leiten oder Nichtleiten zwischen der Leitung  $SL$  und der einen Elektrode des Paares von Elektroden des Kondensators **95** auszuwählen. Die andere Elektrode des Paares von Elektroden des Kondensators **95** ist elek-

trisch mit der Source oder dem Drain des Transistors **90** und der Anode des Licht emittierenden Elements **96** verbunden. Der Transistor **92** weist eine Funktion auf, Leiten oder Nichtleiten zwischen der Leitung **IL** und dem Gate des Transistors **90** auszuwählen. Der Transistor **93** weist eine Funktion auf, Leiten oder Nichtleiten zwischen der einen Elektrode des Paares von Elektroden des Kondensators **95** und dem Gate des Transistors **90** auszuwählen. Der Transistor **94** weist eine Funktion auf, Leiten oder Nichtleiten zwischen der Source oder dem Drain des Transistors **90** und einer Anode des Licht emittierenden Elements **96** auszuwählen. Der andere Anschluss von der Source und dem Drain des Transistors **90** ist elektrisch mit der Leitung **VL** verbunden.

**[0234]** Auswählen von Leiten oder Nichtleiten des Transistors **91** wird durch das Potential der Leitung **GLa**, die elektrisch mit dem Gate des Transistors **91** verbunden ist, bestimmt. Auswählen von Leiten oder Nichtleiten des Transistors **92** wird durch das Potential der Leitung **GLa**, die elektrisch mit dem Gate des Transistors **92** verbunden ist, bestimmt. Auswählen von Leiten oder Nichtleiten des Transistors **93** wird durch das Potential einer Leitung **GLb**, die elektrisch mit dem Gate des Transistors **93** verbunden ist, bestimmt. Auswählen von Leiten oder Nichtleiten des Transistors **94** wird durch das Potential der Leitung **GLc**, die elektrisch mit einem Gate des Transistors **94** verbunden ist, bestimmt.

**[0235]** In **Fig. 14A** und **Fig. 14B** weisen die Transistoren **90** bis **94** das Gate jeweils auf mindestens einer Seite eines Halbleiterfilms auf; alternativ können die Transistoren jeweils ein Paar von Gates aufweisen, wobei ein Halbleiterfilm dazwischen bereitgestellt ist.

**[0236]** **Fig. 14A** und **Fig. 14B** stellen jeweils den Fall dar, in dem sämtliche Transistoren **90** bis **94** n-Kanal-Transistoren sind. Wenn sämtliche Transistoren **90** bis **94** in dem Pixel **11** die gleiche Polarität aufweisen, ist es möglich, einige Schritte zum Herstellen der Transistoren wegzulassen, z. B. einen Schritt zum Hinzufügen eines Verunreinigungselements, das dem Halbleiterfilm einen Leitfähigkeitstyp verleiht. Es sei angemerkt, dass bei der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung nicht notwendigerweise sämtliche Transistoren **90** bis **94** n-Kanal-Transistoren sind. Vorzugsweise ist mindestens der Transistor **90** ein n-Kanal-Transistor, wenn die Anode des Licht emittierenden Elements **96** elektrisch mit einer Source oder einem Drain des Transistors **94** verbunden ist, wohingegen der Transistor **90** vorzugsweise mindestens ein p-Kanal-Transistor ist, wenn eine Kathode des Licht emittierenden Elements **96** elektrisch mit der Source oder dem Drain des Transistors **94** verbunden ist. In diesem Fall ist die Anode des Licht emittierenden Elements **96** elektrisch mit der Leitung **CL** verbunden.

**[0237]** In dem Fall, in dem der Transistor **90** in einem Sättigungsbereich arbeitet, so dass Strom durch diesen fließt, ist seine Kanallänge oder Kanalbreite vorzugsweise größer als diejenigen der Transistoren **91** bis **94**. Wenn die Kanallänge oder die Kanalbreite vergrößert wird, weisen Kennlinien in einem Sättigungsbereich eine flache Steigung auf; dementsprechend kann ein Knickeffekt (kink effect) verringert werden. Alternativ ermöglicht die Vergrößerung der Kanallänge oder der Kanalbreite, dass selbst im Sättigungsbereich eine große Strommenge durch den Transistor **90** fließt.

**[0238]** **Fig. 14A** und **Fig. 14B** stellen jeweils den Fall dar, in dem die Transistoren **90** bis **94** eine Single-Gate-Struktur aufweisen, die ein Gate und einen Kanalbildungsbereich umfasst; jedoch ist eine Ausführungsform der vorliegenden Erfindung nicht auf diese Struktur beschränkt. Beliebige oder sämtliche der Transistoren **90** bis **94** können eine Multi-Gate-Struktur aufweisen, die eine Vielzahl von Gates, die elektrisch miteinander verbunden sind, und eine Vielzahl von Kanalbildungsbereichen umfasst.

<Beispiel 5 für die Funktionsweise des Pixels>

**[0239]** Als Nächstes wird ein Beispiel für die Funktionsweise des Pixels **11**, das in **Fig. 14A** dargestellt wird, beschrieben.

**[0240]** **Fig. 15A** ist ein Ablaufplan der Potentiale der Leitung **GLa** bis Leitung **GLc**, die elektrisch mit dem Pixel **11**, das in **Fig. 14A** dargestellt wird, verbunden sind, und eines Potentials des Bildsignals **Sig**, das an die Leitung **SL** angelegt wird. Es sei angemerkt, dass der Ablaufplan, der in **Fig. 15A** dargestellt wird, ein Beispiel ist, in dem die Transistoren **90** bis **94** n-Kanal-Transistoren sind. Die Funktionsweise des Pixels **11** in **Fig. 14A** kann, wie in **Fig. 15A** dargestellt, hauptsächlich in einen ersten Vorgang in einer Periode **t1**, einen zweiten Vorgang in einer Periode **t2** und einen dritten Vorgang in einer Periode **t3** unterteilt werden.

**[0241]** Als Erstes wird der erste Vorgang in der Periode **t1** beschrieben. In der Periode **t1** wird ein niedriges Potential an die Leitung **GLa** angelegt, ein niedriges Potential wird an die Leitung **GLb** angelegt, und ein hohes Potential wird an die Leitung **GLc** angelegt. Das hat zur Folge, dass der Transistor **94** eingeschaltet wird und die Transistoren **91** bis **93** ausgeschaltet werden.

**[0242]** Ein Potential **Vano** wird an die Leitung **VL** angelegt, und ein Potential **Vcat** wird an die Leitung **CL** angelegt. Das Potential **Vano** ist höher als die Summe der Schwellenspannung **Vthe** des Licht emittierenden Elements **96** und des Potentials **Vcat**. Es sei angemerkt, dass bei der nachfolgenden Beschreibung vorausgesetzt wird, dass die Schwellenspan-

nung Vthe des Licht emittierenden Elements **96** 0 V beträgt.

**[0243]** In der Periode t1 wird das Potential der Source oder des Drains des Transistors **90** (dargestellt als Knoten A) auf Grund des vorstehenden Vorgangs zu der Summe des Potentials Vcat und der Schwellenspannung Vthe des Licht emittierenden Elements **96**. In der nachfolgenden Beschreibung wird das Potential des Knotens A, unter der Voraussetzung, dass die Schwellenspannung Vthe 0 V beträgt, zu dem Potential Vcat.

**[0244]** Als Nächstes wird der zweite Vorgang in der Periode t2 beschrieben. In der Periode t2 wird ein hohes Potential an die Leitung GLa angelegt, ein niedriges Potential wird an die Leitung GLb angelegt, und ein niedriges Potential wird an die Leitung GLc angelegt. Das hat zur Folge, dass der Transistor **91** und der Transistor **92** eingeschaltet werden und der Transistor **93** und der Transistor **94** ausgeschaltet werden.

**[0245]** Beim Übergang von der Periode t1 zu der Periode t2 wird vorzugsweise das Potential, das an die Leitung GLa angelegt wird, von niedrig zu hoch geändert und wird dann das Potential, das an die Leitung GLc angelegt wird, von hoch zu niedrig geändert. Die Schritte können eine Potentialveränderung des Knotens A auf Grund der Änderung des Potentials verhindern, das an die Leitung GLa angelegt wird.

**[0246]** Das Potential Vano wird an die Leitung VL angelegt, und das Potential Vcat wird an die Leitung CL angelegt. Ein Potential V0 wird an die Leitung IL angelegt, und ein Potential Vdata des Bildsignals Sig wird an die Leitung SL angelegt. Es sei angemerkt, dass das Potential V0 vorzugsweise höher als die Summe des Potentials Vcat, der Schwellenspannung Vth des Transistors **90** und der Schwellenspannung Vthe des Licht emittierenden Elements **96** und niedriger als die Summe des Potentials Vano und der Schwellenspannung Vth des Transistors **90** ist.

**[0247]** In der Periode t2 wird der Transistor **90** eingeschaltet, da das Potential V0 durch den vorstehenden Vorgang an das Gate des Transistors **90** (dargestellt als Knoten B) angelegt wird. Somit wird die elektrische Ladung in dem Kondensator **95** über den Transistor **90** abgegeben, und das Potential des Knotens A, das das Potential Vcat ist, beginnt anzusteigen. Das Potential des Knotens A erreicht dann schließlich das Potential V0 – Vth, das heißt, dass sich die Gate-Spannung des Transistors **90** auf die Schwellenspannung Vth verringert; dann wird der Transistor **90** ausgeschaltet. Das Potential Vdata wird an die eine Elektrode des Paares von Elektroden des Kondensators **95** (dargestellt als Knoten C) angelegt.

**[0248]** Als Nächstes wird der dritte Vorgang in der Periode t3 beschrieben. In der Periode t3 wird ein

niedriges Potential an die Leitung GLa angelegt, ein hohes Potential wird an die Leitung GLb angelegt, und ein hohes Potential wird an die Leitung GLc angelegt. Das hat zur Folge, dass der Transistor **93** und der Transistor **94** eingeschaltet werden und der Transistor **91** und der Transistor **92** ausgeschaltet werden.

**[0249]** Beim Übergang von der Periode t2 zu der Periode t3 wird vorzugsweise das Potential, das an die Leitung GLa angelegt wird, von hoch zu niedrig geändert und werden dann die Potentiale, die an die Leitungen GLb und GLc angelegt werden, jeweils von niedrig zu hoch geändert. Die Schritte können eine Potentialveränderung des Knotens A auf Grund der Änderung des Potentials verhindern, das an die Leitung GLa angelegt wird.

**[0250]** Das Potential Vano wird an die Leitung VL angelegt, und das Potential Vcat wird an die Leitung CL angelegt.

**[0251]** Das Potential Vdata wird durch den vorstehenden Vorgang in der Periode t3 an den Knoten B angelegt; somit wird die Gate-Spannung des Transistors **90** zu  $V_{data} - V_0 + V_{th}$ . Demzufolge kann die Gate-Spannung des Transistors **90** den Wert aufweisen, zu dem die Schwellenspannung Vth addiert worden ist. Die Schritte können verhindern, dass Schwankungen der Schwellenspannung Vth des Transistors **90** den Wert des Stroms, der dem Licht emittierenden Element **96** zugeführt wird, negativ beeinflussen. Alternativ kann selbst dann, wenn sich der Transistor **90** verschlechtert und sich die Schwellenspannung Vth verändert, verhindert werden, dass sich die Veränderung der Schwellenspannung Vth negativ auf den Wert des Stroms auswirkt, der dem Licht emittierenden Element **96** zugeführt wird. Daher kann eine Ungleichmäßigkeit in der Anzeige verringert werden und können Bilder mit hoher Qualität angezeigt werden.

**[0252]** Als Nächstes wird ein Beispiel für die Funktionsweise des Pixels **11**, das in **Fig. 14B** dargestellt wird, beschrieben.

**[0253]** **Fig. 15B** ist ein Ablaufplan der Potentiale der Leitung GLa bis Leitung GLc, die elektrisch mit dem Pixel **11**, das in **Fig. 14B** dargestellt wird, verbunden sind, und des Potentials Vdata, das an die Leitung SL angelegt wird. Es sei angemerkt, dass der Ablaufplan, der in **Fig. 15B** dargestellt wird, ein Beispiel ist, in dem die Transistoren **90** bis **94** n-Kanal-Transistoren sind. Die Funktionsweise des Pixels **11** in **Fig. 14B** kann, wie in **Fig. 15B** dargestellt, hauptsächlich in einen ersten Vorgang in einer Periode t1, einen zweiten Vorgang in einer Periode t2 und einen dritten Vorgang in einer Periode t3 unterteilt werden.

**[0254]** Als Erstes wird der erste Vorgang in der Periode t1 beschrieben. In der Periode t1 wird ein niedri-

ges Potential an die Leitung GLa angelegt, ein niedriges Potential wird an die Leitung GLb angelegt, und ein hohes Potential wird an die Leitung GLc angelegt. Das hat zur Folge, dass der Transistor **94** eingeschaltet wird und die Transistoren **91** bis **93** ausgeschaltet werden.

**[0255]** Das Potential Vano wird an die Leitung VL angelegt, und das Potential Vcat wird an die Leitung CL angelegt. Das Potential Vano ist, wie vorstehend beschrieben, bevorzugt höher als die Summe der Schwellenspannung Vthe des Licht emittierenden Elements **96** und des Potentials Vcat. Des Weiteren wird ein Potential V1 an die Leitung RL angelegt. Das Potential V1 ist vorzugsweise niedriger als die Summe des Potentials Vcat und der Schwellenspannung Vthe des Licht emittierenden Elements **96**. Wenn das Potential V1 auf den Wert des vorstehenden Bereichs eingestellt ist, kann verhindert werden, dass in der Periode t1 ein Strom durch das Licht emittierende Element **96** fließt.

**[0256]** In der Periode t1 wird das Potential V1 durch den vorstehenden Vorgang an die Source oder den Drain des Transistors **90** (dargestellt als Knoten A) angelegt.

**[0257]** Als Nächstes wird der zweite Vorgang in der Periode t2 beschrieben. In der Periode t2 wird ein hohes Potential an die Leitung GLa angelegt, ein niedriges Potential wird an die Leitung GLb angelegt, und ein niedriges Potential wird an die Leitung GLc angelegt. Das hat zur Folge, dass der Transistor **91** und der Transistor **92** eingeschaltet werden und der Transistor **93** und der Transistor **94** ausgeschaltet werden.

**[0258]** Beim Übergang von der Periode t1 zu der Periode t2 wird vorzugsweise das Potential, das an die Leitung GLa angelegt wird, von niedrig zu hoch geändert und wird dann das Potential, das an die Leitung GLc angelegt wird, von hoch zu niedrig geändert. Die Schritte können eine Potentialveränderung des Knotens A auf Grund der Änderung des Potentials verhindern, das an die Leitung GLa angelegt wird.

**[0259]** Das Potential Vano wird an die Leitung VL angelegt, und das Potential Vcat wird an die Leitung CL angelegt. Das Potential V0 wird an die Leitung IL angelegt, und das Potential Vdata des Bildsignals Sig wird an die Leitung SL angelegt. Es sei angemerkt, dass das Potential V0, wie vorstehend beschrieben, bevorzugt höher als die Summe des Potentials Vcat, der Schwellenspannung Vth des Transistors **90** und der Schwellenspannung Vthe des Licht emittierenden Elements **96** und niedriger als die Summe des Potentials Vano und der Schwellenspannung Vth des Transistors **90** ist. Es sei angemerkt, dass im Gegensatz zu dem Pixel **11**, das in **Fig. 14A** dargestellt wird, bei dem Pixel **11**, das in **Fig. 14B** dargestellt wird, die Anode des Licht emittierenden Elements **96** elektrisch

mit der Source oder dem Drain des Transistors **90** verbunden ist. Dementsprechend wird das Potential V0 in dem Pixel **11**, das in **Fig. 14B** dargestellt wird, bevorzugt auf einen Wert eingestellt, der niedriger ist als derjenige des Pixels **11**, das in **Fig. 14A** dargestellt wird, um den Wert des Stroms nicht zu erhöhen, der dem Licht emittierenden Element **96** in der Periode t2 zugeführt wird.

**[0260]** In der Periode t2 wird der Transistor **90** eingeschaltet, da das Potential V0 durch den vorstehenden Vorgang an das Gate des Transistors **90** (dargestellt als Knoten B) angelegt wird. Somit wird die elektrische Ladung in dem Kondensator **95** über den Transistor **90** abgegeben, und das Potential des Knotens A, das das Potential V1 ist, beginnt anzusteigen. Das Potential des Knotens A erreicht dann schließlich das Potential V0 – Vth, das heißt, dass sich die Gate-Spannung des Transistors **90** auf die Schwellenspannung Vth verringert; dann wird der Transistor **90** ausgeschaltet. Das Potential Vdata wird an die eine Elektrode des Paares von Elektroden des Kondensators **95** (dargestellt als Knoten C) angelegt.

**[0261]** Als Nächstes wird der dritte Vorgang in der Periode t3 beschrieben. In der Periode t3 wird ein niedriges Potential an die Leitung GLa angelegt, ein hohes Potential wird an die Leitung GLb angelegt, und ein niedriges Potential wird an die Leitung GLc angelegt. Das hat zur Folge, dass der Transistor **93** eingeschaltet wird und der Transistor **91**, der Transistor **92** und der Transistor **94** ausgeschaltet werden.

**[0262]** Beim Übergang von der Periode t2 zu der Periode t3 wird vorzugsweise das Potential, das an die Leitung GLa angelegt wird, von hoch zu niedrig geändert und wird dann das Potential, das an die Leitungen GLb angelegt wird, von niedrig zu hoch geändert. Die Schritte können eine Potentialveränderung des Knotens A auf Grund der Änderung des Potentials verhindern, das an die Leitung GLa angelegt wird.

**[0263]** Das Potential Vano wird an die Leitung VL angelegt, und das Potential Vcat wird an die Leitung CL angelegt.

**[0264]** Das Potential Vdata wird durch den vorstehenden Vorgang in der Periode t3 an den Knoten B angelegt; somit wird die Gate-Spannung des Transistors **90** zu  $Vdata - V0 + Vth$ . Demzufolge kann die Gate-Spannung des Transistors **90** den Wert aufweisen, zu dem die Schwellenspannung Vth addiert worden ist. Die Schritte können verhindern, dass Schwankungen der Schwellenspannung Vth des Transistors **90** den Wert des Stroms, der dem Licht emittierenden Element **96** zugeführt wird, negativ beeinflussen. Alternativ kann selbst dann, wenn sich der Transistor **90** verschlechtert und die Schwellenspannung Vth verändert, verhindert werden, dass sich die Veränderung der Schwellenspannung Vth

negativ auf den Wert des Stroms auswirkt, der dem Licht emittierenden Element **96** zugeführt wird. Daher kann eine Ungleichmäßigkeit in der Anzeige verringert werden und können Bilder mit hoher Qualität angezeigt werden.

**[0265]** Bei der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung, die das Pixel **11**, das in **Fig. 14A** und **Fig. 14B** dargestellt wird, umfasst, ist der andere Anschluss von der Source und dem Drain des Transistors **90** elektrisch von dem Gate des Transistors **90** isoliert, so dass ihre Potentiale individuell gesteuert werden können. Das Potential des anderen Anschlusses von der Source und dem Drain des Transistors **90** kann demzufolge in dem zweiten Vorgang auf einen Wert eingestellt werden, der höher als die Summe des Potentials des Gates des Transistors **90** und der Schwellenspannung  $V_{th}$  ist. In dem Fall, in dem der Transistor **90** ein selbstleitender Transistor ist, d. h. wenn die Schwellenspannung  $V_{th}$  des Transistors **90** negativ ist, können demzufolge Ladungen in dem Kondensator **95** akkumuliert werden, bis das Potential der Source des Transistors **90** höher ist als das Potential  $V_0$  des Gates. Aus diesen Gründen kann bei der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung selbst dann, wenn der Transistor **90** ein selbstleitender Transistor ist, die Schwellenspannung in der Periode  $t_2$  erhalten werden; und in dem dritten Vorgang kann die Gate-Spannung des Transistors **90** auf einen Wert eingestellt werden, der durch Addieren der Schwellenspannung  $V_{th}$  erhalten wird.

**[0266]** Daher kann bei der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung selbst dann eine Ungleichmäßigkeit in der Anzeige verringert werden und können Bilder mit hoher Qualität angezeigt werden, wenn der Transistor **90**, der einen Halbleiterfilm umfasst, der beispielsweise einen Oxidhalbleiter enthält, zu einem selbstleitenden Transistor wird.

**[0267]** Die Struktur, die vorstehend bei dieser Ausführungsform beschrieben worden ist, kann in angemessener Weise mit einer beliebigen der Strukturen kombiniert werden, die bei den anderen Ausführungsformen beschrieben werden.

#### [Ausführungsform 2]

**[0268]** Bei dieser Ausführungsform wird ein Transistor, der einen Oxidhalbleiter enthält und für den Pixelabschnitt und die Treiberschaltung der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung verwendet werden kann, beschrieben.

#### <Strukturbeispiel 1 des Transistors>

**[0269]** Als Beispiele für den Transistor, der in der Licht emittierenden Vorrichtung enthalten ist, werden Top-Gate-Transistoren in **Fig. 16A** und **Fig. 16B** sowie **Fig. 17A** und **Fig. 17B** beschrieben.

**[0270]** **Fig. 16A** und **Fig. 16B** sind Draufsichten auf einen Transistor **394**, der in der Treiberschaltung bereitgestellt ist, und auf einen Transistor **390**, der in dem Pixelabschnitt bereitgestellt ist, und **Fig. 17A** und **Fig. 17B** sind Querschnittsansichten des Transistors **394** und des Transistors **390**. **Fig. 16A** ist die Draufsicht auf den Transistor **394**, und **Fig. 16B** ist die Draufsicht auf den Transistor **390**. **Fig. 17A** ist die Querschnittsansicht, die entlang der Strichpunktlinie  $X1-X2$  in **Fig. 16A** und der Strichpunktlinie  $X3-X4$  in **Fig. 16B** entnommen wurde. **Fig. 17B** ist die Querschnittsansicht, die entlang der Strichpunktlinie  $Y1-Y2$  in **Fig. 16A** und der Strichpunktlinie  $Y3-Y4$  in **Fig. 16B** entnommen wurde. Des Weiteren ist **Fig. 17A** die Querschnittsansicht des Transistors **390** und des Transistors **394** jeweils in der Kanallängsrichtung. **Fig. 17B** ist die Querschnittsansicht des Transistors **390** und des Transistors **394** jeweils in der Kanalbreitenrichtung.

**[0271]** In ähnlicher Weise wie bei dem Transistor **394** und dem Transistor **390** werden einige Komponenten in einigen Fällen in den Draufsichten der nachfolgend beschriebenen Transistoren nicht dargestellt. Des Weiteren können die Richtungen der Strichpunktlinie  $X1-X2$  und der Strichpunktlinie  $X3-X4$  als Kanallängsrichtung bezeichnet werden, und die Richtungen der Strichpunktlinie  $Y1-Y2$  und der Strichpunktlinie  $Y3-Y4$  können als Kanalbreitenrichtung bezeichnet werden.

**[0272]** Der Transistor **390**, der in **Fig. 17A** und **Fig. 17B** dargestellt wird, umfasst einen Oxidhalbleiterfilm **366** über einem Isolierfilm **364**, der über einem Substrat **362** ausgebildet ist, leitfähige Filme **368** und **370** und einen Isolierfilm **372**, die in Kontakt mit dem Oxidhalbleiterfilm **366** sind, und einen leitfähigen Film **374**, der sich mit dem Oxidhalbleiterfilm **366** überlappt, wobei der Isolierfilm **372** dazwischen bereitgestellt ist. Es sei angemerkt, dass ein Isolierfilm **376** über dem Transistor **390** bereitgestellt ist.

**[0273]** Der Transistor **394**, der in **Fig. 17A** und **Fig. 17B** dargestellt wird, umfasst einen leitfähigen Film **261**, der über dem Substrat **362** ausgebildet ist, den Isolierfilm **364** über dem leitfähigen Film **261**, einen Oxidhalbleiterfilm **266** über dem Isolierfilm **364**, leitfähige Filme **268** und **270** und einen Isolierfilm **272**, die in Kontakt mit dem Oxidhalbleiterfilm **266** sind, und einen leitfähigen Film **274**, der sich mit dem Oxidhalbleiterfilm **266** überlappt, wobei der Isolierfilm **272** dazwischen bereitgestellt wird. Es sei ange-

merkt, dass der Isolierfilm **376** über dem Transistor **394** bereitgestellt wird.

**[0274]** Der Transistor **394** umfasst den leitfähigen Film **261**, der sich mit dem Oxidhalbleiterfilm **266** überlappt, wobei der Isolierfilm **364** dazwischen bereitgestellt ist. Mit anderen Worten: Der leitfähige Film **261** dient als Gate-Elektrode. Der Transistor **394** ist ein Dual-Gate-Transistor. Die anderen Strukturen gleichen denjenigen des Transistors **390**, und der Effekt, der demjenigen in dem Fall des Transistors **390** gleicht, kann erhalten werden.

**[0275]** Die Schwellenspannung des Transistors **394** kann durch Anlegen unterschiedlicher Potentiale an den leitfähigen Film **274** und den leitfähigen Film **261** gesteuert werden, wobei keine elektrische Verbindung zwischen ihnen vorherrscht. Andererseits können, wie in **Fig. 17B** dargestellt, ein Durchlassstrom erhöht werden, Schwankungen der Anfangseigenschaften verringert werden und eine Verschlechterung des Transistors **394** auf Grund des – GBT-Stresstests und eine Veränderung der steigenden Spannung des Durchlassstroms bei unterschiedlichen Drain-Spannungen unterdrückt werden, indem der leitfähige Film **274** und der leitfähige Film **261** elektrisch verbunden werden und die gleichen Potentiale an diese angelegt werden.

**[0276]** Bei der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung unterscheidet sich die Struktur des Transistors in der Treiberschaltung von derjenigen in dem Pixelabschnitt. Der Transistor, der in der Treiberschaltung enthalten ist, ist ein Dual-Gate-Transistor. Das heißt, dass der Transistor, der in der Treiberschaltung enthalten ist, einen höheren Durchlassstrom aufweist als derjenige, der in dem Pixelabschnitt enthalten ist.

**[0277]** Ein Dual-Gate-Transistor kann, wie der Transistor **70**, der in **Fig. 5** dargestellt wird, für einige in dem Pixelabschnitt verwendeten Transistoren verwendet werden, um die Schwellenspannungen der Transistoren zu korrigieren.

**[0278]** Außerdem können bei der Licht emittierenden Vorrichtung der Transistor in der Treiberschaltung und der Transistor in dem Pixelabschnitt unterschiedliche Kanallängen aufweisen.

**[0279]** Typischerweise kann die Kanallänge des Transistors **394**, der in der Treiberschaltung enthalten ist, auf kleiner als  $2,5\text{ }\mu\text{m}$ , oder auf größer als oder gleich  $1,45\text{ }\mu\text{m}$  und kleiner als oder gleich  $2,2\text{ }\mu\text{m}$  eingestellt werden. Andererseits kann die Kanallänge des Transistors **390**, der in dem Pixelabschnitt enthalten ist, auf größer als oder gleich  $2,5\text{ }\mu\text{m}$ , oder auf größer als oder gleich  $2,5\text{ }\mu\text{m}$  und kleiner als oder gleich  $20\text{ }\mu\text{m}$  eingestellt werden.

**[0280]** Wenn die Kanallänge des Transistors **394**, der in der Treiberschaltung enthalten ist, auf kleiner als  $2,5\text{ }\mu\text{m}$ , bevorzugt auf größer als oder gleich  $1,45\text{ }\mu\text{m}$  und kleiner als oder gleich  $2,2\text{ }\mu\text{m}$  eingestellt wird, kann der Durchlassstrom im Vergleich zu dem Transistor **390**, der in dem Pixelabschnitt enthalten ist, erhöht werden. Folglich kann eine Treiberschaltung, die für einen Hochgeschwindigkeitsbetrieb geeignet ist, erhalten werden.

**[0281]** Bereiche des Oxidhalbleiterfilms **366**, die sich nicht mit den leitfähigen Filmen **368** und **370** und dem leitfähigen Film **374** überlappen, enthalten jeweils ein Element, das eine Sauerstofffehlstelle bildet. Außerdem enthalten Bereiche des Oxidhalbleiterfilms **266**, die sich nicht mit den leitfähigen Filmen **268** und **270** und dem leitfähigen Film **274** überlappen, jeweils ein Element, das eine Sauerstofffehlstelle bildet. Das Element, das eine Sauerstofffehlstelle bildet, wird nachstehend als Verunreinigungselement bezeichnet. Typische Beispiele für ein Verunreinigungselement sind Wasserstoff, ein Edelgaselement und der gleichen. Typische Beispiele für ein Edelgaselement sind Helium, Neon, Argon, Krypton und Xenon. Des Weiteren können Bor, Kohlenstoff, Stickstoff, Fluor, Aluminium, Silizium, Phosphor, Chlor oder der gleichen als Verunreinigungselement in dem Oxidhalbleiterfilm **366** und dem Oxidhalbleiterfilm **266** enthalten sein.

**[0282]** Außerdem handelt es sich bei dem Isolierfilm **376** um einen Film, der Wasserstoff enthält, typischerweise um einen Nitridisolierfilm. Der Isolierfilm **376** ist in Kontakt mit dem Oxidhalbleiterfilm **366** und dem Oxidhalbleiterfilm **266**, wodurch Wasserstoff, der in dem Isolierfilm **376** enthalten ist, in den Oxidhalbleiterfilm **366** und den Oxidhalbleiterfilm **266** diffundiert. Folglich ist sehr viel Wasserstoff in den Bereichen des Oxidhalbleiterfilms **366** und des Oxidhalbleiterfilms **266** enthalten, die in Kontakt mit dem Isolierfilm **376** sind.

**[0283]** Wenn einem Oxidhalbleiter, in dem durch Hinzufügen eines Verunreinigungselementes eine Sauerstofffehlstelle gebildet wird, Wasserstoff hinzugefügt wird, tritt Wasserstoff in eine Sauerstoffleerstelle ein und bildet ein Donatorniveau in der Nähe des Leitungsbandes. Folglich wird die Leitfähigkeit des Oxidhalbleiters erhöht, so dass der Oxidhalbleiter zu einem Leiter wird. Ein Oxidhalbleiter, der zu einem Leiter geworden ist, kann als Oxidleiter bezeichnet werden. Oxidhalbleiter weisen im Allgemeinen eine Eigenschaft zum Durchlassen von sichtbarem Licht auf, da ihre Energielücke groß ist. Ein Oxidleiter ist ein Oxidhalbleiter mit einem Donatorniveau in der Nähe des Leitungsbandes. Demzufolge ist der Einfluss von Absorption auf Grund des Donatorniveaus gering, und ein Oxidleiter weist eine Eigenschaft zum Durchlassen von sichtbarem Licht auf, die mit derjenigen eines Oxidhalbleiters vergleichbar ist.

**[0284]** Hier wird die Temperaturabhängigkeit des spezifischen Widerstandes eines Films, der mit einem Oxideleiter ausgebildet wird (nachstehend als Oxideleiterfilm bezeichnet), anhand von **Fig. 34** beschrieben.

**[0285]** Bei dieser Ausführungsform wurden Proben hergestellt, die jeweils einen Oxideleiterfilm umfassen. Als Oxideleiterfilm wurde ein Oxideleiterfilm, der durch Kontakt des Oxidhalbleiterfilms mit einem Siliziumnitridfilm ausgebildet wurde ( $OC\_SiN_x$ ), ein Oxideleiterfilm, der durch Kontakt des Oxidhalbleiterfilms mit einem Siliziumnitridfilm ausgebildet wurde, nachdem Argon in einer Dotiereinrichtung zu dem Oxidhalbleiterfilm hinzugefügt worden ist ( $OC\_Ar\ dose + SiN_x$ ), oder ein Oxideleiterfilm ausgebildet, der durch Kontakt des Oxidhalbleiterfilms mit einem Siliziumnitridfilm ausgebildet wurde, nachdem der Oxidhalbleiterfilm einem Argonplasma ausgesetzt worden ist ( $OC\_Ar\ plasma + SiN_x$ ). Es sei angemerkt, dass der Siliziumnitridfilm Wasserstoff enthält.

**[0286]** Ein Verfahren zum Ausbilden einer Probe, die den Oxideleiterfilm ( $OC\_SiN_x$ ) umfasst, lautet wie folgt: Ein 400 nm dicker Siliziumoxynitridfilm wurde über einem Glassubstrat durch ein Plasma-CVD-Verfahren ausgebildet und dann einem Sauerstoffplasma ausgesetzt, und ein Sauerstoffion wurde dem Siliziumoxynitridfilm hinzugefügt; dementsprechend wurde ein Siliziumoxynitridfilm ausgebildet, der beim Erwärmen Sauerstoff abgibt. Als Nächstes wurde ein 100 nm dicker In-Ga-Zn-Oxidfilm über dem Siliziumoxynitridfilm, der beim Erwärmen Sauerstoff abgibt, durch ein Sputterverfahren unter Verwendung eines Sputtertargets ausgebildet, in dem das Atomverhältnis von In zu Ga und Zn 1:1:1,2 war, und eine Wärmebehandlung wurde bei 450°C in einer Stickstoffatmosphäre durchgeführt, und dann wurde eine Wärmebehandlung bei 450°C in einer Mischatmosphäre aus Stickstoff und Sauerstoff durchgeführt. Danach wurde ein 100 nm dicker Siliziumnitridfilm durch ein Plasma-CVD-Verfahren ausgebildet. Anschließend wurde eine Wärmebehandlung bei 350°C in einer Gasgemischatmosphäre aus Stickstoff und Sauerstoff durchgeführt.

**[0287]** Ein Verfahren zum Ausbilden einer Probe, die den Oxideleiterfilm ( $OC\_Ar\ dose + SiN_x$ ) umfasst, lautet wie folgt: Ein 400 nm dicker Siliziumoxynitridfilm wurde über einem Glassubstrat durch ein Plasma-CVD-Verfahren ausgebildet und dann einem Sauerstoffplasma ausgesetzt, und ein Sauerstoffion wurde dem Siliziumoxynitridfilm hinzugefügt; dementsprechend wurde ein Siliziumoxynitridfilm ausgebildet, der beim Erwärmen Sauerstoff abgibt. Als Nächstes wurde ein 100 nm dicker In-Ga-Zn-Oxidfilm über dem Siliziumoxynitridfilm, der beim Erwärmen Sauerstoff abgibt, durch ein Sputterverfahren unter Verwendung eines Sputtertargets ausgebildet, in dem das Atomverhältnis von In zu Ga und Zn 1:1:1,2 war, und eine

Wärmebehandlung wurde bei 450°C in einer Stickstoffatmosphäre durchgeführt, und dann wurde eine Wärmebehandlung bei 450°C in einer Mischatmosphäre aus Stickstoff und Sauerstoff durchgeführt. Anschließend wurde dem In-Ga-Zn-Oxidfilm mit einer Dotiereinrichtung Argon mit einer Dosierung von  $5 \times 10^{14}/cm^2$  bei einer Beschleunigungsspannung von 10 kV hinzugefügt, und Sauerstofffehlstellen wurden in dem In-Ga-Zn-Oxidfilm gebildet. Anschließend wurde ein 100 nm dicker Siliziumnitridfilm durch ein Plasma-CVD-Verfahren ausgebildet. Im Anschluss daran wurde eine Wärmebehandlung bei 350°C in einer Gasgemischatmosphäre aus Stickstoff und Sauerstoff durchgeführt.

**[0288]** Ein Verfahren zum Ausbilden einer Probe, die den Oxideleiterfilm ( $OC\_Ar\ plasma + SiN$ ) umfasst, lautet wie folgt: Ein 400 nm dicker Siliziumoxynitridfilm wurde über einem Glassubstrat durch ein Plasma-CVD-Verfahren ausgebildet und dann einem Sauerstoffplasma ausgesetzt; dementsprechend wurde ein Siliziumoxynitridfilm ausgebildet, der beim Erwärmen Sauerstoff abgibt. Als Nächstes wurde ein 100 nm dicker In-Ga-Zn-Oxidfilm über dem Siliziumoxynitridfilm, der beim Erwärmen Sauerstoff abgibt, durch ein Sputterverfahren unter Verwendung eines Sputtertargets ausgebildet, in dem das Atomverhältnis von In zu Ga und Zn 1:1:1,2 war, und eine Wärmebehandlung wurde bei 450°C in einer Stickstoffatmosphäre durchgeführt, und dann wurde eine Wärmebehandlung bei 450°C in einer Mischatmosphäre aus Stickstoff und Sauerstoff durchgeführt. Anschließend wurde in einer Plasmaverarbeitungseinrichtung Argonplasma erzeugt, beschleunigte Argonionen wurden dazu gebracht, mit dem In-Ga-Zn-Oxidfilm zu kollidieren, und Sauerstofffehlstellen wurden in dem In-Ga-Zn-Oxidfilm gebildet. Danach wurde ein 100 nm dicker Siliziumnitridfilm durch ein Plasma-CVD-Verfahren ausgebildet. Im Anschluss daran wurde eine Wärmebehandlung bei 350°C in einer Gasgemischatmosphäre aus Stickstoff und Sauerstoff durchgeführt.

**[0289]** Als Nächstes zeigt **Fig. 34** den gemessenen spezifischen Widerstand der Proben. Hier wurde der spezifische Widerstand durch das Van-der-Pauw-Verfahren unter Verwendung von vier Anschlüssen gemessen. In **Fig. 34** stellt die horizontale Achse die Messtemperatur dar, und die vertikale Achse stellt den spezifischen Widerstand dar. Messergebnisse des Oxideleiterfilms ( $OC\_SiN_x$ ) sind als Vierecke dargestellt, Messergebnisse des Oxideleiterfilms ( $OC\_Ar\ plasma + SiN_x$ ) sind als Dreiecke dargestellt, und Messergebnisse des Oxideleiterfilms ( $OC\_Ar\ dose + SiN_x$ ) sind als Kreise dargestellt.

**[0290]** Es sei angemerkt, dass, obwohl nicht gezeigt, der Oxidhalbleiterfilm, der nicht mit dem Siliziumnitridfilm in Kontakt ist, einen hohen spezifischen Widerstand aufwies, was schwierig zu messen war.

Demzufolge wurde festgestellt, dass der Oxidleiterfilm einen niedrigeren spezifischen Widerstand aufweist als der Oxidhalbleiterfilm.

**[0291]** Gemäß **Fig. 34** sind in dem Fall, in dem der Oxidleiterfilm (OC\_Ar dope + SiN<sub>x</sub>) und der Oxidleiterfilm (OC\_Ar plasma + SiN<sub>x</sub>) eine Sauerstofffehlstelle und Wasserstoff enthalten, Schwankungen des spezifischen Widerstandes gering. Die Schwankungen des spezifischen Widerstandes bei Temperaturen von 80 K bis 290 K sind typischerweise geringer als  $\pm 20\%$ . Alternativ sind die Schwankungen des spezifischen Widerstandes bei Temperaturen von 150 K bis 250 K geringer als  $\pm 10\%$ . Mit anderen Worten: Der Oxidleiter ist ein entarteter Halbleiter, und es deutet sich an, dass die Leitungsbandkante mit dem Fermi-Niveau übereinstimmt oder im Wesentlichen übereinstimmt. Daher wird dann, wenn der Oxidleiterfilm als Source-Bereich und Drain-Bereich eines Transistors verwendet wird, ein ohmscher Kontakt in einem Abschnitt gebildet, in dem der Oxidleiterfilm in Kontakt mit einem leitfähigen Film ist, der als Source-Elektrode und Drain-Elektrode dient, und der Kontaktwiderstand des Oxidleiterfilms und des leitfähigen Films, der als Source-Elektrode und Drain-Elektrode dient, kann reduziert werden. Des Weiteren ist bei dem Oxidleiter die Temperaturabhängigkeit des spezifischen Widerstandes gering; daher sind Schwankungen des Kontaktwiderstandes des Oxidleiterfilms und eines leitfähigen Films gering, der als Source-Elektrode und Drain-Elektrode dient, und ein hochzuverlässiger Transistor kann erhalten werden.

**[0292]** Hier ist **Fig. 18A** eine vergrößerte Teilansicht des Oxidhalbleiterfilms **366**. Es sei angemerkt, dass für typische Beispiele eine Beschreibung anhand der vergrößerten Teilansichten des in dem Transistor **390** enthaltenen Oxidhalbleiterfilms **366** vorgenommen wird. Der Oxidhalbleiterfilm **366** umfasst, wie in **Fig. 18A** dargestellt, Bereiche **366a**, die in Kontakt mit den leitfähigen Filmen **368** und **370** sind, Bereiche **366b**, die in Kontakt mit dem Isolierfilm **376** sind, und einen Bereich **366d**, der in Kontakt mit dem Isolierfilm **372** ist. Es sei angemerkt, dass in dem Fall, in dem der leitfähige Film **374** eine sich verjüngende Seitenfläche aufweist, der Oxidhalbleiterfilm **366** einen Bereich **366c** umfassen kann, der sich mit dem sich verjüngenden Abschnitt des leitfähigen Films **374** überlappt.

**[0293]** Die Bereiche **366a** dienen als Source-Bereich und Drain-Bereich. In dem Fall, in dem die leitfähigen Filme **368** und **370** unter Verwendung eines leitfähigen Materials ausgebildet werden, das leicht an Sauerstoff gebunden wird, wie z. B. Wolfram, Titan, Aluminium, Kupfer, Molybdän, Chrom, Tantal, oder einer Legierung aus beliebigen dieser leitfähigen Materialien, werden Sauerstoff, der in dem Oxidhalbleiterfilm **366** enthalten ist, und die leitfähigen Materialien, die in den leitfähigen Filmen **368** und **370** ent-

halten sind, aneinander gebunden; demzufolge werden Sauerstofffehlstellen in dem Oxidhalbleiterfilm **366** gebildet. Außerdem wird in einigen Fällen ein Teil der Bestandselemente des leitfähigen Materials, das die leitfähigen Filme **368** und **370** bildet, in den Oxidhalbleiterfilm **366** gemischt. Folglich weist der Bereich **366a**, der in Kontakt mit dem leitfähigen Film **368** oder **370** ist, eine höhere Leitfähigkeit auf und dient dementsprechend als Source-Bereich oder als Drain-Bereich.

**[0294]** Der Bereich **366b** dient als niederohmiger Bereich. Der Bereich **366b** enthält mindestens ein Edelgaselement und Wasserstoff als Verunreinigungselemente. Es sei angemerkt, dass in dem Fall, in dem der leitfähige Film **374** eine sich verjüngende Seitenfläche aufweist, das Verunreinigungselement über den sich verjüngenden Abschnitt des leitfähigen Films **374** dem Bereich **366c** hinzugefügt wird; demzufolge enthält der Bereich **366c** das Verunreinigungselement, jedoch ist die Konzentration des Edelgaselements, das ein Beispiel für das Verunreinigungselement des Bereichs **366c** ist, niedriger als diejenige in dem Bereich **366b**. Durch die Bereiche **366c** kann die Source-Drain-Spannungsfestigkeit des Transistors erhöht werden.

**[0295]** In dem Fall, in dem der Oxidhalbleiterfilm **366** durch ein Sputterverfahren ausgebildet wird, enthalten die Bereiche **366a** bis **366d** jeweils das Edelgaselement und sind die Konzentrationen der Edelgaselemente in den Bereichen **366b** und **366c** höher als diejenigen in den Bereichen **366a** und **366d**. Dies liegt darin begründet, dass in dem Fall, in dem der Oxidhalbleiterfilm **366** durch ein Sputterverfahren ausgebildet wird, das Edelgaselement in dem Oxidhalbleiterfilm **366** enthalten ist, da das Edelgaselement als Sputtergas verwendet wird, und das Edelgaselement absichtlich den Bereichen **366b** und **366c** hinzugefügt wird, um Sauerstofffehlstellen in den Bereichen **366b** und **366c** zu bilden. Es sei angemerkt, dass ein Edelgaselement, das sich von denjenigen in den Bereichen **366a** und **366d** unterscheidet, den Bereichen **366b** und **366c** hinzugefügt werden kann.

**[0296]** Da der Bereich **366b** in Kontakt mit dem Isolierfilm **376** ist, ist die Wasserstoffkonzentration in dem Bereich **366b** höher als diejenigen in den Bereichen **366a** und **366d**. Außerdem ist in dem Fall, in dem Wasserstoff von dem Bereich **366b** in den Bereich **366c** diffundiert, die Wasserstoffkonzentration in dem Bereich **366c** höher als diejenigen in den Bereichen **366a** und **366d**. Jedoch ist die Wasserstoffkonzentration in dem Bereich **366b** höher als diejenige in dem Bereich **366c**.

**[0297]** In den Bereichen **366b** und **366c** sind die Wasserstoffkonzentrationen, die durch Sekundärionenmassenspektroskopie (SIMS) gemessen wurden,

höher als oder gleich  $8 \times 10^{19}$  Atome/cm<sup>3</sup>, höher als oder gleich  $1 \times 10^{20}$  Atome/cm<sup>3</sup>, oder höher als oder gleich  $5 \times 10^{20}$  Atome/cm<sup>3</sup>. Es sei angemerkt, dass die Wasserstoffkonzentrationen in den Bereichen **366a** und **366d**, die durch Sekundärionenmassenspektroskopie gemessen werden, niedriger als oder gleich  $5 \times 10^{19}$  Atome/cm<sup>3</sup>, niedriger als oder gleich  $1 \times 10^{19}$  Atome/cm<sup>3</sup>, niedriger als oder gleich  $5 \times 10^{18}$  Atome/cm<sup>3</sup>, niedriger als oder gleich  $1 \times 10^{18}$  Atome/cm<sup>3</sup>, niedriger als oder gleich  $5 \times 10^{17}$  Atome/cm<sup>3</sup>, oder niedriger als oder gleich  $1 \times 10^{16}$  Atome/cm<sup>3</sup> sein können.

**[0298]** In dem Fall, in dem Bor, Kohlenstoff, Stickstoff, Fluor, Aluminium, Silizium, Phosphor oder Chlor dem Oxidhalbleiterfilm **366** als Verunreinigungselement hinzugefügt wird, enthalten lediglich die Bereiche **366b** und **366c** das Verunreinigungselement. Demzufolge sind die Konzentrationen des Verunreinigungselementes in den Bereichen **366b** und **366c** höher als diejenigen in den Bereichen **366a** und **366d**. Es sei angemerkt, dass die Konzentrationen des Verunreinigungselementes in den Bereichen **366b** und **366c**, die durch Sekundärionenmassenspektroskopie gemessen wurden, höher als oder gleich  $1 \times 10^{18}$  Atome/cm<sup>3</sup> und niedriger als oder gleich  $1 \times 10^{22}$  Atome/cm<sup>3</sup>, höher als oder gleich  $1 \times 10^{19}$  Atome/cm<sup>3</sup> und niedriger als oder gleich  $1 \times 10^{21}$  Atome/cm<sup>3</sup>, oder höher als oder gleich  $5 \times 10^{19}$  Atome/cm<sup>3</sup> und niedriger als oder gleich  $5 \times 10^{20}$  Atome/cm<sup>3</sup> sein können.

**[0299]** Die Bereiche **366b** und **366c** weisen auf Grund des Hinzufügens des Edelgaselements höhere Wasserstoffkonzentrationen und eine größere Menge an Sauerstofffehlstellen auf als der Bereich **366d**. Demzufolge weisen die Bereiche **366b** und **366c** eine höhere Leitfähigkeit auf und dienen als niederohmige Bereiche. Der spezifische Widerstand der Bereiche **366b** und **366c** kann typischerweise höher als oder gleich  $1 \times 10^{-3}$  Ωcm und niedriger als  $1 \times 10^4$  Ωcm, oder höher als oder gleich  $1 \times 10^{-3}$  Ωcm und niedriger als oder gleich  $1 \times 10^{-1}$  Ωcm sein.

**[0300]** Es sei angemerkt, dass dann, wenn die Menge an Wasserstoff in jedem der Bereiche **366b** und **366c** gleich der oder kleiner als die darin enthaltene Menge an Sauerstofffehlstellen ist, Wasserstoff leicht durch Sauerstofffehlstellen eingefangen wird und mit geringerer Wahrscheinlichkeit in den Bereich **366d** diffundiert, der als Kanal dient. Folglich kann ein selbstleitender Transistor erhalten werden.

**[0301]** Der Bereich **366d** dient als Kanal.

**[0302]** Außerdem kann, nachdem das Verunreinigungselement dem Oxidhalbleiterfilm **366** unter Verwendung der leitfähigen Filme **368** und **370** und des leitfähigen Films **374** als Masken hinzugefügt worden ist, die Fläche des leitfähigen Films **374** verkleinert werden, wenn dieser von oben betrachtet wird (sie-

he **Fig. 18B**). Insbesondere wird, nachdem das Verunreinigungselement dem Oxidhalbleiterfilm **366** hinzugefügt worden ist, ein Verschlankungsprozess an einer Maske (z. B. einem Fotolack) über dem leitfähigen Film **374** durchgeführt. Anschließend werden der leitfähige Film **374** und der Isolierfilm **372** unter Verwendung der Maske geätzt. Durch diesen Schritt kann ein leitfähiger Film **374a** und ein Isolierfilm **372a**, die in **Fig. 18B** dargestellt werden, ausgebildet werden. Als Verschlankungsprozess kann beispielsweise ein Veraschungsprozess unter Verwendung eines Sauerstoffradikals oder dergleichen verwendet werden.

**[0303]** Folglich wird ein Offset-Bereich **366e** zwischen dem Bereich **366c** und dem Bereich **366d**, der in dem Oxidhalbleiterfilm **366** als Kanal dient, ausgebildet. Es sei angemerkt, dass die Länge des Offset-Bereichs **366e** in der Kanallängsrichtung auf weniger als 0,1 µm festgelegt wird, wodurch eine Verringerung des Durchlassstroms des Transistors unterdrückt werden kann.

**[0304]** Der Isolierfilm **372** und der Isolierfilm **272** dienen jeweils als Gate-Isolierfilm.

**[0305]** Die leitfähigen Filme **368** und **370** und die leitfähigen Filme **268** und **270** dienen jeweils als Source-Elektrode oder Drain-Elektrode.

**[0306]** Der leitfähige Film **374** und der leitfähige Film **274** dienen jeweils als Gate-Elektrode.

**[0307]** Der Transistor **390** und der Transistor **394**, die bei dieser Ausführungsform beschrieben werden, umfassen jeweils den Bereich **366b** und/oder den Bereich **366c** zwischen dem Bereich **366d**, der als Kanal dient, und jedem der Bereiche **366a**, die als Source-Bereich und Drain-Bereich dienen. Dementsprechend kann der Widerstand zwischen dem Kanal und dem Source-Bereich bzw. dem Drain-Bereich verringert werden, und der Transistor **390** und der Transistor **394** weisen jeweils einen hohen Durchlassstrom und eine hohe Feldeffektbeweglichkeit auf.

**[0308]** Außerdem kann in dem Transistor **390** und dem Transistor **394** die parasitäre Kapazität zwischen dem leitfähigen Film **374** und jedem der leitfähigen Filme **368** und **370** verringert werden, indem der leitfähige Film **374** derart ausgebildet wird, dass er sich nicht mit den leitfähigen Filmen **368** und **370** überlappt. Außerdem kann die parasitäre Kapazität zwischen dem leitfähigen Film **274** und jedem der leitfähigen Filme **268** und **270** verringert werden, indem der leitfähige Film **274** derart ausgebildet wird, dass er sich nicht mit den leitfähigen Filmen **268** und **270** überlappt. Folglich können in dem Fall, in dem ein großes Substrat als Substrat **362** verwendet wird, Signalverzögerungen in den leitfähigen Filmen **368** und **370** und dem leitfähigen Film **374** verringert werden,

und Signalverzögerungen in den leitfähigen Filmen **268** und **270** und dem leitfähigen Film **274** können verringert werden.

**[0309]** Bei dem Transistor **390** wird das Edelgaselement dem Oxidhalbleiterfilm **366** unter Verwendung der leitfähigen Filme **368** und **370** und des leitfähigen Films **374** als Masken hinzugefügt, so dass Bereiche mit Sauerstofffehlstellen gebildet werden. Bei dem Transistor **394** wird das Edelgaselement dem Oxidhalbleiterfilm **266** unter Verwendung der leitfähigen Filme **268** und **270** und des leitfähigen Films **274** als Masken hinzugefügt, so dass Bereiche mit Sauerstofffehlstellen gebildet werden. Des Weiteren sind die Bereiche mit Sauerstofffehlstellen in Kontakt mit dem Isolierfilm **376**, der Wasserstoff enthält; demzufolge diffundiert der in dem Isolierfilm **376** enthaltene Wasserstoff in die Bereiche mit Sauerstofffehlstellen; und somit werden niederohmige Bereiche gebildet. Das heißt, dass die niederohmigen Bereiche in selbstausrichtender Weise ausgebildet werden können.

**[0310]** Bei dem Transistor **390** und dem Transistor **394**, die bei dieser Ausführungsform beschrieben werden, werden Sauerstofffehlstellen gebildet und wird Wasserstoff zu diesen hinzugefügt, wenn das Edelgaselement den Bereichen **366b** hinzugefügt wird. Demzufolge kann die Leitfähigkeit des Bereichs **366b** erhöht werden, und Schwankungen der Leitfähigkeit des Bereichs **366b** in jedem Transistor können verringert werden. Das heißt, dass die Leitfähigkeit des Bereichs **366b** gesteuert werden kann, indem das Edelgaselement und Wasserstoff dem Bereich **366b** hinzugefügt werden.

**[0311]** Die Struktur, die in **Fig. 17A** und **Fig. 17B** dargestellt wird, wird nachstehend im Detail beschrieben.

**[0312]** Die Art des Substrats **362** ist nicht auf eine bestimmte Art beschränkt, und ein beliebiges von verschiedenen Substraten kann als Substrat **362** verwendet werden. Beispiele für das Substrat umfassen ein Halbleitersubstrat (z. B. ein einkristallines Substrat oder ein Siliziumsubstrat), ein SOI-Substrat, ein Glassubstrat, ein Quarzsubstrat, ein Kunststoffsubstrat, ein Metallsubstrat, ein Edelstahlsubstrat, ein Substrat, das eine Edelstahlfolie umfasst, ein Wolframsubstrat, ein Substrat, das eine Wolframfolie umfasst, ein flexibles Substrat, einen Befestigungsfilm, Papier, das ein Fasermaterial umfasst, und einen Basismaterialfilm. Beispiele für ein Glassubstrat umfassen ein Bariumborosilikatglas-Substrat, ein Aluminoborosilikatglas-Substrat und ein Kalknatronglas-Substrat. Beispiele für ein flexibles Substrat, einen Befestigungsfilm, einen Basismaterialfilm oder dergleichen lauten wie folgt: Kunststoffe, die durch Polyethylen-terephthalat (PET), Polyethylennapthalat (PEN) und Polyethersulfon (PES) typisiert werden; ein synthe-

tisches Harz, wie z. B. Acryl, Polypropylen, Polyester, Polyvinylfluorid, Polyvinylchlorid, Polyamid, Polyimid, Aramid, Epoxid, ein durch Verdampfung ausgebildeter anorganischer Film und Papier. Wenn die Transistoren insbesondere unter Verwendung eines Halbleitersubstrats, eines einkristallinen Substrats, eines SOI-Substrats oder dergleichen ausgebildet werden, kann ein Transistor mit geringen Schwankungen der Eigenschaften, der Größe, der Form oder dergleichen, mit einer hohen Stromversorgungsfähigkeit und mit geringer Größe ausgebildet werden. In dem eine Schaltung unter Verwendung eines derartigen Transistors ausgebildet wird, kann der Stromverbrauch der Schaltung verringert werden oder kann die Schaltung eine höhere Integration aufweisen.

**[0313]** Als weitere Alternative kann ein flexibles Substrat als Substrat **362** verwendet werden, und die Transistoren können direkt auf dem flexiblen Substrat bereitgestellt sein. Alternativ kann eine Trennschicht zwischen dem Substrat **362** und den jeweiligen Transistoren bereitgestellt sein. Die Trennschicht kann verwendet werden, wenn ein Teil oder die gesamte Halbleitervorrichtung, die über der Trennschicht ausgebildet ist, von dem Substrat **362** getrennt wird und auf ein anderes Substrat übertragen wird. In einem derartigen Fall können die Transistoren auch auf ein Substrat mit niedriger Wärmebeständigkeit oder ein flexibles Substrat übertragen werden. Für die vorstehende Trennschicht kann beispielsweise eine Schichtanordnung, die anorganische Filme, nämlich einen Wolframfilm und einen Siliziumoxidfilm, umfasst, oder ein organischer Harzfilm aus Polyimid oder dergleichen, der über einem Substrat ausgebildet ist, verwendet werden.

**[0314]** Beispiele für ein Substrat, auf das die Transistoren übertragen werden, umfassen neben den vorstehend beschriebenen Substraten, über denen die Transistoren ausgebildet werden können, ein Papiersubstrat, ein Zellglassubstrat, ein Aramidfilm-Substrat, ein Polyimidfilm-Substrat, ein Steinsubstrat, ein Holzsubstrat, ein Stoffsubstrat (einschließlich einer Naturfaser (z. B. Seide, Baumwolle oder Hanf), einer Kunstfaser (z. B. Nylon, Polyurethan oder Polyester), einer Regeneratfaser (z. B. Acetat, Cupro, Viskose oder regenerierter Polyester) oder dergleichen), ein Ledersubstrat, ein Gummisubstrat und dergleichen. Wenn ein derartiges Substrat verwendet wird, kann ein Transistor mit ausgezeichneten Eigenschaften oder ein Transistor mit geringem Stromverbrauch ausgebildet werden, und eine Vorrichtung mit hoher Beständigkeit und hoher Wärmebeständigkeit kann bereitgestellt sein, oder es kann eine Verringerung des Gewichts oder der Dicke erzielt werden.

**[0315]** Der Isolierfilm **364** kann mit einer einzelnen Schicht oder einer Schichtanordnung unter Verwendung von einem Oxidisolierfilm und/oder einem Nitridisolierfilm ausgebildet werden. Es sei angemerkt,

dass ein Oxidisolierfilm vorzugsweise mindestens für einen Bereich des Isolierfilms **364** verwendet wird, der in Kontakt mit den Oxidhalbleiterfilmen **266** und **366** ist, um die Eigenschaften der Grenzfläche zu den Oxidhalbleiterfilmen **266** und **366** zu verbessern. Ein Oxidisolierfilm, der beim Erwärmen Sauerstoff abgibt, wird vorzugsweise für den Isolierfilm **364** verwendet, wobei in diesem Falle Sauerstoff, der in dem Isolierfilm **364** enthalten ist, auf Grund einer Wärmebehandlung zu den Oxidhalbleiterfilmen **266** und **366** wandern kann.

**[0316]** Die Dicke des Isolierfilms **364** kann größer als oder gleich 50 nm und kleiner als oder gleich 5000 nm, größer als oder gleich 100 nm und kleiner als oder gleich 3000 nm, oder größer als oder gleich 200 nm und kleiner als oder gleich 1000 nm sein. Unter Verwendung des dicken Isolierfilms **364** kann die Menge an Sauerstoff, der aus dem Isolierfilm **364** freigesetzt wird, erhöht werden, und die Grenzflächenzustände zwischen dem Isolierfilm **364** und jedem der Oxidhalbleiterfilme **266** und **366** und Sauerstofffehlstellen, die in den Bereichen **366d** der Oxidhalbleiterfilme **266** und **366** enthalten sind, können verringert werden.

**[0317]** Der Isolierfilm **364** kann mit einer einzelnen Schicht oder einer Schichtanordnung unter Verwendung von beispielsweise einem oder mehreren von Siliziumoxid, Siliziumoxynitrid, Siliziumnitridoxid, Siliziumnitrid, Aluminiumoxid, Hafniumoxid, Galliumoxid, einem Ga-Zn-Oxid und dergleichen ausgebildet werden.

**[0318]** Die Oxidhalbleiterfilme **366** und **266** werden typischerweise unter Verwendung eines Metalloxids, wie z. B. eines In-Ga-Oxids, eines In-Zn-Oxids oder eines In-M-Zn-Oxids (M stellt Mg, Al, Ti, Ga, Y, Zr, La, Ce, Nd oder Hf dar) ausgebildet. Es sei angemerkt, dass die Oxidhalbleiterfilme **366** und **266** eine Lichtdurchlässigkeitseigenschaft aufweisen.

**[0319]** Es sei angemerkt, dass im Falle der Verwendung eines In-M-Zn-Oxids für die Oxidhalbleiterfilme **366** und **266**, unter der Voraussetzung, dass die Summe von In und M 100 Atom-% beträgt, die In- und M-Anteile vorzugsweise auf höher als oder gleich 25 Atom-% bzw. auf niedriger als 75 Atom-%, oder auf höher als oder gleich 34 Atom-% bzw. auf niedriger als 66 Atom-% eingestellt werden.

**[0320]** Die Energielücken der Oxidhalbleiterfilme **366** und **266** sind jeweils 2 eV oder mehr, 2,5 eV oder mehr, oder 3 eV oder mehr.

**[0321]** Die Dicken der Oxidhalbleiterfilme **366** und **266** sind jeweils größer als oder gleich 3 nm und kleiner als oder gleich 200 nm, größer als oder gleich 3 nm und kleiner als oder gleich 100 nm, oder größer als oder gleich 3 nm und kleiner als oder gleich 50 nm.

**[0322]** In dem Fall, in dem die Oxidhalbleiterfilme **366** und **266** jeweils ein In-M-Zn-Oxidfilm sind (M stellt Mg, Al, Ti, Ga, Y, Zr, La, Ce, Nd oder Hf dar), erfüllt das Atomverhältnis der Metallelemente eines Sputtertargets, das zum Ausbilden eines Films des In-M-Zn-Oxids verwendet wird, bevorzugt  $In \geq M$  und  $Zn \geq M$ . Für das Atomverhältnis der Metallelemente des Sputtertargets wird  $In:M:Zn = 1:1:1$ ,  $In:M:Zn = 1:1:2$ ,  $In:M:Zn = 2:1:1,5$ ,  $In:M:Zn = 2:1:2,3$ ,  $In:M:Zn = 2:1:3$ ,  $In:M:Zn = 3:1:2$  oder dergleichen bevorzugt. Es sei angemerkt, dass die Atomverhältnisse der Metallelemente in den auszubildenden Oxidhalbleiterfilmen **366** und **266** innerhalb eines Fehlerbereichs von  $\pm 40\%$  von dem vorstehenden Atomverhältnis der Metallelemente des Sputtertargets abweichen.

**[0323]** Wenn Silizium oder Kohlenstoff, das/der eines der Elemente der Gruppe **14** ist, in den Oxidhalbleiterfilmen **366** und **266** enthalten ist, vermehren sich Sauerstofffehlstellen, und die Oxidhalbleiterfilme **366** und **266** werden zu n-Typ-Filmen. Deshalb sind die Silizium- oder Kohlenstoffkonzentrationen (die Konzentrationen werden durch Sekundärionenmassenspektrometrie (SIMS) gemessen) in den Oxidhalbleiterfilmen **366** und **266**, im Besonderen in den Bereichen **366d**, bevorzugt niedriger als oder gleich  $2 \times 10^{18}$  Atome/cm<sup>3</sup>, oder niedriger als oder gleich  $2 \times 10^{17}$  Atome/cm<sup>3</sup>. Demzufolge weisen die Transistoren jeweils eine positive Schwellenspannung (selbstsperrende Eigenschaften) auf.

**[0324]** Des Weiteren können die Alkalimetall- oder Erdalkalimetallkonzentrationen, die durch Sekundärionenmassenspektrometrie (SIMS) gemessen werden, der Oxidhalbleiterfilme **366** und **266**, im Besonderen der Bereiche **366d**, bevorzugt niedriger als oder gleich  $1 \times 10^{18}$  Atome/cm<sup>3</sup>, oder niedriger als oder gleich  $2 \times 10^{16}$  Atome/cm<sup>3</sup> sein. Ein Alkalimetall und ein Erdalkalimetall könnten Ladungsträger erzeugen, wenn sie an einen Oxidhalbleiter gebunden werden, wobei in diesem Falle der Sperrstrom der Transistoren ansteigen kann. Deshalb wird die Alkalimetall- oder Erdalkalimetallkonzentration in dem Bereich **366d** vorzugsweise verringert. Folglich weisen die Transistoren jeweils eine positive Schwellenspannung (selbstsperrende Eigenschaften) auf.

**[0325]** Ferner könnte jeder der Oxidhalbleiterfilme **366** und **266**, im Besonderen die Bereiche **366d**, zu n-Typ-Filmen werden, wenn diese Stickstoff enthalten, indem Elektronen erzeugt werden, die als Ladungsträger dienen, und die Ladungsträgerdichte erhöht wird. Demzufolge ist die Wahrscheinlichkeit groß, dass die Transistoren **390** und **394**, die jeweils einen Stickstoff enthaltenden Oxidhalbleiterfilm umfassen, selbstleitend sind. Aus diesem Grund wird Stickstoff in dem Oxidhalbleiterfilm, im Besonderen in dem Bereich **366d**, bevorzugt so weit wie möglich verringert. Die Stickstoffkonzentration, die durch Sekundärionenmassenspektrometrie (SIMS) gemessen wird,

kann beispielsweise auf niedriger als oder gleich  $5 \times 10^{18}$  Atome/cm<sup>3</sup> eingestellt werden.

**[0326]** Wenn ein Verunreinigungselement in jedem der Oxidhalbleiterfilme **366** und **266**, im Besonderen in den Bereichen **366d**, verringert wird, wird die Ladungsträgerdichte des Oxidhalbleiterfilms vorzugsweise gesenkt. Jeder der Oxidhalbleiterfilme **366** und **266**, im Besonderen die Bereiche **366d**, weist eine Ladungsträgerdichte von niedriger als oder gleich  $1 \times 10^{17}/\text{cm}^3$ , bevorzugt niedriger als oder gleich  $1 \times 10^{15}/\text{cm}^3$ , stärker bevorzugt niedriger als oder gleich  $1 \times 10^{13}/\text{cm}^3$ , oder noch stärker bevorzugt niedriger als oder gleich  $1 \times 10^{11}/\text{cm}^3$  auf.

**[0327]** Ein Oxidhalbleiterfilm mit einer niedrigen Verunreinigungskonzentration und einer niedrigen Dichte der Defektzustände kann für die Oxidhalbleiterfilme **366** und **266** verwendet werden, wobei in diesem Falle die Transistoren bessere elektrische Eigenschaften aufweisen können. Hierbei wird der Zustand, in dem die Verunreinigungskonzentration niedrig ist und die Dichte der Defektzustände niedrig ist (die Menge der Sauerstofffehlstellen klein ist), als „hochrein intrinsisch“ oder „im Wesentlichen hochrein intrinsisch“ bezeichnet. Ein hochreiner intrinsischer oder im Wesentlichen hochreiner intrinsischer Oxidhalbleiter weist geringe Ladungsträgererzeugungsquellen auf, und demzufolge weist er in einigen Fällen eine niedrige Ladungsträgerdichte auf. Daher ist die Wahrscheinlichkeit groß, dass ein Transistor, der den Oxidhalbleiterfilm umfasst, in dem ein Kanalbereich gebildet wird, eine positive Schwellenspannung (selbstsperrende Eigenschaften) aufweist. Ein hochreiner intrinsischer oder im Wesentlichen hochreiner intrinsischer Oxidhalbleiterfilm weist in einigen Fällen eine niedrige Dichte der Defektzustände und daher eine niedrige Dichte der Einfangzustände auf. Des Weiteren weist ein hochreiner intrinsischer oder im Wesentlichen hochreiner intrinsischer Oxidhalbleiterfilm einen sehr niedrigen Sperrstrom auf. Der Sperrstrom kann bei einer Spannung (Drain-Spannung) zwischen einer Source-Elektrode und einer Drain-Elektrode von 1 V bis 10 V niedriger als oder gleich der Messgrenze eines Halbleiterparameteranalysators, d. h. niedriger als oder gleich  $1 \times 10^{-13}$  A, sein. Deshalb weist der Transistor, dessen Kanalbereich in dem Oxidhalbleiterfilm gebildet wird, in einigen Fällen geringe Schwankungen der elektrischen Eigenschaften und eine hohe Zuverlässigkeit auf.

**[0328]** Außerdem kann jeder der Oxidhalbleiterfilme **366** und **266** beispielsweise eine nicht-einkristalline Struktur aufweisen. Die nicht-einkristalline Struktur umfasst beispielsweise einen kristallinen Oxidhalbleiter mit Ausrichtung bezüglich der c-Achse (c-axis aligned crystalline oxide semiconductor, CAAC-OS), eine polykristalline Struktur, eine mikrokristalline Struktur, oder eine amorphe Struktur. Unter den nicht-einkristallinen Strukturen weist die amorphe Struktur die

höchste Dichte der Defektzustände auf, während der CAAC-OS die niedrigste Dichte der Defektzustände aufweist. Es sei angemerkt, dass eine Beschreibung der Einzelheiten des CAAC-OS bei der Ausführungsform 6 vorgenommen wird.

**[0329]** Es sei angemerkt, dass die Oxidhalbleiterfilme **366** und **266** ein Mischfilm sein können, der zwei oder mehr der folgenden Bereiche umfasst: einen Bereich mit einer amorphen Struktur, einen Bereich mit einer mikrokristallinen Struktur, einen Bereich mit einer polykristallinen Struktur, einen CAAC-OS-Bereich und einen Bereich mit einer einkristallinen Struktur. Der Mischfilm weist in einigen Fällen eine einschichtige Struktur auf, die beispielsweise zwei oder mehr der folgenden Bereiche umfasst: einen Bereich mit einer amorphen Struktur, einen Bereich mit einer mikrokristallinen Struktur, einen Bereich mit einer polykristallinen Struktur, einen CAAC-OS-Bereich und einen Bereich mit einer einkristallinen Struktur. Des Weiteren weist der Mischfilm in einigen Fällen eine mehrschichtige Struktur auf, die beispielsweise zwei oder mehr der folgenden Bereiche umfasst: einen Bereich mit einer amorphen Struktur, einen Bereich mit einer mikrokristallinen Struktur, einen Bereich mit einer polykristallinen Struktur, einen CAAC-OS-Bereich und einen Bereich mit einer einkristallinen Struktur.

**[0330]** Es sei angemerkt, dass sich in einigen Fällen die Bereiche **366b** und **366d** in jedem der Oxidhalbleiterfilme **366** und **266** in ihrer Kristallinität unterscheiden. Außerdem unterscheiden sich in einigen Fällen die Bereiche **366c** und **366d** in jedem der Oxidhalbleiterfilme **366** und **266** in ihrer Kristallinität.

**[0331]** Dies liegt daran, dass dann, wenn ein Verunreinigungselement dem Bereich **366b** oder **366c** hinzugefügt wird, der Bereich **366b** oder **366c** beschädigt wird und somit eine niedrigere Kristallinität aufweist.

**[0332]** Die Isolierfilme **272** und **372** können mit einer einzelnen Schicht oder einer Schichtanordnung unter Verwendung von einem Oxidisolierfilm und/oder einem Nitridisolierfilm ausgebildet werden. Es sei angemerkt, dass ein Oxidisolierfilm vorzugsweise mindestens für Bereiche der Isolierfilme **272** und **372** verwendet wird, die in Kontakt mit dem Oxidhalbleiterfilm **266** bzw. **366** sind, um die Eigenschaften der Grenzfläche zu den Oxidhalbleiterfilmen **366** und **266** zu verbessern. Die Isolierfilme **272** und **372** können mit einer einzelnen Schicht oder einer Schichtanordnung unter Verwendung von beispielsweise einem oder mehreren von Siliziumoxid, Siliziumoxynitrid, Siliziumnitridoxid, Siliziumnitrid, Aluminiumoxid, Hafniumoxid, Galliumoxid, einem Ga-Zn-Oxid und dergleichen ausgebildet werden.

**[0333]** Darüber hinaus ist es durch Bereitstellen eines Isolierfilms mit einem Sperreffekt gegen Sauerstoff, Wasserstoff, Wasser und dergleichen als Isolierfilme **272** und **372** möglich, die Diffusion von Sauerstoff aus den Oxidhalbleiterfilmen **366** und **266** nach außen und das Eindringen von Wasserstoff, Wasser oder dergleichen von außen in die Oxidhalbleiterfilme **366** und **266** zu verhindern. Als Beispiele für den Isolierfilm mit einem Sperreffekt gegen Sauerstoff, Wasserstoff, Wasser und dergleichen können ein Aluminiumoxidfilm, ein Aluminiumoxynitridfilm, ein Galliumoxidfilm, ein Galliumoxynitridfilm, ein Yttriumoxidfilm, ein Yttriumoxynitridfilm, ein Hafniumoxidfilm und ein Hafniumoxynitridfilm angegeben werden.

**[0334]** Die Isolierfilme **272** und **372** können unter Verwendung eines Materials mit hohem  $k$ , wie z. B. Hafniumsilikat ( $\text{HfSiO}_x$ ), Hafniumsilikat, dem Stickstoff zugesetzt worden ist ( $\text{HfSi}_x\text{O}_y\text{N}_z$ ), Hafniumaluminat, dem Stickstoff zugesetzt worden ist ( $\text{HfAl}_x\text{O}_y\text{N}_z$ ), Hafniumoxid oder Yttriumoxid, ausgebildet werden, so dass der Gate-Leckstrom des Transistors verringert werden kann.

**[0335]** Ein Oxidisolierfilm, der beim Erwärmen Sauerstoff abgibt, wird vorzugsweise für die Isolierfilme **272** und **372** verwendet, wobei in diesem Falle Sauerstoff, der in den Isolierfilmen **272** und **372** enthalten ist, auf Grund der Wärmebehandlung jeweils zu den Oxidhalbleiterfilmen **266** und **366** wandern kann.

**[0336]** Außerdem kann ein Siliziumoxynitridfilm mit wenigen Defekten für die Isolierfilme **272** und **372** verwendet werden. Bei einem ESR-Spektrum bei 100 K oder niedriger des Siliziumoxynitridfilms mit wenigen Defekten werden nach einer Wärmebehandlung ein erstes Signal, das bei einem g-Faktor von größer als oder gleich 2,037 und kleiner als oder gleich 2,039 erscheint, ein zweites Signal, das bei einem g-Faktor von größer als oder gleich 2,001 und kleiner als oder gleich 2,003 erscheint, und ein drittes Signal, das bei einem g-Faktor von größer als oder gleich 1,964 und kleiner als oder gleich 1,966 erscheint, beobachtet. Die Spaltbreite des ersten und des zweiten Signals und die Spaltbreite des zweiten und des dritten Signals, die durch eine ESR-Messung unter Verwendung eines X-Bandes erhalten werden, liegen jeweils bei etwa 5 mT. Die Gesamtspindichte des ersten bis dritten Signals ist niedriger als  $1 \times 10^{18}$  Spins/cm<sup>3</sup>, typischerweise höher als oder gleich  $1 \times 10^{17}$  Spins/cm<sup>3</sup> und niedriger als  $1 \times 10^{18}$  Spins/cm<sup>3</sup>.

**[0337]** Bei dem ESR-Spektrum bei 100 K oder niedriger entsprechen das erste Signal, das bei einem g-Faktor von größer als oder gleich 2,037 und kleiner als oder gleich 2,039 erscheint, das zweite Signal, das bei einem g-Faktor von größer als oder gleich 2,001 und kleiner als oder gleich 2,003 erscheint, und das dritte Signal, das bei einem g-Faktor von größer

als oder gleich 1,964 und kleiner als oder gleich 1,966 erscheint, Signalen, die auf Stickstoffoxid zurückzuführen sind ( $\text{NO}_x$ ;  $x$  ist größer als oder gleich 0 und kleiner als oder gleich 2, oder größer als oder gleich 1 und kleiner als oder gleich 2). Mit anderen Worten: Je niedriger die Gesamtspindichte der ersten bis dritten Signale ist, desto niedriger ist der Stickstoffoxidgehalt in dem Siliziumoxynitridfilm.

**[0338]** Die Stickstoffkonzentration in dem Siliziumoxynitridfilm mit wenigen Defekten, die durch Sekundärionenmassenspektrometrie gemessen wird, ist niedriger als oder gleich  $6 \times 10^{20}$  Atome/cm<sup>3</sup>. Wenn der Siliziumoxynitridfilm mit wenigen Defekten für die Isolierfilme **272** und **372** verwendet wird, ist es unwahrscheinlich, dass Stickstoffoxid erzeugt wird, so dass die Ladungsträgerfalle an der Grenzfläche zwischen dem Isolierfilm und jedem der Oxidhalbleiterfilme **366** und **266** verhindert werden kann. Des Weiteren kann eine Verschiebung der elektrischen Eigenschaften, wie z. B. einer Schwellenspannung, jedes in der Licht emittierenden Vorrichtung enthaltenen Transistors verringert werden, was zu einer geringeren Veränderung der elektrischen Eigenschaften der Transistoren führt.

**[0339]** Die Gesamtdicke der Isolierfilme **272** und **372** kann größer als oder gleich 5 nm und kleiner als oder gleich 400 nm, größer als oder gleich 5 nm und kleiner als oder gleich 300 nm, oder größer als oder gleich 10 nm und kleiner als oder gleich 250 nm sein.

**[0340]** Jeder von den leitfähigen Filmen **368** und **370**, dem leitfähigen Film **374**, den leitfähigen Filmen **268** und **270**, dem leitfähigen Film **261** und dem leitfähigen Film **274** kann unter Verwendung eines Metallelements, das aus Aluminium, Chrom, Kupfer, Tantal, Titan, Molybdän, Nickel, Eisen, Kobalt und Wolfram ausgewählt wird; einer Legierung, die eines dieser Metallelemente als Bestandteil enthält; einer Legierung, die diese Metallelemente in Kombination enthält; oder dergleichen ausgebildet werden. Ferner kann/können ein oder mehrere Metallelemente, das die aus Mangan und Zirconium ausgewählt wird/werden, verwendet werden. Die leitfähigen Filme können eine einschichtige Struktur oder eine mehrschichtige Struktur aus zwei oder mehr Schichten aufweisen. Zum Beispiel kann eine der folgenden Strukturen verwendet werden: eine einschichtige Struktur eines Silizium enthaltenden Aluminiumfilms, eine einschichtige Struktur eines Mangan enthaltenden Kupferfilms, eine zweischichtige Struktur, bei der ein Titanfilm über einem Aluminiumfilm angeordnet ist, eine zweischichtige Struktur, bei der ein Titanfilm über einem Titannitridfilm angeordnet ist, eine zweischichtige Struktur, bei der ein Wolframfilm über einem Titannitridfilm angeordnet ist, eine zweischichtige Struktur, bei der ein Wolframfilm über einem Tantalnitridfilm oder einen Wolfrannitridfilm angeordnet ist, eine zweischichtige Struktur, bei der ein Kupfer-

film über einem Mangan enthaltenden Kupferfilm angeordnet ist, eine dreischichtige Struktur, bei der ein Titanfilm, ein Aluminiumfilm und ein Titanfilm in dieser Reihenfolge übereinander angeordnet sind, eine dreischichtige Struktur, bei der ein Mangan enthaltender Kupferfilm, ein Kupferfilm und ein Mangan enthaltender Kupferfilm in dieser Reihenfolge übereinander angeordnet sind, und dergleichen. Alternativ kann ein Legierungsfilm oder ein Nitridfilm, der Aluminium und ein oder mehrere Element/e enthält, das/die aus Titan, Tantal, Wolfram, Molybdän, Chrom, Neodym und Scandium ausgewählt wird/werden, verwendet werden.

**[0341]** Die leitfähigen Filme **368** und **370**, der leitfähige Film **374**, die leitfähigen Filme **268** und **270**, der leitfähige Film **261** und der leitfähige Film **274** können jeweils unter Verwendung eines lichtdurchlässigen leitfähigen Materials, wie z. B. Indiumzinnoxid, Indiumoxid, das Wolframoxid enthält, Indiumzinkoxid, das Wolframoxid enthält, Indiumoxid, das Titanoxid enthält, Indiumzinnoxid, das Titanoxid enthält, Indiumzinkoxid oder Indiumzinnoxid, dem Siliziumoxid zugesetzt worden ist, ausgebildet werden. Alternativ kann eine mehrschichtige Struktur aus dem vorstehenden lichtdurchlässigen leitfähigen Material und einem leitfähigen Material, das das vorstehende Metallelement enthält, zur Anwendung kommen.

**[0342]** Die Dicken der leitfähigen Filme **368** und **370**, des leitfähigen Films **374**, der leitfähigen Filme **268** und **270**, des leitfähigen Films **261** und des leitfähigen Films **274** können jeweils größer als oder gleich 30 nm und kleiner als oder gleich 500 nm, oder größer als oder gleich 100 nm und kleiner als oder gleich 400 nm sein.

**[0343]** Es handelt sich bei dem Isolierfilm **376** um einen Film, der Wasserstoff enthält, typischerweise um einen Nitridisolierfilm. Der Nitridisolierfilm kann unter Verwendung von Siliziumnitrid, Aluminiumnitrid oder dergleichen ausgebildet werden.

<Strukturbeispiel 2 des Transistors>

**[0344]** Als Nächstes wird eine weitere Struktur des Transistors, der in der Licht emittierenden Vorrichtung enthalten ist, anhand von **Fig. 19A** bis **Fig. 19C** beschrieben. Die Beschreibung wird hier unter Verwendung eines Transistors **391** als Modifikationsbeispiel des Transistors **390**, der in dem Pixelabschnitt enthalten ist, vorgenommen; jedoch kann die Struktur eines Isolierfilms **364** oder die Struktur eines leitfähigen Films **368**, **370** oder **374** des Transistors **391** in angemessener Weise auf den Transistor **394** in der Treiberschaltung angewendet werden.

**[0345]** **Fig. 19A** bis **Fig. 19C** sind eine Draufsicht und Querschnittsqansichten des Transistors **391**, der in der Licht emittierenden Vorrichtung enthalten ist.

**Fig. 19A** ist eine Draufsicht auf den Transistor **391**, **19B** ist eine Querschnittsansicht, die entlang der Strichpunktlinie Y3-Y4 in **Fig. 19A** entnommen wurde, und **Fig. 19C** ist eine Querschnittsansicht, die entlang der Strichpunktlinie X3-X4 in **Fig. 19A** entnommen wurde.

**[0346]** Der Transistor **391**, der in **Fig. 19A** bis **Fig. 19C** dargestellt wird, weist eine zwei- oder dreischichtige Struktur aus den leitfähigen Filmen **368** und **370** und dem leitfähigen Film **374** auf. Außerdem weist der Isolierfilm **364** eine mehrschichtige Struktur aus einem Nitridisolierfilm **364a** und einem Oxidisolierfilm **364b** auf. Die anderen Strukturen gleichen denjenigen des Transistors **390**, und der Effekt, der demjenigen in dem Falle des Transistors **390** ähnelt, kann erhalten werden.

**[0347]** Als Erstes werden die leitfähigen Filme **368** und **370** und der leitfähige Film **374** beschrieben.

**[0348]** Bei dem leitfähigen Film **368** sind leitfähige Filme **368a**, **368b** und **368c** in dieser Reihenfolge übereinander angeordnet, und die leitfähigen Filme **368a** und **368c** bedecken die Oberflächen des leitfähigen Films **368b**. Das heißt, dass die leitfähigen Filme **368a** und **368c** als Schutzfilme für den leitfähigen Film **368b** dienen.

**[0349]** In einer Weise, die denjenigen des leitfähigen Films **368** ähnelt, sind bei dem leitfähigen Film **370** leitfähige Filme **370a**, **370b** und **370c** in dieser Reihenfolge übereinander angeordnet, und die leitfähigen Filme **370a** und **370c** bedecken die Oberflächen des leitfähigen Films **370b**. Das heißt, dass die leitfähigen Filme **370a** und **370c** als Schutzfilme für den leitfähigen Film **370b** dienen.

**[0350]** Bei dem leitfähigen Film **374** sind leitfähige Filme **374a** und **374b** in dieser Reihenfolge übereinander angeordnet.

**[0351]** Die leitfähigen Filme **368a** und **370a** und der leitfähige Film **374a** werden unter Verwendung leitfähiger Materialien ausgebildet, die verhindern, dass Metallelemente, die jeweils in den leitfähigen Filmen **368b** und **370b** und dem leitfähigen Film **374b** enthalten sind, in den Oxidhalbleiterfilm **366** diffundieren. Die leitfähigen Filme **368a** und **370a** und der leitfähige Film **374a** können unter Verwendung von Titan, Tantal, Molybdän, Wolfram, einer Legierung eines dieser Materialien, Titannitrid, Tantalnitrid, Molybdannitrid, Wolframnitrid oder dergleichen ausgebildet werden. Alternativ können die leitfähigen Filme **368a** und **370a** und der leitfähige Film **374a** unter Verwendung einer Cu-X-Legierung (X ist Mn, Ni, Cr, Fe, Co, Mo, Ta oder Ti) oder dergleichen ausgebildet werden.

**[0352]** Die leitfähigen Filme **368b** und **370b** und der leitfähige Film **374b** werden jeweils unter Verwendung eines niederohmigen Materials ausgebildet. Die leitfähigen Filme **368b** und **370b** und der leitfähige Film **374b** können unter Verwendung von Kupfer, Aluminium, Gold, Silber, einer Legierung eines beliebigen dieser Materialien, einer Verbindung, die ein beliebiges dieser Materialien als Hauptbestandteil enthält, oder dergleichen ausgebildet werden.

**[0353]** Wenn die leitfähigen Filme **368c** und **370c** unter Verwendung von Filmen ausgebildet werden, in denen die Metallelemente, die jeweils in den leitfähigen Filmen **368b** und **370b** enthalten sind, passiviert werden, können die in den leitfähigen Filmen **368b** und **370b** enthaltenen Metallelemente davon abgehalten werden, während eines Schritts zum Ausbilden des Isolierfilms **376** zu dem Oxidhalbleiterfilm **366** zu wandern. Die leitfähigen Filme **368c** und **370c** können unter Verwendung eines Metallsilizids oder eines Metallsilizidnitrids, typischerweise  $\text{CuSi}_x$  ( $x > 0$ ),  $\text{CuSi}_x\text{N}$  ( $x > 0, y > 0$ ) oder dergleichen ausgebildet werden.

**[0354]** Hier wird ein Verfahren zum Ausbilden der leitfähigen Filme **368c** und **370c** beschrieben. Es sei angemerkt, dass die leitfähigen Filme **368b** und **370b** unter Verwendung von Kupfer ausgebildet werden. Außerdem werden die leitfähigen Filme **368c** und **370c** unter Verwendung von  $\text{CuSi}_x\text{N}_y$  ( $x > 0, y > 0$ ) ausgebildet.

**[0355]** Die leitfähigen Filme **368b** und **370b** werden einem Plasma ausgesetzt, das in einer reduzierenden Atmosphäre, wie z. B. einer Wasserstoffatmosphäre, einer Ammoniakatmosphäre oder einer Kohlenstoffmonoxidatmosphäre, gebildet wird, und das Oxid, das auf den Oberflächen der leitfähigen Filme **368b** und **370b** ausgebildet wird, wird reduziert.

**[0356]** Als Nächstes werden die leitfähigen Filme **368b** und **370b** Silan ausgesetzt, während sie bei einer Temperatur von höher als oder gleich 200°C und niedriger als oder gleich 400°C erwärmt werden. Als Folge dessen agiert Kupfer, das in den leitfähigen Filmen **368b** und **370b** enthalten ist, als Katalysator, und Silan wird in Si und  $\text{H}_2$  zersetzt, und  $\text{CuSi}_x$  ( $x > 0$ ) wird auf den Oberflächen der leitfähigen Filme **368b** und **370b** ausgebildet.

**[0357]** Als Nächstes werden die leitfähigen Filme **368b** und **370b** einem Plasma ausgesetzt, das in einer Atmosphäre gebildet wird, die Stickstoff enthält, wie z. B. einer Ammoniakatmosphäre oder einer Stickstoffatmosphäre, wodurch  $\text{CuSi}_x$  ( $x > 0$ ), das auf den Oberflächen der leitfähigen Filme **368b** und **370b** ausgebildet wird, mit Stickstoff, das in dem Plasma enthalten ist, reagiert, und demzufolge wird  $\text{CuSi}_x\text{N}_y$  ( $x > 0, y > 0$ ) als leitfähiger Film **368c** und **370c** ausgebildet.

**[0358]** Es sei angemerkt, dass bei dem vorstehenden Schritt  $\text{CuSi}_x\text{N}_y$  ( $x > 0, y > 0$ ) derart als leitfähiger Film **368c** und **370c** ausgebildet werden kann, dass die leitfähigen Filme **368b** und **370b** einem Plasma ausgesetzt werden, das in einer Atmosphäre, die Stickstoff enthält, wie z. B. einer Ammoniakatmosphäre oder einer Stickstoffatmosphäre, erzeugt wird, und dann Silan ausgesetzt werden, während sie bei einer Temperatur von höher als oder gleich 200°C und niedriger als oder gleich 400°C erwärmt werden.

**[0359]** Als Nächstes wird der Isolierfilm **364**, bei dem der Nitridisolierfilm **364a** und der Oxidisolierfilm **364b** übereinander angeordnet sind, beschrieben.

**[0360]** Der Nitridisolierfilm **364a** kann beispielsweise unter Verwendung von Siliziumnitrid, Siliziumnitridoxid, Aluminiumnitrid oder Aluminiumnitridoxid ausgebildet werden. Der Oxidisolierfilm **364b** kann beispielsweise unter Verwendung von Siliziumoxid, Siliziumoxynitrid, Aluminiumoxid oder dergleichen ausgebildet werden. Die Struktur, bei der der Nitridisolierfilm **364a** auf der Seite des Substrats **362** bereitgestellt ist, kann Wasserstoff, Wasser oder dergleichen daran hindern, von außen in den Oxidhalbleiterfilm **366** zu diffundieren.

#### <Strukturbeispiel 3 des Transistors>

**[0361]** Als Nächstes wird eine weitere Struktur des Transistors, der in der Licht emittierenden Vorrichtung enthalten ist, anhand von **Fig. 20A** bis **Fig. 20C** und **Fig. 21A** bis **Fig. 21C** beschrieben. Die Beschreibung wird hier unter Verwendung eines Transistors **392** und eines Transistors **393** als Modifikationsbeispiele des Transistors **390**, der in dem Pixelabschnitt enthalten ist, vorgenommen; jedoch kann die Struktur eines Oxidhalbleiterfilms **366**, der in dem Transistor **392** enthalten ist, oder die Struktur eines Oxidhalbleiterfilms **366**, der in dem Transistor **393** enthalten ist, in angemessener Weise auf den Transistor **394** in der Treiberschaltung angewendet werden.

**[0362]** **Fig. 20A** bis **Fig. 20C** sind eine Draufsicht und Querschnittsansichten des Transistors **392**, der in der Licht emittierenden Vorrichtung enthalten ist. **Fig. 20A** ist eine Draufsicht auf den Transistor **392**, **Fig. 20B** ist eine Querschnittsansicht, die entlang der Strichpunktlinie Y3-Y4 in **Fig. 20A** entnommen wurde, und **Fig. 20C** ist eine Querschnittsansicht, die entlang der Strichpunktlinie X3-X4 in **Fig. 20A** entnommen wurde.

**[0363]** Der Oxidhalbleiterfilm **366** des Transistors **392**, der in **Fig. 20A** bis **Fig. 20C** dargestellt wird, weist eine mehrschichtige Struktur auf. Im Besonderen umfasst der Oxidhalbleiterfilm **366** einen Oxidhalbleiterfilm **367a** in Kontakt mit dem Isolierfilm **364**, einen Oxidhalbleiterfilm **367b** in Kontakt mit dem Oxidhalbleiterfilm **367a** und einen Oxidhalbleiterfilm

**367c** in Kontakt mit dem Oxidhalbleiterfilm **367b**, die leitfähigen Filme **368** und **370** und die Isolierfilme **372** und **376**. Die anderen Strukturen gleichen denjenigen des Transistors **390**, und der Effekt, der demjenigen im Falle des Transistors **390** gleicht, kann erhalten werden.

**[0364]** Die Oxidhalbleiterfilme **367a**, **367b** und **367c** werden typischerweise unter Verwendung eines Metalloxids, wie z. B. eines In-Ga-Oxids, eines In-Zn-Oxids oder eines In-M-Zn-Oxids (M ist Mg, Al, Ti, Ga, Y, Zr, La, Ce, Nd oder Hf), ausgebildet.

**[0365]** Die Oxidhalbleiterfilme **367a** und **367c** sind typischerweise jeweils ein In-Ga-Oxid, ein In-Zn-Oxid, ein In-Mg-Oxid, ein Zn-Mg-Oxid oder ein In-M-Zn-Oxid (M ist Mg, Al, Ti, Ga, Y, Zr, La, Ce, Nd oder Hf), und weisen eine Energie am Minimum des Leitungsbandes auf, die näher an einem Vakuumniveau liegt als diejenige des Oxidhalbleiterfilms **367b**. Typischerweise ist die Differenz zwischen der Energie am Minimum des Leitungsbandes des Oxidhalbleiterfilms **367b** und der Energie am Minimum des Leitungsbandes der jeweiligen Oxidhalbleiterfilme **367a** und **367c** größer als oder gleich 0,05 eV, größer als oder gleich 0,07 eV, größer als oder gleich 0,1 eV, oder größer als oder gleich 0,2 eV und kleiner als oder gleich 2 eV, kleiner als oder gleich 1 eV, kleiner als oder gleich 0,5 eV, oder kleiner als oder gleich 0,4 eV. Es sei angemerkt, dass die Differenz zwischen dem Vakuumniveau und der Energie am Minimum des Leitungsbandes als Elektronenaffinität bezeichnet wird.

**[0366]** In dem Fall, in dem der Oxidhalbleiterfilm **367b** ein In-M-Zn-Oxidfilm ist (M ist Mg, Al, Ti, Ga, Y, Zr, La, Ce, Nd oder Hf) und ein Target mit dem Atomverhältnis der Metallelemente  $\text{In:M:Zn} = x_1:y_1:z_1$  für das Ausscheiden des Oxidhalbleiterfilms **367b** verwendet wird, ist  $x_1/y_1$  vorzugsweise größer als oder gleich 1/3 und kleiner als oder gleich 6, oder stärker bevorzugt größer als oder gleich 1 und kleiner als oder gleich 6, und ist  $z_1/y_1$  vorzugsweise größer als oder gleich 1/3 und kleiner als oder gleich 6, oder stärker bevorzugt größer als oder gleich 1 und kleiner als oder gleich 6. Es sei angemerkt, dass dann, wenn  $z_1/y_1$  größer als oder gleich 1 und kleiner als oder gleich 6 ist, ein CAAC-OS-Film, der später beschrieben wird, leicht als Oxidhalbleiterfilm **367b** ausgebildet wird. Als typische Beispiele für das Atomverhältnis der Metallelemente des Targets können  $\text{In:M:Zn} = 1:1:1$ ,  $\text{In:M:Zn} = 1:1:1,2$ ,  $\text{In:M:Zn} = 2:1:1,5$ ,  $\text{In:M:Zn} = 2:1:2,3$ ,  $\text{In:M:Zn} = 2:1:3$ ,  $\text{In:M:Zn} = 3:1:2$  und der gleichen angegeben werden.

**[0367]** In dem Fall, in dem die Oxidhalbleiterfilme **367a** und **367c** jeweils ein In-M-Zn-Oxid sind (M ist Mg, Al, Ti, Ga, Y, Zr, La, Ce, Nd, oder Hf) und ein Target mit dem Atomverhältnis der Metallelemente  $\text{In:M:Zn} = x_2:y_2:z_2$  für die Ausbildung der Oxidhalbleiterfilme **367a** und **367c** verwendet wird, ist  $x_2/$

$y_2$  vorzugsweise kleiner als  $x_1/y_1$ , und ist  $z_2/y_2$  vorzugsweise größer als oder gleich 1/3 und kleiner als oder gleich 6, oder stärker bevorzugt größer als oder gleich 1 und kleiner als oder gleich 6. Es sei angemerkt, dass dann, wenn  $z_2/y_2$  größer als oder gleich 1 und kleiner als oder gleich 6 ist, ein CAAC-OS-Film, der später beschrieben wird, leicht als Oxidhalbleiterfilm **367a** und **367c** ausgebildet wird. Als typische Beispiele für das Atomverhältnis der Metallelemente des Targets können  $\text{In:M:Zn} = 1:3:2$ ,  $\text{In:M:Zn} = 1:3:4$ ,  $\text{In:M:Zn} = 1:3:6$ ,  $\text{In:M:Zn} = 1:3:8$ ,  $\text{In:M:Zn} = 1:4:3$ ,  $\text{In:M:Zn} = 1:4:4$ ,  $\text{In:M:Zn} = 1:4:5$ ,  $\text{In:M:Zn} = 1:4:6$ ,  $\text{In:M:Zn} = 1:6:3$ ,  $\text{In:M:Zn} = 1:6:4$ ,  $\text{In:M:Zn} = 1:6:5$ ,  $\text{In:M:Zn} = 1:6:6$ ,  $\text{In:M:Zn} = 1:6:7$ ,  $\text{In:M:Zn} = 1:6:8$ ,  $\text{In:M:Zn} = 1:6:9$  und der gleichen angegeben werden.

**[0368]** Es sei angemerkt, dass der Anteil jedes Atoms im Atomverhältnis der Oxidhalbleiterfilme **367a**, **367b**, und **367c** innerhalb eines Fehlerbereichs von  $\pm 40\%$  schwankt.

**[0369]** Das Atomverhältnis ist nicht auf das Vorstehende beschränkt, und das Atomverhältnis kann in geeigneter Weise entsprechend benötigter Halbleitereigenschaften eingestellt werden.

**[0370]** Die Oxidhalbleiterfilme **367a** und **367c** können die gleiche Zusammensetzung aufweisen. Beispielsweise kann für die Oxidhalbleiterfilme **367a** und **367c** ein In-Ga-Zn-Oxid mit einem Atomverhältnis von  $\text{In:Ga:Zn} = 1:3:2$ ,  $1:3:4$ ,  $1:4:5$ ,  $1:4:6$ ,  $1:4:7$  oder  $1:4:8$  verwendet werden.

**[0371]** Alternativ können die Oxidhalbleiterfilme **367a** und **367c** unterschiedliche Zusammensetzungen aufweisen. Beispielsweise kann als Oxidhalbleiterfilm **367a** ein In-Ga-Zn-Oxidfilm mit einem Atomverhältnis von  $\text{In:Ga:Zn} = 1:3:2$  verwendet werden, und als Oxidhalbleiterfilm **367c** kann ein In-Ga-Zn-Oxidfilm mit einem Atomverhältnis von  $\text{In:Ga:Zn} = 1:3:4$  oder  $1:4:5$  verwendet werden.

**[0372]** Die Dicke von jedem der Oxidhalbleiterfilme **367a** und **367c** ist größer als oder gleich 3 nm und kleiner als oder gleich 100 nm, oder vorzugsweise größer als oder gleich 3 nm und kleiner als oder gleich 50 nm. Die Dicke des Oxidhalbleiterfilms **367b** ist größer als oder gleich 3 nm und kleiner als oder gleich 200 nm, größer als oder gleich 3 nm und kleiner als oder gleich 100 nm, oder größer als oder gleich 3 nm und kleiner als oder gleich 50 nm. Wenn die Dicken der Oxidhalbleiterfilme **367a** und **367c** kleiner als diejenige des Oxidhalbleiterfilms **367b** sind, kann der Betrag der Veränderung der Schwellenspannung des Transistors verringert werden.

**[0373]** Die Grenzfläche zwischen dem Oxidhalbleiterfilm **367b** und jedem der Oxidhalbleiterfilme **367a** und **367c** kann in einigen Fällen durch Rastertrans-

missionselektronenmikroskopie (STEM) beobachtet werden.

**[0374]** Sauerstofffehlstellen in dem Oxidhalbleiterfilm **367b** können verringert werden, indem die Oxidhalbleiterfilme **367a** und **367c**, in denen Sauerstofffehlstellen mit geringerer Wahrscheinlichkeit erzeugt werden als in dem Oxidhalbleiterfilm **367b**, in Kontakt mit der oberen Oberfläche und der unteren Oberfläche des Oxidhalbleiterfilms **367b** bereitgestellt sind. Des Weiteren sind die Grenzflächenzustandsdichten zwischen dem Oxidhalbleiterfilm **367a** und dem Oxidhalbleiterfilm **367b** und zwischen dem Oxidhalbleiterfilm **367b** und dem Oxidhalbleiterfilm **367c** sehr niedrig, da der Oxidhalbleiterfilm **367b** in Kontakt mit den Oxidhalbleiterfilmen **367a** und **367c** ist, die ein oder mehrere Metallelement/e enthalten, das/die den Oxidhalbleiterfilm **367b** bildet/bilden. Dementsprechend können die Sauerstofffehlstellen in dem Oxidhalbleiterfilm **367b** verringert werden.

**[0375]** Außerdem können mit dem Oxidhalbleiterfilm **367a** Schwankungen der elektrischen Eigenschaften des Transistors, wie z. B. einer Schwellenspannung, verringert werden.

**[0376]** Da der Oxidhalbleiterfilm **367c**, der ein oder mehrere Metallelement/e enthält, das/die den Oxidhalbleiterfilm **367b** bildet/bilden, in Kontakt mit dem Oxidhalbleiterfilm **367b** bereitgestellt ist, tritt eine Streuung von Ladungsträgern (scattering of carriers) an einer Grenzfläche zwischen dem Oxidhalbleiterfilm **367b** und dem Oxidhalbleiterfilm **367c** mit geringerer Wahrscheinlichkeit auf, und somit kann die Feldeffektbeweglichkeit des Transistors erhöht werden.

**[0377]** Des Weiteren dienen die Oxidhalbleiterfilme **367a** und **367c** jeweils auch als Barrierefilm, der die Bildung eines Verunreinigungszustands auf Grund des Eindringens von Bestandselementen der Isolierfilme **364** und **372** in den Oxidhalbleiterfilm **367b** unterdrückt.

**[0378]** In den Transistoren, die bei dieser Ausführungsform beschrieben wurden, werden, wie vorstehend beschrieben, Schwankungen der elektrischen Eigenschaften der Transistoren, wie z. B. einer Schwellenspannung, verringert.

**[0379]** Ein Transistor mit einer Struktur, die sich von derjenigen in **Fig. 20A** bis **Fig. 20C** unterscheidet, wird in **Fig. 21A** bis **Fig. 21C** dargestellt.

**[0380]** **Fig. 21A** bis **Fig. 21C** sind eine Draufsicht und Querschnittsansichten des Transistors **393**, der in der Licht emittierenden Vorrichtung enthalten ist. **Fig. 21A** ist eine Draufsicht auf den Transistor **393**, **Fig. 21B** ist eine Querschnittsansicht, die entlang der Strichpunktlinie **Y3-Y4** in **Fig. 21A** entnommen wur-

de, und **Fig. 210** ist eine Querschnittsansicht, die entlang der Strichpunktlinie **X3-X4** in **Fig. 21A** entnommen wurde. Es sei angemerkt, dass in **Fig. 21A** das Substrat **362**, die Isolierfilme **364**, **372** und **376** und dergleichen der Einfachheit halber weggelassen wurden. **Fig. 21B** ist die Querschnittsansicht des Transistors **393** in der Kanalbreitenrichtung. Außerdem ist **Fig. 210** die Querschnittsansicht des Transistors **393** in der Kanallängsrichtung.

**[0381]** Der Oxidhalbleiterfilm **366** kann, wie der Oxidhalbleiterfilm **366** des Transistors **393**, der in **Fig. 21A** bis **Fig. 21C** dargestellt wird, eine mehrschichtige Struktur aus dem Oxidhalbleiterfilm **367b**, der in Kontakt mit dem Isolierfilm **364** ist, und dem Oxidhalbleiterfilm **367c** aufweisen, der in Kontakt mit dem Oxidhalbleiterfilm **367b** und dem Isolierfilm **372** ist.

#### <Bandstruktur>

**[0382]** Hier werden die Bandstrukturen des Transistors, der in **Fig. 20A** bis **Fig. 20C** dargestellt wird, und des Transistors, der in **Fig. 21A** bis **Fig. 21C** dargestellt wird, beschrieben. Es sei angemerkt, dass **Fig. 22A** die Bandstruktur des Transistors **392** zeigt, der in **Fig. 20A** bis **Fig. 20C** dargestellt wird, und zum besseren Verständnis werden jeweils die Energie (Ec) am Minimum des Leitungsbandes des Isolierfilms **364**, der Oxidhalbleiterfilme **367a**, **367b** und **367c** und des Isolierfilms **372** gezeigt. **Fig. 22B** zeigt die Bandstruktur des Transistors **393**, der in **Fig. 21A** bis **Fig. 21C** dargestellt wird, und zum besseren Verständnis werden jeweils die Energie (Ec) am Minimum des Leitungsbandes des Isolierfilms **364**, der Oxidhalbleiterfilme **367b** und **367c** und des Isolierfilms **372** gezeigt.

**[0383]** Wie in **Fig. 22A** dargestellt, ändern sich die Energien an den Minima der Leitungsbänder in den Oxidhalbleiterfilmen **367a**, **367b** und **367c** stetig. Dies kann auch durch den Umstand erklärt werden, dass sich die Bestandselemente der Oxidhalbleiterfilme **367a**, **367b** und **367c** gleichen und dass Sauerstoff leicht zwischen den Oxidhalbleiterfilmen **367a** bis **367c** diffundiert. Deshalb weisen die Oxidhalbleiterfilme **367a**, **367b** und **367c** eine stetige physikalische Eigenschaft auf, obwohl sie eine Schichtanordnung aus Filmen mit unterschiedlichen Zusammensetzungen sind.

**[0384]** Die Oxidhalbleiterfilme, die übereinander angeordnet sind und die gleichen Hauptbestandteile enthalten, weisen nicht einfach nur eine mehrschichtige Struktur aus den Schichten auf, sondern auch ein stetiges Energieband (hier im Besonderen eine Wannen-Struktur mit einer U-Form, bei der sich die Energien an den Minima der Leitungsbänder stetig zwischen den Schichten ändern (U-förmige Wanne)). Mit anderen Worten: Die mehrschichtige Struk-

tur wird derart ausgebildet, dass kein Defektzustand (defect state), der als Einfangzentrum (trap center) oder Rekombinationszentrum (recombination center) in einem Oxidhalbleiter dient, oder keine Verunreinigung, die den Fluss von Ladungsträgern behindert, an den Grenzflächen zwischen den Schichten existiert. Wenn Verunreinigungen zwischen den übereinander angeordneten Oxidhalbleiterfilmen gemischt werden, geht die Kontinuität des Energiebandes verloren und Ladungsträger verschwinden durch eine Falle oder Rekombination.

[0385] Es sei angemerkt, dass **Fig. 22A** den Fall darstellt, in dem Ec des Oxidhalbleiterfilms **367a** und Ec des Oxidhalbleiterfilms **367c** einander gleichen; jedoch können sie sich voneinander unterscheiden.

[0386] Wie in **Fig. 22A** dargestellt, dient der Oxidhalbleiterfilm **367b** als Wanne, und ein Kanal des Transistors **392** wird in dem Oxidhalbleiterfilm **367b** gebildet. Es sei angemerkt, dass ein Kanal in der U-förmigen Wannen-Struktur auch als eingebetteter Kanal bezeichnet werden kann, da sich die Energien an den Minima der Leitungsbänder stetig in den Oxidhalbleiterfilmen **367a**, **367b** und **367c** ändern.

[0387] Wie in **Fig. 22B** dargestellt, ändern sich die Energien an den Minima der Leitungsbänder stetig in den Oxidhalbleiterfilmen **367b** und **367c**.

[0388] Wie in **Fig. 22B** dargestellt, dient der Oxidhalbleiterfilm **367b** als Wanne, und ein Kanal des Transistors **393** wird in dem Oxidhalbleiterfilm **367b** gebildet.

[0389] Der Transistor **392**, der in **Fig. 20A** bis **Fig. 20C** dargestellt wird, umfasst die Oxidhalbleiterfilme **367a** und **367c**, die ein oder mehrere Metallelemente enthalten, das/die den Oxidhalbleiterfilm **367b** bildet/bilden; demzufolge werden Grenzflächenzustände an der Grenzfläche zwischen dem Oxidhalbleiterfilm **367a** und dem Oxidhalbleiterfilm **367b** und an der Grenzfläche zwischen dem Oxidhalbleiterfilm **367c** und dem Oxidhalbleiterfilm **367b** mit geringerer Wahrscheinlichkeit gebildet. Somit können durch die Oxidhalbleiterfilme **367a** und **367c** Schwankungen oder Veränderungen der elektrischen Eigenschaften des Transistors, wie z. B. einer Schwellenspannung, verringert werden.

[0390] Der Transistor **393**, der in **Fig. 21A** bis **Fig. 21C** dargestellt wird, umfasst den Oxidhalbleiterfilm **367c**, der ein oder mehrere Metallelemente enthält, das/die den Oxidhalbleiterfilm **367b** bildet/bilden; demzufolge werden Grenzflächenzustände an der Grenzfläche zwischen dem Oxidhalbleiterfilm **367c** und dem Oxidhalbleiterfilm **367b** mit geringerer Wahrscheinlichkeit gebildet. Somit können durch den Oxidhalbleiterfilm **367c** Schwankungen oder Veränderungen der elektrischen Eigenschaften

des Transistors, wie z. B. einer Schwellenspannung, verringert werden.

#### <Strukturbeispiel 4 des Transistors>

[0391] Als Nächstes wird eine weitere Struktur des Transistors, der in der Licht emittierenden Vorrichtung enthalten ist, anhand von **Fig. 23A** bis **Fig. 23C** und **Fig. 24** beschrieben.

[0392] **Fig. 23A** bis **Fig. 23C** sind eine Draufsicht und Querschnittsansichten eines Transistors **150**, der in der Licht emittierenden Vorrichtung enthalten ist. **Fig. 23A** ist eine Draufsicht auf den Transistor **150**, **Fig. 23B** ist eine Querschnittsansicht, die entlang der Strichpunktlinie Y3-Y4 in **Fig. 23A** entnommen wurde, und **Fig. 23C** ist eine Querschnittsansicht, die entlang der Strichpunktlinie X3-X4 in **Fig. 23A** entnommen wurde.

[0393] Der Transistor **150**, der in **Fig. 23A** bis **Fig. 23C** dargestellt wird, umfasst einen Oxidhalbleiterfilm **106** über einem Isolierfilm **104**, der über einem Substrat **102** ausgebildet ist, einen Isolierfilm **108** in Kontakt mit dem Oxidhalbleiterfilm **106**, einen leitfähigen Film **110** in Kontakt mit dem Oxidhalbleiterfilm **106** in einem Teil einer Öffnung **140a**, die in dem Isolierfilm **108** ausgebildet ist, einen leitfähigen Film **112** in Kontakt mit dem Oxidhalbleiterfilm **106** in einem Teil einer Öffnung **140b**, die in dem Isolierfilm **108** ausgebildet ist, und einen leitfähigen Film **114**, der sich mit dem Oxidhalbleiterfilm **106** überlappt, wobei der Isolierfilm **108** dazwischen bereitgestellt ist. Es sei angemerkt, dass Isolierfilme **116** und **118** über dem Transistor **150** bereitgestellt sein können.

[0394] Bereiche des Oxidhalbleiterfilms **106**, die sich nicht mit den leitfähigen Filmen **110** und **112** und dem leitfähigen Film **114** überlappen, enthalten jeweils ein Element, das eine Sauerstofffehlstelle bildet. Ein Element, das eine Sauerstofffehlstelle bildet, wird nachstehend als Verunreinigungselement beschrieben. Typische Beispiele für ein Verunreinigungselement sind Wasserstoff, Bor, Kohlenstoff, Stickstoff, Fluor, Aluminium, Silizium, Phosphor, Chlor, ein Edelgaselement und dergleichen. Typische Beispiele für ein Edelgaselement sind Helium, Neon, Argon, Krypton und Xenon.

[0395] Wenn das Verunreinigungselement dem Oxidhalbleiterfilm hinzugefügt wird, wird eine Bindung zwischen einem Metallelement und Sauerstoff in dem Oxidhalbleiterfilm getrennt, wodurch eine Sauerstofffehlstelle gebildet wird. Wenn das Verunreinigungselement dem Oxidhalbleiterfilm hinzugefügt wird, wird Sauerstoff, der an ein Metallelement in dem Oxidhalbleiterfilm gebunden ist, an das Verunreinigungselement gebunden, wodurch Sauerstoff von dem Metallelement gelöst wird, und demzufolge wird eine Sauerstofffehlstelle gebildet. Infolgedessen

weist der Oxidhalbleiterfilm eine höhere Ladungsträgerdichte auf, und somit wird seine Leitfähigkeit erhöht.

**[0396]** Hier ist **Fig. 24** eine vergrößerte Teilansicht des Oxidhalbleiterfilms **106**. Wie in **Fig. 24** dargestellt, umfasst der Oxidhalbleiterfilm **106** Bereiche **106a**, die in Kontakt mit den leitfähigen Filmen **110** und **112** sind, Bereiche **106b**, die in Kontakt mit dem Isolierfilm **116** sind, und Bereiche **106c** und einen Bereich **106d**, die sich mit dem Isolierfilm **108** überlappen.

**[0397]** Der Bereich **106a** weist eine hohe Leitfähigkeit auf und dient in ähnlicher Weise wie der Bereich **366a**, der in **Fig. 18A** und **Fig. 18B** dargestellt wird, als Source-Bereich oder als Drain-Bereich.

**[0398]** Die Bereiche **106b** und **106c** dienen als niederohmige Bereiche. Die Bereiche **106b** und **106c** enthalten ein Verunreinigungselement. Es sei angemerkt, dass die Konzentrationen des Verunreinigungselements in den Bereichen **106b** höher sind als diejenigen in den Bereichen **106c**. Es sei angemerkt, dass sich in dem Fall, in dem der leitfähige Film **114** eine sich verjüngende Seitenfläche aufweist, ein Teil der Bereiche **106c** mit dem leitfähigen Film **114** überlappen kann.

**[0399]** In dem Fall, in dem ein Edelgaselement als Verunreinigungselement verwendet wird und der Oxidhalbleiterfilm **106** durch ein Sputterverfahren ausgebildet wird, enthalten die Bereiche **106a** bis **106d** das Edelgaselement, und die Konzentrationen der Edelgaselemente in den Bereichen **106b** und **106c** sind höher als diejenigen in den Bereichen **106a** und **106d**. Dies liegt darin begründet, dass in dem Fall, in dem der Oxidhalbleiterfilm **106** durch ein Sputterverfahren ausgebildet wird, das Edelgaselement in dem Oxidhalbleiterfilm **106** enthalten ist, da das Edelgaselement als Sputtergas verwendet wird, und das Edelgaselement absichtlich dem Oxidhalbleiterfilm **106** hinzugefügt wird, um Sauerstofffehlstellen in den Bereichen **106b** und **106c** zu bilden. Es sei angemerkt, dass ein Edelgaselement, das sich von denjenigen in den Bereichen **106a** und **106d** unterscheidet, den Bereichen **106b** und **106c** hinzugefügt werden kann.

**[0400]** In dem Fall, in dem das Verunreinigungselement Bor, Kohlenstoff, Stickstoff, Fluor, Aluminium, Silizium, Phosphor oder Chlor ist, enthalten lediglich die Bereiche **106b** und **106c** das Verunreinigungselement. Demzufolge sind die Konzentrationen des Verunreinigungselements in den Bereichen **106b** und **106c** höher als diejenigen in den Bereichen **106a** und **106d**. Es sei angemerkt, dass die Konzentrationen des Verunreinigungselements in den Bereichen **106b** und **106c**, die durch SIMS gemessen wurden, höher als oder gleich  $1 \times 10^{18}$  Atome/cm<sup>3</sup> und niedriger als

oder gleich  $1 \times 10^{22}$  Atome/cm<sup>3</sup>, höher als oder gleich  $1 \times 10^{19}$  Atome/cm<sup>3</sup> und niedriger als oder gleich  $1 \times 10^{21}$  Atome/cm<sup>3</sup>, oder höher als oder gleich  $5 \times 10^{19}$  Atome/cm<sup>3</sup> und niedriger als oder gleich  $5 \times 10^{20}$  Atome/cm<sup>3</sup> sein können.

**[0401]** Die Konzentrationen des Verunreinigungselements in den Bereichen **106b** und **106c** sind in dem Fall, in dem die Verunreinigungselemente Wasserstoff sind, höher als diejenigen in den Bereichen **106a** und **106d**. Es sei angemerkt, dass die Wasserstoffkonzentrationen in den Bereichen **106b** und **106c**, die durch SIMS gemessen werden, höher als oder gleich  $8 \times 10^{19}$  Atome/cm<sup>3</sup>, höher als oder gleich  $1 \times 10^{20}$  Atome/cm<sup>3</sup>, oder höher als oder gleich  $5 \times 10^{20}$  Atome/cm<sup>3</sup> sein können.

**[0402]** Sauerstofffehlstellen und Ladungsträgerdichten der Bereiche **106b** und **106c** erhöhen sich, da die Bereiche **106b** und **106c** die Verunreinigungselemente enthalten. Folglich weisen die Bereiche **106b** und **106c** eine höhere Leitfähigkeit auf und dienen als niederohmige Bereiche.

**[0403]** Es sei angemerkt, dass das Verunreinigungselement eine Kombination aus einem oder mehreren Elementen von Wasserstoff, Bor, Kohlenstoff, Stickstoff, Fluor, Aluminium, Silizium, Phosphor und Chlor und einem oder mehreren Edelgaselementen sein kann. In diesem Fall kann die Leitfähigkeit der Bereiche **106b** und **106c** durch die Wechselwirkung zwischen Sauerstofffehlstellen, die durch die Edelgaselemente in den Bereichen **106b** und **106c** gebildet werden, und einem oder mehreren Elementen von Wasserstoff, Bor, Kohlenstoff, Stickstoff, Fluor, Aluminium, Silizium, Phosphor und Chlor, das/die den vorstehenden Bereichen hinzugefügt wird/werden, weiter erhöht werden.

**[0404]** Der Bereich **106d** dient als Kanal.

**[0405]** Ein Bereich des Isolierfilms **108**, der sich mit dem Oxidhalbleiterfilm **106** und dem leitfähigen Film **114** überlappt, dient als Gate-Isolierfilm. Außerdem dient ein Bereich des Isolierfilms **108**, der sich mit dem Oxidhalbleiterfilm **106** und den leitfähigen Filmen **110** und **112** überlappt, als Zwischenschicht-Isolierfilm.

**[0406]** Die leitfähigen Filme **110** und **112** dienen als Source-Elektrode und Drain-Elektrode. Der leitfähige Film **114** dient als Gate-Elektrode.

**[0407]** Bei dem Herstellungsprozess des bei dieser Ausführungsform beschriebenen Transistors **150** werden der leitfähige Film **114**, der als Gate-Elektrode dient, und die leitfähigen Filme **110** und **112**, die als Source-Elektrode und Drain-Elektrode dienen, zur gleichen Zeit ausgebildet. Demzufolge überlappt sich in dem Transistor **150** der leitfähige Film **114**

nicht mit den leitfähigen Filmen **110** und **112**, und eine parasitäre Kapazität, die zwischen dem leitfähigen Film **114** und jedem der leitfähigen Filme **110** und **112** gebildet wird, kann verringert werden. Demzufolge können in dem Fall, in dem ein großes Substrat als Substrat **102** verwendet wird, Signalverzögerungen in den leitfähigen Filmen **110** und **112** und dem leitfähigen Film **114** verringert werden.

**[0408]** Außerdem wird in dem Transistor **150** das Verunreinigungselement dem Oxidhalbleiterfilm **106** unter Verwendung der leitfähigen Filme **110** und **112** und des leitfähigen Films **114** als Masken hinzugefügt. Das heißt, dass der niederohmige Bereich in selbstausrichtender Weise ausgebildet werden kann.

**[0409]** Das Substrat **362**, das in **Fig. 17A** und **Fig. 17B** dargestellt wird, kann in angemessener Weise als Substrat **102** verwendet werden.

**[0410]** Der Isolierfilm **364**, der in **Fig. 17A** und **Fig. 17B** dargestellt wird, kann in angemessener Weise als Isolierfilm **104** verwendet werden.

**[0411]** Die Oxidhalbleiterfilme **266** und **366**, die in **Fig. 17A** und **Fig. 17B** dargestellt werden, können in angemessener Weise als Oxidhalbleiterfilm **106** verwendet werden.

**[0412]** Die Isolierfilme **272** und **372**, die in **Fig. 17A** und **Fig. 17B** dargestellt werden, können in angemessener Weise als Isolierfilm **108** verwendet werden.

**[0413]** Da die leitfähigen Filme **110** und **112** und der leitfähige Film **114** zur gleichen Zeit ausgebildet werden, werden sie unter Verwendung der gleichen Materialien ausgebildet und weisen die gleichen mehrschichtigen Strukturen auf.

**[0414]** Die leitfähigen Filme **368** und **370**, der leitfähige Film **374**, die leitfähigen Filme **268** und **270**, der leitfähige Film **261** und der leitfähige Film **274**, die in **Fig. 17A** und **Fig. 17B** dargestellt werden, können in angemessener Weise als leitfähige Filme **110** und **112** und leitfähiger Film **114** verwendet werden.

**[0415]** Der Isolierfilm **116** kann mit einer einzelnen Schicht oder einer Schichtanordnung unter Verwendung von einem Oxidisolierfilm und/oder einem Nitridisolierfilm ausgebildet werden. Es sei angemerkt, dass ein Oxidisolierfilm vorzugsweise mindestens für einen Bereich des Isolierfilms **116** verwendet wird, der in Kontakt mit dem Oxidhalbleiterfilm **106** ist, um die Eigenschaften der Grenzfläche zu dem Oxidhalbleiterfilm **106** zu verbessern. Ein Oxidisolierfilm, der beim Erwärmen Sauerstoff abgibt, wird vorzugsweise für den Isolierfilm **116** verwendet, wobei in diesem Falle Sauerstoff, der in dem Isolierfilm **116** enthalten ist, auf Grund einer Wärmebehandlung zu dem Oxidhalbleiterfilm **106** wandern kann.

**[0416]** Der Isolierfilm **116** kann mit einer einzelnen Schicht oder einer Schichtanordnung unter Verwendung von beispielsweise einem oder mehreren von Siliziumoxid, Siliziumoxynitrid, Siliziumnitridoxid, Siliziumnitrid, Aluminiumoxid, Hafniumoxid, Galliumoxid, einem Ga-Zn-Oxid und dergleichen ausgebildet werden.

**[0417]** Der Isolierfilm **118** ist vorzugsweise ein Film, der als Barrierefilm gegen Wasserstoff, Wasser oder dergleichen von außen dient. Der Isolierfilm **118** kann mit einer einzelnen Schicht oder einer Schichtanordnung unter Verwendung von beispielsweise einem oder mehreren von Siliziumnitrid, Siliziumnitridoxid, Aluminiumoxid und dergleichen ausgebildet werden.

**[0418]** Die Dicken der Isolierfilme **116** und **118** können jeweils größer als oder gleich 30 nm und kleiner als oder gleich 500 nm, oder größer als oder gleich 100 nm und kleiner als oder gleich 400 nm sein.

**[0419]** Es sei angemerkt, dass in ähnlicher Weise wie beim Transistor **394**, der in **Fig. 17A** und **Fig. 17B** dargestellt wird, der Transistor **150** eine Dual-Gate-Struktur aufweisen kann, bei der ein leitfähiger Film unter dem Isolierfilm **104** bereitgestellt ist, so dass er sich mit dem Oxidisolierfilm **106** überlappt.

<Strukturbeispiel 5 des Transistors>

**[0420]** Als Nächstes wird eine weitere Struktur des Transistors, der in der Licht emittierenden Vorrichtung enthalten ist, anhand von **Fig. 25A** bis **Fig. 25C** sowie **Fig. 26A** und **Fig. 26B** beschrieben.

**[0421]** **Fig. 25A** bis **Fig. 25C** sind eine Draufsicht und Querschnittsansichten eines Transistors **450**, der in der Licht emittierenden Vorrichtung enthalten ist. **Fig. 25A** ist eine Draufsicht auf den Transistor **450**, **Fig. 25B** ist eine Querschnittsansicht, die entlang der Strichpunktlinie Y3-Y4 in **Fig. 25A** entnommen wurde, und **Fig. 25C** ist eine Querschnittsansicht, die entlang der Strichpunktlinie X3-X4 in **Fig. 25A** entnommen wurde.

**[0422]** Der Transistor **450**, der in **Fig. 25A** bis **Fig. 25C** dargestellt wird, umfasst einen Oxidhalbleiterfilm **406** über einem Isolierfilm **404**, der über einem Substrat **402** ausgebildet ist, einen Isolierfilm **408** in Kontakt mit dem Oxidhalbleiterfilm **406**, einen leitfähigen Film **414**, der sich mit dem Oxidhalbleiterfilm **406** überlappt, wobei der Isolierfilm **408** dazwischen bereitgestellt ist, einen Isolierfilm **418** in Kontakt mit dem Oxidhalbleiterfilm **406**, einen Isolierfilm **416**, der über dem Isolierfilm **418** ausgebildet ist, einen leitfähigen Film **410** in Kontakt mit dem Oxidhalbleiterfilm **406** in einer Öffnung **440a**, die in den Isolierfilmen **418** und **416** ausgebildet ist, und einen leitfähigen Film **412** in Kontakt mit dem Oxidhalbleiterfilm **406** in einer Öffnung.

nung **440b**, die in den Isolierfilmen **418** und **416** ausgebildet ist.

**[0423]** Der leitfähige Film **414** des Transistors **450** dient als Gate-Elektrode. Die leitfähigen Filme **410** und **412** dienen als Source-Elektrode und Drain-Elektrode.

**[0424]** Bereiche des Oxidhalbleiterfilms **406**, die sich nicht mit den leitfähigen Filmen **410** und **412** und dem leitfähigen Film **414** überlappen, enthalten jeweils ein Element, das eine Sauerstofffehlstelle bildet. Ein Element, das eine Sauerstofffehlstelle bildet, wird nachstehend als Verunreinigungselement bezeichnet. Typische Beispiele für ein Verunreinigungselement sind Wasserstoff, Bor, Kohlenstoff, Stickstoff, Fluor, Aluminium, Silizium, Phosphor, Chlor, ein Edelgaselement und dergleichen. Typische Beispiele für ein Edelgaselement sind Helium, Neon, Argon, Krypton und Xenon.

**[0425]** Wenn das Verunreinigungselement dem Oxidhalbleiterfilm hinzugefügt wird, wird eine Bindung zwischen einem Metallelement und Sauerstoff in dem Oxidhalbleiterfilm getrennt, wodurch eine Sauerstofffehlstelle gebildet wird. Wenn das Verunreinigungselement dem Oxidhalbleiterfilm hinzugefügt wird, wird Wasserstoff, der an ein Metallelement in dem Oxidhalbleiterfilm gebunden ist, an das Verunreinigungselement gebunden, wodurch Wasserstoff von dem Metallelement gelöst wird und folglich eine Sauerstofffehlstelle gebildet wird. Demzufolge weist der Oxidhalbleiterfilm eine höhere Ladungsträgerdichte auf, und somit wird seine Leitfähigkeit erhöht.

**[0426]** Hier ist **Fig. 26A** eine vergrößerte Teilaussicht des Oxidhalbleiterfilms **406**. Der Oxidhalbleiterfilm **406** umfasst, wie in **Fig. 26A** dargestellt, einen Bereich **406b**, der in Kontakt mit den leitfähigen Filmen **410** und **412** oder dem Isolierfilm **418** ist, und einen Bereich **406d**, der in Kontakt mit dem Isolierfilm **408** ist. Es sei angemerkt, dass in dem Fall, in dem der leitfähige Film **414** eine sich verjüngende Seitenfläche aufweist, der Oxidhalbleiterfilm **406** einen Bereich **406c** umfassen kann, der sich mit einem sich verjüngenden Abschnitt des leitfähigen Films **414** überlappt.

**[0427]** Der Bereich **406b** dient als niederohmiger Bereich. Der Bereich **406b** enthält mindestens ein Edelgaselement und Wasserstoff als Verunreinigungselemente. Es sei angemerkt, dass in dem Fall, in dem der leitfähige Film **414** eine sich verjüngende Seitenfläche aufweist, das Verunreinigungselement über den sich verjüngenden Abschnitt des leitfähigen Films **414** dem Bereich **406c** hinzugefügt wird; demzufolge enthält der Bereich **406c** das Verunreinigungselement, jedoch ist die Konzentration des Edelgaselements, das ein Beispiel für das Verun-

reinigungselement des Bereichs **406c** ist, niedriger als diejenige in dem Bereich **406b**. Durch die Bereiche **406c** kann die Source-Drain-Spannungsfestigkeit des Transistors erhöht werden.

**[0428]** In dem Fall, in dem der Oxidhalbleiterfilm **406** durch ein Sputterverfahren ausgebildet wird, enthalten die Bereiche **406b** bis **406d** jeweils das Edelgaselement, und sind die Konzentrationen der Edelgaselemente in den Bereichen **406b** und **406c** höher als diejenigen in dem Bereich **406d**. Dies liegt darin begründet, dass in dem Fall, in dem der Oxidhalbleiterfilm **406** durch ein Sputterverfahren ausgebildet wird, das Edelgaselement in dem Oxidhalbleiterfilm **406** enthalten ist, da das Edelgaselement als Sputtergas verwendet wird, und das Edelgaselement absichtlich dem Oxidhalbleiterfilm **406** hinzugefügt wird, um Sauerstofffehlstellen in den Bereichen **406b** und **406c** zu bilden. Es sei angemerkt, dass ein Edelgaselement, das sich von demjenigen in dem Bereich **406d** unterscheidet, den Bereichen **406b** und **406c** hinzugefügt werden kann.

**[0429]** Da der Bereich **406b** in Kontakt mit dem Isolierfilm **418** ist, ist die Wasserstoffkonzentration in dem Bereich **406b** höher als diejenige in dem Bereich **406d**. Außerdem ist in dem Fall, in dem Wasserstoff aus dem Bereich **406b** in den Bereich **406c** diffundiert, die Wasserstoffkonzentration in dem Bereich **406c** höher als diejenige in dem Bereich **406d**. Jedoch ist die Wasserstoffkonzentration in dem Bereich **406b** höher als diejenige in dem Bereich **406c**.

**[0430]** In den Bereichen **406b** und **406c** können die Wasserstoffkonzentrationen, die durch Sekundärionenmassenspektroskopie (SIMS) gemessen werden, höher als oder gleich  $8 \times 10^{19}$  Atome/cm<sup>3</sup>, höher als oder gleich  $1 \times 10^{20}$  Atome/cm<sup>3</sup>, oder höher als oder gleich  $5 \times 10^{20}$  Atome/cm<sup>3</sup> sein. Es sei angemerkt, dass die Wasserstoffkonzentration in dem Bereich **406d**, die durch Sekundärionenmassenspektroskopie gemessen wird, niedriger als oder gleich  $5 \times 10^{19}$  Atome/cm<sup>3</sup>, niedriger als oder gleich  $1 \times 10^{19}$  Atome/cm<sup>3</sup>, niedriger als oder gleich  $5 \times 10^{18}$  Atome/cm<sup>3</sup>, niedriger als oder gleich  $1 \times 10^{18}$  Atome/cm<sup>3</sup>, niedriger als oder gleich  $5 \times 10^{17}$  Atome/cm<sup>3</sup>, oder niedriger als oder gleich  $1 \times 10^{16}$  Atome/cm<sup>3</sup> sein kann.

**[0431]** In dem Fall, in dem Bor, Kohlenstoff, Stickstoff, Fluor, Aluminium, Silizium, Phosphor oder Chlor dem Oxidhalbleiterfilm **406** als Verunreinigungselement hinzugefügt wird, enthalten lediglich die Bereiche **406b** und **406c** das Verunreinigungselement. Demzufolge sind die Konzentrationen des Verunreinigungselementes in den Bereichen **406b** und **406c** höher als diejenige in dem Bereich **406d**. Es sei angemerkt, dass die Konzentrationen des Verunreinigungselementes in den Bereichen **406b** und **406c**, die durch Sekundärionenmassenspektroskopie gemessen wurden, höher als oder gleich  $1 \times 10^{18}$  Atome/

cm<sup>3</sup> und niedriger als oder gleich  $1 \times 10^{22}$  Atome/cm<sup>3</sup>, höher als oder gleich  $1 \times 10^{19}$  Atome/cm<sup>3</sup> und niedriger als oder gleich  $1 \times 10^{21}$  Atome/cm<sup>3</sup>, oder höher als oder gleich  $5 \times 10^{19}$  Atome/cm<sup>3</sup> und niedriger als oder gleich  $5 \times 10^{20}$  Atome/cm<sup>3</sup> sein können.

[0432] Die Bereiche **406b** und **406c** weisen auf Grund des Hinzufügens des Edelgaselements höhere Wasserstoffkonzentrationen und eine größere Menge an Sauerstofffehlstellen auf als der Bereich **406d**. Demzufolge weisen die Bereiche **406b** und **406c** eine höhere Leitfähigkeit auf und dienen als niederohmige Bereiche. Der spezifische Widerstand der Bereiche **406b** und **406c** kann typischerweise höher als oder gleich  $1 \times 10^{-3}$  Ωcm und niedriger als  $1 \times 10^{-4}$  Ωcm, oder höher als oder gleich  $1 \times 10^{-3}$  Ωcm und niedriger als  $1 \times 10^{-1}$  Ωcm sein.

[0433] Es sei angemerkt, dass dann, wenn die Menge an Wasserstoff in jedem der Bereiche **406b** und **406c** gleich der oder kleiner als die darin enthaltene Menge an Sauerstofffehlstellen ist, Wasserstoff leicht durch Sauerstofffehlstellen eingefangen wird und mit geringerer Wahrscheinlichkeit in den Bereich **406d** diffundiert, der als Kanal dient. Folglich kann ein selbstleitender Transistor erhalten werden.

[0434] Der Bereich **406d** dient als Kanal.

[0435] Außerdem könnte, nachdem das Verunreinigungselement dem Oxidhalbleiterfilm **406** unter Verwendung des leitfähigen Films **414** als Maske hinzugefügt worden ist, die Fläche des leitfähigen Films **414** verkleinert werden, wenn dieser von oben betrachtet wird (siehe **Fig. 26B**). Insbesondere wird, nachdem das Verunreinigungselement dem Oxidhalbleiterfilm **406** hinzugefügt worden ist, ein Verschlankungsprozess an einer Maske (z. B. einem Fotolack) über dem leitfähigen Film **414** durchgeführt. Anschließend werden der leitfähige Film **414** und der Isolierfilm **408** unter Verwendung der Maske geätzt. Durch diesen Schritt kann ein leitfähiger Film **414a** und ein Isolierfilm **408a**, die in **Fig. 26B** dargestellt werden, ausgebildet werden. Als Verschlankungsprozess kann beispielsweise ein Veraschungsprozess unter Verwendung eines Sauerstoffradikals oder dergleichen verwendet werden.

[0436] Folglich wird ein Offset-Bereich **406e** zwischen dem Bereich **406c** und dem Bereich **406d**, der in dem Oxidhalbleiterfilm **406** als Kanal dient, ausgebildet. Es sei angemerkt, dass die Länge des Offset-Bereichs **406e** in der Kanallängsrichtung auf weniger als 0,1 µm festgelegt wird, wodurch eine Verringerung des Durchlassstroms des Transistors unterdrückt werden kann.

[0437] Das Substrat **362**, das in **Fig. 17A** und **Fig. 17B** dargestellt wird, kann in angemessener

Weise als Substrat **402** verwendet werden, das in **Fig. 25A** bis **Fig. 25C** dargestellt wird.

[0438] Der Isolierfilm **364**, der in **Fig. 17A** und **Fig. 17B** dargestellt wird, kann in angemessener Weise als Isolierfilm **404** verwendet werden, der in **Fig. 25A** bis **Fig. 25C** dargestellt wird.

[0439] Die Oxidhalbleiterfilme **266** und **366**, die in **Fig. 17A** und **Fig. 17B** dargestellt werden, können in angemessener Weise als Oxidhalbleiterfilm **406** verwendet werden, der in **Fig. 25A** bis **Fig. 25C** dargestellt wird.

[0440] Die Isolierfilme **272** und **372**, die in **Fig. 17A** und **Fig. 17B** dargestellt werden, können in angemessener Weise als Isolierfilm **408** verwendet werden, der in **Fig. 25A** bis **Fig. 25C** dargestellt wird.

[0441] Die leitfähigen Filme **368** und **370**, der leitfähige Film **374**, die leitfähigen Filme **268** und **270**, der leitfähige Film **261** und der leitfähige Film **274**, die in **Fig. 17A** und **Fig. 17B** dargestellt werden, können in angemessener Weise als leitfähige Filme **410** und **412** und leitfähiger Film **414** verwendet werden, die in **Fig. 25A** bis **Fig. 25C** dargestellt werden.

[0442] Der Isolierfilm **116**, der in **Fig. 23A** bis **Fig. 23C** dargestellt wird, kann in angemessener Weise als Isolierfilm **416** verwendet werden, der in **Fig. 25A** bis **Fig. 25C** dargestellt wird.

[0443] Der Isolierfilm **376**, der in **Fig. 17A** und **Fig. 17B** dargestellt wird, kann in angemessener Weise als Isolierfilm **418** verwendet werden, der in **Fig. 25A** bis **Fig. 25C** dargestellt wird.

[0444] Die Dicken der Isolierfilme **416** und **418** können jeweils größer als oder gleich 30 nm und kleiner als oder gleich 500 nm, oder größer als oder gleich 100 nm und kleiner als oder gleich 400 nm sein.

[0445] In dem Transistor **450** überlappt sich der leitfähige Film **414** nicht mit den leitfähigen Filmen **410** und **412**, und eine parasitäre Kapazität, die zwischen dem leitfähigen Film **414** und jedem der leitfähigen Filme **410** und **412** gebildet wird, kann verringert werden. Demzufolge können in dem Fall, in dem ein großes Substrat als Substrat **402** verwendet wird, Signalverzögerungen in den leitfähigen Filmen **410** und **412** und dem leitfähigen Film **414** verringert werden.

[0446] Außerdem wird in dem Transistor **450** das Verunreinigungselement dem Oxidhalbleiterfilm **406** unter Verwendung des leitfähigen Films **414** als Maske hinzugefügt. Das heißt, dass der niederohmige Bereich in selbstausrichtender Weise ausgebildet werden kann.

**[0447]** Es sei angemerkt, dass in ähnlicher Weise wie bei dem in **Fig. 17A** und **Fig. 17B** dargestellten Transistor **394** der Transistor **450** eine Dual-Gate-Struktur aufweisen kann, bei der ein leitfähiger Film unter dem Isolierfilm **404** bereitgestellt ist, so dass sich dieser mit dem Oxidhalbleiterfilm **406** überlappt.

**[0448]** Die Struktur, die vorstehend bei dieser Ausführungsform beschrieben worden ist, kann in angemessener Weise mit einer beliebigen der Strukturen kombiniert werden, die bei den anderen Ausführungsformen beschrieben werden.

[Ausführungsform 3]

**[0449]** Bei dieser Ausführungsform werden Modifikationsbeispiele für die Transistoren, die bei dem Pixelabschnitt und der Treiberschaltung der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung verwendet werden, anhand von **Fig. 27A** bis **Fig. 27F**, **Fig. 28A** bis **Fig. 28F** und **Fig. 29A** bis **Fig. 29E** beschrieben. Ein Transistor, der in **Fig. 27A** bis **Fig. 27F** dargestellt wird, umfasst einen Oxidhalbleiterfilm **828**, der über einem Isolierfilm **824** ausgebildet ist, der sich über einem Substrat **821** befindet, einen Isolierfilm **837**, der in Kontakt mit dem Oxidhalbleiterfilm **828** ist, und einen leitfähigen Film **840**, der in Kontakt mit dem Isolierfilm **837** ist und sich mit dem Oxidhalbleiterfilm **828** überlappt. Es sei angemerkt, dass der Isolierfilm **837** als Gate-Isolierfilm dient. Der leitfähige Film **840** dient als Gate-Elektrode.

**[0450]** Außerdem umfasst der Transistor einen Isolierfilm **846** in Kontakt mit dem Oxidhalbleiterfilm **828** und einen Isolierfilm **847** in Kontakt mit dem Isolierfilm **846**. Des Weiteren umfasst der Transistor leitfähige Filme **856** und **857**, die in Kontakt mit dem Oxidhalbleiterfilm **828** in Öffnungen sind, die in den Isolierfilmen **846** und **847** ausgebildet sind. Es sei angemerkt, dass die leitfähigen Filme **856** und **857** als Source-Elektrode und Drain-Elektrode dienen. Des Weiteren sind ein Isolierfilm **862** in Kontakt mit dem Isolierfilm **847** und den leitfähigen Filmen **856** und **857** bereitgestellt.

**[0451]** Als Strukturen für den Transistor, der bei dieser Ausführungsform beschrieben wird, und als leitfähiger Film und als Isolierfilm in Kontakt mit den Strukturen können die Strukturen des bei der vorstehenden Ausführungsform beschriebenen Transistors, der leitfähige Film und der Isolierfilm in Kontakt mit den Strukturen in angemessener Weise verwendet werden.

**[0452]** Bei dem Transistor, der in **Fig. 27A** dargestellt wird, umfasst der Oxidhalbleiterfilm **828** einen Bereich **828a**, der sich mit dem leitfähigen Film **840** überlappt, und Bereiche **828b** und **828c**, die ein Verunreinigungselement enthalten. Die Bereiche **828b**

und **828c** werden derart ausgebildet, dass der Bereich **828a** dazwischen bereitgestellt ist. Die leitfähigen Filme **856** und **857** sind in Kontakt mit den Bereichen **828b** bzw. **828c**. Der Bereich **828a** dient als Kanalbereich. Die Bereiche **828b** und **828c** weisen einen niedrigeren spezifischen Widerstand auf als der Bereich **828a** und können als niederohmige Bereiche bezeichnet werden. Die Bereiche **828b** und **828c** dienen als Source-Bereich und Drain-Bereich.

**[0453]** Alternativ wird, wie bei dem in **Fig. 27B** dargestellten Transistor, ein Verunreinigungselement nicht notwendigerweise Bereichen **828d** und **828e** des Oxidhalbleiterfilms **828** hinzugefügt, die in Kontakt mit den leitfähigen Filmen **856** bzw. **857** sind. In diesem Fall sind die Bereiche **828b** und **828c**, die ein Verunreinigungselement enthalten, zwischen dem Bereich **828a** und den Bereichen **828d** und **828e** in Kontakt mit den leitfähigen Filmen **856** und **857** bereitgestellt. Die Bereiche **828d** und **828e** weisen eine Leitfähigkeit auf, wenn eine Spannung an die leitfähigen Filme **856** und **857** angelegt wird; demzufolge dienen die Bereiche **828d** und **828e** als Source-Bereich und Drain-Bereich.

**[0454]** Es sei angemerkt, dass der in **Fig. 27B** dargestellte Transistor derart ausgebildet werden kann, dass, nachdem die leitfähigen Filme **856** und **857** ausgebildet worden sind, dem Oxidhalbleiterfilm ein Verunreinigungselement unter Verwendung des leitfähigen Films **840** und der leitfähigen Filme **856** und **857** als Masken hinzugefügt wird.

**[0455]** Ein Endabschnitt des leitfähigen Films **840** kann eine sich verjüngende Form aufweisen. Das heißt: Der Winkel  $\theta_1$  zwischen einer Oberfläche, an der der Isolierfilm **837** und der leitfähige Film **840** in Kontakt miteinander sind, und einer Seitenfläche des leitfähigen Films **840** kann kleiner als  $90^\circ$ , größer als oder gleich  $10^\circ$  und kleiner als oder gleich  $85^\circ$ , größer als oder gleich  $15^\circ$  und kleiner als oder gleich  $85^\circ$ , größer als oder gleich  $30^\circ$  und kleiner als oder gleich  $85^\circ$ , größer als oder gleich  $45^\circ$  und kleiner als oder gleich  $85^\circ$ , oder größer als oder gleich  $60^\circ$  und kleiner als oder gleich  $85^\circ$  sein. Wenn der Winkel  $\theta_1$  kleiner als  $90^\circ$ , größer als oder gleich  $10^\circ$  und kleiner als oder gleich  $85^\circ$ , größer als oder gleich  $15^\circ$  und kleiner als oder gleich  $85^\circ$ , größer als oder gleich  $30^\circ$  und kleiner als oder gleich  $85^\circ$ , größer als oder gleich  $45^\circ$  und kleiner als oder gleich  $85^\circ$ , oder größer als oder gleich  $60^\circ$  und kleiner als oder gleich  $85^\circ$  ist, kann die Abdeckung der Seitenflächen des Isolierfilms **837** und des leitfähigen Films **840** mit dem Isolierfilm **846** verbessert werden.

**[0456]** Als Nächstes werden Modifikationsbeispiele für die Bereiche **828b** und **828c** beschrieben. **Fig. 27C** bis **Fig. 27F** sind jeweils eine vergrößerte Ansicht der Umgebung des in **Fig. 27A** dargestellten Oxidhalbleiterfilms **828**. Die Kanallänge  $L$  gibt die

Entfernung zwischen einem Paar von Bereichen, die ein Verunreinigungselement enthalten, an.

**[0457]** Wie in **Fig. 27C** in einer Querschnittsansicht in der Kanallängsrichtung dargestellt, sind die Grenzflächen zwischen dem Bereich **828a** und den Bereichen **828b** und **828c** mit dem Endabschnitt des leitfähigen Films **840** ausgerichtet oder im Wesentlichen ausgerichtet, wobei der Isolierfilm **837** dazwischen bereitgestellt ist. Das heißt, dass die Grenzflächen zwischen dem Bereich **828a** und den Bereichen **828b** und **828c** mit dem Endabschnitt des leitfähigen Films **840** ausgerichtet sind oder im Wesentlichen ausgerichtet sind, wenn diese von oben betrachtet werden.

**[0458]** Alternativ weist der Bereich **828a**, wie in **Fig. 27D** in einer Querschnittsansicht in der Kanallängsrichtung dargestellt, einen Bereich auf, der sich nicht mit dem leitfähigen Film **840** überlappt. Der Bereich dient als Offset-Bereich. Die Länge des Offset-Bereichs in der Kanallängsrichtung wird als  $L_{off}$  bezeichnet. Wenn eine Vielzahl von Offset-Bereichen bereitgestellt ist, gibt  $L_{off}$  die Länge eines Offset-Bereichs an. Es sei angemerkt, dass  $L_{off}$  in der Kanallänge  $L$  enthalten ist. Es sei angemerkt, dass  $L_{off}$  kleiner als 20%, kleiner als 10%, kleiner als 5% oder kleiner als 2% der Kanallänge  $L$  ist.

**[0459]** Alternativ weisen die Bereiche **828b** und **828c**, wie in **Fig. 27E** in einer Querschnittsansicht in der Kanallängsrichtung dargestellt, jeweils einen Bereich auf, der sich mit dem leitfähigen Film **840** überlappt, wobei der Isolierfilm **837** dazwischen bereitgestellt ist. Die Bereiche dienen als Überlappungsbereich. Der Überlappungsbereich in der Kanallängsrichtung wird als  $L_{ov}$  bezeichnet. Es sei angemerkt, dass  $L_{ov}$  kleiner als 20%, kleiner als 10%, kleiner als 5% oder kleiner als 2% der Kanallänge  $L$  ist.

**[0460]** Alternativ ist ein Bereich **828f**, wie in **Fig. 27F** in einer Querschnittsansicht in der Kanallängsrichtung dargestellt, zwischen dem Bereich **828a** und dem Bereich **828b** bereitgestellt, und ein Bereich **828g** ist zwischen dem Bereich **828a** und dem Bereich **828c** bereitgestellt. Die Bereiche **828f** und **828g** weisen niedrigere Konzentrationen eines Verunreinigungselementes und einen höheren spezifischen Widerstand auf als die Bereiche **828b** und **828c**. Obwohl sich die Bereiche **828f** und **828g** in diesem Fall mit dem Isolierfilm **837** überlappen, können sie sich mit dem Isolierfilm **837** und dem leitfähigen Film **840** überlappen.

**[0461]** Es sei angemerkt, dass in **Fig. 27C** bis **Fig. 27F** der in **Fig. 27A** dargestellte Transistor beschrieben wird; jedoch kann bei dem in **Fig. 27B** dargestellten Transistor in angemessener Weise eine beliebige der Strukturen in **Fig. 27C** bis **Fig. 27F** zur Anwendung kommen.

**[0462]** Bei dem Transistor, der in **Fig. 28A** dargestellt wird, ist der Endabschnitt des Isolierfilms **837** weiter außen als der Endabschnitt des leitfähigen Films **840** positioniert. Das heißt, dass der Isolierfilm **837** eine Form aufweist, bei der sich der Endabschnitt über den Endabschnitt des leitfähigen Films **840** hinaus erstreckt. Der Isolierfilm **846** kann von dem Bereich **828a** ferngehalten werden; demzufolge kann das Eindringen von Stickstoff, Wasserstoff und dergleichen, die in dem Isolierfilm **846** enthalten sind, in den Bereich **828a**, der als Kanalbereich dient, unterdrückt werden.

**[0463]** Bei dem in **Fig. 28B** dargestellten Transistor weisen der Isolierfilm **837** und der leitfähige Film **840** jeweils eine sich verjüngende Form auf, und die Winkel der sich verjüngenden Formen unterscheiden sich voneinander. Das heißt: Der Winkel  $\theta_1$  zwischen einer Oberfläche, an der der Isolierfilm **837** und der leitfähige Film **840** in Kontakt miteinander sind, und einer Seitenfläche des leitfähigen Films **840** unterscheidet sich von einem Winkel  $\theta_2$  zwischen einer Oberfläche, an der der Oxidhalbleiterfilm **828** und der Isolierfilm **837** in Kontakt miteinander sind, und der Seitenfläche des Isolierfilms **837**. Der Winkel  $\theta_2$  kann kleiner als  $90^\circ$ , größer als oder gleich  $30^\circ$  und kleiner als oder gleich  $85^\circ$ , oder größer als oder gleich  $45^\circ$  und kleiner als oder gleich  $70^\circ$  sein. Wenn beispielsweise der Winkel  $\theta_2$  kleiner als der Winkel  $\theta_1$  ist, wird die Abdeckung mit dem Isolierfilm **846** verbessert. Im Gegensatz dazu kann der Transistor miniaturisiert werden, wenn der Winkel  $\theta_2$  größer als der Winkel  $\theta_1$  ist.

**[0464]** Als Nächstes werden Modifikationsbeispiele für die Bereiche **828b** und **828c** anhand von **Fig. 28C** bis **Fig. 28F** beschrieben. **Fig. 28C** bis **Fig. 28F** sind jeweils eine vergrößerte Ansicht der Umgebung des in **Fig. 28A** dargestellten Oxidhalbleiterfilms **828**.

**[0465]** Wie in **Fig. 28C** in einer Querschnittsansicht in der Kanallängsrichtung dargestellt, sind die Grenzflächen zwischen dem Bereich **828a** und den Bereichen **828b** und **828c** mit dem Endabschnitt des leitfähigen Films **840** ausgerichtet oder im Wesentlichen ausgerichtet, wobei der Isolierfilm **837** dazwischen bereitgestellt ist. Das heißt, dass die Grenzflächen zwischen dem Bereich **828a** und den Bereichen **828b** und **828c** mit dem Endabschnitt des leitfähigen Films **840** ausgerichtet sind oder im Wesentlichen ausgerichtet sind, wenn diese von oben betrachtet werden.

**[0466]** Alternativ weist der Bereich **828a**, wie in **Fig. 28D** in einer Querschnittsansicht in der Kanallängsrichtung dargestellt, einen Bereich auf, der sich nicht mit dem leitfähigen Film **840** überlappt. Der Bereich dient als Offset-Bereich. Das heißt, dass die Endabschnitte der Bereiche **828b** und **828c** mit dem Endabschnitt des leitfähigen Films **837** ausgerichtet sind oder im Wesentlichen ausgerichtet sind und sich

nicht mit dem leitfähigen Film **840** überlappen, wenn diese von oben betrachtet werden.

**[0467]** Alternativ weisen die Bereiche **828b** und **828c**, wie in **Fig. 28E** in einer Querschnittsansicht in der Kanallängsrichtung dargestellt, jeweils einen Bereich auf, der sich mit dem leitfähigen Film **840** überlappt, wobei der Isolierfilm **837** dazwischen bereitgestellt ist. Ein derartiger Bereich wird als Überlappungsbereich bezeichnet. Das heißt, dass sich die Endabschnitte der Bereiche **828b** und **828c** mit dem leitfähigen Film **840** überlappen, wenn diese von oben betrachtet werden.

**[0468]** Der Bereich **828f** ist, wie in **Fig. 28F** in einer Querschnittsansicht in der Kanallängsrichtung dargestellt, zwischen dem Bereich **828a** und dem Bereich **828b** bereitgestellt, und der Bereich **828g** ist zwischen dem Bereich **828a** und dem Bereich **828c** bereitgestellt. Die Bereiche **828f** und **828g** weisen niedrigere Konzentrationen eines Verunreinigungselements und einen höheren spezifischen Widerstand auf als die Bereiche **828b** und **828c**. Obwohl sich die Bereiche **828f** und **828g** in diesem Fall mit dem Isolierfilm **837** überlappen, können sie sich mit dem Isolierfilm **837** und dem leitfähigen Film **840** überlappen.

**[0469]** Es sei angemerkt, dass in **Fig. 28C** bis **Fig. 28F** der in **Fig. 28A** dargestellte Transistor beschrieben wird; jedoch kann bei dem in **Fig. 28B** dargestellten Transistor in angemessener Weise eine beliebige der Strukturen in **Fig. 28C** bis **Fig. 28F** zur Anwendung kommen.

**[0470]** Bei dem Transistor, der in **Fig. 29A** dargestellt wird, weist der leitfähige Film **840** eine mehrschichtige Struktur auf, die einen leitfähigen Film **840a** in Kontakt mit dem Isolierfilm **837** und einen leitfähigen Film **840b** in Kontakt mit dem leitfähigen Film **840a** umfasst. Der Endabschnitt des leitfähigen Films **840a** ist weiter außen als der Endabschnitt des leitfähigen Films **840b** positioniert. Das heißt, dass der leitfähige Film **840a** eine Form aufweist, bei der sich der Endabschnitt über den Endabschnitt des leitfähigen Films **840b** hinaus erstreckt.

**[0471]** Als Nächstes werden Modifikationsbeispiele für die Bereiche **828b** und **828c** beschrieben. **Fig. 29B** bis **Fig. 29E** sind jeweils eine vergrößerte Ansicht der Umgebung des in **Fig. 29A** dargestellten Oxidhalbleiterfilms **828**.

**[0472]** Wie in **Fig. 29B** in einer Querschnittsansicht in der Kanallängsrichtung dargestellt, sind die Grenzflächen zwischen dem Bereich **828a** und den Bereichen **828b** und **828c** mit dem Endabschnitt des leitfähigen Films **840a** ausgerichtet oder im Wesentlichen ausgerichtet, wobei der Isolierfilm **837** dazwischen bereitgestellt ist. Das heißt, dass die Grenzflächen

zwischen dem Bereich **828a** und den Bereichen **828b** und **828c** mit dem Endabschnitt des leitfähigen Films **840** ausgerichtet sind oder im Wesentlichen ausgerichtet sind, wenn diese von oben betrachtet werden.

**[0473]** Alternativ weist der Bereich **828a**, wie in **Fig. 29C** in einer Querschnittsansicht in der Kanallängsrichtung dargestellt, einen Bereich auf, der sich nicht mit dem leitfähigen Film **840** überlappt. Der Bereich dient als Offset-Bereich. Das heißt, dass sich die Endabschnitte der Bereiche **828b** und **828c** nicht mit dem leitfähigen Film **840a** überlappen, wenn diese von oben betrachtet werden.

**[0474]** Wie in **Fig. 29D** in einer Querschnittsansicht in der Kanallängsrichtung dargestellt, weisen die Bereiche **828b** und **828c**, jeweils einen Bereich auf, der sich mit dem leitfähigen Film **840** überlappt, insbesondere mit dem leitfähigen Film **840a**. Ein derartiger Bereich wird als Überlappungsbereich bezeichnet. Das heißt, dass sich die Endabschnitte der Bereiche **828b** und **828c** mit dem leitfähigen Film **840a** überlappen, wenn diese von oben betrachtet werden.

**[0475]** Wie in **Fig. 29E** in einer Querschnittsansicht in der Kanallängsrichtung dargestellt, ist der Bereich **828f** zwischen dem Bereich **828a** und dem Bereich **828b** bereitgestellt, und der Bereich **828g** ist zwischen dem Bereich **828a** und dem Bereich **828c** bereitgestellt. Das Verunreinigungselement wird den Bereichen **828f** und **828g** über den leitfähigen Film **840a** hinzugefügt; demzufolge weisen die Bereiche **828f** und **828g** niedrigere Konzentrationen eines Verunreinigungselementes und einen höheren spezifischen Widerstand auf als die Bereiche **828b** und **828c**. Es sei angemerkt, dass sich die Bereiche **828f** und **828g** mit dem leitfähigen Film **840a** oder dem leitfähigen Film **840b** überlappen können.

**[0476]** Der Endabschnitt des Isolierfilms **837** kann weiter außen als der Endabschnitt des leitfähigen Films **840a** positioniert werden.

**[0477]** Alternativ kann die Seitenfläche des Isolierfilms **837** gekrümmmt sein.

**[0478]** Alternativ kann der Isolierfilm **837** eine sich verjüngende Form aufweisen. Das heißt: Ein Winkel zwischen einer Oberfläche, an der der Oxidhalbleiterfilm **828** und der Isolierfilm **837** in Kontakt miteinander sind, und einer Seitenfläche des Isolierfilms **837** kann kleiner als  $90^\circ$ , bevorzugt größer als oder gleich  $30^\circ$  und kleiner als  $90^\circ$  sein.

**[0479]** Wie anhand von **Fig. 29A** bis **Fig. 29E** beschrieben worden ist, umfasst der Oxidhalbleiterfilm **828** die Bereiche **828f** und **828g**, die niedrigere Konzentrationen der Verunreinigungselemente und einen höheren spezifischen Widerstand aufweisen als die Bereiche **828b** und **828c**, wodurch das elektrische

sche Feld des Drain-Bereichs relaxiert werden kann. Demzufolge kann eine Verschlechterung des Transistors auf Grund des elektrischen Feldes des Drain-Bereichs, wie z. B. einer Verschiebung der Schwellenspannung des Transistors, verhindert werden.

**[0480]** Die Struktur, die vorstehend bei dieser Ausführungsform beschrieben worden ist, kann in angemessener Weise mit einer beliebigen der Strukturen kombiniert werden, die bei den anderen Ausführungsformen beschrieben werden.

[Ausführungsform 4]

**[0481]** Bei dieser Ausführungsform werden Beispiele einer Draufsicht und einer Querschnittsansicht des Pixels der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung beschrieben.

<Pixelanordnung>

**[0482]** **Fig.** 30 stellt ein Beispiel für eine Draufsicht auf das Pixel **11** dar, das in **Fig.** 1 dargestellt wird. Um die Anordnung des Pixels **11** zu erklären, wurden die Isolierfilme, die Pixel-Elektrode und das Licht emittierende Element **54** in **Fig.** 30 weggelassen.

**[0483]** Es sei angemerkt, dass vorausgesetzt wird, dass die Strukturen der Transistoren **55**, **56** und **57**, die in **Fig.** 30 dargestellt werden, jeweils derjenigen des Transistors **450**, der in **Fig.** 25A bis **Fig.** 25C dargestellt wird, entsprechen.

**[0484]** Der Transistor **56** umfasst einen leitfähigen Film **1003**, der als Gate dient, einen Halbleiterfilm **1004**, und leitfähige Filme **1005** und **1006**, die als Source und Drain dienen und elektrisch mit dem Halbleiterfilm **1004** verbunden sind. Der leitfähige Film **1003** dient als Leitung GL. Der leitfähige Film **1005** ist elektrisch über ein Kontaktloch mit einem leitfähigen Film **1001** verbunden, der als Leitung SL dient.

**[0485]** Der Transistor **57** umfasst den leitfähigen Film **1003**, der als Gate dient, einen Halbleiterfilm **1007**, und leitfähige Filme **1008** und **1009**, die als Source und Drain dienen und elektrisch mit dem Halbleiterfilm **1007** verbunden sind. Der leitfähige Film **1008** ist elektrisch über ein Kontaktloch mit einem leitfähigen Film **1002** verbunden, der als Leitung ML dient.

**[0486]** Der Transistor **55** umfasst einen leitfähigen Film **1010**, der als Gate dient, einen Halbleiterfilm **1007**, und leitfähige Filme **1009** und **1011**, die als Source und Drain dienen und elektrisch mit dem Halbleiterfilm **1007** verbunden sind. Der leitfähige Film **1011** dient als Leitung VL.

**[0487]** Der Kondensator **58** umfasst den Halbleiterfilm **1007**, der als erste Elektrode dient, den leitfähigen Film **1010**, der als zweite Elektrode dient, und einen Isolierfilm (nicht dargestellt), der zwischen dem Halbleiterfilm **1007** und dem leitfähigen Film **1010** bereitgestellt ist. Es wird bevorzugt, dass der Widerstand des Halbleiterfilms **1007** im ausreichenden Maße verringert wird, so dass der Halbleiterfilm **1007** als Elektrode dient.

**[0488]** Der leitfähige Film **1009** ist über den leitfähigen Film **1012** elektrisch mit einem leitfähigen Film **1013** (nicht dargestellt) verbunden, der als Pixel-Elektrode dient. Der leitfähige Film **1013** dient ebenfalls als Anode oder Kathode des Licht emittierenden Elements **54**.

**[0489]** Für den leitfähigen Film **1013** können beliebige Metalle, Legierungen, elektrisch leitende Verbindungen, Gemische dieser und dergleichen verwendet werden. Konkrete Beispiele sind Indiumoxid-Zinnoxid (Indiumzinnoxid, indium tin oxide (ITO)), Indiumoxid-Zinnoxid, das Silizium oder Siliziumoxid enthält, Indiumoxid-Zinkoxid (Indiumzinkoxid), Indiumoxid, das Wolframoxid und Zinkoxid enthält, Gold (Au), Platin (Pt), Nickel (Ni), Wolfram (W), Chrom (Cr), Molybdän (Mo), Eisen (Fe), Kobalt (Co), Kupfer (Cu), Palladium (Pd) und Titan (Ti). Außerdem können ein Element, das zur Gruppe 1 oder Gruppe 2 des Periodensystems gehört, beispielsweise ein Alkalimetall, wie z. B. Lithium (Li) oder Cäsium (Cs), ein Erdalkalimetall, wie z. B. Calcium (Ca) oder Strontium (Sr), Magnesium (Mg), eine Legierung, die ein derartiges Element enthält (MgAg, AlLi), ein Seltenerdmetall, wie z. B. Europium (Eu) oder Ytterbium (Yb), eine Legierung, die ein derartiges Element enthält, Graphen und dergleichen verwendet werden. Die Elektrode wird unter Verwendung eines Materials ausgebildet, das in angemessener Weise aus den oben aufgeführten ausgewählt wird, und so ausgebildet, dass sie eine optimale Dicke aufweist, so dass eine Top-Emission-Struktur, eine Bottom-Emission-Struktur oder eine Dual-Emission-Struktur selektiv ausgebildet werden kann.

**[0490]** Bei der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung kann ein Farbfilterverfahren zum Einsatz kommen, bei dem Vollfarbbilder unter Verwendung einer Kombination aus einem Farbfilter und einem Licht emittierenden Element angezeigt werden, das Licht einer einzelnen Farbe, wie z. B. Weiß, emittiert. Alternativ kann ein Verfahren zum Einsatz kommen, bei dem ein Vollfarbbild unter Verwendung einer Vielzahl Licht emittierender Elemente angezeigt wird, die Licht unterschiedlicher Farbtöne emittieren. Dieses Verfahren wird als Verfahren separater Farbgebung (separate coloring method) bezeichnet, da EL-Schichten, die jeweils zwischen einem Paar von Elektroden in einem

Licht emittierenden Element platziert werden, separat mit entsprechenden Farben eingefärbt werden.

**[0491]** Bei dem Verfahren separater Farbgebung werden im Allgemeinen EL-Schichten separat durch Aufdampfen unter Verwendung einer Maske, wie z. B. einer Metall-Maske, aufgebracht. Daher hängt die Größe der Pixel von der Genauigkeit der separaten Abscheidung der EL-Schichten mittels Aufdampfen ab. Andererseits müssen bei dem Farbfilterverfahren im Unterschied zu dem Verfahren separater Farbgebung EL-Schichten nicht separat ausgebildet werden. Dementsprechend können Pixel leichter verkleinert werden als bei dem Verfahren separater Farbgebung; somit kann ein hochauflösender Pixelabschnitt erhalten werden.

**[0492]** Bei der Top-Emission-Struktur wird das von einem Licht emittierenden Element emittierte Licht nicht durch ein Element, wie z. B. eine Leitung, einen Transistor oder einen Kondensator, blockiert, so dass die Effizienz der Lichtextraktion von einem Pixel gegenüber der Bottom-Emission-Struktur verbessert werden kann. Daher kann mit der Top-Emission-Struktur selbst dann eine hohe Leuchtdichte erzielt werden, wenn der Wert des dem Licht emittierenden Element zugeführten Stroms verringert wird, und daher ist sie insofern vorteilhaft, als dass die Lebensdauer eines Licht emittierenden Elements verlängert wird.

**[0493]** Bei einer Ausführungsform der vorliegenden Erfindung kann die Licht emittierende Vorrichtung eine Mikrokavitäts(optische Mikroresonator)-Struktur aufweisen, bei der das von einer EL-Schicht emittierte Licht in einem Licht emittierenden Element in Resonanz gerät. Mit einer Mikrokavitäts-Struktur kann die Lichtextraktionseffizienz von Licht mit einer spezifischen Wellenlänge von dem Licht emittierenden Element erhöht werden, so dass die Leuchtdichte und die Farbreinheit des Pixelabschnitts verbessert werden können.

<Querschnittsstruktur der Licht emittierenden Vorrichtung>

**[0494]** **Fig. 31** stellt beispielhaft die Querschnittsstruktur des Pixelabschnitts in der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung dar. Es sei angemerkt, dass **Fig. 31** die Querschnittsstrukturen des Transistors **56**, des Kondensators **58** und des Licht emittierenden Elements **54** des Pixels **11**, das in **Fig. 2** und **Fig. 30** dargestellt wird, darstellt.

**[0495]** Im Besonderen umfasst die Licht emittierende Vorrichtung, die in **Fig. 31** dargestellt wird, einen Isolierfilm **1016** über einem Substrat **1000**, und den Transistor **56** und den Kondensator **58** über dem Isolierfilm **1016**. Der Transistor **56** umfasst den Halblei-

terfilm **1004**, einen Isolierfilm **1015** über dem Halbleiterfilm **1004**, den leitfähigen Film **1003**, der sich mit dem Halbleiterfilm **1004** überlappt und als Gate dient, wobei der Isolierfilm **1015** dazwischen bereitgestellt ist, den leitfähigen Film **1005**, der in Kontakt mit dem Halbleiterfilm **1004** ist und in einer Öffnung bereitgestellt ist, die in einem Isolierfilm **1017** und einem Isolierfilm **1018** ausgebildet ist, und den leitfähigen Film **1006**, der in ähnlicher Weise in Kontakt mit dem Halbleiterfilm **1004** ist und in der Öffnung bereitgestellt ist, die in den Isolierfilmen **1017** und **1018** ausgebildet ist. Es sei angemerkt, dass die leitfähigen Filme **1005** und **1006** als Source und Drain des Transistors **56** dienen.

**[0496]** Der Kondensator **58** umfasst den Halbleiterfilm **1007**, der als Elektrode dient, den Isolierfilm **1015** über dem Halbleiterfilm **1007**, und den leitfähigen Film **1010**, der als Elektrode dient und sich mit dem Halbleiterfilm **1007** überlappt, wobei der Isolierfilm **1015** dazwischen bereitgestellt ist.

**[0497]** Der Isolierfilm **1015** kann mit einer einzelnen Schicht oder einer Schichtanordnung aus einem Isolierfilm ausgebildet werden, der eines oder mehrere von Aluminiumoxid, Aluminiumoxynitrid, Magnesiumoxid, Siliziumoxid, Siliziumoxynitrid, Siliziumnitridoxid, Siliziumnitrid, Galliumoxid, Germaniumoxid, Yttriumoxid, Zirconiumoxid, Lanthanoxid, Neodynamoxid, Hafniumoxid und Tantaloxid enthält. Es sei angemerkt, dass in dieser Beschreibung Oxynitrid mehr Sauerstoff als Stickstoff enthält und dass Nitridoxid mehr Stickstoff als Sauerstoff enthält.

**[0498]** In dem Fall, in dem ein Oxidhalbleiter für den Halbleiterfilm **1004** verwendet wird, wird für den Isolierfilm **1016** vorzugsweise ein Material, das dem Halbleiterfilm **1004** Sauerstoff zuführen kann, verwendet. Indem das Material für den Isolierfilm **1016** verwendet wird, kann Sauerstoff, der in dem Isolierfilm **1016** enthalten ist, zu dem Halbleiterfilm **1004** wandern, und die Menge an Sauerstofffehlstellen in dem Halbleiterfilm **1004** kann verringert werden. Der in dem Isolierfilm **1016** enthaltene Sauerstoff kann in effizienter Weise zu dem Halbleiterfilm **1004** wandern, indem eine Wärmebehandlung nach dem Ausbilden des Halbleiterfilms **1004** durchgeführt wird.

**[0499]** Der Isolierfilm **1017** ist über dem Halbleiterfilm **1004** und den leitfähigen Filmen **1003** und **1010** bereitgestellt, der Isolierfilm **1018** ist über dem Isolierfilm **1017** bereitgestellt; und die leitfähigen Filme **1005**, **1006** und **1009** und ein Isolierfilm **1019** sind über dem Isolierfilm **1018** bereitgestellt. Die leitfähigen Filme **1001** und **1012** sind über dem Isolierfilm **1019** bereitgestellt, der leitfähige Film **1001** ist elektrisch mit dem leitfähigen Film **1005** in einer Öffnung verbunden, die in dem Isolierfilm **1019** ausgebildet ist, und der leitfähige Film **1012** ist elektrisch mit dem leit-

fähigen Film **1009** in der Öffnung verbunden, die in dem Isolierfilm **1019** ausgebildet ist.

**[0500]** In dem Fall, in dem ein Oxidhalbleiter für den Halbleiterfilm **1004** verwendet wird, weist der Isolierfilm **1017** vorzugsweise eine Funktion zum Blockieren von Sauerstoff, Wasserstoff, Wasser, einem Alkalimetall, einem Erdalkalimetall und dergleichen auf. Es ist möglich, die Diffusion von Sauerstoff aus dem Halbleiterfilm **1004** nach außen und das Eindringen von Wasserstoff, Wasser oder dergleichen von außen in den Halbleiterfilm **1004** zu verhindern, indem der Isolierfilm **1017** bereitgestellt ist. Der Isolierfilm **1017** kann beispielsweise unter Verwendung eines Nitridisolierfilms ausgebildet werden. Als Nitridisolierfilm können ein Siliziumnitridfilm, ein Siliziumnitridoxidfilm, ein Aluminiumnitridfilm, ein Aluminiumnitridoxidfilm und dergleichen angegeben werden. Es sei angemerkt, dass anstelle des Nitridisolierfilms mit einem Sperreffekt gegen Sauerstoff, Wasserstoff, Wasser, ein Alkalimetall, ein Erdalkalimetall und dergleichen ein Oxidisolierfilm mit einem Sperreffekt gegen Sauerstoff, Wasserstoff, Wasser und dergleichen bereitgestellt sein kann. Als Oxidisolierfilm mit einem Sperreffekt gegen Sauerstoff, Wasserstoff, Wasser und dergleichen können ein Aluminiumoxidfilm, ein Aluminiumoxynitridfilm, ein Galliumoxidfilm, ein Galliumoxynitridfilm, ein Yttriumoxidfilm, ein Yttriumoxynitridfilm, ein Hafniumoxidfilm, ein Hafniumoxynitridfilm und dergleichen angegeben werden.

**[0501]** Ein Isolierfilm **1020** und der leitfähige Film **1013** sind über dem Isolierfilm **1019** und den leitfähigen Filmen **1001** und **1012** bereitgestellt, und der leitfähige Film **1013** ist elektrisch mit dem leitfähigen Film **1012** in einer Öffnung verbunden, die in dem Isolierfilm **1020** ausgebildet ist. Für Einzelheiten des leitfähigen Films **1013** wird auf die Beschreibung des leitfähigen Films **1013** in **Fig. 30** verwiesen.

**[0502]** Ein Isolierfilm **1025** ist über dem Isolierfilm **1020** und dem leitfähigen Film **1013** bereitgestellt. Der Isolierfilm **1025** weist eine Öffnung in einem Bereich auf, der sich mit dem leitfähigen Film **1013** überlappt. Über dem Isolierfilm **1025** ist ein Isolierfilm **1026** in einem Bereich bereitgestellt, der sich von der Öffnung des Isolierfilms **1025** unterscheidet. Eine EL-Schicht **1027** und ein leitfähiger Film **1028** werden nacheinander über den Isolierfilmen **1025** und **1026** angeordnet. Ein Abschnitt, in dem die leitfähigen Filme **1013** und **1028** einander überlappen, dient als Licht emittierendes Element **54**, wobei die EL-Schicht **1027** dazwischen bereitgestellt ist. Einer der leitfähigen Filme **1013** und **1028** dient als Anode, und der andere dient als Kathode.

**[0503]** Die Licht emittierende Vorrichtung umfasst ein Substrat **1030**, das dem Substrat **1000** zugewandt ist, wobei das Licht emittierende Element **54** dazwischen bereitgestellt ist. Eine Sperrsicht **1031**, die

eine Funktion zum Blockieren von Licht aufweist, ist unter dem Substrat **1030** bereitgestellt, d. h. eine Oberfläche des Substrats **1030**, die näher an dem Licht emittierenden Element **54** ist, ist mit der Sperrsicht **1031** bereitgestellt. Die Sperrsicht **1031** weist eine Öffnung in einem Bereich auf, der sich mit dem Licht emittierenden Element **54** überlappt. In der Öffnung, die sich mit dem Licht emittierenden Element **54** überlappt, ist unter dem Substrat **1030** eine Farbsicht **1032** bereitgestellt, die sichtbares Licht in einem bestimmten Wellenlängenbereich durchlässt.

**[0504]** Es sei angemerkt, dass der Isolierfilm **1026** bereitgestellt ist, um den Abstand zwischen dem Licht emittierenden Element **54** und dem Substrat **1030** anzupassen und dass er in einigen Fällen weggelassen werden kann.

**[0505]** Obwohl bei dieser Ausführungsform die Top-Emission-Struktur zum Einsatz kommt, bei der Licht des Licht emittierenden Elements **54** von der Seite, die sich gegenüber dem Elementsubstrat befindet, entnommen wird, kann eine Bottom-Emission-Struktur, bei der Licht des Licht emittierenden Elements **54** von der Seite des Elementsubstrats entnommen wird, oder eine Dual-Emission-Struktur, bei der Licht des Licht emittierenden Elements **54** sowohl von der Seite des Elementsubstrats als auch von der Seite, die sich gegenüber dem Elementsubstrat befindet, entnommen wird, bei Ausführungsformen der vorliegenden Erfindung zum Einsatz kommen.

**[0506]** Die Struktur, die vorstehend bei dieser Ausführungsform beschrieben worden ist, kann in angemessener Weise mit einer beliebigen der Strukturen kombiniert werden, die bei den anderen Ausführungsformen beschrieben werden.

#### [Ausführungsform 5]

**[0507]** Bei dieser Ausführungsform werden ein Anzeigemodul und elektronische Geräte, die unter Verwendung der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung ausgebildet werden können, anhand von Zeichnungen beschrieben.

<Außenansicht der Licht emittierenden Vorrichtung>

**[0508]** **Fig. 32** ist eine perspektivische Ansicht, die ein Beispiel für eine Außenansicht der Licht emittierenden Vorrichtung einer Ausführungsform der vorliegenden Erfindung darstellt. Die Licht emittierende Vorrichtung, die in **Fig. 32** dargestellt wird, umfasst ein Anzeigefeld **1601**; eine Leiterplatte **1602**, die eine Steuereinheit, eine Stromversorgungsschaltung, eine Bildverarbeitungsschaltung, einen Bildspeicher, eine CPU und dergleichen umfasst; und einen Verbindungsabschnitt **1603**. Das Anzeigefeld **1601** um-

fasst einen Pixelabschnitt **1604**, der eine Vielzahl von Pixeln umfasst, eine Treiberschaltung **1605**, die Pixel Zeile für Zeile auswählt, und eine Treiberschaltung **1606**, die die Eingabe eines Bildsignals Sig in die Pixel in einer ausgewählten Zeile steuert.

**[0509]** Verschiedene Signale und Stromversorgungspotentiale werden von der Leiterplatte **1602** über den Verbindungsabschnitt **1603** in das Anzeigefeld **1601** eingegeben. Als Verbindungsabschnitt **1603** kann eine flexible gedruckte Leiterplatte (flexible printed circuit, FPC) oder dergleichen verwendet werden. In dem Fall, in dem ein COF-Tape als Verbindungsabschnitt **1603** verwendet wird, kann ein Teil der Schaltungen in der Leiterplatte **1602** oder ein Teil der Treiberschaltung **1605** oder der Treiberschaltung **1606**, die in dem Anzeigefeld **1601** enthalten sind, auf einem separat bereitgestellten Chip ausgebildet werden, und der Chip kann mittels eines Chip-on-Film-(COF-)Verfahrens elektrisch mit dem COF-Tape verbunden werden.

<Strukturbeispiel des elektronischen Geräts>

**[0510]** Die Licht emittierende Vorrichtung einer Ausführungsform der vorliegenden Erfindung kann für Anzeigevorrichtungen, Notebook-Personal-Computer oder Bildwiedergabegeräte verwendet werden, die mit Aufzeichnungsmedien versehen sind (typischerweise Vorrichtungen, die den Inhalt von Aufzeichnungsmedien, wie z. B. Digital Versatile Disks (DVDs), wiedergeben und Bildschirme zum Anzeigen der wiedergegebenen Bilder aufweisen). Zusätzlich zu dem Vorstehenden können als elektronisches Gerät, bei dem die Licht emittierende Vorrichtung einer Ausführungsform der vorliegenden Erfindung verwendet werden kann, die folgenden Geräte angegeben werden: Mobiltelefone, tragbare Spielgeräte, tragbare Informationsendgeräte, E-Book-Lesegeräte, Kameras, wie z. B. Videokameras und digitale Fotokameras, Videobrillen (am Kopf befestigte Anzeige), Navigationssysteme, Audio-Wiedergabegeräte (z. B. Audiosysteme für Autos und digitale Audio-Player), Kopierer, Telefaxgeräte, Drucker, Multifunktionsdrucker, Geldautomaten (automated teller machine: ATM), Warenautomaten und dergleichen. **Fig. 33A** bis **Fig. 33F** stellen konkrete Beispiele für diese elektronischen Geräte dar.

**[0511]** **Fig. 33A** stellt eine Anzeigevorrichtung dar, die ein Gehäuse **3001**, einen Anzeigearbeitschnitt **3002**, einen Standfuß **3003** und dergleichen umfasst. Die Licht emittierende Vorrichtung einer Ausführungsform der vorliegenden Erfindung kann für den Anzeigearbeitschnitt **3002** verwendet werden. Es sei angemerkt, dass die Anzeigevorrichtung sämtliche Vorrichtungen zum Anzeigen von Informationen umfasst, wie z. B. Vorrichtungen für einen Personal-Computer, Vorrichtungen zum Empfangen von Fernseh-Rundfunk und zum Anzeigen von Werbung.

**[0512]** **Fig. 33B** stellt ein tragbares Informationsendgerät dar, das ein Gehäuse **3101**, einen Anzeigearbeitschnitt **3102**, Bedienungstasten **3103** und dergleichen umfasst. Die Licht emittierende Vorrichtung einer Ausführungsform der vorliegenden Erfindung kann für den Anzeigearbeitschnitt **3102** verwendet werden.

**[0513]** **Fig. 33C** stellt eine Anzeigevorrichtung dar, die ein Gehäuse **3701**, einen Anzeigearbeitschnitt **3702** und dergleichen mit einer gekrümmten Oberfläche umfasst. Wenn ein flexibles Substrat für die Licht emittierende Vorrichtung einer Ausführungsform der vorliegenden Erfindung verwendet wird, ist es möglich, die Licht emittierende Vorrichtung als Anzeigearbeitschnitt **3702**, der von dem Gehäuse **3701** mit einer gekrümmten Oberfläche gestützt wird, zu verwenden. Es ist demzufolge möglich, eine benutzerfreundliche Anzeigevorrichtung bereitzustellen, die flexibel und leicht ist.

**[0514]** **Fig. 33D** stellt ein tragbares Spielgerät dar, das ein Gehäuse **3301**, ein Gehäuse **3302**, einen Anzeigearbeitschnitt **3303**, einen Anzeigearbeitschnitt **3304**, ein Mikrofon **3305**, einen Lautsprecher **3306**, eine Bedienungstaste **3307**, einen Stift **3308** und dergleichen umfasst. Die Licht emittierende Vorrichtung einer Ausführungsform der vorliegenden Erfindung kann für den Anzeigearbeitschnitt **3303** oder den Anzeigearbeitschnitt **3304** verwendet werden. Wenn die Licht emittierende Vorrichtung einer Ausführungsform der vorliegenden Erfindung für den Anzeigearbeitschnitt **3303** oder **3304** verwendet wird, ist es möglich, ein benutzerfreundliches tragbares Spielgerät mit einer Qualität bereitzustellen, die sich kaum verschlechtert. Obwohl das tragbare Spielgerät in **Fig. 33D** die zwei Anzeigearbeitsnähte **3303** und **3304** aufweist, ist die Anzahl der Anzeigearbeitsnähte, die in dem tragbaren Spielgerät enthalten sind, nicht auf zwei beschränkt.

**[0515]** **Fig. 33E** stellt ein E-Book-Lesegerät dar, das ein Gehäuse **3601**, einen Anzeigearbeitschnitt **3602** und dergleichen umfasst. Die Licht emittierende Vorrichtung einer Ausführungsform der vorliegenden Erfindung kann für den Anzeigearbeitschnitt **3602** verwendet werden. Wenn ein flexibles Substrat verwendet wird, kann die Licht emittierende Vorrichtung Flexibilität aufweisen, so dass es möglich ist, ein flexibles und leichtes E-Book-Lesegerät bereitzustellen.

**[0516]** **Fig. 33F** stellt ein Mobiltelefon dar, das einen Anzeigearbeitschnitt **3902**, ein Mikrofon **3907**, einen Lautsprecher **3904**, eine Kamera **3903**, einen externen Verbindungsabschnitt **3906** und einen Bedienungsknopf **3905** in einem Gehäuse **3901** umfasst. Es ist möglich, die Licht emittierende Vorrichtung einer Ausführungsform der vorliegenden Erfindung für den Anzeigearbeitschnitt **3902** zu verwenden. Wenn die Licht emittierende Vorrichtung einer Ausführungsform der vorliegenden Erfindung über einem flexiblen

Substrat bereitgestellt ist, kann die Licht emittierende Vorrichtung für den Anzeigeabschnitt **3902** mit einer gekrümmten Oberfläche verwendet werden, wie in **Fig. 33F** dargestellt wird.

**[0517]** Die Struktur, die vorstehend bei dieser Ausführungsform beschrieben worden ist, kann in angemessener Weise mit einer beliebigen der Strukturen kombiniert werden, die bei den anderen Ausführungsformen beschrieben werden.

[Ausführungsform 6]

**[0518]** Bei dieser Ausführungsform werden die Struktur eines Oxidhalbleiters, der bei einer Ausführungsform der vorliegenden Erfindung verwendet werden kann, und ein Abscheidungsmodell dafür beschrieben.

**[0519]** In dieser Beschreibung bedeutet der Begriff „parallel“, dass der Winkel, der zwischen zwei geraden Linien gebildet wird, größer als oder gleich  $-10^\circ$  und kleiner als oder gleich  $10^\circ$  ist, und umfasst daher auch den Fall, in dem der Winkel größer als oder gleich  $-5^\circ$  und kleiner als oder gleich  $5^\circ$  ist. Der Begriff „im Wesentlichen parallel“ bedeutet, dass der Winkel, der zwischen zwei geraden Linien gebildet wird, größer als oder gleich  $-30^\circ$  und kleiner als oder gleich  $30^\circ$  ist. Der Begriff „senkrecht“ bedeutet, dass der Winkel, der zwischen zwei geraden Linien gebildet wird, größer als oder gleich  $80^\circ$  und kleiner als oder gleich  $100^\circ$  ist, und umfasst daher auch den Fall, in dem der Winkel größer als oder gleich  $85^\circ$  und kleiner als oder gleich  $95^\circ$  ist. Der Begriff „im Wesentlichen senkrecht“ bedeutet, dass der Winkel, der zwischen zwei geraden Linien gebildet wird, größer als oder gleich  $60^\circ$  und kleiner als oder gleich  $120^\circ$  ist.

**[0520]** In dieser Beschreibung sind trigonale und rhomboedrische Kristallsysteme in einem hexagonalen Kristallsystem enthalten.

«Struktur des Oxidhalbleiters»

**[0521]** Eine Struktur eines Oxidhalbleiterfilms wird nachfolgend beschrieben.

**[0522]** Ein Oxidhalbleiter wird in einen einkristallinen Oxidhalbleiter und in einen nicht-einkristallinen Oxidhalbleiter eingeteilt. Beispiele für einen nicht-einkristallinen Oxidhalbleiter umfassen einen kristallinen Oxidhalbleiter mit Ausrichtung bezüglich der c-Achse (c-axis aligned crystalline Oxide semiconductor, CAAC-OS), einen polykristallinen Oxidhalbleiter, einen mikrokristallinen Oxidhalbleiter und einen amorphen Oxidhalbleiter.

**[0523]** Von einer anderen Perspektive aus gesehen, wird ein Oxidhalbleiter in einen amorphen Oxidhalbleiter und in einen kristallinen Oxidhalbleiter einge-

teilt. Beispiele für einen kristallinen Oxidhalbleiter umfassen außerdem einen einkristallinen Oxidhalbleiter, einen CAAC-OS, einen polykristallinen Oxidhalbleiter und einen mikrokristallinen Oxidhalbleiter.

<CAAC-OS>

**[0524]** Zuerst wird ein CAAC-OS beschrieben. Es sei angemerkt, dass ein CAAC-OS als Oxidhalbleiter, der Nanokristalle mit Ausrichtung bezüglich der c-Achse (c-axis aligned nanocrystals, CANC) enthält, bezeichnet werden kann.

**[0525]** Ein CAAC-OS ist einer der Oxidhalbleiter, die eine Vielzahl von Kristallteilen mit Ausrichtung bezüglich der c-Achse aufweisen (auch als Pellets bezeichnet).

**[0526]** In einem kombinierten Analysebild (auch als hochauflösendes TEM-Bild bezeichnet) aus einem Hellfeldbild und einem Beugungsbild eines CAAC-OS, das mittels eines Transmissionselektronenmikroskops (TEM) erhalten wurde, kann eine Vielzahl von Pellets beobachtet werden. Im hochauflösenden TEM-Bild wird jedoch eine Grenze zwischen Pellets, das heißt eine Korngrenze, nicht eindeutig beobachtet. Folglich ist es unwahrscheinlich, dass in dem CAAC-OS eine Verringerung der Elektronenbeweglichkeit auf Grund der Korngrenze auftritt.

**[0527]** Ein CAAC-OS, der mit einem TEM beobachtet wird, wird nachstehend beschrieben. **Fig. 35A** zeigt ein hochauflösendes TEM-Bild eines Querschnitts des CAAC-OS, der aus einer Richtung betrachtet wird, die im Wesentlichen parallel zur Probenoberfläche ist. Das hochauflösende TEM-Bild wird mittels einer Funktion zur Korrektur der sphärischen Aberration erhalten. Das hochauflösende TEM-Bild, das mittels einer Funktion zum Korrigieren einer sphärischen Aberration erhalten wird, wird insbesondere als Cs-korrigiertes hochauflösendes TEM-Bild bezeichnet. Es sei angemerkt, dass das Cs-korrigierte hochauflösende TEM-Bild beispielsweise mit einem Analyse-Elektronenmikroskop mit atomarer Auflösung (atomic resolution analytical electron microscope) JEM-ARM200F, hergestellt von JEOL Ltd., erhalten werden kann.

**[0528]** **Fig. 35B** ist ein vergrößertes Cs-korrigiertes hochauflösendes TEM-Bild eines Bereichs (1) in **Fig. 35A**. **Fig. 35B** zeigt, dass Metallatome in übereinander angeordneter Weise in einem Pellet angeordnet sind. Jede Metallatomlage weist eine Konfiguration auf, die eine Unebenheit einer Oberfläche, über der der CAAC-OS ausgebildet ist (die Oberfläche wird nachstehend als Ausbildungsoberfläche bezeichnet), oder eine Unebenheit einer Oberseite des CAAC-OS widerspiegelt, und jede Metallatomlage ist parallel zu der Ausbildungsoberfläche oder der Oberseite des CAAC-OS angeordnet.

**[0529]** Der CAAC-OS weist, wie in **Fig. 35B** gezeigt, eine charakteristische Atomanordnung auf. Die charakteristische Atomanordnung wird durch eine Hilfslinie in **Fig. 35C** dargestellt. **Fig. 35B** und **Fig. 35C** belegen, dass die Größe eines Pellets zirka 1 nm bis 3 nm beträgt und dass die Größe eines Raums, der durch die sich neigenden Pellets hervorgerufen wird, zirka 0,8 nm beträgt. Deshalb kann das Pellet auch als Nanokristall (nanocrystal, nc) bezeichnet werden.

**[0530]** Den Cs-korrigierten hochauflösenden TEM-Bildern zufolge wird hier die schematische Anordnung der Pellets **5100** eines CAAC-OS über einem Substrat **5120** als solche Struktur dargestellt, bei der Ziegel oder Blöcke übereinander angeordnet sind (siehe **Fig. 35D**). Der Teil, in dem sich, wie in **Fig. 35C** beobachtet, die Pellets neigen, entspricht einem Bereich **5161**, der in **Fig. 35D** gezeigt wird.

**[0531]** **Fig. 36A** zeigt ein Cs-korrigiertes hochauflösendes TEM-Bild einer Ebene des CAAC-OS, der aus einer Richtung betrachtet wird, die im Wesentlichen senkrecht zur Probenoberfläche ist. **Fig. 36B**, **Fig. 36C** und **Fig. 36D** sind vergrößerte Cs-korrigierte hochauflösende TEM-Bilder der jeweiligen Bereiche (1), (2) und (3) in **Fig. 36A**. **Fig. 36B**, **Fig. 36C** und **Fig. 36D** deuten darauf hin, dass Metallatome in einer dreieckigen, viereckigen oder sechseckigen Konfiguration in einem Pellet angeordnet sind. Zwischen verschiedenen Pellets gibt es jedoch keine Regelmäßigkeit der Anordnung der Metallatome.

**[0532]** Als Nächstes wird ein CAAC-OS, der durch Röntgenstrahlbeugung (X-ray diffraction, XRD) analysiert wird, beschrieben. Wenn beispielsweise die Struktur eines CAAC-OS, der einen  $\text{InGaZnO}_4$ -Kristall enthält, durch ein Out-of-Plane-Verfahren (out-of-plane method) analysiert wird, erscheint ein Peak bei einem Beugungswinkel ( $2\theta$ ) von zirka  $31^\circ$ , wie in **Fig. 37A** gezeigt. Dieser Peak stammt aus der (009)-Ebene des  $\text{InGaZnO}_4$ -Kristalls, was darauf hindeutet, dass Kristalle in dem CAAC-OS eine Ausrichtung bezüglich der c-Achse aufweisen und dass die c-Achsen in einer Richtung, die im Wesentlichen senkrecht zu der Ausbildungsoberfläche oder der Oberseite des CAAC-OS ist, ausgerichtet sind.

**[0533]** Es sei angemerkt, dass bei der Strukturanalyse des CAAC-OS durch ein Out-of-Plane-Verfahren, neben dem Peak bei  $2\theta$  von zirka  $31^\circ$  ein weiterer Peak erscheinen kann, wenn  $2\theta$  bei zirka  $36^\circ$  liegt. Der Peak bei  $2\theta$  von zirka  $36^\circ$  deutet darauf hin, dass ein Kristall ohne Ausrichtung bezüglich der c-Achse in einem Teil des CAAC-OS-Films enthalten ist. Es wird bevorzugt, dass in dem durch ein Out-of-Plane-Verfahren analysierten CAAC-OS ein Peak erscheint, wenn  $2\theta$  bei zirka  $31^\circ$  liegt, jedoch kein Peak erscheint, wenn  $2\theta$  bei zirka  $36^\circ$  liegt.

**[0534]** Andererseits erscheint bei einer Strukturanalyse des CAAC-OS durch ein In-Plane-Verfahren (in-plane method), bei dem ein Röntgenstrahl auf eine Probe in einer Richtung, die im Wesentlichen senkrecht zur c-Achse ist, einfällt, ein Peak, wenn  $2\theta$  bei zirka  $56^\circ$  liegt. Dieser Peak stammt aus der (110)-Ebene des  $\text{InGaZnO}_4$ -Kristalls. Im Falle des CAAC-OS wird, wie in **Fig. 37B** gezeigt, kein eindeutiger Peak beobachtet, wenn eine Analyse ( $\phi$ -Scan) durchgeführt wird, wobei  $2\theta$  auf zirka  $56^\circ$  festgelegt wird und die Probe um einen Normalenvektor der Probenoberfläche als Achse ( $\phi$ -Achse) gedreht wird. Im Gegensatz dazu werden im Falle eines einkristallinen  $\text{InGaZnO}_4$ -Oxidhalbleiters, wie in **Fig. 37C** gezeigt, sechs Peaks, die aus den der (110)-Ebene entsprechenden Kristallebenen stammen, beobachtet, wenn ein  $\phi$ -Scan durchgeführt wird, wobei  $2\theta$  auf zirka  $56^\circ$  festgelegt wird. Dementsprechend zeigt die Strukturanalyse mit XRD, dass sich die Richtungen der a-Achsen und b-Achsen in dem CAAC-OS unterscheiden.

**[0535]** Als Nächstes wird ein CAAC-OS, der durch Elektronenbeugung analysiert wird, beschrieben. Wenn beispielsweise ein Elektronenstrahl mit einem Probendurchmesser von 300 nm in einer Richtung, die parallel zur Probenoberfläche ist, auf einen CAAC-OS, der einen  $\text{InGaZnO}_4$ -Kristall enthält, einfällt, könnte ein Beugungsbild (auch als Feinbereichs-(selected-area)Transmissionselektronenbeugungsbild bezeichnet), das in **Fig. 38A** gezeigt wird, erhalten werden. Dieses Beugungsbild weist Punkte auf, die aus der (009)-Ebene eines  $\text{InGaZnO}_4$ -Kristalls stammen. Daher deutet die Elektronenbeugung auch darauf hin, dass Pellets, die in dem CAAC-OS enthalten sind, eine Ausrichtung bezüglich der c-Achse aufweisen und dass die c-Achsen in einer Richtung, die im Wesentlichen senkrecht zu der Ausbildungsoberfläche oder der Oberseite des CAAC-OS ist, ausgerichtet sind. Währenddessen zeigt **Fig. 38B** ein Beugungsbild, das erhalten wird, indem ein Elektronenstrahl mit einem Probendurchmesser von 300 nm in einer Richtung, die senkrecht zur Probenoberfläche ist, auf dieselbe Probe einfällt. Wie in **Fig. 38B** gezeigt, wird ein ringförmiges Beugungsbild beobachtet. Daher deutet die Elektronenbeugung auch darauf hin, dass die a-Achsen und b-Achsen der Pellets, die in dem CAAC-OS enthalten sind, keine regelmäßige Ausrichtung aufweisen. Es wird davon ausgegangen, dass der erste Ring in **Fig. 38B** aus der (010)-Ebene, der (100)-Ebene und dergleichen des  $\text{InGaZnO}_4$ -Kristalls stammt. Es wird davon ausgegangen, dass der zweite Ring in **Fig. 38B** aus der (110)-Ebene und dergleichen stammt.

**[0536]** Der CAAC-OS ist außerdem ein Oxidhalbleiter mit einer niedrigen Dichte der Defektzustände. Bei Defekten in dem Oxidhalbleiter handelt es sich beispielsweise um einen Defekt, der auf eine Verun-

reinigung zurückzuführen ist, und um Sauerstofffehlstellen. Der CAAC-OS kann deshalb als Oxidhalbleiter mit einer niedrigen Verunreinigungskonzentration oder als Oxidhalbleiter mit einer kleinen Menge an Sauerstofffehlstellen angesehen werden.

**[0537]** Die Verunreinigung, die in dem Oxidhalbleiter enthalten ist, könnte als Ladungsträgerfalle oder als Ladungsträgererzeugungsquelle dienen. Beispielsweise dienen Sauerstofffehlstellen in dem Oxidhalbleiter als Ladungsträgerfallen oder als Ladungsträgererzeugungsquellen, wenn Wasserstoff darin eingefangen wird.

**[0538]** Es sei angemerkt, dass die Verunreinigung ein Element bezeichnet, das sich von den Hauptbestandteilen des Oxidhalbleiters unterscheidet, wie z. B. Wasserstoff, Kohlenstoff, Silizium oder ein Übergangsmetallelement. Beispielsweise entnimmt ein Element (insbesondere Silizium oder dergleichen), das eine höhere Bindungsstärke an Sauerstoff aufweist als ein in einem Oxidhalbleiter enthaltenes Metallelement, Sauerstoff aus dem Oxidhalbleiter, was eine Unordnung der Atomanordnung und eine verringerte Kristallinität des Oxidhalbleiters zur Folge hat. Ein Schwermetall, wie z. B. Eisen oder Nickel, Argon, Kohlenstoffdioxid oder dergleichen weist einen großen Atomradius (oder molekularen Radius) auf und stört daher die Atomanordnung des Oxidhalbleiters und verringert die Kristallinität.

**[0539]** Ein Oxidhalbleiter mit einer niedrigen Dichte der Defektzustände (einer geringen Anzahl an Sauerstofffehlstellen) kann eine niedrige Ladungsträgerdichte aufweisen. Ein derartiger Oxidhalbleiter wird als hochreiner intrinsischer oder im Wesentlichen hochreiner intrinsischer Oxidhalbleiter bezeichnet. Ein CAAC-OS weist eine niedrige Verunreinigungskonzentration und eine niedrige Dichte der Defektzustände auf. Das heißt, dass ein CAAC-OS mit großer Wahrscheinlichkeit ein hochreiner intrinsischer oder im Wesentlichen hochreiner intrinsischer Oxidhalbleiter ist. Daher weist ein Transistor, der einen CAAC-OS enthält, selten eine negative Schwellenspannung auf (er verhält sich kaum selbstleitend (normally on)). Der hochreine intrinsische oder im Wesentlichen hochreine intrinsische Oxidhalbleiter weist wenige Ladungsträgerfallen auf. Eine elektrische Ladung, die von den Ladungsträgerfallen in dem Oxidhalbleiter eingefangen wird, braucht eine lange Zeit, bis sie freigesetzt wird. Die eingefangene elektrische Ladung kann sich wie eine feste elektrische Ladung verhalten. Daher könnte der Transistor, der den Oxidhalbleiter mit einer hohen Verunreinigungskonzentration und einer hohen Dichte der Defektzustände enthält, instabile elektrische Eigenschaften aufweisen. Jedoch weist ein Transistor, der einen CAAC-OS enthält, geringe Schwankungen der elektrischen Eigenschaften und hohe Zuverlässigkeit auf.

**[0540]** Da der CAAC-OS eine niedrige Dichte der Defektzustände aufweist, ist es unwahrscheinlich, dass Ladungsträger, die durch Lichtbestrahlung oder dergleichen erzeugt werden, in Defektzuständen eingefangen werden. Deshalb ist bei einem Transistor, bei dem der CAAC-OS verwendet wird, eine Veränderung der elektrischen Eigenschaften, die auf eine Bestrahlung mit sichtbarem Licht oder UV-Licht zurückzuführen ist, gering.

<Mikrokristalliner Oxidhalbleiter>

**[0541]** Als Nächstes wird ein mikrokristalliner Oxidhalbleiterfilm beschrieben.

**[0542]** In einem hochauflösenden TEM-Bild weist ein mikrokristalliner Oxidhalbleiter einen Bereich, in dem ein Kristallteil beobachtet wird, und einen Bereich auf, in dem ein Kristallteil nicht eindeutig beobachtet wird. In den meisten Fällen ist die Größe eines Kristallteils, das in dem mikrokristallinen Oxidhalbleiter enthalten ist, größer als oder gleich 1 nm und kleiner als oder gleich 100 nm, oder größer als oder gleich 1 nm und kleiner als oder gleich 10 nm. Ein Oxidhalbleiter, der einen Nanokristall enthält, d. h. einen Mikrokristall mit einer Größe von größer als oder gleich 1 nm und kleiner als oder gleich 10 nm oder einer Größe von größer als oder gleich 1 nm und kleiner als oder gleich 3 nm, wird insbesondere als nanokristalliner Oxidhalbleiter (nc-OS) bezeichnet. In einem hochauflösenden TEM-Bild des nc-OS wird beispielsweise eine Korngrenze in einigen Fällen nicht eindeutig beobachtet. Es sei angemerkt, dass die Möglichkeit besteht, dass der Ursprung des Nanokristalls demjenigen eines Pellets in einem CAAC-OS gleicht. Ein Kristallteil des nc-OS kann deshalb in der nachfolgenden Beschreibung als Pellet bezeichnet werden.

**[0543]** In dem nc-OS weist ein mikroskopischer Bereich (zum Beispiel ein Bereich mit einer Größe von größer als oder gleich 1 nm und kleiner als oder gleich 10 nm, im Besonderen ein Bereich mit einer Größe von größer als oder gleich 1 nm und kleiner als oder gleich 3 nm) eine regelmäßige Atomanordnung auf. Es gibt keine Regelmäßigkeit der Kristallausrichtung zwischen verschiedenen Pellets in dem nc-OS. Demzufolge ist die Ausrichtung des gesamten Films ungeordnet. Deshalb kann man den nc-OS in Abhängigkeit von einem Analyseverfahren nicht von einem amorphen Oxidhalbleiter unterscheiden. Wenn beispielsweise der nc-OS einer Strukturanalyse durch ein Out-of-Plane-Verfahren mit einem XRD-Gerät unterzogen wird, wobei ein Röntgenstrahl mit einem Durchmesser verwendet wird, der größer ist als die Größe eines Pellets, erscheint kein Peak, der eine Kristallebene zeigt. Außerdem wird ein Halo-Muster (halo pattern) ähnliches Beugungsbild beobachtet, wenn der nc-OS einer Elektronenbeugung mittels eines Elektronenstrahls mit einem Probendurchmesser

(z. B. 50 nm oder größer), der größer ist als die Größe eines Pellets, unterzogen wird (die Elektronenbeugung wird auch als Feinbereichselektronenbeugung bezeichnet). Währenddessen erscheinen Punkte in einem Nanostrahl-Elektronenbeugungsbild (nabobeam electron diffraction pattern) des nc-OS, wenn ein Elektronenstrahl mit einem Probendurchmesser, der nahe der oder kleiner als die Größe eines Pellets ist, zur Anwendung kommt. Außerdem werden in einem Nanostrahl-Elektronenbeugungsbild des nc-OS in einigen Fällen Bereiche mit hoher Leuchtdichte in Kreisform (Ringform) gezeigt. In einem Nanostrahl-Elektronenbeugungsbild des nc-OS wird in einigen Fällen auch eine Vielzahl von Punkten in einem ringförmigen Bereich gezeigt.

**[0544]** Da es, wie zuvor beschrieben, keine Regelmäßigkeit der Kristallausrichtung zwischen den Pellets (Nanokristalle) gibt, kann der nc-OS auch als Oxidhalbleiter, der zufällig ausgerichtete Nanokristalle (random aligned nanocrystals, RANC) enthält, oder als Oxidhalbleiter, der nicht ausgerichtete Nanokristalle (non-aligned nanocrystals, NANC) enthält, bezeichnet werden.

**[0545]** Der nc-OS ist ein Oxidhalbleiter, der im Vergleich zu einem amorphen Oxidhalbleiter eine hohe Regelmäßigkeit aufweist. Deshalb ist es wahrscheinlich, dass der nc-OS eine niedrigere Dichte der Defektzustände aufweist als ein amorpher Oxidhalbleiter. Es sei angemerkt, dass es keine Regelmäßigkeit der Kristallausrichtung zwischen verschiedenen Pellets in dem nc-OS gibt. Daher weist der nc-OS eine höhere Dichte der Defektzustände auf als der CAAC-OS.

#### <Amorpher Oxidhalbleiter>

**[0546]** Als Nächstes wird ein amorpher Oxidhalbleiter beschrieben.

**[0547]** Bei dem amorphen Oxidhalbleiter handelt es sich um einen Oxidhalbleiter, der eine ungeordnete Atomanordnung und keinen Kristallteil aufweist. Er wird durch einen Oxidhalbleiter veranschaulicht, der sich wie Quarz in einem amorphen Zustand befindet.

**[0548]** In einem hochauflösenden TEM-Bild des amorphen Oxidhalbleiters kann kein Kristallteil festgestellt werden.

**[0549]** Wenn der amorphe Oxidhalbleiter einer Strukturanalyse durch ein Out-of-Plane-Verfahren mit einem XRD-Gerät unterzogen wird, erscheint kein Peak, der eine Kristallebene zeigt. Ein Halo-Muster wird beobachtet, wenn der amorphe Oxidhalbleiter einer Elektronenbeugung unterzogen wird. Des Weiteren wird kein Punkt beobachtet und lediglich ein Halo-Muster erscheint, wenn der amorphe Oxidhalblei-

ter einer Nanostrahl-Elektronenbeugung unterzogen wird.

**[0550]** Es gibt verschiedene Auffassungen von einer amorphen Struktur. Zum Beispiel wird eine Struktur, deren Atomanordnung gar keine Ordnung aufweist, als vollständig amorphe Struktur bezeichnet. Währenddessen wird eine Struktur, die eine Ordnung in einem Abstand bis zum nächsten benachbarten Atom (nearest neighbor atomic distance) oder einem Abstand bis zum zweitnächsten benachbarten Atom (second-nearest neighbor atomic distance) aufweist, jedoch keine Fernordnung aufweist, ebenfalls als amorphe Struktur bezeichnet. Daher erlaubt es die engste Definition nicht, einen Oxidhalbleiter als amorphen Oxidhalbleiter zu bezeichnen, solange auch nur eine geringfügige Ordnung in einer Atomanordnung besteht. Zumindest kann ein Oxidhalbleiter mit einer Fernordnung nicht als amorpher Oxidhalbleiter bezeichnet werden. Dementsprechend können ein CAAC-OS und ein nc-OS beispielsweise nicht als amorpher Oxidhalbleiter oder vollständig amorpher Oxidhalbleiter bezeichnet werden, da ein Kristallteil vorhanden ist.

#### <Amorphähnlicher Oxidhalbleiter>

**[0551]** Es sei angemerkt, dass ein Oxidhalbleiter eine intermediäre Struktur zwischen dem nc-OS und dem amorphen Oxidhalbleiter aufweisen kann. Der Oxidhalbleiter mit einer derartigen Struktur wird insbesondere als amorphähnlicher Oxidhalbleiter (amorphous-like oxide semiconductor) (a-ähnlicher OS (a-like OS)) bezeichnet.

**[0552]** In einem hochauflösenden TEM-Bild des a-ähnlichen OS kann ein Hohlraum (void) beobachtet werden. Darüber hinaus existieren im hochauflösenden TEM-Bild ein Bereich, in dem ein Kristallteil eindeutig beobachtet wird, und ein Bereich, in dem kein Kristallteil beobachtet wird.

**[0553]** Der a-ähnliche OS weist eine instabile Struktur auf, da er einen Hohlraum umfasst. Um nachzuweisen, dass ein a-ähnlicher OS im Vergleich zu einem CAAC-OS und einem nc-OS eine instabile Struktur aufweist, wird nachstehend eine durch Elektronenbestrahlung verursachte Veränderung der Struktur beschrieben.

**[0554]** Ein a-ähnlicher OS (Probe A), ein nc-OS (Probe B) und ein CAAC-OS (Probe C) werden als Proben, die einer Elektronenbestrahlung unterzogen werden, vorbereitet. Jede der Proben ist ein In-Ga-Zn-Oxid.

**[0555]** Zunächst wird ein hochauflösendes Querschnitts-TEM-Bild jeder Probe erhalten. Die hochauflösenden Querschnitts-TEM-Bilder zeigen, dass alle Proben Kristallteile aufweisen.

**[0556]** Es sei angemerkt, dass auf die folgende Weise bestimmt wird, welcher Teil als Kristallteil angesehen wird. Es ist bekannt, dass eine Einheitszelle des  $\text{InGaZnO}_4$ -Kristalls eine Struktur aufweist, bei der neun Schichten, d. h. drei In-O-Schichten und sechs Ga-Zn-O-Schichten, in der c-Achsenrichtung übereinander angeordnet sind. Der Abstand zwischen den benachbarten Schichten ist gleich dem Gitterabstand auf der (009)-Ebene (auch als d-Wert (d value) bezeichnet). Der Wert berechnet sich aus einer Kristallstrukturanalyse zu 0,29 nm. Daher wird ein Abschnitt, in dem der Gitterabstand zwischen Gitter-Randzonen größer als oder gleich 0,28 nm und kleiner als oder gleich 0,30 nm ist, als Kristallteil von  $\text{InGaZnO}_4$  angesehen. Jede Gitter-Randzone entspricht der a-b-Ebene des  $\text{InGaZnO}_4$ -Kristalls.

**[0557]** **Fig.** 39 zeigt die Veränderung der durchschnittlichen Größe von Kristallteilen (an 22 Punkten bis 45 Punkten) in jeder Probe. Es sei angemerkt, dass die Größe eines Kristallteils der Länge einer Gitter-Randzone entspricht. **Fig.** 39 deutet darauf hin, dass die Größe eines Kristallteils in dem a-ähnlichen OS mit der Zunahme der kumulativen Elektronendosis zunimmt. Insbesondere wächst, wie durch (1) in **Fig.** 39 gezeigt, ein Kristallteil, der am Anfang der TEM-Beobachtung zirka 1,2 nm misst (auch als ursprünglicher Kern (initial nucleus) bezeichnet), bis auf eine Größe von zirka 2,6 nm bei einer kumulativen Elektronendosis von  $4,2 \times 10^8 \text{ e}^-/\text{nm}^2$  an. Die Größe eines Kristallteils in dem nc-OS und dem CAAC-OS verändert sich vom Beginn der Elektronenbestrahlung bis zu einer kumulativen Elektronendosis von  $4,2 \times 10^8 \text{ e}^-/\text{nm}^2$  im Gegensatz dazu nur in geringem Maße. Insbesondere betragen, wie durch (2) und (3) in **Fig.** 39 gezeigt, die durchschnittlichen Kristallgrößen in einem nc-OS und einem CAAC-OS zirka 1,4 nm bzw. zirka 2,1 nm, unabhängig von der kumulativen Elektronendosis. Auf diese Weise wird das Wachstum des Kristallteils in dem a-ähnlichen OS durch Elektronenbestrahlung angeregt. In dem nc-OS und dem CAAC-OS wird im Gegensatz dazu das Wachstum des Kristallteils durch Elektronenbestrahlung kaum angeregt. Deshalb weist der a-ähnliche OS im Vergleich zu dem nc-OS und dem CAAC-OS eine instabile Struktur auf.

**[0558]** Der a-ähnliche OS weist eine niedrigere Dichte auf als der nc-OS und der CAAC-OS, da er einen Hohlraum umfasst. Die Dichte des a-ähnlichen OS ist insbesondere höher als oder gleich 78,6% und niedriger als 92,3% der Dichte des einkristallinen Oxidhalbleiters, der die gleiche Zusammensetzung aufweist. Die Dichte des nc-OS und die Dichte des CAAC-OS sind jeweils höher als oder gleich 92,3% und niedriger als 100% der Dichte des einkristallinen Oxidhalbleiters, der die gleiche Zusammensetzung aufweist. Es sei angemerkt, dass es schwierig ist, eine Oxidhalbleiterschicht mit einer Dichte, die niedriger als 78%

der Dichte des einkristallinen Oxidhalbleiters ist, abzuscheiden.

**[0559]** Im Falle eines Oxidhalbleiters mit einem Atomverhältnis von  $\text{In:Ga:Zn} = 1:1:1$  beträgt die Dichte von einkristallinem  $\text{InGaZnO}_4$  mit einer rhomboedrischen Kristallstruktur beispielsweise  $6,357 \text{ g/cm}^3$ . Dementsprechend ist im Falle des Oxidhalbleiters mit einem Atomverhältnis von  $\text{In:Ga:Zn} = 1:1:1$  die Dichte des a-ähnlichen OS höher als oder gleich  $5,0 \text{ g/cm}^3$  und niedriger als  $5,9 \text{ g/cm}^3$ . Im Falle des Oxidhalbleiters mit einem Atomverhältnis von  $\text{In:Ga:Zn} = 1:1:1$  sind beispielsweise die Dichte des nc-OS und die Dichte des CAAC-OS jeweils höher als oder gleich  $5,9 \text{ g/cm}^3$  und niedriger als  $6,3 \text{ g/cm}^3$ .

**[0560]** Es sei angemerkt, dass die Möglichkeit besteht, dass ein Oxidhalbleiter mit einer gewissen Zusammensetzung nicht in einer einkristallinen Struktur existieren kann. In diesem Fall werden einkristalline Oxidhalbleiter mit unterschiedlichen Zusammensetzungen in einem angemessenen Verhältnis kombiniert, was es ermöglicht, die Dichte, die derjenigen eines einkristallinen Oxidhalbleiters mit der gewünschten Zusammensetzung entspricht, zu berechnen. Die Dichte eines einkristallinen Oxidhalbleiters mit der gewünschten Zusammensetzung kann aus einem gewichteten Durchschnitt entsprechend dem Kombinationsverhältnis der einkristallinen Oxidhalbleiter mit unterschiedlichen Zusammensetzungen berechnet werden. Es sei angemerkt, dass es bevorzugt wird, so wenige Arten von einkristallinen Oxidhalbleitern wie möglich für die Berechnung der Dichte zu verwenden.

**[0561]** Oxidhalbleiter weisen, wie vorstehend beschrieben, verschiedene Strukturen und verschiedene Eigenschaften auf. Es sei angemerkt, dass ein Oxidhalbleiter eine Mehrfachschicht, die beispielsweise zwei oder mehr Filme von einem amorphen Oxidhalbleiter, einem a-ähnlichen OS, einem mikrokristallinen Oxidhalbleiter und einem CAAC-OS umfasst, sein kann.

#### «Abscheidungsmodell»

**[0562]** Im Folgenden werden Beispiele für Abscheidungsmodelle eines CAAC-OS und eines nc-OS beschrieben.

**[0563]** **Fig.** 40A ist eine schematische Innenansicht einer Abscheidungskammer, in der ein CAAC-OS durch ein Sputterverfahren abgeschieden wird.

**[0564]** Ein Target **5130** ist auf einer Grundplatte (backing plate) angebracht. Eine Vielzahl von Magneten ist derart bereitgestellt, dass sie dem Target **5130** zugewandt sind, wobei die Grundplatte dazwischen liegt. Die Vielzahl von Magneten erzeugt ein Magnetfeld. Ein Sputterverfahren, bei dem die Ab-

scheidungsrate unter Verwendung eines Magnetfeldes der Magneten erhöht wird, wird als Magnetron-Sputterverfahren bezeichnet.

**[0565]** Das Substrat **5120**, wird derart platziert, dass es dem Target **5130** zugewandt ist, und der Abstand  $d$  (auch als Target-Substrat-Abstand (T-S-Abstand) bezeichnet) ist größer als oder gleich 0,01 m und kleiner als oder gleich 1 m, bevorzugt größer als oder gleich 0,02 m und kleiner als oder gleich 0,5 m. Die Abscheidungskammer ist größtenteils mit einem Abscheidungsgas (z. B. einem Sauerstoffgas, einem Argongas oder einem Gasgemisch, das 5 Vol-% oder mehr Sauerstoff enthält) gefüllt, und der Druck in der Abscheidungskammer wird auf höher als oder gleich 0,01 Pa und niedriger als oder gleich 100 Pa, bevorzugt höher als oder gleich 0,1 Pa und niedriger als oder gleich 10 Pa eingestellt. Hier beginnt ein Entladen, indem eine Spannung mit einem gewissen Wert oder höher an das Target **5130** angelegt wird, und ein Plasma wird beobachtet. Das Magnetfeld bildet einen Plasmabereich mit hoher Dichte in der Umgebung des Targets **5130**. In dem Plasmabereich mit hoher Dichte wird das Abscheidungsgas ionisiert, so dass ein Ion **5101** erzeugt wird. Beispiele für das Ion **5101** umfassen ein Sauerstoffkation ( $O^+$ ) und ein Argonkation ( $Ar^+$ ).

**[0566]** Hierbei weist das Target **5130** eine polykristalline Struktur auf, die eine Vielzahl von Kristallkörnern enthält und bei der eine Spaltebene in mindestens einem Kristallkorn existiert. **Fig. 41A** zeigt beispielhaft eine Struktur eines  $InGaZnO_4$ -Kristalls, der in dem Target **5130** enthalten ist. Es sei angemerkt, dass **Fig. 41A** eine Struktur des Falls zeigt, in dem der  $InGaZnO_4$ -Kristall aus einer Richtung, die parallel zur b-Achse ist, beobachtet wird, wenn die c-Achse nach oben gerichtet ist. **Fig. 41A** zeigt auf, dass Sauerstoffatome in einer Ga-Zn-O-Schicht nahe an denjenigen in einer benachbarten Ga-Zn-O-Schicht positioniert sind. Die Sauerstoffatome weisen negative Ladung auf; wodurch eine Abstoßungskraft zwischen den zwei benachbarten Ga-Zn-O-Schichten erzeugt wird. Folglich weist der  $InGaZnO_4$ -Kristall eine Spaltebene zwischen den zwei benachbarten Ga-Zn-O-Schichten auf.

**[0567]** Das Ion **5101**, das in dem Plasmabereich mit hoher Dichte erzeugt wird, wird durch ein elektrisches Feld zur Seite des Targets **5130** hin beschleunigt und kollidiert dann mit dem Target **5130**. Dabei werden ein Pellet **5100a** und ein Pellet **5100b**, die flache plattenförmige (pelletförmige) gesputterte Teilchen sind, von der Spaltebene abgetrennt und gesputtert. Es sei angemerkt, dass Strukturen des Pellets **5100a** und des Pellets **5100b** durch eine Auswirkung der Kollision des Ions **5101** verzerrt werden können.

**[0568]** Es handelt sich bei dem Pellet **5100a** um ein flaches plattenförmiges (pelletförmiges) gesputtertes

Teilchen mit einer dreieckigen Fläche, z. B. einer Fläche in Form eines gleichseitigen Dreiecks. Es handelt sich bei dem Pellet **5100b** um ein flaches plattenförmiges (pelletförmiges) gesputtertes Teilchen mit einer sechseckigen Fläche, z. B. einer Fläche in Form eines gleichseitigen Sechsecks. Es sei angemerkt, dass ebene plattenförmige (pelletförmige) gesputterte Teilchen, wie z. B. das Pellet **5100a** und das Pellet **5100b**, zusammen als Pellets **5100** bezeichnet werden. Die Form einer ebenen Fläche des Pellets **5100** ist nicht auf ein Dreieck oder ein Sechseck beschränkt. Die ebene Fläche kann zum Beispiel eine Form aufweisen, die durch Kombination von zwei oder mehr Dreiecken gebildet wird. Beispielsweise kann ein Viereck (z. B. Rhombus) durch Kombination von zwei Dreiecken (z. B. gleichseitigen Dreiecken) gebildet werden.

**[0569]** Die Dicke des Pellets **5100** wird in Abhängigkeit von der Art des Abscheidungsgases und der gleichen bestimmt. Die Dicken der Pellets **5100** sind vorzugsweise einheitlich; der Grund dafür wird später beschrieben. Zudem hat das gesputterte Teilchen vorzugsweise die Form eines Pellets mit einer kleinen Dicke im Vergleich zu einer Würfelform mit einer großen Dicke. Die Dicke des Pellets **5100** ist beispielsweise größer als oder gleich 0,4 nm und kleiner als oder gleich 1 nm, bevorzugt größer als oder gleich 0,6 nm und kleiner als oder gleich 0,8 nm. Zudem ist die Breite des Pellets **5100** beispielsweise größer als oder gleich 1 nm und kleiner als oder gleich 3 nm, bevorzugt größer als oder gleich 1,2 nm und kleiner als oder gleich 2,5 nm. Das Pellet **5100** entspricht dem anfänglichen Kern bei der Beschreibung von (1) in **Fig. 39**. Zum Beispiel wird dann, wenn das Ion **5101** mit dem ein In-Ga-Zn-Oxid enthaltenden Target **5130** kollidiert, das Pellet **5100** abgetrennt, das drei Schichten umfasst, nämlich eine Ga-Zn-O-Schicht, eine In-O-Schicht und eine Ga-Zn-O-Schicht, wie in **Fig. 41B** gezeigt. Es sei angemerkt, dass **Fig. 41C** die Struktur des abgetrennten Pellets **5100** zeigt, das aus einer Richtung, die parallel zur c-Achse ist, beobachtet wird. Das Pellet **5100** weist demzufolge eine nanometergroße Sandwich-Struktur, die zwei Ga-Zn-O-Schichten (Brotscheiben) und eine In-O-Schicht (Füllung) umfasst, auf.

**[0570]** Das Pellet **5100** kann eine Ladung aufnehmen, wenn es das Plasma passiert, so dass seine Seitenflächen negativ oder positiv aufgeladen werden. Bei dem Pellet **5100** kann ein Sauerstoffatom, das auf seiner Seitenfläche positioniert ist, negativ aufgeladen werden. Wenn die Seitenflächen auf diese Weise mit der gleichen Polarität aufgeladen werden, stoßen sich Ladungen gegenseitig ab, und demzufolge kann das Pellet **5100** die Form einer flachen Platte aufrechterhalten. In dem Fall, in dem es sich bei einem CAAC-OS um ein In-Ga-Zn-Oxid handelt, besteht eine Möglichkeit, dass ein Sauerstoffatom, das an ein Indiumatom gebunden ist, negativ aufge-

laden wird. Es besteht weiterhin die Möglichkeit, dass ein Sauerstoffatom, das an ein Indiumatom, ein Galliumatom oder ein Zinkatom gebunden ist, negativ aufgeladen wird. Zudem kann das Pellet **5100** wachsen, indem es an ein Indiumatom, ein Galliumatom, ein Zinkatom, ein Sauerstoffatom oder dergleichen gebunden wird, wenn es das Plasma passiert. Ein Größenunterschied zwischen (2) und (1) in **Fig. 39** entspricht dem Maß an Wachstum im Plasma. Hier wächst in dem Fall, in dem die Temperatur des Substrats **5120** bei etwa Raumtemperatur liegt, das Pellet **5100** auf dem Substrat **5120** kaum; daher wird ein nc-OS ausgebildet (siehe **Fig. 40B**). Ein nc-OS kann abgeschieden werden, wenn das Substrat **5120** eine große Größe aufweist, da die Abscheidung eines nc-OS bei Raumtemperatur durchgeführt werden kann. Es sei angemerkt, dass es effektiv ist, die Abscheidungsleistung beim Sputtern zu erhöhen, damit das Pellet **5100** im Plasma wächst. Eine hohe Abscheidungsleistung kann die Struktur des Pellets **5100** stabilisieren.

**[0571]** Wie in **Fig. 40A** und **Fig. 40B** gezeigt, fliegt das Pellet **5100** im Plasma wie ein Drachen und flattert zu dem Substrat **5120**. Da die Pellets **5100** geladen sind, wird eine Abstoßung verursacht, wenn sich das Pellet **5100** einem Bereich nähert, in dem bereits ein anderes Pellet **5100** abgeschieden worden ist. Hier wird ein Magnetfeld in einer Richtung parallel zu der Oberseite des Substrats **5120** (auch als horizontales Magnetfeld bezeichnet) oberhalb des Substrats **5120** erzeugt. Ein Potentialunterschied wird zwischen dem Substrat **5120** und dem Target **5130** festgelegt, und demzufolge fließt ein Strom von dem Substrat **5120** zu dem Target **5130**. Auf diese Weise wird dem Pellet **5100** auf der Oberseite des Substrats **5120** eine Kraft (Lorentzkraft) durch einen Effekt des Magnetfeldes und des Stroms verliehen. Dies lässt sich mit Flemings Linker-Hand-Regel erklären.

**[0572]** Die Masse des Pellets **5100** ist größer als diejenige eines Atoms. Um das Pellet **5100** über der Oberseite des Substrats **5120** zu bewegen, ist es deshalb wichtig, ein wenig Kraft von außen auf das Pellet **5100** auszuüben. Eine Art der Kraft kann eine Kraft sein, die durch die Wirkung eines Magnetfeldes und eines Stroms erzeugt wird. Um eine ausreichende Kraft auf das Pellet **5100** auszuüben, so dass sich das Pellet **5100** über einer Oberseite des Substrats **5120** bewegt, ist vorzugsweise ein Bereich, in dem das Magnetfeld in einer Richtung parallel zur Oberseite des Substrats **5120** 10 G oder höher, bevorzugt 20 G oder höher, stärker bevorzugt 30 G oder höher, noch stärker bevorzugt 50 G oder höher beträgt, auf der Oberseite bereitgestellt. Als Alternative ist vorzugsweise ein Bereich, in dem das Magnetfeld in einer Richtung parallel zur Oberseite des Substrats **5120** 1,5-mal oder mehr, bevorzugt zweimal oder mehr, stärker bevorzugt dreimal oder mehr, noch stärker bevorzugt fünfmal oder mehr so hoch ist

wie das Magnetfeld in einer Richtung senkrecht zur Oberseite des Substrats **5120**, auf der Oberseite bereitgestellt.

**[0573]** Nun werden die Magnete und das Substrat **5120** in Relation zueinander bewegt oder gedreht, wodurch sich die Richtung des horizontalen Magnetfeldes auf der Oberseite des Substrats **5120** kontinuierlich verändert. Das Pellet **5100** kann sich deshalb in verschiedene Richtungen auf der Oberseite des Substrats **5120** bewegen, indem es Kräfte in verschiedenen Richtungen aufnimmt.

**[0574]** Darüber hinaus ist, wie in **Fig. 40A** gezeigt, der Widerstand zwischen dem Pellet **5100** und dem Substrat **5120** aufgrund von Reibung oder dergleichen niedrig, wenn das Substrat **5120** erwärmt wird. Folglich gleitet das Pellet **5100** oberhalb der Oberseite des Substrats **5120**. Das Gleiten des Pellets **5100** tritt in einem Zustand auf, in dem seine ebene Fläche dem Substrat **5120** zugewandt ist. Wenn das Pellet **5100** die Seitenfläche eines weiteren Pellets **5100**, das bereits abgeschieden worden ist, erreicht, werden dann die Seitenflächen der Pellets **5100** verbunden. Dabei wird das Sauerstoffatom auf der Seitenfläche des Pellets **5100** freigesetzt. Mit dem abgegebenen Sauerstoffatom könnten Sauerstofffehlstellen in einem CAAC-OS gefüllt werden; daher weist der CAAC-OS eine niedrige Dichte der Defektzustände auf. Es sei angemerkt, dass die Temperatur der Oberseite des Substrats **5120** beispielsweise höher als oder gleich 100°C und niedriger als 500°C, höher als oder gleich 150°C und niedriger als 450°C oder höher als oder gleich 170°C und niedriger als 400°C ist. Daher ist es möglich, einen CAAC-OS selbst dann abzuscheiden, wenn das Substrat **5120** eine große Fläche aufweist.

**[0575]** Außerdem wird das Pellet **5100** auf dem Substrat **5120** erwärmt, wodurch sich Atome umordnen, und die Strukturverzerrung, die durch die Kollision des Ions **5101** verursacht wird, kann verringert werden. Das Pellet **5100**, dessen Strukturverzerrung verringert worden ist, ist im Wesentlichen einkristallin. Selbst wenn die Pellets **5100** erwärmt werden, nachdem sie verbunden worden sind, finden Ausdehnung und Zusammenziehung des Pellets **5100** an sich kaum statt, was darauf zurückzuführen ist, dass das Pellet **5100** im Wesentlichen einkristallin wird. Auf diese Weise kann verhindert werden, dass Defekte, wie z. B. eine Korngrenze, aufgrund einer Erweiterung eines Raums zwischen den Pellets **5100** gebildet werden, und folglich kann die Erzeugung von Spalten verhindert werden.

**[0576]** Der CAAC-OS weist keine brettartige Struktur aus einem einkristallinen Oxidhalbleiter auf, sondern eine Anordnung mit einer Gruppe von Pellets **5100** (Nanokristallen) wie bei gestapelten Ziegeln oder Blöcken. Darüber hinaus existiert keine Korn-

grenze zwischen den Pellets **5100**. Deshalb kann eine örtliche Belastung abgemildert oder eine Verzerrung entspannt werden, selbst wenn eine Deformierung des CAAC-OS, wie z. B. Schrumpfung, infolge einer Erwärmung während der Abscheidung, einer Erwärmung oder einer Biegung nach der Abscheidung auftritt. Deshalb ist diese Struktur für eine flexible Halbleitervorrichtung geeignet. Es sei angemerkt, dass der nc-OS eine Anordnung aufweist, bei der Pellets **5100** (Nanokristalle) willkürlich übereinander angeordnet sind.

**[0577]** Wenn das Target **5130** mit dem Ion **5101** gesputtert wird, kann neben den Pellets **5100** Zinkoxid oder dergleichen abgetrennt werden. Das Zinkoxid ist leichter als das Pellet **5100** und erreicht demnach die Oberseite des Substrats **5120** eher als das Pellet **5100**. Das Zinkoxid bildet folglich eine Zinkoxidschicht **5102** mit einer Dicke von größer als oder gleich 0,1 nm und kleiner als oder gleich 10 nm, größer als oder gleich 0,2 nm und kleiner als oder gleich 5 nm, oder größer als oder gleich 0,5 nm und kleiner als oder gleich 2 nm. **Fig. 42A** bis **Fig. 42D** sind schematische Querschnittsansichten.

**[0578]** Wie in **Fig. 42A** dargestellt, werden ein Pellet **5105a** und ein Pellet **5105b** über der Zinkoxidschicht **5102** abgeschieden. Hier sind Seitenflächen des Pellets **5105a** und des Pellets **5105b** in Kontakt miteinander. Zudem wird ein Pellet **5105c** über dem Pellet **5105b** abgeschieden, und dann gleitet es über dem Pellet **5105b**. Des Weiteren werden eine Vielzahl von Teilchen **5103**, die zusammen mit dem Zinkoxid von dem Target abgetrennt werden, durch Erwärmen des Substrats **5120** kristallisiert, wodurch ein Bereich **5105a1** auf einer anderen Seitenfläche des Pellets **5105a** gebildet wird. Es sei angemerkt, dass die Vielzahl von Teilchen **5103** Sauerstoff, Zink, Indium, Gallium oder dergleichen enthalten kann.

**[0579]** Wie in **Fig. 42B** dargestellt, wächst der Bereich **5105a1** dann zu einem Teil des Pellets **5105a**, wodurch ein Pellet **5105a2** gebildet wird. Eine Seitenfläche des Pellets **5105c** ist zudem in Kontakt mit einer anderen Seitenfläche des Pellets **5105b**.

**[0580]** Als Nächstes wird, wie in **Fig. 42C** dargestellt, ein Pellet **5105d** über dem Pellet **5105a2** und dem Pellet **5105b** abgeschieden, und dann gleitet es über dem Pellet **5105a2** und dem Pellet **5105b**. Darüber hinaus gleitet ein Pellet **5105e** zu einer anderen Seitenfläche des Pellets **5105c** über der Zinkoxidschicht **5102**.

**[0581]** Wie in **Fig. 42D** dargestellt, wird das Pellet **5105d** dann derart platziert, dass eine Seitenfläche des Pellets **5105d** in Kontakt mit einer Seitenfläche des Pellets **5105a2** ist. Eine Seitenfläche des Pellets **5105e** ist außerdem in Kontakt mit einer anderen Seitenfläche des Pellets **5105c**. Eine Vielzahl von

Teilchen **5103**, die zusammen mit dem Zinkoxid von dem Target **5130** abgetrennt werden, werden durch Erwärmen des Substrats **5120** kristallisiert, wodurch ein Bereich **5105d1** auf einer anderen Seitenfläche des Pellets **5105d** gebildet wird.

**[0582]** Wie vorstehend beschrieben, werden abgeschiedene Pellets in Kontakt miteinander platziert und dann setzt ein Wachstum auf Seitenflächen der Pellets ein, wodurch ein CAAC-OS über dem Substrat **5120** ausgebildet wird. Jedes Pellet des CAAC-OS ist deshalb größer als dasjenige des nc-OS. Ein Größenunterschied zwischen (3) und (2) in **Fig. 39** entspricht dem Maß an Wachstum nach der Abscheidung.

**[0583]** Wenn Abstände zwischen Pellets **5100** sehr klein sind, können die Pellets ein großes Pellet bilden. Das große Pellet weist eine einkristalline Struktur auf. Die Größe des Pellets kann beispielsweise größer als oder gleich 10 nm und kleiner als oder gleich 200 nm, größer als oder gleich 15 nm und kleiner als oder gleich 100 nm, oder größer als oder gleich 20 nm und kleiner als oder gleich 50 nm sein, wenn dieses von oben betrachtet wird. In diesem Fall könnte bei einem Oxidhalbleiter, der für einen sehr kleinen Transistor verwendet wird, ein Kanalbildungsbereich in das große Pellet hinein passen. Demzufolge kann der Bereich mit einer einkristallinen Struktur als Kanalbildungsbereich verwendet werden. Darüber hinaus kann dann, wenn die Größe des Pellets erhöht wird, der Bereich mit einer einkristallinen Struktur als Kanalbildungsbereich, Source-Bereich und Drain-Bereich des Transistors verwendet werden.

**[0584]** Wenn der Kanalbildungsbereich oder dergleichen des Transistors auf diese Weise in einem Bereich mit einer einkristallinen Struktur gebildet wird, können die Frequenzeigenschaften des Transistors in einigen Fällen erhöht werden.

**[0585]** Wie bei einem derartigen Modell gezeigt, wird davon ausgegangen, dass die Pellets **5100** auf dem Substrat **5120** abgeschieden werden. Daher kann ein CAAC-OS abgeschieden werden, selbst wenn eine Ausbildungsoberfläche keine Kristallstruktur aufweist; was sich von einer Filmabscheidung durch epitaktisches Wachstum unterscheidet. Zudem ist keine Laserkristallisation zum Ausbilden eines CAAC-OS nötig, und ein einheitlicher Film kann selbst über einem großen Glassubstrat oder dergleichen ausgebildet werden. Zum Beispiel kann ein CAAC-OS selbst dann ausgebildet werden, wenn die Oberseite (Ausbildungsoberfläche) des Substrats **5120** eine amorphe Struktur aufweist (z. B. wenn die Oberseite aus amorphem Siliziumoxid ausgebildet ist).

**[0586]** Zusätzlich ist festgestellt worden, dass sich beim Ausbilden des CAAC-OS die Pellets **5100** entsprechend der Form der Oberseite des Substrats

**5120**, die die Ausbildungsoberfläche ist, anordnen, selbst wenn die Ausbildungsoberfläche eine Unebenheit aufweist. In dem Fall, in dem die Oberseite des Substrats **5120** auf atomarer Ebene flach ist, sind die Pellets **5100** beispielsweise derart angeordnet, dass sich flache Ebenen, die parallel zur a-b-Ebene sind, nach unten richten. In dem Fall, in dem die Dicken der Pellets **5100** gleichmäßig sind, wird eine Schicht mit einer gleichmäßigen Dicke, Planheit und hoher Kristallinität ausgebildet. Durch das übereinander angeordnen von n Schichten (n ist eine natürliche Zahl) kann der CAAC-OS erhalten werden.

**[0587]** In dem Fall, in dem die Oberseite des Substrats **5120** eine Unebenheit aufweist, wird ein CAAC-OS ausgebildet, in dem n Schichten (n ist eine natürliche Zahl) übereinander angeordnet sind, in denen die Pellets **5100** jeweils entlang der Unebenheit angeordnet sind. Da das Substrat **5120** eine Unebenheit aufweist, wird eine Lücke in einigen Fällen leicht zwischen den Pellets **5100** in dem CAAC-OS gebildet. Es sei angemerkt, dass die Pellets **5100** auf Grund von intermolekularer Kraft derart angeordnet werden, dass eine Lücke zwischen den Pellets selbst auf der unebenen Oberfläche so klein wie möglich ist. Deshalb kann ein CAAC-OS mit hoher Kristallinität erhalten werden, selbst wenn die Ausbildungsoberfläche eine Unebenheit aufweist.

**[0588]** Da ein CAAC-OS entsprechend einem derartigen Modell abgeschieden wird, weist das gesputterte Teilchen vorzugsweise die Form eines Pellets mit einer kleinen Dicke auf. Es sei angemerkt, dass dann, wenn die gesputterten Teilchen eine Würfelform mit einer großen Dicke aufweisen, Ebenen, die dem Substrat **5120** zugewandt sind, variieren; daher können die Dicken und Ausrichtungen der Kristalle in einigen Fällen nicht gleichmäßig sein.

**[0589]** Dem oben beschriebenen Abscheidungsmodell entsprechend kann ein CAAC-OS mit hoher Kristallinität auch auf einer Ausbildungsoberfläche mit einer amorphen Struktur ausgebildet werden.

#### Bezugszeichen

**10:** Licht emittierende Vorrichtung, **11:** Pixel, **12:** Überwachungsschaltung, **13:** Bildverarbeitungsschaltung, **21:** Schaltung, **22:** Transistor, **24:** Pixelabschnitt, **25:** Anzeigefeld, **26:** Steuereinheit, **27:** CPU, **28:** Bildspeicher, **29:** Speicher, **30:** Treiberschaltung, **31:** Treiberschaltung, **32:** Bilddaten, **33:** Leitung, **34:** Transistor, **40:** Transistor, **41:** Transistor, **42:** Transistor, **43:** Transistor, **44:** Transistor, **45:** Transistor, **46:** Licht emittierendes Element, **47:** Kondensator, **48:** Kondensator, **49:** Leitung, **54:** Licht emittierendes Element, **55:** Transistor, **56:** Transistor, **57:** Transistor, **58:** Kondensator, **60:** Operationsverstärker, **61:** Kondensator, **62:** Schalter, **68:** Leitung, **70:** Transis-

tor, **71:** Transistor, **72:** Transistor, **73:** Transistor, **74:** Transistor, **75:** Transistor, **76:** Kondensator, **77:** Kondensator, **78:** Licht emittierendes Element, **80:** Transistor, **81:** Transistor, **82:** Transistor, **83:** Transistor, **84:** Transistor, **85:** Transistor, **86:** Licht emittierendes Element, **87:** Kondensator, **88:** Leitung, **90:** Transistor, **91:** Transistor, **92:** Transistor, **93:** Transistor, **94:** Transistor, **95:** Kondensator, **96:** Licht emittierendes Element, **102:** Substrat, **104:** Isolierfilm, **106:** Oxidhalbleiterfilm, **106a:** Bereich, **106b:** Bereich, **106c:** Bereich, **106d:** Bereich, **108:** Isolierfilm, **110:** leitfähiger Film, **112:** leitfähiger Film, **114:** leitfähiger Film, **116:** Isolierfilm, **118:** Isolierfilm, **140a:** Öffnung, **140b:** Öffnung, **150:** Transistor, **261:** leitfähiger Film, **266:** Oxidhalbleiterfilm, **268:** leitfähiger Film, **270:** leitfähiger Film, **272:** Isolierfilm, **274:** leitfähiger Film, **362:** Substrat, **364:** Isolierfilm, **364a:** Nitridisolierfilm, **364b:** Oxidisolierfilm, **366:** Oxidhalbleiterfilm, **366a:** Bereich, **366b:** Bereich, **366c:** Bereich, **366d:** Bereich, **366e:** Offset-Bereich, **367a:** Oxidhalbleiterfilm, **367b:** Oxidhalbleiterfilm, **367c:** Oxidhalbleiterfilm, **368:** leitfähiger Film, **368a:** leitfähiger Film, **368b:** leitfähiger Film, **368c:** leitfähiger Film, **370:** leitfähiger Film, **370a:** leitfähiger Film, **370b:** leitfähiger Film, **370c:** leitfähiger Film, **372:** Isolierfilm, **372a:** Isolierfilm, **374:** leitfähiger Film, **374a:** leitfähiger Film, **374b:** leitfähiger Film, **376:** Isolierfilm, **390:** Transistor, **391:** Transistor, **392:** Transistor, **393:** Transistor, **394:** Transistor, **402:** Substrat, **404:** Isolierfilm, **406:** Oxidhalbleiterfilm, **406b:** Bereich, **406c:** Bereich, **406d:** Bereich, **406e:** Offset-Bereich, **408:** Isolierfilm, **408a:** Isolierfilm, **410:** leitfähiger Film, **412:** leitfähiger Film, **414:** leitfähiger Film, **414a:** leitfähiger Film, **416:** Isolierfilm, **418:** Isolierfilm, **440a:** Öffnung, **450:** Transistor, **821:** Substrat, **824:** Isolierfilm, **828:** Oxidhalbleiterfilm, **828a:** Bereich, **828b:** Bereich, **828c:** Bereich, **828d:** Bereich, **828e:** Bereich, **828f:** Bereich, **828g:** Bereich, **837:** Isolierfilm, **840:** leitfähiger Film, **840a:** leitfähiger Film, **840b:** leitfähiger Film, **846:** Isolierfilm, **847:** Isolierfilm, **856:** leitfähiger Film, **857:** leitfähiger Film, **862:** Isolierfilm, **1000:** Substrat, **1001:** leitfähiger Film, **1002:** leitfähiger Film, **1003:** leitfähiger Film, **1004:** Halbleiterfilm, **1005:** leitfähiger Film, **1006:** leitfähiger Film, **1007:** Halbleiterfilm, **1008:** leitfähiger Film, **1009:** leitfähiger Film, **1010:** leitfähiger Film, **1011:** leitfähiger Film, **1012:** leitfähiger Film, **1013:** leitfähiger Film, **1015:** Isolierfilm, **1016:** Isolierfilm, **1017:** Isolierfilm, **1018:** Isolierfilm, **1019:** Isolierfilm, **1020:** Isolierfilm, **1025:** Isolierfilm, **1026:** Isolierfilm, **1027:** EL-Schicht, **1028:** leitfähiger Film, **1030:** Substrat, **1031:** Sperrsicht, **1032:** Farbsicht, **1601:** Anzeigefeld, **1602:** Leiterplatte, **1603:** Verbindungsabschnitt, **1604:** Pixelabschnitt, **1605:** Treiberschaltung, **1606:** Treiberschaltung, **3001:** Gehäuse, **3002:** Anzeigearbeitschnitt, **3003:** Standfuß, **3101:** Gehäuse, **3102:** Anzeigearbeitschnitt, **3103:**

Bedienungstaste, **3301**: Gehäuse, **3302**: Gehäuse, **3303**: Anzeigeabschnitt, **3304**: Anzeigeabschnitt, **3305**: Mikrofon, **3306**: Lautsprecher, **3307**: Bedienungstaste, **3308**: Stift, **3601**: Gehäuse, **3602**: Anzeigeabschnitt, **3701**: Gehäuse, **3702**: Anzeigeabschnitt, **3766**: Isolierfilm, **3901**: Gehäuse, **3902**: Anzeigeabschnitt, **3903**: Kamera, **3904**: Lautsprecher, **3905**: Knopf, **3906**: externer Verbindungsabschnitt, **3907**: Mikrofon, **5100**: Pellet, **5100a**: Pellet, **5100b**: Pellet, **5101**: Ion, **5102**: Zinkoxidschicht, **5103**: Teilchen, **5105a**: Pellet, **5105a1**: Bereich, **5105a2**: Pellet, **5105b**: Pellet, **5105c**: Pellet, **5105d**: Pellet, **5105d1**: Bereich, **5105e**: Pellet, **5120**: Substrat, **5130**: Target, und **5161**: Bereich.

**[0590]** Diese Anmeldung basiert auf der japanischen Patentanmeldung mit der Seriennr. 2013-272539, eingereicht beim japanischen Patentamt am 27. Dezember 2013, der japanischen Patentanmeldung mit der Seriennr. 2013-272532, eingereicht beim japanischen Patentamt am 27. Dezember 2013, der japanischen Patentanmeldung mit der Seriennr. 2014-047197, eingereicht beim japanischen Patentamt am 11. März 2014, und auf der japanischen Patentanmeldung mit der Seriennr. 2014-047200, eingereicht beim japanischen Patentamt am 11. März 2014, deren gesamte Inhalte hiermit zum Gegenstand der vorliegenden Offenlegung gemacht werden.

### Patentansprüche

1. Licht emittierende Vorrichtung, die umfasst: ein Pixel, das ein Licht emittierendes Element, einen ersten Transistor und einen zweiten Transistor umfasst; eine erste Schaltung, die konfiguriert ist, ein Signal zu erzeugen, das einen Wert des Stroms umfasst, der aus dem Pixel entnommen wird; und eine zweite Schaltung, die konfiguriert ist, ein Bildsignal durch das Signal zu korrigieren, wobei der erste Transistor konfiguriert ist, die Stromversorgung des Licht emittierenden Elements durch das Bildsignal zu steuern, wobei der zweite Transistor konfiguriert ist, die Stromentnahme aus dem Pixel zu steuern, und wobei ein Halbleiterfilm von jeweils dem ersten Transistor und dem zweiten Transistor umfasst: einen ersten Halbleiterbereich, der sich mit einer Gate-Elektrode überlappt; einen zweiten Halbleiterbereich, der in Kontakt mit einer Source-Elektrode oder einer Drain-Elektrode ist; und einen dritten Halbleiterbereich, der eine höhere Wasserstoffkonzentration aufweist als der erste Halbleiterbereich und der zweite Halbleiterbereich, zwischen dem ersten Halbleiterbereich und dem zweiten Halbleiterbereich.

2. Licht emittierende Vorrichtung nach Anspruch 1, wobei es sich bei dem Halbleiterfilm um einen Oxidhalbleiterfilm handelt.

3. Licht emittierende Vorrichtung nach Anspruch 2, wobei der Oxidhalbleiterfilm Indium, Zink und M enthält, und wobei M Mg, Al, Ti, Ga, Y, Zr, La, Ce, Nd oder Hf ist.

4. Elektronisches Gerät, das die Licht emittierende Vorrichtung nach Anspruch 1, ein Mikrofon und eine Bedienungstaste umfasst.

5. Licht emittierende Vorrichtung, die umfasst: eine Leitung; einen ersten Transistor, der einen ersten Halbleiterfilm und eine erste Gate-Elektrode und eine zweite Gate-Elektrode umfasst, die einander überlappen, wobei der erste Halbleiterfilm dazwischen bereitgestellt ist; einen zweiten Transistor, der einen zweiten Halbleiterfilm umfasst; einen ersten Kondensator, der konfiguriert ist, eine Potentialdifferenz zwischen einer ersten Source-Elektrode oder einer ersten Drain-Elektrode des ersten Transistors und der ersten Gate-Elektrode zu halten; einen zweiten Kondensator, der konfiguriert ist, eine Potentialdifferenz zwischen der ersten Source-Elektrode oder der ersten Drain-Elektrode des ersten Transistors und der zweiten Gate-Elektrode zu halten; und

ein Licht emittierendes Element, dem ein Drain-Strom des ersten Transistors zugeführt wird; wobei der zweite Transistor konfiguriert ist, Leitvermögen zwischen der zweiten Gate-Elektrode und der Leitung zu steuern; wobei der erste Halbleiterfilm umfasst: einen ersten Halbleiterbereich, der sich mit der ersten Gate-Elektrode überlappt; einen zweiten Halbleiterbereich, der in Kontakt mit der ersten Source-Elektrode oder der ersten Drain-Elektrode des ersten Transistors ist; und einen dritten Halbleiterbereich, der eine höhere Wasserstoffkonzentration aufweist als der erste Halbleiterbereich und der zweite Halbleiterbereich, zwischen dem ersten Halbleiterbereich und dem zweiten Halbleiterbereich, und

wobei der zweite Halbleiterfilm umfasst: einen vierten Halbleiterbereich, der sich mit einer dritten Gate-Elektrode des zweiten Transistors überlappt; einen fünften Halbleiterbereich, der in Kontakt mit einer zweiten Source-Elektrode oder einer zweiten Drain-Elektrode des zweiten Transistors ist; und einen sechsten Halbleiterbereich, der eine höhere Wasserstoffkonzentration aufweist als der vierte Halbleiterbereich und der fünfte Halbleiterbereich, zwischen dem vierten Halbleiterbereich und dem fünften Halbleiterbereich.

6. Licht emittierende Vorrichtung nach Anspruch 5, wobei es sich bei dem ersten Halbleiterfilm und dem zweiten Halbleiterfilm jeweils um einen Oxidhalbleiterfilm handelt.

7. Licht emittierende Vorrichtung nach Anspruch 6, wobei der Oxidhalbleiterfilm Indium, Zink und M enthält, und  
wobei M Mg, Al, Ti, Ga, Y, Zr, La, Ce, Nd oder Hf ist.

8. Elektronisches Gerät, das die Licht emittierende Vorrichtung nach Anspruch 5, ein Mikrofon und eine Bedienungstaste umfasst.

9. Licht emittierende Vorrichtung, die umfasst:  
eine erste Leitung und eine zweite Leitung;  
einen Kondensator;  
ein Licht emittierendes Element;  
einen ersten Transistor, der konfiguriert ist, das Leitvermögen zwischen der ersten Leitung und einer ersten Elektrode des Kondensators zu steuern;  
einen zweiten Transistor, der konfiguriert ist, das Leitvermögen zwischen der zweiten Leitung und einer Gate-Elektrode eines fünften Transistors zu steuern;  
einen dritten Transistor, der konfiguriert ist, das Leitvermögen zwischen der ersten Elektrode des Kondensators und der Gate-Elektrode des fünften Transistors zu steuern;  
einen vierten Transistor, der konfiguriert ist, das Leitvermögen zwischen einer Source-Elektrode oder einer Drain-Elektrode des fünften Transistors und einer Anode des Licht emittierenden Elements zu steuern; und  
den fünften Transistor,  
wobei eine zweite Elektrode des Kondensators elektrisch mit der Source-Elektrode oder der Drain-Elektrode des fünften Transistors verbunden ist, und  
wobei ein Halbleiterfilm von jeweils dem ersten Transistor, dem zweiten Transistor, dem dritten Transistor, dem vierten Transistor und dem fünften Transistor umfasst:  
einen ersten Halbleiterbereich, der sich mit einer Gate-Elektrode überlappt;  
einen zweiten Halbleiterbereich, der in Kontakt mit einer Source-Elektrode oder einer Drain-Elektrode ist; und  
einen dritten Halbleiterbereich, der eine höhere Wasserstoffkonzentration aufweist als der erste Halbleiterbereich und der zweite Halbleiterbereich, zwischen dem ersten Halbleiterbereich und dem zweiten Halbleiterbereich.

10. Licht emittierende Vorrichtung nach Anspruch 9, wobei es sich bei dem Halbleiterfilm um einen Oxidhalbleiterfilm handelt.

11. Licht emittierende Vorrichtung nach Anspruch 10,  
wobei der Oxidhalbleiterfilm Indium, Zink und M enthält, und

wobei M Mg, Al, Ti, Ga, Y, Zr, La, Ce, Nd oder Hf ist.

12. Elektronisches Gerät, das die Licht emittierende Vorrichtung nach Anspruch 9, ein Mikrofon und eine Bedienungstaste umfasst.

13. Licht emittierende Vorrichtung, die umfasst:  
eine erste Leitung, eine zweite Leitung und eine dritte Leitung;  
einen Kondensator;  
ein Licht emittierendes Element;  
einen ersten Transistor, der konfiguriert ist, das Leitvermögen zwischen der ersten Leitung und einer ersten Elektrode des Kondensators zu steuern;  
einen zweiten Transistor, der konfiguriert ist, das Leitvermögen zwischen der zweiten Leitung und einer Gate-Elektrode eines fünften Transistors zu steuern;  
einen dritten Transistor, der konfiguriert ist, das Leitvermögen zwischen der ersten Elektrode des Kondensators und der Gate-Elektrode des fünften Transistors zu steuern;  
einen vierten Transistor, der konfiguriert ist, das Leitvermögen zwischen einer Source-Elektrode oder einer Drain-Elektrode des fünften Transistors und der dritten Leitung zu steuern; und  
den fünften Transistor,  
wobei eine zweite Elektrode des Kondensators elektrisch mit der Source-Elektrode oder der Drain-Elektrode des fünften Transistors und mit einer Anode des Licht emittierenden Elements verbunden ist, und  
wobei ein Halbleiterfilm von jeweils dem ersten Transistor, dem zweiten Transistor, dem dritten Transistor, dem vierten Transistor und dem fünften Transistor umfasst:  
einen ersten Halbleiterbereich, der sich mit einer Gate-Elektrode überlappt;  
einen zweiten Halbleiterbereich, der in Kontakt mit einer Source-Elektrode oder einer Drain-Elektrode ist; und  
einen dritten Halbleiterbereich, der eine höhere Wasserstoffkonzentration aufweist als der erste Halbleiterbereich und der zweite Halbleiterbereich, zwischen dem ersten Halbleiterbereich und dem zweiten Halbleiterbereich.

14. Licht emittierende Vorrichtung nach Anspruch 13, wobei es sich bei dem Halbleiterfilm um einen Oxidhalbleiterfilm handelt.

15. Licht emittierende Vorrichtung nach Anspruch 14,  
wobei der Oxidhalbleiterfilm Indium, Zink und M enthält, und  
wobei M Mg, Al, Ti, Ga, Y, Zr, La, Ce, Nd oder Hf ist.

16. Elektronisches Gerät, das die Licht emittierende Vorrichtung nach Anspruch 13, ein Mikrofon und eine Bedienungstaste umfasst.

Es folgen 41 Seiten Zeichnungen

## Anhängende Zeichnungen

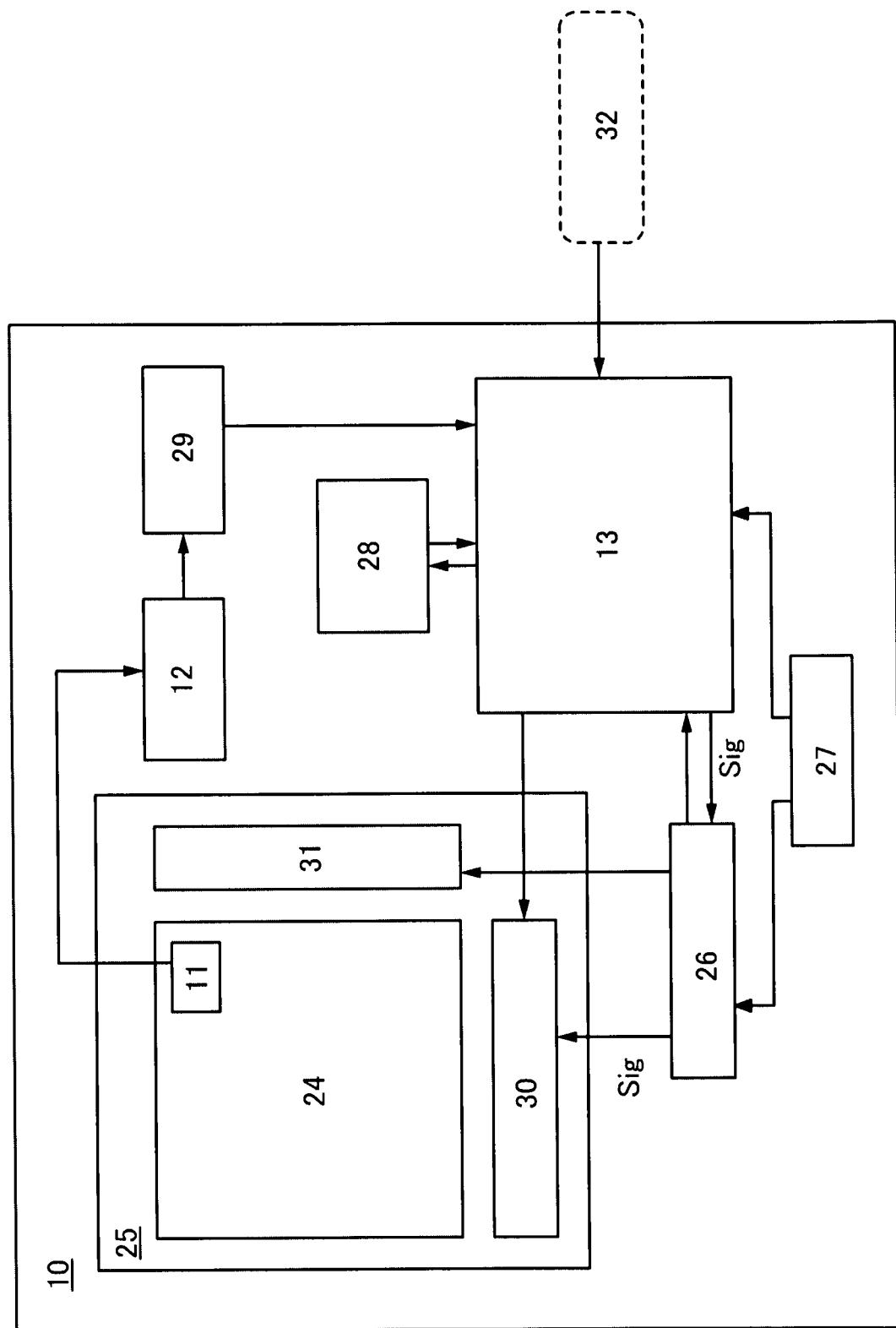
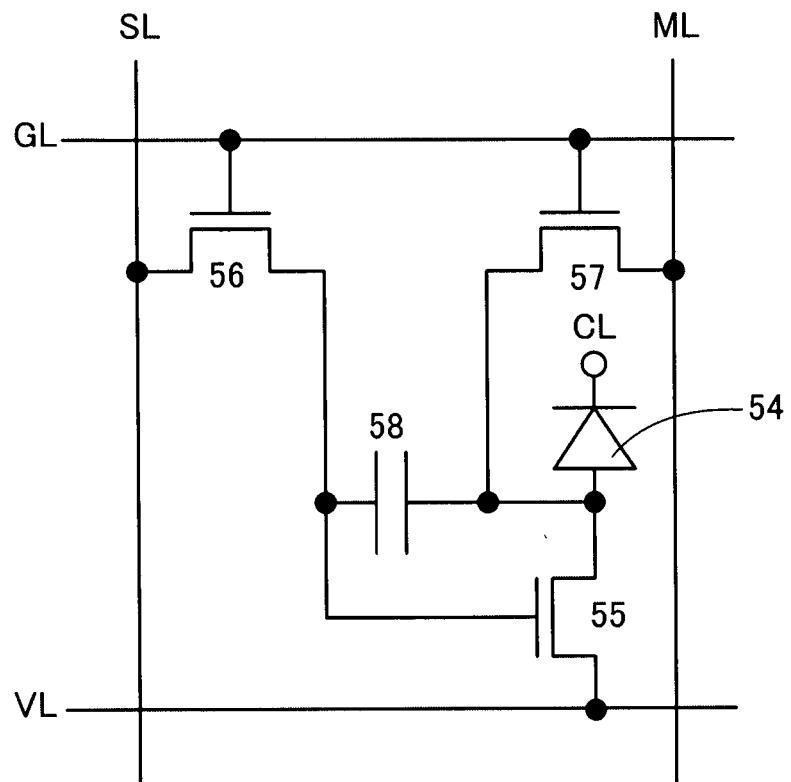


FIG. 1

**FIG. 2**  
11



**FIG. 3**

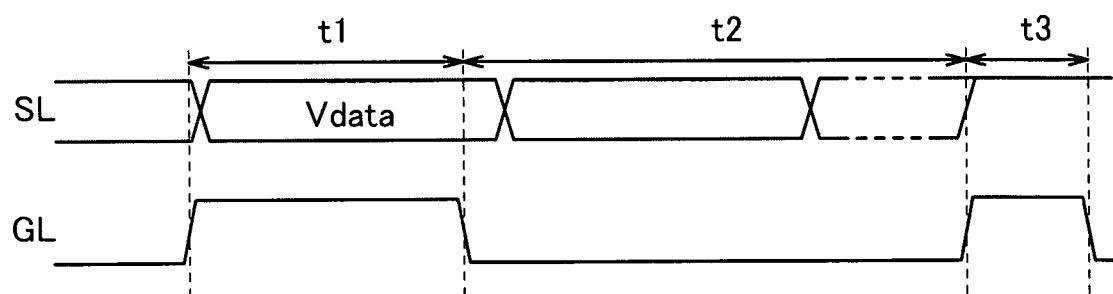


FIG. 4

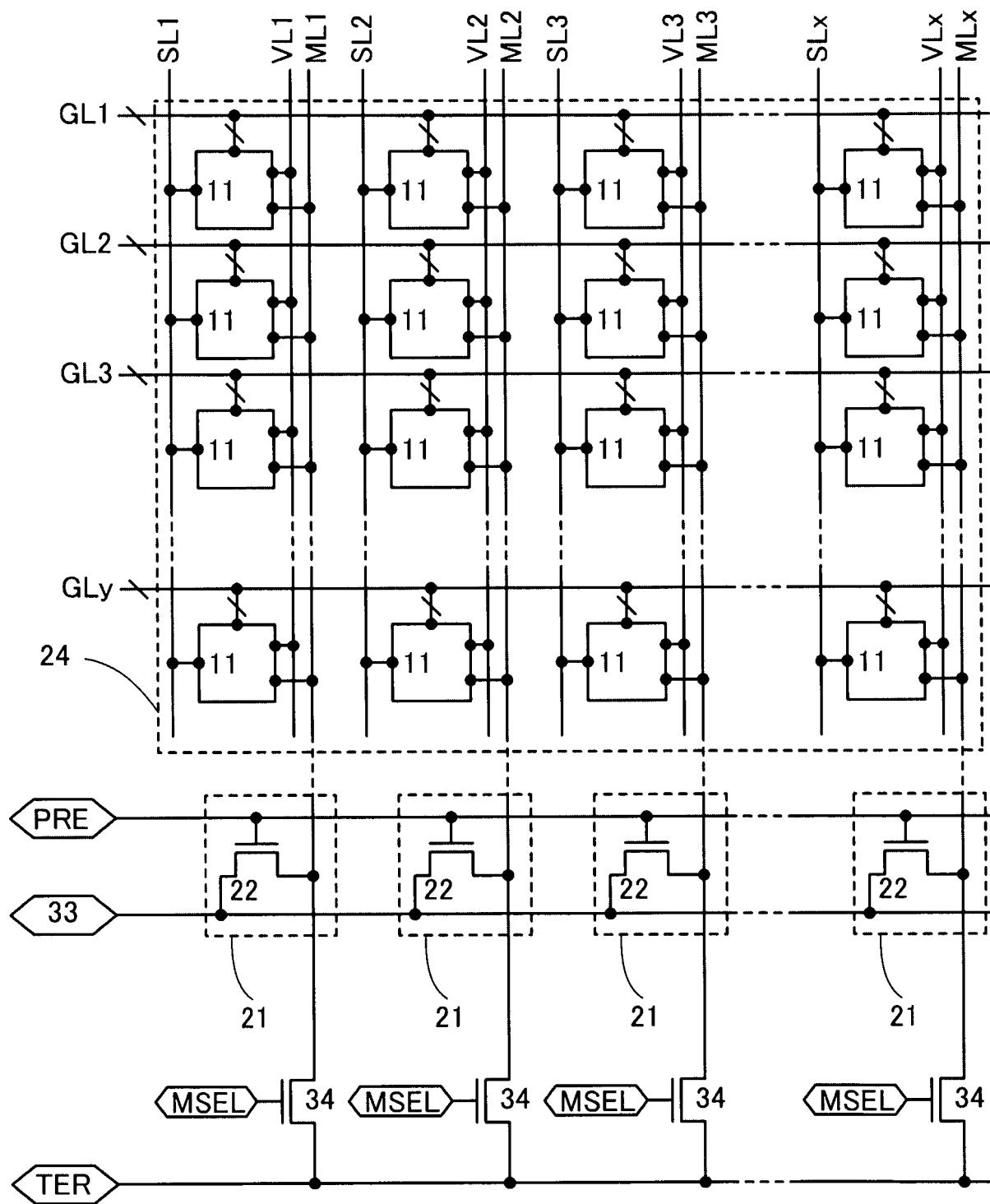


FIG. 5

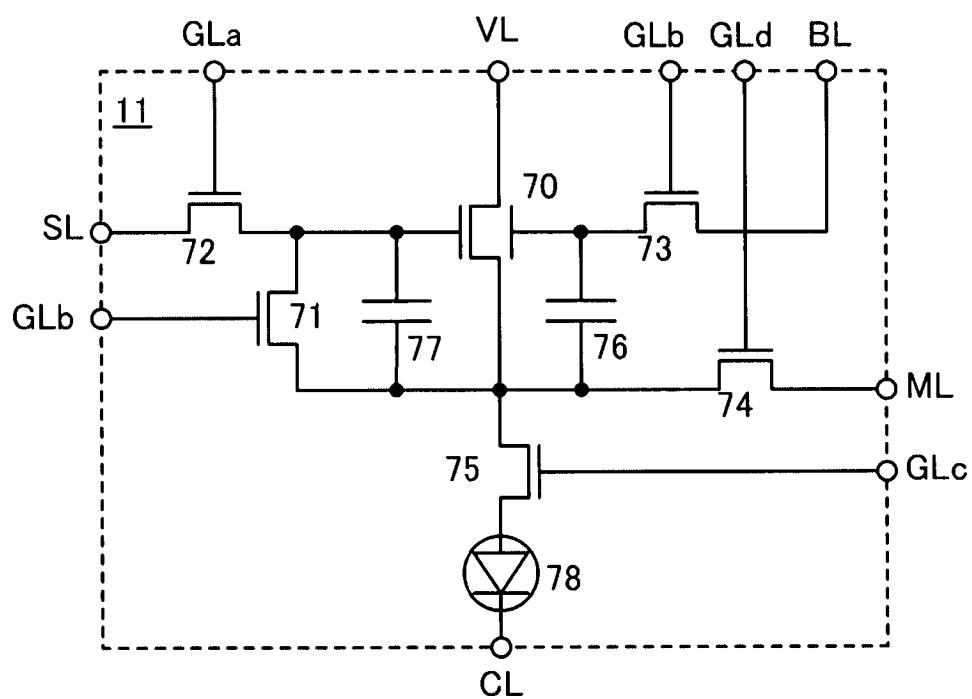


FIG. 6A

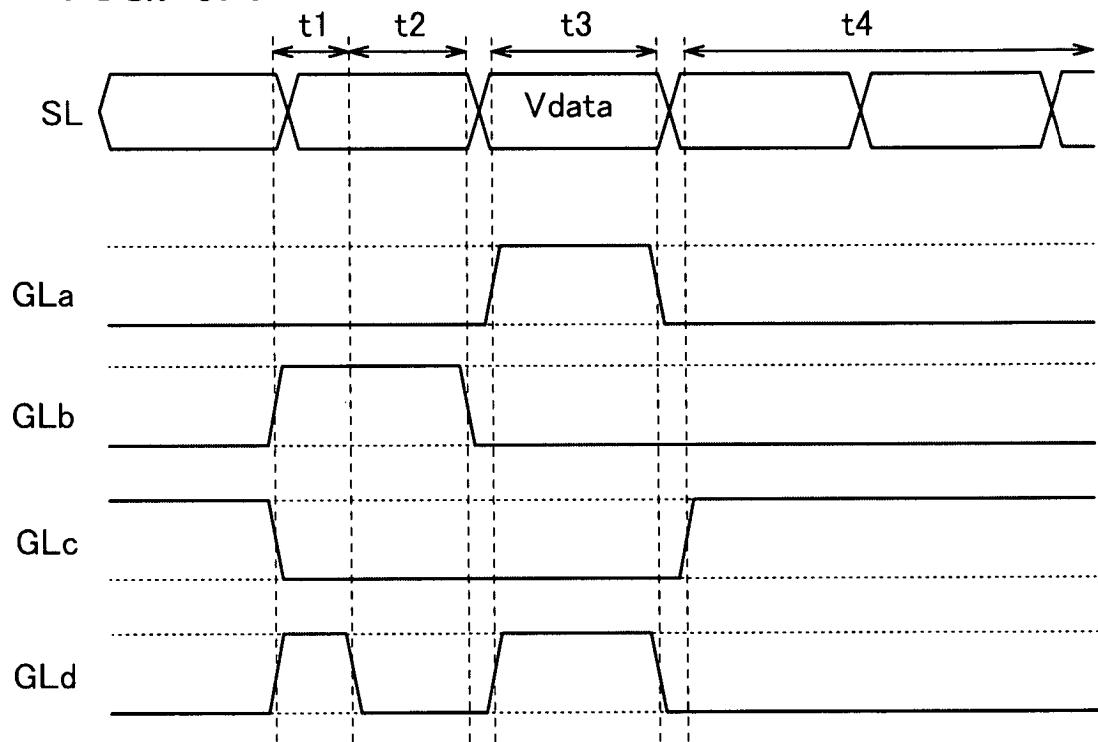


FIG. 6B

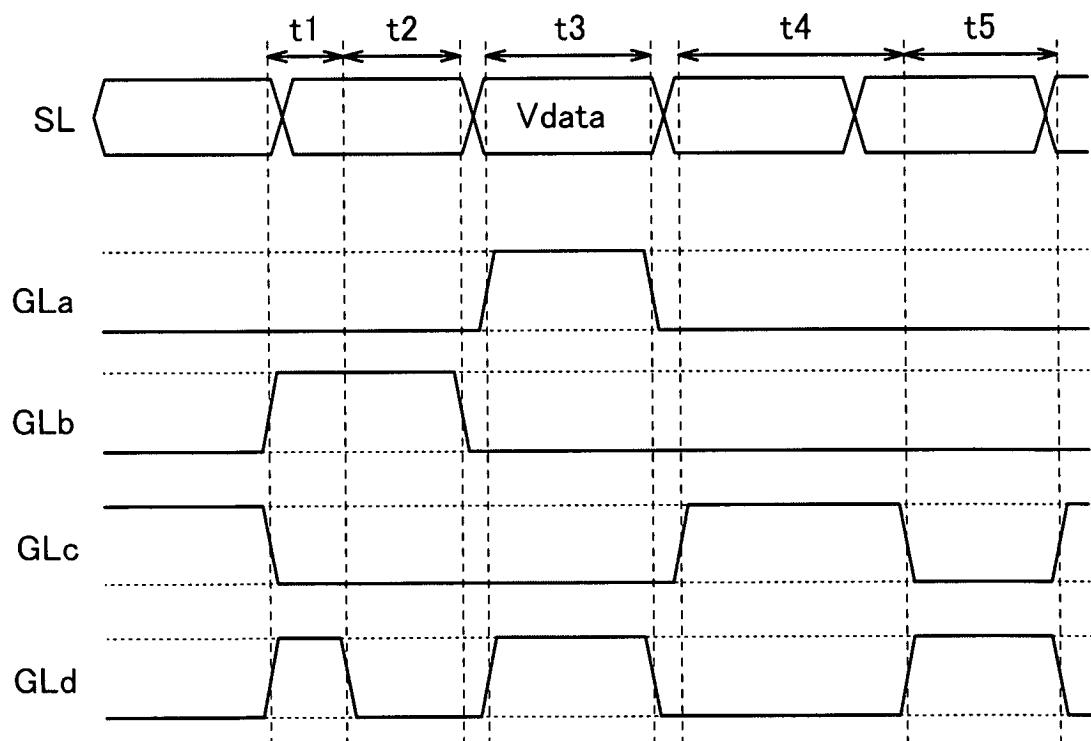


FIG. 7

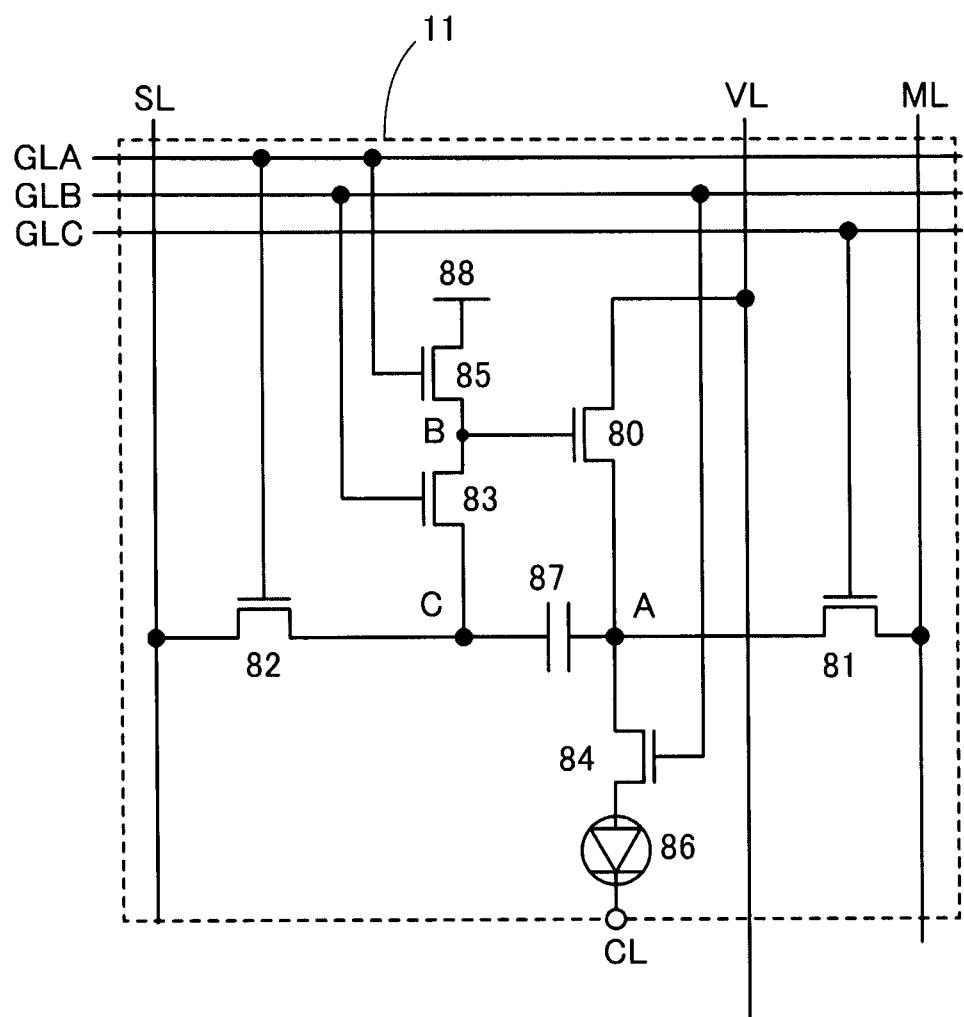


FIG. 8A

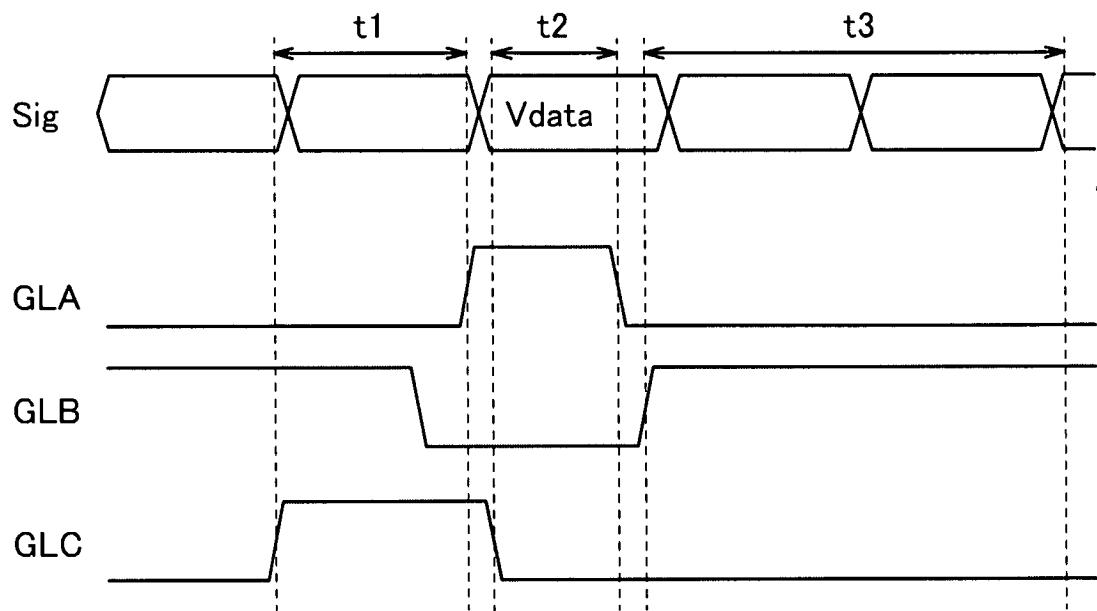


FIG. 8B

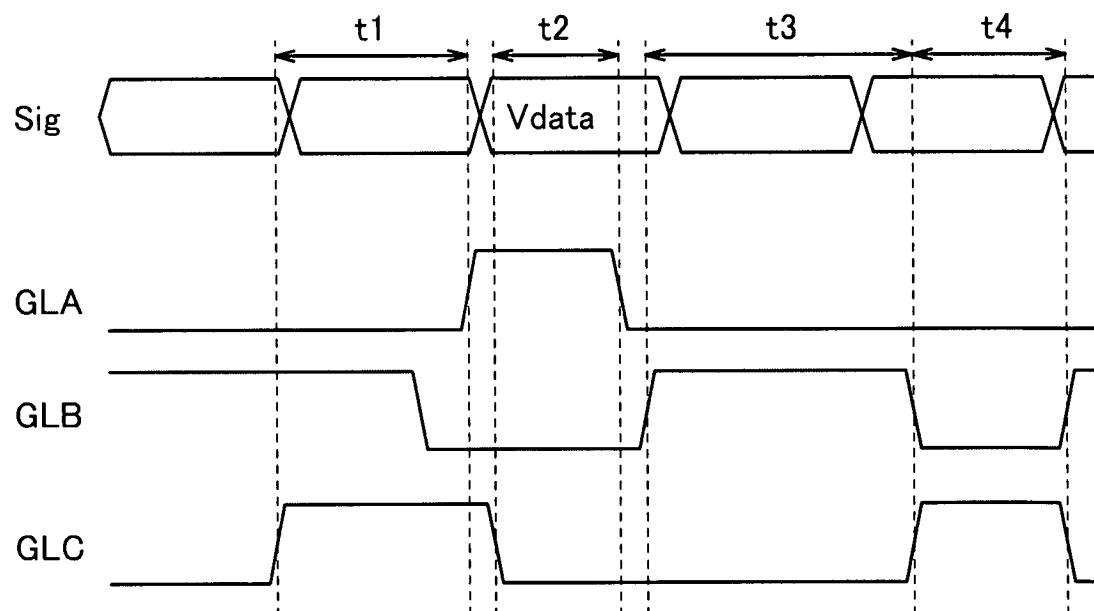


FIG. 9

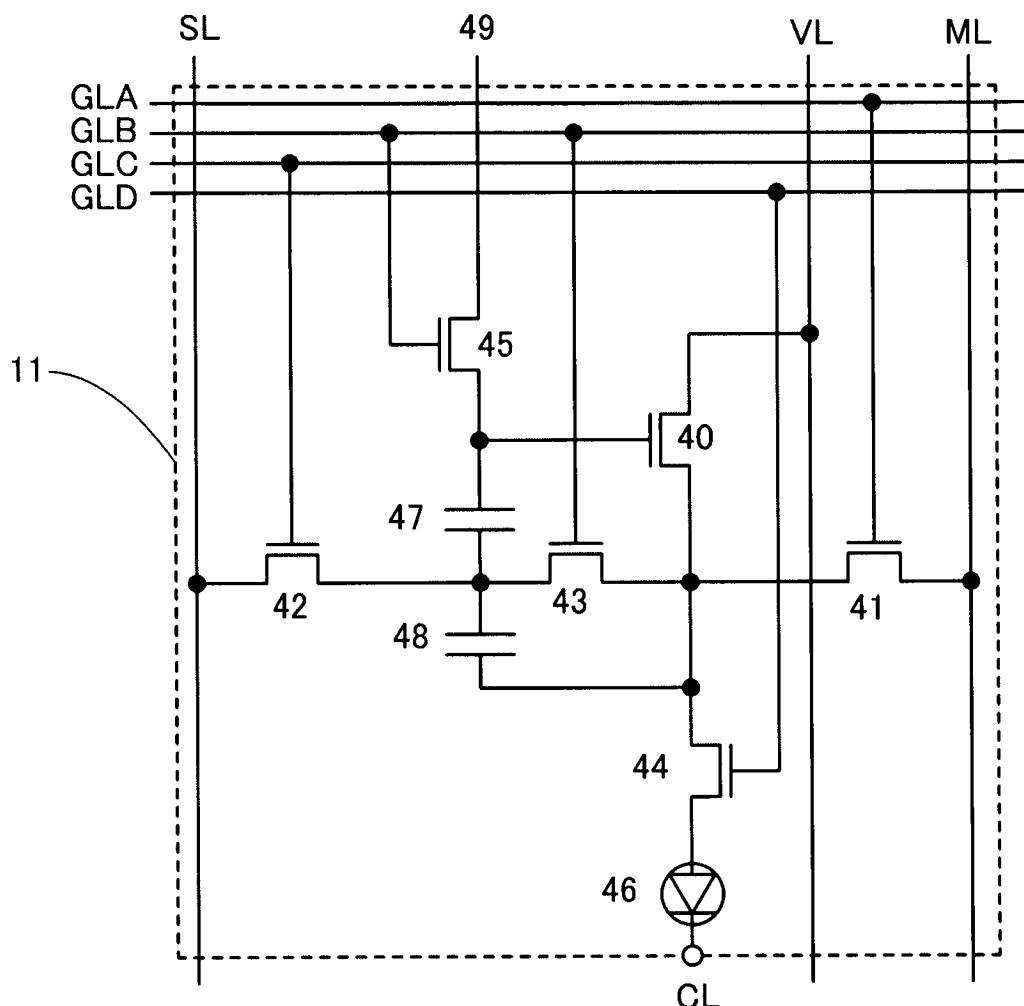


FIG. 10A

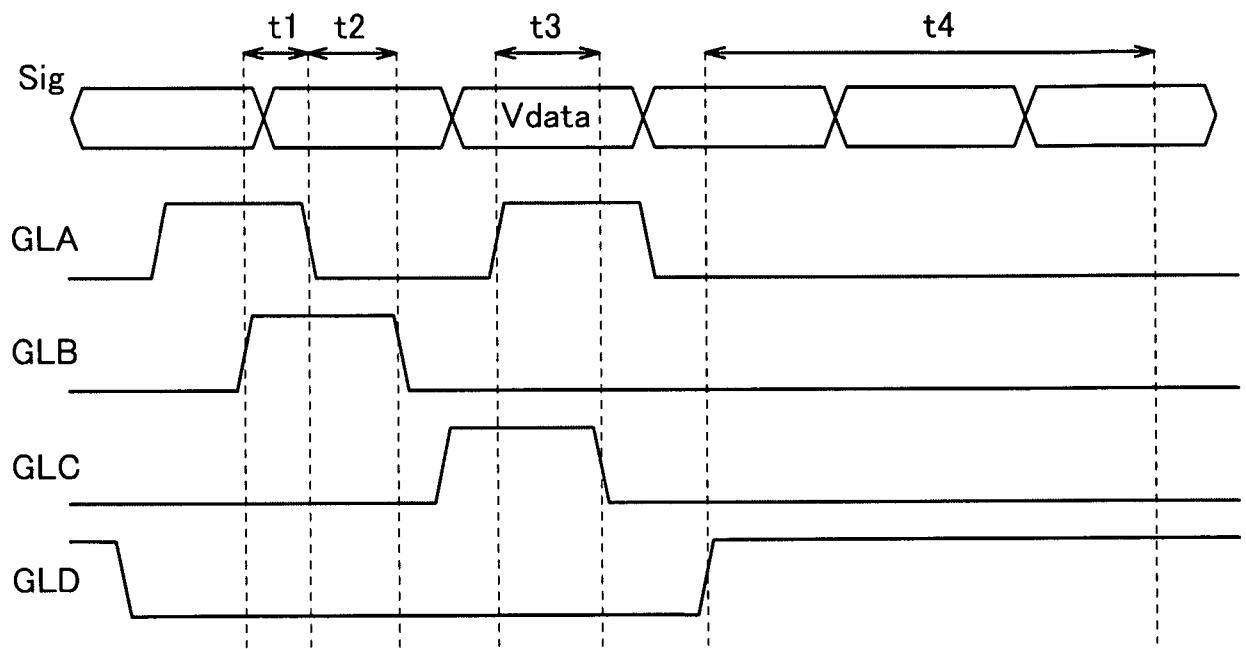


FIG. 10B

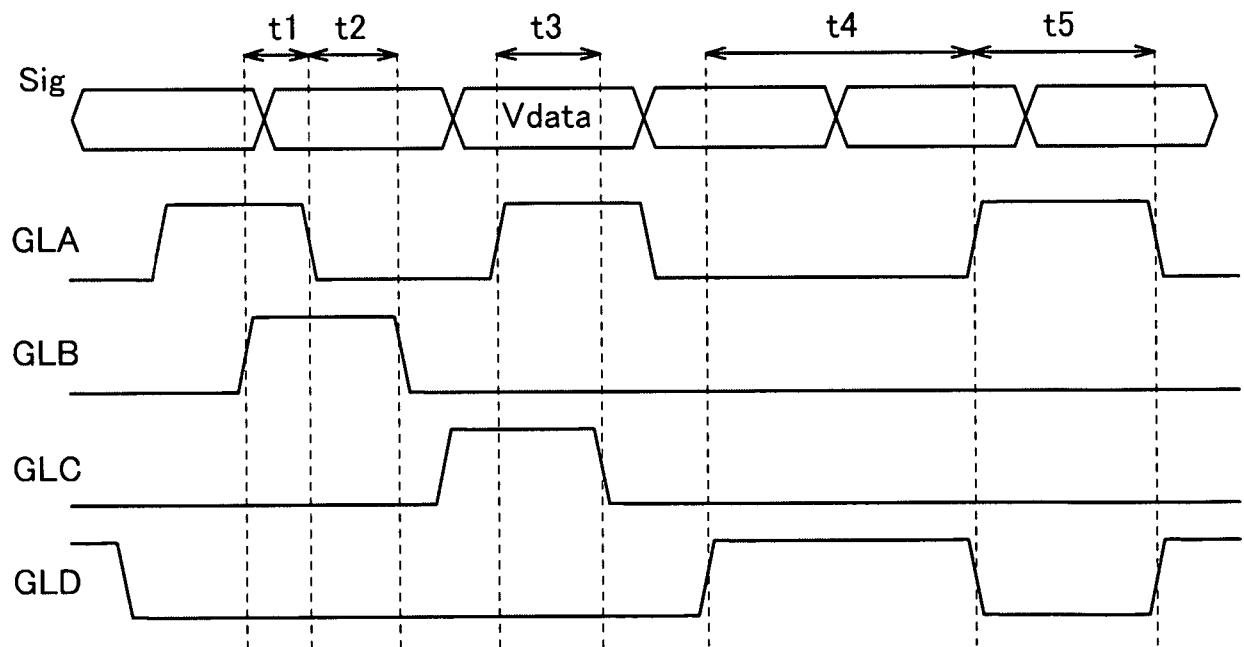
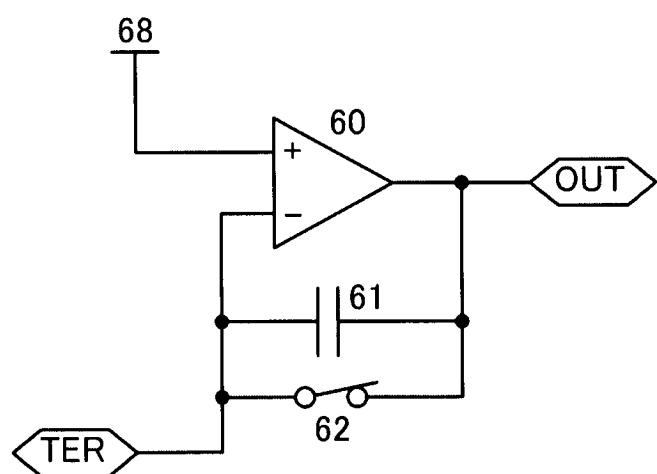


FIG. 11

12



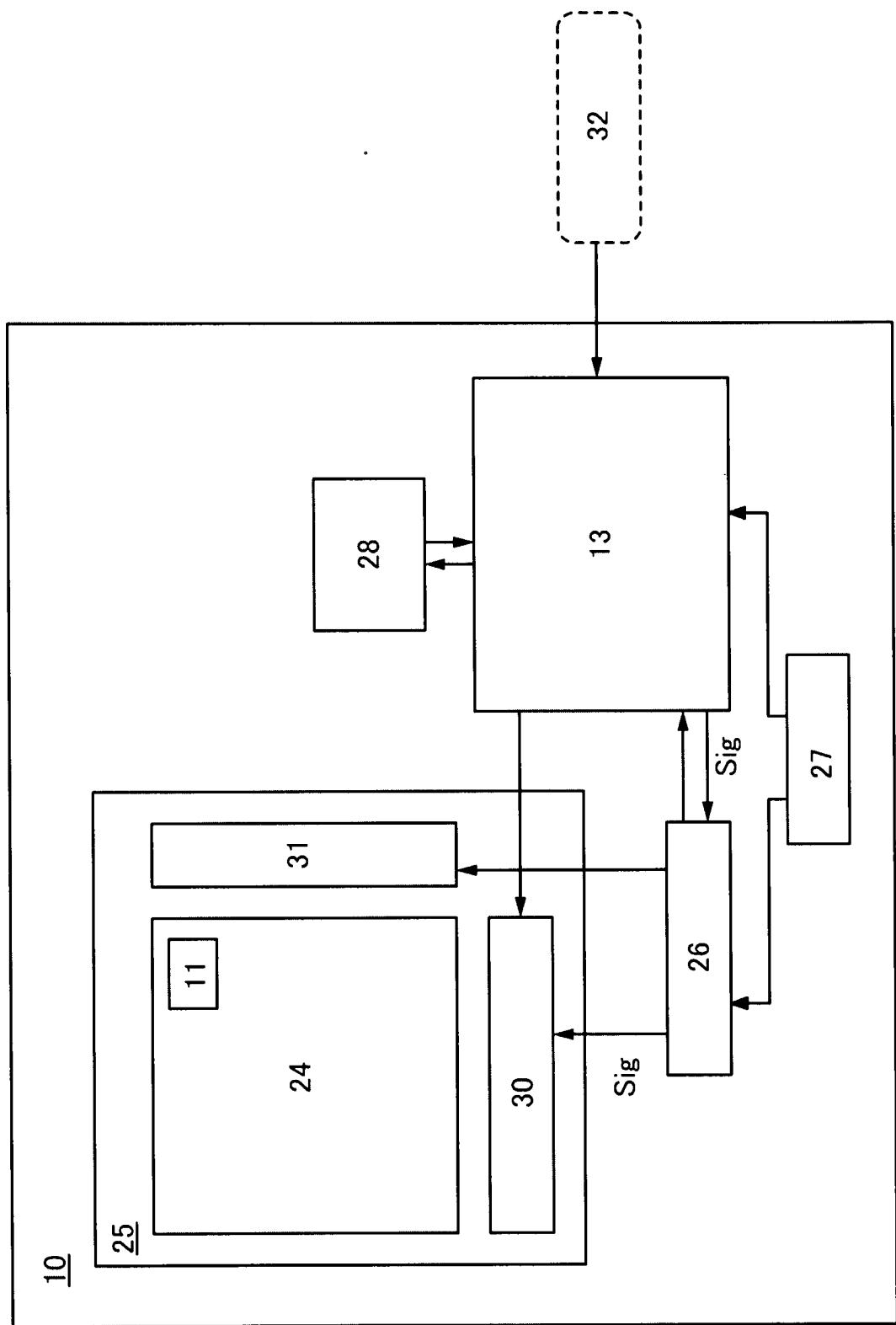


FIG. 12

FIG. 13

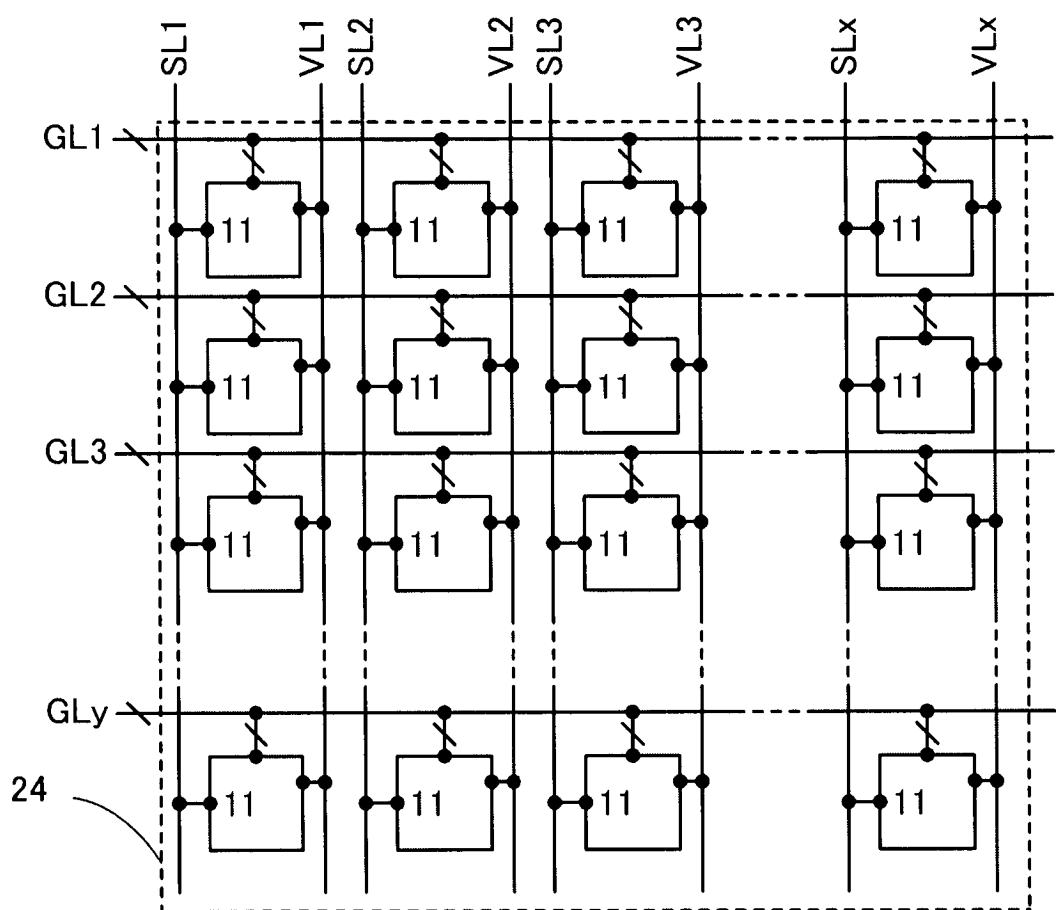


FIG. 14A

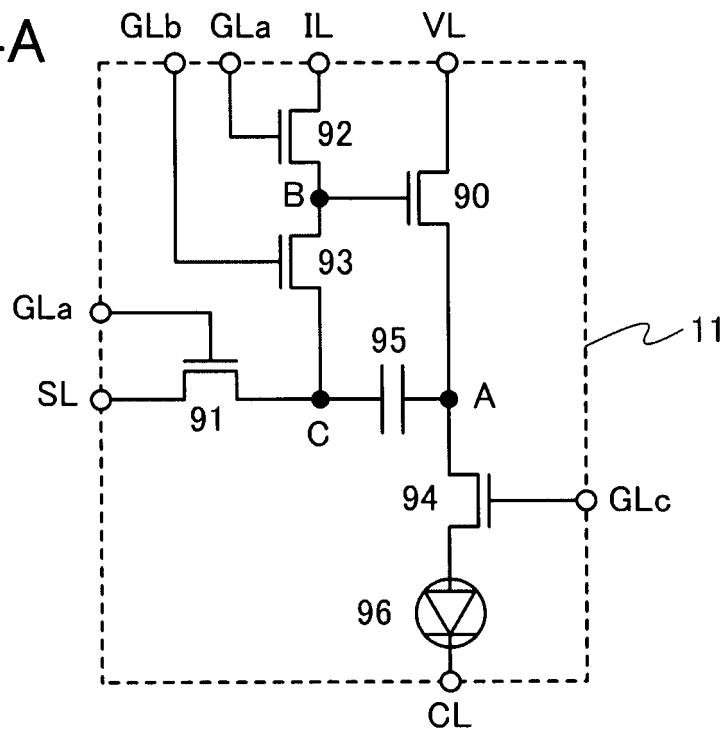


FIG. 14B

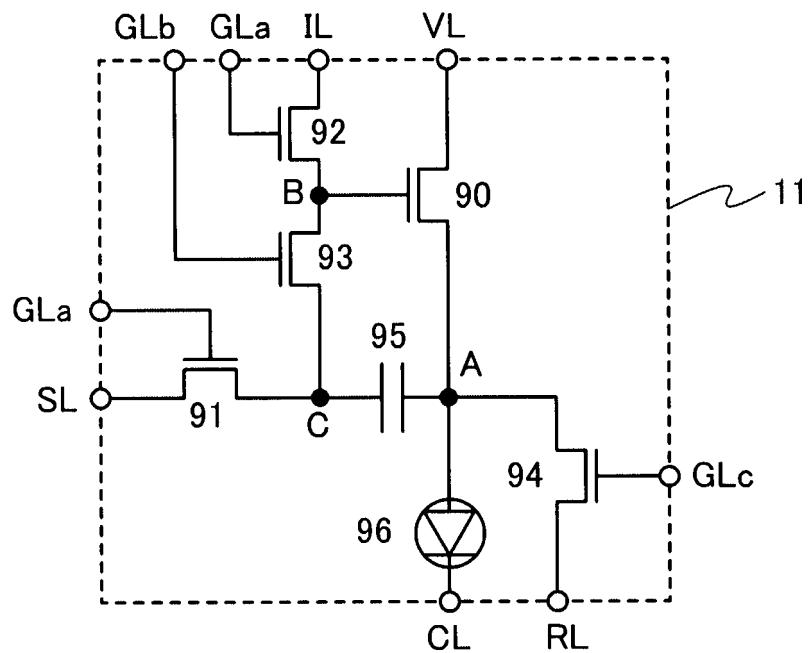


FIG. 15A

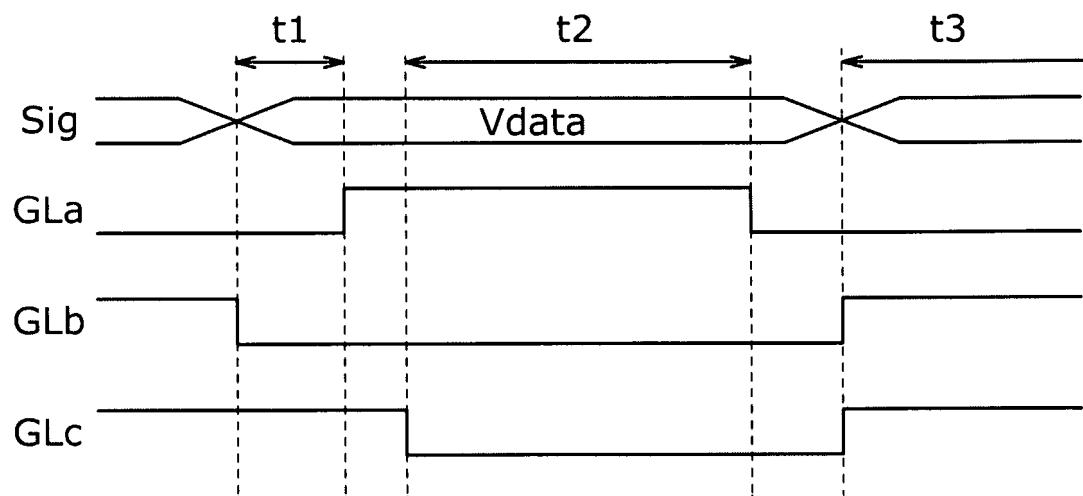


FIG. 15B

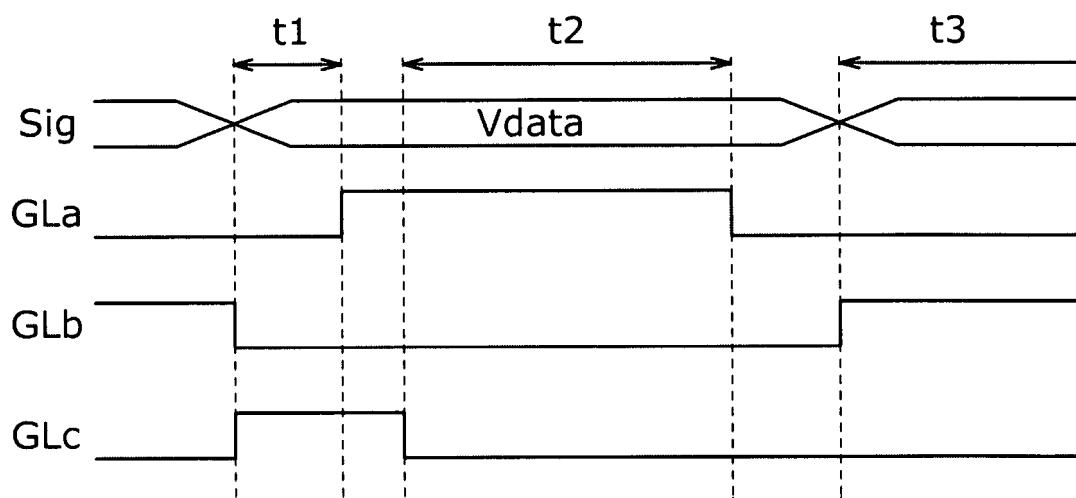


FIG. 16A

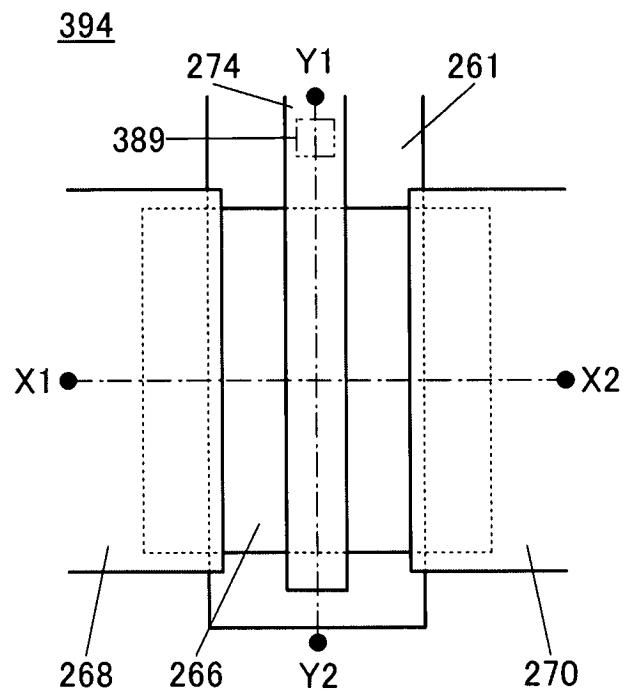


FIG. 16B

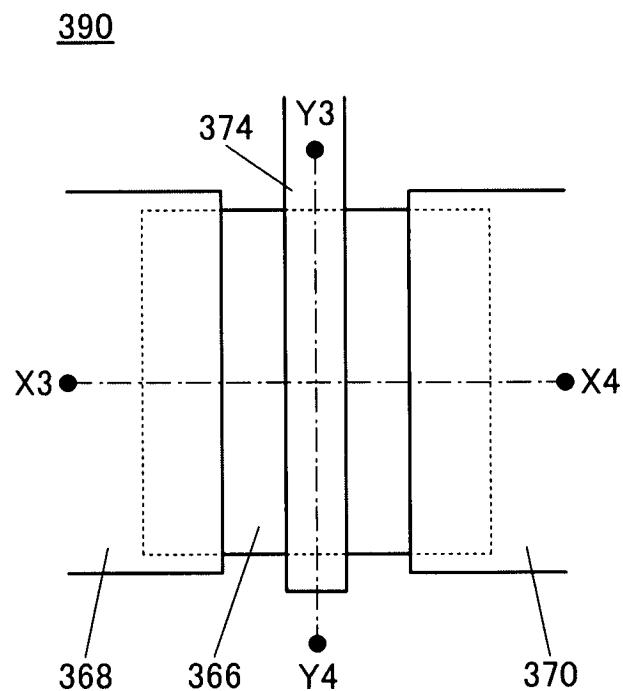


FIG. 17A

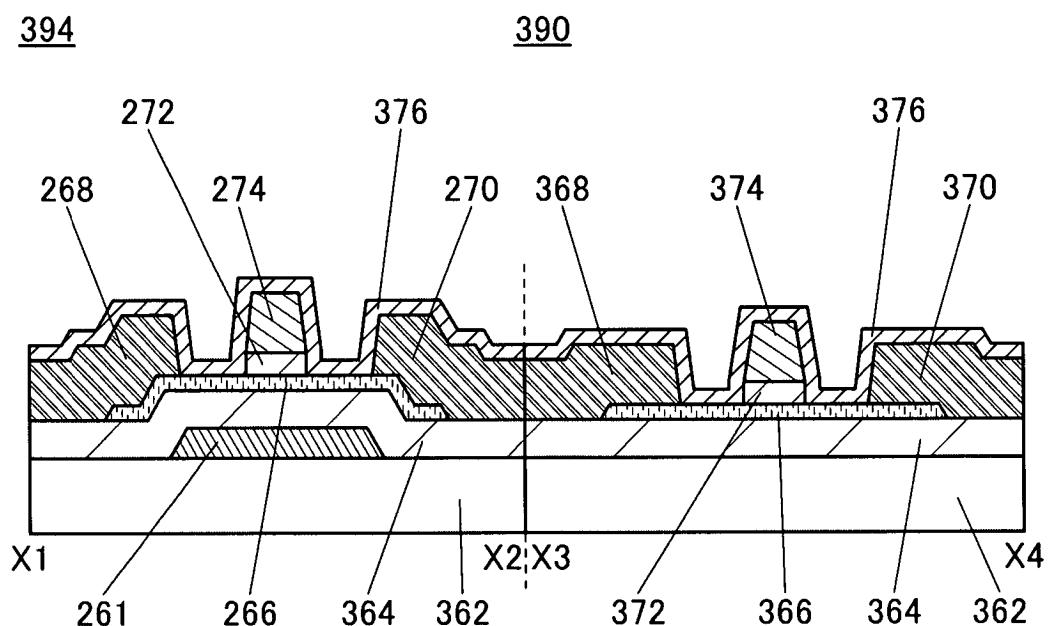


FIG. 17B

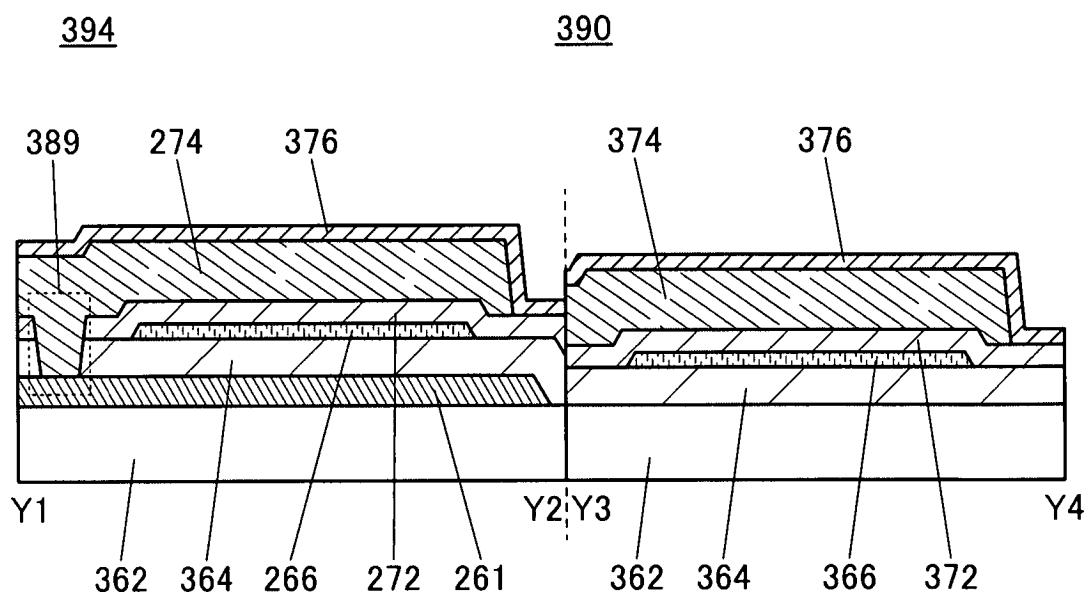


FIG. 18A

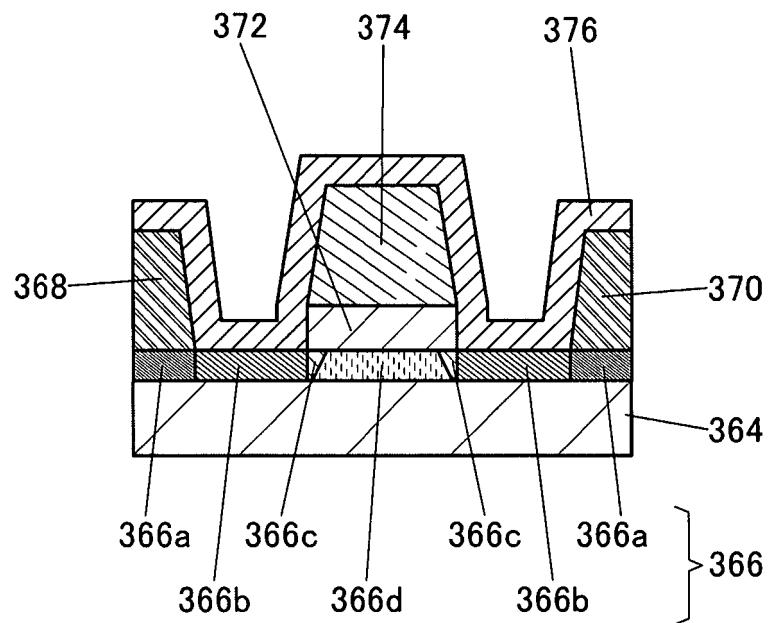


FIG. 18B

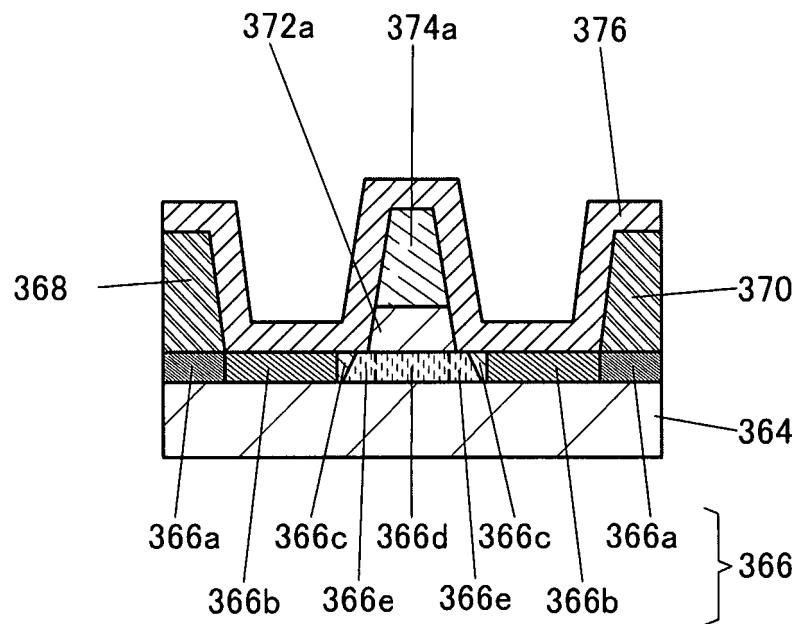


FIG. 19A

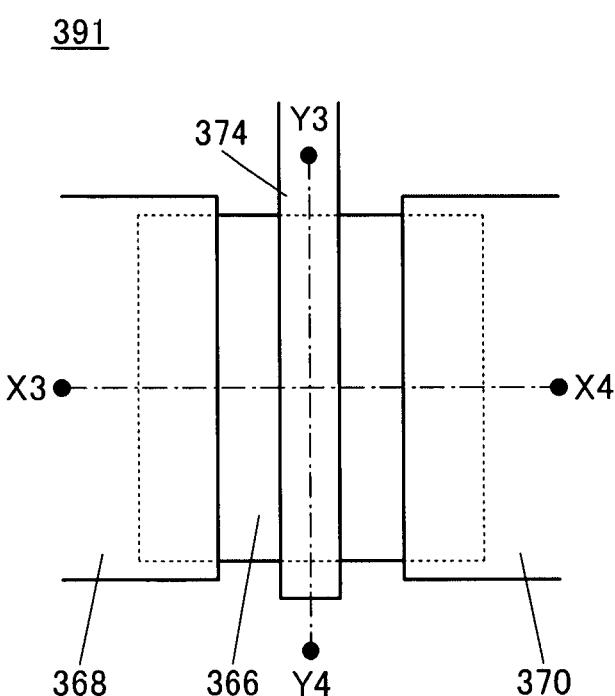


FIG. 19B

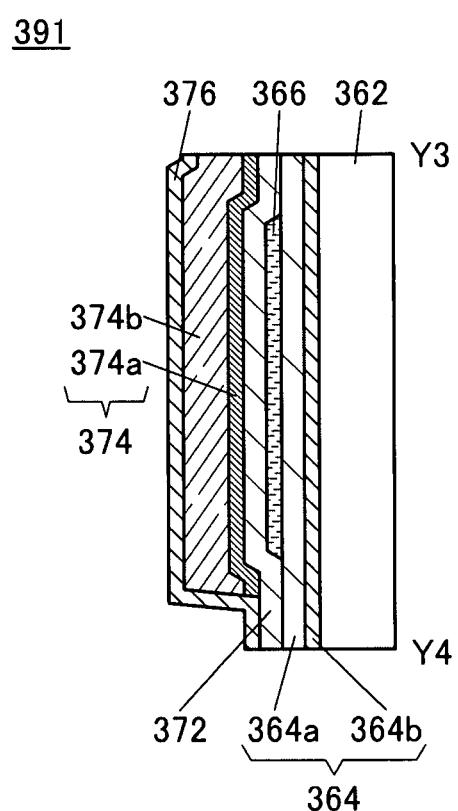


FIG. 19C

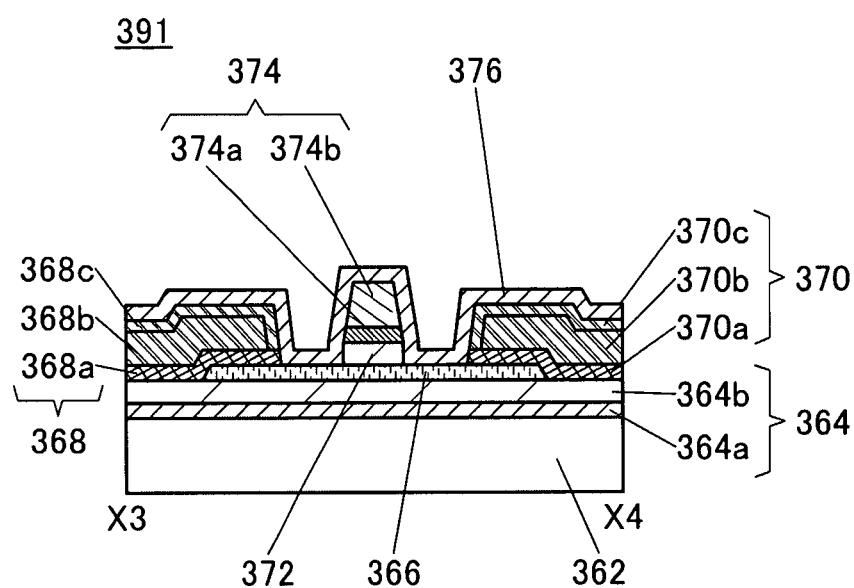


FIG. 20A

392

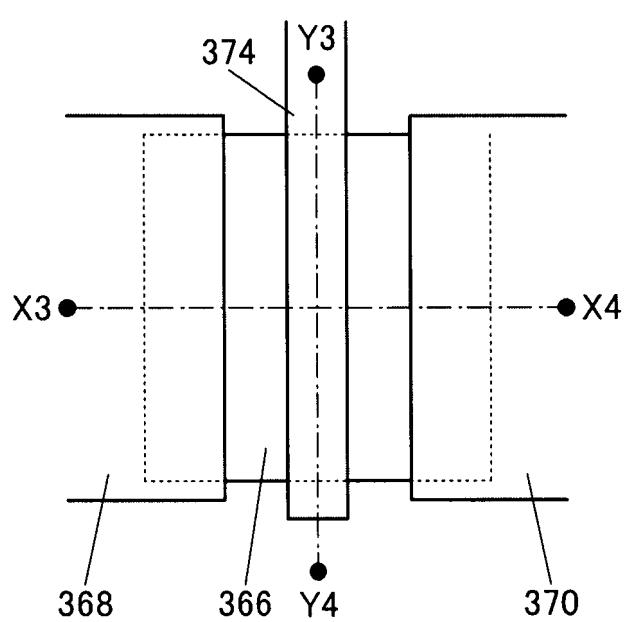


FIG. 20B

392

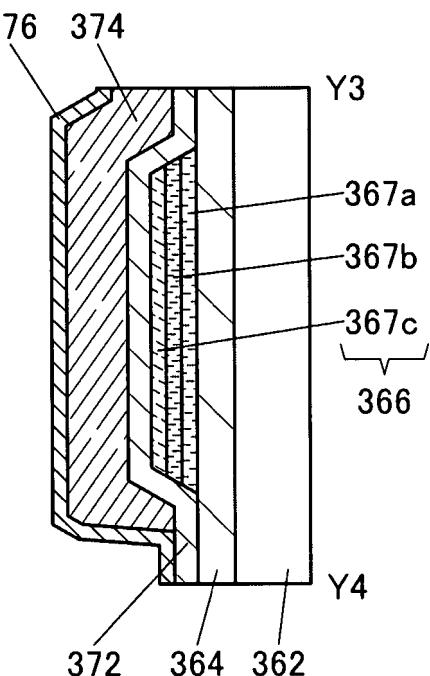
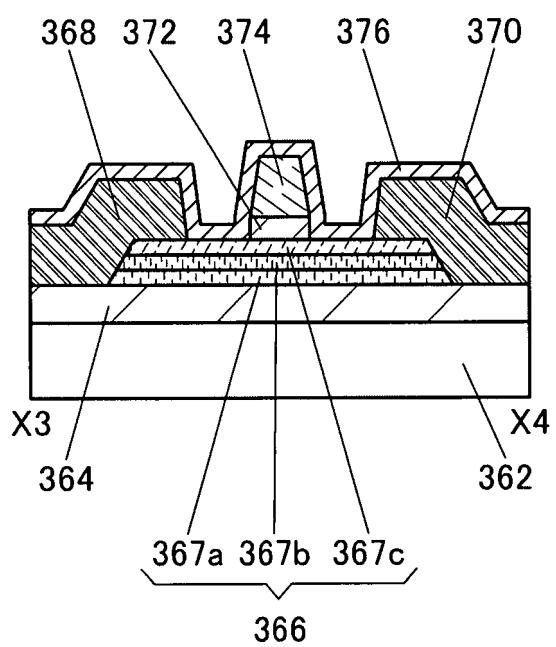
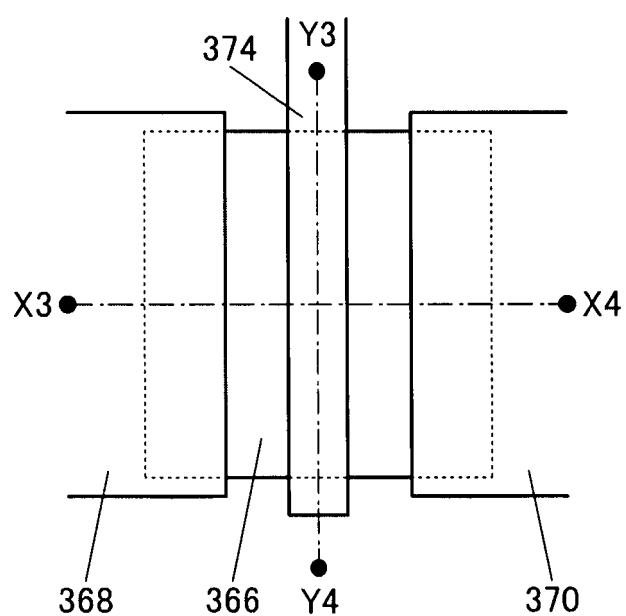


FIG. 20C

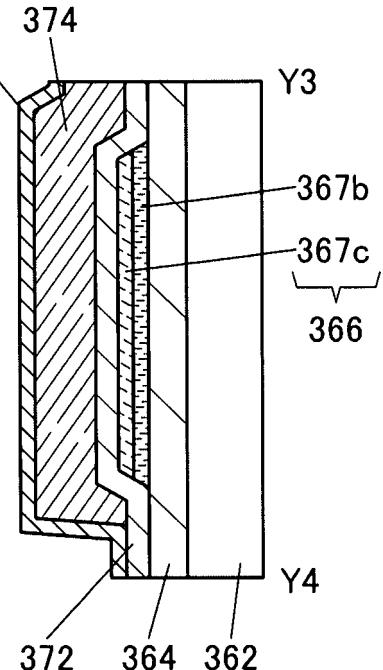
392



**FIG. 21A**  
393



**FIG. 21B**



**FIG. 21C**  
393

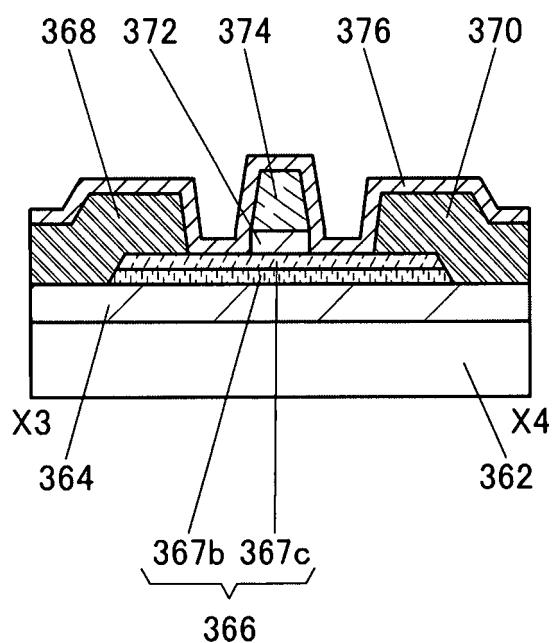


FIG. 22A

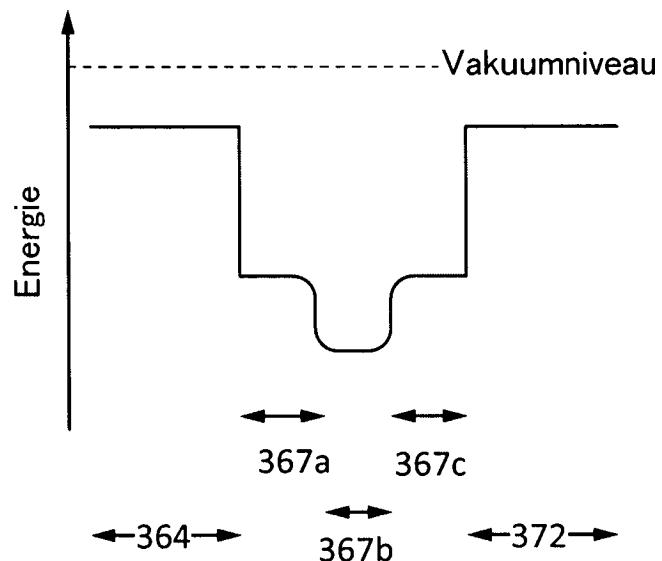


FIG. 22B

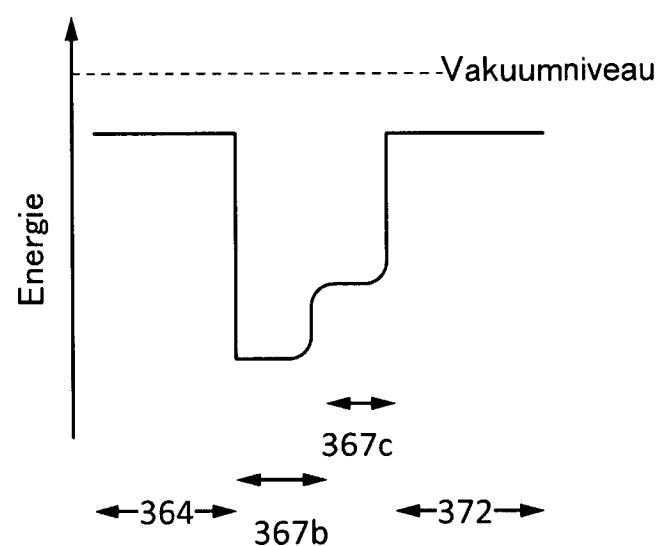


FIG. 23A

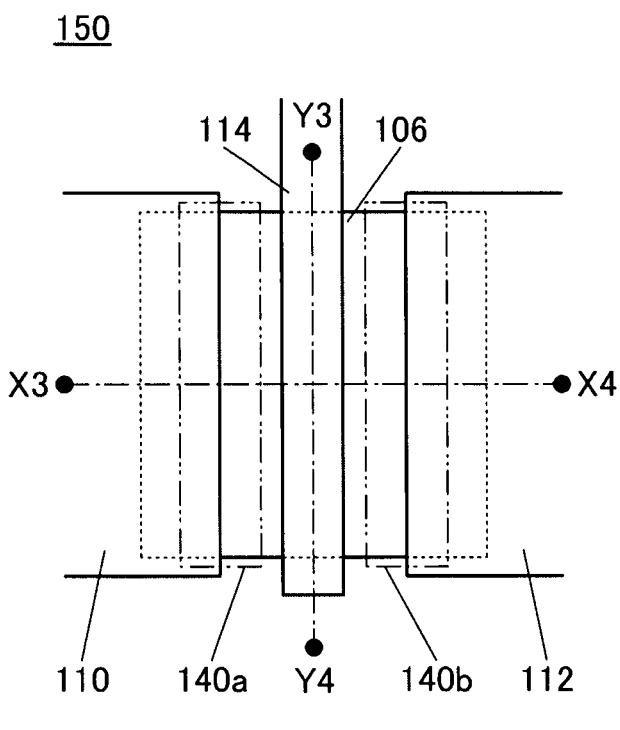


FIG. 23B

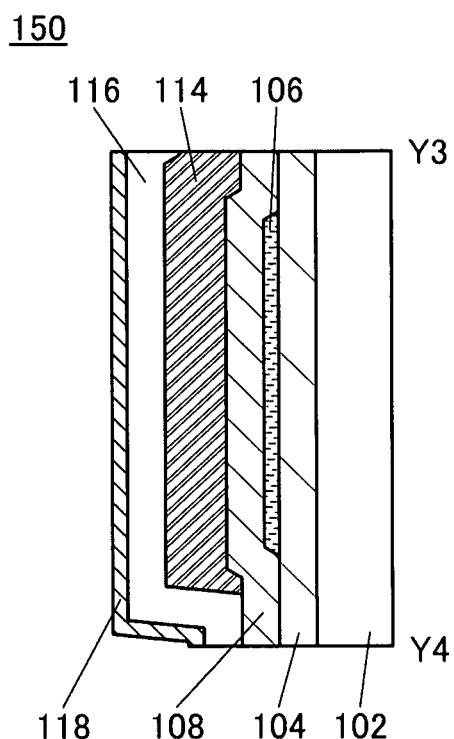


FIG. 23C

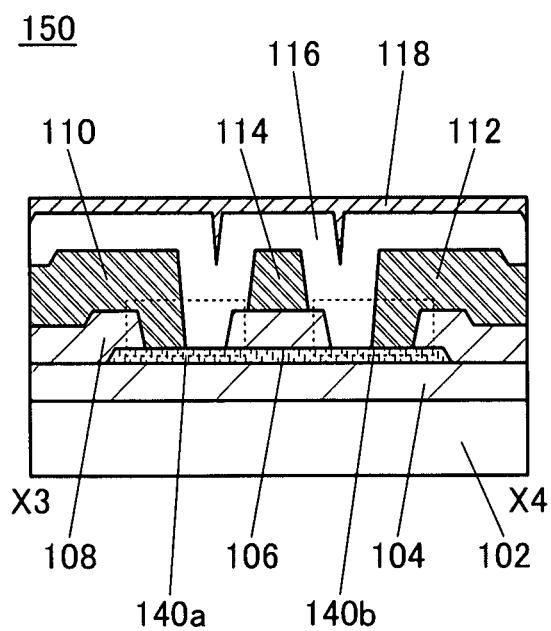


FIG. 24

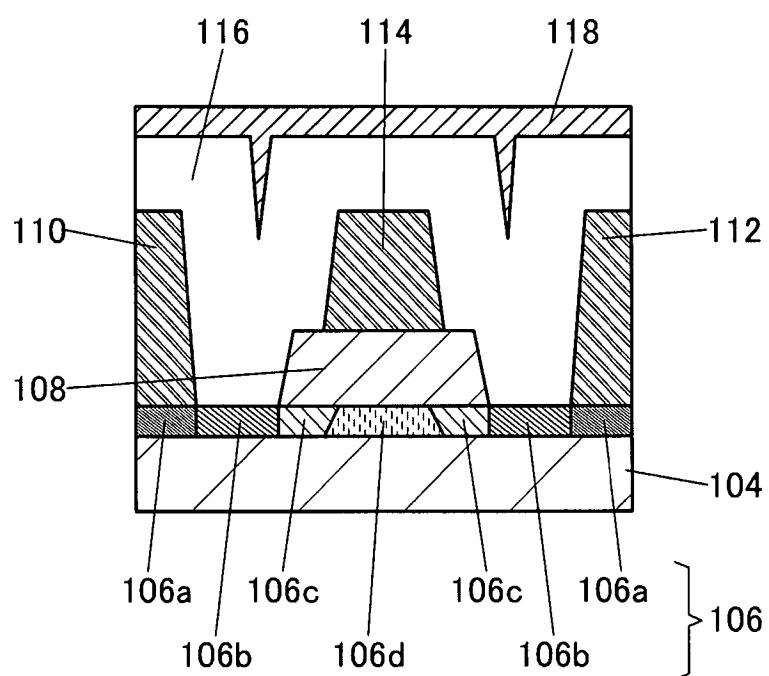


FIG. 25A

450

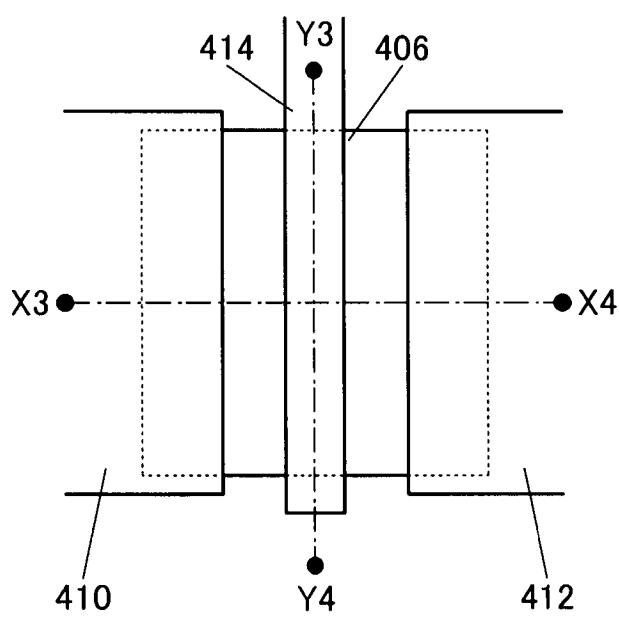


FIG. 25B

450

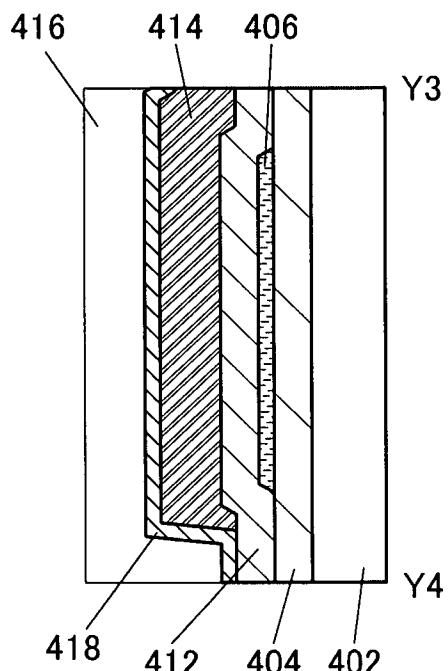
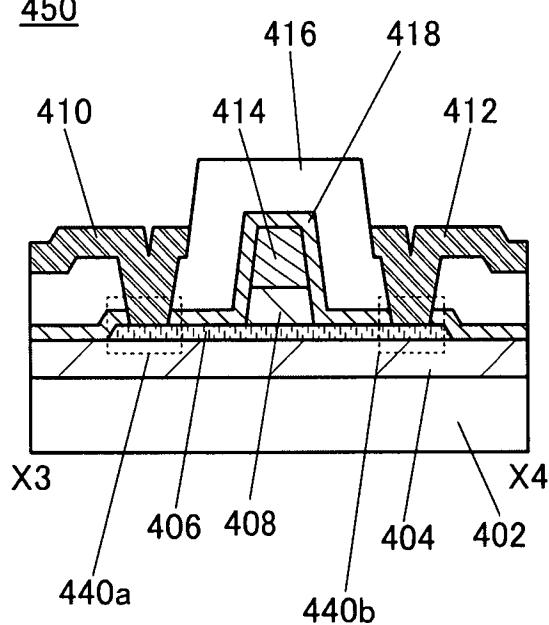
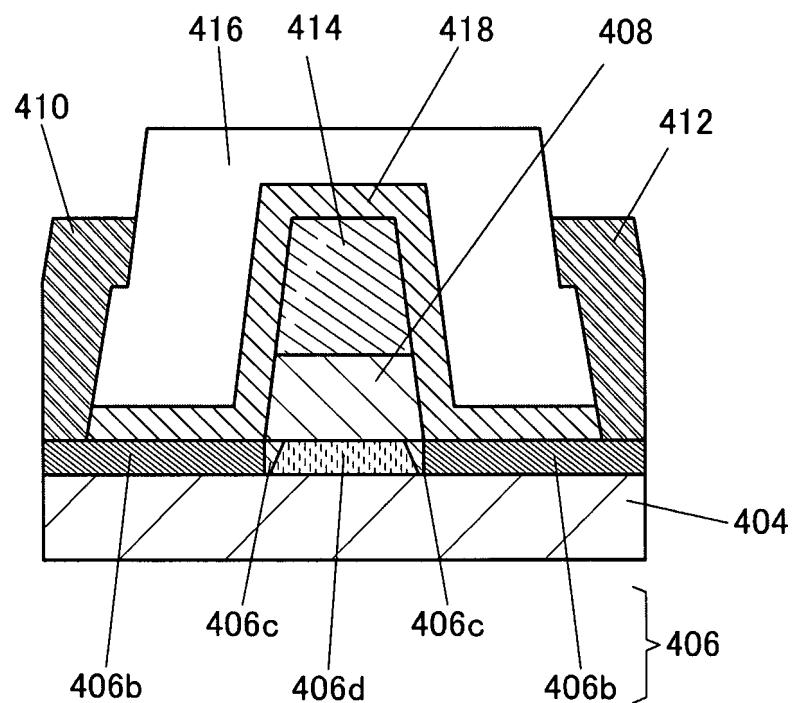


FIG. 25C

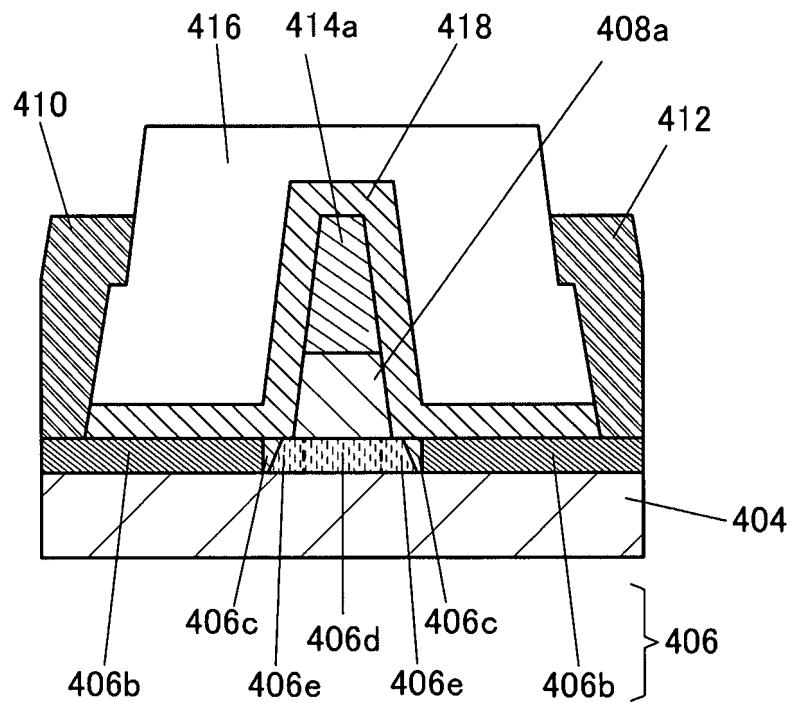
450

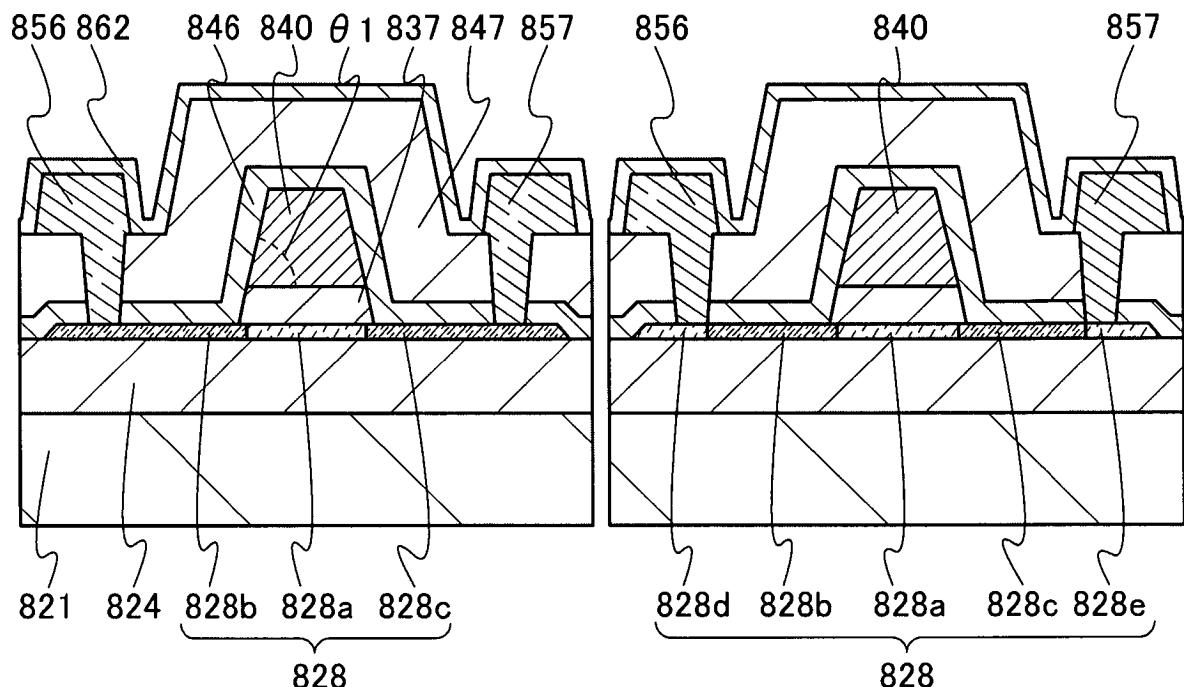
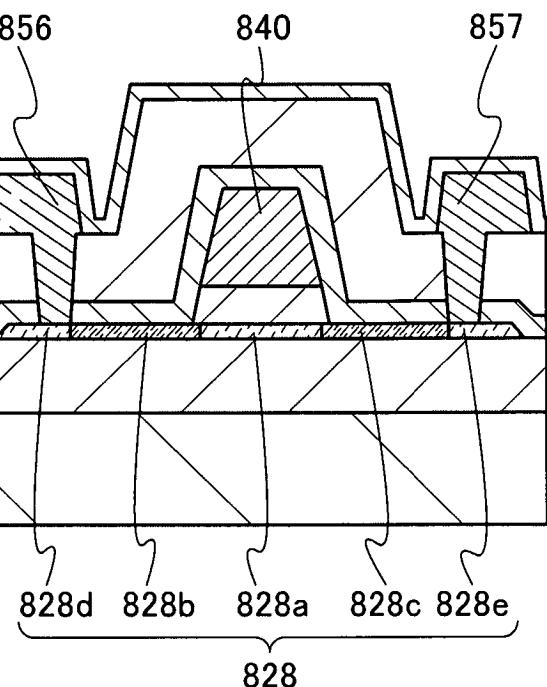
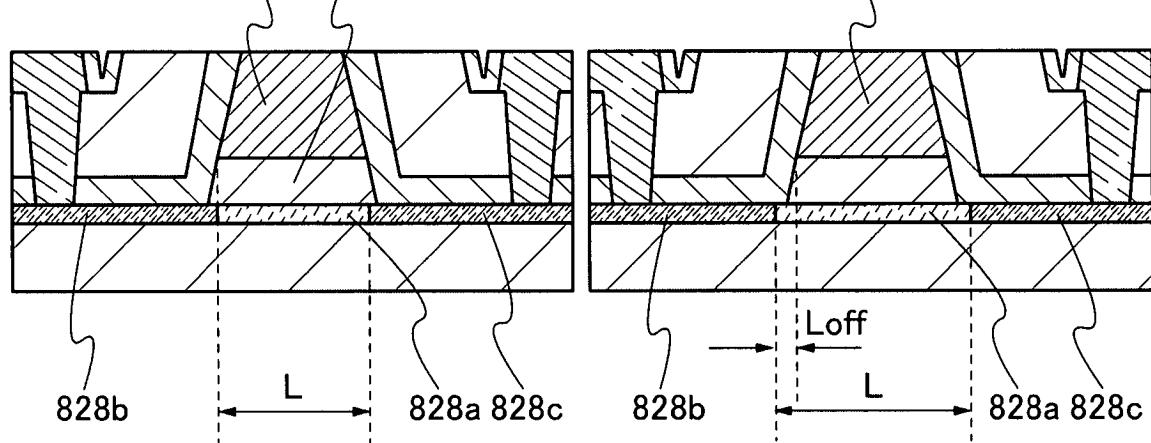
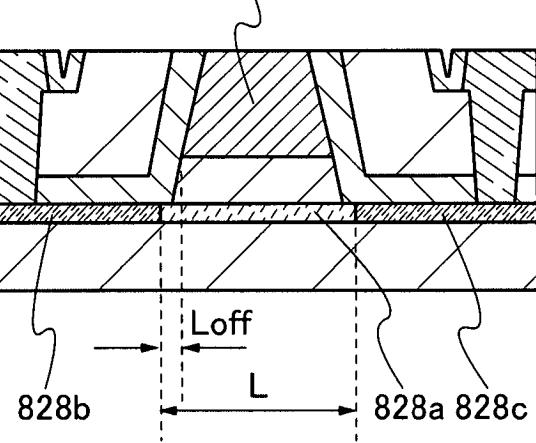
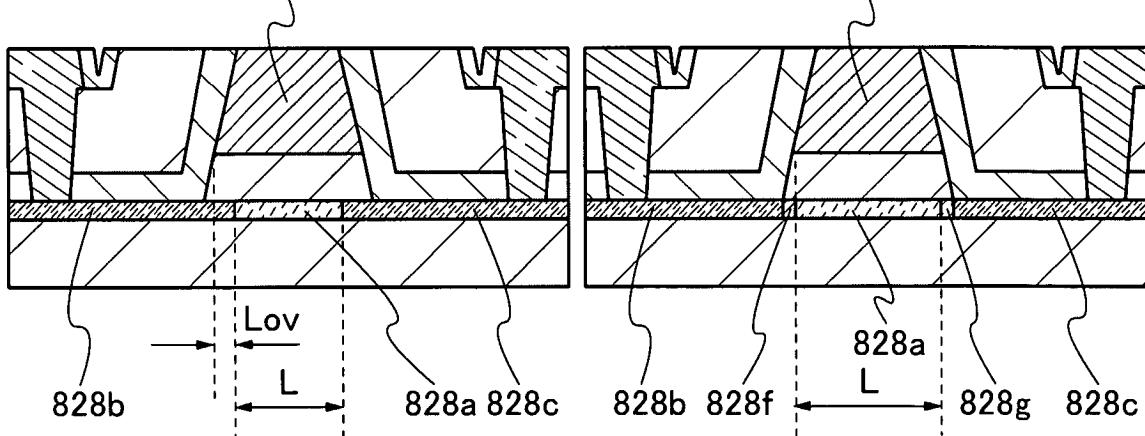
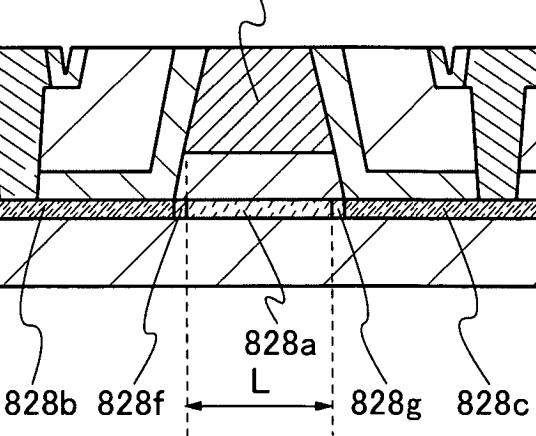


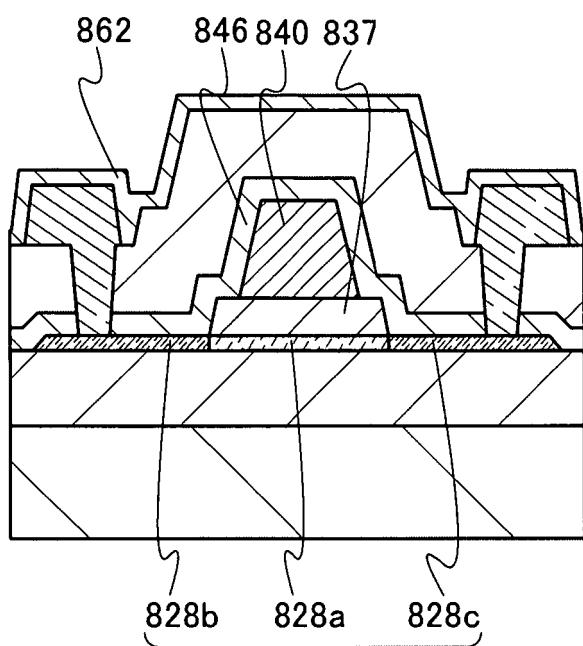
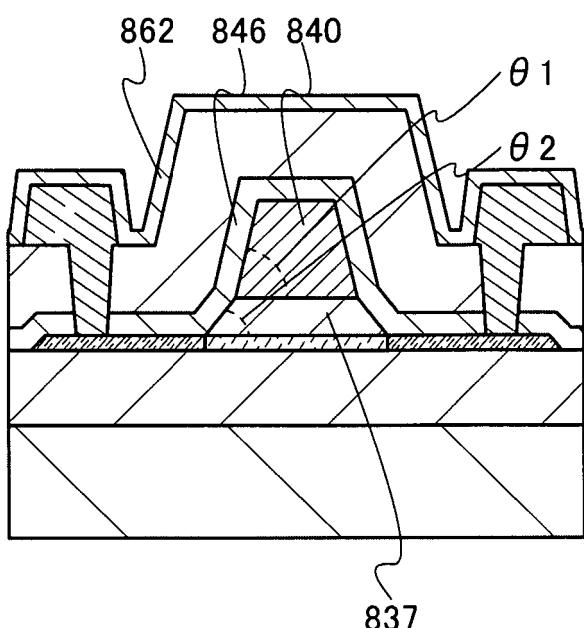
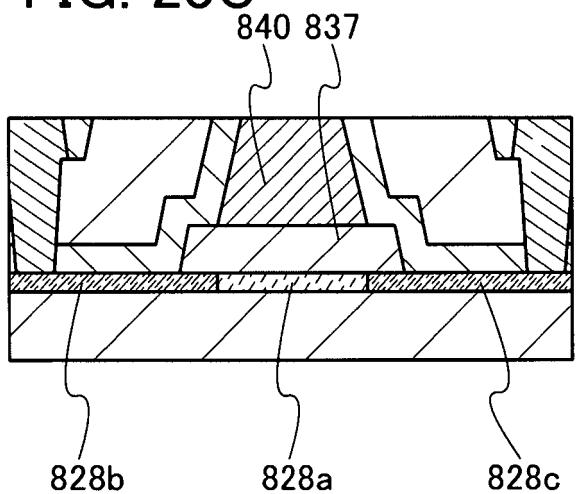
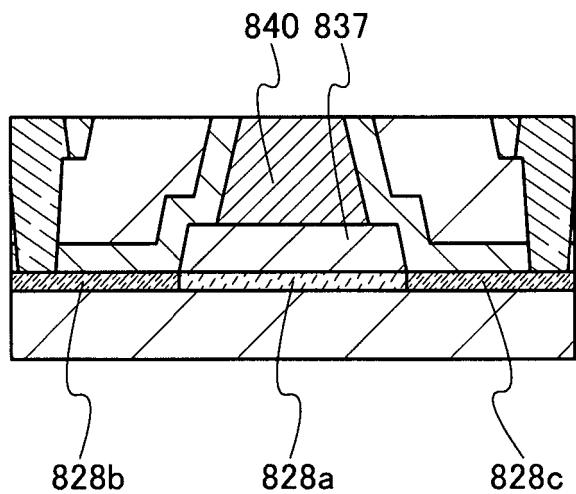
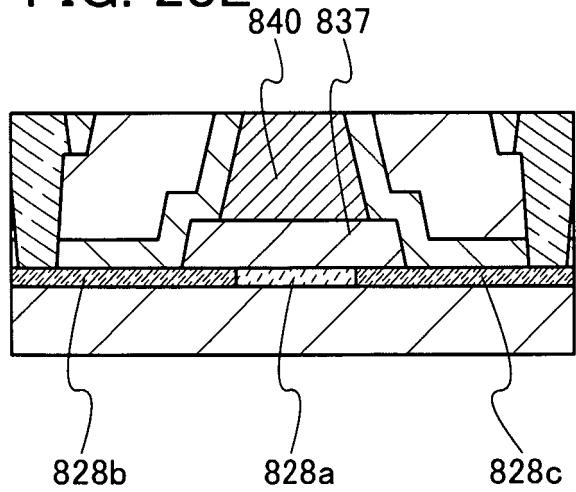
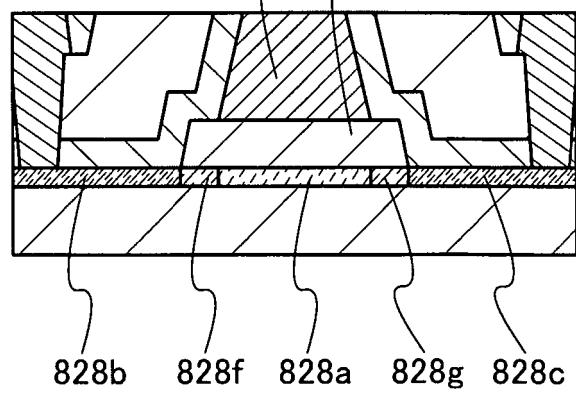
**FIG. 26A**



**FIG. 26B**



**FIG. 27A****FIG. 27B****FIG. 27C****FIG. 27D****FIG. 27E****FIG. 27F**

**FIG. 28A****FIG. 28B****FIG. 28C****FIG. 28D****FIG. 28E****FIG. 28F**

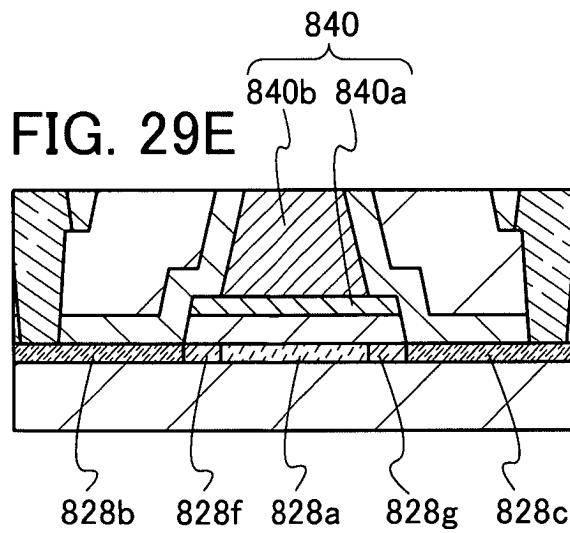
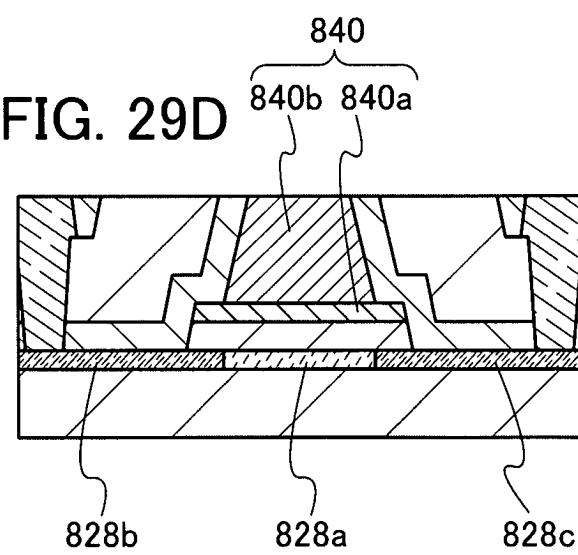
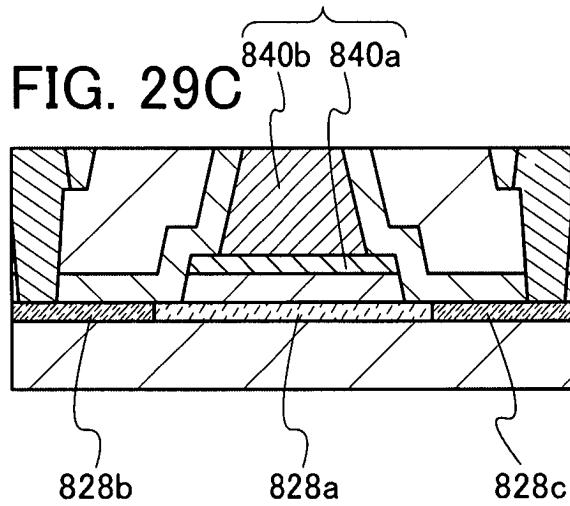
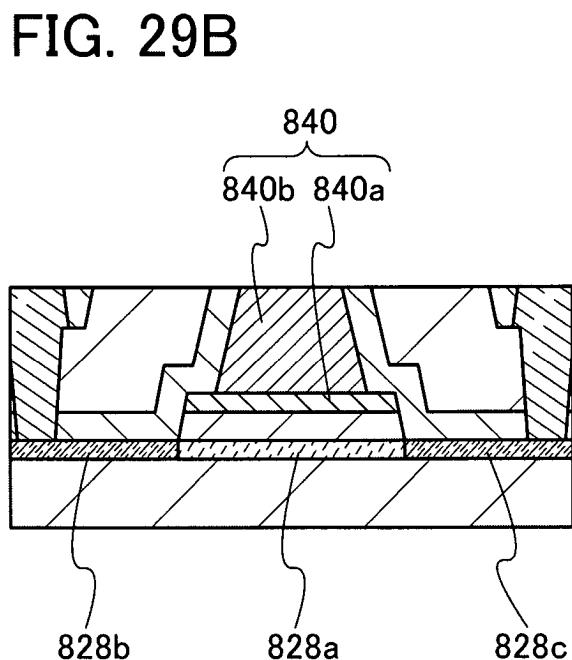
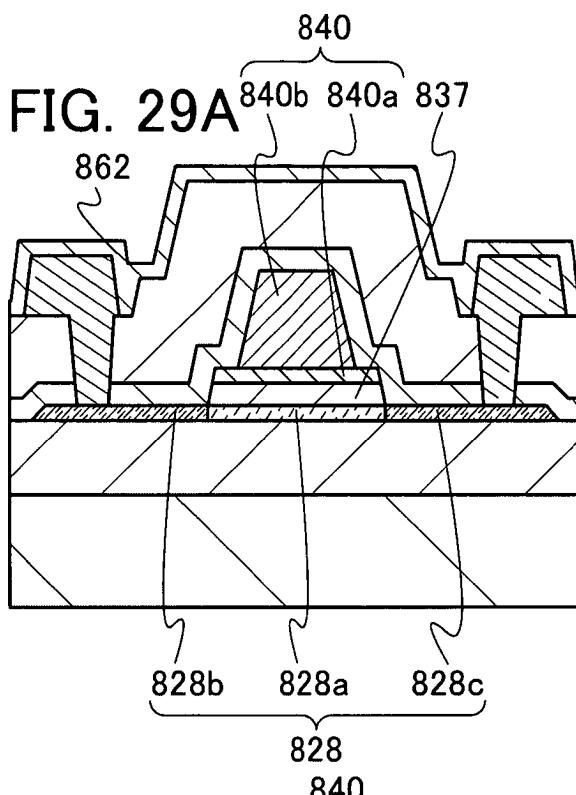
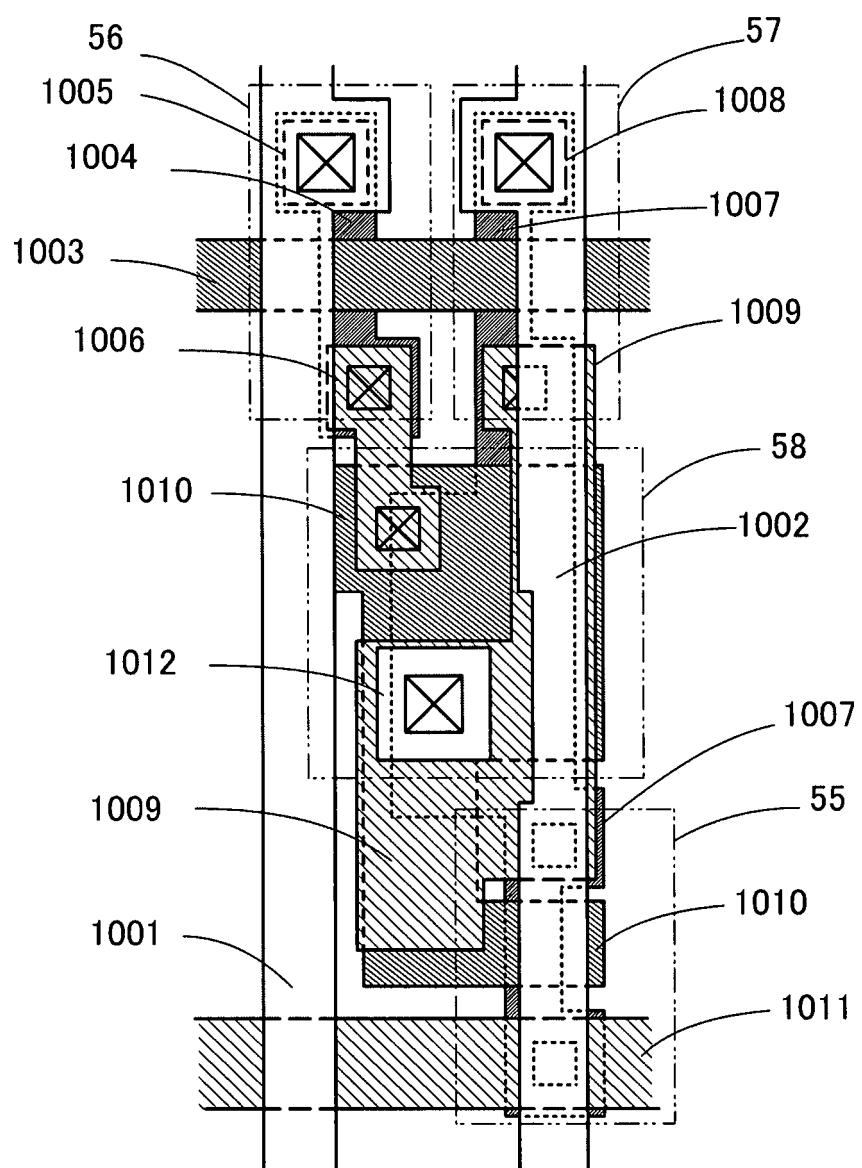


FIG. 30

11



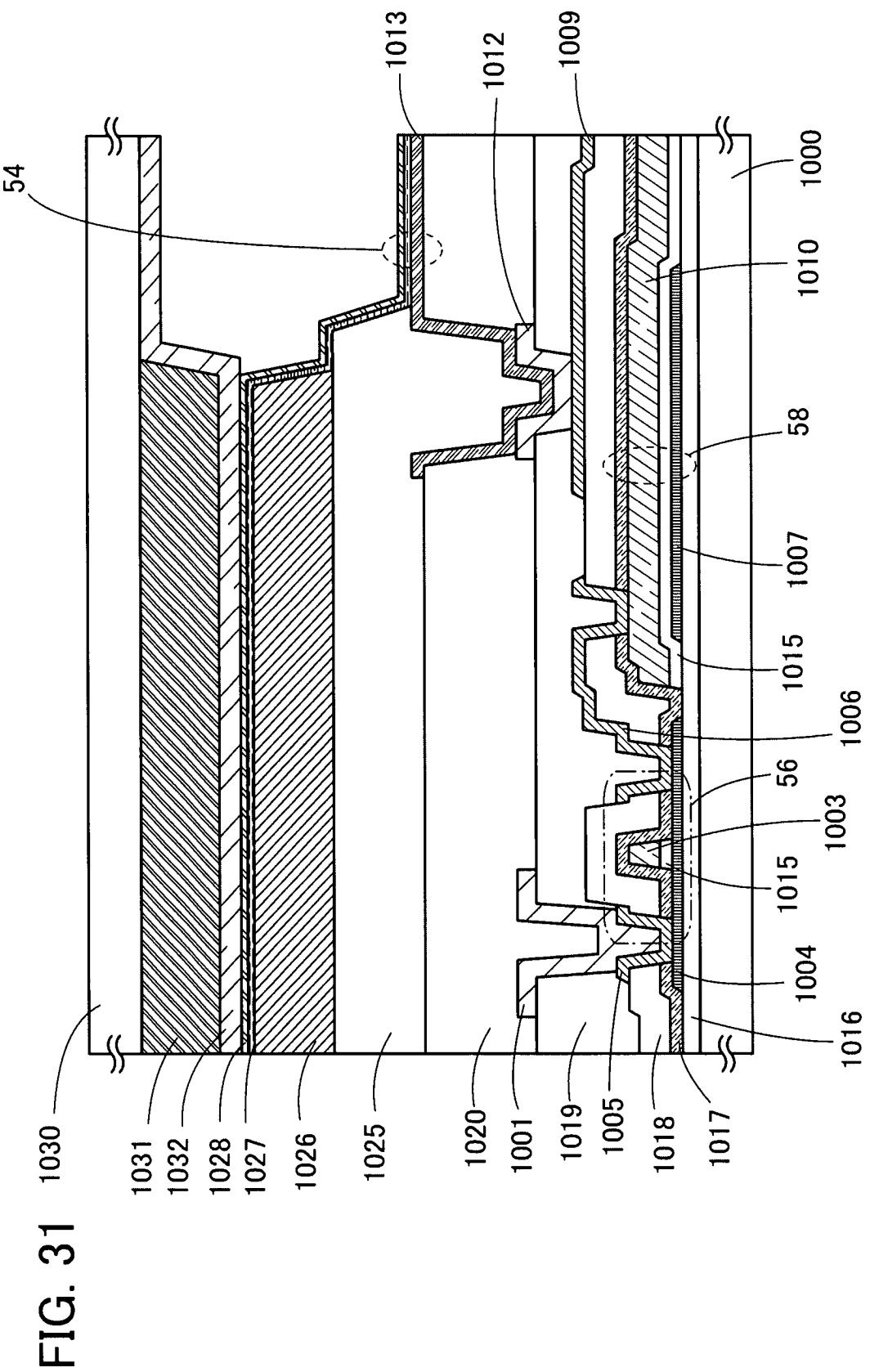
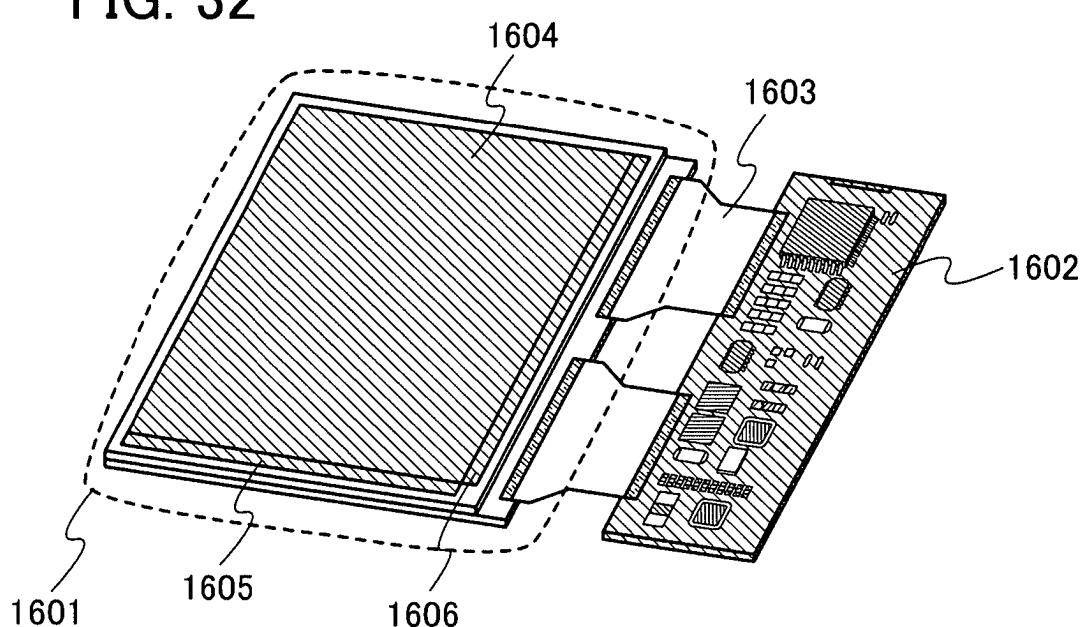
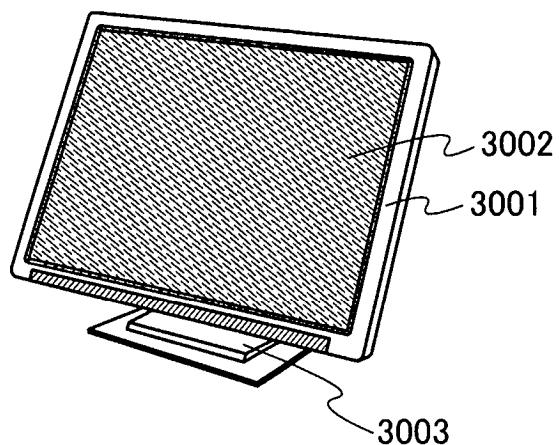


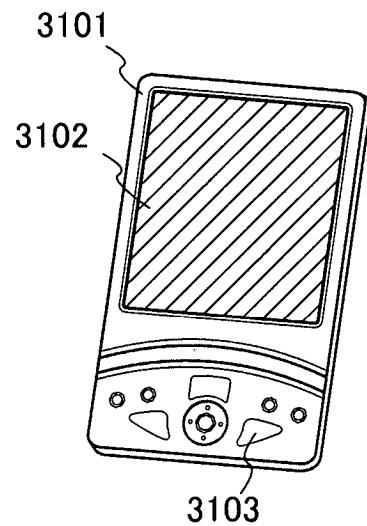
FIG. 32



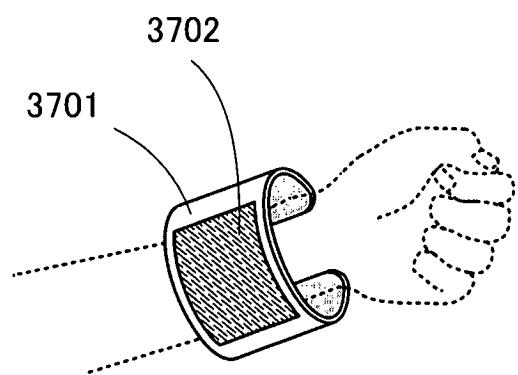
**FIG. 33A**



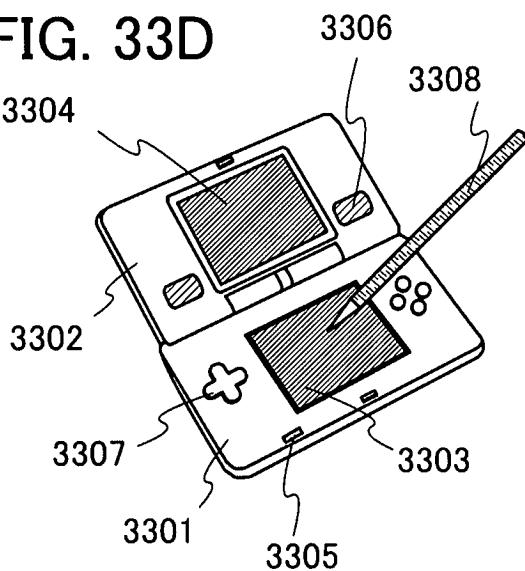
**FIG. 33B**



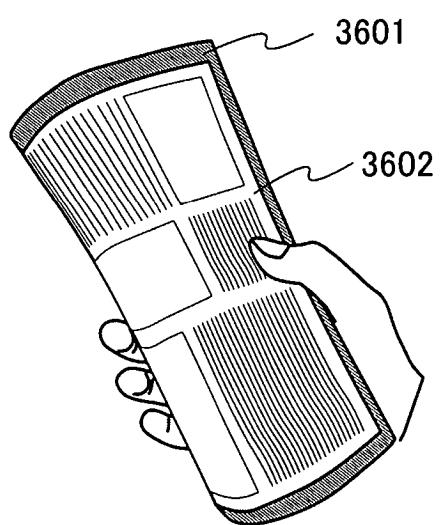
**FIG. 33C**



**FIG. 33D**



**FIG. 33E**



**FIG. 33F**

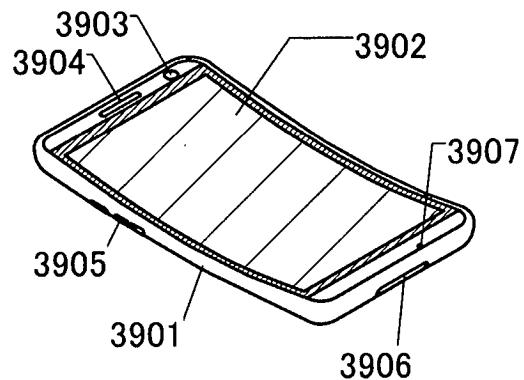


FIG. 34

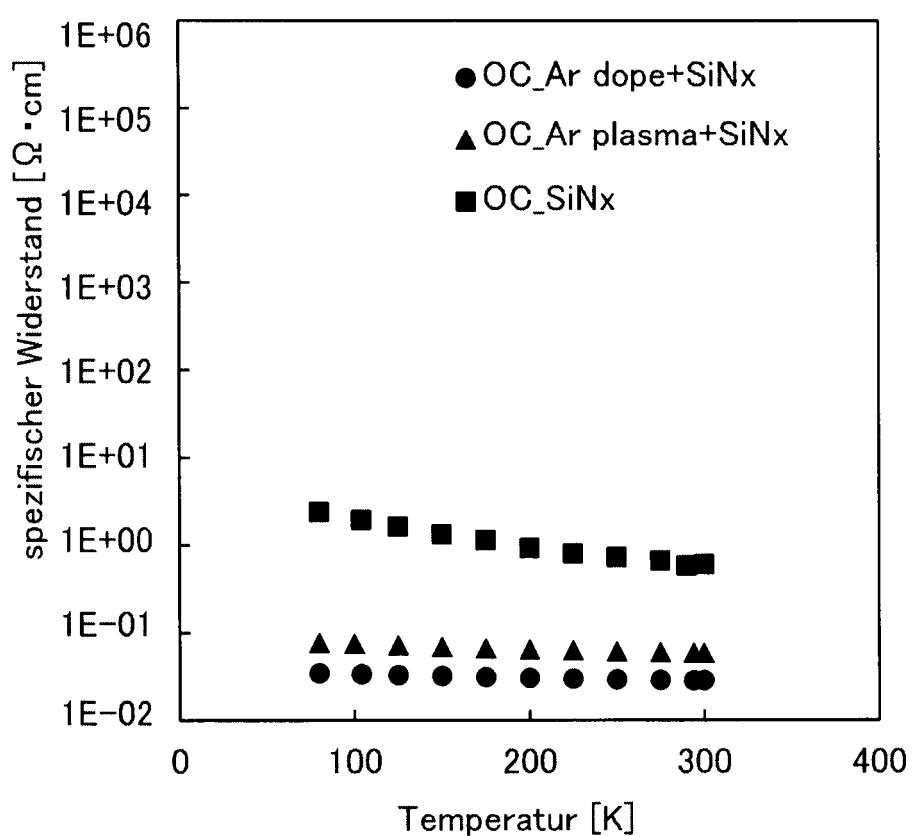


FIG. 35A

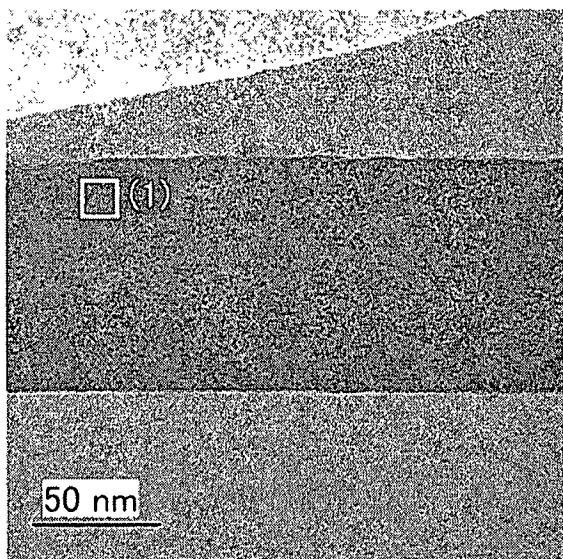


FIG. 35B

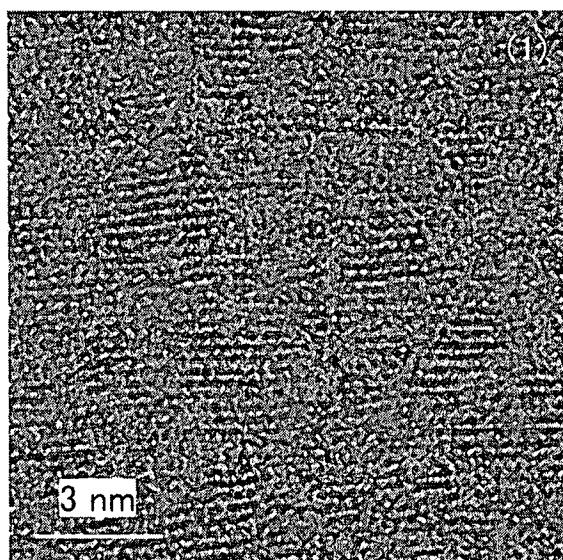


FIG. 35C

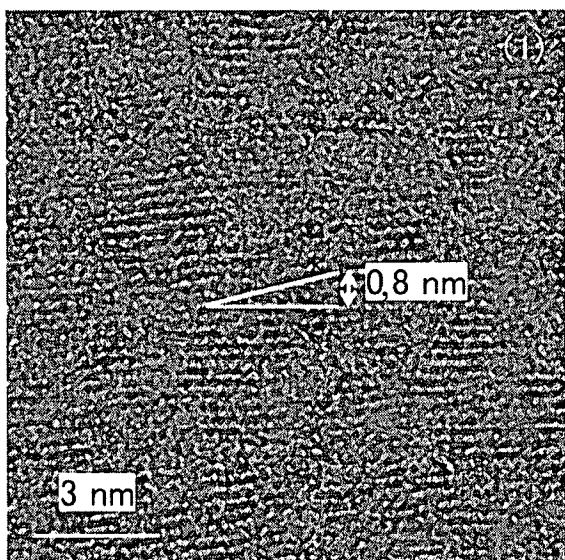


FIG. 35D

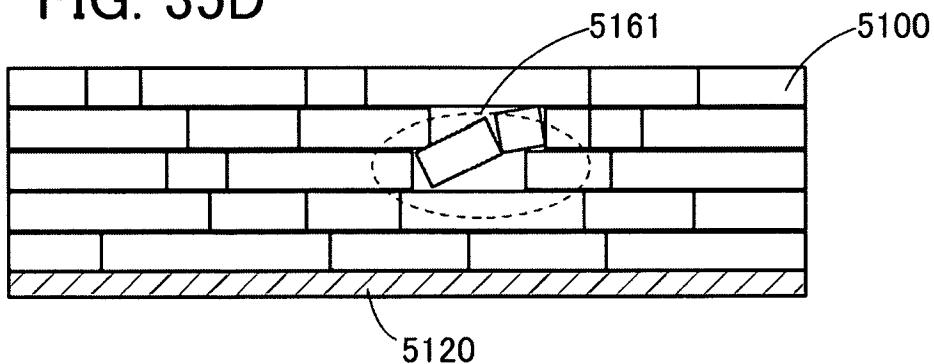


FIG. 36A

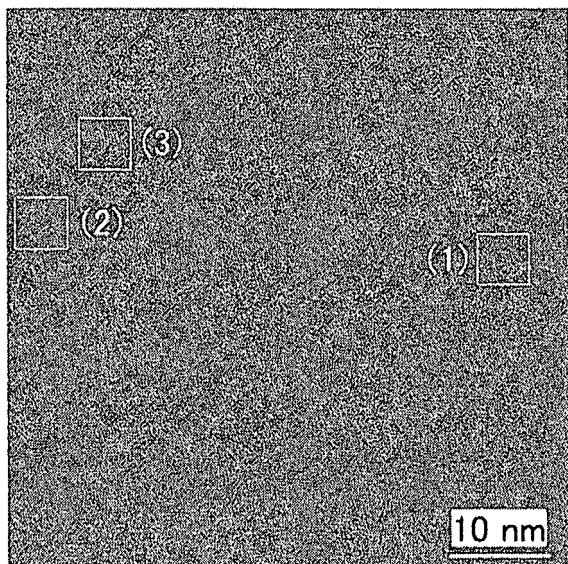


FIG. 36B

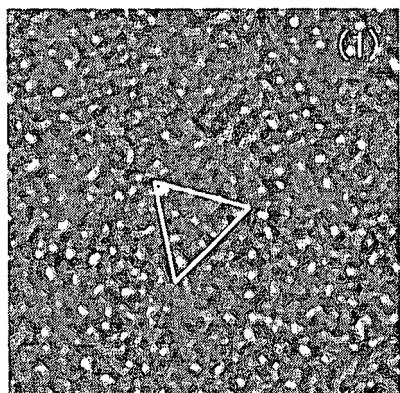


FIG. 36C

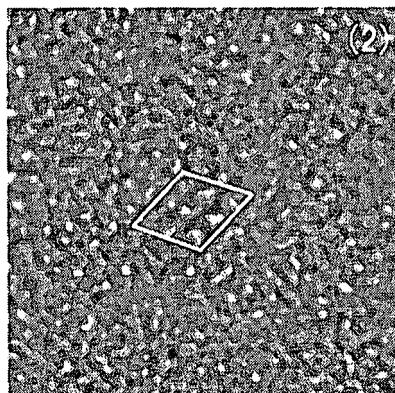


FIG. 36D

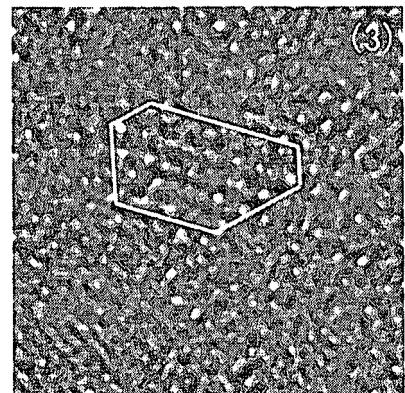


FIG. 37A

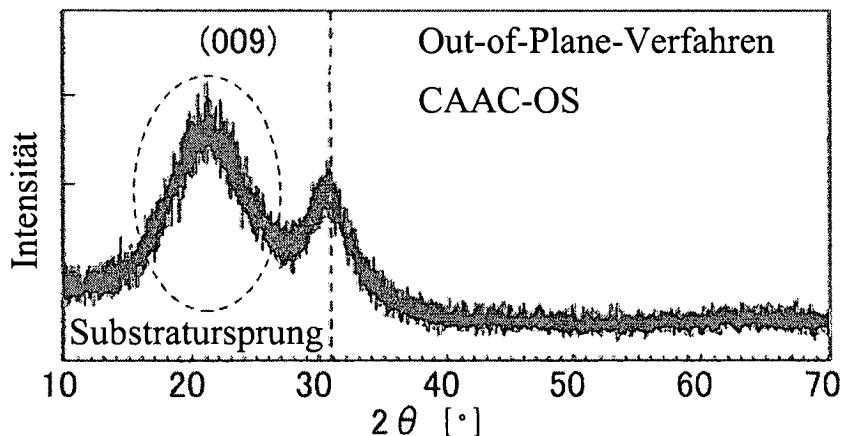


FIG. 37B

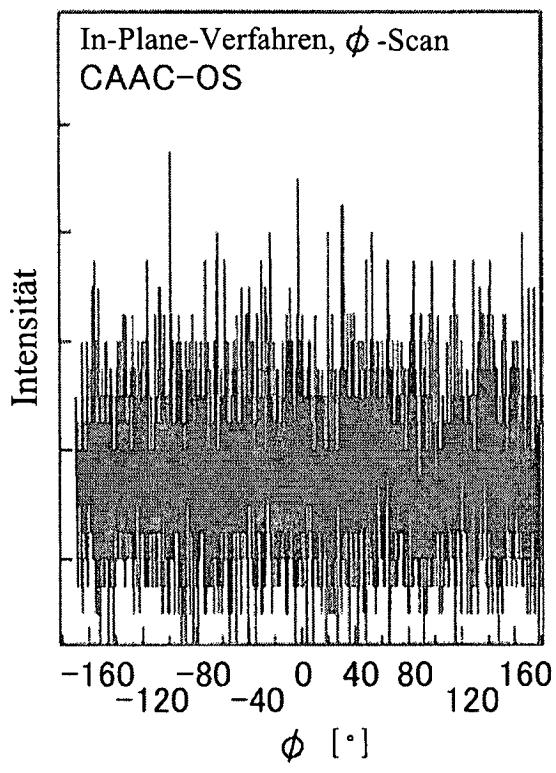


FIG. 37C

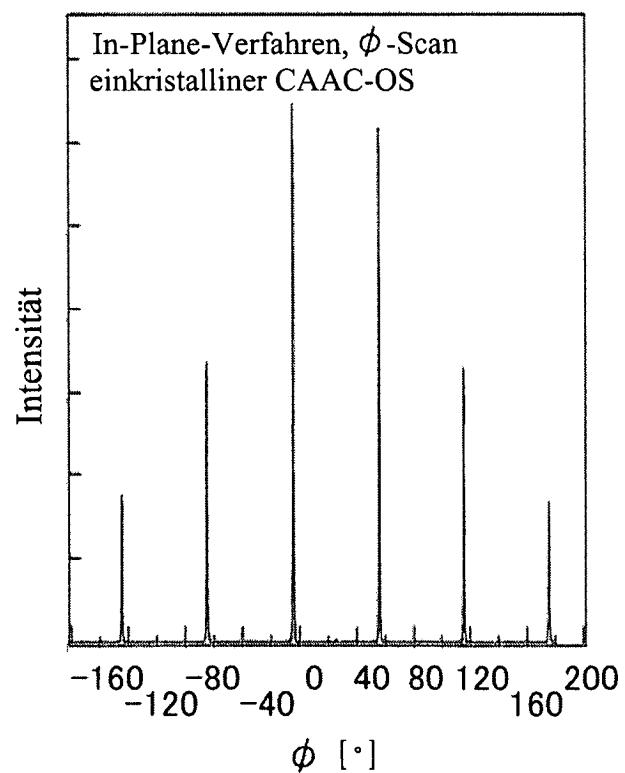


FIG. 38A

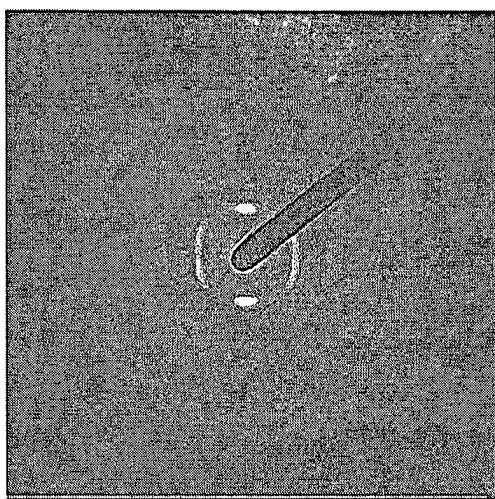


FIG. 38B

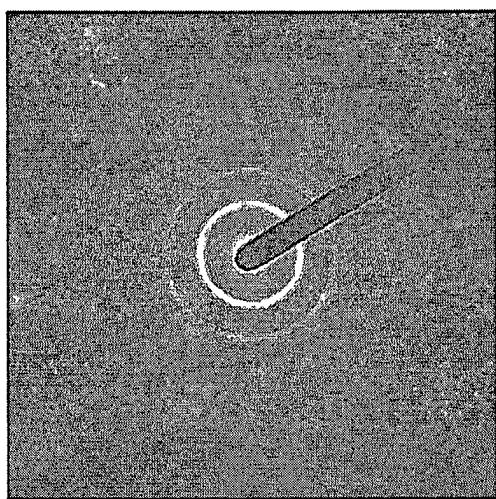


FIG. 39

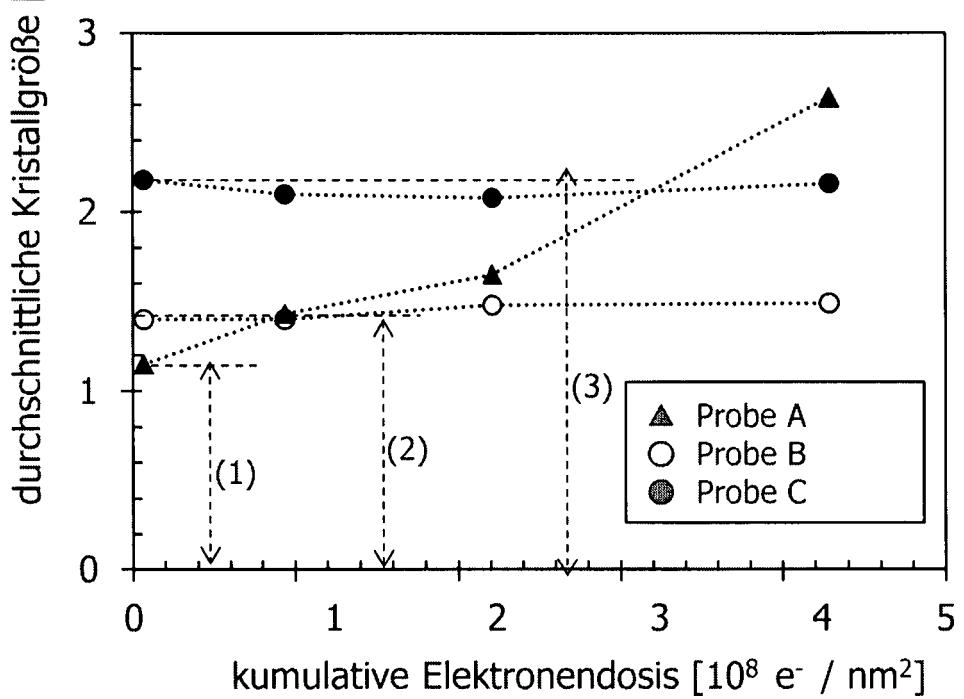


FIG. 40A

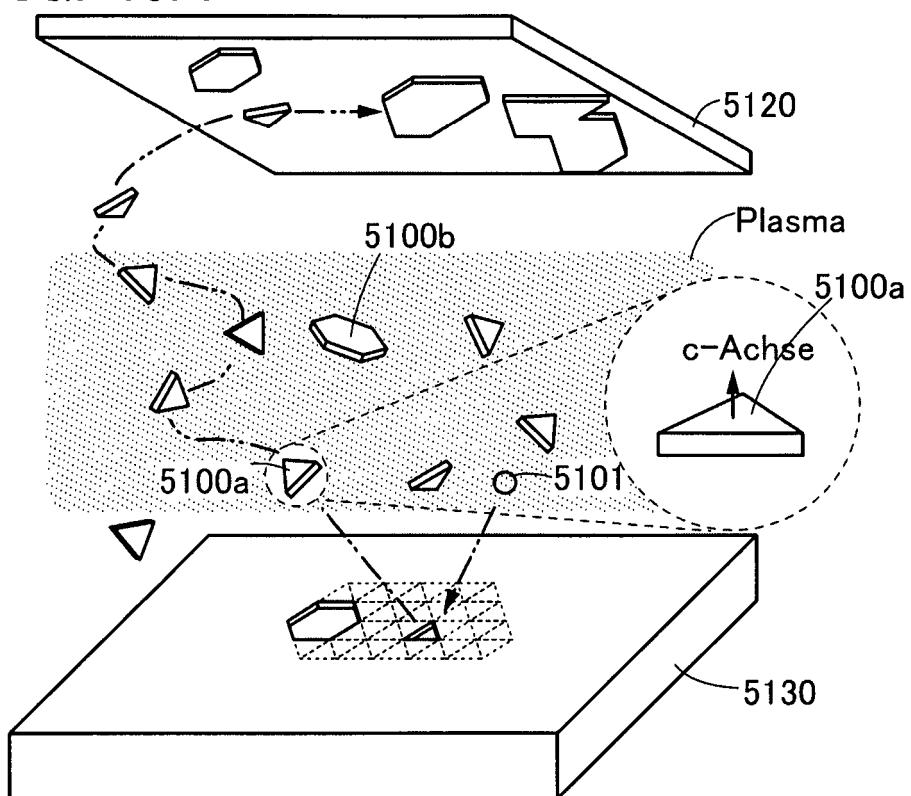


FIG. 40B

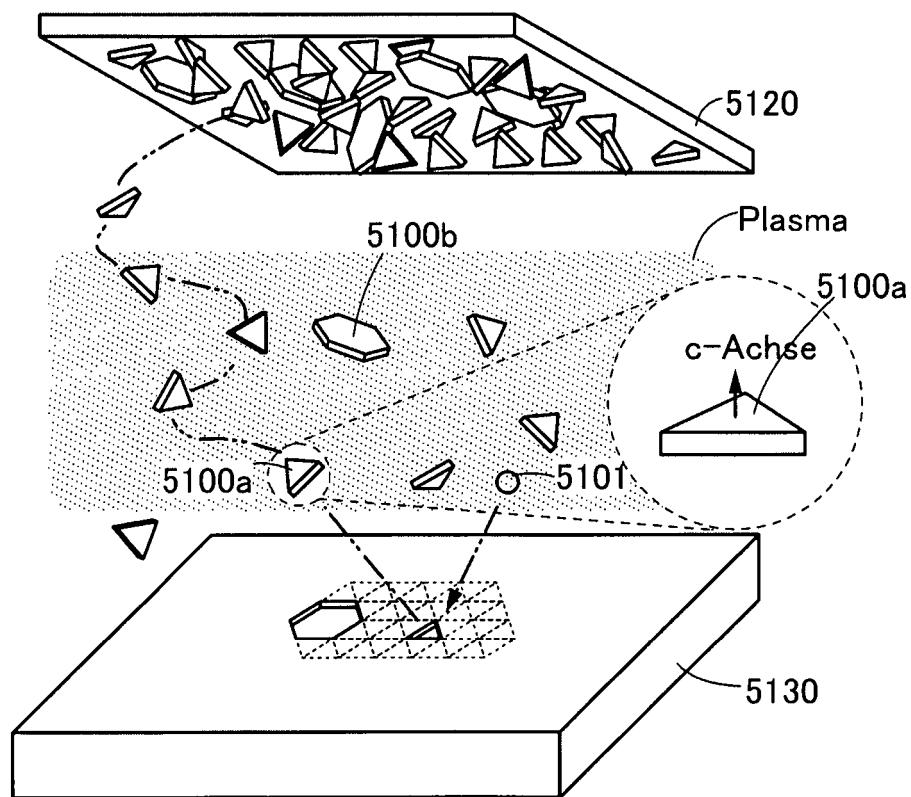


FIG. 41A

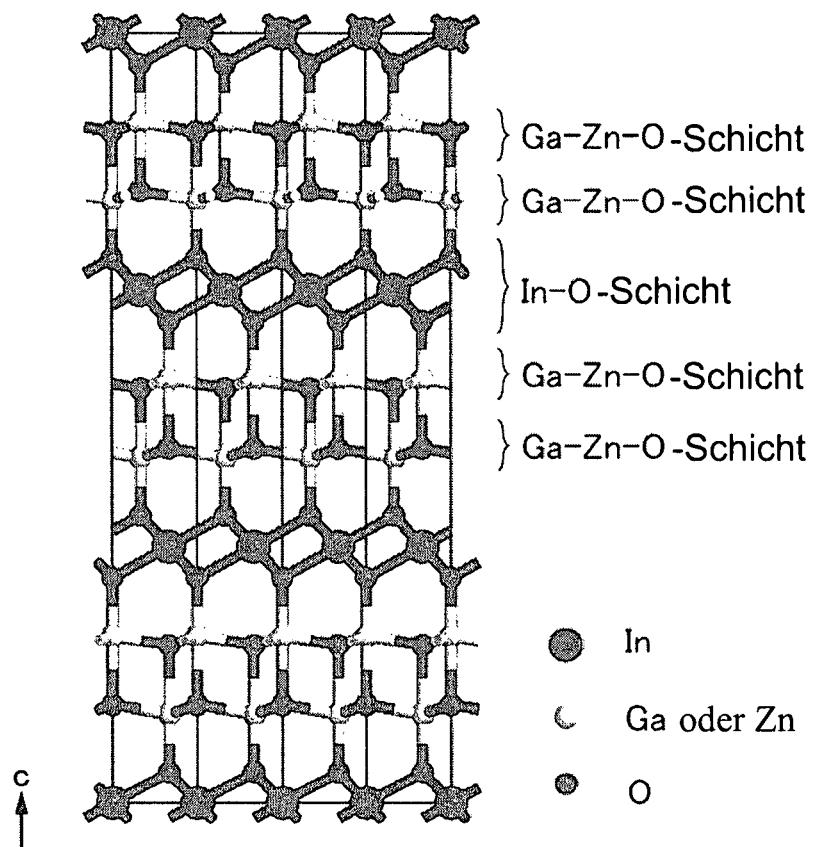


FIG. 41B

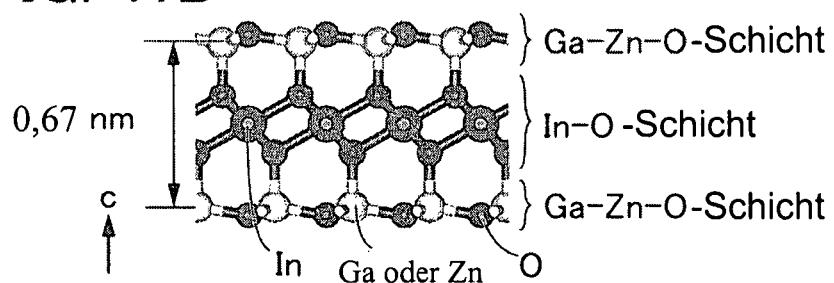
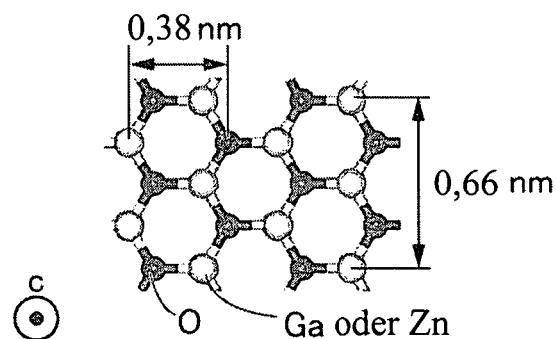
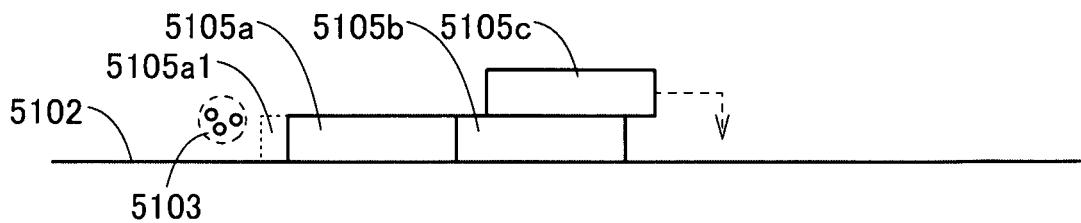


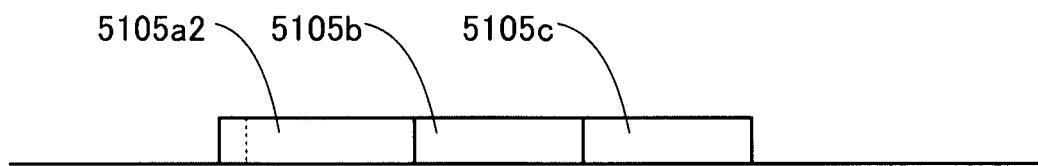
FIG. 41C



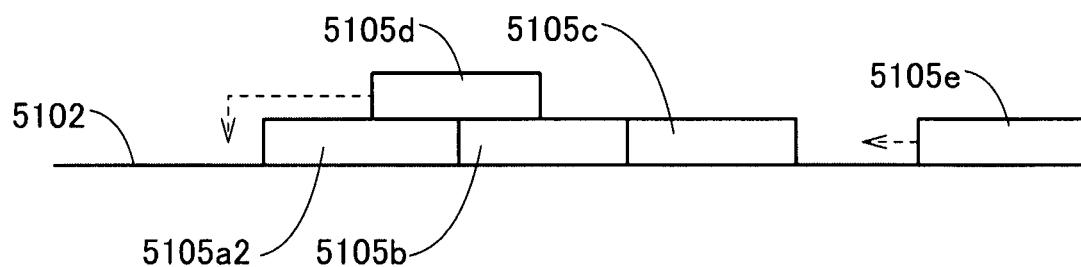
**FIG. 42A**



**FIG. 42B**



**FIG. 42C**



**FIG. 42D**

